AN75999

CY8CMBR2010 CapSense®デザイン ガイド

文書番号 : 001-88931 Rev. *B

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
www.cypress.com

Copyright

© Cypress Semiconductor Corporation, 2012-2018. 本書面は，Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は，アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し，本段落で特に記載されているものを除き，その特許権，著作権，商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず，かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合，Cypress は，(1) 本ソフトウェアの著作権に基づき，(a) ソースコード形式で提供されている本ソフトウェアについて，Cypress ハードウェア製品と共に用いるためにのみ，かつ組織内部でのみ，本ソフトウェアの修正及び複製を行うこと，並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ，(直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること，並びに (2) 本ソフトウェア（Cypress により提供され，修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき，Cypress ハードウェア製品と共に用いるためにのみ，本ソフトウェアの作成，利用，配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用，複製，修正，変換又はコンパイルを禁止する。

適用される法律により許される範囲内で，Cypress は，本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても，明示又は黙示をとわず，いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って，Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず，Cypress は，Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて，本書面に記載された製品には，エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり，公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で，Cypress は，別途通知することなく，本書面を変更する権利を留保する。Cypress は，本書面に記載のある，いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は，参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計，プログラム，かつテストすることは，本書面のユーザーの責任において行われるものとする。Cypress 製品は，兵器，兵器システム，原子力施設，生命維持装置若しくは生命維持システム，蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム，汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用，又は装置若しくはシステムの不具合が人身傷害，死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計，意図又は承認されていない。重要な構成部分とは，それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ，若しくは本目的外使用に関連するいかなる請求，損害又はその他の責任についても，Cypress はその全部又は一部をとわず一切の責任を負わず，かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求，費用，損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress，Cypress のロゴ，Spansion，Spansion のロゴ及びこれらの組み合わせ，WICED，PSoC，CapSense，EZ-USB，F-RAM，及び Traveo は，米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは，cypress.com を参照すること。その他の名称及びブランドは，それぞれの権利者の財産として権利主張がなされている可能性がある。

目次

1. はじめに 4

1.1 概要 4
1.2 サイプレス CapSense のドキュメント体系 4
1.3 CY8CMBR2010 CapSense® Express デバイスの機能 6
1.4 本書の表記法 7

2. CapSense の技術 8

2.1 CapSense の原理 8
2.2 静電容量の検出方法 10
2.3 SmartSense 自動チューニング 11

3. CapSense の回路設計 13

3.1 CY8CMBR2010 CapSense コントローラー ピン機能 13
3.2 デザイン ツールボックス 29

4. 電気、機構設計の注意事項 34

4.1 オーバーレイの選択 34
4.2 ESD 保護 35
4.3 EMC (電磁環境適合性) の注意点 36
4.4 PCB レイアウト ガイドライン 36

5. 低消費電力設計の注意事項 37

5.1 システム デザインの推奨事項 37
5.2 平均電力の計算 37
5.3 スリープ モード 41

6. リソース 42

6.1 ウェブサイト 42
6.2 データシート 42
6.3 デザイン ツールボックス 42
6.4 デザイン サポート 42

A. 付録 43

A.1 参考回路 43
A.2 略語 47

用語集 48

改訂履歴 53

1. はじめに

1.1 概要

本書では、サイプレスの CapSense® Express™ CY8CMBR2010 デバイスを用いて静電容量センサー機能を実装する方法を説明します。このガイドでは以下の項目を扱います。

- CY8CMBR2010 の機能
- CapSense の動作原理
- CY8CMBR2010、デバイスの設定オプション
- CY8CMBR2010、Design Toolbox (デザイン ツールボックス) の使用
- CY8CMBR2010、電気、機構設計の注意事項
- CY8CMBR2010、低消費電力設計の注意事項
- CapSense をシステムに組み込むための追加リソースおよびサポート

1.2 サイプレス CapSense のドキュメント体系

図 1-1 および表 1-1 は CapSense のドキュメント体系をまとめています。これらのリソースにより、CapSense を使った設計を完成させるために必要な情報にすばやくアクセスすることができます。図 1-1 は、静電容量センシングを使用した典型的な製品設計サイクルを示します。本書は、緑色でハイライト表示した項目を含んでいます。表 1-1 は、図 1-1 中に番号を振られた各タスクの関連ドキュメントへのリンクです。

図 1-1. 標準的な CapSense の製品デザイン フロー

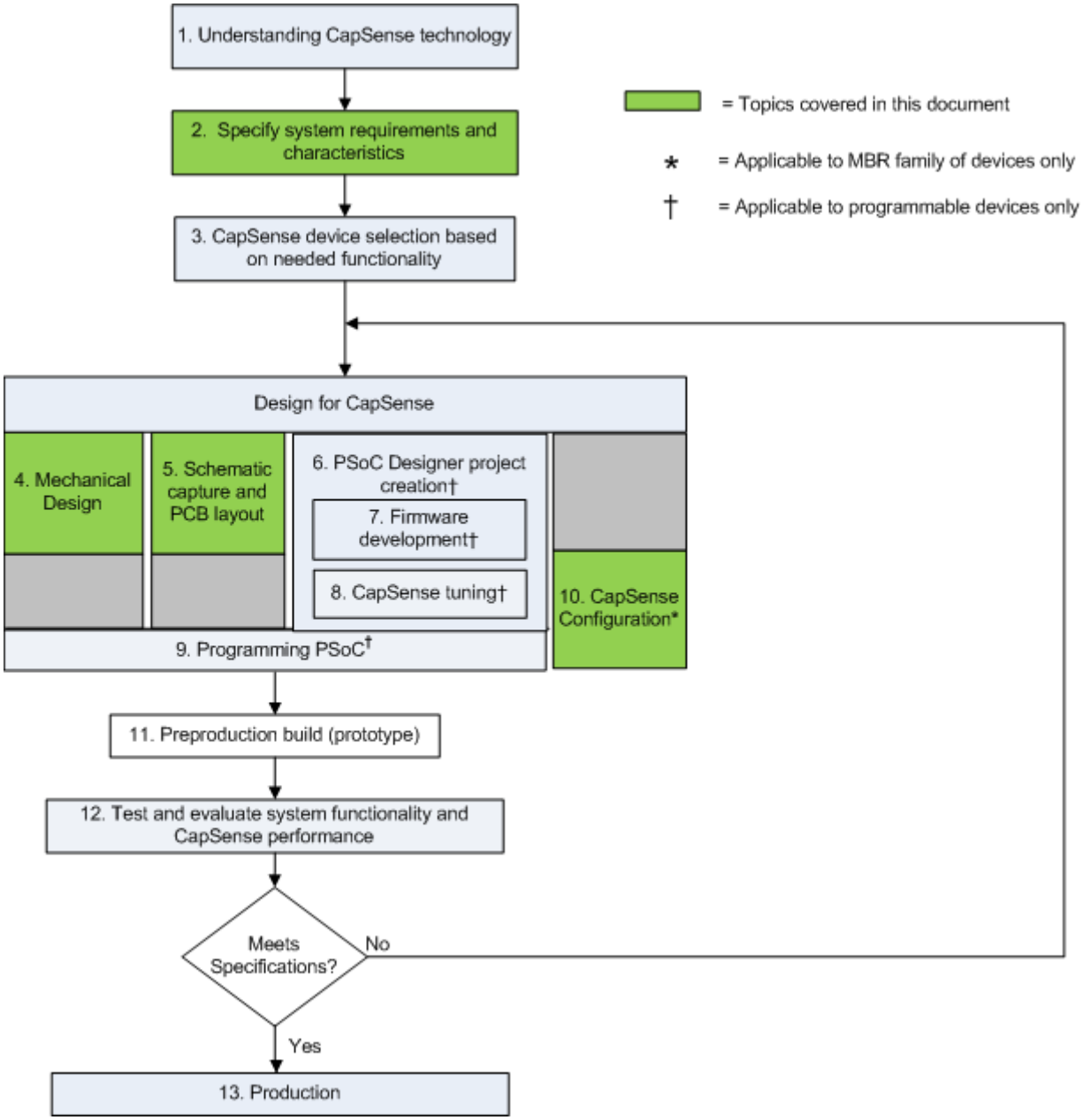


表 1-1. 図 1-1 中に番号付けされた設計タスクをサポートしているサイプレスのドキュメント

図 1-1 中に番号付けされた設計タスク	サイプレスの CapSense 用サポート ドキュメント
1	Getting Started with CapSense
2	CY8CMBR2010 デバイス データシート
3	Getting Started with CapSense
4	本書
5	本書
6	CY8CMBR2010 の該当なし
7	CY8CMBR2010 の該当なし
8	CY8CMBR2010 の該当なし
9	CY8CMBR2010 の該当なし
10	本書
11	本書

1.3 CY8CMBR2010 CapSense® Express デバイスの機能

サイプレスの低消費電力 CapSense コントローラーは、静電容量タッチ センシング機能をユーザー インターフェースに簡単に追加することができます。デバイスの特長は次の通りです。

- ハードウェアを設定可能な CapSense コントローラー
  - ソフトウェア ツールやプログラミングが不要
  - ハードウェア ストラップにより設定可能な 10 ボタンのソリューション
  - 10 個の汎用出力 (GPO)
  - GPO は CapSense ボタンに連動
  - GPO は LED を直接駆動可能
- SmartSense™ 自動チューニング
  - ノイズのある環境でも最適なボタン操作機能を維持
  - CapSense のパラメーターを実行時にダイナミックに設定
  - デバイスのチューニングに要する時間と労力を節約
  - 広範囲の寄生容量 (C_P) に対応 (5～40pF)
- 拡張機能
  - 隣接したボタンを誤検出しない – 隣接センサー抑制 (FSS)
  - ユーザーが設定可能な LED エフェクト
    - システムの電源投入時に ON
    - ボタンを離した後の LED ON 時間
  - アナログ電圧出力
    - 外部抵抗ブリッジを使用
  - シリアル デバッグ データ出力

- 生産ラインの試験やシステムのデバッグを簡素化

- ノイズ耐性
  - ☐ 外部の放射ノイズおよび伝導ノイズに対し優れたノイズ耐性を持った特別な設計
  - ☐ 低放射性ノイズ放出
- システム診断機能
  - ☐ ボタンの短絡
  - ☐ 調整用コンデンサ (C_{MOD}) の不適切な値
  - ☐ 寄生容量 (C_P) の値が範囲外
- 広い動作電圧範囲
  - ☐ 1.71～5.5V
  - ☐ 安定化および非安定化のバッテリ アプリケーションに最適
- 低消費電力
  - ☐ ボタン当たりの平均消費電流が 21µA[1]
  - ☐ ディープスリープ時の電流が 100nA
- 工業用途向け温度範囲: -40°C～+85°C
- 32 ピン QFN パッケージ (5mm x 5mm x 0.6mm)

1.4 本書の表記法

表記法	使用法
Courier New フォント	ファイルの場所、ユーザーが入力したテキスト、ソース コードを示す C:\ ...cd\icc\
Italics フォント	ファイル名および参考ドキュメントを示す PSoC Designer User Guide にある sourcefile.hex ファイルを参照
[角括弧、太字]	操作手順でキーボード コマンドを示す [Enter]または[Ctrl] [C]
File > Open	メニュー パスを示す File > Open > New Project
太字	操作手順でコマンド、メニュー パス、アイコン名を示す **File** アイコンをクリックして、**Open** をクリック
Times New Roman フォント	数式を示す 2 + 2 = 4
灰色のボックス内のテキスト	製品の注意点や製品固有の機能を示す

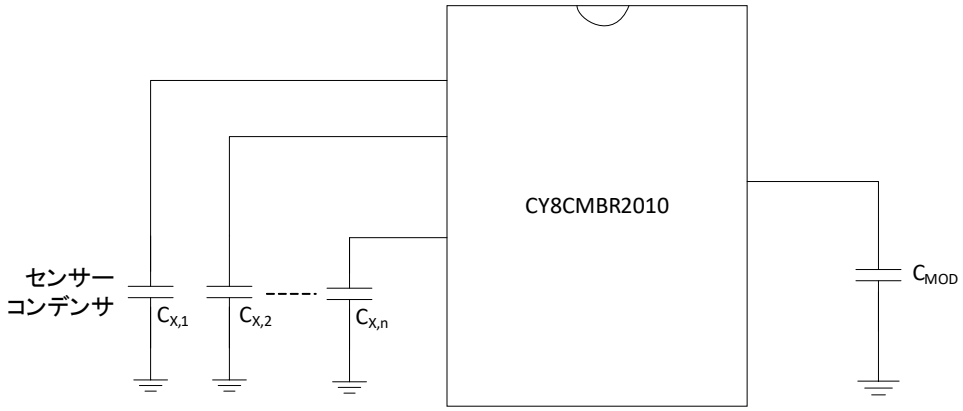
[1] ボタンが 4 個使用され、ボタンにタッチする時間が 3%、10pF< (全ボタンの Cp) <20pF、ボタン スキャン速度=556ms、電力消費が最適化され、ノイ
ズ耐性レベルが「中」、CS0 感度が「高」です。

2. CapSense の技術

2.1 CapSense の原理

CapSense はタッチ センシング技術で、CapSense コントローラー上の各センサー入力ピンの静電容量を計測することによって作動します。図 2-1 に示すように、各センサー ピンの総合静電容量は、$C_{X,1}$～$C_{X,n}$ の値を持つ等価集中コンデンサとしてモデル化できます。CY8CMBR2010 デバイスに内蔵された回路が、各 C_X の大きさを後処理用に保存されるデジタル コードに変換します。変調コンデンサ C_{MOD} は CapSense コントローラーの内部回路で使用されます。C_{MOD} の詳細については、「静電容量の検出方法」を参照してください。

図 2-1. CY8CMBR2010 デバイスによる CapSense の実装



各センサーの入力ピンは、配線、ビアまたは必要に応じてその両方でセンサー パッドに接続されます。非導電性のオーバーレイがセンサー パッドを覆うのに必要であり、製品のタッチ インターフェースを構成しています。指がオーバーレイに接触すると、人体の伝導性と大きさにより、グランドに接続された導体板がセンサー パッドと平行に置かれるのと同じ状況になります。これを図 2-2 に示します。この配置は平行板コンデンサを構成し、その静電容量は式 1 で与えられます。

$$C_F = \frac{\varepsilon_0 \varepsilon_r A}{D}$$ 式 1

ここではそれぞれ次を示します。

C_F = センサーを覆うオーバーレイに接触する指により生じた静電容量

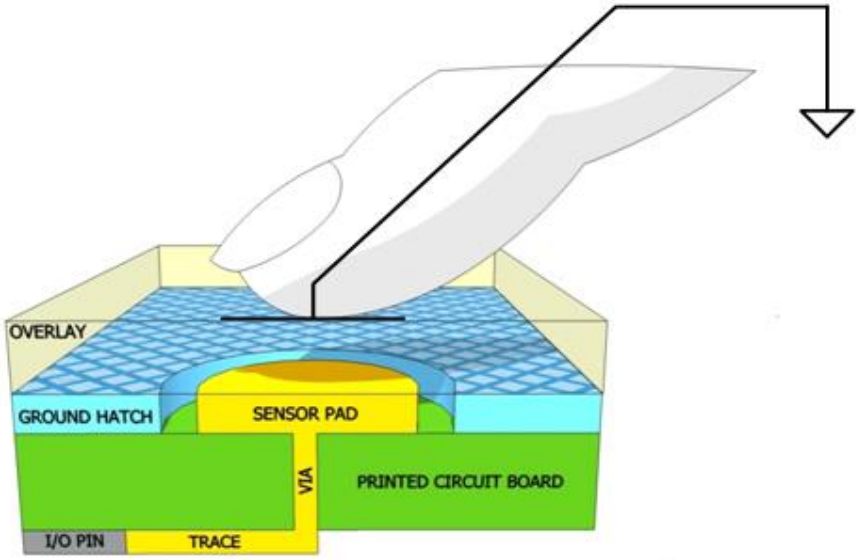
ε_0 = 真空の誘電率

ε_r = オーバーレイの比誘電率

A = 指とセンサー パッドが重なっている面積

D = オーバーレイの厚さ

図 2-2. 指でセンサーが起動した時の典型的な CapSense 基板の断面図



平行板コンデンサに加えてオーバーレイに接触している指は、それ自身とすぐ近くにある他の導体との間に静電結合を引き起こします。この静電結合された領域の影響は通常小さく、無視することができます。

指がオーバーレイに接触しなくても、センサーの入力には寄生容量 (C_P) があります。C_P は、CapSense コントローラー内部の寄生容量と電界の組み合わせの結果です。この電界は、センサー パッド、配線、ビアおよびシステム内の他の導体 (グランド面、他の配線、製品のシャーシまたは封入物内の金属等) 間のカップリングにより生じた電界です。CapSense コントローラーは、センサー ピンに接続している全ての静電容量 (C_X) を計測します。

指がセンサーに触れていない場合:

$$C_X = C_P \quad \text{式 2}$$

指がセンサーに触れた場合は、C_X は C_P と C_F の和に等しい:

$$C_X = C_P + C_F \quad \text{式 3}$$

一般的に、C_P は C_F より桁違いに大きい値です。C_P は通常 10pF～20pF の範囲ですが、極端な場合は 40pF まで高くなることもあります。C_F は通常 0.1pF～0.4pF の範囲です。

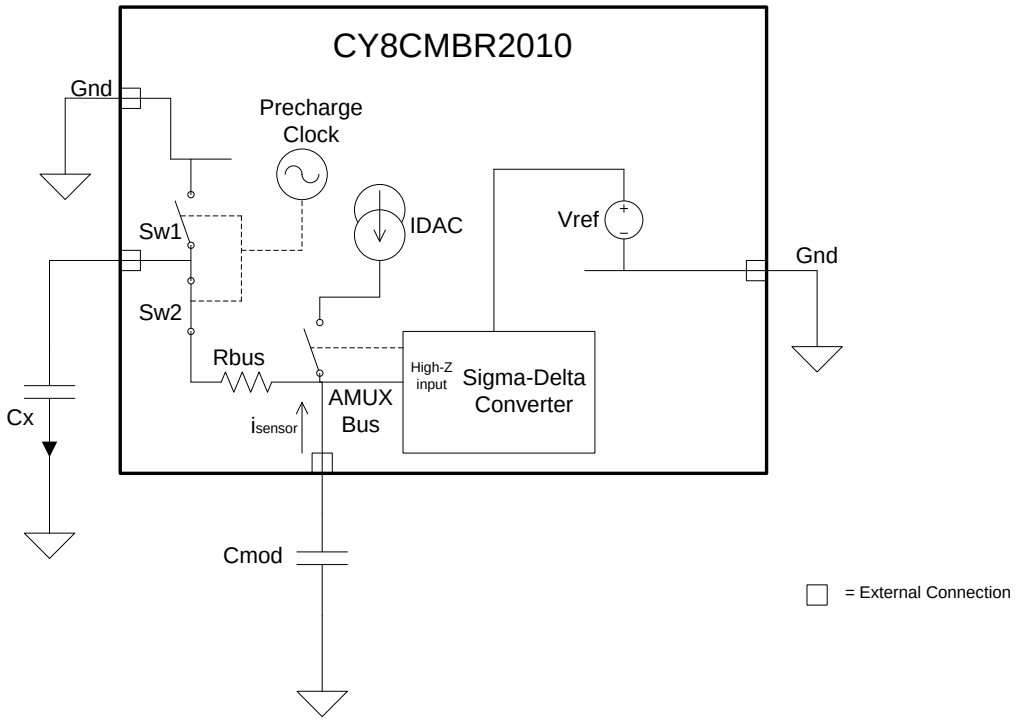
2.2 静電容量の検出方法

CY8CMBR2010 デバイスは、センサーの静電容量 (C_X) をデジタル カウントに変換するために、SmartSense 自動チューニングおよび CapSense シグマ デルタ (CSD) に対応しています。まず、CSD 方式を説明します。

2.2.1 CapSense シグマ デルタ (CSD)

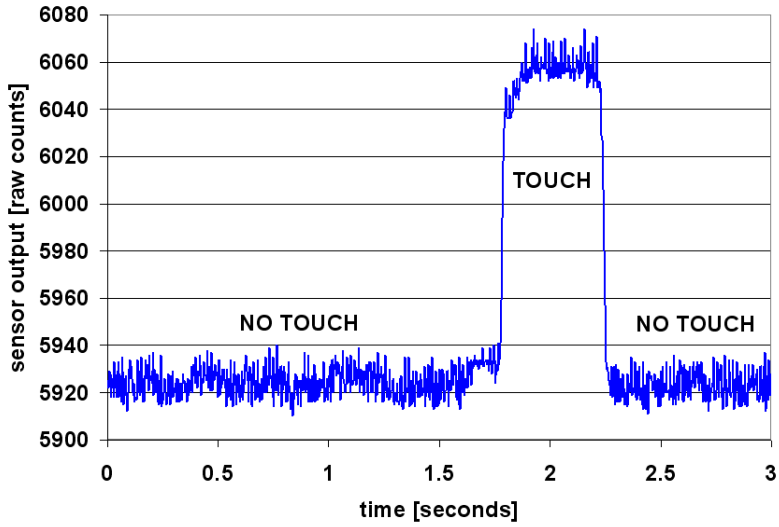
CY8CMBR2010 デバイスの CSD 方式では、図 2-3 に示すように、C_X がスイッチ キャパシタ回路に接続されます。C_X は、重なっていないスイッチ Sw1 と Sw2 によって GND または AMUX バスへ二者択一的に接続されています。Sw1 および Sw2 は、プリチャージ クロックによって駆動されて AMUX バスから電流 (i_{sensor}) を流します。i_{sensor} の大きさは、C_X に正比例します。シグマ デルタ コンバータは、AMUX バス電圧をサンプリングして、定電流源 (IDAC) を制御する変調ビット ストリームを生成します。IDAC は、AMUX バスの平均電圧が Vref に維持されるように AMUX を充電します。センサーは、Cmod から電荷 i_{sensor} を抜き取ります。Cmod は Rbus と共に、シグマ デルタ コンバータの入力でプリチャージ スイッチングの過渡現象を減衰させるロー パス フィルタを形成します。

図 2-3. CSD ブロック図



AMUX バス電圧を Vref に維持するために、シグマ デルタ コンバータは、ビット ストリームのデューティ サイクルを制御することで IDAC を i_{sensor} に一致させます。シグマ デルタ コンバータはセンサー スキャンの期間に渡ってビット ストリームを格納し、蓄積された結果が C_X に正比例する、raw カウントと呼ばれるデジタル出力となります。この raw カウントは、高レベルのアルゴリズムによって解釈され、センサーの状態を判断します。図 2-4 は、センサーを指で触れてから離すまで連続スキャンした CSD の raw カウントをプロットしたものです。「CapSense の原理」で説明したように、指を触れることで、C_X が C_F 増加し、その結果 raw カウントが比例して増加します。定常状態の raw カウント レベルの動きと事前に設定された閾値を比較することで、センサーがオン (接触) 状態であるかオフ (非接触) 状態であるかを高レベル アルゴリズムにより判定できます。raw カウント、指の閾値および信号対ノイズ比 (SNR) の詳細については、「Getting Started with CapSense」を参照してください。

図 2-4. 指が接触した時の CSD の raw カウント



2.3 SmartSense 自動チューニング

タッチ センシングのユーザー インターフェースのチューニングは、正常なシステム動作と快適なユーザーの使用体験のために重要です。残念ながら、チューニングは繰り返しプロセスなので時間がかかります典型的な開発サイクルでは、インターフェースは、初期の設計段階、システムの統合期間および生産立上げの前に調整されます。SmartSense 自動チューニングは、ユーザー インターフェースの開発サイクルを簡易化するために開発されました。それは使い易く、試作や製造段階で手動チューニングを無くすことで、設計のサイクル タイムを短縮します。SmartSense 自動チューニングは電源投入時に各 CapSense ボタンを自動的に調整し、使用中の最適なボタン操作を維持します。SmartSense 自動チューニングは、プリント基板とオーバーレイの製造ばらつきに適応し、LCD インバータ、AC ラインおよびスイッチング電源等からのノイズを自動的に調整し取り除きます。

2.3.1 プロセスのばらつき

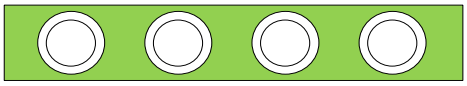
CY8CMBR2010 デバイスの SmartSense 自動チューニングは 5～40pF の範囲内の C_P の値で動作するように設計されています。各ボタンの感度パラメーターは、個々の特性に基づいて自動的に設定されます。ボタンごとに異なる C_P に関係なく一貫性のある応答を維持しているので、このパラメーターは量産時の歩留まりを向上させます。C_P は、プリント基板のレイアウトおよび配線の長さ、基板製造プロセスのばらつき、または複数購買サプライ チェーン内のベンダー間のプリント基板のばらつきによって異なる可能性があります。ボタンの感度は C_P に依存します。C_P 値が高くなると感度が低下し、指を触れる信号の振幅が低下します。C_P の変更により、ボタンが高感度になりすぎたり、感度が十分でなくなったり、または動作しなくなることがあります。その時、ユーザーはシステムを再調整し、場合によってはユーザー インターフェースのサブシステムを再検証する必要があります。SmartSense 自動チューニングはこのような問題を解決します。

SmartSense 自動チューニングはプラットフォーム設計を可能にします。例えば、ラップトップ コンピュータ上の静電容量タッチ センシングのマルチメディア キーを考えてみます。CapSense ボタンの寄生容量は、ラップトップのサイズやキーボード レイアウトに応じて同じプラットフォーム設計でもモデルごとに異なります。この例では、ワイド画面のラップトップ モデルは、標準画面のモデルに比べてボタン間のスペースが大きくなります。従って、ワイド画面モデルは、各ボタンと CapSense コントローラーの間で長い配線となります。その結果、高い C_P 値となります。ボタンの機能は全てのラップトップ モデルで同じですが、ボタンは各モデルごとに調整する必要があります。SmartSense 自動チューニングにより、「Getting Started with CapSense」内のプリント基板レイアウトの節に示されている推奨方法を使用することでプラットフォーム設計を行うことができます。

図 2-5. 21 インチ モデル用のラップトップ マルチメディア キーの設計



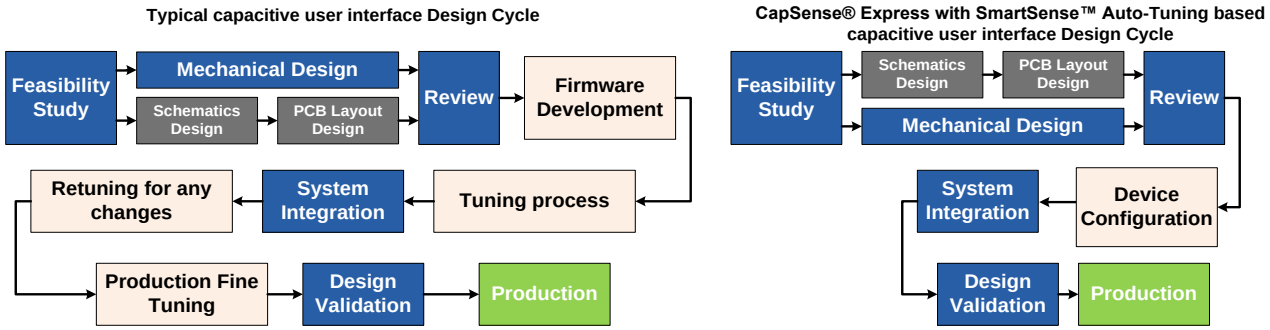
図 2-6. 機能とボタン サイズが同一の 15 インチ モデル用のラップトップ マルチメディア キーの設計



2.3.2 設計サイクル タイムの短縮

静電容量ボタン インターフェースを設計する時に、最も時間のかかる仕事はファームウェア開発、レイアウトおよびボタンの調整です。一般的なタッチ センシング コントローラーでは、同じ設計を異なるモデルに移植したり、プリント基板やボタン基板レイアウトの機械的寸法に変更があった場合、ボタンを再調整しなければなりません。SmartSense 自動チューニングによる設計は、ファームウェア開発、手動チューニング、再調整を必要としないため、これらの課題に対応しています。また、SmartSense 自動チューニングは一般的な設計サイクルを加速します。図 2-7 は、一般的なタッチ センシング コントローラーの設計サイクルと、SmartSense 自動チューニングに基づいた設計を比較しています。

図 2-7. 一般的な静電容量インターフェース設計サイクルの比較

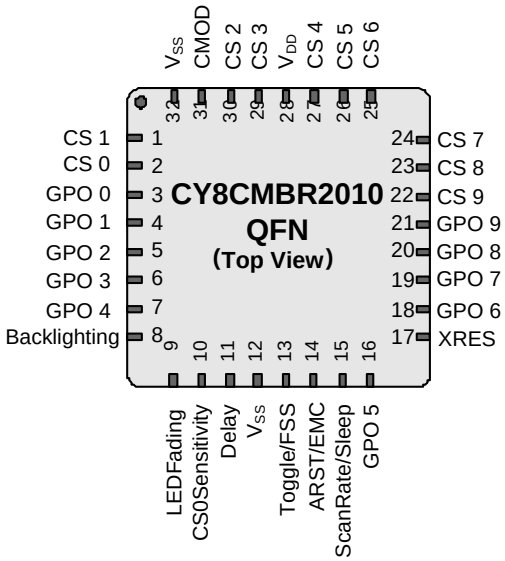


3. CapSense の回路設計

サイプレスの CY8CMBR2010 は、ハードウェアの設定が可能です。本章では、CapSense コントローラー ピンの概要とその構成方法について説明します。

3.1 CY8CMBR2010 CapSense コントローラー ピン機能

図 3-1. CY8CMBR2010 のピン配置図



3.1.1 CapSense ボタン (CSx ピン)

CY8CMBR2010 コントローラーには CS0～CS9 の 10 個の静電容量センサー入力があります。各静電容量ボタンは静電容量センサー入力 1 個と接続します。未使用の CapSense (CSx) 入力ピンは全て接地してください。

3.1.2 汎用出力 (GPOx ピン)

CY8CMBR2010 コントローラーには GPO0～GPO9 の 10 個のアクティブ LOW 出力があります。各出力は対応する静電容量センサー入力 CSx により駆動されます。GPO は LED を直接駆動したり、機械式スイッチを置き換えるために使われます。GPO はストロング ドライブ[2] モードになっています。未使用の GPO ピンは全て開放としてください。

3.1.3 変調コンデンサ (CMOD ピン)

2.2nF (±10%) コンデンサを CMOD ピンに接続します。

[2] ピンがストロング ドライブ モードにある場合、出力が HIGH の時 V_{DD} にプルアップされ、出力が LOW の時グランドにプルダウンされます。

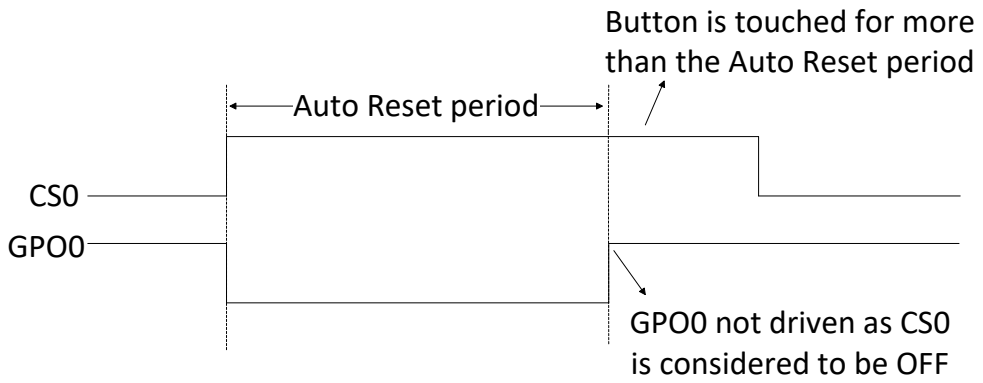
3.1.4 ボタン自動リセット (ARST/EMC ピン)

ボタン自動リセットは、CSxが触れられたままの時、ボタンがオンとみなされる最大期間を決定します。ボタンはARST期間後にオフになります。本機能は、金属性の物体がボタンに接近して置かれる場合にボタンが固まるのを防止します。ボタン自動リセット期間の定義を表3-1と図3-2に示します。

表 3-1. ARST/EMC ピンのコンフィギュレーション

ARST/EMC ピンの接続	ボタン自動リセット期間 (秒)	ノイズ耐性レベル
接地／開放[3]	制限なし	中
1.5kΩ (±5%) 抵抗を介してグランドに接続	20	中
5.1kΩ (±5%) 抵抗を介してグランドに接続	制限なし	高
V_{DD}	20	高

図 3-2. ボタン自動リセット



ボタン自動リセットにより CSx がオフになった後、およびボタンを離した後、特定の期間 (T) の間 CSx に触れないようにしてください。ここでは次を示します。

- T = 550ms
  CSx が自動リセットの経過時間の 15 秒以内に離された場合
- T = 550ms + (スキャン速度)
  CSx が自動リセットの経過時間後の 15 秒後に離された場合

3.1.5 ノイズ耐性 (ARST/EMC ピン)

この設定は外部からの放射ノイズ、伝導ノイズに対するデバイスの耐性を決定します。ノイズには、電力増幅器からの可聴周波数ノイズ、無線送信機からの無線周波数ノイズ、ESD や電力線サージ等があります。

ノイズの心配がないシステムではノイズ耐性の「中」を選択します。ノイズが酷い環境ではノイズ耐性の「高」を選択します。ノイズ耐性が「高」の場合、消費電力と応答時間が増加します。ノイズ耐性のコンフィギュレーションを表 3-1 に定義します。

[3] 開放は LEDFading ピンを除き、高ノイズ環境で推奨されません。

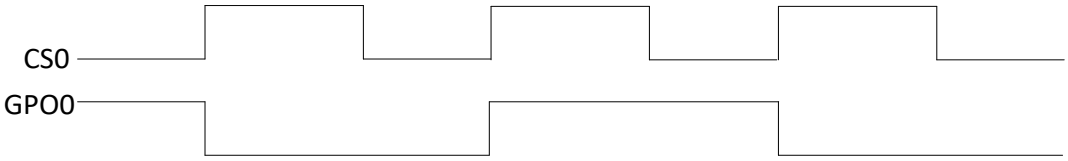
3.1.6 トグル ON/OFF (Toggle/FSS ピン)

トグル ON/OFF 機能が有効な場合、GPOx の状態は CSx の各立ち上がりエッジで変化します。トグル ON/OFF のコンフィギュレーションの定義を表 3-2 と図 3-3 に示します。

表 3-2. Toggle/FSS ピンのコンフィギュレーション

Toggle/FSS ピンの接続	トグル ON/OFF	FSS
接地／開放[3]	無効	無効
1.5 kΩ (±5%) 抵抗を介してグランドに接続	有効	無効
5.1 kΩ (±5%) 抵抗を介してグランドに接続	無効	有効
V_{DD}	有効	有効

図 3-3. トグル ON/OFF 機能動作の例



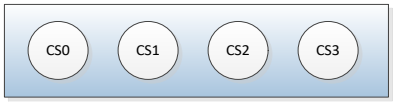
3.1.7 隣接センサー抑制 (Toggle/FSS ピン)

FSS では、一度に 1 個の CSx のみが TOUCH (接触) 状態になれます。即ち、隣接したボタンの TOUCH 状態を区別することができます。もし指が複数の CSx ボタンに接触しても、TOUCH 状態を感知した最初の 1 個だけがオンになります。

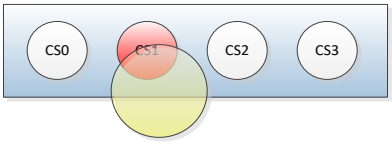
また FSS は、輝度調整 (UP または DOWN) 用に 2 個のボタンがあるインターフェースのような、近くのボタンが逆の効果を生み出す場合にも役に立ちます。

FSS のコンフィギュレーションを表 3-2 に定義し、図 3-4 と図 3-5 に示します。

図 3-4. 1 個のボタンに触れる時の FSS

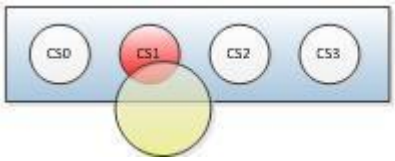


接触の前にオンになったボタンがない

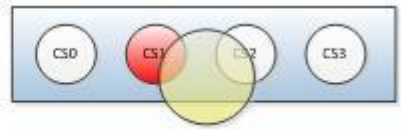


接触の時に CS1 はオンとして報告

図 3-5. 既に 1 個のボタンがオンになってから複数のボタンに触れる時の FSS



CS1 に触れ、オンを示す

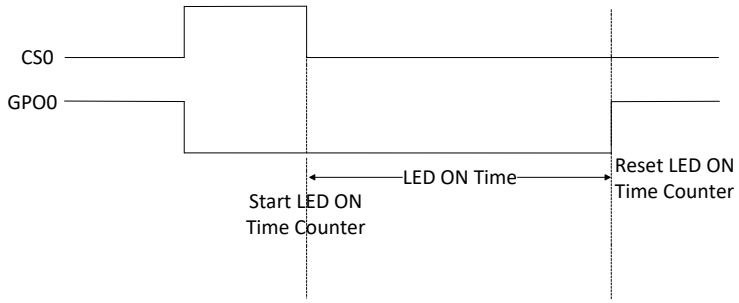


CS1 に加え CS2 に触れるが、CS1 のみがオンを示す

3.1.8 LED ON 時間 (Delay ピン)

LED ON 時間は、図 3-6 に示すように、CSx を離した後に GPOx が LOW に駆動される期間を示します。LED ON 時間の範囲は 0～2000ms で、分解能は 20ms です。

図 3-6. LED ON 時間



LED ON 時間 (D) は、Delay ピンとグランド間に抵抗 (R_{DELAY}) を接続することで構成されます。

式 4

$$R_{DELAY} = \left(\frac{D}{20} \times 30\right) + 300\,\Omega \qquad \text{シリアル デバッグ データ出力が無効の場合}$$

$$R_{DELAY} = \left(\frac{D}{20} \times 30\right) + 7000\,\Omega \qquad \text{シリアル デバッグ データ出力が有効の場合}$$

ここで、D は 20ms の倍数です。

表 3-3 に R_{DELAY} の値の例を示します。R_{DELAY} の許容誤差は 1%未満です。

表 3-3. Delay ピンのコンフィギュレーション

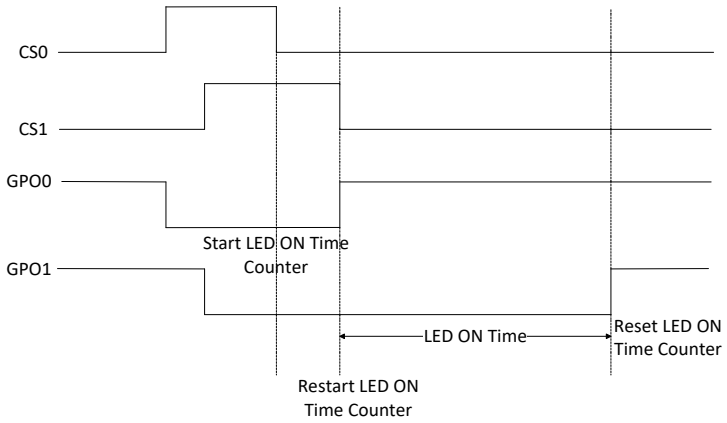
Delay ピンの接続	おおよその LED ON 時間 (ms)	シリアル デバッグ データ
接地／300Ω (±1%) 抵抗を介してグランドに接続	0	無効
330Ω (±1%) 抵抗を介してグランドに接続	20	
360Ω (±1%) 抵抗を介してグランドに接続	40	
390Ω (±1%) 抵抗を介してグランドに接続	60	
…	…	
3300Ω (±1%) 抵抗を介してグランドに接続	2000	
7000Ω (±1%) 抵抗を介してグランドに接続	0	有効
7030Ω (±1%) 抵抗を介してグランドに接続	20	
7060Ω (±1%) 抵抗を介してグランドに接続	40	
7090Ω (±1%) 抵抗を介してグランドに接続	60	
…	…	
10000Ω (±1%) 抵抗を介してグランドに接続	2000	

LED ON 時間はデバイスによって異なります。精度は、-40℃～+85℃の範囲で±25% (抵抗の許容誤差を除く) です。

ボタン自動リセット (ARST/EMC ピン) が CSx で起動した場合、LED ON 時間は GPOx に適用されません。トグル ON/OFF が有効にされた場合、LED ON 時間は無効になります。

LED ON 時間は一度に 1 個の GPOx に適用されます。つまり、CSx が NO TOUCH (非接触) 状態に移行するたびに LED ON 時間のカウンターはリセットされます。図 3-7 は、複数のボタンに触れた時に LED ON 時間がどのように動作するかを示します。CS1 が LED ON 時間のカウンターをリセットしたので、GPO0 が早まってオフになっています。

図 3-7. 複数ボタンに対応する LED ON タイミング



3.1.9 パワーオン LED 効果 (LEDFading ピン)

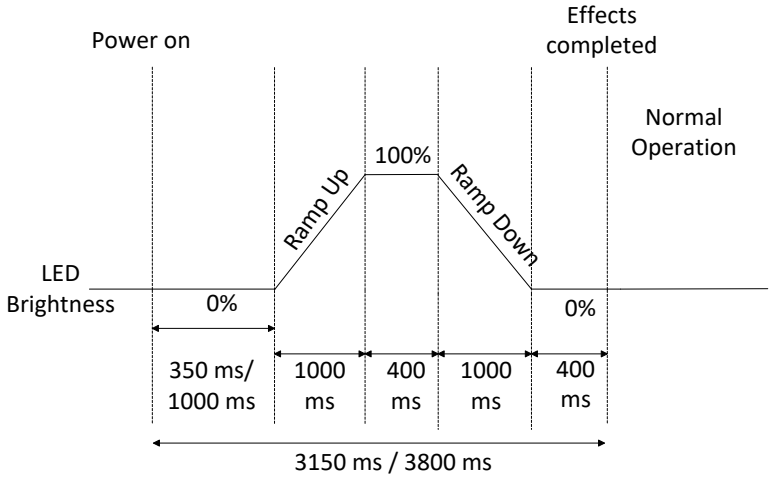
この機能を有効にすると、GPO に接続された全ての LED がシステムの電源投入時に表示効果動作をします。3 種類のモードがあります。全ての CapSense ボタンはこの間無効になります。デバイスは、効果が終了した後にボタンの接触に応答します。

パワーオン LED の効果は次のパラメーターを使用します。

- 低輝度: 最小 LED 強度
- 低輝度時間: LED が低輝度状態の期間
- ランプアップ時間: LED が低輝度から高輝度に移行する期間
- 高輝度: 最大 LED 強度
- 高輝度時間: LED が高輝度状態の期間
- ランプダウン時間: LED が高輝度から低輝度に移行する期間
- 反復回数: 効果が繰り返される回数

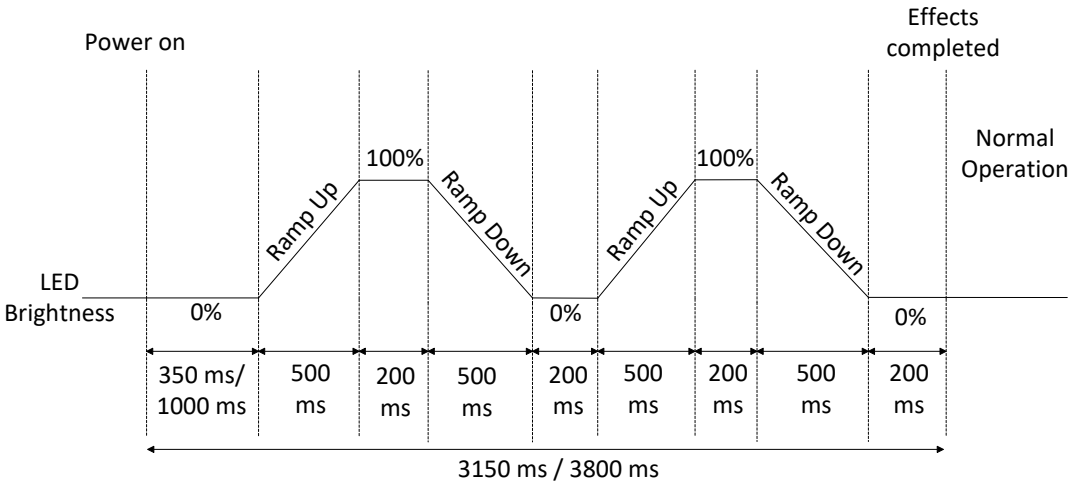
パワーオン LED 効果 1: 図 3-8 に示すように、全ての LED が同時に高輝度になって低輝度に戻ります。繰り返し 1

図 3-8. パワーオン LED 効果 1



パワーオン LED 効果 2: 図 3-9 に示すように、全ての LED が同時に高輝度になって低輝度に戻ります。繰り返し 2

図 3-9. パワーオン LED 効果 2



パワーオン LED 効果 3: 図 3-10 に示すように、全ての LED が順次に高輝度になって低輝度に戻ります。

図 3-10. パワーオン LED 効果 3 (ボタン 2 個の設計)

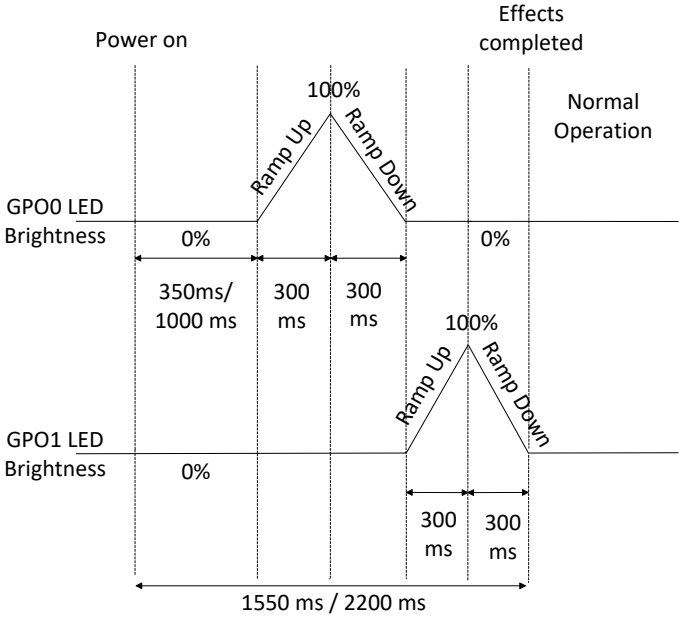


表 3-4 に示すように、パワーオン LED 効果は LEDFading ピンを使用して設定します。

表 3-4. LEDFading ピンのコンフィギュレーション

LEDFading ピンの接続	パワーオン LED 効果	アナログ電圧サポート LED バックライティング
接地	無効	有効
1.5kΩ (±5%) 抵抗を介してグランドに接続	効果 1	無効
5.1kΩ (±5%) 抵抗を介してグランドに接続	効果 2	無効
V_{DD}	効果 3	無効
開放	無効	無効

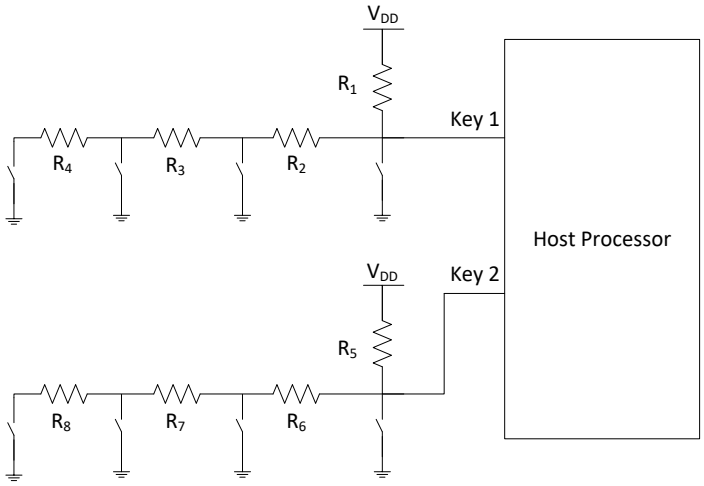
表示効果は電源投入後のデバイス初期化の後に出されます。ノイズ耐性が「中」であれば、この時間は 350ms 未満ですが、ノイズ耐性が「高」であれば、この時間は 1000ms 未満です。

電源投入後に、パワーオン セルフ テストを含むシステム診断が実行されます。問題のある CapSense ボタンがある場合、それに対応する GPO に表示効果は出力されません。このテストの詳細については、「システム診断機能」を参照してください。

3.1.10 アナログ電圧サポート (LEDFading ピン)

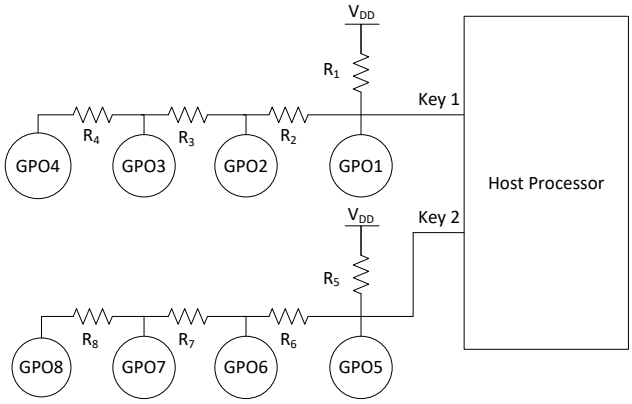
図 3-11 に示す例のように、ホスト プロセッサを持つ一般的な外部抵抗ネットワークでは、入力ピンに現れる電圧レベルに基づき異なる機能を実行するようホストを構成することができます。V_{DD} とグランド間の抵抗とスイッチの組み合わせにより、電圧レベルを変更できます。

図 3-11. 外部抵抗ネットワークの例



CY8CMBR2010 のアナログ電圧サポート機能により、CapSense ボタンを使用してこれらのスイッチを制御することができます。各スイッチは、1 個の GPOx に置き換えることができます。1 個の CSx ボタンが触れられた時、対応する GPOx が LOW になり、スイッチが閉じます (グランドに短絡)。ボタンを離した時、対応するスイッチは開放になります。これを図 3-12 に示します。

図 3-12. CY8CMBR2010 のアナログ電圧サポート



この機能を有効にすると、GPO は同時に外部の抵抗ネットワークおよび LED 駆動に使用できません。その代わり Backlighting ピンは、全ての CSx ボタンによって制御された LED 駆動用の通常 GPO ピンとして動作します。アナログ電圧サポート用に 1 個のボタンだけをオンにする場合、この機能と共に FSS を有効にします。

通常、GPO はストロング ドライブ モードに設定されています。しかし、この機能を有効にすると、GPO はオープン ドレイン ロー ドライブ モードに設定されます。表 3-4 に示すように、アナログ電圧サポートは LEDFading ピンを使用して設定します。

3.1.11 バックライティング (Backlighting ピン)

アナログ電圧サポートを有効にした場合、GPOx が LED 駆動用に使用できないため、Backlighting ピンは LED 駆動用の通常 GPO として動作します。このピンは全ての CSx 入力によって制御されます。

Backlighting ピンはストロング ドライブ モードでのアクティブ LOW 出力であり、ボタンに触れると、LOW になります。アナログ電圧サポートを無効にすると、このピンも無効になります。

3.1.12 CS0 感度 (CS0Sensitivity ピン)

静電容量センサー入力 CS0 は特殊機能を持っています。他の入力と違い、CS0 の感度とデバウンス設定が可能です。例えば、CS0 がシステムの電源ボタンとして使用される場合、電源スイッチの誤動作を避けるためにその感度を低くする必要があります。

CS0Sensitivity のコンフィギュレーションを表 3-5 に示します。

表 3-5. CS0Sensitivity ピンのコンフィギュレーション

CS0Sensitivity ピンの接続	CS0 感度	CS0 デバウンス
接地／開放[4]	高	3
1.5kΩ (±5%) 抵抗を介してグランドに接続	高	24
5.1kΩ (±5%) 抵抗を介してグランドに接続	高	48
V_{DD}	低	99

3.1.13 CS0 デバウンス (CS0Sensitivity ピン)

デバウンス機能により、有効なタッチ入力となるように CS0 が触れられる最小時間を指定することで、ボタンがノイズ スパイクまたはシステム グリッチで誤ってトリガーされることを回避できます。CS0 のデバウンス時間はボタンの機能によって異なります。例えば、不用意にシステムをオン／オフに切り替えるのを防ぐために、電源ボタンは長いデバウンス時間を持つ必要があります。デバウンス時間を短くすると、ボタンのタッチに対するデバイス応答が速くなります。

設定可能なデバウンスは設計に追加機能を提供することができます。例えば、特定のボタンを特定の期間有効にするとリセットするシステムがあります。そのような場合、CS0 は最大のデバウンス値で使用します。そのような機能は、ユーザーエンドのアプリケーションで実施することができます。

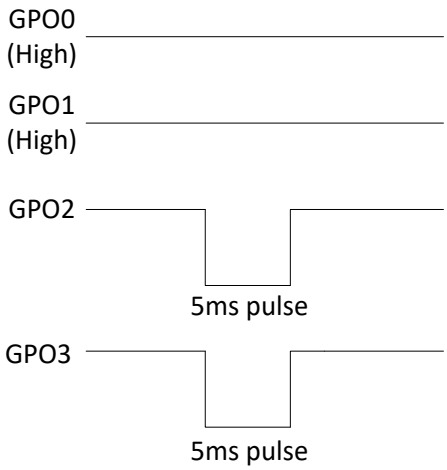
CS0 デバウンスのコンフィギュレーションを表 3-5 に示します。

3.1.14 システム診断機能

内蔵のパワーオン セルフ テスト (POST) 機構により、電源投入時のリセット (POR) の時に 5 つの試験を行います。これは生産試験において便利です。図 3-13 に示すように、いずれかのボタンに問題がある場合、5ms のパルスが対応する GPO から送信されます。ノイズ耐性が「中」の場合は 350ms 以内、ノイズ耐性が「高」の場合は 1000ms 以内に送信されます。

[4] 開放は LEDFading ピンを除き、高ノイズ環境で推奨されません。

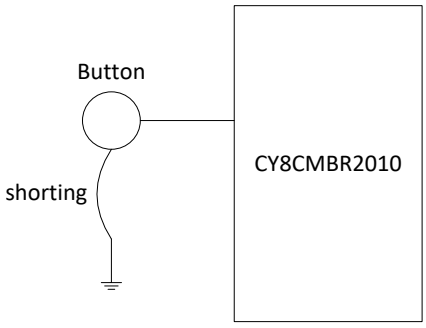
図 3-13. POST に CS0 と CS1 は合格し、CS2 と CS3 に問題がある例



3.1.14.1 接地されたボタン

接地が検出されると、ボタンは無効になります。

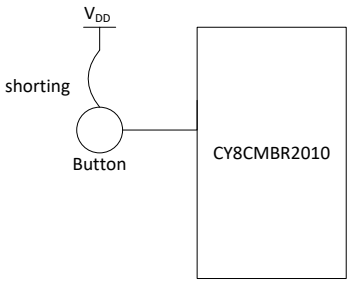
図 3-14. 接地されたボタン



3.1.14.2 V_{DD} に短絡されたボタン

V_{DD} への短絡が検出されると、ボタンは無効になります。

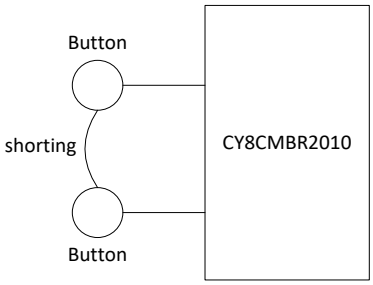
図 3-15. V_{DD} に短絡されたボタン



3.1.14.3 互いに短絡したボタン

複数ボタンの相互短絡が検出されると、該当のボタンは無効になります。

図 3-16. 互いに短絡したボタン



3.1.14.4 不適切な C_{MOD}

C_{MOD} の推奨値は 2.2nF±10%です。

C_{MOD} の値が 1nF より小さいか 4nF より大きいと、全てのボタンが無効になります。

3.1.14.5 ボタンの C_P>40pF

ボタンの C_P が 40pF より大きくなると、そのボタンが無効になります。

3.1.15 ボタン スキャン速度 (ScanRate/Sleep ピン)

ボタン スキャン速度は、デバイスによる連続したボタン スキャン間の時間を指定します。

ボタン スキャン速度 = ボタン スキャン速度定数 + ボタン スキャン速度オフセット　　式 5

ScanRate/Sleep ピンに付いた外部抵抗は、デバイスのボタン スキャン速度オフセットを決めます。表 3-6 より、抵抗の値を決めます。表 3-7 には、ボタンスキャン速度定数を示します。ボタンスキャン速度は 25～556ms で設定可能です。

ボタン スキャン速度定数は最適化の方針に依存します。

応答時間を最適化: 連続ボタン スキャン時間が短くなります。一定時間内に多くのスキャンが行われるため、ボタンのタッチに対して速く応答します。その反面、消費電力が増加します。

消費電力を最適化: 連続ボタン スキャン時間が長くなります。一定時間内のスキャンが少ないため、ボタンのタッチに対して応答が遅くなります。その結果、消費電力が減少します。

例として、4 個のボタンに以下のパラメーターを持つ設計を取り上げます。

- 全てのボタンの C_P が 10～20pF
- 全てのボタンの感度が高い
- ノイズ耐性が「中」
- ボタンの接触時間が 3%
- ボタン スキャン速度オフセット=0

ボタンごとの消費電流は、

応答時間を最適化 ＝ 0.3603mA

消費電力を最適化＝ 0.1803mA

最初のボタン接触と連続ボタン接触の応答時間は、

応答時間を最適化＝ 50ms

消費電力を最適化＝ 100ms

応答時間が最適化された設計は消費電力が最適化された設計に比べて、多くの電力を消費しボタンの接触に速く応答することに注意してください。適切な応答時間については、「デザイン ツールボックス」を参照してください。

表 3-6.ScanRate/Sleep ピンのコンフィギュレーションとボタン スキャン速度オフセットの関係

ScanRate/Sleep ピンの接続		ボタン スキャン速度オフセット (ms)
応答時間を最適化	消費電力を最適化	
接地	6800Ω (±1%) 抵抗を介してグランドに接続	0
100Ω (±1%) 抵抗を介してグランドに接続	6900Ω (±1%) 抵抗を介してグランドに接続	0
200Ω (±1%) 抵抗を介してグランドに接続	7000Ω (±1%) 抵抗を介してグランドに接続	6
300Ω (±1%) 抵抗を介してグランドに接続	7100Ω (±1%) 抵抗を介してグランドに接続	12
400Ω (±1%) 抵抗を介してグランドに接続	7200Ω (±1%) 抵抗を介してグランドに接続	20
500Ω (±1%) 抵抗を介してグランドに接続	7300Ω (±1%) 抵抗を介してグランドに接続	29
600Ω (±1%) 抵抗を介してグランドに接続	7400Ω (±1%) 抵抗を介してグランドに接続	39
700Ω (±1%) 抵抗を介してグランドに接続	7500Ω (±1%) 抵抗を介してグランドに接続	49
800Ω (±1%) 抵抗を介してグランドに接続	7600Ω (±1%) 抵抗を介してグランドに接続	61
900Ω (±1%) 抵抗を介してグランドに接続	7700Ω (±1%) 抵抗を介してグランドに接続	73
1000Ω (±1%) 抵抗を介してグランドに接続	7800Ω (±1%) 抵抗を介してグランドに接続	86
1100Ω (±1%) 抵抗を介してグランドに接続	7900Ω (±1%) 抵抗を介してグランドに接続	99
1200Ω (±1%) 抵抗を介してグランドに接続	8000Ω (±1%) 抵抗を介してグランドに接続	114
1300Ω (±1%) 抵抗を介してグランドに接続	8100Ω (±1%) 抵抗を介してグランドに接続	128
1400Ω (±1%) 抵抗を介してグランドに接続	8200Ω (±1%) 抵抗を介してグランドに接続	144
1500Ω (±1%) 抵抗を介してグランドに接続	8300Ω (±1%) 抵抗を介してグランドに接続	160
1600Ω (±1%) 抵抗を介してグランドに接続	8400Ω (±1%) 抵抗を介してグランドに接続	176
1700Ω (±1%) 抵抗を介してグランドに接続	8500Ω (±1%) 抵抗を介してグランドに接続	194
1800Ω (±1%) 抵抗を介してグランドに接続	8600Ω (±1%) 抵抗を介してグランドに接続	211
1900Ω (±1%) 抵抗を介してグランドに接続	8700Ω (±1%) 抵抗を介してグランドに接続	229
2000Ω (±1%) 抵抗を介してグランドに接続	8800Ω (±1%) 抵抗を介してグランドに接続	248
2100Ω (±1%) 抵抗を介してグランドに接続	8900Ω (±1%) 抵抗を介してグランドに接続	267
2200Ω (±1%) 抵抗を介してグランドに接続	9000Ω (±1%) 抵抗を介してグランドに接続	287
2300Ω (±1%) 抵抗を介してグランドに接続	9100Ω (±1%) 抵抗を介してグランドに接続	307
2400Ω (±1%) 抵抗を介してグランドに接続	9200Ω (±1%) 抵抗を介してグランドに接続	327
2500Ω (±1%) 抵抗を介してグランドに接続	9300Ω (±1%) 抵抗を介してグランドに接続	348
2600Ω (±1%) 抵抗を介してグランドに接続	9400Ω (±1%) 抵抗を介してグランドに接続	369
2700Ω (±1%) 抵抗を介してグランドに接続	9500Ω (±1%) 抵抗を介してグランドに接続	391
2800Ω (±1%) 抵抗を介してグランドに接続	9600Ω (±1%) 抵抗を介してグランドに接続	413
2900Ω (±1%) 抵抗を介してグランドに接続	9700Ω (±1%) 抵抗を介してグランドに接続	436
3000Ω (±1%) 抵抗を介してグランドに接続	9800Ω (±1%) 抵抗を介してグランドに接続	459
3100Ω (±1%) 抵抗を介してグランドに接続	9900Ω (±1%) 抵抗を介してグランドに接続	482
3200Ω (±1%) 抵抗を介してグランドに接続	10000Ω (±1%) 抵抗を介してグランドに接続	506

表 3-7. ボタン スキャン速度定数

ボタン数	ボタン スキャン速度定数 (ms)	
	応答時間を最適化	消費電力を最適化
≤5	25	50
>5	50	50

デバイスによってボタン スキャン速度は異なり、-40℃～+85℃の温度範囲において (抵抗の許容誤差を除いて) ±25%の精度です。

3.1.16 スリープ モード (ScanRate/Sleep ピン)

2 つのコンフィギュレーションがあります。

1. ScanRate/Sleep ピンを接地: これにより低消費電力スリープ モードが有効になります。
2. ScanRate/Sleep ピンを V_{DD} に接続: これによりディープスリープ モードが有効になります。

詳細は、「スリープ モード」の節を参照してください。

3.1.17 シリアル デバッグ データ出力 (Delay ピン)

シリアル デバッグ データは、ファームウェア バージョン、CapSense の状態、GPO の状態、システム診断データ、IDAC 補正値、raw カウント、ベースライン、差分カウント、寄生容量、ボタン SNR を含みます。シリアル デバッグ データが有効な場合、これらの情報が Delay ピンに出力されます。この機能は、ホスト コントローラーが CapSense の状態を読み出すために、ホストのピンが足りず一対一で各 GPO と接続できない場合に利用できます。式 4 と表 3-3 で説明した通り、この機能は Delay ピンとグランドの間に接続する抵抗により有効にします。

サイプレスの MultiChart Tool を使ってデータを表示することができます。シリアル デバッグ データは表 3-8 に示す順序でデバイスから送信されます。MultiChart Tool は、表 3-9 に示すフォーマットでデータを配置します。

シリアル データは約 115200 のボーレートで送信されます。

表 3-8. CY8CMBR2010 から送信されるシリアル デバッグ データ出力

バイト	データ	注
0	0x0D	MultiChart 用のダミー データ
1	0x0A	
2	0x80	–
3	FW Revision	ファームウェアのバージョン
4	CS0_Cp	CS0 寄生容量 (pF、16 進数)
5	CS1_Cp	CS1 寄生容量 (pF、16 進数)
6	CS0_RawCount_MSB	符号なし 16 ビット整数
7	CS0_RawCount_LSB	
8	CS1_RawCount_MSB	符号なし 16 ビット整数
9	CS1_RawCount_LSB	
24	CS9_RawCount_MSB	符号なし 16 ビット整数
25	CS9_RawCount_LSB	
26	CS2_Cp	CS2 寄生容量 (pF、16 進数)
27	CS3_Cp	CS3 寄生容量 (pF、16 進数)

バイト	データ	注
28	0x00	–
29	CS0_CS1_SNR	CS0 および CS1 の SNR
30	0x00	–
31	CS2_CS3_SNR	CS2 および CS3 の SNR
32	VDD_Short_Mask_MSB	V_{DD} に短絡した CS ピンのシステム診断データ
33	VDD_Short_Mask_LSB	
34	0x00	–
35	0x01	
36	0x00	
37	CS_Status_MSB	CS8～CS9 の CS 状態を示す
38	0x00	–
39	CS_Status_LSB	CS0～CS7 の CS 状態を示す
40	CS0_Baseline_MSB	符号なし 16 ビット整数
41	CS0_Baseline_LSB	
42	CS1_Baseline_MSB	符号なし 16 ビット整数
43	CS1_Baseline_LSB	
58	CS9_Baseline_MSB	符号なし 16 ビット整数
59	CS9_Baseline_LSB	
60	CS4_Cp	CS4 寄生容量 (pF、16 進数)
61	CS5_Cp	CS5 寄生容量 (pF、16 進数)
62	CS6_Cp	CS6 寄生容量 (pF、16 進数)
63	CS4_CS5_SNR	CS4 および CS5 の SNR
64	0x00	–
65	CS6_CS7_SNR	CS6 および CS7 の SNR
66	GND_Short_Mask_MSB	GND に短絡した CS ピンのシステム診断データ
67	GND_Short_Mask_LSB	
68	0x00	–
69	0x02	
70	IDAC_Comp	IDAC 補正値
71	GPO_Status_Mask_MSB	GPO8～GPO9 の GPO 状態を示す
72	0x00	–
73	GPO_Status_Mask_LSB	GPO0～GPO7 の GPO 状態を示す
74	CS0_DiffCount_MSB	符号なし 16 ビット整数
75	CS0_DiffCount_LSB	
76	CS1_DiffCount_MSB	符号なし 16 ビット整数
77	CS1_DiffCount_LSB	
92	CS9_DiffCount_MSB	符号なし 16 ビット整数
93	CS9_DiffCount_LSB	

バイト	データ	注
94	CS7_Cp	CS7 寄生容量 (pF、16 進数)
95	CS8_Cp	CS8 寄生容量 (pF、16 進数)
96	CS9_Cp	CS9 寄生容量 (pF、16 進数)
97	CS8_CS9_SNR	CS8 および CS9 の SNR
98	0x00	–
99	CMOD_Mask	C_{MOD} 範囲判定用のシステム診断データ
100	Pin_to_Pin_shorted_Mask_MSB	互いに短絡した CS ピンのシステム診断データ
101	Pin_to_Pin_shorted_Mask_LSB	
102	Cp_High_Mask_MSB	Cp が 40pF より大きい CS ボタンのシステム診断データ
103	Cp_High_Mask_LSB	
104	0x00	MultiChart 用のダミー データ
105	0xFF	
106	0xFF	

表 3-9. MultiChart におけるシリアル デバッグ データの配置

#	raw カウント配列		ベースライン配列		信号配列	
	MSB	LSB	MSB	LSB	MSB	LSB
0	0x80	FW Revision	0x00	CS_status_MSB	IDAC_Comp	GPO_Status_MSB
1	CS0_Cp	CS1_Cp	0x00	CS_status_LSB	0x00	GPO_Status_LSB
2	CS0_RawCount		CS0_Baseline		CS0_DiffCount	
3	CS1_RawCount		CS1_Baseline		CS1_DiffCount	
4	CS2_RawCount		CS2_Baseline		CS2_DiffCount	
5	CS3_RawCount		CS3_Baseline		CS3_DiffCount	
6	CS4_RawCount		CS4_Baseline		CS4_DiffCount	
7	CS5_RawCount		CS5_Baseline		CS5_DiffCount	
8	CS6_RawCount		CS6_Baseline		CS6_DiffCount	
9	CS7_RawCount		CS7_Baseline		CS7_DiffCount	
10	CS8_RawCount		CS8_Baseline		CS8_DiffCount	
11	CS9_RawCount		CS9_Baseline		CS9_DiffCount	
12	CS2_Cp	CS3_Cp	CS4_Cp	CS5_Cp	CS7_Cp	CS8_Cp
13	0x00	CS0_CS1_SNR	CS6_Cp	CS4_CS5_SNR	CS9_Cp	CS8_CS9_SNR
14	0x00	CS2_CS3_SNR	0x00	CS6_CS7_SNR	0x00	CMOD_Mask
15	VDD_Short_Mask		GND_Short_Mask		Pin_to_Pin_Short_Mask	
16	0x00	0x01	0x00	0x02	Cp_High_Mask	

システム診断データの POST 結果は以下の通りです。

- VDD_Short_Mask: V_{DD} に短絡したボタンの情報を格納しています。

名称	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
VDD_Short_Mask_LSB	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
VDD_Short_Mask_MSB							CS9	CS8

CSx は、対応するビットが次の通り書き込まれます。

0 CSx が V_{DD} に短絡されない場合

1 CSx が V_{DD} に短絡された場合

- GND_Short_Mask: 接地したボタンの情報を格納しています。

名称	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
GND_Short_Mask_LSB	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
GND_Short_Mask_MSB							CS9	CS8

CSx は、対応するビットが次の通り書き込まれます。

0 CSx がグランドに短絡されない場合

1 CSx がグランドに短絡された場合

- CMOD_Mask: 範囲内の C_{MOD} 値に関する情報を格納しています。このバイトは次の通り書き込まれます。

0 C_{MOD} が範囲内 (1～4nF) にある場合

1 C_{MOD} 値 > 4nF の場合

2 C_{MOD} 値 < 1nF の場合

- Pin_to_Pin_Short_Mask: 互いに短絡したボタンの情報を格納しています。

名称	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
Pin_to_Pin_Short_Mask_LSB	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
Pin_to_Pin_Short_Mask_MSB							CS9	CS8

CSx は、対応するビットが次の通り書き込まれます。

0 CSx ピンが他の CSy ピンと短絡していない場合

1 CSx ピンが他の CSy ピンと短絡している場合

- Cp_High_Mask: C_P 値が範囲内にある CS ボタンの情報を格納しています。

名称	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
Cp_High_Mask_LSB	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
Cp_High_Mask_MSB							CS9	CS8

CSx は、対応するビットが次の通り書き込まれます。

0 CSx の C_P 値 < 40pF の場合

1 CSx の C_P 値 > 40pF の場合

3.2 デザイン ツールボックス

デザイン ツールボックスは CY8CMBR2010 CapSense ソリューションの設計に役立ちます。基板のレイアウトおよび機能設定に関する基本情報を提供し、デザインが量産に適しているかどうかを提示します。

3.2.1 General Layout Guidelines (レイアウト ガイドライン)

表 3-10 に CY8CMBR2010 のレイアウト ガイドラインをまとめています。このガイドラインは「電気、機構設計の注意事項」の章で説明します。この資料についての詳細は、「Getting Started with CapSense」を参照してください。

表 3-10. 設計レイアウトの推奨事項

Sl. No.	Category	Min	Max	Recommendations/Remarks
1.	Button shape			Solid round pattern, round with LED hole, rectangle with round corners
2.	Button size	5 mm	15 mm	Given in Layout Estimator sheet
3.	Button-button spacing	equal to button ground clearance		8 mm
4.	Button-ground clearance	0.5 mm	2 mm	Given in Layout Estimator sheet
5.	Ground flood - top layer			Hatched ground 7 mil trace and 45 mil grid (15% filling)
6.	Ground flood - bottom layer			Hatched ground 7 mil trace and 70 mil grid (10% filling)
7.	Trace length from sensor pad to device pin		450 mm	450 mm is for FR4 PCB, with a button diameter of 5 mm and a pin capacitance of 7 pF. For a different design, refer to Layout Estimator sheet.
8.	Trace width	0.17 mm	0.20 mm	0.17 mm (7 mil)
9.	Trace routing			Traces should be routed on the non sensor side. If any non CapSense trace crosses CapSense trace, ensure that the intersection is orthogonal.
10.	Via position for the sensors			Via should be placed near the edge of the button to reduce trace length thereby increasing sensitivity.
11.	Via hole size for sensor traces			10 mil
12.	Number of via on sensor trace	1	2	1
13.	CapSense series resistor placement		10 mm	Place CapSense series resistors close to the device for noise suppression. CapSense resistors have highest priority compared to LED resistors. Place them first.
14.	Distance between any CapSense trace to ground flood	10 mil	20 mil	20 mil
15.	Device placement			Mount the device on the layer opposite to the sensor. The CapSense trace length between the device and the sensors should be minimum (see trace length above)
16.	Placement of components in two layer PCB			Top layer - sensors and bottom layer - device, other components and traces.
17.	Placement of components in four layer PCB			Top layer-sensors, 2nd Layer – CapSense traces & Vdd and avoid the Vdd traces below the sensors, 3rd Layer-hatched ground, Bottom layer- device other components and non CapSense traces
18.	Overlay thickness	0 mm	5 mm	Use layout Estimator sheet to decide on overlay, given maximum limit is for plastic overlay.
19.	Overlay material			Should be non-conductive material. Glass, ABS Plastic, Formica, wood etc. No air gap should be there between PCB and overlay. Use adhesive to stick the PCB and overlay.
20.	Overlay adhesives			Adhesive should be non conductive and dielectrically homogenous. 467MP and 468MP adhesives made by 3M are recommended.
21.	LED backlighting			Cut a hole in the sensor pad and use rear mountable LEDs.
22.	Board thickness			Standard board thickness for CapSense FR4 based designs is 1.6 mm.

3.2.2 Layout Estimator (レイアウト エスティメータ)

レイアウト エスティメータでは、最終システムの要件および工業デザインに基づいて、最小ボタン サイズや最大配線長の推奨値を計算します。レイアウト エスティメータの入力は、オーバーレイの素材、オーバーレイの厚さ、回路基板の配線容量、デザインでの CS0 使用の有無および使用する場合その感度が挙げられます。図 3-17 の表 B には、各種のオーバーレイ素材の比誘電率および各種プリント基板の単位長さ当たり配線容量の一覧を示しています。表 A では、システム ノイズの設定 3 種類ごとに最小ボタン直径および最大配線長を計算します。「低」、「中」、「高」のノイズ状態は、ボタン開発の目安とする相対的な性能指数です。ノイズ状態は、エンドシステム環境を基準としてボタンごとに異なります。ノイズ状態が不明な場合は、まず「中」を使用して開始します。各ボタンの実際のノイズは「Design Validation (デザイン検証) 」で決めます。

このシートの出力をボタン基板レイアウトの過程で使用し、試作する前に、「CP, Power Consumption, and Response Time Calculator」を使ってデザインを確認します。

図 3-17. レイアウト エスティメータ

TableA- Estimator

Input Parameters	Value	Units	Comments
Overlay Thickness	1.5	mm	
Overlay - Dielectric constant	8	farad/m	
Capacitance of trace per inch	2	pF	
Is CS0 used in design	No		The CapSense button, CS0, can be used for special purpose functions in a design. Unlike other buttons, CS0 sensitivity and debounce values are configurable. As an example usage, the power button needs to be less sensitive and have higher debounce value than the other buttons, to avoid false switch ON/OFF of the device. Use CS0 here.
CS0 Sensitivity (if CS0 used)	Low		If the power consumption is critical, select "Low" sensitivity. If the board form factor is critical, select "High" sensitivity.
Minimum Recommended Button Diameter (based on minimum 0.25pF Finger response)			
CS1 - CS9			
Noise Conditions - Low (0.05 pF Noise)	5	mm	
Noise Conditions - Medium (0.075 pF Noise)	5	mm	
Noise Conditions - High (0.1 pF Noise)	5	mm	
CS0			
Noise Conditions - Low (0.05 pF Noise)	5	mm	
Noise Conditions - Medium (0.075 pF Noise)	5	mm	
Noise Conditions - High (0.1 pF Noise)	6	mm	
Maximum Trace length			
CS1 - CS9			
Noise Conditions - Low (0.05 pF Noise)	412	mm	
Noise Conditions - Medium (0.075 pF Noise)	412	mm	
Noise Conditions - High (0.1 pF Noise)	412	mm	
CS0			
Noise Conditions - Low (0.05 pF Noise)	412	mm	
Noise Conditions - Medium (0.075 pF Noise)	412	mm	
Noise Conditions - High (0.1 pF Noise)	406	mm	
Button to Ground clearance	1.5	mm	

	input cells, edit with actuals
	output cells, based on inputs

Note: Button diameter of all the buttons CS1 to CS9 will be same with respect to overlay thickness, but can differ with respect to noise conditions

TableB - Reference values

Overlay Material	Dielectric constant
Plastic	2.8
Plexi glass	8
Formica	4.6-4.9
Glass (Standard)	7.6-8.0
Glass (Ceramic)	6
Mylar	3.2
ABS Plastic	3.8 – 4.5
Wood	1.2-2.5
Trace and board type	**Capacitance per inch in pF**
Copper trace , PCB, 2 layer, 64mil, FR4	2
Copper trace, flex PCB, 2 layer	8

入力

- Overlay thickness (オーバーレイの厚さ)
- Overlay - Dielectric constant (オーバーレイの比誘電率)
- Capacitance of trace per inch (基板 1 インチ当たりの配線容量)
- Is CS0 used in design (CS0 使用の有無)
- CS0 Sensitivity (if CS0 used) (CS0 を使用する場合その感度)

出力

- Minimum recommended button diameter, Maximum trace length (ノイズ状態ごとの最小ボタン直径および最大配線長の推奨値)
- Button to ground clearance (ボタンとグランドの間隔)

ノイズはボタンごとに異なるため、各ボタンの直径も異なります。

3.2.3 CP, Power Consumption, and Response Time Calculator (Cp、消費電力、応答時間計算器)

基板のレイアウトが完了した後、図 3-18 に示すように、消費電力、応答時間計算器を使用して、試作品を作る前にデザインをチェックしてください。各ボタンの CP 値を検証するには、表 A にボタン直径と配線の長さを挿入します。この情報を入力すると、ツールボックスは、各ボタンが指定された 5～40pF の CP の範囲内にあるかどうかを確認します。

表 B にある power calculator (消費電力計算器) を用いて消費電力を最適化します。消費電力は、ボタン スキャン速度、ノイズ耐性レベルと指がボタン上にある時間 (パーセント単位) の関数で計算します。「ボタン スキャン速度」、表 3-6、および表 3-7 を参照してください。

表 C は、表 A および B への入力に基づいてボタンの応答時間を出力します。この応答時間は CS0 のデバウンス値に依存します。

図 3-18. CP、消費電力、応答時間計算器

Table A: Cp Calculator

Sensor	Button diameter		Trace length		Parasitic capacitance (Cp) of sensors (Approx)		Comments
CS0		mm		mm	0	pF	
CS1		mm		mm	0	pF	
CS2		mm		mm	0	pF	
CS3		mm		mm	0	pF	
CS4		mm		mm	0	pF	
CS5		mm		mm	0	pF	
CS6		mm		mm	0	pF	
CS7		mm		mm	0	pF	
CS8		mm		mm	0	pF	
CS9		mm		mm	0	pF	
Total No of buttons	0	Nos					

Table B: Power calculator

Select Scan Rate resistor value	0	ohms
Approximate Button Scan Rate value	25	ms
% of time finger is on the sensors	5	%
Select Noise Immunity level	High	
Select CS0 Debounce value, if CS0 used	99	
Max Sleep Current	0.0015	mA
Max Active Current	4	mA
Average Current without Finger	0	mA
Average Current with Finger	0	mA
Actual average current consumption	0	mA
Actual average current consumption per button	0	mA

Table C: Response time calculator

CS0 First button press	850	ms
CS0 Consecutive button press	850	ms
CS1-CS9 First button press	50	ms
CS1-CS9 Consecutive button press	50	ms

	input cells, edit with actuals
	output cells, based on inputs

Note: The power values given here are worse case, the actual power values will be lower.

入力

- Button diameter, Trace length (ボタンの直径および配線の長さ)
- Select Scan Rate resistor value (スキャン速度抵抗値)
- % of time finger is on the sensors (指がボタン上にある時間、パーセント単位)
- Select Noise Immunity level (ノイズ耐性レベル)
- Select CS0 Debounce value, if CS0 used (CS0 を使用する場合そのデバウンス値)

出力

- Parasitic capacitance (CP) of sensors (Approx) (おおよそのセンサーの寄生容量 — CP 値が指定された 5～40pF の範囲内にあるか確認します。)
- Actual average current consumption per button (ボタン当たりの消費電力)
- Response time calculator (ボタンの応答時間計算)

3.2.4 Design Validation (デザイン検証)

試作基板を作成しテストした後、シリアル デバッグ データ出力を使用して、各ボタン用の raw カウント、ノイズ カウント、および C_P を得られます。その後、図 3-19 に示した「Design Validation」(デザイン検証) シートの表 C にこの情報を入力して、設計を検証できます。

図 3-19. デザイン検証

Table A: Actual Design values

Input Parameters	Initial value	New value	Units
Overlay Thickness (in mm)	1.5		mm
Dielectric constant, overlay	8		farad/m
Capacitance of trace per inch in pF	2		pF
Is CS0 used in design	No	No	
CS0 sensitivity (if CS0 used)	Low		
Scan Rate Resistor	0		ohms
Button Scan Rate Value	25		ms
No of buttons	0	0	Nos
% of time finger is on the sensors	5		%
Noise Immunity Level	High		
CS0 Button diameter actual			mm
CS1 Button diameter actual			mm
CS2 Button diameter actual			mm
CS3 Button diameter actual			mm
CS4 Button diameter actual			mm
CS5 Button diameter actual			mm
CS6 Button diameter actual			mm
CS7 Button diameter actual			mm
CS8 Button diameter actual			mm
CS9 Button diameter actual			mm

Table B: Reference values

Overlay Material	Dielectric constant
Plastic	2.8
Plexi glass	8
Formica	4.6-4.9
Glass (Standard)	7.6-8.0
Glass (Ceramic)	6
Mylar	3.2
ABS Plastic	3.8 – 4.5
Wood	1.2-2.5
Trace and board type	**Capacitance per inch in pF**
copper trace , PCB, 2 layer, 64mil,FR4	2
copper trace , flex, 2 layer	8

	input cells, edit with actuals
	output cells, based on inputs
	constant cells, same as previous inputs

For Table A: The Initial values of "Input Parameters" are the ones you have entered in the previous sheets. If your design passes, leave the "New value" column blank. If your design fails, enter the New values for the corresponding parameter to re-configure your design.

Table C: Power,Button diameter actuals

Sensor	Values taken from Debug Data out						Average Current		Improvement Recommendations			
	Noise		Cp		Raw Count				Minimum Button diameter			Maximum Trace Length
CS0	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS1	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS2	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS3	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS4	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS5	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS6	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS7	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS8	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
CS9	0	counts	0	pF	0	counts	0	mA	0	mm		0 mm
			Actual average current consumption				0	mA				

Note While logging debug data for this sheet, make sure there is no finger present on the sensors for the log duration

データを得て入力する手順は以下の通りです。

1. Delay ピンでの 7～10kΩ の抵抗を接地して、シリアル デバッグ データ出力機能を有効にします。
2. デバイスに電源を投入し、COM/RS232 ポートを介して Delay ピンをコンピュータに接続します。
3. MultiChart を起動して (「AN2397 - CapSense Data Viewing Tools」を参照)、以下の通りに設定します。
   a. Select PORT = <ポート番号を指定>
   b. Port Speed = 115200
   c. Visible points = 1000
   d. Log filenAme = 「C:\Program Files\Cypress\CY8CMBR2010.csv」
4. **Enable/disable log-file** をクリックします。すると、データが自動的にログ ファイルに格納されます。このデータの少なくとも 300 サンプルをログします。
5. **Enable/disable log-file** をクリックします。すると、データのロギングが停止します。
6. ログ ファイルを 1 回開きます。ツールボックスが関連データで自動的に更新されます。

表 A には前のシートから取り込まれた設計パラメーターを示しているため、このシートにデータを入力する必要はありません。このシートは試作基板の合否評価を提供します。デザインが不合格の場合は、新しい値を表 A に入力してシステムを再設計し、新しい推奨事項や結果を得ます。デザインが合格した場合は、表 A の **New value** 欄を空白のままにします。

入力

- Raw Count (raw カウント)
- Noise (ノイズ カウント)
- C_P (ボタンの Cp)
- デザインが不合格の場合、以下の値を考慮してください。
  - ☐ 各ボタンの新しいオーバーレイの厚さ、オーバーレイ素材の誘電率、ボタンの直径、および配線の静電容量
  - ☐ デザインで用いられたスキャン速度抵抗値
  - ☐ 指がボタン上にある時間、パーセント単位
  - ☐ CS0 の感度 (使用する場合)
  - ☐ ノイズ耐性レベル

出力

- Actual average current consumption (平均消費電力)
- デザイン変更の推奨事項。デザイン ツールボックスは、ボタン サイズまたは配線の長さが設計ベスト プラクティスから外れている場合、そのデザインの実際の値に基づいて推奨事項を提供します。

ボタン基板が不合格の場合、デザイン ツールボックスは、合格するよう推奨事項を提供します。不合格デザインを修正するために次の 4 項目を変更できます。 ボタンサイズ、配線の長さ、オーバーレイの素材、オーバーレイの厚さです。ボタン サイズや配線の長さを変える場合基板の作り直しが必要ですが、オーバーレイの素材や厚さまたはその両方を変えることでデザインを合格させる場合もあります。最善の解決法は、デザインの開発サイクル中の位置付けおよび最終システムの要件に依存します。

4. 電気、機構設計の注意事項

静電容量式タッチ センサー技術をアプリケーションで設計する際に、CapSense デバイスがより大きな構造物内に存在していることを意識することが重要となります。プリント基板レイアウト、ユーザー インターフェースあるいはエンドユーザー操作環境等の詳細にわたり注意を払うことによって、堅牢で信頼性の高いシステム性能が達成できます。詳細については、「Getting Started with CapSense」を参照してください。

4.1 オーバーレイの選択

「CapSense の原理」で、指の静電容量を考えるために式 1 を示しました。

$$C_F = \frac{\varepsilon_0 \varepsilon_r A}{D}$$

ここではそれぞれ次を示します。

ε_0 = 真空の誘電率

ε_r = オーバーレイの比誘電率

A = 指とボタン パッドが重なっている面積

D = オーバーレイの厚さ

CapSense の信号を強めるには、より比誘電率が高いオーバーレイ素材を使用し、オーバーレイ厚さを薄くし、ボタン直径を大きくします。「CapSense の回路設計」の章で説明したように、デザイン ツールボックスは、堅牢で信頼性の高い CY8CMBR2010 ソリューションを設計する手助けをしています。

表 4-1. オーバーレイ素材の絶縁耐力

素材	絶縁破壊電圧 (V/mm)	12kV でのオーバーレイの最小厚さ (mm)
空気	1200～2800	10
木材 (乾燥)	3900	3
ガラス (一般的)	7900	1.5
ガラス (ホウケイ酸ガラス (Pyrex®))	13,000	0.9
PMMA プラスチック (プレキシグラス®)	13,000	0.9
ABS	16,000	0.8
ポリカーボネート (Lexan®)	16,000	0.8
フォーマイカ (高圧メラミン化粧板)	18,000	0.7
FR-4	28,000	0.4
PET 膜 (Mylar®)	280,000	0.04
ポリイミド膜 (Kapton®)	290,000	0.04

導電素材は、電場パターンに干渉するので、オーバーレイとしては使用できません。このため、金属粒子が含まれる塗料を使用しないでください。

4.1.1 オーバーレイをプリント基板に接着する

空気の比誘電率は非常に小さいため、オーバーレイとボタンの間に空隙があると、ボタンの性能が低下します。空隙を無くすため、非導電性の接着剤でオーバーレイを CapSense 基板に接着します。3M™の 200MP と呼ばれる透明なアクリル系接着剤は CapSense アプリケーションでの使用に適しています。この特殊な接着剤は裏に紙が付いたテープロール形状で販売されています (3M™商品番号 467MP および 468MP)。

4.2 ESD 保護

高い ESD 許容度は、入念なシステム デザインにより生まれます。最終製品、特にユーザー インターフェースにどのように接触放電が起こるか熟慮することで、CapSense コントローラーに損傷を与えることなく 18kV の放電現象に耐えることが可能です。

CapSense コントローラー ピンは直接的な 12kV 放電現象に耐えることが可能です。ほとんどの場合、オーバーレイの素材がコントローラー ピンへの十分な ESD 保護を提供します。表 4-1 に様々なオーバーレイ素材について、IEC 61000-4-2 指定されているように 12kV の放電から CapSense ボタンを保護するために必要な厚みを示します。オーバーレイの素材が十分な ESD 保護を提供しない場合は、対応策は次の順番で適用します。予防、リダイレクト、クランプ。

4.2.1 予防

接触面の全ての経路が、潜在的な高電圧接触よりも高い絶縁破壊電圧を備えていることを確認してください。また、CapSense コントローラーと ESD 発生源となる可能性のある部分との間に適切な距離を保つようにシステムを設計します。適切な距離を保つことが難しい場合は、絶縁破壊電圧の高い材料による保護レイヤを ESD 発生源と CapSense コントローラーの間に設けてください。厚さ 5mil の Kapton®テープは 18kV に耐えられます。

4.2.2 転向

製品が高密度な場合は、放電現象を避けることは難しいかもしれません。この場合、放電が起きる場所を制御することにより、CapSense コントローラーを保護することができます。シャーシ グランドに接続している回路基板の周囲にガード リングを配置します。「PCB レイアウト ガイドライン」で推奨するように、ボタンまたはスライダーの周囲にハッチング グランド面を施すことによりボタンおよび CapSense コントローラーへの ESD の影響を回避することができます。

4.2.3 クランプ

CapSense ボタンは意図的に接触面に近接して配置されているため、放電経路の転向は現実的でない場合もあります。この場合、直列抵抗や専用の ESD 保護デバイスを使用するのが適切です。

推奨する直列抵抗は 560Ω です。

より効果的な方法は、専用の ESD 保護デバイスを脆弱な配線上に置くことです。CapSense 用の ESD 保護デバイスは低静電容量である必要があります。表 4-2 は、CapSense コントローラーとの使用に推奨するデバイスの一覧です。

表 4-2. CapSense 用の推奨低静電容量 ESD 保護デバイス

ESD 保護デバイス		入力静電容量	リーク電流	接触放電 最大限度	気中放電 最大限度
メーカー	製品番号				
Littelfuse	SP723	5pF	2nA	8kV	15kV
Vishay	VBUS05L1-DD1	0.3pF	0.1µA	±15kV	±16kV
NXP	NUP1301	0.75pF	30nA	8kV	15kV

4.3 EMC (電磁環境適合性) の注意点

4.3.1 放射性干渉

放射性電気エネルギーはシステム測定に影響を与え、さらにプロセッサ コアの動作に影響を与える可能性もあります。妨害は、CapSense ボタンの配線、その他のデジタルまたはアナログ入力を通じて、プリント基板レベルで CY8CMBR2010 チップに侵入します。RF 妨害の影響を最小限にするためのレイアウト ガイドラインを以下に記します。

- **グランド面**: プリント基板にグランド面を設けます。
- **直列抵抗**: CapSense コントローラー ピンから 10mm 以内に直列抵抗を配置します。
  - CapSense 入力ラインで推奨する抵抗値は 560Ω です。
- **配線の長さ**: 可能な限り配線を短くします。
- **電流ループの面積**: 電流の帰路を短くします。グランドをベタではなくハッチ掛けして、ボタンと配線の 1cm 以内に配置し寄生容量の影響を低減させます。
- **RF 源の位置**: LCD インバータおよびスイッチング電源 (SMPS) のようなノイズ源を CapSense 入力から隔てるために隔離手段をとります。電源のシールドは妨害を防ぐ良くある手法です。

4.3.2 伝導妨害およびイミュニティ

他のシステムとの電線による接続を通じてシステムに入ったノイズは伝導ノイズと呼ばれます。このような相互接続には電源や通信ライン等があります。CapSense コントローラーは低消費電力デバイスなので、伝導妨害を避けなくてはなりません。以下のガイドラインは伝導妨害を減らしイミュニティを高める助けになります。

- デカップリング コンデンサを使用します。
- システム電源への入力 ラインに双方向性のフィルタを加えます。このフィルタは伝導妨害およびイミュニティの両方に効果的です。π 型フィルタは、電源ノイズが感度の高い部品に影響を与えるのを防ぐことができます。その一方で、部品それ自体のスイッチング ノイズが電源面に逆流することも防止します。
- CapSense コントローラー基板がケーブルで電源に接続されている場合は、ケーブル長を最短にして、シールド ケーブルの使用を検討してください。
- 高周波ノイズを除去するために、電源や通信ラインにフェライトビーズを配置します。

4.4 PCB レイアウト ガイドライン

「レイアウト ガイドライン」で説明したように、「デザイン ツールボックス」は、堅牢な CY8CMBR2010 CapSense プリント基板レイアウトを設計するのに役立ちます。

GPO から電流を CapSense コントローラーに吸い込ませる構成で CapSense システムのノイズが多い場合、全ての GPO に直列抵抗を挿入し吸い込み電流を制限します。表 4-3 のように、吸い込み電流の限界は、5V でデザインにおけるボタンの最大 C_P 値で決定します。

表 4-3. 低出力電圧に対する GPO 吸いこみ電流の上限

ボタンの C_P 範囲	GPO ごとの吸いこみ電流の上限	デバイスの吸いこみ電流の上限
$5pF \le C_P \le 12pF$	25mA	120mA
$12pF \le C_P \le 21pF$	20mA	20mA
$21pF \le C_P \le 40pF$	6mA	6mA

詳細なプリント基板のレイアウト ガイドラインについては、「Getting Started with CapSense」を参照してください。

5. 低消費電力設計の注意事項

5.1 システム デザインの推奨事項

サイプレスの CY8CMBR2010 は電池駆動アプリケーションの低消費電力要件に対応しています。

消費電力を最小化する方法:

- 未使用の Capsense 入力を全て接地します。
- 「Getting Started with CapSense」のデザイン ガイドラインの通りに C_P を最小限にします。
- 電源電圧を下げます。
- CS0 ボタンの感度を下げます (CS0 感度の項を参照)。
- 消費電力を最適化するようデザインを設定します (ボタン スキャン速度の項を参照)。
- 必要な部分にのみ「高」のノイズ耐性レベルを使用します (ノイズ耐性の項を参照)。
- ボタン スキャン速度を高めるかディープスリープ動作モードを使用します (ボタン スキャン速度の項を参照)。

5.2 平均電力の計算

デザイン ツールボックスは、本節で説明する電力最適化計算を自動で行います。CY8CMBR2010 の平均消費電流は、以下のパラメーターから計算することで決まります。

1. ボタン スキャン速度: T_R
2. スキャン時間: T_S
3. NO TOUCH 状態での平均電流: I_{AVE_NT}
4. TOUCH 状態での平均電流: I_{AVE_T}
5. 平均使用電流: I_{AVE_U}
6. 平均電流: I_{AVE}
7. 平均電力: P_{AVE}

5.2.1 ボタン スキャン速度 (T_R)

ボタン スキャン速度 (T_R) は次の式で計算します。

$$T_R = Button\ Scan\ Rate\ Constant + Button\ Scan\ Rate\ Offset$$ 式 6

ここではそれぞれ次を示します。

Button Scan Rate Constant (ボタン スキャン速度定数): 重視する性能ごとに表 3-7 に示します。応答時間を重視するデザインでは、消費電力を重視するデザインと違って、ボタン スキャンを速く行います。
Button Scan Rate Offset (ボタン スキャン速度オフセット): このオフセットは、CY8MBR2010 の ScanRate/Sleep ピンとグランド間に配置する外部抵抗の値で決まります。異なる抵抗値に対応するオフセット値のリストを表 3-6 に示します。オフセットの範囲は 0～506ms です。

5.2.1.1 応答時間

応答時間とは、デバイスがボタンに指が触れたことを検出し、GPOx に信号を出力するのにかかる、CSx ボタンに触れる最小時間です。

応答時間は次の式で計算します。

式 7

$$RT_{CBT} = Button\ Scan\ Rate\ constant + \left[Button\ Scan\ Rate\ constant \times \left\{Round_{down}\left((Debounce - 1)/3\right) + 1\right\}\right]$$

$$RT_{FBT} = Button\ Scan\ Rate + \left[Button\ Scan\ Rate\ constant \times \left\{Round_{down}\left((Debounce - 1)/3\right) + 1\right\}\right]$$

ここではそれぞれ次を示します。

RT_{CBT} は最初のボタン タッチの後の連続したボタン タッチの応答時間

RT_{FBT} は最初のボタン タッチの応答時間

CS1～CS9 のデバウンス値 = 3

CS0 のデバウンス値は 3／24／48／99 のいずれか

$Round_{down}$ は次の式の結果以下の最大の整数値: $\left(\frac{Debounce-1}{3}\right)$

5.2.2 スキャン時間 (TS)

概算スキャン速度は次の式で計算します。

ノイズ耐性が「中」の場合:

$$T_S = [0.375\ ms \times (K_{CS0} + K_{CS1} + K_{CS2} + \cdots + K_{CS9})] + T_{FW}$$ 式 8

ノイズ耐性が「高」の場合:

$$T_S = [0.375\ ms \times (K_{CS0} + K_{CS1} + K_{CS2} + \cdots + K_{CS9}) \times 3] + T_{FW}$$ 式 9

ここではそれぞれ次を示します。

K_{CSX} = CSx のボタン感度定数、表 5-1 より

T_{FW} = ファームウェア実行時間、表 5-2 より

表 5-1. ボタン感度定数

CSx 感度	CP (pF)	ボタン感度定数 (K)
高	接地したボタン	0
	5pF ≤ CP ≤ 9pF	1
	9pF < CP ≤ 20pF	2
	20pF < CP ≤ 40pF	4
低	接地したボタン	0
	5pF ≤ CP ≤ 9pF	0.5
	9pF < CP ≤ 20pF	1
	20pF < CP ≤ 40pF	2

表 5-2. 平均電流パラメーター

パラメーター	Typ	Max
T_{FW}	6.00ms	6.50ms
T_S	式 7 より	TYP 値から+5%
T_R	式 5 より	値から±10
I_{SLEEP}	1.07µA	1.50µA
I_{ACTIVE}	3.4mA	4.00mA

5.2.3 NO TOUCH 状態での平均電流 (I_{AVE_NT})

$$I_{AVE_NT} = \left(\frac{T_R - T_S}{T_R} \times I_{SLEEP}\right) + \left(\frac{T_S}{T_R} \times I_{ACTIVE}\right)$$ 式 10

ここではそれぞれ次を示します。

T_R = ボタン スキャン速度

T_S = スキャン時間

I_{SLEEP} = 低消費電力スリープ モードで CY8CMBR2010 が消費する電流、表 5-2 より

I_{ACTIVE} = アクティブ動作モードで CY8CMBR2010 が消費する電流、表 5-2 より

5.2.4 TOUCH 状態での平均電流 (I_{AVE_T})

$$I_{AVE_T} = \left(\frac{C_{BS} - T_S}{C_{BS}} \times I_{SLEEP}\right) + \left(\frac{T_S}{C_{BS}} \times I_{ACTIVE}\right)$$ 式 11

ここではそれぞれ次を示します。

T_S = スキャン時間

C_{BS} = ボタン スキャン速度定数、表 3-7 より

I_{SLEEP} = 低消費電力スリープ モードで CY8CMBR2010 が消費する電流、表 5-2 より

I_{ACTIVE} = アクティブ動作モードで CY8CMBR2010 が消費する電流、表 5-2 より

5.2.5 平均使用電流 (I_{AVE_U})

$$I_{AVE_U} = \left(\frac{100 - P}{100} \times I_{AVE_NT}\right) + \left(\frac{P}{100} \times I_{AVE_T}\right)$$ 式 12

ここではそれぞれ次を示します。

P = CY8CMBR2010 がオンであった総時間と、CapSense ボタン CSx が TOUCH 状態であった時間を比較したパーセンテージ

I_{AVG_NT} = NO TOUCH 状態での平均電流

I_{AVG_T} = TOUCH 状態での平均電流

5.2.6 平均電流 (IAVE)

$$I_{AVE} = \left[I_{AVE_U} \times \left(\frac{T_{SA}}{T_{DS}+T_{SA}}\right)\right] + 0.1\ \mu A$$ 式 13

ここではそれぞれ次を示します。

T_{SA} = デバイスがディープスリープ モードにない時間

T_{DS} = デバイスがディープスリープ モードにある時間

5.2.7 平均電力 (PAVE)

$$P_{AVE} = V_{DD} \times I_{AVE}$$ 式 14

ここではそれぞれ次を示します。

I_{AVE} = 平均電流

V_{DD} = 電源電圧

5.2.8 計算例

平均電力の計算方法の例として、良く設計された 8 個のボタンおよび以下のパラメーターを持つ CapSense ユーザー インターフェースを取り上げます。

- 全 8 個のボタンの C_P が 10～20pF
- 各ボタンの感度が「高」
- デザインは応答時間最適化
- ノイズ耐性が「中」
- ボタン スキャン速度オフセットは、ScanRate/Sleep ピンを 3.2kΩ 抵抗を介してグランドに接続することで、506ms に設定

ボタン スキャン速度定数は表 3-7 から取ります。

$C_{BS} = 50\ ms$

ボタン スキャン速度は式 7 で計算します。

$T_R = 50 + 506 = 556\ ms$

スキャン時間は式 9 で計算します。その中、ボタン感度定数は表 5-1 から、ファームウェア実行時間の標準値は表 5-2 から取ります。

$T_S = [0.375 \times (8 \times 2)] + 6.00 = 12.0\ ms$

NO TOUCH 状態での平均電流は、式 11 および I_{SLEEP} と I_{ACTIVE} の最大値 (表 5-2 より) で計算します。

$$I_{AVE_NT} = \left(\frac{556-12}{556} \times 1.50\ \mu A\right) + \left(\frac{12}{556} \times 4.0\ mA\right) = 87.79\ \mu A$$

TOUCH 状態の平均電流は式 12 で計算します。

$$I_{AVE_T} = \left(\frac{50-12}{50} \times 1.50\ \mu A\right) + \left(\frac{12}{50} \times 4.0\ mA\right) = 961.14\ \mu A$$

平均電流は式 13 で計算します。この計算は、CapSense ボタンを 1 分に 3 秒触れることを前提にしています。つまり、デザインが TOUCH 状態で動作する時間は、デバイスがオンになっている一日の約 5%です。

$$I_{AVE_U} = \left(\frac{100-5}{100} \times 87.79\ \mu A\right) + \left(\frac{5}{100} \times 961.14\ \mu A\right) = 131.46\ \mu A$$

平均電力は式 15 で計算します。この計算は、デザインがディープスリープ モードを使用せず、1.71V で動作することを前提にしています。

$P_{AVE} = 1.71 \times 131.46\ \mu A = 224.80\ \mu W$

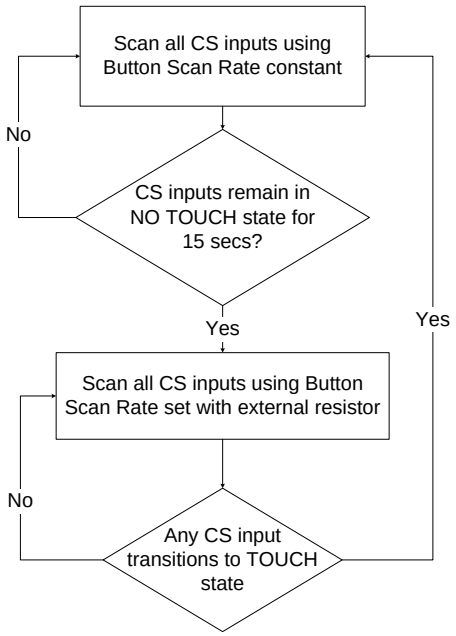
5.3 スリープ モード

サイプレスの CY8CMBR2010 は、低消費電力スリープ モードかディープスリープ モードのいずれかで動作するよう設定することができます。これらのモードでは、デバイスの消費電力が低減します。

5.3.1 低消費電力スリープ モード

低消費電力スリープ モードでの CY8CMBR2010 コントローラーの動作は図 5-1 に説明しています。

図 5-1. 低消費電力スリープ モード



5.3.2 ディープスリープ モード

CY8CMBR2010 をホスト プロセッサの搭載されたシステムで使用する場合、ScanRate/Sleep ピンをディープスリープ モードでデバイスを動作させるのに使うことができます。

ホスト プロセッサが ScanRate/Sleep ピンを HIGH にすると、CY8CMBR2010 はディープスリープ モードに入ります。このモードでは、全ての進行中の通信が一時停止し、デバイスは約 0.1µA の電流を消費します。

ディープスリープ モードから復帰するためには、ホストが ScanRate/Sleep ラインを LOW に駆動します。CY8CMBR2010 がディープスリープ モードから復帰した後、低消費電力スリープ モードで動作します。復帰の後デバイスは、ボタン スキャンを再開する前に再初期化を行います。この時間中にボタンに触れても検出されません。再初期化の時間は、ノイズ耐性が「中」の場合は 20ms、「高」の場合は 50ms です。

6. リソース

6.1 ウェブサイト

サイプレスの CapSense コントローラー ウェブサイトを訪問すれば、本書で説明した全ての参照資料にアクセスできます。

CY8CMBR2010 ウェブページで、様々なテクニカル リソースを見つけてください。

6.2 データシート

CapSense CY8CMBR2010 デバイスのデータシートは www.cypress.com で入手することができます。

- CY8CMBR2010

6.3 デザイン ツールボックス

サイプレスはデザイン ツールボックス計算表を用意し、しっかりした信頼性のある CY8CMBR2010 CapSense ソリューションを素早く設計する手助けをしています。

6.4 デザイン サポート

サイプレスには様々なデザイン サポート チャネルがあり、お客様の CapSense ソリューションの成功を確実にしています。

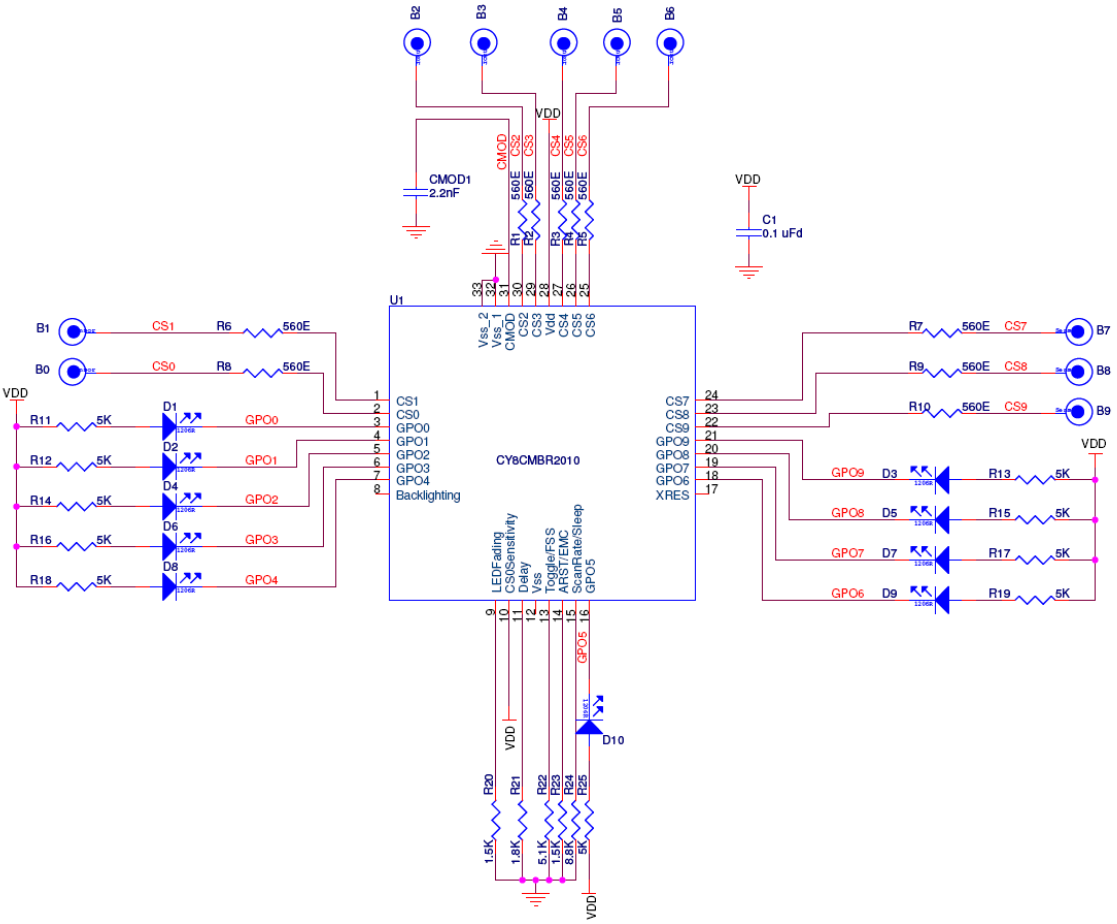
- 知識ベース記事: 製品ファミリ別の技術情報記事を閲覧したり、CapSense についての様々なトピックを検索できます。
- CapSense アプリケーション ノート: 本書で紹介した情報に基づいた幅広いアプリケーション ノート。
- ホワイト ペーパー: 静電容量タッチ インターフェースの高度なトピックについて学びます。
- サイプレス開発コミュニティ: サイプレス技術コミュニティに参加し、情報交換できます。
- CapSense 製品セレクタ ガイド: サイプレスの CapSense 製品ラインを概観することができます。
- ビデオ ライブラリ: チュートリアル ビデオで素早く学習できます。
- 品質と信頼性: サイプレスはお客様に完全にご満足いただけるよう努力しています。当社の品質ウェブサイトでは、信頼性および品質レポートをご覧になることができます。
- 技術サポート: 一流の技術サポートをオンラインで受けられます。

A. 付録

A.1 参考回路

A.1.1 回路 1: ボタン 10 個と GPO 10 個

図 A-1. ボタン 10 個と GPO10 個の場合の回路図



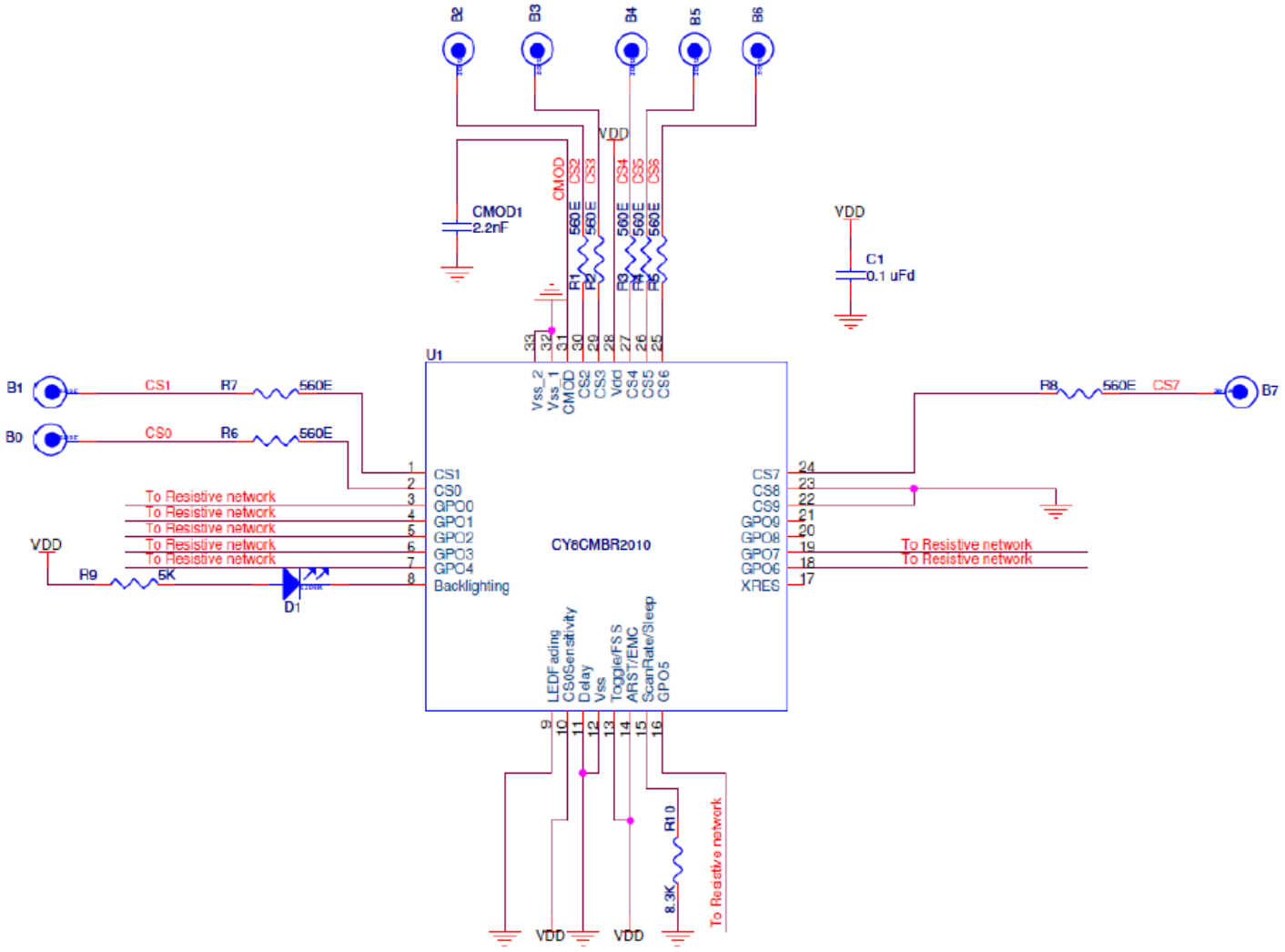
回路 1 では、CY8CMBR2010 を以下の通りに設定します。

- CS0～CS9 ピン: 560Ω 抵抗を介して CapSense ボタンに接続
  - ☐ 10 個の CapSense ボタン (CS0～CS9)
- GPO0～GPO9 ピン: LED と 5kΩ 抵抗を介して V_{DD} に接続
  - ☐ 10 個の LED (GPO0～GPO9) を駆動する CapSense ボタン
- C_{MOD} ピン: 2.2nF コンデンサを介して接地

- □ 変調コンデンサ
- XRES ピン: 開放
  - □ 外部リセット用
- Toggle/FSS ピン: 5.1kΩ 抵抗を介してグランドに接続
  - □ トグル ON/OFF が無効
  - □ FSS が有効
- ARST/EMC ピン: 1.5kΩ 抵抗を介してグランドに接続
  - □ ボタン自動リセットが有効
  - □ ノイズ耐性レベルが「中」
- LEDFading ピン: 1.5kΩ 抵抗を介してグランドに接続
  - □ アナログ電圧サポートが無効
  - □ パワーオン LED 効果 1
- Backlighting ピン: 開放
  - □ アナログ電圧サポートが無効のため、LED バックライティング出力なし
- Delay ピン: 1.8kΩ 抵抗を介してグランドに接続
  - □ LED ON 時間 = 1000ms
  - □ シリアル デバッグ データ出力が無効
- CS0Sensitivity ピン: V_{DD} に接続
  - □ CS0 の感度が「低」
  - □ CS0 デバウンス = 99
- ScanRate/Sleep ピン: 8.8kΩ 抵抗を介してグランドに接続
  - □ 消費電力を最適化
  - □ ボタン スキャン速度 = 298ms

A.1.2 回路 2: ボタン 8 個と GPO 8 個

図 A-2. ボタン 8 個と GPO 8 個の場合の回路図



回路 2 では、CY8CMBR2010 は以下の通りに設定します。

- CS0～CS7 ピン: 560Ω 抵抗を介して CapSense ボタンに接続;CS8、CS9 ピン: 接地
  - 8 個の CapSense ボタン (CS0～CS7)
  - CS8、CS9 は未使用
- GPO0～GPO9 ピン: 外部抵抗ネットワークに接続
  - 8 個の GPO (GPO0～GPO7) はアナログ電圧出力に使用
  - GPO8、GPO9 は未使用
- C_{MOD} ピン: 2.2nF コンデンサを介してグランドに接続
  - 変調コンデンサ
- XRES ピン: 開放
  - 外部リセット用

- Toggle/FSS ピン: V_{DD} に接続
  - ☐ トグル ON/OFF が有効
  - ☐ FSS が有効
- ARST/EMC ピン: V_{DD} に接続
  - ☐ ボタン自動リセットが有効
  - ☐ ノイズ耐性レベルが「高」
- LEDFading ピン: 接地
  - ☐ アナログ電圧サポートが有効
  - ☐ パワーオン LED 効果が無効
- Backlighting ピン: LED と 5kΩ 抵抗を介して V_{DD} に接続
  - ☐ アナログ電圧サポートが有効なため、LED バックライティング出力あり
- Delay ピン: 接地
  - ☐ LED ON 時間が無効
  - ☐ シリアル デバッグ データ出力が無効
- CS0Sensitivity ピン: V_{DD} に接続
  - ☐ CS0 の感度が「低」
  - ☐ CS0 デバウンス = 99
- ScanRate/Sleep ピン: 8.3kΩ 抵抗を介してグランドに接続
  - ☐ 消費電力を最適化
  - ☐ ボタン スキャン速度 = 210ms

A.2 略語

略語	項目
AC	Alternating current (交流電流)
ARST	Auto Reset (自動リセット)
C_F	Finger capacitance (指の静電容量)
C_P	Parasitic capacitance (寄生容量)
CS	CapSense
CSD	CapSense Sigma Delta (CapSense シグマ デルタ方式)
EMC	Electromagnetic Compatibility (電磁環境適合性)
ESD	Electrostatic Discharge (静電放電)
FSS	Flanking Sensor Suppression (隣接センサー抑制)
GPO	General Purpose Output (汎用出力)
MSB	Most significant bit (最上位ビット)
LCD	Liquid Crystal Display (液晶ディスプレイ)
LED	Light Emitting Diode (発光ダイオード)
LSB	Least significant bit (最下位ビット)
PCB	Printed Circuit Board (プリント回路基板)
POR	Power on Reset (パワーオン リセット／電源投入時リセット)
POST	Power on Self-Test (パワーオン セルフ テスト／電源投入時自己検査)
RF	Radio Frequency (無線周波数)
SMPS	Switched Mode Power Supply (スイッチング電源)

用語集

AMUXBUS

入出力ピンを複数の内部アナログ信号に接続する PSoC 内にあるアナログ マルチプレクサ バスです。

SmartSense™ 自動チューニング

設計段階後に最適な性能を実現するためにパラメーターを自動的に設定し、システムや製造、環境の変化を連続的に補正する CapSense アルゴリズムです。

ベースライン

センサーの上に人間の指がない場合、Raw カウントの傾向を推定するファームウェア アルゴリズムから生じる値です。ベースラインは、Raw カウントの突然の変化に敏感性が低く、差分カウントを計算するためにリファレンス点を提供します。

ボタンまたはボタン ウィジェット

関連したセンサーを持って、センサーのアクティブ状態または非アクティブ状態 (すなわち、2 つだけの状態) を報告するウィジェットです。例えば、センサー上の指の「タッチ有り」または「タッチ無し」の状態を検出できます。

差分カウント

Raw カウントとベースラインの差分です。差分が負数であるか、またはノイズ閾値未満である場合、差分カウントが常に 0 に設定されます。

静電容量センサー

静電容量の変化によってタッチまたは近づいている物体に反応する導電体および基板 (プリント回路基板 (PCB) 上の銅ボタンなど) です。

CapSense®

サイプレスのタッチ センス ユーザー インターフェース ソリューション。業界 2 位に対して、4 倍の販売実績がある業界 No.1 ソリューション。

CapSense メカニカル ボタン リプレースメント (MBR)

メカニカル ボタンを静電容量ボタンにアップグレードするサイプレスの構成可能なソリューションであり、センサー パラメーターの設定に必要な設計工数を最小限に抑え、ファームウェアの開発も不要とします。これらのデバイスは CY8CMBR3XXX および CY8CMBR2XXX のファミリを含んでいます。

重心または重心位置

スライダー分解能の指定した範囲内のスライダー上の指の位置を示す数です。この数は CapSense 重心計算アルゴリズムにより算出されます。

補正 IDAC

過剰なセンサーC_Pを補正するために CSD により使用されるプログラム可能な定電流源です。この IDAC は、変調 IDAC と違って、CSD ブロックでシグマ-デルタ変調器によって制御されません。

CSD

CapSense シグマ デルタ (CSD) は、サイプレスが特許権を有する、静電容量センスのアプリケーション用に自己容量を測定する方法です。
CSD モードでは、センス システムは電極の自己容量を測定し、指の存在を識別するために自己容量の変化が検出されます。

デバウンス

タッチが有効になるためにタッチがなければならない連続のスキャンのサンプルの数を定義するパラメーターです。このパラメーターはスプリアス タッチ信号を除去するのに役立ちます。
スキャン サンプルの連続したデバウンス数で差分カウントが指の閾値 + ヒステリシスより大きい場合にのみ、指のタッチが報告されます。

被駆動シールド

耐液性を可能にするために CSD により使用された技術であり、ここで、シールド電極が、センサー スイッチング信号に等しい位相および振幅を持つ信号により駆動されます。

電極

PCB、ITO または FPCB 上のパッドや層などの導電材料です。電極は CapSense デバイスのポート ピンに接続され、CapSense センサーとして使用されるか、または CapSense の機能に関連した特定の信号を駆動するために使用されます。

指の閾値

センサーの状態を確定するためにヒステリシスと一緒に使用されるパラメーターです。センサーの状態は、差分カウントが指の閾値 + ヒステリシスを上回る場合、オンとして報告され、差分カウントが指の閾値 – ヒステリシスを下回る場合、オフとして報告されます。

センサー連動

複数のセンサーを連動して、単一のセンサーとしてスキャンする方法です。近接センス用のセンサーの領域を増やし、電力消費量を減少するために用いられます。
システムが低消費電力モードにある時に電力を削減するために、すべてのセンサーを個別にスキャンするのではなく、すべてのセンサーを連動して、単一のセンサーとしてスキャンして時間を短縮します。ユーザーがセンサーのいずれかをタッチすると、システムはアクティブ モードに遷移して、アクティブになったセンサーを検出するためにすべてのセンサーを個別にスキャンします。
PSoC はファームウェアによるセンサーの連動をサポートします。すなわち、複数のセンサーをスキャンのために AMUXBUS に同時に接続することができます。

ジェスチャー

ジェスチャーはスワイプやピンチ ズームなどのユーザーの行動です。CapSense は事前に定義されたタッチ パターンに基づいて異なるジェスチャーを識別するジェスチャー検出の機能を備えています。CapSense コンポーネントでは、ジェスチャー機能はタッチパッド ウィジェットのみにより対応されます。

ガード センサー

PCB のすべてのセンサーを囲む銅配線であり、ボタン センサーと同じで、液体流を検出するために使用されます。ガード センサーがトリガーされると、ファームウェアは誤ったタッチを防ぐために、すべての他のセンサーのスキャンを無効にすることができます。

ハッチ フィル／ハッチ グランド／ハッチド グランド

静電容量センスの PCB を設計する際に、ノイズ耐性を得るために、接地した銅面をセンサーの周囲に配置する必要があります。しかし、ベタ グランドを使用すれば、センサーの寄生容量が増加するため、望ましくありません。そのため、グランドを特別なハッチ パターンで充填する必要があります。ハッチ パターンは、密接して置かれて、交差してメッシュのように見えるラインを持っており、ラインの幅および 2 本のライン間の間隔は、充填率を決定します。耐液性の場合、このハッチ (シールド電極と呼ばれる) はグランドの代わりにシールド信号で駆動されます。

ヒステリシス

システム ノイズに起因してセンサー状態の出力がランダムにトグルすることを回避し、センサーの状態を決定するために指の閾値と一緒に使用されるパラメーターです。指の閾値を参照ください。

IDAC (電流出力デジタル-アナログ変換器)

PSoC の内部にあり、CapSense および ADC の動作に使用されるプログラマブルな定電流源です。

耐液性

水滴、液体流や霧が存在する環境でも確実に動作する静電容量センス システムの能力です。

リニア スライダー

指の物理的な位置 (単一の軸で) を検出するために特定の直線状で配置された複数のセンサーを含むウィジェットです。

低ベースライン リセット

Raw カウントが異常に負のノイズ閾値を下回るスキャン サンプルの最大数を表すパラメーターです。低ベースライン リセット値を超えている場合、ベースラインは現時点の Raw カウントにリセットされます。

手動チューニング

CapSense パラメーターを手動で設定する (または調整する) プロセスです。

マトリックス ボタン

マトリックス状で配置された 2 個以上のセンサーを含んで、垂直方向と水平方向に配置されたセンサーの交点上の人間の指 (タッチ) の存在を検出するために使用されるウィジェットです。
M を水平軸上のセンサーの数と、N を垂直軸上のセンサーの数とすれば、マトリックス ボタン ウィジェットは M + N 本のポート ピンのみを使用して合計で M x N 個の交点を監視することができます。
CSD センス方式 (自己容量) を使用する場合、このウィジェットは一度に 1 つのみの交差位置で有効なタッチを検出することができます。

変調コンデンサ (CMOD)

自己容量センス モードでの CSD ブロックの動作に必要な外部コンデンサです。

変調器クロック

センサー スキャン中の CSD ブロックからの変調器の出力をサンプリングするために使用されるクロック ソースです。このクロックが Raw カウントのカウンターにも供給されます。スキャン時間 (事前および事後処理時間を除く) は $(2^N – 1)$/ 変調器クロック周波数の式で計算されます (そのうち、N がスキャンの分解能です)。

変調 IDAC

変調 IDAC はプログラム可能な定電流源であり、その出力は CSD ブロック内のシグマ-デルタ変調器の出力によって制御 (オン／オフに) されて、AMUXBUS 電圧を V_{REF} に維持します。この IDAC によって供給される平均電流はセンサー コンデンサが引き出した平均電流に等しいです。

相互容量

ある電極 (例えば、TX) と他の電極 (例えば RX) 間の静電容量は相互容量として知られています。

負のノイズ閾値

負の方向に現れるスプリアス信号から通常のノイズを区別するために使用される閾値です。このパラメーターは、低ベースライン リセット パラメーターと共に使用されます。
Raw カウントが負のノイズ閾値を超えない (すなわち、ベースラインと Raw カウントの差 (ベースライン – Raw カウント) が負のノイズ閾値未満である) 限り、ベースラインは Raw カウントの変化を追跡するために更新されます。
負の方向でこのようなスプリアス信号をトリガーする可能性があるシナリオは次のとおりです。電源投入時にセンサー上に指が存在する時、センサーの近くに配置された金属の物体を除去する時、耐液性のある CapSense の対応製品を水中から除去する時、また他の急激な環境変化する時のシナリオ。

ノイズ (CapSense ノイズ)

センサーがオフ状態にある (タッチなし) 時にピークツーピークのカウントとして測定される Raw カウント値の変化です。

ノイズ閾値

センサー用にノイズから信号を識別するために使用されるパラメーターです。Raw カウントからベースラインを引いた値がノイズ閾値より大きい場合、おそらく有効な信号を示しています。差がノイズ閾値より小さい場合、Raw カウントはノイズしか含みません。

オーバーレイ

静電容量センサーをカバーし、タッチ面として機能するプラスチックやガラスなどの非導電性材料です。センサーを備えた PCB はオーバーレイの下に直接配置されるか、またはスプリングを介して接続されています。製品の筐体は多くの場合にオーバーレイになります。

寄生容量 (C_P)

寄生容量は PCB の配線、センサー パッド、ビアとエアギャップによるセンサー電極の固有容量です。寄生容量は CSD の感度を減らすため、望ましくないものです。

近接センサー

あらゆる物理的な接触なしに近くの物体の存在を検知できるセンサーです。

ラジアル スライダー

指の物理的な位置を検出するために特定の円形状に配置された複数のセンサーを含むウィジェットです。

Raw カウント

センサーの物理的静電容量を表す CapSense ハードウェア ブロックの未処理のデジタル カウントの出力です。

リフレッシュ間隔

センサーの 2 つの連続スキャンの間の時間です。

スキャン分解能

CSD ブロックによって生成される Raw カウントの分解能 (単位はビット) です。

スキャン時間

センサーのスキャンを完了する必要とする時間です。

自己容量

回路のグランドと電極間の静電容量です。

感度

センサー静電容量の変化に対応し、カウント／pF で表される Raw カウントの変化です。センサーの感度は、基板レイアウト、オーバーレイ特性、センス方式およびチューニング パラメーターに依存します。

センス クロック

CSD センス方式のフロントエンド スイッチキャパシタを実装するためのクロック ソースです。

センサー

静電容量センサーを参照ください。

センサー自動リセット

システム故障の際、または金属物体がセンサーの近くに連続的に存在する際に、センサーが誤ったタッチ状態を無期限に報告してしまうことを防ぐための設定です。
センサー自動リセット機能が有効になった場合、ベースラインは差分カウントがノイズ閾値を超えても常に更新されます。これはセンサーが無期限のオン状態を報告しないようにします。センサー自動リセットが無効化されていると、ベースラインは差分カウントがノイズ閾値を下回った場合にのみ更新されます。

センサー連動

ガード センサーを参照ください。

シールド電極

センサーの周囲を覆う銅トレースで水または他の液体による誤タッチを防止します。シールド電極は CSD ブロックからシールド信号出力によって駆動されます。被駆動シールドを参照ください。

シールド タンク コンデンサ (CSH)

外部のオプション コンデンサ (CSH タンク コンデンサ) であり、高い寄生容量を持つ大規模なシールド層が存在する場合、CSD シールドの駆動能力を向上するために使用されます。

信号 (CapSense 信号)

差分カウントは信号とも呼ばれます。差分カウントを参照ください。

信号対雑音比 (SNR)

タッチした時のセンサーの信号とタッチしない時のセンサーのノイズ信号との比率です。

スライダー分解能

スライダーが分解された指の位置の総数を定義するパラメーターです。

タッチパッド

特定の水平と垂直な様式で配置された複数のセンサーからなり、タッチの X および Y 位置を検出するウィジェットです。

トラックパッド

タッチパッドを参照ください。

チューニング

CapSense の動作に必要な様々なハードウェアおよびソフトウェアまたは閾値パラメーターの最適値を決定するプロセスです。

VREF

PSoC 内にあるプログラマブル電圧リファレンス ブロックであり、CapSense および ADC の動作に使用されます。

ウィジェット

単一センサーまたは同様のセンサー グループで構成される CapSense コンポーネントのユーザー インターフェース要素です。ボタン, 近接センサー, リニア スライダー, ラジアル スライダー, マトリックス ボタン, およびタッチパッドはサポートしたウィジェットです。

改訂履歴

改定履歴

文書名: AN75999 - CY8CMBR2010 CapSense®デザイン ガイド

文書番号: 001-88931

版	発行日	変更者	変更内容
**	08/26/2013	HZEN	これは英語版 001-75999 Rev *B からを翻訳した日本語版 001-88931 Rev. ** です。
*A	10/08/2014	HZEN	これは英語版 001-75999 Rev. *C からを翻訳した日本語版 001-88931 Rev. *A です。
*B	12/26/2018	SSAS	これは英語版 001-75999 Rev. *E からを翻訳した日本語版 001-88931 Rev. *B です。