EZ-USB™ SX3 入门

关于本文档

范围和目的

EZ-USB™ SX3 (以下简称 SX3) 是一个可配置的 USB 3.2 Gen 1 超高速外设控制器，可提供集成且灵活的功能。SX3 具有一个完全可配置的并行接口，即通用可配置接口。该接口能够与支持从设备 FIFO 或视频接口的任何 ASIC、图像信号处理器 (ISP)、图像传感器或 FPGA 连接。通过 SX3 配置实用程序，开发者可以轻松地将 USB 3.0 功能集成到他们的系统中。

本应用笔记有助于您了解 SX3。本文档重点介绍了 SX3 的主要用途、应用程序和各项功能，并说明了如何使用 SX3 配置实用程序为 UVC 应用程序和数据应用程序生成自定义配置。本应用笔记还介绍了硬件设计指南，并说明了使用 SX3 资源管理器套件和 USB3-HDMI 采集卡的不同应用示例。

目标读者

本应用笔记的目标读者为使用 EZ-USB™ SX3 的客户。

目录

关于本文档 1
目录 1
1 SX3 形式和功能 3
1.1 SX3 数据 – 16 位 (CYUSB3015) 3
1.2 SX3 数据 – 32 位 (CYUSB3016) 3
1.3 SX3 UVC (CYUSB3017) 3
2 硬件设计指南 4
2.1 SX3 与 FX3 的区别 4
2.2 固定功能 I/O 4
2.3 可配置的 GPIO 4
2.4 将 FIFO 主设备 (FPGA)、图像传感器与 SX3 连接 5
2.4.1 将 FIFO 主设备 (FPGA) 与 SX3 连接 5
2.4.2 并行摄像头接口 6
2.4.3 从 SX3 配置 FPGA 6
2.4.3.1 配置莱迪思 ECP5 FPGA 7
2.4.3.2 配置莱迪思 CrossLink FPGA 8
2.4.3.3 配置赛灵思 Artix-7 FPGA 8
2.4.3.4 配置英特尔 Cyclone 10 FPGA 9
2.5 用于存储配置的 SPI 闪存 10
2.5.1 图像传感器接口 10
3 应用 11
3.1 SX3 - UVC 应用 11
3.1.1 HDMI USB 采集卡应用 11
3.1.1.1 支持视频和音频 12
3.1.1.2 通用 HDMI 配置中的 HDMI 事件处理 12
3.1.1.3 用于将 HDMI RX 连接到 SX3 的 FPGA 项目 12

目录

3.1.1.4 降低 PCLK，数据包大小增加到 32 位，支持帧缓冲器 12
3.1.1.5 FIFO 主设备接口 (支持多套接字，当前线程 DMA 标志) 12
3.1.1.6 支持 FPGA 上的 I2C 从设备接口 – 寄存器详细信息 13
3.1.1.7 开发套件：e-CON 系统 SX3 FPGA HDMI RX 套件 (PICTOR) 14
3.1.2 使用图像传感器和 FPGA 的 UVC 摄像头应用 15
3.1.2.1 将 Crosslink FPGA 和 OV5640 传感器模块 与 SX3 结合使用 15
3.1.2.2 配置 FPGA 15
3.1.2.3 配置图像传感器 15
3.1.3 图像传感器的直接连接 16
3.1.4 主机应用程序 16
3.1.5 驱动程序要求和多操作系统支持 16
3.2 数据应用程序 17
3.2.1 使用 FPGA 的数据流式传输应用示例 17
3.2.2 主机应用程序 – SX3 数据 18
3.2.3 驱动程序要求和多操作系统支持 - SX3 数据 18
4 配置实用程序 19
4.1 性能 19
4.2 安装配置实用程序 19
4.2.1 安装 Windows 驱动程序 20
4.2.2 安装 macOS 驱动程序 20
4.2.3 安装 Linux (Ubuntu) 驱动程序 20
4.3 文件存储 20
4.4 SX3 配置实用程序的工作情况 20
4.4.1 合并文件 21
4.4.2 编程 21
5 将自定义器件与 SX3 连接 22
6 调试基于 SX3 的设计 23
6.1 CDC 接口 23
6.1.1 调试级别 23
6.1.2 调试终端应用程序 23
6.2 Help 选项卡 24
6.3 SX3 配置实用程序用户指南 24
7 相关项目文件 25
8 故障排除 28
9 固件更新 30
参考材料 31
文档修订记录 32

1 SX3 形式和功能

SX3 集成了 USB 3.1 Gen 1 和 USB 2.0 物理层 (PHY) 以及 32 位 ARM926EJ-S 微处理器，因此它具有强大的数据处理能力，并且可以用于构建自定义应用。本产品所采用的架构，能够使从通用可配置接口到 USB 接口的数据传输速度达到 375 MBps。

SX3 具有三个形式。

1.1 SX3 数据 – 16 位 (CYUSB3015)

- 支持多达两个端点，其供应商类 IN、OUT 或 IN + OUT 配置可达 190 MBps
- 能够与 FPGA、高速 ADC 连接，用于数据采集应用
- 支持通用可配置接口，其中包括可配置总线宽度 (8 位或 16 位) 高达 100 MHz 的从设备 FIFO 接口
- 提供用于与外设通信的可配置 I2C 接口
- 支持用于固件和配置存储的 SPI 闪存
- 支持多达七个可配置 GPIO

1.2 SX3 数据 – 32 位 (CYUSB3016)

- 支持多达两个端点，其供应商类 IN、OUT 或 IN + OUT 配置可达 375 MBps
- 能够与 FPGA、高速 ADC 连接，用于数据采集应用
- 支持通用可配置接口，其中包括可配置总线宽度 (8、16、24 或 32 位) 高达 100 MHz 的从设备 FIFO 接口
- 提供用于与外设通信的可配置 I2C 接口
- 支持用于固件和配置存储的 SPI 闪存
- 支持多达七个可配置 GPIO

1.3 SX3 UVC (CYUSB3017)

- 支持多达两个可配置为 USB 视频类 (UVC)、USB 音频类 (UAC)、UVC + UAC 的端点。
- 能够与图像传感器、ISP、FPGA、HDMI 接收器等组件连接，用于音频/视频流式传输应用
- 支持包含了从设备 FIFO 或并行摄像头接口的通用可配置接口，这些接口的可配置总线宽度 (8、16、24、32 位) 可达 100 MHz
- 提供用于与外设通信的可配置 I2C 接口
- 支持用于固件和配置存储的 SPI 闪存
- 支持多达七个可配置 GPIO

2 硬件设计指南

2.1 SX3 与 FX3 的区别

Table 1 介绍了 SX3 与 FX3 的主要区别。

Table 1 SX3 与 FX3 的区别

SX3	FX3
使用 SX3 配置实用程序进行配置	使用 FX3 SDK 和 EZ-USB™ 套件进行固件开发
支持从 SPI 闪存启动	支持从 USB、SPI 或 I2C 启动
多达七个用户可配置的 GPIO	多达 60 个用户可配置的 GPIO
支持多达两个 USB 端点	支持多达 32 个 USB 端点
通用可配置接口 (从设备 FIFO 或摄像头并行接口)	可编程的 GPIF-II 接口
121-BGA 封装	121-BGA 封装
支持 512 KB RAM	支持 512 KB RAM
可配置的 I2C 接口	可编程的 I2C 接口
可配置的 SPI 接口 (用于 SPI 闪存存储和 FPGA 配置)	可编程的 SPI 接口
可用于调试的 CDC 接口不支持 JTAG 调试	支持 JTAG、UART 和 CDC 接口

2.2 固定功能 I/O

SX3 使用四个固定 GPIO：

- PROGRAM#：该 I/O 是 FPGA 配置期间所使用的 SX3 的输出。当 PROGRAM#被激活为低电平时，FPGA 将进入器件配置模式。
- INIT# / RESET：该 I/O 为双向引脚。SX3 使用该信号来检测 FPGA 是否进入配置模式。SX3 将使用相同的 I/O 来复位 FIFO 主设备 (FPGA)。如果视频流式传输期间出现错误情况，复位引脚将被激活。FIFO 主设备应使用该信号复位内部逻辑并重新开始流式传输。
- FIFOM_SS：使用该 I/O 为 FIFO 主设备的 SPI 接口选择芯片。
- SUSPEND_OUT：该 I/O 为 SX3 的输出，FIFO 主设备通过使用它进入低功耗模式。

2.3 可配置的 GPIO

SX3 中有七个可配置的 GPIO (GPIO_0 到 GPIO_6)。可以使用 SX3 配置实用程序进行分配这些 GPIO 的功能。

可配置 GPIO 的选项如下：

- 配置完成：该 GPIO 为 SX3 的输入。FIFO 主设备使用该信号指示配置更新已完成。
- USER_GPIO_0 到 USER_GPIO_4：用户 GPIO 为 SX3 的输入。用户 GPIO 的下降沿到来时，将通过 I2C 对 FIFO 主设备的特定寄存器执行写操作。Table 2 列出了每个用户 GPIO 的 I2C 寄存器地址。

Table 2 用户 GPIO 寄存器地址

GPIO	I2C 寄存器地址
USER_GPIO_0	0x10
USER_GPIO_1	0x11
USER_GPIO_2	0x12
USER_GPIO_3	0x13

GPIO	I2C 寄存器地址
USER_GPIO_4	0x14

- 流式传输指示 LED (低电平有效)：当 SX3 的任意数据端点处于活动状态时，该 GPIO 将被激活。当 FIFO 主设备配置处于正在进行状态时，该 GPIO 也会切换。
- 错误 LED (低电平有效)：当器件检测到某个内部系统错误条件时，该 GPIO 将被激活。
- 静态捕获按钮 (高电平有效)：该 GPIO 可用作静态采集的硬件触发信号 (仅适用于 SX3 UVC 配置)。
- 传感器复位 (低电平有效)。在更新视频源配置前，该 GPIO 将被切换。该信号可作为图像传感器复位使用。

2.4 将 FIFO 主设备 (FPGA)、图像传感器与 SX3 连接

SX3 支持能够与 FIFO 主设备通信的从设备 FIFO 接口。可以在 FPGA、ISP 或任何其它处理器上实现 FIFO 主设备连接。

数据流式传输接口可以是从设备 FIFO 接口，也可以是并行摄像头接口，其数据总线宽度为 8、16、24、32 位。有关这些接口的信号的详情，请参阅 Sx3 数据手册[9]。

2.4.1 将 FIFO 主设备 (FPGA) 与 SX3 连接

从设备 FIFO 接口使用控制信号 (SLCS、SLWR、SLOE、SLRD、PKTEND#、PCLK) 和 DMA 标志 (DMA_READY 和 DMA_PARTIAL)。有关接口时序的详细信息，请参阅应用笔记[1]。

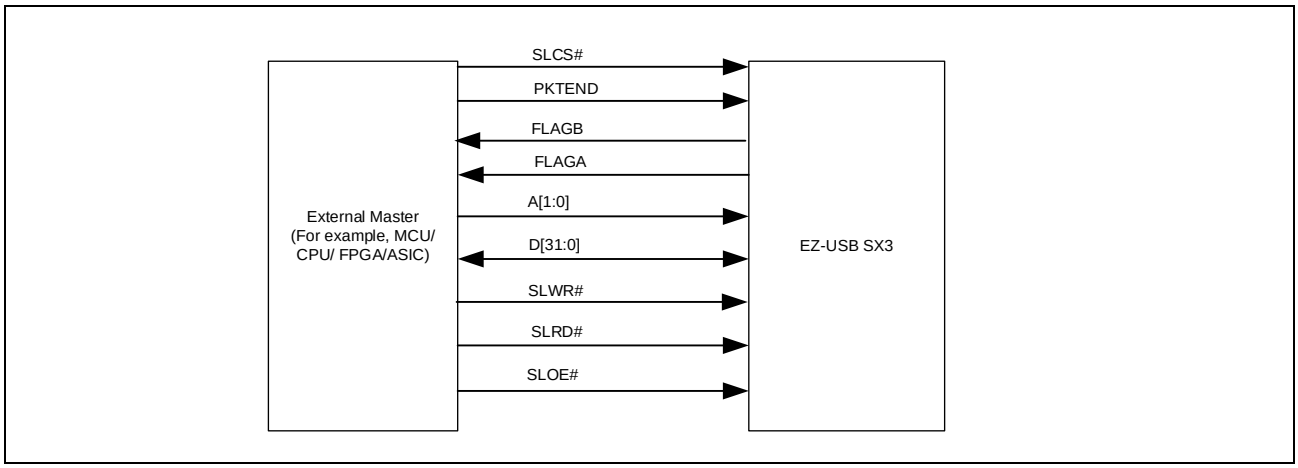

Figure 1 从设备 FIFO 接口

从设备 FIFO 接口使用水印值来检测读/写操作的完整缓冲器可用性。**Table 3** 列出了用于不同总线宽度的水印值。

Table 3 水印值

FIFO 总线带宽	水印值 IN/OUT
8	8
16	8
24	12
32	8

SX3 使用 SPI 和 I2C 接口下载 FPGA 配置。配置后，SX3 使用 I2C 接口与 FPGA 通信。

2.4.2 并行摄像头接口

并行摄像头接口使用帧有效 (FV)、线路有效 (LV)、时钟 (PCLK)、传感器复位 (INT#/RESET) 信号。通过使用该接口，可以直接将具有并行接口的图像传感器/ISP 连接到 SX3。

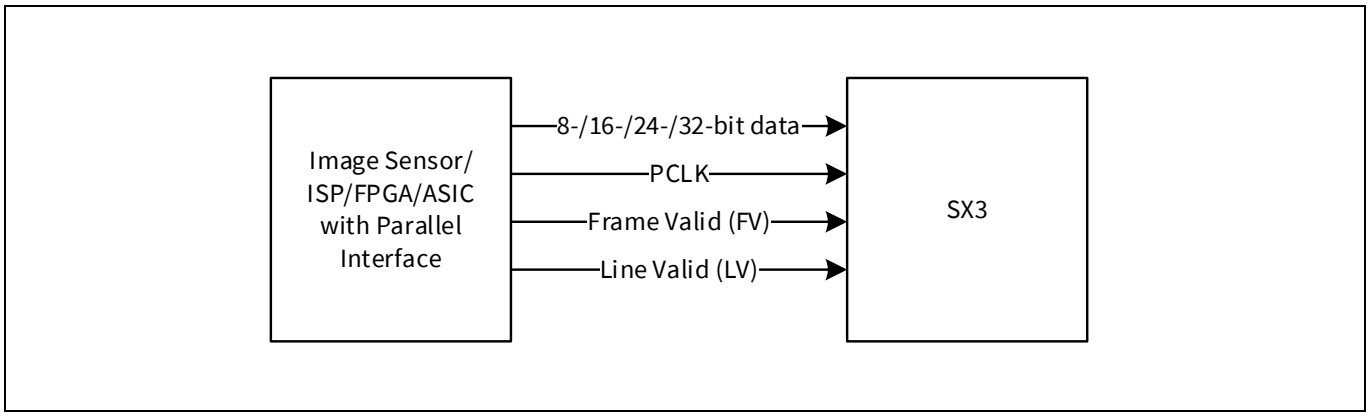

Figure 2 并行摄像头接口

带有 MIPI-CSI、LVDS、ITU BT-656 等接口的图像传感器和 HDMI 接收器可以使用 FPGA 或 ISP 连接到 SX3。

2.4.3 从 SX3 配置 FPGA

SX3 支持以下各种配置模式：

- 莱迪思从设备 SPI (SSPI) 模式
- 莱迪思 I2C 配置模式
- 赛灵思从设备串行模式
- Intel®被动串行模式

这些配置模式在以下 FPGA 系列中得到测试：

- 莱迪思从设备 SPI 模式 (SSPI) – 莱迪思 ECP5
- 莱迪思 I2C 配置模式 – 莱迪思 CrossLink
- 赛灵思从设备串行模式 – 赛灵思 Artix®-7
- 英特尔被动串行模式 – 英特尔 Cyclone® 10 LP

通过 EZ-USB™ SX3 配置实用程序可以提供 FPGA 的 FPGA 配置文件 (*.bit*、*.bin*、*.rbf* 等等)。提供的配置文件将作为生成的 SX3 配置的一部分被存储在 SPI 闪存中。启动时，SX3 将读取该文件并配置 FPGA。有关每个受支持的 FPGA 系列的配置详情，请参阅**配置莱迪思 ECP5 FPGA**。

2.4.3.1 配置莱迪思 ECP5 FPGA

SX3 使用 SSPI 模式来配置莱迪思 ECP5。SX3 从 SPI 闪存中读取*.bit* 文件，然后使用 30 MHz 的时钟将其发送到 FPGA。

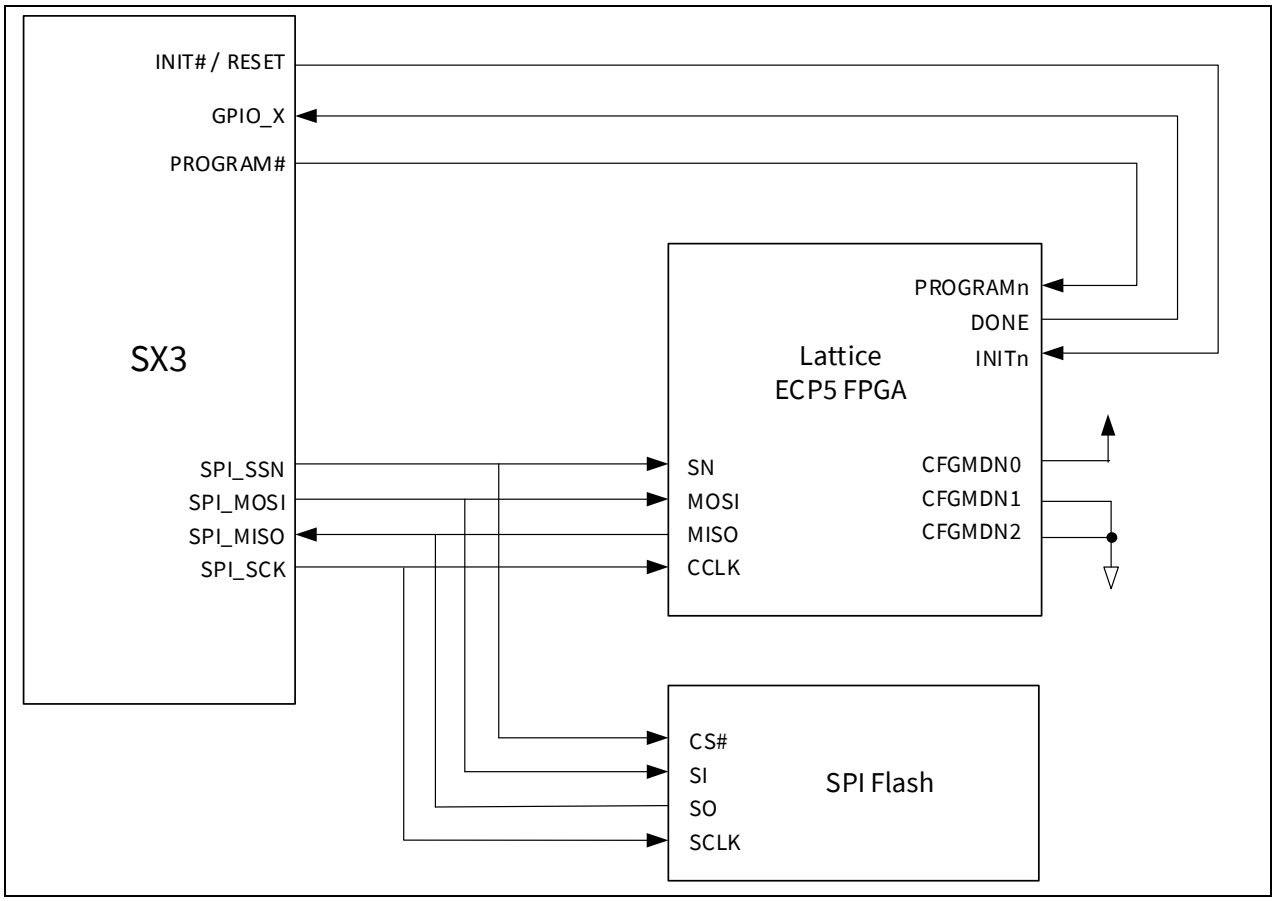

Figure 3 使用从设备 SPI 端口和 SX3 进行 ECP5 编程

更多信息，请参阅莱迪思使用指南[5]。

2.4.3.2 配置莱迪思 CrossLink FPGA

SX3 使用莱迪思 I2C 配置模式来配置 CrossLink。从 SPI 闪存中读取*.bit* 文件，然后使用 1 MHz 时钟通过 I2C 将其发送到 CrossLink。

更多信息，请参阅莱迪思技术说明[6]。

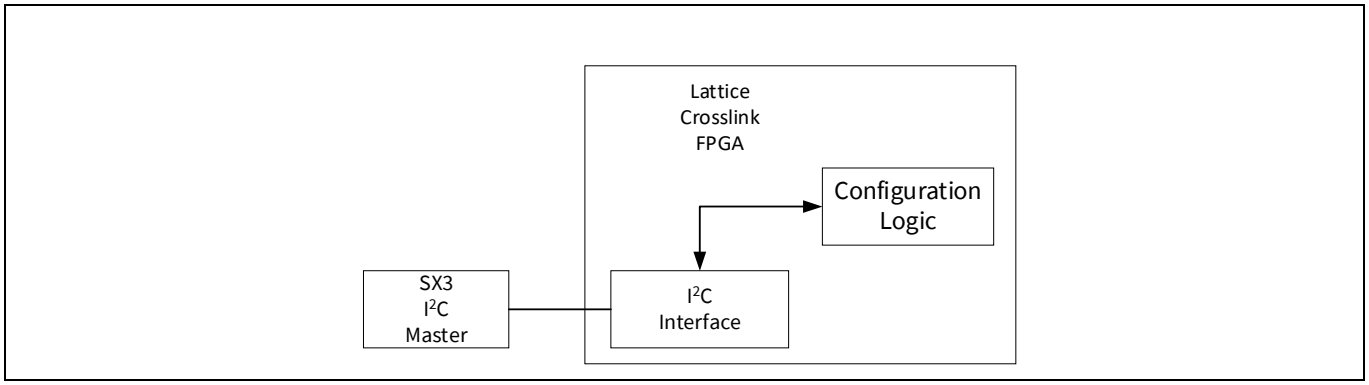

Figure 4 I2C 配置逻辑

2.4.3.3 配置赛灵思 Artix-7 FPGA

SX3 使用赛灵思从设备串行配置模式来配置 Artix-7。从 SPI 闪存中读取*.bin* 文件并将其发送到 FPGA 的数据输入 (DI) 引脚。

更多信息，请参阅赛灵思用户指南[7]。

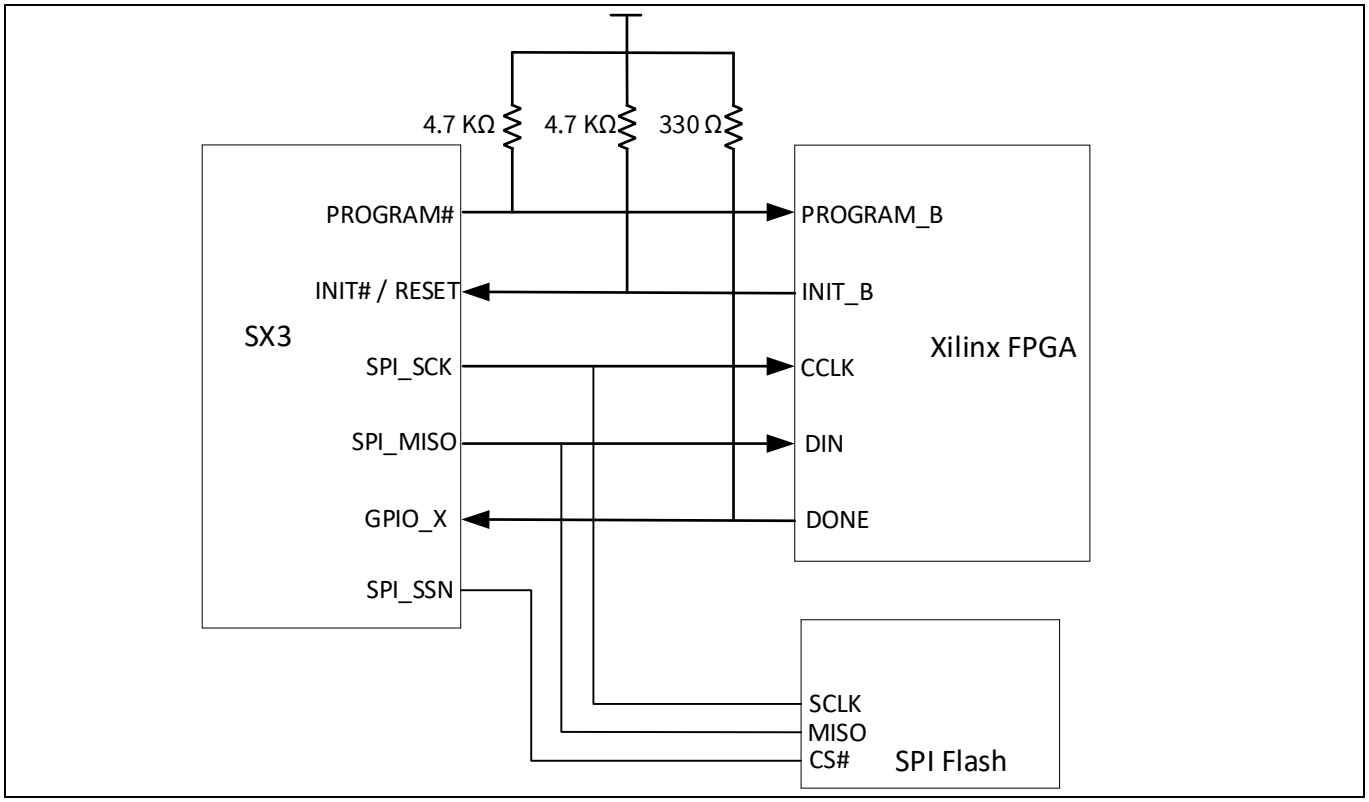

Figure 5 从设备串行模式

2.4.3.4 配置英特尔 Cyclone 10 FPGA

SX3 使用英特尔被动串行配置模式来配置 Cyclone-10。从 SPI 闪存中读取.*rbf* 文件，并将其发送到 FPGA 的 DI 引脚。请注意，.*rbf* 文件应采用最低有效位 (LSb) 优先格式。本应用笔记附带了一个 python 脚本，可用于将生成的.*rbf* 文件转换为 LSb 优先格式。

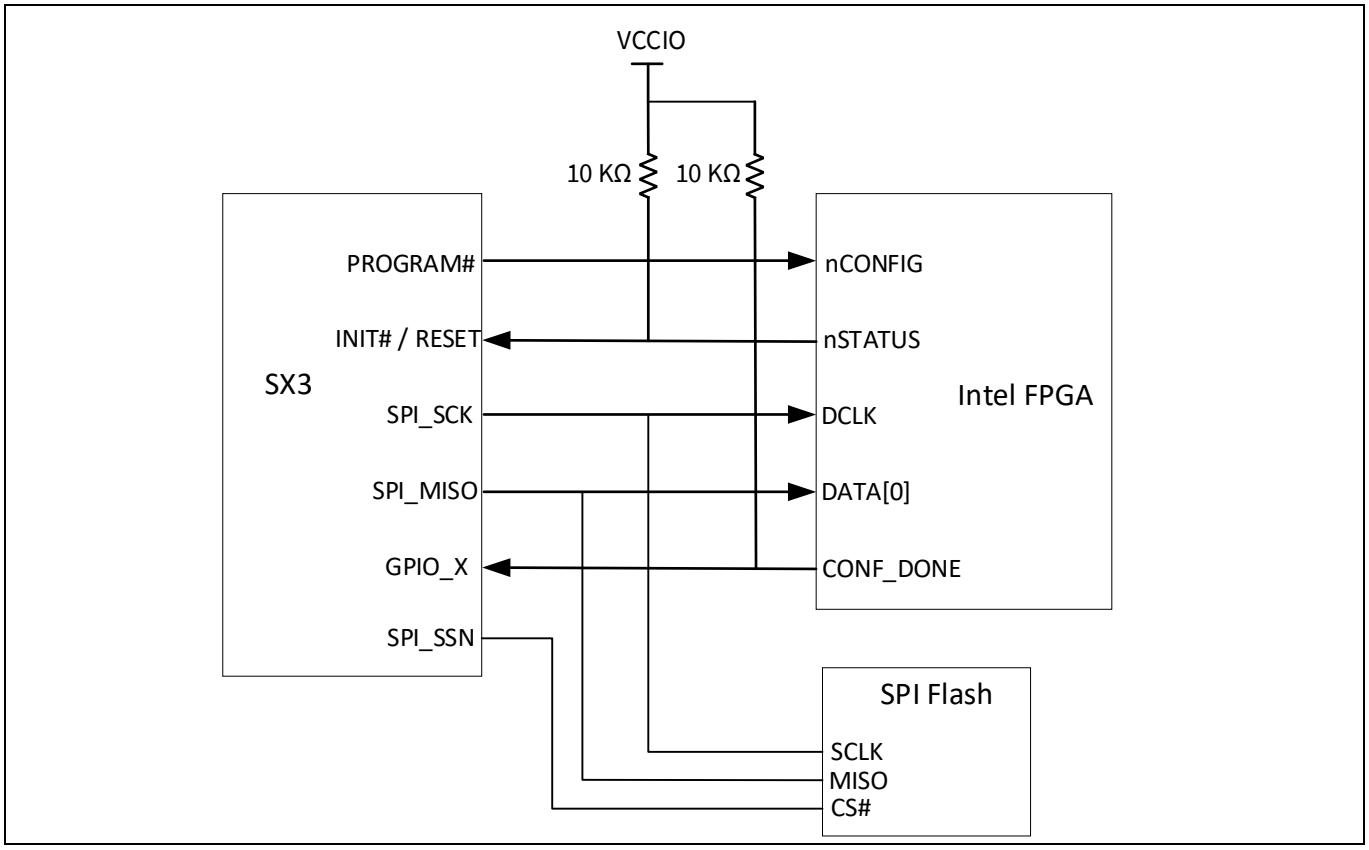

Figure 6 被动串行模式

更多信息，请参阅手册[8]。

Table 4 显示了各种 FPGA 系列和 SX3 之间的配置信号互连。

Table 4 各种 FPGA 系列和 SX3 的配置信号互连

SX3 信号名称	莱迪思 ECP5	赛灵思 Artix-7	英特尔 Cyclone 10 LP	莱迪思 CrossLink
FIFOM_SS	CSSPIN	-	-	-
PROGRAM#	PROGRAM_N	PROGRAM_B	N_CONFIG	-
INIT# / RESET	INIT_N	INIT_B	N_STATUS	CRESETB
GPIO_0 到 GPIO_6	DONE	DONE	CONF_DONE	CDONE
SPI_SCK	MCLK/CCLK	CCLK	DCLK	-
SPI_MOSI	MOSI	DIN	-	-
SPI_MISO	MISO	DOUT	DATA[0]	-
I2C_SCL	-	-	-	SCL
I2C_SDA	-	-	-	SDA

2.5 用于存储配置的 SPI 闪存

只有下载 了 SX3 配置的情况下，SX3 才支持 USB 启动模式。下载 SX3 配置后，应选择 SPI 启动模式来运行应用程序。通过使用 SX3 配置实用程序，可以将 SX3 配置下载到 SPI 闪存内。SX3 配置实用程序会将 FIFO 主设备 (FPGA) 配置文件与 SX3 配置合并，然后将其下载到 SPI 闪存。器件处于应用程序模式时，则不能使用 SPI 接口。更多有关 SPI 闪存连接到 SX3 的详细信息，请参阅 SX3 开发套件原理图和应用笔记[2]。

2.5.1 图像传感器接口

通过 I2C 接口可以将 I2C 寄存器配置的初始化写入到图像传感器内。

SX3 还支持下面功能：每次在 UVC 主机应用程序中选择视频分辨率时，都会对与该分辨率相对应的 I2C 寄存器配置执行写操作。

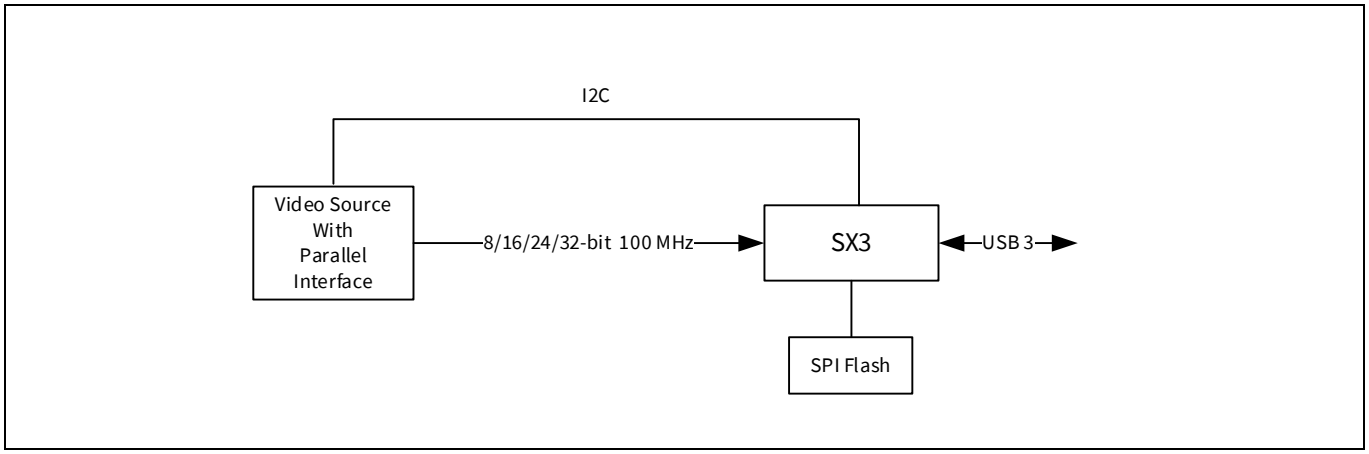

Figure 7 图像传感器直接与 SX3 连接

3 应用

3.1 SX3 - UVC 应用

SX3 UVC (CYUSB3017) 支持多达两个端点，可将它们配置为 UVC、UAC 或 UVC + UAC。SX3 支持 UVC 版本 1.1/1.5 和 UAC 1.0。UVC 流式传输端点可以为 Bulk (批量) 或 Isochronous (同步)。在 USB 高速模式下，仅支持 Bulk 配置。以下部分介绍了使用这些配置的 SX3 的典型应用示例。

3.1.1 HDMI USB 采集卡应用

HDMI USB 采集卡应用使用 UVC + UAC 配置，从而支持同步视频和音频流式传输。**Figure 8** 显示的是该应用的框图。

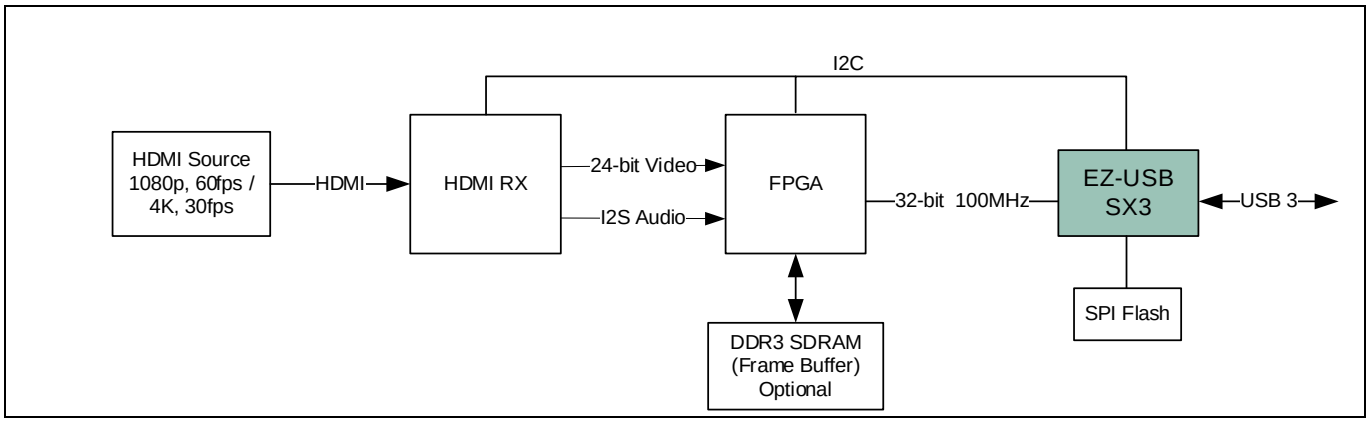

Figure 8 4K HDMI USB3 采集卡

HDMI 接收器将 HDMI 视频和音频流转换为并行视频接口和 I2S 音频接口。需要一个 FIFO 主设备 (FPGA) 来转换数据并通过从设备 FIFO 接口将该数据发送到 SX3。FIFO 主设备支持帧缓冲器，这是支持 4K 视频流所需要的特性。SX3 使用 I2C 接口与 HDMI RX 和 FIFO 主设备通信。SX3 配置工具有两种类型的 HDMI 接收器：

- HDMI RX - IT6801：在该模式下，所有特定于 IT6801 HDMI 接收器的 HDMI 事件都由自定义配置处理。
- HDMI RX - 通用：在该模式下，可以配置 SX3，使之使用基于 I2C 的寄存器轮询来检测所有 HDMI 事件

Table 5 HDMI RX IT6801 和 HDMI RX – 通用配置之间的区别

HDMI RX - IT6801	HDMI RX – 通用
适用于 IT6801 HDMI 接收器	适用于所有其它 HDMI 接收器以及 IT6801 的自定义配置。
不能配置 HDMI 事件的处理。	您可以使用 SX3 配置实用程序来配置 SX3，使之处理 HDMI 事件。
通过使用 I2C 接口，可以实现 HDMI 初始化和 EDID 配置。	通过使用 I2C 接口，可以实现 HDMI 初始化和 EDID 配置。
自动检测 HDMI 分辨率变化并重新枚举 UVC 接口。	必须在 UVC 播放器主机应用程序中手动切换分辨率，使之与 HDMI 源分辨率相匹配。
自动检测隔行和逐行分辨率并配置 FPGA，使之将隔行转换为逐行。	不支持将隔行转换为逐行。

3.1.1.1 支持视频和音频

SX3 可支持高达 4K 30fps 的未压缩视频以及高达 32 位、12 通道的音频。FPGA 实现 I2S 接收器并通过从设备 FIFO 接口发送数据。

3.1.1.2 通用 HDMI 配置中的 HDMI 事件处理

SX3 支持 HDMI 通用配置，从而支持通用 HDMI 接收器与 USB 器件控制器间的连接。在 SX3 配置实用程序的事件处理表中添加要由 USB 器件控制器处理的 HDMI 事件。SX3 将检测各个事件并执行 I2C 写操作，以处理特定事件。以 SX3 配置实用程序的 **Help content (帮助内容)** 选项卡中和 SX3 配置实用程序用户指南中所述的特定格式添加要写入的 HDMI 中断事件寄存器、事件掩码和 I2C 结构。

3.1.1.3 用于将 HDMI RX 连接到 SX3 的 FPGA 项目

SX3 HDMI 采集卡套件提供了一个用于连接 ITE HDMI 接收器 IT6801 的示例 FPGA 项目。该 FPGA 项目是为莱迪思 ECP5 FPGA 开发的。您可以将该项目移植到您选择的其它 FPGA 系列。

FPGA 使用内部模块存储器来缓冲传入的视频，并使用 FIFO 接口将其流式传输到 SX3。

FPGA 使用 ECP5 存储器控制器模块 (MCB) 将传入的视频帧存储在外部 DDR3 存储器内，该外部存储器作为 UHD (4K) 30 fps 视频的帧缓冲器使用。

FPGA 还将 UHD 视频格式从 YUV422 转换为 YUV420，以符合 USB 3 带宽中的 4K 30 fps 视频。FPGA 还支持将隔行转换为逐行，以实现 1920 x 1080i、60 Hz HDMI 分辨率。SX3 检测隔行视频并与 FPGA 通信。从 RAM 中读取奇数行和偶数行两次，以将视频格式从隔行转换为逐行。

以 2 通道、16 位采样宽度和 48 KHz 的 I2S 格式接收音频数据。I2S 接收器对数据进行反序列化并将其存储在音频缓冲器中。在视频帧消隐期间，通过从设备 FIFO 接口发送音频数据。

根据 HDMI 标准 1.4，支持以下分辨率：

1. 640 x 480p、60 Hz
2. 720 x 480p、60 Hz
3. 720 x 576p、50 Hz
4. 1280 x 720p、60 Hz
5. 1920 x 1080i、60 Hz
6. 1920 x 1080p、60 Hz
7. 3840 x 2160p、30 Hz

3.1.1.4 降低 PCLK，数据包大小增加到 32 位，支持帧缓冲器

HDMI RX 通过 16 位接口将数据发送到 FPGA，其时钟频率可高达 150 MHz。FPGA 则使用帧缓冲器将数据打包成 32 位宽格式并以 100 MHz 时钟将其发送到 SX3 从设备 FIFO 接口。

3.1.1.5 FIFO 主设备接口 (支持多套接字，当前线程 DMA 标志)

SX3 支持每个端点有两个套接字 (UVC/UAC)。有关所使用的从设备 FIFO 信号和水印值定义的详细信息，请参阅应用笔记[1]。HDMI RX FPGA 项目支持 32 位数据总线，并且使用的水印值为 8。

3.1.1.6 支持 FPGA 上的 I2C 从设备接口 – 寄存器详细信息

SX3 使用 **Table 6** 中所列出的固定 I2C 寄存器，这些寄存器将在 FPGA 中实现。FPGA 应以地址宽度为 2 字节，数据宽度为 1 字节实现 I2C 从设备接口。

SX3 使用 **Table 6** 中列出的寄存器映射与 FPGA 通信，以处理不同的事件。某些功能的寄存器地址是固定的。所提供的 FPGA 项目为 **Table 6** 中列出的每个寄存器提供了参考实现。

Table 6 寄存器表

FPGA 寄存器地址	寄存器名称	SX3 中的固定寄存器地址	默认值 (十六进制)	说明/注释
0x0000	DMA 通道复位	支持	0x00	0：无活动 DMA 复位事件
				1：SX3 中发生的 UVC DMA 复位
				2：SX3 中发生的 UAC DMA 复位
0x0009	端点 1 流式传输控制	支持	0x01	'1' - 启用流式传输
				'0' – 禁用流式传输
0x000A	端点 2 流式传输控制	支持	0x01	'1' - 启用流式传输
				'0' – 禁用流式传输
0x000E	静态捕获信号传输	不支持	0x00	'1' – 开始静态捕获
				'0' – 停止静态捕获
0x0010	GPIO0 寄存器	支持	0x00	在 GPIO0 的下降沿上写入 0x01 值
0x0011	GPIO1 寄存器	支持	0x00	在 GPIO1 的下降沿上写入 0x01 值
0x0012	GPIO2 寄存器	支持	0x00	在 GPIO2 的下降沿上写入 0x01 值
0x0013	GPIO3 寄存器	支持	0x00	在 GPIO3 的下降沿上写入 0x01 值
0x0014	GPIO4 寄存器	支持	0x00	在 GPIO4 的下降沿上写入 0x01 值
0x0015	GPIO5 寄存器	支持	0x00	在 GPIO5 的下降沿上写入 0x01 值
0x0016	GPIO6 寄存器	支持	0x00	在 GPIO6 的下降沿上写入 0x01 值
0x0021	图像高度 (MSB)	不支持	0x04	一帧中的行数 (MSB)
0x0022	图像高度 (LSB)	不支持	0x38	一帧中的行数 (LSB)
0x0023	图像宽度 (MSB)	不支持	0x07	一行中的像素数 (MSB)
0x0024	图像宽度 (LSB)	不支持	0x80	一行中的像素数 (LSB)
0x0025	YUV422 - YUV420 转换启用	不支持	0x00	0x01 – 启用 YUV422 - YUV420 转换
				0x00 – 禁用 YUV422 - YUV420 转换
0x0026	隔行输入启用	支持	0x00	0x01 – 表示隔行格式输入
				0x00 – 表示逐行格式输入

Note:

1. *标记为"固定"的I2C 寄存器地址是必有的，应在FIFO 主设备中实现这些地址。*
2. *SX3 还可以写入通过 SX3 配置实用程序传递的自定义 I2C 寄存器地址。更多信息，请参阅**配置实用程序**。*
3. *用户GPIO 处理：SX3 通过将"1"写入到相应的寄存器中，向FIFO 主设备发送关于任何用户GPIO 下降沿到来的信号。在读取设置值后，FIFO 主设备应将该值清零。*

3.1.1.7 开发套件：e-CON 系统 SX3 FPGA HDMI RX 套件 (PICTOR)

SX3 HDMI 采集卡套件包括两块电路板：SX3 FPGA 基板和附加板 HDMI RX。您可以使用不同的 HDMI RX 或其它成像源 (如 SDI 接收器、DP 接收器、图像传感器/ISP) 制作自己的附加板，然后将其与 SX3 FPGA 基板连接。更多有关该套件的详细信息，请访问 **SX3 产品页面**。



Figure 9 SX3 HDMI USB3 采集卡套件 (PICTOR)

可以使用 **SX3 FPGA HDMI RX 套件**评估以下配置：

- SX3_UVC_UAC_HDMI_ITE_1080p
- SX3_UVC_UAC_HDMI_GENERIC_1080p
- SX3_UVC_UAC_HDMI_ITE_4K
- SX3_UVC_UAC_HDMI_GENERIC_4K
- SX3_UVC_FV_LV_BULK_32
- SX3_UVC_UAC_COLORBAR_BULK_32
- SX3_UVC_UAC_COLORBAR_ISOC_32
- SX3_UVC_24_BIT_ISOC

3.1.2 使用图像传感器和 FPGA 的 UVC 摄像头应用

可以使用 SX3 UVC 形式设计 UVC 应用，在该应用中，图像传感器与 ISP/FPGA 相连接。**Figure 10** 显示了一个使用 FPGA 将图像传感器连接到 SX3 的示例。

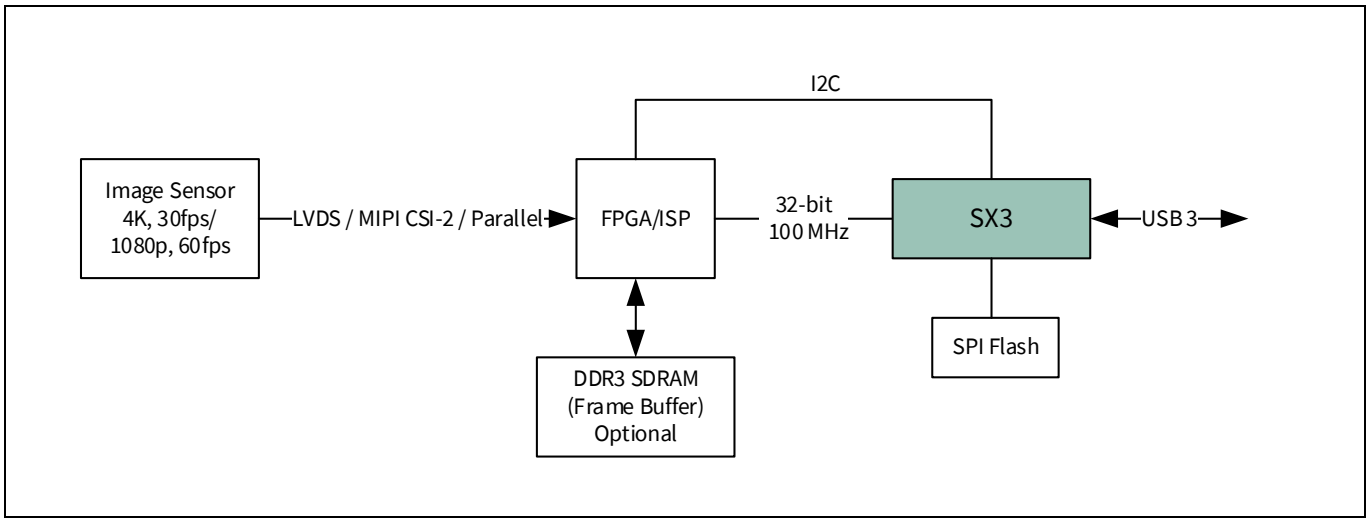

Figure 10 USB3 摄像头

3.1.2.1 将 Crosslink FPGA 和 OV5640 传感器模块 与 SX3 结合使用

通过使用莱迪思 Crosslink FPGA，可以将 SX3 连接到 OV5640 图像传感器。带有内置 ISP 的 OV5640 图像传感器可以通过 MIPI CSI-2 接口提供 YUV 数据格式。莱迪思 Crosslink FPGA 实现 MIPI CSI -2 到并行桥接，并通过并行摄像头接口向 SX3 提供数据。

更多有关用于该配置的硬件设置的详细信息，请联系**英飞凌技术支持**。

可以使用该套件评估以下配置：

- SX3_UVC_CROSSLINK_BULK_720
- SX3_UVC_CROSSLINK_BULK_1080
- SX3_UVC_CROSSLINK_BULK_VGA

3.1.2.2 配置 FPGA

启动时，SX3 将使用 I2C 接口配置莱迪思 Crosslink FPGA。

3.1.2.3 配置图像传感器

SX3 将使用 I2C 接口配置 OV5640 传感器。

3.1.3 图像传感器的直接连接

本应用笔记提供的示例 FPGA 项目模拟了具有 FV、LV 信号的 32 位并行接口的图像传感器。您可以使用 SX3 FPGA 基板对其进行评估，该基板是 SX3 FPGA HDMI RX 套件的一部分。

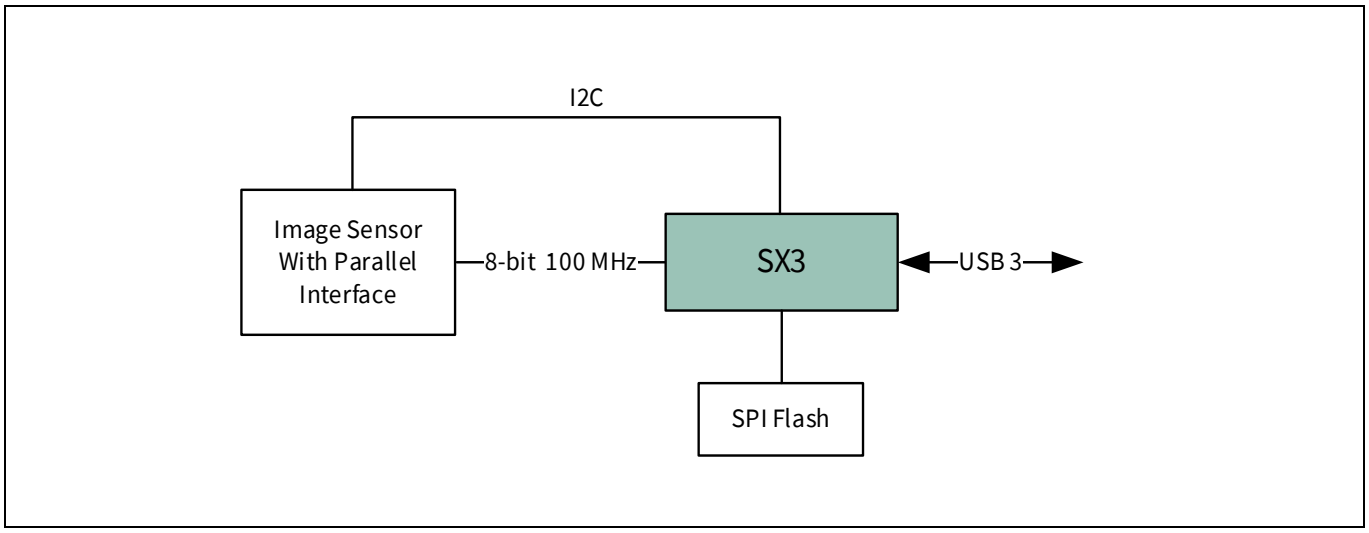

Figure 11 图像传感器直接与 SX3 连接

您可以使用 SX3 FPGA HDMI RX 套件评估下面配置。

- SX3_UVC_FV_LV_BULK_32

3.1.4 主机应用程序

通过各种主机应用程序，您可以显示和捕获来自 SX3 UVC 器件的视频。**Table 7** 列出了可在不同操作系统上使用的流行主机应用程序。

Table 7 各种操作系统的主机应用程序

操作系统	主机应用程序
Windows	Microsoft Windows 摄像头、MPC-HC、e-CAMView、VLC 播放器
Linux	QtCAM、VLC 播放器、Guvcview
macOS	Webcamoid、Photo Booth、QuickTime 播放器

只在 e-CAMView 上支持 UVC 静态图像捕获。

3.1.5 驱动程序要求和多操作系统支持

SX3 UV 受操作系统中所包含的内置默认驱动程序支持。

Table 8 驱动程序要求和多操作系统支持

操作系统	驱动程序
Windows	Windows UVC 驱动程序
Linux	uvcvideo 驱动程序
macOS	内置驱动程序

3.2 数据应用程序

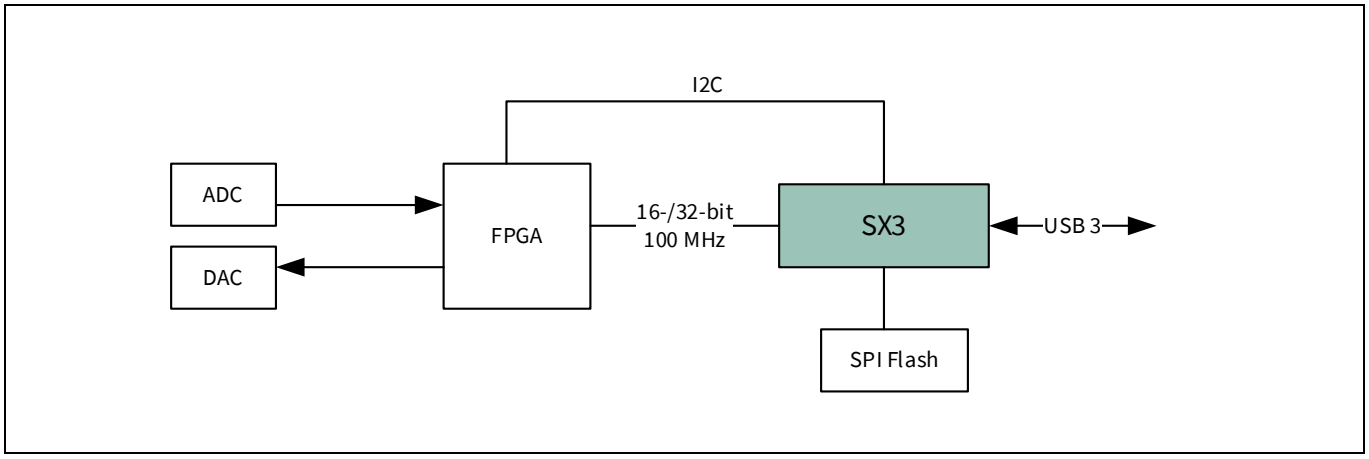

Figure 12 与 FPGA 连接的 SX3 数据

SX3 数据 - 16 位 (CYUSB3015)、SX3 数据 - 32 位 (CYUSB3016) 器件支持多达两个数据流式传输端点，可将这些端点配置为仅 IN、仅 OUT 或 IN + OUT 配置。这些 SX3 形式可用于通用数据采集、逻辑分析仪和 USB 示波器应用。SX3 使用 USB Bulk 端点、从设备 FIFO 接口，其时钟频率高达 100 MHz。以下部分说明了 SX3 数据形式的典型应用示例。

3.2.1 使用 FPGA 的数据流式传输应用示例

使用本应用笔记提供的 FPGA 示例项目时，可以在 IN 或 OUT 方向连续传输数据。

Table 9 列出了受 FPGA 项目支持的配置以及在超高速和高速模式下测量得到的吞吐量。然而，可实现的最大吞吐量还受各种关键因素的影响，如主机 PC 控制器类型、操作系统以及 USB 设计 (传输类型和缓冲器大小)。

Table 9 SX3 数据形式的吞吐量测量

形式	端点配置	吞吐量		主机应用程序
		超高速	高速	
SX3 数据 — 32 位	IN	390 MBps	46 MBps	Streamer
SX3 数据 — 32 位	OUT	389 MBps	42 MBps	Streamer
SX3 数据 — 32 位	IN + OUT	不适用	不适用	Bulkloop
SX3 数据 — 16 位	IN	195 MBps	46 MBps	Streamer
SX3 数据 — 16 位	OUT	192 MBps	42 MBps	Streamer
SX3 数据 — 16 位	IN + OUT	不适用	不适用	Bulkloop

Note: 不针对 IN + OUT 配置测量吞吐量，因为 Bulkloop 主机应用程序将因数据比较而产生额外开销，因此不会提供实际吞吐量。

以下 SX3 模板项目为 SX3 配置工具的一部分，可以使用 SX3 FPGA 基板对其进行评估，该基板则为 SX3 HDMI RX 套件的一部分：

- SX3_DATA_IN_32
- SX3_DATA_OUT_32

应用

- SX3_DATA_IN_OUT_32
- SX3_DATA_IN_16
- SX3_DATA_OUT_16
- SX3_DATA_IN_OUT_16

SX3 数据 – 16 位 (CYUSB3015) 模板项目也可以与 SX3 数据 – 32 位 (CYUSB3016) 和 SX3 UVC (CYUSB3017) 器件结合使用。

SX3 数据 – 32 位 (CYUSB3016) 模板项目也可以与 SX3 UVC (CYUSB3017) 器件结合使用。

SX3 数据 – 32 位 (CYUSB3016) 和 SX3 数据 – 16 位 (CYUSB3015) 支持供应商指令，用于启用/禁用 USB 低功耗模式 (LPM)。在数据传输期间应该在 SX3 中禁用低功耗模式，并在数据传输完成后启用该模式。**Table 10** 列出了各条供应商指令。

Table 10　供应商指令

指令	bmRequestType	bRequest	wValue	wIndex	wLength
禁用 LPM	0x40	0xEA	0x0000	0x0000	0x0000
启用 LPM	0x40	0xEA	0x0001	0x0000	0x0000

主机应用程序应支持 **Table 10** 中所列的供应商指令，以处理低功耗模式。

3.2.2　主机应用程序 – SX3 数据

可以使用不同的主机应用程序，如 Streamer、控制中心、bulkloop 等等来测试测试 SX3 数据形式。主机应用程序位于 SX3 配置实用程序安装路径中的 *tools* 文件夹内。更多有关创建自定义主机应用程序的详细信息，请参阅应用笔记[3]。

Table 11 列出了可用于每个操作系统的主机应用程序。

Table 11　适用于不同操作系统的主机应用程序

操作系统	应用	功能
Windows	Streamer	独立的 IN 或 OUT 传输
	控制中心	单次 IN/OUT 传输
	Bulkloop	IN+OUT 环回
Linux、macOS	cybulkwrite_performance	独立的 IN 传输
	cybulkread_performance	独立的 OUT 传输

3.2.3　驱动程序要求和多操作系统支持 - SX3 数据

模板项目使用赛普拉斯 VID 和 PID 并绑定到 *cyusb3.sys* 驱动程序，该驱动程序为 Windows 上的供应商类驱动程序。通过使用 SX3 配置实用程序更改 VID/PID，您可以绑定到另一个驱动程序。

模板项目在 macOS 和 Linux 中使用 *libusb* 驱动程序。在 Linux Ubuntu 20.04 和 macOS High Sierra 上测试了这些项目。

4 配置实用程序

EZ-USB™ SX3 配置实用程序是一个软件应用程序，根据您的应用程序或系统要求，可以使用该实用程序配置 SX3 器件。使用该实用程序时，您可以直观地选择和配置应用程序的参数，从而节省固件开发时间。此外，通过该实用程序，您还可以使用所生成的配置对连接的 SX3 器件进行编程。

4.1 性能

- 在 Windows、Linux 和 macOS 上提供支持
- 支持 SX3-UVC (CYUSB3017) 和 SX3-数据 (CYUSB3015 和 CYUSB3016) 形式的配置
- 支持生成新配置和导入现有配置
- 使用 SX3 器件配置、FIFO 主设备 (FPGA/ISP) 配置和视频源 (图像传感器/HDMI 接收器) 配置创建单个合并文件
- 支持使用所生成的配置文件编程 SX3 器件
- 支持导入和导出所生成的器件配置
- 在 **Help** 选项卡中为每个配置参数提供集成帮助内容
- 允许您在 **Log (日志)** 选项卡中查看和保存应用程序日志

4.2 安装配置实用程序

您可以从 **SX3 产品网页**下载该工具。

安装后，在 Windows 中依次选择 **Start** > **All Programs** > **Cypress** > **EZ-USB SX3 Configuration Utility** > **EZ-USB SX3 Configuration Utility**

任何 SX3 器件的配置流程都包括三个阶段：

1. 创建或导入现有配置：从实用程序的 File (文件) 菜单创建一个新配置或导入某个现有配置并进行修改。
2. 编辑参数：编辑应用程序特定的参数。
3. 配置器件：使用 Program Configuration (程序配置) 选项对器件进行编程。

更多有关器件配置和固件更新的详细信息，请按照菜单路径 **Help** > **User Guide** 访问 EZ-USB™ SX3 配置实用程序用户指南。

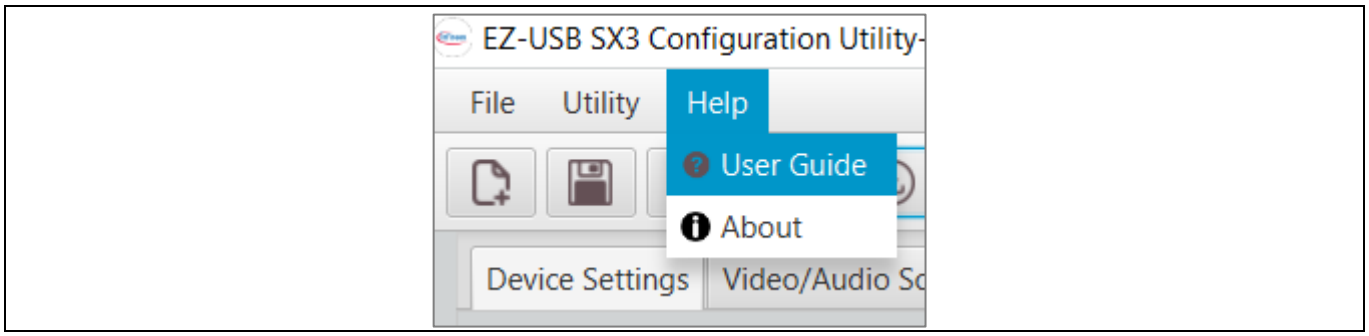

Figure 13 Help 菜单

Windows、Linux 和 macOS 都支持 SX3 配置实用程序。配置实用程序在下面版本中得到测试：

- Windows 10
- Linux Ubuntu 20.04
- macOS High Sierra

配置实用程序

SX3 配置实用程序使用 **Table 12** 中列出的驱动程序支持器件编程功能。

Table 12 受支持的驱动程序

操作系统	驱动程序
Windows	由英飞凌提供的 Cyusb3.sys
Linux	Libusb
macOS	Libusb

4.2.1 安装 Windows 驱动程序

安装 SX3 配置实用程序时，*cyusb3.sys* 驱动程序将自动被复制，并且驱动程序文件将被存储在*<安装路径>\Config tool\SX3ConfigurationUtility\app\drivers\Win10* 中。更多有关安装驱动程序的详细信息，请参阅 EZ-USB™ SX3 配置实用程序用户指南中的安装 Windows 驱动程序部分内容。

4.2.2 安装 macOS 驱动程序

有关在 macOS 上安装 *libusb* 的详细信息，请参阅 EZ-USB™ SX3 配置实用程序用户指南中与安装 macOS 驱动程序部分相关的附录。

4.2.3 安装 Linux (Ubuntu) 驱动程序

有关在 Linux (Ubuntu) 上安装 *ibusb* 的详细信息，请参阅 EZ-USB™ SX3 配置实用程序用户指南中与安装 Linux 驱动程序部分相关的附录。

4.3 文件存储

有关安装目录结构的信息，请参阅 EZ-USB™ SX3 配置实用程序用户指南中的安装文件夹部分内容。

4.4 SX3 配置实用程序的工作情况

SX3 配置实用程序生成以下文件：

- 配置 json 文件：以用户可读的 json 格式保存您所输入的配置。此外，还可以使用 json 文件导入任何已保存的配置。
- Hex 文件：实用程序根据 json 文件中的数据所生成的配置表。
- 合并配置文件 (*.img*)：由固件、配置参数和 FPGA 位文件 (如果包含) 的组合所生成的文件。在编程期间，该文件将被下载到 SPI 闪存内。
  请参见 **Figure 14** 了解更多详细内容。

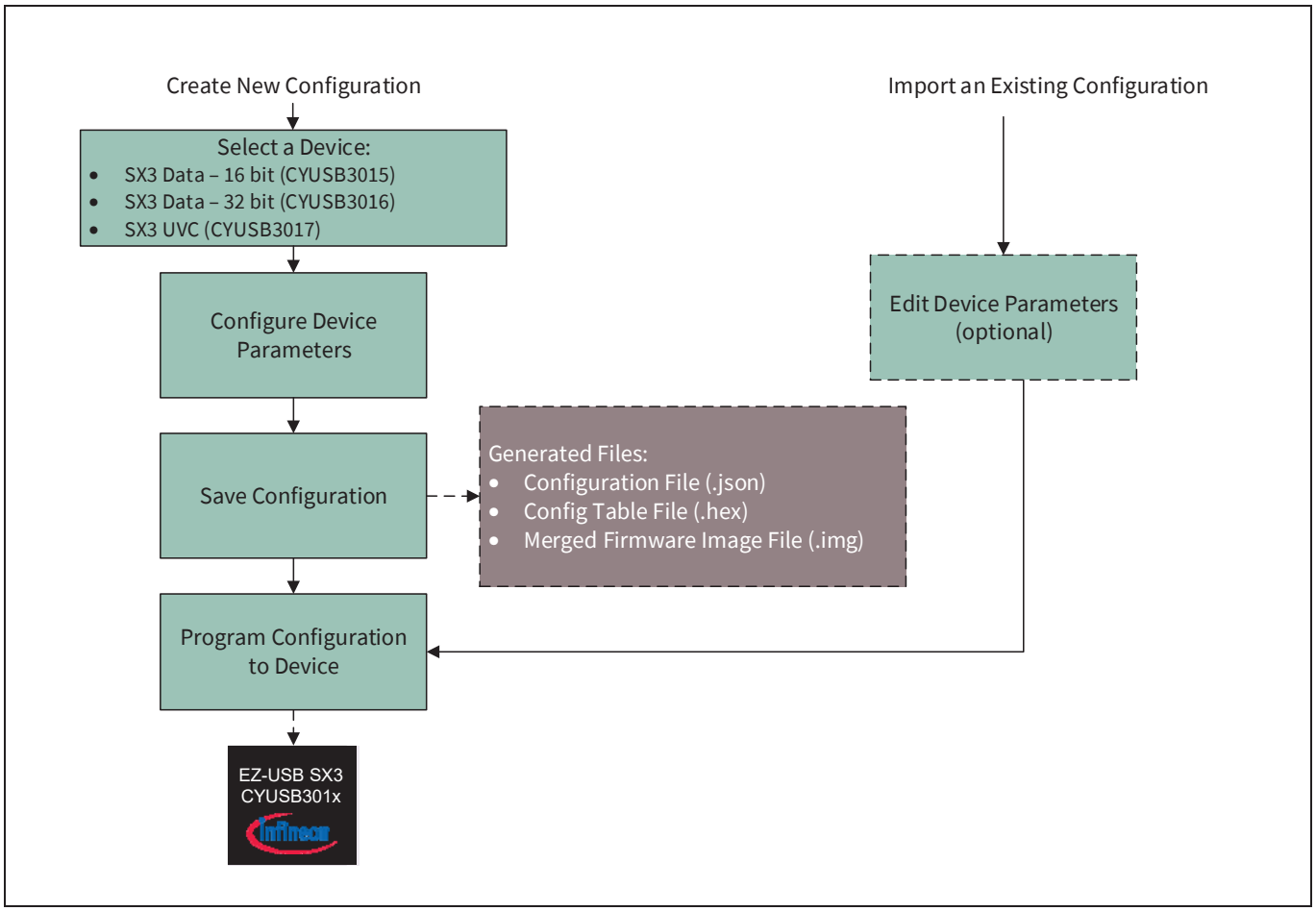

Figure 14 SX3 配置实用程序的工作情况

4.4.1 合并文件

SX3 配置实用程序会将 FPGA 位文件与 *firmware* 文件夹中的 SX3 配置文件合并。从第一个地址位置保存 SX3 配置。从 SX3 配置后的地址位置开始保存 FPGA 位文件。

4.4.2 编程

通过使用 USB 启动模式或 SPI 启动模式，可以将最终配置文件编程到外部 SPI 闪存内。有关可用选项的详细信息，请参阅**固件更新**。

5 将自定义器件与 SX3 连接

有关对自定义视频源、FPGA、ISP 等等进行连接的信息，请联系**英飞凌技术支持**。

6 调试基于 SX3 的设计

6.1 CDC 接口

SX3 器件支持一个可通过 SX3 配置实用程序启用的 CDC 接口 (虚拟 COM 端口)。在 USB 枚举后，可以使用一个标准的终端应用程序收集调试日志。调试日志包含有关错误情况、DMA 生产商、消费者事件、帧速率、I2C 写操作等等信息。

您可以从 SX3 配置实用程序的 **Device Settings (器件设置)** 选项卡启用或禁用 CDC 接口。可启用的日志取决于调试级别。

6.1.1 调试级别

SX3 CDC 接口支持五个调试级别。**Table 13** 列出了每个级别可用的调试日志。

Table 13 SX3 调试级别

调试级别	可用的日志
级别 0	仅限错误消息
级别 1	错误消息、启动/停止消息、暂停/恢复状态
级别 2	错误消息、启动/停止消息、暂停/恢复状态、UVC 和 UAC 指令、所有 I2C 写操作
级别 3	错误消息、启动/停止消息、暂停/恢复状态、UVC 指令、所有 I2C 写操作、HDMI 事件日志
级别 4	错误消息、启动/停止消息、暂停/恢复状态、UVC 指令、I2C 写操作、HDMI 事件日志、DMA 统计信息 (生产商计数、消费者计数、fps，等等)

6.1.2 调试终端应用程序

您可以使用任何一个标准的调试终端应用程序收集来自 SX3 器件的日志。**Table 14** 列出了使用于不同操作系统的示例主机应用程序。

Table 14 调试终端应用程序

操作系统	应用程序
Windows	Tera Term、PuTTY
Linux	Cutecom、PuTTy
macOS	CoolTerm

Note: 无需特定的流控制、波特率设置。通过使用 Windows 中的器件管理器、macOS 中的系统报告和 Linux 中的 dmesg 指令，可以指定 COM 端口号。

6.2 Help 选项卡

有关可配置参数的信息，请打开 **Help** 选项卡。选择某个控件，相关信息将显示在 **Help** 选项卡中。

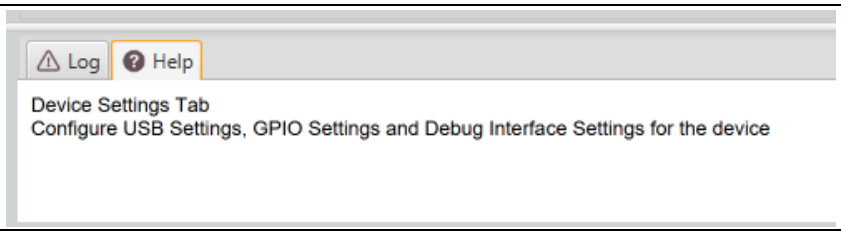

Figure 15 显示 Help 选项卡

6.3 SX3 配置实用程序用户指南

您可以从 **Help** 菜单中查看 SX3 配置实用程序用户指南。

7 相关项目文件

Table 15 列出了 GitHub 存储库中 FPGA 项目源代码和可用示例应用程序的链接。

Table 15 项目文件

文件/文件夹名称	说明
sx3_hdmi_4k_framebuffer	用于将 HDMI 接收器连接到 SX3 的 FPGA 项目源代码，其中包括实现基于 DDR 的帧缓冲器，以支持高达 4K 30fps 的分辨率。
sx3_hdmi_1080p	用于将 HDMI 接收器连接到 SX3 的 FPGA 项目源代码，其中没有实现帧缓冲器，从而支持高达 1080p 30fps 的视频分辨率。
sx3_data_slavefifo_example	可用于测试 SX3 数据器件 (CYUSB3015/CYUSB3016) 的 FPGA 源代码。 支持三种模式： • 仅使用 IN • 仅使用 OUT • 环回模式下使用 IN + OUT 该 FPGA 项目中尚未添加 I2C 从设备实现。提供了编译时间开关，以便在每种模式之间进行切换并将总线宽度更改为 16 位或 32 位。
sx3_testpattern	可用于生成视频分辨率的单音正弦波音频数据和彩条的 FPGA 源代码，通过 I2C 接口可以配置该分辨率的高度和宽度。可以使用该测试项目验证 FPGA 到 SX3 的连接，而不需使用 HDMI 接收器接口。此外，还可以使用该 FPGA 项目测试仅 UVC、仅 UAC、UVC+UAC 配置。 SX3 和 FPGA 之间的连接可为以下任意一种： • 从设备 FIFO 模式 — 支持数据总线宽度为 8/16/24/32 位的音频和视频模式。 • 摄像头并行接口模式 — 仅支持总线宽度为 8/16/24/32 位的视频。 可以通过 FPGA 项目中的编译时间开关选择接口模式和总线宽度。
sx3_hid_sample_app	适用于 Windows 操作系统的示例 HID 指令行应用程序，可用于通过 HID 接口进行固件更新。该应用程序将 VID、PID 和固件映像作为输入使用，并更新连接到 SX3 的 SPI 闪存。 HID 应用程序还支持擦除 SPI 闪存指令并回退到 USB 引导加载程序。
sx3_uvc_xu_sample_app	适用于 Windows 操作系统的 UVC 扩展单元示例应用程序，可用于读取 SX3 固件版本和复位器件。SX3 不支持额外的扩展单元指令。

作为 SX3 配置模板一部分的 FPGA 位文件可以由 Table 15 中所列的 FPGA 项目生成。Table 16 列出了与示例配置模板一起使用的 FPGA 位文件以及 Table 15 中所列出的 FPGA 项目如何生成这些文件的方法。

Table 16 FPGA 位文件和示例配置模板

序号	SX3 配置模板	FPGA 位文件名称	备注
1.	sx3_data_in_16	slfifo_interface_impl1_16_streamin.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 STREAM_IN_ONLY、GPIF_WDT_16

相关项目文件

序号	SX3 配置模板	FPGA 位文件名称	备注
2.	sx3_data_in_32	slfifo_interface_impl1_32_streamin.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 STREAM_IN_ONLY、GPIF_WDT_32
3.	sx3_data_in_out_16	slfifo_interface_impl1_16_loopback.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 LOOPBACK、GPIF_WDT_16
4.	sx3_data_in_out_32	slfifo_interface_impl1_32_loopback.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 LOOPBACK、GPIF_WDT_32
5.	sx3_data_in_out_intel	altera_input_flipped.rbf	源代码不可用。仅用于配置更新测试。
6.	sx3_data_in_out_xilinx	xilinx_artix7_abni_test.bit	源代码不可用。仅用于配置更新测试。
7.	sx3_data_out_16	slfifo_interface_impl1_16_streamout.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 STREAM_OUT_ONLY、GPIF_WDT_16
8.	sx3_data_out_32	slfifo_interface_impl1_32_streamout.bit	从 sx3_data_slavefifo_example 生成。 启用 params.v 中的 STREAM_OUT_ONLY、GPIF_WDT_32
9.	sx3_uac	testptrn_proj_slfifo_audonly.bit	从 sx3_testpattern 生成。 启用 parameters.v 中的 SLFIFO_INTERFACE、SLFIFO_INTERFACE_AUD
10.	sx3_uvc_24_bit_isoc	sx3_uvc_24bit_isoc.bit	从 sx3_testpattern 生成。 启用 parameters.v 中的 SLFIFO_INTERFACE， 将 i2c_slave.v 中的 INIT_GPIF_WDT 值更改为 3
11.	sx3_uvc_crosslink_bulk_720p	Crosslink_720p.bit	未发布源代码。
12.	sx3_uvc_crosslink_bulk_1080p	Crosslnk_1080p.bit	未发布源代码。
13.	sx3_uvc_crosslink_bulk_VGA	Crosslink_VGA.bit	未发布源代码。
14.	sx3_uvc_fv_lv_bulk_32	testptrn_proj_camera_interface.bit	从 sx3_testpattern 生成。 启用 parameters.v 中的 CAMERA_INTERFACE
15.	sx3_uvc_uac_colorbar_bulk_32	Colorbar_Audio_SlaveFIFO.bit	从 sx3_testpattern 生成。 启用 parameters.v 中的 SLFIFO_INTERFACE

相关项目文件

序号	SX3 配置模板	FPGA 位文件名称	备注
16.	sx3_uvc_uac_colorbar_isoc_32	Colorbar_Audio_SlaveFIFO.bit	从 sx3_testpattern 生成。 启用 parameters.v 中的 SLFIFO_INTERFACE
17.	sx3_uvc_uac_generic_4k	hdmi_4k_project_audio_video.bit	从 sx3_hdmi_4k_framebuffer 生成
18.	sx3_uvc_uac_generic_1080p	hdmi_fullhd_project_audio_video.bit	从 sx3_hdmi_1080p 生成
19.	sx3_uvc_uac_hdmi_ite_4K	hdmi_4k_project_audio_video.bit	从 sx3_hdmi_4k_framebuffer 生成
20.	sx3_uvc_uac_hdmi_ite_1080p	hdmi_fullhd_project_audio_video.bit	从 sx3_hdmi_1080p 生成

8 故障排除

- **器件无法启动**
  - SX3 器件支持 USB 启动模式和 SPI 启动模式。更多有关这些启动选项的信息，请参见应用笔记[4]。
  - 在 USB 枚举前，无法通过 CDC 接口获取器件日志。因此，在启动期间，无法使用 CDC 接口进行调试。
- **器件始终在引导加载程序模式下枚举**
  - 检查 PMODE 线以确保其设置为从 SPI 启动。有关启动模式选择的信息，请参阅 SX3 数据手册 [9]
  - 请确保为正确的 SX3 形式创建配置。SX3 数据形式不支持 SX3 UVC 配置。
  - 请参阅应用笔记[2]中的 SPI 和 UART 和 SPI 闪存选择等部分，以确保 SPI 闪存符合 SX3。
  - 如果 SPI 闪存损坏，SX3 器件将回退到 USB 引导加载程序。需要使用模板配置对 SPI 闪存进行重新编程，以确认不存在与硬件相关的问题。
  - SX3 不支持第二阶段引导加载程序。应将启动选项设置为 USB 启动，用于器件恢复。
- **无法下载固件**
  - 检查是否为 USB 启动完成了 PMODE 设置。
  - 确保引导加载程序枚举成功。
  - 确保在 SX3 配置工具中没有任何错误报告。
  - 有关可用于下载固件的工具的信息，请参阅**固件更新**。
- **I2C 错误**
  - FIFOz 主设备应实现 SX3 器件的必有寄存器。在没有收到来自 I2C 从设备的 ACK 时，SX3 将报告 I2C 错误。更多有关 I2C 接口和寄存器的详细信息，请参阅**支持 FPGA 上的 I2C 从设备接口 – 寄存器详细信息**。
  - 验证为 FIFO 主设备和视频源输入的 I2C 从设备地址是否正确。
  - 所需的 I2C 电压应与 VIO5 电源域的电压相匹配。请参见应用笔记[2]中的 I2C 接口部分内容。
  - 不应该在多主设备 I2C 配置中使用 SX3。请参阅 Sx3 数据手册[9]中的勘误表部分内容。
- **无法配置 FPGA**
  - 验证硬件连接是否按照 **从 SX3 配置 FPGA** 部分内容。
  - 验证是否通过 SX3 配置实用程序提供正确的位文件。
  - 对于 Altera Cyclone 10 FPGA，请确保*.rbf* 文件采用 LSb 优先格式。
- **视频无法进行流式传输**
  - 使用 *usbview.exe* 应用程序检查器件枚举是否成功以及视频格式和帧分辨率是否与实用程序参数相匹配。
  - 确保 UVC 端点 DMA 缓冲器大小不是视频帧大小的整数倍。
  - 确保视频分辨率线大小 (H 分辨率 * 每像素位数) 为 FIFO 总线宽度的整数倍。
  - 确保与视频分辨率相关的传感器 I2C 写操作正确无误。您可以使用 CDC 接口对其进行验证。
  - 按照 CDC 接口级别 4 验证 DMA 生产商计数、消费者计数、帧速率。显示的生产商计数/消费者计数将为每秒接收/发送的缓冲器数。
  - 请确保按以下公式计算帧速率：

    ```
    帧速率 = (生产商计数 x DMA 缓冲器大小 (单位为字节)) / (Hresolution x Vresolution x 每像素字节数)
    ```

  - 禁用 DMA 看门狗选项并检查视频流式传输，以避免发生周期性 DMA 复位序列。

故障排除

- **音频无法进行流式传输**
  - 将音频端点 DMA 缓冲器大小设置为：

    采样宽度 x 通道数 x 采样 nfrequency

  - 使用所需的 ISOC 服务间隔。
  - 请确保从 Windows 控制面板或音频主机应用程序中选择正确的音频源。

9 固件更新

更新 SX3 固件可通过使用 EZ-USB™ SX3 配置实用程序中的下载选项实现。

Table 17 列出了可用于为各种操作系统下载 **SX3** 固件的工具和驱动程序。

Table 17 固件更新选项

操作系统	驱动程序	工具	备注
Windows	cyusb3.sys	控制中心	FX3 SDK 的一部分
	cyusb3.sys	SX3 配置实用程序	生成图像和程序。
	Cyusb3.sys	fwdownload_fx3	指令行工具，FX3 SDK 的一部分
	hidusb.sys	HID_Sample_App.exe	指令行工具，仅在加载了有效固件并启用了 HID 接口时，该工具才可用
Linux	libusb	SX3 配置实用程序	生成图像和程序
		cyusb_linux	基于 GUI 的工具，FX3 SDK 的一部分
		download_fx3	指令行工具，FX3 SDK 的一部分
macOS	libusb	SX3 配置实用程序	生成图像和程序
		cyusb_linux	基于 GUI 的工具，FX3 SDK 的一部分
		download_fx3	指令行工具，FX3 SDK 的一部分

参考材料

[1] AN65974 — 使用 EZ-USB™ FX3 从设备 FIFO 接口进行设计

[2] AN70707 — EZ-USB™ FX3/FX3S 硬件设计指南和原理图检查表

[3] AN70983 — 为 EZ-USB™ FX2LP/FX3 设计 Bulk 传输主机应用程序

[4] AN76405 — EZ-USB™ FX3/FX3S 启动选项

[5] 技术说明 TN1260 - ECP5 和 ECP5-5G sysCONFIG 使用指南

[6] FPGA-TN-02014-1.2 - CrossLink 编程和配置使用指南

[7] UG470 - 7 系列 FPGA 配置用户指南

[8] 英特尔 C10LP51003 - Intel® Cyclone® 10 LP 内核架构和通用 I/O 手册

[9] EZ-USB™ SX3 数据手册

[10] 视频设备的通用串行总线规范 版本 1.5

[11] 音频设备的通用串行总线设备类定义

文档修订记录

版本	提交日期	变更说明
**	2022-03-30	翻译自: 002-31295 Rev. *A

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2022-03-30
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2022 Infineon Technologies AG. All Rights Reserved.

Do you have a question about this document?
Go to www.infineon.com/support

Document reference
002-35138 Rev. **

重要提示

本文档所提供的任何信息**绝不应当**被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及/或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。

此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。
本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。

如需产品、技术、交付条款和条件以及价格等进一步信息，请向离您最近的英飞凌科技办公室接洽(**www.infineon.com**)。

警告事项

由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。

除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况外，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。