AIROC™ CYW4373 WiFi & Bluetooth® コンボチップ: OTP メモリプログラミングと NVRAM 開発

本書について

適用範囲と目的

このアプリケーションノートでは、新しいボードデザインのテスト, NVRAM 値の最適化, WLAN のホストインターフェースとして USB または SDIO を使用した CYW4373 デバイスのワンタイムプログラマブル (OTP) 不揮発性メモリのプログラミングに使用される *nvram.txt* ファイルの作成方法について説明します。

対象者

本書は、OTP メモリプログラミングと NVRAM の開発に AIROC™ CYW4373 を使用するすべてのユーザーを対象とします。

目次

本書について 1
目次 2
1 はじめに 3
1.1 IoT リソース 3
2 OTP メモリプログラミングの考慮事項 4
3 NVRAM コンテンツ開発とメモリプログラミングフロー 5
4 nvram.txt ファイルのカスタマイズ 6
4.1 nvram.txt ファイルテンプレートの使用 6
4.2 nvram.txt ファイルの編集 18
4.3 nvram.txt ファイルのファイナライズ 19
5 OTP メモリのプログラミング 20
5.1 OTP メモリへの基本パラメーターのプログラミング 20
5.2 OTP バイナリマップの作成と編集 24
6 i.MAX6sx を使用した CYW4373 OTP メモリのプログラミング 27
6.1 OTP メモリのプログラミング 28
6.2 OTP メモリへの WLAN MAC アドレスのプログラミング 31
6.3 OTP メモリへの PA パラメーターのプログラミング 32
7 4373 OTP BD アドレスのプログラミング 33
改訂履歴 34
免責事項 35

1 はじめに

インフィニオンの AIROC™ CYW4373 は、組込みおよび IoT アプリケーション向けのシングルチップ IEEE 802.11a/b/g/n/ac + Bluetooth® 5.0 デバイスです。デバイスの WLAN セクションには、SDIO ヘッダー, 製品 ID, 製造元 ID, MAC アドレスなどのボード固有の情報を保存する OTP 不揮発性メモリが含まれています。内部ヘッダー情報を除いて、ユーザーがアクセスできる最大 768 バイトの OTP メモリが CYW4373 の WLAN 情報に利用できます。
このアプリケーションノートは、USB および SDIO ホストインターフェースの両方の OTP プログラミング情報を提供します。

OTP メモリコンテンツは、編集可能な NVRAM ファイル (*nvram.txt* ファイル) とともに、CYW4373 を初期化および設定するために WLAN デバイスドライバによって使用されるすべての設定情報を提供します。

1.1 IoT リソース

インフィニオンは、Internet of Things (IoT) から、設計に適した IoT デバイスの選択、デバイス設計にすばやく効果的に統合するのに役立つ豊富な情報を提供しております。インフィニオンは、技術ドキュメント, 回路図, 製品の部品表, PCB レイアウト情報, ソフトウェアアップデートなど、幅広い情報へのアクセスを提供します。お客様は、Infineon Developer Community から技術ドキュメントとソフトウェアを入手できます。

2 OTP メモリプログラミングの考慮事項

組込み設計では、ホストとデバイスは永続的に接続されます。これは通常、USB または SDIO インターフェースを使用して配線されます。OTP メモリにプログラムする必要がある唯一のエントリは、SDIO ヘッダーです。これは、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の SDIO 機能設定があるためです。これらの設定を適切に行うには、SDIO ヘッダーを OTP メモリにプログラムする必要があります。

SDIO ヘッダー以外のすべての NVRAM パラメーターは、OTP メモリではなくホストの不揮発性メモリに保存できます。さまざまなホストにインストールできる非組込みデバイスの場合、OTP メモリをプログラムして、一意の MAC アドレスを保護し、最大出力電力などの電力制御パラメーターをエンドユーザーが変更するのを防ぐことができます。

プログラムされていないデバイスのすべての OTP ビットの初期状態は 0 です。個々のビットは 1 に設定できますが、一度設定すると、ビットを 0 にリセットすることはできません。USB または SDIO ドライバに付属の wl コマンドを使用して、OTP アレイ全体を 1 回の書き込みサイクルでプログラムできます。別の方法として、複数の書き込みサイクルを使用して、特定のフィールドを選択的にプログラムできます。ただし、各プログラミングサイクル中に 0 状態にあるビットのみを 1 状態に設定できます。

OTP プログラミングプロセスは元に戻すことができないため、OTP メモリにパラメーターをプログラミングする前に、すべての NVRAM パラメーターを確定することを推奨します。編集可能な *nvram.txt* ファイルのみを使用して、ボードとモジュールをテストします。

ドライバは *nvram.txt* ファイルに格納されているパラメーターをオンチップ RAM にロードします。これにより、OTP メモリが SDIO ヘッダーでのみプログラムされている場合でも、チップをテストできます。この方法では、ボードのテスト中に RF コンポーネントを調整し、*nvram.txt* ファイルの異なるバージョンを使用して重要なパラメーターを変更できます。オプションで、開発中にボードをテストする前に、ボードタイプや MAC アドレスなどのいくつかの基本的なパラメーターを OTP メモリにプログラムできます。

Note:

1. *パラメーターがチップ上の OTP メモリと nvram.txt の両方にある場合には OTP メモリの値が nvram.txt の値よりも優先されます。*
2. *OTP メモリのプログラミングプロセスは不可逆的です。インフィニオンは、編集可能な nvram.txt ファイルで提供されるパラメーターを使用してボード上で開発を実施することを強く推奨します。nvram.txt ファイルの内容が検証され、ファイルが本番用に確定されるまで、OTP メモリをプログラムしないでください。これに対する 1 つの例外は、SDIO ヘッダーであり、SDIO 機能を完全に使用するには OTP メモリにプログラムする必要があります。*

3 NVRAM コンテンツ開発とメモリプログラミングフロー

Figure 1 は、*nvram.txt* ファイルのコンテンツ開発と OTP メモリプログラミングフローを示しています。*nvram.txt* ファイルのパラメーターは、基本 (Table 3 を参照) と詳細 (Table 2 を参照) のカテゴリーに分類できます。

Note: *製品開発段階では、Figure 1 に示す NVRAM 開発と OTP プログラミングフローを、より少ないボード/モジュールで実行してください。このプロセスが完了し、製品用の nvram.txt ファイルと OTP メモリファイルが製品での使用が承認されると、各製造元が定義した量産用のプログラミングを開始できます。*

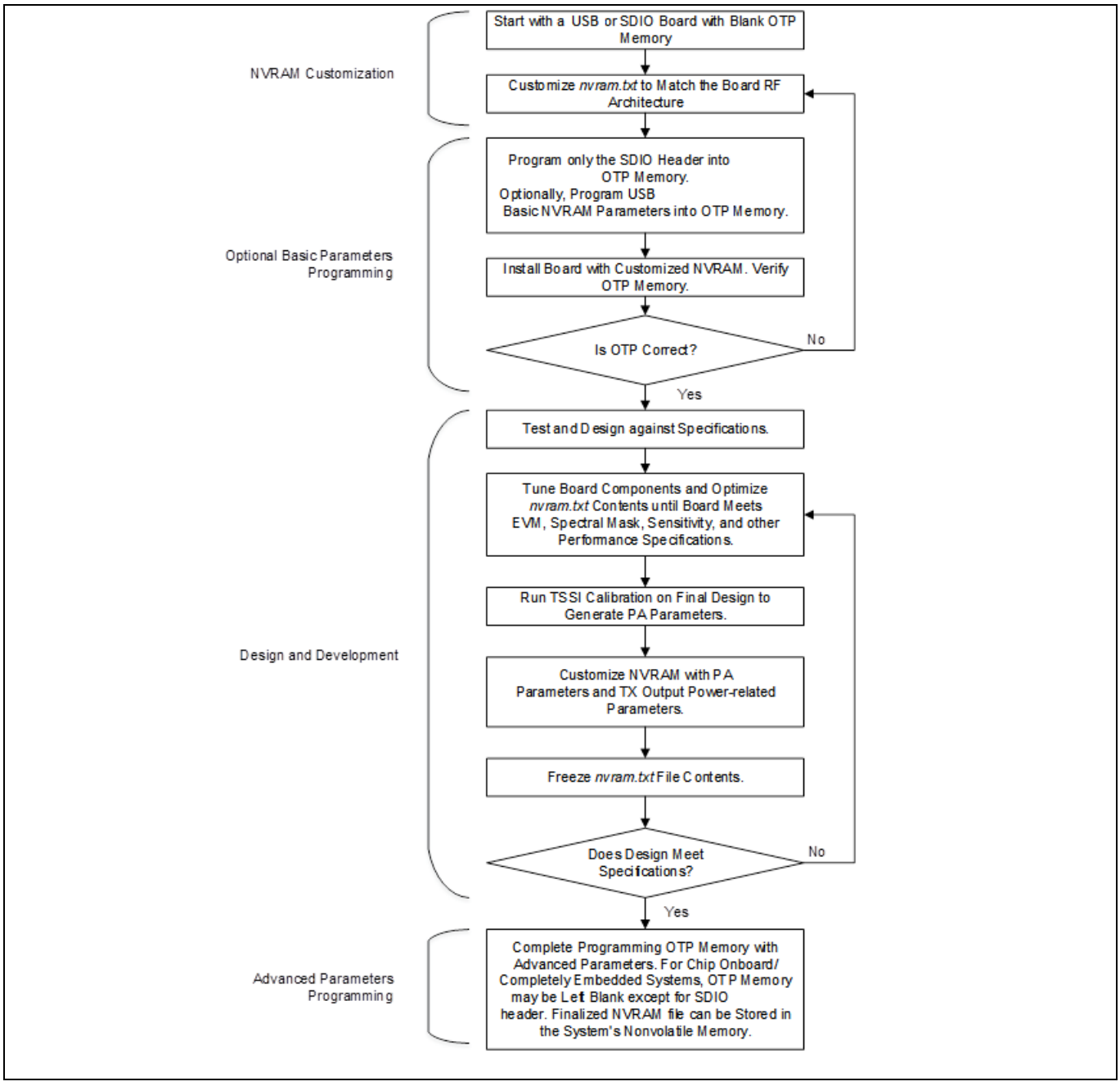


Figure 1 OTP メモリの NVRAM 開発およびプログラミングフロー

4 nvram.txt ファイルのカスタマイズ

ここでは、OTP メモリプログラミング用の *nvram.txt* ファイルのカスタマイズ, 編集, およびファイナライズについて説明します。

4.1 nvram.txt ファイルテンプレートの使用

各リファレンスボードデザインについて、インフィニオンは特定のボードデザイン用の *nvram.txt* ファイルを提供します。通常、ファイルの名前は、サポートするボードに従って付けられます (例 *cyw989373wlpsd.txt*) 。

nvram.txt ファイルは、リファレンスボードデザインパッケージまたはドライバリリースに含まれている場合があります。サポートコミュニティ Web サイトからファイルの最新バージョンをダウンロードできます。

Table 1 に、デュアルバンド 802.11ac USB または SDIO リファレンスデザインボードに共通の一般的な *nvram.txt* ファイルのパラメーターのリストを示します。

nvram.txt ファイルのパラメーターは、特定の順序で入力する必要はありません。

Note: *Table 1 にリストされているパラメーターは、インフィニオンによって使用および指定されており、インフィニオンによってのみ変更されるべきパラメーターです。インフィニオンが開発プロセスの早い段階でお客様の設計をレビューすることが重要です。Table 1 の一部のパラメーターは、お客様の設計とそれが導出されたインフィニオン リファレンスデザインの RF フロントエンドの違いに対応するために、インフィニオンで変更する必要がある場合があります。*

Table 1 インフィニオン固有の NVRAM パラメーター

NVRAM パラメーター	データの例	説明
sromrev	11	802.11ac チップの SROM リビジョン
boardtype	0x83d	これは、類似のインフィニオンリファレンスボードデザインからコピーして使用することが必要な重要なパラメーターです。
tssipos2g	1	これは、TSSI に 2.4 GHz の Positive slope があるかどうかを表します。4373 の場合、値を 1 に設定します。
tssipos5g	1	これは、TSSI に 5 GHz の Positive Slope があるかどうかを表します。CYW4373 の場合、値を 1 に設定します。
rxchain	1	これは、rx path (ビットマスク) の数を指定します。CYW4373 の場合、値を 1 に設定します。
txchain	1	これは、tx path (ビットマスク) の数を指定します。CYW4373 の場合、値を 1 に設定します。
venid	0x14e4	PCI ベンダーID
devid	0x4418	チップ ID、4373
manfid	0x2d0	製造メーカーID
nocrc	1	ファームウェアのロード時に CRC エラーを確認する
Boardflags boardflags2 boardflags3	0x00000001 0x00800000 0x44202100	電源トポロジー、外部コンポーネント (iPA/iLNA または ePA/eLNA) などを定義するボード設定フラグ

NVRAM パラメーター	データの例	説明
tworangetssi2g tworangetssi5g	0 0	iPA チップがサポートする 2.4GHz および 5 GHz TSSI デュアル電力範囲フラグ
xtalfreq	37400	基準発振器周波数を kHz で表します。「37400」は 37.4 MHz を表します
extpagain2g	2	2.4 GHz 外部 PA をサポートします。iPA ボードには 2 を使用し、ePA ボードには 0 を使用します。
extpagain5g	2	5 GHz 外部 PA をサポートします。iPA ボードには 2 を使用し、ePA ボードには 0 を使用します。
aa2g, aa5g	1	2.4 GHz および 5 GHz で利用可能なアンテナの数 それぞれビットマップされたバイナリ形式のバンド: 1 = 01b (アンテナ 1 本の場合) 3 = 11b (アンテナ 2 本の場合)
sub-band5gver	0x4	5 GHz サブバンド割り当てを定義します
tempthresh	105	このパラメーターはインフィニオン内部でのみ使用されます **注:** 変更しないでください。
temps_txduty_lowlimit	0	このパラメーターはインフィニオン内部でのみ使用されます **注:** 変更しないでください。
phycal_tempdelta	15	このパラメーターはインフィニオン内部でのみ使用されます **注:** 変更しないでください。
temps_period	1	このパラメーターはインフィニオン内部でのみ使用されます **注:** 変更しないでください。
temps_hysteresis	20	このパラメーターはインフィニオン内部でのみ使用されます **注:** 変更しないでください。
AvVmid_c0	1, 115, 1, 120, 1, 120, 1, 120, 1, 120	このパラメーターはインフィニオン内部でのみ使用されます。 **注:** 変更しないでください。
swctrlmap_2g, swctrlmap_5g, swctrlmapext_2g/5g	0x00000010, 0x00000050, 0x00000000, 0x000000	外部 2.4 GHz および 5 GHz FEM (フロントエンドモジュール) または TR-SW を制御する方法について説明します。

Table 2 に示す設計変数は、ボードまたはモジュールのテストを開始する前に確認する必要があります。開発段階では、提供されている *nvram.txt* ファイルにリストされているデフォルトのパワーアンプ (PA) パラメーターから始めます。PA パラメーターは、最終的にはインフィニオンの送信信号強度インジケータ (TSSI) キャリブレーションツールを使用して最適化されます。

Table 2 のパラメーターは、通常、ボード固有またはモジュール設計ごとに調整する必要があります。これは完全なリストではありません。インフィニオンは、ドライバの RF パフォーマンス関連の属性を制御するために、いつでも追加のパラメーターを追加する場合があります。ボードのカスタマイズ作業を

開始する前に、リファレンスデザインの *nvram.txt* ファイルの最新バージョンをインフィニオンに常に確認してください。

Note: *予期しない動作結果を回避するには、NVRAM パラメーターを追加する前に、テクニカルサポートの担当者に連絡してください。*

Table 2 カスタマイズが必要な NVRAM パラメーター

NVRAM パラメーター	データの例	説明
boardrev	0x1306	WLAN ドライバが使用するボードリビジョン。 例: 0x1107 は P107 に変換されます 0x1306 は P306 に変換されます
ccode	0	規制に対応するための国コード。ロードする規制テーブルを指定します。 **注:** ccode パラメーターと regrev パラメーターを一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。
regrev	0	各国の規制に使用する規制の改訂コード。ロードする規制テーブルを指定します。 **注:** ccode パラメーターと regrev パラメーターを一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。
rxgains2gtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (2.4 GHz の場合) を使用する場合は、1 に設定します。
rxgains5gtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 低サブバンドに適用されます。
rxgains5gmtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 中間サブバンドに適用されます。
rxgains5ghtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 高 /X1 サブバンドに適用されます。

NVRAM パラメーター	データの例	説明
rxgains2gelnagaina0	3	この変数は、2.4 GHz eLNA ゲインを定義します。 ゲイン (dB) = 2×rxgains2gelnagaina0 + 6。 rxgains2gelnagaina0 = 3 の場合、ゲインは 12 dB。
rxgains2gtrisoa0	6	この変数は、送信時に TR スイッチによって提供される 2.4 GHz 分離を定義します。 アイソレーション (dB) = 2×rxgains2gtrisoa0 + 8。 rxgains2gtrisoa0 = 6 の場合、アイソレーションは 20 dB。
rxgains5gelnagaina0	3	この変数は、5 GHz, 低サブバンド, eLNA ゲインを定義します。 ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。 rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB 。
rxgains5gtrisoa0	6	この変数は、送信時に TR スイッチによって提供される 5 GHz, 低サブバンド分離を定義します。 アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。 rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB。
rxgains5gmelnagaina0	3	この変数は、5 GHz, 中間サブバンド, eLNA ゲインを定義します。 ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。 rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB。
rxgains5gmtrisoa0	6	この変数は、送信時に TR スイッチによって提供される 5 GHz, 中間サブバンド分離を定義します。 アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。 rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB。
rxgains5ghelnagaina0	3	この変数は、5 GHz, 高 /X1 サブバンド, eLNA ゲインを定義します。 ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。 rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB。
rxgains5ghtrisoa0	6	この変数は、送信時に TR スイッチによって提供される 5 GHz の高 /X1 サブバンド分離を定義します。 アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。 rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB。

NVRAM パラメーター	データの例	説明
agbg0, aga0	0x7f	16 進数を 8 ビットバイナリに変換することによって定義されるアンテナゲイン (dBi): (agba0: 2.4 GHz アンテナゲイン, aga0: 5 GHz アンテナゲイン) 下位 0〜5 ビット= dB 単位の符号付き 2 の補数。 上位 6〜7 ビット=クォーターdB 単位の符号なし数値。 例: 0x82 = 2.5 dB (2 + 2×0.25) 0x7f = –0.75 dB (–1 + 1×0.25)
pa2ga0	-148, 5828, -679	TSSI キャリブレーションに基づく 2.4 GHz 帯域の PA パラメーター pa2ga0 – OFDM
pa5ga0	83, 6045, -553, 57, 5940, -566, 12, 5919, -605, -17, 5899, -640	TSSI キャリブレーションに基づく 5 GHz 帯域の PA パラメーター (低/中/高/X1)。サブバンド周波数範囲。 チャネル範囲: 低 5180〜5240 36-48 中 5260〜5320 52-64 高 5500〜5700 100-140 X1 5745〜5825 149-165 (pa5ga0)
pdoffset40ma0	0x0000	2 の補数形式の 5 GHz, 40 MHz BW 電力検出 (PD) オフセット (1/4 dB ステップ)。各サブバンドに 4 ビット。 最も重要なニブルは、X1 サブバンドオフセット。
pdoffset80ma0	0x0000	2 の補数形式の 5 GHz, 80 MHz BW PD オフセット (1/4 dB ステップ)。各サブバンドに 4 ビット。 最も重要なニブルは、X1 サブバンドオフセット。
maxp2ga0	0x46	16 進形式の 2.4 GHz 帯域の最大出力電力。0.25 dB 単位。これは、アンテナポートで測定されるすべての相補コードキーイング (CCK) レートに適用されます。CCK パケットの dBm 単位の公称目標電力は (10 進数で 0.25×maxp2ga0) – 1.5 dB。 値は、16 進数または 10 進数の形式で入力できます。 0 x 46 の例では、最大出力電力は (16 x 4 + 6)/4 = 17.5 dBm であり、公称電力は 17.5 – 1.5 = 16.0 dBm。
cckbw202gpo	0x0000	20 MHz レート (11, 5.5, 2, 1 Mbps) での CCK 符号なしパワーオフセット (1/2 dB ステップ)。最も重要なニブルは、11 Mbps のオフセット。
cckbw20ul2gpo	0x0000	20 U/L レート (11, 5.5, 2, 1 Mbps) の 1/2 dB ステップの CCK 符号なしパワーオフセット。最も重要なニブルは 11 Mbps のオフセット。

NVRAM パラメーター	データの例	説明
pdoffsetcckma0	0x4	コア 0 2g CCK PD オフセット (1/4 dB ステップ) -2 の補数形式 - 例えば、1dB の削減が必要な場合、値は 0x4 ですが、1dB 高いオフセットが必要な場合、0xc です。
dot11agofdmhrbw202gpo	0x6666	54, 48, 36, および 24 Mbps の 1/2 dB ステップの OFDM 符号なし電力オフセット。最も重要なニブルは、54 Mbps のレートオフセット。
ofdmlrbw202gpo	0x0033	OFDM 2.4 GHz、1/2 dB ステップの符号なし電力オフセット: MCS1 および MCS2: 11n および 11ac 40 MHz BW (最も重要なニブル) MCS1 および MCS2: 11n および 11ac 20 MHz BW 12 および 18 Mbps: 11 g 6 および 9 Mbps: 11 11 g
mcsbw202gpo	0xAA886664	11n/ac MCS0/1/2, 3-7, C8, C9 1/2 dB ステップの 2.4 MHz 符号なし電力オフセット – C9/C8/M7/M6/M5/M4/M3/M0-2。 (MCS1 と MCS2 を別々に制御する必要がある場合は、ofdmlrbw202gpo を使用してください)。
maxp5ga0	0x4A, (low) 0x4A, (mid) 0x4A, (high) 0x4A (X1)	5 GHz 帯域の最大出力電力 (16 進形式) 。0.25 dB 単位。これは、アンテナポートで測定されたすべてのレガシー直交周波数分割多重 (OFDM) レートに適用されます。dBm 単位の公称目標電力は (10 進数で 0.25×maxp5ga0) – 1.5 dB です。値は 16 進数または 10 進数形式。
mcslr5glpo	0x0000	5 GHz 帯域の低サブバンド 12/18 Mbps および MCS1/2, 1/2 dB ステップの符号なし電力オフセット: (0) 20 MHz (最下位ニブル) (1) 40 MHz (2) 80 MHz (3) 160 MHz
mcsbw205glpo	0xAA886662	5 GHz, 低サブバンド, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcsbw405glpo	0xAA886664	5 GHz, 低サブバンド, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2

NVRAM パラメーター	データの例	説明
mcsbw805glpo	0xAA886664	5 GHz, 低サブバンド, 11n/ac, 80 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcslr5gmpo	0x0000	5 GHz, ミッドサブバンド, 11ag/11n/11ac, QPSK, BPSK に関する 1/2 dB ステップの符号なしパワーオフセット: MCS0/1/2 に関する MCS1/2, および 12/18 Mbps に関する 6/9 Mbps。 (0) 20 MHz (最下位ニブル) (1) 40 MHz (2) 80 MHz (3) 160 MHz
mcsbw205gmpo	0xAA886664	5 GHz, ミッドサブバンド, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 のパワーオフセットで、最も重要でないニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcsbw405gmpo	0xAA886664	5 GHz, ミッドサブバンド, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcsbw805gmpo	0xAA886664	5 GHz, ミッドサブバンド, 11n/ac, 80 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcslr5ghpo	0x0000	5 GHz, 高 /X1 バンド 11ag/11n/11ac, QPSK, BPSK に関する 1/2 dB ステップの符号なし電力オフセット: MCS0/1/2 に関する MCS1/2, および 6 に関する 12/18 Mbps / 9 Mbps。 (0) 20 MHz (最下位ニブル) (1) 40 MHz (2) 80 MHz (3) 160 MHz
mcsbw205ghpo	0xAA886664	5 GHz, 高 /X1 サブバンド, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 – C9/C8/M7/M6/M5/M4/M3/M0-2

NVRAM パラメーター	データの例	説明
mcsbw405ghpo	0xAA886664	5 GHz, 高 /X1 サブバンド, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
mcsbw805ghpo	0xAA886664	5 GHz, 高 /X1 サブバンド, 11n/ac, 80 MHz, 1/2 dB ステップの符号なし電力オフセット。 最も重要なニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2。 C9/C8/M7/M6/M5/M4/M3/M0-2
sb20in40hrpo	0	64 QAM 以上の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド
sb20in80and160hr5glpo	0	64 QAM 以上の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド
sb20in80and160hr5glpo	0	64 QAM 以上の 5 GHz 低サブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80hr5glpo	0	64 QAM 以上の 5 GHz 低サブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU

NVRAM パラメーター	データの例	説明
sb20in80and160hr5gmpo	0	5 GHz ミッドサブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80hr5gmpo	0	5 GHz ミッドサブバンド 40in80, 40in160 OFDM 符号付きパワーオフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in80and160hr5ghpo	0	5 GHz 高 /X1 サブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80hr5ghpo	0	5 GHz 高 /X1 サブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in40lrpo	0	16 QAM 以下の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド
sb20in80and160lr5glpo	0	16 QAM 以下の 5 GHz 低サブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU

NVRAM パラメーター	データの例	説明
sb40and80lr5glpo	0	5 GHz ミッドサブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80hr5gmpo	0	5 GHz ミッドサブバンド 40in80, 40in160 OFDM 符号付きパワーオフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in80and160hr5ghpo	0	5 GHz 高 /X1 サブバンド 20in80, 20in160 OFDM 符号付きパワーオフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対する 20LLL/UUU
sb40and80hr5ghpo	0	5 GHz 高 /X1 サブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ), 64 QAM 以上。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in40lrpo	0	16 QAM 以下の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド
sb20in80and160lr5glpo	0	16 QAM 以下の 5 GHz 低サブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU

NVRAM パラメーター	データの例	説明
sb40and80lr5glpo	0	16 QAM 以下の 5 GHz 低サブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in80and160lr5gmpo	0	16 QAM 以下の 5 GHz ミッドサブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80lr5gmpo	0	16 QAM 以下の 5 GHz ミッドサブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40LU/UL に対して 40in160 - 40LL/UU
sb20in80and160lr5ghpo	0	16 QAM 以下の 5 GHz 高 /X1 サブバンド 20in80, 20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 20in20 に対して 20in80 (1) 20in20 に対して 20in160 (2) 20in80 - 20LU/UL に対して 20LL/UU (3) 20in160 - 他の 20in160 サブバンドに対して 20LLL/UUU
sb40and80lr5ghpo	0	16 QAM 以下の 5 GHz 高 /X1 サブバンド 40in80, 40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ: (0) 40in40 に対して 40in80 (1) 40in40 に対して 40in160 (2) 80in80 に対して 80in160 (3) 40in160 - 40LU/UL に対して 40LL/UU
dot11agduphrpo	0	64 QAM の 11a / g 複製モードの符号付き電力オフセット (1/2 dB ステップ) 。40in40 11n/11ac に関する Dup40, Dup40in80, および Dup40in160 の共通電力オフセット。11ac80in80 に関する Quad80 および Quad80in160, 11ac 160in160 に関する Oct160。LSB から MSB へのニブル: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド

NVRAM パラメーター	データの例	説明
dot11agduplrpo	0	16 QAM 以下の場合、ビット 11a/g 複製モードの符号付き電力オフセット (1/2 dB ステップ)。 40in40 11n/11ac に関する Dup40, Dup40in80, および Dup40in160 の共通電力オフセット。 11ac80in80 に関する Quad80 および Quad80in160, 11ac 160in160 に関する Oct160。LSB から MSB へのニブル: (0) 2.4 GHz バンド (1) 5 GHz の低サブバンド (2) 5 GHz ミッドサブバンド (3) 5 GHz 高 /X1 サブバンド
mux_enab	0x11	帯域外 (OOB) 割込みの GPIO ピンを指定します。
btc_mode	1	Bluetooth®-COEX モードを指定します。sLNA 設定でのみ必要です。
ltecxmux	0x534201	LTE Coex 設定を指定します。
cckdigfilttype	4	11b モードのフィルタータイプを指定します。
rssi_delta_2g_c0	-1, -1, -1, -1	2G (推奨チャネル 6) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定されたデルタの配列。最初の 2 つは 20 MHz で、次の 2 つは 40 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル: (0) 40MHz BW、-70dBm 基準信号電力 (1) 40MHz BW、-25dBm 基準信号電力 (2) 20MHz BW、-70dBm 基準信号電力 (3) 20MHz BW、-25dBm 基準信号電力
rssi_delta_5gl_c0	-2, -2, -4, -4, -3, -3	5G (下位のサブバンド, 推奨チャネル 5180 MHz) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定された差分の配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル: (0) 80MHz BW、-70dBm 基準信号電力 (1) 80MHz BW、-25dBm 基準信号電力 (2) 40MHz BW、-70dBm 基準信号電力 (3) 40MHz BW、-25dBm 基準信号電力 (4) 20MHz BW、-70dBm 基準信号電力 (5) 20MHz BW、-25dBm 基準信号電力

NVRAM パラメーター	データの例	説明
rssi_delta_5gml_c0	-2, -2, -4, -4, -4, -4	5G (中低位のサブバンド, 推奨チャネル 5500 MHz) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定された差分の配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル: (0) 80MHz BW、-70dBm 基準信号電力 (1) 80MHz BW、-25dBm 基準信号電力 (2) 40MHz BW、-70dBm 基準信号電力 (3) 40MHz BW、-25dBm 基準信号電力 (4) 20MHz BW、-70dBm 基準信号電力 (5) 20MHz BW、-25dBm 基準信号電力
rssi_delta_5gmu_c0	-2, -2, -4, -4, -2, -2	5G (中高位のサブバンド, 推奨チャネル 5640 MHz) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定された差分の配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル: (0) 80MHz BW、-70dBm 基準信号電力 (1) 80MHz BW、-25dBm 基準信号電力 (2) 40MHz BW、-70dBm 基準信号電力 (3) 40MHz BW、-25dBm 基準信号電力 (4) 20MHz BW、-70dBm 基準信号電力 (5) 20MHz BW、-25dBm 基準信号電力
rssi_delta_5gh_c0	-2, -2, -3, -3, -2, -2	5G (上位のサブバンド, 推奨チャネル 5795 MHz) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定された差分の配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル: (0) 80MHz BW、-70dBm 基準信号電力 (1) 80MHz BW、-25dBm 基準信号電力 (2) 40MHz BW、-70dBm 基準信号電力 (3) 40MHz BW、-25dBm 基準信号電力 (4) 20MHz BW、-70dBm 基準信号電力 (5) 20MHz BW、-25dBm 基準信号電力
powoffs2gtna0	-3, -2, 0, 0, 0, 0, 0, 0, 0, 0, 0, -5, -5	2.4 GHz のチャネルごとの電力オフセットを指定します (チャネル 1〜13) 。

4.2 nvram.txt ファイルの編集

Notepad ++ や WordPad ++ などの適切にフォーマットされたテキストエディターを使用して *nvram.txt* ファイルを編集し、ファイルの元のフォーマットを保持します。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバが *nvram.txt* ファイルを誤って読み出す可能性があります。

4.3 nvram.txt ファイルのファイナライズ

最終的な PA パラメーターが生成されたら、*nvram.txt* ファイルを編集して、インフィニオン TSSI ツールを使用して導出された PA パラメーターを更新し、ファイル内の Tx 送信電力関連パラメーターを調整します。更新された *nvram.txt* ファイルを使用して、出力電力テストを実行し、パラメーターが正しい出力電力を提供していることを確認します。また、RF パフォーマンス (EVM、スペクトルマスクなど) が設計仕様を満たしていることを確認します。

インフィニオンは、帯域幅の制限に違反せずに必要な出力電力を供給できることを確認するために、規制の事前スキャンを実行することを推奨しています。帯域エッジの制限を満たせない場合は、帯域エッジチャネルでの出力電力を減らす必要がある場合があります。

すべてのプロトタイプテストに合格し、すべての *nvram.txt* ファイルパラメーターが最適化および確定されたら、必要なパラメーターを選択し、OTP メモリを量産用にプログラムできます。

Note: CYW4373 の OTP メモリには、ユーザーデータ用に 352 バイトのスペースがあり、これは Wi-Fi 専用です (CIS ダンプ)。合計 OTP コンテンツは 768 バイトです (OTP ダンプ)。OTP メモリのスペースが限られているため、nvram.txt ファイル全体を OTP メモリにプログラムすることはできません。OTP メモリに入力する必要なパラメーターのみを選択していることを確認してください。

通常、OTP メモリに入るパラメーターは、ボードに固有のパラメーター (MAC アドレスなど) とローカルの規制要件を満たすために必要なパラメーターです。これらは通常、最大出力電力, 電力オフセット/レート, PA パラメーター, 国コードなどの出力電力関連パラメーターです。または、多くの組込みシステムでは、OTP メモリではなく、さまざまな NVRAM 変数がシステムの不揮発性メモリに格納されます。

5 OTP メモリのプログラミング

OTP メモリで必要な 1 つの項目は、SDIO ヘッダーです。CYW4373 で SDIO インターフェースを使用する場合、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の SDIO 機能設定があります。これらの設定を適切に設定するには、SDIO ヘッダーを OTP の不揮発性メモリにプログラムする必要があります。

SDIO ヘッダーは、インフィニオンとお客様の間のコラボレーションとして作成する必要があることに注意してください。SDIO ヘッダーフィールドの大部分は、ジェネリック (または変更する必要がない) またはインフィニオン固有のものです。顧客固有のフィールドがいくつかあります。設計をサポートするインフィニオンデザインサポートチームと調整して、適切な SDIO ヘッダーを確認します。SDIO ヘッダーは、所定の順序のデータのセットブロックであることに注意してください。タプルは使用しません。

5.1 OTP メモリへの基本パラメーターのプログラミング

OTP メモリにプログラムされる *nvram.txt* ファイルのパラメーターは、SDIO ヘッダーの後に OTP バイナリマップに入力する必要があります。CIS タプルは、CIS 構造の各パラメーターに必要です。*nvram.txt* ファイルのほとんどのパラメーターには、CIS タプルタグと呼ばれる一意の識別子があります。ドライバは、タグ番号によって各 CIS タプルを認識し、解析します。

Note: SDIO ヘッダーはタプルを使用しませんが、特定の順序のデータのセットブロックです。

Table 3 に、基本的な NVRAM パラメーター, 関連するタグ番号, および各パラメーターが OTP メモリで占めるバイト数を示します。基本的なパラメーターは通常、特定のデバイスまたはボードに固有の固定値を持ちます。これらのパラメーターの値は、多くの場合、デバイス/ボードの寿命を通じて保持されます。このため、一般的には、これらの基本的なパラメーターを、開発の早い段階で、デザインが完成する前に OTP メモリにプログラムできます。

Table 3 基本的な NVRAM パラメーターと CIS タプルタグ

NVRAM パラメーター	CIS タプルタグ	値の長さ (バイト単位)
Sromrev	0x00	1
Boardrev	0x02	2
Broadtype	0x1b	2
Macaddr	0x19	6
ccode	0x0a	2
sub-band5gver	0x8A	2
sub-band5gver, maxp2ga0, pa2ga0, maxp5ga0, pa5ga0	0x59	38

OTP バイナリマップでは、各タプルは、Table 4 で説明されている 4 つのフラグメントによって形成されます。

Table 4　CIS タプル形式

フラグメント	説明
80	新しいタプルの始まりを示します。0x80 はインフィニオンのタプルサブタグに固有です。
長さ	タグの合計サイズ (バイト単位) と、OTP メモリ空間を占有するタプルの値を定義します。
Tag	*nvram.txt* ファイル内のパラメーターを識別します。タグは通常、メモリ内で 1 バイトを使用します。
値	パラメーターの値をリトルエンディアン形式で指定します (最初のバイトは最下位バイトです)。

例えば、タプルは次のフラグメントによって定義されます。

80　03　02　07　11

- 80 – 新しいタプルの始まり。
- 03 – タグ (1 バイト) と値 (2 バイト) は、OTP メモリで 3 バイト (合計) を占めます。
- 02 - 0x02 のタグは、*nvram.txt* ファイル内の boardrev の識別子です。
- 07 11 – 逆 16 進バイトまたは 0x1107 での boardrev の値。Table 5 および Table 6 は、SDIO ヘッダーと Table 3 にリストされている *nvram.txt* ファイルパラメーターの一部を含む CYW4373 の OTP バイナリマップの例を示しています。

Note:

1. *各タプルは一意の識別子で始まるため、CIS タプルを任意の順序でリストする必要はありません。*
2. *OTP バイトは一度だけ書き込むことができます。ブランクおよびゼロプログラムされたバイトのみが、後続の書き込みサイクル中にプログラムできます。*
3. *SDIO ヘッダーは、所定の順序のデータのセットブロックです。SDIO ヘッダーの順序でタプルを使用しないでください。すべての SDIO 機能が正しく動作するためには、タプルを OTP メモリにプログラムする必要があります。*

5 OTP メモリのプログラミング

Table 5 USB の CYW4373 OTP マップ (OTP プログラミング後の例)

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	80	02	00	0b	80	03	02	07	11	80	03	1b	4a	08	80	07
00000010	19	66	55	44	33	22	11	00	00	00	00	00	00	00	00	00
00000020	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

その他の NVRAM 変数
(OTP ではオプション)

Macaddr = 66:55:44:33:22:11

boardtype = 0x084a

boardrev = 0x1107

sromrev = 11

OTP 終了

Table 6　SDIO の CYW4373 OTP マップ (OTP プログラミング後の例)

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	5b	00	ff	ff	00	00	20	04	d0	02	73	43	80	07	19	66
00000010	55	44	33	22	11	80	03	02	07	11	80	02	00	0b	80	03
00000020	1b	4a	08	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

SDIO HW ヘッダー
macaddr = 66:55:44:33:22:11
sromrev = 11
boardrev = 0x1107
boardtype = 0x084a
OTP 終了

最大 WLAN SW/HW 領域サイズ = 352 バイト

5.2 OTP バイナリマップの作成と編集

16 進数のテキストエディターを使用して、OTP バイナリマップを作成および編集します。16 進数のテキストエディターは、*nvram.txt* ファイルのフォーマットを保持します。OTP メモリへの書き込みには、OTP メモリ空間に収まる bin ファイルが必要です。

CYW4373 の場合、OTP メモリの最大サイズは 352 バイトです。

Note: メモ帳を使用して nvram.txt ファイルを編集しないでください。Notepad ++ や WordPad ++ などの適切にフォーマットされたテキストエディターを使用して nvram.txt ファイルを編集し、ファイルの元のフォーマットを保持します。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバが nvram.txt ファイルを誤って読み出す可能性があります。

1. OTP メモリへの基本パラメーターのプログラミングで提供されている OTP バイナリマップの説明に従って、OTP バイナリマップの各バイトを追加または編集して、CIS タプルを設定します。

Note: OTP バイナリマップファイル (Table 7 および Table 8 を参照) は、Table 5 および Table 6 で説明されている CYW4373 OTP バイナリマップの例と一致するように編集されています。

2. OTP バイナリマップをバイナリイメージファイル (拡張子.bin) として、wl ファイルを含むディレクトリに保存します。

Note: .bin ファイル拡張子を付けてファイルを保存し、そこに含まれるデータを OTP メモリにプログラムできるようにします。このアプリケーションノートでは、このファイルは 4373_OTP.bin としています。

Table 7 と Table 8 に、それぞれ CYW4373 USB リビジョンと SDIO リビジョンの OTP プログラミング後の 16 進数 OTP バイナリマップを示します。

Table 7　CYW4373 USB 16 進 OTP バイナリマップテンプレート

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	80	02	00	0b	80	03	02	07	11	80	03	1b	4a	08	00	00
00000010	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000020	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

Table 8　CYW4373 SDIO 16 進 OTP バイナリマップテンプレート

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	4b	00	ff	ff	00	00	20	04	d0	02	73	43	80	7	19	66
00000010	55	44	33	22	11	80	03	02	07	11	80	02	00	0b	80	03
00000020	1b	4a	08	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

6 i.MAX6sx を使用した CYW4373 OTP メモリのプログラミング

ここでは、i.MAX6sx FMAC システム PC を使用して CYW4373 デバイスの OTP に SDIO ヘッダーをプログラムする手順の概要を説明します。

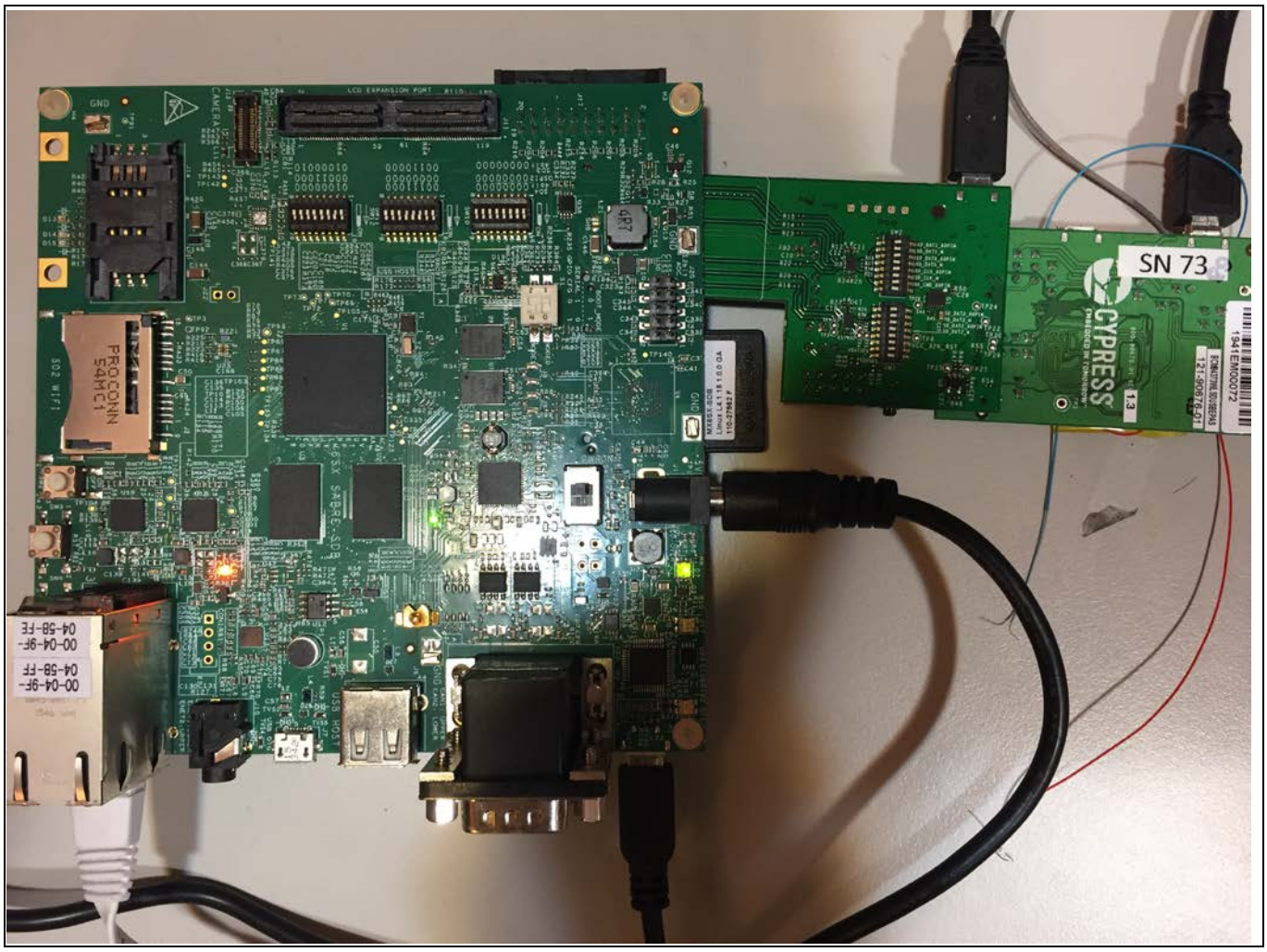


Figure 2 i.MAX6sx FMAC システムの例

必要なハードウェアは次のとおりです。

- 1x 4373 SDIO ボード : テスト対象デバイス (DUT)
- SD カードに FMAC カーネル (4.14.0 以降) がインストールされたインフィニオンイメージを搭載した 1x i.MAX6sx システム
- 1x イーサネットケーブル
- 1x W9SDIOAD_1 インターポーザーカード (i.MAX6sx の SD3 スロットに挿入)

必要なソフトウェアは次のとおりです。

- FMAC (4.14.0) プラットフォームの CYW4373 用のドライバファイルを含むインフィニオン SDIO MFG ドライバパッケージ (通常はインフィニオンが提供)。
- CYW4373 SDIO ヘッダー情報を含む OTP.bin ファイル。OTP メモリのプログラミングの手順に従って、*OTP_bin* ファイルを使用して OTP メモリをプログラミングします。

6.1 OTP メモリのプログラミング

MFG ファームウェアを使用し、次の手順に従って OTP メモリをプログラムします。

1. 電源がオフの状態で、i.MAX6sx をイーサネットに接続します。
2. DUT を i.MAX6sx にある 60 ピンコネクタに接続します。
3. 電源を i.MAX6sx に差し込むと、i.MAX6sx システムが自動的にオンになります。
4. プロンプトで、i.MAX6sx の特定の COM ポートを使用して、「root」としてログインします。
5. CYW4373 ドライバファイルと *OTP.bin* ファイルを目的のディレクトリにコピーします。
6. CYW4373 ドライバファイルをコピーしたディレクトリに移動します。FMAC システムで通常行うように、ドライバロードコマンドを発行します。

```
> insmod compat.ko
> insmod mmc_core.ko
> modprobe sdhci-pci
> modprobe rfkill
> insmod cfg80211.ko
> insmod brcmutil.ko
> insmod brcmfmac.ko debug=0x100004
> ifconfig wlan0 192.168.1.101 up
> ./wl ver
```

Note: *ドライバが正常にロードされると、コマンド wl ver は WL バージョンとドライババージョンを返します。*

7. ドライバが正常に読み込まれると、OTP をプログラムする準備が整います。
   a) 次のコマンドを実行して、OTP の CIS ダンプを確認します。

```
> ./wl cisdump
```

   b) CYW4373 デバイスが OTP の SDIO ヘッダーでプログラムされたことがない場合は、cisdump が次のようになっているかどうかを確認してください。

```
Source: 2 (Internal OTP)
Maximum length: 352 bytes
Byte   0: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte   8: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  16: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  24: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  32: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  40: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  48: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  56: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

```
Byte  72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  96: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 104: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 136: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

c) CYW4373 デバイスがプログラムされたことがないことが確認できる場合、デバイスには空白の CIS があり、プログラムする準備ができています。*OTP.bin* ファイルをコピーしたディレクトリに移動します。

次のコマンドを実行します。

```
>./wl ciswrite OTP.bin
```

d) プログラミングが完了したら、CIS を再度ダンプして OTP を確認します。

```
>./wl cisdump
```

プログラミングが成功すると、次のようなダンプが表示されます (SDIO OTP の場合) 。

Note: .bin ファイルの内容によっては、CIS ダンプが異なる場合があります。

```
Source: 2 (Internal OTP)
Maximum length: 352 bytes
Byte   0: 0x5b 0x00 0xff 0xff 0x00 0x00 0x20 0x04
Byte   8: 0xd0 0x02 0x73 0x43 0x80 0x07 0x19 0x66
Byte  16: 0x55 0x44 0x33 0x22 0x11 0x80 0x03 0x02
Byte  24: 0x07 0x11 0x80 0x02 0x00 0x0b 0x80 0x03
Byte  32: 0x1b 0x4a 0x08 0x00 0x00 0x00 0x00 0x00
Byte  40: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  48: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  56: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  96: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 104: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 136: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

```
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

CIS ダンプが *OTP.bin* ファイルと一致する場合、OTP プログラミングは成功しており、SDIO ヘッダーは 4373 デバイスに正しくプログラミングされています。

Note: *電源を入れ直す前に、デバイスを USB または SDIO スロットから取り外したことを確認してください。*

6.2 OTP メモリへの WLAN MAC アドレスのプログラミング

wrvar コマンドを使用して、MAC アドレスを OTP メモリに書き込んでください。

Note: *MAC アドレスは、wl wrvar コマンドを使用して OTP メモリに再プログラミングできます。*

コマンド例:

[root@4373]#./wl wrvar macaddr=**00:01:02:03:04:05**

6.3 OTP メモリへの PA パラメーターのプログラミング

以下は、プログラムする必要がある 2.4 GHz および 5 GHz 帯域の PA パラメーターです。

コマンド例:

[root@4373]#./ wl wrvar subband5gver=**4** maxp2ga0=**76** pa2ga0=**0xff50,0x15b0,0xfd6e**
maxp5ga0=**70,70,70,70**
pa5ga0=**0xff67,0x1598,0xfd68,0xff67,0x1598,0xfd68,0xff65,0x15bb,0xfd66,0xff59,0x1574,0xfd64**

7 4373 OTP BD アドレスのプログラミング

コマンド例:

```
#./wl otpraw <bitoffset> <length> <value>
```

ビットオフセット:

OTP パッチが変更されると、BD アドレスのオフセットが変更されます。次の手順に従って、ビットオフセットを動的に計算することを推奨します。

1. 16 ビットオフセット 0x0228 の値を確認します。値が 0x4f50 (Signature) の場合、OTP の内容は有効です。
2. 8 ビットオフセット 0x022a の値を確認します。値が 0xab の場合、OTP パッチを示します。
3. 8 ビットのオフセット 0x022b の値を確認します。この値は、OTP パッチの長さを示します。
4. OTP BD アドレスのビットオフセット= 0x022b + OTP パッチの長さ+ 0x01。

   例えば:

   16 ビットオフセット 0x0228 の値は 0x4f50 です。

   8 ビットオフセット 0x022a の値は 0xab です。

   8 ビットオフセット 0x022b の値は 0x4e です。

   OTP BD アドレスのビットオフセット= 0x022b + 0x4e + 0x01 = 0x027a。

長さ:

「64」

値:

10 // ヘッダー。0x10 の固定値を使用します。

06 // このバイト自体の後の OTP サイズ。BD ADDR のみをプログラムする必要がある場合は、サイズ値 0x06 を使用します。

ff // BDADDR、6 バイト; BD アドレスが 0xaabbccddeeff で、ビットオフセットが 0x027a (= 5072 ビット) であると仮定します。

ee // BDADDR、6 バイト。

dd // BDADDR、6 バイト。

cc // BDADDR、6 バイト。

bb // BDADDR、6 バイト。

aa // BDADDR、6 バイト。

ビットオフセット:	0x027a	0x027b	0x027c	0x027d	0x027e	0x027f	0x0280	0x0281
値:	10	06	ff	ee	dd	cc	bb	aa

コマンド例:

```
#./wl otpraw 5072 64 0xaabbccddeeff0610
```

改訂履歴

版数	発行日	変更内容
**	2020-10-01	本版は英語版 002-29846 Rev. **について、CYPRESS DEVELOPER COMMUNITY の参画者によって日本語に翻訳されたドキュメントです。
*A	2025-07-14	これは英語版 002-29846 Rev. *B を翻訳した日本語版 002-31306 Rev. *A です。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2025-07-14
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2025 Infineon Technologies AG. All Rights Reserved.

Do you have a question about this document?
Email: erratum@infineon.com

Document reference
002-31306 Rev. *A

重要事項
本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用の前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項
技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。
インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。