# OTP メモリプログラミングと NVRAM 開発 - CYW8X373

## 本書について

### 適用範囲と目的

このアプリケーションノートでは、新しいボードデザインのテスト, NVRAM 値の最適, PCIe または SDIO のホストインターフェースを使用した CYW8X373 デバイスのワンタイムプログラマブル (OTP) 不揮発性メモリのプログラミングに使用される *nvram.txt* ファイルの作成方法について説明します。

### 対象者

このドキュメントは、設計およびアプリケーションエンジニアを対象とします。以下に関する情報が含まれます。

- PCIe/SDIO HW ヘッダープログラミング
- NVRAM コンテンツの開発と基本パラメーターの OTP メモリへのプログラミング
- WLAN MAC アドレスのプログラミング
- BD_ADDR プログラミング

### 関連製品ファミリ

CYW8X373

目次

# 目次

本書について ..... 1
目次 ..... 2
1 はじめに ..... 3
1.1 IoT リソース ..... 3
2 OTP メモリプログラミングの考慮事項 ..... 4
3 NVRAM コンテンツ開発およびメモリプログラミングフロー ..... 5
4 *nvram.txt* ファイルのカスタマイズ ..... 6
4.1 *nvram.txt* ファイルテンプレートの使用 ..... 6
4.2 *nvram.txt* ファイルの編集 ..... 17
4.3 *nvram.txt* ファイルのファイナライズ ..... 17
5 OTP メモリのプログラミング ..... 18
5.1 OTP メモリへの基本パラメーターのプログラミング ..... 18
5.2 OTP バイナリマップの作成と編集 ..... 24
6 iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング ..... 27
6.1 OTP メモリのプログラミング ..... 28
7 CYW8X373 OTP BD アドレスのプログラミング ..... 32
改訂履歴 ..... 33
免責事項 ..... 34

# 1 はじめに

CYW8X373 は、組込みおよび IoT アプリケーション向けのシングルチップ IEEE 802.11a/b/g/n/ac + Bluetooth® 5.0 デバイスです。デバイスの WLAN セクションに OTP 不揮発性メモリが含まれており、PCIe ヘッダー, 製品 ID, メーカーID, MAC アドレスなどのボード固有の情報を保存します。内部ヘッダー情報を除いて、最大 768 バイトのユーザーアクセス可能な OTP メモリが CYW8X373 で WLAN 情報に利用できます。このアプリケーションノートは、PCIe および SDIO ホストインターフェースの両方の OTP プログラミング情報を提供します。

OTP メモリの内容と編集可能な NVRAM ファイル (*nvram.txt* ファイル) は、WLAN デバイスドライバが CYW8X373 の初期化および設定に使用するすべての設定情報を提供します。

## 1.1 IoT リソース

インフィニオンは、Embedded security for the Internet of Things (IoT)で豊富なデータを提供しており、設計に適した IoT デバイスを選択し、デバイスを設計にすばやく効果的に統合するのに役立ちます。インフィニオンは、技術ドキュメント, 回路図, 製品の部品表, PCB レイアウト情報, ソフトウェアアップデートなど、幅広い情報へのアクセスを提供します。お客様は、Infineon community から技術ドキュメントとソフトウェアを入手できます。

# 2 OTP メモリプログラミングの考慮事項

組込み設計では、ホストとデバイスは恒久的に接続されます。これは通常、ハードワイヤード PCIe または SDIO インターフェースを使用して行われます。OTP メモリにプログラムする必要がある唯一のエントリは、PCIe または SDIO ヘッダーです。これは、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の PCIe または SDIO 機能設定 (低電力の L1 サブステートなど) があるためです。これらの設定を適切に設定するには、PCIe または SDIO ヘッダーを OTP メモリにプログラムする必要があります。

PCIe または SDIO ヘッダー以外のすべての NVRAM パラメーターは、OTP メモリではなくホストの不揮発性メモリに保存できます。さまざまなホストにインストールできる非組込みデバイスの場合、OTP メモリをプログラムすることで、一意の MAC アドレスを保護することや、最大出力電力などの電力制御パラメーターをエンドユーザーが変更することを防げます。

プログラムされていないデバイスのすべての OTP ビットの初期状態は 0 です。個々のビットは 1 に設定できますが、1 度設定すると、ビットを 0 にリセットできません。PCIe または SDIO ドライバで提供される wl コマンドを使用して、OTP アレイ全体を 1 回の書き込みサイクルでプログラムできます。別の方法として、複数の書き込みサイクルを使用して、特定のフィールドを選択的にプログラムできます。ただし、各プログラミングサイクル中に 0 状態にあるビットのみを 1 状態に設定できます。

OTP プログラミングプロセスは元に戻すことができないため、OTP メモリにパラメーターをプログラミングする前に、すべての NVRAM パラメーターを確定することを推奨します。編集可能な *nvram.txt* ファイルのみを使用して、ボードとモジュールをテストします。

ドライバは *nvram.txt* ファイルに保存されているパラメーターをオンチップ RAM にロードします。これにより、OTP メモリが PCIe または SDIO ヘッダーでのみプログラムされている場合でも、チップをテストできます。この方法では、ボードのテスト中に RF コンポーネントを調整し、*nvram.txt* ファイルの異なるバージョンを使用して重要なパラメーターを変更できます。オプションで、開発中にボードをテストする前に、ボードタイプや MAC アドレスなどのいくつかの基本的なパラメーターを OTP メモリにプログラムできます。

*Note:* *パラメーターがオンチップ OTP メモリと nvram.txt ファイルの両方に存在する場合、OTP メモリの値が nvram.txt ファイルの値よりも優先されます。*

*Note:* *OTP メモリのプログラミングプロセスは不可逆的です。インフィニオンは、編集可能な nvram.txt ファイルで提供されるパラメーターを使用してボード上で開発を実施することを強く推奨します。nvram.txt ファイルの内容が検証され、ファイルが本番用に確定されるまで、OTP メモリをプログラムしないでください。これに対する 1 つの例外は、PCIe または SDIO ヘッダーです。これは、完全な PCIe または SDIO 機能のために OTP メモリにプログラムする必要があります。*

# 3 NVRAM コンテンツ開発およびメモリプログラミングフロー

Figure 1 に、*nvram.txt* ファイルのコンテンツ開発と OTP メモリプログラミングフローを示します。*nvram.txt* ファイルのパラメーターは、基本 (Table 3 を参照) と詳細 (Table 2 を参照) のカテゴリーに分類できます。

*Note:* *製品開発段階では、Figure 1 に示す NVRAM 開発と OTP プログラミングフローを、より少ないボード/モジュールで実行してください。このプロセスが完了し、nvram.txt ファイルと OTP メモリファイルの製品版が製品での使用が承認されると、各製造元が定義した大量生産のプログラミングを開始できます。*

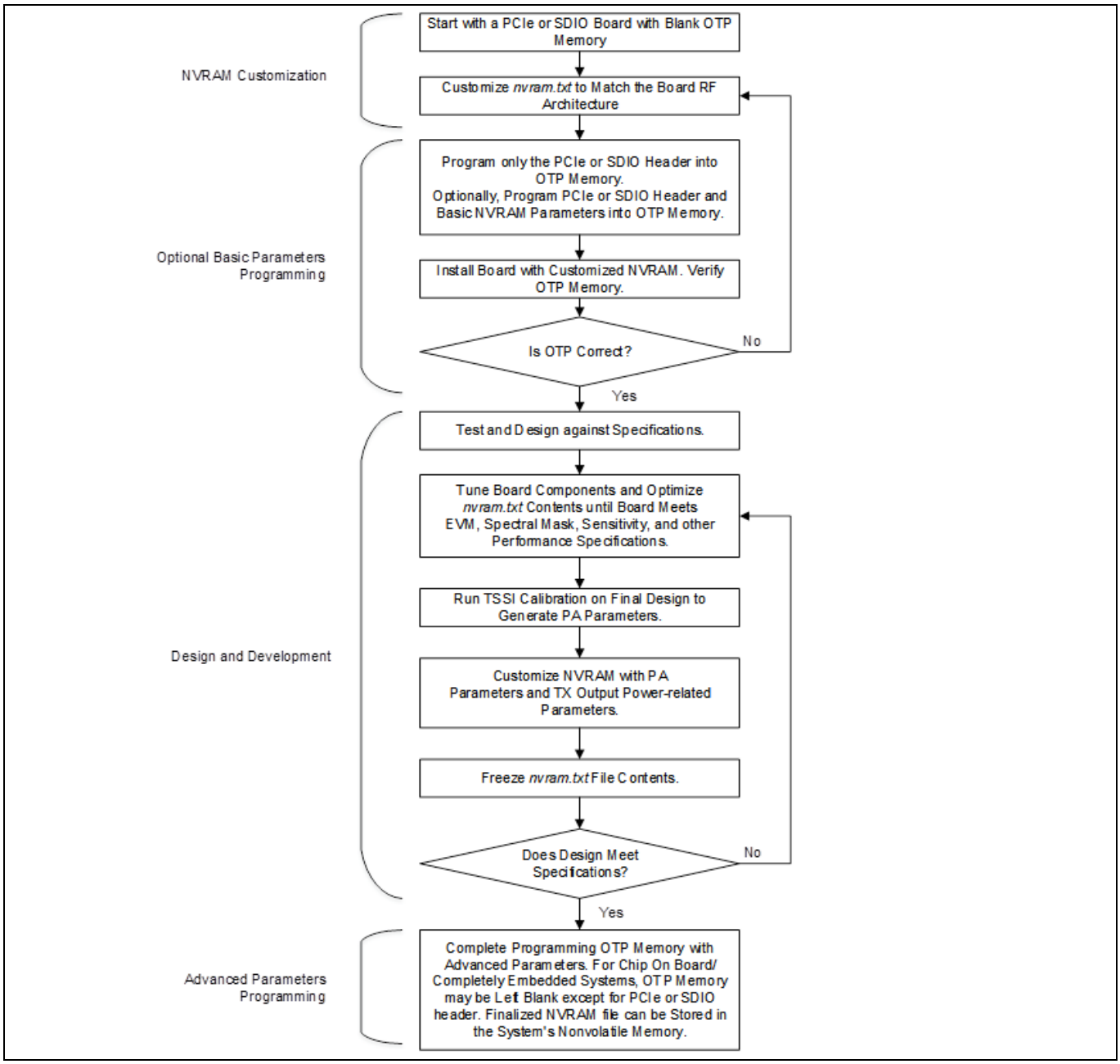



**Figure 1 OTP メモリの NVRAM 開発およびプログラミングフロー**

# 4 *nvram.txt* ファイルのカスタマイズ

ここでは、OTP メモリプログラミング用の *nvram.txt* ファイルのカスタマイズ, 編集, およびファイナライズについて説明します。

## 4.1 *nvram.txt* ファイルテンプレートの使用

各リファレンスボードデザインについて、インフィニオンは特定のボードデザイン用の *nvram.txt* ファイルを提供します。通常、ファイルの名前は、サポートするボードに従って付けられます (例えば、*cyw989373wlpsd.txt*)。

*nvram.txt* ファイルは、リファレンスボードデザインパッケージまたはドライバリリースに含まれている場合があります。ファイルの最新バージョンは、Infineon community からダウンロードできます。

Table 1 に、デュアルバンド 802.11ac PCIe または SDIO リファレンスデザインボードに共通の一般的な *nvram.txt* ファイルのパラメーターのリストを示します。

*nvram.txt* ファイルのパラメーターは、特定の順序で入力する必要はありません。

リストされているパラメーターは、インフィニオンによって使用および指定されており、インフィニオンによってのみ変更される必要があります。開発プロセスの初期段階でお客様の設計をインフィニオンがレビューすることが重要です。お客様の設計とその派生元となったインフィニオンのリファレンス設計との間の RF フロントエンドの違いに対応するために、一部のパラメーターをインフィニオンが変更する必要がある場合があります。

**Table 1 インフィニオン固有の NVRAM パラメーター**

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| sromrev | 11 | 802.11ac チップの SROM リビジョン |
| boardtype | 0x84a | これは、同様のインフィニオンリファレンスボードデザインからコピーする必要がある重要なパラメーターです。 |
| tssipos2g | 1 | これは、TSSI に 2.4 GHz の正の勾配があるかどうかを表します。CYW8X373 の場合、値を 1 に設定します。 |
| tssipos5g | 1 | これは、TSSI に 5 GHz の正の勾配があるかどうかを表します。CYW8X373 の場合、値を 1 に設定します。 |
| rxchain | 1 | これは、rx パス (ビットマスク) の数を指定します。CYW8X373 の場合、値を 1 に設定します。 |
| txchain | 1 | これは、tx パス (ビットマスク) の数を指定します。CYW8X373 の場合、値を 1 に設定します。 |
| venid | 0x14e4 | PCI ベンダーID |
| devid | 0x4418 | チップ ID, CYW8X373 |
| manfid | 0x2d0 | メーカーID |
| nocrc | 1 | ファームウェアのロード時に CRC エラーを確認する |
| Boardflags<br>boardflags2<br>boardflags3 | 0x00000001<br>0x00000000<br>0x48202100 | 電源トポロジー、外部コンポーネント (iPA/iLNA または ePA/eLNA) などを定義するボード設定フラグ |
| tworangetssi2g<br>tworangetssi5g | 0<br>0 | iPA チップがサポートする 2.4 GHz および 5 GHz TSSI デュアル電力範囲フラグ |

**nvram.txt ファイルのカスタマイズ**

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| xtalfreq | 37400 | 基準発振器周波数を kHz で表します。「37400」は 37.4 MHz を表します |
| extpagain2g | 2 | 2.4 GHz 外部 PA をサポートします。iPA ボードには 2 を使用し、ePA ボードには 0 を使用します。 |
| extpagain5g | 2 | 5 GHz 外部 PA をサポートします。iPA ボードには 2 を使用し、ePA ボードには 0 を使用します。 |
| aa2g, aa5g | 1 | 2.4 GHz および 5 GHz で使用可能なアンテナの数<br>それぞれビットマップされたバイナリ形式のバンド:<br>1 = 01b (1 アンテナの場合)<br>3 = 11b (2 アンテナの場合) |
| subband5gver | 0x4 | 5 GHz サブバンド割り当てを定義します |
| tempthresh | 105 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| temps_txduty_lowlimit | 0 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| phycal_tempdelta | 15 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| temps_period | 1 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| temps_hysteresis | 20 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| AvVmid_c0 | 1, 115, 1, 120, 1, 120, 1, 120, 1, 120 | このパラメーターはインフィニオン内部でのみ使用されます<br>*Note: 変更しないでください。* |
| swctrlmap_2g, swctrlmap_5g, swctrlmapext_2g/5g | 0x00000010, 0x00000050, 0x00000000, 0x000000 | 外部 2.4 GHz および 5 GHz FEM (フロントエンドモジュール) または TR-SW を制御する方法について説明します。 |

Table 2 に示す設計変数は、ボードまたはモジュールのテストを開始する前に確認する必要があります。開発段階では、提供されている *nvram.txt* ファイルに含まれているデフォルトのパワーアンプ (PA) パラメーターから始めます。PA パラメーターは、最終的にはインフィニオンの送信信号強度インジケータ (TSSI) キャリブレーションツールを使用して最適化されます。

Table 2 のパラメーターは通常、ボード固有またはモジュール設計ごとに調整する必要があります。これは完全なリストではありません。ドライバの RF パフォーマンス関連の属性を制御するために、インフ

### nvram.txt ファイルのカスタマイズ

ィニオンはいつでもパラメーターを追加できます。ボードのカスタマイズ作業を開始する前に、リファレンスデザインの *nvram.txt* ファイルの最新バージョンをインフィニオンに常に確認してください。

*Note:* *予期しない動作結果を回避するには、NVRAM パラメーターを追加する前に、テクニカルサポートの担当者に連絡してください。*

**Table 2 カスタマイズが必要な NVRAM パラメーター**

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| boardrev | 0x1107 | WLAN ドライバが使用するボードリビジョン。<br>例:<br>0x1107 は P107 に変換されます<br>0x1203 は P203 に変換されます |
| ccode | 0 | 規制の国コード。ロードする規制テーブルを指定します。<br><br>*Note:* *ccode パラメーターと regrev パラメーターを一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。* |
| regrev | 0 | 規制で使用する規制改訂コード。ロードする規制テーブルを指定します。<br><br>*Note:* *ccode パラメーターと regrev パラメーターを一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。* |
| rxgains2gtrelnabypa0 | 1 | この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (2.4 GHz 用) を使用する場合は、1 に設定します。 |
| rxgains5gtrelnabypa0 | 1 | この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。<br>低サブ帯域に適用されます。 |
| rxgains5gmtrelnabypa0 | 1 | この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。<br>中サブ帯域に適用されます。 |
| rxgains5ghtrelnabypa0 | 1 | この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。<br>高/X1 サブ帯域に適用されます。 |
| rxgains2gelnagaina0 | 3 | この変数は、2.4 GHz eLNA ゲインを定義します。<br>ゲイン (dB) = 2×rxgains2gelnagaina0 + 6。<br>rxgains2gelnagaina0 = 3 の場合、ゲインは 12 dB です。 |
| rxgains2gtrisoa0 | 6 | この変数は、送信時に TR スイッチによって提供される 2.4 GHz のアイソレーションを定義します。<br>アイソレーション (dB) = 2×rxgains2gtrisoa0 + 8。<br>rxgains2gtrisoa0 = 6 の場合、アイソレーションは 20 dB です。 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| rxgains5gelnagaina0 | 3 | この変数は、5 GHz, 低サブ帯域, eLNA ゲインを定義します。<br>ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。<br>rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB です。 |
| rxgains5gtrisoa0 | 6 | この変数は、5 GHz の低サブ帯域分離を定義します。<br>送信時に TR スイッチによって提供されます。<br>アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。<br>rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB です。 |
| rxgains5gmelnagaina0 | 3 | この変数は、5 GHz, 中サブ帯域, eLNA ゲインを定義します。<br>ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。<br>rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB です。 |
| rxgains5gmtrisoa0 | 6 | この変数は、5 GHz の中サブ帯域分離を定義します。<br>送信時に TR スイッチによって提供されます。<br>アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。<br>rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB です。 |
| rxgains5ghelnagaina0 | 3 | この変数は、5 GHz, 高/X1 サブ帯域, eLNA ゲインを定義します。<br>ゲイン (dB) = 2×rxgains5gelnagaina0 + 6。<br>rxgains5gelnagaina0 = 3 の場合、ゲインは 12 dB です。 |
| rxgains5ghtrisoa0 | 6 | この変数は、5 GHz の高/X1 サブ帯域分離を定義します。<br>送信時に TR スイッチによって提供されます。<br>アイソレーション (dB) = 2×rxgains5gtrisoa0 + 8。<br>rxgains5gtrisoa0 = 6 の場合、アイソレーションは 20 dB です。 |
| agbg0, aga0 | 0x7f | 16 進数に変換することにより定義されるアンテナゲイン (dBi)<br>8 ビットバイナリ: (agba0: 2.4 GHz アンテナゲイン、aga0: 5 GHz アンテナゲイン)<br>下位 0〜5 ビット = dB 単位の符号付き 2 の補数。<br>上位 6〜7 ビット = 1/4dB 単位の符号なし数値。<br>例:<br>0x82 = 2.5 dB (2 + 2 × 0.25)<br>0x7f = –0.75 dB (–1 + 1 × 0.25) |
| pa2ga0 | -148, 5828, -679 | TSSI に基づく 2.4 GHz 帯域の PA パラメーターキャリブレーション<br>pa2ga0 – OFDM |
| pa5ga0 | 83, 6045, -553, 57, 5940, -566, 12, 5919, -605, -17, 5899, -640 | TSSI キャリブレーションに基づく 5 GHz 帯域の PA パラメーター (低/中/高/X1)。サブ帯域周波数範囲。<br>チャネル範囲:<br>低 5180〜5240 36-48<br>中 5260〜5320 52-64<br>高 5500〜5700 100-140<br>X1 5745〜5825 149-165 (pa5ga0) |
| pdoffset40ma0 | 0x0000 | 2 GHz 補数形式の 5 GHz, 40 MHz BW 電力検出 (PD) オフセット (1/4 dB ステップ)。各サブ帯域に 4 ビット。<br>最上位のニブルは、X1 サブ帯域のオフセットです。 |
| pdoffset80ma0 | 0x0000 | 5 GHz, 80 MHz BW PD オフセット (1/4 dB ステップ)、各サブ帯域の 2 の補数形式 4 ビット。<br>最上位のニブルは、X1 サブ帯域のオフセットです。 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| maxp2ga0 | 0x46 | 16 進形式の 2.4 GHz 帯域の最大出力電力。0.25 dB の単位。これは、アンテナポートで測定されるすべての相補コードキーイング (CCK) レートに適用されます。CCK パケットの dBm 単位の公称目標電力は (10 進数で 0.25×maxp2ga0) – 1.5 dB です。値は 16 進数または 10 進数の形式で入力できます。<br>0 x 46 の例では、最大出力電力は (16 x 4 + 6)/4 = 17.5 dBm、公称電力は 17.5 – 1.5 = 16.0 dBm です。 |
| cckbw202gpo | 0x0000 | 20 MHz レート (11, 5.5, 2, 1 Mbps)の CCK 符号なし電力オフセット (1/2 dB ステップ)。最上位のニブルは、11 Mbps のオフセットです。 |
| cckbw20ul2gpo | 0x0000 | 20 U/L レートの 1/2 dB ステップの CCK 符号なし電力オフセット (11, 5.5, 2, 1 Mbps)。最上位のニブルは 11 Mbps のオフセットです |
| pdoffsetcckma0 | 0x4 | コア 0 2g CCK PD オフセット (1/4 dB ステップ) (2 の補数形式) – 例えば、1dB の削減が必要な場合、値は 0x4 ですが、1dB 高いオフセットが必要な場合、0xc です。 |
| dot11agofdmhrbw202gpo | 0x6666 | 54, 48, 36, および 24 Mbps の 1/2 dB ステップの OFDM 符号なし電力オフセット。最上位のニブルは、54 Mbps のレートオフセットです。 |
| ofdmlrbw202gpo | 0x0033 | OFDM 2.4 GHz, 1/2 dB ステップの符号なし電力オフセット:<br>MCS1 および MCS2: 11n および 11ac 40 MHz BW<br>(最上位のニブル)<br>MCS1 および MCS2: 11n および 11ac 20 MHz BW<br>12 および 18 Mbps: 11g<br>6 および 9 Mbps: 11g |
| mcsbw202gpo | 0xAA886664 | 11n/ac MCS0/1/2, 3-7, C8, C9 2.4 MHz 符号なし電力オフセット, 1/2 dB ステップ – C9/C8/M7/M6/M5/M4/M3/M0-2。<br>(MCS1 と MCS2 を別々に制御する必要がある場合は、ofdmlrbw202gpo を使用してください)。 |
| maxp5ga0 | 0x4A, (低)<br>0x4A, (中)<br>0x4A, (高)<br>0x4A (X1) | 5 GHz 帯域の最大出力電力 (16 進形式)。0.25 dB の単位。これは、アンテナポートで測定されたすべてのレガシー直交周波数分割多重 (OFDM) レートに適用されます。dBm 単位の公称目標電力は (10 進数で 0.25×maxp5ga0) – 1.5 dB です。値は 16 進数または 10 進数形式です。 |
| mcslr5glpo | 0x0000 | 5 GHz 帯域の低サブ帯域 12/18 Mbps および MCS1/2、1/2 dB ステップの符号なし電力オフセット:<br>(0) 20 MHz (最下位ニブル)<br>(1) 40 MHz<br>(2) 80 MHz<br>(3) 160 MHz |
| mcsbw205glpo | 0xAA886662 | 5 GHz, 低サブ帯域, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcsbw405glpo | 0xAA886664 | 5 GHz, 低サブ帯域, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| | | 最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcsbw805glpo | 0xAA886664 | 5 GHz, 低サブ帯域, 11n/ac ,80 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcslr5gmpo | 0x0000 | 5 GHz, 中サブ帯域, 11ag/11n/11ac, QPSK, BPSK に関する 1/2 dB ステップの符号なし電力オフセット: MCS0/1/2 に関する MCS1/2, および 6/9 に関する 12/18 Mbps。<br>(0) 20 MHz (最下位ニブル)<br>(1) 40 MHz<br>(2) 80 MHz<br>(3) 160 MHz |
| mcsbw205gmpo | 0xAA886664 | 5 GHz, 中サブ帯域, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 のパワーオフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcsbw405gmpo | 0xAA886664 | 5 GHz, 中サブ帯域, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcsbw805gmpo | 0xAA886664 | 5 GHz, 中サブ帯域, 11n/ac, 80 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcslr5ghpo | 0x0000 | 5 GHz, 高/X1 帯域 11ag/11n/11ac, QPSK, BPSK に関する 1/2 dB ステップの符号なし電力オフセット: MCS0/1/2 に関する MCS1/2、および 6/9 Mbps に関する 12/18 Mbps。<br>(0) 20 MHz (最下位ニブル)<br>(1) 40 MHz<br>(2) 80 MHz<br>(3) 160 MHz |
| mcsbw205ghpo | 0xAA886664 | 5 GHz, 高/X1 サブ帯域, 11n/ac, 20 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>– C9/C8/M7/M6/M5/M4/M3/M0-2 |
| mcsbw405ghpo | 0xAA886664 | 5 GHz, high/X1 サブ帯域, 11n/ac, 40 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>– C9/C8/M7/M6/M5/M4/M3/M0-2 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| mcsbw805ghpo | 0xAA886664 | 5 GHz, 高/X1 サブ帯域, 11n/ac, 80 MHz, 1/2 dB ステップの符号なし電力オフセット。<br>最上位のニブルは MCS9 の電力オフセットで、最下位のニブルは MCS0–2 です。<br>– C9/C8/M7/M6/M5/M4/M3/M0-2 |
| sb20in40hrpo | 0 | 64 QAM 以上の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ) 。LSB ニブルから MSB ニブルへ:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| sb20in80and160hr5glpo | 0 | 64 QAM 以上の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| sb20in80and160hr5glpo | 0 | 64 QAM 以上の 5 GHz 低サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 – 他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80hr5glpo | 0 | 64 QAM 以上の 5 GHz 低サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in80and160hr5gmpo | 0 | 5 GHz 中サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80hr5gmpo | 0 | 5 GHz 中サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| sb20in80and160hr5ghpo | 0 | 5 GHz 高/X1 サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80hr5ghpo | 0 | 5 GHz 高/X1 サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in40lrpo | 0 | 16 QAM 以下の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| sb20in80and160lr5glpo | 0 | 16 QAM 以下の 5 GHz 低サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80lr5glpo | 0 | 5 GHz 中サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80hr5gmpo | 0 | 5 GHz 中サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in80and160hr5ghpo | 0 | 5 GHz 高/X1 サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| | | (2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80hr5ghpo | 0 | 5 GHz 高/X1 サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット(1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in40lrpo | 0 | 16 QAM 以下の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| sb20in80and160lr5glpo | 0 | 16 QAM 以下の 5 GHz 低サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80lr5glpo | 0 | 16 QAM 以下の 5 GHz 低サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in80and160lr5gmpo | 0 | 16 QAM 以下の 5 GHz 中サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80<br>(1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80lr5gmpo | 0 | 16 QAM 以下の 5 GHz 中サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40LU/UL に対して 40in160 -40LL/UU |
| sb20in80and160lr5ghpo | 0 | 16 QAM 以下の 5 GHz 高/X1 サブ帯域 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 20in20 に対して 20in80 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| | | (1) 20in20 に対して 20in160<br>(2) 20in80 - 20LU/UL に対して 20LL/UU<br>(3) 20in160 -他の 20in160 サブ帯域に対する 20LLL/UUU |
| sb40and80lr5ghpo | 0 | 16 QAM 以下の 5 GHz 高/X1 サブ帯域 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ:<br>(0) 40in40 に対して 40in80<br>(1) 40in40 に対して 40in160<br>(2) 80in80 に対して 80in160<br>(3) 40in160 - 40LU/UL に対して 40LL/UU |
| dot11agduphrpo | 0 | 64 QAM の 11a/g 複製モードの符号付き電力オフセット (1/2 dB ステップ)。40in40 11n/11ac に関する Dup40, Dup40in80, および Dup40in160 の共通の電力オフセット。11ac80in80 に関する Quad80 および Quad80in160、11ac 160in160 に関する Oct160。LSB から MSB ニブル:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| dot11agduplrpo | 0 | 16 QAM 以下のビット 11a/g 複製モードの符号付き電力オフセット (1/2 dB ステップ)。40in40 11n/11ac に関する Dup40, Dup40in80, および Dup40in160 の共通の電力オフセット。11ac80in80 に関する Quad80 および Quad80in160、11ac 160in160 に関する Oct160。LSB から MSB ニブル:<br>(0) 2.4 GHz 帯域<br>(1) 5 GHz 低サブ帯域<br>(2) 5 GHz 中サブ帯域<br>(3) 5 GHz 高/X1 サブ帯域 |
| mux_enab | 0x11 | 帯域外 (OOB) 割込みの GPIO ピンを指定します。 |
| btc_mode | 1 | BT-COEX モードを指定します。sLNA 設定でのみ必要です。 |
| ltecxmux | 0x534201 | LTE Coex 設定を指定します。 |
| cckdigfilttype | 4 | 11b モードのフィルタータイプを指定します。 |
| rssi_delta_2g_c0 | -1, -1, -1, -1 | 2G (推奨チャネル 6) のキャリブレーション中に期待される電力 (1 dB ステップ) から測定されたデルタの配列。最初の 2 つは 20 MHz で、次の 2 つは 40 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB ニブル:<br>(0) 40MHz BW, -70dBm 基準信号電力<br>(1) 40MHz BW, -25dBm 基準信号電力<br>(2) 20MHz BW, -70dBm 基準信号電力<br>(3) 20MHz BW, -25dBm 基準信号電力 |
| rssi_delta_5gl_c0 | -2, -2, -4, -4, -3, -3 | 5G の校正中に期待される電力 (1 dB ステップ) から測定されたデルタの配列 (下位のサブ帯域, 推奨チャネル 5180 MHz)。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル:<br>(0) 80MHz BW, -70dBm 基準信号電力<br>(1) 80MHz BW, -25dBm 基準信号電力 |

### nvram.txt ファイルのカスタマイズ

| NVRAM パラメーター | データの例 | 説明 |
|---|---|---|
| | | (2) 40MHz BW, -70dBm 基準信号電力<br>(3) 40MHz BW, -25dBm 基準信号電力<br>(4) 20MHz BW, -70dBm 基準信号電力<br>(5) 20MHz BW, -25dBm 基準信号電力 |
| rssi_delta_5gml_c0 | -2, -2, -4, -4, -4, -4 | 5G (中低サブ帯域、推奨チャネル 5500 MHz) の校正中に期待される電力 (1 dB ステップ) から測定されたデルタの配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル:<br>(0) 80MHz BW, -70dBm 基準信号電力<br>(1) 80MHz BW, -25dBm 基準信号電力<br>(2) 40MHz BW, -70dBm 基準信号電力<br>(3) 40MHz BW, -25dBm 基準信号電力<br>(4) 20MHz BW, -70dBm 基準信号電力<br>(5) 20MHz BW, -25dBm 基準信号電力 |
| rssi_delta_5gmu_c0 | -2, -2, -4, -4, -2, -2 | 5G のキャリブレーション中に期待される電力 (1 dB ステップ) から測定されたデルタの配列 (中高帯域、推奨チャネル 5640 MHz)。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB ニブル:<br>(0) 80MHz BW, -70dBm 基準信号電力<br>(1) 80MHz BW, -25dBm 基準信号電力<br>(2) 40MHz BW, -70dBm 基準信号電力<br>(3) 40MHz BW, -25dBm 基準信号電力<br>(4) 20MHz BW, -70dBm 基準信号電力<br>(5) 20MHz BW, -25dBm 基準信号電力 |
| rssi_delta_5gh_c0 | -2, -2, -3, -3, -2, -2 | 5G (上部サブバンド、推奨チャネル 5795 MHz) の校正中に期待される電力 (1 dB ステップ) から測定されたデルタの配列。最初の 2 つは 20 MHz、次の 2 つは 40 MHz、最後の 2 つは 80 MHz です。各帯域幅モードには、gi 1 と 4 の 2 つがあります。LSB から MSB へのニブル:<br>(0) 80MHz BW, -70dBm 基準信号電力<br>(1) 80MHz BW, -25dBm 基準信号電力<br>(2) 40MHz BW, -70dBm 基準信号電力<br>(3) 40MHz BW, -25dBm 基準信号電力<br>(4) 20MHz BW, -70dBm 基準信号電力<br>(5) 20MHz BW, -25dBm 基準信号電力 |
| powoffs2gtna0 | -3, -2, 0, 0, 0, 0, 0, 0, 0, 0, 0, -5, -5 | 2.4 GHz のチャネルごとの電力オフセットを指定します (チャネル 1〜13) 。 |

## 4.2 *nvram.txt* ファイルの編集

Notepad++や WordPad++などの適切にフォーマットされたテキストエディターを使用して *nvram.txt* ファイルを編集し、ファイルの元のフォーマットを保持します。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバが *nvram.txt* ファイルを誤って読み出す可能性があります。

## 4.3 *nvram.txt* ファイルのファイナライズ

最終的な PA パラメーターが生成されたら、*nvram.txt* ファイルを編集し、インフィニオン TSSI ツールを使用して導出された PA パラメーターを更新し、ファイル内の Tx 出力電力関連パラメーターを調整します。更新された *nvram.txt* ファイルを使用して、出力電力テストを実行し、パラメーターが正しい出力電力を提供していることを確認します。また、RF パフォーマンス (EVM, スペクトルマスク, および PER) が設計仕様を満たしていることを確認します。

インフィニオンは、帯域幅の制限に違反せずに必要な出力電力を供給できることを確認するために、規制の事前スキャンを実行することを推奨します。帯域エッジの制限を満たせない場合は、帯域エッジチャネルでの出力電力を減らす必要がある場合があります。

すべてのプロトタイプテストに合格し、すべての *nvram.txt* ファイル パラメーターが最適化および確定されたら、必要なパラメーターを選択し、OTP メモリを生産用にプログラムできます。

*Note:* *CYW8X373 の OTP メモリには、ユーザーデータ用に利用可能な 368 バイトのスペースがあり、これは Wifi 専用です (CIS ダンプ) 。合計 OTP コンテンツは 768 バイトです (OTP ダンプ) 。OTP メモリのスペースが限られているため、nvram.txt ファイル全体を OTP メモリにプログラムできません。OTP メモリに入力する必要なパラメーターのみを選択していることを確認してください。*

通常、OTP メモリに入るパラメーターは、ボードに固有のパラメーター (MAC アドレスなど) とローカルの規制要件を満たすために必要なパラメーターです。これらは通常、最大出力電力, レートあたりの出力オフセット, PA パラメーター, および国コードなどの出力電力関連パラメーターです。あるいは、多くの組込みシステムでは、さまざまな NVRAM 変数が OTP メモリではなく、システムの不揮発性メモリに格納されます。

# 5 OTP メモリのプログラミング

OTP メモリで必要な 1 つのアイテムは、PCIe または SDIO ヘッダーです。CYW8X373 で PCIe または SDIO インターフェースを使用する場合、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の PCIe または SDIO 機能設定 (低電力用の L1 サブステートなど) があります。これらの設定を正しく設定するには、PCIe または SDIO ヘッダーを OTP (1 回限りのプログラム可能な不揮発性メモリ) にプログラムする必要があります。

PCIe または SDIO ヘッダーは、インフィニオンとお客様の間のコラボレーションとして作成する必要があることに注意してください。PCIe または SDIO ヘッダーフィールドの大部分は、ジェネリック (および変更する必要がない) またはインフィニオン固有のものです。お客様固有のフィールドがいくつかあります。設計をサポートするインフィニオン ハードウェア アプリケーションチームと連携して、適切な PCIe または SDIO ヘッダーを確認します。PCIe または SDIO ヘッダーは、所定の順序のデータのセットブロックであることに注意してください。タプルは使用しません。

## 5.1 OTP メモリへの基本パラメーターのプログラミング

OTP メモリにプログラムされる *nvram.txt* ファイルのパラメーターは、PCIe または SDIO ヘッダーの後に OTP バイナリマップに入力する必要があります。CIS タプルは、CIS 構造の各パラメーターに必要です。*nvram.txt* ファイルのほとんどのパラメーターには、CIS タプルタグと呼ばれる一意の識別子があります。ドライバは、タグ番号によって各 CIS タプルを認識し、解析します。

*Note: PCIe または SDIO ヘッダーはタプルを使用しませんが、特定の順序のデータのセットブロックです。*

Table 3 に、基本的な NVRAM パラメーター, 関連するタグ番号, および各パラメーターが OTP メモリで占めるバイト数を示します。基本的なパラメーターは通常、特定のデバイスまたはボードに固有の固定値を持ちます。これらのパラメーターの値は、多くの場合、デバイス/ボードの寿命を通じて保持されます。このため、一般的には、これらの基本的なパラメーターを、開発の早い段階で、設計が完成する前に OTP メモリにプログラムできます。

**Table 3 基本的な NVRAM パラメーターと CIS タプルタグ**

| NVRAM パラメーター | CIS タプルタグ | 値の長さ (バイト単位) |
|---|---|---|
| sromrev | 0x00 | 1 |
| boardrev | 0x02 | 2 |
| broadtype | 0x1b | 2 |
| macaddr | 0x19 | 6 |
| ccode[1] | 0x0a | 2 |
| subband5gver | 0x8A | 2 |
| subband5gver, maxp2ga0, pa2ga0, maxp5ga0, pa5ga0 | 0x59 | 38 |

OTP バイナリマップでは、各タプルは、Table 4 で説明されている 4 つのフラグメントによって形成されます。

[1] *nvram.txt* ファイルの ccode の値は ASCII 形式です。この値は、OTP バイナリマップに入力する前に 16 進形式に変換する必要があります (例えば「US」=「0x55 0x53」)。

### OTP メモリのプログラミング

**Table 4　CIS タプル形式**

| フラグメント | 説明 |
|---|---|
| 80 | 新しいタプルの始まりを示します。0x80 はインフィニオンのタプルサブタグに固有です。 |
| 長さ | タグの合計サイズ (バイト単位) と、OTP メモリ空間を占有するタプルの値を定義します。 |
| タグ | *nvram.txt* ファイル内のパラメーターを識別します。タグは通常、メモリ内で 1 バイトを使用します。 |
| 値 | パラメーターの値をリトルエンディアン形式で指定します (最初のバイトは最下位バイトです)。 |

例えば、タプルは次のフラグメントによって定義されます。

80　03　02　07　11

- 80 – 新しいタプルの始まり。
- 03 – タグ (1 バイト) と値 (2 バイト) は、OTP メモリで 3 バイト (合計) を占めます。
- 02 – 0x02 のタグは、*nvram.txt* ファイル内の boardrev の識別子です。
- 07 11 – 逆 16 進バイトまたは 0x1107 での boardrev の値。

Table 5 および Table 6 に、PCIe または SDIO ヘッダーと、Table 3 にリストされている *nvram.txt* ファイルパラメーターの一部を含む CYW8X373 の OTP バイナリマップの例を示します。

*Note:* *各タプルは一意の識別子で始まるため、CIS タプルを任意の順序でリストする必要はありません。*

*Note:* *OTP バイトは一度だけ書き込めます。ブランクおよびゼロプログラムされたバイトのみが、後続の書き込みサイクル中にプログラムできます。*

*Note:* *PCIe または SDIO ヘッダーは、所定の順序のデータのセットブロックです。PCIe または SDIO ヘッダーの順序では、タプルを使用しないでください。タプルは、すべての PCIe または SDIO 機能 (L1SS など) が正しく動作するように OTP メモリにプログラムする必要があります。*

**Table 5　　PCIe の CYW8x373 OTP マップ (OTP で必要)**

| オフセット | 0x0 | 0x1 | 0x2 | 0x3 | 0x4 | 0x5 | 0x6 | 0x7 | 0x8 | 0x9 | 0xa | 0xb | 0xc | 0xd | 0xe | 0xf |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00000000 | 0f | 38 | 00 | 38 (1) | 51 | 7 (2) | e4 | 14 (3) | 1c | 02 | 7e | 1b | 00 | 8a | 00 | 00 |
| 00000010 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 54 | 00 | 3c | 21 | 64 | 21 | 03 | 32 |
| 00000020 | 5f | 18 | 05 | 96 | 28 | 9f | b6 | 79 | 80 | 80 | 03 | 0c | 00 | 40 | 40 | 32 |
| 00000030 | 00 | 5f | f4 | 75 | 90 | 80 | 00 | ee | 00 | 84 | 08 | F0 | 2b | 00 (4) | 00 | 00 |
| 00000040 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000050 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000060 | 18 | 44 (5) | 00 | 80 | 02 | 00 | 00 | 00 | f5 | 3f | 00 | 18 | 00 | 00 | 00 | 00 |
| 00000070 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000080 | 80 | 02 | 00 | 0b | 80 | 03 | 02 | 07 | 11 | 80 | 03 | 1b | 4a | 08 | 80 | 07 |
| 00000090 | 19 | 66 | 55 | 44 | 33 | 22 | 11 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000a0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000b0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000c0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000d0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000e0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000f0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000100 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000110 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000120 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000130 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000140 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000150 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000160 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 (6) |

PCIeヘッダー
(OTPで必須)

その他のNVRAM変数
(OTPではオプション)

macaddr=66:55:44:33:22:11

boardtype = 0x084a

boardrev = 0x1107

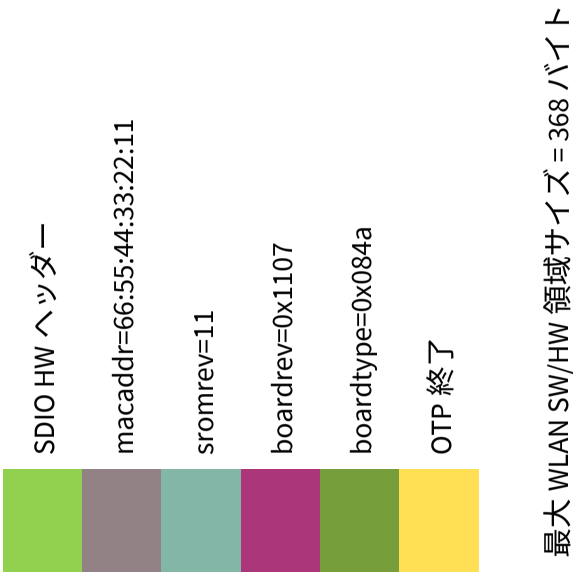
sromrev = 11

| CYW8X373 OTP ヘッダー | | |
|---|---|---|
| 00 | 38 (1) | XTAL 周波数。37.4 MHz の場合は 0x3800 |
| 51 | 7 (2) | PCI サブシステム ID、ベンダー固有。不明な場合は 0x0000 を使用 |
| e4 | 14 (3) | PCI サブシステムのベンダーID。0x14e4 はインフィニオンのベンダーID |
| 2b | 00 (4) | 電源投入の時間。指定されていないかぎり、デフォルトの 50 µs には 0x002b を使用 |
| 18 | 44 (5) | デバイス ID。0x4418 は CYW8X373 のデバイス ID |
| 00 | 00 (6) | OTP CIS マップの最後の 0x0000 |
| 最大 WLAN SW/HW 領域サイズ = 368 バイト | | |

**Table 6　　SDIO の CYW8X373 OTP マップ**

| オフセット | 0x0 | 0x1 | 0x2 | 0x3 | 0x4 | 0x5 | 0x6 | 0x7 | 0x8 | 0x9 | 0xa | 0xb | 0xc | 0xd | 0xe | 0xf |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00000000 | 5b | 00 | ff | ff | 00 | 00 | 20 | 04 | d0 | 02 | 73 | 43 | 80 | 07 | 19 | 66 |
| 00000010 | 55 | 44 | 33 | 22 | 11 | 80 | 03 | 02 | 07 | 11 | 80 | 02 | 00 | 0b | 80 | 03 |
| 00000020 | 1b | 4a | 08 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000030 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000040 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000050 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000060 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000070 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000080 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000090 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000a0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000b0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000c0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000d0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000e0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000f0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000100 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000110 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000120 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000130 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000140 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000150 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000160 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |

## OTP メモリのプログラミング



## 5.2 OTP バイナリマップの作成と編集

16 進数のテキストエディターを使用して、OTP バイナリマップを作成および編集します。16 進数のテキストエディターは、*nvram.txt* ファイルのフォーマットを保持します。OTP メモリへの書き込みには、OTP メモリ空間に収まる bin ファイルが必要です。

CYW8X373 の場合、OTP メモリの最大サイズは 368 バイトです。

*Note: メモ帳を使用して nvram.txt ファイルを編集しないでください。Notepad++ や WordPad++ などの適切にフォーマットされたテキストエディターを使用して nvram.txt ファイルを編集し、ファイルの元のフォーマットを保持してください。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバが nvram.txt ファイルを誤って読み出す可能性があります。*

1. OTP バイナリマップの各バイトを追加または編集して、PCIe ハードウェアヘッダーと CIS タプルにデータを入力してください。これについては、OTP メモリへの基本パラメーターのプログラミングにある OTP バイナリマップの説明を参照してください。

*Note: OTP バイナリマップファイル (Table 7 および Table 8 を参照) は、Table 5 および Table 6 で説明されている CYW8X373OTP バイナリマップの例と一致するように編集されています。*

2. OTP バイナリマップをバイナリイメージファイル (拡張子.bin) として、wl ファイルを含むディレクトリに保存します。

*Note: .bin ファイル拡張子を付けてファイルを保存し、そこに含まれるデータを OTP メモリにプログラムできるようにしてください。このアプリケーションノートでは、このファイルは 8X373_OTP.bin と呼ばれます。*

Table 7 および Table 8 に、それぞれ CYW8X373 PCIe リビジョンと SDIO リビジョンの 16 進 OTP バイナリマップテンプレートを示します。

**Table 7　　CYW8X373 PCIe 16 進 OTP バイナリマップテンプレート**

| オフセット | 0x0 | 0x1 | 0x2 | 0x3 | 0x4 | 0x5 | 0x6 | 0x7 | 0x8 | 0x9 | 0xa | 0xb | 0xc | 0xd | 0xe | 0xf |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00000000 | 0f | 38 | 00 | 38 | 51 | 07 | e4 | 14 | 1c | 02 | 7e | 1b | 00 | 8a | 00 | 00 |
| 00000010 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 54 | 00 | 3c | 21 | 64 | 21 | 03 | 32 |
| 00000020 | 5f | 18 | 05 | 96 | 28 | 9f | b6 | 79 | 80 | 80 | 03 | 0c | 00 | 40 | 40 | 32 |
| 00000030 | 00 | 5f | f4 | 75 | 90 | 80 | 00 | ee | 00 | 84 | 08 | f0 | 2b | 00 | 00 | 00 |
| 00000040 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000050 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000060 | 18 | 44 | 00 | 80 | 02 | 00 | 00 | 00 | f5 | 3f | 00 | 18 | 00 | 00 | 00 | 00 |
| 00000070 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000080 | 80 | 02 | 00 | 0b | 80 | 03 | 02 | 07 | 11 | 80 | 03 | 1b | 4a | 08 | 00 | 00 |
| 00000090 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000a0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000b0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000c0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000d0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000e0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000f0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000100 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000110 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000120 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000130 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000140 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000150 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000160 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |

**Table 8　　CYW8X373 SDIO 16 進 OTP バイナリマップテンプレート**

| オフセット | 0x0 | 0x1 | 0x2 | 0x3 | 0x4 | 0x5 | 0x6 | 0x7 | 0x8 | 0x9 | 0xa | 0xb | 0xc | 0xd | 0xe | 0xf |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00000000 | 5b | 00 | ff | ff | 00 | 00 | 20 | 04 | d0 | 02 | 73 | 43 | 80 | 07 | 19 | 66 |
| 00000010 | 55 | 44 | 33 | 22 | 11 | 80 | 03 | 02 | 07 | 11 | 80 | 02 | 00 | 0b | 80 | 03 |
| 00000020 | 1b | 4a | 08 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000030 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000040 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000050 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000060 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000070 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000080 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000090 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000a0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000b0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000c0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000d0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000e0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 000000f0 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000100 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000110 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000120 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000130 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000140 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000150 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |
| 00000160 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 | 00 |

# 6 iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング

ここでは、iMAX6sx FMAC システム PC を使用して CYW8X373 デバイスの OTP に PCIe ヘッダーをプログラミングする手順の概要を説明します。

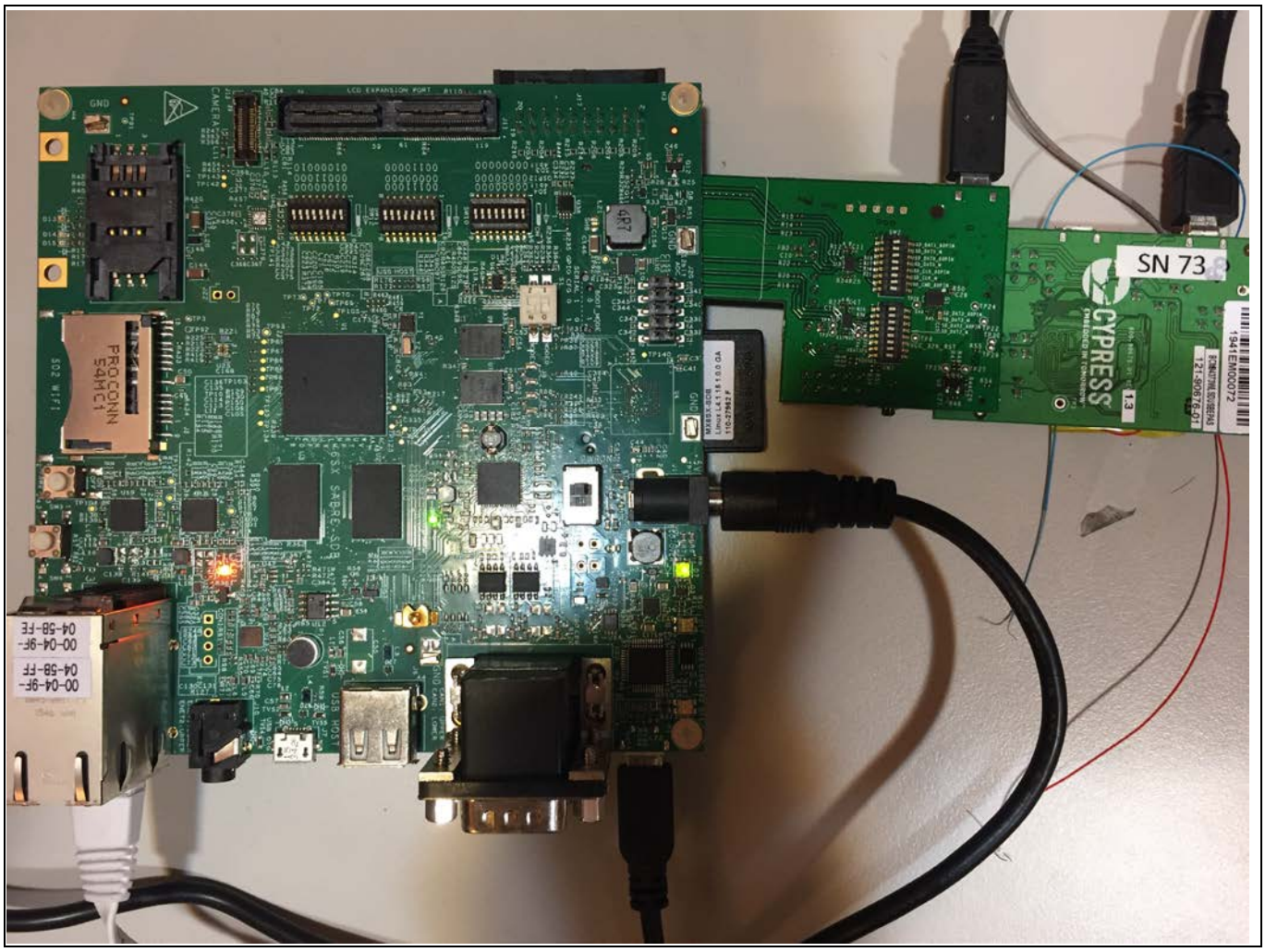



**Figure 2 iMAX6sx FMAC システムの例**

必要なハードウェアは以下のとおりです。

- 1x CYW8X373 SDIO ボード – これが「DUT」です
- SD カードに FMAC カーネル (4.14.0 以降) がインストールされたインフィニオンイメージを搭載した 1x iMAX6sx システム
- 1x イーサネットケーブル
- 1x CYW9SDIOAD_1 インターポーザーカード (iMAX6sx の SD3 スロットに挿入)

必要なソフトウェアは以下のとおりです。

- FMAC (4.14.0) プラットフォームの CYW8x373 用のドライバファイルを含むインフィニオン PCIe MFG ドライバ パッケージ (通常はインフィニオンが提供)。
- CYW8X373 PCIe または SDIO ヘッダー情報を含む *OTP.bin* ファイル。OTP メモリのプログラミングの手順に従って、*OTP_bin* ファイルを使用して OTP メモリをプログラミングしてください。

## 6.1 OTP メモリのプログラミング

MFG ファームウェアを使用し、以下の手順に従って OTP メモリをプログラムしてください。

1. 電源がオフの状態で、iMAX6sx をイーサネットに接続してください。
2. DUT を iMAX6sx にある 60 ピンコネクタに接続してください。
3. 電源を iMAX6sx に差し込んでください。iMAX6sx システムが自動的にオンになります。
4. プロンプトで、iMAX6sx の特定の COM ポートを使用して、「root」としてログインしてください。
5. CYW8X373 ドライバファイルと *OTP.bin* ファイルを目的のディレクトリにコピーしてください。
6. CYW8X373 ドライバファイルをコピーしたディレクトリに移動してください。FMAC システムで通常行うように、ドライバロードコマンドを発行してください。

```
> insmod compat.ko
> insmod mmc_core.ko
> modprobe sdhci-pci
> modprobe rfkill
> insmod cfg80211.ko
> insmod brcmutil.ko
> insmod brcmfmac.ko debug=0x100004
> ifconfig wlan0 192.168.1.101 up
> ./wl ver
```

*Note:* *ドライバが正常にロードされると、コマンド `wl ver` は WL バージョンとドライババージョンを返します。*

7. ドライバが正常に読み出されると、OTP をプログラムする準備が整います。
   a. 次のコマンドを実行して、OTP の CIS ダンプを確認します。
      ```
      > ./wl cisdump
      ```
   b. CYW8X373 デバイスが OTP の PCIe または SDIO ヘッダーでプログラムされたことがない場合は、cisdump が次のようになっているかどうかを確認してください。
      ```
      Source: 2 (Internal OTP)
      Maximum length: 368 bytes
      Byte   0: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte   8: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  16: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  24: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  32: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  40: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  48: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  56: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      Byte  88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
      ```

### iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング

```
Byte  96: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 104: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 136: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 352: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 360: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

c. CYW8X373 デバイスがプログラムされたことがないことを確認できる場合、デバイスには空白の CIS があり、プログラムする準備ができています。*OTP.bin* ファイルをコピーしたディレクトリに移動します。
PCIe の場合、次のコマンドを実行してください。
```
>./wl ciswrite -p OTP.bin
```
d. SDIO の場合、次のコマンドを実行してください。
```
>./wl ciswrite OTP.bin
```
e. プログラミングが完了したら、CIS を再度ダンプして OTP を確認してください。
```
>./wl cisdump
```
プログラミングが成功すると、次のようなダンプが表示されます (PCIE OTP の場合)。

### iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング

*Note:* *.bin ファイルの内容によっては、CIS ダンプが異なる場合があります。*

```
Source: 2 (Internal OTP)
Maximum length: 368 bytes
Byte   0: 0x0f 0x38 0x00 0x38 0x51 0x07 0xe4 0x14
Byte   8: 0x1c 0x02 0x7e 0x1b 0x00 0x8a 0x00 0x00
Byte  16: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  24: 0x54 0x00 0x3c 0x21 0x64 0x21 0x03 0x32
Byte  32: 0x5f 0x18 0x05 0x96 0x28 0x9f 0xb6 0x79
Byte  40: 0x80 0x80 0x03 0x0c 0x00 0x40 0x40 0x32
Byte  48: 0x00 0x5f 0xf4 0x75 0x90 0x80 0x00 0xee
Byte  56: 0x00 0x84 0x08 0xf0 0x2b 0x00 0x00 0x00
Byte  64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte  96: 0x18 0x44 0x00 0x80 0x02 0x00 0x00 0x00
Byte 104: 0xf5 0x3f 0x00 0x18 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x80 0x02 0x00 0x0b 0x80 0x03 0x02 0x07
Byte 136: 0x11 0x80 0x03 0x1b 0x4a 0x08 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

### iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング

```
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 352: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 360: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

CIS ダンプが *OTP.bin* ファイルと一致する場合、OTP プログラミングは成功しており、PCIe または SDIO ヘッダーが CYW8X373 デバイスに正しくプログラムされています。

*Note:* *電源を入れ直す前に、PCIe または SDIO スロットからデバイスを取り外したことを確認してください。*

# 7 CYW8X373 OTP BD アドレスのプログラミング

**コマンド:**

```
#./wl otpraw <bitoffset> <length> <value>
```

**ビットオフセット:**

OTP パッチが変更されると、BD アドレスのオフセットが変更されます。次の手順に従って、ビットオフセットを動的に計算することを推奨します。

1. 16 ビットオフセット 0x0228 の値を確認してください。値が 0x4f50 (署名) の場合、OTP の内容は有効です。
2. 8 ビットオフセット 0x022a の値を確認してください。値が 0xab の場合、OTP パッチを示します。
3. 8 ビットのオフセット 0x022b の値を確認してください。この値は、OTP パッチの長さを示します。
4. OTP BD アドレスのビットオフセット= 0x022b + OTP パッチの長さ+ 0x01。

例えば

16 ビットオフセット 0x0228 の値は 0x4f50 です。

8 ビットオフセット 0x022a の値は 0xab です。

8 ビットオフセット 0x022b の値は 0x4e です。

OTP BD アドレスのビットオフセット= 0x022b + 0x4e + 0x01 = 0x027a。

**長さ:**

“64”

**値:**

10 // ヘッダー。0x10 の固定値を使用してください。

06 // このバイト自体の後の OTP サイズ。BD ADDR のみをプログラムする必要がある場合は、サイズ値 0x06 を使用してください。

ff // BDADDR、6 バイト。BD アドレスが 0xaabbccddeeff で、ビットオフセットが 0x027a (= 5072 ビット) であると仮定してください。

ee // BDADDR、6 バイト

dd // BDADDR、6 バイト

cc // BDADDR、6 バイト

bb // BDADDR、6 バイト

aa // BDADDR、6 バイト

| ビットオフセット: | 0x027a | 0x027b | 0x027c | 0x027d | 0x027e | 0x027f | 0x0280 | 0x0281 |
|---|---|---|---|---|---|---|---|---|
| 値: | 10 | 06 | ff | ee | dd | cc | bb | aa |

**コマンドの例:**

```
#./wl otpraw 5072 64 0xaabbccddeeff0610
```

# 改訂履歴

| 版数 | 発行日 | 変更内容 |
|---|---|---|
| ** | 2021-02-04 | 本版は英語版 002-29472 Rev. *A について、CYPRESS DEVELOPER COMMUNITY の参画者によって日本語に翻訳されたドキュメントです。 |
| *A | 2023-09-12 | これは英語版 002-29472 Rev. *C を翻訳した日本語版 002-32490 Rev. *A です。 |
| *B | 2024-11-19 | これは英語版 002-29472 Rev. *D を翻訳した日本語版 002-32490 Rev. *B です。 |

**Trademarks**
All referenced product or service names and trademarks are the property of their respective owners.

**Edition 2024-11-19**
**Published by**

**Infineon Technologies AG**
**81726 Munich, Germany**

**© 2024 Infineon Technologies AG. All Rights Reserved.**

**Do you have a question about this document?**

**Email:** erratum@infineon.com

**Document reference**
**002-32490 Rev. *B**

**重要事項**
本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用の前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

**警告事項**
技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。
インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。