AN204430

FM3 多機能タイマからの PWM 波形生成

関連製品ファミリ: セクション 2 を参照

本アプリケーションノートは FM3 用「多機能タイマ」の設定方法を記載したものです。

Contents

1 はじめに 1
2 対象製品 1
3 多機能タイマの仕様 2
3.1 多機能タイマの概要 2
4 多機能タイマの設定方法 3
4.1 フリーランタイマおよびアウトプットコンペア 3
4.2 レジスタの基本設定と波形出力例 6
4.3 デッドタイムタイマについて 14
4.4 PPG タイマとの連携機能 20
4.5 ADC との連携機能 28
4.6 三相モータ制御（正弦波出力サンプルプログラム） 29
5 サンプルプログラムについて 32
6 改訂履歴 33
セールス，ソリューションおよび法律情報 34

1 はじめに

本アプリケーションノートは FM3 用「多機能タイマ」の設定方法を記載したものです。

多機能タイマは、三相相補 PWM 波形を生成することが可能です。白物家電，FA 機器や UPS 等で利用されているインバータ制御に最適です。

本アプリケーションノートでは、この多機能タイマの基本仕様と、設定/出力波形の関係を、簡単に示します。本製品を利用したアプリケーション開発の際にご参照ください。また、FM3 ファミリのペリフェラルマニュアルタイマ編もあわせてご参照ください。

2 対象製品

本操作マニュアルに記載されている内容の対象製品は、下記のとおりです。

シリーズ名
MB9B500B
MB9B400A
MB9B300B
MB9B100A
MB9A310A
MB9A110A
MB9BD10T
MB9B610T
MB9B510T
MB9B410T
MB9B310T
MB9B210T
MB9B110T
MB9A130LA
MB9B510R
MB9B410R

シリーズ名
MB9B310R
MB9B110R
MB9A310K
MB9A110K
MB9AA30N
MB9A130N
MB9A150R
MB9B520M
MB9B320M
MB9B120M

3 多機能タイマの仕様

3.1 多機能タイマの概要

多機能タイマは、三相モータ制御を実現する機能ブロックです。PPG, A/D コンバータ (以降、ADC と記載します。) と連携することで、多彩なモータ制御を実現できます。

3.1.1 機能

多機能タイマには、以下の機能があります。

- 任意の周期・パルス長の PWM 信号を出力できます (PWM 信号出力機能)。
- PWM 信号出力に同期して、PPG の起動ができます。PPG の出力信号を PWM 信号に重畳して出力できます (DC チョッパ波形出力機能)。
- PWM 信号出力から、パワートランジスタの応答時間 (デッドタイム) を確保したノンオーバラップ信号を生成できます (デッドタイマ機能)。
- 入力信号の変化タイミングや、パルス幅を PWM 信号出力に同期して取り込めます (インプット・キャプチャ機能)。
- ADC の起動を PWM 信号出力に同期して任意のタイミングで行えます (ADC 起動機能)。
- モータ緊急停止割込み信号 (DTTIX 入力信号) のノイズキャンセル処理を行います。有効な信号入力が検出された場合、モータ停止時の端子状態を任意に設定可能です (DTIF 割込み機能)。

PPG (ProgrammablePulse generator): PWM 波形を出力することのができるタイマです。周期，Duty をソフトウェアで設定することができます。

3.1.2 ブロック構成

多機能タイマは、複数のタイマ群の総称になります。ですので、多機能タイマをユニットという単位で今後表現します。多機能タイマ 1 ユニットは以下の機能ブロックにより構成されます。

フリーラン・タイマ・ユニット : 3 チャネル
アウトプット・コンペア・ユニット : 6 チャネル (2 チャネル×3 ユニット)
波形ジェネレータ・ユニット : 3 チャネル
ノイズキャンセラ・ユニット : 1 チャネル
インプット・キャプチャ・ユニット : 4 チャネル (2 チャネル×2 ユニット)
ADC 起動コンペア・ユニット : 3 チャネル
ADC 起動要因セレクタ・ユニット : 3 チャネル

多機能タイマは、1 ユニットを使用することで、1 個の三相モータ制御が行える構成です。本ファミリには本多機能タイマを複数ユニット搭載している製品があり、複数の三相モータ制御に対応できます。

本アプリケーションノートでは、多機能タイマユニット 0 を例にとり、多機能タイマの使用方法についてサンプルプログラムと共に紹介します。

3.1.3 略語表記について

本アプリケーションノートでは、以下略称表記を用いて説明します。

MFT	多機能タイマ・ユニット
PPG	プログラマブル・パルスジェネレータ・ユニット
FRT	フリーラン・タイマ・ユニット
OCU	アウトプット・コンペア・ユニット
WFG	波形ジェネレータ・ユニット
ADCMP	ADC 起動コンペア・ユニット
ATSA	ADC 起動要因セレクタ・ユニット

4 多機能タイマの設定方法

4.1 フリーランタイマおよびアウトプットコンペア

- FRT は、MFT 内の各機能ブロックの動作基準となるカウンタ値を出力するタイマ機能ブロックです。
- FRT は、クロック・プリスケーラ, 16 ビットアップダウンカウンタ, 周期設定レジスタ (TCCP レジスタ), 制御回路から構成されます。
- MFT の 1 ユニットは、FRT を 3 個搭載した 3 チャネル構成です。それぞれの FRT が独立した動作を行えます。
- OCU は、FRT のカウンタ値を基準として PWM 信号を生成出力する機能ブロックです。OCU から出力される PWM 信号の信号名は、それぞれ RT0～RT5 です。これらの信号は、WFG を経由して LSI 外部出力端子へ出力されます。
- OCU は、コンペア値格納レジスタ (OCCP レジスタ), 制御回路から構成されます。それぞれの回路を 2 組持った 2 チャネル構成が基本単位です。
- MFT の 1 ユニットは、OCU を 3 個搭載しており、6 個のコンペアレジスタ, 6 本の出力信号端子, 6 本の割込み出力があります (2 チャネル×3 ユニット構成)。

OCU は、FRT のカウンタ値と一致した際に端子出力レベルを反転させたりします。連動させる FRT はソフトウェアにより 3 チャネルのうちのいずれかを選択することができます。例えば、1 ユニットの OCU 内の各チャネルをそれぞれ異なる FRT に連動させることができます。

FRT はアップカウントモードとアップダウンカウントモードの 2 種類が存在します。

図 1 に、FRT のカウントモードについて示します。FRT の周期設定はコンペアクリアバッファレジスタ (TCCP0 レジスタ) にカウント数を設定します。

図 1. FRT のモードおよび周期計算式

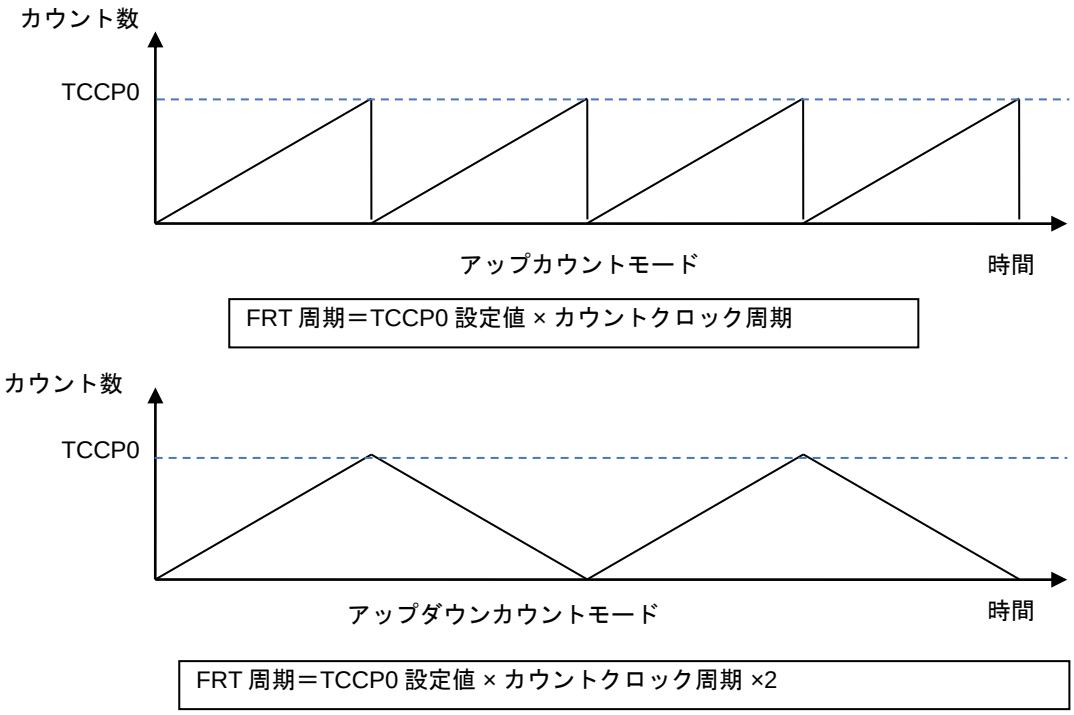


図 2、および図 3 に、FRT と OCU を利用した出力波形例を示しました。

図 2 のように、1 つの FRT に同期して OCU 出力を行うことができます。

図 3 は、3 つの FRT を利用して、それぞれ OCU を個別に連動させて出力を行う波形例です。

注意点として、各 FRT 自体は同期して起動できない点が上げられます。これは FRT 起動ビットがそれぞれ別のレジスタに存在するためです。

図 2. FRT 1 チャネルに対して OCU 3 チャネルを使用した波形出力例

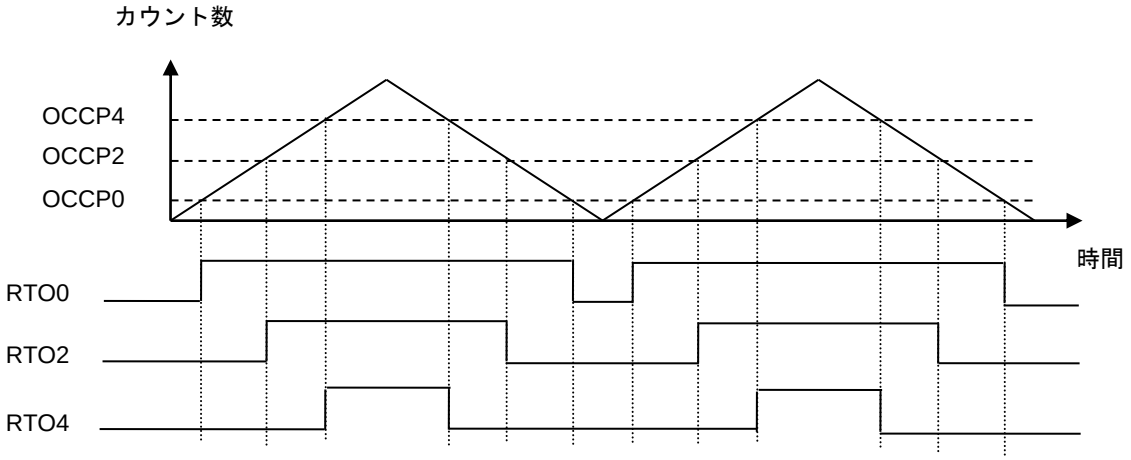
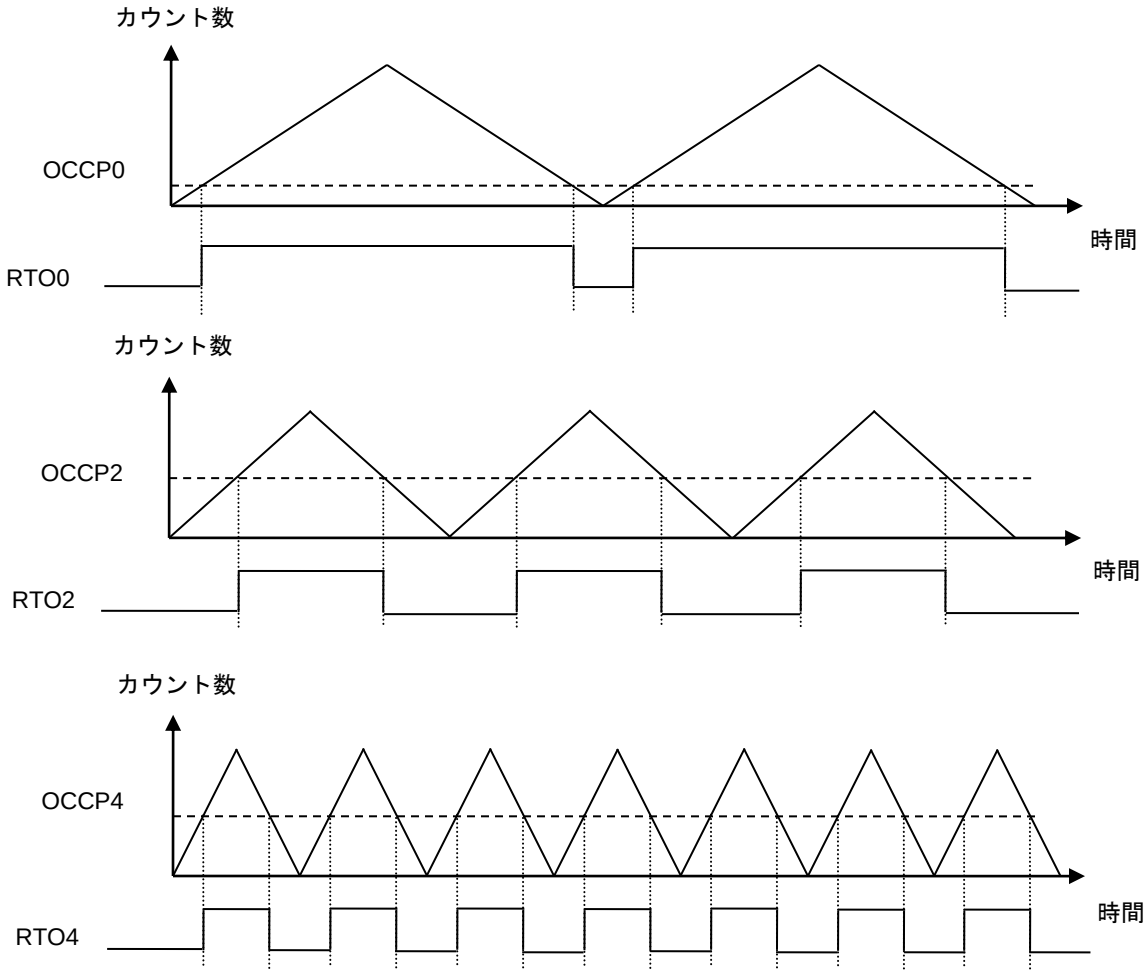


図 3. FRT 各チャネルに対し、OCU 1 チャネルを使用した波形出力例



4.2 レジスタの基本設定と波形出力例

以下に、FRT，OCU を利用した波形出力例を示します。

OCU はチャネル 0 とチャネル 1 を使用、FRT はチャネル 0 を使用します。

以下 MFT のレジスタ設定について、[レジスタ名]=[設定値] で示します。以下断りがない限り、

Φ = PCLK（周辺機能クロック）= 40MHz で設定しています。

MFT 出力を行う場合、ポート機能設定レジスタ （PFR）を周辺機能の入出力端子として設定、拡張ポート機能端子設定レジスタ （EPFR）を MFT 出力に設定します。

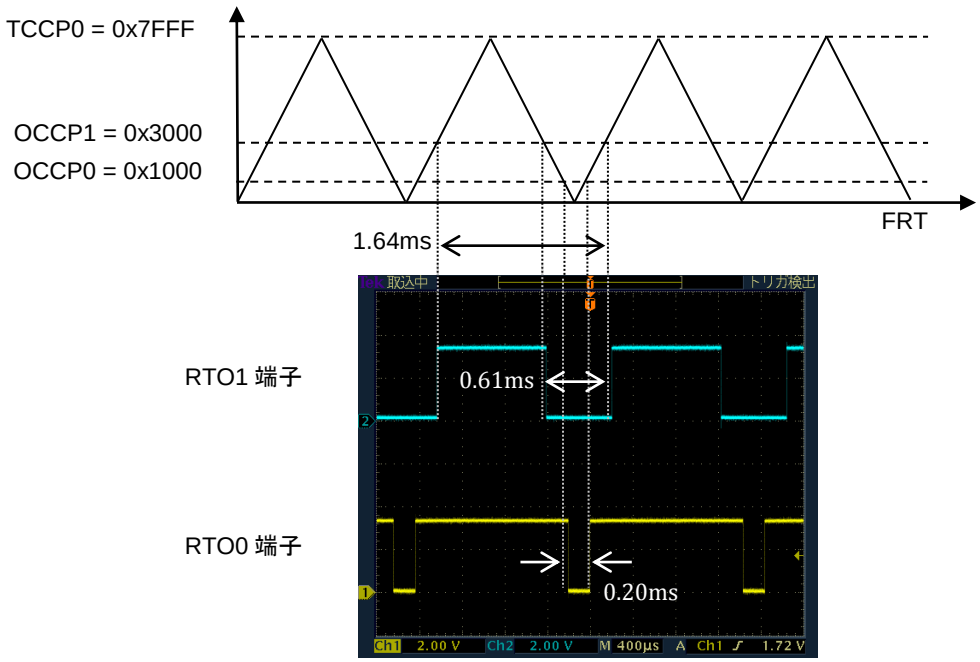
出力波形例 1

<主なレジスタ設定>

```
TCCP0 = 0x7FFF   // FRT 周期：  0x7FFF ×1/40MHz  ×2  = 1.64ms
TCSA0 = 0x21F0   // FRT：アップダウンカウントモード
OCCP0 = 0x1000   // RTO0  L 幅  0x1000 ×1/40MHz  ×2 = 0.20ms
OCCP1 = 0x3000   // RTO1  L 幅  0x3000 ×1/40MHz  ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x60
OCSC10 = 0x00
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 4 に示します。

図 4. MFT の出力波形例 1



出力波形例 2

出力波形例 1 からの変更箇所は、OCSB10 レジスタのビット 12（CMOD ビット）です。

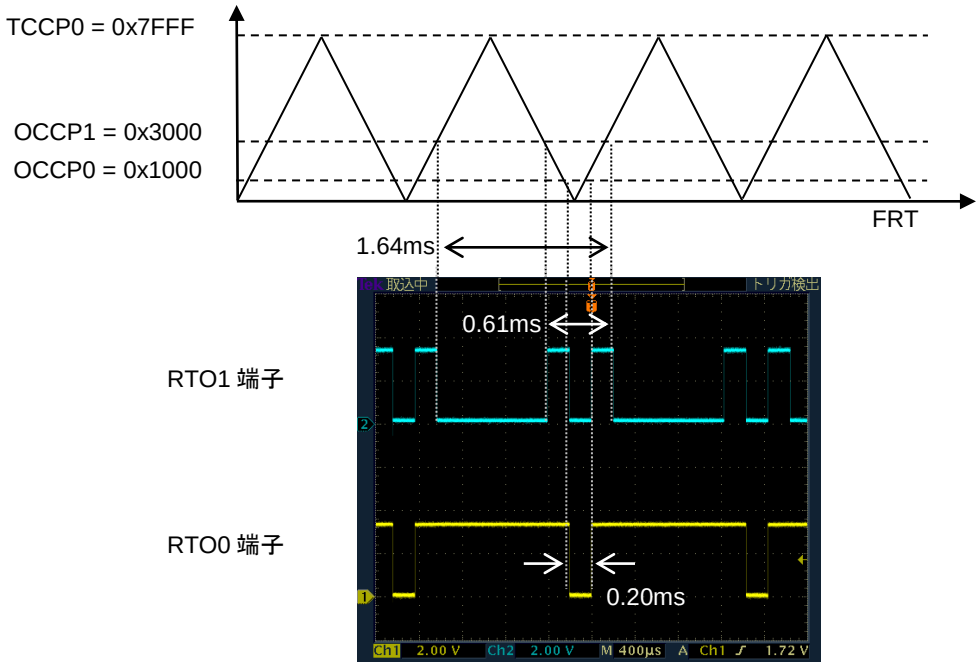
CMOD ビット = 1，かつ OCSC10 レジスタの MOD ビット = 0 の場合、RTO0（または偶数チャネル）の出力は、FRT カウント値と対応する OCCP0 の値の一致でのみ反転するのに対して、RTO1（または奇数チャネル）の出力は、FRT カウント値と、それぞれ OCCP1 と OCCP0 の値が一致する毎に極性反転を行います。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF   //周期  0x7FFF ×1/40MHz ×2 = 1.64ms
TCSA0 = 0x21F0   //FRT：アップダウンカウントモード
OCCP0 = 0x1000   //RTO0  L 幅  0x1000 ×1/40MHz  ×2 = 0.20ms
OCCP1 = 0x3000   //RTO1  H 幅  0x3000 ×1/40MHz  ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x70    //CMOD ビット = 1
OCSC10 = 0x00
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 5 に示します。

図 5. MFT の出力波形例 2



出力波形例 3

出力波形例 1 からの変更箇所は、OCSC10 レジスタの各ビット（MOD ビット）です。

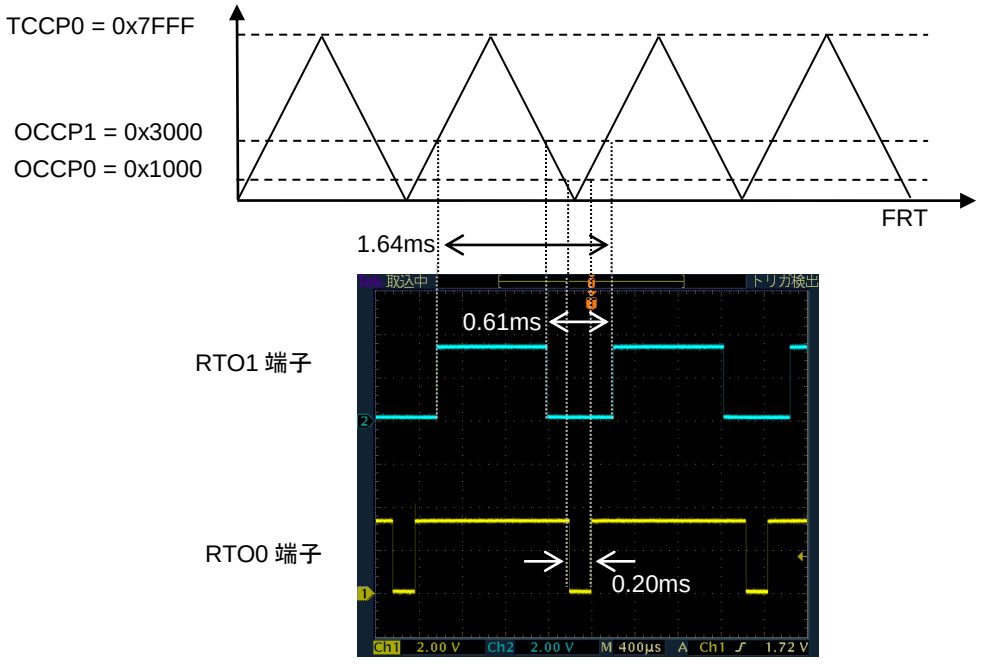
CMOD ビット=0，かつ OCSC10 レジスタの MOD ビット = 1 の場合、端子出力 RTO1, RTO0 は、それぞれ OCCP1 と OCCP0 の値が FRT カウント値とアップカウント時に一致すると “H” に、ダウンカウント時に一致すると “L” になります。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz ×2 = 1.64ms
TCSA0 = 0x21F0    // FRT：アップダウンカウントモード
OCCP0 = 0x1000    // RTO0  L 幅  0x1000 ×1/40MHz ×2 = 0.20ms
OCCP1 = 0x3000    // RTO1  L 幅  0x3000 ×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x60     // CMOD ビット = 0
OCSC10 = 0x03     // MOD1 ビット = , MOD0 ビット = 1
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 6 に示します。

図 6. MFT の出力波形例 3



出力波形例 4

出力波形例 1 からの変更箇所は、OCSB10 レジスタのビット 12（CMOD ビット）および OCSC10 レジスタの各ビット（MOD ビット）です。

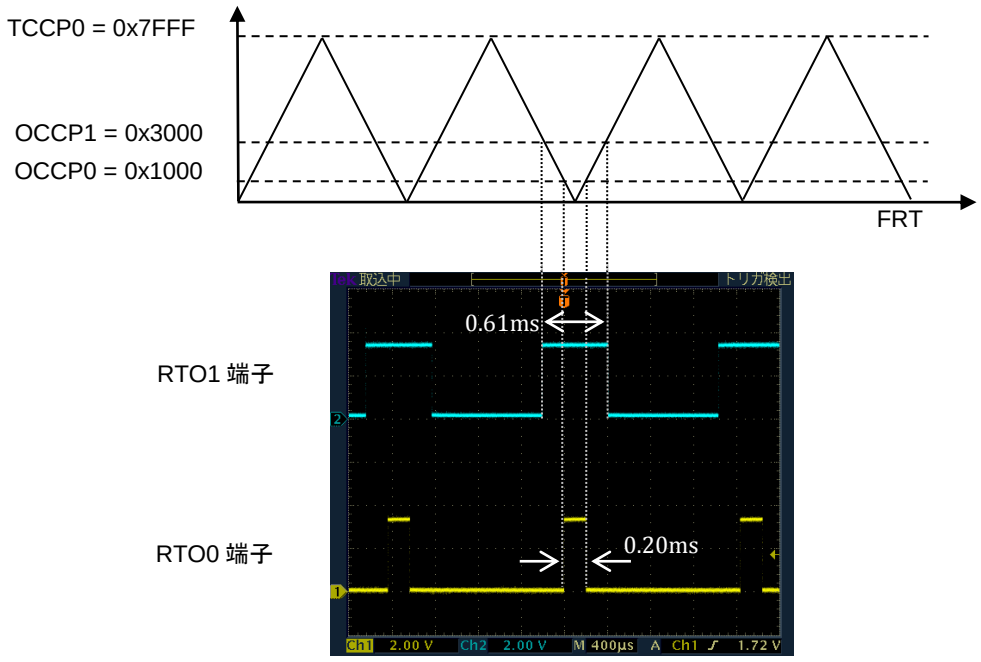
本設定では、出力波形例 3 の出力波形の反転した出力になります。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF     // 周期  0x7FFF ×1/40MHz ×2 = 1.64ms
TCSA0 = 0x21F0     // FRT：アップダウンカウントモード
OCCP0 = 0x1000     // RTO0  H 幅  0x1000 ×1/40MHz ×2 = 0.20ms
OCCP1 = 0x3000     // RTO1  H 幅  0x3000 ×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x70      // CMOD ビット = 1
OCSC10 = 0x03      // 各 MOD ビット = 1
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 7 に示します。

図 7. MFT の出力波形例 4



出力波形例 5

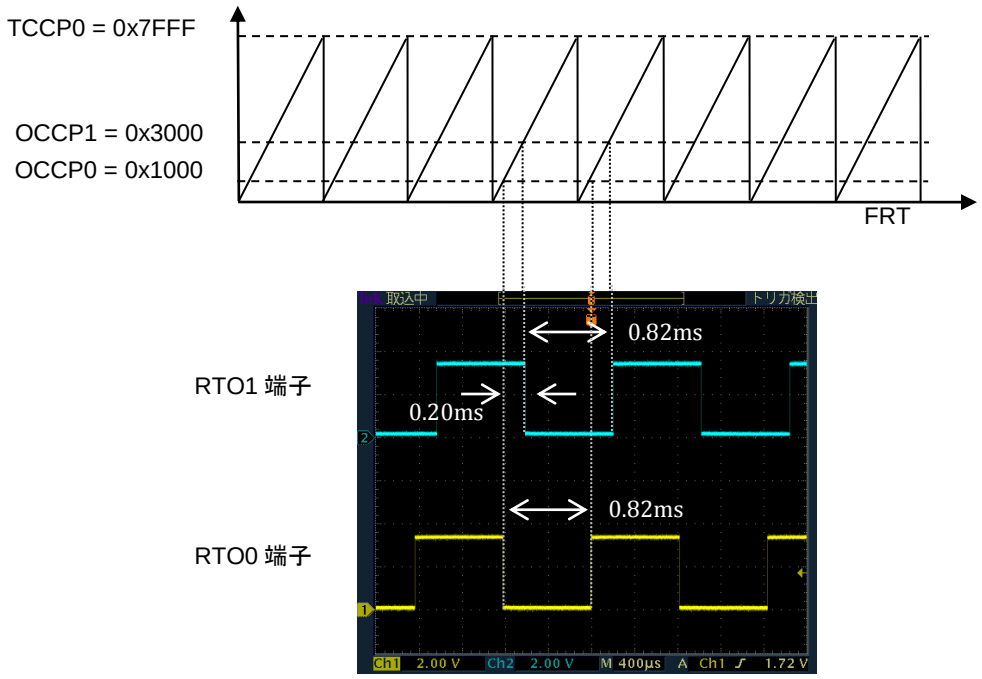
出力波形例 1 からの変更箇所は、TCSA0 レジスタの MODE ビットです。本設定により、FRT はアップカウントモードで動作します。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF   // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0   // FRT：アップカウントモード
OCCP0 = 0x1000   // RTO0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000   // RTO1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x60    // CMOD ビット = 0
OCSC10 = 0x00    // 各 MOD ビット = 0
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 8 に示します。

図 8. MFT の出力波形例 5



出力波形例 6

出力波形例 5 からの変更箇所は、OCSB10 のビット 12（CMOD ビット）です。

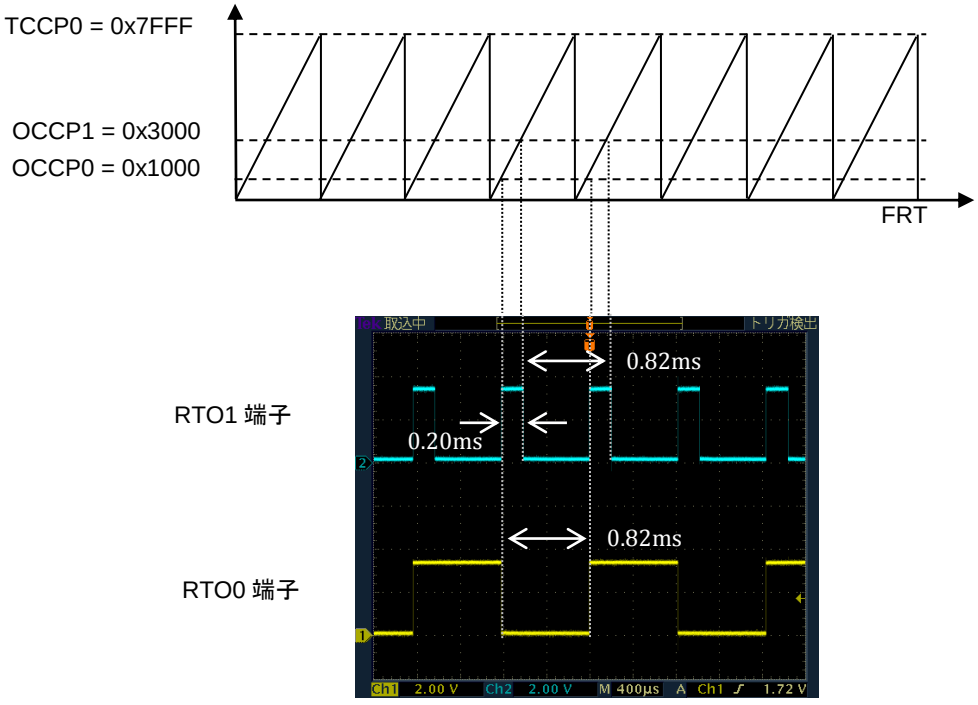
CMOD ビット = 1，かつ OCSC10 レジスタの MOD ビット = 0 の場合、RTO0（または偶数チャネル）の出力は、FRT カウント値と対応する OCCP0 の値の一致でのみ反転するのに対して、RTO1（または奇数チャネル）の出力は、FRT カウント値と、それぞれ OCCP1 と OCCP0 の値が一致する毎に極性反転を行います。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RTO0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RTO1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x70     // CMOD ビット = 1
OCSC10 = 0x00     // 各 MOD ビット = 0
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 9 に示します。

図 9. MFT の出力波形例 6



出力波形例 7

出力波形例 5 からの変更箇所は、OCSC10 の各ビット（MOD ビット）です。

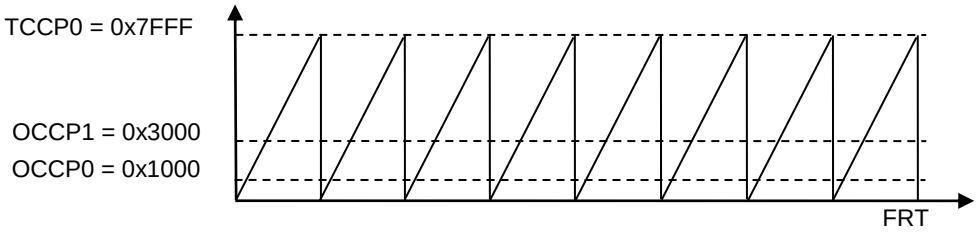
CMOD ビット = 0, かつ OCSC10 レジスタの MOD ビット = 1 の場合、端子出力 RTO1, RTO0 は、対応する OCCP の値と FRT カウント値がアップカウント時に一致すると ”H” に、ダウンカウント時に一致すると ”L” になりますが、FRT がアップカウントモードのため、コンペアー致しても常に ”H” がセットされるため、RTO1, RTO0 共に ”H” 出力固定になります。

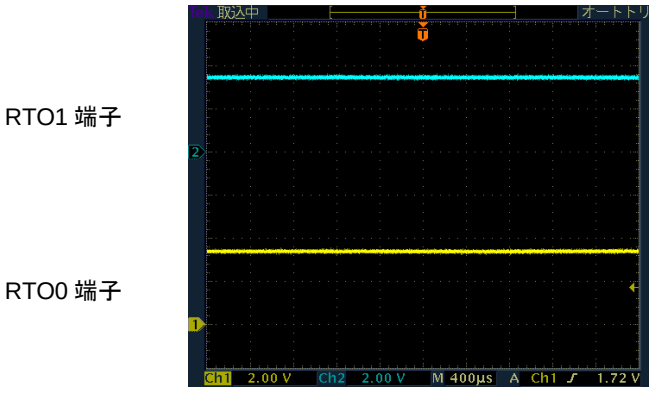
<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期 0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RTO0 L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RTO1 L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x60     // CMOD ビット = 0
OCSC10 = 0x03     // 各 MOD ビット = 1
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 10 に示します。

図 10. MFT の出力波形例 7





出力波形例 8

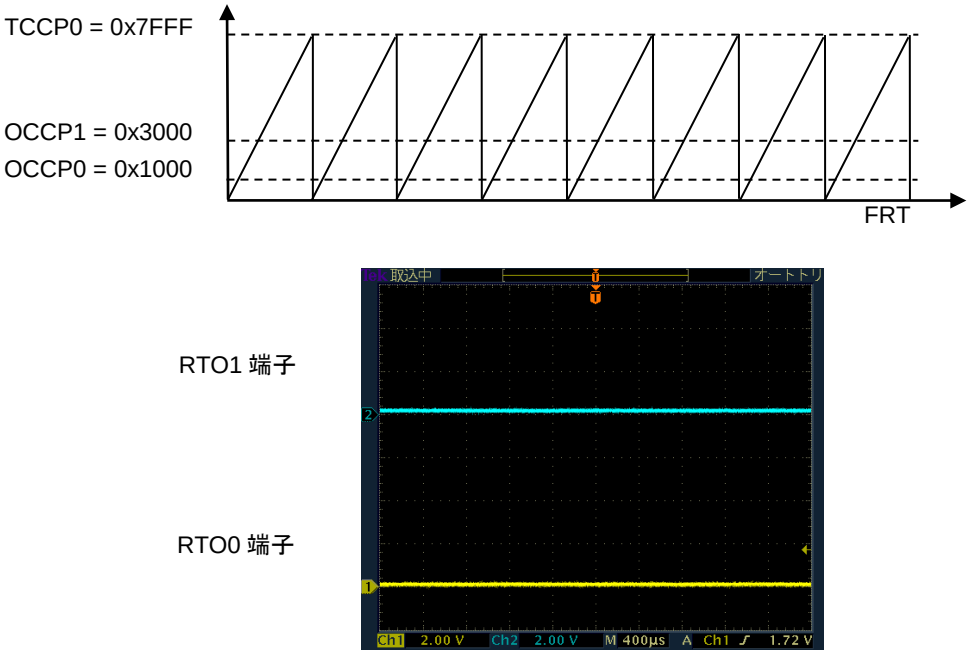
出力波形例 5 からの変更箇所は、OCSB10 レジスタのビット 12（CMOD ビット）および OCSC10 レジスタの各ビット（MOD ビット）です。CMOD ビット = 1、かつ OCSC10 レジスタの MOD ビット = 1 の場合、端子出力 RTO1, RTO0 は、対応する OCCP の値と FRT カウント値がアップカウント時に一致すると ”L” に、ダウンカウント時に一致すると ”H” になりますが、FRT がアップカウントモードのため、コンペアー致しても常に ”L” がセットされるため、RTO1，RTO0 共に ”L” 出力固定になります。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RTO0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RTO1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x60     // CMOD ビット = 1
OCSC10 = 0x03     // 各 MOD ビット = 1
```

RTO1 端子，RTO0 端子の出力波形，および FRT の関係について図 11 に示します。

図 11. MFT の出力波形例 8



4.3 デッドタイムタイマについて

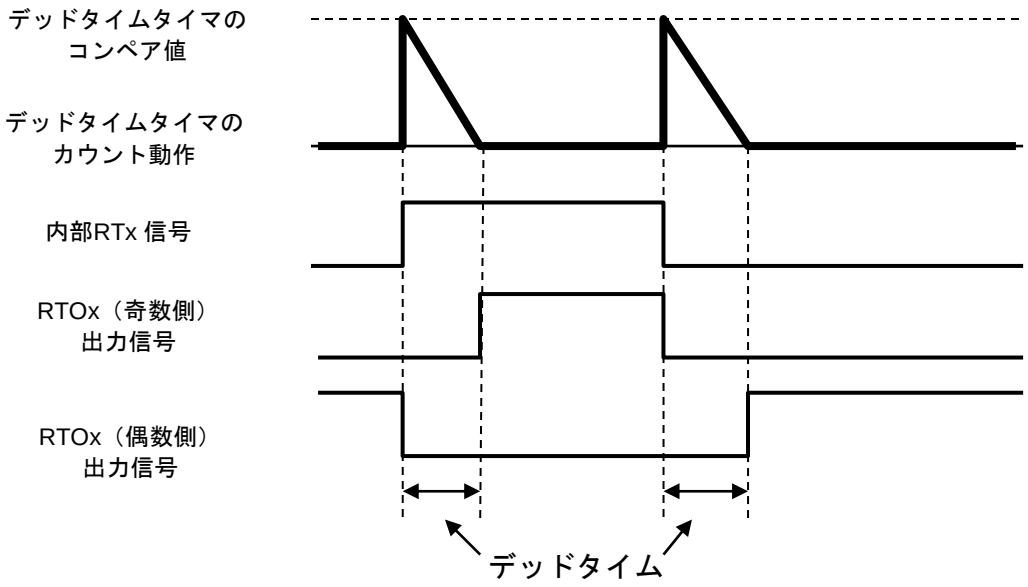
MFT には、ノンオーバラップ信号を生成するために、デッドタイムタイマが存在します。

MFT には、1 対（2 チャネル）出力に対して 1 チャネルのデッドタイムタイマが存在します。

MFT1 ユニットあたり、3 対（合計 6 チャネル）出力があるので、3 チャネルのデッドタイムタイマが存在します。

※IGBT などのスイッチング素子のスイッチ切替え時において、スイッチ切替えの遅延による信号の衝突（貫通電流）を防止するために必要で、タイマ出力をともに L にする期間が必要になります。このような信号をノンオーバラップ信号と呼んでいます。

図 12. ノンオーバラップ信号



なお、デッドタイムタイマは、使用しない場合は内部インターバルタイマとしても利用可能です。

以下に、サンプルプログラムを用いてデッドタイムタイマを利用した場合の波形出力について紹介します。

出力波形例 9

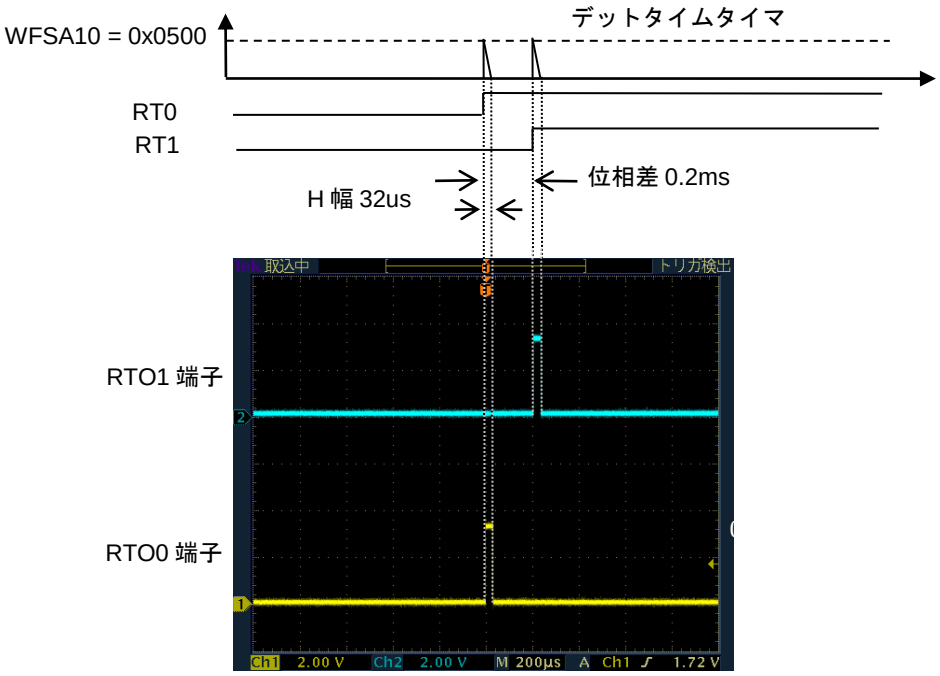
RTO0, RTO1 の出力に注目する為、デッドタイムタイマ用のレジスタ WFTM10, WFSA10 のレジスタ設定のみを追加しています。WFSA10 レジスタの TMD[2:0] ビットを 0b010 に設定すると、内部 RT1, RT0 の立上りエッジにより、デッドタイムタイマ 0 が起動されデッドタイムタイマのカウンタがオーバフローするまでの間 RTO1, RTO0 端子から H が出力されます。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF   // 周期 0x7FFF ×1/40MHz = 0.82ms）
TCSA0 = 0x21D0   // FRT：アップカウントモード）
OCCP0 = 0x1000   // RT0 L 幅 = H 幅 = 0.82ms）
OCCP1 = 0x3000   // RT1 L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms）
OCSA10 = 0x3F
OCSB10 = 0x60    // CMOD ビット = 0
OCSC10 = 0x00    // 各 MOD ビット = 0
WFTM10 = 0x0500  // 周期 0x500 ×1/40MHz = 32us
WFSA10 = 0x0010  // TMD = 0b010
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 13 に示します。

図 13. MFT の出力波形例 9



出力波形例 10

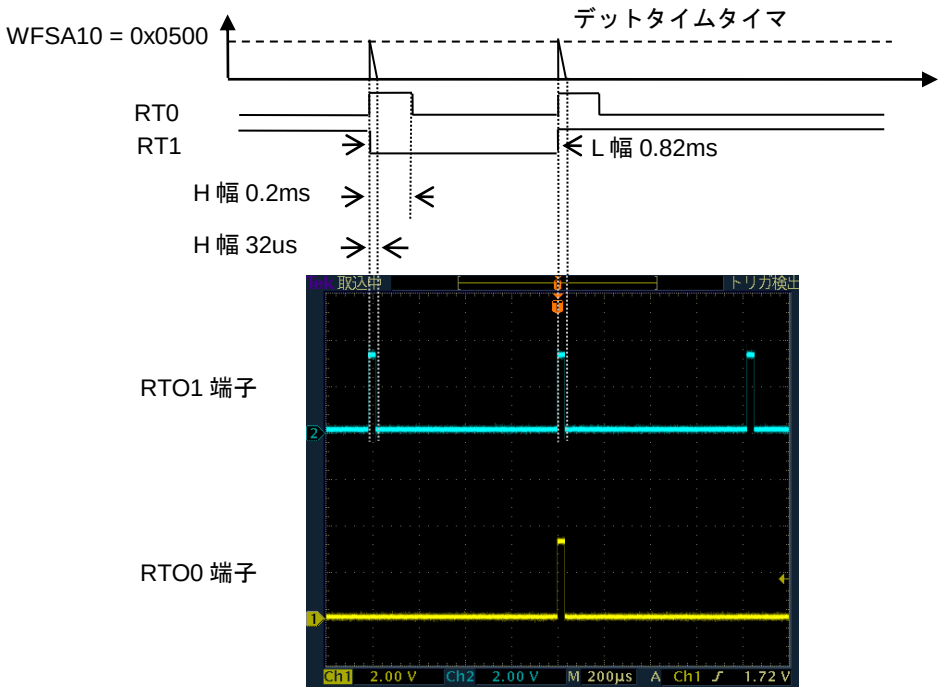
出力波形例 9 から、OCSB10 レジスタの CMOD ビットのみ 1 に変更します。RT0（または偶数チャネル）は、対応する OCCP レジスタの一致でのみ反転するのに対して、RT1（または奇数チャネル）は、それぞれ OCCP1 レジスタと OCCP0 レジスタの一致で反転します。この波形の立上りをトリガとして、デッドタイムタイマが起動して RTO1, RTO0 からデッドタイムタイマのカウンタがオーバフローするまでの間 ”H” が出力されます。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RT0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RT1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x70     // CMOD ビット = 1
OCSC10 = 0x00     // 各 MOD ビット = 0
WFTM10 = 0x0500   // 周期  0x500×1/40MHz = 32us
WFSA10 = 0x0010   // TMD = 0b010
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 14 に示します。

図 14. MFT の出力波形例 10



出力波形例 11

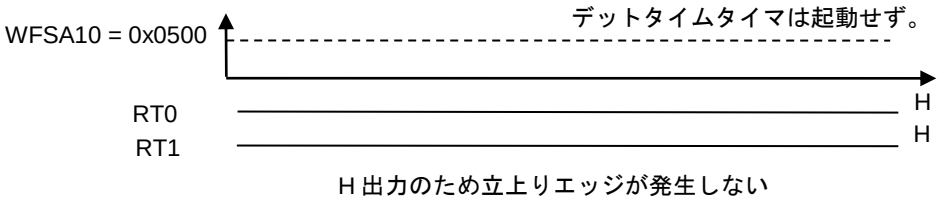
CMOD ビットが 0、かつ MOD ビットが 1 であり、更にフリーランタイマがアップカウントモードのため、コンペアー致しても RT 信号は常に 1（”H” レベル）がセットされることになります（出力波形例 7 参照）。そのため、デッドタイムタイマが起動しないため、出力は ”L” 出力固定になります。

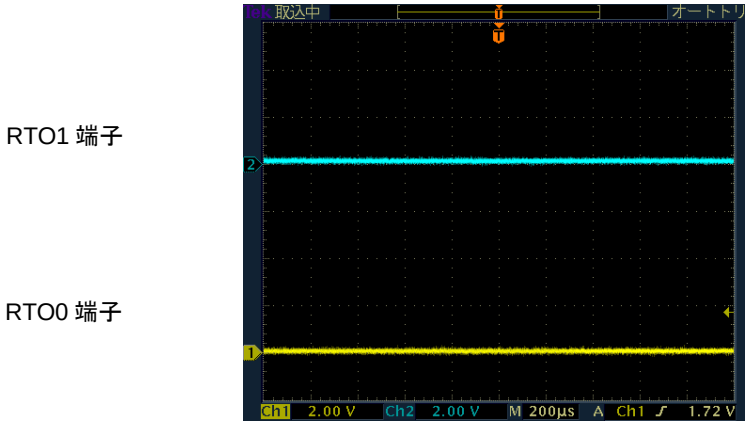
<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RTO0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RTO1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x60     // CMOD ビット = 0
OCSC10 = 0x03     // 各 MOD ビット = 1
WFTM10 = 0x0500   // 周期  0x500 ×1/40MHz = 32us
WFSA10 = 0x0010   // TMD = 0b010
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 15 に示します。

図 15. MFT の出力波形例 11





出力波形例 12

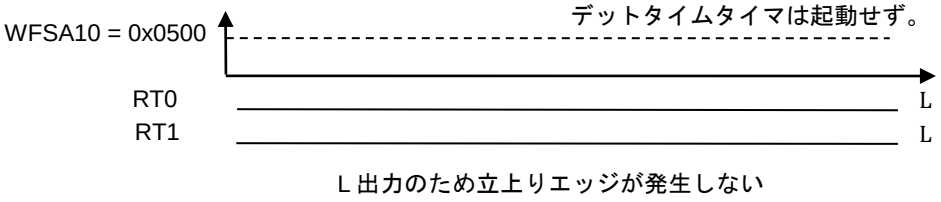
CMOD ビットが 1、かつ MOD ビットが 1 であり、更にフリーランタイマがアップカウントモードのため、コンペアー致しても RT 信号は常に 0（L レベル）がセットされることになります（出力波形例 8 参照）。そのため、デッドタイムタイマが起動しないため、出力は L 出力固定になります。（結果として、出力波形例 11 と同様の波形となります。）

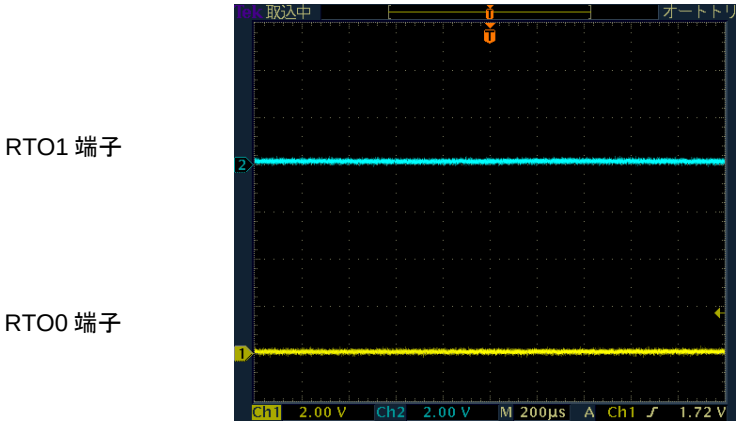
<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RTO0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RTO1  L 幅 = H 幅 = 0.82ms, RTO0 との位相差 0x2000 ×1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x70     // CMOD ビット = 1
OCSC10 = 0x03     // 各 MOD ビット = 1
WFTM10 = 0x0500   // 周期  0x500 ×1/40MHz = 32us
WFSA10 = 0x0010   // TMD = 0b010
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 16 に示します。

図 16. MFT の出力波形例 12





出力波形例 13

WFSA10 レジスタの TMD[2:0] ビットを 0b100 に設定することで、RT1 信号によるノンオーバラップ信号を生成できます。このとき、OCSB10 レジスタの CMOD ビットは必ず ”1” に設定してください。FRT をアップダウンカウントモードにして、デッドタイムタイマを利用する場合の例を示します。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期 0x7FFF ×1/40MHz ×2 = 1.64ms
TCSA0 = 0x21F0    // FRT：アップダウンカウントモード
OCCP0 = 0x1000
OCCP1 = 0x3000    // RTO1 H 幅 0x3000×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x70     // CMOD ビット = 1
OCSC10 = 0x03     // 各 MOD ビット = 1
WFTM10 = 0x0500   // 周期 0x500 ×1/40MHz = 32us
WFSA10 = 0x0020   // TMD ＝0b100
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 17 に示します。

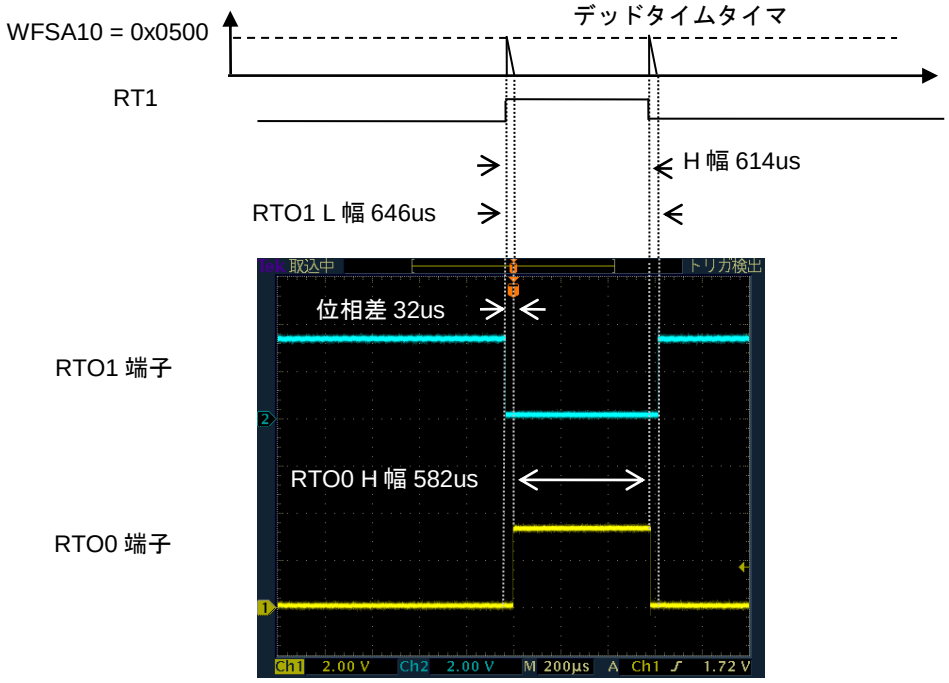
RTO1 端子と RTO0 端子の出力の位相差は、デッドタイムタイマで生成した値の 2 倍となります。

RTO1 端子 L 幅：RTO1 H 幅（0.61ms）＋デッドタイムタイマ周期（32us）＝646us

RTO0 端子 H 幅：RTO1 H 幅（0.61ms）- デッドタイムタイマ周期（32us）＝582us

また、RTO0/1 のレベルを反転出力させたい場合は、DTCR レジスタの DMOD ビットを ”1” に設定してください。

図 17. MFT の出力波形例 13



4.4 PPG タイマとの連携機能

MFT は、PPG タイマ（PPG: Programmable Pulse Generator）と内部接続しており、RTOx 端子からの PPG タイマの出力を行えます。ここでは、MFT と PPG タイマの連携機能について、サンプルプログラムを用いた波形出力とあわせて紹介します。

PPG タイマの起動は、下記 3 種類が存在します。

- ソフトウェアによるトリガビットによる起動
  (TRG レジスタの PEN ビット設定による)
- タイミングジェネレータによる起動
  (同時起動が可能)
- MFT の内部 GATE 信号による起動
  (GATEC レジスタによる動作モード設定が必要)

GATE 信号の生成方法は、WFSA10 レジスタの TMD ビット、GTEN ビットの組み合わせにより決まります。

出力波形例 14

WFSA10 レジスタの TMD ビット，GTEN ビットと PGEN ビットの組み合わせにより、PPG の出力波形が RTO 端子より出力されます。下記サンプル例では、RTO0 からあらかじめ起動した PPG タイマ出力を、内部 RT0 信号が H レベルの期間だけ出力する設定にしています。

<主なレジスタ設定>

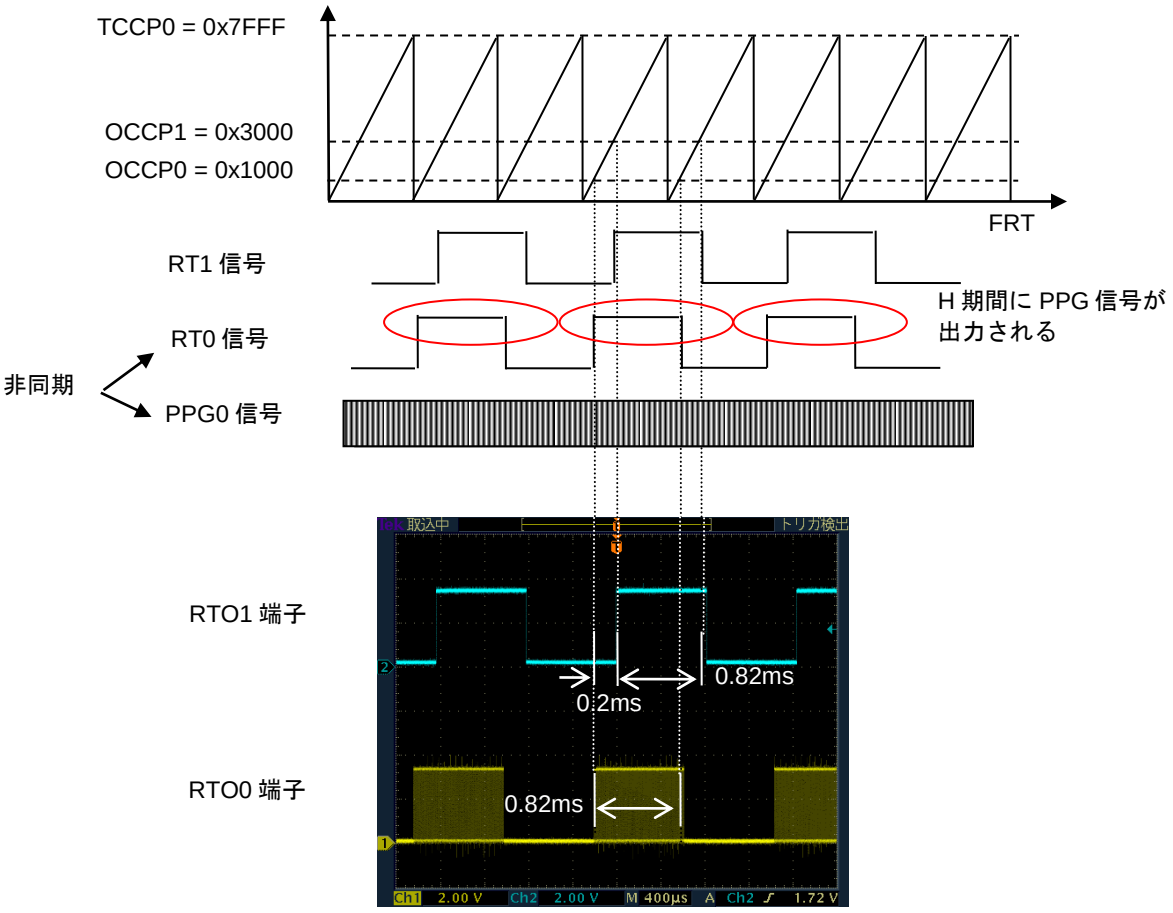
```
TCCP0 = 0x7FFF     // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0     // FRT：アップカウントモード
OCCP0 = 0x1000
OCCP1 = 0x3000     // RTO1  H 幅  0x3000 ×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x60      // CMOD ビット = 0
OCSC10 = 0x00      // 各 MOD ビット = 0
WFTM10 = 0x0500    // 周期  0x500 ×1/40MHz = 32us
WFSA10 = 0x0408    // TMD ＝0b001, PGEN = 0b01：RT0 に PPG の出力を許可

PPGC0 = 0x00
PRLL0 = 0x80       // PPG L 幅  0x80 ×1/40MHz = 3us
PRLH0 = 0x80       // PPG H 幅  0x80 ×1/40MHz = 3us
GATEC0 = 0x00      // TRG レジスタにより PPG 起動
（フリーランタイマを起動する前に、PPG タイマを起動させておく必要があります。）
```

RTO1 端子，RTO0 端子の出力波形，および各タイマの関係について図 18 に示します。

RTO1 端子は WFSA10 レジスタにて PPG 出力許可を行っていないため、内部 RT1 信号がそのまま RTO1 端子に出力されています。

図 18. MFT の出力波形例 14



出力波形例 15

下記サンプル例では、RTO0 端子から、PPG タイマ出力を、内部 RT0 信号が H レベルの期間だけ出力する設定にしています。出力波形例 14 との違いは、PPG タイマの起動がソフトウェアトリガによるものでなく、RT0 から生成された GATE 信号により起動されたものとなります。

PPG の出力について MFT と同期させたい場合はこちらの設定にしてください。

<主なレジスタ設定>

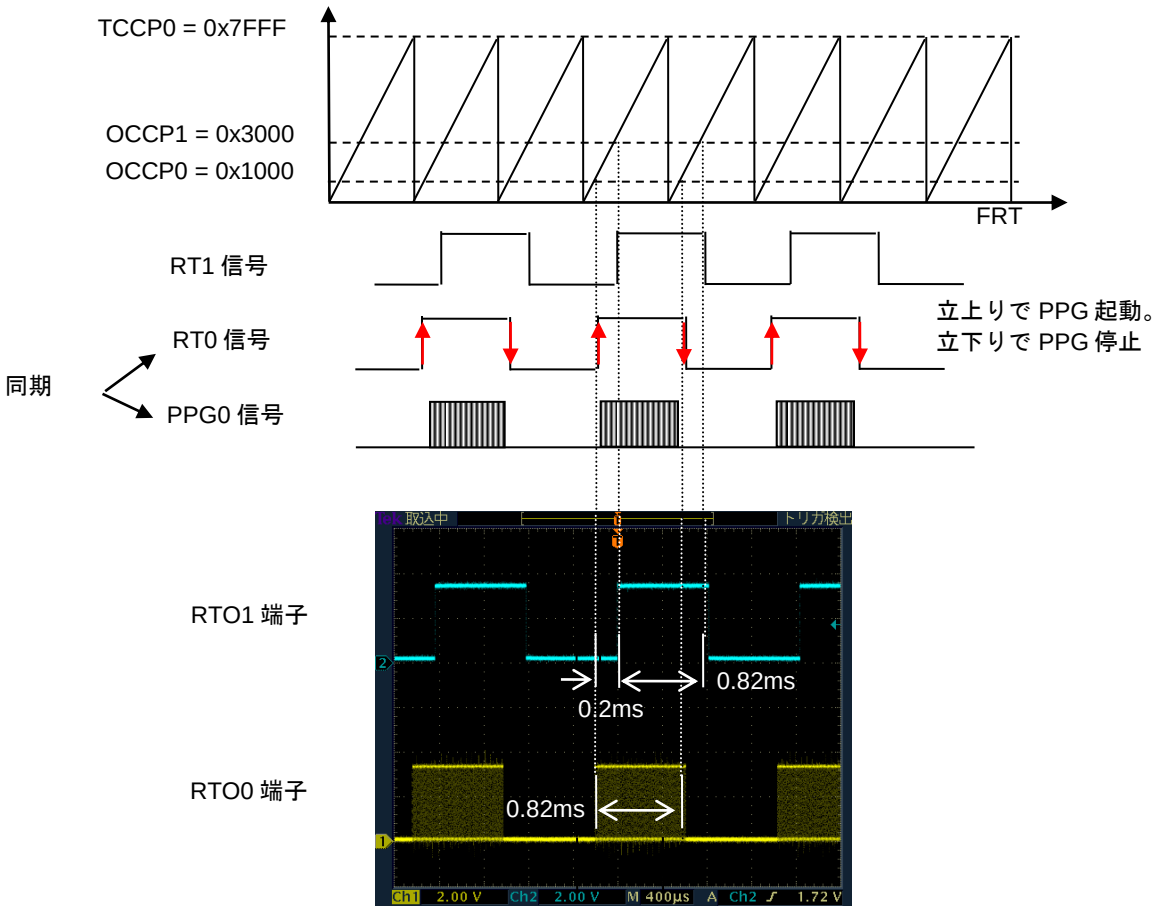
```
TCCP0 = 0x7FFF     // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0     // FRT：アップカウントモード
OCCP0 = 0x1000
OCCP1 = 0x3000     // RTO1  H 幅  0x3000 ×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x60      // CMOD ビット = 0
OCSC10 = 0x00      // 各 MOD ビット = 0
WFTM10 = 0x0500    // 周期  0x500 ×1/40MHz = 32us
WFSA10 = 0x0408    // TMD ＝0b001, PGEN = 0b01：RT0 に PPG の出力を許可, GTEN = 0b10

PPGC0 = 0x00
PRLL0 = 0x80       // PPG L 幅  0x80 ×1/40MHz = 3us
PRLH0 = 0x80       // PPG H 幅  0x80 ×1/40MHz = 3us
GATEC0 = 0x02      // MFT からの起動信号による起動
```

RTO1 端子，RTO0 端子の出力波形，および各タイマの関係について図 19 に示します。

RTO1 端子は WFSA10 レジスタにて PPG 出力許可を行っていないため、内部 RT1 信号がそのまま RTO1 端子に出力されています。

図 19. MFT の出力波形例 15



出力波形例 16

WFSA0 レジスタの TMD[2:0] ビットを 0b010 に設定すると、内部 RT0/RT1 の立上りエッジにより、デッドタイムタイマ 0 が起動します。このとき WFSA10 レジスタの GTEN ビットが 0、かつ PGEN ビットが 1 の場合、デッドタイムタイマのカウンタがアンダフローするまでの間 RTO0 端子から PPG タイマのパルスが出力されます。

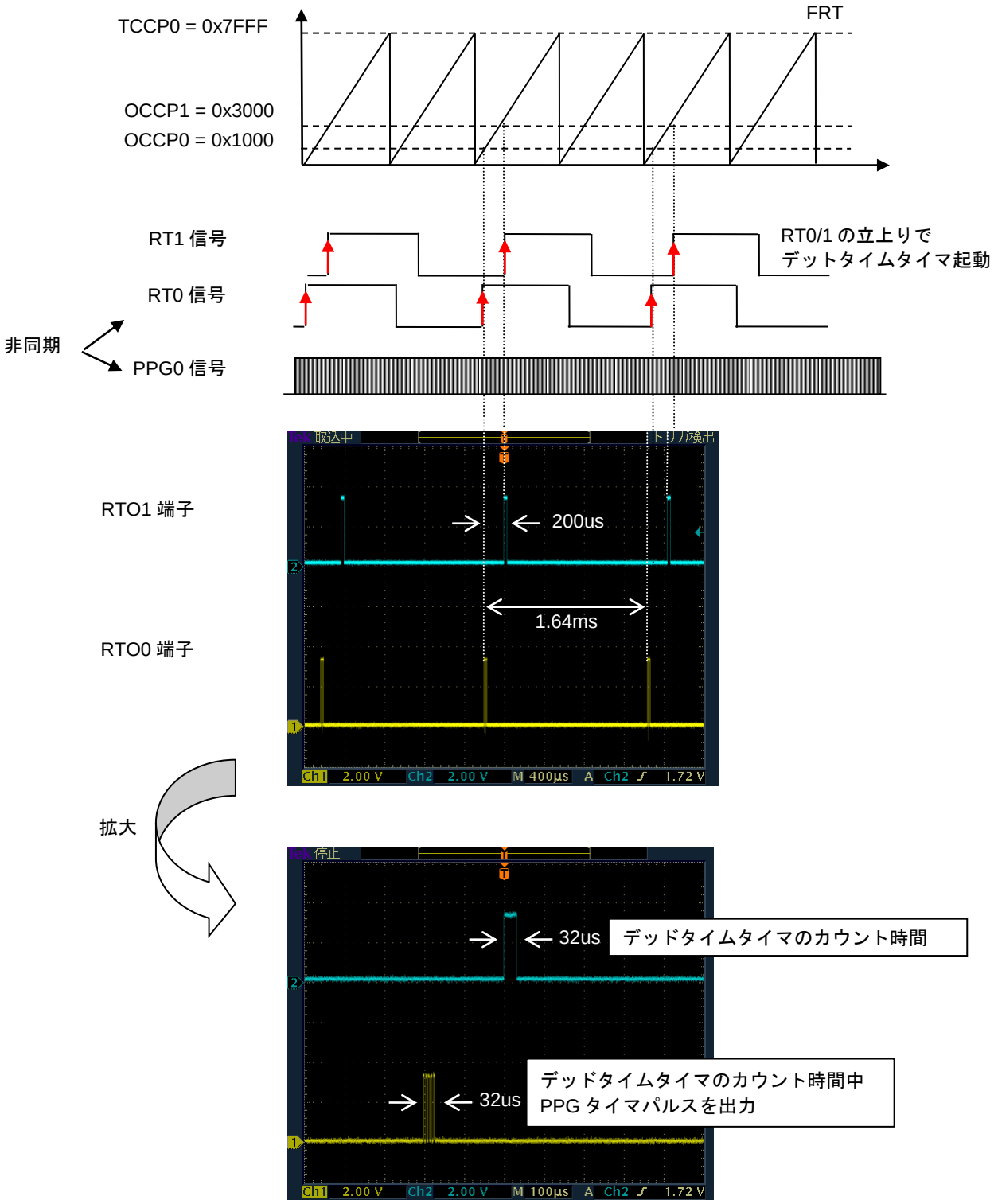
<主なレジスタ設定>

```
TCCP0 = 0x7FFF   // 周期 0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0   // FRT：アップカウントモード
OCCP0 = 0x1000
OCCP1 = 0x3000   // RTO1 H 幅 0x3000 ×1/40MHz ×2 = 0.61ms
OCSA10 = 0x3F
OCSB10 = 0x60    // CMOD ビット = 0
OCSC10 = 0x00    // 各 MOD ビット = 0
WFTM10 = 0x0500  // 周期 0x500 ×1/40MHz = 32us
WFSA10 = 0x0410  // TMD =0b010, PGEN = 0b01：RT0 に PPG の出力を許可, GTEN = 0b00

PPGC0 = 0x00
PRLL0 = 0x80     // PPG L 幅 0x80 ×1/40MHz = 3us
PRLH0 = 0x80     // PPG H 幅 0x80 ×1/40MHz = 3us
GATEC0 = 0x00    // TRG レジスタにより PPG 起動
（FRT を起動する前に、PPG タイマを起動させてください。）
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 20 に示します。RTO1 端子は WFSA10 レジスタにて PPG 出力許可を行っていないため、デッドタイムタイマがアンダフローするまで H レベルを出力します。

図 20. MFT の出力波形例 16



出力波形例 17

WFSR10 レジスタの TMD[2:0]ビットを 0b010 に設定し、GTEN ビットが 1、かつ PGEN ビットが 1 の場合、RT0/1 の立上りエッジによりデッドタイムタイマのカウンタをスタートし、アンダフローするまでの間 RTO0 端子から PPG タイマのパルスが出力されます。

出力波形例 16 との違いは、PPG タイマの起動がソフトウェアトリガによるものでなく、RT0 から生成された GATE 信号により起動されたものとなります。

PPG の出力について多機能タイマと同期させたい場合はこちらの設定にしてください。

複数の GTEN ビットに 1 を設定した場合、ゲート信号は各タイマ動作期間中の信号を OR した信号になります。

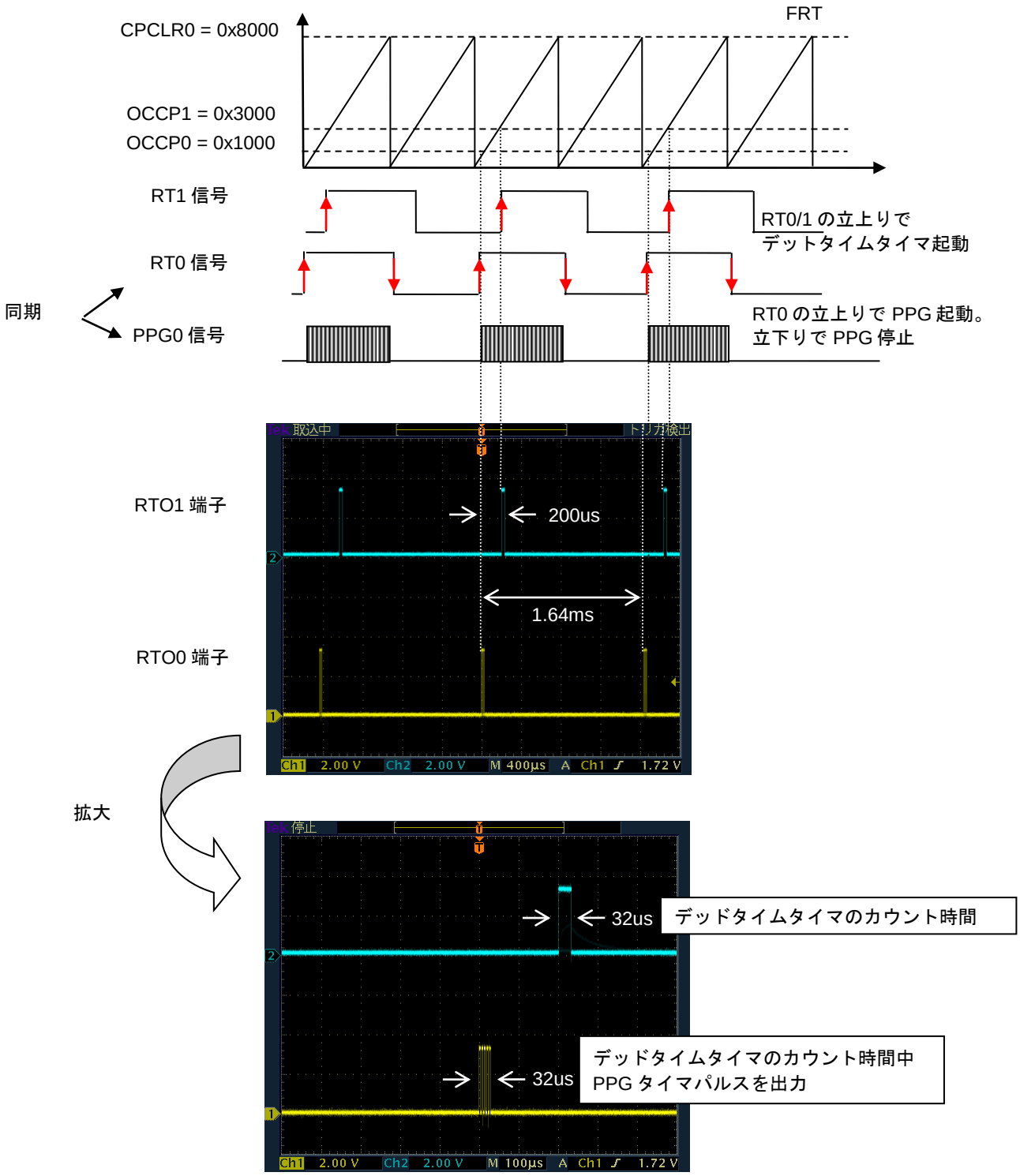
<主なレジスタ設定>

```
TCCP0 = 0x7FFF    // 周期  0x7FFF ×1/40MHz = 0.82ms
TCSA0 = 0x21D0    // FRT：アップカウントモード
OCCP0 = 0x1000    // RT0  L 幅 = H 幅 = 0.82ms
OCCP1 = 0x3000    // RT1  L 幅 = H 幅 = 0.82ms, RT0 との位相差 0x200 × 1/40MHz = 0.2ms
OCSA10 = 0x3F
OCSB10 = 0x60     // CMOD ビット = 0
OCSC10 = 0x00     // 各 MOD ビット = 0
WFTM10 = 0x0500  // 周期  0x500 ×1/40MHz = 32us
WFSA10 = 0x0450   // TMD = 0b010, PGEN = 0b01：RT0 に PPG の出力を許可, GTEN = 0b01
```

RTO1 端子，RTO0 端子の出力波形，およびデッドタイムタイマの関係について図 21 に示します。

RTO1 端子は WFSA10 レジスタにて PPG 出力許可を行っていないため、デッドタイムタイマがアンダフローするまで H レベルを出力します。

図 21. MFT の出力波形例 17



4.5 ADC との連携機能

MFT は ADC と内部接続しており、ADC の起動を PWM 信号出力に同期して任意のタイミングで行えます。

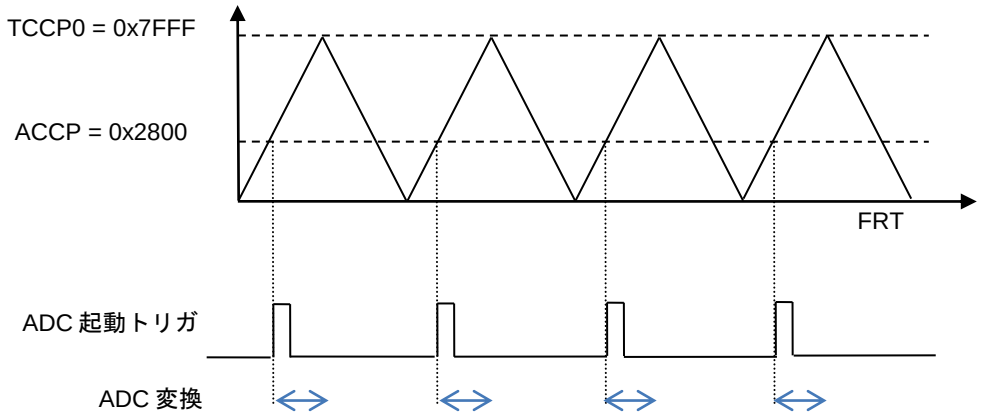
以下に、FRT，ADC 起動コンペアを利用した例を示します。

<主なレジスタ設定>

```
TCCP0 = 0x7FFF   // 周期  0x7FFF×1/40MHz ×2 = 1.64ms
TCSA0 = 0x21F0   // FRT：アップダウンカウントモード
ACSA = 0x0100    // アップカウント時にコンペア
ACSB = 0x0000    // バッファ機能：無効
ACCP = 0x2800    // コンペア値
ATSA = 0x0000
```

ADC 起動トリガ，および FRT の関係について図 22 に示します。

図 22. ADC 起動トリガと FRT の関係



4.6 三相モータ制御（正弦波出力サンプルプログラム）

MFT を 1 ユニット使用して、三相モータ駆動用のトランジスタを制御する PWM 波形信号を生成できます。

ここでは、正弦波相当のルックアップテーブルを元にしたサンプルプログラムを用い、MFT のユニット 0 を使用した三相 PWM 波形出力 RTO5～RTO0（RTO5, 3, 1 と RTO4, 2, 0 はそれぞれ極性が逆）を紹介します。

正弦波相当のルックアップテーブルから値を OCCP レジスタへ順次ロードしながら、OCU から正弦波相当の PWM 波形を生成できます。正弦波とそれに相当する OCU 出力の PWM 波形を図 23 に示します。

また 120 度づつ位相シフトした三相モータ制御用の正弦波形と WFG からの PWM 出力波形を図 24 に示します。

図 23. 正弦波と PWM 波形

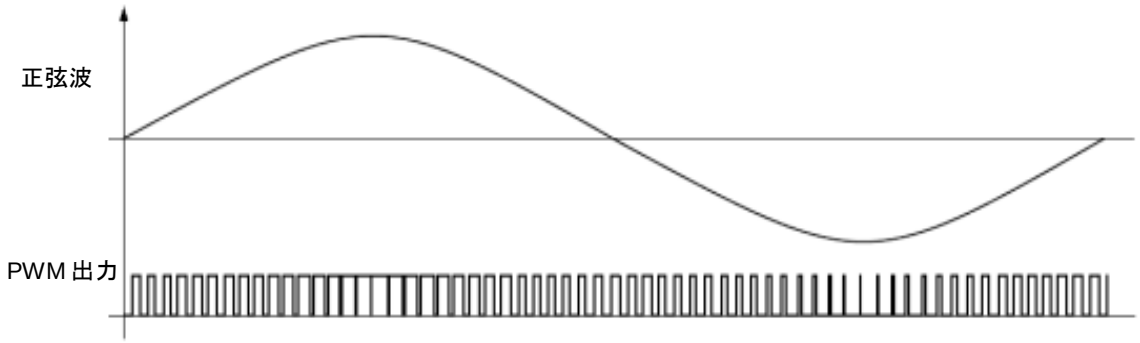
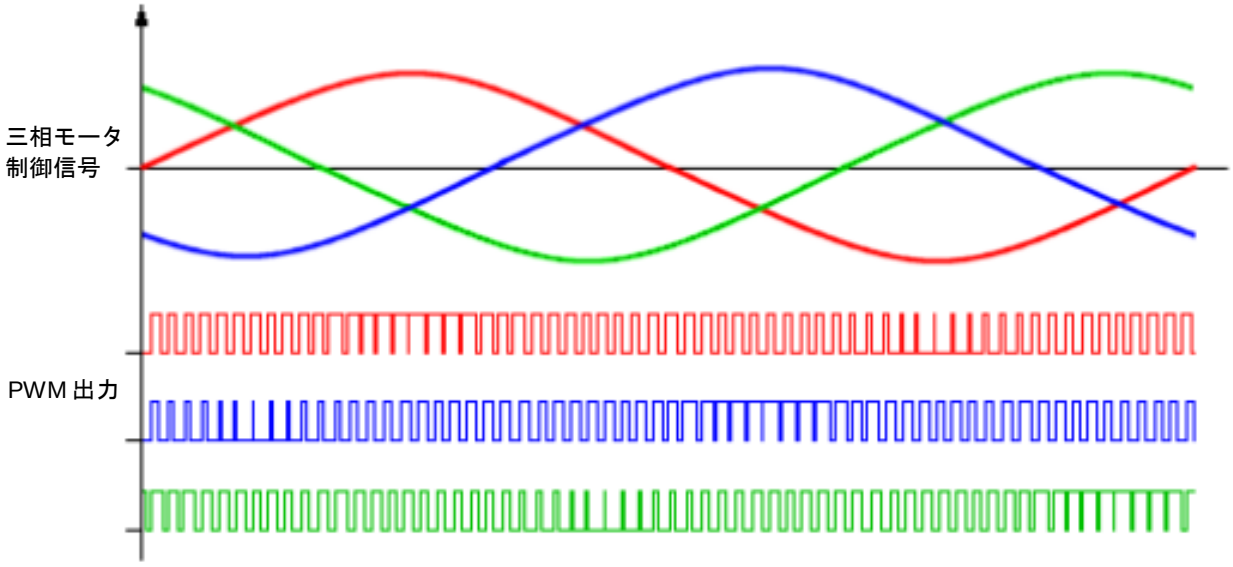


図 24. 三相モータ制御信号と PWM 出力



本サンプルプログラムでは、各機能ブロックを以下のモードで動作させます。

FRT　　：アップダウンカウントモード, 割込み有り
OCU　　：アップダウンカウントモード（Active High）, 割込み無し
WFG　　：RT-デッドタイマモード（Active High）
ADCMP/ATSA　：アップカウント中の一致で、ADC ユニット 0 に対しスキャン変換起動指示

<サンプルプログラムの主なレジスタ設定>

```
/*****************************************************************************************************************
・ FRT チャネル 0 に、アップダウンカウントモード動作、Zero 値検出割込み許可を設定。
・ FRT チャネル 0 の動作周期を設定。本例では、"0x5FFF"を設定しており、FRT のプリスケーラ設定
  =1/4、PCLK=40MHz の条件で、FRT のカウント周期は 4.915ms。
*****************************************************************************************************************/

TCCP0 = 0x5FFF  // 周期  0x5FFF ×1/40MHz ×2 ×4 = 4.915ms
TCSA0 = 0x20F2  // FRT：アップダウンカウントモード、クロック分周プリスケーラ設定：1/4、
                // Zero 値検出割込み：許可

/*****************************************************************************************************************
・ OCU チャネル 1,3,5 に FRT チャネル 0 を接続設定。
・ OCU チャネル 1,3,5 に、アップダウンカウントモード (Active High) 動作を設定。
  また、出力信号（RT1,RT3,RT5）の初期出力レベルを指定。
*****************************************************************************************************************/

OCFS10 = 0x0000  // 各 OCU チャネルに FRT チャネル 0 を接続
OCFS32 = 0x0000  // 各 OCU チャネルに FRT チャネル 0 を接続
OCFS54 = 0x0000  // 各 OCU チャネ 5 に FRT チャネル 0 を接続

OCSA10 = 0x02    // OCCP のバッファ機能：有効、OCU チャネル 1：動作許可
OCSA32 = 0x02    // OCCP のバッファ機能：有効、OCU チャネル 3：動作許可
OCSA54 = 0x02    // OCCP のバッファ機能：有効、OCU チャネル 5：動作許可
```

```
OCSB10 = 0x00    //RT1 出力レベル：Low、バッファ転送：Zero 値検出転送
OCSB32 = 0x00    //RT1 出力レベル：Low、バッファ転送：Zero 値検出転送
OCSB54 = 0x00    //RT1 出力レベル：Low、バッファ転送：Zero 値検出転送

OCSC = 0x2A      //OCU チャネル 1,3,5 動作モード：アップダウン（Active High）

/*****************************************************************************************************************
OCU 出力信号 RT1, 3, 5 の変化タイミング設定。
書き込まれた値は、バッファレジスタに書き込まれた後、Zero 値検出タイミングで
OCCP1, OCCP3, OCCP5 レジスタに転送）
*****************************************************************************************************************/

OCCP1 = 0x4800
OCCP3 = 0x4800
OCCP5 = 0x4800

/*****************************************************************************************************************
・ WFG 各チャネルに RT-デッドタイマモード（Active High）の初期設定
・ WFG のこのモードでは、OCU 奇数チャネルの出力信号（RT1, RT3, RT5）に対し、
  WFG の偶数出力信号（RTO0, RTO2, RTO4）は、それぞれ RT1, RT3, RT5 と同じレベル,
  奇数出力信号（RTO1, RTO3, RTO5）はそれぞれ逆のレベルの信号が出力。
*****************************************************************************************************************/

WFSA10 = 0x0021    // TMD＝0b100, PGEN = 0b00, PSEL = 0b00, GTEN = 0b00, DCK = 0b001）
WFSA32 = 0x0021    // TMD＝0b100, PGEN = 0b00, PSEL = 0b00, GTEN = 0b00, DCK = 0b001）
WFSA54 = 0x0021    // TMD＝0b100, PGEN = 0b00, PSEL = 0b00, GTEN = 0b00, DCK = 0b001）

/*****************************************************************************************************************
・ WFG 各チャネルにデッドタイムを設定。本例では、"0x0014"を設定しており、WFG の
  プリスケーラ設定 = 1/2, PCLK = 40MHz の条件で、挿入されるデッドタイムは 1.0us。
*****************************************************************************************************************/

WFTM10 = 0x0014    //デッドタイム期間（0x14 ×1/40MHz ×2 = 1.0us）
WFTM32 = 0x0014    //デッドタイム期間（0x14 ×1/40MHz ×2 = 1.0us）
WFTM54 = 0x0014    //デッドタイム期間（0x14 ×1/40MHz ×2 = 1.0us）
```

```
/*****************************************************************************************************************
・ ADCMP チャネル 0 に、FRT のアップカウント時の一致条件で ADC ユニット 0 に AD 変換起動
  指示するよう設定。
（本サンプルプログラムでは AD 変換起動指示のみで、実際の ADC 動作は行っていません。）
*****************************************************************************************************************/

ACSA  = 0x0001      // ADC 起動タイミング：アップカウント時のみ
ACSB  = 0x0000      // バッファ機能：無効
ACCP0 = 0x2800      // ADC に対する起動タイミングを指定
ATSA  = 0x0000      // ADCMP からの変換起動信号をスキャン変換起動信号として選択

/*****************************************************************************************************************
MFT/FRT 割込みハンドラ内
・ FRT チャネル 0 は、カウント値が"0x0000"になった時点で、Zero 値検出割込みを発生
  （Zero 値検出割込みは、FRT カウント開始の最初の Zero 値では発生しません）。
・ 割込みハンドラ内で OCCP1, OCCP3, OCCP5 に正弦波ルックアップテーブル値を更新。
・ Zero 値検出フラグをクリアし、割込みから復帰。
*****************************************************************************************************************/

TCSA0：IRQZF ビット = 0   // Zero 値検出フラグクリア
OCCP1  = “sinVal1”        // 正弦波ルックアップテーブル値
OCCP3  = “sinVal3”        // sinVal1 から位相差 120 度
OCCP5  = “sinVal5”        // sinVal3 から位相差 120 度
```

5 サンプルプログラムについて

より詳細な情報やサンプルプログラムに関しては、下記 Web サイトをご覧ください。

http://www.cypress.com/products/fm3-32-bit-arm-cortex-m3-microcontroller-mcu-families

6 改訂履歴

文書名: AN204430 - FM3 多機能タイマからの PWM 波形生成

文書番号: 002-04431

版	ECN	変更者	発行日	変更内容
**	-	NNAK	03/12/2014	新規作成
*A	5638460	NNAK	02/21/2017	これは英語版の 002-04430 Rev. *A を翻訳した日本語版です。
*B	5899030	NNAK	09/28/2017	Cypress の新ロゴを適用。

セールス，ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス／RF	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6

サイプレス開発者コミュニティ

フォーラム | WICED IOT Forums | Projects | ビデオ | ブログ | トレーニング | Components

テクニカルサポート

cypress.com/support

All other trademarks or registered trademarks referenced herein are the property of their respective owners.

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2014-2017. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下、「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア（以下、「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、（1）本ソフトウェアの著作権に基づき、（a）ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに（b）Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに（2）本ソフトウェア（Cypress により提供され、修正がなされていないもの）に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で, Cypress は, 本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても, 明示又は黙示をとわず, いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。適用される法律により許される範囲内で, Cypress は, 別途通知することなく, 本書面を変更する権利を留保する。Cypress は, 本書面に記載のある, いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は, 参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計, プログラム, かつテストすることは, 本書面のユーザーの責任において行われるものとする。Cypress 製品は, 兵器, 兵器システム, 原子力施設, 生命維持装置若しくは生命維持システム, 蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム, 汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用, 又は装置若しくはシステムの不具合が人身傷害, 死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計, 意図又は承認されていない。重要な構成部分とは, それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ, 若しくは本目的外使用に関連するいかなる請求, 損害又はその他の責任についても, Cypress はその全部又は一部をとわず一切の責任を負わず, かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求, 費用, 損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、CapSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。