Infineon Technologies baut CoolSiC-Programm weiter aus

Uneingeschränkte Stabilität über die ganze Lebensdauer

Zu den besonders hervorzuhebenden Eigenschaften des von Infineon Technologies vor Kurzem auf den Markt gebrachten 1200-V-CoolSiC-MOSFET der Generation M1H zählt die deutlich verbesserte Stabilität der Schwellspannung des Bauteils unter Anwendungsbedingungen.

Von André Lenze und Dr. Paul Salmen,
Infineon Technologies

In den vergangenen Jahren war die Drift der Schwellspannung ($V_{GS(th)}$) unter realen Anwendungsbedingungen ein SiC-spezifischer Forschungsschwerpunkt. Entdeckt hat Infineon 2018 das Phänomen der $V_{GS(th)}$-Drift unter Langzeitbelastung, getriggert durch dynamische Schaltvorgänge. Daraufhin wurden Empfehlungen für einen sicheren Betriebsspannungsbereich veröffentlicht. Diese führen zur Minimierung des Effekts über die Lebensdauer.

Nach weiterer Forschung und anschließender Optimierung hat Infineon nun den neuen CoolSiC-MOSFET M1H auf den Markt gebracht. Er zeigt eine signifikante Verbesserung der $V_{GS(th)}$-Stabilität und damit einen vernachlässigbaren Einfluss des Drift-Effekts für nahezu alle Anwendungsbedingungen.

Phänomenologische Darstellung

Charakterisiert wird die Drift der Schwellspannung im Allgemeinen durch Hochtemperatur-Gate-Spannungs-Stresstests (DC-HTGS). Sie unterliegen Normen wie den von der JEDEC definierten Testrichtlinien. Neuere Erkenntnisse deuten darauf hin, dass bipolarer AC-Gate-Stress, einschließlich negativer Gate-Spannungen von $V_{GS(off)}$, zu einer höheren Schwellspannungs-Drift führen kann, als es bei entsprechenden statischen DC-HTGS-Tests der Fall wäre – Erkenntnise, die einen neuen Blickwinkel auf die Zuverlässigkeit von SiC-MOSFETs eröffnen.

Bild 1 zeigt die $V_{GS(th)}$-Änderung (ΔV_{th}) unter AC-Belastungsbedingungen. Hierbei wurden die MOSFETs zwischen den maximalen Datenblattgrenzen gestresst. Zu erkennen sind zwei unterschiedliche Steigungen, wobei die erste Steigung einem typischen DC-ähnlichen Drift-Verhalten entspricht (DC fit). Die zweite, größere Steigung ist auf den bipolaren AC-Charakter des Stresstests (AC fit) zurückzuführen. Dieser Effekt mit erhöhter $V_{GS(th)}$-Drift wird auch als Gate-Schaltinstabilität (GSI) bezeichnet. Wie die Daten zeigen, dominiert ab mehr als 10^8 Schaltzyklen die GSI-induzierte Drift, während bei weniger Schaltzyklen nur der DC-Drift-Anteil vorhanden ist.

Durch den Anstieg der Schwellspannung erhöht sich im Laufe der Zeit der Kanalwiderstand (R_{ch}). Dieses Phänomen wird in Gleichung 1 beschrieben, wobei L die Länge des Kanals, W die Breite des Kanals, μ_n die Elektronenbeweglichkeit, C_{ox} die Gate-Oxid-Kapazität, $V_{GS(on)}$ die statische Gate-Spannung im eingeschalteten Zustand und $V_{GS(th)}$ die Schwellspannung des Bauelements ist.

$$R_{ch} \approx L / (\mu_n \cdot C_{ox} \cdot W \cdot (V_{GS(on)} - V_{GS(th)})) \quad (1)$$

Bestimmt wird der Gesamtwiderstand $R_{DS(on)}$ des Bauteils durch die Summe diverser Einzelwiderstände. Dabei handelt es sich um den Kanalwiderstand R_{ch}, den Widerstand R_{JFET} des Sperrschicht-Feldeffekttransistors, den Widerstand der Epitaxieschicht, des Drift-Bereichs (R_{epi}) und den Widerstand R_{Sub} des hoch dotierten SiC-Substrats. Gleichung 2 beschreibt die gesamte Widerstandskette. So führt die Erhöhung der Schwellspannung zu einem leichten Anstieg des Kanalwiderstands und damit ebenfalls zu einem Anstieg des $R_{DS(on)}$; im Laufe der Zeit erhöhen sich also die Verluste im Durchlasszustand.

$$R_{DS(on)} = R_{ch} + R_{JFET} + R_{epi} + R_{Sub} \quad (2)$$

Gate-Schaltbelastung

Zur Sicherung und Vorhersage der langfristigen Stabilität der elektrischen Parameter während des typischen Schaltbetriebs wurde ein neuer Qualifikationsstresstest entwickelt: der Gate-Schaltstresstest (GSS). Mit diesem Test können die Drifts der elektrischen Parameter, die typischerweise im bipolaren Modus (positive $V_{GS(ON)}$ für das Einschalten und negative $V_{GS(OFF)}$ für das Ausschalten) unter anwendungsnahen Schaltbedingungen auftreten, direkt bestimmt werden. Dieser Test ist bei der Qualifizierung und Freigabe von SiC-MOSFETs ein unbedingt durchzuführendes Muss, denn er erlaubt es den Entwicklern, den oben beschriebenen neuen Mechanismus zu quantifizieren und so bei der Auslegung zu berücksichtigen. Den Kunden wird damit ein zuverlässiges Modell für die Vorhersage an die Hand gegeben.

Der GSS-Test deckt alle wichtigen Drift-Phänomene ab, einschließlich derer, die während des Betriebs des Bauteils in der Anwendung auftreten. Mit Ausnahme des fehlenden Laststroms, der das beobachtete Drift-Verhalten

alle Bilder: Infineon Technologies

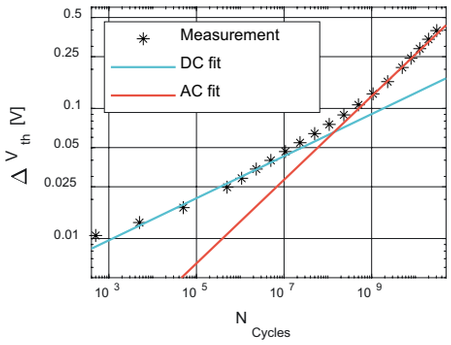

Bild 1: Drift bei kontinuierlicher Gate-Schaltbelastung: $V_{GS,(on)}$ = 20 V, $V_{GS,(off)}$ = –10 V, $T_{vj,max}$ = 150 °C und f = 500 kHz

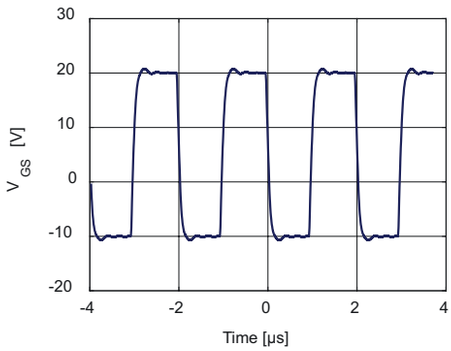

Bild 2: Typisches GSS-Signal bei einer Frequenz von f = 500 kHz

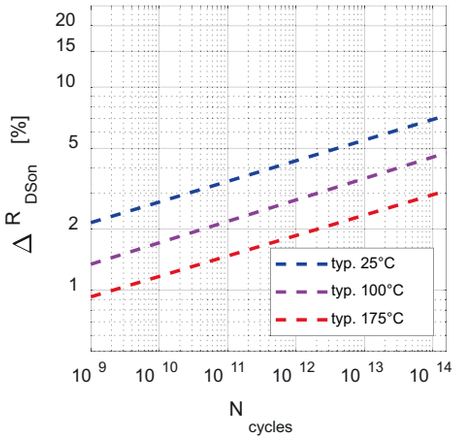

Bild 3: Relative $R_{DS(on)}$-Änderung bei $V_{GS(on)}$ = 18 V, $T_{vj,op}$ = 25 °C, 100 °C und 175 °C

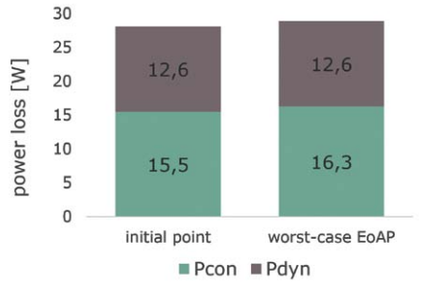

Bild 4: Worst-Case-EoAP-Bewertung: V_{dc}: 800 V, I_{rms}: 18 A, f_{out}: 50 Hz, f_{sw}: 50 kHz, cos φ: 1, T_h = 80 °C

aber nicht beeinflusst, werden die Schaltbedingungen der Anwendung im Stresstest so genau wie möglich nachgestellt (Bild 2).

Um potenzielle Auswirkungen von Über- und Unterschwingungen im Gate-Signal abzudecken, die in SiC-MOSFET-Anwendungen durchaus üblich sind, werden Worst-Case-Bedingungen angewandt, indem die zulässigen maximalen Gate-Spannungen aus dem Datenblatt sowie die maximale statische Sperrschichttemperatur $T_{(vj,op)}$ berücksichtigt werden.

Durch die Qualifizierung unter Worst-Case-Bedingungen erhalten die Kunden die Gewissheit, dass die Bauteile über den gesamten Spezifikationsbereich eingesetzt werden können, ohne dass es zu einer Überschreitung der angegebenen Drift-Werte kommt. Folglich ermöglicht dieser Ansatz eine ausgezeichnete Zuverlässigkeit des Bauelements bei gleichzeitig einfacher Berechnung der Sicherheitsmargen zur Auslegung des Umrichters. Neben der Schwellspannung $V_{GS(th)}$ werden auch andere Parameter wie der Gate-Leckstrom I_{GSS} gemessen. Diese werden aber nicht beeinflusst und bleiben für den CoolSiC-MOSFET über den Testzeitraum konstant.

Bewertung und Auswirkungen

Eine der wichtigsten Aufgaben bei der Entwicklung eines Wechselrichters besteht darin, die Lebensdauer des Bauteils zu prognostizieren, um den Anforderungen im Feld zu genügen. Aus diesem Grund ist es notwendig, zuverlässige Lebensdauermodelle und Informationen zur Verfügung zu stellen. Nach umfangreichen Tests unter verschiedenen Betriebsbedingungen war es möglich, ein halb-empirisches Modell zu entwickeln, das die Änderung der Schwellspannung in Abhängigkeit von den relevanten Applikationsparametern wie Stresszeit t_S, die statische Gate-Spannung im ausgeschalteten ($V_{GS(off)}$) beziehungsweise eingeschalteten ($V_{GS(on)}$) Zustand, Schaltfrequenz f_{sw} und Betriebstemperatur T beschreibt: $\Delta V_{GS(th)}$ (t_S, $V_{GS(off)}$,$V_{GS(on)}$, f_{sw}, T).

Auf Grundlage des Modells wurde eine Methode zur Bewertung der Schwellspannungs-Drift anhand eines End-of-Application-Profils (EoAP) entwickelt, um die relative $R_{DS(on)}$-Drift zu berechnen. Für Anwendungen, die für eine bestimmte Zeit mit einer beliebigen Frequenz laufen, wird die Gesamtzahl der Schaltzyklen (N_{Cycle}) bis zum EoAP berechnet. Anschließend kann N_{Cycle} verwendet werden, um die relative $R_{(DS(on)}$-Drift abzulesen.

Die Anzahl der Zyklen hängt von der Schaltfrequenz und der Betriebsdauer ab. Typische hart schaltende Industrieanwendungen wie etwa Solar-Wechselrichter nutzen Schaltfrequenzen zwischen 16 und 50 kHz. Wechselrichter mit resonant schaltenden Topologien schalten dagegen oft schneller als 100 kHz. Im Allgemeinen liegen die angestrebten Lebensdauern dieser Anwendungen zwischen 10 und 20 Jahren, während die tatsächliche Betriebszeit in diesem Zeitraum oft zwischen 50 und 100 Prozent liegt.

Das folgende Beispiel zeigt eine exemplarische Herangehensweise zur Bewertung des Drift-Effekts:

- Angestrebte Lebensdauer [Jahre]: 20
- Reale Betriebszeit [Prozent]: 50 ⇨ 10 Jahre
- Reale Betriebszeit [s]: 315.360.000 s (10 Jahre)
- Schaltfrequenz [kHz]: 48
- Zyklusdauer [s]: 1 / Schaltfrequenz = 0,0000208
- Anzahl der Zyklen am Ende der Lebensdauer: Betriebszeit / Zyklusdauer ≈ $1{,}52 \cdot 10^{13}$

Bei einer Einschaltspannung von $V_{GS(on)}$ = 18 V ist eine relative $R_{DS(on)}$-Änderung von weniger als sechs Prozent bei 25 °C und weniger als drei Prozent bei 175 °C zu erwarten (Bild 3).

Bild 4 zeigt eine Bewertung, die auf dem kürzlich auf den Markt gebrachten EasyPack FS55MR12W1M1H_B11 (Six-Pack-Konfiguration in einem DC-AC-Wechselrichter) basiert. Es veranschaulicht die Auswirkungen der Änderung des $R_{DS(on)}$ aus dem oben genannten Beispiel. Die Bewertung ist exemplarisch für Anwendungen, bei denen die statischen Verluste (P_{con}) einen großen Anteil an

der Gesamtverlustverteilung haben. Die virtuelle Sperrschichttemperatur $T_{vj,op}$ steigt nur um 2 K von anfänglich 148 °C auf 150 °C am EoAP. Das Ergebnis bestätigt, dass eine geringfügige Änderung des $R_{DS(on)}$ selbst nach 20 Jahren Lebensdauer zu einem vernachlässigbaren Anstieg von $T_{vj,op}$ führt.

Dieser Ansatz impliziert, dass die größten Drifts unter den beschriebenen Worst-Case-Bedingungen zu erwarten sind. Mit der neuen M1H-Hardware können die Kunden somit flexibel einen Parametersatz aus dem Spezifikationsbereich des Datenblatts auswählen, der am besten zu ihrer Anwendung passt.

Parasitäre Über- und Unterschwingungen im Gate-Signal haben keinen Einfluss auf die Drift und müssen von Kundenseite bei der Berechnung nicht berücksichtigt werden. Auf diese Weise können Zeit und Aufwand bei der Auslegung der Produkte gespart werden.

Es ist zu beachten, dass Anwendungen, die mit gut kontrollierten Gate-Spannungspegeln weit unterhalb der im Datenblatt angegebenen Maximalwerte laufen, beispielsweise +18 V/–3 V, eine noch geringere Änderung des $R_{DS(on)}$ bei der gleichen Anzahl von Schaltzyklen ergeben. (eg)