

英飞凌TDA38825

20 A 同步降压稳压器

特性

- 宽输入电压范围：使用内部偏置时为 4 V 至 16 V，使用外部 VCC (3.3 V) 时为 2.7 V 至 16 V
- 精密基准电压 (0.6 V +/- 0.5%)
- 使用陶瓷电容可以保持输出稳定
- 无外部补偿
- 有强制连续导通模式和提高轻负载效率的仿真二极管模式可选
- 可选择 600 kHz、800 kHz 和 1 MHz 的开关频率
- 可编程软启动时间，最短 1 毫秒和增强型预偏置启动
- 利用外部基准输入进行电压跟踪
- 带内部热补偿的可编程过电流保护限值
- 启用具有电压监控功能的输入
- 功率良好输出
- 非门锁 OCP、UVP、热关断和门锁关断 OVP
- 工作温度：-40 °C < T_j < 125 °C
- 小尺寸：3 毫米 x 4 毫米 QFN-21
- 无铅、无卤、符合 RoHS 要求

潜在应用

- 服务器应用
- 存储应用
- 电信 & 数据通信应用
- 分布式负载点电源架构

产品验证

符合 JEDEC47/20/22 相关测试的工业应用要求

描述

TDA38825 是一款 20 A 全集成高效 DC-DC 降压稳压器。它采用快速恒定导通时间 (COT) 控制方案，简化了设计工作，并在瞬态期间实现快速控制响应，同时保持出色的线路和负载调节能力。使用外部偏置电源，它可以在很宽的输入电压范围 (2.7 V 至 16 V) 内工作。

TDA38825 是一款多功能稳压器，开关频率可从 600 kHz、800 MHz 和 1 MHz 中选择，具有可编程电流限制、最短 1 毫秒的软启动时间、强制连续导通模式 (FCCM) 和二极管仿真模式 (DEM) 操作功能。TDA38825 支持使用外部基准输入进行电压跟踪。它还具有重要的保护功能，例如预偏置启动、热补偿限流、过压和欠压保护以及热关断，以便在发生故障时提供所需的系统级安全性。TDA38825 采用标准 QFN-21 (3mm x 4mm) 封装，工作温度范围宽 (-40 °C < T_j < 125 °C)。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

目录

目录

特性	1
潜在应用	1
产品验证	1
描述	1
目录	2
1 订购信息	4
2 功能框图	5
3 典型应用框图	6
4 引脚描述	7
5 绝对最大额定值	8
6 热特性	9
7 电气规格	10
7.1 推荐工作条件	10
7.2 电气特性	10
8 典型效率和功率损耗曲线	13
8.1 VIN = 12 V、Fsw = 800 kHz、模式：DEM 和 FCCM	13
9 热降额曲线	14
10 MOSFET 的 R_{DS(ON)} 随温度变化情况	15
11 工作原理	16
11.1 快速恒定导通时间控制	16
11.2 FCCM 和 DEM 操作	16
11.3 伪恒定开关频率	16
11.4 使能	16
11.5 软启动	17
11.6 预偏压启动	17
11.7 电压跟踪和外部基准	17
11.8 内部低压差 (LDO) 稳压器	19
11.9 电流检测 (CS) 和过电流保护 (OCP)	20
11.10 欠压保护 (UVP)	20
11.11 输出电压放电	20
11.12 输出下沉模式 (OSM)	21
11.13 过压保护 (OVP)	21
11.14 负过电流限值 (NOCP)	22
11.15 过温保护 (OTP)	22
11.16 电源良好 (PGood) 输出	22
11.17 最短导通时间和最短关断时间	23
11.18 选择前馈电容和反馈电阻	23
12 设计示例	24
12.1 启用 TDA38825	24
12.2 选择输入电容	24
12.3 电感选择	25
12.4 输出电容的选择	25
12.5 输出电压编程	26
12.6 前馈电容	26
12.7 自举电容	26

目录

12.8	VCC 旁路电容	26
12.9	Pgood 电阻.....	26
12.10	SS/Vref 电容.....	26
12.11	电流检测电阻.....	26
13	应用信息	27
13.1	应用框图.....	27
13.2	典型工作波形.....	27
14	布局建议	30
14.1	阻焊层.....	33
14.2	钢网设计.....	34
15	封装.....	35
15.1	标记信息.....	35
15.2	尺寸.....	35
15.3	卷带信息.....	36
16	环境资质	37
	修订记录	38

订购信息

1 订购信息

Base Part Number	Package Type	Standard Pack Form and Qty		Orderable Part Number
TDA38825	QFN-21	Tape and Reel	3000	TDA38825XUMA1

Packing type	Tape & Reel
Moisture protection packing	Dry
Packing size	330 mm
Halogen Free	Yes
RoHS compliant	Yes
Total lead free	Yes

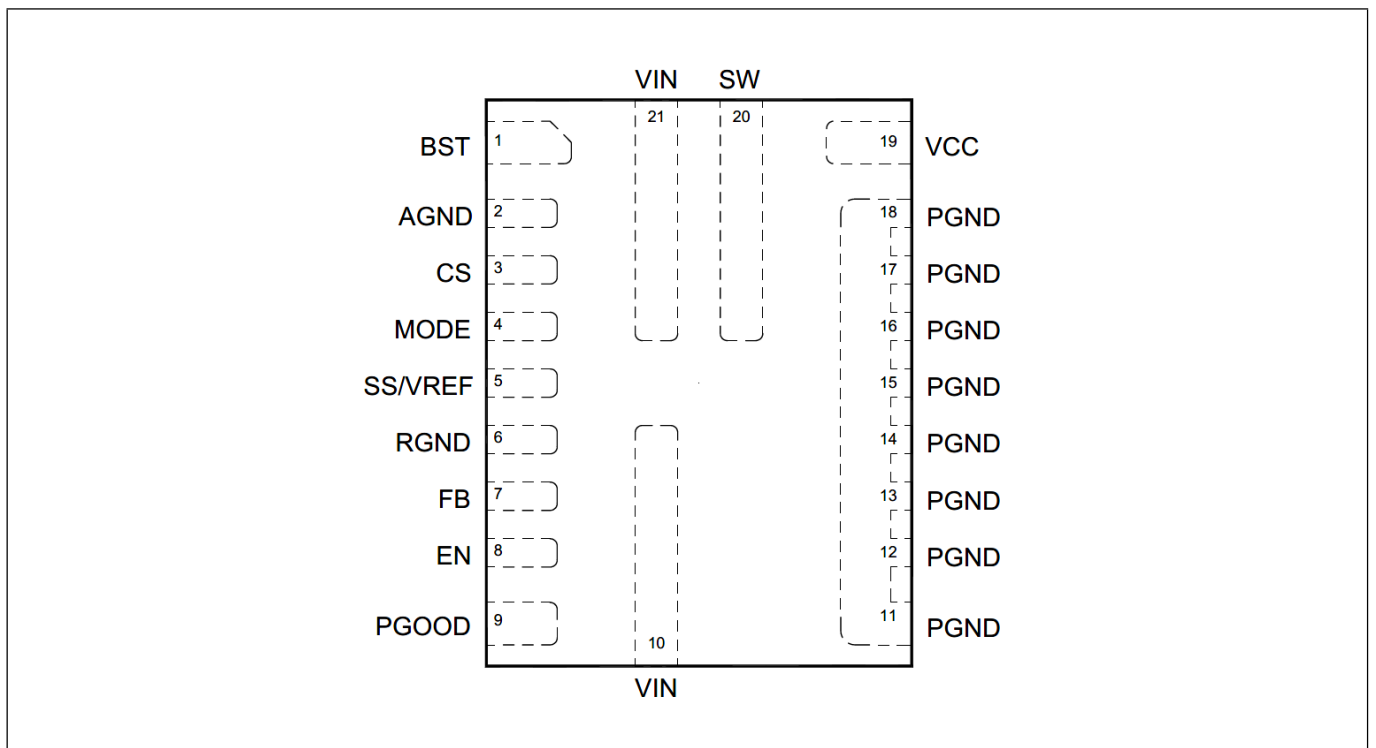


图 1 封装俯视图

功能框图

2 功能框图

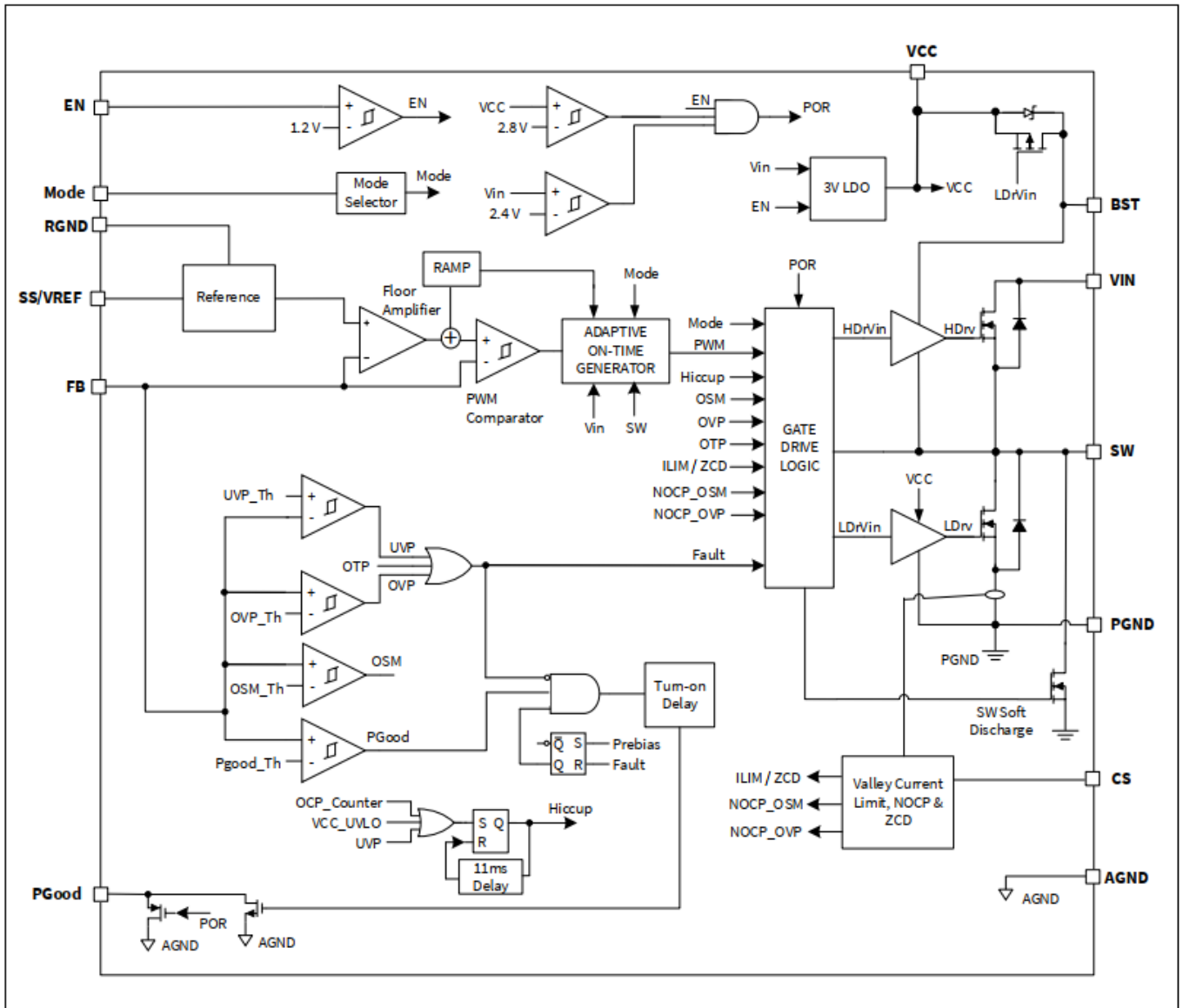


图 2 框图

3 典型应用图

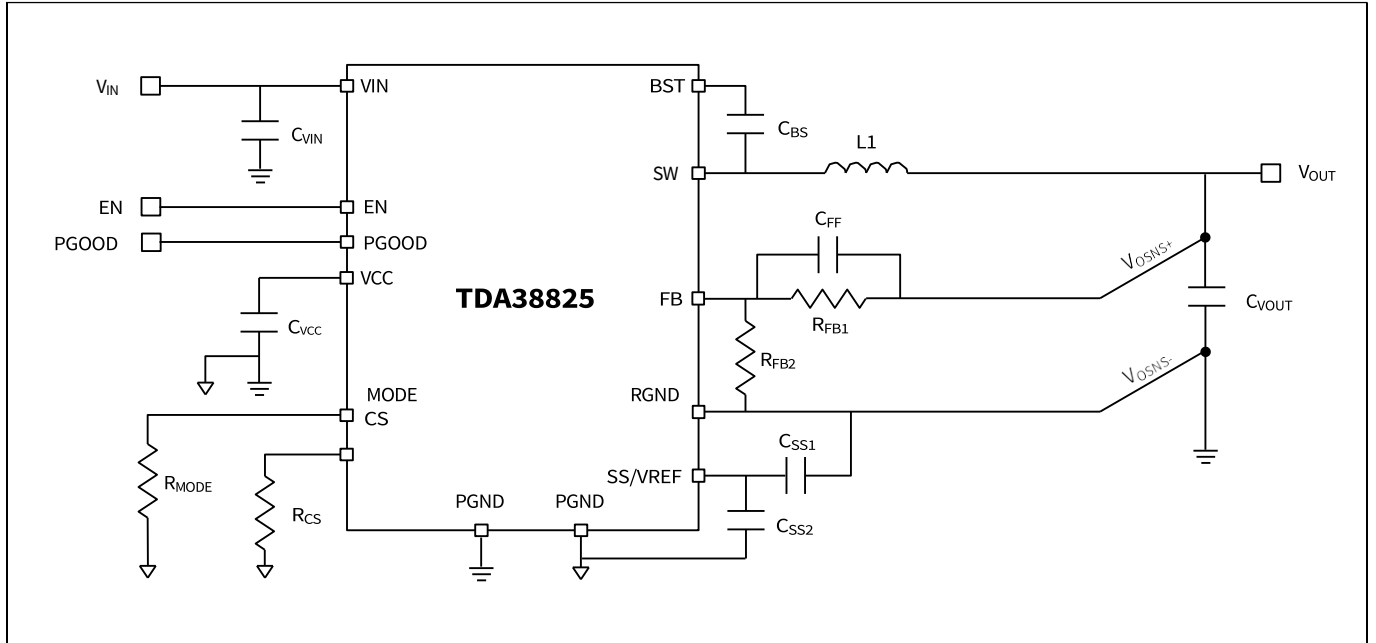


图 3 TDA38825 应用电路

引脚描述

4 引脚描述

注: I = 输入, O = 输出

Pin#	Pin Name	I/O	Type	Pin Description
1	BST	I	Analog	A capacitor connected between SW and BST is required to form a floating supply across the high-side switch driver.
2	AGND	-	Ground	Select AGND as the control circuit reference point.
3	CS	I	Analog	Current Limit; connect a resistor to AGND to set the current limit trip point.
4	MODE	I	Analog	Operation mode selection. Program MODE to select CCM, DEM, and the operating switching frequency.
5	SS/VREF	I	Analog	Input pin for external reference to support voltage tracking. Decouple with a ceramic capacitor as close to SS/VREF pin possible. The capacitance of this capacitor also determines the soft-start time.
6	RGND	-	Analog	Differential remote sense negative input. Connect this pin directly to the negative side of the voltage sense point. Short to GND if remote sense is not used.
7	FB	I	Analog	Feedback; An external resistor divider from the output to RGND (tapped to FB) sets the output voltage. It is recommended to place the resistor divider as close to FB as possible. Vias should be avoided on the FB traces. Place a feed-forward capacitor (Cff) between output and FB to optimize load transient response.
8	EN	I	Analog	Enable; EN is an input signal that turns the regulator on or off. Drive EN high to turn on the regulator, drive EN low to turn off the regulator. Connect EN to VIN through a pull-up resistor or a resistive voltage divider for automatic start-up.
9	PGOOD	O	Analog	Power good output. This is an open-drain signal. A pull-up resistor (connected to a DC voltage) is required to indicate high if the output voltage is within regulation. There is about 1 ms delay from $FB \geq 92.5\%$ to PGOOD pull-high.
10, 21	VIN	I	Power	Input voltage. VIN supplies power for the internal MOSFET and regulator. The input capacitors are needed to decouple the input rail. Place decoupling capacitors close to VIN and PGND. Use wide PCB traces to make the connection.
11-18	PGND	-	Ground	System ground. PGND is the reference ground return. For this reason, care must be taken in PCB layout. Use wide PCB traces to make the connection.
19	VCC	I/O	Power	Internal 3V LDO output. The driver and control circuits are powered from this voltage. Decouple with a minimum 1 μ F ceramic capacitor as close to VCC as possible. X7R or X5R grade dielectric ceramic capacitors are recommended for their stable temperature characteristics.
20	SW	O	Power	Switch output. Connect SW to the inductor and bootstrap capacitor. SW is driven up to the VIN voltage by the high-side switch during the on-time of the PWM duty cycle. The inductor current drives SW low during the off-time. Use wide PCB traces to make the connection.

绝对最大额定值

5 绝对最大额定值

绝对最大额定值

Description	Min	Max	Unit	Conditions
VIN	-0.3	18	V	Note 1
VCC	-0.3	4.0	V	Note 1
EN	-0.3	18	V	
SW to PGND	-0.3 (dc), -5 for 5 ns	VIN (dc) 25 for 5 ns	V	Note 1
VIN to SW	-0.3 (dc), -5 for 5 ns	VIN (dc) 25 for 5 ns	V	Note 1
BST to PGND	-0.3 (dc)	Vsw + 4.0	V	Note 1
BST to SW	-0.3	4.0	V	
PGND to AGND	-0.3	0.3	V	
CS, FB, PGOOD, MODE, SS/VREF to GND	-0.3	4.0	V	Note 1
Junction Temperature Range	-40	150	°C	
Storage Temperature Range	-55	150	°C	

注:

连接PGND、RGND 和AGND 引脚。

注意: 超过“绝对最大额定值”所列值的应力可能会对器件造成永久性损坏。这些仅仅是应力额定值，并不意味着器件在这些或任何其他超过操作规范部分所示的条件下能够正常运行。

热特性

6 热特性

Description	Symbol	Values	Test Conditions
Junction to Ambient Thermal Resistance	θ_{JA}	22.5 °C/W	Note 2
Junction to PCB Thermal Resistance	θ_{JC-PCB}	8.2 °C/W	Note 2
Junction to Case Top Thermal Resistance	θ_{JC}	17.8 °C/W	Note 3

注:

- 使用TDA38825 评估板模拟 (尺寸: 3 英寸x4 英寸, 6 层FR-4 印刷电路板)。
- 模拟独立热特性。在封装顶部的接合点和中心点之间测量。

电气规格

7 电气规格

7.1 推荐工作条件

Description	Min	Max	Unit	Note
VIN Voltage Range with External VCC	2.7	16	V	Note 4
VIN Voltage Range with Internal LDO	4	16	V	
VCC Supply Voltage Range	3.12	3.6	V	
Output Voltage Range	0.6	5.5	V	
Continuous Output Current Range		20	A	
OCP Limit (Valley)		24	A	
Peak current		28	A	
Operating Junction Temperature	-40	125	°C	

注:

4. 外部偏置电压连接至VCC引脚。

7.2 电气特性

注: 除非另有说明, 否则规格适用于 $V_{in} = 12\text{ V}$ 、 $-40\text{ °C} < T_j < 125\text{ °C}$ 。典型值在 $T_a = 25\text{ °C}$ 时指定。

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Power Stage						
Top Switch	Rds(on)_top	$V_{BST} - V_{SW} = 3.0\text{ V}$, $I_o = 10\text{ A}$, $T_j = 25\text{ °C}$		8.5		mΩ
Bottom Switch	Rds(on)_bot	$V_{CC} = 3.0\text{ V}$, $I_o = 10\text{ A}$, $T_j = 25\text{ °C}$		2.7		
SW float voltage	Vsw	EN = 0 V			300	mV
		EN = high, No Switching			300	
Dead Band Time	Tdb	SW node rising edge, 10A, Note 5		1.5		ns
		SW node falling edge, 10A, Note 5		6		
Supply Current						
VIN Supply Current (standby)	Iin(standby)	EN = Low, No Switching, $T_j = 25\text{ °C}$		2.6	10	μA
VIN Supply Current (static)	Iin(static)	EN = 2 V, No Switching, $T_j = 25\text{ °C}$		1.04	1.2	mA
Soft Start						
Soft Start Sourcing current	Iss_source	SS = 0 V		42		uA
Soft Start Sinking current	Iss_sink	SS = 1 V		6.7		uA
Minimum SS time	Tss_min	Css = 1 nF, $T_j = 25\text{ °C}$	0.75	1	1.25	ms
Feedback Voltage						
Feedback Voltage	VREF			0.6		V
Accuracy		$0\text{ °C} < T_j < 85\text{ °C}$, Note 6		0.5		%
		$-40\text{ °C} < T_j < 125\text{ °C}$, Note 6		1		

电气规格

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
On-Time Timer Control						
On Time	Ton	Vin = 12 V, Vout = 1 V, Fsw = 600 kHz Mode = VCC/GND, Note 7	133	142	149	ns
		Vin = 12 V, Vout = 1 V, Fsw = 800 kHz Mode = 243 kΩ/30.1 kΩ, Note 7	102	108	113	
		Vin = 12 V, Vout = 1 V, Fsw = 1000 kHz Mode = 121 kΩ/60.4 kΩ, Note 7	83	88.4	93	
Minimum On-Time	Ton(min)	Vfb = 500 mV		23		ns
Minimum Off-Time	Toff(min)	Vfb = 500 mV		180		ns
VCC LDO Output						
Output Voltage	Vcc		2.88	3.0	3.12	V
VCC load regulation		Icc = 25 mA, SS/VREF = 0V		0.5		%
Short Circuit current limit	Ishort	4 V ≤ Vin ≤ 16 V	135			mA
Foldback current limit	Ifoldback	Vin = 4 V, Tj = 25C		10		mA
Under Voltage Lockout						
VIN UVLO - Rising threshold	VIN_UVLO_Rise	Vcc = 3.2 V	2.1	2.4	2.7	V
VIN UVLO - Falling threshold	VIN_UVLO_Fall		1.55	1.85	2.15	
VCC-Start Threshold	Vcc_UVLO_Start	VCC Rising Trip Level	2.65	2.8	2.95	V
VCC-Stop Threshold	Vcc_UVLO_Stop	VCC Falling Trip Level	2.35	2.52	2.65	
Enable-Start-Threshold	En_UVLO_Start	ramping up	1.15	1.2	1.3	V
Enable Hysteresis	En_hysteresis			0.21		
Input Impedance	REN		500	1150	1800	kΩ
Over Current Limit						
Current Limit Threshold	Vcs		1.15	1.2	1.25	V
ICS to IOUT ratio	Gcs	Iout ≥ 5A	9	10	11	uA/A
Negative current limit	NOCP_OSM			-9		A
	NOCP_OVP			-10		A
Negative current limit timeout				Ton		ns
Output OVP and UVP						
OVP Trip Threshold	OVP_Vth	FB Rising	113	116	119	% VREF
OSM Rising Threshold	OSM_Vth_Rising			104		
OSM Falling Threshold	OSM_Vth_Falling			102		
UVP Trip Threshold	UVP_Vth	FB Falling	77	80	83	
Hiccup Blanking Time	Tblk_Hiccup			11.5		ms
Power Good						
Pgood Turn on Threshold	VPG (upper)	FB Rising	89.5	92.5	95.5	% VREF
Pgood Turn off Threshold	VPG (lower)	FB Falling	77	80	83	
		OVP Condition	113	116	119	
Pgood Voltage Low	VPG (low)	IPG = 10 mA, Powered ON			100	mV
		VIN = VCC = 0 V, IPG = 2 mA,		500	650	

电气规格

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
		Rpull-up \geq 2 k Ω to 3.3 V				
Pgood Turn on Delay	VPG (on)_Dly	FB Rising, see VPG (upper)	0.8	1	1.2	ms
Pgood Leakage Current		PG = 3.3 V			10	μ A
Thermal Shutdown						
Thermal Shutdown		Note 5		140	150	°C
Hysteresis		Note 5		20		

注:

5. 由设计保证, 但未经生产测试。
6. 通过统计质量控制的相关性来保证低温性能。未进行生产测试。
7. 经过微调, 在12 Vin 和1 Vout工作条件下, 当负载电流为4 A 左右时, 开关频率可达到800 kHz。

8 典型效率和功率损耗曲线

8.1 VIN = 12 V, Fsw = 800 kHz, 模式: DEM 和 FCCM

VIN = 12 V, VCC = 内部 LDO, Iout = 0 A - 20 A, Fsw = 800 kHz, 室温, 自然对流。请注意, 效率和功率损耗曲线包括 TDA38825 的损耗、电感器损耗、输入和输出电容损耗以及 PCB 线路损耗。下表列出了效率测量中每个输出电压所使用的电感器。

表 1 VIN=12 V、Fsw = 800 kHz 时的电感器

Vout (V)	Lout (nH)	P/N	DCR (mΩ)	Size (mm)
0.6	100 nH	CMLB063T-R10MS	0.81	7.25 x 6.6 x 2.8
1.0	220 nH	CMLE063T-R22MS	1.15	7.25 x 6.6 x 2.8
1.8	240 nH	CMLE063T-R24MS	1.19	7.25 x 6.6 x 2.8
3.3	360 nH	CMLE063T-R36MS	2.3	6.95 x 6.6 x 2.8
5.0	470 nH	CMLE063T-R47MS	2.9	6.95 x 6.6 x 2.8

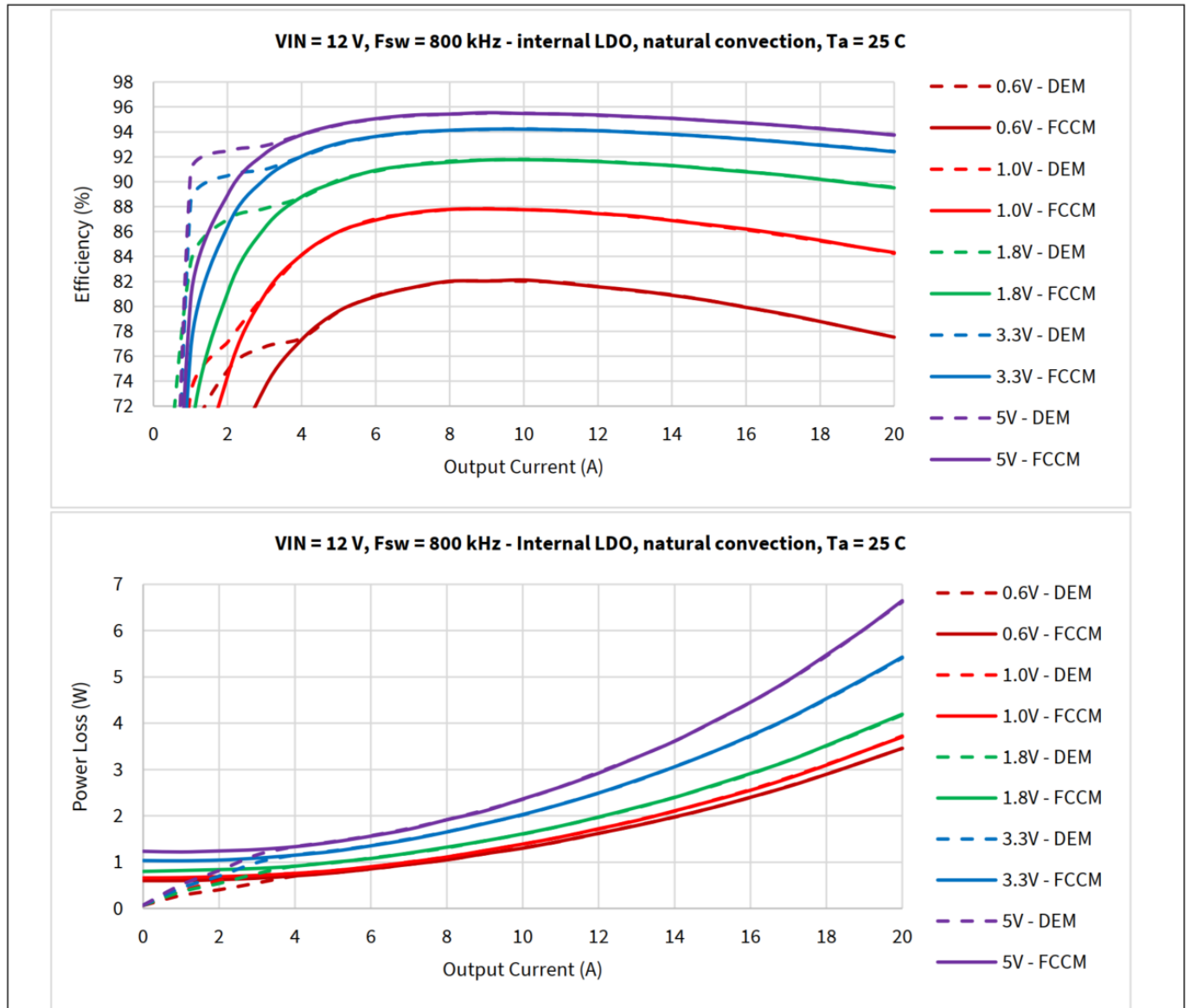


图 4 效率和功率损耗

9 热降额曲线

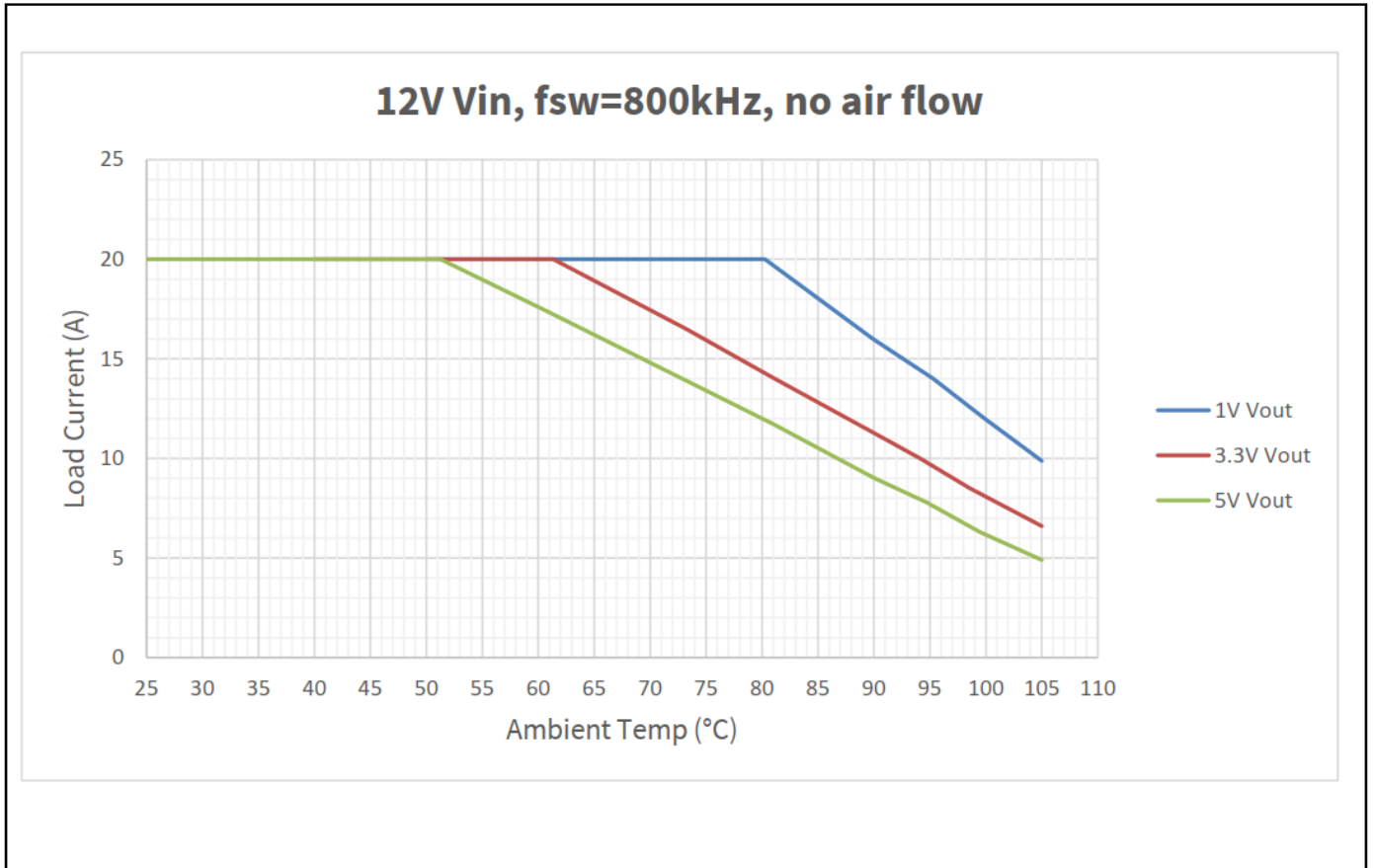


图 5 热降额

10 MOSFET 的 $R_{DS(on)}$ 随温度变化情况

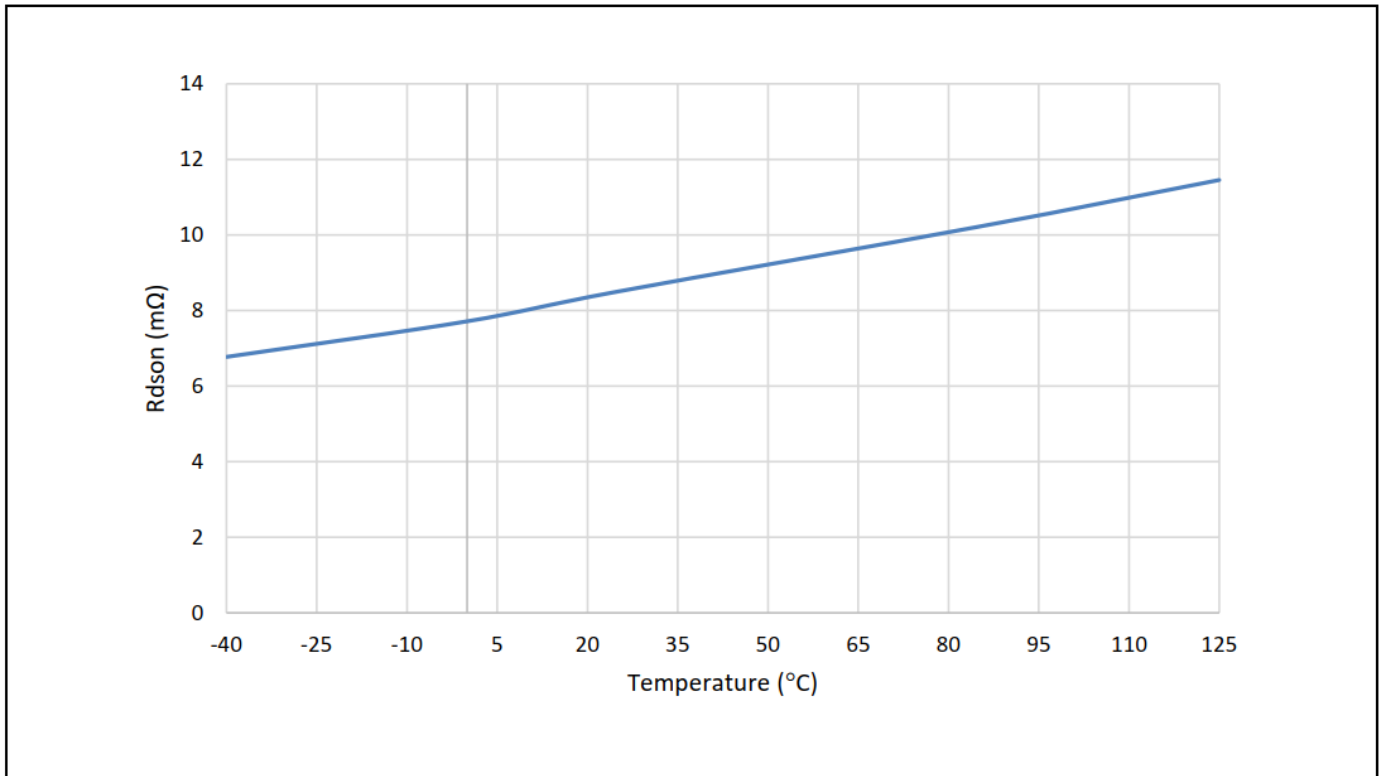


图 6 控制 MOSFET (Q1) Rdson

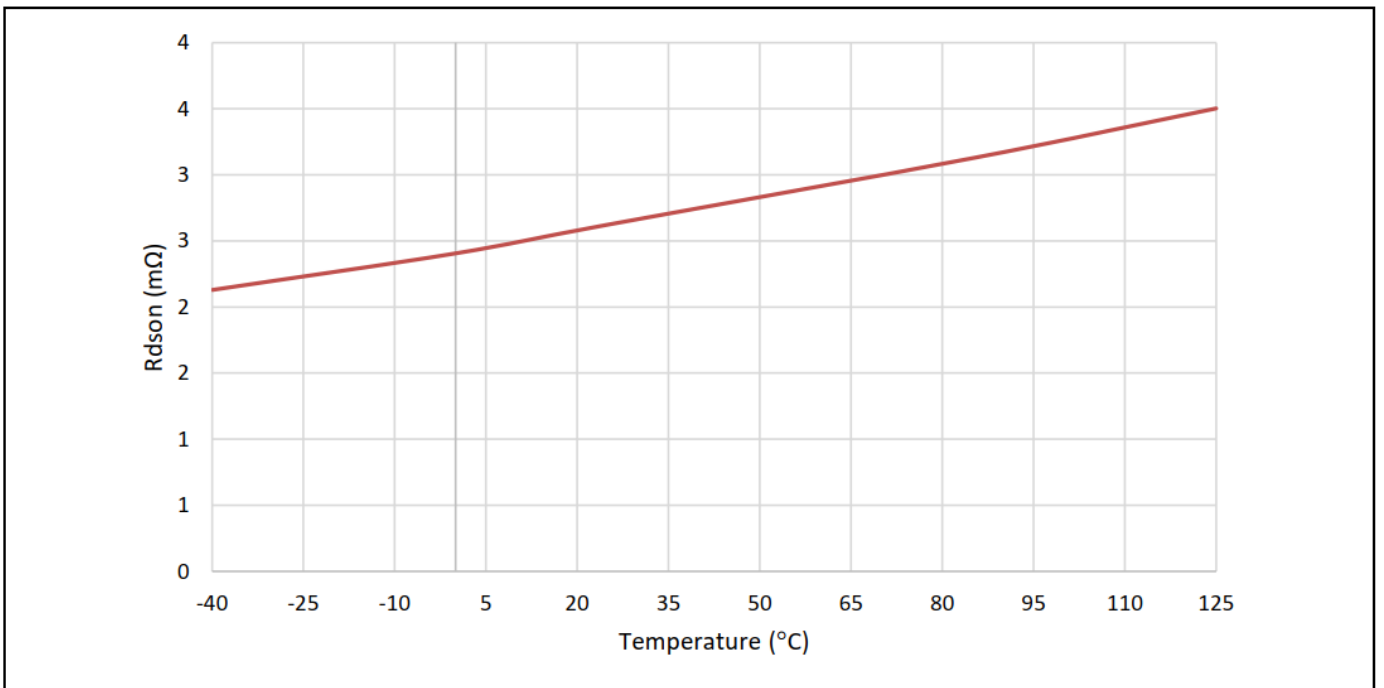


图 7 同步 MOSFET (Q2) Rdson

工作原理

11 工作原理

11.1 快速恒定导通时间控制

TDA38825 采用专有的快速恒定导通时间 (COT) 控制, 可提供快速的负载瞬态响应、良好的输出调节并最大限度减少设计工作量。快速 COT 控制将输出电压 V_o 与一个结合内部斜坡信号的底限电压进行比较。当 V_{out} 降到该信号以下时, PWM 信号被触发, 使高边 FET 以固定导通时间开启。底限电压由内部补偿误差放大器产生, 该放大器将 V_{out} 与参考电压进行比较。与传统的 COT 控制相比, 快速 COT 控制大大提高了输出电压的调节能力。

11.2 FCCM 和 DEM 操作

TDA38825 提供两种工作模式: 强制连续导通模式 (FCCM) 和二极管仿真模式 (DEM)。在 FCCM 模式下, TDA38825 始终作为同步降压转换器运行, 开关频率伪恒定, 因此输出电压纹波较小。在 DEM 模式下, 当电感电流接近于零时, 同步 FET 将关闭, 从而降低开关频率, 提高轻负载时的效率。在重负载时, FCCM 和 DEM 的工作方式相同。运行模式可通过 MODE 引脚进行选择, 如表 2 所示。值得注意的是, 运行模式的选择不能即时更改。要加载新的 MODE 配置, 必须循环 EN 或 VCC 电压。

11.3 伪恒定开关频率

TDA38825 提供 600 kHz 至 1 MHz 三种可编程开关频率 (F_{SW}), 只需在 MODE 引脚与地之间连接一个外部电阻即可。根据所选的 F_{SW} , TDA38825 可为给定的输入电压 (V_{IN}) 和 V_{OUT} 生成相应的控制 FET (T_{ON}) 导通时间, 如下式所示。

$$T_{on} = \frac{V_{OUT}}{V_{IN}} \times \frac{1}{F_{SW}}$$

其中, F_{SW} 是所需的开关频率。工作期间, TDA38825 会监控 V_{IN} 和 V_{OUT} , 并自动调整导通时间, 以保持预选的 F_{SW} 。随着负载电流的增加, 开关频率也会增加, 以补偿功率损耗。

表 2 列出了 MODE 引脚的配置。表中使用的是 E96 电阻, 公差为 $\pm 1\%$ 。要加载新的 MODE 配置, 必须循环 EN 或 VCC 电压。

表 2 模式引脚的配置

MODE pin	Freq (kHz)	Mode
GND	600	FCCM
30.1 k Ω to GND	800	
60.4 k Ω to GND	1000	
VCC	600	DEM
243 k Ω to GND	800	
121 k Ω to GND	1000	

11.4 使能

EN 引脚控制 TDA38825 的开/关状态。内部欠压锁定 (UVLO) 电路监控 EN 电压。当 EN 电压高于内部阈值时, 内部 LDO 开始升压。当 VCC/LDO 电压升至 VCC_UVLO_Start 阈值以上时, 软启动序列启动。EN 引脚可

20 A 同步降压稳压器

工作原理

以通过三种方式进行配置，如图8所示。EN 可由外部源驱动，如配置 1 所示。在配置 2 中，EN 信号通过电阻分压器 R_{EN1} 和 R_{EN2} 从 VIN 电压导出。通过选择不同的分压器比率，用户可以为总线电压编程一个欠压锁定阈值。这是一个非常理想的功能，因为它可以防止 TDA38825 工作到 VIN 高于调节目标输出电压所需的预期电压水平。对于某些空间受限的设计，如配置 3 所示，EN 引脚可直接连接至 VIN，而无需使用外部电阻分压器。EN 引脚不应处于浮动状态。建议使用数十千欧的下拉电阻。

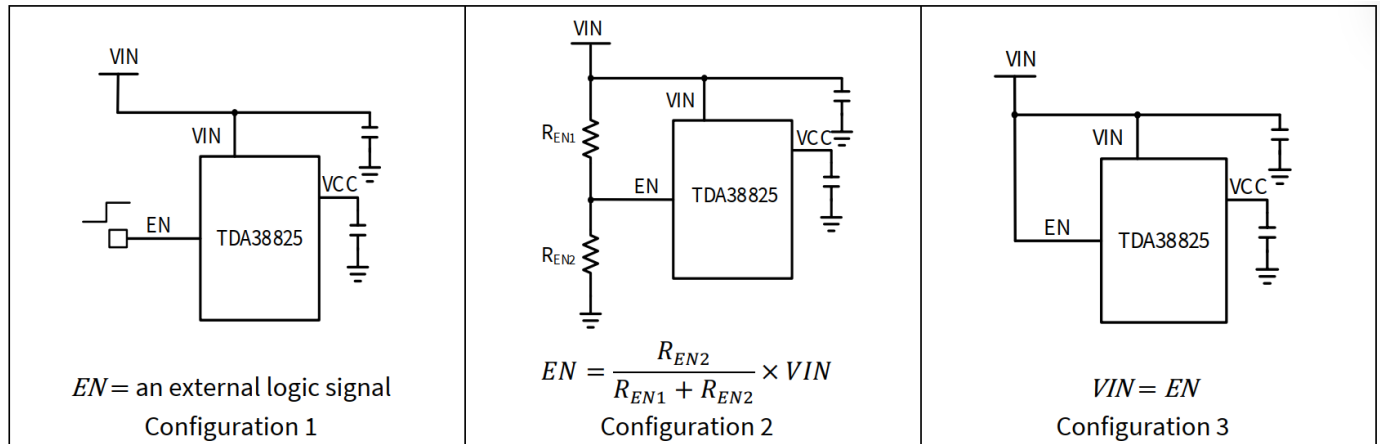


图 8 使能配置

11.5 软启动

TDA38825 内部有一个数字软启动电路，用于控制输出电压的上升时间，并限制启动时的电流浪涌。为确保正常启动，当 EN 和 VCC 电压升至各自的阈值以上时，软启动序列就会启动。当 EN 和 VCC 升至阈值以上时，该器件在 400 μ s（典型值）的时间内不会软启动，此时会读取 MODE 引脚和施加在 SS/VREF 引脚上的任何外部基准电压。然后，内部软启动信号在规定的时间内从 0 V 线性地升至 0.6 V。软启动时间不随输出电压变化。软启动期间，TDA38825 在 DEM 模式下工作，直到输出电压斜坡超过 PGood 接通阈值后 0.9 毫秒。TDA38825 的最小软启动时间为 1 毫秒。通过在 SS/VREF 和 GND 之间增加电容，可以设置更长的软启动时间。所需的软启动电容可用以下公式计算、

$$C_{SS} (nF) = \frac{t_{SS} (ms) \times 10 \mu A}{0.6 (V)}$$

$$C_{SS} = C_{SS1} + C_{SS2}$$

其中， C_{SS1} 和 C_{SS2} 建议至少为 10 nF。

11.6 预偏压启动

TDA38825 能够启动到预充电输出，而不会造成输出电压的振荡和干扰。当 TDA38825 以预偏压输出电压启动时，控制 FET 和同步 FET 都保持关断，直到 SS/REF 电压超过 FB 电压。

11.7 电压跟踪和外部基准

TDA38825 利用 SS/REF 引脚支持电压跟踪和外部基准电压。当 SS/REF 引脚上没有感应到外部电压时，该部件将使用内部基准电压（0.6 V）。在 SS/REF 和 RGND 之间连接外部基准电压时，它将作为输出电压的基准。反馈 (FB) 电压跟随该外部电压信号。

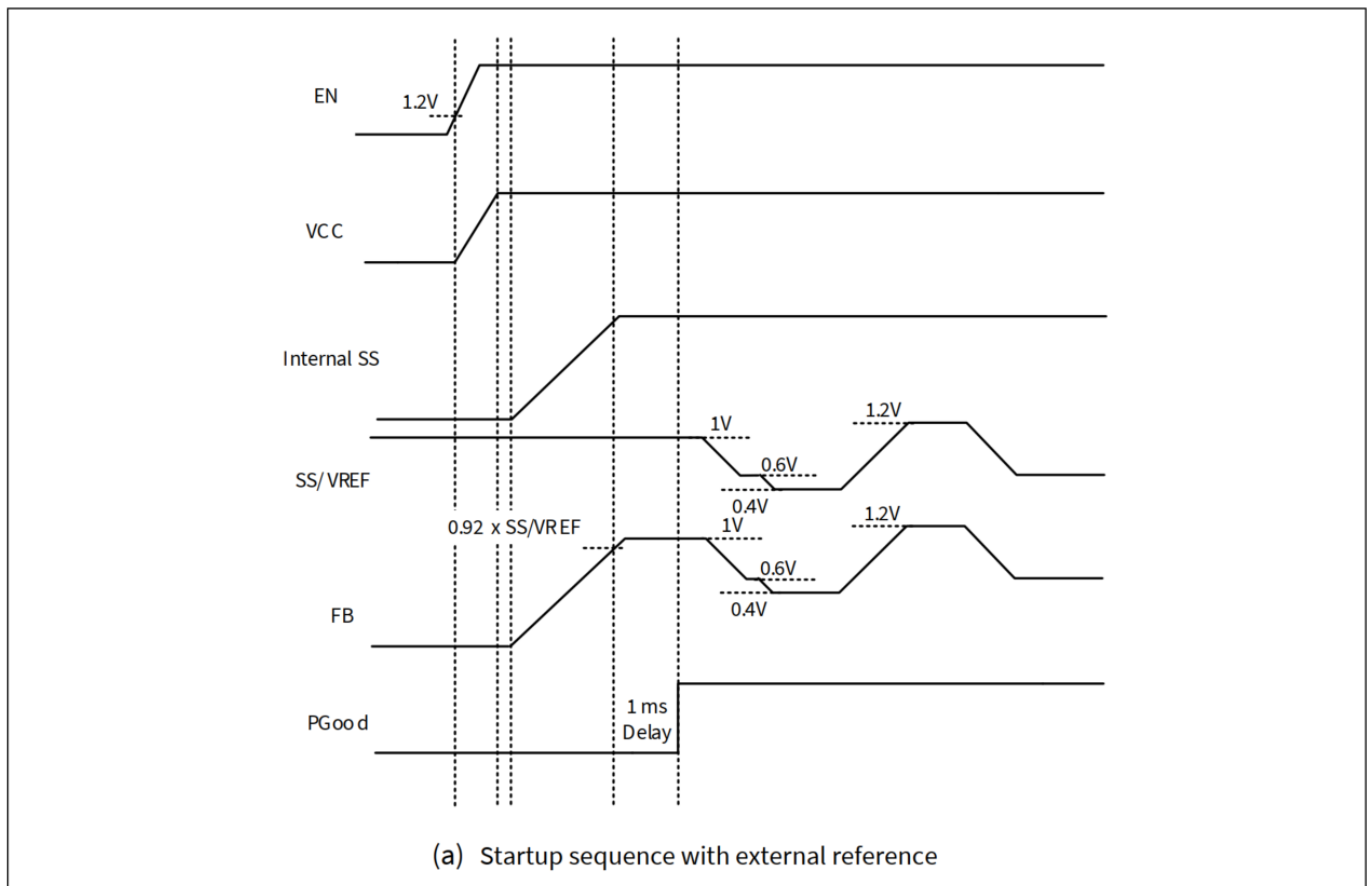
工作原理

在开机延迟期间，检测电路会检测 SS/VREF 引脚上的电压。就在检测发生之前，一个 $120\ \Omega$ 的内部电阻会尝试对 SS/VREF 引脚上的电压放电 $100\ \mu\text{s}$ 。放电电路确保 SS/VREF 电容中的任何剩余能量不会被检测为电压基准。放电电路关闭 $40\ \mu\text{s}$ 后，检测电路将检测 SS/VREF 电压。如果检测电路检测到 SS/VREF 引脚上的电压高于内部基准的 92.5% ，它将使用 SS/VREF 引脚电压作为 PGood、 V_{OUT} OVP 和 UVP 阈值的新基准。该器件使用内部软启动上电，在 FB 引脚达到上升阈值后 $1\ \text{ms}$ ，PGood 为高电平。

如果检测电路检测到 SS/VREF 电压低于内部基准电压 92.5% ，它将使用内部基准电压作为 PGood、 V_{OUT} OVP 和 UVP 的阈值。对于软启动，FB 遵循内部软启动或外部 SS/VREF 引脚中的较慢者。一旦 Pgood 为高电平，参考电压将从内部参考电压过渡到 SS/VREF 引脚上的电压。

在启动过程中，SS/REF 电压必须达到等于内部基准 ($0.6\ \text{V}$) 的最低电压，以确保正常运行。软启动完成且 Pgood 为高电平后，SS/REF 输入信号的范围为 $0.4\ \text{V}$ 至 $1.2\ \text{V}$ 。轨道电压的压摆率必须限制在 $1\ \text{mV}/\mu\text{s}$ 。要在正常工作期间过驱动 SS/REF，当外部基准低于内部基准时，外部源必须能够吸收 $36\ \mu\text{A}$ 以上的电流。或者，当外部基准高于内部基准时，它应能提供超过 $12\ \mu\text{A}$ 的电流。

在外部轨道电压下降到零的过程中，SS/VREF 引脚电压达到 $100\ \text{mV}$ 后，PGood 变为低电平。当跟踪电压低于 $100\ \text{mV}$ 时，部件将进入锁存 OVP 状态，需要 EN 或 VCC 循环才能恢复供电。在 OCP/UVP 打嗝重试或 OTP 重试期间，部件将检测 SS/VREF 引脚电压，并遵循上述典型启动程序。



工作原理

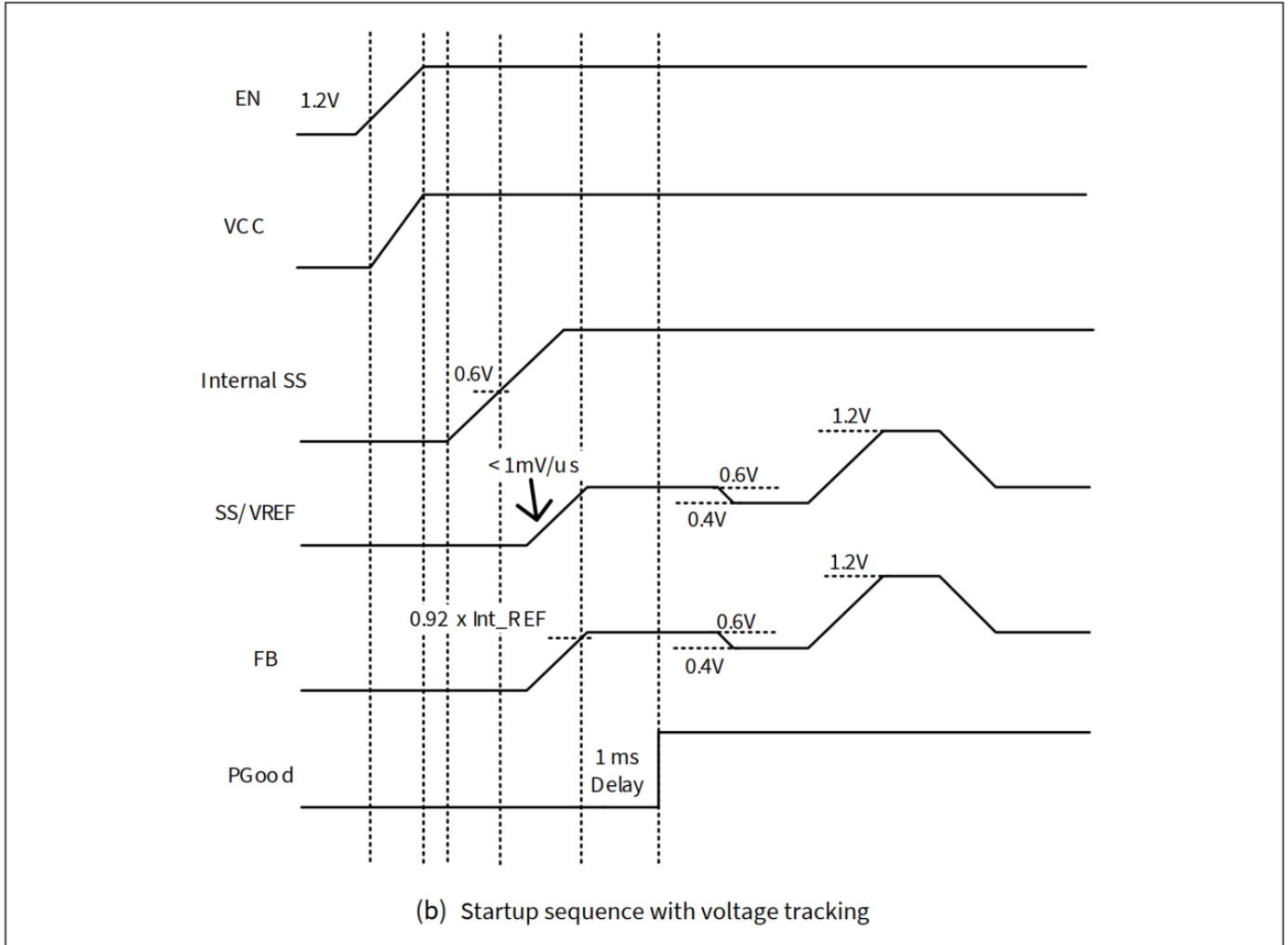


图 9 采用外部基准和电压跟踪的启动顺序

11.8 内部低压差 (LDO) 稳压器

TDA38825 集成了低压差 LDO 稳压器，为内部电路提供直流偏置电压。为了最大限度地降低待机电流，当 EN 电压被拉低时，内部 LDO 将被禁用。VIN 引脚是 LDO 的输入端。为了节省 LDO 的功率损耗，可以通过直接连接 VCC 引脚来使用外部偏置电压。图 10 说明了内部 LDO 和外部 VCC 工作时 VCC 和 VIN 引脚的配置。

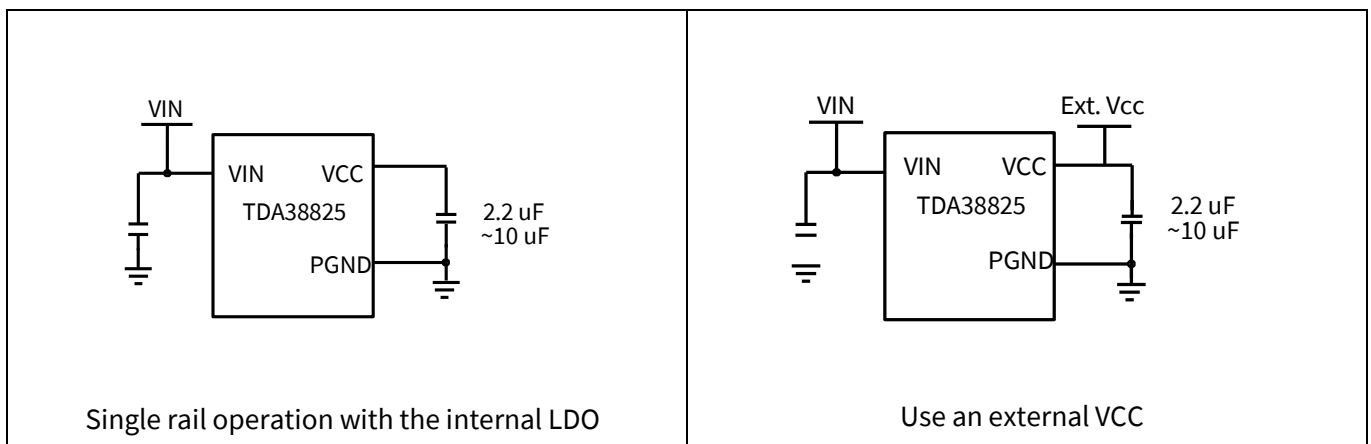


图 10 使用内部 LDO 或外部 VCC 的配置

第 7.1 节 规定了不同配置下 VIN 和 VCC 引脚的建议工作电压范围。建议在配置 VCC 时遵循以下设计准则。

工作原理

- 放置一个旁路电容，以尽量减少对 VCC 引脚的干扰。
- 对于使用内部 LDO 和外部 Vcc 的两种操作，都需要在 VCC 附近放置一个 2.2 uF~10 uF 的低 ESR 陶瓷电容，并参考 PGND。

内部 LDO 有两个电流限值，即短路电流限值和折返电流限值。折返电流限值远低于短路电流限值。两个限值之间的转换基于 VCC UVLO 上升和下降阈值。在启动过程中，LDO 利用折返电流限值升压。一旦 LDO 电压高于 VCC UVLO 上升阈值，它就会过渡到短路电流限制。在 LDO 短路的情况下，电流被限制在短路电流限值内，直到 LDO 电压降至 VCC UVLO 下降阈值以下。超过此值，将启用折返电流限制。这两个限值有助于在任何故障条件下保护 LDO。

11.9 电流检测 (CS) 和过电流保护 (OCP)

在同步 MOSFET 的导通时间内，感应到电感电流，并以 G_{CS} 的比率将其镜像到 CS 引脚。通过使用 CS 至 AGND 的外部电阻 (R_{CS})，CS 引脚上的电压 (V_{CS}) 与 SW 电流逐周期成正比。只有当 V_{CS} 低于 1.2V 的内部 OCP 电压阈值时（同步 MOSFET 的导通状态），才允许控制 MOSFET 导通，以限制逐周期 SW 谷值电流。电阻 R_{CS} 的计算公式如下。

$$R_{CS}(\Omega) = \frac{V_{CS}}{G_{CS} \times \left(I_{LIM} - \left(\frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \times \frac{1}{2 \times L \times F_{SW}} \right) \right)}$$

其中， V_{CS} 为 1.2V， $G_{CS} = 10 \mu A/A$ ， I_{LIM} 为所需的 DC 电流限制。

OCP 锁存响应在设备启用 3 毫秒后激活。一旦 OCP 打嗝激活，如果设备连续 40 个周期检测到过流情况，或者 FB 下降到欠压保护 (UVP) 阈值以下，就会进入打嗝模式，Pgood 标志为低电平。在打嗝模式下，器件会立即锁存关闭控制 MOSFET，并在检测到 ZCD（过零检测）后锁存关闭同步 MOSFET。同时，SS/VREF 电容也会放电。约 11 毫秒后，设备将尝试自动软静态。如果运行 3 毫秒后过电流条件仍然存在，设备将重复此操作循环，直到过电流条件消失，输出电压平稳地回升到调节水平。

11.10 欠压保护 (UVP)

欠压保护 (UVP) 可在 OCP 故障或其他故障时提供额外保护。当软启动基准电压升至 160 mV 以上时，UVP 保护将被启用。UVP 电路监控 FB 电压。当 FB 低于 UVP 阈值 5 μs 时（典型值），触发欠压跳闸信号。PGood 被拉低后的延迟时间为

~2 μs 。PGood 被拉低后，部件继续开关约 ~5 μs 。然后，在检测到 ZCD（过零检测）后，控制 MOSFET 关断，同步 MOSFET 关断。同时，SS/VREF 电容放电。然后，TDA38825 进入消隐时间为 11 ms 的打嗝模式，在此期间，控制 MOSFET 和同步 MOSFET 保持关断。消隐时间结束后，TDA38825 会尝试通过软启动恢复到额定输出电压，如图 11 所示。TDA38825 将重复打嗝模式并尝试恢复，直至 UVP 条件消除。

11.11 输出电压放电

通过 EN 禁用时，器件进入输出电压放电模式。控制 MOSFET 和同步 MOSFET 均处于锁存关断状态。连接在 SW 和 PGND 之间的放电 FET 接通，对输出电压放电。FET 的典型开关导通电阻约为 80 Ω 。一旦 FB 电压降至 SS/VREF 的 10% 以下，放电 FET 就会关断。

工作原理

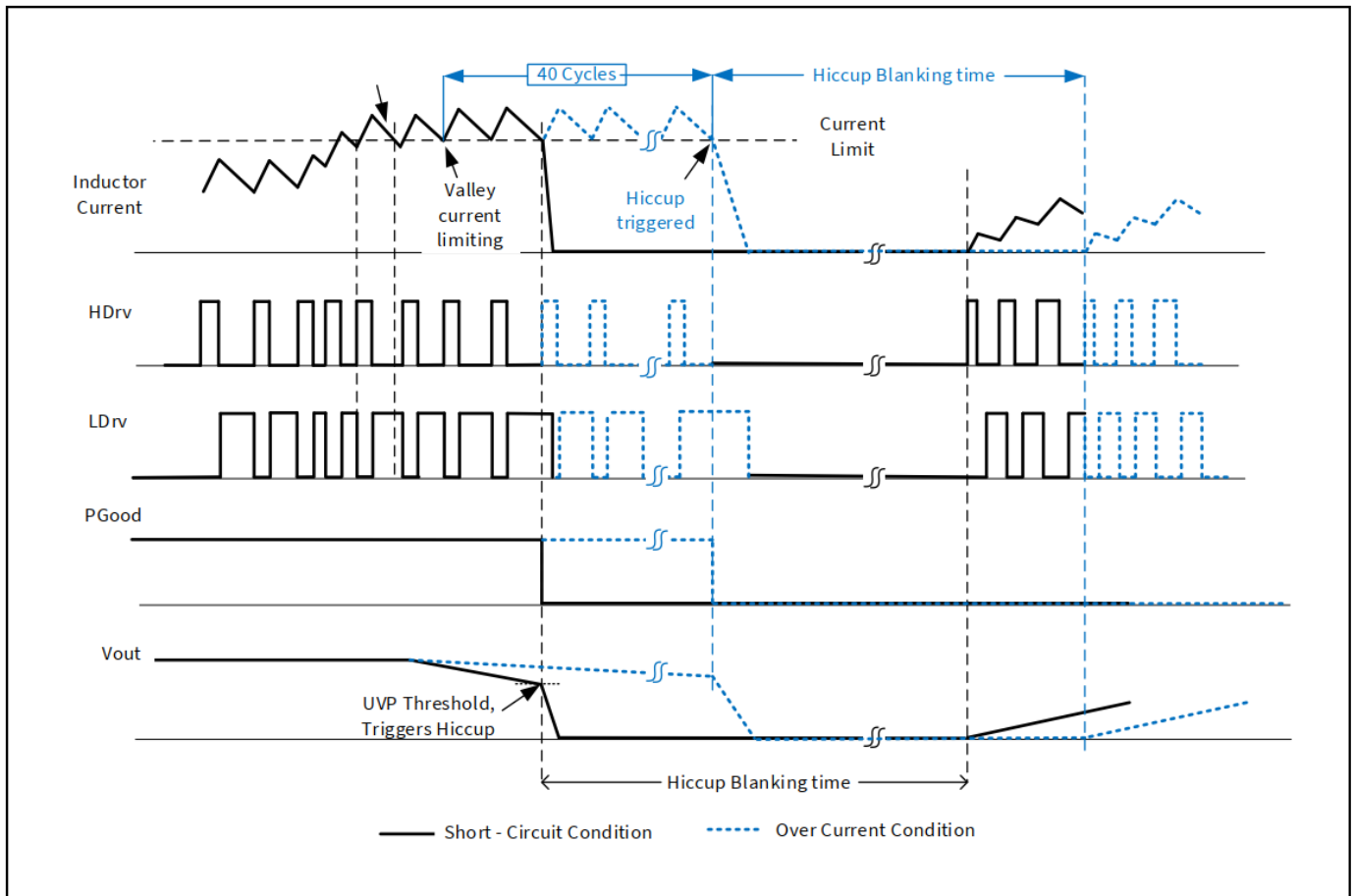


图 11 逐周期 OCP 响应

11.12 输出下沉模式 (OSM)

当 FB 电压高于 104% SS/VREF 电压但低于 OVP 阈值时，会触发输出下沉模式。在 OSM 运行期间，同步 MOSFET 保持导通，对输出放电，直至达到 -9 A 负电流限值 (NOCP_OSM)。当达到 -9 A 限值时，同步 MOSFET 关断，控制 MOSFET 接通，持续 TON 时间。然后，控制 MOSFET 关断，同步 MOSFET 重新接通。该器件一直保持这种运行状态，直到 FB 下降到低于 102% SS/VREF。一旦 FB 下降到低于 102% SS/VREF，设备就会退出 OSM。

11.13 过压保护 (OVP)

OVP 比较器在 SS/VREF 电压达到 0.6 V 后开始工作。TDA38825 具有锁存 OVP 响应，即当 OVP 被触发时，控制 FET 保持锁存关闭状态，直到 VCC 电压或 EN 信号循环。

过压保护 (OVP) 是通过将 FB 电压与 OVP 阈值电压进行比较来实现的。当 FB 电压超过 OVP 阈值时，过压跳闸信号会在 4 μ s (典型值) 延迟后发出。控制 MOSFET 被锁存为 OFF，PGood 标志为低电平。同步 MOSFET 保持导通，对输出放电，直至达到 -10 A 负电流限值 (NOCP_OVP)。当达到 -10 A 限值时，同步 MOSFET 关断，控制 MOSFET 接通，持续 TON 时间。然后，控制 MOSFET 关断，同步 MOSFET 重新接通。此操作重复进行，直到 FB 电压降至 SS/VREF 电压的 50% 以下。当 FB 电压降至基准电压的 50% 以下时，如果部件在 DEM 模式下运行，同步 MOSFET 将关断。如果在 FCCM 模式下运行，则会重复开关行为 (同步 MOSFET 接通，直到达到 NOCP 限值，然后关闭同步 MOSFET 并在 TON 时间内接通控制 MOSFET)，直到 FB 放电至基准电压的 10%。之后，控制 MOSFET 保持锁存关闭状态。如果 FB 在此状态下上升超过 OVP 阈值，则会重复响应。

工作原理

11.14 负过电流限值 (NOCP)

TDA38825 提供负过电流限制保护。当设备检测到同步 MOSFET 中的电流达到负电流限值时，就会关闭同步 MOSFET 以限制负电流。在正常运行或发生 OSM 事件时，负电流限制在 -9 A。发生 OVP 事件时，负电流限制在 -10 A。

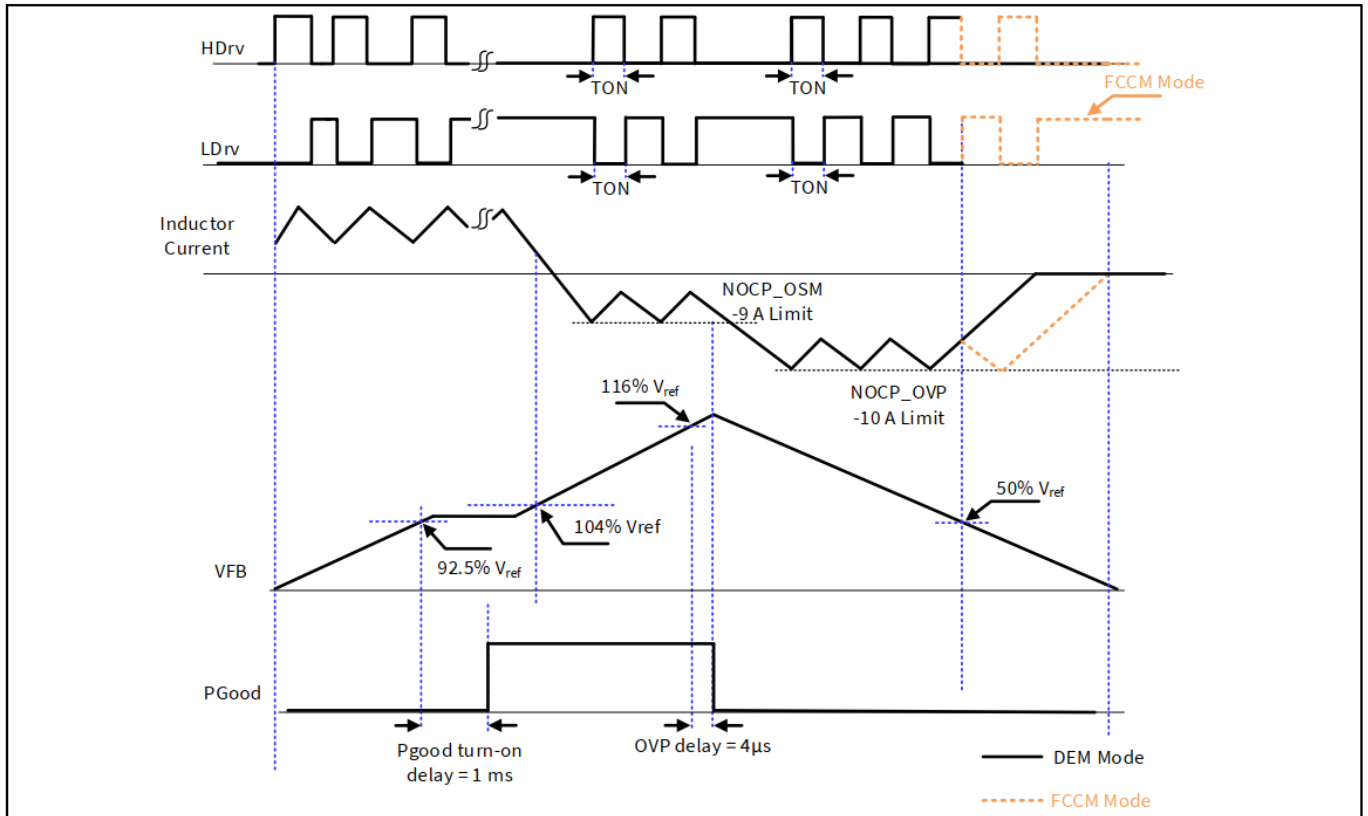


图 12 过电压保护响应

11.15 过温保护 (OTP)

温度由 TDA38825 内部监控。当温度超过过温阈值时，OTP 电路会立即关闭控制 MOSFET，并在检测到 ZCD (过零检测) 后关闭同步 MOSFET。此外，SS/VREF 电容也会放电。当感应到的温度回落到工作范围内时，就会自动重新启动。热关断阈值的滞后为 20 °C。

11.16 电源良好 (PGood) 输出

PGood 引脚是内部 NFET 的漏极开路，需要通过一个上拉电阻从外部拉高。当满足三个标准时，PGood 信号为高电平。

1. 使能电压和 VCC 电路供电电压高于各自的阈值。
2. 未出现过压或过热故障。
3. V_{OUT} 处于调节状态。

为了检测 V_{OUT} 是否处于调节状态，PGood 比较器持续监测 FB 电压。当 FB 电压上升超过上限阈值时，PGood 信号会在 1 ms 后被拉高。当 FB 电压下降到下阈值以下或上升到 OVP 阈值以上时，PGood 信号被拉低。图 11 和图 12 说明了 PGood 响应。在使用预偏置输出电压启动期间，PGood 信号保持低电

工作原理

平并在 FB 电压升至 PGood 阈值以上后，以 1 ms 的延迟将其拉高。

当 $V_{IN} = V_{CC} = 0\text{ V}$ 时，PGood 偏置电压为 3.3 V，需要一个 10 k Ω 或更高的上拉电阻，以将 PGood 信号维持在逻辑低电平（低于 0.7 V）。

11.17 最短导通时间和最短关断时间

最短导通时间是指控制 MOSFET 可靠导通的最短时间。最短关断时间是指在产生新的 PWM 脉冲之前，同步 FET 保持导通的最短持续时间。TDA38825 需要最短的关断时间对自举电容充电，并检测 OCP 的同步 MOSFET 电流。

对于需要较小占空比的应用，所选开关频率的导通时间必须大于第 7.1 节中最小导通时间的最大值。否则，产生的开关频率可能会低于预期目标。可使用以下公式来检查最小导通时间要求。

$$\frac{V_{OUT}}{k \times F_{SW} \times V_{IN}} > \max \text{ spec of } T_{ON(\min)}$$

其中， F_{SW} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

对于需要高占空比的应用，必须确保选择适当的开关频率，使关断时间长于第 7.1 节中最小关断时间的最大规格，计算公式如下。

$$\frac{V_{IN} - V_{OUT}}{k \times F_{SW} \times V_{IN}} > \max \text{ spec of } T_{OFF(\min)}$$

其中， F_{SW} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

因此，最大占空比取决于所选的导通时间和最小关断时间。

11.18 选择前馈电容和反馈电阻

输出电压可通过外部分压器进行编程。FB 电压与 0.6 V 的内部基准电压进行比较。设置分压比的目的是在输出达到预期值时，在 FB 引脚上提供 0.6 V 电压。反馈电阻分压器的计算如下所示。

$$V_o = V_{ref} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

其中 R_{FB1} 和 R_{FB2} 是上下反馈电阻。推荐的反馈电阻值为 1k Ω 至 20k Ω 。

最好在顶部反馈电阻 R_{FB1} 上并联一个小型 MLCC 电容 C_{ff} ，以提供额外的相位提升并改善瞬态负载响应。建议 C_{ff} 的值为 10 pF 至 1nF。如果输出电压较高，建议使用较低的 c_{ff} 电容值。

设计示例

12 设计示例

本节以一个示例说明如何使用 TDA38812 设计降压稳压器。应用电路如图 13 所示。设计规格如下。

- $V_{IN} = 12\text{ V} (\pm 10\%)$
- $V_o = 1.0\text{ V}$
- $I_o = 20\text{ A}$
- V_o 纹波电压 = $\pm 1\%$ of V_o
- 负载瞬态响应 = V_o 的 $\pm 3\%$ ，阶跃负载电流 = 4 A ，压摆率 = $2.5\text{ A}/\mu\text{s}$

12.1 启用 TDA38825

TDA38825 具有精确的使能阈值电压，如 图8 的配置2 所示，通过将 EN 引脚与 VIN 用电阻分压连接，可在输入总线电压上实现更高的 UVLO。启用反馈电阻 R_{EN1} 和 R_{EN2} 的计算公式如下。

$$V_{IN(\min)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \geq V_{EN(\max)}$$

$$R_{EN2} \geq R_{EN1} \times \frac{V_{EN(\max)}}{V_{IN(\min)} - V_{EN(\max)}}$$

其中， $V_{EN(\max)}$ 是第 7.1 节中定义的使能启动阈值的最大规格。对于 $V_{IN(\min)} = 10\text{ V}$ ，选择 $R_{EN1} = 49.9\text{ k}\Omega$ 和 $R_{EN2} = 7.5\text{ k}\Omega$ 。

12.2 选择输入电容

在没有输入电容的情况下，控制 MOSFET 的脉冲电流直接由输入电源提供。由于电缆上的阻抗，脉冲电流会对输入电压造成干扰，并产生潜在的电磁干扰问题。输入电容对脉冲电流进行滤波，使输入电源的电流几乎保持恒定。输入电容的选择应能承受输入脉冲电流，并能降低输入电压纹波。输入纹波电流的 RMS 值可表示为：

$$I_{RMS} = I_o \times \sqrt{D \times (1 - D)}$$

$$D = \frac{V_o}{V_{IN}}$$

其中， I_{RMS} 是输入电容电流的有效值。 I_o 是输出电流， D 是占空比。对于 $I_o = 20\text{ A}$ 和 $D_{(\max)} = 0.083$ ，则流入输入电容的有效值电流为 $I_{rms} = 5.52\text{ A}$ 。

为满足输入纹波电压的要求，最小输入电容可按下式计算：

$$C_{in(\min)} > \frac{I_o \times (1 - D) \times D}{f_{sw} \times (\Delta V_{IN} - ESR \times I_o \times (1 - D))}$$

其中， ΔV_{IN} 是允许的最大峰峰值输入纹波电压，ESR 是输入电容的等效串联电阻。推荐使用陶瓷电容，因为它具有低 ESR、ESL 和高有效值电流能力。对于 $I_o = 20\text{ A}$ 、 $f_{sw} = 800\text{ kHz}$ 、 $ESR = 2\text{ m}\Omega$ 、 $V_{IN} = 120\text{ mV}$ ， $C_{in(\min)} > 22\text{ }\mu\text{F}$ 。考虑到根据偏置电压下陶瓷电容的降额要求，输入电容使用了 10 个 $22\text{ }\mu\text{F}/0805/25\text{V MLCC}$ 。

设计示例

此外，如果输入电源不靠近稳压器，建议使用散装电容。

12.3 电感的选择

电感根据输出功率、工作频率和效率要求进行选择。较低的电感值会导致较大的纹波电流、较低的效率和较高的输出噪声，但有助于减小尺寸和瞬态负载响应。一般来说，电感中理想的峰峰值纹波电流 (Δi) 在输出电流的 20% 至 50% 之间。

电感饱和电流必须高于 OCP 限制的最大规格加上电感纹波电流的峰峰值。对于某些磁芯材料，电感的饱和电流可能会随着温度的升高而减小。检查最高工作温度下的电感饱和电流非常重要。

可通过以下关系式确定所需工作纹波电流的电感值：

$$L = (V_{in(max)} - V_o) \times \frac{D_{min}}{\Delta i_{L(max)} \times F_{sw}}$$

$$D_{min} = \frac{V_o}{V_{in(max)}}$$

$$I_{sat} \geq OCP_{max} + \Delta i_{L(max)}$$

其中 $V_{in(max)}$ = 最大输入电压； $\Delta i_{L(max)}$ = 最大峰峰值电感器纹波电流； OCP_{max} = 第 7.1 节中定义的 OCP 限制的最大规格 I_{sat} = 电感器饱和电流。在本例中，选择电感器 $L = 220 \text{ nH}$ ，以实现 $\Delta i_{L(max)} = 26\%$ 的 $I_{o(max)}$ 。 I_{sat} 不应小于 26 A_o

12.4 输出电容的选择

输出电容的选择主要取决于输出电压纹波和瞬态要求。为满足 V_o 纹波要求， C_o 应满足以下标准：

$$C_o > \frac{\Delta i_{L(max)}}{8 \times \Delta V_{or} \times f_{sw}}$$

其中， ΔV_{or} 是所需的峰峰值输出纹波电压。对于 $\Delta i_{L(max)} = 5.2 \text{ A}$ 、 $\Delta V_{or} = 10 \text{ mV}$ 、 $F_{sw} = 800 \text{ kHz}$ ， C_o 必须大于 $82 \text{ }\mu\text{F}$ 。输出电容的 ESR 和 ESL 以及 PCB 布局造成的寄生电阻或电感也会导致输出电压纹波。建议使用多层陶瓷电容 (MLCC)，因其 ESR、ESL 低，体积小。

为满足瞬态响应要求，输出电容还应符合以下标准：

$$C_o > \frac{L \times \Delta I_{o(max)}^2}{2 \times \Delta V_{oL} \times V_o}$$

其中 ΔV_{oL} 是负载瞬态期间允许的 V_o 偏差。 $\Delta I_{o(max)}$ 是最大阶跃负载电流。请注意，上述计算并未考虑 ESL、ESR、控制回路响应、瞬态负载回转率和 PWM 延迟的影响。通常需要额外的电容来满足瞬态要求。根据经验，我们可以将上述计算得出的 C_o 增加三倍作为起点，然后根据工作台测量结果优化设计。在本例中，为满足瞬态负载要求（即 $\Delta V_{oL} = 30 \text{ mV}$ ， $\Delta I_{o(max)} = 10 \text{ A}$ ），选择 $C_o \sim 366 \text{ }\mu\text{F}$ 。要更准确地估算 C_o ，应使用仿真工具辅助设计。

设计示例

12.5 输出电压编程

输出电压可通过外部分压器进行编程。FB 电压与 0.6 V 的内部基准电压进行比较。设置分压比的目的是在输出达到预期值时，在 FB 引脚上提供 0.6 V 电压。反馈电阻分压器的计算如下所示。

$$V_o = V_{ref} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

其中 R_{FB1} 和 R_{FB2} 是上下反馈电阻。选择 $R_{FB1} = 10 \text{ k}\Omega$ 和 $R_{FB2} = 15 \text{ k}\Omega$ ，以实现 $V_o = 1.0 \text{ V}$ 。在 VSNS 引脚上可以使用相同的电阻分压器，以实现相同的电压比例系数。

12.6 前馈电容

可以在顶部反馈电阻 R_{FB1} 上并联一个小 MLCC 电容 C_{ff} ，以改善瞬态响应。 $L_o = 1 \mu\text{H}$ 、 $C_o = 240 \mu\text{F}$ 、 $R_{FB1} = 10 \text{ k}\Omega$ ， $C_{ff} = \sim 470 \text{ pF}$ 。 C_{ff} 可根据瞬态负载响应的工作台测试进一步优化。

12.7 自举电容

对于大多数应用，建议在 SW 节点和引导引脚之间放置一个 0.1 μF 陶瓷电容作为自举电容。

12.8 VCC 旁路电容

请参见 11.8 中关于内部 LDO 的建议。VCC/LDO 旁路电容选用 2.2 μF MLCC，VIN 旁路电容选用 2.2 μF MLCC。

12.9 Pgood 电阻

Pgood 电阻的推荐值为 10 $\text{k}\Omega$ 或以上。Pgood 电阻选用 10 $\text{k}\Omega$ 电阻。

12.10 SS/Vref 电容

软启动可通过 SS/Vref 引脚上的外部电容进行编程。软启动电容的计算如下。

$$C_{SS}(\text{nF}) = \frac{t_{SS}(\text{ms}) \times 10 \mu\text{A}}{0.6(\text{V})}$$

$$C_{SS} = C_{SS1} + C_{SS2}$$

对于 2.2 ms 软启动，需要连接两个 68 nF 的软启动电容。建议在 SS/Vref 引脚至 RGND 和 SS/Vref 引脚至 RGND 之间使用最小值为 10 nF 的电容。

12.11 电流感应电阻

以下公式用于计算电流检测电阻。

$$R_{CS}(\Omega) = \frac{V_{CS}}{G_{CS} \times \left(I_{LIM} - \left(\frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \times \frac{1}{2 \times L \times F_{SW}} \right) \right)}$$

其中， V_{CS} 为 1.2 V， $G_{CS} = 10 \mu\text{A/A}$ ， I_{LIM} 为所需的 DC 电流限制。

5.49 $\text{k}\Omega$ 电阻用于 24 A 电流限制。

应用信息

13 应用信息

13.1 应用框图

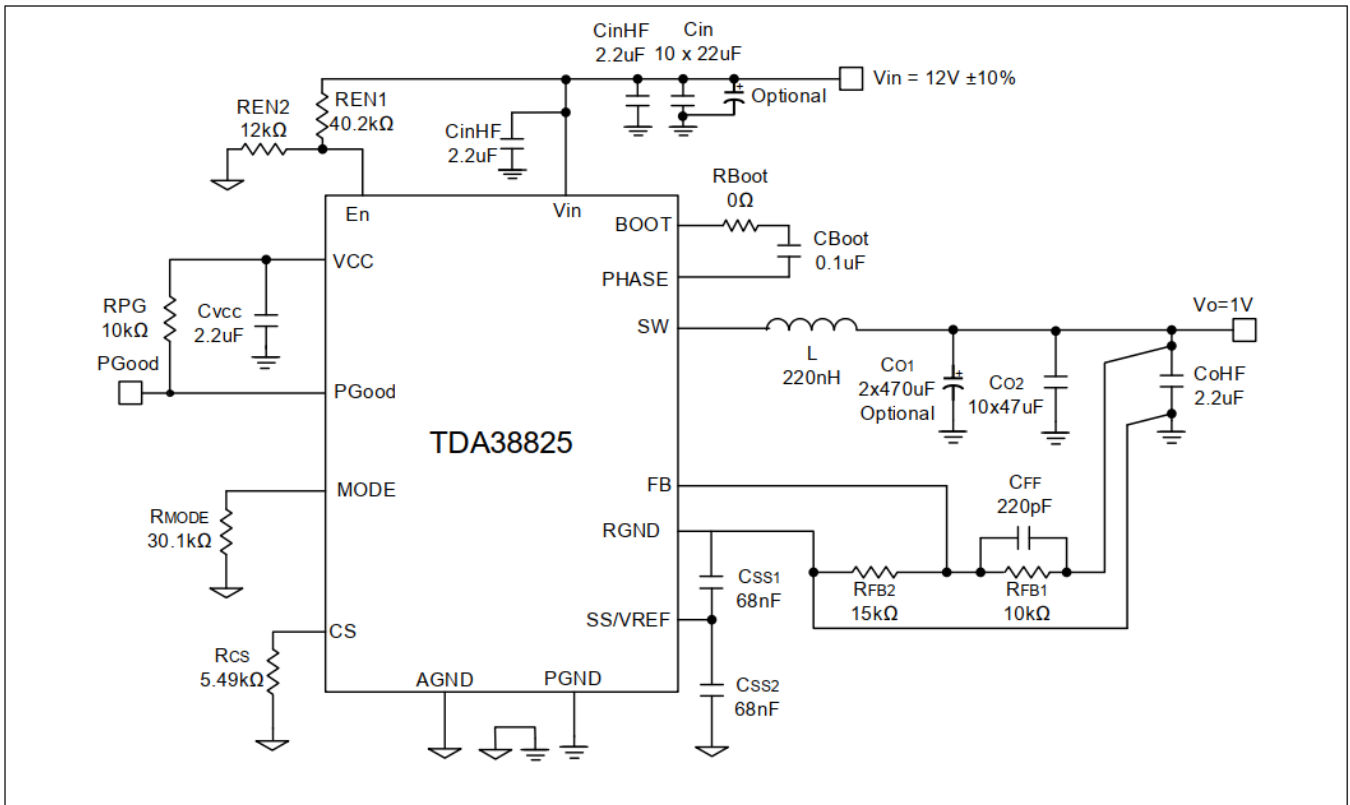


图 13 TDA38825 的典型应用图。Vin = 12 V, Vo = 1V, Io = 20 A, Fsw = 800 kHz。

13.2 典型工作波形

V_{in} = 12.0 V, V_o = 1 V, I_o = 20 A, F_{sw} = 800 kHz, 室温, 无气流

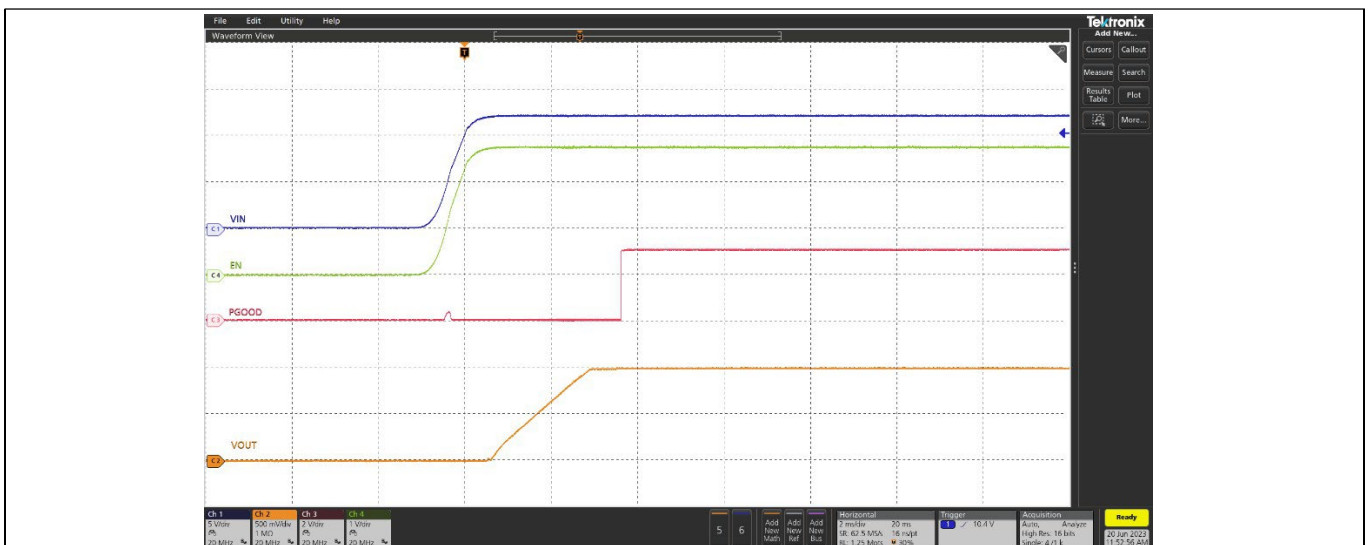


图 14 20 A 负载时的启动, (通道 1: Vin, 通道 2: Vout, 通道 3: PGood, 通道 4: 使能)

应用信息

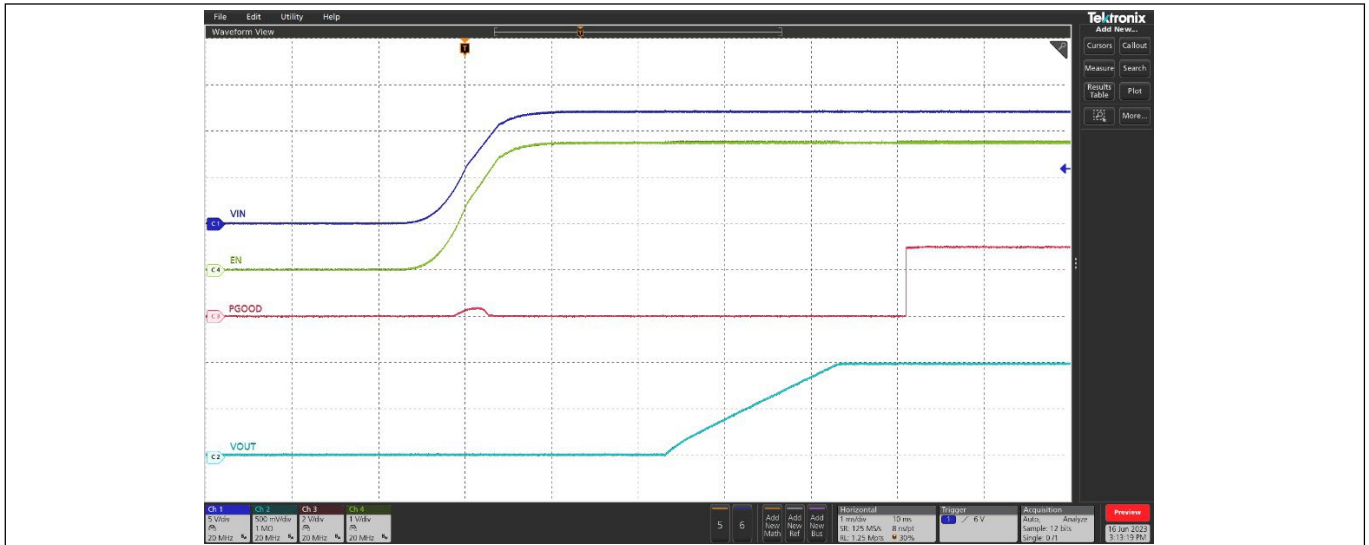
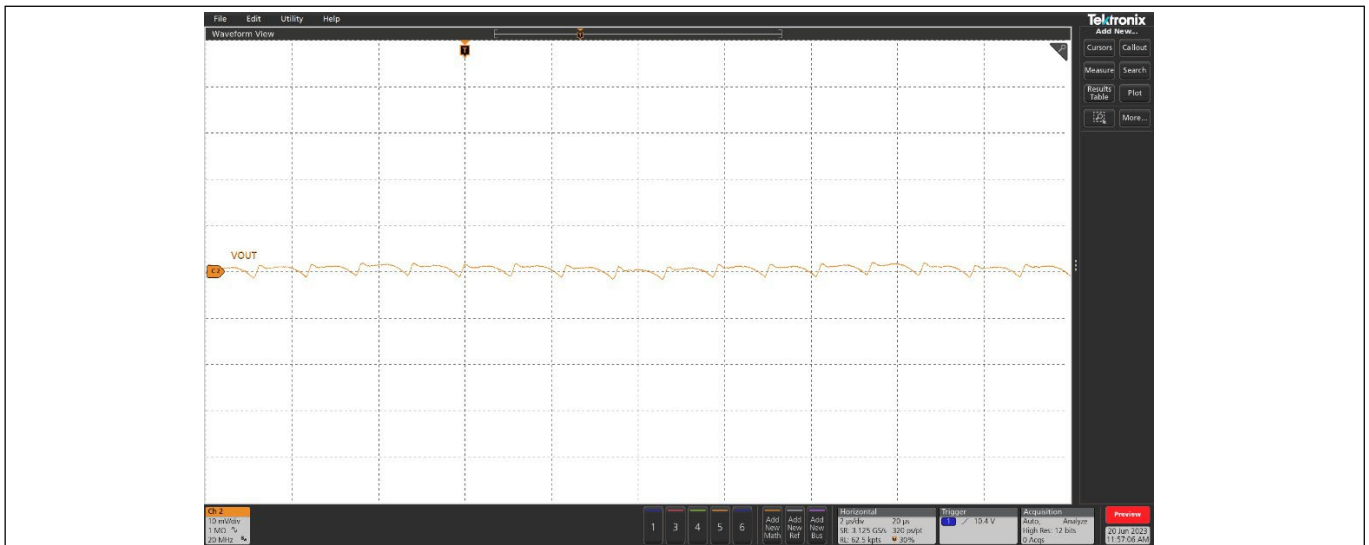
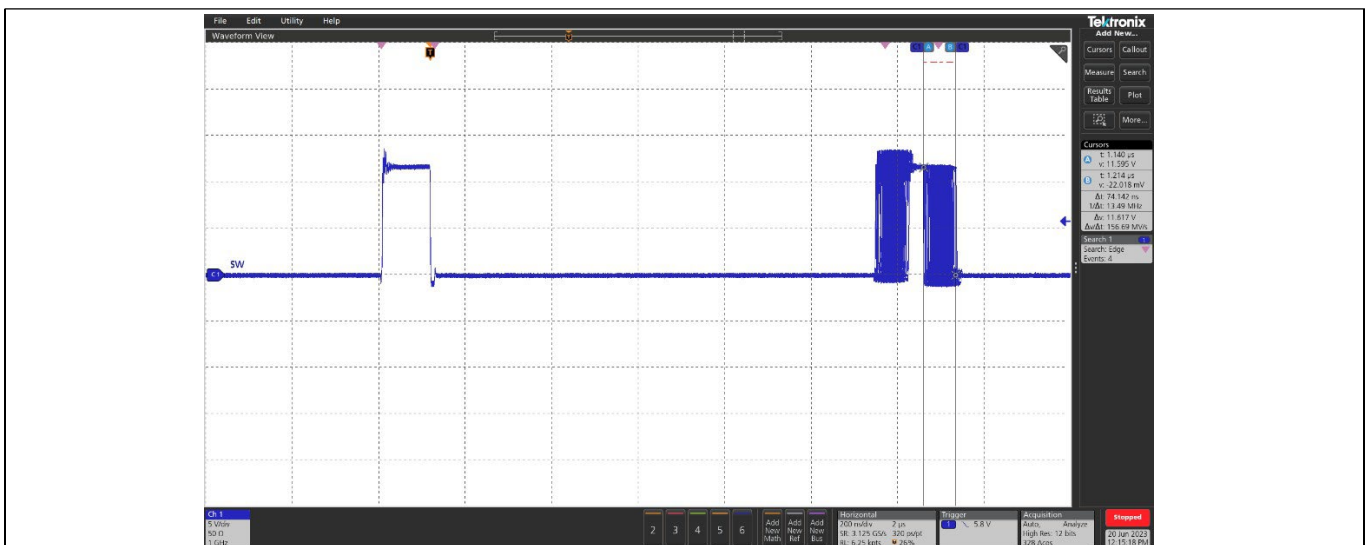


图 15 0 A 负载时的启动，（通道 1: Vin，通道 2: Vout，通道 3: PGood，通道 4: 使能）

图 16 20A 负载时的输出电压纹波， $F_{sw} = 800 \text{ kHz}$ ，（通道 2: Vo）图 17 SW 节点抖动，20A 负载， $F_{sw} = 800 \text{ kHz}$

应用信息

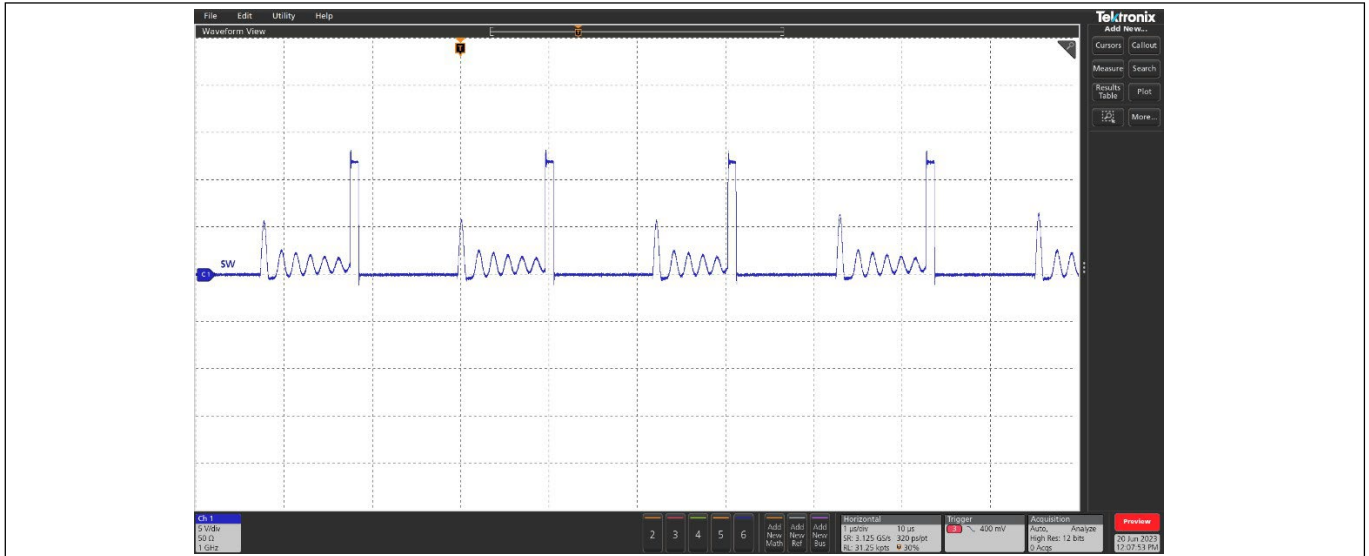


图 18 SW 节点 (DEM 中), 1 A 负载

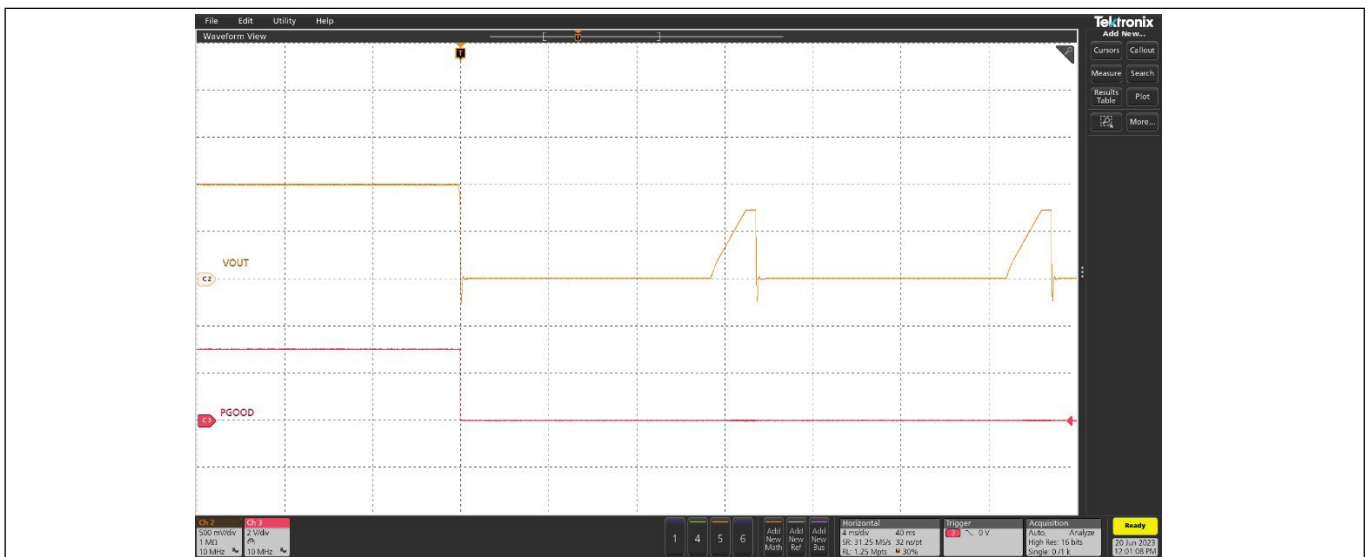
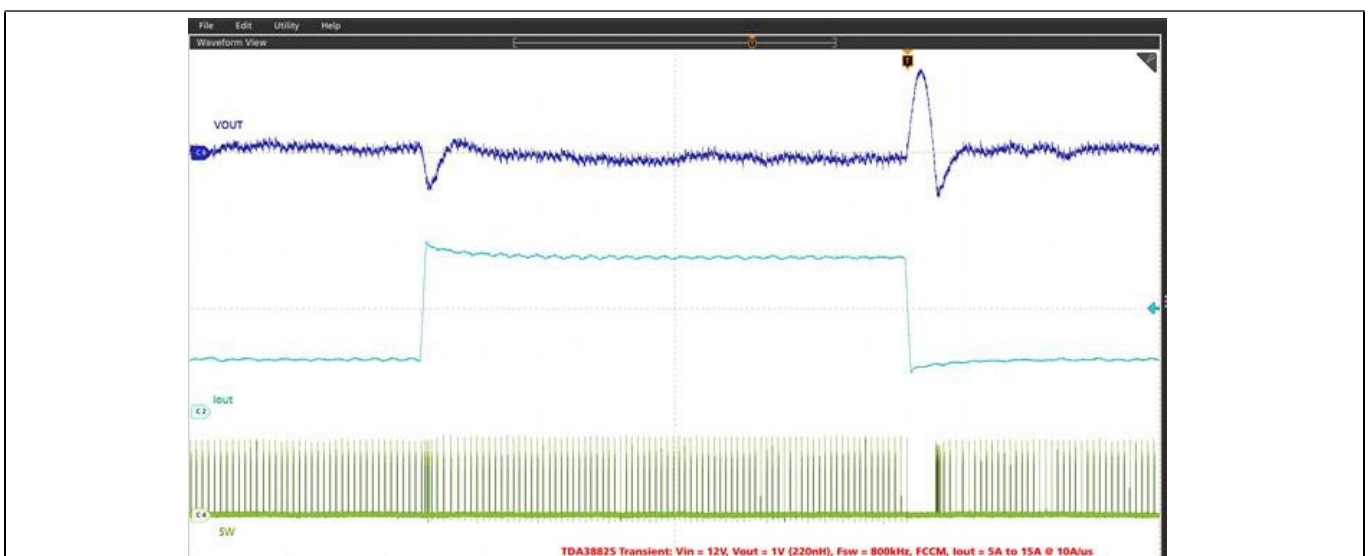


图 19 短路和 UVP (打嗝), (通道2: Vo, 通道3: PGood)

图 20 10 A 阶跃负载电流 @ 10 A/ μ s 滑动速率时的瞬态响应: $I_o = 5 A - 15 A$, (通道6: V_o , 通道2: I_o , 通道4: SW), pk-pk: 39.4 mV, $F_{sw} = 800 \text{ kHz}$

14 布局建议

在设计高频开关转换器时，PCB 布局非常重要。布局会影响噪声拾取，并可能导致良好设计的性能达不到预期效果。建议遵循以下设计准则，以实现最佳性能。

- 旁路电容（包括输入/输出电容, VIN和Vcc旁路电容）应尽可能靠近相应引脚。
- 在 TDA38825 电源输入端（控制 MOSFET 漏极）和 PGND（同步 MOSFET 源极）之间放置旁路电容，以减少系统中的噪声和振铃。输出电容应端接至远离输入 PGND 的地平面，以减少 Vout 上的开关尖峰。VCC 和 VDRV 共用的旁路电容应端接至 PGND。
- 在 TDA38825 BST 和 SW 引脚附近放置一个自举电容，尽可能靠近，以尽量减少环路电感。
- SW 节点铜线只应在顶层布线，以尽量减少开关噪声的影响。
- 通过单点连接将 AGND 引脚与 PGND 焊盘相连，使用较宽的迹线。尽量减少导线长度，并将其置于 AGND 和 PGND 引脚的正下方。
- 可在 Vin 和 PGND 焊盘上开孔，以帮助散热。
- Vin 和 PGND 连接需要宽铜多边形，以减少功率损耗和散热。应使用足够的通孔来连接不同层之间的电源线。
- EN 引脚和配置引脚（包括 SS/VREF、MODE 和 CS）应端接至安静的 AGND。

布局建议

下图说明了 TDA38825 标准演示板的 PCB 布局设计。

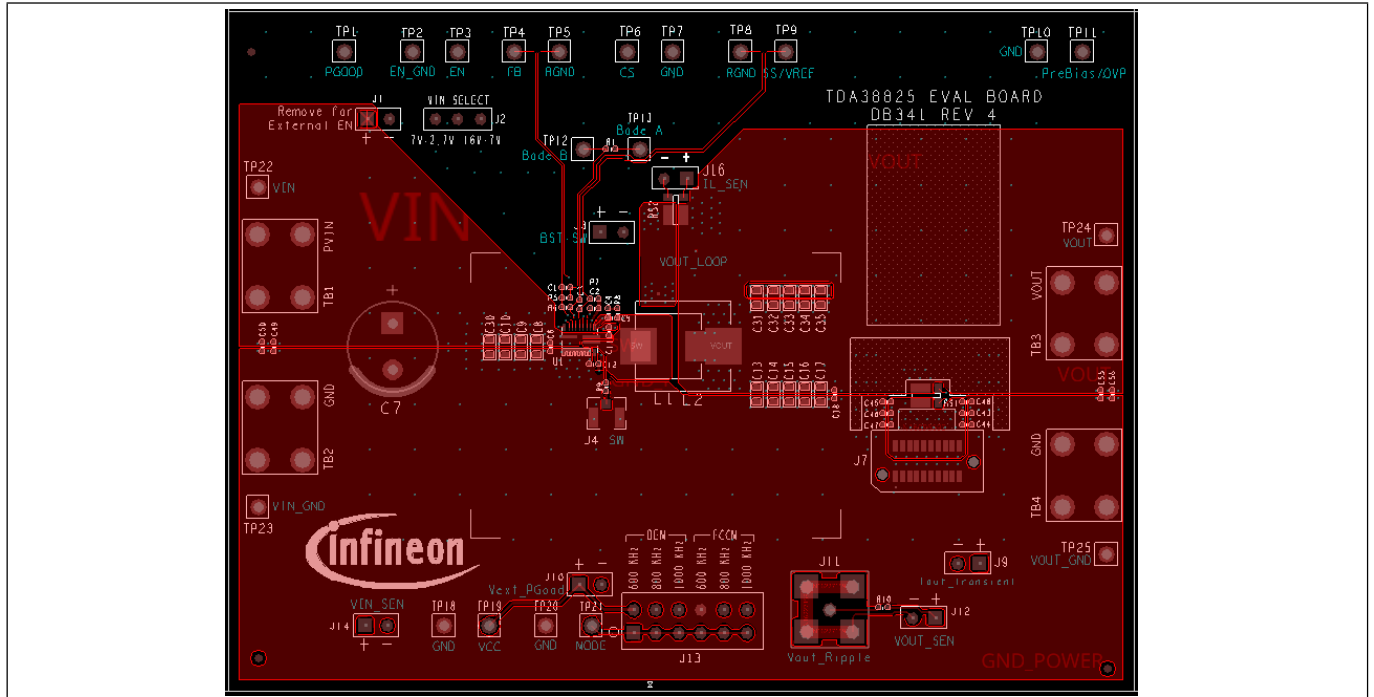


图 21 TDA38825 演示板 - 顶层

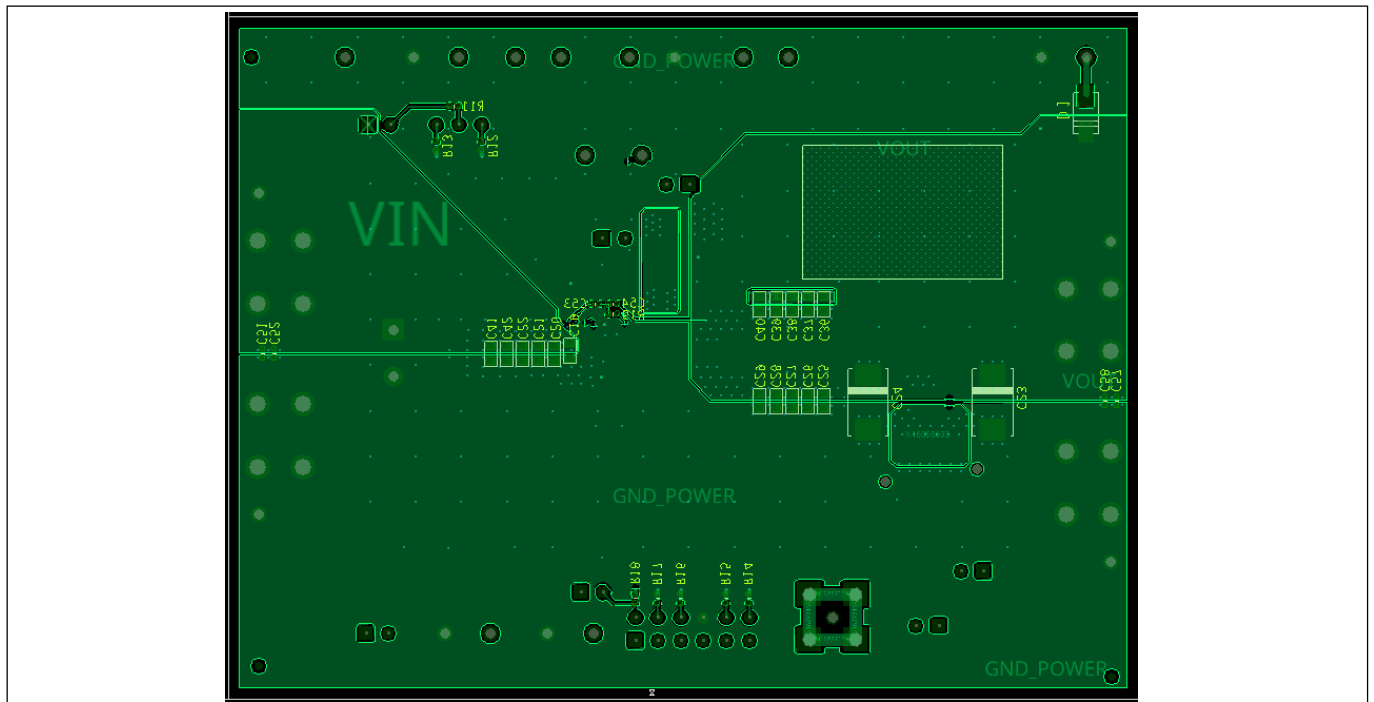


图 22 TDA38825 演示板 - 底层

布局建议

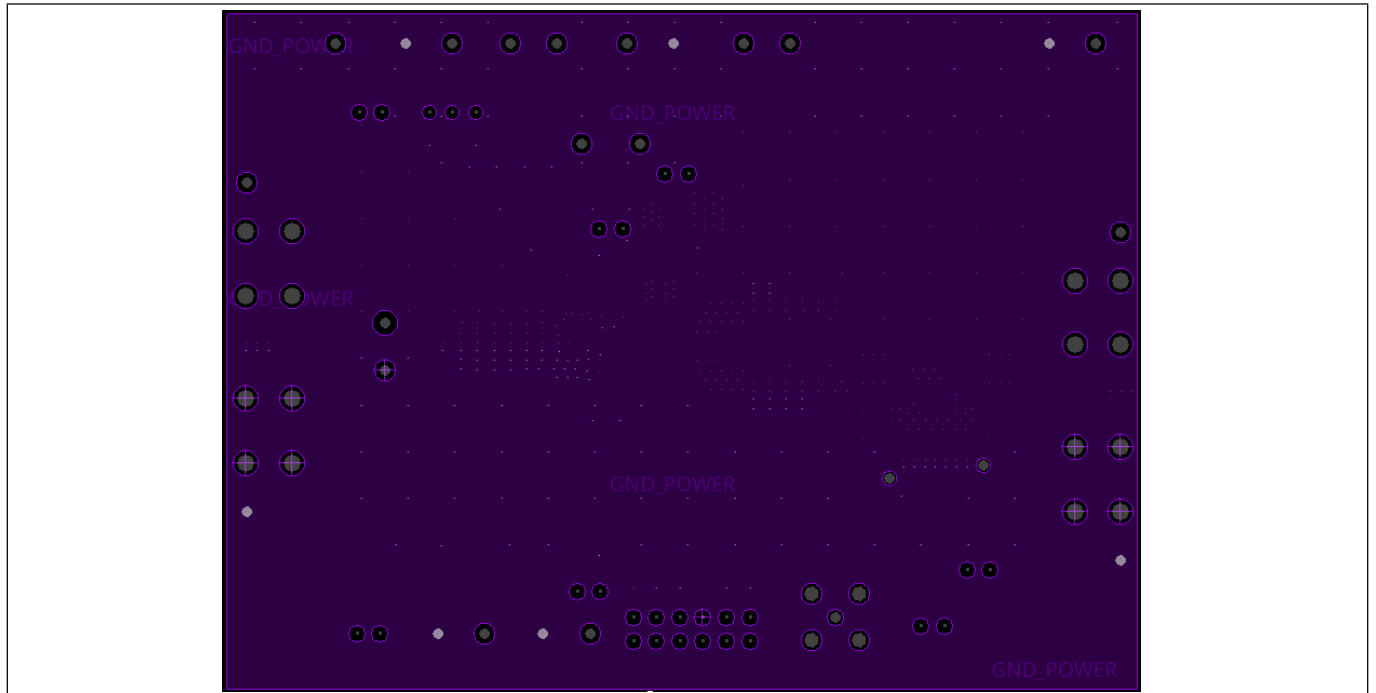


图 23 TDA38825 演示板 - 第 2 层 (接地)

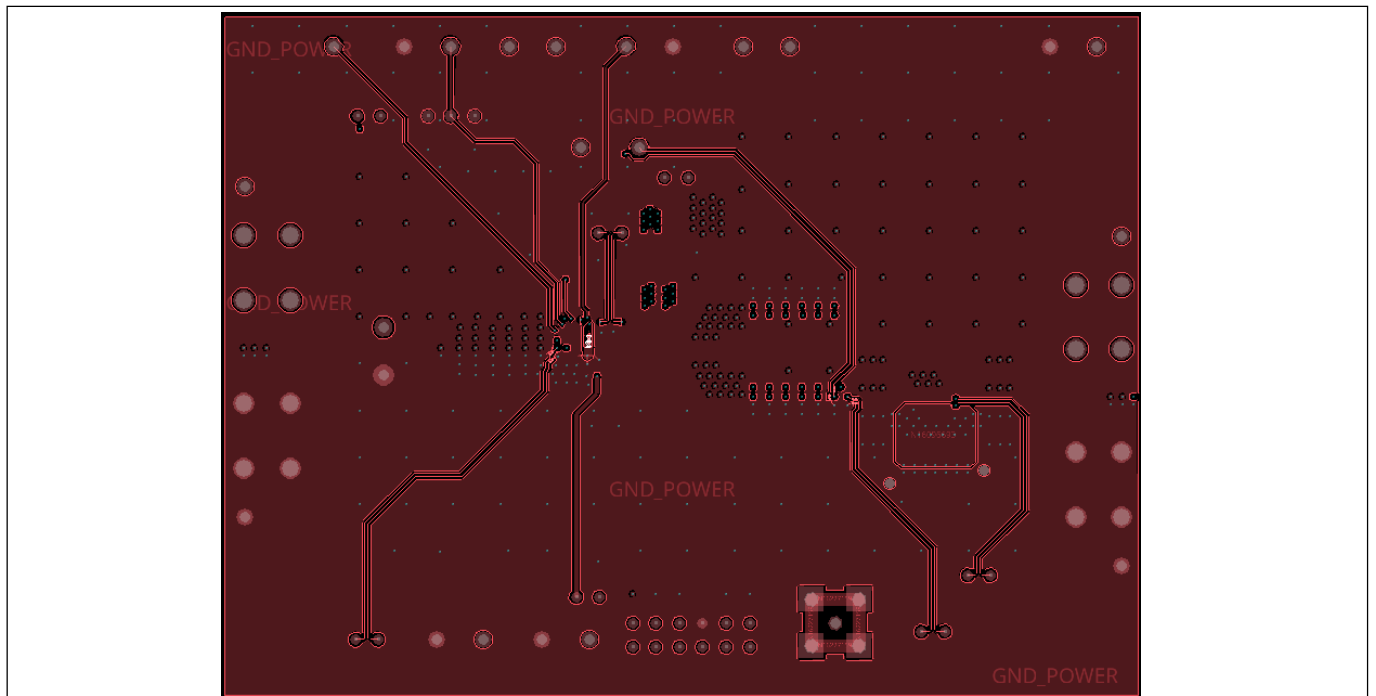


图 24 TDA38825 演示板 - 第 3 层 (接地& 信号)

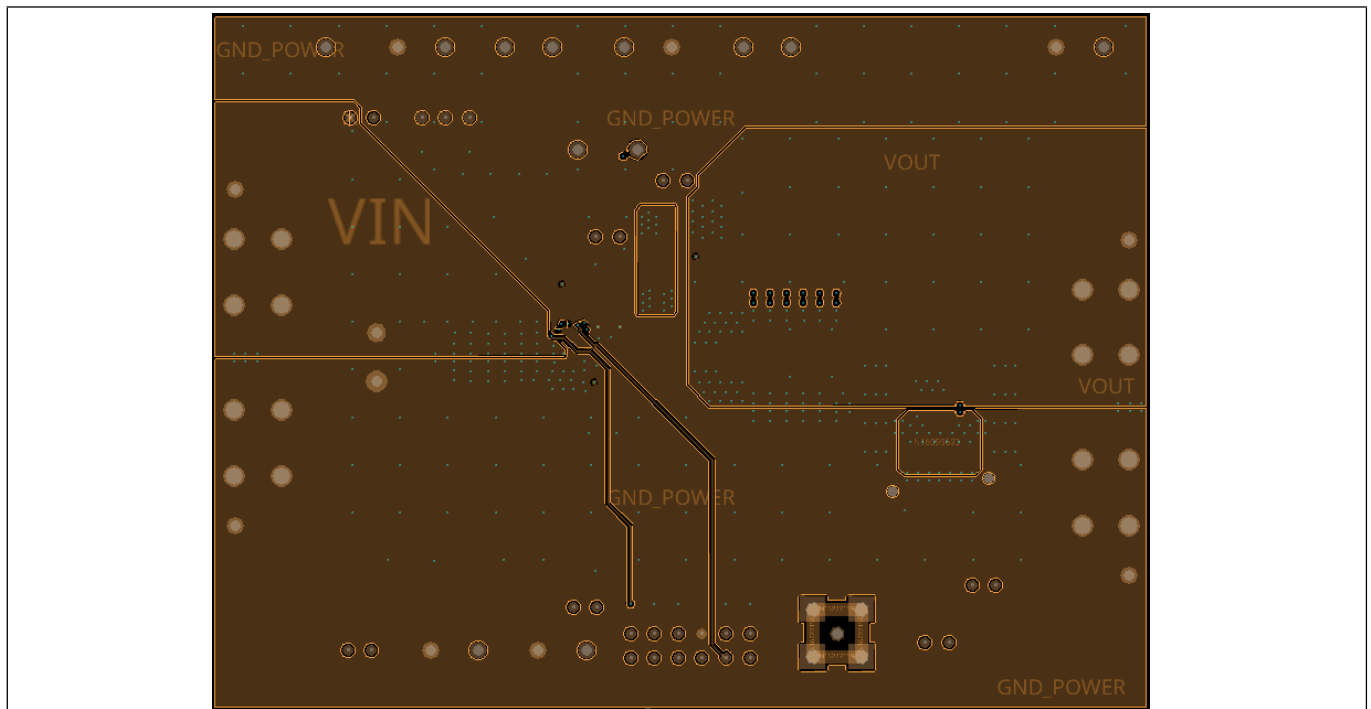


图 25 TDA38825 演示板 - 第 4 层（接地& 信号）

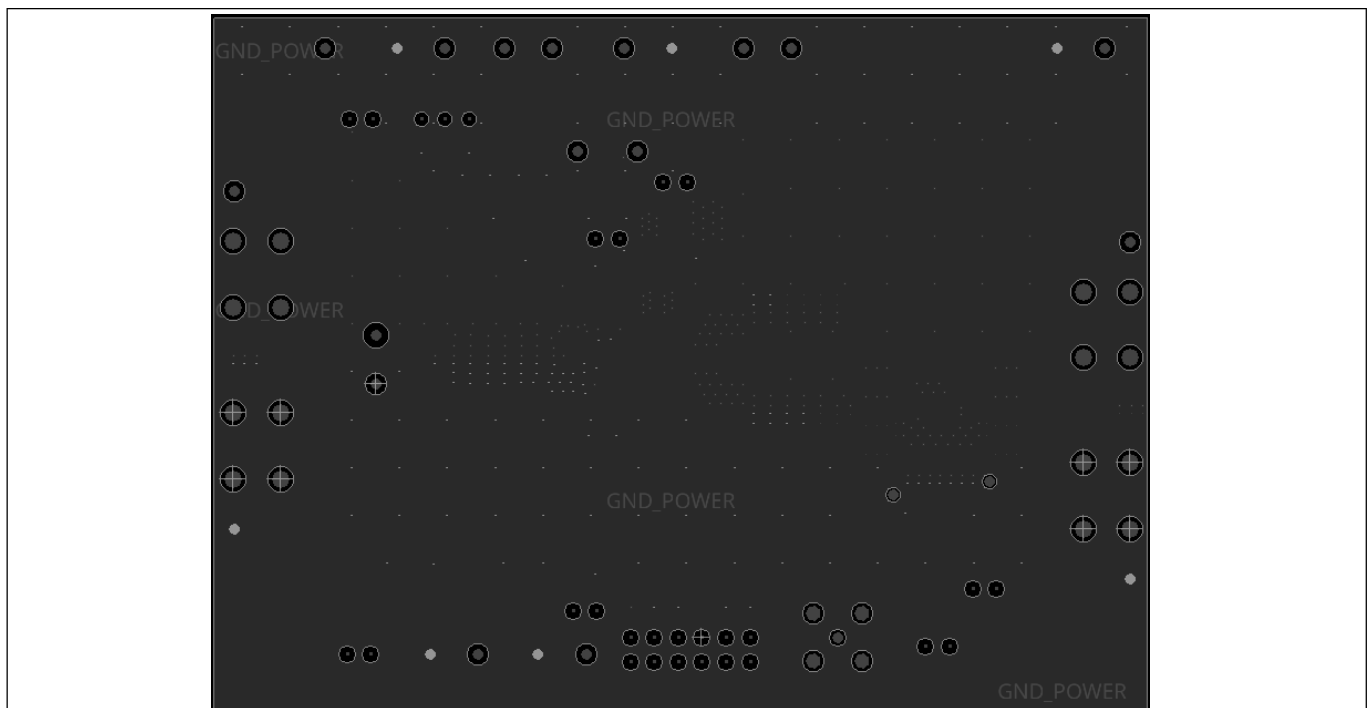


图 26 TDA38825 演示板 - 第 5 层（接地）

14.1 阻焊层

评估结果表明，采用如下图所示的基板/PCB 布局实现最佳的整体性能。PQFN 器件在 X 轴和 Y 轴上的放置精度均应达到 0.050 毫米。自定心行为在很大程度上取决于焊料和工艺，因此应通过实验来确认自定心对特定工艺的限制。

布局建议

英飞凌建议功率或焊盘面积较大的焊盘采用阻焊定义 (SMD)。这使得底层铜线尽可能大, 有助于提高电流承载能力和器件冷却能力。使用 SMD 焊盘时, 底层铜线应比阻焊面上的开口至少大 0.05 毫米 (每条边缘)。这使得层在两个轴上的偏差可达 0.1 毫米。确保较小信号引线区域之间的阻焊层至少有 0.15 毫米宽, 因为阻焊层条的 x/y 长宽比很高。

14.2 钢网设计

用于 QFN 封装的钢网厚度为 0.100-0.250 毫米 (0.004-0.010 英寸)。钢网薄于 0.100 毫米则并不合适, 因为它们沉积的焊膏不足以与接地焊盘形成良好的焊点。过度缩减有的时候也会有同样的问题。0.125 毫米-0.200 毫米 (0.005-0.008 英寸) 范围内的钢网经过适当缩减后, 效果最佳。推荐的模板设计如下所示。本设计的钢网厚度为 0.127 毫米 (0.005 英寸)。对于其他厚度的钢网, 应调整减少量。

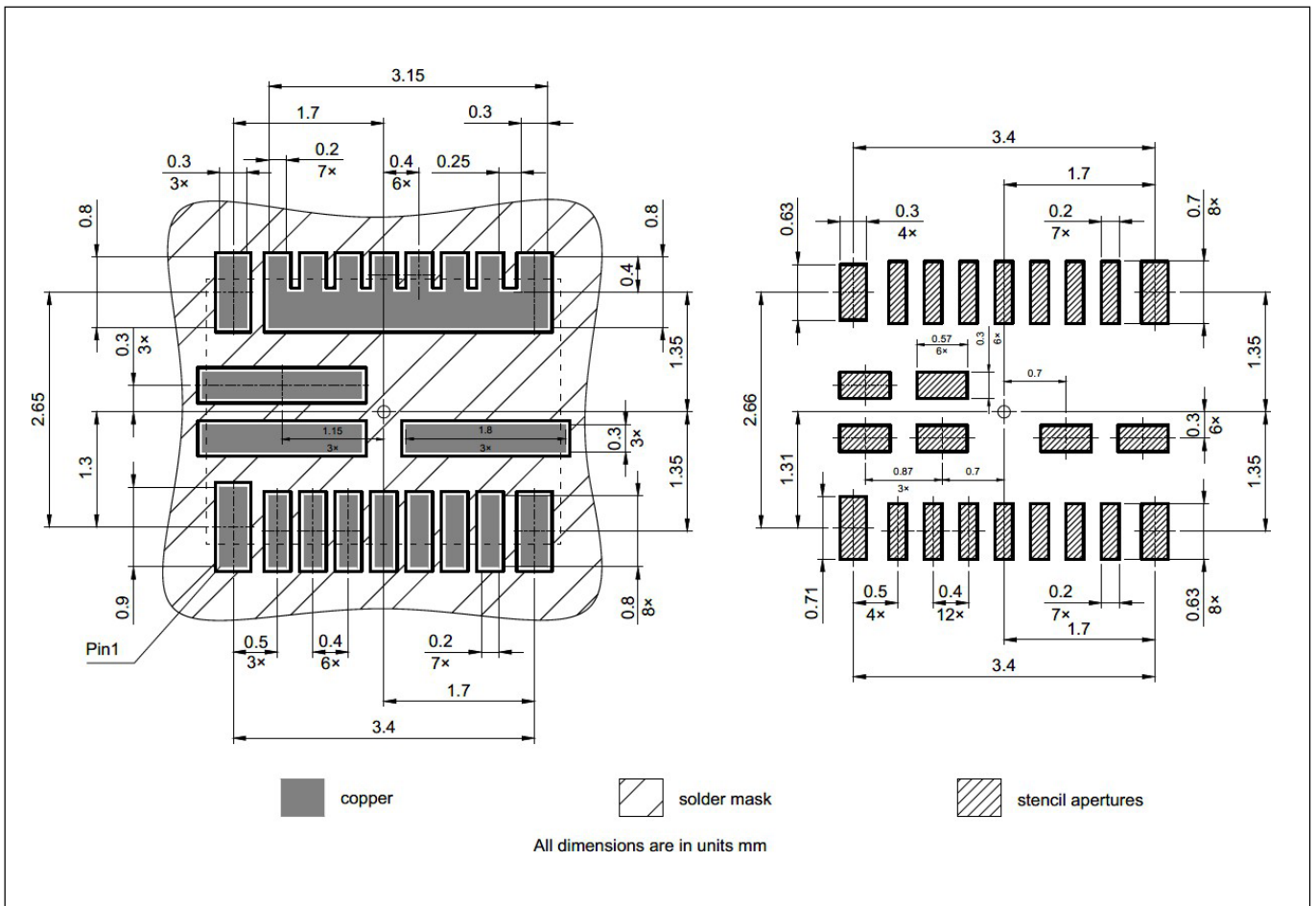


图 27 PCB 金属、阻焊层和钢网 - 焊盘尺寸和间距

15.3 卷带信息

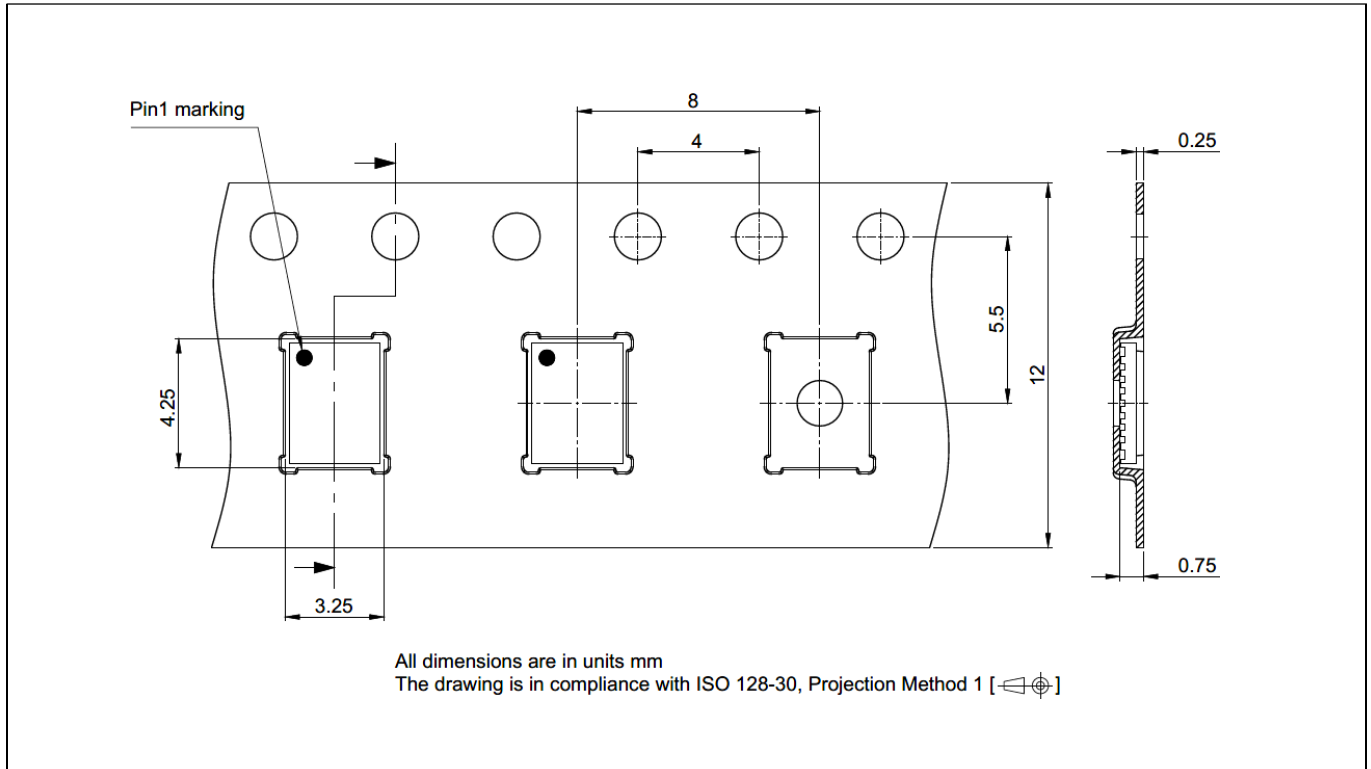


图 30 卷带封装

16 环境资质

表 3 环境资质

Qualification Level		Industrial	
Moisture Sensitivity		QFN Package	JEDEC Level 2 @ 260 °C
ESD	Human Body Model	ANSI/ESDA/JEDEC JS-001, 2 (2000V to < 4000V)	
	Charged Device Model	ANSI/ESDA/JEDEC JS-002, C3 ($\geq 1000V$)	
RoHS Compliant		Yes	

修订记录

TDA38825

修订 2024 - 08 - 05 , Rev. 2 . 1

历史修订版本

Revision	Date	Subjects (major changes since last revision)
2.0	2023-07-19	Release of final version
2.1	2024-08-05	Added VDS Maximum specification for the High side MOSFET, Updated the Global condition of Vin for the EC table, Updated the IC Marking

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Disclaimer

We Listen to Your Comments Any information within this document that you feel is wrong, unclear or missing at all? Your feedback will help us to continuously improve the quality of this document. Please send your proposal (including a reference to this document) to: erratum@infineon.com

Published by Infineon Technologies

AG 81726 München, Germany

© 2024 Infineon Technologies

AG All Rights Reserved.

Legal Disclaimer The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications. The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

Information For further information on technology, delivery terms and conditions and prices please contact your nearest Infineon Technologies Office (www.infineon.com).

Warnings Due to technical requirements, components may contain dangerous substances. For information on the types in question, please contact the nearest Infineon Technologies Office. The Infineon Technologies component described in this Data Sheet may be used in life-support devices or systems and/or automotive, aviation and aerospace applications or systems only with the express written approval of Infineon Technologies, if a failure of such components can reasonably be expected to cause the failure of that life-support, automotive, aviation and aerospace device or system or to affect the safety or effectiveness of that device or system. Life support devices or systems are intended to be implanted in the human body or to support and/or maintain and sustain and/or protect human life. If they fail, it is reasonable to assume that the health of the user or other persons may be endangered.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-04-20

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com