

英飞凌 TDA38740/25 OptiMOS iPOL

40/25A 单轨电压同步降压稳压器，带 PMBus

质量要求类别：工业

适用于器件 ID 0xA8 (TDA38740) 和 0xA9 (TDA38725)

特性

- 无外置 Vcc 时，输入电压适用 4.5 V 至 17 V 应用或搭配外置 Vcc 的输入电压范围拓宽为 3.0 V 至 17 V
- 基于输出反馈电阻分压器网络，输出电压范围：0.25 V 至 5.12 V
- 采用增强型快速 COT 模式输出可搭配陶瓷电容实现稳定，无需外部补偿
- 可选强制连续导通模式和二极管模拟，以提高轻载效率
- 输出电压、开关频率/模式选择可以通过 pin 脚设置，共 16 种不同的选择
- 可编程开关频率为 400 kHz 至 2 MHz，步进 200 kHz，不包括 1600 kHz
- 单调启动，软启动时间可通过 PMBus 指令选择 & 预偏置电压启动
- 热补偿内部过流保护，有八种可选设置
- 具有用于电压监控功能的输入 & Power Good 输出
- 用于报告温度、电压、电流 & 功率监测的 PMBus 系统接口
- 多次编程 (MTP)，USER 部分最多可写入 14 次
- 数字可编程负载线，无需任何外部元器件
- 工作温度：-40 °C < Tj < 125 °C
- 小尺寸：5 毫米 x 6 毫米 PQFN
- 无铅、无卤素、符合 RoHS2 标准 (豁免条款 7a)

应用

- 服务器应用
- 存储应用
- 电信 & 数据通信应用
- 分布式负载点电源架构

描述

英飞凌 TDA38740/25 是一款易于使用、完全集成的高效直流-直流稳压器。PWM 控制器和集成了自举二极管的 OptiMOS™ FET 使 TDA38740/25 成为一款小尺寸解决方案，可提供高效的功率传输。此外，它还采用了快速恒定导通时间 (COT) 控制方案，从而简化了设计工作，并实现了快速瞬态响应。

TDA38740/25 是一款多功能稳压器，可在较宽的输入和输出电压范围内工作，提供 400 kHz 至 2 MHz 的可编程开关频率，步进为 200 kHz (不包括 1600 kHz)，并提供八种不同可选电流限值。它具有可编程直流 Load Line，为管理瞬态响应提供了额外的工具。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本 (控制文档)。

它还具有重要的保护功能，例如预偏置启动、热补偿限流、过压和欠压保护以及热关断，以便在发生故障时提供所需的系统级安全性。器件配置可通过英飞凌的 XDP Designer GUI 轻松定义，并存储在片上存储器中。该控制器只需尽可能少的外部元器件，从而简化了物料清单（BOM）。

目录

1	订购信息	5
2	功能框图	7
3	典型应用图	8
4	引脚描述	9
5	绝对最大额定值	11
6	热特性	13
7	电气规格	14
7.1	电气特性.....	15
8	引脚电阻应用信息	21
9	典型效率和功率损耗曲线	26
9.1	$PV_{in} = V_{in} = 12\text{ V}$ 、 $V_{out} = 1.2\text{ V}$ 、 $F_{sw} = 600\text{ kHz}$	26
9.2	$PV_{in} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$	27
9.3	$PV_{in} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 1000\text{ kHz}$	29
10	热降额曲线	32
11	MOSFET 的 $R_{DS(on)}$ 随温度变化情况	33
12	典型工作特性 ($-40\text{ }^{\circ}\text{C} \leq T_j \leq +125\text{ }^{\circ}\text{C}$)	34
13	概述	36
13.1	PMBUS工作模式.....	36
13.2	多次编程存储器 (MTP).....	36
13.3	电压检测.....	36
13.4	I2C & PMBus 接口.....	37
13.5	英飞凌 XDP Designer GUI.....	37
13.6	编程.....	38
13.7	实时监控.....	38
14	工作原理	39
14.1	启动配置.....	39
14.1.1	上电复位和配置.....	40
14.1.2	TON_DELAY 和 TON_RISE (软启动).....	40
14.1.3	主动调节.....	40
14.1.4	关断.....	40
14.2	启动序列.....	41
14.3	预偏置启动.....	41
14.4	内部低压差 (LDO) 稳压器.....	42
14.5	快速恒定导通时间控制.....	43
14.6	EN (使能) 引脚.....	43
14.7	开关频率和 FCCM/DEM 工作模式.....	44
14.8	软启动.....	44
14.9	负载线.....	45
14.10	输出电压差分检测.....	45
14.11	输出电流检测.....	45
15	故障和保护	46
15.1	过流保护 (OCP).....	46
15.2	输出欠压保护 (UVP).....	48
15.3	过压保护 (OVP).....	48
15.4	过温保护 (OTP).....	49
15.5	启动欠压锁定 (UVLO).....	50

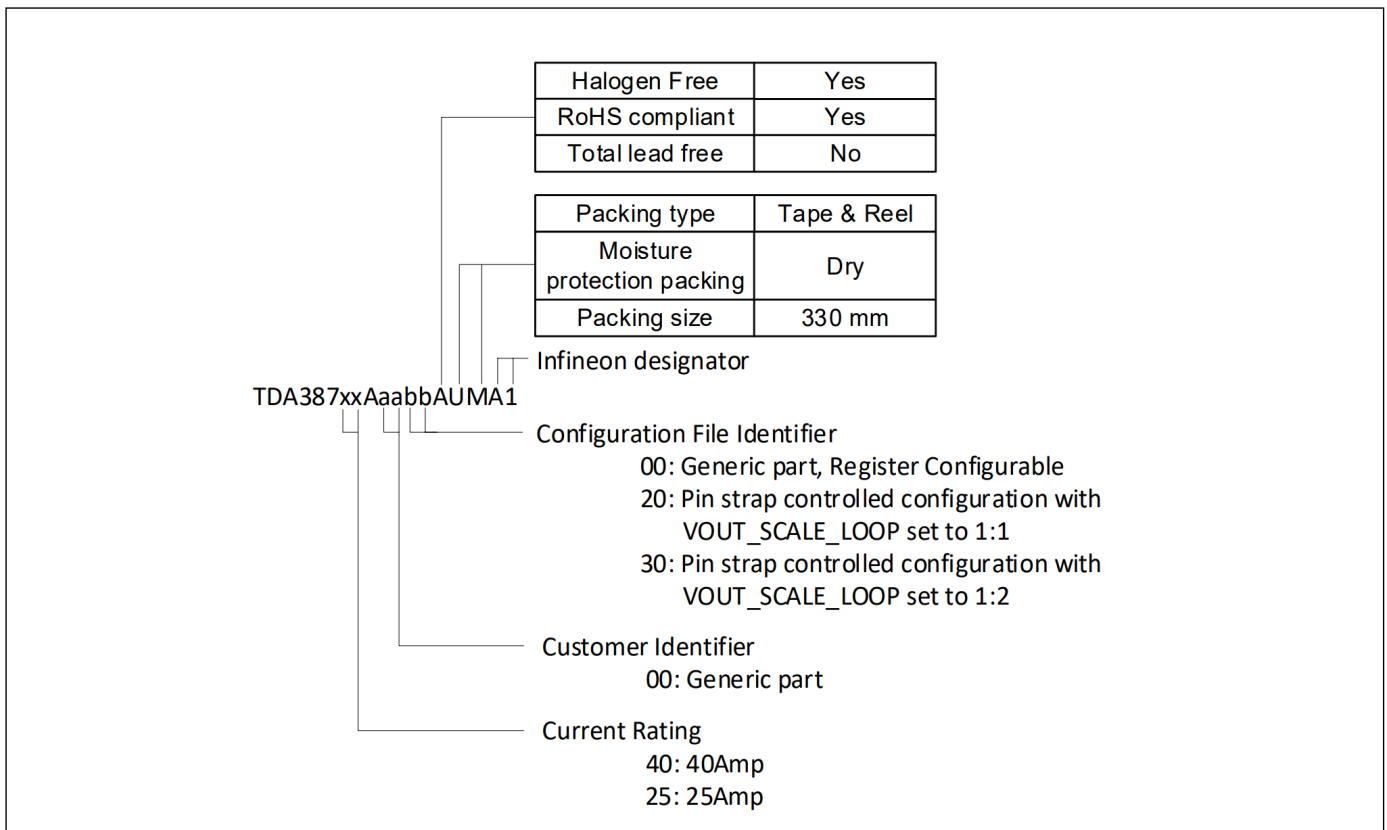
15.6	最短导通时间和最短关断时间.....	50
15.7	高边短路 (HSS) 检测.....	50
16	故障通信	51
16.1	PMBUS 从机寻址.....	51
16.2	实时遥测.....	51
16.3	SMBUS/PMBUS 协议	51
16.4	11 位线性数据格式	59
16.5	16 位线性数据格式	59
17	设计示例.....	60
17.1	使能 TDA38740/25.....	60
17.2	开关频率和工作模式编程.....	60
17.3	选择输入电容.....	60
17.4	电感选择.....	61
17.5	输出电容选择.....	61
17.6	自举电容.....	62
17.7	VIN 和 Vcc/LDO 旁路电容.....	62
17.8	设计建议.....	62
18	布局建议.....	63
18.1	PCB 金属和元器件放置.....	64
18.2	阻焊剂.....	64
18.3	钢网设计.....	65
19	封装	67
19.1	标记信息.....	67
19.2	尺寸.....	67
19.3	卷带信息.....	70
20	环境资质	71
21	修订历史	72

Ordering Information

1 订购信息

表 1 订购信息

Sales Part Number	Package Type	Standard Pack Form and Qty		Orderable Part Number	Part type
TDA38740-aabb	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387400000AUMA1	40A Generic Part-PMBus controlled configuration
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387400020AUMA1	40A Generic Part – Pin strap controlled configuration with VOUT_SCALE_LOOP set to 1:1
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387400030AUMA1	40A Generic Part – Pin strap controlled configuration with VOUT_SCALE_LOOP set to 1:2
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA38740aabbAUMA1	40A Custom part
TDA38725-aabb	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387250000AUMA1	25A Generic Part-PMBus controlled configuration
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387250020AUMA1	25A Generic Part – Pin strap controlled configuration with VOUT_SCALE_LOOP set to 1:1
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA387250030AUMA1	25A Generic Part – Pin strap controlled configuration with with VOUT_SCALE_LOOP set to 1:2
	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA38725aabbAUMA1	25A Custom part



TDA38740/25 OptiMOS iPOL
40A/25A Single-voltage Synchronous Buck Regulator with PMBus



Ordering Information

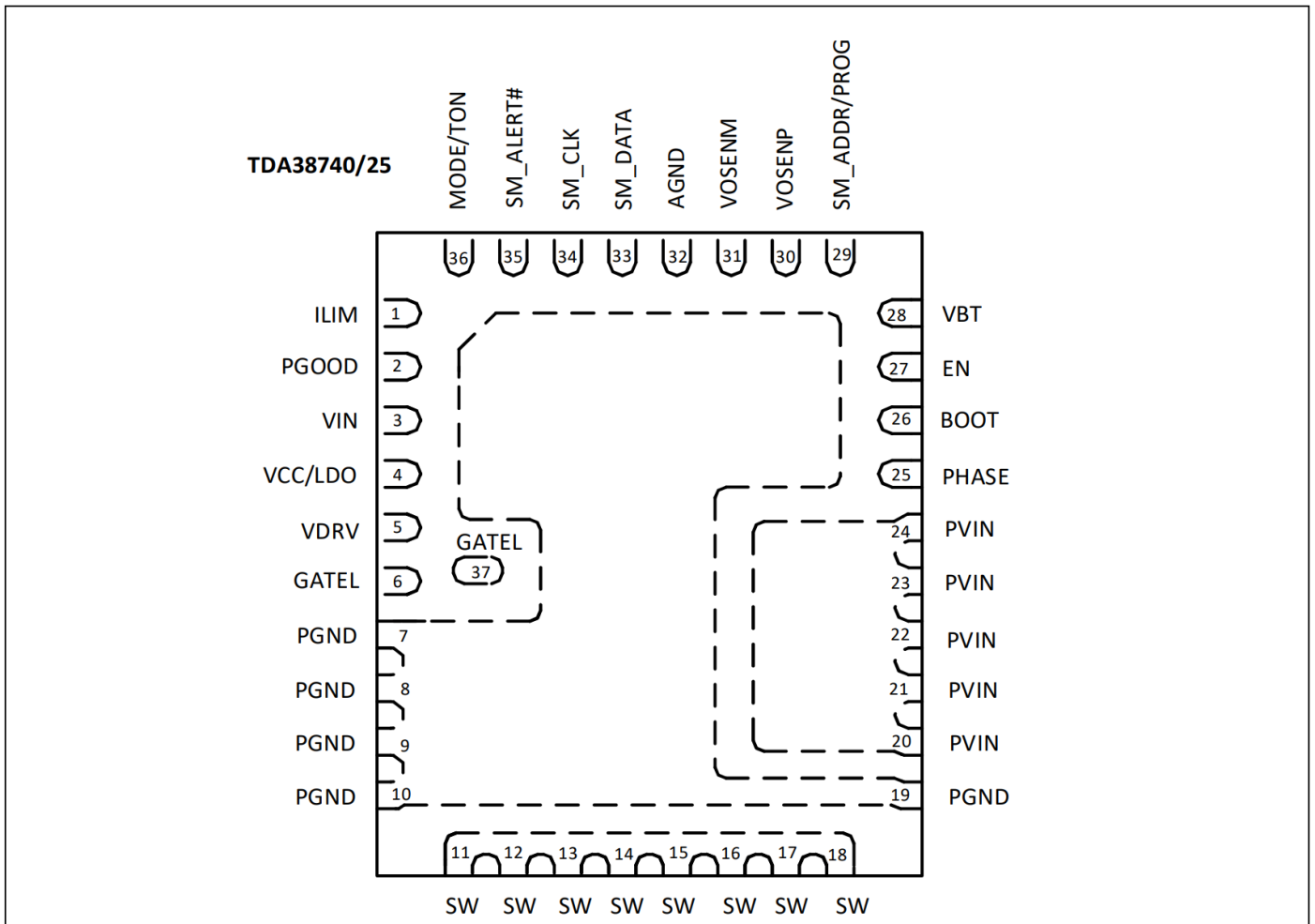


图 1 封装顶视图

TDA38740/25 OptiMOS iPOL
40A/25A Single-voltage Synchronous Buck Regulator with PMBus
Functional Block Diagram



2 功能框图

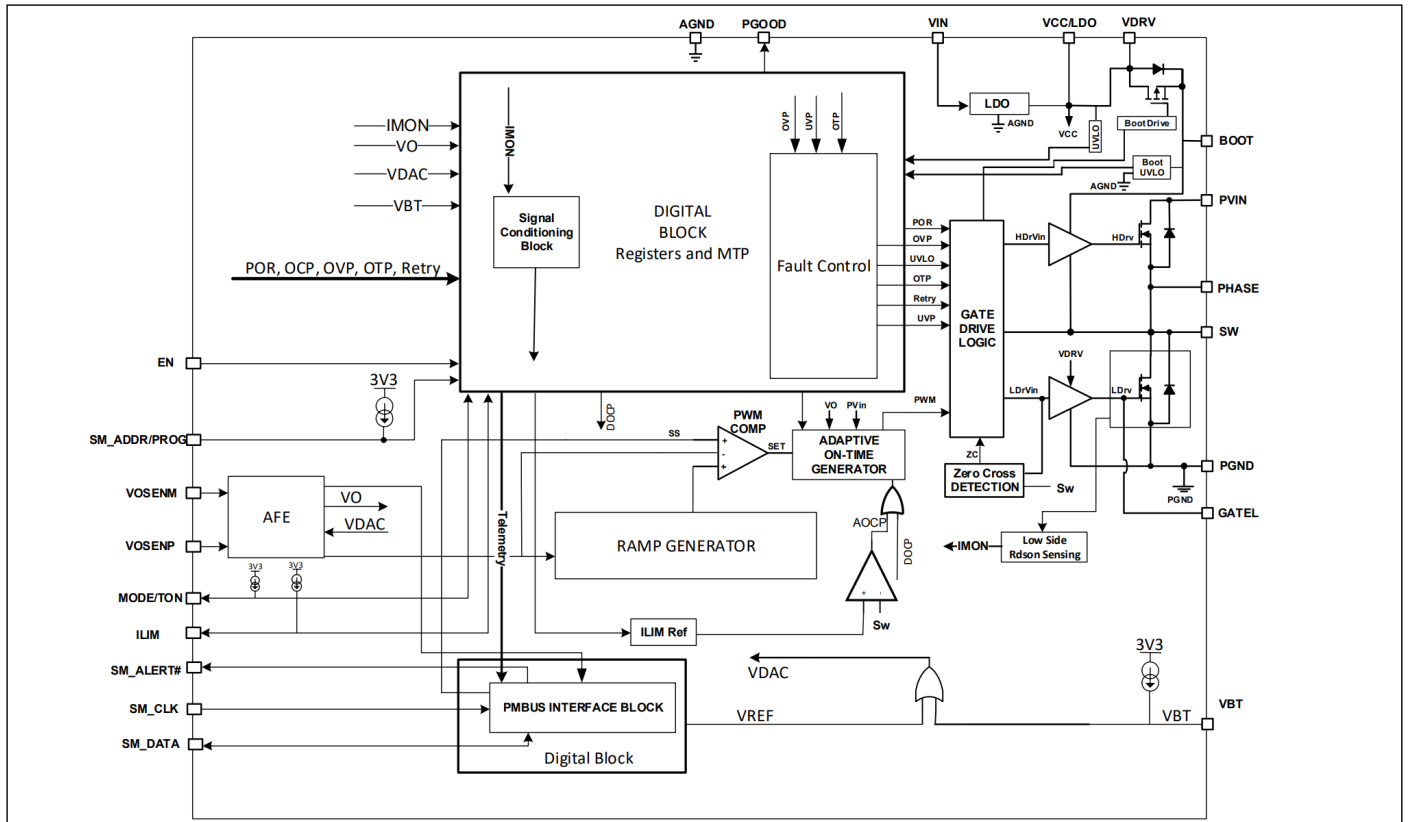


图 2 框图

3 典型应用图

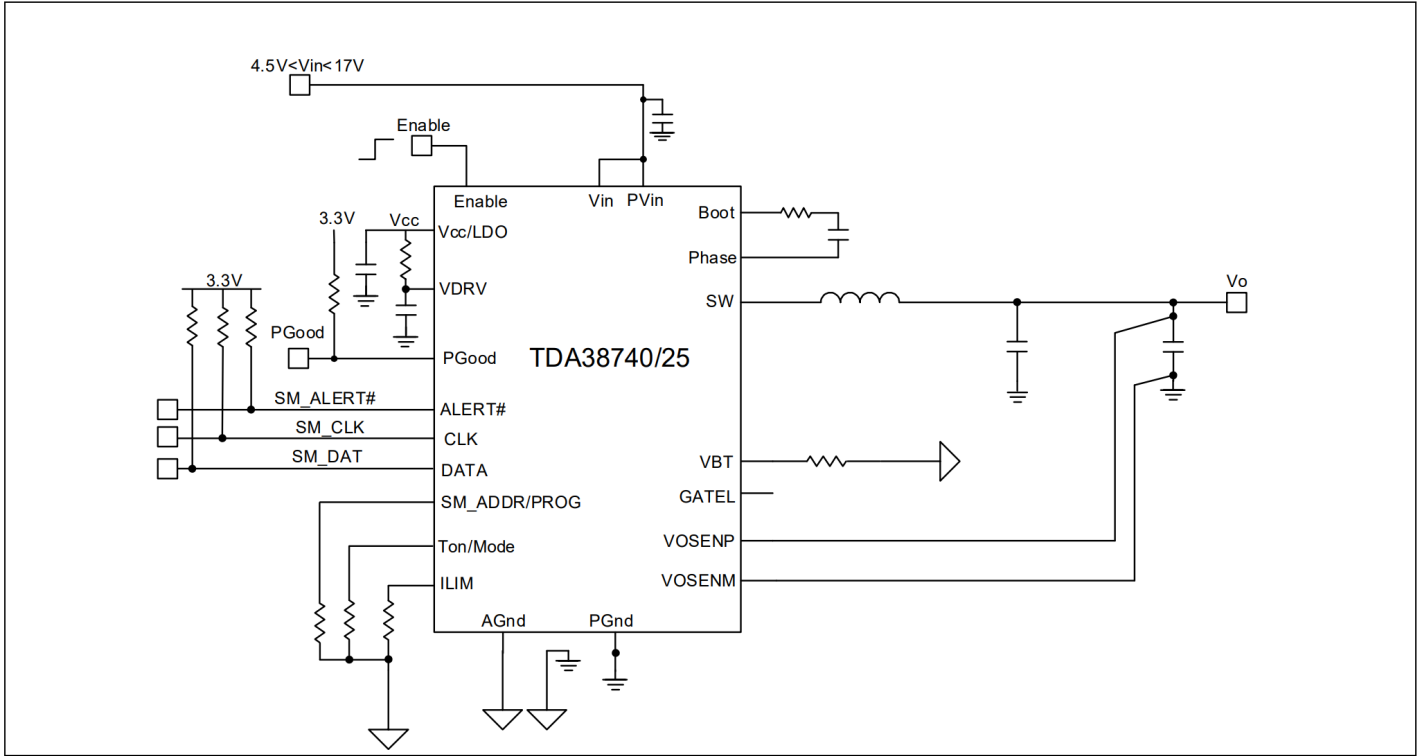


图 3 **Vout < 2.5 V 时的 TDA38740/25 应用电路**

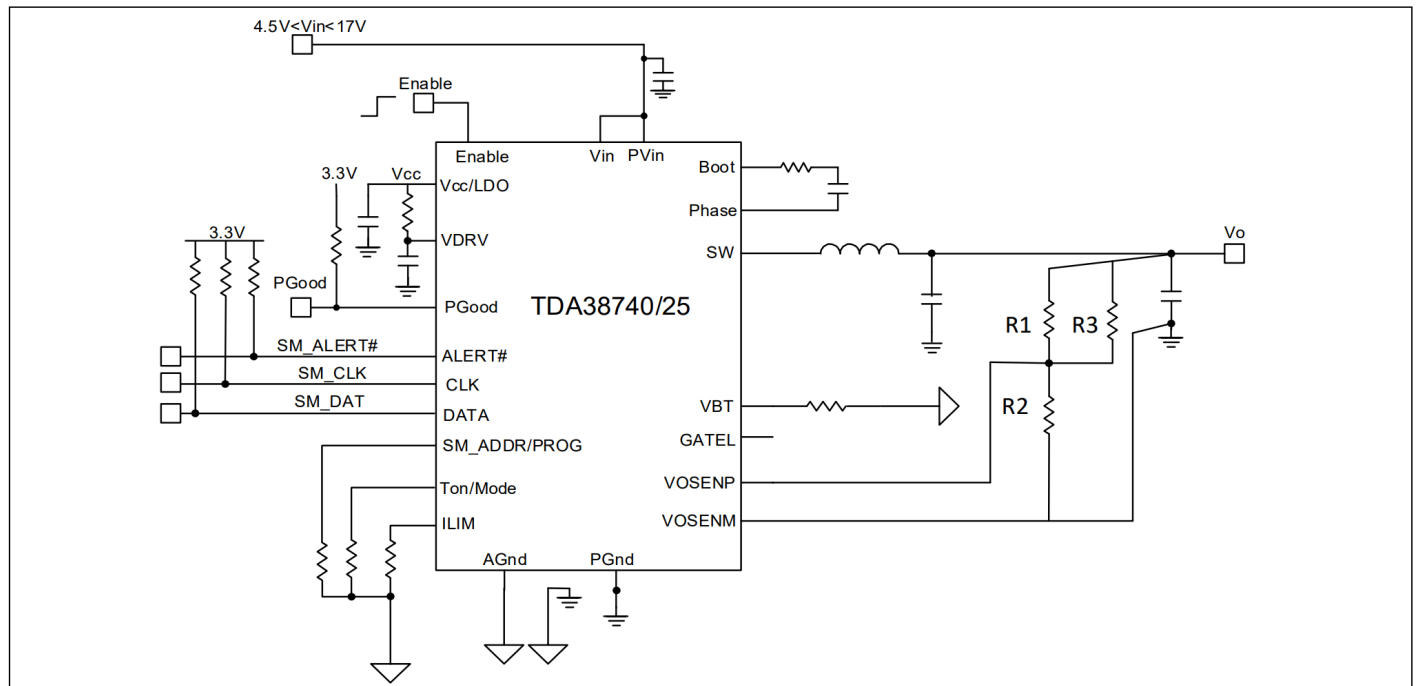


图 4 **Vout > 2.5 V 时的 TDA38740/25 应用电路**

Pin Descriptions

4 引脚描述

注释: A- 模拟; D- 数字; [I]- 输入; [O]- 输出; [B]- 双向; [P]- 电源

表2 引脚描述

Pin#	Pin Name	Pin Type	Pin Description
1	ILIM	A[I]	Connect a resistor to ground to set Over Current Protection (OCP) limit. Eight user selectable OCP limits are available.
2	PGood	D[O]	Power Good status output pin is open drain. Connect a pull up resistor from this pin to an external bias voltage.
3	VIN	A[I]	Input voltage for an Internal LDO. A 4.7 uF capacitor should be connected between this pin and PGND. If an external supply is connected to the Vcc/LDO pin, this pin should be shorted to the Vcc/LDO pin and a 2.2 uF ceramic capacitor can be shared with Vin and Vcc/LDO.
4	Vcc/LDO	A[P]	Input bias for an external Vcc voltage /Output of the internal LDO. A 2.2 uF ceramic capacitor is recommended to use between Vcc/LDO, VDRV and the Power ground (PGND). An optional decoupling capacitor can be placed between Vcc/LDO and AGND. Connect to external supply when internal LDO not being used.
5	VDRV	A[P]	VDRV should be shorted to the Vcc/LDO pin on the PCB. A 2.2 uF ceramic capacitor is recommended to use between VDRV, Vcc/LDO and the Power ground (PGND). Connect to external supply when internal LDO not being used.
6, 37	GATEL	A[O]	Gate of Low-side FET. The signal on this pin should be used for test purposes only and should not have external components connected to it.
7, 8, 9, 10, 19	PGND	-	Power Ground. Should be connected to the system's power ground plane. PGND and AGND are internally connected via the lead frame.
11, 12, 13, 14, 15, 16, 17, 18	SW	A[O]	Switch Node. Connect these pins to an output inductor.
20, 21, 22, 23, 24	PVin	A[P]	Input supply for the power stage.
25	Phase	A[O]	Source of High-side FET. Connect a bootstrap capacitor between this pin and the Boot pin. A high temperature (X7R) 0.1 uF or greater value ceramic capacitor is recommended.
26	Boot	A[I]	Supply voltage for the high side driver. Connect this pin to the Phase pin of the regulator through a bootstrap capacitor.
27	EN	A[I]	Enable pin to turn the IC on and off.
28	VBT	A[I]	A resistor from this pin to ground defines the default boot voltage that the part will boot up in.
29	SM_ADDR/PROG	D[I]	PMBus Slave Address and PROG pin. A resistor to ground on this pin points to one of the sixteen unique PMBus slave devices which needs to be addressed on the board. The same address also defines the specific configuration from a multi image configuration file (supports 13 images max) that will be loaded from the OTP during power-up.

Pin Descriptions

Pin#	Pin Name	Pin Type	Pin Description
30	VOSENP	A [I]	Output voltage feedback pin. Connect this pin to the output of the regulator to regulate the output voltage.
31	VOSENM	A [I]	The pin provides the return path for the remote voltage sensing. It is used as a reference for the Analog Front End (AFE)
32	AGND	-	Signal ground for the internal circuitry. AGND should be connected to PGND on the PCB.
33	SM_DATA	D [B]	Serial data line I/O. PMBus bi-directional serial data line.
34	SM_CLK	D [I]	Serial Clock Line Input. PMBus serial clock input. The interface is rated to max of 1 MHz
35	SM_ALERT#	D [O]	SMB Active low alert line
36	MODE/TON	D [I]	Multi-function pin. This pin can be used to select one of eight switching frequencies, and FCCM or DEM mode by connecting a resistor from this pin to ground.

Absolute Maximum Ratings

5 绝对最大额定值

高于下表 3 所示的应力可能会对器件造成永久性损坏。这些仅为绝对应力额定值，并不暗示或建议器件在这些或任何其他超过表 5 所列条件的条件下运行。长时间暴露在超过建议额定值的环境中，可能会对器件的运行和可靠性产生不利影响。

表 3 绝对最大额定值

Description	Symbol	Values			Unit	Note/ Test Conditions
		Min	Typ	Max		
Power Input voltage	V_{PVIN}	-0.3	-	25	V	Note 1, PVIN Pin
LDO Input voltage	V_{IN}	-0.3	-	25	V	Note 1, VIN Pin
Enable voltage	V_{EN}	-0.3	-	25	V	EN Pin
PVIN-PHASE voltage	$V_{PVin} - V_{PHASE}$	-5 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	PVIN-PHASE pin
PVin-Switch Node voltage	$V_{PVin} - V_{SW}$	-5 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	VIN-PHASE pin
PVIN-Switch Node voltage	$V_{PVIN} - V_{SW}$	-5 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	PVIN- SW Pin
Internal Driver voltage	V_{DRV}	-0.3	-	6	V	Note 1, VCC/VDRV Pin
Gate Low Pin voltage	V_{GATEL}	-0.3	-	6	V	GateL Pin
BOOT voltage	V_{BOOT}	-0.3 V for 5 ns, -0.3 V dc	-	29 V dc	V	BOOT Pin
	$V_{BOOT} - V_{PHASE}$	-0.3	-	7 V for 5 ns, 6 V dc	V	BOOT – PHASE Pin
Switch Node voltage	V_{SW}	-7 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	Switch Node Pin
Phase Node voltage	V_{PHASE}	-7 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	Phase Pin
Address/PROG voltage	$V_{SM_ADDR/PROG}$	-0.3	-	3.6	V	Note 1, SM_ADDR/PROG Pin
Output Positive Sense voltage	V_{VOSENP}	-1.5 V for 5 ns, -0.3 V dc	-	3.6	V	Note 1, VOSENP Pin
Output Negative Sense voltage w.r.t AGND	V_{VOSENM}	-0.3	-	0.3	V	Note 1, VOSENM Pin
Voltage Regulator Power Good	V_{PGOOD}	-0.3	-	3.6	V	Note 1, PGOOD Pin
ILIM Voltage	V_{ILIM}	-0.3	-	3.6	V	Note 1, ILIM Pin
MODE/TON voltage	$V_{MODE/TON}$	-0.3	-	3.6	V	Note 1, MODE/TON Pin
VBT voltage	V_{VBT}	-0.3	-	3.6	V	Note 1, VBT voltage pin
Power GND w.r.t Analog GND voltage	$V_{PGND} - V_{AGND}$	-1.5 V for 5 ns, -0.3 V dc	-	1.5 V for 5 ns, 0.3 V dc	V	PGND – AGND Pin
SM CLK voltage	V_{SM_CLK}	-0.3	-	3.6	V	SM_CLK Pin

Absolute Maximum Ratings

Description	Symbol	Values			Unit	Note/ Test Conditions
		Min	Typ	Max		
SM Data voltage	V_{SM_DAT}	-0.3	-	3.6	V	SM_DAT Pin
SM Alert voltage	$V_{SM_ALERT\#}$	-0.3	-	3.6	V	SM_ALERT# Pin
Junction Temperature	T_{Jmax}	-40	-	150	°C	-
Storage Temperature	$T_{STORAGE}$	-55	-	150	°C	-

注释:

1. PGND 和 AGND 引脚连接在一起。

注意: 超过“绝对最大额定值”所列值的应力可能会对器件造成永久性损坏。这些仅仅是应力额定值，并不意味着器件在这些或任何其他超过操作规格部分所示的条件下能够正常运行。

Thermal Characteristics

6 热特性

表 4 热特性

Description	Symbol	Values	Test Conditions
Junction to Ambient Thermal Resistance	θ_{JA}	19 °C/W	Note 2
Junction to PCB Thermal Resistance	θ_{JC-PCB}	1.1 °C/W	Note 3
Junction to Case Top Thermal Resistance	θ_{JC}	24 °C/W	

注释:

- 热阻是在自由空气中将元器件安装在标准 EVAL_TDA38740_1.2Vout 演示板上进行测量的
- 热阻基于引脚 22 附近的电路板温度

Electrical Specifications

7 电气规格

表 5 实现可靠运行的推荐工作条件

Description	Min	Max	Unit	Note
PVin Voltage Range with External Vcc	3	17	V	Note 4, Note 5
PVin Voltage Range with Internal LDO	4.5	17	V	Note 5, Note 6 & Note 10
Vcc Supply Voltage Range	4.5	5.5	V	Note 4, Note 7
Output Voltage Range	0.25	5.12	V	Note 8
Continuous Output Current Range for TDA38740		40	A	Note 9
Continuous Output Current Range for TDA38725		25	A	Note 9
Switching Frequency (excluding 1600 kHz)	400	2000	kHz	Note 10
Operating Junction Temperature	-40	125	°C	

注释:

4. Pvin 小于 4.5 V 时, VCC/VDRV 引脚与外部偏置电压相连
5. 通常的做法是在设计中为最大 SW 节点电压留出 20% 的余量。对于要求 PVin 等于或高于 14 V 的应用, 应在引导 Boot 引脚上串联一个小电阻, 以确保最大 SW 节点尖峰电压不超过绝对最大规格。另外, 还可在 SW 节点上使用缓冲器来降低 SW 节点的尖峰。
6. PVin 采用内部 LDO。对于使用内部 LDO 且 PVin = 4.5 V-5.4 V 的单轨应用, 内部 LDO 可能会进入压降模式。由于 VCC 电压较低, AOCV 限制可能会降低。
7. TDA38740/25 可在 VCC 低至 4.5 V 时工作。不过, AOCV 限制等电气规格可能会降低。
8. 最大输出电压受最短关断时间限制。输出电压超过 2.56 V 时, 需要一个外部反馈电阻分压器。
9. 有关在不同环境温度和 OCP 阈值容差下的最大额定输出电流, 请参阅第 15.1 节。
10. 在 $-40\text{ °C} \leq T_J \leq 125\text{ °C}$ 的全工作温度范围内运行时, 最大 LDO 输出电流必须限制在 50 mA 以内。在环境温度较高时, 可能需要进行热降额, 以确保结温保持在推荐的工作温度范围内。

Electrical Specifications

7.1 电气特性

除非另有规定，这些规格适用于 $4.5\text{ V} \leq V_{in} = P_{Vin} \leq 17\text{ V}$ ， $0\text{ }^{\circ}\text{C} < T_j < 125\text{ }^{\circ}\text{C}$ 。典型值在 $T_a = 25\text{ }^{\circ}\text{C}$ 时设定。

表 6 电气特性

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Power Stage						
Top Switch	$R_{ds(on)_Top}$	$V_{Boot} - V_{sw} = 5.0\text{ V}$, $I_o = 35\text{ A}$, $T_j = 25\text{ }^{\circ}\text{C}$	-	2.9	-	mΩ
Bottom Switch	$R_{ds(on)_Bot}$	$V_{cc} = 5.0$, $I_o = 35\text{ A}$, $T_j = 25\text{ }^{\circ}\text{C}$	-	1.00	-	
Bootstrap Diode Forward Voltage		$I(\text{Boot}) = 25\text{ mA}$	-	780	950	mV
SW Leakage Current	I_{sw}	$SW = 0\text{ V}$, $EN = 0\text{ V}$	-	-	175	μA
		$SW = 0\text{ V}$, $EN = \text{high}$, No Switching	-	-	175	
Dead Band Time	T_{db}	SW Node rising edge, 40 A, Internal LDO, $T_j = 25\text{ }^{\circ}\text{C}$, Note 11	-	10	-	ns
		SW Node falling edge, 40 A, Internal LDO, $T_j = 25\text{ }^{\circ}\text{C}$, Note 11	-	10	-	
Supply Voltage	PVin, Vin and External VCC					
PVin range (using external VCC = 5V)			-	3-17	-	V
Vin Range (using internal LDO)		$F_{sw} = 600\text{ kHz}$	-	4.5-17	-	V
		$F_{sw} = 2000\text{ kHz}$	-	4.5-17	-	V
External VCC			4.5	5	5.5	V
Supply Current	Iin					
PVin Supply Current (standby)(External Vcc)	$I_{in(\text{Standby})}$	$EN = \text{Low}$, No Switching, Note 14	-	2	-	mA
PVin Supply Current (dynamic)(External Vcc)	$I_{in(\text{Dyn})}$	$EN = \text{High}$, $F_s = 800\text{ kHz}$, $V_{in} = P_{Vin} = 12\text{ V}$, $V_{out} = 1.1\text{ V}$, Note 14	-	15	-	
PVin Supply Current (standby)(Internal Vcc)	$I_{in(\text{Standby})}$	$EN = \text{Low}$, No Switching, Note 14	-	12	-	
PVin Supply Current (dynamic)(Internal Vcc)	$I_{in(\text{Dyn})}$	$EN = \text{High}$, $F_s = 800\text{ kHz}$, $V_{in} = P_{Vin} = 12\text{ V}$, $V_{out} = 1.1\text{ V}$, Note 14	-	48	-	
Remote Voltage Sense Inputs	VOSENp, VOSENm					
VOSENp Input Current		$VOSENp = 3.6\text{ V}$	-	-	230	μA
		$VOSENp = -0.3\text{ V}$	-85	-	-	μA
		$VOSENm = 0.3\text{ V}$	-155	-	-	μA

Electrical Specifications

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
VOSENM Input Current		VOSENM = -0.3 V	-200	-	-	μA
Differential Input Voltage Range			-	-	2.56	V
VOSENM Input CM Voltage			-	±300	-	mV
MODE/TON						
Output Current			-	104	-	μA
VBT/ILIM/SM_ADD R						
Output Current			14.35	14.65	14.95	μA
Open-Drain Outputs-20mA Drive	SM_CLK, SM_DAT, SM_ALERT#					
Output Low Voltage		I = 20 mA	-	-	0.4	V
On Resistance		I = 20 mA	-	7	-	Ω
Tri-State Leakage		0 – 3.6 V	-5	-	5	μA
On-Time Timer						
Frequency Range (programmable)		Excluding 1600 kHz and in steps of 200 kHz	400	--	2000	KHz
Minimum On-Time		Tj=25°C, PVin=12 V, Vo=0 V, Note 11	-	25	-	ns
Minimum Off-Time	Toff(Min)	Tj=25°C, VFB=0 V, Note 11	-	150	-	ns
System Set Point Accuracy						
0.25 V ≤ Vout ≤ 0.445 V		-40 °C ≤ Tj ≤ 125°C Typ = 3σ, Note 11 & 12	-	±10	-	mV
0.45 V ≤ Vout ≤ 0.995 V			-	±8	-	mV
1.0 V ≤ Vout ≤ 2.52 V			-	±1	-	%
VCC LDO Output	Vcc					
Vcc Output Voltage	Vcc	5.5 V ≤ PVin ≤ 17 V, when Icc = 50 mA, Cload = 2.2 μF, Tj=25°C	4.7	5.0	5.3	V
VCC Dropout	Vcc_drop	PVin = 4.5 V, Icc=50 mA, Cload=2.2μF, Tj=25°C	-	650	-	mV
Under Voltage Lockout						
Vcc_Good Start Threshold	VCC_UVLO_Start	Vcc Rising Trip Level	3.8	4.0	4.2	V
Vcc_Good Stop Threshold	VCC_UVLO_Stop	Vcc Falling Trip Level	3.6	3.8	4.0	
Enable-Start-Threshold	Enable_UVLO_Start	Ramping up	0.61	0.65	0.69	V
Enable-Stop-Threshold	Enable_UVLO_Stop	Ramping down	0.51	0.55	0.59	

TDA38740/25 OptiMOS iPOL

40A/25A Single-voltage Synchronous Buck Regulator with PMBus



Electrical Specifications

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Boot Rising Threshold	BOOT_UVLO_Rising	Boot-Phase Ramping up, Note 11	3.7	3.85	4.0	V
Boot Falling Threshold	BOOT_UVLO_Falling	Boot-Phase Ramping down, Note 11	3.5	3.65	3.8	
Over Current Limit						
TDA38740 Current Limit Threshold (Valley Current)	I_{oc}	$T_j = 25\text{ }^\circ\text{C}, V_{cc} = 5.0\text{ V},$	-	10	-	A
			-	15	-	
			-	20	-	
			-	25	-	
			-	30	-	
			-	40	-	
			-	50	-	
TDA38725 Current Limit Threshold (Valley Current)	I_{oc}	$T_j = 25\text{ }^\circ\text{C}, V_{cc} = 5.0\text{ V}$	-	10	-	A
			-	15	-	
			-	20	-	
			-	25	-	
			-	25	-	
			-	25	-	
			-	25	-	
Current Limit Threshold Accuracy		See Note 11		± 20		%
Over Voltage Protection						
Fixed OVP Threshold (Programmable)	OVP_Vth	In VOUT_SCALE_LOOP 1:1 mode, 8 Discrete Options	-	0.8	-	V
			-	1.0	-	
			-	1.2	-	
			-	1.35	-	
			-	1.5	-	
			-	1.8	-	
			-	2.2	-	
		In VOUT_SCALE_LOOP 1:2 mode, 8 Discrete Options. Note 11 & 13	-	2.85	-	V
			-	1.6	-	
			-	2.0	-	
			-	2.4	-	
			-	2.7	-	
			-	3.0	-	
			-	3.6	-	
			-	4.4	-	
-	5.7	-				
Output Fixed OVP Threshold Accuracy		See note 11		± 5		%
		Relative to Vout in steps of 50 mV in	50	-	400	mV

Electrical Specifications

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Relative OVP Threshold (programmable)		VOUT_SCALE_LOOP 1:1 mode, Note 14				
		Relative to Vout in steps of 50 mV in VOUT_SCALE_LOOP 1:2 mode, Note 13 and 14	100	-	800	mV
Output Relative OVP Threshold Accuracy		VOUT_SCALE_LOOP 1:1 mode, Note 14	-	±50	-	mV
		VOUT_SCALE_LOOP 1:2 mode, Note 13 & 14	-	±100	-	mV
Under Voltage Protection						
UVP Trip Threshold	UVP_Vth	Relative to Vout in steps of 50 mV in VOUT_SCALE_LOOP 1:1 mode, Note 13	50	-	400	mV
		Relative to Vout in steps of 50 mV in VOUT_SCALE_LOOP 1:2 mode, Note 13 and 14	100	-	800	mV
Output Relative UVP Threshold Accuracy		VOUT_SCALE_LOOP 1:1 mode, Note 13	-	±50	-	mV
		VOUT_SCALE_LOOP 1:2 mode, Note 13 & 14	-	±100	-	mV
IMON Reporting Accuracy						
IMON Accuracy	I _{mon}	0 °C-125 °C, 4.5 V < V _{CC} < 5.5 V 10 A ≤ I _{out} ≤ 40 A 0.25 V ≤ V _{out} ≤ 2.52 V V _{in} = 12 V, Note 11	-	±6	-	%
Power Good						
Pgood						
Pgood Sink Current	I _{PG}	V _{PG} = 0.5 V, R _{pull-up} = 500 Ω to 3.3 V	-	5	6	mA
Pgood Open Drain Leakage Current		V _{PG} = 3.6 V	-5	-	5	μA
Pgood Low Voltage	V _{PG_L}	V _{in} = V _{CC} = 5 V, I = 20 mA	-	-	0.1	V
Pgood Low Voltage	V _{PG_H}	V _{in} = V _{CC} = 0 V, R _{pull-up} = 4.7 kΩ to 3.3 V, Note 11	-	-	0.7	V
Thermal Shutdown						
Thermal Shutdown		Note 11	-	140	-	°C
Hysteresis		Note 11	-	20	-	
PMBus Reporting						
Bus Speed		Normal	-	100	-	kHz
		Fast	-	400	-	kHz

Electrical Specifications

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
		High-Speed	-	1000	-	kHz
Output Voltage Resolution		See Note 14 & 15	-	0.625, 0.977, 1.953, 3.906	-	mV
Output Voltage Filter Rate			-	8	-	kHz
Output Voltage Update Rate			-	379	-	kHz
Highest Reported Vout		VOUT_SCALE_LOOP=1: 1	-	-	2.56	V
		VOUT_SCALE_LOOP=1: 2	-	-	5.12	V
Vout Reporting Accuracy		-40 °C - 125 °C (Tj), 4.5 V < Vcc < 5.5 V, 0.25 ≤ Vout ≤ 0.5; VOUT_SCALE_LOOP in 1:1 mode	-2	-	2	%
		-40 °C - 125 °C (Tj), 4.5 V < Vcc < 5.5 V, 0.5 < Vout ≤ 2.52; VOUT_SCALE_LOOP in 1:1 mode	-1	-	1	%
Iout Resolution			-	0.0625	-	A
Iout Filter Rate			-	8	-	kHz
Iout Update Rate			-	379	-	kHz
Iout Digital Monitoring Range			-	-	64	A
Iout Accuracy (PMBus)		0 °C-125 °C, 4.5 V < Vcc < 5.5 V 10 A ≤ Iout ≤ 40 A 0.25 V ≤ Vout ≤ 2.52 V	-	±6	-	%
Temperature Resolution			-	1	-	°C
Temperature Filter Rate			-	4	-	kHz
Temperature Update Rate			-	189	-	kHz
Temperature Monitoring Range			-40	-	125	°C
Temperature Reporting Accuracy		Note 11	-	±1	-	°C
PMBus Interface Specifications						
SM_DAT, SM_CLK						
Input Low Voltage (V _{IL})			-	-	0.8	V
Input High Voltage (V _{IH})			1.35	-	-	V

TDA38740/25 OptiMOS iPOL

40A/25A Single-voltage Synchronous Buck Regulator with PMBus



Electrical Specifications

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Output Low Voltage (V_{OL})			-	-	0.4	V
Data and Clock pulldown resistance			5	-	13	Ω
SMALERT# pulldown resistance			5	-	20	Ω
Input Leakage			-1	-	1	μA
Pin Capacitance		See Note 11	-	-	4	pF

注释:

11. 由设计保证, 但未经生产测试
12. 通过统计质量控制的相关性来保证低温性能。未经生产测试
13. $V_{OUT_SCALE_LOOP}$ 1:2 的 $FOVP$ 、 $ROVP$ 和 $RUVP$ 阈值精度基于第 13.3 节规定的输出分频器的使用。
14. 保证在室温下进行工作台表征, 未经生产测试
15. 实际输出电压分辨率受内部 DAC 限制

8 引脚电阻应用信息

TDA38740/25 器件允许 pin-strapping 功能，以启动具有输出电压、电流限制、开关频率、FCCM/DEM 模式和地址偏移参数的部件，这些参数的值由引脚电阻确定。向寄存器 `ilim_docp_override_pin(0x5E[0])`、`ilim_aocp_override_pin(0x5E[1])`、`lcf_zero_override_pin(0x5E[2])`、`vboot_override_pin(0x5E[3])`、`ton_override_pin(0x5E[4])`、`fccm_override_pin(0x5E[5])`、`fovp_override_pin(0x5E[6])`、`rovp_override_pin(0x5E[7])` 写入 "0" 即可启用引脚功能。TDA38740/25-0000 部件禁用了 pinstrapping 功能，这些参数由 PMBus 命令设置。TDA38740/25-0000 部件的 VOUT_COMMAND 设置为 0V，在将输出设置为所需值之前不会有任何输出。TDA38740-0020 和 TDA38740-0030 已启用 pinstrapping 功能。有关引脚可配置和寄存器可配置部件的定制部件号信息，请参阅第 1 节。

下面的表格和说明详细介绍了可使用引脚电阻设置的不同参数。

表 7 MODE/TON 表

Bin	MODE/TON (kΩ)	Freq (kHz)	MODE
0	SHORT	600	FCCM
1	2.49	1000	
2	3.24	1400	
3	4.02	2000	
4	4.87	1200	DEM
5	5.76	1400	
6	6.81	1800	
7	7.87	2000	
8	9.09	400	
9	10.5	600	
10	12.1	800	FCCM
11	14	1000	
12	15.8	400	
13	17.8	1800	
14	20	1200	
15	FLOAT	800	

在引脚电阻模式下工作时，可通过将一个电阻从 MODE/TON 引脚连接到 GND 来设置开关频率和工作模式，如上表所示。除 1600 kHz 外，开关频率可在 400 kHz 至 2000 kHz 之间选择，每 200 kHz 为一档。模式可选择，使部件在强制连续导通模式 (FCCM) 或二极管仿真模式 (DEM) 下运行。

表 8 VOUT_SCALE_LOOP 1:1 的 TDA38740/25 启动电压和 OVP 限值表

VBT (kΩ)	BOOT-Up Voltage (V)	Relative OVP/UVP (mV)	Fixed OVP (V)
SHORT	0.4	150	0.8
5.62	0.5	150	1
9.53	0.6	150	1
14	0.7	150	1.2
21	0.8	200	1.2
30.1	0.90	200	1.2
36.5	1	200	1.35
43.2	1.05	200	1.35
51.1	1.1	200	1.35
61.9	1.2	200	1.5
75	1.25	250	1.8
88.7	1.35	250	1.8
105	1.5	300	2.2
127	1.65	300	2.2
150	1.8	300	2.2
FLOAT	2.5	300	2.85

表 9 VOUT_SCALE_LOOP 1:2 的 TDA38740/25 启动电压和 OVP 限值表

VBT (kΩ)	BOOT-Up Voltage (V)	Relative OVP/UVP (mV)	Fixed OVP (V)
SHORT	0.8	200	1.6
5.62	1.0	200	1.6
9.53	1.2	200	1.6
14	1.4	300	2.0
21	1.6	300	2.4
30.1	1.8	300	2.4
36.5	2.0	300	2.7
43.2	2.1	300	2.7
51.1	2.2	300	2.7
61.9	2.4	300	3.0
75	2.5	300	3.0
88.7	2.7	300	3.6
105	3.0	300	3.6
127	3.3	300	4.4
150	3.6	300	4.4
FLOAT	5.0	300	5.7

在引脚电阻模式下工作时，可根据上表通过将电阻从 VBT 引脚连接到 GND 来选择输出电压。在 VBT pin strap 模式下运行时，PGOOD ON、PGOOD OFF 和 VOUT_MAX 会跟踪 VBT 引脚的设置。PGOOD ON 将设置为 VBT 的 93.75%，而 PGOOD OFF 将设置为 VBT 的 81.25%。VOUT_MAX 将设置为 VBT 的相对 OVP 设置值。

当使用 VOUT_COMMAND 设置输出电压时，VOUT_SCALE_LOOP 1:1 将提供 0.25 V 至 2.56 V 的输出电压。VOUT_SCALE_LOOP 1:2 将提供 0.5 V 至 5.12 V 的输出电压范围。在 VOUT_SCALE_LOOP 1:1 模式下工作时，全输出电压应反馈到 VOSENTP 引脚，如图 3 所示。在 VOUT_SCALE_LOOP 1:2 模式下工作时，输出电压的一半通过电阻分压器反馈到 VOSENTP 引脚，如图 4 所示。VBT 引脚可用于在 VOUT_SCALE_LOOP 1:1 中设置 0.4 V 至 2.5 V 的输出电压，以及在 VOUT_SCALE_LOOP 1:2 中设置 0.8 V 至 5 V 的输出电压。

TDA38740/25 OptiMOS iPOL
40A/25A Single-voltage Synchronous Buck Regulator with PMBus
Pin Strap Resistors Application Information



表 10 TDA38740 OCP 和环路补偿滤波器零点选择

$R_{LIM}(k\Omega)$	Typical OCP(A)	Internal Loop-Compensation-Filter-Zero Register (LCF), Note 16	Default LCF zero capacitor value (pF)
SHORT	15	LCF 0	1
3.32	60	LCF 4	8
6.98	20	LCF 2	4
11	10	LCF 0	1
15.4	15	LCF 1	2
21	20	LCF 1	2
26.1	25	LCF 2	4
31.6	30	LCF 2	4
43.2	40	LCF 3	6
51.1	50	LCF 4	8
64.9	25	LCF 1	2
78.7	60	LCF 3	6
95.3	40	LCF 2	4
113	50	LCF 3	6
133	10	LCF 1	2
FLOAT	30	LCF 3	6

表 11 TDA38725 OCP 和内部相位裕度零点选择

$R_{LIM}(k\Omega)$	Typical OCP(A)	Internal Loop-Compensation-Filter-Zero Register (LCF), Note 16	Default LCF zero capacitor value (pF), Note 16
SHORT	15	LCF 0	1
3.32	15	LCF 4	8
6.98	20	LCF 2	4
11	10	LCF 0	1
15.4	15	LCF 1	2
21	20	LCF 1	2
26.1	25	LCF 2	4
31.6	10	LCF 2	4
43.2	15	LCF 3	6
51.1	20	LCF 4	8
64.9	25	LCF 1	2
78.7	10	LCF 3	6
95.3	15	LCF 2	4
113	20	LCF 3	6
133	10	LCF 1	2
FLOAT	25	LCF 3	6

Pin Strap Resistors Application Information

在引脚电阻模式下工作时，可根据上表通过将电阻从 ILIM 引脚连接到 GND 来选择 OCP 限值。环路补偿滤波器 (LCF) 零点也可在 ILIM 引脚上进行选择，但它不影响 OCP 运行，而是控制环路调整的一部分。该电容内置在集成电路中，可通过适当选择 ILIM 电阻器在 1pF 和 8pF 之间进行选择。通过使用 ILIM 引脚电阻设置使环路补偿滤波器零点设置提供了一定的灵活性。不过，默认的电容值选择受到限制，无法选择从 1pF 到 8pF 的所有 8 种可能的电容值。如果通过 ILIM 引脚提供的默认 LCF 零点值无法实现期望的性能，则可通过 PMBus 寄存器 `loop_compensation_filter_zero_0` (0x64[14:12])，以 1pF 为增量，在 1pF 至 8pF 之间选择电容值。有关该寄存器的详细信息，请参阅应用笔记 AN_2311_PL12_2312_233004。

注释:

16. 可以使用寄存器 0x64[14:12]、0x62[2:0]、0x62[6:4]、0x62[10:8]、0x62[14:12] 分别更改 LCF 0、LCF 1、LCF 2、LCF 3 和 LCF 4 的默认 LCF 值。

表 12 SM_ADDR/PROG 引脚在位置 0 处配置 0 开始的连续图像

Resistor to GND (kΩ)	SM_ADDR function: Offset selection from the base address	PROG function: Config selection (For single -image Config)	PROG pin: Config selection (For Multi-image Config)	Programmability for single and multi-image config file
SHORT	0	Most recently programmed CONFIG	CONFIG0	Please refer to section 13.2 for single image and multi-image programming details
5.62	1		CONFIG1	
9.53	2		CONFIG2	
14	3		CONFIG3	
21	4		CONFIG4	
30.1	5		CONFIG5	
36.5	6		CONFIG6	
43.2	7		CONFIG7	
51.1	8		CONFIG8	
61.9	9		CONFIG9	
75	10		CONFIG10	
88.7	11		CONFIG11	
105	12		CONFIG12	
127	13		Not supported	
150	14			
FLOAT	15			

该部件具有 14 个配置图像的 OTP 功能。所有出厂部件都有一个默认配置图像程序。用户最多可编程 13 个配置图像。如上表所示，SM_ADDR/PROG 引脚上的接地电阻为 I2C 和 PMBus 接口设置了固定的从地址偏移。该引脚还可在上电时从多图像配置文件中的 13 个可能配置文件中选择配置。

通过引脚编程，可对 13 个图像的多配置文件进行 0 至 12 的地址偏移调整。它允许对单个图像配置文件进行 0 至 15 的地址偏移调整。在对单个图像配置文件进行编程时，将从 OTP 加载最近编程的 CONFIG 图像，而与引脚编程的地址偏移无关。对于多图像应用，上表显示了根据引脚中编程的地址偏移，从

Pin Strap Resistors Application Information

OTP 中加载的 CONFIG 图像。通过将寄存器 `i2c_disable_addr_offset(0x42[6])` 设置为 1，可以禁用引脚的地址偏移。在这种模式下，有效地址由 `i2c_device_addr(0x40[6:0])` 和 `pmb_device_addr(0x40[6:0])` 中的寄存器值决定。当 `i2c_disable_addr_offset(0x42[6])` 设置为 0 时，地址偏移需要为 13、14 或 15，而在多图像配置应用中无法实现时，这一点非常有用。有关单图像和多图像配置文件编程的信息，请参阅第 13.2 节。

Typical Efficiency and Power Loss Curves

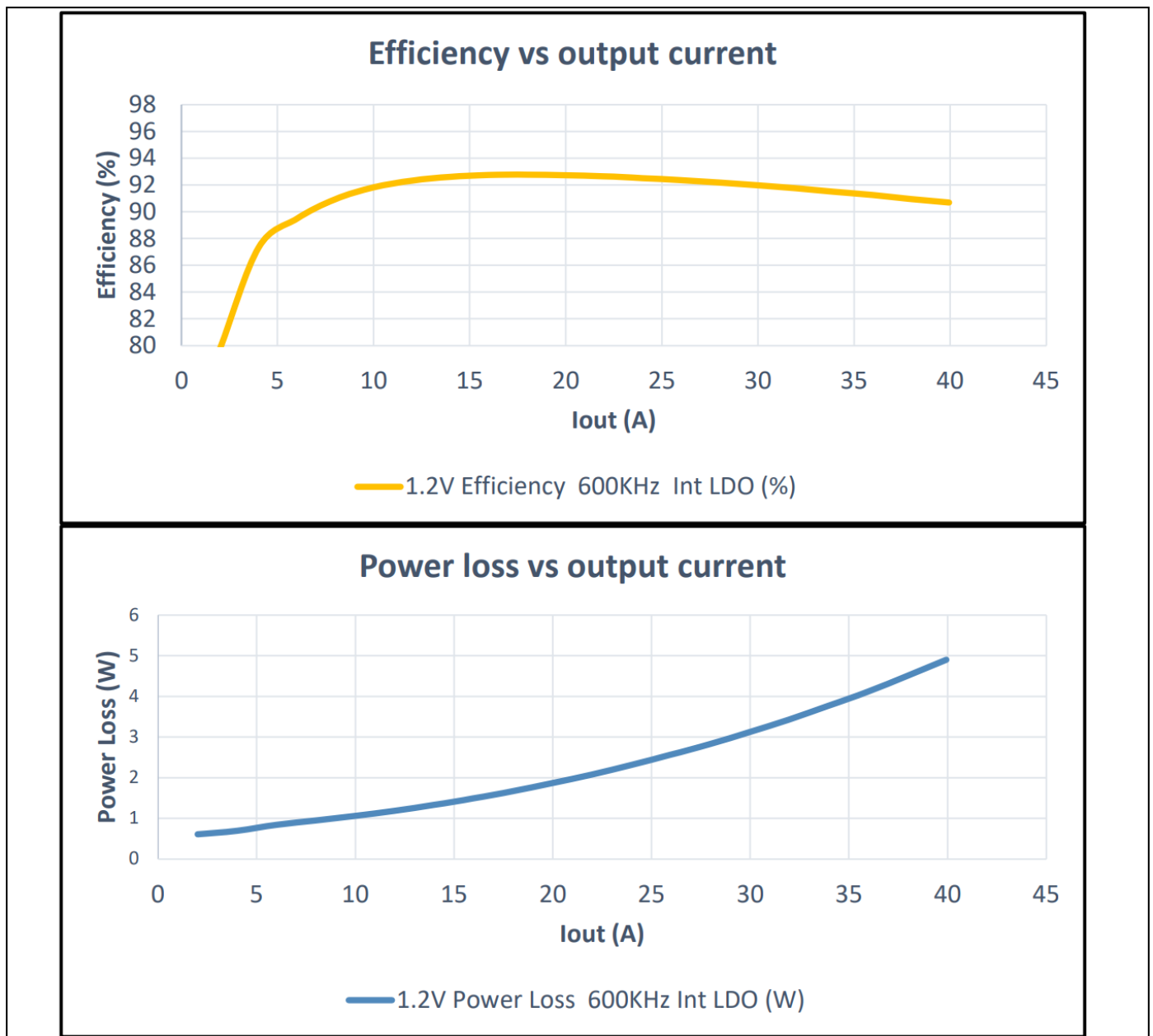
9 典型效率和功率损耗曲线

9.1 $PV_{in} = V_{in} = 12\text{ V}$ 、 $V_{out} = 1.2\text{ V}$ 、 $F_{sw} = 600\text{ kHz}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示 600 kHz 时的功率损耗。

表 13 $PV_{in} = V_{in} = 12\text{ V}$ 、 $F_s = 600\text{ kHz}$ 时的电感

Vout (V)	Lout (nH)	P/N	DCR (mΩ)	Size (mm ³)
1.2	150	L101247A-100L	0.125	10 x 6.4 x 12
3.3	470	L101158A-R47MHF	0.81	10 x 7 x 10

图 5 典型效率和功率损耗曲线， $PV_{in} = V_{in} = 12\text{ V}$ 、 $V_{out} = 1.2\text{ V}$ 、 $F_{sw} = 600\text{ kHz}$

单击或点击此处输入文本

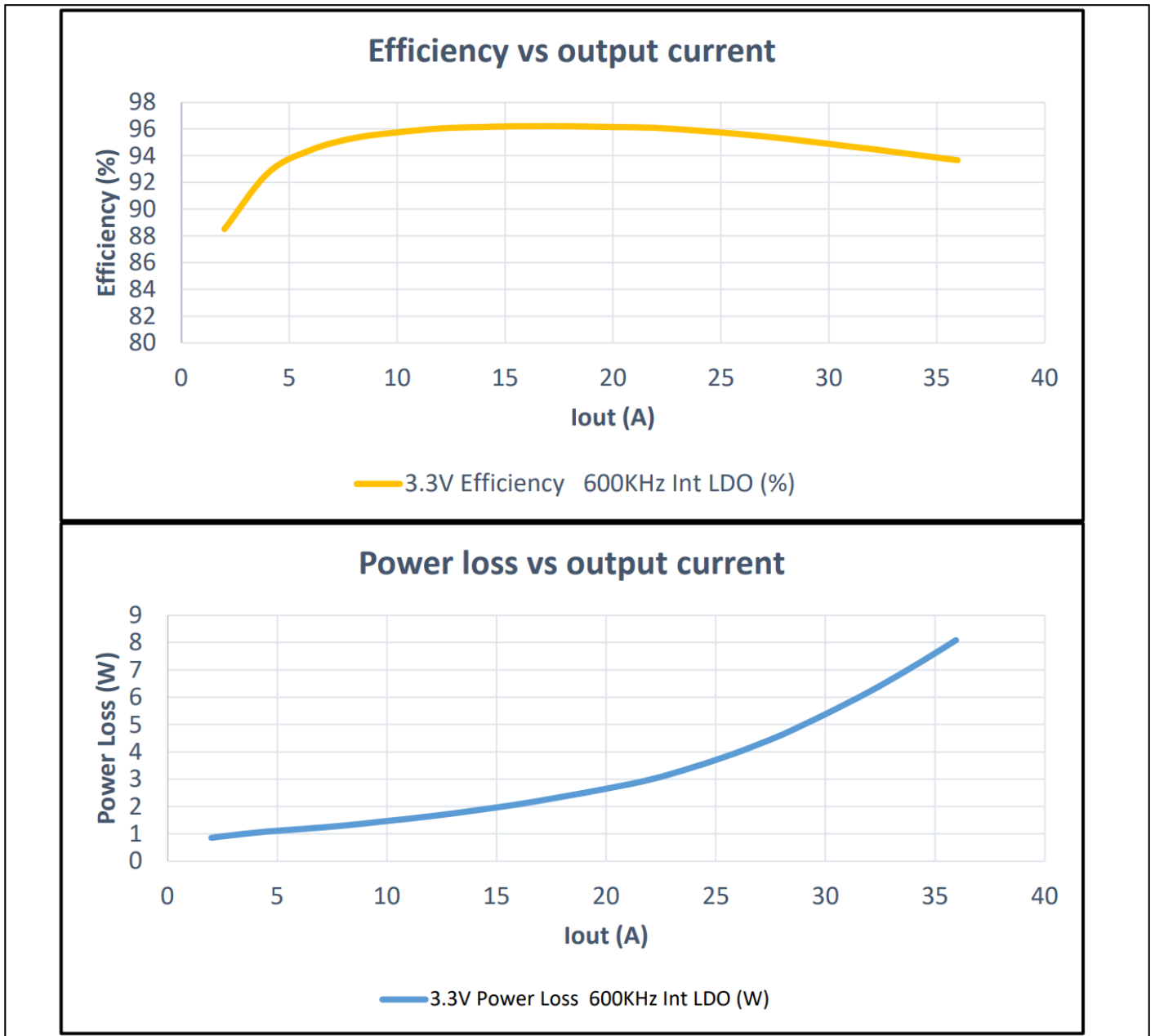


图 6 典型效率和功率损耗曲线， $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $V_{out} = 3.3\text{ V}$ 、 $F_{sw} = 600\text{ kHz}$

9.2 $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示 800 kHz 时的功率损耗。

表 14 $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$ 时的电感

Vout (V)	Lout (nH)	P/N	DCR (mΩ)	Size (mm ³)
1.2	150	L101247A-150L	0.125	10 x 6.4 x 12
3.3	470	L101158A-R47MHF	0.81	10 x 7 x 10

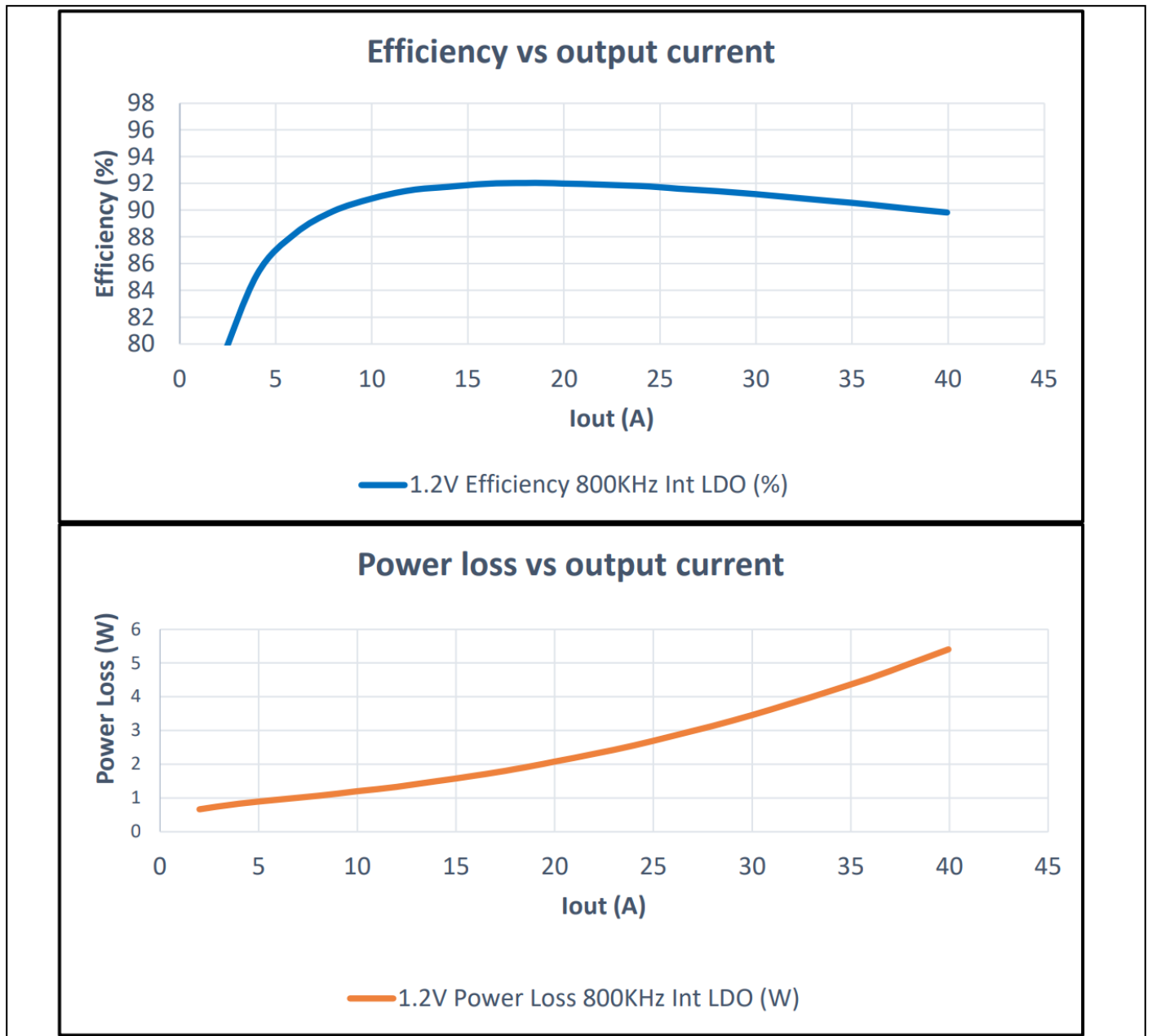


图 7 典型效率和功率损耗曲线， $P_{Vin} = V_{in} = 12\text{ V}$ 、 $V_{out} = 1.2\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$

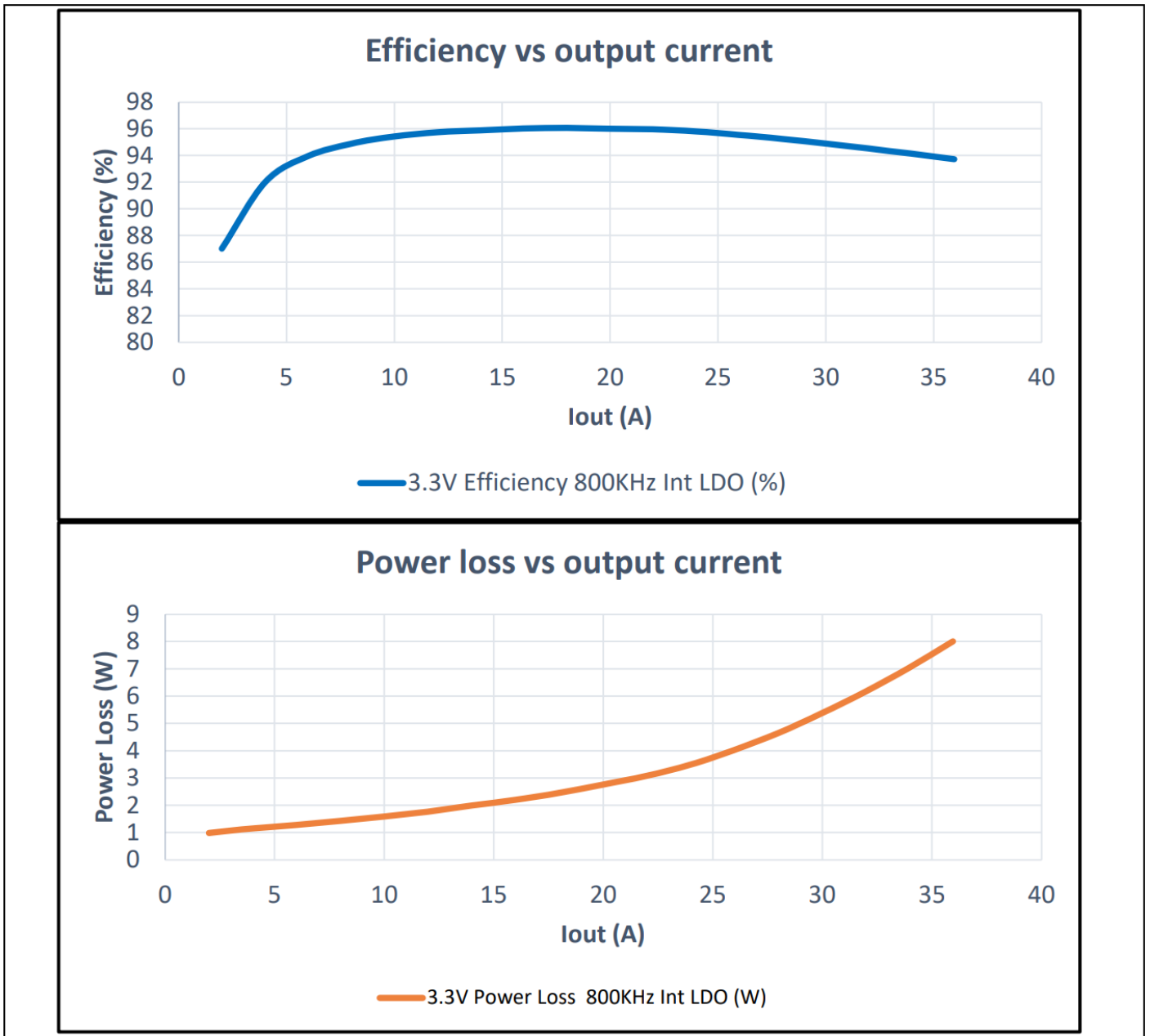


图 8 典型效率和功率损耗曲线， $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $V_{out} = 3.3\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$

9.3 $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 1000\text{ kHz}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示 1000 kHz 时的功率损耗。

表 15 $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $F_{sw} = 1000\text{ kHz}$ 时的电感

Vout (V)	Lout (nH)	P/N	DCR (mΩ)	Size (mm ³)
1.2	150	L101247A-150L	0.125	10 x 6.4 x 12
3.3	470	L101158A-R47MHF	0.81	10 x 7 x 10



图9 典型效率和功率损耗曲线, $P_{V_{in}} = V_{in} = 12\text{ V}$ 、 $V_{out} = 1.2\text{ V}$ 、 $F_{sw} = 1000\text{ kHz}$

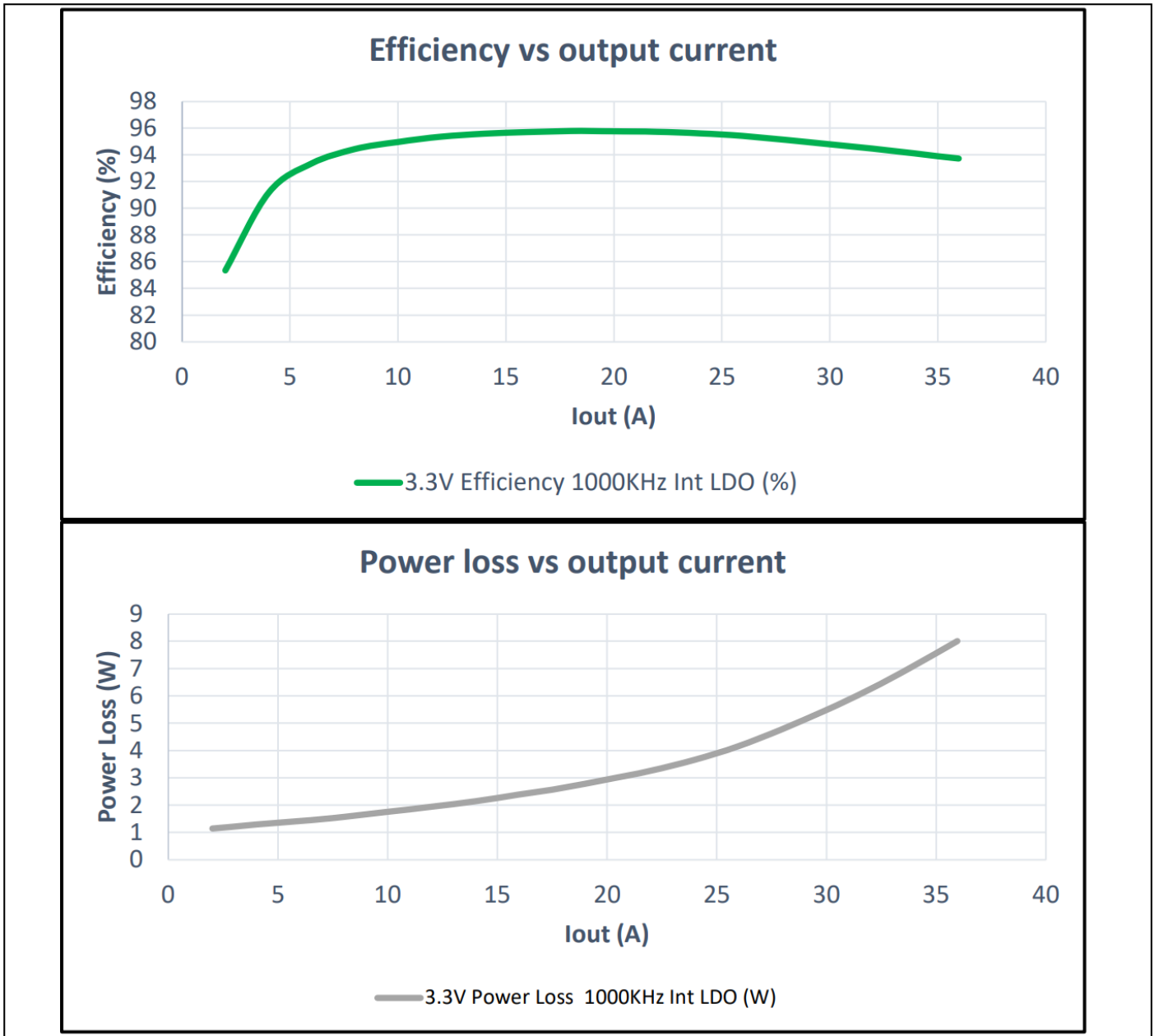


图 10 典型效率和功率损耗曲线, $P_{V_{in}} = V_{in} = 12\text{ V}$, $V_{out} = 3.3\text{ V}$, $F_{sw} = 1000\text{ kHz}$

Thermal De-rating curves

10 热降额曲线

测量在评估板 DB356 上进行。PCB 为 8 层板，顶层和底层为 2 盎司铜，内层为 2 盎司铜，采用 FR4 材料，PCB 尺寸为 5.25 "x4.1"。

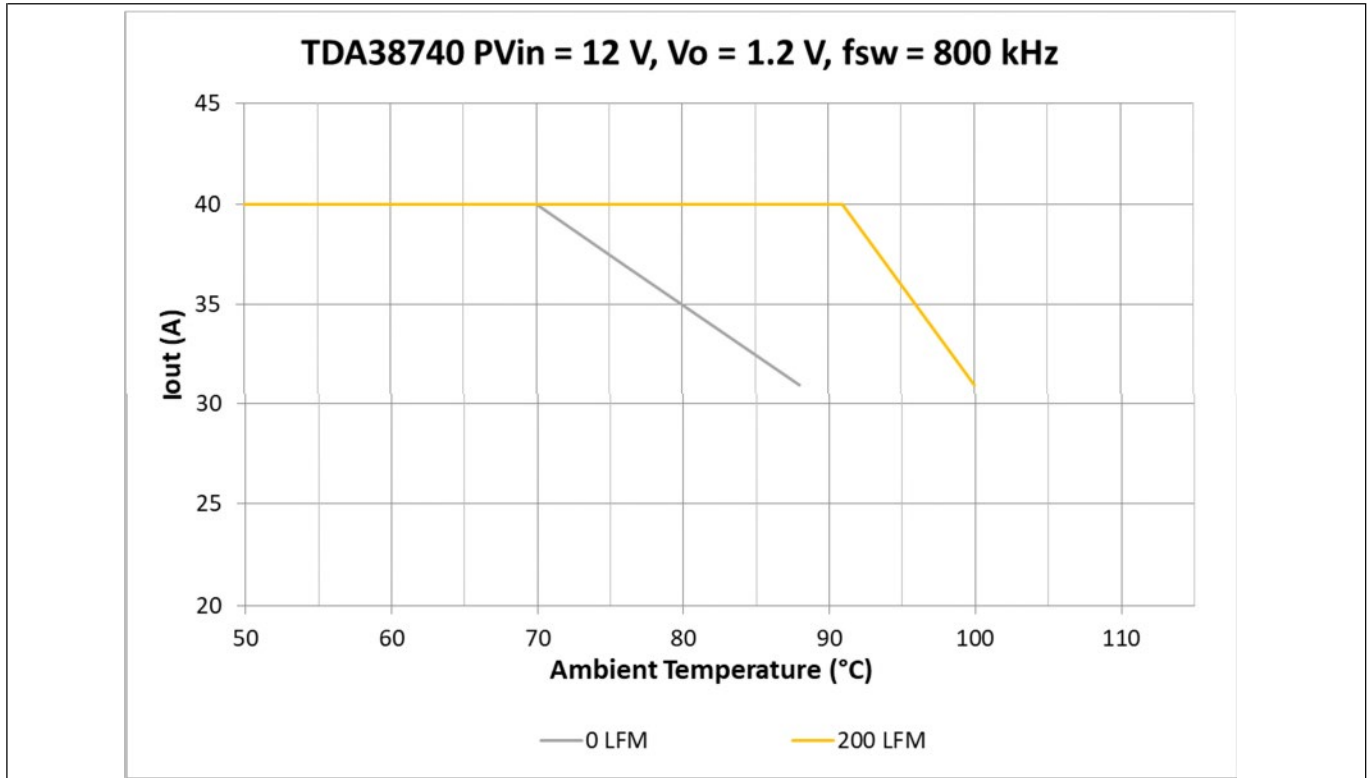


图 11 热降额曲线, PV_{in} = 12 V、V_{out} = 1.2 V、f_{sw} = 800 kHz、VCC = 内部 LDO

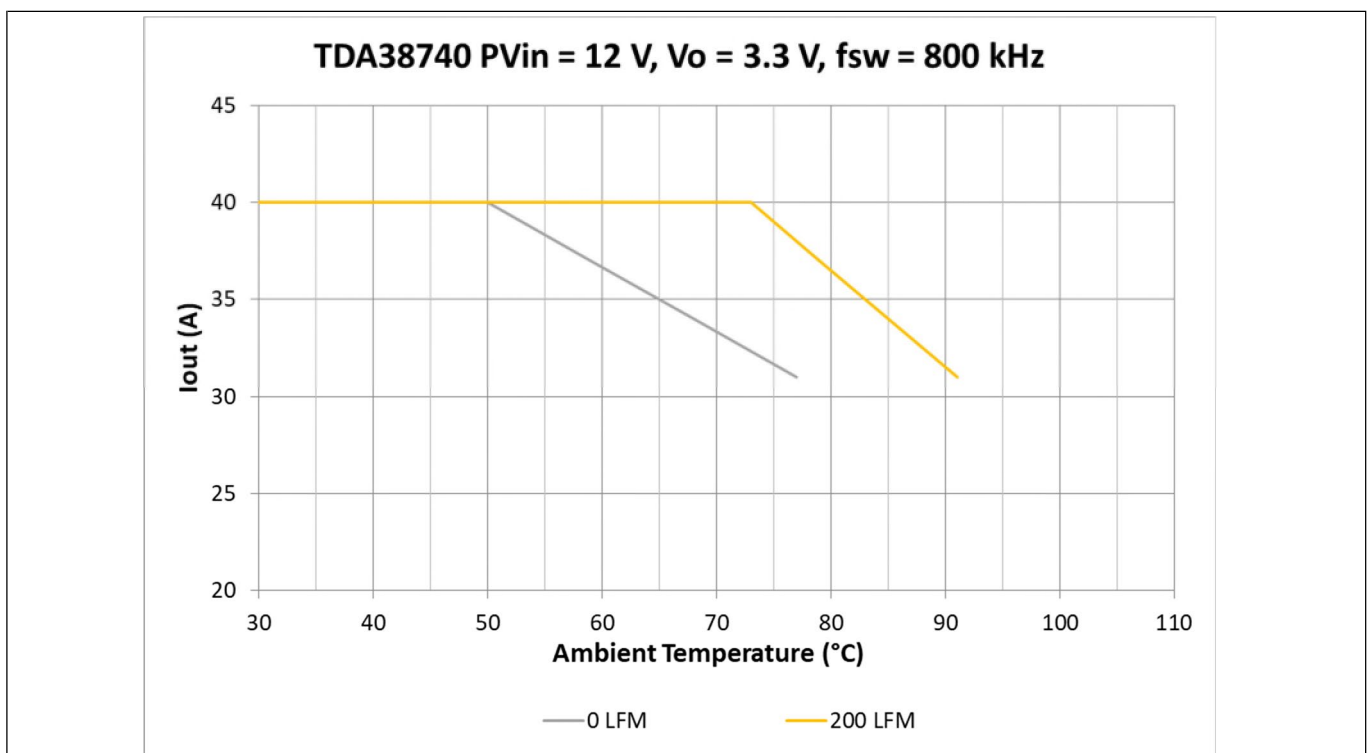


图 12 热降额曲线, PV_{in} = 12 V、V_{out} = 3.3 V、f_{sw} = 800 kHz、VCC = 内部 LDO

11 MOSFET 的 $R_{DS(on)}$ 随温度变化情况

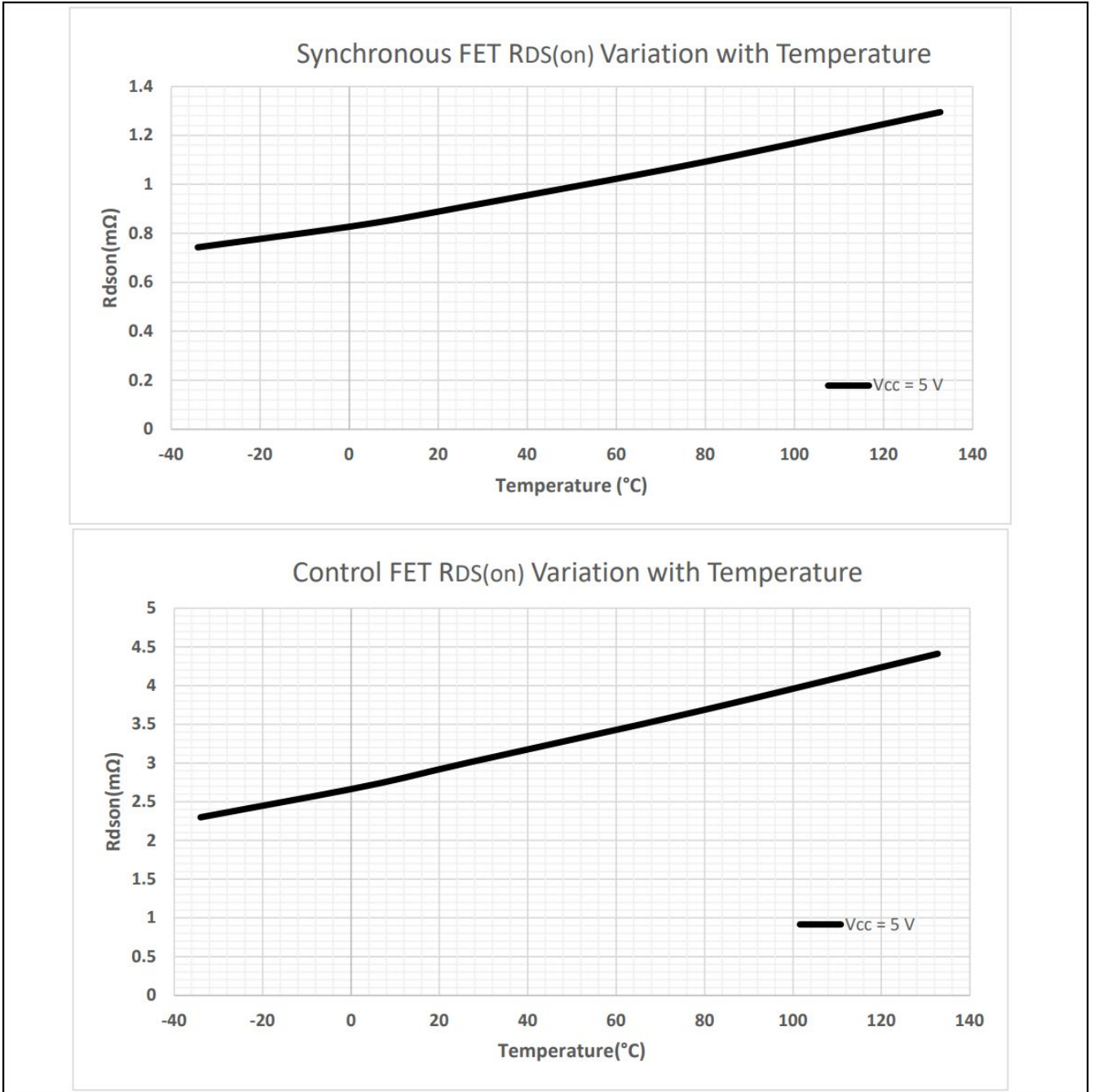


图 13 MOSFET 的 $R_{DS(on)}$ 随结温变化情况

Typical operating characteristics (-40 C ≤ T_j ≤ +125 C)

12 典型工作特性 (-40 °C ≤ T_j ≤ +125 °C)

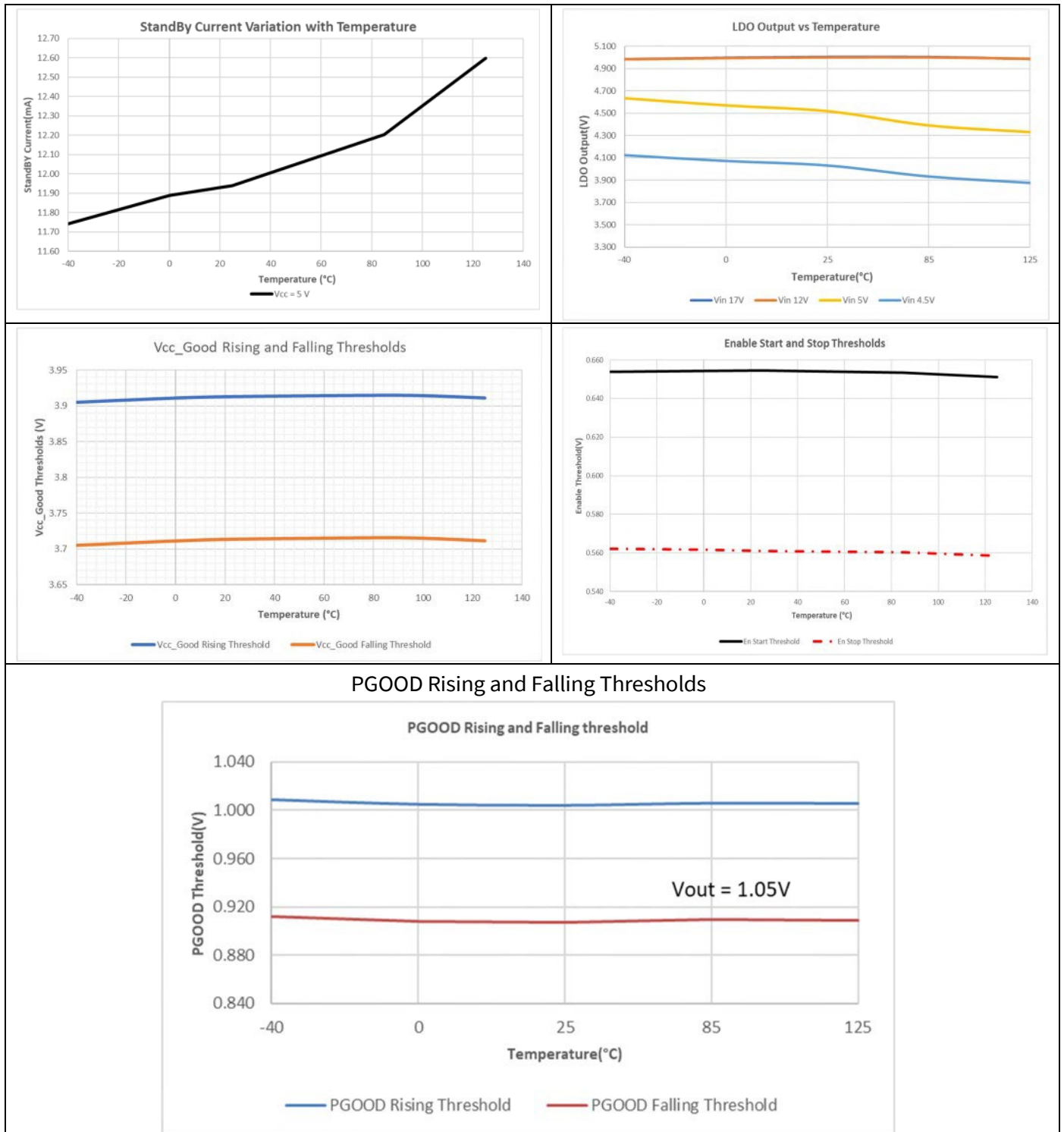


图 14 典型工作特性 (第 1 组, 共 2 组)

TDA38740/25 OptiMOS iPOL 40A/25A Single-voltage Synchronous Buck Regulator with PMBus



Typical operating characteristics (-40 C ≤ Tj ≤ +125 C)

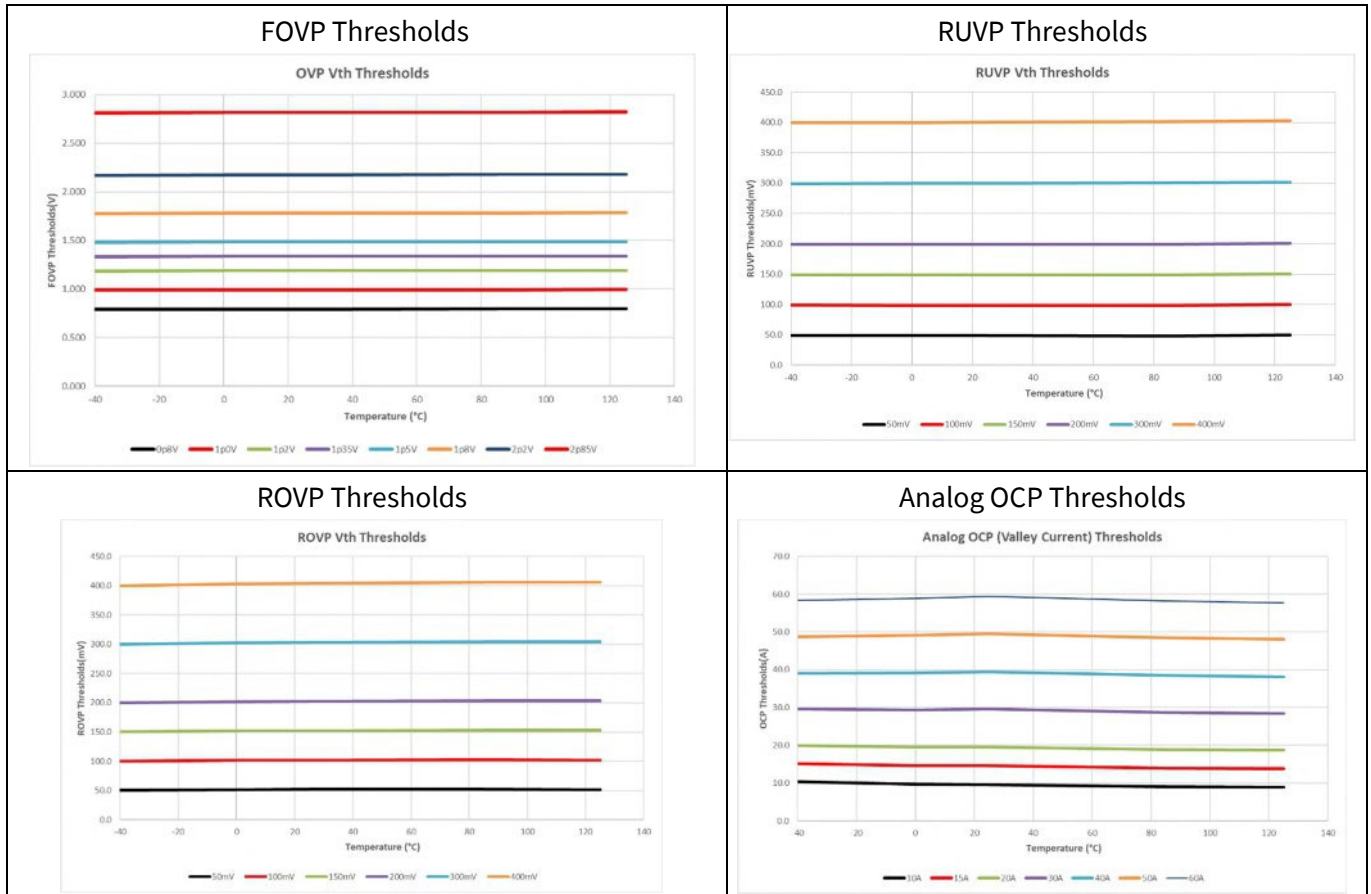


图 15 典型工作特性 (第 2 组, 共 2 组)

General Description

13 概述

TDA38740/25 是一款易于使用、完全集成的高效直流-直流稳压器，经过优化可将 12 V 输入电源转换为高性能微处理器、DDR 存储器、辅助电源、基站等所需的电压电平。PWM 控制器和集成了自举二极管的 OptiMOS™ FET 使 TDA38740/25 成为一款小尺寸解决方案，可提供高效的功率传输。使用快速恒定导通时间 (COT) 控制方案可简化设计工作，实现快速控制响应。器件配置可通过英飞凌的 XDP Designer GUI 轻松定义，并存储在片上存储器中。

13.1 PMBUS 工作模式

TDA38740/25 可在 PMBUS 模式下使用。在 PMBUS 模式下，输出电压由 PMBUS VOUT_COMMAND 命令控制。VOUT_MODE 分辨率可设置为 0.625 mV/lb、0.977 mV/lb、1.953 mV/lb 或 3.906 mV/lb。输出 DAC 分辨率为 1.25 mV/lb。用户可通过配置文件对分辨率进行编程。

有关所有支持的 PMBUS 命令的完整列表，请参见表 18。详情请参阅应用笔记 AN_2203_PL12_2204_184108。

13.2 多次编程存储器 (MTP)

多次编程存储器 (MTP) 存储器件配置。上电时，MTP 内容被传输到操作寄存器中，供器件运行时访问。MTP 允许在设计和大批量制造过程中进行定制。每次上电时，都会通过循环冗余校验 (CRC) 验证 MTP 的完整性。如果出现 CRC 错误，控制器将无法启动。

TDA38740/25 最多允许 13 种独特的配置，用于配置频率、故障运行特性和启动电压等基本器件参数。与传统的模拟方法相比，这大大节省了体积和元器件。此外，TDA38740/25 还允许加载多图像（最多 13 个连续）配置文件，并根据 SM-ADDR/PROG 引脚上的电阻值和指针 (0x0000[13:8]) 在上电后自动选择一个唯一的文件。在寄存器映射的 CNFG 部分有一些寄存器，允许用户设置多图像的起点（寄存器 0x0000[13:8]）和作为多图像配置文件一部分的图像数（寄存器 0x0000[3:0]）。对于一个图像配置文件，TDA38740/25 最多可成功编程 13 次。有关部件编程的详细信息，请参阅编程指南 AN_2308_PL12_2308_163442。

通过地址寄存器设置地址，用户仍可访问所有可能的 I2C 从地址。这需要通过将位 0x42[6] 设为 1 来禁用 SM_ADDR/PROG 引脚的地址偏移功能。因此，I2C 的基地址寄存器 0x40[14:8] 和 PMBus 的 0x40[6:0] 将代表器件的有效从地址。在这种情况下，SM_ADDR/PROG 实际上只是用于为某一应用选择正确配置文件的 PROG 引脚。例如，对于 14h 的有效 7 位 I2C 地址，寄存器 0x40[14:8] 应设置为 14h。选择有效从地址的第二种方法是使用寄存器 0x40 中的基地址，并加上 SM_ADDR/PROG 引脚选择的偏移量。如表 12 所示，引脚配置限制了应用的偏移能力。

13.3 电压检测

在 Vout 值为 2.5V 至 5.12V、VOUT_SCALE_LOOP 为 1:2 且对 Vout 设置点精度要求较高的应用中，可在分压器 R1 上并联一个电阻 R3，如图 4 所示。电阻 R3 的值计算如下：

$$R_{top} = \frac{V_o - V_{fb}}{\left(\frac{V_{fb}}{R_2} + \frac{V_{fb}}{13570} - \frac{1.2}{20000} \right)}$$

TDA38740/25 OptiMOS iPOL

40A/25A Single-voltage Synchronous Buck Regulator with PMBus

General Description

其中：

R_{top}= 并联 R1 和 R3 的有效值

V_o= 目标输出电压

V_{fb}=V_o/2

R1、R2=499 欧姆（推荐值）

$$R3 = \frac{R1 \times R_{top}}{R1 - R_{top}}$$

对于给定的反馈电阻值，V_{out} 的计算方法如下：

$$V_{out} = V_{fb} \left(1 + \frac{R_{top}}{R2} + \frac{R_{top}}{13570} \right) - 1.2 \times \frac{R_{top}}{20000}$$

R1 和 R3 的建议值如下：

Target Vout (V)	R1, R2 (Ohms)	R3 (kOhms)
2.5	499	39.2
3.3	499	26.7
5	499	20

13.4 I2C & PMBus 接口

I2C 或 PMBus 接口用于与 TDA38740/25 通信。这种两线串行接口由时钟和数据信号组成，运行速度高达 1 MHz。总线提供对内部寄存器的读 & 写访问，用于配置和监控运行参数。总线还用于对片上非易失性存储器 (MTP) 进行编程，以存储运行参数。

为确保总线上多个器件的运行，TDA38740/25 的基地址被编程到 MTP 中。器件的唯一从地址是器件寄存器中的基地址加上 SM_ADDR/PROG 引脚产生的偏移量（取决于连接到该引脚的电阻值）的组合。另外，也可以通过将有效 I2C 地址编程到基地址寄存器，并通过 USER 部分的 0x42[6] 位禁用 SM_ADDR/PROG 引脚偏移功能来实现。

为保护客户配置和信息，I2C 和 PMBus 接口可配置为有限访问或使用 16 位软件密码锁定。有限访问包括写保护和读保护选项。此外，还有一种只允许从遥测寄存器读取数据的遥测模式。

更多信息请参阅表 18 中的 PMBus 命令代码。可以通过 MFR_REG_ACCESS(D0h) PMBus 命令访问非 PMBus 寄存器 (I2C 寄存器)。通过 PMBus，可以访问器件中的配置寄存器和 PMBus 寄存器。它有一个 7 位寄存器，用于设置器件的 PMBus 基地址 0x40[6:0]。将该地址设置为零将禁用 PMBus 接口。该地址上的所有寄存器都受 i2c_pmb_addr_lock 寄存器 0xD4[2] 的保护。有关寄存器映射的更多信息，请参阅应用笔记 AN_2311_PL12_2401_235722。

13.5 英飞凌 XDP Designer GUI

英飞凌 XDP Designer GUI 为设计人员提供了全面的设计环境，包括输入设置、输出设置、遥测和 PMBus 接口。利用这些工具，设计人员可以监控和设置故障阈值和输出行为的实时系统配置设置。XDP Designer GUI 可对输出电流和功率、输入电流和功率、效率、温度和故障等关键参数进行实时设计监控。图 16 显示了带有可用参数窗口的 GUI 主界面。

General Description

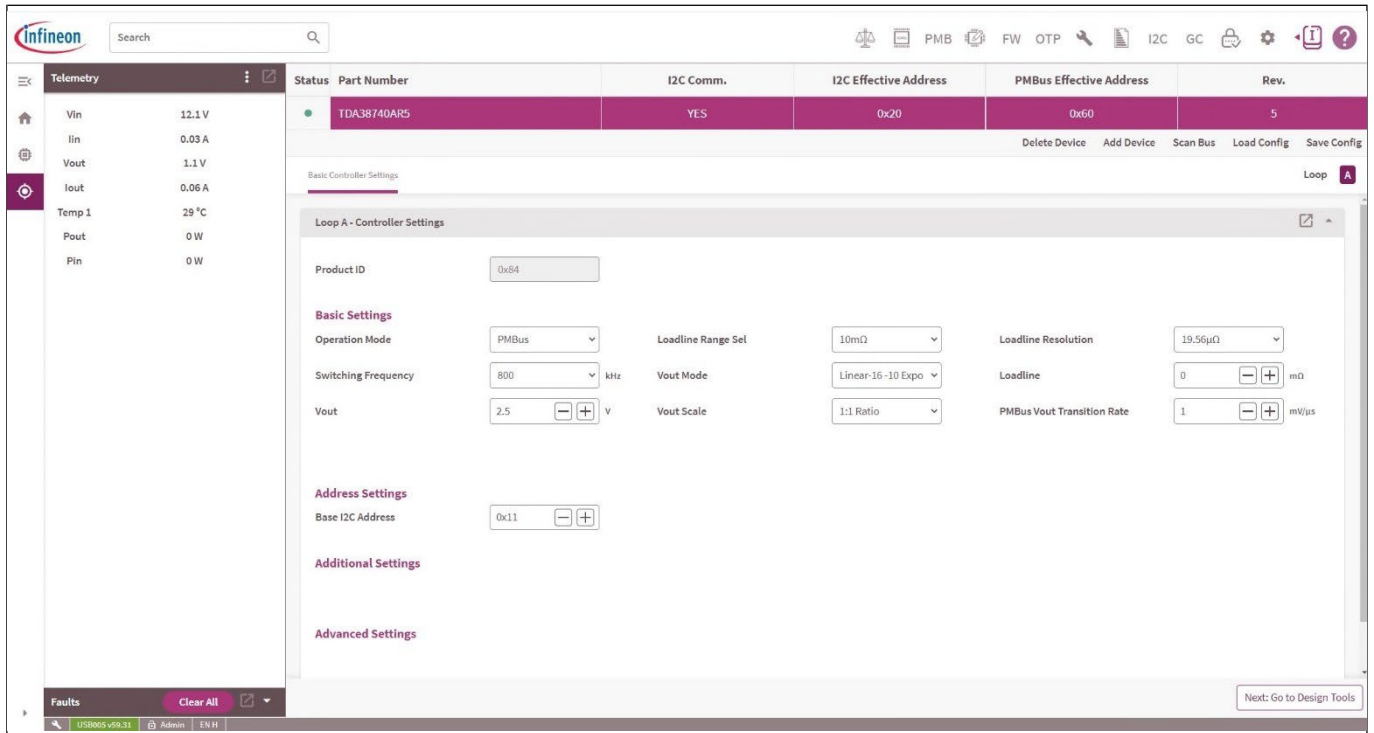


图 16 XDP Designer GUI 主界面。

13.6 编程

设计完成后，XDP Designer GUI 会生成一个完整的配置文件。这些配置文件可以保存和加载。英飞凌不建议在器件运行产生输出电压时加载新配置文件并对器件进行编程。详情请参阅编程指南 AN_2308_PL12_2308_163442。

13.7 实时监控

可通过使用 PMBus 命令代码（如表 18 所述）访问 TDA38740/25，以读取电源（直流-直流转换器）的实时状态，包括输入和输出电压、输入和输出电流、输入和输出功率以及温度。

Theory of Operation

14 工作原理

14.1 启动配置

TDA38740 的运行由存储在 NVM 中的 OTP 配置控制，然后在初始化过程中加载到工作寄存器中。

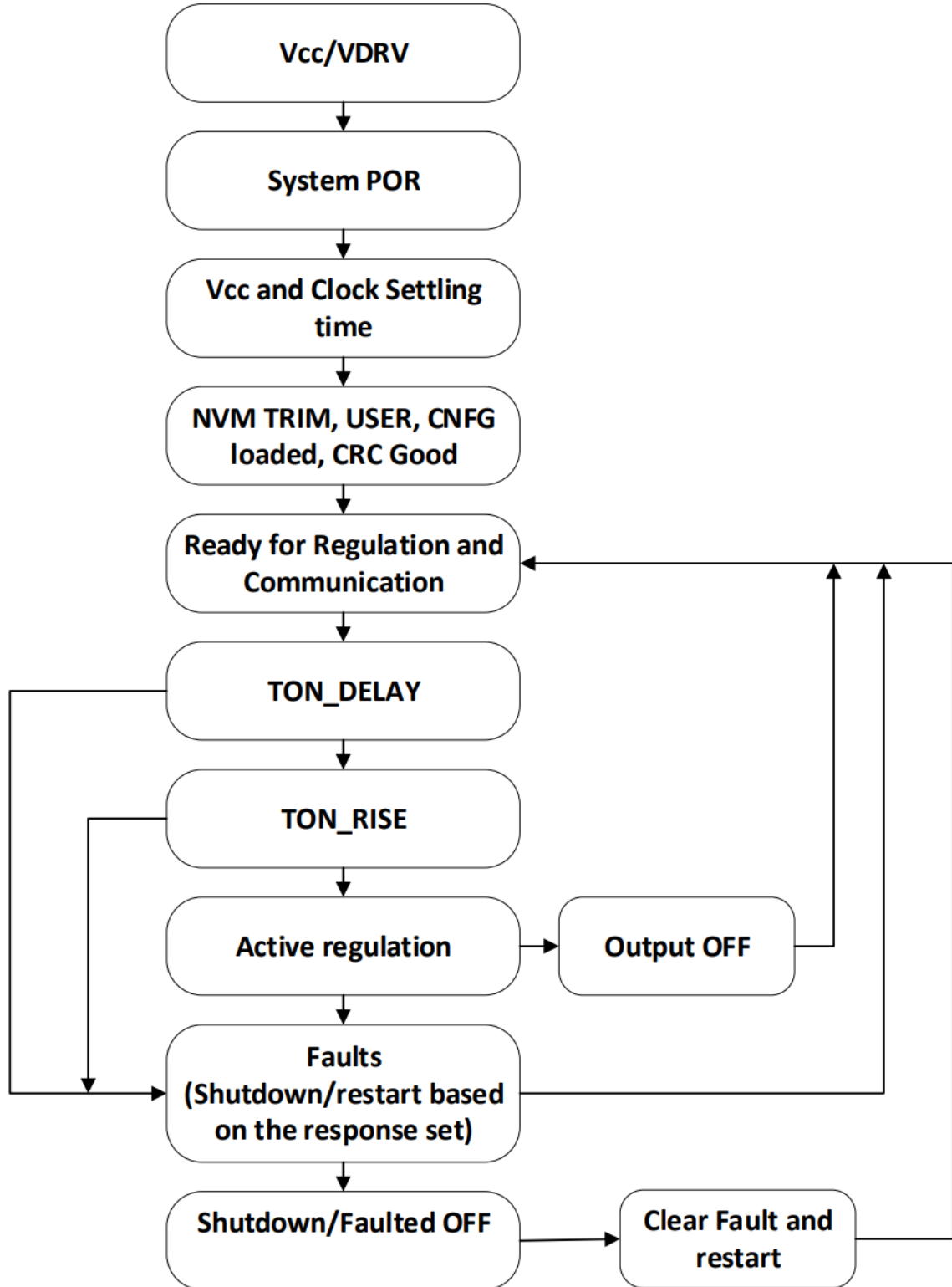


图 17 状态机

Theory of Operation

14.1.1 上电复位和配置

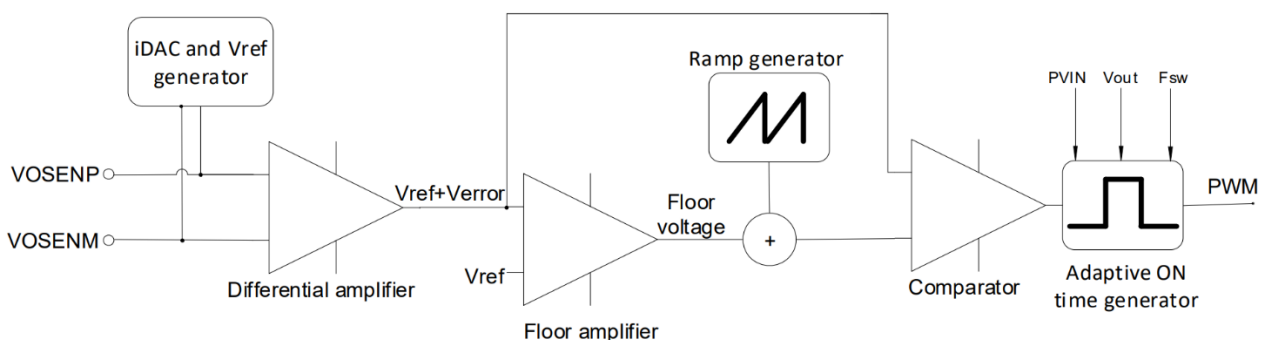
片上稳压器通过 V_{CC}/V_{DRV} 工作，并产生内部 +1.2 V 电压。TDA38740/25 运行初始化由内部基于阈值的上电复位电路实现。为确保在 V_{CC}/V_{DRV} 电源稳定之前不执行敏感的模拟测量，控制器提供了一个延迟，以延长上电复位和进入 NVM 加载状态之间的 "系统 POR" 状态。这一延迟用于确保内部模拟电路在进行任何精确测量之前稳定下来。然后，将 Trim 和 Config 图像从 NVM 加载到工作寄存器。在等待 Trim 生效期间，所有具有外部电阻的引脚 (ILIM、SM_ADDR、VBT、TON/MODE) 上的电流源都将启用。由此产生的电压通过低速 ADC 读取并锁存。如果 Trim 和 Config CRC 匹配，则将用户配置从 NVM 加载到工作寄存器中，并进行 CRC 校验以验证这些寄存器中的数据。如果计算出的 CRC 与存储在 NVM 中的 CRC 不一致，则标记为 CRC 错误，并终止启动中的下一个序列。如果 CRC 匹配，则部件继续执行启动序列。一旦部件准备好进行调节和通信，且使能信号被拉高，器件就会开始开关。在将 NVM 内容加载到工作寄存器时，PWM 输出处于高阻抗 (Hi-Z) 状态。

14.1.2 TON_DELAY 和 TON_RISE (软启动)

一旦满足上述启动条件，控制器将等待一段可编程的时间段 (TON_DELAY)，然后再提高输出电压。在进入主动调节状态之前，控制器根据 TON_RISE 指定的时间对电压输出执行受控的单调斜坡。这就如同软启动，通过主动调节输出电压，同时以数字方式将参考电压升至最终目标值。

14.1.3 主动调节

在主动调节过程中，输出电压与 V_{ref} 一起作为反馈电压加到差分放大器上。 V_{ref} 与设定的 V_{out} 成比例。差分放大器产生的误差电压与 V_{ref} 相加，然后馈送至本底放大器。该输入端与 V_{ref} 之间的差值经底放大器放大后产生一个底限电压。本底放大器有助于改善瞬态响应和 V_{out} 精度。底限电压和斜坡信号相加，然后应用于比较器，并与误差电压进行比较。由此产生的输出被送入自适应导通时间发生器。该模块生成伪恒定频率的 PWM 信号。自适应导通时间发生器根据 P_{VIN} 、 V_{out} 和 F_{sw} 将 PWM 导通的持续时间固定下来。PWM 关闭时间由设定的 F_{sw} 和输出负载决定。输出调节在设定的电平上，直到输出指令关闭、发生故障或 POR 取消。



14.1.4 关断

关断状态可通过用户干预 (如将使能拉低) 或通过检测到的故障 (包括 OTP、OCP、UVP、OVP、VIN 故障等) 从软启动或主动调节状态进入。输出可设置为在 TOFF_DELAY 指定的延迟后关断，并以 TOFF_DELAY 指定的斜坡下降率关断。另外，也可以通过停止开关来尽快关断输出。使能被拉低后的响应

Theory of Operation

由ON_OFF_CONFIG 寄存器中的设置决定。如果因故障而关断，部件将根据部件配置中的设置执行故障响应。

14.2 启动序列

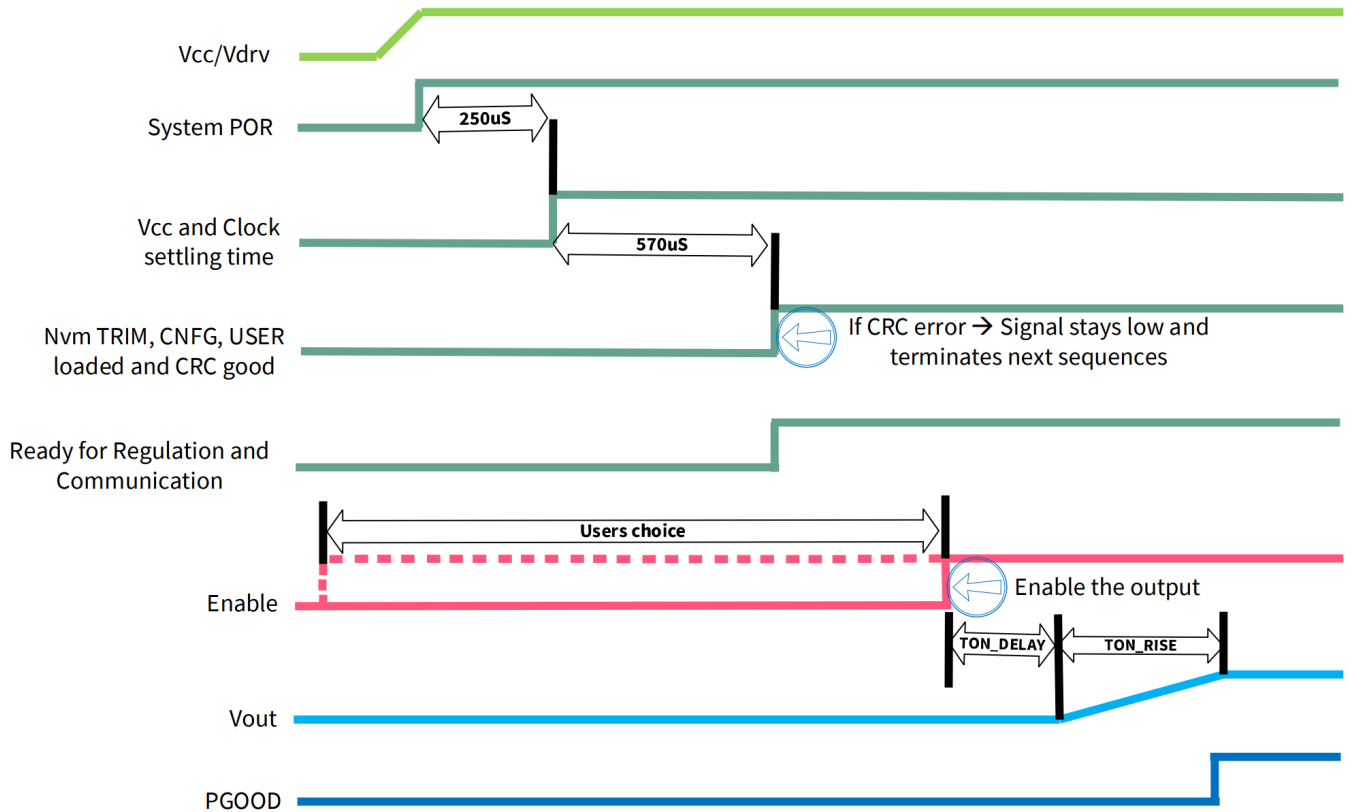


图 18 启动序列

14.3 预偏置启动

TDA38740/25 能够启动到预充电输出。对于 VOUT_SCALE_LOOP 1:1 应用，该部件支持 Vout 设置或更低的预偏置电平。对于 VOUT_SCALE_LOOP 1:2 应用，该部件支持 Vout 设置的一半或更低的预偏置电平。

要在预偏置模式下正常启动，必须满足以下条件：

- 禁用 "输出未使能时关闭模拟电路" 功能（将寄存器 0x6C 的值设置为 0xF240）
- 寄存器 0x0064[11], d2a_enable_prebias 设置为 1
- PVIN 压摆率低于 25V/mS
- 预偏置电源的电流限制为 1A
- 根据 Vcc 是外部提供还是使用内部 LDO，所需的上电序列如下图所示

Theory of Operation

在不遵守上述预偏置操作要求的应用中，当在预偏置条件下通电时，部件可能会进入保护模式。在大多数情况下，在 EN 循环后，部件会恢复正常。在使用外部 Vcc 为部件供电的应用中，PVIN 需要在首次上电后循环关断和接通，请使用以下情况 3 和 4 所示的序列。

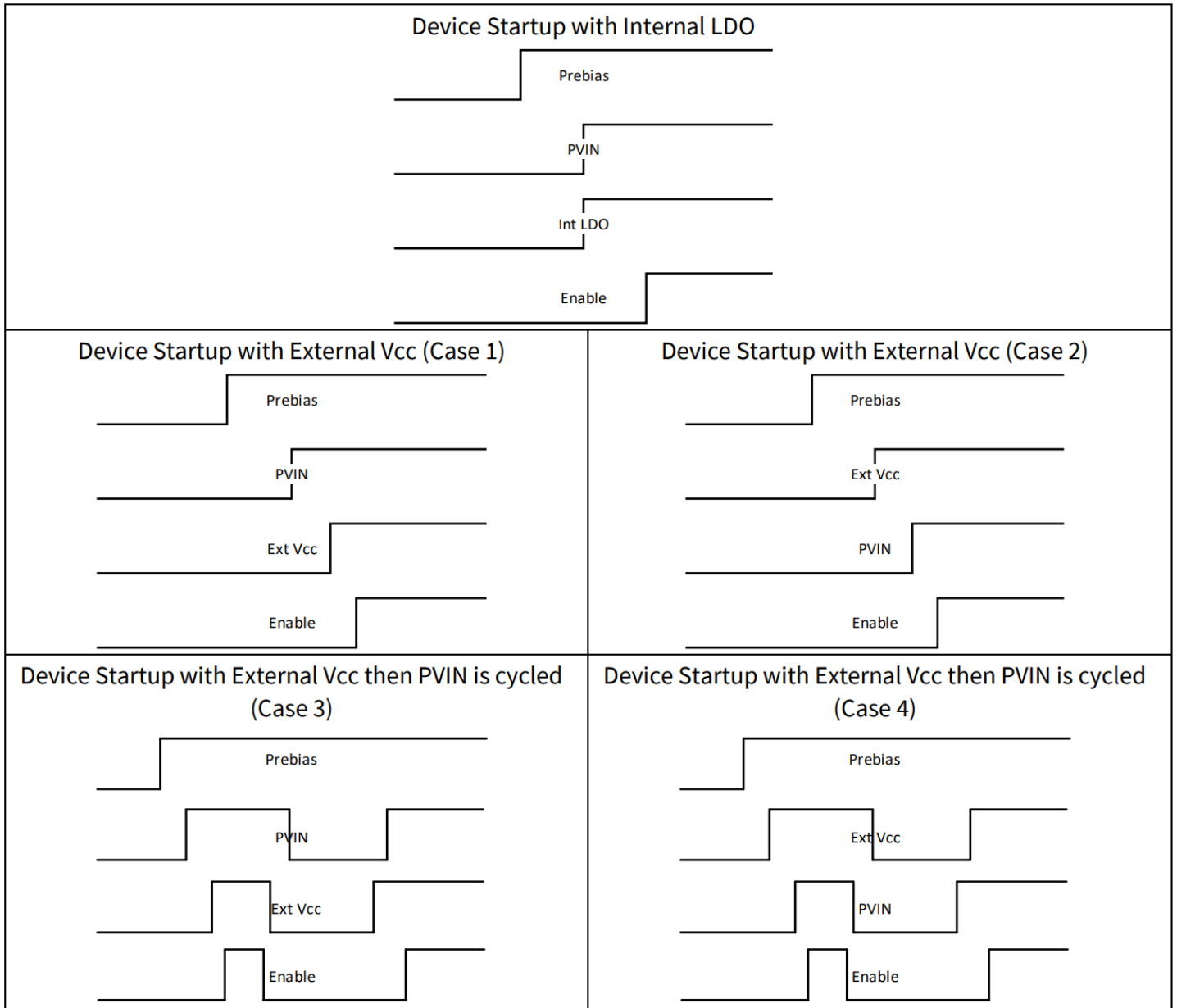


图 19 器件上电序列。

14.4 内部低压差 (LDO) 稳压器

TDA38740/25 集成了低压差 LDO 稳压器，为内部电路提供偏置电压。VIN 引脚是 LDO 的输入端。当 VCC 电压升至 VCC_UVLO_Start 阈值以上，且 EN 电压高于 Enable_UVLO_Start 阈值时，软启动序列启动。使用内部 LDO 进行单轨运行时，VIN 引脚应连接至 PVIN 引脚。为了节省 LDO 的功率损耗，可以通过将 VIN 引脚连接到 VCC/LDO 引脚来使用外部偏置电压。表 1 中列出的所有通用部件号都启用了该 LDO。图 20 说明了 VCC/LDO 和 PVIN 引脚的可能配置。

TDA38740/25 OptiMOS iPOL

40A/25A Single-voltage Synchronous Buck Regulator with PMBus

Theory of Operation

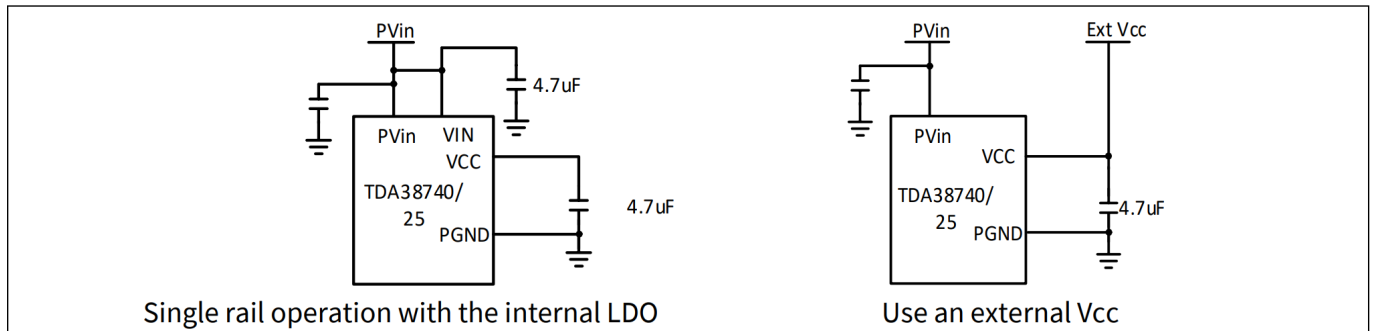


图 20 使用内部 LDO 或外部 VCC 的配置。

14.5 快速恒定导通时间控制

TDA38740/25 采用专有的快速恒定导通时间 (COT) 控制，可提供快速的负载瞬态响应、良好的输出调节并最大限度减少设计工作量。快速 COT 控制将输出电压 V_o 与一个结合内部斜坡信号的底限电压进行比较。当 V_{out} 降到该信号以下时，启动 PWM 信号，以固定的导通时间打开高边 FET。底限电压由内部补偿误差放大器产生，该放大器将 V_{out} 与基准电压进行比较。与传统的 COT 控制相比，快速 COT 控制大大提高了 V_{out} 调节能力。

14.6 EN (使能) 引脚

EN 引脚控制 TDA38740/25 的开/关状态。当 VCC/LDO 电压升至 VCC_UVLO_Start 阈值以上时，软启动序列启动。

EN 引脚有四种配置方式。其中三种如图 21 所示。第一种配置是外部逻辑信号。第二种可能的配置是通过电阻分压器 R_{EN1} 和 R_{EN2} 从 PVin 电压获得使能信号。第三种配置是将 EN 直接连接到 PVin 引脚。这在空间有限的应用中非常有用。第四种配置通过 PMBus 寄存器 0x204[7:0]，利用 PMBus 线路进行控制。TDA38740/25 利用 PMBus ON_OFF_CONFIG 命令与 OPERATION 命令 (寄存器 0x202[7:0]) 相结合，以数字方式控制使能。这样就可以在硬件使能和软件使能之间进行选择。更多信息请参见 PMBus 应用笔记 AN_2203_PL12_2204_184108。

EN 引脚不应处于浮动状态。从 EN 引脚到 AGND 引脚之间有一个 $1M\Omega$ 的内部下拉电阻。建议使用数十千欧的下拉电阻。

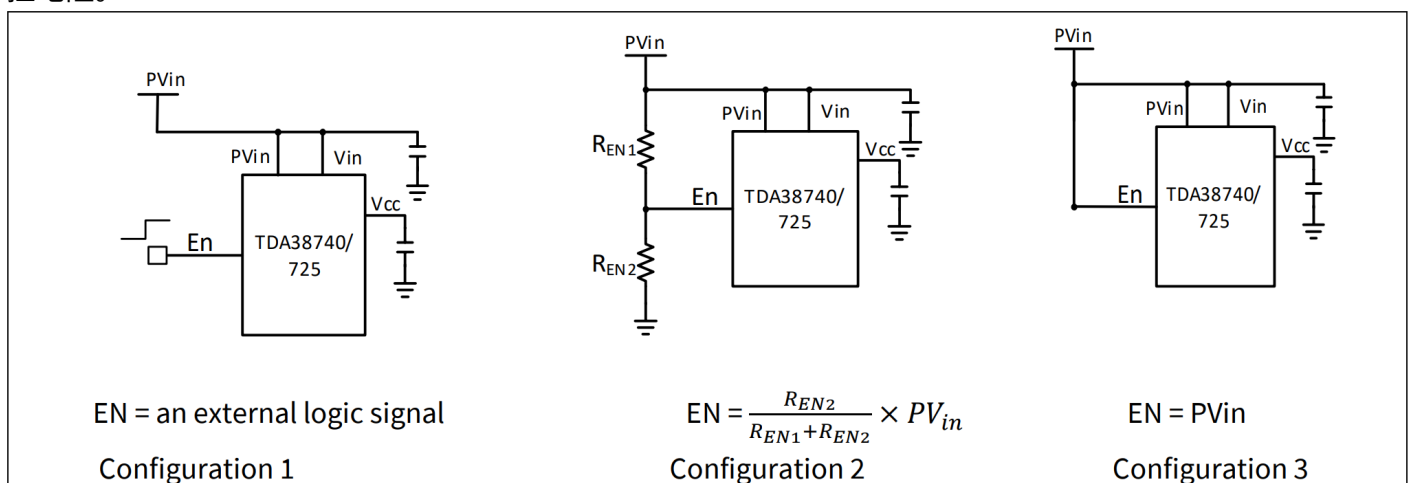


图 21 使能配置

Theory of Operation

14.7 开关频率和 FCCM/DEM 工作模式

TDA38740/25 提供两种工作模式：强制连续导通 (FCCM) 和二极仿真模式 (DEM)。有了 FCCM，TDA38740/25 始终作为同步降压转换器工作，开关频率为假定恒定，因此输出电压纹波很小。在 DEM 中，当电感电流接近于零时，同步 FET 会关闭，从而降低开关频率，提高轻负载时的效率。在重载情况下，FCCM 和 DEM 的工作方式相同。工作模式可通过配置寄存器中的位 0x5C [1] 进行选择；该位值为 1 时，器件被编程为 FCCM 模式，该位为 0 时，器件被编程为 DEM 模式。需要注意的是，工作模式的选择不能随意更改。为了加载新配置，必须循环 EN 或 VCC 电压。

通过使用 PMBus 线路编辑 PMBus 寄存器 0x266[15:0]，TDA38740/25 可提供八种可编程开关频率 f_{sw} ，频率范围为 400 kHz 至 2 MHz，步进为 200kHz（不包括 1600 kHz）。此外，还可以通过 Ton/Mode 引脚上的八个电阻可选选项来选择开关频率和模式。所选的 Ton/Mode bin 会在上电时加载到集成电路中，不能临时更改。为了改变开关频率和模式，用户必须循环 EN 信号或 VCC 电压。为了使用该引脚功能，ton_override_pin 位 (0x5e [4]) 和 fccm_override_pin 位 (0x5e [5]) 应设置为 0。根据所选的 f_{sw} ，TDA38740/25 会为给定的 P_{vin} 和 V_o 生成控制 FET 的相应导通时间，如下式所示。

$$T_{on} = \frac{V_o}{PV_{in}} \times \frac{1}{f_{sw}}$$

其中 f_{sw} 为所需的开关频率。工作期间，TDA38740/25 会监控 PV_{in} 和 V_o ，并自动调整导通时间以保持预选的 f_{sw} 。随着负载的增加，开关频率也会增加，以补偿功率损耗。因此，TDA38740/25 具有假定恒定开关频率。

使用 FREQUENCY_SWITCH PMBus 命令，开关频率可在 400 kHz 至 2 MHz 之间编程，步进为 200Hz（1600Hz 除外）。

14.8 软启动

软启动功能基于 PMBus TON_RISE 命令。如下图所示，当 TON_RISE 设置为 50 ms 时，输出电压将在 50 ms 内从零升至设定值。

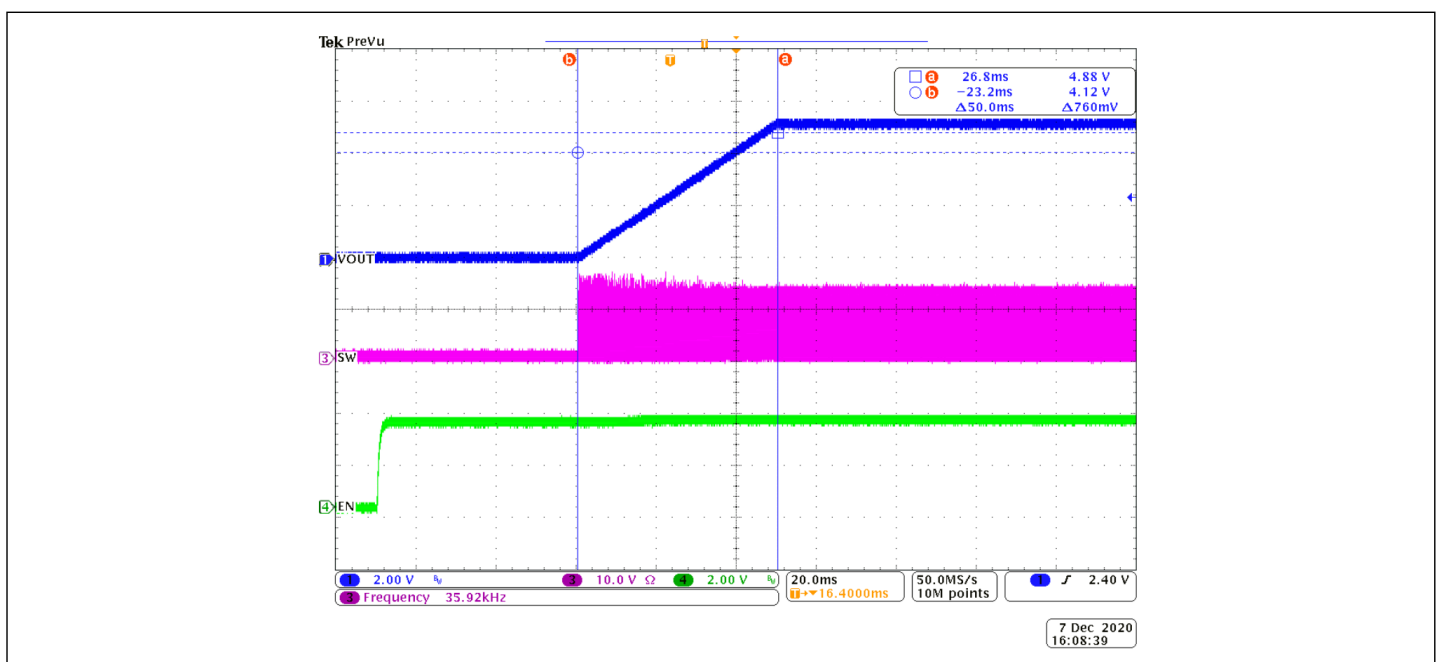


图 22 $V_o=5V$ 、Ch1= V_{out} 、Ch3=开关节点、Ch4=使能信号

在 EN 引脚被使能后，TON_DELAY 命令将在 TON_RISE 命令之前执行。因此，在指定的延迟时间结束之前，输出不会开始上升。在上述示例中，延迟也设置为 50 毫秒。

14.9 负载线

TDA38740/25 提供数字负载线，可通过配置寄存器进行设置，无需外部元器件。使用 VOUT_DROOP 命令 0x250[15:0]，可对负载线进行 0 至 10 mΩ 的编程，分辨率为 19.53 μΩ。VOUT_DROOP 的量程和分辨率可通过使用 loadline_range_sel 0x6a [6]来设置，可从 0 增加至 50 mΩ，分辨率为 100 μΩ。此外，数字负载线的带宽也可通过寄存器 0x6a [3:0] 的 4 位以 30 kHz 为步进在 30 kHz 至 500 kHz 之间进行编程。

14.10 输出电压差分检测

TDA38740/25 VOSENIP 和 VOSENIM 引脚跨接在负载附近的输出电容上，以提供具有高共模抑制能力的真正差分远程电压检测。快速 COT 控制将输出电压与结合了内部斜坡信号的底限电压进行比较。当 V_{out} 低于该信号时，PWM 信号被触发，使高边 FET 以固定导通时间开启。底限电压由内部补偿误差放大器产生，该放大器将 V_{out} 与参考电压进行比较。如图 23 所示，输出检测引脚 VOSENIP 和 VOSENIM 跨输出电容连接。

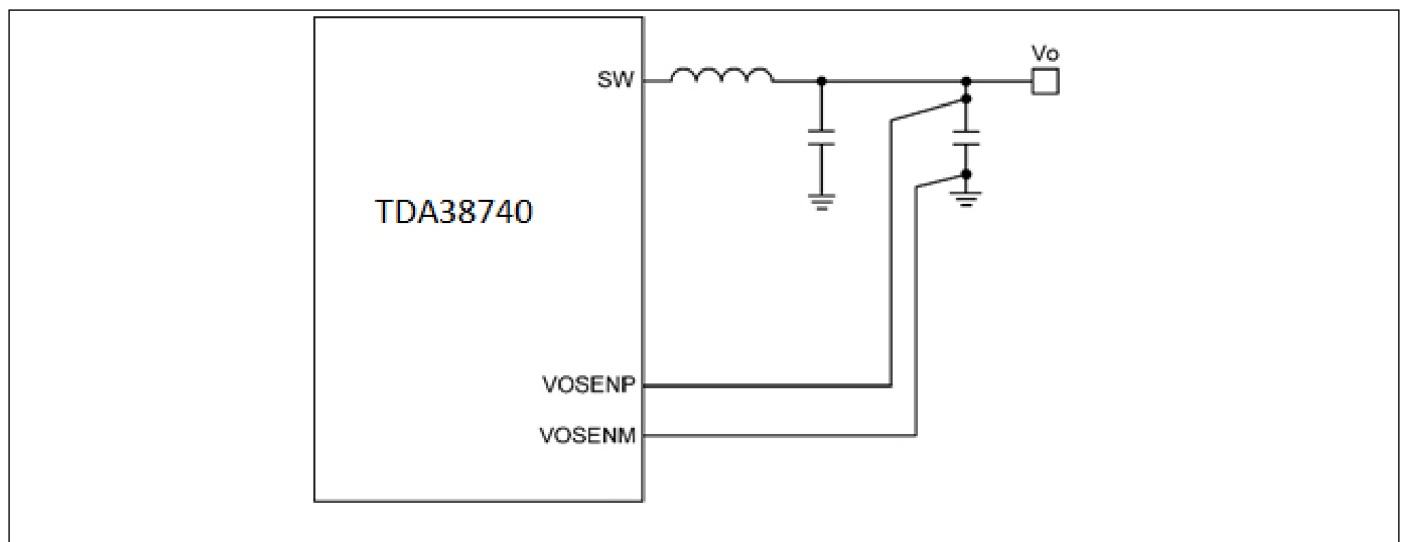


图 23 输出电压检测连接

14.11 输出电流检测

遥测和过流保护的电流检测都是通过检测同步 FET RDS(on) 两端的电压来实现的。这种方法提高了转换器的效率，省去了电流检测电阻器，从而降低了成本，并最大限度减少了对布局相关噪声问题的敏感性。通过一种新颖的方案，可以从同步 FET RDS(on) 上检测到的电压重建电感电流。

15 故障和保护

15.1 过流保护 (OCP)

TDA38740/25 具有两种 OCP 保护：模拟 OCP (AOCP) 和数字 OCP (DOCP)。AOCP 电流限制基于电感谷值电流，而 DOCP 则基于平均电流信息。AOCP 是一种快速故障响应，应设置为可防止器件发生故障的值。

通过一种新颖的方案，可以从同步 FET $R_{DS(on)}$ 上检测到的电压重建电感电流。值得注意的是，ADC 将重建的平均电感电流数字化，并将其用于输出电流报告和 DOCP 运行。

AOCP 故障保护电路也使用同步 MOSFET 的 $R_{DS(on)}$ 两端检测到的电压；不过，保护机制依靠快速比较器将检测到的信号与过流阈值进行比较，而不依赖于 ADC 或报告的电流。因此，AOCP 具有快速的故障响应能力。限流方案采用内部温度补偿电流源，其温度系数与同步 MOSFET 的 $R_{DS(on)}$ 相同。因此，过流跳闸阈值在温度范围内几乎保持不变。

TDA38740/25 的 AOCP 电平可通过 ILIM 引脚上的引脚电阻或寄存器映射中的三个位 (aocp_thresh_sel [2:0]) 来设置。DOCP 电平可通过 ILIM 引脚上的引脚电阻或 PMBus 寄存器 IOUT_OC_FAULT_LIMIT 设置，响应由 IOUT_OC_FAULT_RESPONSE 决定。可用的响应包括关断、锁存和重试。故障指示可通过 PMBus 的 STATUS_IOUT 寄存器获取。

AOCP 应在软启动和正常工作（包括 FCCM 和 DEM 模式）期间启用。当越过 AOCP 阈值时，低边 MOSFET 将在剩余周期内继续保持导通，接下来的高边脉冲将被忽略，以允许电感得以释放能量（跳过脉冲）。如果在 PWM 脉冲的上升沿检测到 AOCP 条件，高边仍将被阻止开启，脉冲将被跳过。如果电流仍高于 AOCP 阈值，高边将继续被忽略。当电流低于 AOCP 阈值时，将启用随后的高边脉冲。AOCP 下的 V_{out} 由输出端过载决定，这决定了 PGOOD 是否被去置或 AOCP 是否触发 UVP 保护。

用于 DOCP 保护的电流信号通过 5.5kHz 滤波器，然后与 IOUT_OC_FAULT_LIMIT 阈值进行比较。因此，由于滤波器对电流信号进行了平均处理，DOCP 电路的响应速度比 AOCP 慢。DOCP 阈值工作点可通过 IOUT_CAL_GAIN 和 IOUT_CAL_OFFSET 进行校准。由于对电流信号进行了平均处理，DOCP 比 AOCP 更为精确。建议将 AOCP 设置得比 DOCP 高，因为 AOCP 可能比 DOCP 更早触发，当 AOCP 和 DOCP 设置为相同值时，可能会导致输出电压下降。当使用 docp_from_aocp 寄存器 0x60[3] 从模拟 OCP 触发数字 OCP 时，将执行一个 10 计数器来计数 10 次 AOCP 事件，然后向数字块发送信号以执行编程响应。计数发生在电流的谷点。请注意，跳过脉冲时 COT 开关频率会降低。图 24 是一个 AOCP 响应示例。

TDA38740/25 还提供逐周期 AOCP 响应，有八个可选电流限值，由 ILIM 引脚上的电阻设定。所选的 OCP 限值在上电时加载到集成电路中，不能临时更改。为了更改 OCP 限制，用户必须循环 EN 信号或 V_{CC} 电压。逐周期 OCP 响应允许 TDA38740/25 满足短暂的大电流需求，例如启动时的高浪涌电流。输出压摆率和输出电容会影响启动期间的 AOCP。在输出电压较高的情况下，较高的输出压摆率或较高的输出电容可能会在启动时错误地触发 AOCP。应增加 TON_RISE 时间或减少输出电容，以避免误触发 AOCP。

TDA38740/25 OptiMOS iPOL

40A/25A Single-voltage Synchronous Buck Regulator with PMBus

Faults and Protections

当 EN 电压高于其阈值时，AOCP 激活。在 AOCP 事件期间，电感电流谷值围绕 AOCP 限值进行调节。在检测到 AOCP 的第一个开关周期之后，由于周期跳变，电感电流谷值可能会降至 AOCP 限值以下。然而，当跳周期后部件再次开始切换时，电流将再次攀升至 AOCP 水平，可能需要几微秒到几百微秒的时间才能达到设定的 AOCP 水平。需要注意的是，除非输出电压最终降至 PGOOD_OFF 阈值或欠压保护 (UVP) 阈值以下，否则 AOCP 事件不会将 PGOOD 信号拉低。

OCP 限值经过热补偿。相应的输出直流电流可按下式计算：

$$I_{out_OCP} = I_{LIM} + \frac{\Delta i_L}{2}$$

其中： I_{out_OCP} = AOCP 跳闸时的输出直流电流。 I_{LIM} = AOCP 限值，即电感电流的谷值。

Δi_L = 峰峰值电感纹波电流。

为避免在 AOCP 事件期间出现电感器饱和，建议采用以下标准来确定电感器的饱和电流额定值。

$$I_{sat} \geq I_{LIM_max} + \Delta i_L$$

其中： I_{sat} 是电感器饱和电流， I_{LIM_max} 是 AOCP 限值的最大规格。

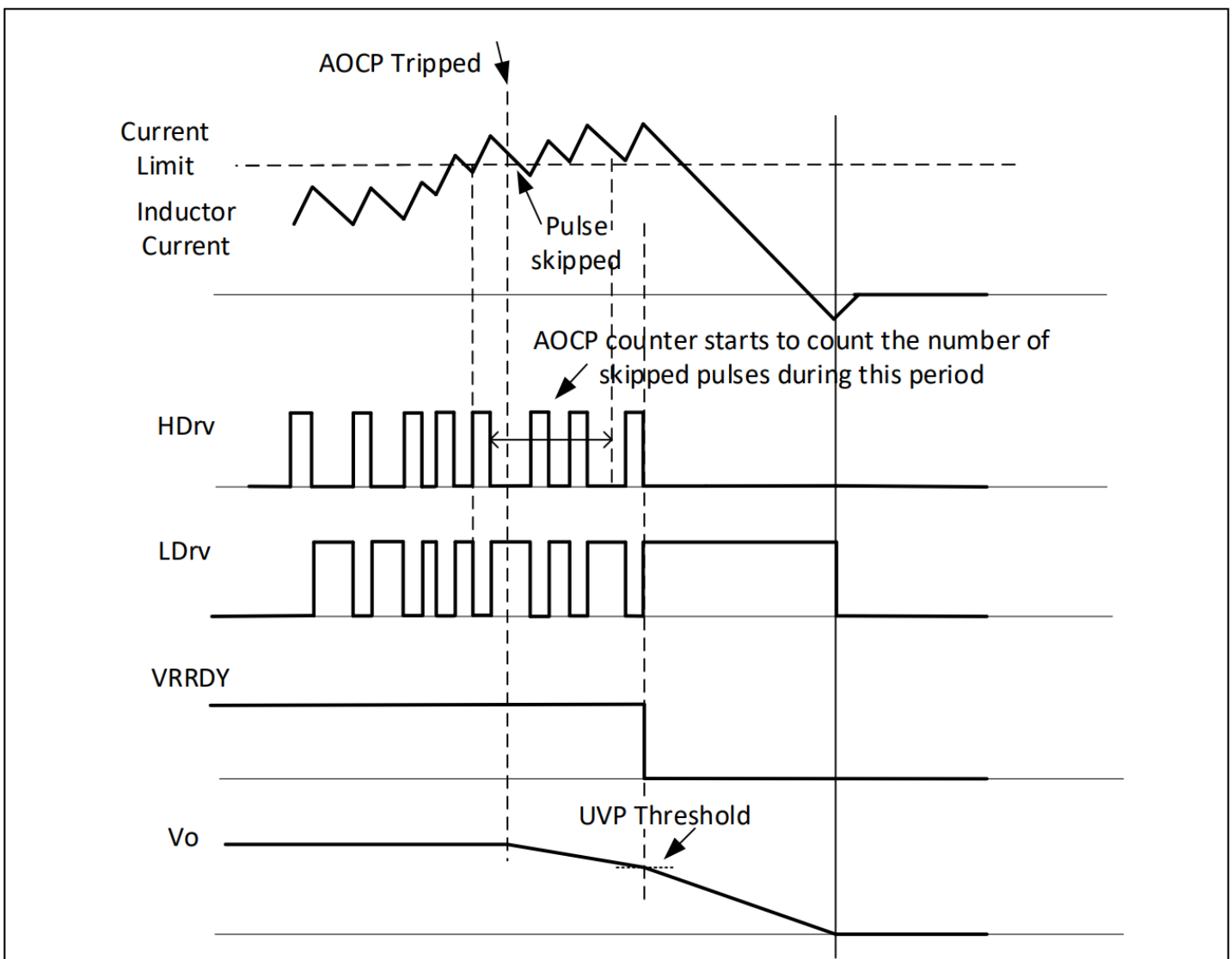


图 24 AOCP 响应时序图

Faults and Protections

15.2 输出欠压保护 (UVP)

TDA38740/25 UVP 响应是一个相对限值，可通过配置寄存器 0x5e 中的寄存器位 `relative_uvp_thresh[2:0]`，以 50 mV 为单位配置为 50 mV 至 400 mV。限值通过 `VOUT_UV_FAULT_LIMIT` PMBus 命令编程，响应通过 `VOUT_UV_FAULT_RESPONSE` 命令编程。可能的响应有忽略、关断和无限重试。

使用 VBT 引脚设置输出电压时，`VOUT_COMMAND` 值应与 VBT 引脚绑带设置值相同，以避免 UVP 触发不当。

当 UVP 故障被触发时，一个标志被触发，低边 FET 接通，从而将输出拉低至 0.25V 以下。之后，只要输出电压保持在 0.25V 以下，两个 MOSFET 就会处于三态。通过向部件循环 `Vcc` 电压或 `EN` 信号，可再次启动部件。

如果将响应设置为重试，则一旦触发 UVP 故障，将立即启动用户定义的计时器（1 毫秒至 8 毫秒，步进为 1 毫秒），并将输出设置为三态。定时器结束时，将根据 250 mV 的固定电平检查输出。如果输出低于该电压，则启动程序启动。否则，定时器复位，输出三态继续（两个 MOSFET 均为三态）。

可通过配置寄存器 0x60 中的寄存器位 `blank_uv_sel[1:0]`，在电压转换（`Vboot`、`Vout` 向上和/或向下转换）期间解除 UVP 保护。表 16 列出了该寄存器的选项。

表 16 通过寄存器 `blank_uv_sel (0x60[11:10])` 进行可选的 UVP 消隐。

sel	Description
3	blank UV faults during <code>Vout</code> transition up or down (including <code>Vboot</code>)
2	blank UV faults during <code>Vout</code> transition up (including <code>Vboot</code>)
1	blank UV faults during <code>Vboot</code>
0	no UV fault blanking

15.3 过压保护 (OVP)

OVP 响应分为两个部分：固定 OVP (FOVP) 和相对 OVP (ROVP)。固定 OVP 通常用于启动、所有 `Vout` 转换以及 `EN` 为低电平时。ROVP 涵盖运行期间的所有其他情况。图 25 展示了使用 FOVP 和 ROVP 的示例。

使用 VBT 引脚设置输出电压时，`VOUT_COMMAND` 值应与 VBT 引脚绑带设置值相同，以避免不适当的 ROVP 触发。

FOVP 有 8 个不同的电平（`VOUT_SCALE_LOOP 1:1` 时为 0.8 V、1 V、1.2 V、1.35 V、1.5 V、1.8 V、2.2 V 和 2.85 V，`VOUT_SCALE_LOOP 1:2` 时电平加倍）。FOVP 可通过配置寄存器 0x60 中的寄存器 `fixed_ovp_thresh [2:0]` 进行编程。通过 `VOUT_OV_FAULT_RESPONSE` 命令对 OVP 事件的响应进行编程。OVP 可有四种响应：忽略、关断、`n`（由 PMBus 定义）毫秒后重试 `n` 次（最多 6 次）后锁存并永远重试。ROVP 的阈值相对于编程输出电压，可设置为 50 mV 至 400 mV，步进为 50 mV。也可以使用通用重映射空间寄存器 0x60 的 `[13:12]` 位来清除 OVP 故障。详情请参见表 17。ROVP 的阈值相对于编程输出电压，可通过 I2C 寄存器 `relative_ovp_thresh [2:0]` (`0x5e [14:12]`) 以 50 mV 为单位设置为 50 mV 至 400 mV。PMBU 使用 `VOUT_OV_FAULT_LIMIT` 命令设置 ROVP 时，可通过使用 `relative_ovp_thresh_en (0x5e [15])` 位覆盖。

表 17 通过 `blank_ov_sel(0x60[13:12])` 进行的可选 OVP 消隐

Faults and Protections

sel	Description
3	blank OV faults during DVID up or down (including Vboot)
2	blank OV faults during DVID up (including Vboot)
1	blank OV faults during Vboot
0	no OV fault blanking

当输出触发 FOVP 事件时，OVP 标志被设置，低边开关导通，高边开关关断。低边开关将保持导通，直到输出电压降至设定的 FOVP 阈值。然后，输出电压随着自然衰减降至零。

当输出触发 ROVP 事件时，Vout 设置点将以 30mV/us 的受控压摆率移至 0.25 V，并设置 OVP 标志。接着，低边开关导通，高边开关关断。这允许输出放电，直到 Vout 设置点达到 0.25V 或 Vout 赶上 VID 设置点。此时，低边开关和高边开关根据需要导通或断开，以将输出维持在 VID 设定点。在此过程中，输出电压放电的速度取决于输出电压、输出电容和输出电感。这将确定输出电压在受控 Vout 斜坡下降结束时是否确实放电至零。

有关如何为 VOUT_SCALE_LOOP 1: 1 和 VOUT_SCALE_LOOP 1:2 设置这些阈值的详细信息，请参阅寄存器映射应用笔记 AN_2311_PL12_2401_235722 中寄存器 5E[10:8] 下的相对 OVP 和 UVP 阈值表。

下图举例说明了 ROVP 和 RUVP 在 DVID 更改时如何与上述消隐设置结合使用。本例中，在 DVID 关闭和 Vboot 启动期间，ROVP 将处于消隐状态。

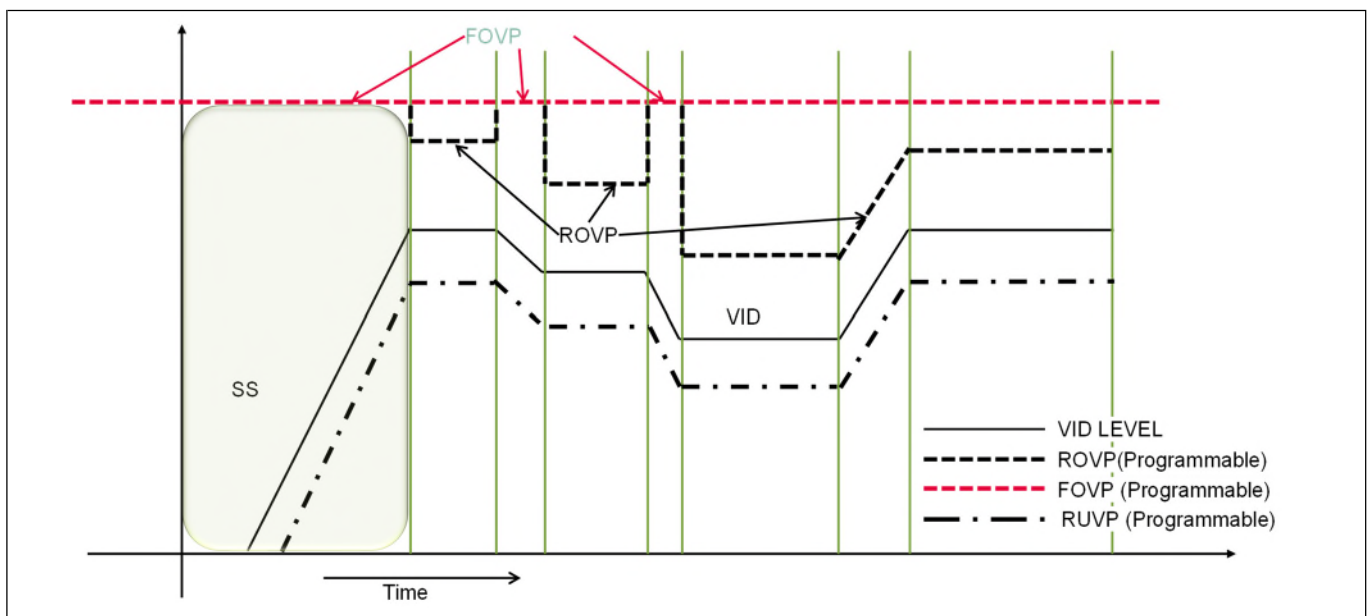


图 25 OVP 示例图。请注意 FOVP 取代 ROVP 的情况。

15.4 过温保护 (OTP)

温度由控制器芯片中的热传感器测量。温度保护可通过 OT_FAULT_LIMIT、OT_WARN_LIMIT 和 OT_FAULT_RESPONSE PMBus 寄存器进行编程。TDA38740/25 支持三种响应：忽略、关断和无限重试。故障不闭锁。

当器件温度达到 OT_FAULT_LIMIT 时会触发 OTP 事件。开关输出为三态，输出放电，控制器保持偏置，内部

Faults and Protections

LDO 接通。在输出关闭的情况下，器件会冷却，直到达到 OTP_WARN_LIMIT，如果设置为重试，器件会出现打嗝现象，并可能出现带预偏置的启动。

15.5 启动欠压锁定 (UVLO)

TDA38740/25 可监控从 BOOT 引脚到 PHASE 引脚的电压。如果在 PWM 周期内检测到违反启动 UVLO 下限阈值，则对事件进行计数，并在 10 次违反后触发故障。在连续 3 个周期内没有发生 BOOT UVLO 事件（在 PWM 周期内高于下阈值）后，计数器复位。为了清除故障，必须循环 Vcc 电压或 EN 信号。启动 UVLO 故障在 fail_code_sticky 寄存器中。通过将 drv_uvlo_boot_dis (0x006C[10]) 位设置为 1，可以禁用该保护功能。

15.6 最短导通时间和最短关断时间

最短导通时间是指控制 MOSFET 可靠导通的最短时间。最短关断时间是指在产生新的 PWM 脉冲之前，同步 FET 保持导通的最短持续时间。TDA38740/25 需要最短的关断时间对自举电容充电，并检测同步 MOSFET 的电流，以实现 OCP。

对于需要较小占空比的应用，所选开关频率的导通时间必须大于第 7 节中最小导通时间的最大规定值。否则，所产生的开关频率可能会低于预期目标。可使用以下公式来检查最小导通时间要求。

$$\frac{V_0}{kf_{sw} \times V_{in}} > \max \text{ spec of } T_{on(\min)}$$

其中， f_{sw} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

对于需要高占空比的应用，必须确保选择适当的开关频率，使关断时间长于第 7 节中最小关断时间的最大规格，计算公式如下。

$$\frac{V_{in} - V_0}{kf_{sw} \times V_{in}} > \max \text{ spec of } T_{off(\min)}$$

其中， f_{sw} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

因此，最大占空比取决于所选的导通时间和最小关断时间。

$$D_{max} = \frac{T_{on}}{T_{on} + T_{off(\min)}}$$

15.7 高边短路 (HSS) 检测

TDA38740/25 提供高边 FET 短路检测功能。低边 FET 工作时，相位引脚受到监控。在启动和正常运行时都会进行 HSS 监控。在 HSS 事件中，如果达到 HSS 阈值，PGOOD 引脚就会去电。一旦达到 HSS 阈值，低边 FET 就会开启，开关停止。在此期间没有任何报告。故障具有粘性，只有在 Vcc 电压或 EN 信号循环时才会清除。可通过将 drv_hss_det_dis (0x006C[11]) 位设置为 1 来禁用该保护功能。

16 故障通信

TDA38740/25 通过遥测支持以下故障： OCP、 OVP、 UVP 和 OTP。

16.1 PMBUS 从机寻址

TDA38740/25 通过使用独占寻址支持 PMBus 通信。通过使用 7 位地址，用户可将器件配置为 127 个不同 PMBus 地址中的任意一个。一旦设置了 TDA38740/25 的地址，就可以将其锁定以防止被覆盖。如图 26 所示，可选择在 SM_ADDR/PROG 引脚上绑定一个电阻，以产生偏移。

将 7 位 PMBus 基本地址设置为 40h，电阻偏移为 +15，则 7 位 PMBus 地址为 4Fh。

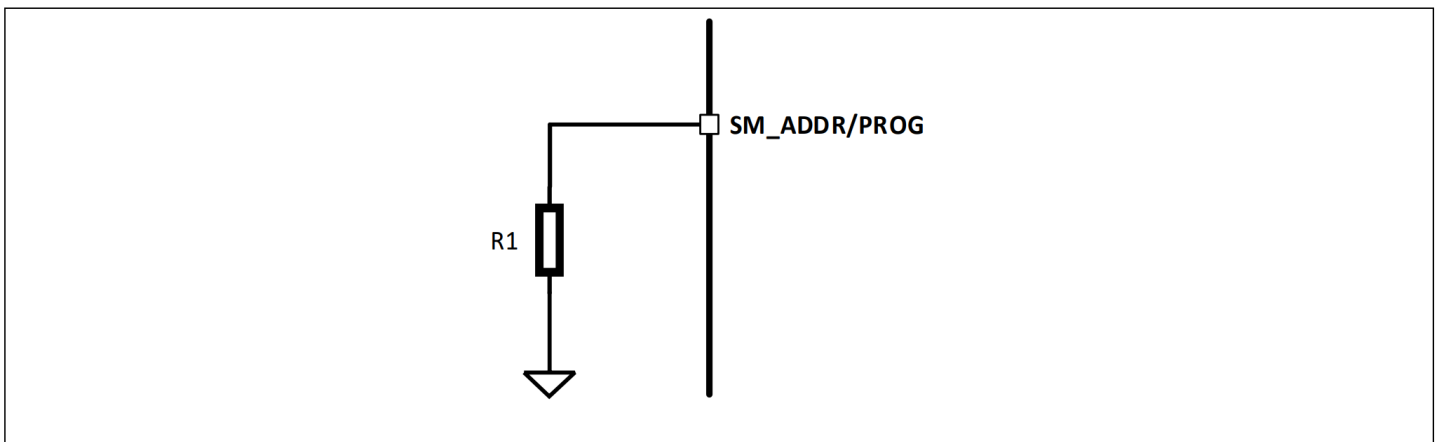


图 26 SM-ADDR/PROG 引脚元器件

16.2 实时遥测

TDA38740/25 可通过 PMBus 接口实时精确测量输入电压、输出电压、输出电流温度、输出功率和输入功率。根据输出电压设置计算输出电压，并通过 PMBus 报告计算结果。

16.3 SMBUS/PMBUS 协议

要访问 TDA38740 和 TDA38725 配置和监控寄存器，需要四种不同的协议：

- 带/不带 PEC 的 SMBus 读/写字节/字协议（用于状态和监控）
- 使用/不使用 PEC 的 SMBus 发送字节协议（仅适用于 CLEAR_FAULTS）
- 用于访问型号和修订版信息的 SMBus 块读取协议
- SMBus 进程调用（用于访问配置寄存器）

此外，TDA38740/25 支持：

- 警报响应地址 (ARA)
- 总线超时
- 组命令，可通过一条命令写入多个 VR

Faults Communication

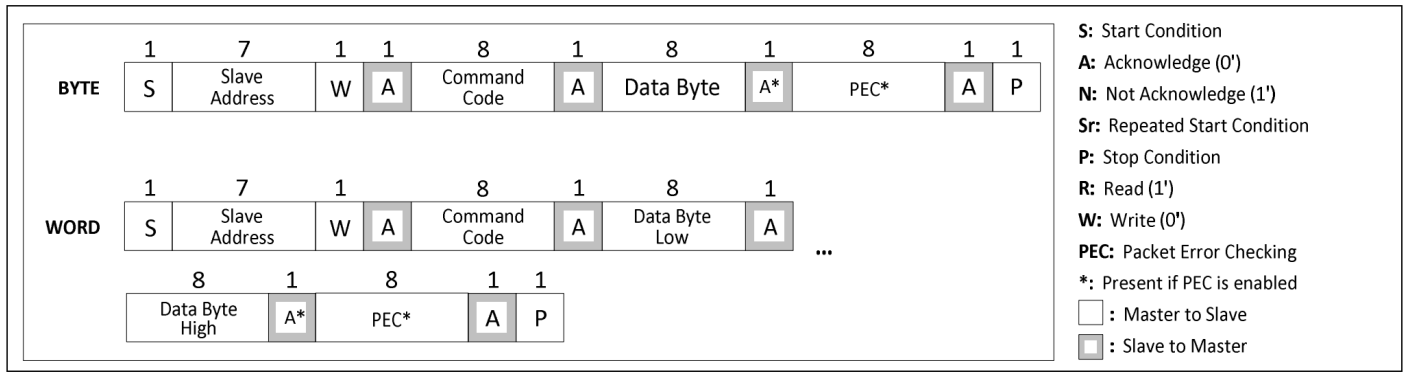


图 27 SMBus 写字节/字

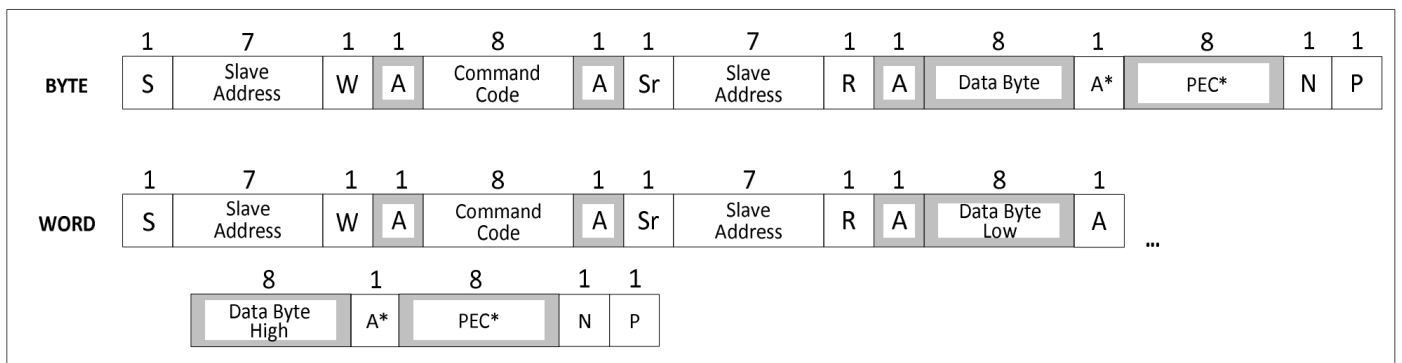


图 28 SMBus 读字节/字

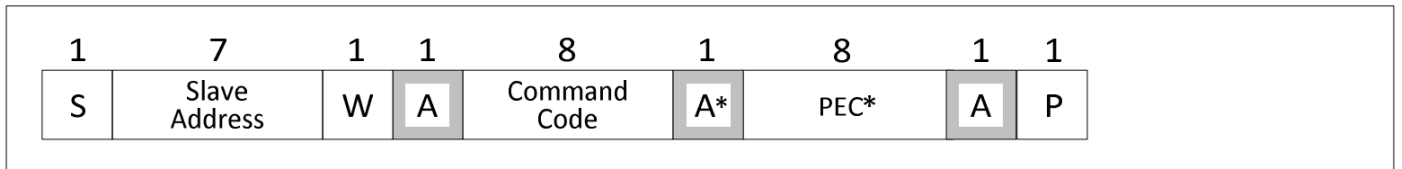


图 29 SMBus 发送字节

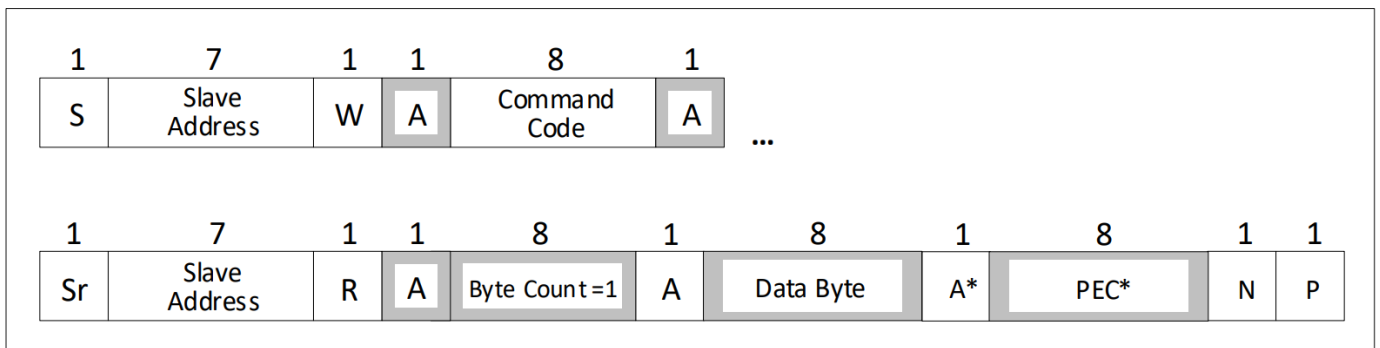


图 30 SMBus 块读取, 字节数=1

Faults Communication

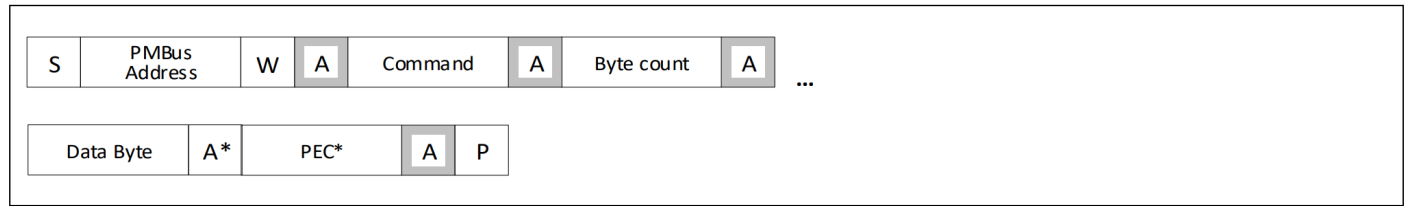


图 31 SMBus 块写入, 字节数=1

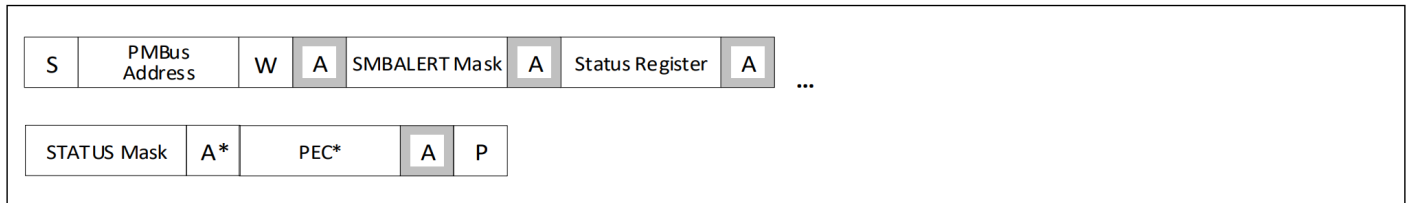


图 32 SMBALERT_MASK 写入

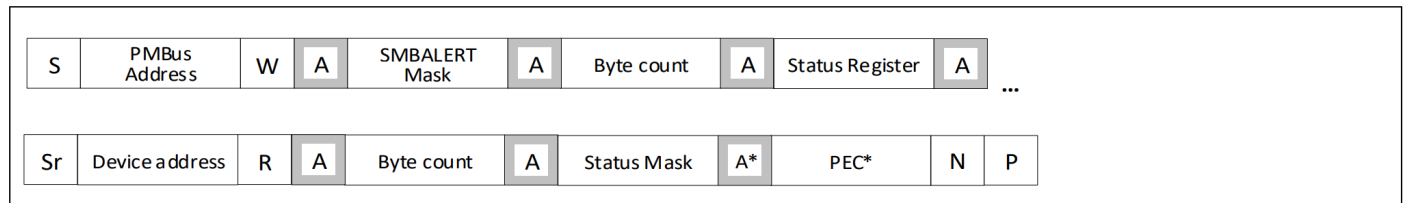


图 33 SMBALERT_MASK 读取

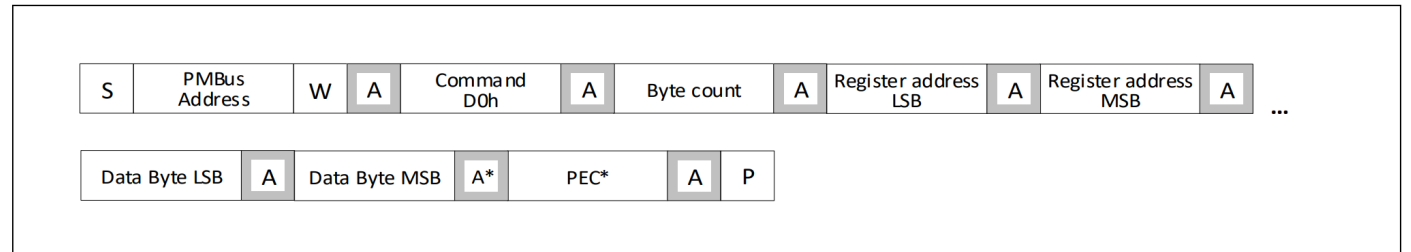


图 34 写入 MFR 寄存器的特定 MFR 命令

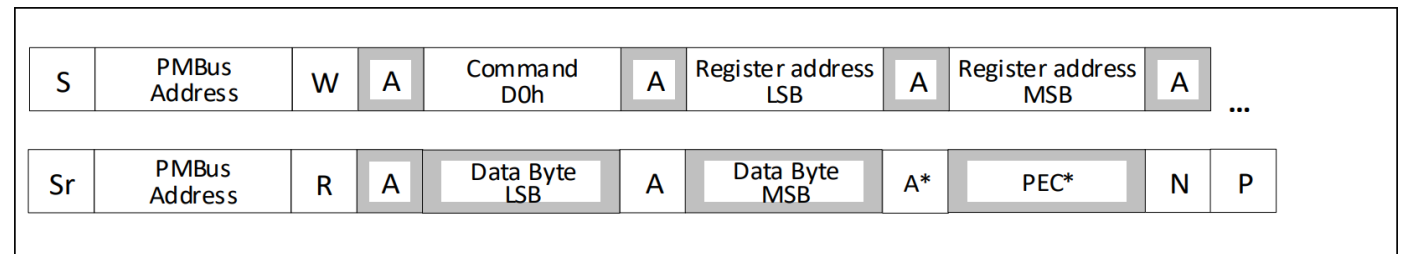


图 35 读取 MFR 寄存器的 SMBus 自定义进程调用

Faults Communication

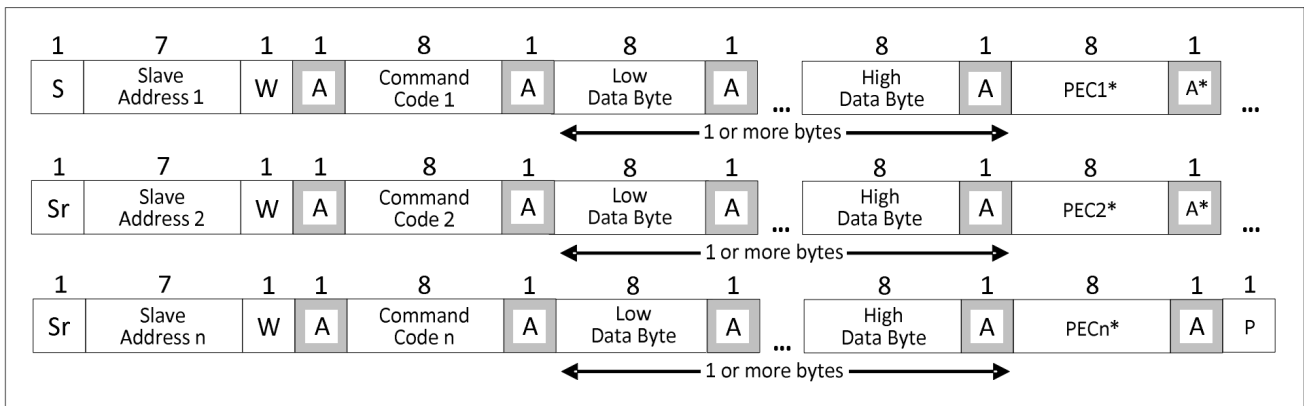


图 36 组命令

表 18 支持的 PMBus 命令

Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
0x200	PAGE	Read/Write Byte	00h	Allows access of each loop via paging.
0x202	OPERATION	Read/Write Byte	01h	Enables or disables the output, controls soft off, voltage command source, and margin fault response.
0x204	ON_OFF_CONFIG	Read/Write Byte	02h	Configures the combination of CONTROL pin and OPERATION commands needed to turn the unit on and off.
0x206	CLEAR FAULTS	Send Byte	03h	Clears contents of Fault registers
0x20A	PAGE_PLUS_WRITE	Write Block	05h	Set the PAGE within a device, send a command, and send the data for the command in one packet.
0x20C	PAGE_PLUS_READ	Block Write/Read Process Call	06h	Set the PAGE within a device, send a command, and read the returned data by the command in one packet
0x220	WRITE_PROTECT	Read/Write Byte	10h	Protects from overwriting the configuration files and modes accidentally
0x222	STORE_DEFAULT_ALL	Send Byte	11h	Instructs the device to copy the entire contents of the operating memory to the NVM default store memory
0x224	RESTORE_DEFAULT_ALL	Send Byte	12h	Instructs the device to reload the contents of NVM default store memory to operating memory
0x22A	STORE_USER_ALL	Send Byte	15h	Instructs the device to copy the entire contents of the operating memory to the NVM user store memory
0x22C	RESTORE_USER_ALL	Send Byte	16h	Instructs the device to reload the contents of NVM user store memory to operating memory
0x232	CAPABILITY	Read Byte	19h	Returns 11010000 to indicate Packet Error Checking is supported. Maximum bus speed is 1 MHz
0x236	SMBALERT_MASK	Write word, Block Write/Block Read Process Call	1Bh	Set to prevent warning or fault conditions from asserting the SMBALERT# signal. Write command code for STATUS register to be

Faults Communication

				masked in the low byte, the bit to be masked in the High byte.
0x240	VOUT_MODE	Read/Write Byte	20h	Sets the format for VOUT related commands. Linear mode, -8, -9, -10, -11 and -12 exponents supported.
0x242	VOUT_COMMAND	Read/Write Word	21h	Sets the voltage to which the device should set the output. Format and resolution determined by VOUT_MODE.
0x248	VOUT_MAX	Read/Write Word	24h	Sets an upper limit on the output voltage the unit can command. Format and resolution according to VOUT_MODE.
0x24A	VOUT_MARGIN_HIGH	Read/Write Word	25h	Sets the margin high voltage when commanded by OPERATION. Must be in format determined by VOUT_MODE.
0x24C	VOUT_MARGIN_LOW	Read/Write Word	26h	Sets the margin low voltage when commanded by OPERATION. Format and resolution according to VOUT_MODE.
0x24E	VOUT_TRANSITION_RATE	Read/Write Word	27h	Sets the rate at which the output changes voltage during regulation. Resolution is exponent -3.
0x250	VOUT_DROOP	Read/Write Word	28h	Allows the user to set the load-line value in resolution of 5/256 or 25/256 mΩ.
0x252	VOUT_SCALE_LOOP	Read/Write Word	29h	Used to account for any external attenuation network on VOUT sense feedback and provide correct VOUT reporting.
0x256	VOUT_MIN	Read/Write Word	2Bh	Sets a lower limit on the commanded output voltage. Format and resolution according to VOUT_MODE
0x266	FREQUENCY_SWITCH	Read/Write Word	33h	Sets the switching frequency. Resolution is exponent 1.
0x26A	VIN_ON	Read/Write Word	35h	Sets the value of the input voltage at which the unit should begin power conversion. Resolution is exponent -1.
0x26C	VIN_OFF	Read/Write Word	36h	Sets the value of the input voltage at which the unit, once operation has started, should stop power conversion. Resolution is exponent -1.
0x270	IOUT_CAL_GAIN	Read/Write Word	38h	Used to calibrate the output current's gain. Resolution is exponent -7.
0x272	IOUT_CAL_OFFSET	Read/Write Word	39h	Used to null out any offsets in the output current sensing circuitry. Resolution is exponent -4.
0x280	VOUT_OV_FAULT_LIMIT	Read/Write Word	40h	Returns the value of the output voltage, measured at the sense or output pins, that causes an output over voltage fault. Format and resolution according to VOUT_MODE.
0x282	VOUT_OV_FAULT_RESPONSE	Read/Write Byte	41h	Instructs the device on what action to take in response to an output over voltage fault.
0x288	VOUT_UV_FAULT_LIMIT	Read/Write Word	44h	Returns the value of the output voltage, measured at the sense or output pins, that causes an output under voltage fault.

Faults Communication

				Format and resolution according to VOUT_MODE.
0x28A	VOUT_UV_FAULT_RESPONSE	Read/Write Byte	45h	Instructs the device on what action to take in response to an output under voltage fault.
0x28C	IOUT_OC_FAULT_LIMIT	Read/Write Word	46h	Sets the value of the output current, in amperes, that causes the over current detector to indicate an over current fault condition. Resolution is exponent -4.
0x28E	IOUT_OC_FAULT_RESPONSE	Read/Write Byte	47h	Instructs the device on what action to take in response to an output over current fault.
0x29E	OT_FAULT_LIMIT	Read/Write Word	4Fh	Sets the temperature, in degrees Celsius, of the unit at which it should indicate an over temperature fault. Resolution is exponent 0.
0x2A0	OT_FAULT_RESPONSE	Read/Write Byte	50h	Instructs the device on what action to take in response to an over temperature fault. Only shutdown and ignore are supported.
0x2A2	OT_WARN_LIMIT	Read/Write Word	51h	Sets the temperature, in degrees Celsius, of the unit at which it should indicate an over temperature Warning alarm. Resolution is exponent 0.
0x2AA	VIN_OV_FAULT_LIMIT	Read/Write Word	55h	Sets the value of the input voltage that causes an input over voltage fault. Resolution is exponent -4.
0x2AC	VIN_OV_FAULT_RESPONSE	Read/Write Byte	56h	Instructs the device on what action to take in response to an input over voltage fault. Only shutdown and ignore are supported.
0x2BC	POWER_GOOD_ON	Read/Write Word	5Eh	Sets the output voltage at which an optional POWER_GOOD signal should be asserted. Format and resolution according to VOUT_MODE.
0x2BE	POWER_GOOD_OFF	Read/Write Word	5Fh	Sets the output voltage at which an optional POWER_GOOD signal should be negated. Format and resolution according to VOUT_MODE.
0x2C0	TON_DELAY	Read/Write Word	60h	Sets the time, in milliseconds, from when a start condition is received (as programmed by the ON_OFF_CONFIG command) until the output voltage starts to rise. Resolution is exponent -1. See Note 17
0x2C2	TON_RISE	Read/Write Word	61h	Sets the time, in milliseconds, from when the output starts to rise until the voltage has entered the regulation band. Resolution is exponent -1.
0x2C8	TOFF_DELAY	Read/Write Word	64h	Sets the time (in ms) from when a stop condition is received (as programmed by the ON_OFF_CONFIG command) until the unit stops transferring energy to the output. Resolution is exponent -1.
0x2CA	TOFF_FALL	Read/Write Word	65h	Sets the time, in milliseconds, from the end of the turn-off delay time until the voltage is commanded to zero. Resolution is exponent -1.

Faults Communication

0x2F0	STATUS_BYTE	Read/Write Byte	78h	Returns 1 byte where the bit meanings are: Bit <7> Reserved Bit <6> Output off (due to fault or enable) Bit <5> Output over-voltage fault Bit <4> Output over current fault Bit <3> Not supported Bit <2> Temperature fault Bit <1> Communication/Memory/Logic fault Bit <0>: None of the Above
0x2F2	STATUS_WORD	Read/Write Word	79h	Returns 2 bytes where the Low byte is the same as the STATUS_BYTE data. The High byte has bit meanings are: Bit <7> Output voltage fault Bit <6> Output current fault Bit <5> Input voltage fault. Bit <4> MFR_SPECIFIC Bit <3> POWR GOOD# Bit <2:0> Not Supported
0x2F4	STATUS_VOUT	Read/Write Byte	7Ah	Bit <7> Output over voltage Fault Bit <6> Not Supported Bit <5> Not Supported Bit <4> Output under voltage Fault Bit <3> VOUT_MAX Warning Bit <2:0> Not Supported
0x2F6	STATUS_IOUT	Read/Write Byte	7Bh	Bit <7> Output Over current Fault Bit <6> Not Supported Bit <5:0> Not Supported
0x2F8	STATUS_INPUT	Read/Write Byte	7Ch	Bit <7> Input over voltage Fault Bit <6:4> Not Supported Bit <3> Off due to VIN_LOW Bit <2:0> Not Supported
0x2FA	STATUS_TEMPERATURE	Read/Write Byte	7Dh	Bit <7> Over Temperature Fault Bit <6> Over Temperature Warning Bit <5:0> Reserved
0x2FC	STATUS_CML	Read/Write Byte	7Eh	Returns 1 byte where the bit meanings are: Bit <7> Invalid or unsupported command Bit <6> Invalid or unsupported data Bit <5> PEC fault Bit <4> OTP Store/Restore Error Bit <3:2> Reserved Bit <1> Other communication fault not listed here Bit <0> Reserved
0x310	READ_VIN	Read Word	88h	Returns the input voltage in Volts
0x312	READ_IIN	Read Word	89h	Returns the input current in Amperes
0x316	READ_VOUT	Read Word	8Bh	Returns the output voltage in the format set by VOUT_MODE

Faults Communication

0x318	READ_IOUT	Read Word	8Ch	Returns the output current in Amperes
0x31A	READ_TEMPERATURE_1	Read Word	8Dh	Returns the addressed loop NTC temperature in degrees Celsius
0x32C	READ_POUT	Read Word	96h	Returns the output power in Watts
0x32E	READ_PIN	Read Word	97h	Returns the input power in Watts
0x330	PMBUS_REVISION	Read Byte	98h	PMBus Rev 1.3
0x332	MFR_ID	Block Read/Write Byte count = 2	99h	The MFR_ID is set to IR (ASCII 52 49) unless programmed differently in the USER registers of the controller.
0x334	MFR_MODEL	Block Read/Write, Byte count = 2	9Ah	The MFR_MODEL is the same as the device ID if the USER register for Manufacturer model is 00. Otherwise MFR_Model command returns the value in the USER register for MFR_MODEL.
0x336	MFR_REVISION	Block Read, Byte count = 2	9Bh	The MFR_REVISION is the same as the device revision if the USER register for Manufacturer revision is 00. Otherwise MFR_REVISION command returns the value in the USER register for MFR_REVISION.
0x35A	IC_DEVICE_ID	Block Read	ADh	Returns a 1-byte code with the following values: "A8h = TDA38740 A9h = TDA38725" Please see Note 18
0x35C	IC_DEVICE_REV	Block Read	AEh	The IC revision that is stored inside the IC
0x382	MFR_VENDOR_INFO_1	Read Word	C1h	Returns the product id and silicon revision
0x384	MFR_VENDOR_INFO_2	Read/ write Wod	C2h	Available for vendor use. Default 0x0
0x3A0	MFR_READ/WRITE_REG	Custom MFR protocol	D0h	Read/Write I2C registers

注释:

17. TON_DELAY 的额外延迟时间最多为100 微秒

18. 之前的Silicon 版本中, TDA38740 的器件ID 为0x84, TDA38725 的器件ID 为0x82。请参阅数据手册 2.10

Faults Communication

16.4 11 位线性数据格式

监测参数使用线性数据格式编码为 1 个字（2 个字节），其中：

$$Value = Y * 2^N$$

请注意：N 和 Y 是"有符号的"值。请注意：N 和 Y 是"有符号的"值。如果 VOUT 被设置为线性格式（通过 VOUT_MODE），则 N 由 VOUT_MODE 命令设置，数据字段中只有 Y 以 16 位无符号数的形式返回。

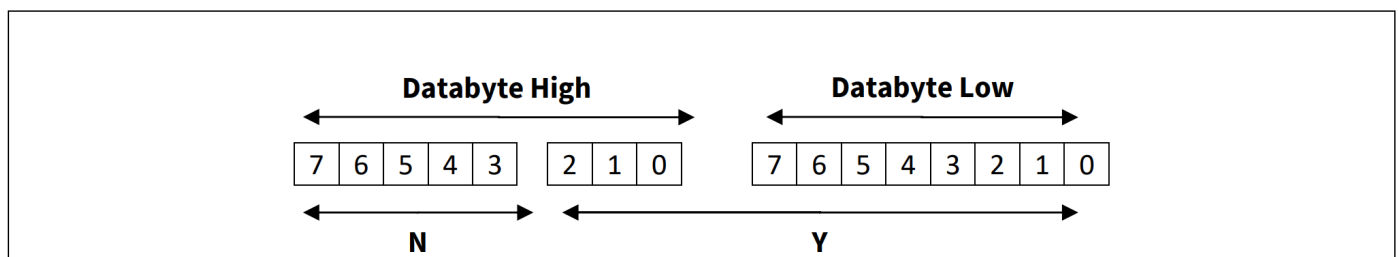


图 37 11 位线性数据格式

16.5 16 位线性数据格式

该格式仅用于与 VOUT 有关的命令（READ_VOUT、VOUT_COMMAND、VOUT_MARGIN_HIGH、VOUT_MARGIN_LOW、POWER_GOOD_ON 和 POWER_GOOD_OFF）：

$$Value = Y * 2^N$$

请注意：N 和 Y 是"有符号的"值。如果 VOUT 被设置为线性格式（通过 VOUT_MODE），则 N 由 VOUT_MODE 命令设置，数据字段中只有 Y 以 16 位无符号数的形式返回。

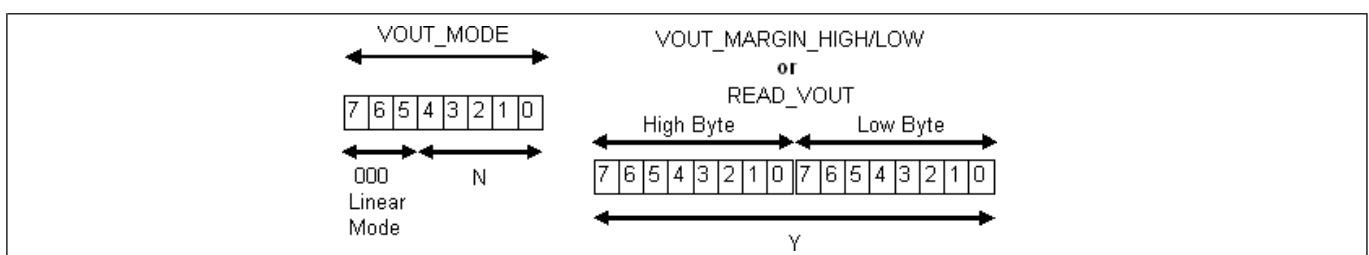


图 38 16 位线性数据格式

Design example

17 设计示例

本节以一个示例说明如何使用 TDA38740/25 设计降压稳压器。应用电路如图 3 所示。设计规格如下。

- $PV_{in} = 12\text{ V} (\pm 10\%)$
- $V_o = 1.0\text{ V}$
- $I_o = 40\text{ A}$
- V_o ripple voltage = $\pm 1\%$ of V_o
- 负载瞬态响应 = V_o 的 $\pm 3\%$ ，阶跃负载电流 = 9 A ，压摆率 = $30\text{ A}/\mu\text{s}$

17.1 使能 TDA38740/25

TDA38740/25 有一个精确的使能阈值电压，使能反馈电阻 R_{EN1} 和 R_{EN2} 可按下式计算。

$$PV_{in(\min)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \geq V_{EN(\max)}$$

$$R_{EN2} \geq R_{EN1} \times \frac{V_{EN(\max)}}{PV_{in(\min)} - V_{EN(\max)}}$$

其中， $V_{EN(\max)}$ 是绝对最大额定值表中定义的启动阈值的最大规格。对于 $PV_{in(\min)} = 10.8\text{ V}$ ，选择 $R_{EN1} = 49.9\text{ k}\Omega$ ， $R_{EN2} > 3.4\text{ k}\Omega$ 。建议 $R_{EN2} = 7.5\text{ k}\Omega$

17.2 开关频率和工作模式编程

TDA38740/25 具有非常好的效率性能，适用于高开关频率操作。在这种情况下，选择 800 kHz 是为了在效率、无源器件尺寸和动态响应之间实现良好的折衷。此外，选择 FCCM 工作模式可确保在整个负载范围内输出纹波电压较小。可通过寄存器位选择开关频率和 FCCM 工作模式。

17.3 选择输入电容

在没有输入电容的情况下，控制 MOSFET 的脉冲电流直接由输入电源提供。由于电缆的阻抗，脉冲电流会对输入电压造成干扰，并产生潜在的电磁干扰问题。输入电容对脉冲电流进行滤波，使输入电源的电流几乎保持恒定。输入电容的选择应能承受输入脉冲电流，并能降低输入电压纹波。输入纹波电流的有效值可表示为：

$$I_{RMS} = I_o \times \sqrt{D \times (1 - D)}$$

$$D = \frac{V_o}{PV_{in}}$$

其中， I_{RMS} 是输入电容电流的有效值。 I_o 是输出电流， D 是占空比。在 $I_o = 40\text{ A}$ 和 $D_{(\max)} = 0.09$ 的情况下，流入输入电容的有效值电流为 $I_{rms} = 11.6\text{ A}$ 。

为满足输入纹波电压的要求，最小输入电容可按下式计算。

$$C_{in(\min)} > \frac{I_o \times (1 - D) \times D}{f_{sw} \times (\Delta PV_{in} - ESR \times I_o \times (1 - D))}$$

Design example

其中， ΔPV_{in} 是允许的最大峰峰值输入纹波电压，ESR 是输入电容的等效串联电阻。建议使用陶瓷电容，因其具有低 ESR、ESL 和高 RMS 电流能力。对于 $I_o = 40$ A、 $f_{sw} = 800$ kHz、 $ESR = 3$ m Ω 、 $\Delta PV_{in} = 240$ mV， $C_{in(min)} > 32$ μ F。考虑到陶瓷电容在偏置电压下会降低额定值，输入电容使用了 8×22 μ F/0805/25 V MLCC 和 1×4.7 μ F/25 V MLCC。此外，如果输入电源不靠近稳压器，建议使用大容量电容。

17.4 电感选择

电感根据输出功率、工作频率和效率要求进行选择。较低的电感值会导致较大的纹波电流、较低的效率和较高的输出噪声，但有助于减小尺寸和瞬态负载响应。一般来说，电感中理想的峰峰值纹波电流 (Δi) 在输出电流的 20% 至 50% 之间。

电感饱和电流必须高于 OCP 限制的最大规格加上电感纹波电流的峰峰值。对于某些磁芯材料，电感的饱和电流可能会随着温度的升高而减小。因此，检查最高工作温度下的电感饱和电流非常重要。

可通过以下关系式确定所需工作纹波电流的电感值：

$$L = (PV_{in(max)} - V_o) \times \frac{D_{min}}{\Delta i_{L(max)} \times F_{sw}}$$

$$D_{min} = \frac{V_o}{PV_{in(max)}}$$

$$I_{sat} \geq OCP_{max} + \Delta i_{L(max)}$$

其中： $PV_{in(max)}$ = 最大输入电压； Δi_{Lmax} = 最大峰峰值电感纹波电流； OCP_{max} = 第 15.1 节中定义的 OCP 限制的最大规格； I_{sat} = 电感饱和电流。在这种情况下，选择电感 $L = 150$ nH，以实现 $\Delta i_{Lmax} = 25\%$ 的 I_{omax} 。 I_{sat} 不应小于 52 A。

17.5 输出电容选择

输出电容的选择主要取决于输出电压纹波和瞬态要求。为满足 V_o 纹波要求， C_o 应满足以下标准。

$$C_o > \frac{\Delta i_{Lmax}}{8 \times \Delta V_{or} \times f_{sw}}$$

其中， ΔV_{or} 是所需的峰峰值输出纹波电压。对于 $\Delta i_{Lmax} = 7.5$ A、 $\Delta V_{or} = 20$ mV、 $f_{sw} = 800$ kHz， C_o 必须大于 59 μ F。输出电容的 ESR 和 ESL 以及 PCB 布局造成的寄生电阻或电感也会导致输出电压纹波。建议使用多层陶瓷电容 (MLCC)，因其 ESR、ESL 低，体积小。

为满足瞬态响应要求，输出电容还应符合以下标准。

$$C_o > \frac{L \times \Delta I_{o(max)}^2}{2 \times \Delta V_{oL} \times V_o}$$

其中， ΔV_{oL} 是负载瞬态期间允许的 V_o 偏差。 $\Delta I_{o(max)}$ 是最大阶跃负载电流。请注意，上述计算未考虑 ESL、ESR、控制回路响应、瞬态负载回转率和 PWM 延迟的影响。通常需要额外的电容来满足瞬态要求。根据经验，我们可以将上述计算得出的 C_o 增加三倍作为起点，然后根据工作台测量结果优化设计。在这种情况下，

Design example

要满足瞬态负载要求（即： $\Delta V_{OL} = 30 \text{ mV}$, $\Delta I_{O(max)} = 9 \text{ A}$ ），选择 $C_o = \sim 600 \mu\text{F}$ 。要更准确地估算 C_o ，应使用仿真工具辅助设计。

17.6 自举电容

对于大多数应用，建议在 PHASE 和 BOOT 引脚之间使用 $0.1 \mu\text{F}$ 陶瓷电容作为自举电容。对于要求 PV_{in} 等于或高于 14 V 的应用，应在 BOOT 引脚上串联一个 $1 - 2 \Omega$ 的小电阻，以确保 SW 节点的最大尖峰电压不超过 20 V 。

17.7 VIN 和 Vcc/LDO 旁路电容

请参见 13.4 中关于内部 LDO 的建议。Vcc/LDO 旁路电容选用 $4.7 \mu\text{F}$ MLCC，VIN 旁路电容选用 $4.7 \mu\text{F}$ MLCC。

17.8 设计建议

以下是确保器件正常运行的设计建议：

- 输出端应连接一个最小为 100Ω 的负载电阻
- 在 PVIN 和 PGND 之间添加一个 $0.1 \mu\text{F}$ 和 $1 \mu\text{F}$ 陶瓷电容
- 在 VDRV 至 PGND 之间添加 $0.1 \mu\text{F}$ 和 $4.7 \mu\text{F}$ 。
- 内部 LDO 不应用于为外部器件供电

18 布局建议

在设计高频开关转换器时，PCB 布局非常重要。布局会影响噪声拾取，并可能导致良好设计的性能达不到预期效果。为实现最佳性能，建议采用以下设计准则。

- 旁路电容（包括输入/输出电容、VIN、VCC 和 VDRV 旁路电容）应尽可能靠近相应引脚。
- 在 TDA38740/25 电源输入端（控制 MOSFET 漏极）和 PGND（同步 MOSFET 源极）之间放置旁路电容，以减少系统中的噪声和振铃。输出电容应端接至远离输入 PGND 的地平面，以减少 V_o 上的开关尖峰。VCC 和 VDRV 共用的旁路电容应端接至 PGND。
- 在 TDA38740/25 BOOT 和 PHASE 引脚附近放置一个自举电容，尽可能靠近，以尽量减少环路电感。
- SW 节点铜线只应在顶层布线，以尽量减少开关噪声的影响。
- 通过单点连接将 AGND 引脚与 PGND 焊盘相连。在 TDA38740/25 演示板上，AGND 引脚用铜线连接到裸露的 PGND 焊盘。
- 可在 PVin 和 PGND 焊盘上开孔，以帮助散热。
- PVin 和 PGND 连接需要宽铜多边形，以减少功率损耗和散热。应使用足够的通孔来连接不同层之间的电源线。
- TDA38740/25 的输出电压差分检测是通过 VOSEN_P 和 VOSEN_M 引脚进行的。
 - 应使用一对至少 15 mil 宽，相互靠近且远离任何噪声源（如电感和 SW 节点）的 PCB 线路，对 0.1 μ F 或更高的高频旁路电容上的电压进行开尔文检测。
 - 远端采样信号的接地连接必须在 VOSEN_M 引脚处终止。
 - 对于输出电压大于 2.5 V 时，远端采样信号的 V_o 连接必须与反馈电阻分压器相连，下反馈电阻端接 VOSEN_M 引脚。
 - 在一对远端采样线路的上方和下方用地平面进行屏蔽
 - 在此配置中，请勿连接 VOSEN_M 引脚和 AGND 引脚
- EN 引脚和配置引脚（包括 SM_ADDR_S/PROG、VBT、MODE/TON 和 ILIM）应端接至安静的地。在 TDA38740/25 标准演示板上，它们被端接在 PGND 铜平面上，远离电源电流路径。或者，也可将它们端接至专用的 AGND PCB 线路。

Layout Recommendations

18.1 PCB 金属和元器件放置

评估结果表明，采用如下图所示的基板/PCB 布局实现最佳的整体性能。PQFN 器件在 X 轴和 Y 轴上的放置精度均应达到 0.050 毫米。自定心行为在很大程度上取决于焊料和工艺，因此应通过实验来确认自定心对特定工艺的限制。

有关详细信息，请参阅 "英飞凌无铅集成封装的电路板装配建议" 应用笔记

https://ecmpub.infineon.com/dctm-publish/ecmdata/tech_0460/Z8F80291788.pdf。

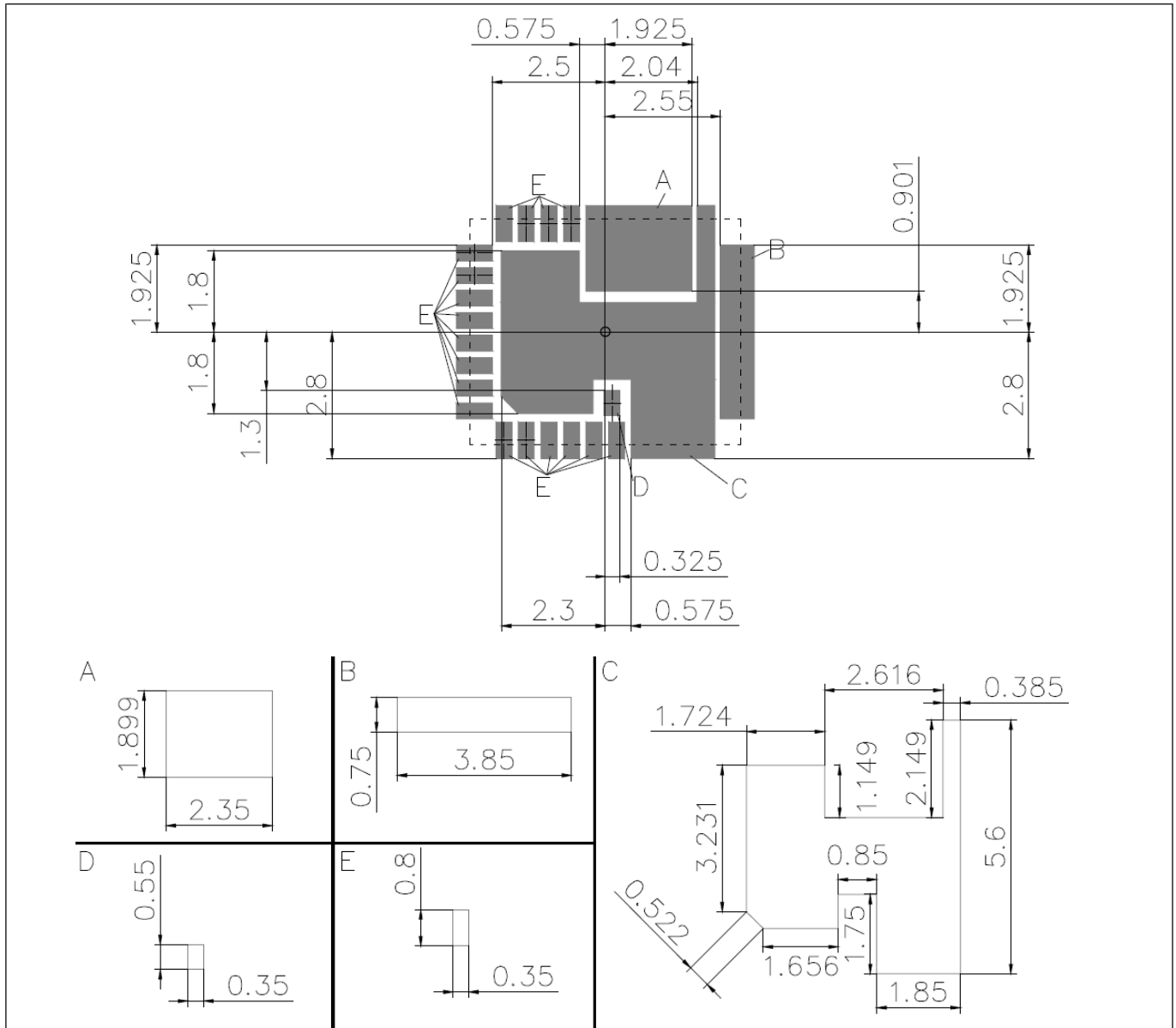


图 39 PCB 金属焊盘尺寸和间距（所有尺寸均以毫米为单位）

18.2 阻焊剂

英飞凌建议功率或焊盘面积较大的焊盘采用阻焊定义 (SMD)。这使得底层铜线尽可能大，有助于提高电流承载能力和器件冷却能力。使用 SMD 焊盘时，底层铜线应比阻焊窗口至少大 0.05 毫米（在每条边

Layout Recommendations

缘上)，以适应任何层与层之间的错位（即：0.1 毫米（X 和 Y 方向））。使用 NSMD 焊盘时，阻焊窗口应比铜垫的每一边缘至少大 0.025 毫米（即：0.05 毫米（X&Y 方向）），以适应任何层与层之间的错位。确保较小信号引线区域之间的阻焊层至少有 0.15 毫米宽，因为阻焊层条的 x/y 长宽比很高。

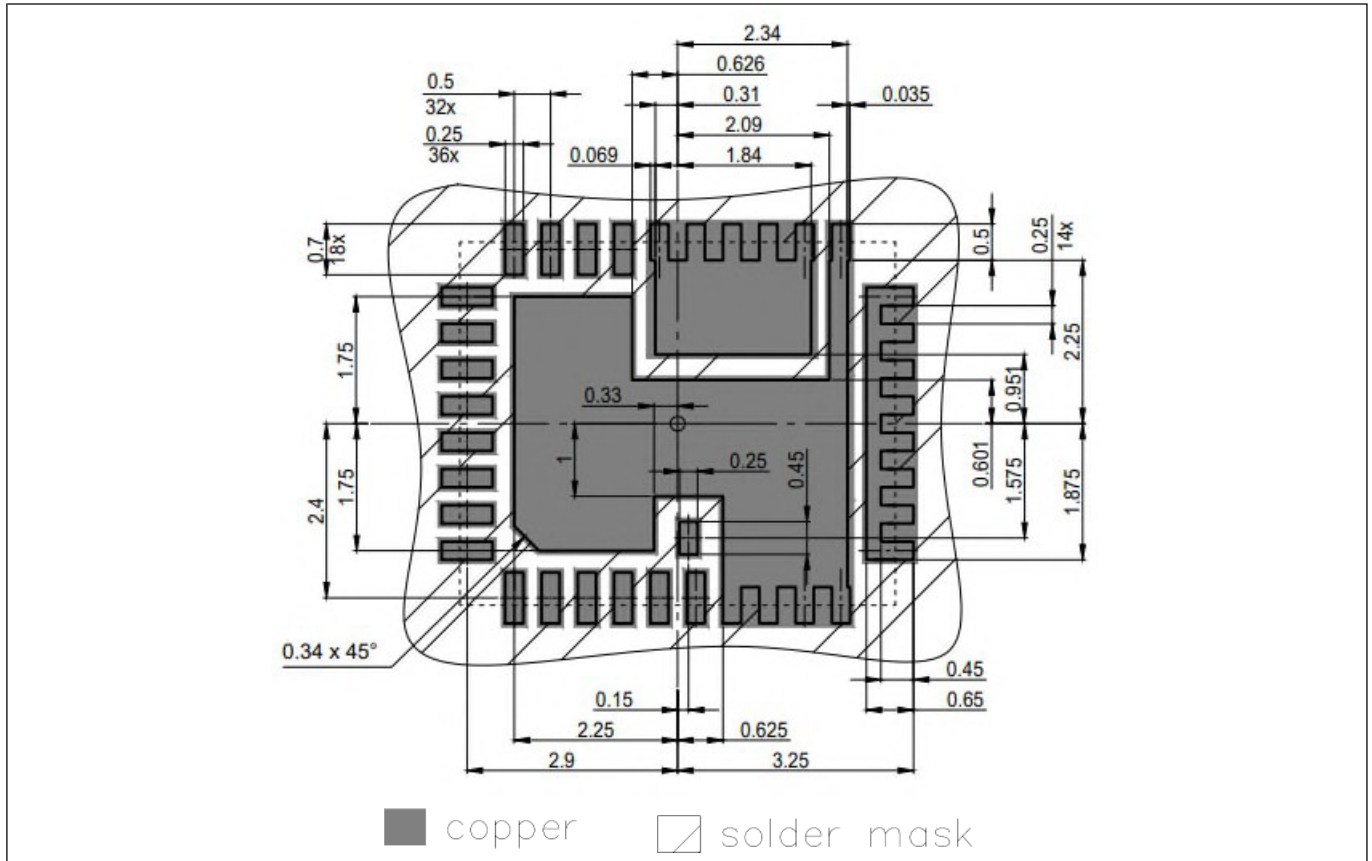


图 40 阻焊剂

18.3 钢网设计

用于 PQFN 封装的钢网厚度为 0.100-0.250 毫米（0.004-0.010 英寸）。厚度小于 0.100 毫米的钢网是不合适的，因为它们沉积的焊膏不足以与接地焊盘形成良好的焊点；过度缩减有时也会有同样的问题。0.125 毫米-0.200 毫米（0.005-0.008 英寸）范围内的钢网经过适当缩减后，效果最佳。

推荐的钢网设计如图 41 所示。本设计的钢网厚度为 0.127 毫米（0.005 英寸）。对于其他厚度的钢网，应调整减少量。

Layout Recommendations

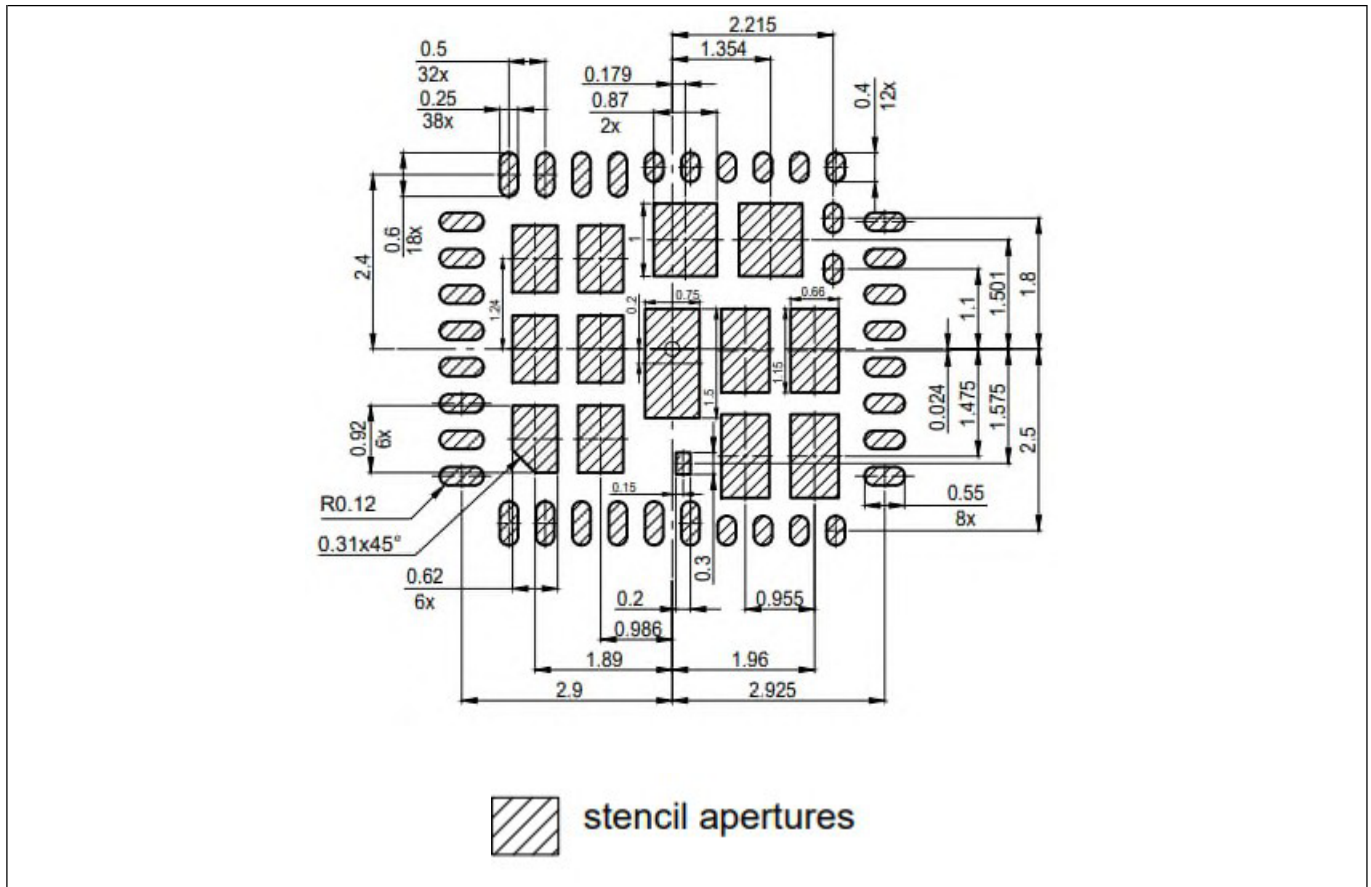


图 41 钢网焊盘尺寸和间距 (所有尺寸均以毫米为单位)

Package

19 封装

19.1 标记信息

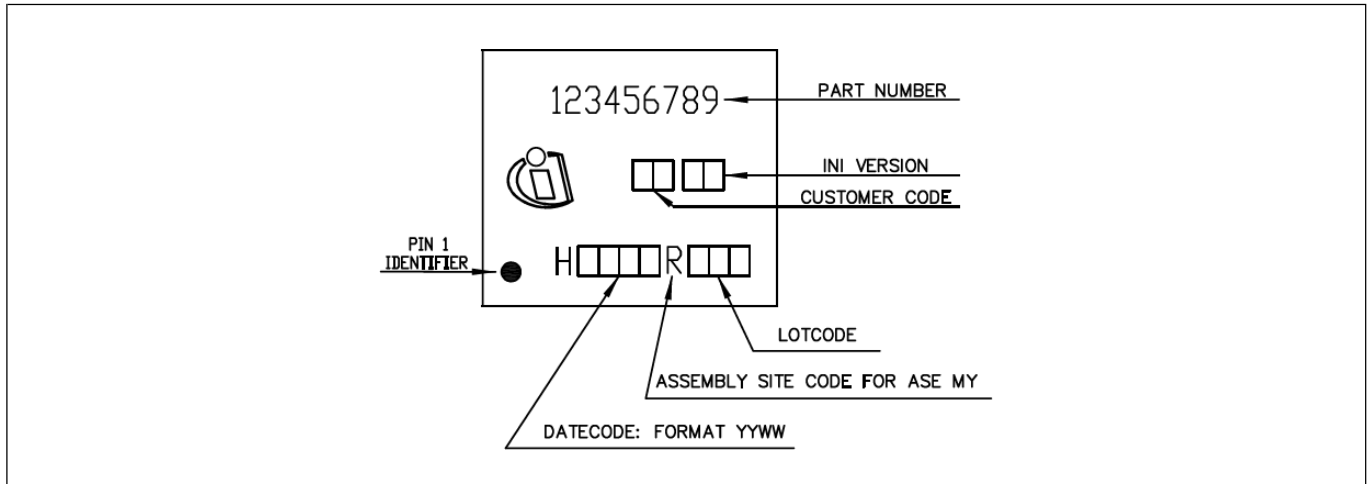


图 42 封装标记

19.2 尺寸

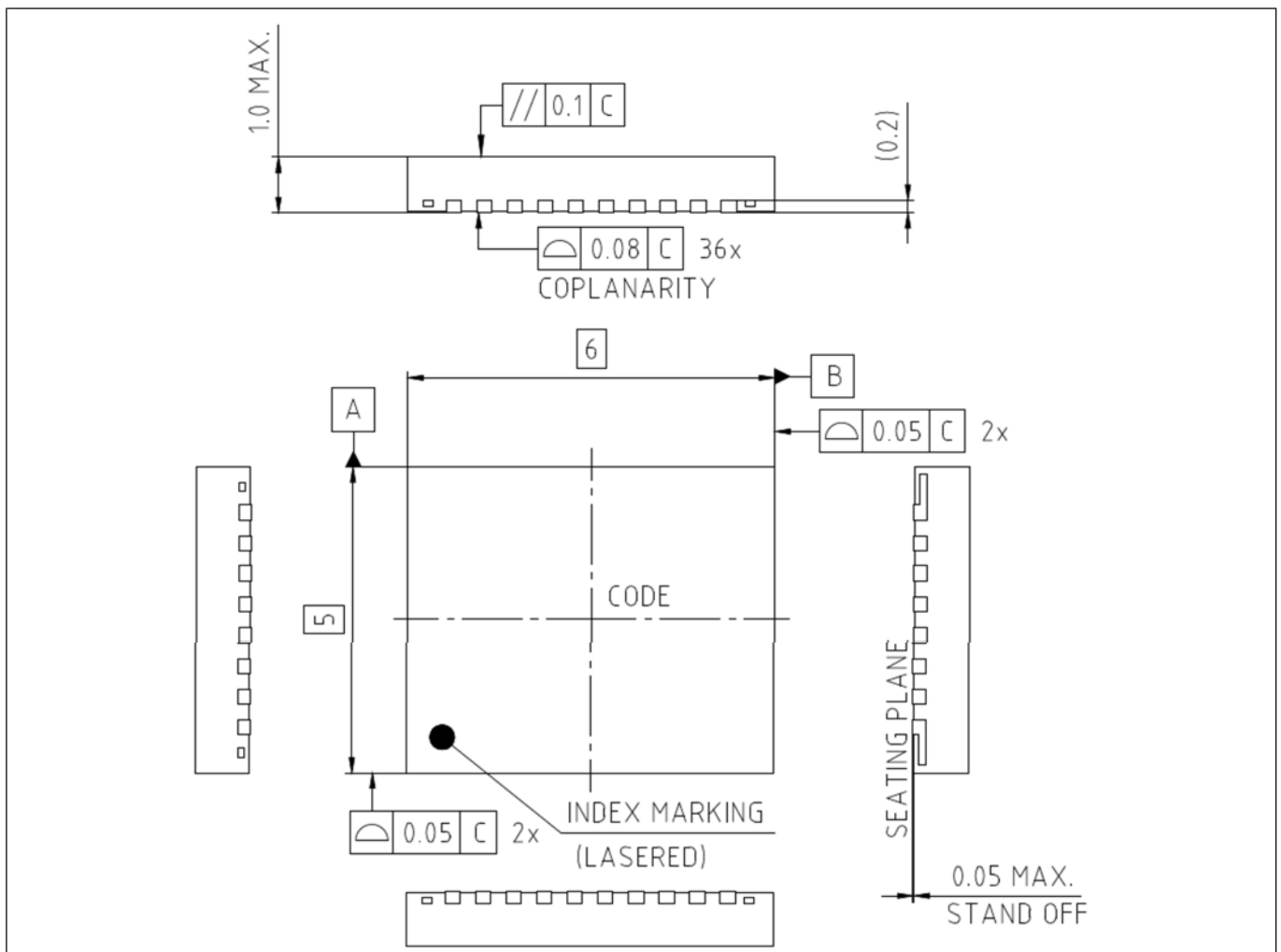


图 43 封装视图

TDA38740/25 OptiMOS iPOL
40A/25A Single-voltage Synchronous Buck Regulator with PMBus
Package

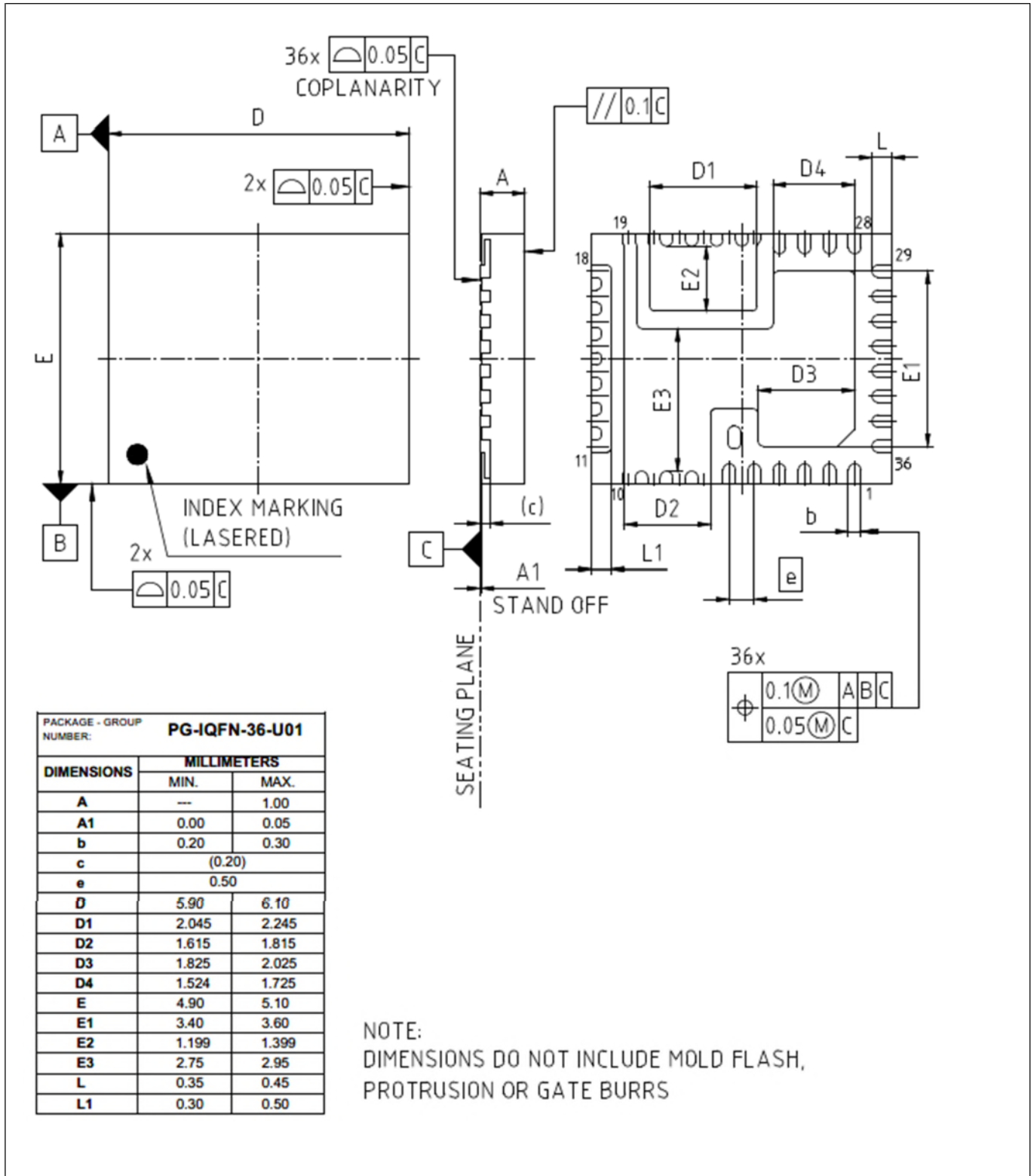


图 44 封装尺寸 (以毫米为单位)

TDA38740/25 OptiMOS iPOL
40A/25A Single-voltage Synchronous Buck Regulator with PMBus



Package

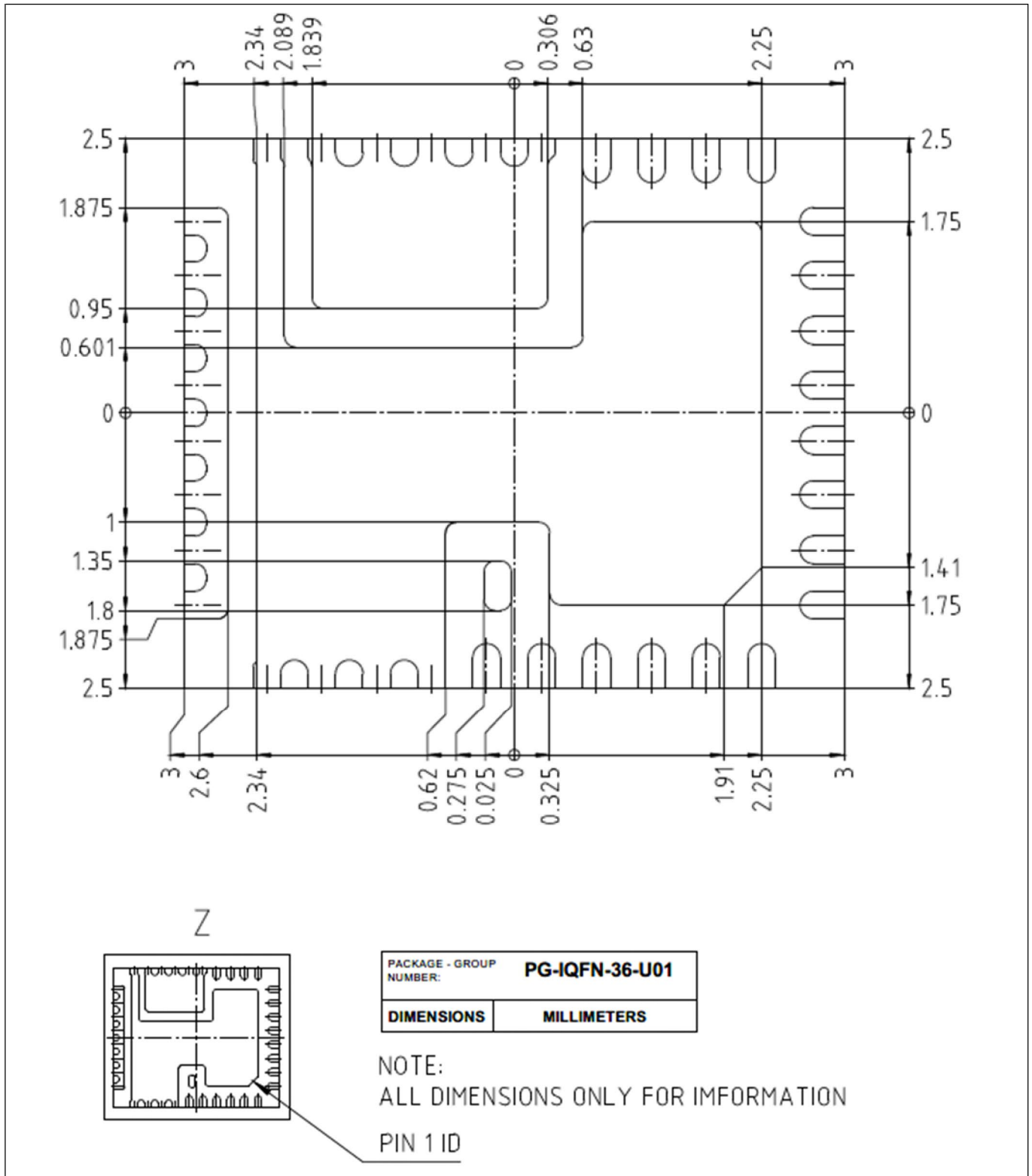


图 45 封装尺寸 - 焊盘布局

19.3 卷带信息

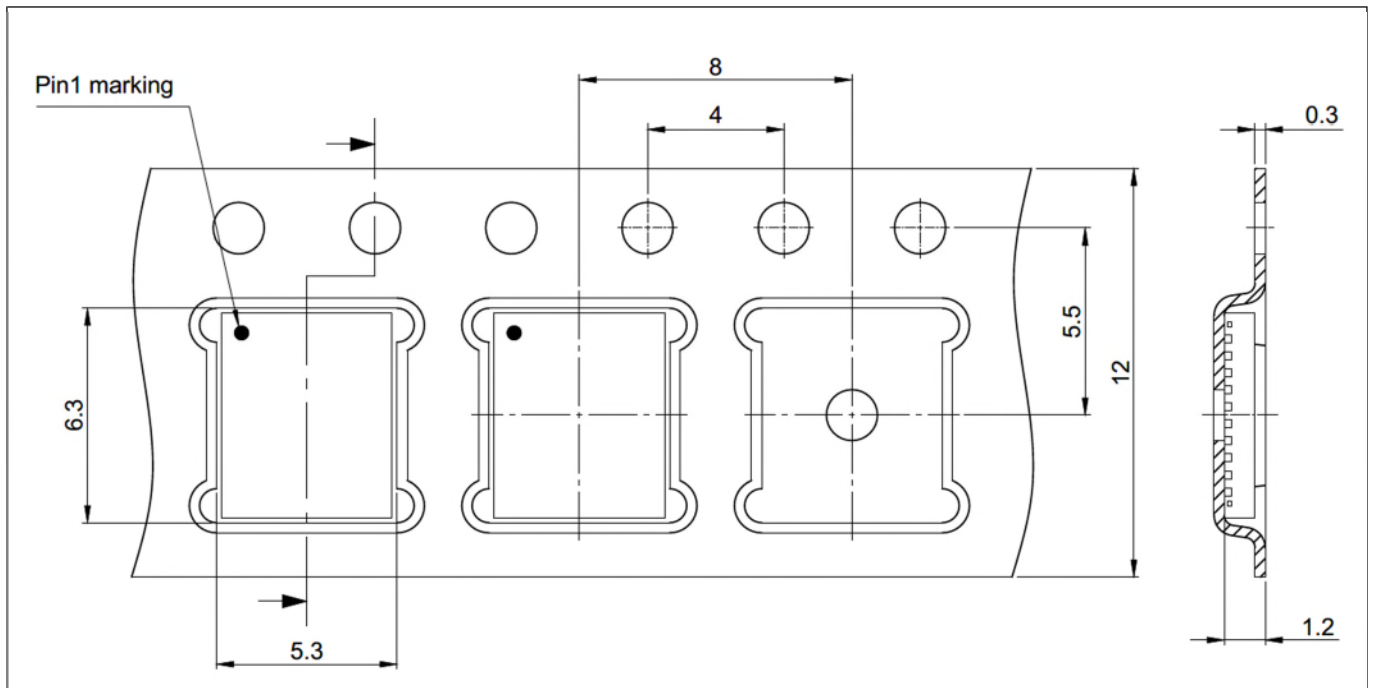
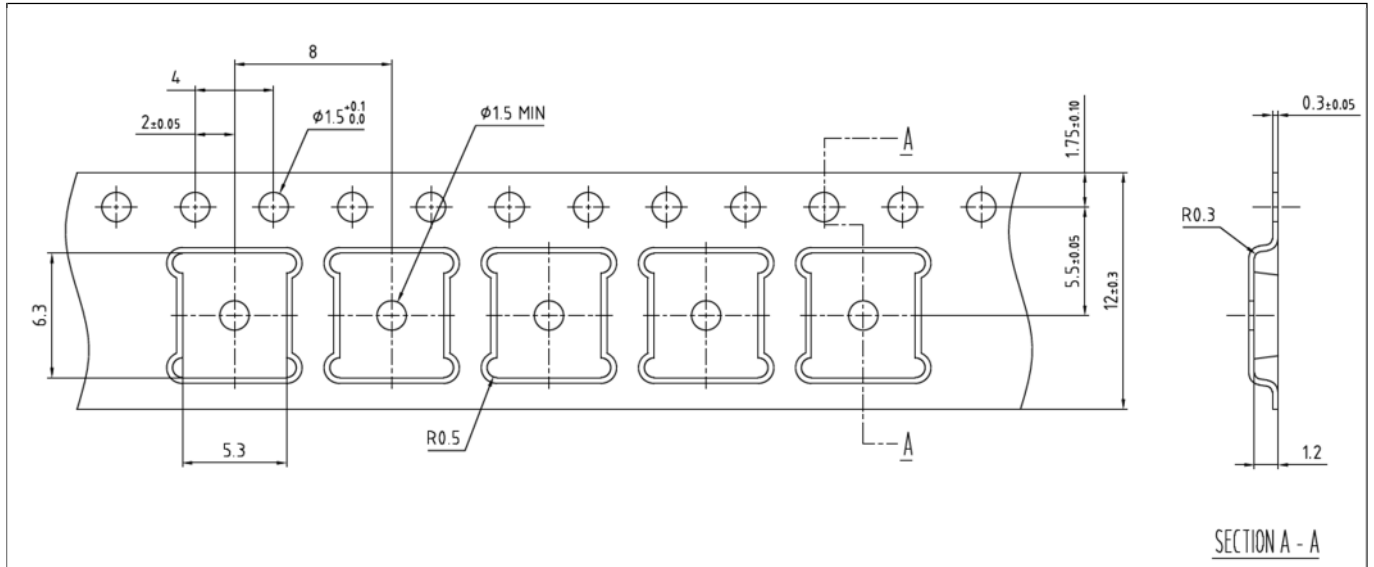


图 46 卷带中的尺寸和引脚 1 方向

20 环境资质

表 19

Qualification Level		Industrial	
Moisture Sensitivity		5 x 6 mm QFN Package	JEDEC Level 2 @ 260°C
ESD	Human Body Model	ANSI/ESDA/JEDEC JS-001, Class 2 (2000V to < 4000V)	
	Charged Device Model	ANSI/ESDA/JEDEC JS-002, Class C3 (≥ 1000V)	
RoHS2 Compliant		This product follows EU Directive 2015/863/EU amending annex II to EU Directive 2011/65/EU(RoHS) and contains Pb according RoHS exemption 7a, Lead in high melting temperature type solders	

修订记录

TDA38740/725

Revision 2025 - 11 - 20, Rev. 2. 13

历史修订版本

Revision	Date	Subjects (major changes since last revision)
2.0	2022-04-08	Release of final version
2.1	2022-04-13	Updated the Abs max table with VIN-PH voltage
2.2	2022-05-13	Final datasheet revision - updated block diagram and EC table
2.3	2022-08-12	Updated Multiple time programmable section
2.4	2022-08-19	corrected the number of MTP writes on page 1
2.5	2022-10-21	Added the setpoint accuracy data to table 6, updated the Pgood pull up resistor to 4.7k, updated the absolute max ratings (table 3) to align with 741 DS, Updated MTP capability of the device in section 13.2, Added description for pinstrapping in section 8
2.6	2022-11-21	Updated Prebias section, Programming Section, Absolute max ratings table, Electrical Characteristics Table, Updated page number formatting
2.7	2023-09-13	Updated the Ordering information in section 1 Added missing PMBus read and write protocols Corrected the description of the PMBus commands in table 18 Updated the OCP Fault description
2.8	2023-10-26	Updated the App note reference in Section 18, updated package drawing in Section 19
2.9	2023-12-20	Updated Table 1, Table 12, Section 13.3 and Table 18
2.10	2024-04-18	Updated Section 15.3 with OVP threshold setting, and section 16.3 VOUT_UV_FAULT_LIMIT and VOUT_OV_FAULT_LIMIT operation when relative_ovp_thresh_res=1 Updated ILIM resistor table in Section 8 Updated AOCP operation diagram in section 15.1
2.11	2024-05-21	-Datasheet revision 2.11 changes are specific to IC_Device_ID -A8h for TDA38740 and A9h for TDA38725. Please refer to prior Datasheet revision 2.10 for IC_Device_ID -84h for TDA38740 and 92h for TDA38725. -Updated Section 7.1 Electrical Characteristics - Improved UVP and OVP accuracy -Updated Section 8 Pin strap resistor application information - PGOOD is percentage of VBT threshold when operating in pin strap mode -Updated Table 12 with the changes to SM_ADDR/PROG pin operation -Update available number of single image/multiimage config to 13 with no restrictions in MTP section 13.2 -Updated the prebias section 14.3 with improved prebias level operation and supported power sequence to enable pre-bias startup. -Updated the Device_ID register descriptions in section 15.4. Added Note 18. -Updated Section 14.6 Enable - EN cycling not required after VBOOT UVLO -Updated Section 16.3 Table 18 PMBus commands supported - Store user all and store default all commands supported -PGOOD operating threshold in VSL 1:2 operates at set value. -OVP/UVP threshold operates at set value when relative_ovp_thresh_res=1 -Updated the programming

		guide app note number AN_2204_PL12_2308_163442 in section 13.2 and 13.6. -Updated Register map document, App note AN235722 in Section 8,
2.12	2024-09-05	Efficiency and power loss curves in section 9 separated into two curves for proper alignment with the vertical axis. In EC table updated the range of current for IMON accuracy.
2.13	2025-11-20	Updated the limits of VBT/ILIM/SADDR with minimum, typical, maximum values in the Table 6 Electrical Characteristics and changed bin 14 resistor value in Table 8, Table 9, and Table 12 from 147 kΩ to 150 kΩ.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-03-18

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com