

英飞凌 TDA38641 OptiMOS iPOL

40A 单电压同步引脚可编程降压稳压器，带 SVID

质量要求类别：工业功能

- 无外部 Vcc 应用时，输入电压范围为 5 V 至 17 V；或带外部 Vcc 应用时，输入电压范围展宽至 3.0 V 至 17 V
- 在 SVID 模式下使用外部反馈电阻分压下，输出电压范围：0.25 V 至 3.04 V，
- 增强型快速 COT 引擎性能稳定，采用陶瓷输出电容，无需外部补偿
- 有强制连续导通模式和提高轻负载效率的仿真二极管模式可选
- 引脚可编程开关频率为 600 kHz 至 1.2 MHz，每级 200 kHz
- 引脚可编程输出电压、模式选择、电流限制（16 项可选设置
- SVID 从站地址的引脚可编程性
- 单调启动，可通过 SVID 或 PMBus 命令选择软启动时间 & 预偏置启动
- 数字可编程 Load Line，无需任何外部元器件
- 工作温度：-40 °C < Tj < 125 °C
- 小尺寸：5 毫米 x 6 毫米 PQFN
- 无铅、无卤素、符合 RoHS2 标准（豁免条款7a）
- 数据表适用于 IC_Device_ID - A7h

应用

- 服务器应用
- 存储应用
- 电信 & 数据通信应用
- 分布式负载点电源架构

描述

TDA38641 是一款易于使用、完全集成的高效 DC-DC 稳压器，具有 Intel SVID 接口。该控制器采用英飞凌的快速 COT 控制，简化了设计工作，并实现了更快的瞬态响应。

PWM 控制器和集成了自举二极管的 OptiMOS™ FET 使 TDA38641 成为一款小尺寸解决方案，可为可能需要 SVID 接口的低压大电流应用提供高效的功率传输。

TDA38641 是一款多功能稳压器，可在宽输入和输出电压范围内工作，提供 600 kHz 至 1.2 MHz 的四种可编程开关频率，并通过 PMBU 命令提供八种独特的可选电流限值。

它还具有重要的保护功能，如热补偿限流、过压和欠压保护以及热关断，以便在发生故障时提供所需的系统级安全性。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

状况该部件支持可编程数字直流负载线，为管理特定导轨的瞬态提供了额外的工具。

TDA38641 提供广泛的 OVP、UVP、OCP、OTP& Boot UVLO 故障保护。该控制器只需尽可能少的外部元器件，从而简化了物料清单（BOM）。

TDA38641 是一种引脚可配置部件。只有在部件上启用测试模式时，它才能访问内部寄存器。此时可将所需的配置文件刻录到部件中。

目录

1	订购信息.....	5
2	功能框图	6
3	典型应用图	7
4	引脚描述.....	8
5	绝对最大额定值.....	10
6	热特性.....	12
7	电气规格	13
7.1	电气特性.....	14
8	引脚绑扎电阻配置	18
9	典型效率和功率损耗曲线	20
9.1	PV _{in} = 12 V, F _{sw} = 变化.....	20
9.2	PV _{in} = 12 V, F _{sw} = 800 kHz	21
9.3	PV _{in} = 变化, F _{sw} = 1000 kHz.....	21
10	热降额曲线	23
11	MOSFET 的 R_{DS(on)} 随温度变化情况.....	24
12	典型工作特性 (-40 °C ≤ T_j ≤ +125 °C)	25
13	概述	27
13.1	Intel 工作模式	27
13.2	电压检测.....	27
13.3	VID 解码器.....	28
13.4	测试模式.....	28
13.5	I2C 接口 (仅在测试模式下可用)	28
13.6	多时间编程存储器 (仅在测试模式下可用)	28
13.7	编程 (仅在测试模式下可用)	28
14	工作原理	29
14.1	附件上电	29
14.2	预偏压启动.....	29
14.3	内部低压差 (LDO) 稳压器	30
14.4	快速恒定导通时间控制.....	30
14.5	使能 (EN) 引脚.....	31
14.6	开关频率 和 FCCM/DEM 工作模式.....	31
14.7	Intel 模式	32
14.7.1	Intel 启动模式	32
14.7.2	Intel SVID 接口.....	32
14.7.3	All Call 支持	32
14.7.4	VR13 工作模式.....	33
14.7.5	VR14 工作模式.....	33
14.7.6	设置工作点.....	33
14.8	编程引脚 (SV_ADDR/PROG)	36
14.9	软启动	36
14.10	负载线.....	36
14.11	输出电压差分检测	36
14.12	VRRDY.....	37
15	故障保护.....	38
15.1	过流保护 (OCP).....	38
15.2	输出欠压保护 (UVP).....	40

15.3	过压保护(OVP)	40
15.4	过温保护 (OTP).....	41
15.5	启动欠压 锁定 (UVLO)	42
15.6	最短导通时间和最短关断时间.....	42
15.7	高边短路(HSS) 检测	42
16	故障通信.....	43
16.1	实时遥测	43
16.2	支持的PMBus 命令	43
16.3	11 位线性数据格式.....	48
16.4	16 位线性数据格式.....	48
16.5	SVID 寄存器.....	49
17	设计示例.....	54
17.1	启用 TDA38641.....	54
17.2	开关频率和工作模式编程.....	54
17.3	选择输入电容.....	54
17.4	电感的选择.....	55
17.5	输出电容的选择.....	55
17.6	输出电压编程.....	56
17.7	自举电容.....	56
17.8	PVIN 和 VCC/LDO 旁路电容	56
17.9	设计建议.....	56
18	布局建议.....	57
18.1	PCB 金属和元器件放置	57
18.2	阻焊层	58
18.3	钢网设计.....	59
19	封装	61
19.1	标记信息.....	61
19.2	尺寸.....	61
19.3	卷带信息.....	64
20	环境资质	65
21	修订记录	66

订购信息

1 订购信息

表 1 订购信息

Sales Part Number	Package Type	Standard Pack Form and Qty		Orderable Part Number	Part type
TDA38641-aabb	QFN 5 mm x 6 mm	Tape and Reel	5000	TDA386410000AUMA1	40A Generic part – SVID controlled configuration

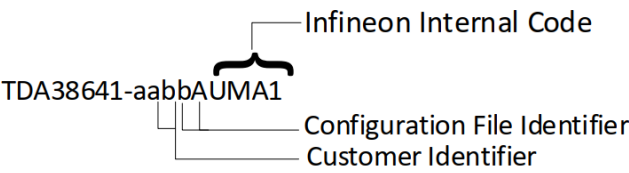


图 1 可订购部件号说明

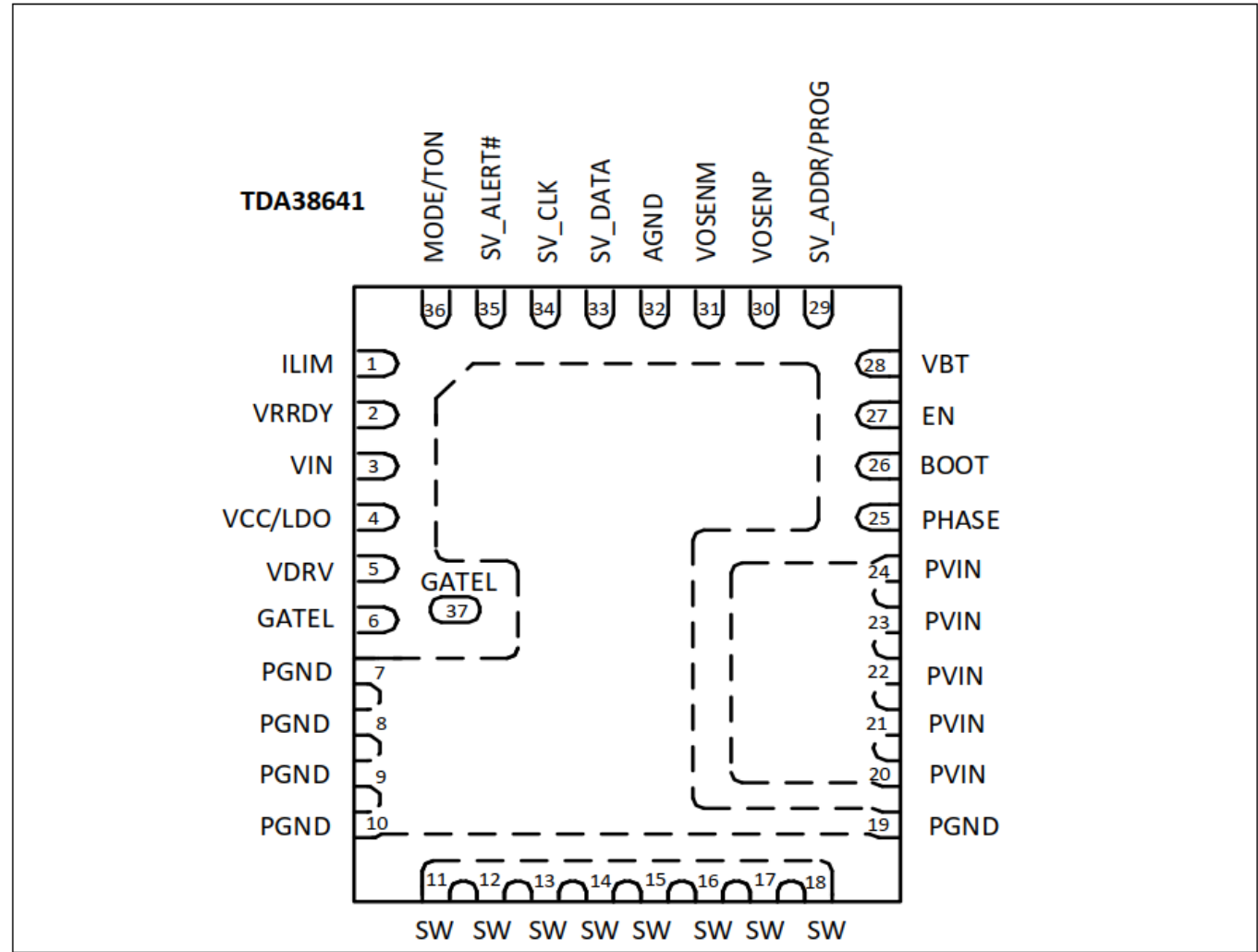


图 2 封装俯视图

功能框图

2 功能框图

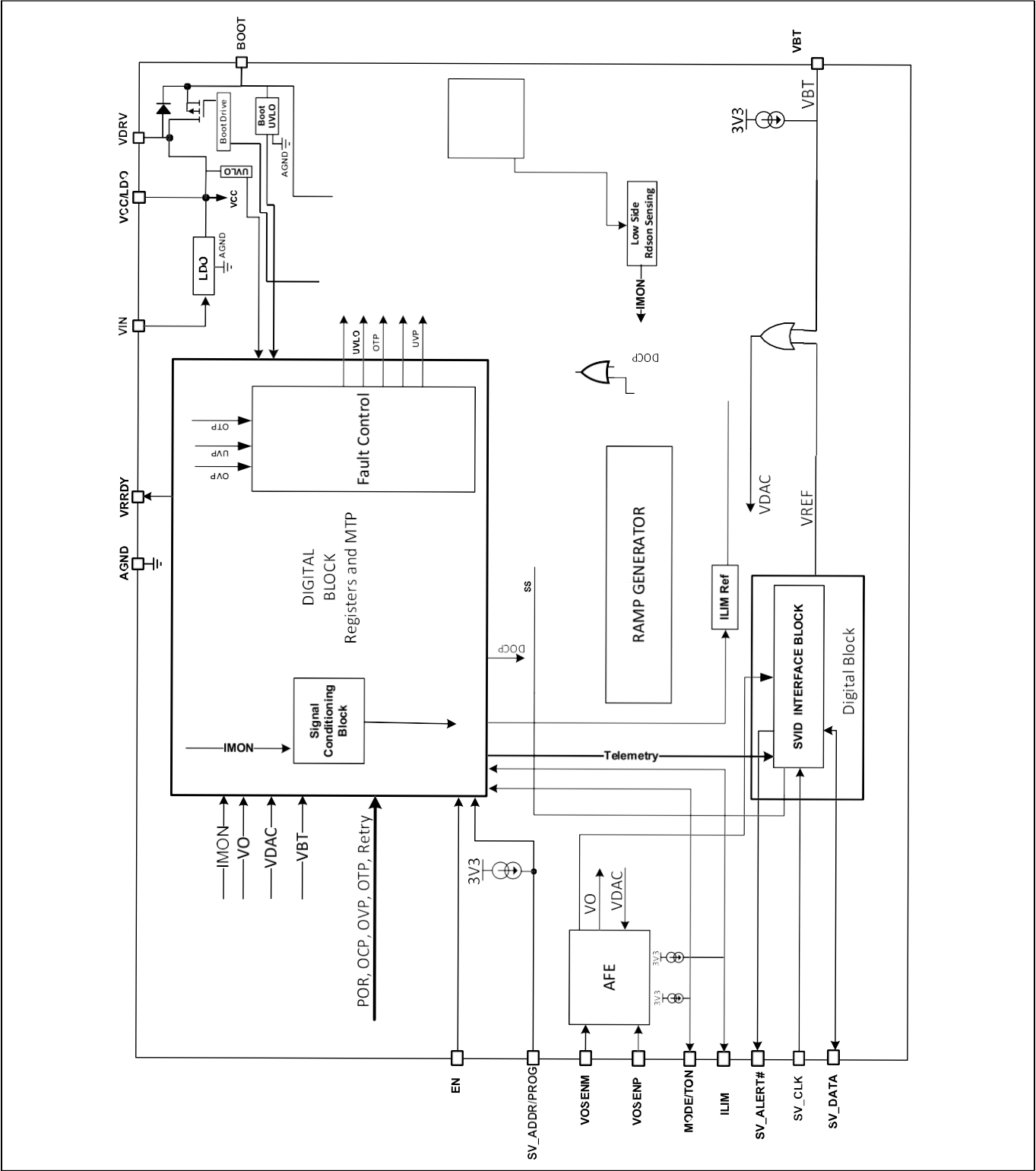


图3 框图

典型应用图

3 典型应用图

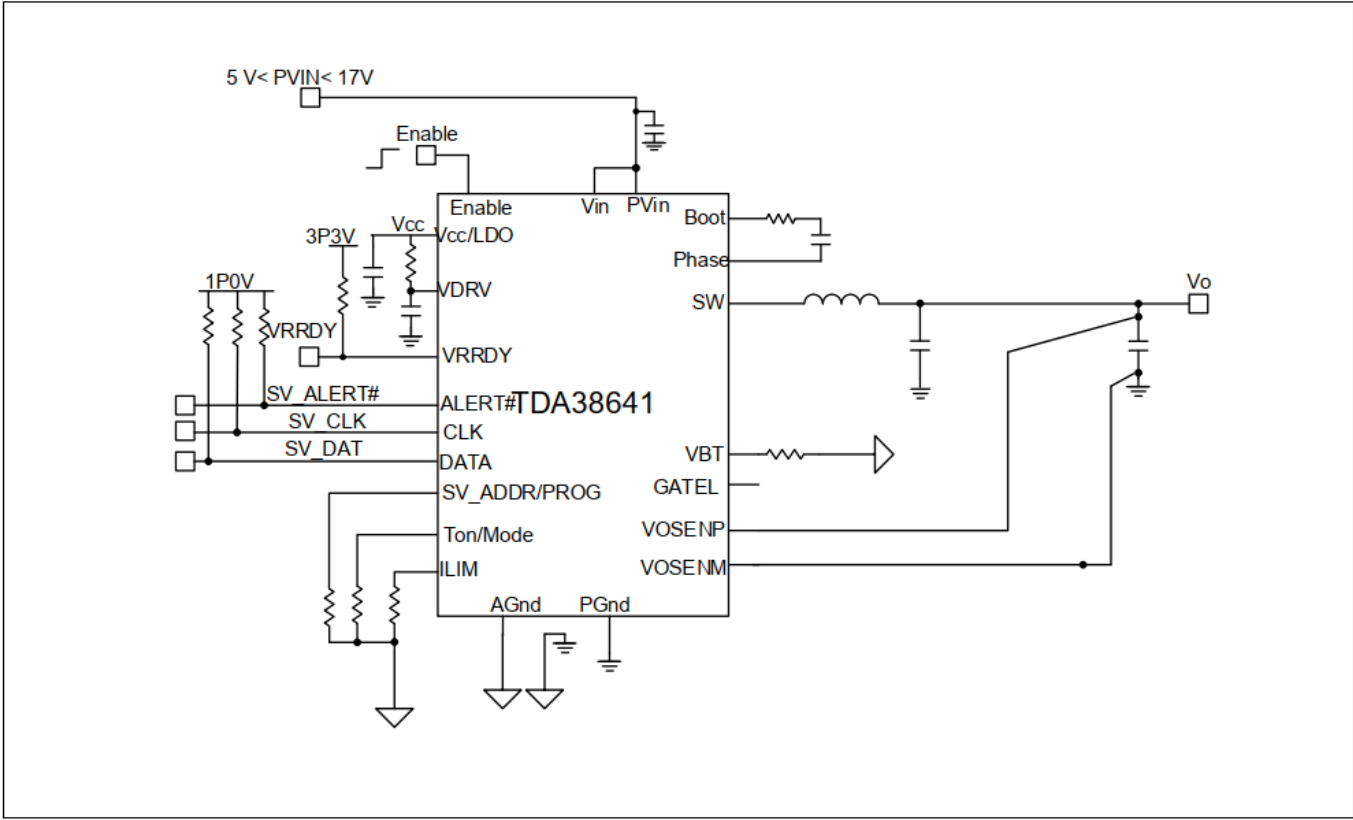


图 4 VOUT_SCALE_LOOP 1:1& SVID 模式下的 TDA38641 应用电路 ($0\text{ V} \leq \text{VID} \leq 2.56\text{ V}$)

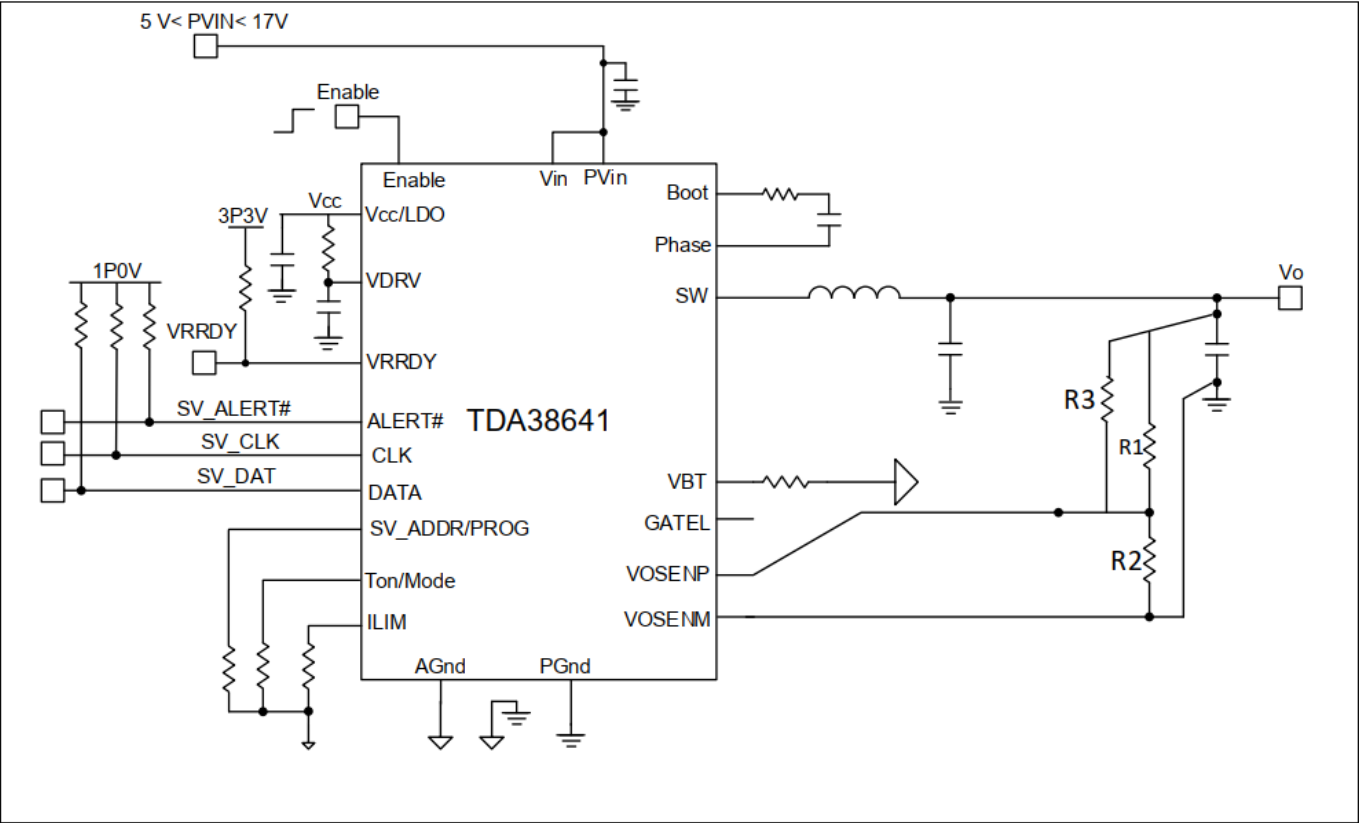


图 5 VOUT_SCALE_LOOP 1:2& SVID 模式下的 TDA38641 应用电路 ($2.56\text{ V} \leq \text{VID} \leq 3.04\text{ V}$)

引脚描述

4 引脚描述

表2 引脚描述

注:

1. A - 模拟; D - 数字; [I]- 输入; [O]- 输出; [B]- 双向; [P]- 电源
2. 详情请参见 第8 节

Pin#	Pin Name	Pin Type	Pin Description
1	ILIM	A [I]	Connect a resistor to ground to set Over Current Protection (OCP) limit. Eight user-selectable OCP limits are available.
2	VRRDY	D [O]	Open-drain output that asserts high when the VR has completed soft-start to boot. Pull-up to an external voltage through a resistor.
3	VIN	A [I]	Input voltage for an Internal LDO. A 4.7 uF capacitor should be connected between this pin and PGND. If an external supply is connected to the Vcc/LDO pin, this pin should be shorted to the Vcc/LDO pin and a 2.2 uF ceramic capacitor can be shared with Vin and Vcc/LDO.
4	Vcc/LDO	A [P]	Input bias for an external Vcc voltage /Output of the internal LDO. A 2.2 uF ceramic capacitor is recommended to use between Vcc, VDRV and the Power ground (PGND). An optional decoupling capacitor can be placed between Vcc/LDO and AGND. Connect to external supply when internal LDO not being used.
5	VDRV	A [P]	VDRV should be shorted to the Vcc/LDO pin on the PCB. A 2.2 uF ceramic capacitor is recommended to use between VDRV, Vcc/LDO and the Power ground (PGND). Connect to external supply when internal LDO not being used.
6, 37	GATEL	A [O]	Gate of Low-side FET. The signal on this pin should be used for test purposes only and should not have external components connected to it. Leave it open if not used.
7, 8, 9, 10, 19	PGND	-	Power Ground. Should be connected to the system's power ground plane. PGND and AGND are internally connected via the lead frame.
11, 12, 13, 14, 15, 16, 17, 18	SW	A [O]	Switch Node. Connect these pins to an output inductor.
20, 21, 22, 23, 24	PVin	A [P]	Input supply for the power stage.
25	Phase	A [O]	Source of High-side FET. Connect a bootstrap capacitor between this pin and Boot pin. A high temperature (X7R) 0.1 uF or greater value ceramic capacitor is recommended.
26	Boot	A [I]	Supply voltage for the high side driver. Connect this pin to the Phase pin of the regulator through a bootstrap capacitor. For PVin above 14 V, a resistor is recommended in series with the bootstrap capacitor to control the slew rate of the SW node rising edge.
27	EN	A [I]	Enable pin to turn on and off the IC. Leave it open or ground it when not used.

引脚描述

Pin#	Pin Name	Pin Type	Pin Description
28	VBT	A[I]	A resistor from this pin to ground defines the default boot voltage that the part will boot up in.
29	SV_ADDR/PROG	D [I]	I2C Slave Address. A resistor to ground on this pin points to one of the unique 14 SVID slave devices ² which needs to be addressed on the board. The same address also defines the specific configuration file that will be loaded into the OTP during power-up.
30	VOENP	A[I]	Direct sense output line connected after the switch node inductor.
31	VOENM	A[I]	This pin provides the return connection for remote output voltage sensing. It is used as the internal reference voltage by the Analog Front End (AFE).
32	AGND	-	Signal ground for the internal circuitry. Connect it to the PGND power plane.
33	SV_DATA	D [B]	Serial VID Data I/O. This is a bi-directional serial line over which the CPU Master issues commands and receives data back. Leave the pin open or Ground it if not being used.
34	SV_CLK	D [I]	Serial VID Clock Input. Clock input driven by the CPU Master. Leave the pin open or Ground it if not being used.
35	SV_ALERT#	D [O]	Serial VID ALERT# (INTEL). SV ALERT# is pulled low by the controller to alert the CPU of VR 14/13/12/12.5 status. Leave the pin open if not being used.
36	MODE/TON	A[I]	Multi-function pin. This pin can be used to select one of eight switching frequencies, and FCCM or DEM mode by connecting a resistor from this pin to ground.

绝对最大额定值

5 绝对最大额定值

高于下表 3 所示的应力可能会对器件造成永久性损坏。这些仅为绝对应力额定值，并不暗示或建议器件在这些或任何其他超过表 5 所列条件的条件下运行。长时间暴露在超过建议额定值的环境中，可能会对器件的运行和可靠性产生不利影响。

表 3 绝对最大额定值

Description	Symbol	Values			Unit	Note/ Test Conditions
		Min	Typ	Max		
Power Input Voltage	V_{PVIN}	-0.3	-	25	V	Note 3, PVIN Pin
Positive Input-Current-Sense voltage	V_{IN}	-0.3	-	25	V	Note 3, VIN Pin
Enable voltage	V_{EN}	-0.3	-	25	V	EN Pin
PVIN-PHASE voltage	$V_{PVIN} - V_{PHASE}$	-5 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	PVIN-PHASE pin
PVIN-Switch Node voltage	$V_{PVIN} - V_{SW}$	-5 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	PVIN- SW Pin
Internal Driver voltage	V_{DRV}	-0.3	-	6	V	Note 3, VCC/VDRV Pin
Gate Low Pin voltage	V_{GATEL}	-0.3	-	6	V	GateL Pin
BOOT voltage	V_{BOOT}	-0.3 V for 5 ns, -0.3 V dc	-	29 V dc	V	BOOT Pin
	$V_{BOOT} - V_{PHASE}$	-0.3	-	7 V for 5 ns, 6 V dc	V	BOOT – PHASE Pin
Switch Node voltage	V_{SW}	-7 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	Switch Node Pin
Phase Node voltage	V_{PHASE}	-7 V for 5 ns, -0.3 V dc	-	34 V for 1 ns, 25 V dc	V	Phase Pin
Address/PROG voltage	$V_{SV_ADDR/PROG}$	-0.3	-	3.6	V	Note 3, SV_ADDR/PROG Pin
Output Positive Sense voltage	$V_{VOSEN P}$	-1.5 V for 5 ns, -0.3 dc	-	3.6	V	Note 3, VOSEN P Pin
Output Negative Sense voltage w.r.t AGND	$V_{VOSEN M}$	-0.3	-	0.3	V	Note 3, VOSEN M Pin
Voltage Regulator Ready voltage	V_{VRRDY}	-0.3	-	3.6	V	Note 3, VRRDY Pin
ILIM Voltage	V_{ILIM}	-0.3	-	3.6	V	Note 3, ILIM Pin
MODE/TON voltage	$V_{MODE/TON}$	-0.3	-	3.6	V	Note 3, MODE/TON Pin
VBT voltage	V_{VBT}	-0.3	-	3.6	V	Note 3, VBT voltage pin
Power GND w.r.t Analog GND voltage	$V_{PGND} - V_{AGND}$	-1.5 V for 5 ns, -0.3 dc	-	1.5 V for 5 ns, 0.3 dc	V	PGND – AGND Pin

绝对最大额定值

Description	Symbol	Values			Unit	Note/ Test Conditions
		Min	Typ	Max		
SVID CLK voltage	V_{SV_CLK}	-0.3	-	3.6	V	SV_CLK Pin
SVID Data voltage	V_{SV_DAT}	-0.3	-	3.6	V	SV_DAT Pin
SVID Alert voltage	$V_{SV_ALERT\#}$	-0.3	-	3.6	V	SV_ALERT# Pin
Junction Temperature	T_{Jmax}	-40	-	150	°C	-
Storage Temperature	$T_{STORAGE}$	-55	-	150	°C	-

注：

3. PGND 和AGND 引脚连接在一起

注意： 超过“绝对最大额定值”所列值的应力可能会对器件造成永久性损坏。这些仅仅是应力额定值，并不意味着器件在这些或任何其他超过操作规范部分所示的条件下能够正常运行。



热特性

6 热特性

表 4 热特性

Description	Symbol	Values	Test Conditions
Junction to Ambient Thermal Resistance	θ_{JA}	19 °C/W	Note 4
Junction to PCB Thermal Resistance	θ_{JC-PCB}	1.1 °C/W	Note 5
Junction to Case Top Thermal Resistance	θ_{JC}	24 °C/W	

注：

- 4. 热阻是在自由空气中将元器件安装在标准 EVAL_TDA38641_1.1Vout 演示板上进行测量的
- 5. 热阻是基于引脚22 附近的电路板温度

电气规格

7 电气规格

表 5 实现可靠运行的推荐工作条件

Description	Min	Max	Unit	Note
PVin Voltage Range with External Vcc	3	17	V	Note 6, Note 7
PVin Voltage Range with Internal LDO	5	17	V	Note 7, Note 8 & Note 11
Vcc Supply Voltage Range	4.5	5.5	V	Note 6, Note 9
Output Voltage Range	0.25	3.04	V	Note 10
Continuous Output Current Range		40	A	Note 11
Switching Frequency	600	1200	kHz	Note 12
Operating Junction Temperature	-40	125	°C	

注：

6. VCC/VDRV 引脚与外部偏置电压相连，PVIN 小于 5 V
7. 通常的做法是在设计中为最大 SW 节点电压留出 20% 的余量。对于要求 PVin 等于或高于 14 V 的应用，应在 Boot 引脚上串联一个小电阻，以确保最大 SW 节点尖峰电压不超过绝对最大直流和交流规范。另外，还可在 SW 节点上使用缓冲器来降低 SW 节点的尖峰。
8. PV_{in} 使用内部 LDO。对于使用内部 LDO 且 PV_{in} = 5 V-6 V 的单轨应用，内部 LDO 可能会进入压差模式。由于 VCC 电压较低，AOCV 限制可能会降低。
9. TDA38641 可在 VCC 低至 4.5 V 时工作，但 AOCV 限制等电气规范可能会降低。
10. 最大输出电压受最短关断时间限制。输出电压超过 2.56 V 时，需要一个外部反馈电阻分压器。3.04 V 的限制仅在 SVID 模式下有效，在 PMBus 模式下则高达 5.12 V。
11. 有关不同环境温度下的最大额定输出电流和 OCV 阈值容差，请参阅第 14.1 节。
12. 在 $-40\text{ }^{\circ}\text{C} \leq T_J \leq 125\text{ }^{\circ}\text{C}$ 的全工作温度范围内运行时，最大 LDO 输出电流必须限制在 60 mA 以内。在环境温度较高时，可能需要进行热降额，以确保结温保持在推荐的工作温度范围内。

电气规格

7.1 电气特性

除非另有规定，这些规范适用于 $5\text{ V} \leq \text{PVIN} \leq 17\text{ V}$ ， $0^\circ\text{C} < \text{T}_j < 125^\circ\text{C}$ 。典型值在 $\text{T}_a = 25^\circ\text{C}$ 时设定。

表 6 电气特性

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Power Stage						
Top Switch	R _{ds(on)_Top}	VBoot – Vsw = 5.0 V, IO = 35 A, Tj =25 °C	-	2.9	-	mΩ
Bottom Switch	R _{ds(on)_Bot}	Vcc = 5.0 V, IO = 35 A, Tj =25 °C	-	1.0	-	
Bootstrap Diode Forward Voltage		I(Boot) = 25 mA	-	780	950	mV
SW Leakage Current	I _{sw}	SW = 0 V, EN = 0 V	-	-	175	μA
		SW = 0 V, EN = high, No Switching	-	-	175	
Dead Band Time	T _{db}	SW Node rising edge, 40 A, Internal LDO, Tj=25 °C, Note 13	-	10	-	ns
		SW Node falling edge, 40 A, Internal LDO, Tj = 25 °C, Note 13	-	10	-	
Supply Voltage						
PVin and External Vcc						
PVin range (using external VCC = 5V)			-	3 - 17	-	V
External Vcc Range			4.5	5	5.5	V
Supply Current						
I _{in}						
PVin Supply Current (standby, LDO)	I _{in (Standby)}	EN = Low, No Switching	-	12	-	mA
PVin Supply Current (dynamic, LDO)	I _{in (Dyn)}	EN=High, F _{sw} = 800 kHz, PVIN = 12 V, Vout = 1.1 V, Note 15	-	48	-	mA
Digital Inputs						
VR_ENx (Intel)						
Input High Voltage			0.70	-	-	V
Input Low Voltage			-	-	0.50	V
Input Impedance			-	1	-	MΩ
Digital Inputs						
SV_CLK, SV_DAT						
Input High Voltage			0.65	-	-	V
Input Low Voltage			-	-	0.45	V
Hysteresis			-	95	-	mV
Input Leakage Current		SV_CLK = 3.6 V	-1	-	1	μA
Pin Capacitance		See Note 13	-	-	4	pF
Remote Voltage Sense Inputs						
VOSEN _P , VOSEN _M						

电气规格

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
VOSENP Input Current		VOSENP = 3.6 V	-	-	230	μA
		VOSENP = -0.3 V	-85	-	-	μA
VOSENM Input Current		VOSENM = 0.3 V	-155	-	-	μA
		VOSENM = -0.3 V	-200	-	-	μA
Differential Input Voltage Range			-	-	2.56	V
VOSENM Input CM Voltage			-	±300	-	mV
MODE/TON pin						
Output Current			-	104	-	μA
VBT/ILIM pin						
Output Current			-	15	-	μA
Analog Address/Level Inputs	SV_ADDR/PROG					
Output Current			-	15	-	μA
Open-Drain Outputs–20mA Drive						
	VRRDYx					
Output Low Voltage		I = 20 mA	-	-	0.3	V
Output Leakage		V _{VRRDY} = 3.6 V	-5	-	5	μA
Open-Drain Outputs–20mA Drive						
	SV_DAT,SV_ALERT#					
Output Low Voltage		I = 20 mA	-	-	0.26	V
On Resistance		I = 20 mA	4	-	13	Ω
Tri-State Leakage		0 – 3.6 V	-5	-	5	μA
On-Time Timer						
Frequency Range (programmable)		Four frequencies in step of 200 kHz	600	--	1200	kHz
Minimum On-Time		T _j =25 °C, Note 13, P _{VIN} = 12 V, V _o = 0 V, See Note 15	-	25	-	ns
Minimum Off-Time	Toff (Min)	T _j =25 °C, V _{FB} =0 V, See Note 13	-	150	-	ns
System Set Point Accuracy (5 mV and 10 mV step mode voltage)						
VBOOT Voltage Range			Meets Spec			V
0.25 V ≤ VID ≤ 0.795 V		-40 °C ≤ T _j ≤ 125 °C VDD > VID + 200 mV Typ = 3σ, Note 13 & 14	-	±10	-	mV
0.8 V ≤ VID ≤ 0.995 V			-	±8	-	mV
1.0 V ≤ VID ≤ 2.52 V			-	±1	-	%VID
VCC LDO Output						
Vcc						
Vcc Output Voltage	Vcc	5.5 V ≤ P _{VIN} ≤ 17 V, when I _{cc} = 50 mA, C _{load} = 2.2 μF, T _j =25 °C	4.7	5.0	5.3	V
VCC Dropout	Vcc_drop	P _{VIN} = 4.5 V, I _{cc} = 50 mA, C _{load} = 2.2 μF, T _j = 25 °C	-	650	-	mV

电气规格

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Under Voltage Lockout						
Vcc_Good Start Threshold	VCC_UVLO_Start	Vcc Rising Trip Level	3.8	-	4.2	V
Vcc_Good Stop Threshold	VCC_UVLO_Stop	Vcc Falling Trip Level	3.6	-	4.0	
Enable-Start-Threshold	Enable_UVLO_Start	ramping up	0.61	0.65	0.69	V
Enable-Stop-Threshold	Enable_UVLO_Stop	ramping down	0.51	0.55	0.59	
Boot Rising Threshold	BOOT_UVLO_Rising	Boot-Phase Ramping up, Note 13	3.7	3.85	4.0	V
Boot Falling Threshold	BOOT_UVLO_Falling	Boot-Phase Ramping down, Note 13	3.5	3.65	3.8	V
Over Current Limit						
Current Limit Threshold (Valley Current)	I _{oc}	T _j = 25 °C, V _{cc} = 5.0V	-	10	-	A
			-	15	-	
			-	20	-	
			-	25	-	
			-	30	-	
			-	40	-	
			-	50	-	
			-	60	-	
Current Limit Threshold Accuracy		See Note 13	-	± 20	-	%
Over Voltage Protection						
		In SVID and VOUT_SCALE_LOOP 1:1 mode	-	0.8	-	V
			-	1.0	-	
			-	1.2	-	
			-	1.35	-	
			-	1.5	-	
			-	1.8	-	
			-	2.2	-	
			-	2.85	-	
Output Fixed OVP Threshold Accuracy		See Note 13	-5	-	5	%
Output Relative OVP Threshold (programmable via the pin)		Relative to VID in steps of 50 mV in VOUT_SCALE_LOOP 1:1 mode	50	-	400	mV
Output Relative OVP Threshold Accuracy		Relative to VID in steps in VOUT_SCALE_LOOP 1:1 mode	-	± 50	-	mV
Under Voltage Protection						
Output Relative UVP Threshold (programmable via the pin)	UVP_Vth	Relative to VID in steps of 50 mV in VOUT_SCALE_LOOP 1:1 mode	50	-	400	mV

电气规格

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
Output Relative UVP Threshold Accuracy		Relative to VID in steps; VOUT_SCALE_LOOP 1:1 mode	-	± 50	-	mV
Reporting						
Highest Reported Vout		VOUT_SCALE_LOOP=1:1 and in SVID MODE	-	-	2.56	V
Vout Reporting Accuracy		-40 °C - 125 °C (Tj), 4.5 V < Vcc < 5.5 V, 0.25 ≤ VID ≤ 0.5; VOUT_SCALE_LOOP in 1:1 mode	-2	-	2	%
		-40 °C - 125 °C (Tj), 4.5 V < Vcc < 5.5 V, 0.5 < VID ≤ 2.52; VOUT_SCALE_LOOP in 1:1 mode	-1	-	1	%
Iout Resolution			-	0.0625	-	A
Iout Digital Monitoring Range			-		64	A
Iout Reporting Accuracy		0 °C-125 °C, 4.5V<Vcc<5.5V 0 A ≤ Iout ≤ 40 A 0.25 V ≤ Vout ≤ 2.52 V, Note 15	-	± 6	-	%
Temperature Resolution			-	1	-	°C
Temperature Monitoring Range			-40	-	125	°C
Temperature Reporting Accuracy		See Note 13	-	± 1	-	°C
Thermal Shutdown		See Note 13	-	140	-	°C
Thermal Shutdown Hysteresis		See Note 13	-	20	-	°C

注:

13. 由设计保证，但未经生产测试。
14. 通过统计质量控制的相关性来保证低温性能。未进行生产测试。
15. 保证在室温下进行工作台表征，未经生产测试

引脚绑扎电阻配置

8 引脚绑扎电阻配置

下面的表格和说明详细介绍了可使用引脚电阻设置的不同参数。

表 7 MODE/TON 表

Bin	R _{MODE/TON} (kΩ)	VID mode 0<VBT<1.5V	VID mode 1.6<VBT<1.8V	Freq (kHz)	MODE
0	SHORT	5 mV	10 mV	600	FCCM
1	2.49	5 mV	10 mV	1000	
2	3.24	10 mV	10 mV	800	
3	4.02	10 mV	10 mV	1200	
4	4.87	5 mV	10 mV	1200	DEM
5	5.76	10 mV	10 mV	800	
6	6.81	10 mV	10 mV	1000	
7	7.87	10 mV	10 mV	1200	
8	9.09	10 mV	10 mV	600	
9	10.5	5 mV	10 mV	600	
10	12.1	5 mV	10 mV	800	
11	14	5 mV	10 mV	1000	
12	15.8	10 mV	10 mV	600	FCCM
13	17.8	10 mV	10 mV	1000	
14	20	5 mV	10 mV	1200	
15	FLOAT	5 mV	10 mV	800	

在引脚电阻模式下工作时，可通过将一个电阻从 MODE/TON 引脚连接到 GND 来设置开关频率和工作模式，如上表所示。开关频率可在 600kHz 至 1200kHz 之间选择，每 200kHz 为一档。模式可在强制连续导通模式 (FCCM) 和二极管仿真模式 (DEM) 之间选择。此外，还可通过该表在 5 mV 和 10 mV 之间选择 VID 模式分辨率。

表 8 VOUT_SCALE_LOOP 1:1 的 TDA38641 启动电压和 OVP 限值表

R _{VBT} (kΩ)	BOOT-Up Voltage (V)	Relative OVP/UVP (mV)	Fixed OVP (V)
SHORT	0	150	1
5.62	0.75	150	1
9.53	0.8	150	1
14	0.85	150	1.2
21	0.9	200	1.2
30.1	0.95	200	1.2
36.5	1	200	1.35
43.2	1.05	200	1.35
51.1	1.1	200	1.35
61.9	1.2	200	1.5
75	1.25	250	1.8
88.7	1.35	250	1.8
105	1.5	300	2.2
127	1.6	300	2.2
150	1.7	350	2.2



引脚绑扎电阻配置

FLOAT	1.8	300	2.2
-------	-----	-----	-----

在引脚电阻模式下工作时，可根据上表通过将电阻从 VBT 引脚连接到 GND 来选择输出电压。

表 9 TDA38641 OCP 和内部相位裕度零点选择

$R_{ILIM}(k\Omega)$	Typical OCP(A)	Internal Loop-Compensation-Filter-Zero Register (LCF)	Default LCF Zero Capacitance Value(pF), Note 16
SHORT	15	LCF 0	1
3.32	60	LCF 4	8
6.98	20	LCF 2	4
11	10	LCF 0	1
15.4	15	LCF 1	2
21	20	LCF 1	2
26.1	25	LCF 2	4
31.6	30	LCF 2	4
43.2	40	LCF 3	6
51.1	50	LCF 4	8
64.9	25	LCF 1	2
78.7	60	LCF 3	6
95.3	40	LCF 2	4
113	50	LCF 3	6
133	10	LCF 1	2
FLOAT	30	LCF 3	6

在引脚电阻模式下工作时，可根据上表通过将一个电阻从 ILIM 引脚连接到 GND 来选择 OCP 限值。

注：

16. 可以使用寄存器 0x64[14:12]、0x62[2:0]、0x62[6:4]、0x62[10:8]、0x62[14:12] 分别更改 LCF 0、LCF 1、LCF 2、LCF 3 和 LCF 4 的默认 LCF 值。

典型效率和功率损耗曲线

9 典型效率和功率损耗曲线

9.1 $P_{Vin} = 12\text{ V}$ 、 $F_{sw} = \text{变化}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示功率损耗。

表 10 $P_{Vin}=12\text{ V}$ 、 $F_s = \text{变化}$ 时的电感器

Vout (V)	Lout (nH)	P/N	Frequency(kHz)	DCR (mΩ)	Inductor Size (mm ³)
1.1 (Ext. Vcc)	100	L101247A-100L	600	0.125	10 x 6.4 x 12
			800		
			1000		



图 6 典型效率和功率损耗曲线， $P_{Vin} = 12\text{ V}$ 、 $F_{sw} = \text{变化}$

典型效率和功率损耗曲线

9.2 $P_{Vin} = 12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示功率损耗。

表 11 $P_{Vin}=12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$ 时的电感器

Vout (V)	Lout (nH)	P/N	Frequency(kHz)	DCR (mΩ)	Inductor Size (mm ³)
1.1 (Ext. Vcc)	100	L101247A-100L	800	0.125	10 x 6.4 x 12
1.1 (Int. Vcc)					

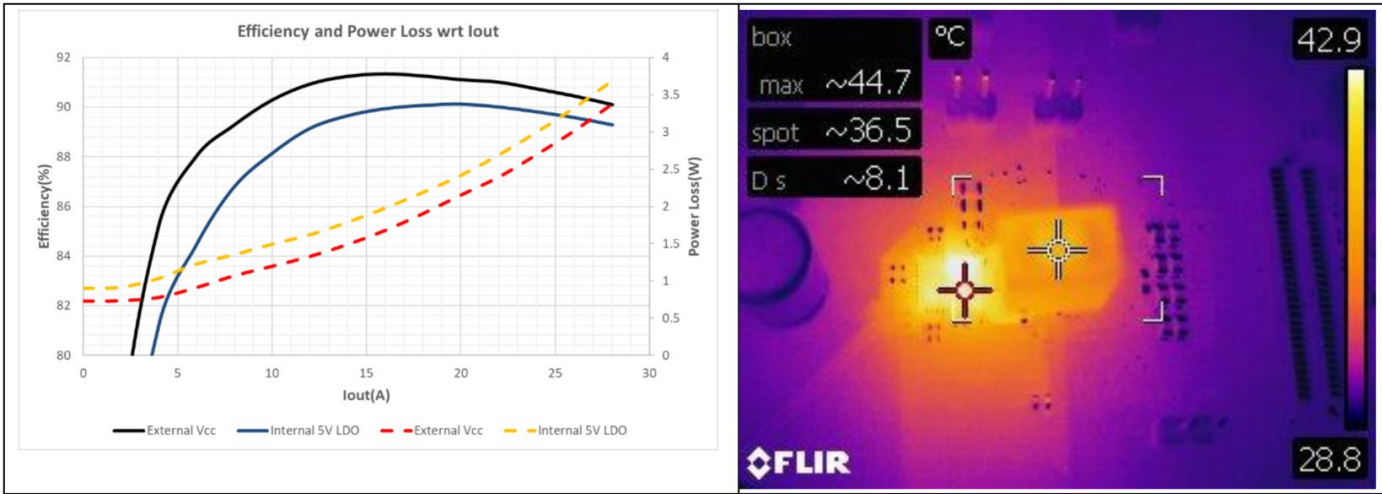


图 7 使用内部 LDO、 $P_{Vin} = 12\text{ V}$ 、 $F_{sw} = 800\text{ kHz}$ 时，满载 28 A 电流时的典型效率 & 功率损耗曲线和热图像

9.3 $P_{Vin} = \text{变化}$ 、 $F_{sw} = 1000\text{ kHz}$

效率测试是在 0 LFM 条件下进行的，驱动器损耗已包括在效率数字中。实线表示效率，虚线表示功率损耗。

表 12 $P_{Vin} = \text{变化}$ 、 $F_{sw} = 1000\text{ kHz}$ 时的电感器

Vout (V)	Lout (nH)	P/N	PVIN(V)	DCR (mΩ)	Inductor Size (mm ³)
1.1 (Int. Vcc)	100	L101247A-100L	10.8	0.125	10 x 6.4 x 12
			12		
			13.2		

典型效率和功率损耗曲线

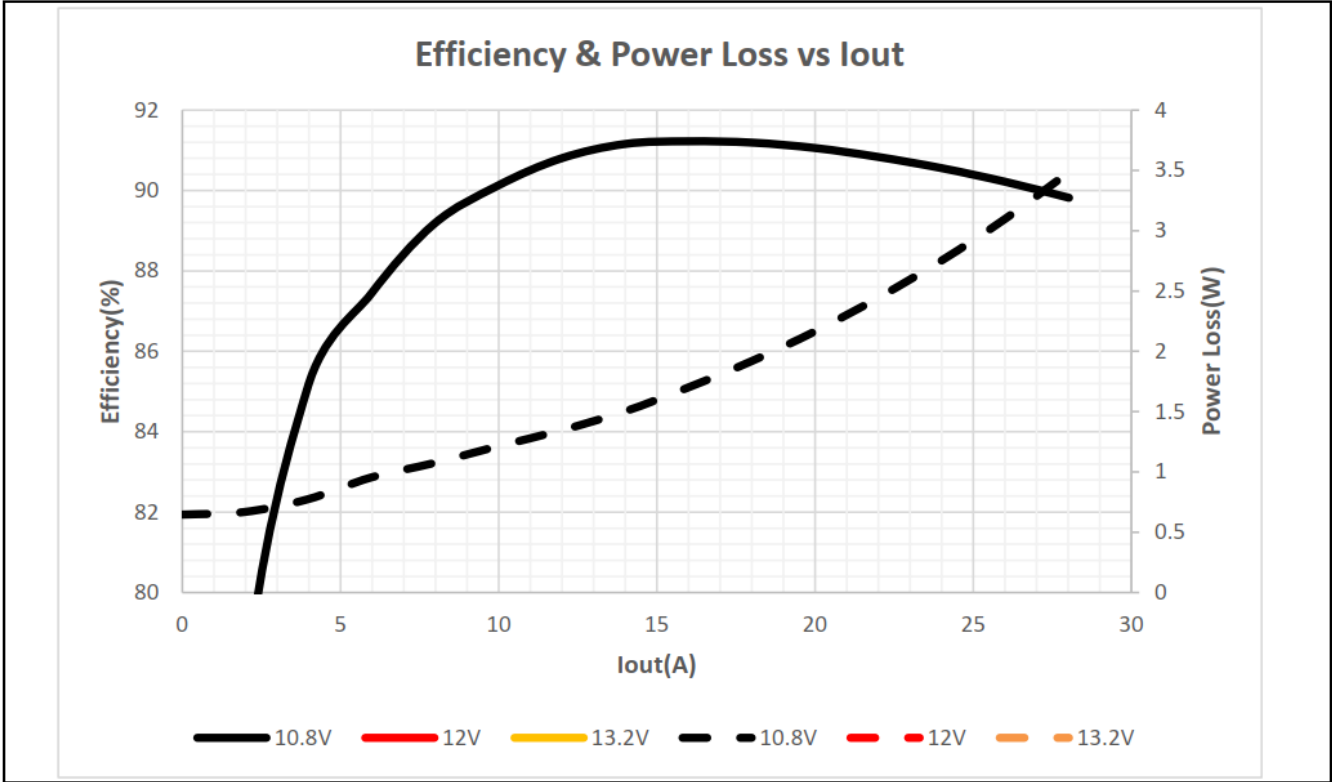


图 8 典型效率和功率损耗曲线， P_{VIN} = 变化、 F_{sw} = 1000 kHz

热降额曲线

10 热降额曲线

该测试在 TDA38641 的 DB356 Rev 2 评估板上进行。它是一种 8 层板，内 Cu 层为 1 盎司，顶层和底层为 2 盎司。材料为 FR4，评估板尺寸为 105 毫米 x 133 毫米。

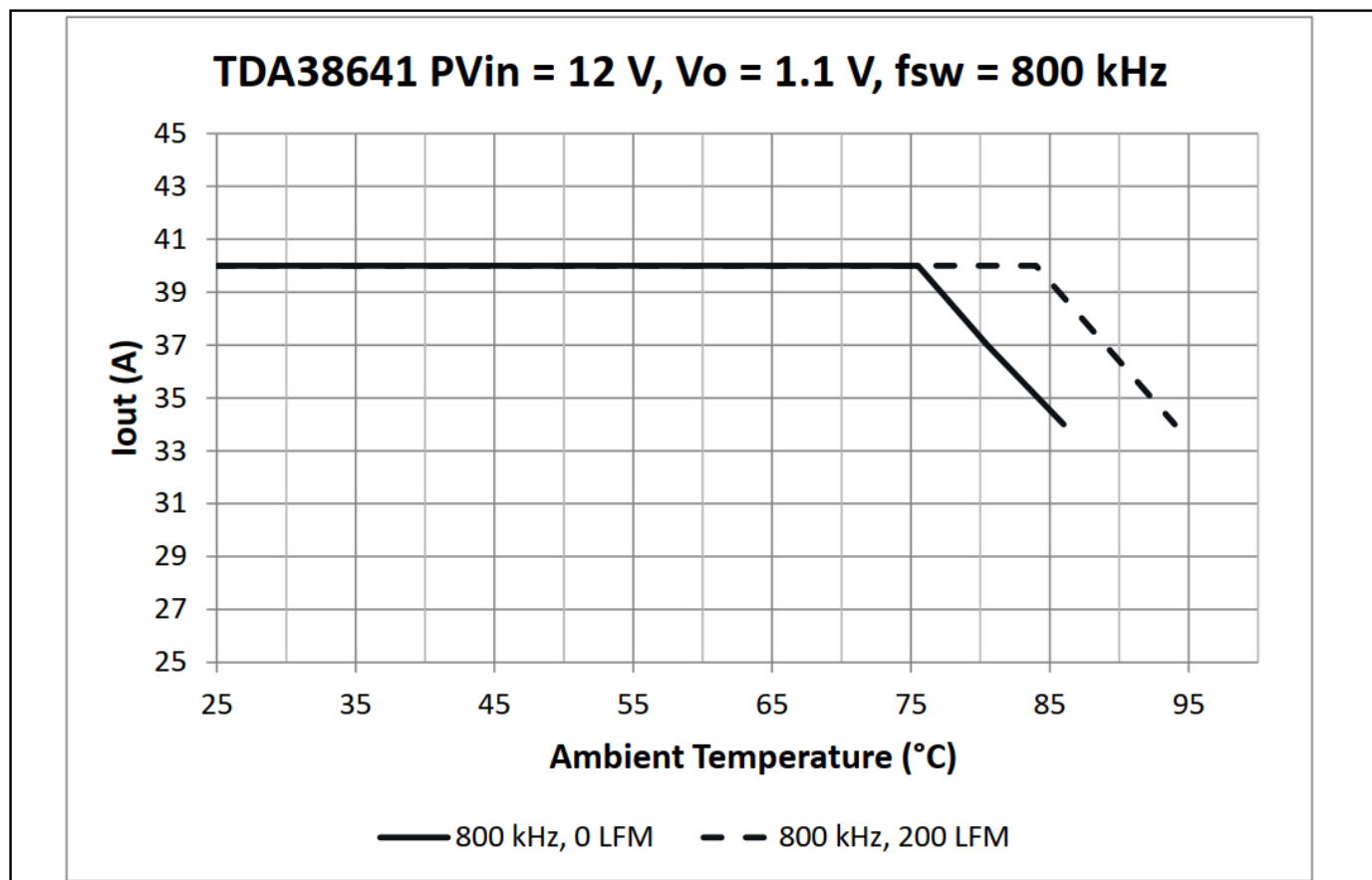


图 9 热降额曲线， $P_{Vin} = 12\text{ V}$ 、 $V_{out} = 1.1\text{ V}$ 、 $f_{sw} = 800\text{ kHz}$ 、 $V_{CC} =$ 内部 LDO

MOSFET 的 $R_{DS(on)}$ 随温度变化情况

11 MOSFET 的 $R_{DS(on)}$ 随温度变化情况

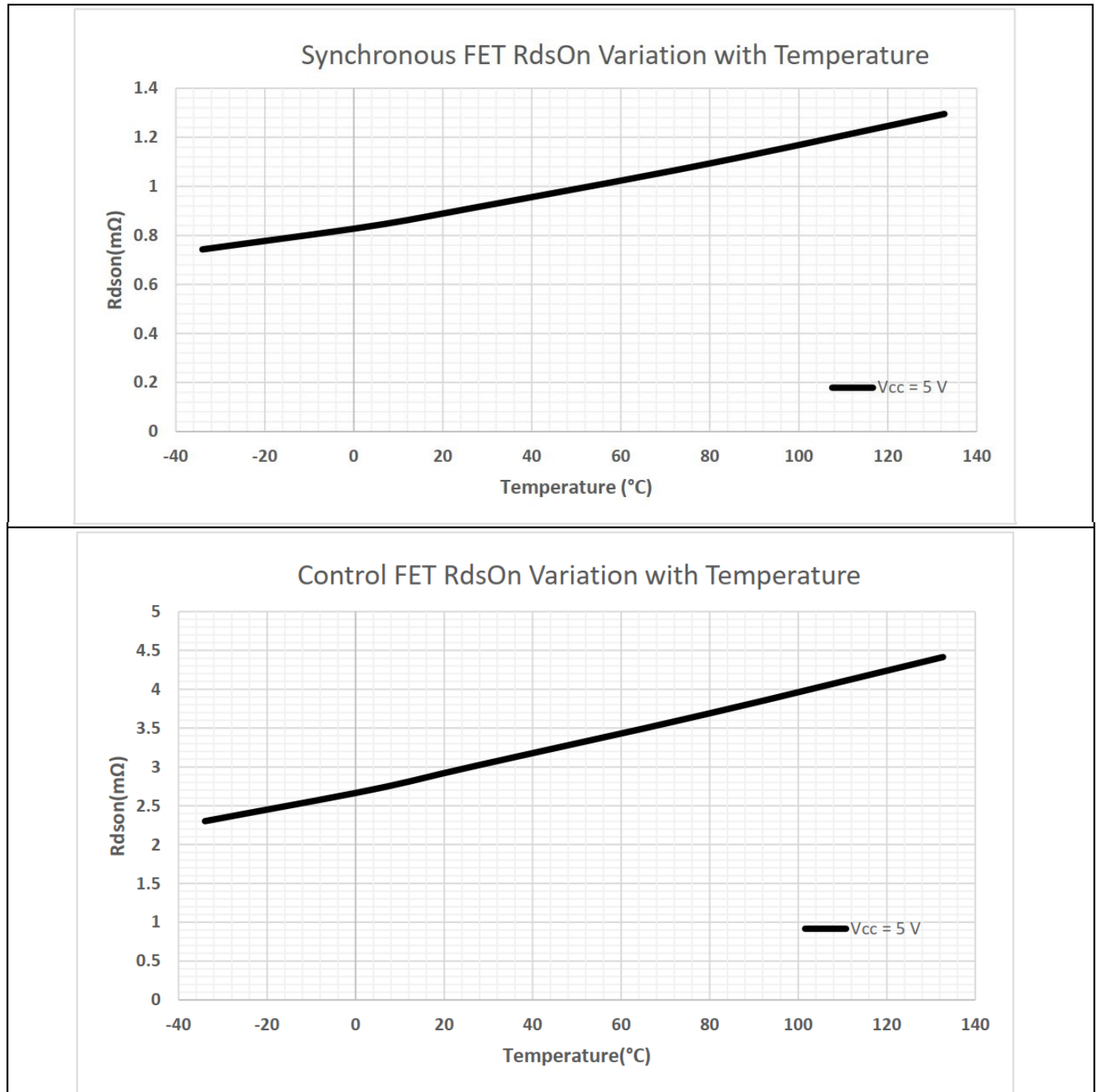


图 10 MOSFET 的 $R_{DS(on)}$ 随温度变化情况

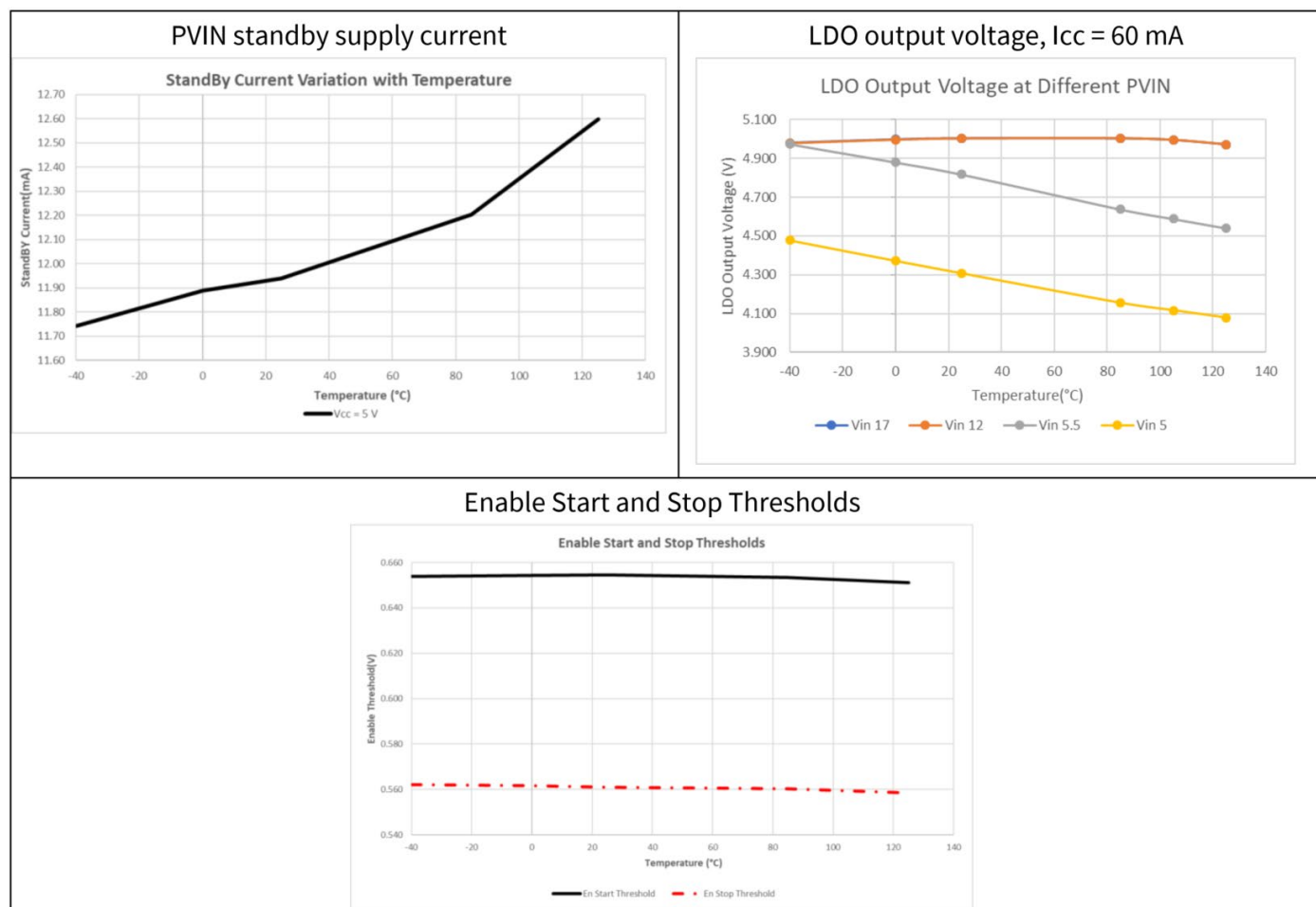
典型工作特性 ($-40\text{ }^{\circ}\text{C} \leq T_j \leq +125\text{ }^{\circ}\text{C}$)12 典型工作特性 ($-40\text{ }^{\circ}\text{C} \leq T_j \leq +125\text{ }^{\circ}\text{C}$)

图 11 典型工作特性 (第 1 组, 共 2 组)

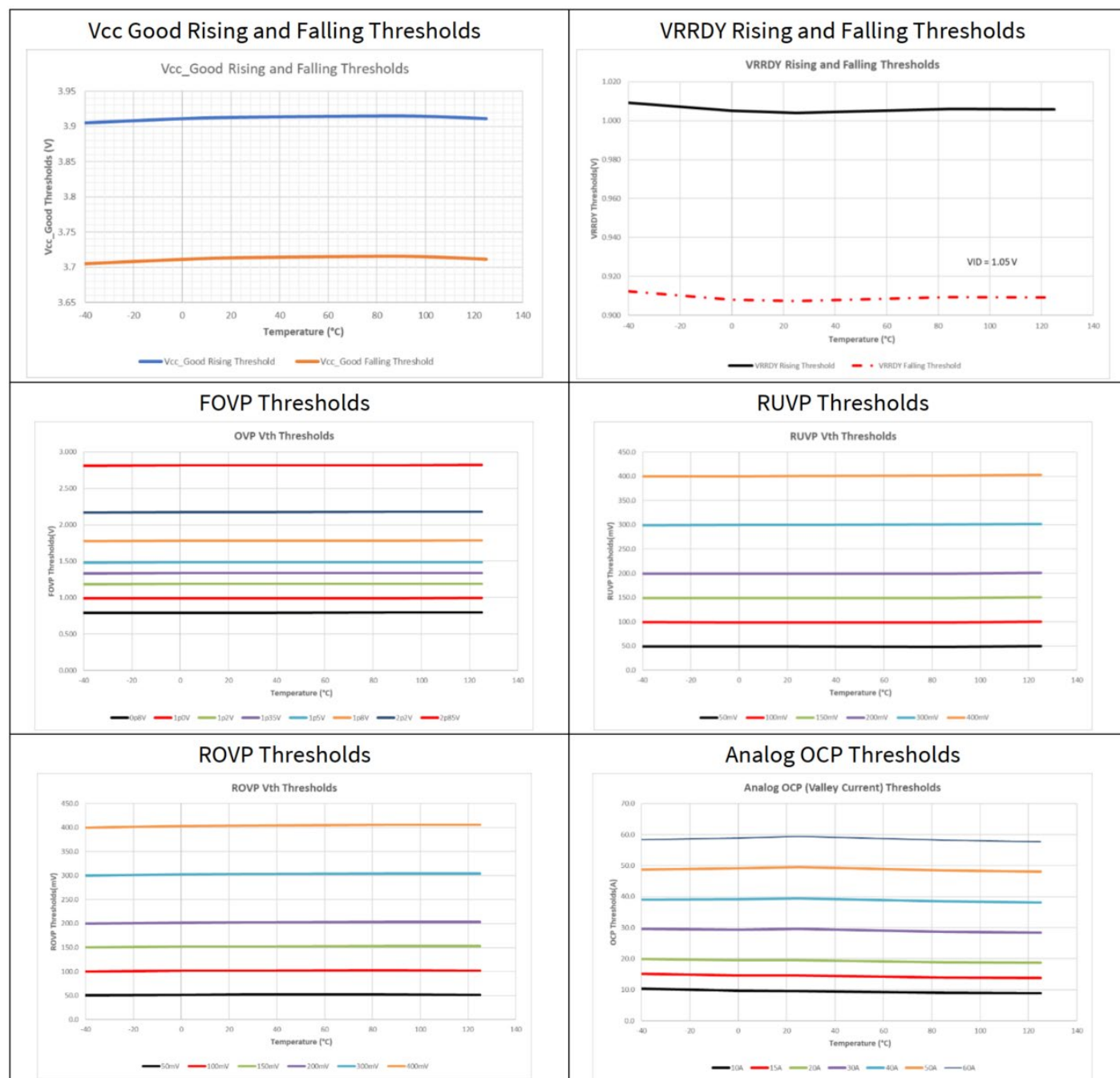
典型工作特性 ($-40\text{ }^{\circ}\text{C} \leq T_j \leq +125\text{ }^{\circ}\text{C}$)

图 12 典型工作特性 (第 2 组, 共 2 组)

概述

13 概述

TDA38641 是一款易于使用、完全集成的高效直流-直流稳压器，经过优化可将 12 V 输入电源转换为高性能微处理器和 DDR 存储器所需的电压水平。PWM 控制器和集成了自举二极管的 OptiMOS™ FET 使 TDA38641 成为一款小尺寸解决方案，可提供高效的功率传输。使用快速恒定运行时间 (COT) 控制方案可简化设计工作，实现快速控制响应。设备配置可使用英飞凌的 XDP Designer GUI 进行定义，并仅在设备处于测试模式时存储在片上存储器中。

13.1 Intel 工作模式

TDA38641 可用于 Intel® VR12、VR 12.5、VR13、VR14、IMPVP8 设计和 DDR 存储器，而无需对物料清单 (BOM) 进行重大修改。在 MTP 中选择所需的模式，并自动配置引脚输出、VID 表和其他相关功能。这大大缩短了产品上市时间，并消除了管理和库存不同 PWM 控制器的需要。

13.2 电压检测

目标电压（由 VID 和负载线（如有）定义）与差分感应输出电压（远程感应）之间的差值会产生误差电压。误差电压由高速、高精度 ADC 进行数字化处理。抗混叠滤波器可提供必要的高频噪声抑制功能。每个环路的电压检测电路的增益和偏移均在出厂前经过微调，以达到所需的精度。

为了获得 2.56 V 至 3.04 V 范围内的输出电压，必须使用 VOUT SCALE LOOP 1:2 模式，并且需要一个从 Vout 到 PGND 的电阻分压器。电阻分压器的中心抽头与 VOSENSP 引脚相连。在要求较高 Vout 设定点精度的应用中，需要在分压器的顶端电阻上并联一个电阻，如图 5 所示。电阻值的计算公式如下：

$$R_{top} = \frac{V_o - V_{fb}}{\left(\frac{V_{fb}}{R_2} + \frac{V_{fb}}{13570} - \frac{1.2}{20000} \right)}$$

其中：

R1 是分压器的顶端电阻

R2 是分压器的底部电阻 Req= 并联 R1 和

R3 的有效值 Vo= 目标输出电压

Vfb= VOSENSP = Vo/2

R1、R2=499 欧姆（推荐值）

$$R_3 = \frac{R_1 \times R_{eq}}{R_1 - R_{eq}}$$

对于给定的反馈电阻值，Vout 的计算方法如下：

$$V_{out} = V_{fb} \left(1 + \frac{R_{eq}}{R_2} + \frac{R_{eq}}{13570} \right) - 1.2 \times \frac{R_{eq}}{20000}$$

R1 和 R3 的建议值如下：

Target Vout (V)	R1, R2 (Ohms)	R3 (kOhms)
2.56	499	37.4
3.04	499	29.1

概述

13.3 VID 解码器

VID 解码器接收来自 CPU 的 VID 代码，并将其转换为代表 VID 电压的内部代码。8 位 VID 代码支持 Intel® VR13、VR14。此外，根据用户选择的协议 ID，用户还可编程 5 mV 或 10 mV VID 步进。

13.4 测试模式

通过向 SV_ADDR 引脚施加 3.6 V 电压，可将 TDA38641 置于测试模式。当设备处于测试模式时，用户可通过 XDP GUI 访问内部寄存器。在测试模式下，控制和同步 FET 为三态，设备地址为 0x0A，引脚 ILIM 和 TON/MODE 变为 SM_DAT 和 SM_CLK 引脚，用于与设备进行 I2C 通信。寄存器中的更改完成后，应重新启动部件，使其恢复为带 SVID 通信接口的引脚可编程降压稳压器。

13.5 I2C 接口（仅在测试模式下可用）

I2C 或 PMBus 接口用于与 TDA38641 通信。这种两线串行接口由时钟和数据信号组成，运行速度高达 1 MHz。总线提供对内部寄存器的读 & 写访问，用于配置和监控运行参数。总线还用于对片上非易失性存储器 (MTP) 进行编程，以存储运行参数。

为保护客户配置和信息，I2C 接口可配置为有限访问或使用 16 位软件密码锁定。有限访问包括写保护和读保护选项。此外，还有一种只允许从遥测寄存器读取数据的遥测模式。

13.6 多时间编程存储器（仅在测试模式下可用）

多次编程存储器 (MTP) 存储器件配置。上电时，MTP 内容被传输到操作寄存器中，供器件运行时访问。MTP 允许在设计 and 大批量制造过程中进行定制。每次上电时，都会通过循环冗余校验 (CRC) 验证 MTP 的完整性。如果出现 CRC 错误，控制器将无法启动。

TDA38641 最多允许 13 种独特的配置，用于配置频率、故障运行特性和启动电压等基本器件参数。与传统的模拟方法相比，这大大节省了体积和元器件。此外，TDA38641 还允许加载多图像（最多 13 个连续的）配置文件，并根据 SV-ADDR/PROG 引脚上的电阻值和指针 (0x0000[13:8]) 在上电后自动选择一个唯一的文件。在寄存器映射的 CNFG 部分有一些寄存器，允许用户设置多图像的起点（寄存器 0x0000[13:8]）和多图像配置文件中的图像数（寄存器 0x0000[3:0]）。

对于一个图像配置文件，TDA38641 最多可成功编程 13 次。这项工作应在离线编程期间或通过英飞凌编程解决方案完成。此外，TDA38641 还允许为多图像设计加载最多 13 个配置文件。有关部件编程的详细信息，请参阅 AN_2308_PL12_2308_163442 编程指南 v1.1。

13.7 编程（仅在测试模式下可用）

设计完成后，XDP Designer GUI 会生成一个配置文件。这些配置文件可以保存和加载。英飞凌不建议在器件运行产生输出电压时加载新配置文件并对器件进行编程。详情请参阅编程指南 AN_2308_PL12_2308_163442。

工作原理

14 工作原理

14.1 器件上电

片上稳压器通过 V_{CC}/V_{DRV} 工作，并产生内部 +1.2 V 电压。TDA38641 运行初始化由内部基于阈值的上电复位电路实现。为确保在 V_{CC}/V_{DRV} 电源稳定之前不执行敏感的模拟测量，控制器提供了一个延迟，以延长上电复位和进入 NVM 加载状态之间的 "系统 POR "状态。这一延迟用于确保内部模拟电路在进行任何精确测量之前稳定下来。然后，将 Trim 和 Config 图像从 NVM 加载到工作寄存器。在等待 Trim 生效期间，所有具有外部电阻的引脚（SM_ADDR/PROG）上的电流源都将启用。由此产生的电压通过低速 ADC 读取并锁存。如果 Trim 和 Config CRC 匹配，则将用户配置从 NVM 加载到工作寄存器中，并进行 CRC 校验以验证这些寄存器中的数据。如果计算出的 CRC 与存储在 NVM 中的 CRC 不一致，则标记为 CRC 错误，并终止启动中的下一个序列。如果 CRC 匹配，则部件继续执行启动序列。一旦部件准备好进行调节和通信，且使能信号被拉高，器件就会开始开关。在将 NVM 内容加载到工作寄存器时，PWM 输出处于高阻抗（Hi-Z）状态。

14.2 预偏压启动

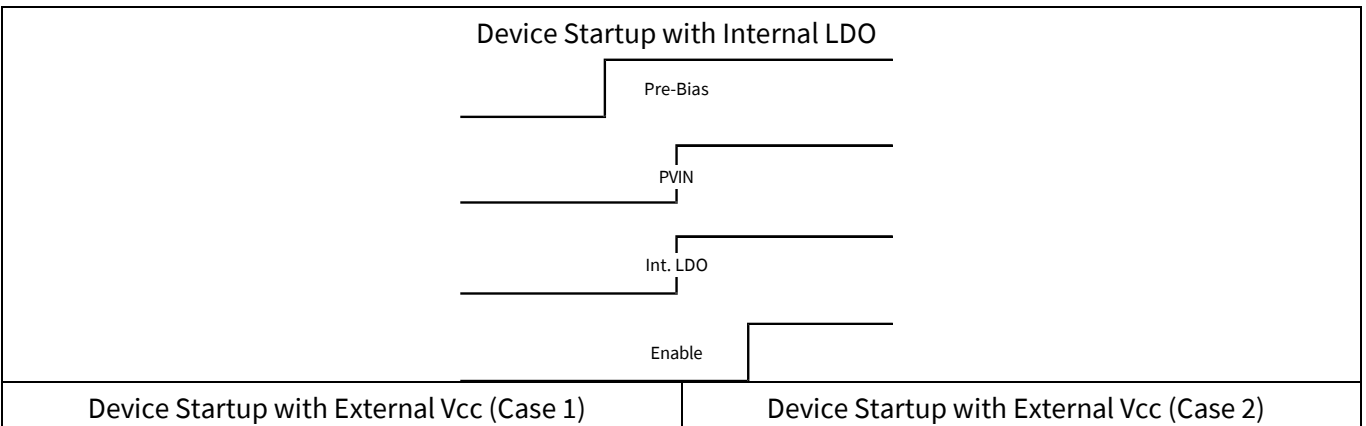
TDA38740/25 能够启动到预充电输出。对于 $V_{OUT_SCALE_LOOP}$ 1:1 应用，该部件支持 V_{out} 设置或更低的预偏置电平。对于 $V_{OUT_SCALE_LOOP}$ 1:2 应用，该部件支持 V_{out} 设置的一半或更低的预偏置电平。

要在预偏置模式下正常启动，必须满足以下条件：

- 禁用 "输出未使能时关闭模拟电路 "功能（将寄存器 0x6C 的值设置为 0xF240）
- 寄存器 0x0064[11]，d2a_enable_prebias 设置为 1
- PV_{IN} 压摆率低于 25V/mS
- 预偏压源的电流限制为 1A

根据 V_{CC} 是外部提供还是使用内部 LDO，所需的上电序列如下图13所示

在不遵守上述预偏置操作要求的应用中，当在预偏置条件下通电时，部件可能会进入保护模式。在大多数情况下，在 EN 循环后，部件会恢复正常。在使用外部 V_{CC} 为部件供电的应用中， PV_{IN} 需要在首次上电后循环关断和接通，请使用以下情况 3 和 4 所示的顺序。



工作原理

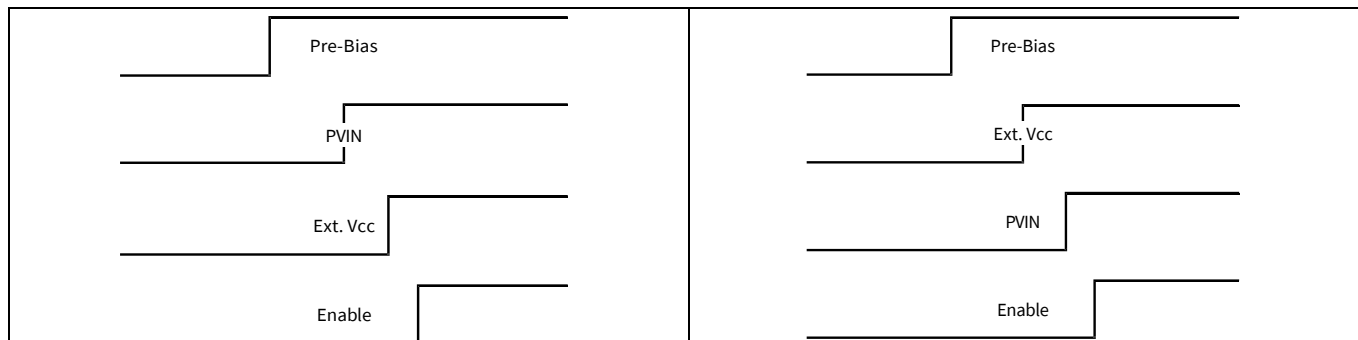


图 13 带预偏压的器件上电序列。

14.3 内部低压差 (LDO) 稳压器

TDA38641 集成了低压差 LDO 稳压器，为内部电路提供偏置电压。当 V_{CC} UVLO 启动阈值和使能电压高于使能阈值时，软启动序列启动。当使用内部 LDO 进行单轨运行时，PVIN 在内部充当 LDO 模块的输入。为了节省 LDO 的功率损耗，可以通过将 VIN 引脚连接到 VCC/LDO 引脚来使用外部偏置电压。此外，建议将 0x64[3] 设置为 1，这将禁用内部 LDO 操作。图 14 说明了 VCC/LDO 和 PVIN 引脚的可能配置。

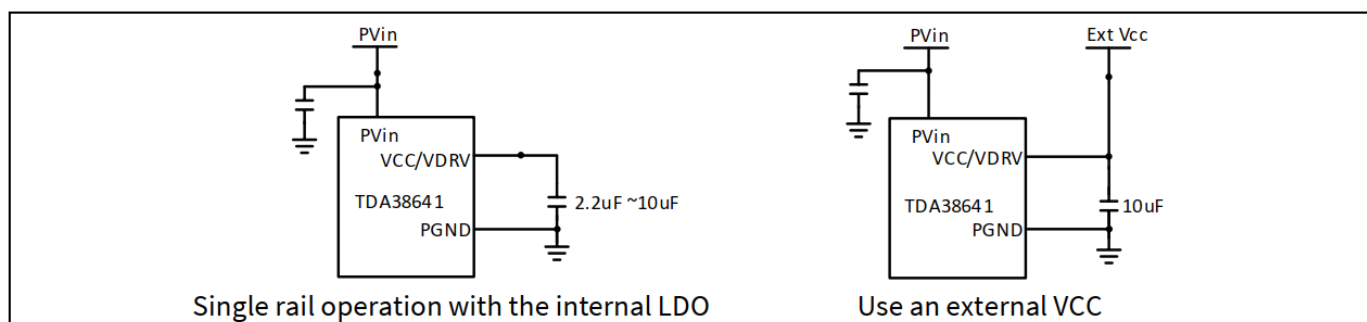
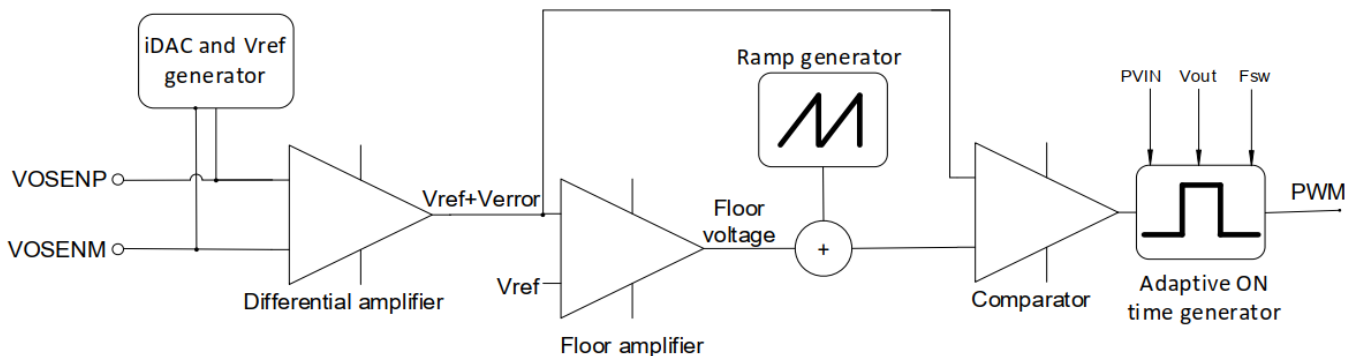


图 14 使用内部 LDO 或外部 VCC 的配置。

14.4 快速恒定导通时间控制

TDA38641 采用专有的快速恒定导通时间 (COT) 控制，可提供快速的负载瞬态响应和良好的输出调节。在主动调节过程中，输出电压与 V_{ref} 一起作为反馈电压加到差分放大器上。 V_{ref} 与设定的 V_{out} 成比例。差分放大器产生的误差电压与 V_{ref} 相加，然后馈送至本底放大器。该输入端与 V_{ref} 之间的差值经底放大器放大后产生一个底限电压。本底放大器有助于改善瞬态响应和 V_{out} 精度。底限电压和斜坡信号相加，然后应用于比较器，并与误差电压进行比较。由此产生的输出被送入自适应导通时间发生器。该模块生成伪恒定频率的 PWM 信号。自适应导通时间发生器根据 PVIN、 V_{out} 和 F_{sw} 将 PWM 导通的持续时间固定下来。PWM 关闭时间由设定的 F_{sw} 和输出负载决定。输出调节在设定的电平上，直到输出指令关闭、发生故障或 POR 取消。

工作原理



14.5 使能 (EN) 引脚

EN 引脚控制 TDA38641 的开/关状态。当 VCC/LDO 电压升至 VCC_UVLO_Start 阈值以上时，软启动序列启动。当 VCC 电压降至 VCC_UVLO_Stop 以下并升至 VCC_UVLO_Start 阈值以上时，需要切换 EN 电压，以启动软启动序列。

EN 引脚有三种配置方式。如图 15 所示。配置一是外部逻辑信号。第二种可能的配置是通过电阻分压器 R_{EN1} 和 R_{EN2} 从 PVin 电压获得使能信号。第三种配置是将 EN 直接连接到 PVin 引脚。这在空间有限的应用中非常有用。

如果不使用，EN 引脚可保持浮动。集成电路内部有一个 1 MΩ 的下拉电阻。

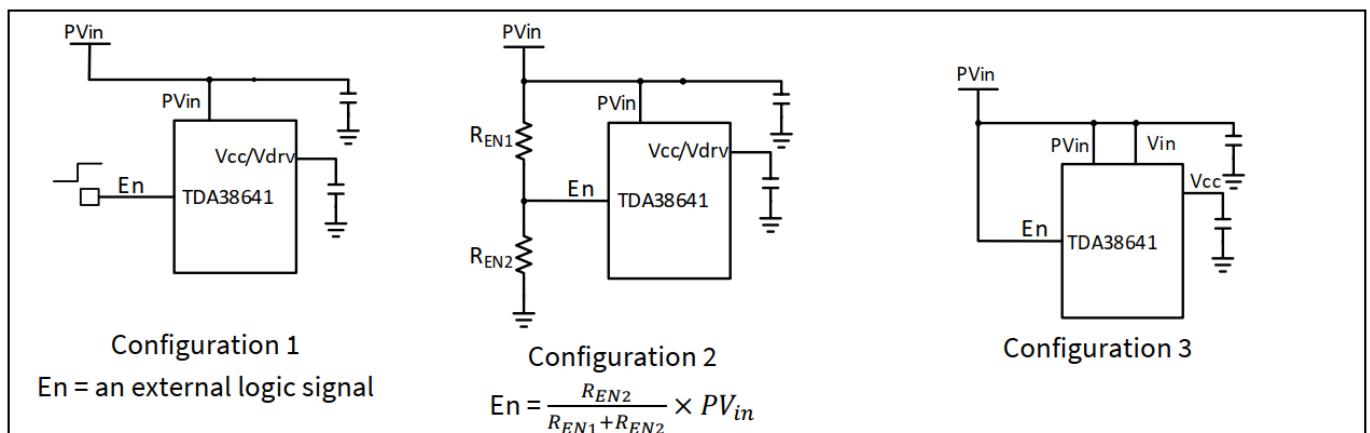


图 15 使能配置

14.6 开关频率和 FCCM/DEM 工作模式

TDA38641 提供两种工作模式：强制连续导通 (FCCM) 和二极管仿真模式 (DEM)。在 FCCM 模式下，TDA38641 始终以假恒定开关频率作为同步降压转换器运行，因此输出电压纹波较小。在 DEM 模式下，当电感电流接近于零时，同步 FET 关闭，从而降低了开关频率，提高了轻负载时的效率。在重负载时，FCCM 和 DEM 的工作方式相同。需要注意的是，运行模式的选择不能临时更改。要加载新配置，需要循环 EN 或 VCC 电压。FCCM 和 DEM 之间的选择是根据配置表进行的，配置表列于引脚带标记的电阻配置部分。

TDA38641 提供四个引脚可编程开关频率 f_{sw} ，频率范围为 600 kHz 至 1.2 MHz。根据所选电阻值 (f_{sw})，TDA38641 可为给定的 PVin 和Vo生成相应的控制 FET 导通时间，如下式所示。

工作原理

$$T_{on} = \frac{V_0}{PV_{in}} \times \frac{1}{f_{sw}}$$

其中 f_{sw} 为所需的开关频率。工作期间，TDA38640 会监控 PV_{in} 和 V_0 ，并自动调整导通时间以保持预选的 f_{sw} 。随着负载的增加，开关频率也会增加，以补偿功率损耗。因此，TDA38641 具有假定恒定开关频率。

如需加载新的 TON/MODE 配置，需要循环 EN 或 VCC 电压。

14.7 Intel 模式

当上电序列启动且 VBOOT 设置为大于 0 V 时，输出电压将上升至配置的启动电压，并拉高 VRRDY。到 VBOOT 的压摆率根据 VID_FAST/VID_SLOW 命令进行编程。

如果 Vboot = 0 V，则 VR 将保持 0 V，在 CPU 向环路发出 VID 命令之前不会进行软启动。在 VR13 模式下，一旦集成电路准备好进行 SVID 通信且 Vboot = 0 V，SV_ALERT# 将会被拉高。

14.7.1 Intel 启动模式

TDA38641 Vboot 电压可在 MTP 中完全编程，达到 Intel VID 表中指定的范围。表 14 和表 12 分别显示了 5 mV 和 10 mV VID 级的 Intel VID 表。

14.7.2 Intel SVID 接口

TDA38641 实现了完全兼容 Intel® VR 13、VR12、VR 12.5 和 VR14 串行 VID (SVID) 接口。这是 Intel 处理器 & VR 之间的 3 线接口，由时钟、数据和 alert# 组成。

TDA38641 根据 Intel 规范实现了所有必要的 SVID 寄存器和命令。对于所选的 Intel 模式，TDA38641 还实现了大部分可选命令和寄存器，只有极少数例外。Intel CPU 能够检测并识别 TDA38641 所提供的额外功能，从而使 Intel® VR 14/13/12/12.5CPU 具有无与伦比的能力来检测并优化其功率。

TDA38641 的 SVID 地址默认为 0，可以通过 MTP（测试模式）或使用 SV_ADDR/PROG 引脚重新编程。地址锁定功能可防止地址被意外覆盖。

下面的伪代码说明了 MTP 地址编程：

```
# unlock the address register to write, then lock
Set Address lock bit=0
Write new SVID address
```

14.7.3 All Call 支持

TDA38641 每个环路的全 Call 均可按以下方式配置：

- 0E 和 0F。
- 仅 0E。
- 仅 0F。
- 无 All Call

TDA38641 可配置为 CPU 的 VR（使用 All Call 0F）或存储器的 VR（使用 All Call 0E）。

工作原理

14.7.4 VR13 工作模式

VR 13 模式可通过 MTP 位 (0x44[12:8]) 进行选择。VR 13 模式下的启动电压通过测试模式下的启动寄存器或 TON/MODE 引脚进行配置。在 VR 13 模式下，启动电压可按 5 mV 或 10 mV 步进配置。

14.7.5 VR14 工作模式

VR 14 模式可通过 MTP 位 (0x44[12:8]) 进行选择。VR 14 模式下的启动电压通过测试模式下的启动寄存器或 TON/MODE 引脚进行配置。在 VR 14 模式下，启动电压可按 5mV 或 10mV 步进配置。

14.7.6 设置工作点

TDA38641 支持 SVID Set WP 命令，可通过所有调用地址设置所有轨的 VID 电压。当处理器发出 Set WP 命令时，VR 的所有轨都会恢复到 WP 寄存器中编码的相应新设置电压。在设定工作点运行期间，所有导轨的转换斜率和电源状态相同。

表 13 Intel 5mV VID 表 (VR14 和 VR13)

VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)
FF	1.52	DA	1.335	B5	1.15	90	0.965	6B	0.78
FE	1.515	D9	1.33	B4	1.145	8F	0.96	6A	0.775
FD	1.51	D8	1.325	B3	1.14	8E	0.955	69	0.77
FC	1.505	D7	1.32	B2	1.135	8D	0.95	68	0.765
FB	1.5	D6	1.315	B1	1.13	8C	0.945	67	0.76
FA	1.495	D5	1.31	B0	1.125	8B	0.94	66	0.755
F9	1.49	D4	1.305	AF	1.12	8A	0.935	65	0.75
F8	1.485	D3	1.3	AE	1.115	89	0.93	64	0.745
F7	1.48	D2	1.295	AD	1.11	88	0.925	63	0.74
F6	1.475	D1	1.29	AC	1.105	87	0.92	62	0.735
F5	1.47	D0	1.285	AB	1.1	86	0.915	61	0.73
F4	1.465	CF	1.28	AA	1.095	85	0.91	60	0.725
F3	1.46	CE	1.275	A9	1.09	84	0.905	5F	0.72
F2	1.455	CD	1.27	A8	1.085	83	0.9	5E	0.715
F1	1.45	CC	1.265	A7	1.08	82	0.895	5D	0.71
F0	1.445	CB	1.26	A6	1.075	81	0.89	5C	0.705
EF	1.44	CA	1.255	A5	1.07	80	0.885	5B	0.7
EE	1.435	C9	1.25	A4	1.065	7F	0.88	5A	0.695
ED	1.43	C8	1.245	A3	1.06	7E	0.875	59	0.69
EC	1.425	C7	1.24	A2	1.055	7D	0.87	58	0.685
EB	1.42	C6	1.235	A1	1.05	7C	0.865	57	0.68
EA	1.415	C5	1.23	A0	1.045	7B	0.86	56	0.675
E9	1.41	C4	1.225	9F	1.04	7A	0.855	55	0.67
E8	1.405	C3	1.22	9E	1.035	79	0.85	54	0.665

工作原理

VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)
E7	1.4	C2	1.215	9D	1.03	78	0.845	53	0.66
E6	1.395	C1	1.21	9C	1.025	77	0.84	52	0.655
E5	1.39	C0	1.205	9B	1.02	76	0.835	51	0.65
E4	1.385	BF	1.2	9A	1.015	75	0.83	50	0.645
E3	1.38	BE	1.195	99	1.01	74	0.825	4F	0.64
E2	1.375	BD	1.19	98	1.005	73	0.82	4E	0.635
E1	1.37	BC	1.185	97	1	72	0.815	4D	0.63
E0	1.365	BB	1.18	96	0.995	71	0.81	4C	0.625
DF	1.36	BA	1.175	95	0.99	70	0.805	4B	0.62
DE	1.355	B9	1.17	94	0.985	6F	0.8	4A	0.615
DD	1.35	B8	1.165	93	0.98	6E	0.795	49	0.61
DC	1.345	B7	1.16	92	0.975	6D	0.79	48	0.605
DB	1.34	B6	1.155	91	0.97	6C	0.785	47	0.6
46	0.595	37	0.52	28	0.445	19	0.37	0A	0.295
45	0.59	36	0.515	27	0.44	18	0.365	09	0.29
44	0.585	35	0.51	26	0.435	17	0.36	08	0.285
43	0.58	34	0.505	25	0.43	16	0.355	07	0.28
42	0.575	33	0.5	24	0.425	15	0.35	06	0.275
41	0.57	32	0.495	23	0.42	14	0.345	05	0.27
40	0.565	31	0.49	22	0.415	13	0.34	04	0.265
3F	0.56	30	0.485	21	0.41	12	0.335	03	0.26
3E	0.555	2F	0.48	20	0.405	11	0.33	02	0.255
3D	0.55	2E	0.475	1F	0.4	10	0.325	01	0.25
3C	0.545	2D	0.47	1E	0.395	0F	0.32	00	0
3B	0.54	2C	0.465	1D	0.39	0E	0.315		
3A	0.535	2B	0.46	1C	0.385	0D	0.31		
39	0.53	2A	0.455	1B	0.38	0C	0.305		
38	0.525	29	0.45	1A	0.375	0B	0.3		

表 14 Intel 10mV VID 表 (VR14 和 VR13)

VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)
FF	3.04	DC	2.69	B9	2.34	96	1.99	73	1.64
FE	3.03	DB	2.68	B8	2.33	95	1.98	72	1.63
FD	3.02	DA	2.67	B7	2.32	94	1.97	71	1.62
FC	3.01	D9	2.66	B6	2.31	93	1.96	70	1.61
FB	3.00	D8	2.65	B5	2.30	92	1.95	6F	1.60
FA	2.99	D7	2.64	B4	2.29	91	1.94	6E	1.59
F9	2.98	D6	2.63	B3	2.28	90	1.93	6D	1.58

工作原理

VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)	VID (Hex)	Voltage (V)
F8	2.97	D5	2.62	B2	2.27	8F	1.92	6C	1.57
F7	2.96	D4	2.61	B1	2.26	8E	1.91	6B	1.56
F6	2.95	D3	2.60	B0	2.25	8D	1.90	6A	1.55
F5	2.94	D2	2.59	AF	2.24	8C	1.89	69	1.54
F4	2.93	D1	2.58	AE	2.23	8B	1.88	68	1.53
F3	2.92	D0	2.57	AD	2.22	8A	1.87	67	1.52
F2	2.91	CF	2.56	AC	2.21	89	1.86	66	1.51
F1	2.90	CE	2.55	AB	2.20	88	1.85	65	1.50
F0	2.89	CD	2.54	AA	2.19	87	1.84	64	1.49
EF	2.88	CC	2.53	A9	2.18	86	1.83	63	1.48
EE	2.87	CB	2.52	A8	2.17	85	1.82	62	1.47
ED	2.86	CA	2.51	A7	2.16	84	1.81	61	1.46
EC	2.85	C9	2.50	A6	2.15	83	1.80	60	1.45
EB	2.84	C8	2.49	A5	2.14	82	1.79	5F	1.44
EA	2.83	C7	2.48	A4	2.13	81	1.78	5E	1.43
E9	2.82	C6	2.47	A3	2.12	80	1.77	5D	1.42
E8	2.81	C5	2.46	A2	2.11	7F	1.76	5C	1.41
E7	2.80	C4	2.45	A1	2.10	7E	1.75	5B	1.40
E6	2.79	C3	2.44	A0	2.09	7D	1.74	5A	1.39
E5	2.78	C2	2.43	9F	2.08	7C	1.73	59	1.38
E4	2.77	C1	2.42	9E	2.07	7B	1.72	58	1.37
E3	2.76	C0	2.41	9D	2.06	7A	1.71	57	1.36
E2	2.75	BF	2.40	9C	2.05	79	1.70	56	1.35
E1	2.74	BE	2.39	9B	2.04	78	1.69	55	1.34
E0	2.73	BD	2.38	9A	2.03	77	1.68	54	1.33
DF	2.72	BC	2.37	99	2.02	76	1.67	53	1.32
DE	2.71	BB	2.36	98	2.01	75	1.66	52	1.31
DD	2.70	BA	2.35	97	2.00	74	1.65	51	1.30
50	1.29	3E	1.11	2C	0.93	1A	0.75	08	0.57
4F	1.28	3D	1.10	2B	0.92	19	0.74	07	0.56
4E	1.27	3C	1.09	2A	0.91	18	0.73	06	0.55
4D	1.26	3B	1.08	29	0.90	17	0.72	05	0.54
4C	1.25	3A	1.07	28	0.89	16	0.71	04	0.53
4B	1.24	39	1.06	27	0.88	15	0.70	03	0.52
4A	1.23	38	1.05	26	0.87	14	0.69	02	0.51
49	1.22	37	1.04	25	0.86	13	0.68	01	0.50
48	1.21	36	1.03	24	0.85	12	0.67	00	0
47	1.20	35	1.02	23	0.84	11	0.66		
46	1.19	34	1.01	22	0.83	10	0.65		

工作原理

14.8 编程引脚 (SV_ADDR/PROG)

该引脚上的接地电阻既可设置固定的 SVID 从地址偏移，也可在上电期间从 OTP 中的 14 个可能配置文件中选择配置。如表 15 所示，SV_ADDR 引脚根据连接到 SV_ADDR/PROG 引脚的电阻选择偏移量。PROG 功能用于选择要从 OTP 中加载的 14 个图像之一。有关单图像和多图像编程的详细信息，请参阅第 13.6 节。

表 15 SV_ADDR/PROG 引脚

Resistor to GND (kΩ)	PROG Functionality	SV_ADDR Functionality: SVID slave address	Programmability Access
SHORT	CONFIG0	0	Please refer to Section 13.6 for more details on single image and multi-image programming
5.62	CONFIG1	1	
9.53	CONFIG2	2	
14	CONFIG3	3	
21	CONFIG4	4	
30.1	CONFIG5	5	
36.5	CONFIG6	6	
43.2	CONFIG7	7	
51.1	CONFIG8	8	
61.9	CONFIG9	9	
75	CONFIG10	10	
88.7	CONFIG11	11	
105	CONFIG12	12	
127	CONFIG13	13	
147	NA	All Call	
FLOAT	NA	All Call	

14.9 软启动

软启动功能被定义为支持 SVID 的软启动命令，其中 SetVID_Slow (0x44[1:0]) 和 SVID_fast (0x46[15:12]) 命令用于将软启动时序设置为 VID。

14.10 负载线

TDA38641 提供数字负载线，可通过配置寄存器进行设置，无需外部元器件。使用 VOUT_DROOP 命令 0x250[15:0]，可对负载线进行 0 至 10 mΩ 的编程，分辨率为 19.53 μΩ。VOUT_DROOP 的量程和分辨率可通过使用 loadline_range_sel 0x6A [6] 位增加到 0 至 50 mΩ，分辨率为 100 μΩ。此外，数字负载线的带宽也可通过寄存器 0x6A [3:0] 的 4 位以 30 kHz 为单位从 30 kHz 到 500 kHz 进行编程。

14.11 输出电压差分检测

TDA38641 VSEN和 VRTN 引脚跨接在负载附近的输出电容上，以提供具有高共模抑制能力的真正差分远程电压检测。快速 COT 控制将输出电压与结合了内部斜坡信号的底限电压进行比较。当 Vout 低于该信号时，PWM 信号被触发，使高边 FET 以固定导通时间开启。本底电压由一个内部补偿误差放大器，将

工作原理

V_{out} 与基准电压进行比较。如图 16所示，输出检测引脚 VOSEN_P 和 VOSEN_M 跨输出电容连接。

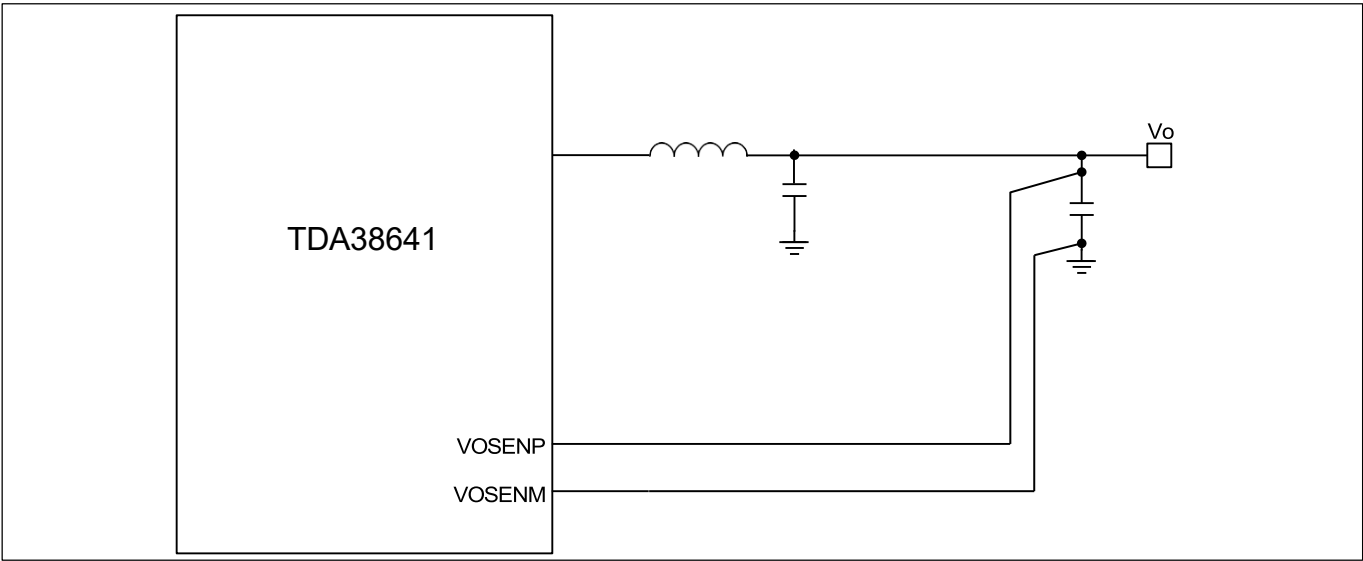


图 16 输出电压检测连接

14.12 VRRDY

VRRDY 相当于 Intel 的 PGOOD。Intel VR14 PWM 文件详细定义了信号的电气特性。它是一个漏极开路输出，上拉至 3.3 V。当上电序列启动且 VBOOT 设置为大于 0V 时，输出电压将上升至配置的启动电压，并拉高 VRRDY。发生故障时，VRRDY 引脚的响应如表 16 所示。

表 16 VRRDY 对故障的响应

Type of Fault	VRRDY Pin Functionality	Device Behavior after event
OVP	This pin is de-asserted	Latched Shutdown
OCP	This pin is de-asserted	Latched Shutdown
UVP	This pin is de-asserted	Latched Shutdown
Boot UVLO	This pin is de-asserted	Latched Shutdown
Vcc UVLO	This pin is de-asserted	Latched Shutdown
OTP	This pin is de-asserted	Latched Shutdown

故障保护

15 故障保护

15.1 过流保护 (OCP)

TDA38641 具有两种 OCP 保护：模拟 OCP (AOCP) 和数字 OCP (DOCP)。AOCP 电流限制基于电感谷值电流，而 DOCP 则基于平均电流信息。AOCP 是一种快速故障响应，应设置为可防止器件发生故障的值。

通过一种新颖的方案，可以从同步 FET $R_{DS(on)}$ 上检测到的电压重建电感电流。值得注意的是，ADC 将重建的平均电感电流数字化，并将其用于输出电流报告和 DOCP 运行。

AOCP 故障保护电路也使用同步 MOSFET 的 $R_{DS(on)}$ 两端检测到的电压；不过，保护机制依靠快速比较器将检测到的信号与过流阈值进行比较，而不依赖于 ADC 或报告的电流。因此，AOCP 具有快速的故障响应能力。限流方案采用内部温度补偿电流源，其温度系数与同步 MOSFET 的 $R_{DS(on)}$ 相同。因此，过流跳闸阈值在温度范围内几乎保持不变。

在 TDA38641 的测试模式下，可通过寄存器映射中的三个位 (aocp_thresh_sel [2:0]) 访问 AOCP 电平。数字 OCP (DOCP) 通过 PMBus 寄存器 IOUT_OC_FAULT_LIMIT 提供。当部件不处于测试模式时，AOCP 和 DOCP 电平均由 ILIM 引脚上的引脚带电阻设置。故障响应由 IOUT_OC_FAULT_RESPONSE 决定。可用的响应包括关机、闭锁和重试。故障指示可在 PMBus 的 STATUS_IOUT 寄存器中查看。

AOCP 应在软启动和正常工作（包括 FCCM 和 DEM 模式）期间启用。当越过 AOCP 阈值时，低边 MOSFET 将在剩余周期内继续保持导通，接下来的高边脉冲将被忽略，以允许电感得以释放能量（跳过脉冲）。如果在 PWM 脉冲的上升沿检测到 AOCP 条件，高边仍将被阻止开启，脉冲将被跳过。如果电流仍高于 AOCP 阈值，高边将继续被忽略。当电流低于 AOCP 阈值时，将启用随后的高边脉冲。AOCP 下的 V_{out} 由输出端过载决定，这决定了 PGOOD 是否被去置或 AOCP 是否触发 UVP 保护。

用于 DOCP 保护的电流信号通过 5.5kHz 滤波器，然后与 IOUT_OC_FAULT_LIMIT 阈值进行比较。因此，由于滤波器对电流信号进行了平均处理，DOCP 电路的响应速度比 AOCP 慢。DOCP 阈值工作点可通过 IOUT_CAL_GAIN 和 IOUT_CAL_OFFSET 进行校准。由于对电流信号进行了平均处理，DOCP 比 AOCP 更为精确。建议将 AOCP 设置得比 DOCP 高，因为 AOCP 可能会比 DOCP 更早触发，当 AOCP 和 DOCP 设置为相同值时，可能会导致输出电压下降。当使用 docp_from_aocp 寄存器 0x60[3] 从模拟 OCP 触发数字 OCP 时，会执行一个 10 计数器来计数 10 次 AOCP 事件，然后向数字块发送信号以执行编程响应。计数器在连续发生 3 次非 OCP 事件后复位。计数发生在电流的谷点。请注意，跳过脉冲时 COT 开关频率会降低。图 17 是一个 AOCP 响应示例。

TDA38641 还提供逐周期 AOCP 响应，有八个可选电流限值，由 ILIM 引脚上的电阻设定（第8节）。所选的 OCP 限值在上电时加载到集成电路中，不能临时更改。为了更改 OCP 限制，用户必须循环 EN 信号或 V_{cc} 电压。逐周期 OCP 响应允许 TDA38641 满足短暂的大电流需求，例如启动时的高浪涌电流。输出压摆率和输出电容会影响启动期间的 AOCP。在输出电压较高的情况下，较高的输出压摆率或较高的输出电容可能会在启动时错误地触发 AOCP。应增加 T_{ON_RISE} 时间或减少输出电容，以避免误触发 AOCP。

故障保护

当 EN 电压高于其阈值时，AOCP 激活。在 AOCP 事件期间，电感电流谷值围绕 AOCP 限值进行调节。但在 AOCP 跳闸的第一个开关周期内，电感电流的谷值可能会略低于 AOCP 限值。需要注意的是，除非输出电压最终降至欠压保护（UVP）阈值以下并触发 UVP，否则 AOCP 事件不会将 VRRDY 信号拉低。图 17 也显示了响应情况。

OCP 限值经过热补偿。相应的输出直流电流可按下式计算：

$$I_{out_OCP} = I_{LIM} + \frac{\Delta i_L}{2}$$

其中： I_{out_OCP} = AOCP 跳闸时的输出直流电流。 I_{LIM} = AOCP 限值，即电感电流的谷值。

Δi_L = 峰峰值电感纹波电流。

为避免在 AOCP 事件期间出现电感饱和，建议采用以下标准来确定电感的饱和电流额定值。

$$I_{sat} \geq I_{LIM_max} + \Delta i_L$$

其中： I_{sat} 是电感饱和电流， I_{LIM_max} 是 AOCP 限值的最大规格。

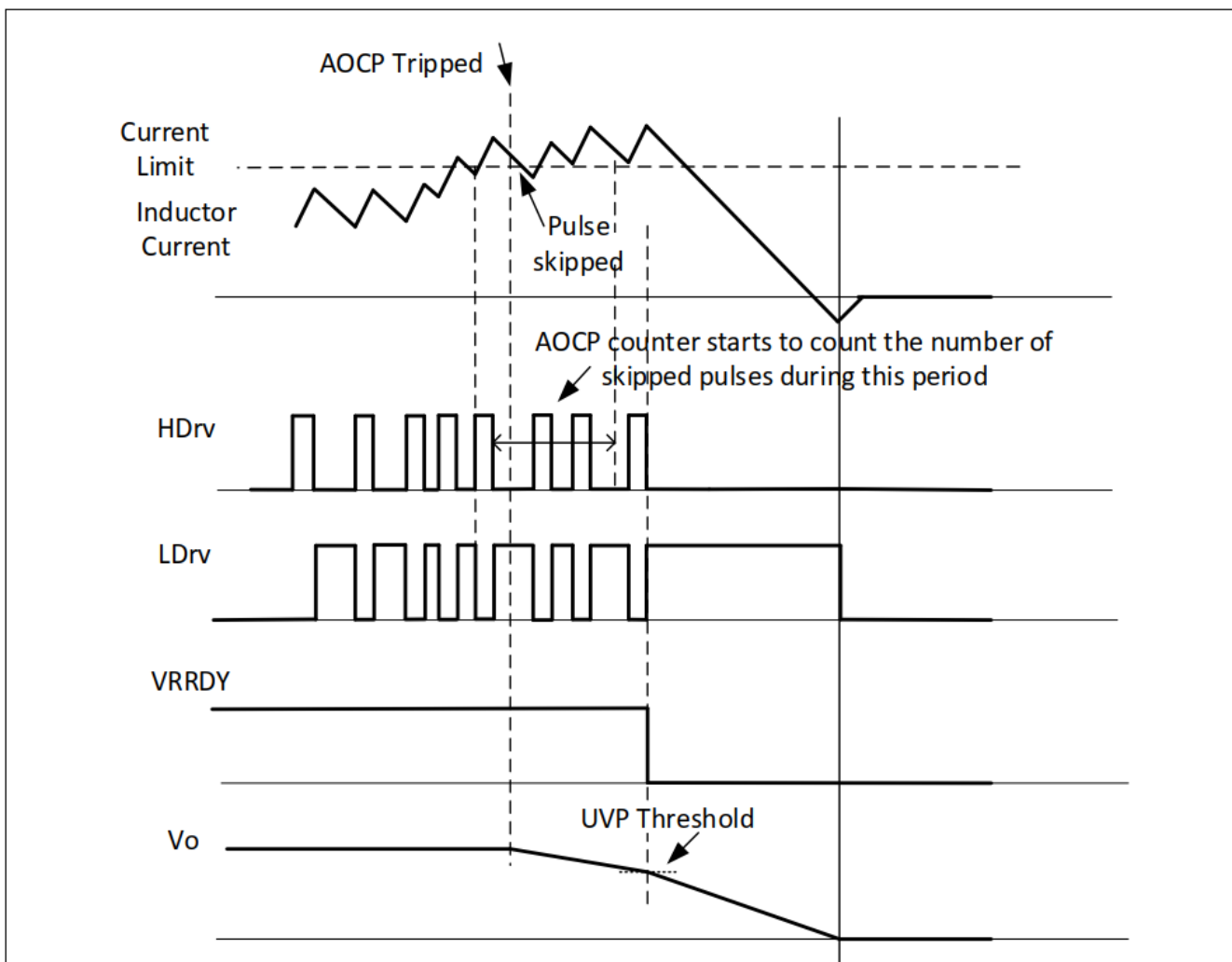


图 17 AOCP 响应时序图

故障保护

15.2 输出欠压保护 (UVP)

TDA38641 UVP 响应是一个相对限值，可配置为 50 mV 至 400 mV，步进为 50 mV。该限值是通过 VBT 引脚进行编程设置的（参见第8节）。在测试模式下，限值通过 VOUT_UV_FAULT_LIMIT PMBus 命令进行编程，响应通过 VOUT_UV_FAULT_RESPONSE 命令进行编程。此外，还可以通过访问通用重映射空间中的 I2C 寄存器，对部件的 UVP 限值进行编程。UVP 阈值通过 relative_uvp_thresh_en (0x5E [15]) 位启用，电平通过 relative_uvp_thresh [2:0] (0x5E [10:8]) 位设置。可能的响应有忽略、关断和无限重试。可使用 disable_relative_UVP(0x60[14]) 位禁用相对 UVP。

当 UVP 故障被触发时，会触发一个标志，部件将处于三态，直到使用 PMBus CLEAR_FAULTS 命令清除标志，并通过循环 Vcc 或 EN 信号再次启动部件。关断响应需要将两个 MOSFET 三态化，并通过输出端的放电电阻或低边 FET 的体二极管对输出放电。

如果将响应设置为重试，则一旦触发 UVP 故障，将立即启动用户定义的计时器（1 毫秒至 8 毫秒，步进为 1 毫秒），并将输出设置为三态。定时器结束时，将根据 250 mV 的固定电平检查输出。如果输出低于该电压，则启动程序启动，否则计时器重置，输出三态继续（两个 MOSFET 均为三态）。

在电压转换（Vboot、DVID 升高和/或降低）期间，可使用寄存器位 blank_uv_sel [1:0] 解除 UVP 保护。表 17 列出了该寄存器的选项。

表 17 通过寄存器 blank_uv_sel (0x60[11:10]) 进行的可选 UVP 消隐，仅在测试模式下可用

sel	Description
3	blank UV faults during DVID up or down (including Vboot)
2	blank UV faults during DVID up (including Vboot)
1	blank UV faults during Vboot
0	no UV fault blanking

15.3 过压保护 (OVP)

OVP 响应分为两个部分：固定 OVP (FOVP) 和相对 OVP (ROVP)。固定 OVP 通常用于启动、所有 DVID 和 EN 低电平时。ROVP 涵盖运行期间的所有其他情况。图 18 描述了使用 FOVP 和 ROVP 的示例。

使用 VBT 引脚（第八章）设置输出电压时，VOUT_COMMAND 值应与 VBT 引脚绑带设置值相同，以避免不当的 ROVP 触发。

FOVP 有 8 个不同的电平（0.8 V、1 V、1.2 V、1.35 V、1.5 V、1.8 V、2.2 V 和 2.85 V），VOUT_SCALE_LOOP 为 1:1 模式。在 VOUT_SCALE_LOOP 1:2 模式下，电平加倍。固定 OVP 和 ROVP 由部件中的 VBT 引脚设置。不过，在测试模式下，可通过配置寄存器 0x60 中的 fixed_ovp_thresh [2:0] 对其进行编程。通过 VOUT_OV_FAULT_RESPONSE 命令对 OVP 事件的响应进行编程。OVP 可有四种响应：忽略、关断、n（由 PMBus 定义）秒后重试 n（最多 6）次，然后锁定并永远重试。ROVP 的阈值相对于编程输出电压，可通过 I2C 寄存器 relative_ovp_thresh [2:0] (0x5e [14:12]) 以 50 mV 为单位设置为 50 mV 至 400 mV。也可以使用通用重映射空间寄存器 0x60 的 [13:12] 位来清除 OVP 故障。详情请参见表 14。使用 relative_ovp_thresh_en (0x5e [15]) 位可以覆盖 PMBUs 命令。

表 18 通过 blank_ov_sel(0x60[13:12])进行的可选 OVP 消隐，仅在测试模式下可用

故障保护

sel	Description
3	blank OV faults during DVID up or down (including Vboot)
2	blank OV faults during DVID up (including Vboot)
1	blank OV faults during Vboot
0	no OV fault blanking

当输出触发 FOVP 事件时，OVP 标志被设置，低边开关导通，高边开关关断。低边开关将保持导通，直到输出电压降至设定的 FOVP 阈值。然后，输出电压随着自然衰减降至零。

当输出触发 ROVP 事件时，VID 设置点以 30 V/μs 的受控压摆率移至 0.25 V，并设置 OVP 标志。接着，低边开关导通，高边开关关断。这就允许输出放电，直到 VID 设置点达到零或 Vout 赶上 VID 设置点，此时低边和高边开关根据需要导通或关断，以将输出维持在 VID 设置点。在此过程中，输出电压放电的速度取决于输出电压、输出电容和输出电感。这决定了在受控 VID 放电过程结束时，输出电压是否确实被拉低至零。在放电结束时，如果输出尚未被拉低至零，输出电压将随着自然衰减而降至零。

下图举例说明了 ROVP 和 RUVP 在 DVID 更改时如何与上述消隐设置结合使用。本例中，在 DVID 关闭和 Vboot 启动期间，ROVP 将处于消隐状态。

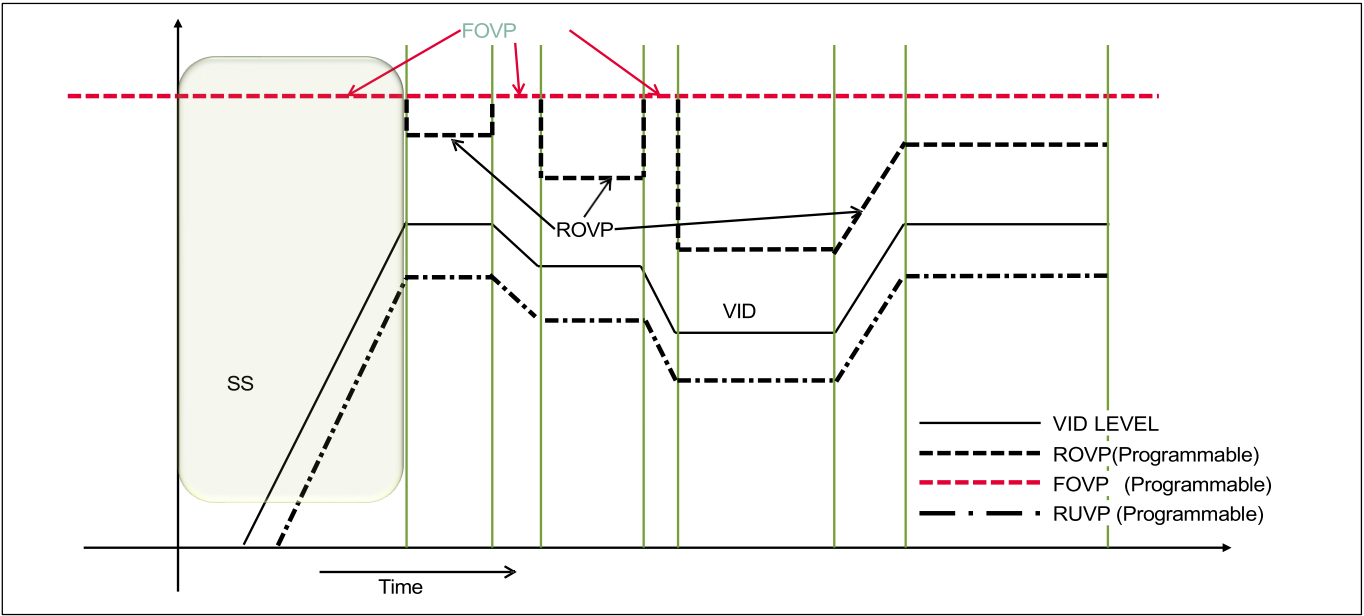


图 18 OVP 和 RUVP 示例图。请注意 FOVP 取代 ROVP 的情况。

15.4 过温保护（OTP）

温度保护可通过 OT_FAULT_LIMIT、OT_WARN_LIMIT 和 OT_FAULT_RESPONSE PMBus 寄存器进行编程。TDA38641 支持三种响应：忽略、关断和无限重试。故障不闭锁。

当器件温度达到 OT_FAULT_LIMIT 时，将触发 OTP 事件。开关输出被三态化，输出放电，同时内部 LDO 保持偏置。在输出关闭的情况下，器件会冷却，直至达到 OT_WARN_LIMIT，如果设置为重试，器件将在预偏压启动时出现打嗝现象。本部分的 OT_FAULT_LIMIT 默认设置为 140°C，滞后为 20 °C。

15.5 启动欠压锁定 (UVLO)

TDA38641 可监控从 BOOT 引脚到 PHASE 引脚的电压。如果在 PWM 周期内检测到 UVLO 启动下限阈值违规，则对事件进行计数，并在 10 次违规后触发故障。在连续 3 个周期没有发生 UVLO BOOT 事件（在 PWM 周期中高于下阈值）后，计数器复位。为了清除故障，必须循环 Vcc 或 EN。启动 UVLO 故障位于 fail_code_sticky 寄存器中。

15.6 最短导通时间和最短关断时间

最短导通时间是指控制 MOSFET 可靠导通的最短时间。最短关断时间是指在产生新的 PWM 脉冲之前，同步 FET 保持导通的最短持续时间。TDA38641 需要最短的关断时间对自举电容充电，并检测 OCP 的同步 MOSFET 电流。

对于需要较小占空比的应用，所选开关频率的导通时间必须大于第 7.1 节中最小导通时间的最大值。否则，产生的开关频率可能会低于预期目标。可使用以下公式来检查最小导通时间要求。

$$\frac{V_0}{kf_{sw} \times V_{in}} > \max \text{ spec of } T_{on(min)}$$

其中， f_{sw} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

对于需要高占空比的应用，必须确保选择适当的开关频率，使关断时间长于第 6 节中最小关断时间的最大规格，计算公式如下。

$$\frac{V_{in} - V_0}{kf_{sw} \times V_{in}} > \max \text{ spec of } T_{off(min)}$$

其中， f_{sw} 是所需的开关频率， k 是开关频率的变化量。根据经验，选择 $k = 1.25$ 以确保设计裕度。

因此，最大占空比取决于所选的导通时间和最小关断时间。

$$D_{max} = \frac{T_{on}}{T_{on} + T_{off(min)}}$$

15.7 高边短路 (HSS) 检测

TDA38641 提供高边 FET 短路检测功能。低边 FET 工作时，相位引脚受到监控。在启动和正常运行期间都会进行 HSS 监控。在 HSS 事件中，达到 HSS 阈值并断言 VRRDY。一旦达到 HSS 阈值，低边 FET 即会打开，开关停止。在此期间没有任何报告。故障具有粘性，只有在 VCC 或 EN 信号循环时才会清除。



故障通信

16 故障通信

TDA38641 通过遥测支持 OCP、OVP、UVP、OTP、BOOT UVLO 和 Vcc UVLO。

16.1 实时遥测

在 SVID 领域，TDA38641 支持输出电压、输出电流、输入电压、输入电流和输入功率遥测。

16.2 支持的 PMBus 命令

表 19 列出了器件支持的所有 PMBus 命令。

表 19 支持的 PMBus 命令

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
0x200	PAGE	Read/Write Byte	00h	Allows access of each loop via paging.
0x202	OPERATION	Read/Write Byte	01h	Enables or disables the output and controls margining. Ignores OVP on Margin High, UVP on Margin Low.
0x204	ON_OFF_CONFIG	Read/Write Byte	02h	Configures the combination of CONTROL pin and OPERATION command needed to turn the unit on and off.
0x206	CLEAR FAULTS	Send Byte	03h	Clear contents of Fault registers
0x20A	PAGE_PLUS_WRITE	Write Block	05h	Set the PAGE within a device, send a command, and send the data for the command in one packet.
0x20C	PAGE_PLUS_READ	Block Read	06h	Set the PAGE within a device, send a command, and read the returned data by the command in one packet
0x220	WRITE_PROTECT	Read/Write Byte	10h	Protects from overwriting the configuration files and modes accidentally
0x222	STORE_DEFAULT_ALL	Send Byte	11h	Instructs the device to copy the entire contents of the configuration registers to the NVM
0x224	RESTORE_DEFAULT_ALL	Send Byte	12h	Reloads the OTP
0x22A	STORE_USER_ALL	Send Byte	15h	Stores the user OTP section
0x22C	RESTORE_USER_ALL	Send Byte	16h	Reloads the user OTP section
0x232	CAPABILITY	Read Byte	19h	Returns 1010xxxx to indicate Packet Error Checking is supported and Maximum bus speed is 400kHz
0x236	SMBALERT_MASK	Block Write/ Block Read Process Call	1Bh	Set to prevent warning or fault conditions from asserting the SMBALERT# signal. Write command code for STATUS register to be masked in the low byte, the bit to be masked in the High byte.
0x240	VOUT_MODE	Read/Write Byte	20h	Sets the format for VOUT related commands.

故障通信

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
				Linear mode, -8, -9, and -12 exponents supported.
0x242	VOUT_COMMAND	Read/Write Word	21h	Sets the voltage to which the device should set the output. Format according to VOUT_MODE. Resolution is 5mV when the IC Vout is configured with a load line. Resolution is 5mV or 0.625 mV when the IC is configured without a load line.
0x248	VOUT_MAX	Read/Write Word	24h	Sets an upper limit on the output voltage the unit can command. Format according to VOUT_MODE.
0x24A	VOUT_MARGIN_HIGH	Read/Write Word	25h	Sets the margin high voltage when commanded by OPERATION. Must be in format determined by VOUT_MODE.
0x24C	VOUT_MARGIN_LOW	Read/Write Word	26h	Sets the margin low voltage when commanded by OPERATION. Must be in format determined by VOUT_MODE.
0x24E	VOUT_TRANSITION_RATE	Read/Write Word	27h	Sets the rate at which the output changes voltage due to VOUT_COMMAND or OPERATION commands.
0x250	VOUT_DROOP	Read/Write Word	28h	Allows the user to set the load-line value in resolution of 5/256 Ω . Exponent is 1
0x252	VOUT_SCALE_LOOP	Read/Write Word	29h	Used to account for any external attenuation network on VOUT sense feedback and provide correct VOUT reporting.
0x256	VOUT_MIN	Read/Write Word	2Bh	Sets a lower limit on the commanded output voltage. Format according to VOUT_MODE
0x266	FREQUENCY_SWITCH	Read/Write Word	33h	Sets the switching frequency in kHz per table found in user note UN0047. Exp = 0, 1
0x26A	VIN_ON	Read/Write Word	35h	Sets the value of the input voltage at which the unit should begin power conversion. Exp = -1.
0x26C	VIN_OFF	Read/Write Word	36h	Sets the value of the input voltage at which the unit, once operation has started, should stop power conversion. Exp = -1.
0x270	IOUT_CAL_GAIN	Read/Write Word	38h	Used to calibrate the output current's gain
0x272	IOUT_CAL_OFFSET	Read/Write Word	39h	Used to null out any offsets in the output current sensing circuitry. Exp = 2.
0x280	VOUT_OV_FAULT_LIMIT	Read/Write Only	40h	Returns the value of the output voltage, measured at the sense or output pins, that causes an output over voltage fault.
0x282	VOUT_OV_FAULT_RESPONSE	Read/Write Byte	41h	Instructs the device on what action to take in response to an output over voltage

故障通信

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
				fault. Only shutdown and ignore are supported.
0x288	VOUT_UV_FAULT_LIMIT	Read/Write Only	44h	Returns the value of the output voltage, measured at the sense or output pins, that causes an output undervoltage fault.
0x28A	VOUT_UV_FAULT_RESPONSE	Read/Write Byte	45h	Instructs the device on what action to take in response to an output undervoltage fault. Only shutdown and ignore are supported.
0x28C	IOUT_OC_FAULT_LIMIT	Read/Write Word	46h	Sets the value of the output current, in amperes, that causes the over current detector to indicate an over current fault condition. Set by writing this command in Linear format with a -1 exponent.
0x28E	IOUT_OC_FAULT_RESPONSE	Read/Write Byte	47h	Instructs the device on what action to take in response to an output over current fault. Only C0h (shutdown immediately), F8h (hiccup forever), and D8 (hiccup 3 times) are supported.
0x29E	OT_FAULT_LIMIT	Read/Write Word	4Fh	Sets the temperature, in degrees Celsius, of the unit at which it should indicate an over temperature fault. Exp = 0.
0x2A0	OT_FAULT_RESPONSE	Read/Write Byte	50h	Instructs the device on what action to take in response to an over temperature fault. Only shutdown and ignore are supported.
0x2A2	OT_WARN_LIMIT	Read/Write Word	51h	Sets the temperature, in degrees Celsius, of the unit at which it should indicate an over temperature Warning alarm. Exp = 0.
0x2AA	VIN_OV_FAULT_LIMIT	Read/Write Word	55h	Sets the value of the input voltage that causes an input over voltage fault. Exp = -4.
0x2AC	VIN_OV_FAULT_RESPONSE	Read/Write Byte	56h	Instructs the device on what action to take in response to an input over voltage fault. Only shutdown and ignore are supported.
0x2BC	POWER_GOOD_ON	Read/Write Word	5Eh	Sets the output voltage at which an optional POWER_GOOD signal should be asserted. Format according to VOUT_MODE.
0x2BE	POWER_GOOD_OFF	Read/Write Word	5Fh	Sets the output voltage at which an optional POWER_GOOD signal should be negated. Format according to VOUT_MODE.
0x2C0	TON_DELAY	Read/Write Word	60h	Sets the time, in milliseconds, from when a start condition is received (as programmed by the ON_OFF_CONFIG

故障通信

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
				command) until the output voltage starts to rise. Exp = 0.
0x2C2	TON_RISE	Read/Write Word	61h	Sets the time, in milliseconds, from when the output starts to rise until the voltage has entered the regulation band. Exp = 0.
0x2C8	TOFF_DELAY	Read/Write Word	64h	Sets the time (in ms) from when a stop condition is received (as programmed by the ON_OFF_CONFIG command) until the unit stops transferring energy to the output. Exp = 0.
0x2CA	TOFF_FALL	Read/Write Word	65h	Sets the time, in milliseconds, from the end of the turn-off delay time until the voltage is commanded to zero. Not supported. Exp = 0.
0x2F0	STATUS_BYTE	Read/Write Byte	78h	Returns 1 byte where the bit meanings are: Bit <7> Reserved Bit <6> Output off (due to fault or enable) Bit <5> Output over voltage fault Bit <4> Output over current fault Bit <3> Input under voltage fault Bit <2> Temperature fault Bit <1> Communication/Memory/Logic fault Bit <0>: None of the Above
0x2F2	STATUS_WORD	Read/Write Word	79h	Returns 2 bytes where the Low byte is the same as the STATUS_BYTE data. The High byte has bit meanings are: Bit <7> Output high or low fault Bit <6> Output over current fault Bit <5> Input voltage or current fault. Bit <4> MFR_SPECIFIC Bit <3> POWR GOOD# Bit <2:0> Not Supported
0x2F4	STATUS_VOUT	Read/Write Byte	7Ah	Bit <7> Output over voltage Fault Bit <6> Not Supported Bit <5> Not Supported Bit <4> Output Undervoltage Fault Bit <3> VOUT_MAX Warning Bit <2:0> Not Supported
0x2F6	STATUS_IOUT	Read/Write Byte	7Bh	Bit <7> Output over current Fault Bit <6> Not Supported Bit <5> Output over current Warning Bit <4:0> Not Supported

故障通信

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
0x2F8	STATUS_INPUT	Read/Write Byte	7Ch	Bit <7> Input over voltage Fault Bit <6:0> Not Supported
0x2FA	STATUS_TEMPERATURE	Read/Write Byte	7Dh	Bit <7> Over temperature Fault Bit <6> Over temperature Warning Bit <5:0> Reserved
0x2FC	STATUS_CML	Read/Write Byte	7Eh	Returns 1 byte where the bit meanings are: Bit <7> Invalid or unsupported command Bit <6> Invalid or unsupported data Bit <5> PEC fault Bit <4:2> Reserved Bit <1> Other communication fault not listed here Bit <0> Reserved
0x310	READ_VIN	Read Word	88h	Returns the input voltage in Volts
0x312	READ_IIN	Read Word	89h	Returns the input current in Amperes
0x316	READ_VOUT	Read Word	8Bh	Returns the output voltage in the format set by VOUT_MODE
0x318	READ_IOUT	Read Word	8Ch	Returns the output current in Amperes
0x31A	READ_TEMPERATURE_1	Read Word	8Dh	Returns the addressed loop NTC temperature in degrees Celsius
0x32C	READ_POUT	Read Word	96h	Returns the output power in Watts
0x32E	READ_PIN	Read Word	97h	Returns the input power in Watts
0x330	PMBUS_REVISION	Read Byte	98h	Reports PMBus Part I rev 1.1 & PMBUs Part II rev 1.2(draft)
0x332	MFR_ID	Block Read/Write Byte count = 2	99h	The MFR_ID is set to IF (HEX 4946) unless programmed differently in the USER registers of the controller.
0x334	MFR_MODEL	Block Read/Write, Byte count = 2	9Ah	The MFR_MODEL is the same as the device ID if the USER register for Manufacturer model is 00. Otherwise MFR_Model command returns the value in the USER register for MFR_MODEL.
0x336	MFR_REVISION	Block Read/Write, Byte count = 2	9Bh	The MFR_REVISION is the same as the device revision if the USER register for Manufacturer revision is 00. Otherwise MFR_REVISION command returns the value in the USER register for MFR_REVISION.
0x35A	IC_DEVICE_ID	Block Read	ADh	Returns a 1-byte code with the following values: A7h = TDA38641. Note 17
0x35C	IC_DEVICE_REV	Block Read	AEh	The IC revision that is stored inside the IC
0x382	MFR_VENDOR_INFO_1	Read Word, Byte count = 2	C1h	Returns the product_id and silicon revision
0x384	MFR_VENDOR_INFO_2	Read/Write Word	C2h	Available for vendor use

故障通信

I2C Register Address	COMMAND	PMBus PROTOCOL	PMBus COMMAND CODE	DESCRIPTION
		Byte count = 2		
0x3A0	MFR_READ/WRITE_REG	Custom MFR protocol	D0h	Read/Write I2C registers

注：

17. 上一版硅片的设备ID 为83h。有关以前的硅片，请参阅2.2 版数据表

16.3 11 位线性数据格式

监测参数使用线性数据格式（图 24），编码为 1 个字（2 个字节），其中：

$Value = Y * 2^N$

请注意：N 和 Y 是"有符号的"值。如果 VOUT 设置为线性格式（通过 VOUT_MODE），则 N 由 VOUT_MODE 命令设置，数据字段中只有 Y 以 16 位无符号数的形式返回。

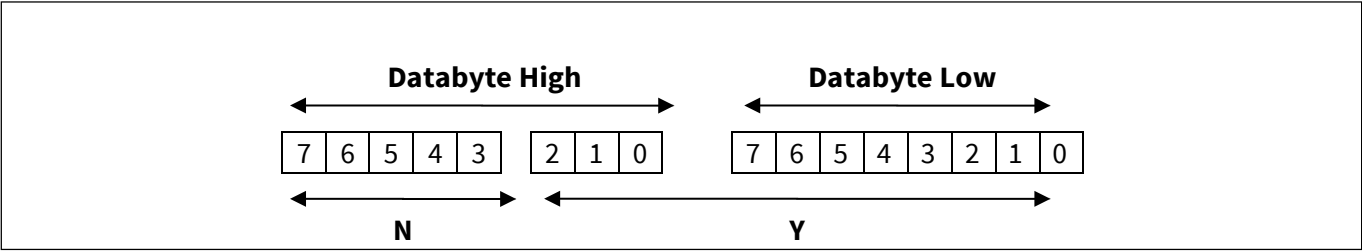


图 19 11 位线性数据格式

16.4 16 位线性数据格式

该格式仅用于与 VOUT 有关的命令（READ_VOUT、VOUT_COMMAND、VOUT_MARGIN_HIGH、VOUT_MARGIN_LOW、POWER_GOOD_ON 和 POWER_GOOD_LOW）：

$Value = Y * 2^N$

请注意：N 和 Y 是"有符号的"值。如果 VOUT 被设置为线性格式（通过 VOUT_MODE），则 N 由 VOUT_MODE 命令设置，数据字段中只有 Y 以 16 位无符号数的形式返回。

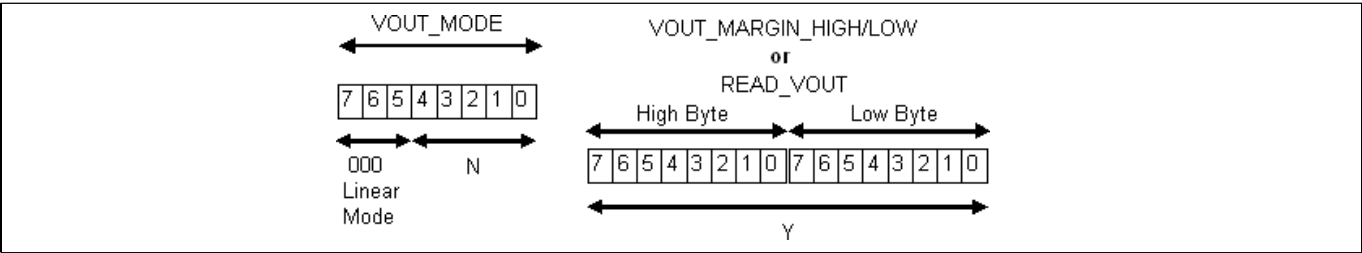


图 20 16 位线性数据格式

故障通信

16.5 SVID 寄存器

表 20 列出了所有 SVID 寄存器。在 VR12.5、VR13 和 VR13.HC 模式下，TDA38641 支持的 SVID 寄存器分别符合 VR12.5、VR13 和 VR13.HC 规范。

表 20 SVID 寄存器

Register Address	Register Name	Access	VR12.5 Mode	VR13 Mode	VR14 Mode
00	Vendor ID	RO	Supported	Supported	Supported
01	Product ID	RO	Supported	Supported	Supported
02	Product Revision	RO	Supported	Supported	Supported
03	Product Date Code	-	Not Supported	Not Supported	Not Supported
04	Lot Code	-	Not Supported	Not Supported	Not Supported
05	Protocol ID	RO	Supported	Supported	Supported
06	Capability	RO	Supported	Supported	Supported
07	Step Size	RO	Not Supported	Not Supported	Not Supported
07	Vendor Use	RW	Not Supported	Not Supported	Not Supported
08	Bias VID Table	RO	Not Supported	Not Supported	Not Supported
09	VIDOMAX_H_CAPA	RO	Not Supported	Not Supported	Supported
0A	VIDOMAX_L	RO	Not Supported	Not Supported	Supported
0B	VIN_FULLSCALE_H	RO	Not Supported	Not Supported	Not Supported
0C	VIN_FULLSCALE_L	RO	Not Supported	Not Supported	Not Supported
0D	VOUT_FULLSCALE_H	RO	Not Supported	Not Supported	Supported
0E	VOUT_FULLSCALE_L	RO	Not Supported	Not Supported	Supported
0F	ALLCALL_ACT	RW	Not Supported	Not Supported	Supported
10	Status_1	RO	Supported	Supported	Supported
11	Status_2	RO	Supported	Supported	Supported
12	Temperature	RO	Supported	Supported	
13	PMIC_GLOBAL_ST	RO	Not Supported	Not Supported	Not Supported

故障通信

Register Address	Register Name	Access	VR12.5 Mode	VR13 Mode	VR14 Mode
14	LASTREAD	RO	Not Supported	Not Supported	Supported
15	IOUT_H	RO	Supported	Supported	Supported
16	VOOUT_H	RO	Supported	Supported	Supported
17	VR Temperature	RO	Supported	Supported	Supported
18	Output Power	RO	Supported	Supported	Supported
19	Input Current	RO	Not Supported	Not Supported	Not Supported
1A	Input Voltage	RO	Not Supported	Not Supported	Not Supported
1B	Input Power	RO	Not Supported	Not Supported	Not Supported
1C	Status 2 Last Read	RO	Supported	Supported	Supported
1D	PARERR_CNT	RO	Not Supported	Not Supported	Not Supported
1E	CFG_FILE_ID	RO	Not Supported	Not Supported	Supported
1F	Future Command	-	Not Supported	Not Supported	Not Supported
20	ICC IN Max	RO	Not Supported	Not Supported	Not Supported
21	ICC Max	RO	Supported	Supported	Supported
22	Temp Max	RO	Not Supported	Supported	Supported
23	DC_LL	RO	Not Supported	Not Supported	Not Supported
24	SR_Fast	RO	Supported	Supported	Supported
25	SR_Slow	RO	Supported	Supported	Supported
26	Vboot	RO	Supported	Supported	Supported
27	VR Tolerance	-	Not Supported	Not Supported	Not Supported
28	Current-Offset	RW	Not Supported	Not Supported	Not Supported
29	Temperature Offset	RW	Not Supported	Not Supported	Not Supported
2A	Slow Slew Rate Select	RW	Not Supported	Supported	Supported
2B	PS4 Exit Latency	RO	Not Supported	Not Supported	Supported
2C	PS3 Exit Latency	RO	Not Supported	Not Supported	Supported
2D	Enable to Ready	RO	Not Supported	Not Supported	Supported

故障通信

Register Address	Register Name	Access	VR12.5 Mode	VR13 Mode	VR14 Mode
2E	Pin Max	RO	Not Supported	Not Supported	Not Supported
2F	Pin Alert Threshold	RW	Not Supported	Not Supported	Not Supported
30	V _{OUT} Max	RW	Supported	Supported	Supported
31	VID Setting	RW	Supported	Supported	Supported
32	Pwr State	RW	Supported	Supported	Supported
33	Offset	RW	Supported	Supported	Supported
34	Multi VR Config	RW	Supported	Supported	Supported
35	MAIN_ADDR_PTR	RW	Not Supported	Not Supported	Not Supported
36	DC_LL_FINE	RO	Not Supported	Not Supported	Not Supported
37	Future Command	-	Not Supported	Not Supported	Not Supported
38	Future Command	-	Not Supported	Not Supported	Not Supported
39	Future Command	-	Not Supported	Not Supported	Not Supported
3A	Work Point 0	RW	Not Supported	Supported	Supported
3B	Work Point 1	RW	Not Supported	Supported	Supported
3C	Work Point 2	RW	Not Supported	Supported	Supported
3D	Work Point 3	RW	Not Supported	Supported	Supported
3E	Work Point 4	RW	Not Supported	Not Supported	Not Supported
3F	Work Point 5	RW	Not Supported	Not Supported	Not Supported
40	Work Point 6	RW	Not Supported	Not Supported	Not Supported
41	Work Point 7	RW	Not Supported	Not Supported	Not Supported
42	IVID1-VID	RW	Not Supported	Not Supported	Not Supported
43	IVID1-I	RW	Not Supported	Not Supported	Not Supported
44	IVID2-VID	RW	Not Supported	Not Supported	Not Supported
45	IVID2-I	RW	Not Supported	Not Supported	Not Supported

故障通信

Register Address	Register Name	Access	VR12.5 Mode	VR13 Mode	VR14 Mode
46	IVID3-VID	RW	Not Supported	Not Supported	Not Supported
47	IVID3-I	RW	Not Supported	Not Supported	Not Supported
50	HIGH_PWR	RO	Not Supported	Not Supported	Supported
51	PWRSTATE_SUP	RO	Not Supported	Not Supported	Supported
52	PHSHED_SUP	RO	Not Supported	Not Supported	Supported
53	PHSHED_ACT	RW	Not Supported	Not Supported	Supported
54	NEGVREN_SUP	RO	Not Supported	Not Supported	Supported
55	NEGVREN_ACT	RW	Not Supported	Not Supported	Supported
56	DIGOUT_STATUS	RO	Not Supported	Not Supported	Not Supported
57	WP_SLEW_0	RW	Not Supported	Not Supported	Supported
58	WP_SLEW_1	RW	Not Supported	Not Supported	Supported
59	WP_SLEW_2	RW	Not Supported	Not Supported	Not Supported
5A	WP_SLEW_3	RW	Not Supported	Not Supported	Not Supported
5B	WP_SLEW_TT	RW	Not Supported	Not Supported	Supported
60	CAL_CAPABILITY	RO	Not Supported	Not Supported	Not Supported
61	CAL_REQUEST	WT	Not Supported	Not Supported	Not Supported
62	CAL_IMAG_A	RW	Not Supported	Not Supported	Not Supported
63	CAL_IMAG_B	RW	Not Supported	Not Supported	Not Supported
64	CAL_STATUS	RO	Not Supported	Not Supported	Not Supported
70	EXP_ACCURACY	RO	Not Supported	Not Supported	Not Supported
71	IOUT_L	RO	Not Supported	Not Supported	Not Supported
72	VOUT_L	RO	Not Supported	Not Supported	Not Supported

故障通信

Register Address	Register Name	Access	VR12.5 Mode	VR13 Mode	VR14 Mode
73	POUT_L	RO	Not Supported	Not Supported	Not Supported
74	IIN_L	RO	Not Supported	Not Supported	Not Supported
75	VIN_L	RO	Not Supported	Not Supported	Not Supported
76	PIN_L	RO	Not Supported	Not Supported	Not Supported
77	PSYS_CR_LVL_L	RW	Not Supported	Not Supported	Not Supported
78	PSYS_W2_LVL_L	RW	Not Supported	Not Supported	Not Supported
79	PSYS_W1_LVL_L	RW	Not Supported	Not Supported	Not Supported
7A-BF	RESERVED		Not Supported	Not Supported	Not Supported
C0-FF	VENDOR_RESERVED	RW	Not Supported	Not Supported	Not Supported

设计示例

17 设计示例

本节以一个示例说明如何使用 TDA38641 设计降压稳压器。设计规格如下。

- $PV_{in} = 12\text{ V} (\pm 10\%)$
- $V_o = 1.0\text{ V}$
- $I_o = 40\text{ A}$
- V_o 纹波电压 = $\pm 1\%$ of V_o
- 负载瞬态响应 = V_o 的 $\pm 3\%$, 阶跃负载电流 = 9 A , 压摆率 = $30\text{ A}/\mu\text{s}$

17.1 启用 TDA38641

TDA38641 有一个精确的使能阈值电压, 使能反馈电阻 R_{EN1} 和 R_{EN2} 可按式计算。

$$PV_{in(min)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \geq V_{EN(max)}$$

$$R_{EN2} \geq R_{EN1} \times \frac{V_{EN(max)}}{PV_{in(min)} - V_{EN(max)}}$$

其中, $V_{EN(max)}$ 是绝对最大额定值表中定义的 EN 启动阈值的最大规格。对于 $PV_{in(min)} = 10.8\text{ V}$, 选择 $R_{EN1} = 49.9\text{ k}\Omega$ 和 $R_{EN2} > 3.4\text{ k}\Omega$ 。建议值为 $R_{EN2} = 7.5\text{ k}\Omega$ 。

17.2 开关频率和工作模式编程

TDA38641 具有非常出色的效率性能, 适合高开关频率操作。在这种情况下, 选择 800 kHz 是为了在效率、无源器件尺寸和动态响应之间实现良好的折衷。此外, 选择 FCCM 工作模式可确保在整个负载范围内输出纹波电压较小。可通过 ILIM 和 TON/MODE 引脚选择 800 kHz 开关频率和 FCCM 操作。

17.3 选择输入电容

在没有输入电容的情况下, 控制 MOSFET 的脉冲电流直接由输入电源提供。由于电缆上的阻抗, 脉冲电流会对输入电压造成干扰, 并引发潜在的电磁干扰问题。输入电容对脉冲电流进行滤波, 使输入电源的电流几乎保持恒定。输入电容的选择应能承受输入脉冲电流, 并能降低输入电压纹波。输入纹波电流的 RMS 值可表示为:

$$I_{RMS} = I_o \times \sqrt{D \times (1 - D)}$$

$$D = \frac{V_o}{PV_{in}}$$

其中, I_{RMS} 是输入电容电流的有效值。 I_o 是输出电流, D 是占空比。在 $I_o = 40\text{ A}$ 和 $D_{(max)} = 0.09$ 的情况下, 流入输入电容的有效值电流为 $I_{rms} = 11.6\text{ A}$ 。

为满足输入纹波电压的要求, 最小输入电容可按式计算。

$$C_{in(min)} > \frac{I_o \times (1 - D) \times D}{f_{sw} \times (\Delta PV_{in} - ESR \times I_o \times (1 - D))}$$

设计示例

其中, ΔPV_{in} 是允许的最大峰峰值输入纹波电压, ESR 是输入电容的等效串联电阻。建议使用陶瓷电容, 因其具有低 ESR、ESL 和高 RMS 电流能力。对于 $I_o = 40\text{ A}$ 、 $f_{sw} = 800\text{ kHz}$ 、 $ESR = 3\text{ m}\Omega$ 、 $\Delta PV_{in} = 240\text{ mV}$ 、 $C_{in(min)} > 32\text{ }\mu\text{F}$ 。考虑到陶瓷电容在偏置电压下会降低额定值, 输入电容使用了 $10 \times 22\text{ }\mu\text{F}/0805/25\text{ V MLCC}$ 。此外, 如果输入电源不靠近稳压器, 建议使用大容量电容。

17.4 电感的选择

电感根据输出功率、工作频率和效率要求进行选择。较低的电感值会导致较大的纹波电流、较低的效率和较高的输出噪声, 但有助于减小尺寸和瞬态负载响应。一般来说, 电感中理想的峰峰值纹波电流 (Δi) 在输出电流的 20% 至 50% 之间。

电感饱和电流必须高于 OCP 限制的最大规格加上电感纹波电流的峰峰值。对于某些磁芯材料, 电感的饱和电流可能会随着温度的升高而减小。检查最高工作温度下的电感饱和电流非常重要。

可通过以下关系式确定所需工作纹波电流的电感值:

$$L = (PV_{in(max)} - V_o) \times \frac{D_{min}}{\Delta i_{L(max)} \times F_{sw}}$$

$$D_{min} = \frac{V_o}{PV_{in(max)}}$$

$$I_{sat} \geq OCP_{max} + \Delta i_{L(max)}$$

其中 $PV_{in(max)}$ = 最大输入电压; $\Delta i_{L(max)}$ = 最大峰峰值电感器纹波电流; OCP_{max} = 第 15.1 节中定义的 OCP 限制的最大规格; I_{sat} = 电感器饱和电流。在这种情况下, 选择电感器 $L = 150\text{ nH}$, 以实现 $\Delta i_{L(max)} = 25\%$ 的 $I_{o(max)}$ 。 I_{sat} 不应小于 56 A 。

17.5 输出电容的选择

输出电容的选择主要取决于输出电压纹波和瞬态要求。为满足 V_o 纹波要求, C_o 应满足以下标准。

$$C_o > \frac{\Delta i_{Lmax}}{8 \times \Delta V_{or} \times f_{sw}}$$

其中, ΔV_{or} 是所需的峰峰值输出纹波电压。对于 $\Delta i_{Lmax} = 7.5\text{ A}$ 、 $\Delta V_{or} = 20\text{ mV}$ 、 $f_{sw} = 800\text{ kHz}$, C_o 必须大于 $59\text{ }\mu\text{F}$ 。输出电容的 ESR 和 ESL 以及 PCB 布局造成的寄生电阻或电感也会导致输出电压纹波。建议使用多层陶瓷电容 (MLCC), 因其 ESR、ESL 低, 体积小。

为满足瞬态响应要求, 输出电容还应符合以下标准。

$$C_o > \frac{L \times \Delta I_{o(max)}^2}{2 \times \Delta V_{oL} \times V_o}$$

其中, ΔV_{oL} 是负载瞬态期间允许的 V_o 偏差。 $\Delta I_{o(max)}$ 是最大阶跃负载电流。请注意, 上述计算未考虑 ESL、ESR、控制回路响应、瞬态负载斜率和 PWM 延迟的影响。通常需要额外的电容来满足瞬态要求。根据经验, 我们可以将上述计算得出的 C_o 增加三倍作为起点, 然后根据工作台测量结果优化设计。在这种情况下, 要满足瞬态负载要求 (即 $\Delta V_{oL} = 30\text{ mV}$, $\Delta I_{o(max)} = 9\text{ A}$), 选择 $C_o = \sim 600\text{ }\mu\text{F}$ 。要更准确地估算 C_o , 应使用仿真工具辅助设计。

设计示例**17.6 输出电压编程**

输出电压可通过寄存器位编程，也可通过 PMBus 或 SVID 命令修改，具体取决于所选的工作模式。

17.7 自举电容

对于大多数应用，建议在 PHASE 和 BOOT 之间使用 0.1 μF 陶瓷电容作为自举电容。对于要求 PV_{in} 等于或高于 14 V 的应用，应在 BOOT 引脚上串联一个 1 - 2 Ω 的小电阻，以确保 SW 节点的最大尖峰电压不超过 20 V。

17.8 PVIN 和 VCC/LDO 旁路电容

请参见 14.3 中关于内部 LDO 的建议。VCC/LDO 旁路电容选用 10 μF MLCC，PVIN 旁路电容选用 4.7 μF MLCC。

17.9 设计建议

以下是使用 TDA38641 的应用的设计建议。

- Vcc 和 Vdrv 之间应连接一个 0 Ω 电阻。
- 输出端应连接一个最小为 100 Ω 的负载电阻。
- GL 引脚应处于浮动状态。仅供测试之用
- 引脚 19 应接地
- AGND 和 PGND 应尽可能以最小阻抗短路
- 在 PVIN 和 PGND 之间添加一个 1 μF 或 2.2 μF 0402 陶瓷电容，用于高频去耦
- 在 PVIN 和 PGND 之间添加一个 1 μF 或 2.2 μF 0402 陶瓷电容，用于高频去耦
- 检查预偏压、PVIN、VCC/VDRV 和 EN 的序列是否符合建议序列
- 检查远程和本地感应电阻的选择是否正确。
- LDO 输出不得用于为外部器件供电

布局建议

18 布局建议

在设计高频开关转换器时，PCB 布局非常重要。布局会影响噪声拾取，并可能导致良好设计的性能达不到预期效果。建议遵循以下设计准则，以实现最佳性能。

- 旁路电容（包括输入/输出电容 V_{CC}/V_{DRV} 旁路电容）应尽可能靠近相应引脚。
- 在 TDA38641 电源输入端（控制 MOSFET 漏极）和 PGND（同步 MOSFET 源极）之间放置旁路电容，以减少系统中的噪声和振铃。输出电容应端接至远离输入 PGND 的地平面，以减少 V_o 上的开关尖峰。 V_{CC} 和 V_{DRV} 共用的旁路电容应端接至 PGND。
- 在 TDA38641 BOOT 和 PHASE 引脚附近放置一个自举电容，尽可能靠近，以尽量减少环路电感。
- SW 节点铜缆只应在顶层布线，以尽量减少交换噪音的影响
- 在 TDA38641 演示板上，AGND 引脚通过最短阻抗路径与裸露的 PGND 焊盘用铜线连接。
- 可在 PVin 和 PGND 焊盘上开孔，以帮助散热。
- PVin 和 PGND 连接需要宽铜多边形，以减少功率损耗和散热。应使用足够的通孔来连接不同层之间的电源线。
- TDA38641 的输出电压差分检测是通过 VOSEN_P 和 VOSEN_M 引脚进行的。
 - 应使用一对至少 15 mil 宽，相互靠近且远离任何噪声源（如电感和 SW 节点）的 PCB 线路，对 0.1 μ F 或更高的高频旁路电容上的电压进行开尔文检测。
 - 远端采样信号的接地连接必须在 VOSEN_M 引脚处终止。
 - 对于输出电压大于 2.5 V 时，远端采样信号的 V_o 连接必须与反馈电阻分压器相连，下反馈电阻端接 VOSEN_M 引脚。
 - 在一对远端采样线路的上方和下方用地平面进行屏蔽
 - 在此配置中，请勿连接 VOSEN_M 引脚和 AGND 引脚
- SVID 线路的布线应遵循 Intel 关于线路间距和允许长度（最大值）的指导。将这些线路连接到多个从属 SVID 时，还应注意匹配电阻和上拉要求。所有这些信息均可在 Intel VR14 PWM 规范文件中找到。
- En 引脚和配置引脚（包括 SM_ADDRS/PROG）应端接至安静的地。在 TDA38641 标准演示板上，它们被端接至 PGND 铜平面，远离电源电流路径。或者，也可将它们端接至专用的 AGND PCB 线路。

有关布局的更多信息，请参阅 TDA38641 评估板用户指南。如需了解更多信息，请联系相关销售团队成员

18.1 PCB 金属和元器件放置

评估结果表明，使用下图所示的基板/PCB 布局可实现最佳的整体性能。PQFN 器件在 X 轴和 Y 轴上的放置精度应达到 0.050 毫米。自定心行为在很大程度上取决于焊料和工艺，应进行实验以确认特定工艺的自定心极限。更多信息，请参阅 "英飞凌无引线集成封装电路板装配建议" 应用说明 https://ecmpub.infineon.com/dctm-publish/ecmdata/tech_0460/Z8F80291788.pdf。

布局建议

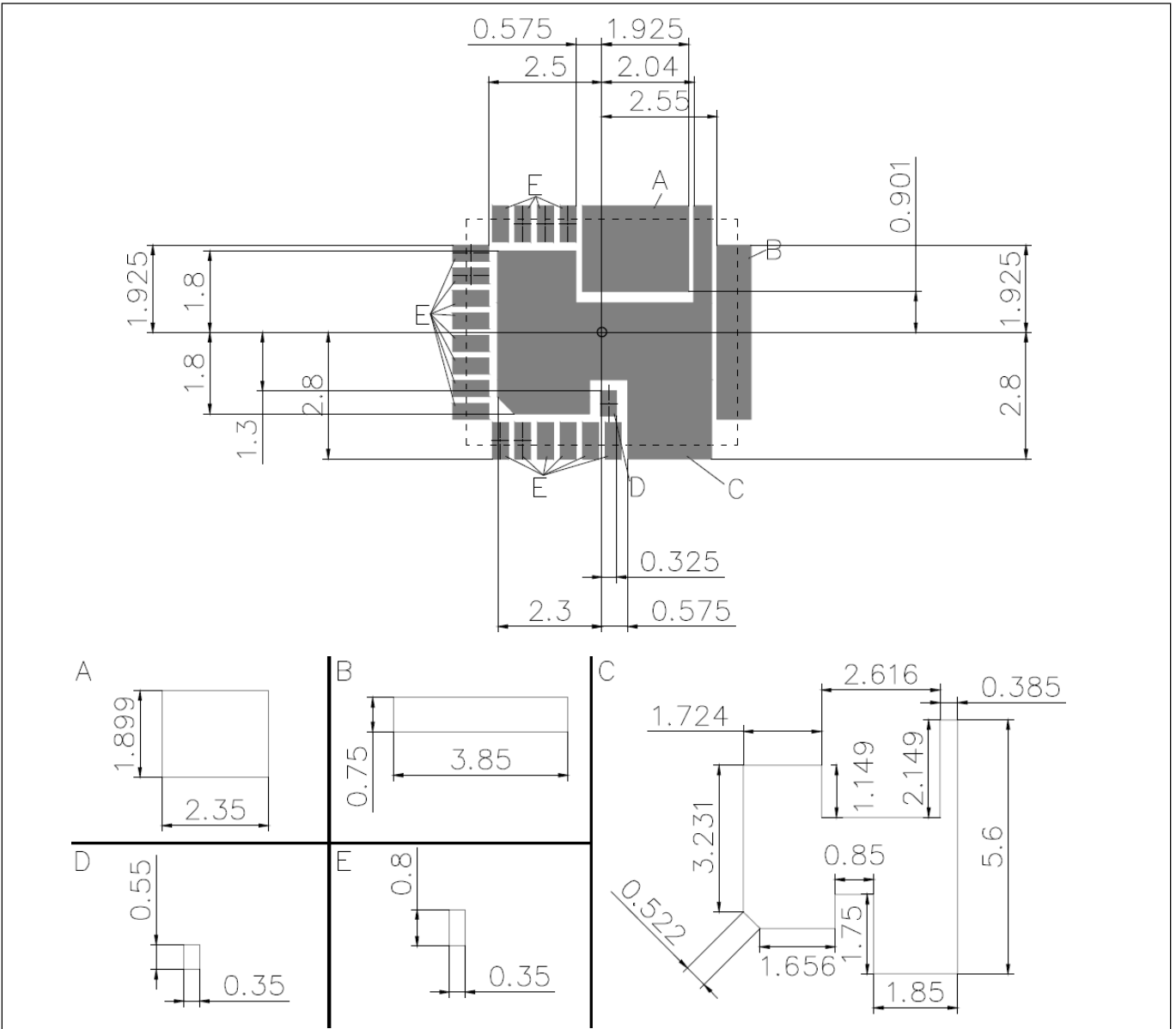


图 21 PCB 金属焊盘尺寸和间距（所有尺寸均以毫米为单位）

18.2 阻焊层

英飞凌建议功率或焊盘面积较大的焊盘采用阻焊定义 (SMD)。这使得底层铜线尽可能大，有助于提高电流承载能力和器件冷却能力。使用 SMD 焊盘时，底层铜线应比阻焊窗口至少大 0.05 毫米（在每条边缘上），以适应任何层与层之间的错位。（即：0.1 mm in X & Y）。使用 NSMD 焊盘时，阻焊窗口应比铜垫的每一边缘至少大 0.025 毫米，（即 0.05 毫米（x&y 方向）），以适应任何层与层之间的错位。确保较小信号引线区域之间的阻焊层至少有 0.15 毫米宽，因为阻焊层条的 x/y 长宽比很高。

布局建议

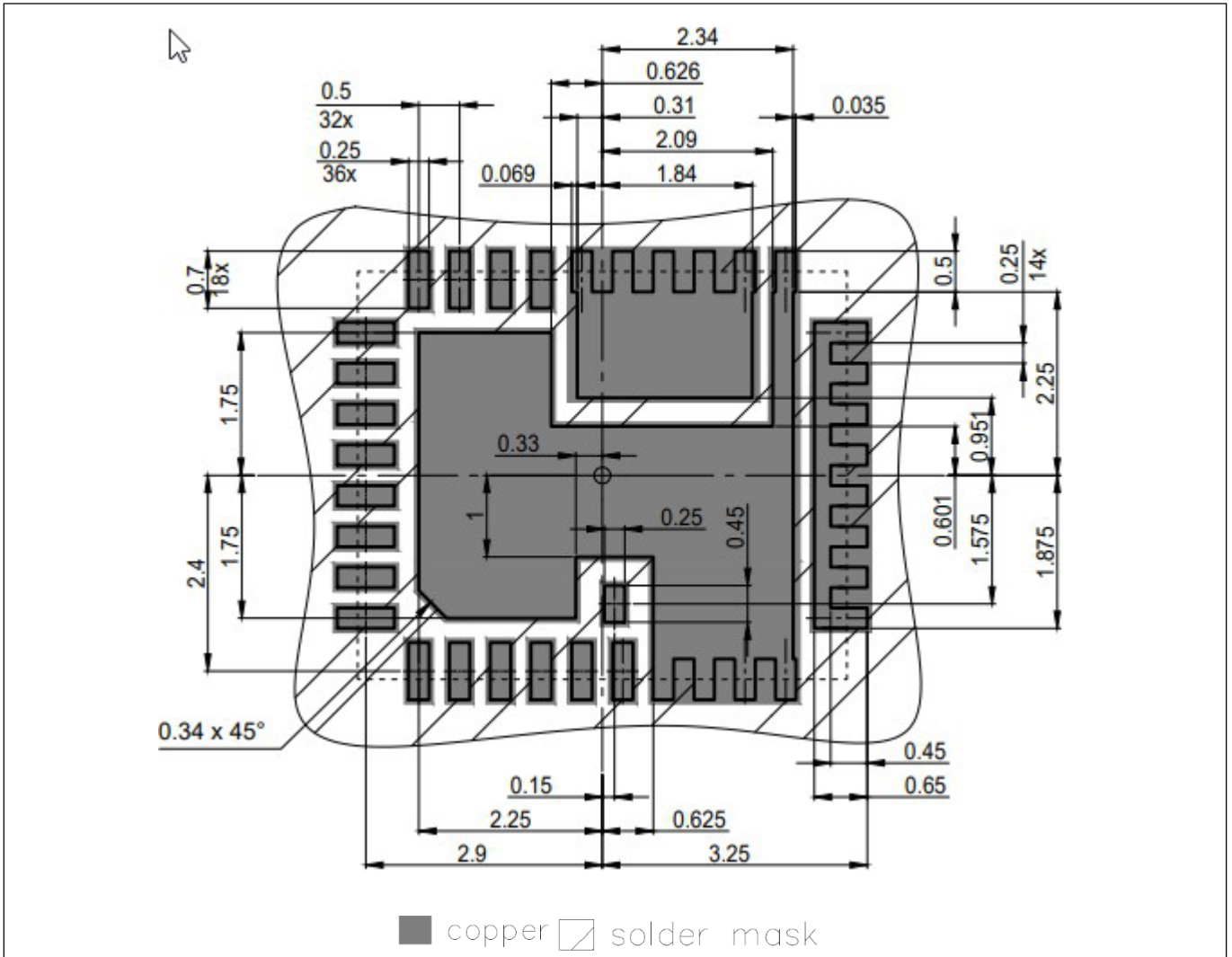


图 22 阻焊

18.3 钢网设计

用于 PQFN 封装的钢网厚度为 0.100-0.250 毫米 (0.004-0.010 英寸)。钢网薄于 0.100 毫米则并不合适，因为它们沉积的焊膏不足以与接地焊盘形成良好的焊点。过度缩减有的时候也会有同样的问题。0.125 毫米-0.200 毫米 (0.005-0.008 英寸) 范围内的钢网经过适当缩减后，效果最佳。

推荐的钢网设计如图 23 所示。该设计的钢网厚度为 0.127 毫米 (0.005 英寸)。

对于其他厚度的钢网，应调整减少量。

布局建议

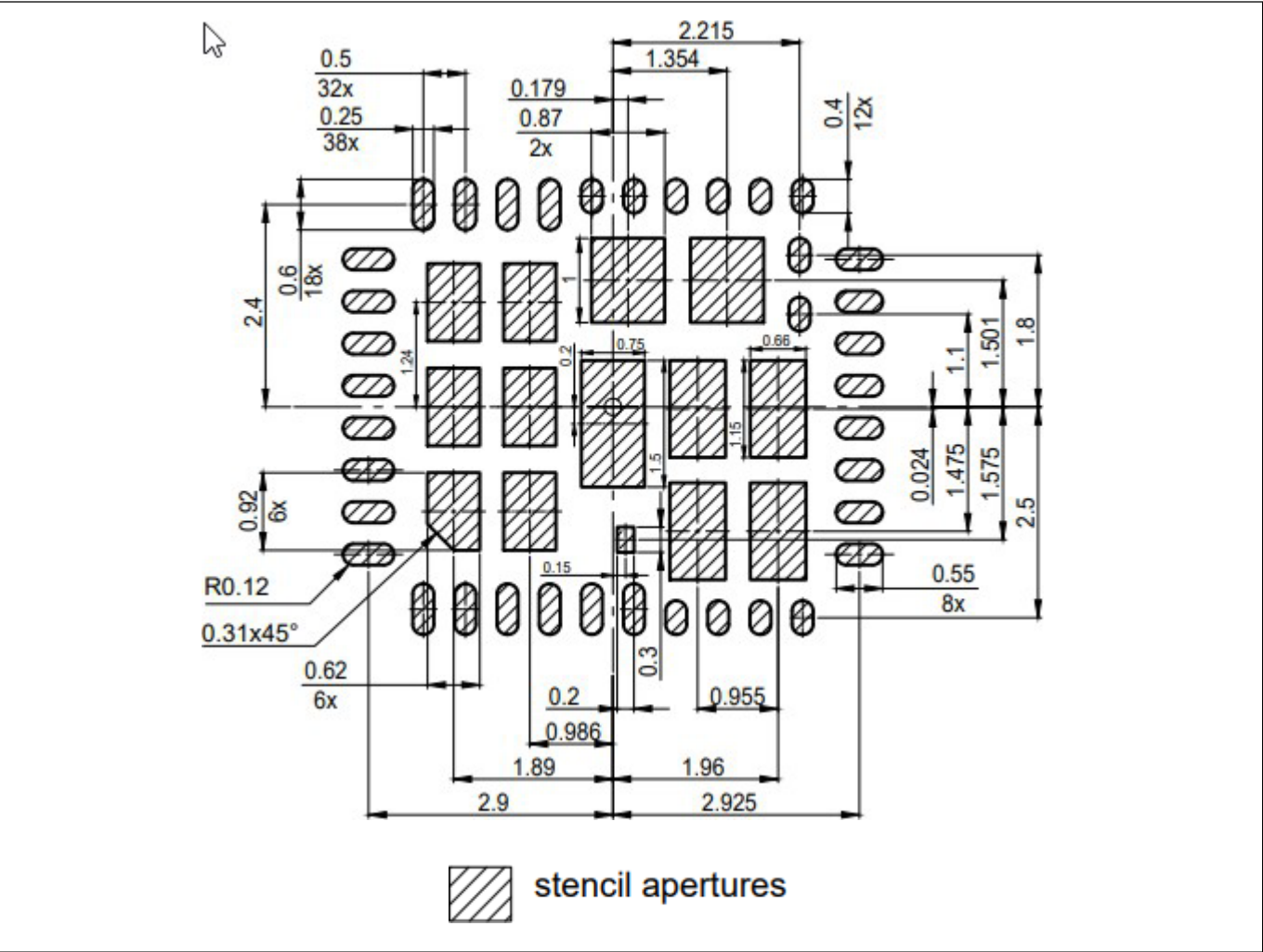


图 23 钢网焊盘尺寸和间距（所有尺寸均以毫米为单位）

封装

19 封装

19.1 标记信息

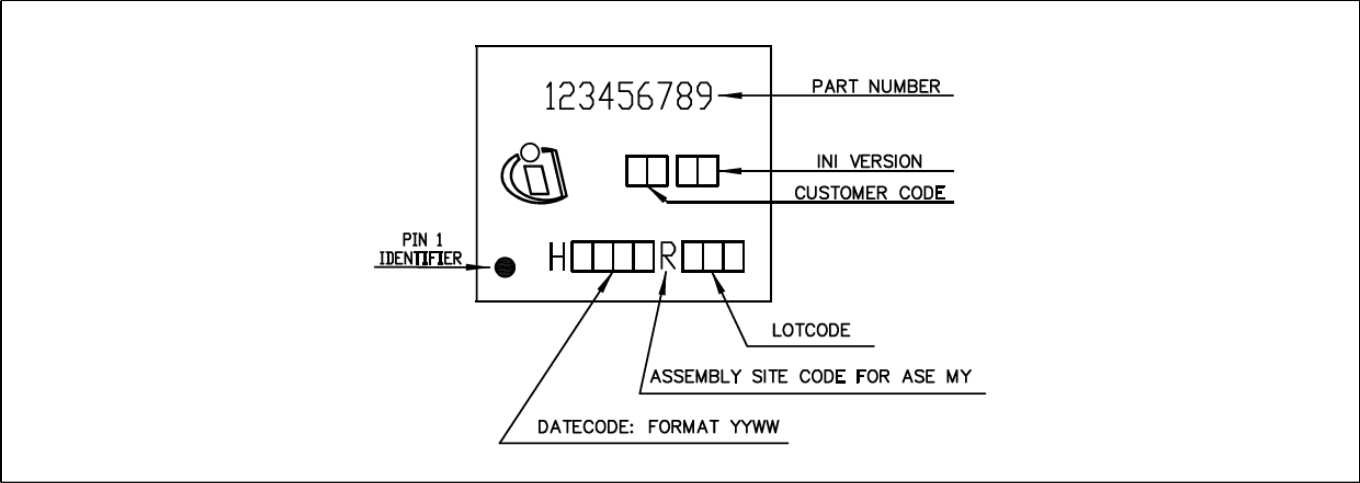


图 24 封装标记

19.2 尺寸

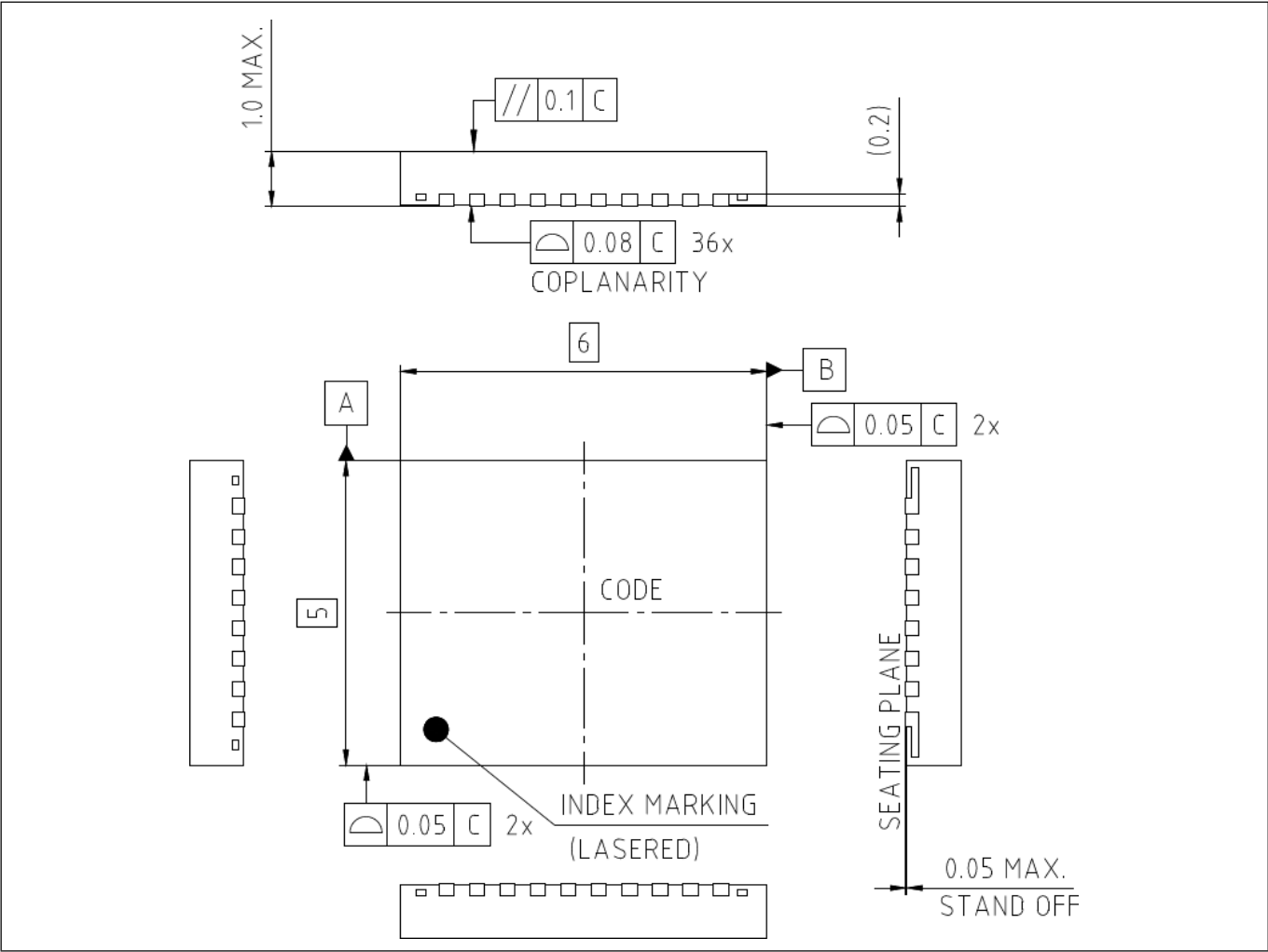


图 25 封装视图

封装

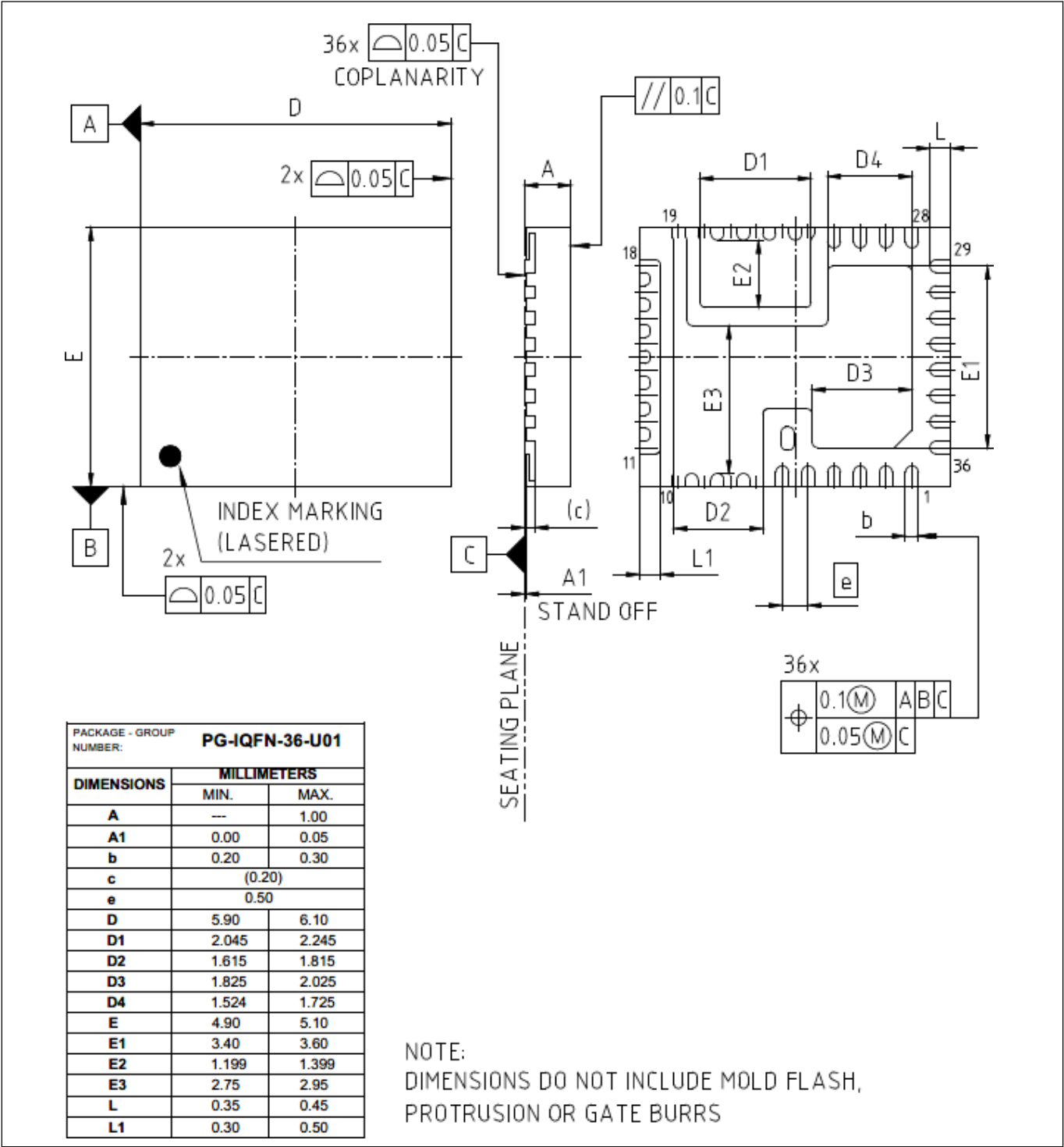


图 26 封装尺寸 (毫米)

封装

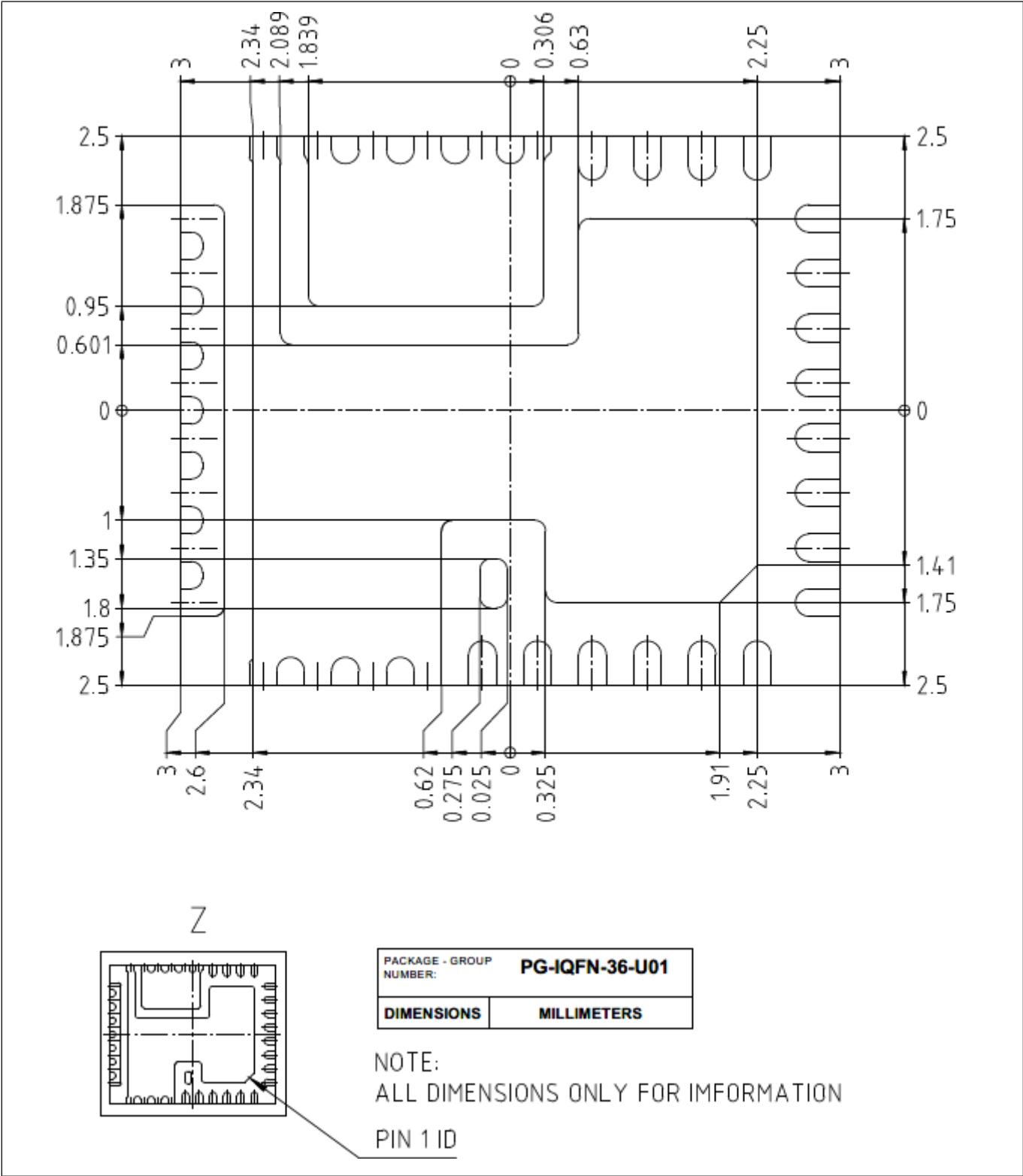


图 27 封装尺寸 - 焊盘布局



环境资质

20 环境资质

表 21 环境资质规范

Qualification Level		Industrial	
Moisture Sensitivity		5 x 6 mm QFN Package	JEDEC Level 2 @ 260°C
ESD	Human Body Model	ANSI/ESDA/JEDEC JS-001, Class 2 (2000 V to < 4000 V)	
	Charged Device Model	ANSI/ESDA/JEDEC JS-002, Class C3 (≥ 1000 V)	
RoHS2 Compliant		This product follows EU Directive 2015/863/EU amending Annex II to EU Directive 2011/65/EU(RoHS) and contains Pb according RoHS exemption 7a, Lead in high melting temperature type solders	

修订记录

TDA38641

Revision 2024 - 05 - 23 , Rev. 2 . 3

历史修订版本

Revision	Date	Subjects (major changes since last revision)
2.0	2022-11-11	Release of final version
2.1	2022-11-21	Updated the section on Programming, pre-bias startup section and package drawing. Updated the TON/MODE pin current in EC table and corrected the abs max table.
2.2	2023-11-01	Updated the package drawings in figure 25, 26, and 27. Updated the tape and reel information in figure 28. Updated App note reference in section 18.1 Updates LDO test current to 50mA updated the OPN
2.3	2024-05-23	Datasheet revision 2.3 changes are specific to IC_Device_ID -A7h for TDA38641. Please refer to prior Datasheet revision 2.8 for IC_Device_ID -83h for TDA38641. Changed the LDO test current to 50mA in EC table Updated Electrical Characteristics table - Improved UVP and OVP accuracy Update available number of single image/multiimage config to 13 with no restrictions in MTP section 13.6 Updated the prebias section 14.2 with improved prebias level operation and supported power sequence to enable pre-bias startup Added voltage sense section 13.2 to show calculation for voltage sense for the Vout scale loop 1:2 to obtain output voltages in the range of 2.56V to 3.04V. Updated TOFF_FALL and Mfr_id register descriptions in section 16.2 Updated ILIM resistor table in Section 8 Updated AOCP operation diagram in section 15.1 Updated Device_ID register descriptions in section 16.2. Added Note 17.

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Disclaimer

We Listen to Your Comments Any information within this document that you feel is wrong, unclear or missing at all? Your feedback will help us to continuously improve the quality of this document. Please send your proposal (including a reference to this document) to: erratum@infineon.com

Published by Infineon Technologies

AG 81726 München, Germany
© 2024 Infineon Technologies
AG All Rights Reserved.

Legal Disclaimer The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-04-20

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。