

请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

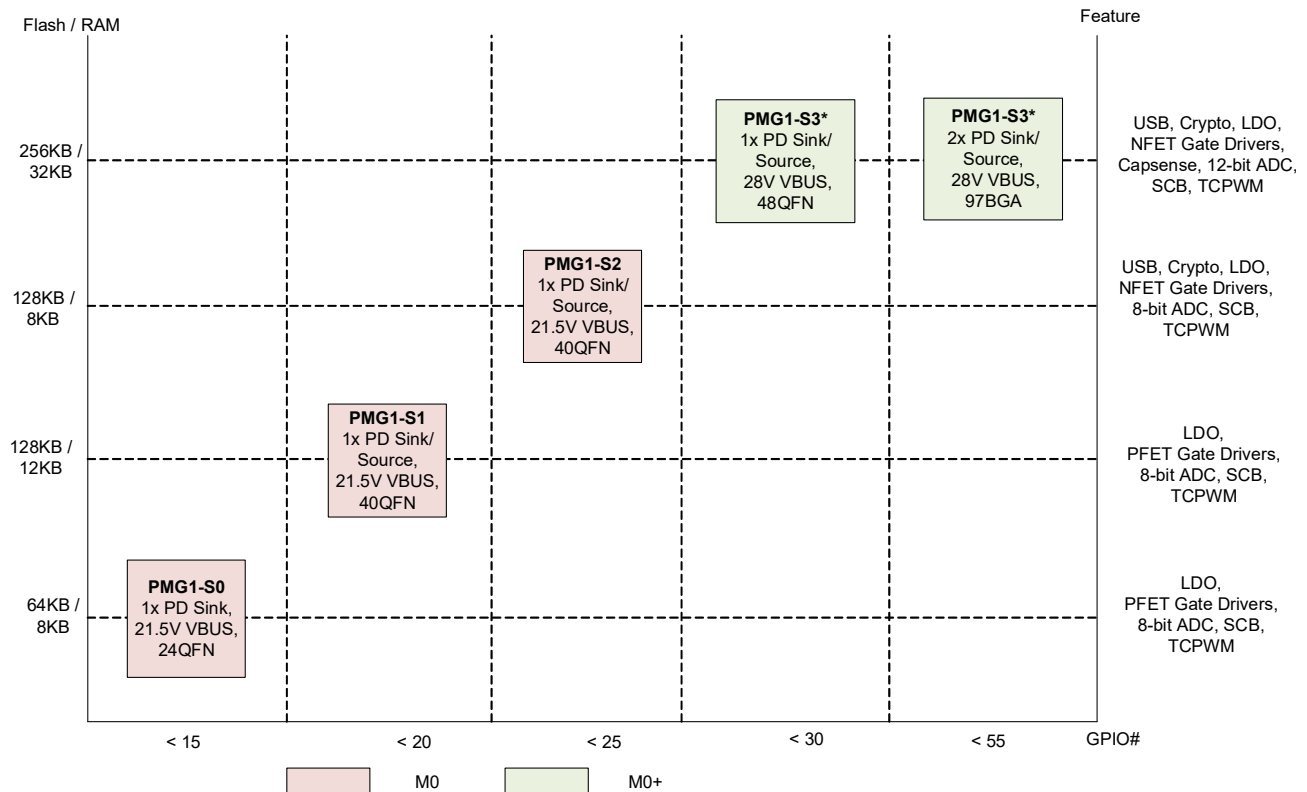
订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

PMG1 系列概述

PMG1（第一代供电微控制器）是一系列的高电压 USB-C 供电 (PD) 微控制器 (MCU)。这些芯片拥有一个 Arm® Cortex®-M0/M0+ CPU、USB-C PD 控制器以及模拟和数字外设。PMG1 适用于向 / 从高压 USB-C PD 端口提供 / 消耗电源并利用微控制器提供额外控制功能的任何嵌入式系统。图 1 说明了 PMG1 系列的细分。

图 1. PMG1 系列细分



* 更多有关 PMG1-S2 的信息，请联系您所在地的带普拉斯销售办事处。

表 1 显示了 PMG1 系列中不同 MCU 的性能对比。

表 1. PMG1 系列中不同 MCU 的性能对比

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3*
CPU 和存储器子系统	内核	ARM Cortex-M0	ARM Cortex-M0	ARM Cortex-M0	Arm Cortex-M0+
	最大频率 (MHz)	48	48	48	48
	Flash (KB)	64	128	128	256
	SRAM (KB)	8	12	8	32
供电	供电端口	1	1	1	48-QFN 具有一个端口 97-BGA 具有两个端口
	功能	灌电流	DRP	DRP	DRP
	MOSFETx 栅极驱动器	1x PFET	2x PFET	2x NFET	灵活的 2x NFET
	故障保护	VBUS OVP 和 UVP	VBUS OVP, UVP 和 OCP SCP 和 RCP (仅适用于发送 源配置)。	VBUS OVP, UVP 和 OCP	VBUS OVP, UVP 和 OCP SCP 和 RCP (仅适用于发送 源配置)。
USB	集成了支持公告牌类的全速 USB 2.0 器件	不支持	不支持	支持	支持
电压范围	电源 (V)	VDDD (2.7 - 5.5) VBUS (4 - 21.5)	VSYS (2.75 - 5.5) VBUS (4 - 21.5)	VSYS (2.7 - 5.5) VBUS (4 - 21.5)	VSYS (2.8-5.5) VBUS (4-28)
	IO (V)	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5
数字模块	SCB (个) (可配置为 I2C/UART/SPI)	2	4	4	48-QFN 具有七个 (其中只有五个可以配置为 SPI 和 UART) 97-BGA 具有八个
	TCPWM 模块 (个) (可配置为定时器, 计数器或 脉宽调制器)	4	2	4	48-QFN 具有七个 97-BGA 具有八个
	硬件验证模块 (加密)	不支持	不支持	支持 (AES-128/192/256, SHA1, SHA2-224, SHA2-256, PRNG, CRC)	支持 (AES-128, SHA2-256, TRNG, 向量单位)
模拟模块	ADC	2x 8 位 SAR	1x 8 位 SAR	2x 8 位 SAR	2x 8 位 SAR 1 x 12 位 SAR
	片上温度传感器	支持	支持	支持	支持
直接存储器访问 (DMA)	DMA	不支持	不支持	不支持	支持
GPIO	最大输入 / 输出数量	12 个 (10+2 OVT)	17 个 (15+2 OVT)	20 个 (18+2 OVT)	48-QFN 具有 26 个 (24 + 2 OVT) 97-BGA 具有 50 个 (48 + 2 OVT)
充电标准	充电发送源	-	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC, AFC 以及 QC 3.0
	充电接收源	BC 1.2, 苹果充电 (AC)	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC
ESD 保护	ESD 保护	支持 (接触放电可达 ± 8 kV, 空气放电可达 ±15 kV, 人体模型和 充电器件模型)	有 (人体模型和充电器件模型)	支持 (接触放电可达 ± 8 kV, 空气放电可达 ±15 kV, 人体模型和充 电器件模型)	有 (人体模型和充电器件模型)
封装	封装选项	24-QFN (4x4 mm, 间隙为 0.5 mm)	40-QFN (6x6 mm, 间隙为 0.5 mm)	40-QFN (6x6 mm, 间隙为 0.5 mm)	48-QFN (6x6 mm, 间隙为 0.5 mm) 97-BGA (6x6 mm, 间隙为 0.5 mm 和 0.65 mm)

* 更多有关 PMG1-S2 的信息, 请联系您所在地的带普拉斯销售办事处。

文档的其余部分详细介绍了有关 PMG1-S2 器件的内容。

PMG1-S2 概述

PMG1-S2 具有 128 KB Flash、8 KB SRAM、20 个 GPIO、全速 USB 器件控制器、用于身份验证的加密引擎、可承受 20 V 电压的调节器以及一对用于切换到 5 V 电源 (VCONN) 的 FET。PMG1-S2 也集成了两对栅极驱动器，用于控制外部 VBUS FET 和系统级 ESD 保护。PMG1-S2 的封装形式为 40-QFN。

性能

支持 Type-C 和 USB-PD

- 支持一个 USB Type-C 端口
- 集成了 USB 电源供应 3.0
- 集成了 USB-PD BMC 收发器
- 集成了 VCONN FET
- 可配置电阻 R_p 和 R_D
- 支持无电电池检测功能
- 集成了快速功能切换和扩展的数据消息传递功能
- 集成了基于硬件的过电流保护 (OCP) 和过压保护 (OVP)

32 位 MCU 子系统

- 48 MHz ARM Cortex-M0 CPU
- 128 KB Flash
- 8 KB SRAM

集成数字模块

- 硬件加密模块，用于使能认证操作
- 全速 USB 器件控制器，支持 Billboard 类器件
- 集成定时器和计数器，从而符合 USB-PD 协议所要求的响应时间
- 四个运行时串行通信模块 (SCB)，可对这些模块进行重新配置，使其具有 I2C、SPI 或 UART 功能

时钟和振荡器

- 集成振荡器不需要外部时钟

电源

- VSYS (2.7 V–5.5 V)
- VBUS (4.0 V–21.5 V)
- 2x 集成双输出栅极驱动器，用于外部 VBUS FET 开关控制
- GPIO 的独立供电电压引脚。通过它，可以在 1.71 V 至 5.5 V 电压范围内在 I/O 上发出信号
- 复位：30 μ A；深度睡眠：30 μ A；睡眠：3.5 mA

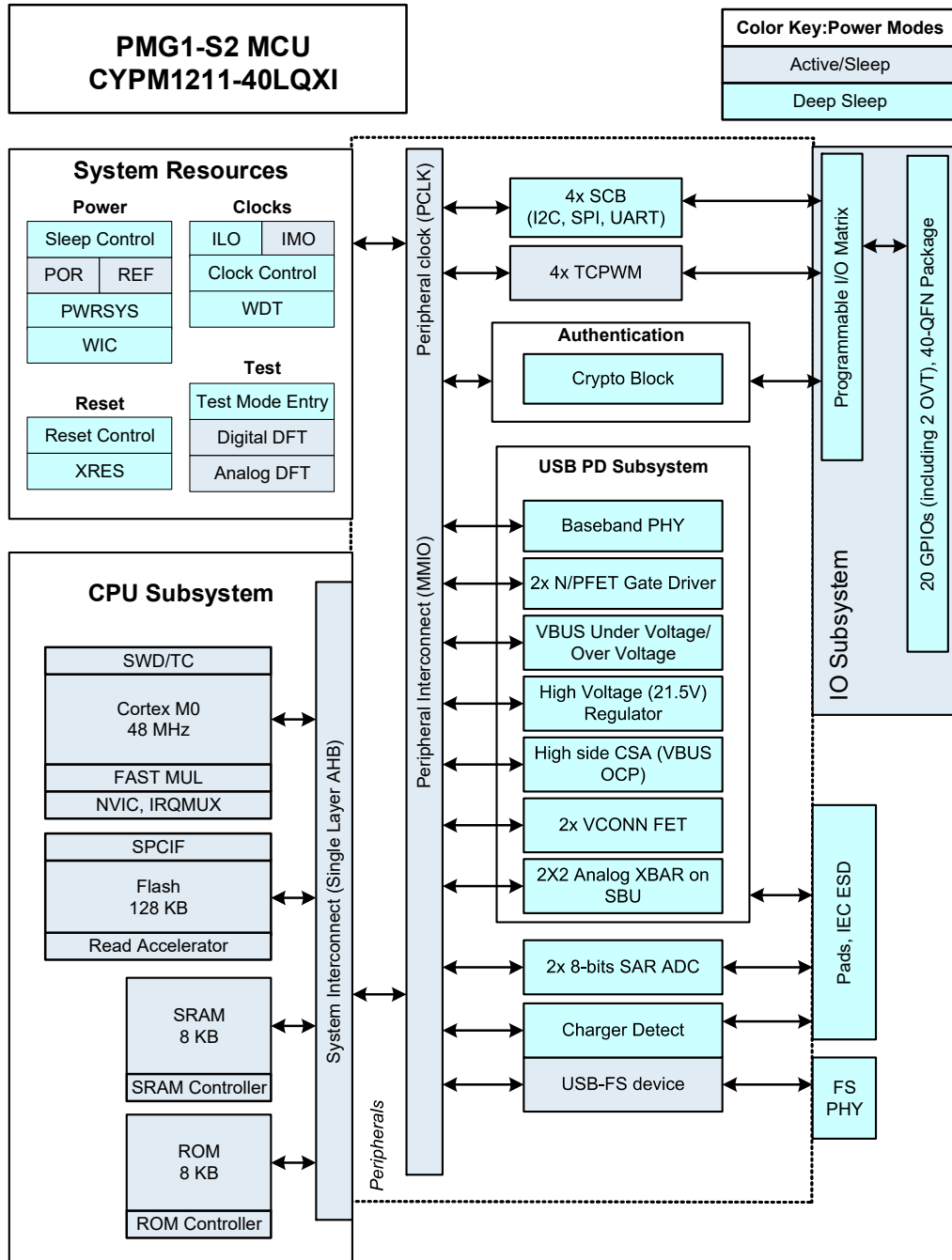
系统级 ESD 保护

- CC、SBU、USBDP、USBDM 和 VBUS 引脚上
- 基于 IEC61000-4-2 的 4C 级标准的 ± 8 kV 接触放电和 ± 15 kV 空气放电

封装

- 40-QFN
- 支持工业级温度范围 (-40 °C 到 +105 °C)

框图



目录

开发支持	6	电气规范	17
文档	6	最大绝对额定值	17
在线支持	6	器件级规范	18
工具	6	数字外设	20
ModusToolbox™ IDE 和 PMG1 SDK	7	系统资源	22
功能概述	8	订购信息	28
CPU 和存储器子系统	8	订购代码定义	28
加密模块	8	28
集成公告牌器件	8	封装	29
USB-PD 子系统 (USBPD SS)	8	缩略语	30
全速 USB 子系统	9	文档规范	31
外设	9	测量单位	31
GPIO	9	文档修订记录页	32
电源系统概述	10	销售、解决方案和法律信息	33
引脚分布	11		
应用程序框图	14		

开发支持

PMG1 系列具有一系列丰富的文档、开发工具和在线资源，能够在开发过程中为您提供帮助。更多有关信息，请访问 www.cypress.com/products/ez-pd-pmg1 网站。

文档

通过为 PMG1 系列提供说明的文档集，您可以快速找到问题的答案。本节列出了一些关键文档。

软件用户指南：介绍了有关使用 ModusToolbox® (MTB) 的逐步指南。该指南详细说明了 MTB 的构建流程、如何将源控件与 MTB 结合使用等信息。

组件数据手册：PMG1 非常灵活，在投入生产很长时间后依然可以创建新的外设 (组件)。组件数据手册提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记：包括入门应用笔记和硬件设计指南。

技术参考手册：技术参考手册 (TRM) 包含使用 PMG1 器件所需的全部技术细节，其中包括关于所有 PMG1 寄存器的完整说明。可以在 www.cypress.com/products/ez-pd-pmg1 网站上的文档部分中找到技术参考手册 (TRM)。

在线支持

除了印刷文档之外，您还可以随时通过 [赛普拉斯 PMG1 论坛](#) 与世界各地的 PMG1 用户和专家取得联系。

工具

PMG1 系列具备工业标准的内核、编程和调试接口，是开发工具体系的组成部分。

有关易于使用的创新型 ModusToolbox IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站 <https://www.cypress.com/products/modus-toolbox-software-environment>。

ModusToolbox™ IDE 和 PMG1 SDK

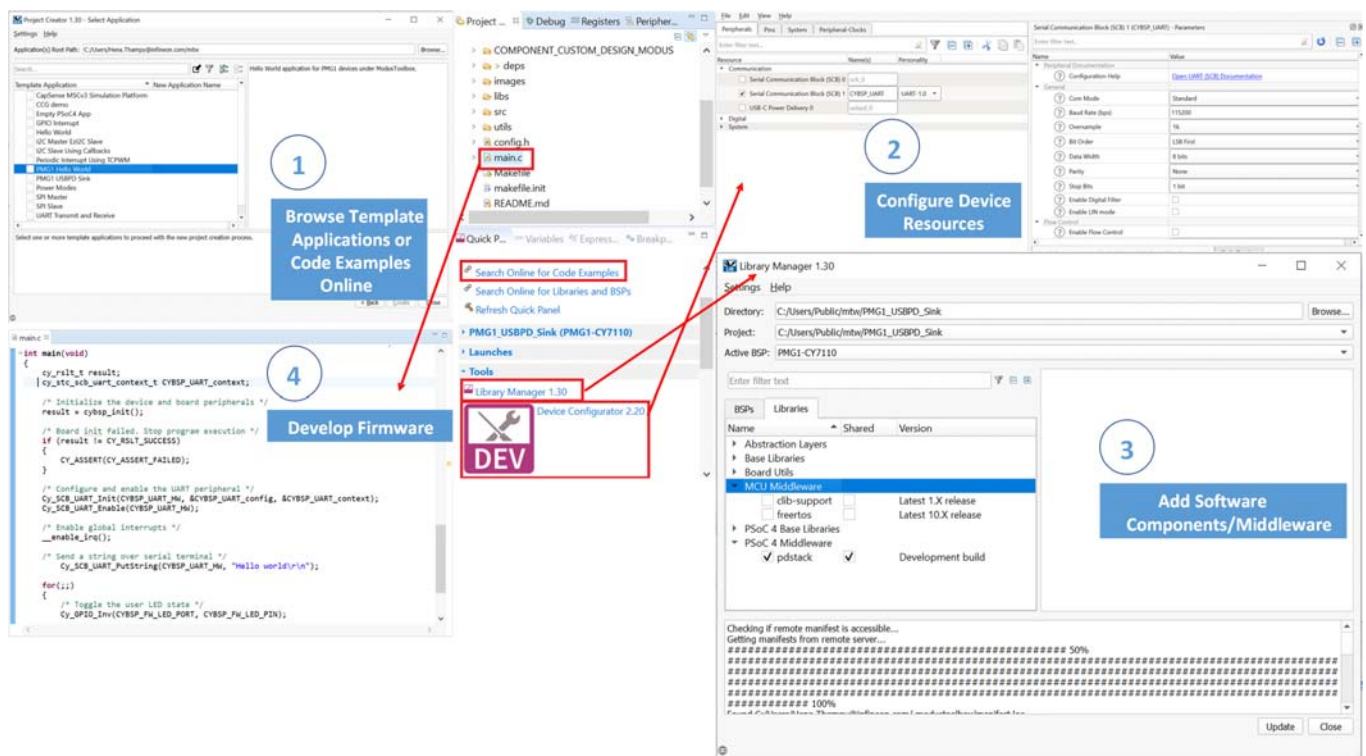
ModusToolbox 是 Windows、macOS 和 Linux 平台上基于 Eclipse 的开发环境，其中包括 ModusToolbox IDE 和 PMG1 SDK。ModusToolbox IDE 将多个器件资源、中间件和固件整合在一起，用于构建应用程序。通过使用 ModusToolbox，您可以启用和配置器件资源和中介软件库，编写 C/C++/ 汇编源代码，以及编程和调试器件。

PMG1 SDK 是 PMG1 MCU 的软件开发工具包。通过 SDK，您可以更加轻松地受支持的器件开发固件，而无需了解器件资源的复杂性。

有关使用 ModusToolbox 的更多详细信息，请参阅 ModusToolbox 应用笔记中的 PMG1 MCU 入门部分以及集成到 ModusToolbox 中的文档和帮助部分内容。如图 2 所示，使用 ModusToolbox IDE 时，您可以：

1. 根据模板应用程序列表创建新应用程序、按套件或器件过滤，或在线浏览代码示例集合。
2. 在器件配置器中对器件资源进行配置，以便在工作区中构建您的硬件系统设计。
3. 添加软件组件或中介软件。
4. 开发您的应用程序固件。

图 2. ModusToolbox IDE 资源和中介软件



功能概述

CPU 和存储器子系统

CPU

PMG1-S2 中的 Cortex-M0 CPU 是 32 位 MCU 子系统的部分，该内核通过扩展的时钟门控来优化低功耗操作。它通常使用 16 位指令并可以执行 Thumb-2 指令子集。赛普拉斯实现了一个硬件乘法器，从而能在一个周期内计算出 32 位结果。它包括一个带有 32 个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过 WIC 将处理器从深度睡眠模式唤醒，从而在芯片处于深度睡眠模式时，可以关闭主处理器的电源。Cortex-M0 CPU 提供了一个不可屏蔽中断 (NMI) 输入，该输入未被系统函数使用时可以提供给用户使用。

CPU 还包含一个串行线调试 (SWD) 接口，即为 JTAG 的一个两线模式。PMG1-S2 调试配置具有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

Flash

PMG1-S2 器件包含一个带有两个 64 KB Flash 组的 Flash 模块，该模块的 Flash 加速器与 CPU 紧密耦合，从而缩短了 Flash 模块的平均访问时间。Flash 模块可在工作频率为 48 MHz 的情况下提供一个等待状态 (WS) 的访问时间，并在工作频率为 24 MHz 的情况下提供零等待状态的访问时间。通过 Flash 加速器，Flash 的单周期访问时间平均为 SRAM 访问时间的 85%。

SRAM

此外，提供的监控 ROM 还包含引导和配置子程序。

加密模块

PMG1-S2 集成了一个加密模块，用于对固件图像进行基于硬件的身份验证。它还支持可信生态系统中固件的现场升级。PMG1-S2 加密模块提供了加密功能。它包含高级加密标准 (AES) 模块密码的硬件加速模块、安全哈希 (hash) 算法 (SHA-1 和 SHA-2)、循环冗余校验 (CRC) 以及伪随机数字生成器。

集成公告牌器件

PMG1-S2 集成了一个完整的全速 USB 2.0 器件控制器，它能够作为公告牌类器件使用。USB 2.0 器件控制器还支持其他类型的器件。

USB-PD 子系统 (USBPD SS)

USB-PD 子系统包含了与 USB Type-C 和电源供应相关的所有模块。该子系统包括以下部分：

- 双相标记编码 (BMC) PHY：具有快速功能交换 (FRS) 发送和检测功能的 USB-PD 收发器
- 用于 CC 线的 VCONN 电源 FET
- 用于在 SBU1/SBU2 和 AUX_P/AUX_N 引脚之间切换的模拟交叉开关
- AUX_P/AUX_N 上可编程的上拉和下拉终端电阻
- 热插拔检测 (HPD) 处理器
- VBUS_C 调节器 (20V LDO)
- VSYS 电源和 VBUS_C 调制器输出之间的电源开关
- VBUS_C 过压 (OV) 和欠压 (UV) 检测器
- 用于过电流检测的电流检测放大器 (CSA)
- 用于 VBUS_P 和 VBUS_C 外部电源 FET 的栅极驱动器
- VBUS_C 放电开关
- 用于 USB BC1.2 和其他专有协议的充电器检测 / 仿真
- 两个 8 位 SAR ADC 的实例
- 下面各引脚上的 8 kV IEC ESD 保护：VBUS_C、CC1、CC2、SBU1、SBU2、USBDP、USBDM

PMG1-S2 USB-PD 子系统连接到 USB Type-C 连接器的引脚。该子系统包含一个 USB Type-C 基带收发器和物理层逻辑。该收发器执行了 BMC 和 4b/5b 编码、解码功能并集成了 1.2 V 模拟前端 (AFE)。该子系统集成了所需终端，可用于识别 PMG1-S2 器件的功能，其中包括用于 UFP/DFP 功能的 R_P 和 R_D 。它还集成了电源 FET，用于为 CC1/CC2 引脚提供来自 VCONN_Source 引脚的 VCONN 电源。通过模拟交叉开关，可以将任意一个 SBU1/SBU2 引脚连接到任意一个 AUX_P/AUX_N 引脚，从而支持 DisplayPort (显示端口) 边带信号传输。集成的 HPD 处理器可用于控制或监控 DisplayPort 发送源或接收源的 HPD 信号。

过压 / 欠压 (OV/UV) 模块监控 VBUS_C 电源, 用于可编程的过压和欠压条件。CSA 放大外部检测电阻的电压, 该电压与从外部 DC-DC VBUS 电源转换器得到的电流成正比。可以通过 ADC 测量 CSA 输出, 也可以配置该输出, 用于检测过流情况。VBUS_P 和 VBUS_C 栅极驱动器为 VBUS_C 和 VBUS_P 电源控制外部电源 FET 的栅极可以对栅极驱动器进行配置, 使其支持 P 和 N 类型的外部电源 FET。默认情况下, 栅极驱动器得到配置, 以用于 nFET 器件。在使用 pFET 的应用程序中, 必须正确配置栅极驱动器。OV/UV 和 CSA 模块可以生成中断, 以便为已编程的过压和欠压条件自动关闭电源 FET。使用 VBUS_C 放电开关时, 可以通过一个外部电阻对 VBUS_C 线进行放电。

USB-PD 子系统包含两个速度为 125 kSPS 的 8 位逐次逼近寄存器 (SAR) (ADC), 用于模数转换。ADC 的参考电压由 VDDD 电源生成。每个 ADC 具有一个 8 位 DAC 和一个比较器。DAC 输出作为比较器的正输入。比较器的负输入来自一个四输入复用器。复用器的四个输入为一对全局模拟复用的总线、内部带隙电压和与绝对温度成比例的内部电压。通过开关, 可以将每个 GPIO 输入连接到全局模拟复用总线上; 这样任一 ADC 都可以对引脚电压进行采样。使用 ADC 检测 GPIO 引脚电压时, 引脚电压不能超过 VDDIO 电源值。

全速 USB 子系统

FSUSB 子系统包含一个全速 USB 器件控制器, 如集成公告牌器件节所述。

外设

串行通信模块 (SCB)

PMG1-S2 共有四个 SCB, 可以将其配置为 I²C、SPI 或 UART 接口。硬件 I²C 模块可以实现完整的多主设备和从设备接口。这些接口具有多主设备仲裁功能。在 SPI 模式下, SCB 模块可被配置为主设备或从设备。

在 I²C 模式下, SCB 模块的工作速率可达 1 Mbps (增强型快速模式), 另外它还提供各种灵活的缓冲选项, 以降低 CPU 的中断开销和延迟。这些模块还支持在 PMG1-S2 存储器中创建邮箱地址范围的 I²C, 并且对存储器中的阵列进行读写操作时可以大量降低 I²C 通信。此外, 这些模块支持一个深度为 128 字节的 FIFO, 用于接收和传送数据。这些模块延长了 CPU 读取数据的时间, 从而减少了时钟延展的发生 (由于 CPU 没有及时读取数据, 因此才导致时钟延展)。

I²C 外设与 NXP I²C 总线规范和用户手册 (UM10204) 中定义的 I²C 标准模式、快速模式和增强型快速模式的器件相兼容。

在开漏模式下, 可以使用 GPIO 引脚实现 I²C 总线 I/O。

PMG1-S2 的 SCB 1-3 模块上的 I²C 端口与 I²C 规范在以下几个方面并非完全兼容:

- SCB 1 上 I²C 端口的 GPIO 单元不能承受过压条件, 因此不能对其进行热插拔或者与 I²C 系统其余部分独立供电。
- $V_{OL} = 0.4\text{ V}$ 时, 增强型快速模式的 I_{OL} 规范为 20 mA。 V_{OL} 的最大值为 0.6 V 时, GPIO 单元支持最大值为 8 mA 的 I_{OL} 灌电流。
- 快速模式与增强快速模式指定了不符合 GPIO 单元的最小下降时间。根据总线负载, 慢速强驱动模式能够满足该要求。

定时器 / 计数器 / 脉宽调制器模块 (TCPWM)

PMG1-S2 具有四个 TCPWM 模块。每一个都能够实现 16 位定时器、计数器、脉冲宽度调制器 (PWM) 和正交解码器等功能。

GPIO

PMG1-S2 具有 20 个 GPIO (这些 GPIO 可被配置为 GPIO、SCB、SBU 和辅助信号), 和可作为 GPIO 使用的 SWD 引脚。SCB 0 的 I²C 引脚具有过压耐受能力。

GPIO 模块实现以下功能:

- 七种强驱动模式:
 - 仅限输入
 - 弱上拉和强下拉
 - 强上拉和弱下拉
 - 开漏和强下拉
 - 开漏和强上拉
 - 强上拉和强下拉
 - 弱上拉和弱下拉
- 选择输入阈值 (CMOS 或 LVTTTL)。
- 除了各种驱动强度模式外, 可独立控制输入和输出缓冲区的使能 / 禁用状态
- 保持模式, 用于锁存前一状态 (即保持 I/O 状态处于深度睡眠模式)
- 可选的转换速率, 用于控制 dV/dt 相关噪声, 有助于降低 EMI 在上电和复位期间, I/O 引脚被强制为禁用状态, 从而禁止通电任何输入和 / 或造成启用时的过电流现象。高速 I/O 矩阵的复用网络用于复用某个 I/O 引脚上连接的多个信号。

电源系统概述

图 3 显示的是 PMG1-S2 的电源系统要求概述。PMG1-S2 可以使用两个外部电源，即 VBUS (4.0 V–21.5 V) 或 VSYS (2.7 V–5.5 V)，来运行。通过使用电平可降至 3.3 V 的低压差调节器 (LDO)，可以调节芯片内的 VBUS 电源。芯片的内部 VDDC 轨在 VBUS 调节器的输出和未调节的 VSYS 之间灵活进行切换。可以在某些模拟模块中直接使用开关电源 VDDC，或使用电压调节器将其调节为 VCCD，并将 VCCD 提供给大部分内核。除了复位模

此外, PMG1-S2 还具有三种不同的功耗模式:有效、睡眠和深度睡眠模式。这些模式之间的转换由电源系统管理。为 GPIO 提供了单独的电源域 VDDIO。电压调节器的两个输出 (VDDD 和 VCCD 引脚) 连接着一个 $1\ \mu\text{F}$ 的电容, 用于确保调节器的稳定性。不能将这些引脚作为电源使用。当 PMG1-S2 超过 $3.3\ \text{V}$ 的 VSYS 供电时, 通过专用 USB 调节器可以实现 USB 操作。

图 3. PMG1-S2 电源系统框图

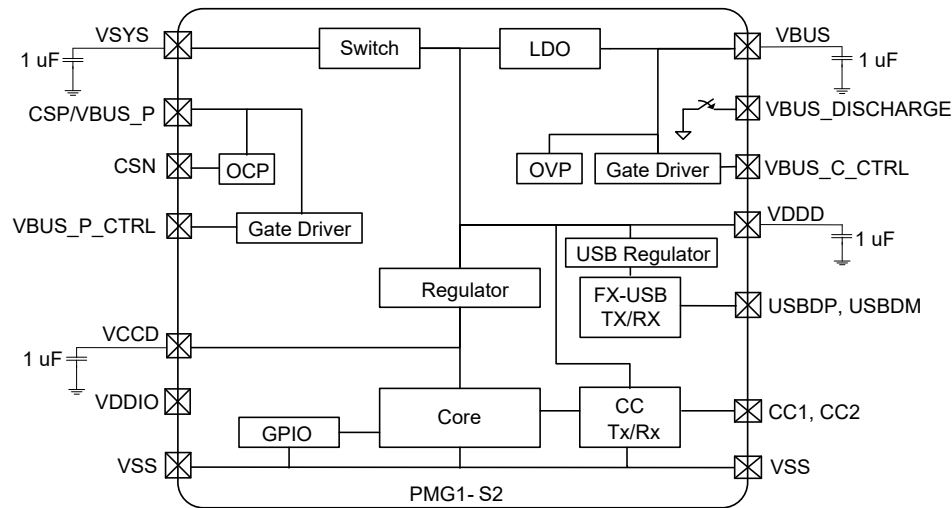


表 2. PMG1-S2 功耗模式

模式	描述
RESET (复位)	电源有效, 并且 XRES 不被激活。激活内部复位源, 或者睡眠控制器使系统退出复位状态。
ACTIVE (有效)	电源有效并且 CPU 执行各种指令。
SLEEP (睡眠)	电源有效, CPU 并不执行各条指令。未运行的所有逻辑被关闭, 以节省电源。
DEEP SLEEP (深度睡眠)	主调节器和大多数硬 IP 均被关闭。深度睡眠调节器为逻辑供电, 但只有低频时钟可用。

引脚分布

表 3. CYPM1211-40LQXI 的 PMG1-S2 引脚说明

参数组	40-QFN	引脚名称	描述
GPIO 和 串行接口	7	P1.0/UART_2_TX/SPI_2_MISO	GPIO/UART_2_TX/SPI_2_MISO
	8	P1.1/UART_2_RX/SPI_2_SEL	GPIO/UART_2_RX/SPI_2_SEL
	9	P1.2/UART_0_RX/ UART_3_CTS/SPI_3_MOSI/ I2C_3_SCL	GPIO/UART_0_RX/UART_3_CTS/SPI_3_MOSI/I2C_3_SCL
	10	P1.3/UART_0_TX/ UART_3_RTS/SPI_3_CLK/ I2C_3_SDA	GPIO/UART_0_TX/UART_3_RTS/SPI_3_CLK/I2C_3_SDA
	11	P1.6/AUX_P/UART_1_TX/ SPI_1_MISO	DisplayPort AUX_P signal/GPIO/UART_1_TX/SPI_1_MISO
	12	P1.4/SBU1/UART_3_TX/ SPI_3_MISO	USB Type-C SBU1 signal/GPIO/UART_3_TX/SPI_3_MISO
	13	P1.5/SBU2/UART_3_RX/ SPI_3_SEL	USB Type-C SBU2 signal/GPIO/UART_3_RX/SPI_3_SEL
	14	P1.7/AUX_N/UART_1_RX/ SPI_1_SEL	DisplayPort AUX_N signal/GPIO/UART_1_RX/SPI_1_SEL
	15	P2.0/SWD_IO/UART_1_CTS/ SPI_1_CLK/I2C_1_SCL	GPIO / SWD_IO/UART_1_CTS/SPI_1_CLK/ I2C_1_SCL
	16	P2.1/SWD_CLK/UART_1_RTS/ SPI_1_MOSI/I2C_1_SDA	GPIO/SWD_CLK/ UART_1_RTS/SPI_1_MOSI/ I2C_1_SDA
	23	P2.4	GPIO
	24	P2.5/UART_0_TX/SPI_0_MOSI	GPIO/UART_0_TX/SPI_0_MOSI
	25	P2.6/UART_0_RX/SPI_0_CLK	GPIO/UART_0_RX/SPI_0_CLK
	27	P0.0/GPIO_OVT/ UART_0_CTS/ SPI_0_SEL/I2C_0_SDA	P0.0/GPIO_OVT/UART_0_CTS/SPI_0_SEL/I2C_0_SDA/TCPWM_line_0
	28	P0.1/GPIO_OVT/ UART_0_RTS/SPI_0_MISO/ I2C_0_SCL	P0.1/GPIO_OVT/UART_0_RTS/SPI_0_MISO/ I2C_0_SCL/TCPWM_line_1
	34	P3.2	GPIO/TCPWM_line_0
	35	P3.3	GPIO/TCPWM_line_1
	36	P3.4/ UART_2_CTS/SPI_2_MOSI/ I2C_2_SDA	GPIO/UART_2_CTS/SPI_2_MOSI/I2C_2_SDA/TCPWM_line_2
	37	P3.5/ UART_2_RTS/SPI_2_CLK/ I2C_2_SCL	GPIO/UART_2_RTS/SPI_2_CLK/I2C_2_SCL/TCPWM_line_3
	38	P3.6	GPIO
USB FS	21	USBDP	USB 2.0 DP
	22	USBDM	USB 2.0 DM
USB Type-C 型	3	CC2	USB PD 连接器检测 / 配置通道 2
	5	CC1	USB PD 连接器检测 / 配置通道 1

表 3. CYPM1211-40LQXI 的 PMG1-S2 引脚说明 (续)

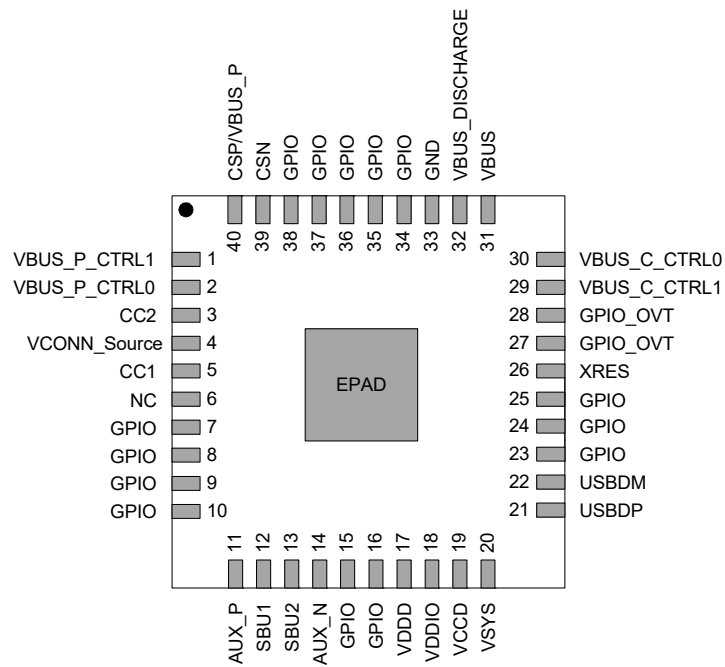
参数组	40-QFN	引脚名称	描述
VBUS	1	VBUS_P_CTRL1	用于生成器开关的 VBUS 栅极驱动器控制 1
	2	VBUS_P_CTRL0	用于生成器开关的 VBUS 栅极驱动器控制 0
	29	VBUS_C_CTRL1	用于消费类开关的 VBUS 栅极驱动器控制 1
	30	VBUS_C_CTRL0	用于消费类开关的 VBUS 栅极驱动器控制 0
	32	VBUS_DISCHARGE	VBUS 放电控制输出
VBUS OCP/SCP/ RCP	39	CSN	电流感应负输入
	40	CSP/VBUS_P	VBUS 生成器输入。将该引脚连接到比 CSN 引脚更高的电位。
复位	26	XRES	外部复位输入。内部上拉到 VDDIO。
供电电压	4	VCONN_Source	VCONN FET 的输入电源电压 VCON_Source = 5.0 V ~ 5.5 V, 以便在功率为 1.5 W 的条件下为 VCONN 提供的电压 > 4.75 V; VCONN_Source = 3.5 V ~ 5.5 V, 以在功率为 1 W 的条件下为 VCONN 提供的电压 > 3.00 V
	17	VDDD	VDDD 电源输入 / 输出 (2.7 V~5.5 V)
	18	VDDIO	I/O 的电源 (1.71 V~5.5 V)。该电源还为全局模拟复用总线供电。
	19	VCCD	1.8 V 的电压调节器输出, 通过滤波电容
	20	VSYS	系统电源 (2.7 V~5.5 V)
	31	VBUS	VBUS 输入
GND	33	VSS	接地电源 (GND)
	EPAD	VSS	接地电源 (GND)
NC	6	NC	未连接

表 4. SCB 及其功能

端口	40-QFN	SCB 功能		
引脚	引脚编号	UART	SPI	I2C
P0.0	27	UART_0_CTS	SPI_0_SEL	I2C_0_SDA
P0.1	28	UART_0_RTS	SPI_0_MISO	I2C_0_SCL
P1.0	7	UART_2_TX	SPI_2_MISO	-
P1.1	8	UART_2_RX	SPI_2_SEL	-
P1.2	9	UART_0_RX UART_3_CTS	SPI_3_MOSI	I2C_3_SCL
P1.3	10	UART_0_TX UART_3_RTS	SPI_3_CLK	I2C_3_SDA
P1.4	12	UART_3_TX	SPI_3_MISO	-
P1.5	13	UART_3_RX	SPI_3_SEL	-
P1.6	11	UART_1_TX	SPI_1_MISO	-
P1.7	14	UART_1_RX	SPI_1_SEL	-
P2.0	15	UART_1_CTS	SPI_1_CLK	I2C_1_SCL
P2.1	16	UART_1_RTS	SPI_1_MOSI	I2C_1_SDA
P2.5	24	UART_0_TX	SPI_0_MOSI	-
P2.6	25	UART_0_RX	SPI_0_CLK	-
P3.4	36	UART_2_CTS	SPI_2_MOSI	I2C_2_SDA

表 4. SCB 及其功能

P3.5	37	UART_2_RTS	SPI_2_CLK	I2C_2_SCL
------	----	------------	-----------	-----------

图 4. 40-QFN 封装的引脚分布 (顶视图)


应用程序框图

图 5 显示了使用 PMG1-S2 的电源接收源应用程序。在该应用中，Type-C 插座用于消耗电源。PMG1-S2 器件与连接到 Type-C 插座的源器件协商电源合约。该器件还控制和驱动接收程序路径 FET，并监控 Type-C VBUS 线上的过压 / 欠压情况。

图 5. 基于 PMG1-S2 的接收源应用程序框图

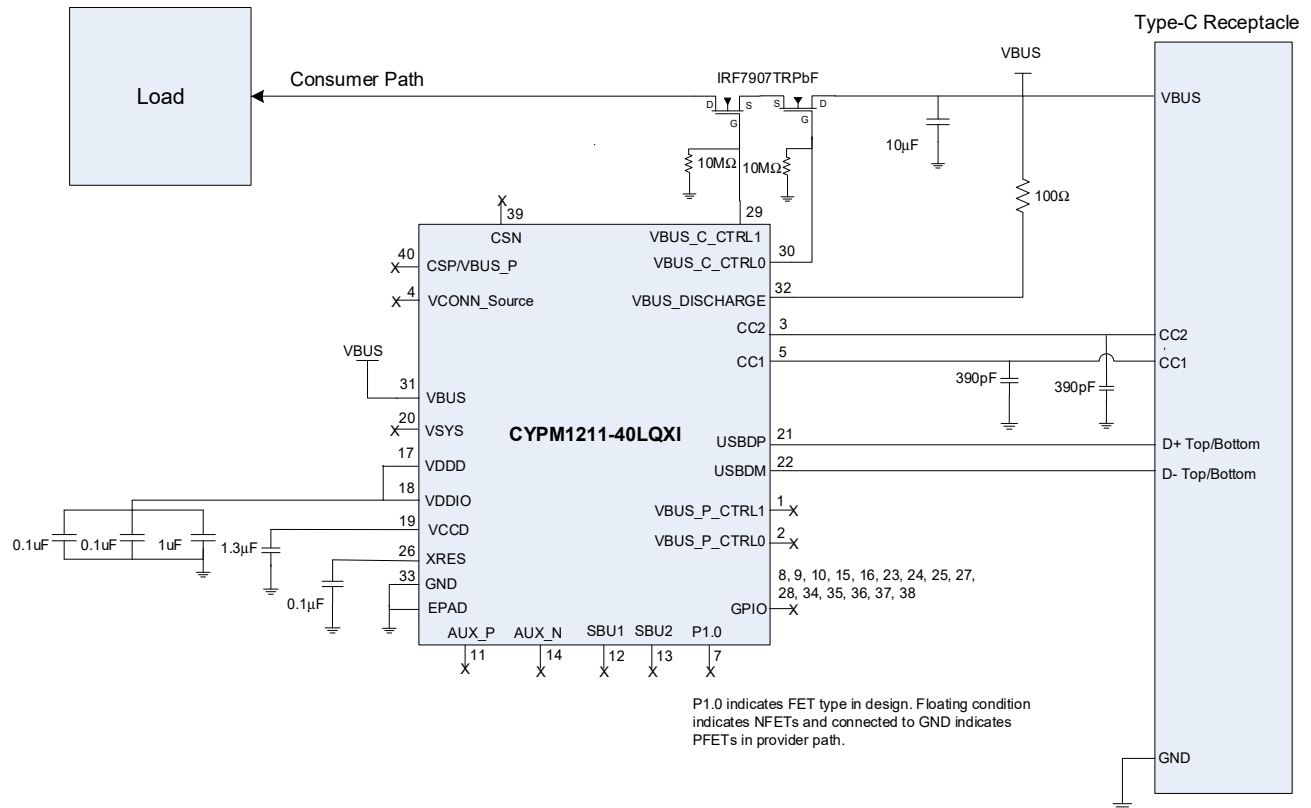


图 6 显示了使用 PMG1-S2 器件的电源发送源的应用程序框图。在该应用程序中，PMG1-S2 仅作为 DFP（电源发送程序）使用。电源发送源应用中可支持的最大功率配置高达 20 V、100 W。PMG1-S2 可以驱动两种类型的 FET，并且 GPIO P1.0 的状态（浮动或接地）指示电源发送程序路径中所使用的类型 FET（N-MOS 或 P-MOS FET）。为确保在电源适配器线缆断开时 VBUS 能够快速放电，放电路径上提供了一个电阻，该电阻连接着 PMG1-S2 器件的 VBUS_DISCHARGE 引脚。

通过使用内部电路监控 Type-C 端口上的 VBUS 电压，可以检测欠压和过压情况。通过检测“CSN”和“CSP/VBUS P”引脚之间

连接的 10 mΩ 检测电阻的电流，可以检测 VBUS 过电流现象。通过 VBUS 线上上述故障中的任何一个，并使用由高压栅极驱动器输出 (VBUS_P_CTRL0 和 VBUS_P_CTRL1 引脚) 控制的发送程序路径 FET，可以关闭 VBUS 发送程序路径。

PMG1-S2 器件还可以通过 Type-C 插座的 D+ 和 D- 线支持专有的充电协议。通过在 PMG1-S2 器件的 VCONN_Source 引脚上提供 5V 电源, 该器件也可以通过 Type-C 连接器的 CC1 或 CC2 引脚提供 VCONN 电源。

图 6. 基于 PMG1-S2 的发送源应用程序框图

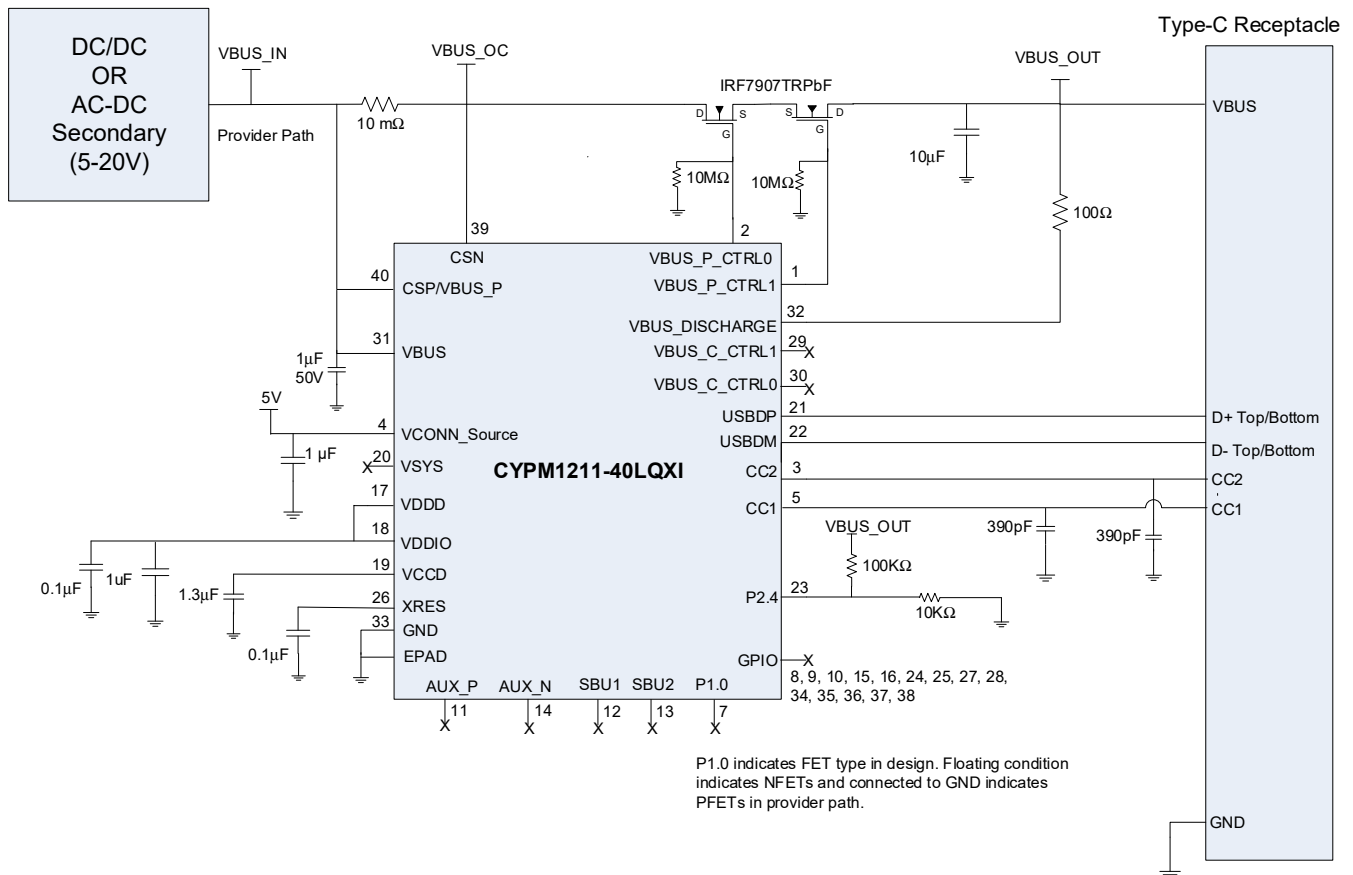
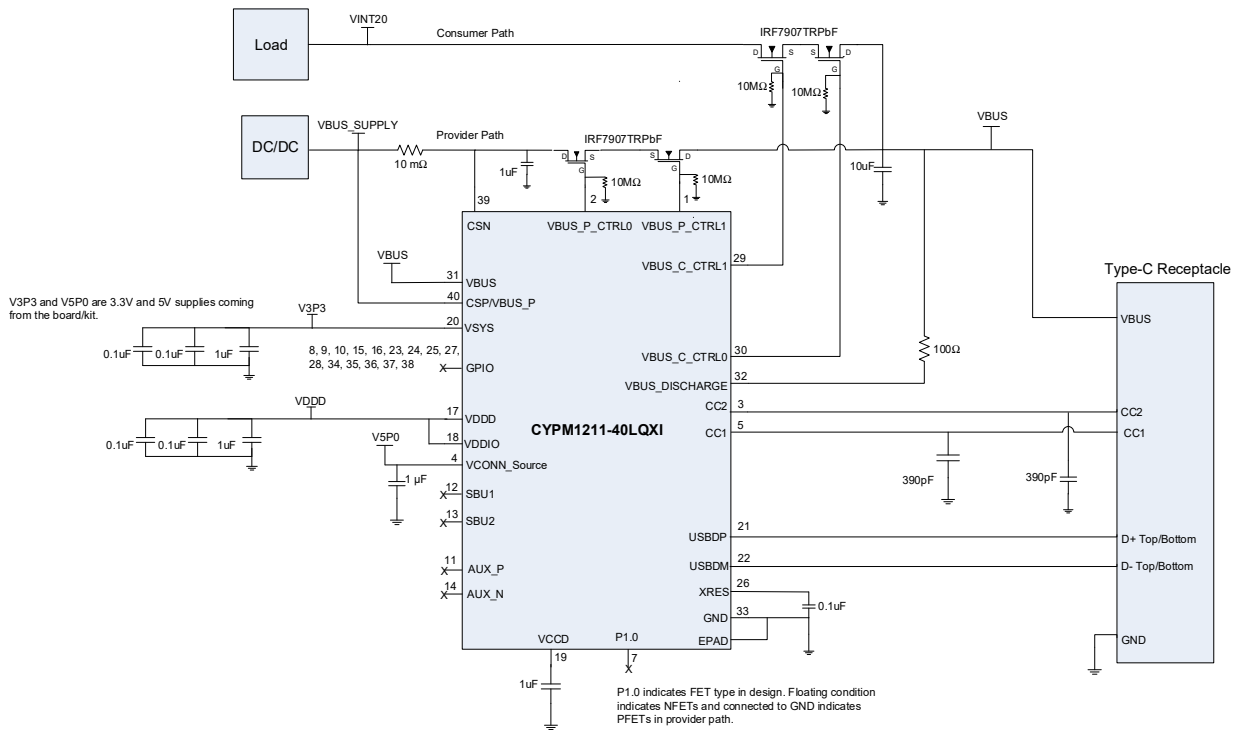


图 7 说明了使用 PMG1-S2 器件的 DRP 应用程序框图。Type-C 端口可作为电源发送程序或电源接收程序使用。

图 7. 基于 PMG1-S2 的 DRP 应用程序框图



电气规范

最大绝对额定值

表 5. 最大绝对额定值^[1]

参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
V _{SYS_MAX}	相对于 V _{SS} 的数字供电电压	—	—	6	V ^[2]	绝对最大值
V _{CONN_SOURCE_MAX}	相对于 V _{SS} 的最大供电电压	—	—	6	V	
V _{BUS_MAX_ON}	相对于已启用的 V _{SS} , V _{BUS} 调节器的最大供电电压	—	—	26	V	
V _{BUS_MAX_OFF}	相对于 V _{SS} , V _{BUS} 调节器的最大供电电压, 该调节器在 100% 的时间内被启用	—	—	24.5	V	
	相对于 V _{SS} , V _{BUS} 调节器的最大供电电压, 该调节器在 25% 的时间内被启用	—	—	26	V	
V _{DDIO_MAX}	相对于 V _{SS} 的最大供电电压	—	—	6	V	
V _{GPIO_ABS}	GPIO 电压	−0.5 ^[3]	—	V _{DDIO} + 0.5	V	
V _{GPIO_OVT_ABS}	OVT GPIO 电压	−0.5	—	6	V	
I _{GPIO_ABS}	每个 GPIO 上的最大电流	−25	—	25	—	
V _{CC_ABS}	CC1 和 CC2 引脚的最大电压	—	—	6	V	
I _{GPIO_INJECTION}	GPIO 注入电流, V _{IH} > V _{DDP} 的情况下为最大值, V _{IL} < V _{SS} 的情况下为最小值	−0.5	—	0.5	—	最大绝对值, 每个引脚的注入电流
ESD_HBM	人体静电放电模型	2200	—	—	V	—
ESD_CDM	静电放电 — 充电器件模型	500	—	—	V	—
LU	引脚门锁电流	−100	—	100	—	在温度为 125 °C 的条件下进行测试
ESD_IEC_CON	静电释放 IEC61000-4-2	8000	—	—	V	CC1, CC2, VBUS, USBDP, USBDM, SBU1 和 SBU2 引脚上的接触放电
ESD_IEC_AIR	静电释放 IEC61000-4-2	15000	—	—	V	CC1, CC2, VBUS, USBDP, USBDM, SBU1 和 SBU2 引脚上的空气放电

注释:

1. 器件在高于表 5 中所列出的最大绝对值条件下可能会造成永久性的损坏。长期使用在最大绝对额定值下可能会影响器件的可靠性。最高存放温度是 150°C, 符合 JEDEC 标准 JESD22-A103 — 高温度存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值, 则器件可能不会正常工作。
2. 除非另有说明, 否则所有电压均为对地电压。
3. 在一个系统中, 如果负尖峰超过此处指定的最小电压, 建议添加肖特基二极管来钳位负尖峰。

器件级规范

除非另有说明，否则规范的适用温度为 $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$ 和 $T_J \leq 120^{\circ}\text{C}$ 。

表 6. 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PWR#1	VSYS	—	2.7	—	5.5	V	UFP 模式。
SID.PWR#1_A	VSYS	—	3 个	—	5.5	V	DFP/DRP 或栅极驱动器模式
SID.PWR#23	VCONN	电源输入电压	2.7	—	5.5	V	—
SID.PWR#13	VDDIO	IO 供电电压	1.71	—	5.5 ^[4]	V	$2.7\text{ V} < V_{DD} < 5.5\text{ V}$
SID.PWR24	VCCD	内核逻辑的输出电压	—	1.8	—	V	—
SID.PWR#4	IDD	供电电流	—	25	—	—	来自 VSYS 或 VBUS VBUS = 5 V, $T_A = 25^{\circ}\text{C}$ / VSYS = 5 V, $T_A = 25^{\circ}\text{C}$ FS USB, CC IO 处于发送后接收状态, 无 I/O 源电流, 两个 SCB 的传输速度为 1 Mbps, CPU 的频率为 24 MHz。
SID.PWR#1_B	VSYS	USB 操作的供电电源	4.5	—	5.5	V	配置了 USB, 启用了 USB 电压调节器
SID.PWR#1_C	VSYS	USB 操作的供电电源	3.15	—	3.45	V	配置了 USB, 禁用了 USB 电压调节器
SID.PWR#1_D	VSYS	用于充电器检测 / 仿真操作的电源	3.15	—	5.5	V	T_A 介于 -40°C 和 $+85^{\circ}\text{C}$ 之间
SID.PWR#27	VBUS	电源输入电压	3.5	—	21.5	V	禁用了 FS USB。VBUS 的总电流消耗 $< 15\text{ mA}$ 。
SID.PWR#28	VBUS	USB 操作的电源输入电压	4.5	—	21.5	V	配置了 FS USB, 禁用了 USB 电压调节器
SID.PWR#30	VBUS_P	电源输入电压	4.00	—	21.5	V	—
SID.PWR#15	C_{efc}	VCCD 的外部调节器电压旁路电容	1	1.3	1.6	μF	X5R 陶瓷电容或性能更好的电容
SID.PWR#16	C_{exc}	VSYS 的电源去耦电容	0.8	1	—	μF	X5R 陶瓷电容或性能更好的电容
睡眠模式。VSYS = 2.7 V ~ 5.5 V。典型值的测量条件为: $V_{DD} = 3.3\text{ V}$; 温度 = 25°C。							
SID25A	IDD20A	CC, I ² C, WDT 唤醒被启用。 IMO 频率为 48 MHz。	—	3.5	—	—	VSYS = 3.3 V, $T_A = 25^{\circ}\text{C}$, 所有模块 (CPU 除外), CC IO 均被启用, USB 处于暂停模式, 无 I/O 源电流
深度睡眠模式							
SID_DS	I_{DD_DS}	VSYS = 3.0~3.6 V。CC 连接, I ² C, WDT 唤醒均被启用。	—	30	—	μA	电源发送源 = VSYS, DFP 模式, 未连接 Type-C。CC 连接, I ² C 和 WDT 均被启用, 用于唤醒。
XRES 电流							
SID307	I_{DD_XR}	触发 XRES 时的供电电流。 该数值不包含由于 XRES 内部上拉电阻而吸取的电流。	—	30	—	μA	电源发送源 = $V_{\text{SYS}} = 3.3\text{ V}$, 未连接 Type-C 器件, $T_A = 25^{\circ}\text{C}$

注释

4. 如果 $VDDIO > VDD$, 则不能使用 GPIO P2.4。该引脚必须保持未连接状态。有关引脚编号的详细信息, 请参考表 3。

表 7. 交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#4	F_{CPU}	CPU 输入频率	直流 电流	—	48	MHz	所有 VDDD 值
SID.PWR#20	T_{SLEEP}	从睡眠模式唤醒的时间	—	0	—	μs	—
SID.PWR#21	$T_{\text{DEEPSLEEP}}$	从深度睡眠模式唤醒的时间	—	—	35	μs	—
SID.XRES#5	T_{XRES}	外部复位脉冲宽度	5	—	—	μs	所有 VDDIO 值
SYS.FES#1	$T_{\text{PWR_RDY}}$	从上电到“准备接受 I ² C/CC 指令”的时间	—	5	25	ms	—

I/O

表 8. I/O 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.GIO#37	$V_{\text{IH_CMOS}}$	输入高电平电压	$0.7 \times V_{\text{DDIO}}$	—	—	V	CMOS 输入
SID.GIO#38	$V_{\text{IL_CMOS}}$	输入低电平电压阈值	—	—	$0.3 \times V_{\text{DDIO}}$	V	CMOS 输入
SID.GIO#39	$V_{\text{IH_VDDIO2.7-}}$	LVTTL 输入, $V_{\text{DDIO}} < 2.7 \text{ V}$	$0.7 \times V_{\text{DDIO}}$	—	—	V	—
SID.GIO#40	$V_{\text{IL_VDDIO2.7-}}$	LVTTL 输入, $V_{\text{DDIO}} < 2.7 \text{ V}$	—	—	$0.3 \times V_{\text{DDIO}}$	V	—
SID.GIO#41	$V_{\text{IH_VDDIO2.7+}}$	LVTTL 输入, $V_{\text{DDIO}} \geq 2.7 \text{ V}$	2.0	—	—	V	—
SID.GIO#42	$V_{\text{IL_VDDIO2.7+}}$	LVTTL 输入, $V_{\text{DDIO}} \geq 2.7 \text{ V}$	—	—	0.8	V	—
SID.GIO#33	$V_{\text{OH_3V}}$	输出为高电平时的输出电压	$V_{\text{DDIO}} - 0.6$	—	—	V	在 VDDIO 为 3 V 时, $I_{\text{OH}} = 4 \text{ mA}$
SID.GIO#34	$V_{\text{OH_1.8V}}$	输出为高电平时的输出电压	$V_{\text{DDIO}} - 0.5$	—	—	V	在 VDDIO 为 1.8 V 时, $I_{\text{OH}} = 1 \text{ mA}$
SID.GIO#35	$V_{\text{OL_1.8V}}$	输出低电平时的电压	—	—	0.6	V	在 VDDIO 为 1.8 V 时, $I_{\text{OL}} = 4 \text{ mA}$
SID.GIO#36	$V_{\text{OL_3V}}$	输出低电平时的电压	—	—	0.6	V	在 VDDIO 为 3 V 时, $I_{\text{OL}} = 4 \text{ mA}$ 对于 SBU 和 AUX 引脚
SID.GIO#5	R_{PU}	上拉电阻值	3.5	5.6	8.5	k Ω	$T_{\text{A}} = +25^\circ\text{C}$, 所有 VDDIO 值
SID.GIO#6	R_{PD}	上拉电阻值	3.5	5.6	8.5	k Ω	$T_{\text{A}} = +25^\circ\text{C}$, 所有 VDDIO 值
SID.GIO#16	I_{IL}	输入漏电流 (绝对值)	—	—	2	nA	$T_{\text{A}} = +25^\circ\text{C}$, 所有 VDDIO 值。由特性保证。
SID.GIO#17	C_{PIN}	最大引脚电容	—	3.0	7	pF	所有 VDDIO 值, 所有封装, 所有 I/O (SBU 和 AUX 除外)。 由特性保证。
SID.GIO#17A	$C_{\text{PIN_SBU}}$	最大引脚电容	—	16	18	pF	所有 VDDIO 值, 所有封装, 仅限 SBU 引脚。由特性保证。
SID.GIO#17B	$C_{\text{PIN_AUX}}$	最大引脚电容	—	12	14	pF	所有 VDDIO 值, 所有封装, 仅限 AUX 引脚。由特性保证。
SID.GIO#43	V_{HYSTTL}	输入迟滞电压, LVTTL $V_{\text{DDIO}} > 2.7 \text{ V}$	15	40	—	mV	由特性保证。
SID.GIO#44	V_{HYSCMOS}	CMOS 输入迟滞电压	$0.05 \times V_{\text{DDIO}}$	—	—	mV	$V_{\text{DDIO}} < 4.5 \text{ V}$ 。由特性保证。
SID69	I_{DIODE}	经保护二极管流向 $V_{\text{DDIO}}/V_{\text{SS}}$ 的电流	—	—	100	μA	由特性保证。
SID.GIO#45	$I_{\text{TOT_GPIO}}$	芯片的最大总灌电流	—	—	85	—	由特性保证。

表 8. I/O 直流规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
OVT							
SID.GIO#46	I_{IHS}	焊盘电压 > OVT 输入的 VDDIO 时的输入电流	—	—	10.00	μA	按照 I ² C 规范

表 9. I/O 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID70	T_{RISEF}	快速强驱动模式下的上升时间	2	—	12	ns	3.3 V VDDIO, $C_{load} = 25$ pF
SID71	T_{FALLF}	快速强驱动模式下的下降时间	2	—	12	ns	3.3 V VDDIO, $C_{load} = 25$ pF

XRES

表 10. XRES 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.XRES#1	V_{IH_XRES}	XRES 引脚上的输入电压上限阈值	$0.7 \times VDDIO$	—	—	V	CMOS 输入
SID.XRES#2	V_{IL_XRES}	XRES 引脚上的输入电压下限阈值	—	—	$0.3 \times VDDIO$	V	CMOS 输入
SID.XRES#3	C_{IN_XRES}	XRES 引脚上的输入电容	—	—	7	pF	由特性保证。
SID.XRES#4	$V_{HYSXRES}$	XRES 引脚上的输入电压迟滞	—	$0.05 \times VDDIO$	—	mV	由特性保证。

数字外设

下列规范适用于定时器模式下的定时器 / 计数器 / PWM 外设。

GPIO 引脚的脉冲宽度调制 (PWM)

表 11. PWM 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.TCPWM.3	$T_{CPWMFREQ}$	工作频率	—	—	F_c	MHz	F_c 最大值 = CLK_SYS。 最大值 = 48 MHz.
SID.TCPWM.4	$T_{PWMENEXT}$	输入触发脉冲宽度	$2/F_c$	—	—	ns	对于所有触发事件
SID.TCPWM.5	T_{PWMENT}	输出触发脉冲宽度	$2/F_c$	—	—	ns	上溢、下溢和 CC (计数值等于比较值) 可输出的最小宽度
SID.TCPWM.5A	T_{CRES}	计数器的分辨率	$1/F_c$	—	—	ns	连续计数间的最短时间
SID.TCPWM.5B	PWM_{RES}	PWM resolution (PWM 分辨率)	$1/F_c$	—	—	ns	PWM 输出的最小脉宽
SID.TCPWM.5C	Q_{RES}	正交输入分辨率	$1/F_c$	—	—	ns	正交相位输入间的最小脉冲宽度

I^2C
表 12. 固定的 I^2C 直流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID149	I_{I2C1}	频率为 100 KHz 时的模块电流消耗	—	—	60	μA	—
SID150	I_{I2C2}	频率为 400 KHz 时的模块电流消耗	—	—	185	μA	—
SID151	I_{I2C3}	速度为 1 Mbps 时模块消耗的电流	—	—	390	μA	—
SID152	I_{I2C4}	在深度睡眠模式下启用 I^2C	—	—	1.4	μA	—

表 13. 固定的 I^2C 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID153	F_{I2C1}	比特率	—	—	1	Mbps	—

表 14. 固定的 UART 直流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID160	I_{UART1}	速度为 100 kb/s 时, 模块消耗的电流	—	—	125	μA	—
SID161	I_{UART2}	速度为 1000 kb/s 时, 模块消耗的电流	—	—	312	μA	—

表 15. 固定的 UART 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID162	F_{UART}	比特率	—	—	1	Mbps	—

表 16. 固定的 SPI 直流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID163	I_{SPI1}	比特率为 1 Mb/s 时, 模块消耗的电流	—	—	360	μA	—
SID164	I_{SPI2}	比特率为 4 Mb/s 时, 模块消耗的电流	—	—	560	μA	—
SID165	I_{SPI3}	比特率为 8 Mb/s 时, 模块消耗的电流	—	—	600	μA	—

表 17. 固定的 SPI 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID166	F_{SPI}	SPI 工作频率 (主设备, 6 倍过采样)	—	—	8	MHz	—

表 18. 固定 SPI 主设备模式交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID167	T_{DMO}	Sclock 驱动边沿后 MOSI 有效的时间	—	—	15	ns	—
SID168	T_{DSI}	SClock 捕获沿前的 MISO 有效时间。	20	—	—	ns	全时钟、MISO 延迟采样
SID169	T_{HMO}	先前的 MOSI 数据保持时间	0	—	—	ns	表示从设备数据捕获边沿

表 19. 固定的 SPI 从设备模式交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID170	T_{DMI}	Sclock 捕获边沿前 MOSI 有效的时间	40	—	—	ns	—
SID171	T_{DSO}	Sclock 驱动沿后的 MISO 有效时间	—	—	$42 + 3 \times T_{CPU}$	ns	$T_{CPU} = 1/F_{CPU}$
SID171A	T_{DSO_EXT}	在外部时钟模式下 SClock 驱动沿后 MISO 的有效时间。	—	—	48	ns	—
SID172	T_{HSO}	先前的 MISO 数据保持时间	0	—	—	ns	—
SID172A	T_{SSELCK}	从 SSEL 有效到第一个 SCK 有效边沿的时间	100	—	—	ns	—

系统资源

带欠压 SWD 接口的上电复位 (POR)

表 20. 非精密上电复位 (PRES) (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID185	$V_{RISEIPOR}$	上电复位 (POR) 上升触发电压	0.80	—	1.50	V	—
SID186	$V_{FALLIPOR}$	POR 下降触发电压	0.70	—	1.4	V	—

表 21. 精密上电复位 (POR) (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID190	$V_{FALLPPOR}$	主动模式和睡眠模式下的 BOD 触发电压	1.48	—	1.62	V	—
SID192	$V_{FALLDPSLP}$	深度睡眠模式下的 BOD 触发电压	1.1	—	1.5	V	—

表 22. SWD 接口规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.SWD#1	F_SWDCCLK1	$3.3\text{ V} \leq VDDIO \leq 5.5\text{ V}$	—	—	14	MHz	$SWDCLK \leq 1/3\text{ CPU 时钟频率}$
SID.SWD#2	F_SWDCCLK2	$1.8\text{ V} \leq VDDIO \leq 3.3\text{ V}$	—	—	7	MHz	$SWDCLK \leq 1/3\text{ CPU 时钟频率}$
SID.SWD#3	T_{SWDI_SETUP}	$T = 1/f\text{ SWDCLK}$	$0.25 \times T$	—	—	ns	由特性保证。
SID.SWD#4	T_{SWDI_HOLD}	$T = 1/f\text{ SWDCLK}$	$0.25 \times T$	—	—	ns	由特性保证。
SID.SWD#5	T_{SWDO_VALID}	$T = 1/f\text{ SWDCLK}$	—	—	$0.50 \times T$	ns	由特性保证。
SID.SWD#6	T_{SWDO_HOLD}	$T = 1/f\text{ SWDCLK}$	1	—	—	ns	由特性保证。

内部主振荡器

表 23. IMO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID218	I _{IMO1}	频率为 48 MHz 时 IMO 的工作电流	—	—	1000	μA	—

表 24. IMO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#13	F _{IMOTOL}	在频率为 24, 36 和 48 MHz 时测量频率差异 (出厂调整后)	—	—	±2	%	–25 °C ≤ T _A ≤ 85 °C, 所有 V _{DDD} 值
SID226	T _{STARTIMO}	IMO 启动时间	—	—	7	μs	由特性保证。
SID229	T _{JITRMSIMO2}	在 24 MHz 时的均方根抖动时间	—	145	—	ps	由特性保证。
SID.CLK#1	F _{IMO}	IMO 频率	24	—	48	MHz	所有 V _{DDD} 值

内部低速振荡器掉电

表 25. ILO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID231	I _{ILO1}	I _{LO} 工作电流	—	0.3	1.05	μA	—
SID233	I _{ILOLEAK}	I _{LO} 漏电流	—	2	15	nA	—

表 26. ILO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID234	T _{STARTILO1}	I _{LO} 启动时间	—	—	2	ms	由特性保证。
SID238	T _{ILODUTY}	I _{LO} 占空比	40	50	60	%	由特性保证。
SID.CLK#5	F _{ILO}	I _{LO} 频率	20	40	80	kHz	—

表 27. PD 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.1	R _{P_std}	默认 USB 电源时的 DFP CC 终端电阻	64	80	96	μA	—
SID.PD.2	R _{P_1.5A}	1.5 A 电源时的 DFP CC 终端电阻	166	180	194.4	μA	—
SID.PD.3	R _{P_3.0A}	3.0 A 电源时的 DFP CC 终端电阻	304	330	356.4	μA	—
SID.PD.4	R _D	UFP CC 终端电阻	4.59	5.1	5.61	kΩ	—
SID.PD.5	R _{D_DB}	CC1 和 CC2 上的 UFP 无电电池 CC 终端, 对 1.5A 和 3.0A R _P 终端电阻值有效	4.08	5.1	6.12	kΩ	CC1 和 CC2 上的 UFP 无电电池 CC 终端电阻。对于默认 R _P 终端电阻, 可确保 CC1 和 CC2 上的电压 < 1.32 V。
SID.PD.15	V _{gndoffset}	BMC 接收器的接地偏移电压	–400	—	400	mV	相对于远程 BMC 发送器。由特性保证。

表 28. CSA 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CSA.1	Out_E_Trim_15_DS	Av = 15 时使用深度睡眠参考的总体误差	-7.00	—	7.00	%	由特性保证。
SID.CSA.2	Out_E_Trim_15_BG	Av = 15 时使用带隙参考的总体误差	-4.50	—	4.50	%	由特性保证。
SID.CSA.3	Out_E_Trim_100	Av = 100 时使用带隙或深度睡眠参考的总体误差	-24.50	—	24.50	%	—

表 29. UV/OV 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.UVOV.1	V _{THUVOV1}	电压阈值准确度, V _{BUS} ≤ 16 V	-6		6	%	在 V _{BUS} = 3.75 V, 4.5 V, 5.25 V, 12 V, 16 V
SID.UVOV.2	V _{THUVOV2}	电压阈值准确度, V _{BUS} > 16 V	-10		10	%	在 V _{BUS} = 20 V 的条件下进行测试

栅极驱动器规范

表 30. 栅极驱动器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.NGDO.1	VGS1	栅极到发送源超驱动	5	—	16.5	V	1. 栅极驱动器电源电压 ≥ 5 V, 其中栅极驱动器电源电压 = V _{BUS_P} (对于 V _{BUS_P_CTRL} 输出) 和 V _{BUS_C} (对于 V _{BUS_C_CTRL} 输出)。 2. 栅极驱动器电流 = 0 3. 栅极驱动器配置 = NFET 4. 栅极驱动器泵时钟分频器 = 1
DC.NGDO.2	VGS2	栅极到发送源超驱动	3.75	—	16.5	V	1. 栅极驱动器电源电压 ≥ 3.75 V, 其中栅极驱动器电源电压 = V _{BUS_P} (对于 V _{BUS_P_CTRL} 输出) 和 V _{BUS_C} (对于 V _{BUS_C_CTRL} 输出)。 2. 栅极驱动器电流 = 0 3. 栅极驱动器配置 = NFET 4. 栅极驱动器泵时钟分频器 = 1
DC.NGDO.6	R _{PD}	“下拉”被启用时的电阻	—	—	5	kΩ	—

表 31. 栅极驱动器交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.NGDO.1	T_{ON}	从栅极开启时间到 <code>gate_driver_supply - voltage + 5 V</code> (对于电源电压 $\geq 5 V$) 和 <code>VBUS * 2</code> (对于电源电压 $< 5 V$) 的时间	–	–	1	ms	1. 栅极驱动器配置 = NFET 2. 负载 = SI9936 MOSFET 的门控

SBU

表 32. 模拟交叉开关规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.SBU.1	R_{on_sw}	开关打开时的电阻	–	–	10	Ω	电压输入介于 0 V 和 3.6 V 之间
SID.SBU.2	$R_{pu_aux_1}$	AUX_P/N 上拉电阻 — 10 万	80	–	120	k Ω	–
SID.SBU.3	$R_{pu_aux_2}$	AUX_P/N 上拉电阻 — 1 百万	0.8	–	1.2	M Ω	–
SID.SBU.4	$R_{pd_aux_1}$	AUX_P/N 下拉电阻 — 10 万	80	–	120	k Ω	–
SID.SBU.5	$R_{pd_aux_2}$	AUX_P/N 下拉电阻 — 1 百万	0.8	–	1.2	M Ω	–
SID.SBU.6	$R_{pd_aux_3}$	AUX_P/N 下拉电阻 — 47 万	329	–	611	k Ω	–
SID.SBU.7	$R_{pd_aux_4}$	AUX_P/N 下拉电阻 — 470 万	3.29	–	6.11	M Ω	–

充电器检测

表 33. 充电器检测规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CD.1	V_{DAT_REF}	BC1.2 数据检测电压阈值	250	–	400	mV	–
SID.CD.2	V_{DM_SRC}	BC1.2 DM 电压源	500	–	700	mV	灌电流为 25 μA –175 μA
SID.CD.3	V_{DP_SRC}	BC1.2 DP 电压源	500	–	700	mV	灌电流为 25 μA –175 μA
SID.CD.4	I_{DM_SINK}	BC1.2 DM 灌电流	25	–	175	μA	–
SID.CD.5	I_{DP_SINK}	BC1.2 DP 灌电流	25	–	175	μA	–
SID.CD.6	I_{DP_SRC}	BC1.2 DP DCD 源电流	7	–	13	μA	–
SID.CD.7	R_{DP_UP}	USB FS DP 上拉终端电阻	0.9	–	1.575	k Ω	–
SID.CD.8	R_{DM_UP}	USB FS DM 上拉终端电阻	0.9	–	1.575	k Ω	–
SID.CD.9	R_{DP_DWN}	USB FS DP 下拉终端电阻	14.25	–	24.8	k Ω	–
SID.CD.10	R_{DM_DWN}	USB FS DM 下拉终端电阻	14.25	–	24.8	k Ω	–
SID.CD.11	R_{DAT_LKG}	DP/DM 数据线漏电终端电阻	300	–	500	k Ω	充电器检测功能和数据线漏电均被启用。
SID.CD.12	R_{DCP_DAT}	DP 和 DM 之间的 BC1.2 DCP 端口电阻	–	–	40	Ω	–
SID.CD.13	V_{SETH}	USB FS 逻辑阈值	1.26	–	1.54	V	–

模数转换器

表 34. ADC 直流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ADC.1	Resolution	ADC 分辨率	—	8	—	位	—
SID.ADC.2	INL	积分非线性	-1.5	—	1.5	LSB	—
SID.ADC.3	DNL	差分非线性	-2.5	—	2.5	LSB	—
SID.ADC.4	增益误差	增益误差	-1	—	1	LSB	—

表 35. ADC 交流规范 (由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ADC.5	SLEW_Max	采样电压信号变化率	—	—	3	V/ms	—

表 36. VBUS_C 调节器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.20vreg.1	VBUSREG	在 VDDD 的条件下测量的 VBUS 调节器输出电压 (对于 VBUS = 4.5 V ~ 21.5 V)	3 个	—	3.6	V	VBUS 的范围为 4.5 V ~ 21.5 V。在无负载和负载为 30 mA 的条件下测量 VDDD 电压。
SID.20vreg.2	VBUSREG2	在 VDDD 的条件下测量的 VBUS 调节器输出电压 VBUS = 3.5 V ~ 21.5 V	3 个	—	3.6	V	VBUS 的范围为 4.5 V ~ 21.5 V。在无负载和负载为 15 mA 的条件下测量 VDDD 电压。
SID.20vreg.6	VBUSLINREG	VBUS 介于 4.5 V 和 21.5 V 之间时 VBUS 调节器线的调节值	—	—	0.5	%/V	VBUS 电源介于 4.5 V 和 21.5 V 之间并且对 VDDD 的变化进行测量。由特性保证。
SID.20vreg.8	VBUSLOADREG	VBUS 介于 4.5 V 和 21.5 V 之间时 VBUS 调节器负载的调节值	—	—	0.2	%/mA	VBUS 的电源范围为 4.5 V 到 21.5 V，负载电流的范围为 0 到 30 mA。对 VDDD 的变化进行测量。由特性保证。

表 37. VBUS_C 调节器交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.20vreg.1	T _{START}	调节器启动时间	—	—	120	μs	使用 VBUS 并测量 VDDD 引脚上的启动时间。
AC.20vreg.2	T _{STOP}	调节器掉电时间	—	—	1	μs	从触发内部禁用信号到 VDDD 上负载电流从 30 mA 降至 10 μA 之间的时长。

表 38. VSYS 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.vddsw.1	Res_sw	VSYS 电源输入到输出电源 VDDD 的电阻	—	—	1.5	Ω	在 VDDD 上负载电流为 5 mA ~ 10 mA 的条件下进行测量。

存储器

表 39. Flash 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.MEM#3	FLASH_ERASE	行擦除的时间	—	—	15.5	ms	—
SID.MEM#4	FLASH_WRITE	行 (块) 编写时间 (擦除和编程)	—	—	20	ms	—
SID.MEM#8	FLASH_ROW_PGM	擦除后的行编程时间	—	—	7	ms	—
SID178	TBULKERASE	批量擦除时间 (64k Byte)	—	—	35	ms	—
SID180	TDEVPROG	器件总编程时间	—	—	7.5	s	由特性保证。
SID182	FRET1	Flash 保留, $T_A \leq 55^\circ\text{C}$, 10 万个编程 / 擦除周期	20	—	—	年	由特性保证。
SID182A	FRET2	Flash 保留, $T_A \leq 85^\circ\text{C}$, 1 万个编程 / 擦除周期	10	—	—	年	由特性保证。
SID182B	FRET3	Flash 保留, $T_A \leq 105^\circ\text{C}$, 1 万个编程 / 擦除周期	3	—	—	年	由特性保证。

订购信息

表 40 列出了 PMG1-S2 器件编号和栅极。

表 40. PMG1-S2 订购信息

MPN	应用程序	终端电阻	功能	封装	芯片 ID
CYPM1211-40LQXI CYPM1211-40LQXIT	DRP 应用程序	$R_P^{[6]}$, $R_D^{[5]}$, $R_{D_DB}^{[7]}$	DRP	40-QFN	1D20

订购代码定义

器件编号的格式为 CYPM1ABC-DEFGHIJ，其中各字段的定义如下所示。

表 41. PMG1-S2 订购代码定义

字段	描述	数值	意义
CY	赛普拉斯前缀	CY	公司 ID
PM	销售代码	PM	PM = 供电 MCU 系列
1	第一代 PM 系列	1	产品系列一代
A	系列	0	S0
		1	S1
		2	S2
		3	S3
B	PD 端口	1	1-PD 端口
		2	2-PD 端口
C	特定应用	X	特定应用
DE	引脚	XX	封装中的引脚数量
FG	封装代码	LQ	QFN
		BZ	BGA
		FN	CSP
H	无铅	X	含铅: X = 无铅
I	温度范围	I	工业级
J	仅用于 T&R	T	盘带封装

注释:

5. 表示一个上行端口的终端电阻。
6. 表示一个下行端口的终端电阻。
7. 表示一个无电电池终端的终端电阻。

封装

表 42. 封装特性

参数	描述	条件	最小值	典型值	最大值	单位
T_A	工作环境温度	工业级	-40	25	85	°C
		扩展的工业级			105	°C
T_J	工作结温	工业级	-40	25	100	°C
		扩展的工业级			125	°C
T_{JA}	封装 θ_{JA} (40-QFN)	—	—	—	17	°C/W
T_{JC}	封装 θ_{JC} (40-QFN)	—	—	—	2	°C/W

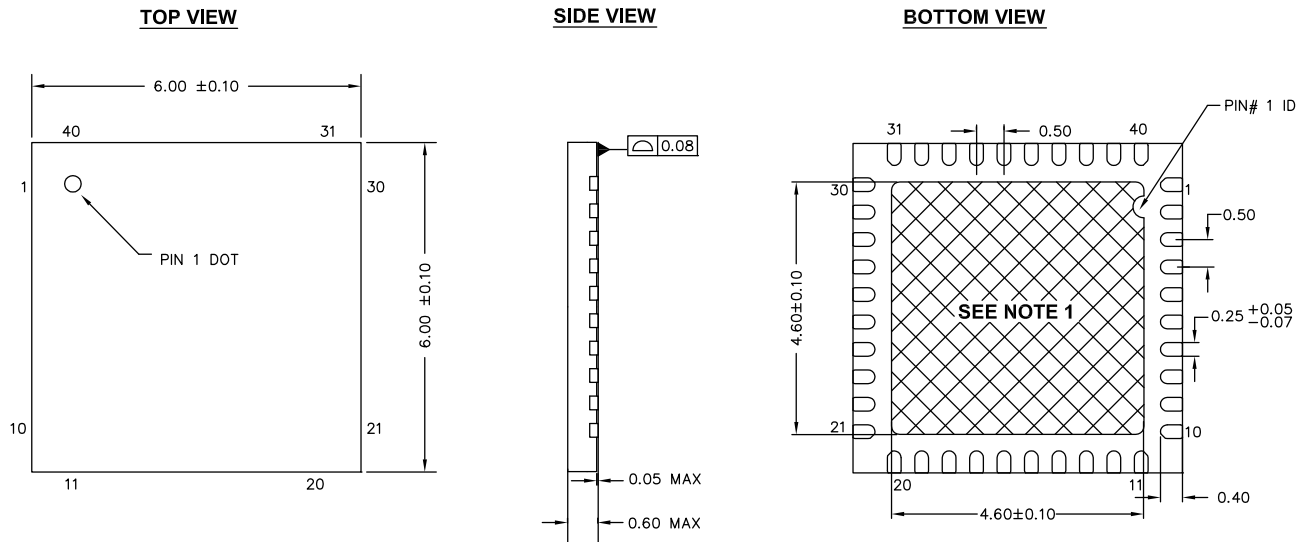
表 43. 回流焊峰值温度

封装	最高峰值温度	在与峰值温度相差 5 °C 时的最长时间温度
40-QFN	260°C	30 秒


表 44. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
40-QFN	MSL 3

图 8. 40-QFN 封装外形, 001-80659



NOTES:

1.  HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT: 68 ± 2 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-80659 *A

缩略语

表 45. 本文档中使用的首字母缩略词

缩略语	描述
ADC	模数转换器
AES	高级加密标准
AHB	AMBA (先进的微控制器总线架构) 高性能总线
API	应用编程接口
Arm®	高级 RISC 机器，即为一种 CPU 架构
BMC	双相标记代码
CC	配置通道
CPU	中央处理单元
CRC	循环冗余校验，即为一种错误校验协议
CS	电流感应
DFP	下行方向端口
DIO	数字输入 / 输出，GPIO 只具有数字功能，无模拟功能。请参见 GPIO。
DRP	双功能端口
EEPROM	电可擦除只读出存储器
EMCA	电子标记线缆组件，是一种 USB 线缆，它包含一个可将线缆特性 (如电流比率) 报告给 Type-C 型接口的 IC。
EMI	电磁干扰
ESD	静电放电
FS	全速
GPIO	通用输入 / 输出
HPD	热插拔检测
IC	集成电路
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，一种通信协议
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
IOSS	输入 / 输出子系统
I/O	输入 / 输出，另请参见 GPIO
LDO	低压差调节器
LVD	低电压检测
LVTTTL	低电压晶体管 — 晶体管逻辑
MCU	微控制器
MMIO	存储器映射输入 / 输出
NC	无连接
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
opamp	运算放大器
OCP	过电流保护

表 45. 本文档中使用的首字母缩略词 (续)

缩略语	描述
OVP	过压保护
OVT	过压容限
PCB	印刷电路
PD	供电
PGA	可编程增益放大器
PHY	物理层
POR	上电复位
PRES	准确上电复位
PRNG	伪随机数生成
PWM	脉宽调制器
RAM	随机存取存储器
RCP	反向电流保护，仅在发送源配置中支持
RISC	精简指令集计算
RMS	均方根
RTC	0.5 秒脉冲输出引脚
RX	接收
SAR	逐次逼近寄存器
SCB	串行通信模块
SCL	I ² C 串行时钟
SCP	短路保护，仅在发送源配置中支持
SDA	I ² C 串行数据
S/H	采样和保持
SHA	安全哈希 (hash) 算法
SPI	串行外设接口，即为一种通信协议
SRAM	静态随机访问存储器
SWD	串行线调试，即为一种测试协议
TCPWM	定时器 / 计数器脉宽调制器
TRNG	真随机数生成
TX	发送
Type-C	USB 连接器更细长，并且线缆可反向使用的新标准，能够提供 100 W 的电源
UART	通用异步发射器接收器，它是一种通信协议
USB	通用串行总线
USB PD	USB 供电
USB-FS	USB 全速
USBIO	USB 输入 / 输出，即用于连接到 USB 端口的 PMG1-S2 引脚
USBPD SS	USB 电源供应子系统
UVP	欠压保护
VDM	供应商定义的消息
XRES	外部复位 I/O 引脚

文档规范

测量单位

表 46. 测量单位

符号	测量单位
°C	摄氏度
Hz	赫兹
KB	1024 字节
kHz	千赫兹
kΩ	千欧
Mbps	每秒兆比特
MHz	兆赫
MΩ	兆欧姆
Msps	每秒兆次采样
μA	微安
μF	微法
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	采样数每秒
V	伏特

文档修订记录页

文档标题: PMG1-S2 数据手册, 第一代供电微控制器 文档编号: 002-34370			
版本	ECN	提交日期	更改说明
**	7522145	12/16/2021	本文档版本号为 Rev**, 译自英文版 002-31598 Rev. *B。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司具有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到最靠近您的办事处，请访问[赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器	cypress.com/arm
汽车级	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [代码示例](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

关于符合通用串行总线规范的注意事项。赛普拉斯提供经认证符合通用串行总线规范、USB Type-C™ 电缆和连接器规范以及其他 USB 实施者论坛 (USB-IF) 规范的固件和硬件解决方案。您可以使用赛普拉斯或第三方软件工具 (包括示例代码) 修改赛普拉斯 USB 产品的固件。这种固件的修改可能导致固件 / 硬件组合不再符合相关的 USB-IF 规范。您完全负责确保您进行任何修改的合规性，并且在使用任何 USB-IF 商标或徽标进行任意修改前必须遵循 USB-IF 的合规要求。此外，如果赛普拉斯根据您的规范修改固件，那么您有责任确保您所进行的修改符合所要求的标准或规范。赛普拉斯将不对您所修改的赛普拉斯认证产品付出责任，并且这些已被修改的产品将不再符合相关的 USB-IF 规范。

© 赛普拉斯半导体公司，2020-2021 年。本文件是英飞凌科技旗下赛普拉斯半导体公司及其关联公司 (“赛普拉斯”) 的财产。本文件，包括其包含或引用的任何软件或固件 (“软件”)，根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可 (无再许可) (1) 在赛普拉斯持软件著作权项下的下列许可 (一) 对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和 (二) 仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供 (无论直接提供或通过经销商和分销商间接提供)，和 (2) 在被软件 (由赛普拉斯公司提供，且未经修改) 侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件或任何伴随的硬件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯不承担由于任何安全漏洞而产生的责任，例如未经授权的使用或使用赛普拉斯产品。赛普拉斯未陈述、保证和担保赛普拉斯产品或使用赛普拉斯产品创建的系统将免于损坏、攻击、病毒、干扰、黑客、数据丢失或失窃或其他安全入侵 (统称为 “安全漏洞”)。赛普拉斯对任何安全漏洞不承担任何责任，并且贵方应特此免除赛普拉斯因任何安全漏洞引起的任何索赔、损失或其他责任。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。“高风险设备”是指，若其故障后可能导致人身伤害、死亡或财产损失的任何设备或系统。高风险设备的例子是武器、核装置、外科植入物和其他医疗设备。“关键部件”是指，若其发生故障后，经合理预期会直接或间接地导致高风险设备故障或会影响高风险设备安全性和有效性的任何高风险设备部件。赛普拉斯不承担全部或部分，且贵方应特此免除赛普拉斯因在高风险设备中使用赛普拉斯产品作为关键部件而引起的任何索赔、损失或其他责任。贵方应赔偿赛普拉斯及其董事、职员、雇员、代理方、关联公司、经销商和受让方因在高风险设备中使用赛普拉斯产品作为关键部件而产生的所有索赔、成本、损失和费用，包括因产品责任、人身伤害或死亡或财产损失引起的主张，并使之免受损失。赛普拉斯产品非被设定或被授权作为高风险设备中的关键部件使用，除非限于 (i) 赛普拉斯公布的关于该产品的数据表明明确指出该产品适用于特定的高风险设备，或 (ii) 赛普拉斯已事先书面授权贵方，允许将该产品用作特定高风险设备中的关键部件，并且贵方已签署单独的赔偿协议。

赛普拉斯、赛普拉斯徽标及上述项目的组合，PSoC、CapSense、EZ-USB、F-RAM、Traveo、WICED 和 ModusToolbox 为赛普拉斯或赛普拉斯的子公司在美国或在其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。