

请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

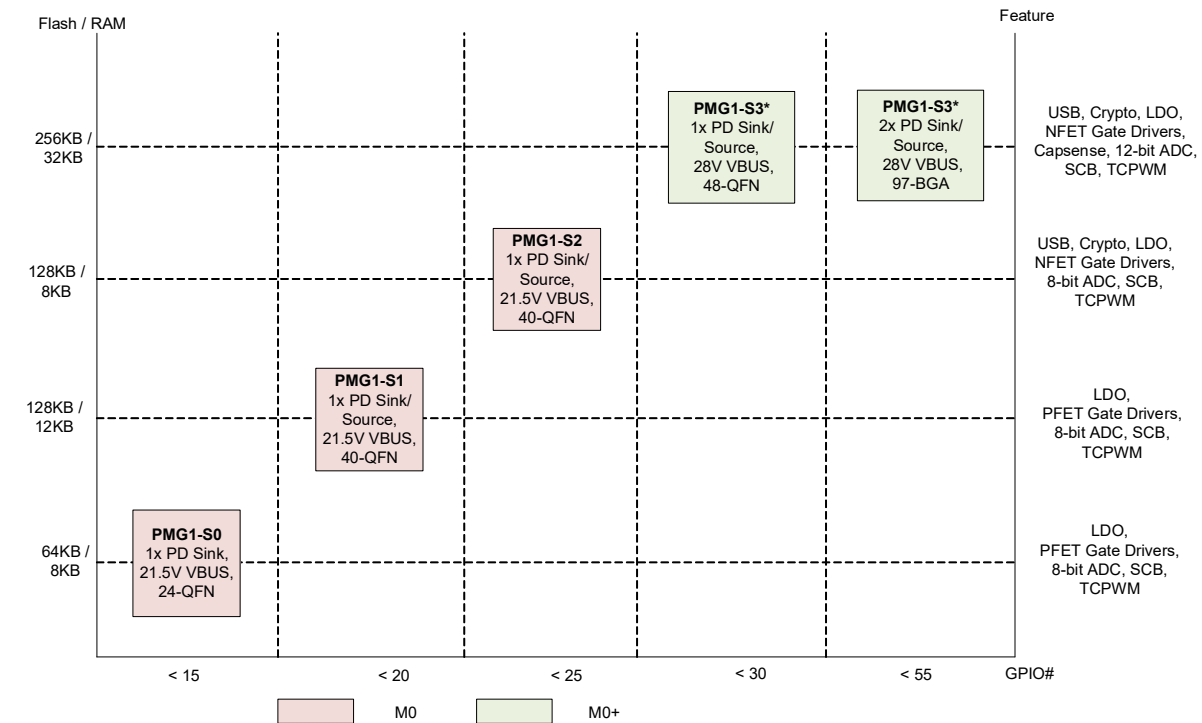
订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

PMG1 系列概述

EZ-PD PMG1 (第一代PD微控制器) 是具有电力传输 (PD) 应用的高电压微处理器成员之一。这些芯片拥有一个 Arm® Cortex®-M0/M0+ CPU、USB-C PD 控制器以及模拟和数字外设。PMG1 适用于嵌入式系统，这些系统为高电压 USB PD 端口提供电源或消耗来自该端口的电源，并利用微控制器提供额外的控制功能。图 1 是 PMG1 系列的细分情况。

图 1. PMG1 系列细分情况



* 有关 PMG1-S3 的详细信息，请联系您所在地的赛普拉斯销售办事处。

表 1 介绍了 PMG1 系列中不同 MCU 的性能对比。

表 1. PMG1 系列中不同 MCU 的性能对比

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3*
CPU 和存储器子系统	内核	ARM Cortex-M0	ARM Cortex-M0	ARM Cortex-M0	Arm Cortex-M0+
	最大频率 (MHz)	48	48	48	48
	Flash (KB)	64	128	128	256
	SRAM (KB)	8	12	8	32
供电	供电端口	1	1	1	48-QFN 具有一个端口 97-BGA 具有两个端口
	功能	灌电流	DRP	DRP	DRP
	MOSFET 栅极驱动器	1x PFET	2x PFET	2x NFET	灵活的 2x NFET
	故障保护	VBUS OVP 和 UVP	VBUS OVP, UVP 和 OCP。 SCP 和 RCP (仅适用于发送源配置)。	VBUS, OVP, UVP 和 OCP	VBUS OVP, UVP 和 OCP。 SCP 和 RCP (仅适用于发送源配置)。
USB	支持公告牌类的集成全速 USB 2.0 器件	不支持	不支持	支持	支持
电压范围	电源 (V)	VDDD (2.7–5.5) VBUS (4–21.5)	VSYS (2.75–5.5) VBUS (4–21.5)	VSYS (2.7–5.5) VBUS (4–21.5)	VSYS (2.8–5.5) VBUS (4–28)
	IO (V)	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5
数字模块	SCB (个) (可配置为 I2C/UART/SPI)	2	4	4	48-QFN 具有七个 (其中只有 5 个可以配置为 SPI 和 UART) 97-BGA 具有八个
	TCPWM 模块 (个) (可配置为定时器, 计数器或脉宽调制器)	4	2	4	48-QFN 具有七个 97-BGA 具有八个
	硬件验证模块 (加密)	不支持	不支持	支持 (AES-128/192/256, SHA1, SHA2-224, SHA2-256, PRNG10, CRC)	支持 (AES-128, SHA2-256, TRNG, 向量单位)
模拟模块	ADC	2x 8 位 SAR	1x 8 位 SAR	2x 8 位 SAR	2x 8 位 SAR 1 x 12 位 SAR
	片上温度传感器	支持	支持	支持	支持
直接存储器访问 (DMA)	DMA	不支持	不支持	不支持	支持
GPIO	最大输入 / 输出数量	12 (10 + 2 OVT)	17 (15 + 2 OVT)	20 (18 + 2 OVT)	48-QFN 具有 26 个 (24 + 2 OVT) 97-BGA 具有 50 个 (48 + 2 OVT)
充电标准	充电发送源	-	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC, AFC 以及 QC 3.0
	充电接收源	BC 1.2, 苹果充电 (AC)	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC
ESD 保护	ESD 保护	支持 (接触放电可达 ± 8 kV, 空气放电可达 ± 15 kV, 人体模型以及充电器件模型)	支持 (人体模型和充电器件模型)	支持 (接触放电可达 ± 8 kV, 空气放电可达 ± 15 kV, 人体模型以及充电器件模型)	支持 (人体模型和充电器件模型)

* 有关 PMG1-S3 的详细信息, 请联系您所在地的赛普拉斯销售办事处。

表 1. PMG1 系列中不同 MCU 的性能对比（续）

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3*
封装	封装选项	24 QFN (4 × 4 mm, 间距为 0.5 mm)	40 QFN (6 × 6 mm, 间隔为 0.5 mm)	40 QFN (6 × 6 mm, 间距为 0.5 mm)	48-QFN (6 × 6 mm, 间隔为 0.5 mm) 97-BGA (6 × 6 mm, 间隔为 0.5 mm 和 0.65 mm)

* 有关 PMG1-S3 的详细信息，请联系您所在地的赛普拉斯销售办事处。

文档的其余部分详细介绍了有关 PMG1-S0 器件的内容。

PMG1-S0 概述

PMG1-S0 包括 64 KB Flash、一个完整的 Type-C USB-PD 收发器、一个下拉终端电阻 R_D 、用于支持 Type-C 端口上的接收源以及系统级 ESD 保护。该芯片采用 24-QFN 的封装形式。

性能

支持 Type-C 和 USB-PD

- 支持 USB PD3.0 版本 2.0 规范
- 终端电阻 R_D
- 支持一个 USB Type-C 端口

传统 / 专用充电模块

- 支持苹果充电 2.4 A、BC 1.2
- 在 USB DP/DM 线上集成所有需要的终端

系统级故障保护

- VBUS 至 CC 短路保护
- 片上过压保护 (OVP) 和欠压保护 (UVP)

32 位 MCU 子系统

- ARM Cortex-M0 CPU
- 64 KB Flash
- 8 KB SRAM

时钟和振荡器

- 集成振荡器不需要外部时钟

电源

- VDDD (2.7 V – 5.5 V)
- VBUS (4.0 V – 21.5 V)

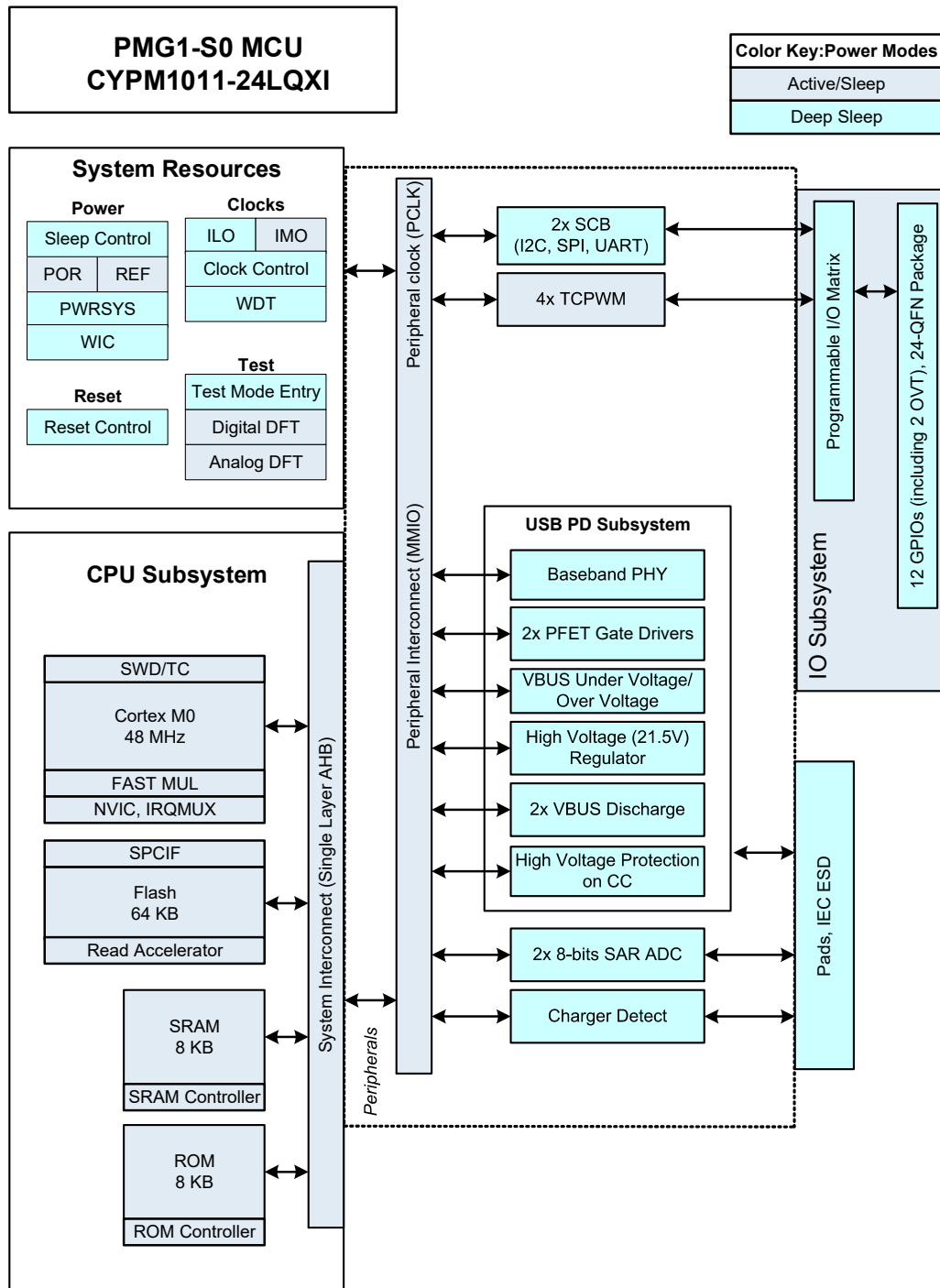
系统级 ESD 保护

- 位于 CC、VBUS_MON、USBDP、USBDM、P2.2 和 P2.3 引脚上
- 基于 IEC61000-4-2 的 4C 级标准的 ± 8 kV 接触放电和 ± 15 kV 空气放电

封装

- 24-QFN
- 支持扩展的工业级温度范围 (-40°C 至 $+105^{\circ}\text{C}$)

框图



目录

开发支持	7	电气规范	16
文档	7	最大绝对额定值	16
在线支持	7	器件级规范	17
工具	7	数字外设	20
ModusToolbox™ IDE 和 PMG1 SDK	8	系统资源	22
功能概述	9	订购信息	27
MCU 子系统	9	订购代码定义	27
USB-PD 子系统 (SS)	9	封装	28
集成数字模块	10	缩略语	30
I/O 子系统	10	文档规范	31
电源系统概述	11	测量单位	31
引脚分布	12	文档修订记录页	32
应用框图	15	销售、解决方案和法律信息	33

开发支持

PMG1 系列具有一系列丰富的文档、开发工具和在线资源，能够在开发过程中为您提供帮助。更多有关信息，请访问 www.cypress.com/products/ez-pd-pmg1 网站。

文档

通过为 PMG1 系列提供说明的文档集，您可以快速找到问题的答案。本节列出了一些关键文档。

软件用户指南：介绍了有关使用 Modus Toolbox (MTB) 的逐步指南。该指南详细说明了 MTB 的构建流程、如何将源控件与 MTB 结合使用等信息。

组件数据手册：PMG1 非常灵活，在投入生产很长时间后依然可以创建新的外设 (组件)。组件数据手册提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记：包括入门应用笔记和硬件设计指南。

技术参考手册：技术参考手册 (TRM) 包含使用 PMG1 器件所需的全部技术细节，其中包括关于所有 PMG1 寄存器的完整说明。可以在 www.cypress.com/products/ez-pd-pmg1 网站上的文档部分中找到技术参考手册 (TRM)。

在线支持

除了印刷文档之外，您还可以随时通过 [赛普拉斯 PMG1 论坛](#) 与世界各地的 PMG1 用户和专家取得联系。

工具

PMG1 系列具备工业标准的内核、编程和调试接口，是开发工具体系的组成部分。

有关易于使用的创新型 ModusToolbox IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站

<https://www.cypress.com/products/modustoolbox-software-environment>。

ModusToolbox™ IDE 和 PMG1 SDK

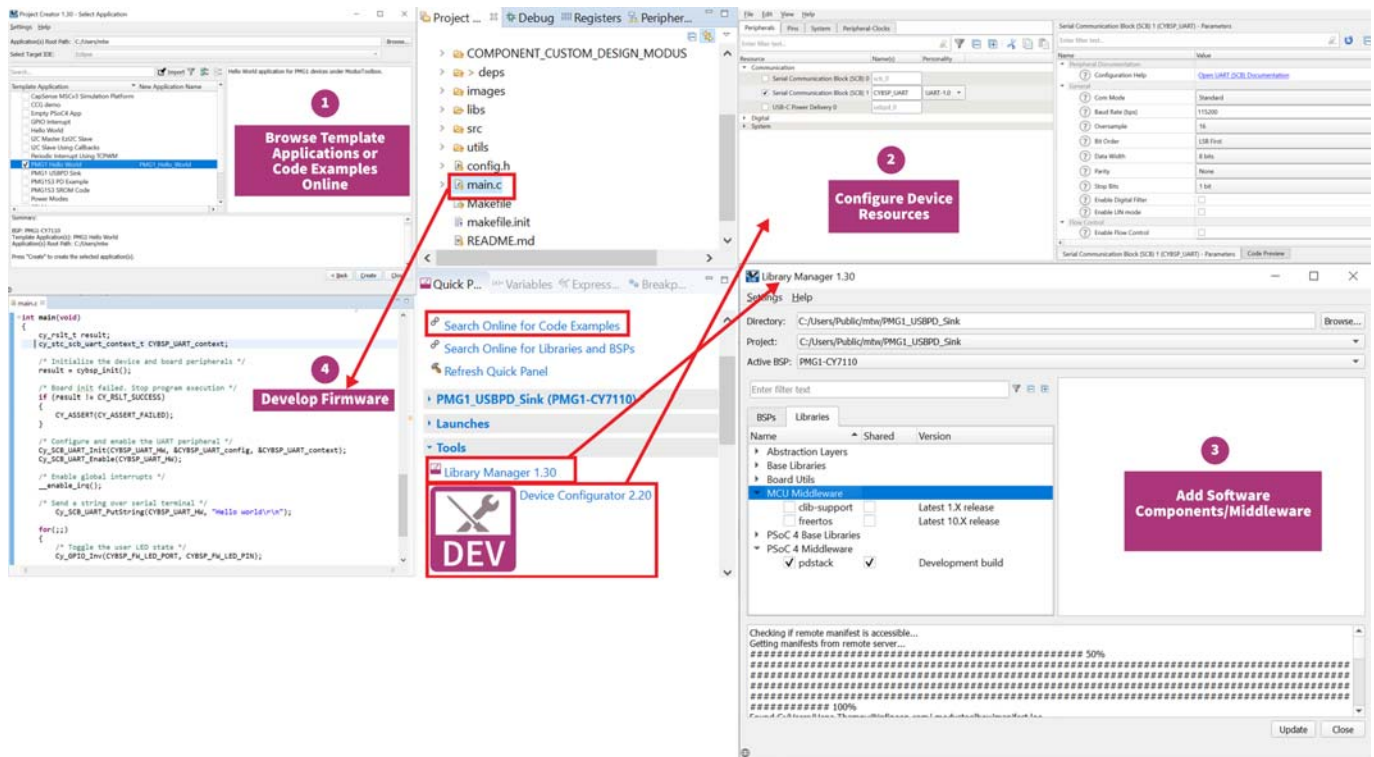
ModusToolbox 是 Windows、macOS 和 Linux 平台上基于 Eclipse 的开发环境，其中包括 ModusToolbox IDE 和 PMG1 SDK。ModusToolbox IDE 将多个器件资源、中间件和固件整合在一起，用于构建应用程序。通过使用 ModusToolbox，您可以启用和配置器件资源和中介软件库，编写 C/C++/ 汇编源代码，以及编程和调试器件。

PMG1 SDK 是 PMG1 MCU 的软件开发工具包。通过 SDK，您可以更加轻松地开发受支持的器件开发固件，而无需了解器件资源的复杂性。

有关使用 ModusToolbox 的更多详细信息，请参阅 ModusToolbox 应用笔记中的 PMG1 MCU 入门部分以及集成到 ModusToolbox 中的文档和帮助部分内容。如图 2 所示，使用 ModusToolbox IDE 时，您可以：

1. 根据模板应用程序列表创建新的应用程序、按套件或器件过滤，或在线浏览代码示例集合。
2. 在器件配置器中对器件资源进行配置，以便在工作区中构建您的硬件系统设计。
3. 添加软件组件或中介软件。
4. 开发您的应用程序固件。

图 2. ModusToolbox IDE 资源和中介软件



功能概述

MCU 子系统

CPU

PMG1-S0 中的 Cortex-M0 CPU 是 32 位 MCU 子系统的部分，该内核通过扩展的时钟门控来优化低功耗操作。

CPU 还包含一个串行线调试 (SWD) 接口，即为 JTAG 的一个两线模式。PMG1-S0 调试配置具有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

Flash

PMG1-S0 器件包含一个带有一个 64 KB Flash 组的 Flash 模块，该模块的 Flash 加速器与 CPU 紧密耦合，从而缩短了 Flash 模块的平均访问时间。

SRAM

此外，提供的监控 ROM 还包含引导和配置子程序。

USB-PD 子系统 (SS)

USB-PD 子系统提供 Type-C 型 USB 端口接口。该子系统包括高电压调节器、OVP 和电源开关模块。该子系统还包含 Type-C 型端口上需要 / 支持的全部 ESD。

USB-PD 物理层

USB-PD 物理层包括一个基于 PD 3.0 标准对 CC 通道上的 BMC 编码数据进行通信的发送器和接收器。所有通信都是半双工的。物理层 (PHY) 实施冲突避免，从而最小化通道上的通信错误。

USB-PD 模块包括 USB Type-C 规范中所要求的终端电阻 R_D 和开关。需要使用终端电阻来检测连接情况、插头方向并建立接收源电源功能。当 PMG1-S0 器件未通电时，通过无电电池 RD 终端可以将其识别为接收源。

ADC

ADC 是一个低占用空间、速度为 125 ksp/s 的 8 位 SAR ADC，可用于芯片中通用模数转换应用程序。使用片上模拟复用器可以通过所有 GPIO 和 USB DP/DM 引脚访问该 ADC。PMG1-S0 包含 ADC 的两个实例。ADC 的参考电压由 VDDD 电源或内部带隙产生。使用 ADC 检测 GPIO 引脚电压时，引脚电压不能超过 VDDIO 电源值。

充电器检测

通过连接到 USB DP/DM 引脚的充电器检测模块，PMG1-S0 可以检测符合 BC 1.2 和苹果充电标准的常规电池充电器。

VBUS 欠压和过压保护

PMG1-S0 芯片具有一个集成硬件模块。它可以在 Type-C 端口上配置阈值和相应时间，从而实现 VBUS 过压保护 (OVP) / 欠压保护 (UVP)。

VBUS 短路保护

PMG1-S0 提供四个 VBUS 短路保护引脚：CC1、CC2、P2.2 和 P2.3。这些引脚均受保护，从而可以避免与高电压 VBUS 发生意外的短路事件。由于 CC1 和 CC2 引脚位于 USB Type-C 连接器中的 VBUS 引脚旁边，因此可能会发生意外短路。发生意外短路时，不受高电压 VBUS 短路保护的供电控制器将被损坏。当保护电路被触发时，PMG1-S0 可以在 OVT 引脚上永远承受高达 17 V 的电压，并能够承受长达 1000 个小时的 17 V 到 22 V 间的直流电压。当 CC 引脚上发生 VBUS 短路事件时，由于 USB Type-C 线缆中 RLC 元件的缘故，高振铃电压会暂时出现。在未连接 PMG1-S0 的情况下，该振铃电压可能为最大 VBUS 电压 (21.5 V) 的两倍 (44 V)。然而，当连接 PMG1-S0 时，该器件能够钳位临时高振铃电压并使用 IEC ESD 保护二极管保护 CC 引脚。

VBUS 路径上的 PFET 栅极驱动器

PMG1-S0 具有两个集成 PFET 栅极驱动器。通过这些驱动器可以在 VBUS 接收源路径上驱动外部 PFET。VBUS_FET_CTRL_0 栅极驱动器具有一个有效上拉电阻，因此可以实现驱动为高电平、低电平或高阻抗状态等操作。

VBUS_FET_CTRL_1 栅极驱动器只能进行驱动为低电平或高阻抗状态的操作，因此要求安装一个外部上拉电阻。这些引脚是 VBUS 的耐电压引脚。

VBUS 放电 FET

PMG1-S0 还具有两个用于放电 VBUS 的集成 VBUS 放电 FET。这样可以满足拔掉条件下的 USB-PD 规范时序。

集成数字模块

串行通信模块 (SCB)

PMG1-S0 共有两个 SCB，可以将其配置为 I²C、SPI 或 UART 接口。硬件 I²C 模块可以实现完整的多主设备和从设备接口。这些接口具有多主设备仲裁功能。在 SPI 模式下，SCB 模块可被配置为主设备或从设备。

在 I²C 模式下，SCB 模块的工作速率可达 1 Mbps (增强型快速模式)，另外它还提供各种灵活的缓冲选项，以降低 CPU 的中断开销和延迟。这些模块还支持在 PMG1-S0 存储器中创建邮箱地址范围的 I²C，并且在对存储器中的阵列进行读写操作时，可以大量降低 I²C 通信。此外，这些模块支持一个深度为 8 字节的 FIFO，用于接收和传送数据。这些模块延长了 CPU 读取数据的时间，从而减少了时钟延展的发生 (由于 CPU 没有及时读取数据，因此才导致时钟延展)。

I²C 外设与 NXP I²C 总线规范和用户手册 (UM10204) 中定义的 I²C 标准模式、快速模式和增强型快速模式的器件兼容。在开漏模式下，可以使用 GPIO 引脚实现 I²C 总线 I/O。

PMG1-S0 的 SCB 模块上的 I²C 端口与 I²C 规范在以下几个方面并非完全兼容：

- SCB 1 上 I²C 端口的 GPIO 单元没有过压容差功能，因此不能对其进行热插拔或者对 I²C 系统其余部分独立供电。
- 增强型快速模式在 V_{OL} 为 0.4 V 下有 20 mA 的 I_{OL} 规范。但是 GPIO 单元只能在最大 0.6 V 的 V_{OL} 下支持最大 8 mA 的 I_{OL} 灌电流。
- 快速模式与增强快速模式指定了不符合 GPIO 单元的最小下降时间。根据总线负载，慢速强驱动模式能够满足该要求。

定时器 / 计数器 / 脉宽调制器模块 (TCPWM)

PMG1-S0 具有四个 TCPWM 模块。每一个都能够实现 16 位定时器、计数器、脉冲宽度调制器 (PWM) 和正交解码器等功能。该模块用于测量输入信号的周期和脉宽 (定时器)，捕获特定事件发生的次数 (计数器)，生成 PWM 信号或解码正交信号。

I/O 子系统

PMG1-S0 具有 12 个 GPIO，其中几个引脚可被重新设置，以支持 SCB 的功能 (I²C、UART、SPI)。GPIO 引脚 P0.0 和 P0.1 具有过电压耐受能力 (OVT) (高达 6 V)。

GPIO 模块实现以下功能：

■ 七种强驱动模式：

- 仅输入
- 弱上拉和强下拉
- 强上拉和弱下拉
- 开漏和强下拉
- 开漏和强上拉
- 强上拉和强下拉
- 弱上拉和弱下拉

■ 选择输入阈值 (CMOS 或 LVTTTL)。

■ 除了各种驱动模式外，还允许启用/禁用输入和输出缓冲区的单独控制

■ 保持模式，用于锁存前一状态 (即保持 I/O 状态处于深度睡眠模式)

■ dV/dt 相关噪声控制的可选转换速率，用以降低 EMI

上电和复位期间，I/O 引脚被强制为禁用状态，从而禁止通电任何输入和 / 或造成启用时的过电流现象。高速 I/O 矩阵的复用网络用于复用某个 I/O 引脚上连接的多个信号。

通过配置端口引脚 P1.0 和 P1.1，可以使其指示 OVP/UVLP 条件的故障。可以将这两个故障条件映射到上述的两个 GPIO，或者对该故障条件执行 OR 运算，从而通过一个 GPIO 来指示它们。

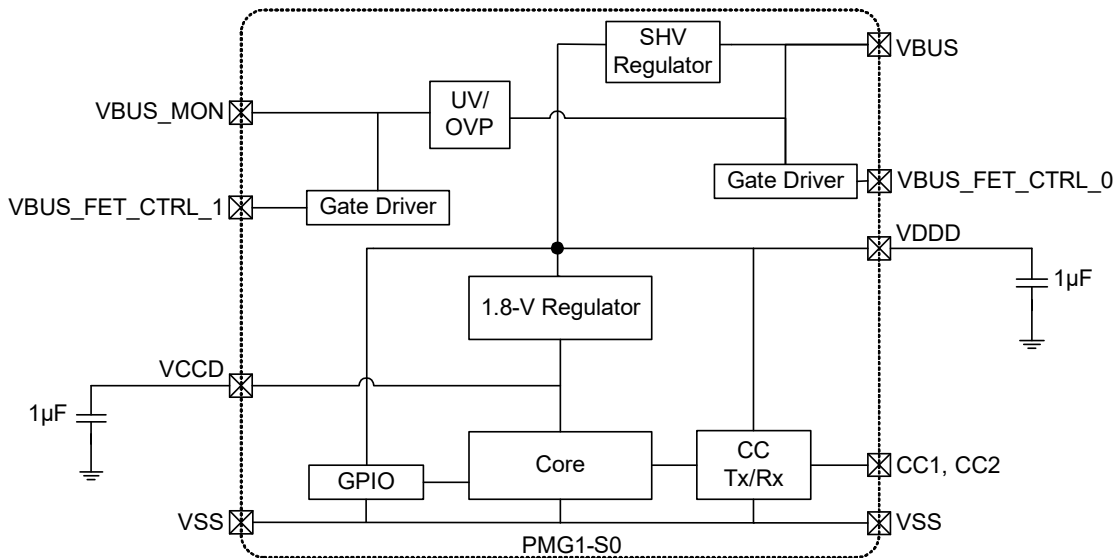
电源系统概述

PMG1-S0 可以通过两个外部电源运行：VBUS (4.0 V–21.5 V) 或 VDDD (2.7 V–5.5 V)。通过 VBUS 供电时，内部调节器将生成 3.3 V 的 VDDD，用于芯片运行。可以在某些模拟模块中直接使用调节电源 VDDD，或再次将它调节为 VCCD (1.8 V)。通过电压调节器，VCCD 可以为大部分芯片供电。PMG1-S0 具有有效、睡眠和深度睡眠等三种功耗模式。这些电源模式间的切换由电源系统控制。当通过 VBUS 引脚通电时，不能使用 VDDD 给外部器件供电，并且该电源应该连接一个 1 μ F 的电容器以确保调节器的稳定性。不能将这些引脚作为电源使用。有关电容器连接的信息，请参见应用程序框图。

表 2. PMG1-S0 功耗模式

模式	描述
上电复位 (POR)	电源有效，内部复位源被确认或者睡眠控制器使系统退出复位状态。
活动	电源有效，CPU 执行各种指令。
睡眠	电源有效，CPU 不执行各条指令。未运行的所有逻辑被关闭，以节省电源。
深度睡眠	主调节器以及大多数模块均被关闭。DeepSleep 调节器为逻辑供电，但只有低频时钟可用。

图 3. 电源系统要求框图



引脚分布

表 3. PMG1-S0 引脚说明

参数组	24-QFN	引脚名称	描述
GPIO 和串行接口	1	P1.0/UART_1_CTS/ SPI_0_SEL/I2C_1_SDA	端口 1 引脚 0: GPIO/UART_1_CTS/SPI_0_SEL/I2C_1_SDA ^[1] / TCPWM_line_2 ^[4] , 可编程的 OVP/UVF 故障指示功能
	2	P1.1/UART_1_RTS/ SPI_0_MISO/I2C_1_SCL	端口 1 引脚 1: GPIO/UART_1_RTS/SPI_0_MISO/I2C_1_SCL ^[1] / TCPWM_line_3 ^[5] , 可编程的 OVP/UVF 故障指示功能
	5	P1.2/UART_1_TX1/ SPI_0_MOSI	端口 1 引脚 2: GPIO/UART_1_TX1/SPI_0_MOSI
	6	P1.3/UART_1_RX1/ SPI_0_CLK	端口 1 引脚 3: GPIO/UART_1_RX1/SPI_0_CLK
	7	P0.0/SWD_IO/ UART_0_CTS/ SPI_1_MOSI/I2C_0_SDA	端口 0 引脚 0: GPIO/OVT/SWD_IO/UART_0_CTS/SPI_1_MOSI/I2C_0_SDA/ TCPWM_line_0 ^[2]
	8	P0.1/SWD_CLK/ UART_0_RTS/ SPI_1_MISO/I2C_0_SCL	端口 0 引脚 1: GPIO/OVT/SWD_CLK/UART_0_RTS/SPI_1_MISO/I2C_0_SCL/TCPW M_line_1 ^[3]
	9	P2.0/UART_0_TX0/ SPI_1_SEL	端口 2 引脚 0: GPIO/TCPWM_line_2/UART_0_TX0/SPI_1_SEL 在 I/O 上电初始期间, 该引脚将被内部上拉 (详细内容请参见表 7)。 此外, 这是一个仅支持输出的引脚, 只能用于开漏工作模式。
	10	P2.1/UART_0_RX0/ SPI_1_CLK	端口 2 引脚 1: GPIO/TCPWM_line_3/UART_0_RX0/SPI_1_CLK
	12	P2.2/UART_0_TX1/ I2C_1_SDA	端口 2 引脚 2: 支持开漏模式和上拉的 GPIO。可将其配置为 GPIO_20VT ^[6] / UART_0_TX1/ I2C_1_SDA/TCPWM_line_0/IEC。耐 VBUS 引脚的临时短路。
	13	P2.3/UART_0_RX1/ I2C_1_SCL	端口 2 引脚 3: 支持开漏模式和上拉的 GPIO。可将其配置为 GPIO_20VT ^[6] / UART_0_RX1/ I2C_1_SCL/TCPWM_line_1/IEC。耐 VBUS 引脚的临时短路。
	16	P3.1/USBDM/ UART_1_RX0	USBDM/ 端口 3 引脚 1: GPIO/UART_1_RX0/BC 1.2/ 苹果充电 /IEC
	17	P3.0/USBDP/ UART_1_TX0	USBDP/ 端口 3 引脚 0: GPIO/UART_1_TX0/BC 1.2/ 苹果充电 /IEC
USB Type-C 型	14	CC2	带有无电电池 R _D 绑定选项 /IEC 的通信通道 2。耐 VBUS 引脚的暂态短路。
	15	CC1	带有无电电池 R _D 绑定选项 /IEC 的通信通道 1。耐 VBUS 引脚的暂态短路。
VBUS	3	VBUS_FET_CTRL_0	具有内部上拉的外部 PMOS FET 控制 (电压容限为 30 V) 0: 即路径为开 1: 即路径为关
	4	VBUS_FET_CTRL_1	外部 PMOS FET 控制 (电压容限为 30 V) 0: 即路径为开 Z: 即路径为关 要使用该引脚, 请提供外部上拉电阻
	11	VBUS_MON	带有内部放电 FET 的 Type C VBUS 监控器

注释

1. 在两个 SCB 模块 (即 SCB0 和 SCB1) 中, SCB0 的 I2C 功能被映射到 P0.0/P0.1 GPIO 引脚, 而 SCB1 的 I2C 功能可灵活映射到 P1.0/P1.1 或 P2.2/P2.3 GPIO 引脚。
2. 可将 TCPWM_line_0 映射到端口引脚 P0.0 或 P2.2。
3. 可将 TCPWM_line_1 映射到端口引脚 P0.1 或 P2.3。
4. 可将 TCPWM_line_2 映射到端口引脚 P1.0 或 P2.0。
5. 可将 TCPWM_line_3 映射到端口引脚 P1.1 或 P2.1。
6. 有关这些引脚的规范, 请参见表 10 和表 11。

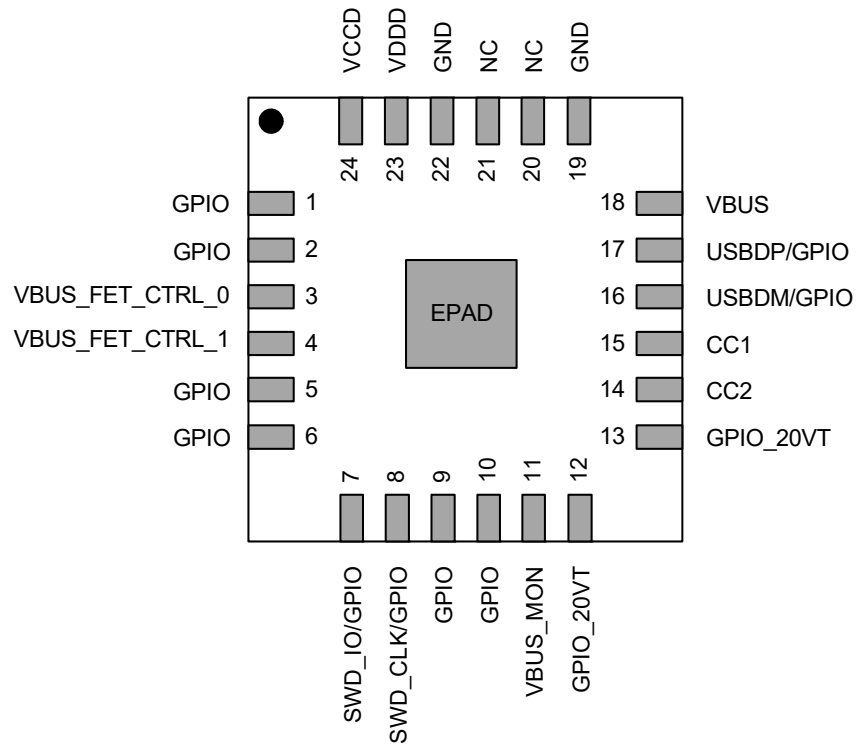
表 3. PMG1-S0 引脚说明 (续)

参数组	24-QFN	引脚名称	描述
供电电压	18	VBUS	带内部放电 FET 的 VBUS 电源输入 (4.0 V–21.5 V)
	23	VDDD	内部 3.3 V 电压调节器的输出。连接 1 μ F 和 2x 100 nF 电容器。
	24	VCCD	内部 1.8 V 电压调节器的输出 (并非作为电源使用)。连接一个 1 μ F 去耦电容器。
GND	19	GND	系统接地引脚
	22	GND	接地
	EPAD	GND	接地
NC	20	NC	未连接
	21	NC	未连接

表 4. SCB 及其功能

端口	24-QFN	SCB 功能			TCPWM	故障指示器	保护功能		USB 充电信号		IEC4
引脚	引脚编号	UART	SPI	I2C			VBUS 短路	OVT	BC1.2	苹果	
P0.0	7	UART_0_CTS	SPI_1_MOSI	I2C_0_SDA	TCPWM_line_0:0	–	–	支持	–	–	–
P0.1	8	UART_0_RTS	SPI_1_MISO	I2C_0_SCL	TCPWM_line_1:0	–	–	支持	–	–	–
P1.0	1	UART_1_CTS	SPI_0_SEL	I2C_1_SDA:1	TCPWM_line_2:1	支持	–	–	–	–	–
P1.1	2	UART_1_RTS	SPI_0_MISO	I2C_1_SCL:1	TCPWM_line_3:1	支持	–	–	–	–	–
P1.2	5	UART_1_TX1	SPI_0_MOSI	–	–	–	–	–	–	–	–
P1.3	6	UART_1_RX1	SPI_0_CLK	–	–	–	–	–	–	–	–
P2.0	9	UART_0_TX0	SPI_1_SEL	–	TCPWM_line_2:0	–	–	–	–	–	–
P2.1	10	UART_0_RX0	SPI_1_CLK	–	TCPWM_line_3:0	–	–	–	–	–	–
P2.2	12	UART_0_TX1	–	I2C_1_SDA:0	TCPWM_line_0:1	–	支持	–	–	–	支持
P2.3	13	UART_0_RX1	–	I2C_1_SCL:0	TCPWM_line_1:1	–	支持	–	–	–	支持
P3.0	17	UART_1_TX0	–	–	–	–	–	–	USBDP	USBDP	支持
P3.1	16	UART_1_RX0	–	–	–	–	–	–	USBDM	USBDM	支持

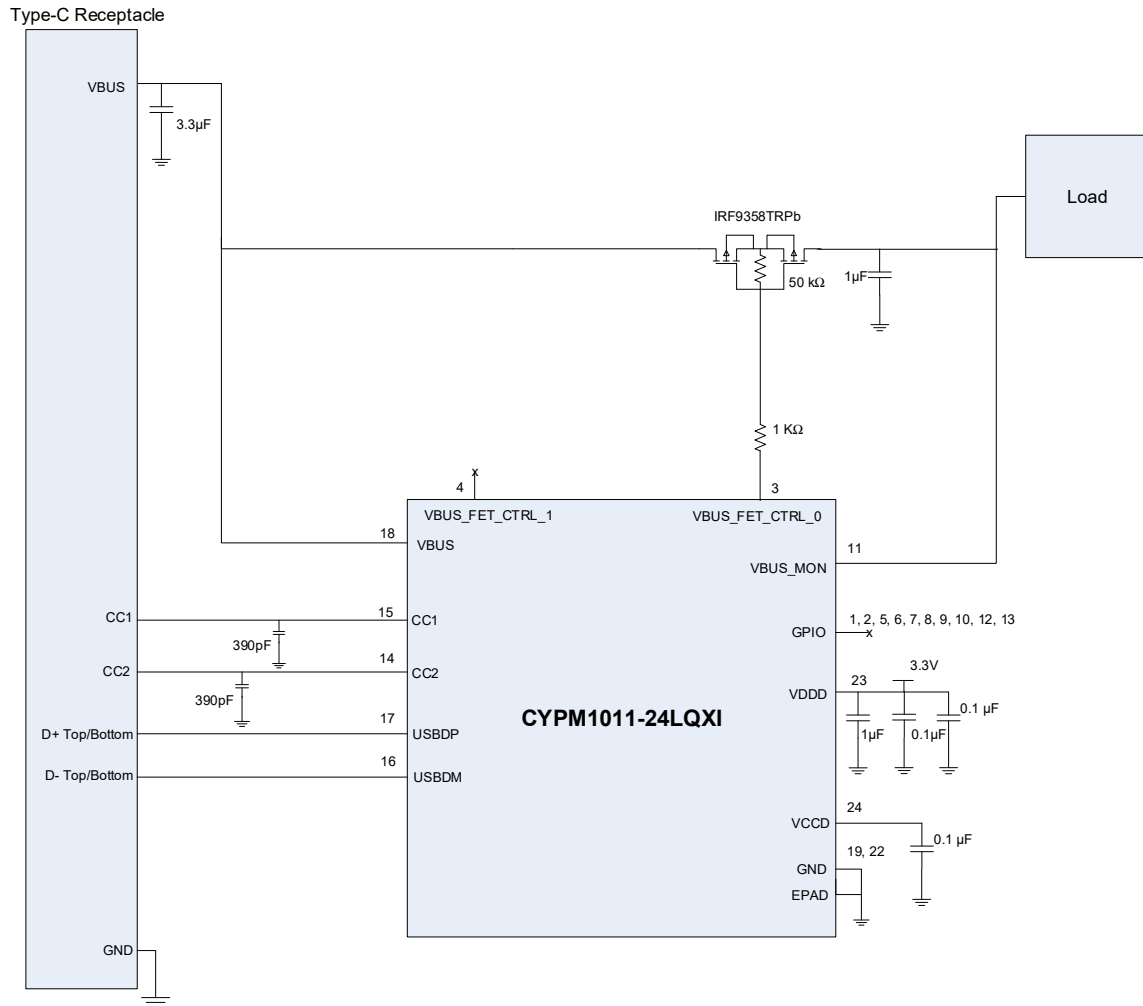
图 4. 24-QFN 封装的引脚分布 (顶视图)



应用框图

图 5 说明了使用 PMG1-S0 的接收源应用程序。该应用共有两个主要部分：为提供输入电源的 USB Type-C 插座和作为输出电源的负载。

图 5. 基于 PMG1-S0 的接收源应用框图



电气规范

最大绝对额定值

表 5. 最大绝对额定值^[7]

参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
V _{BUS_MAX}	VBUS和VBUS_MON引脚上相对于V _{SS} 的最大供电电压	—	—	30	V ^[8]	绝对最大值
V _{DDD_MAX}	相对于V _{SS} 的最大供电电压	—	—	6	V	
V _{CC_PIN_ABS}	适用器件的CC1, CC2引脚和P2.2, P2.3端口引脚的最大电压	—	—	22 ^[9]	V	
V _{GPIO_ABS}	GPIO 电压	−0.5 ^[10]	—	V _{DDD} + 0.5	V	
I _{GPIO_ABS}	每个 GPIO 上的最大电流	−25	—	25	mA	
I _{GPIO_injection}	GPIO 注入电流， V _{IH} > V _{DDD} 的情况下为最大值，以及 V _{IL} < V _{SS} 的情况下为最小值	−0.5	—	0.5	mA	最大绝对值，每个引脚的注入电流
V _{GPIO_OVT_ABS}	OVT GPIO 电压	−0.5	—	6	V	适用于 P0.0 和 P0.1 引脚
ESD_HBM	人体静电放电模型	2200	—	—	V	—
ESD_CDM	静电放电 — 充电器件模型	500	—	—	V	—
LU	引脚的栓锁电流	−100	—	100	mA	—
ESD_IEC_CON	静电释放 IEC61000-4-2	8000	—	—	V	CC1, CC2, VBUS, P2.2 和 P2.3 引脚上的接触放电
ESD_IEC_AIR	静电释放 IEC61000-4-2	15000	—	—	V	USBDP, USBDM, CC1, CC2, VBUS, P2.2 和 P2.3 引脚上的空气放电

注释

- 器件在高于表5中所列出的最大绝对值条件下可能会造成永久性的损害。长期使用在最大绝对额定值下可能会影响器件的可靠性。最高存放温度是150°C，符合JEDEC标准 JESD22-A103 — 高温存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值，则器件可能不会正常工作。
- 除非另有说明，否则所有电压均为对地电压。
- 根据 USB PD 规范，允许的最大 VBUS 为 21.5 V。
- 在一个系统中，如果负尖峰超过此处指定的最小电压，建议添加肖特基二极管来钳位负尖峰

器件级规范

除非另有说明，否则规范的适用温度为 $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$ 和 $T_J \leq 120^{\circ}\text{C}$ 。

表 6. 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PWR#2	V_{DDD}	电源输入电压	2.7	—	5.5	V	接收源模式, $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$ 。
SID.PWR#3	V_{BUS_IN}	电源输入电压	4.0	—	21.5	V	$-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$ 。
SID.PWR#5	V_{CCD}	输出电压 (供给内核逻辑)	—	1.8	—	V	—
SID.PWR#13	C_{exc}	V_{DDD} 的电源去耦电容	0.8	1	—	μF	X5R 陶瓷电容或性能更好的电容
SID.PWR#14	C_{exv}	V_{BUS} 的电源去耦电容	—	0.1	—	μF	X5R 陶瓷电容或性能更好的电容
活动模式。典型值的测量条件为: $V_{DDD} = 5.0\text{ V}$ 或 $V_{BUS} = 5.0\text{ V}$ 和 $T_A = 25^{\circ}\text{C}$ 。							
SID.PWR#8	I_{DD_A}	来自 V_{BUS} 或 V_{DDD} 的供电电流	—	10	—	mA	$V_{DDD} = 5\text{ V}$ 或 $V_{BUS} = 5\text{ V}$, $T_A = 25^{\circ}\text{C}$ 。CC1/CC2 处于发送或接收状态, 无 I/O 源电流, 两个 SCB 的传输速度为 1 Mbps, ADC/UVOV 被启用, CPU 频率为 24 MHz。
睡眠模式。典型值的测量条件为: $V_{DD} = 3.3\text{ V}$ 和 $T_A = 25^{\circ}\text{C}$ 。							
SID25A	I_{DD_S}	CC, I ² C, WDT 唤醒被启用。IMO 频率为 24 MHz。	—	3	—	mA	$V_{DDD} = 3.3\text{ V}$, $T_A = 25^{\circ}\text{C}$, 除了 CPU 外, 所有模块均被启用, CC IO 被启用, ADC/UVOV 被启用。
深度睡眠模式典型值的测量条件为: $T_A = 25^{\circ}\text{C}$ 。							
SID_DS_A_SNK	$I_{DD_PB_DS_A_SNK}$	$V_{BUS} = 4.0$ 至 21.5 V 。CC, I ² C, WDT 唤醒被启用	—	500	—	μA	电源接收源应用程序 $V_{BUS} = 21.5\text{ V}$, $T_A = 25^{\circ}\text{C}$, 器件处于深度睡眠模式。已连接, CC I/O 被启用, ADC/UVOV 被启用。

表 7. 交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#4	F_{CPU}	CPU 输入频率	—	—	48	MHz	所有 V_{DDD} 值
SID.PWR#17	T_{SLEEP}	从睡眠模式唤醒的时间	—	0	—	μs	—
SID.PWR#18	$T_{DEEPSLEEP}$	从深度睡眠模式唤醒的时间	—	—	35	μs	—
SYS.FES#1	T_{PWR_RDY}	从上电到 “准备接受 I ² C/CC 指令” 的时间	—	5	25	ms	—
SID.PWR#18A	$T_{POR_HIZ_T}$	I/O 上电的初始时间	—	3	—	ms	—

I/O

表 8. I/O 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.GIO#37	V_{IH_CMOS}	输入高电平电压阈值	$0.7 \times V_{DDD}$	—	—	V	CMOS 输入
SID.GIO#38	V_{IL_CMOS}	输入低电平电压阈值	—	—	$0.3 \times V_{DDD}$	V	CMOS 输入
SID.GIO#39	$V_{IH_VDDD2.7-}$	LVTTL 输入, $V_{DDD} < 2.7\text{ V}$	$0.7 \times V_{DDD}$	—	—	V	—
SID.GIO#40	$V_{IL_VDDD2.7-}$	LVTTL 输入, $V_{DDD} < 2.7\text{ V}$	—	—	$0.3 \times V_{DDD}$	V	—
SID.GIO#41	$V_{IH_VDDD2.7+}$	LVTTL 输入, $V_{DDD} \geq 2.7\text{ V}$	2.0	—	—	V	—
SID.GIO#42	$V_{IL_VDDD2.7+}$	LVTTL 输入, $V_{DDD} \geq 2.7\text{ V}$	—	—	0.8	V	—
SID.GIO#33	V_{OH_3V}	输出为高电平时的输出电压	$V_{DDD} - 0.6$	—	—	V	V_{DDD} 为 3 V 时, $I_{OH} = 4\text{ mA}$
SID.GIO#36	V_{OL_3V}	输出低电平时的电压	—	—	0.6	V	V_{DDD} 为 3 V 时, $I_{OL} = 10\text{ mA}$
SID.GIO#5	R_{PU}	上拉电阻值	3.5	5.6	8.5	k Ω	T_A 为 +25 °C, 所有 V_{DDD} 值
SID.GIO#6	R_{PD}	上拉电阻值	3.5	5.6	8.5	k Ω	T_A 为 +25 °C, 所有 V_{DDD} 值
SID.GIO#16	I_{IL}	输入漏电流 (绝对值)	—	—	2	nA	T_A 为 +25 °C, V_{DDD} 为 3 V
SID.GIO#17	C_{PIN_A}	最大引脚电容	—	—	22	pF	USBDP, USBDM 引脚上的电容。由特性保证。
SID.GIO#17A	C_{PIN}	最大引脚电容	—	3	7	pF	T_A 介于 -40 °C 和 +85 °C 之间, 所有 V_{DDD} 值, 其他所有 I/O。由特性保证。
SID.GIO#43	V_{HYSTTL}	输入迟滞电压, LVTTL $V_{DDD} > 2.7\text{ V}$	15	40	—	mV	由特性保证。
SID.GIO#44	$V_{HYSCMOS}$	CMOS 输入迟滞电压	$0.05 \times V_{DDD}$	—	—	mV	$V_{DDD} < 4.5\text{ V}$ 。 由特性保证。
SID69	I_{DIODE}	通过保护二极管到达 V_{DDD}/V_{SS} 的电流	—	—	100	μA	由设计保证
SID.GIO#45	I_{TOT_GPIO}	芯片的最大总灌电流	—	—	85	—	由设计保证
OVT							
SID.GIO#46	I_{IHS}	焊盘电压 $> V_{DDD}$ 时 OVT 输入 的输入电流	—	—	10.00	μA	按照 I ² C 规范

表 9. I/O 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID70	T_{RISEF}	快速强驱动模式下的上升时间	2	—	12	ns	$V_{DDD} = 3.3\text{ V}$, $C_{load} = 25\text{ pF}$
SID71	T_{FALLF}	快速强驱动模式下的下降时间	2	—	12	ns	$V_{DDD} = 3.3\text{ V}$, $C_{load} = 25\text{ pF}$

表 10. GPIO_20VT 直流规范 (仅适用于端口引脚 P2.2 和 P2.3)
 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细信息 / 条件
SID.GPIO_20VT#4	GPIO_20VT_I_LU	GPIO_20VT 门锁电流范围	-140	-	140	-	所有输入或输出, 引脚至引脚或引脚至电源的最大 / 最小电流
SID.GPIO_20VT#5	GPIO_20VT_RPU	GPIO_20VT 上拉电阻值	1	-	25	kΩ	$T_A = +25^{\circ}\text{C}$, 1.4 V 至 GPIO_20VT_Voh(min)
SID.GPIO_20VT#6	GPIO_20VT_RPD	GPIO_20VT 下拉电阻值	2.5	-	20	kΩ	$T_A = +25^{\circ}\text{C}$, 1.4 V 至 V_{DD}
SID.GPIO_20VT#16	GPIO_20VT_IIL	GPIO_20VT 输入漏电流 (绝对值)	-	-	2	nA	$T_A = +25^{\circ}\text{C}$, $V_{DD} = 3\text{ V}$
SID.GPIO_20VT#17	GPIO_20VT_CPIN	GPIO_20VT 引脚电容	15	-	25	pF	T_A 介于 -40°C 和 $+85^{\circ}\text{C}$ 之间, 所有 V_{DD} 值, $F = 1\text{ MHz}$
SID.GPIO_20VT#36	GPIO_20VT_Vol	GPIO_20VT 低电平输出电压。	-	-	0.4	V	$I_{OL} = 2\text{ mA}$
SID.GPIO_20VT#41	GPIO_20VT_Vih_LVTTL	GPIO_20VT LVTTL 高电平输入电压。	2	-	-	V	$V_{DD} \geq 2.7\text{ V}$
SID.GPIO_20VT#42	GPIO_20VT_Vil_LVTTL	GPIO_20VT LVTTL 低电平输入电压。	-	-	0.8	V	$V_{DD} \geq 2.7\text{ V}$
SID.GPIO_20VT#43	GPIO_20VT_Vhysttl	GPIO_20VT 输入迟滞 LVTTL	15	40	-	mV	$V_{DD} \geq 2.7\text{ V}$
SID.GPIO_20VT#69	GPIO_20VT_IDIODE	GPIO_20VT 通过保护二极管到达 V_{DD}/V_{SS} 的电流	-	-	100	μA	-

表 11. GPIO_20VT 交流规范 (仅适用于端口引脚 P2.2 和 P2.3)
 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细信息 / 条件
SID.GPIO_20VT#70	GPIO_20VT_TriseF	GPIO_20VT 快速强驱动模式下的上升时间	1	-	45	ns	所有 V_{DD} 值, $C_{load} = 25\text{ pF}$
SID.GPIO_20VT#71	GPIO_20VT_TfallF	GPIO_20VT 快速强驱动模式下的下降时间	2	-	15	ns	所有 V_{DD} 值, $C_{load} = 25\text{ pF}$

数字外设

下列规范适用于定时器模式下的定时器 / 计数器 / PWM 外设。

GPIO 引脚的脉冲宽度调制 (PWM)

表 12. PWM 交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.TCPWM.3	$T_{CPWMFREQ}$	工作频率	—	—	F_c	MHz	F_c 最大值 = CLK_SYS。 最大值 = 48 MHz.
SID.TCPWM.4	$T_{PWMENEXT}$	输入触发脉冲宽度	$2/F_c$	—	—	ns	对于所有触发事件
SID.TCPWM.5	T_{PWMEXT}	输出触发脉冲宽度	$2/F_c$	—	—	ns	上溢、下溢和 CC (计数值等于比较值) 可输出的最小宽度
SID.TCPWM.5A	T_{CRES}	计数器的分辨率	$1/F_c$	—	—	ns	连续计数间的最短时间
SID.TCPWM.5B	PWM_{RES}	PWM resolution (PWM 分辨率)	$1/F_c$	—	—	ns	PWM 输出的最小脉宽
SID.TCPWM.5C	Q_{RES}	正交输入分辨率	$1/F_c$	—	—	ns	正交相位输入间的最小脉冲宽度

I^2C

表 13. 固定的 I^2C 直流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID149	I_{I2C1}	频率为 100 KHz 时的模块电流消耗	—	—	100	μA	—
SID150	I_{I2C2}	频率为 400 KHz 时的模块电流消耗	—	—	135	μA	—
SID151	I_{I2C3}	速度为 1 Mbps 时模块消耗的电流	—	—	310	μA	—
SID152	I_{I2C4}	在深度睡眠模式下启用 I^2C	—	1.4	—	μA	—

表 14. 固定的 I^2C 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID153	F_{I2C1}	比特率	—	—	1	Mbps	—

表 15. 固定的 UART 直流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID160	I_{UART1}	速度为 100 kbps 时, 模块消耗的电流	—	—	20	μA	—
SID161	I_{UART2}	速度为 1000 kbps 时, 模块消耗的电流	—	—	312	μA	—

表 16. 固定的 UART 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID162	F_{UART}	比特率	—	—	1	Mbps	—

表 17. 固定的 SPI 直流规范
(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID163	I_{SPI1}	比特率为 1 Mb/s 时, 模块消耗的电流	—	—	360	μA	—
SID164	I_{SPI2}	比特率为 4 Mb/s 时, 模块消耗的电流	—	—	560	μA	—
SID165	I_{SPI3}	比特率为 8 Mb/s 时, 模块消耗的电流	—	—	600	μA	—

表 18. 固定的 SPI 交流规范
(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID166	F_{SPI}	SPI 工作频率 (主设备, 6 倍过采样)	—	—	8 页	MHz	—

表 19. 固定的 SPI 主设备模式交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID167	T_{DMO}	Sclock 驱动边沿后 MOSI 有效的时间	—	—	15	ns	—
SID168	T_{DSI}	SClock 捕获沿前的 MISO 有效时间。	20	—	—	ns	全时钟、MISO 延迟采样
SID169	T_{HMO}	先前的 MOSI 数据保持时间	0	—	—	ns	表示从设备数据捕获边沿

表 20. 固定的 SPI 从设备模式交流规范
(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID170	T_{DMI}	Sclock 捕获边沿前 MOSI 有效的时间	40	—	—	ns	—
SID171	T_{DSO}	Sclock 驱动沿后的 MISO 有效时间	—	—	$42 + 3 \times T_{CPU}$	ns	$T_{CPU} = 1/F_{CPU}$
SID171A	T_{DSO_EXT}	在外部时钟模式下 SClock 驱动沿后 MISO 的有效时间。	—	—	48	ns	—
SID172	T_{HSO}	先前的 MISO 数据保持时间	0	—	—	ns	—
SID172A	$T_{SSELSCK}$	从 SSEL 有效到第一个 SCK 有效边沿的时间	100	—	—	ns	—

系统资源

SWD 接口欠压时的上电复位

表 21. 非精密上电复位 (PRES) (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID185	$V_{RISEIPOR}$	上电复位 (POR) 上升触发电压	0.80	—	1.50	V	—
SID186	$V_{FALLIPOR}$	POR 下降触发电压	0.70	—	1.4	V	—

表 22. 精密上电复位 (POR)

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID190	$V_{FALLPPOR}$	主动模式和睡眠模式下的 BOD 触发电压	1.48	—	1.62	V	—
SID192	$V_{FALLDPSLP}$	深度睡眠模式下的 BOD 触发电压	1.1	—	1.5	V	—

表 23. SWD 接口规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.SWD#1	$F_{SWDCLK1}$	$3.3\text{ V} \leq V_{DDD} \leq 5.5\text{ V}$	—	—	14	MHz	$SWDCLK \leq \text{CPU 时钟频率的 } 1/3$
SID.SWD#2	$F_{SWDCLK2}$	$2.7\text{ V} \leq V_{DDD} \leq 3.3\text{ V}$	—	—	7	MHz	$SWDCLK \leq \text{CPU 时钟频率的 } 1/3$
SID.SWD#3	T_{SWDI_SETUP}	$T = 1/f_{SWDCLK}$	$0.25 \times T$	—	—	ns	—
SID.SWD#4	T_{SWDI_HOLD}	$T = 1/f_{SWDCLK}$	$0.25 \times T$	—	—	ns	—
SID.SWD#5	T_{SWDO_VALID}	$T = 1/f_{SWDCLK}$	—	—	$0.50 \times T$	ns	—
SID.SWD#6	T_{SWDO_HOLD}	$T = 1/f_{SWDCLK}$	1	—	—	ns	—

内部主振荡器

表 24. IMO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID218	I_{IMO1}	频率为 48 MHz 时 IMO 的工作电流	—	—	1000	μA	—

表 25. IMO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#13	F_{IMOTOL}	在频率为 24, 36 和 48 MHz 时测量频率差异 (出厂调整后)	—	—	± 2	%	—
SID226	$T_{STARTIMO}$	IMO 启动时间	—	—	7	μs	由特性保证。
SID228	$T_{JITRMSIMO2}$	在 24 MHz 时的均方根抖动时间	—	145	—	ps	由特性保证。
SID.CLK#1	F_{IMO}	IMO 频率	24	36	48	MHz	仅支持三个频率: 24 MHz, 36 MHz 和 48 MHz。

内部低速振荡器掉电

表 26. ILO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID231	I_{ILO1}	I_{LO} 工作电流	—	0.3	1.05	μA	—
SID233	$I_{ILOLEAK}$	I_{LO} 漏电流	—	2	15	nA	—

表 27. ILO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID234	$T_{STARTILO1}$	I_{LO} 启动时间	—	—	2	ms	由特性保证
SID238	$T_{ILODUTY}$	I_{LO} 占空比	40	50	60	%	由特性保证
SID.CLK#5	F_{ILO}	I_{LO} 频率	20	40	80	kHz	—

表 28. PD 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.4	R_D	UFP CC 终端电阻	4.59	5.1	5.61	k Ω	—
SID.PD.5	R_{D_DB}	CC1 和 CC2 上检测电池无电的 UFP (移动电流) CC 终端电阻	4.08	5.1	6.12	k Ω	CC1 或 CC2 上的电压范围必须为 0 V 到 1.32 V
SID.PD.6	Vgndoffset	BMC 接收器的接地偏移电压	−500	—	500	mV	相对于远程 BMC 发送器。

表 29. UV/OV 规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.UVOV.1	V_{THOV1}	过压阈值精度 4.0 V 至 11.0 V	−3	—	3	%	活动模式
SID.UVOV.2	V_{THOV2}	过压阈值精度, 11 V 至 27.4 V	−3.2	—	3.2	%	
SID.UVOV.3	V_{THUV1}	欠压阈值精度, 2.7 V 至 3.3 V	−4	—	4	%	
SID.UVOV.4	V_{THUV2}	欠压阈值精度, 3.3 V 至 4.0 V	−3.5	—	3.5	%	
SID.UVOV.5	V_{THUV3}	欠压阈值精度, 4.0 V 至 11.0 V	−3	—	3	%	
SID.UVOV.6	V_{THUV4}	欠压阈值精度, 11.0 V 至 22.0 V	−2.9	—	2.9	%	

表 30. UV/OV 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.UVOV.AC.1	T_{OV_GPIO}	从 OV 阈值触发到输出 GPIO 切换的延迟时间	—	—	20	μs	在 P1.0 或 P1.1 上可用
SID.UVOV.AC.2	T_{OV_GATE}	从 OV 阈值触发到外部 PFET 电源栅极关闭的延迟时间	—	—	50	μs	—
SID.UVOV.AC.3	T_{UV_GPIO}	UV 阈值触发到输出 GPIO 切换的延迟时间	—	—	20	μs	在 P1.0 或 P1.1 上可用

栅极驱动器规范

表 31. 栅极驱动器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.GD.1	R_{PD}	下拉电阻	—	—	3	k Ω	适用于 VBUS_FET_CTRL_0 和 VBUS_FET_CTRL_1，用于启用外部 PFET。
SID.GD.2	R_{PU}	上拉电阻	—	—	4	k Ω	适用于 VBUS_FET_CTRL_0，用来关闭外部 PFET。
SID.GD.3	I_{PD0}	驱动强度为 1 时的下拉灌电流	25	—	75	μA	电压为 5 V 时的 I- 模式 (电流模式) 下拉。 适用于 VBUS_FET_CTRL_0 和 VBUS_FET_CTRL_1，用于启用外部 PFET。
SID.GD.4	I_{PD1}	驱动强度为 2 时的下拉灌电流	50	—	150	μA	
SID.GD.5	I_{PD2}	驱动强度为 4 时的下拉灌电流	140	—	300	μA	
SID.GD.6	I_{PD3}	驱动强度为 8 时的下拉灌电流	280	—	580	μA	
SID.GD.7	I_{PD4}	驱动强度为 16 时的下拉灌电流	560	—	1200	μA	
SID.GD.8	I_{PD5}	驱动强度为 32 时的下拉灌电流	1120	—	2300	μA	
SID.GD.9	I_{leak_p1}	VBUS_FET_CTRL_0 上的引脚漏电流	—	0.003	—	μA	$T_J = +25^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$
SID.GD.10	I_{leak_c1}	VBUS_FET_CTRL_1 上的引脚漏电流	—	0.003	—	μA	$T_J = +25^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$
SID.GD.11	I_{leak_p2}	VBUS_FET_CTRL_0 上的引脚漏电流	—	—	2	μA	$T_J = +85^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$
SID.GD.12	I_{leak_c2}	VBUS_FET_CTRL_1 上的引脚漏电流	—	—	2	μA	$T_J = +85^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$
SID.GD.13	I_{leak_p3}	VBUS_FET_CTRL_0 上的引脚漏电流	—	—	7	μA	$T_J = +125^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$
SID.GD.14	I_{leak_c3}	VBUS_FET_CTRL_1 上的引脚漏电流	—	—	7	μA	$T_J = +125^\circ C$, $V_{DD} = 5 V$, $V_{BU} = 20 V$

表 32. 栅极驱动器交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.GD.15	T _{PD1}	VBUS_FET_CTRL_1 上的下拉延迟时间	—	—	2	μs	Cload = 2 nF, 从下降沿开始延迟到 VBUS-1.5 V, VBUS = 5 V 至 20 V, 50 KΩ 连接在 VBUS_FET_CTRL_1 和 VBUS 之间
SID.GD.16	T _{r_discharge}	VBUS_FET_CTRL_1 上输出节点的放电率	—	—	5	V/μs	80% 至 20%, 50 KΩ 连接在 VBUS_FET_CTRL_1 和 VBUS 之间, Cload = 2 nF, Vinitial = 24 V
SID.GD.17	T _{PD2}	VBUS_FET_CTRL_0 上的下拉延迟时间	—	—	2	μs	Cload = 2 nF, 从下降沿开始延迟到 VBUS-1.5 V, VBUS = 5 V 至 20 V, 50 KΩ 连接在 VBUS_FET_CTRL_0 和 VBUS 之间
SID.GD.18	T _{PU}	VBUS_FET_CTRL_0 上的上拉延迟时间	—	—	18	μs	Cload = 2 nF, 从下降沿开始延迟到 VBUS-1.5 V, VBUS = 5 V 至 20 V, 50 KΩ 连接在 VBUS_FET_CTRL_0 和 VBUS 之间
SID.GD.19	SR _{PU}	VBUS_FET_CTRL_0 上的输出转换速率	—	—	5	V/μs	Cload = 2 nF, VBUS_FET_CTRL_0 范围的 20% 到 80%
SID.GD.20	SR _{PD}	VBUS_FET_CTRL_0 上的输出转换速率	—	—	5	V/μs	Cload = 2 nF, VBUS_FET_CTRL_0 范围的 80% 至 20%

表 33. VBUS 放电规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细信息 / 条件
SID.VBUS.DISC.6	I1	在 DS = 1 的情况下, 20 V NMOS 被启用时的电流	0.15	—	1	—	在电压为 0.5 V 的条件下进行测量
SID.VBUS.DISC.7	I2	在 DS = 2 的情况下, 20 V NMOS 被启用时的电流	0.4	—	2	—	
SID.VBUS.DISC.8	I4	在 DS = 4 的情况下, 20 V NMOS 被启用时的电流	0.9	—	4	—	
SID.VBUS.DISC.9	I8	在 DS = 8 的情况下, 20 V NMOS 被启用时的电流	2	—	8	—	
SID.VBUS.DISC.10	I16	在 DS = 16 的情况下, 20 V NMOS 被启用时的电流	4	—	10	—	
SID.VBUS.DISC.11	VBUS_Stop_Error	最终 VBUS 值与设置值的百分比差数	—	—	10	%	VBUS 放电至 5 V 的情况下。由特性保证。

表 34. VBUS 短路保护规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.VSP.1	V_SHORT_TRIGGER	CC/P2.2/P2.3 引脚上的短接 VBUS 系统端钳位电压	—	9	—	V	由特性保证。

表 35. VBUS 直流调节器规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.VREG.2	VBUS_DETECT	VBUS 检测电压阈值	1.08	—	2.62	V	—

表 36. VBUS 交流调节器规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.VREG.3	T _{start}	调节器供电输出的总启动时间	—	—	200	μs	由特性保证。

模数转换器

表 37. ADC 直流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ADC.1	Resolution	ADC 分辨率	—	8	—	位	—
SID.ADC.2	INL	积分非线性	−2.5	—	2.5	LSB	V _{DDD} 生成的参考电压
SID.ADC.2A	INL	积分非线性	−1.5	—	1.5	LSB	带隙生成的参考电压
SID.ADC.3	DNL	差分非线性	−2.5	—	2.5	LSB	V _{DDD} 生成的参考电压
SID.ADC.3A	DNL	差分非线性	−1.5	—	1.5	LSB	带隙生成的参考电压
SID.ADC.4	增益误差	增益误差	−1.5	—	1.5	LSB	—
SID.ADC.6	V _{REF_ADC2}	通过带隙生成的 ADC 参考电压。	1.96	2.0	2.04	V	带隙生成的参考电压

表 38. ADC 交流规范 (由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ADC.7	SLEW_Max	采样电压信号变化率	—	—	3	V/ms	—

存储器

表 39. Flash 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.MEM#3	FLASH_ERASE	行擦除的时间	—	—	15.5	ms	−40 °C ≤ T _A ≤ 85 °C, 所有 V _{DDD} 值
SID.MEM#4	FLASH_WRITE	行 (块) 编写时间 (擦除和编程)	—	—	20	ms	−40 °C ≤ T _A ≤ 85 °C, 所有 V _{DDD} 值
SID.MEM#8	FLASH_ROW_PGM	擦除后的行编程时间	—	—	7	ms	25 °C ≤ T _A ≤ 55 °C, 所有 V _{DDD} 值
SID178	T _{BULKERASE}	批量擦除时间 (32 KB)	—	—	35	ms	—
SID180	T _{DEVPROG}	器件总编程时间	—	—	7.5	s	—
SID182	F _{RET1}	Flash 保留, T _A ≤ 55 °C, 10 万个编程 / 擦除周期	20	—	—	年	—
SID182A	F _{RET2}	Flash 保留, T _A ≤ 85 °C, 1 万个编程 / 擦除周期	10	—	—	年	—
SID182B	F _{RET3}	Flash 保留, T _A ≤ 105 °C, 1 万个编程 / 擦除周期	3	—	—	年	—

订购信息

表 40 列出了 PMG1-S0 器件编号和特性。

表 40. PMG1-S0 订购信息

MPN	应用程序	Type-C 端口	终端电阻	功能	封装类型	芯片 ID
CYPM1011-24LQXI CYPM1011-24LQXIT	电源接收源应用程序	1	R_D , R_{D-DB}	UFP	24 QFN	0x2020

订购代码定义

器件编号的格式为 CYPM1ABC-DEFGHIJ，其中各字段的定义如表 41 所示。

表 41. PMG1-S0 订购代码定义

字段	描述	数值	意义
CY	赛普拉斯前缀	CY	公司 ID
PM	销售代码	PM	PM = 供电 MCU 系列
1	第一代 PM 系列	1	产品系列一代
A	系列	0	S0
		1	S1
		2	S2
		3	S3
B	PD 端口	1	1-PD 端口
		2	2-PD 端口
C	特定应用	X	特定应用
DE	引脚	XX	封装中的引脚数量
FG	封装代码	LQ	QFN
		BZ	BGA
		FN	CSP
H	无铅	X	含铅: X = 无铅
I	温度范围	I	工业级
J	仅用于 T&R	T	盘带封装

封装

表 42. 封装特性

参数	描述	条件	最小值	典型值	最大值	单位
T_A	工作环境温度	扩展的工业级	-40	25	105	°C
T_J	工作结温	扩展的工业级	-40	25	120	°C
T_{JA}	封装 θ_{JA} (24-QFN)	—	—	—	19.98	°C/W
T_{JC}	封装 θ_{JC} (24-QFN)	—	—	—	4.78	°C/W

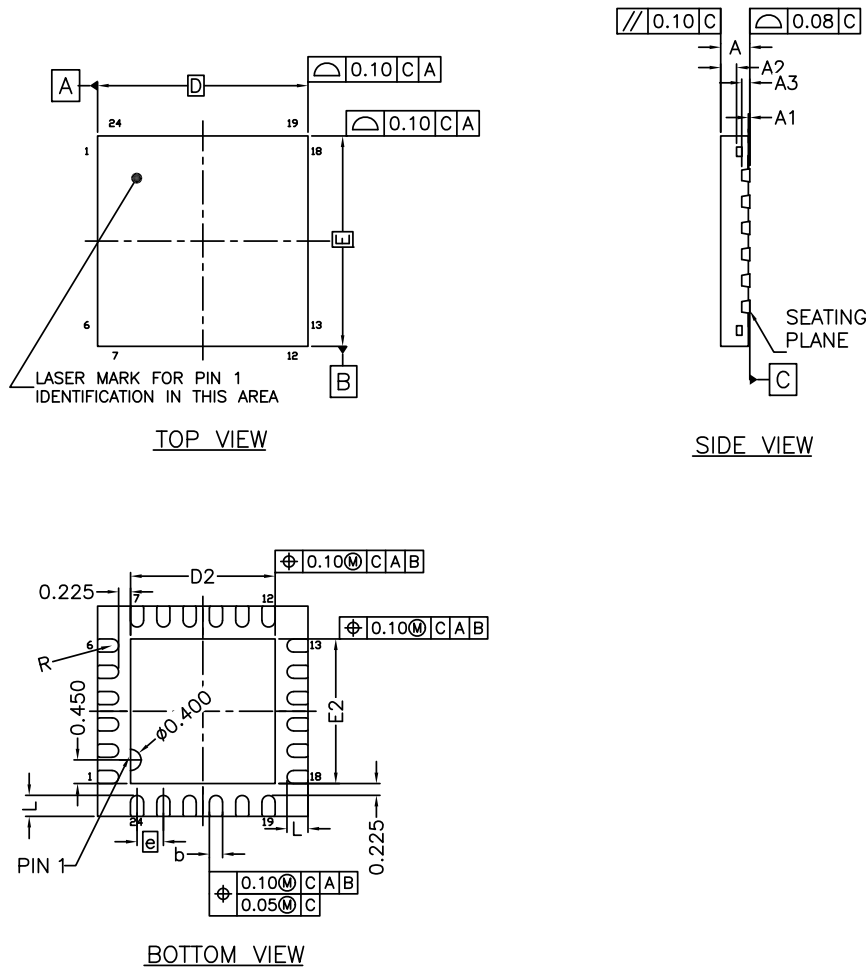
表 43. 回流焊峰值温度

封装	最高峰值温度	在与峰值温度相差 5 °C 时的最长时间温度
24 QFN	260°C	30 秒

表 44. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
24 QFN	MSL3

图 6. 24-QFN 封装外形



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	—	—	0.60
A1	0.00	—	0.05
A2	—	0.40	0.425
A3	0.152 REF		
b	0.18	0.25	0.30
D	4.00 BSC		
D2	2.65	2.75	2.85
E	4.00 BSC		
E2	2.65	2.75	2.85
L	0.30	0.40	0.50
e	0.50 BSC		
R	0.09	—	—

NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DIE THICKNESS ALLOWABLE IS 0.305 mm MAXIMUM(.012 INCHES MAXIMUM)
3. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M, -1994.
4. THE PIN #1 IDENTIFIER MUST BE PLACED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR OTHER FEATURE OF PACKAGE BODY.
5. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
6. PACKAGE WARPAGE MAX 0.08 mm.
7. APPLIED FOR EXPOSED PAD AND TERMINALS. EXCLUDE EMBEDDING PART OF EXPOSED PAD FROM MEASURING.
8. APPLIED ONLY TO TERMINALS.
9. JEDEC SPECIFICATION NO. REF: N.A.

002-16934 *C

缩略语

表 45. 本文档中使用的首字母缩略词

缩略语	描述
ADC	模数转换器
AES	高级加密标准
API	应用编程接口
Arm®	高级 RISC 机器，即为一种 CPU 架构
CC	配置通道
CPU	中央处理单元
CRC	循环冗余校验，即为一种错误校验协议
DFP	下行方向端口
DIO	数字输入 / 输出，GPIO 只具有数字功能，无模拟功能。请参见 GPIO。
DRP	双功能端口
EEPROM	电可擦除只读存储器
EMCA	电子标记线缆组件，是一种 USB 线缆，它包含一个可将线缆特性（如电流比率）报告给 Type-C 型接口的 IC。
EMI	电磁干扰
ESD	静电放电
FS	全速
GPIO	通用输入 / 输出
IC	集成电路
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，一种通信协议
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
I/O	输入 / 输出，另请参见 GPIO
LDO	低压差调节器
LVD	低电压检测
LVTTTL	低电压晶体管 — 晶体管逻辑
MCU	微控制器
NC	无连接
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
OCP	过电流保护
opamp	运算放大器
OTP	过温保护
OVP	过压保护

表 45. 本文档中使用的首字母缩略词（续）

缩略语	描述
OVT	过压容限
PCB	印刷电路
PD	供电
PHY	物理层
POR	上电复位
PRES	准确上电复位
PRNG	伪随机数生成
PWM	脉宽调制器
RAM	随机存取存储器
RCP	反向电流保护，仅在发送源配置中支持
RISC	精简指令集计算
RMS	均方根
RTC	0.5 秒脉冲输出引脚
RX	接收
SAR	逐次逼近寄存器
SCB	串行通信模块
SCL	I ² C 串行时钟
SCP	短路保护，仅在发送源配置中支持
SDA	I ² C 串行数据
S/H	采样和保持
SHA	安全哈希 (hash) 算法
SPI	串行外设接口，即为一种通信协议
SRAM	静态随机访问存储器
SWD	串行线调试，即为一种测试协议
TCPWM	定时器计数器脉宽调制器
TRNG	真随机数生成
TX	发送
Type-C	USB 连接器更细长，并且线缆可反向使用的新标准，能够提供 100 W 的电源
UART	通用异步发射器接收器，它是一种通信协议
USB	通用串行总线
USBIO	USB 输入 / 输出，即用于连接到 USB 端口的 PMG1-S0 引脚
UVP	欠压保护
XRES	外部复位 I/O 引脚

文档规范

测量单位

表 46. 测量单位

符号	测量单位
°C	摄氏度
Hz	赫兹
KB	1024 字节
kHz	千赫兹
kΩ	千欧
Mbps	每秒兆比特
MHz	兆赫
MΩ	兆欧姆
Msps	每秒兆次采样
μA	微安
μF	微法
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	采样数每秒
V	伏特

文档修订记录页

文档标题: PMG1-S0 数据手册, 第一代供电微控制器 文档编号: 002-34374			
版本	ECN	提交日期	更改说明
**	7522145	12/16/2021	本文档版本号为 Rev**, 译自英文版 002-31596 Rev. *B。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司具有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到最靠近您的办事处，请访问[赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器	cypress.com/arm
汽车级	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [代码示例](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

关于符合通用串行总线规范的注意事项。赛普拉斯提供经认证符合通用串行总线规范、USB Type-C™ 电缆和连接器规范以及其他 USB 实施者论坛 (USB-IF) 规范的固件和硬件解决方案。您可以使用赛普拉斯或第三方软件工具 (包括示例代码) 修改赛普拉斯 USB 产品的固件。这种固件的修改可能导致固件 / 硬件组合不再符合相关的 USB-IF 规范。您完全负责确保您进行任何修改的合规性，并且在使用任何 USB-IF 商标或徽标进行任意修改前必须遵循 USB-IF 的合规要求。此外，如果赛普拉斯根据您的规范修改固件，那么您有责任确保您所进行的修改符合所要求的标准或规范。赛普拉斯将不对您所修改的赛普拉斯认证产品付出责任，并且这些已被修改的产品将不再符合相关的 USB-IF 规范。

© 赛普拉斯半导体公司，2020-2021 年。本文件是英飞凌科技旗下赛普拉斯半导体公司及其关联公司 (“赛普拉斯”) 的财产。本文件，包括其包含或引用的任何软件或固件 (“软件”)，根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可 (无再许可) (1) 在赛普拉斯持软件著作权项下的下列许可 (一) 对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和 (二) 仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供 (无论直接提供或通过经销商和分销商间接提供)，和 (2) 在被软件 (由赛普拉斯公司提供，且未经修改) 侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件或任何伴随的硬件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯不承担由于任何安全漏洞而产生的责任，例如未经授权对访问或使用赛普拉斯产品。赛普拉斯未陈述、保证和担保赛普拉斯产品或使用赛普拉斯产品创建的系统将免于损坏、攻击、病毒、干扰、黑客、数据丢失或失窃或其他安全入侵 (统称为 “安全漏洞”)。赛普拉斯对任何安全漏洞不承担任何责任，并且贵方应特此免除赛普拉斯因任何安全漏洞引起的任何索赔、损失或其他责任。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。赛普拉斯保留更改本文件的权利，届时将另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。“高风险设备”是指，若其故障后可能导致人身伤害、死亡或财产损失的任何设备或系统。高风险设备的例子是武器、核装置、外科植入物和其他医疗设备。“关键部件”是指，若其发生故障后，经合理预期会直接或间接地导致高风险设备故障或会影响高风险设备安全性和有效性的任何高风险设备部件。赛普拉斯不承担全部或部分，且贵方应特此免除赛普拉斯因在高风险设备中使用赛普拉斯产品作为关键部件而产生的任何索赔、损失或其他责任。贵方应赔偿赛普拉斯及其董事、职员、雇员、代理方、关联公司、经销商和受让方因在高风险设备中使用赛普拉斯产品作为关键部件而产生的所有索赔、成本、损失和费用，包括因产品责任、人身伤害或死亡或财产损失引起的主张，并使之免受损失。赛普拉斯产品非被设定或被授权作为高风险设备中的关键部件使用，除非限于 (i) 赛普拉斯公布的关于该产品的数据表明明确指出该产品适用于特定高风险设备，或 (ii) 赛普拉斯已事先书面授权贵方，允许将该产品用作特定高风险设备中的关键部件，并且贵方已签署单独的赔偿协议。

赛普拉斯、赛普拉斯徽标及上述项目的组合，PSoC、CapSense、EZ-USB、F-RAM、Traveo、WICED 和 ModusToolbox 为赛普拉斯或赛普拉斯的子公司在美国或在其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。