

英飞凌 CYPAP111A3-10SXQ 初级侧启动控制器

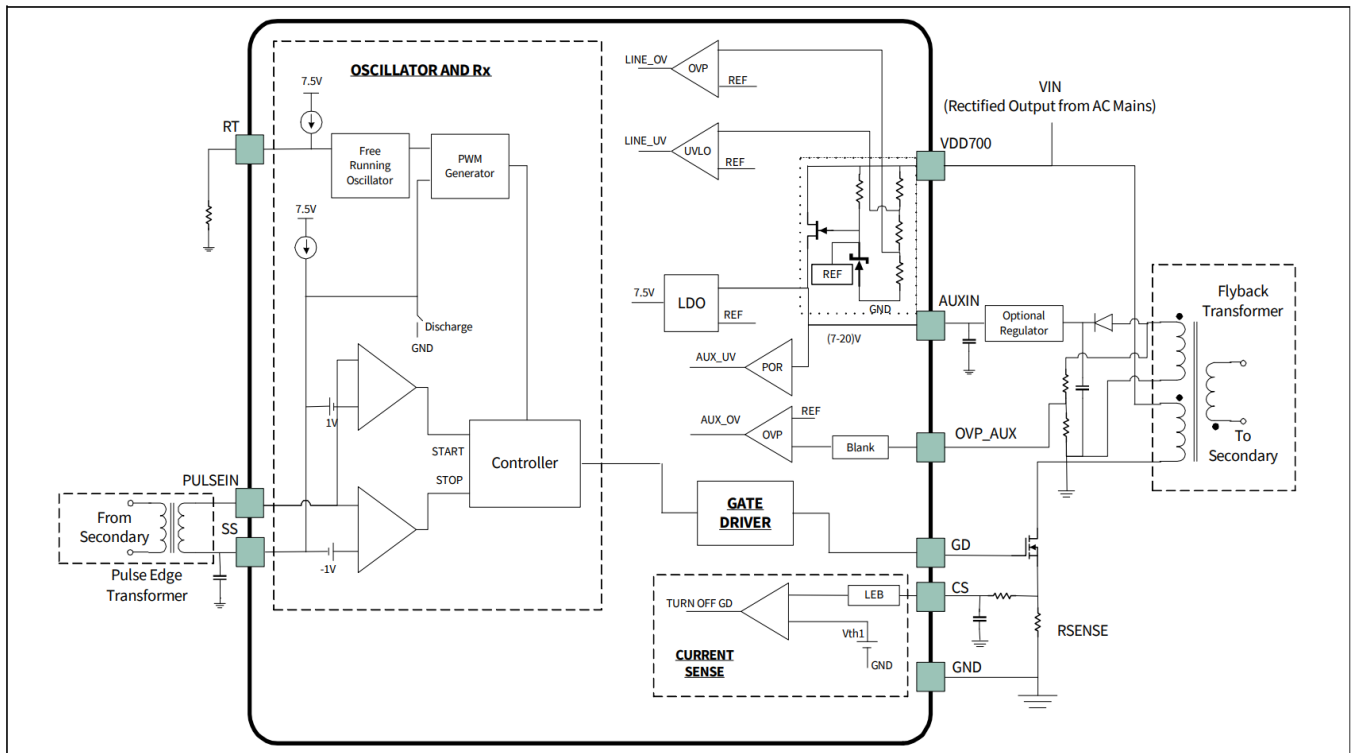
概述

EZ-PD™ PAG1P（**第1代初级电源适配器**）是英飞凌针对移动电源适配器市场推出的初级侧启动控制器，适用于交流/直流应用。EZ-PD™ PAG1P 在 X电容放电模式下直接与交流主电或桥式整流器的直流输出接口。EZ-PD™ PAG1P 采用 10 引脚 SOIC 封装。

EZ-PD™ PAG1PD 设计用于补充次级受控交直流反激式转换器拓扑结构。在这种拓扑结构中，电压和电流调节由次级控制器执行。EZ-PD™ PAG1P 负责提供启动功能、驱动初级侧 FET 以及响应故障条件。

特性

- 可在 85 VAC 至 265 VAC 的通用交流电源输入范围内工作
- 驱动初级侧场效应晶体管的低端栅极驱动器
- 线路欠压保护 (UVP) 和线路过压保护
- 过流保护 (OCP)
- 软启动期间的过压保护 (OVP)
- 通过外部电容器配置的可编程软启动
- 修复了故障恢复自动重启计时器
- 支持 X电容放电模式，以获得更高的效率
- 集成高压启动和分流稳压器
- 使用脉冲边沿变压器与次级侧的 PWM 同步



功能框图

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

目录

概述.....	1
特性.....	1
功能框图.....	1
目录.....	2
1 引脚布局.....	3
2 应用概述.....	5
3 功能描述	7
3.1 软启动.....	7
3.2 X电容模式.....	7
3.3 次级侧同步.....	7
3.4 电源电路.....	7
3.5 过流和过压故障保护	7
3.6 自动重启计时器.....	8
3.7 保护和故障条件.....	8
4 电气规格	11
5 订购信息.....	14
5.1 订购代码定义.....	14
6 封装	15
修订记录.....	16

1 引脚布局

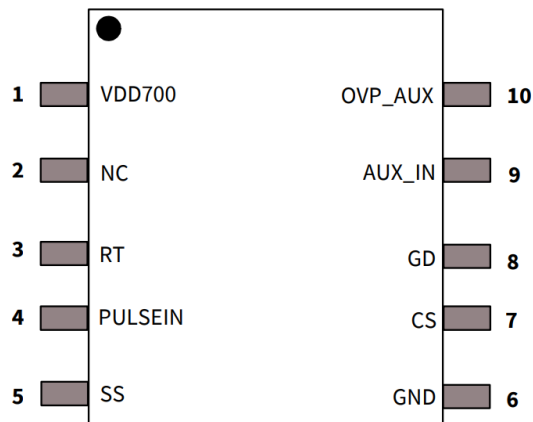


图 1 引脚图

表 1 EZ-PD™ PAG1P 引脚描述

Pin number	Pin name	Description
1	VDD700	Start-up power supply input. VDD700 is the power supply source during the start-up phase. This pin can be connected to either the bridge rectifier output as shown in Figure 2 , or directly to the AC mains through a diode as shown in Figure 3 . This pin has a maximum voltage rating of 500 V.
2	NC	No connect
3	RT	Timing resistor. The RT pin is used to connect to an external timing resistor of 499 kΩ which determines the free running oscillator frequency F_{osc} . Oscillator frequency is typically 30 kHz.
4	PULSEIN	Pulse Edge Transformer (PET) input. Once the start-up phase is successfully complete, EZ-PD™ PAG1P synchronizes to the secondary side pulses received at the PULSEIN input. The secondary controller provides PWM control information to the primary using a PET. The pulse amplitude shall not exceed $V_{PULSEINNEGAMP}$ and $V_{PULSEINPOSAMP}$ and the pulse width shall be in the $T_{PULSEINPW}$ range.
5	SS	Soft-start pin. Connect a 0.1-μF capacitor to GND. The soft-start time is provided in the specification section (Table 13). This pin also connects to the other end of the pulse transformer. The external capacitor connected to the SS pin determines the soft-start time. The duty cycle of the gate drive gradually increases to provide a smooth transfer of power to the secondary side.
6	GND	Ground
7	CS	Primary side current sense input. Current sense input is used to monitor the overcurrent fault scenario. Overcurrent fault is detected with the voltage between this input and ground exceeds V_{CSTH1} threshold.
8	GD	Primary FET gate driver. EZ-PD™ PAG1P integrates a low side gate driver to drive the gate of an external FET.

引脚布局

表 1 EZ-PD™ PAG1P 引脚描述 (续)

Pin number	Pin name	Description
9	AUX_IN	Auxiliary supply input. AUX_IN serves as the power supply source after the start-up phase. This pin should be connected to the output of auxiliary winding through a rectifier or a regulator depending on whether the maximum voltage on the output of the auxiliary winding exceeds 22 V. EZ-PD™ PAG1P switches its power supply source to AUX_IN once the secondary side provides power.
10	OVP_AUX	Auxiliary winding overvoltage detection. EZ-PD™ PAG1P monitors this pin for overvoltage condition on the secondary side, using an external resistor divider. Any voltage exceeding V_OVPAUXRISE on this pin is treated as an overvoltage fault condition. The overvoltage condition is monitored only during open loop operation. A Schottky diode to GND should be connected to ensure negative voltage is not seen when the gate driver is ON.

2 应用概述

EZ-PD™ PAG1P 与英飞凌的次级侧控制器 PAG1S 配合使用。图 2 显示了采用 "EZ-PD™ PAG1P + EZ-PD™ PAG1S" 的 USB 电源传输适配器解决方案的应用图。在该系统中，一旦启动阶段完成，初级 FET 控制就会完全与次级侧接收到的 PWM 脉冲同步。PWM 脉冲通过 PET 隔离栅传输。EZ-PD™ PAG1P 仅在上电和系统故障情况下接管初级 FET 的控制。

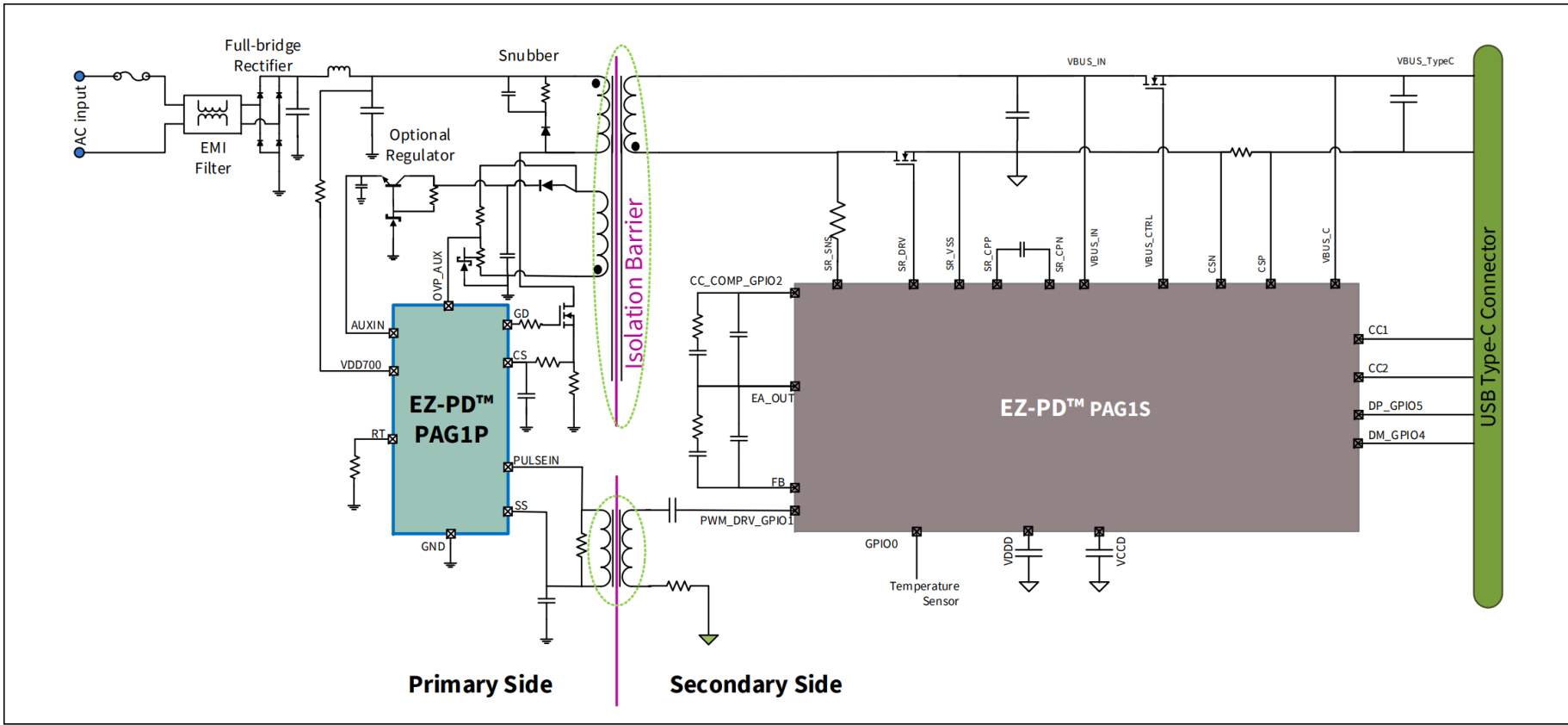


图 2 采用 EZ-PD™ PAG1P (CYPAP111xx) 和 EZ-PD™ PAG1S 次级受控反激式拓扑配置的基于 Type-C 的手机电源适配器

图 3 显示了电源适配器的应用图，其中 EZ-PD™ PAG1P 在全桥整流器之前直接从交流电源供电。这种拓扑结构可以使用 EZ-PD™ PAG1P 代替无源电阻器对 X 电容放电，从而提高效率。

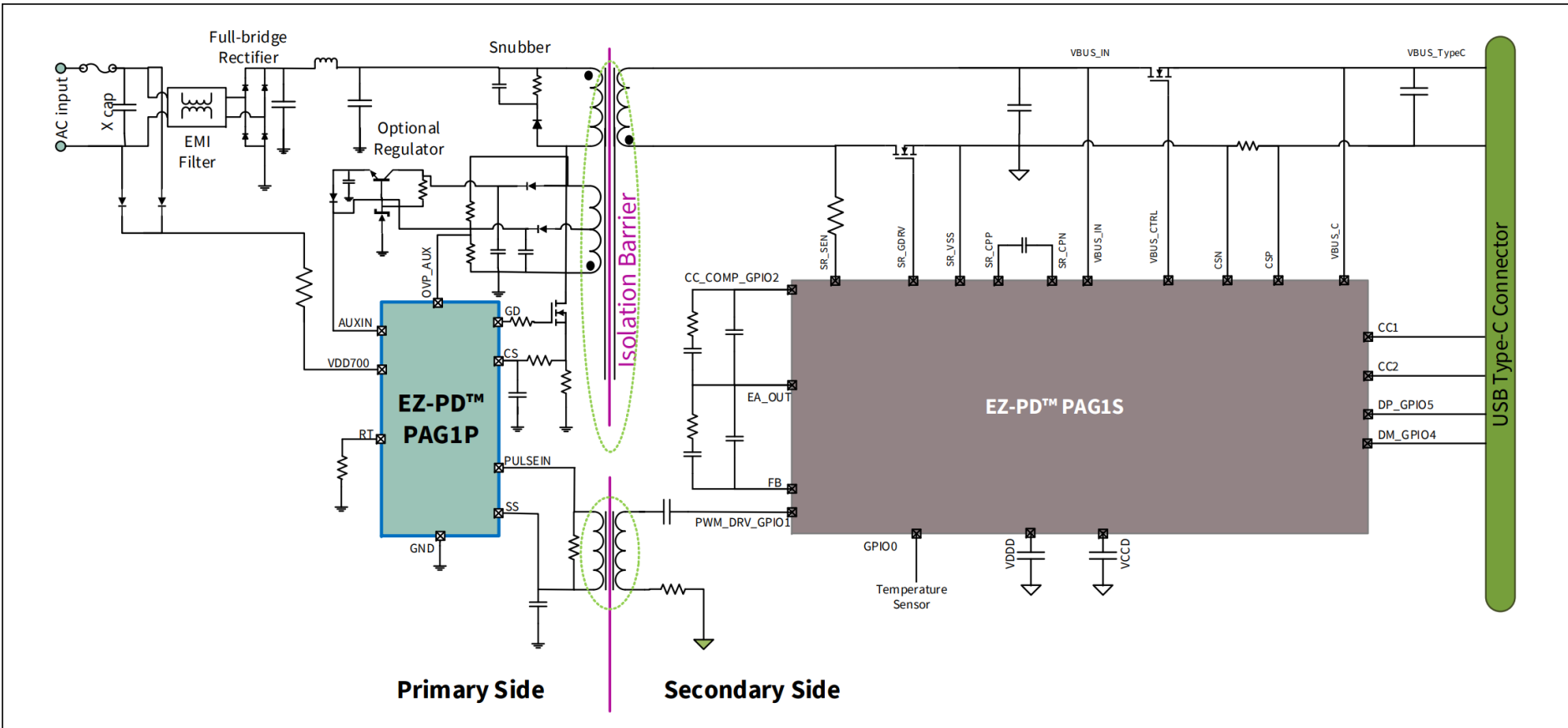


图 3 基于 Type-C 的手机电源适配器，带有用于 X 电容放电配置的 EZ-PD™ PAG1P (CYPAP112xx)

3 功能描述

3.1 软启动

软启动功能允许 EZ-PD™ PAG1P 逐渐增加反激式转换器的输出电压，直到次级侧控制稳压。软启动只在初始启动时和故障条件下被使用。软启动的持续时间由连接到 SS 引脚的外部电容器控制，软启动的频率由连接到 RT 引脚的外部电阻器确定。5 μ A 的内部电流源为外部电容充电，软启动斜坡的最大振幅为 3.75 V。3.75 V 决定了最大占空比。在软启动下，初级 FET 的最大导通时间限制为 19 μ s，相当于 30 kHz 时占空比为 70%。当次级侧接管控制后，最大导通时间限制为 25 μ s。

3.2 X电容模式

当 64 ms 内发生三次 $V_{VDD700UVRISE}$ 转变时，EZ-PD™ PAG1P X 电容部件会侦测到 X 电容模式。标志一旦被设置，表示该部件正运行在 X 电容模式下。如果在设置标志后的 64 毫秒内未检测到三个 $V_{VDD700UVRISE}$ 转变，则检测到线电压断开，并接通内部放电路径对 X 电容器进行放电。

3.3 次级侧同步

在启动阶段，如果 EZ-PD™ PAG1P 在 PULSEIN 引脚上获取了适当的输入脉冲，则它会将初级 FET 的控制与次级脉冲进行同步。通过脉冲沿变压器 (PET)，将来自次级侧的 PWM 控制信号耦合到初级侧。PET 是确保适当频率响应的重要元件，应具有足够的 Q 因子以避免过度过冲。来自 PET 的正脉冲被视为主 FET 开启信号，而来自 PET 的负脉冲被视为主 FET 关断信号。脉冲振幅不得超过 $V_{PULSEINNEGAMP}$ 和 $V_{PULSEINPOSAMP}$ ，脉冲宽度应在 $T_{PULSEINPW}$ 范围内。

初级侧和次级侧之间通过 PET 的同步路径，也用于通信关闭条件。来自次级侧的连续三个负脉冲被视为关闭信号。在收到三个连续的负脉冲后，EZ-PD™ PAG1P 将在 200 毫秒后关闭。

3.4 电源电路

EZ-PD™ PAG1P 集成了高压启动稳压器。开机期间，EZ-PD™ PAG1P 应通过 VDD700 引脚从线路输入供电。一旦辅助绕组二次侧有电压，EZ-PD™ PAG1P 就会将其电源输入切换到 AUX_IN 引脚，而不再从 VDD700 引脚供电。

3.5 过流和过压故障保护

EZ-PD™ PAG1P 具有过流保护功能。当 CS 引脚电压超过 V_{CSTH1} 时，EZ-PD™ PAG1P 通过关闭初级 FET 来限制初级电流。

EZ-PD™ PAG1P 提供三种电压保护--线路欠压/过压保护和二次过压保护。线路欠压/过压监测通过 VDD700 引脚进行，各自的阈值为 $V_{VDDUVRISE}$ 和 $V_{VDDOVRISE}$ 。栅极脉冲关闭，直到故障排除。一旦 VDD700 上的电压在工作范围内，EZ-PD™ PAG1P 就会自动重新启动。

此外，EZ-PD™ PAG1P 还监控 OVP_AUX 引脚上的电压，以检测次级侧的过压情况。OVP_AUX 引脚上的电压是次级侧电压的缩减版。当 OVP_AUX 上的电压超过 $V_{OVPAUXRISE}$ 时，栅极驱动器关闭。一旦 OVP_AUX 上的电压低于故障范围，EZ-PD™ PAG1P 就会自动重启。EZ-PD™ PAG1P 仅在启动阶段或自动重启后的故障情况下监控二次过压。

图 4 和功能框图显示了芯片的运行情况。

3.6 自动重启计时器

在各种故障情况下，都有一个 TAR 秒的固定计时器。定时器由 EZ-PD™ PAG1P 内部的自由运行振荡器操作。自由运行振荡器将以 F_{osc} 运行。

3.7 保护和故障状态

在各种故障条件下，主要有四种类型的保护动作。

1. 自动重启：在此模式下，EZ-PD™ PAG1P 将等待 TAR 秒后进行软启动。该序列将不断重复（见 [图5](#)）。
2. 锁存或关闭：无自动重启计时器或软启动。立即关闭集成电路，需要断开集成电路的电源才能解除锁定。
3. 栅极关闭：仅关闭栅极驱动脉冲，等待故障条件通过后 IC 才能正常工作。
4. 最大占空比：软启动期间，栅极驱动器将接通 $19\ \mu\text{s}$ （最大值）。当次级处于控制状态时，栅极驱动将接通 $25\ \mu\text{s}$ （最大值）。

功能描述

表 2 提供了故障条件和保护措施。

表 2 故障条件和保护措施

Sl#	Fault	Action
1	VDD700 pin is under threshold voltage V_VDD700UVRISE	Gate driver output is low. When VDD700 exceeds V_VDD700UVRISE, do a soft-start followed by Autorestart.
2	VDD700 pin exceeds threshold voltage V_VDD700OVRISE	Gate driver output is low during fault condition followed by Autorestart.
3	OVP_AUX pin exceeds threshold voltage V_OVPAUXRISE	Gate driver output is low during fault condition followed by Autorestart. This is valid only when EZ-PD™ PAG1P is operating in open loop.
4	CS pin exceeds threshold voltage V_CSTH1	Gate driver output is low during fault condition. In open loop, do the Autorestart after fault condition is removed. In closed loop, wait for the next pulse from secondary side.
6	Stop command from Secondary side	Shutdown after 200 ms.
7	Receive no pulses from Secondary side for TAR sec after last stop pulse	Autorestart
8	Start pulse and no Stop pulse from Secondary side	Keep gate driver ON for 25 μ s. EZ-PD™ PAG1P will wait for TAR sec before doing Autorestart.

功能描述

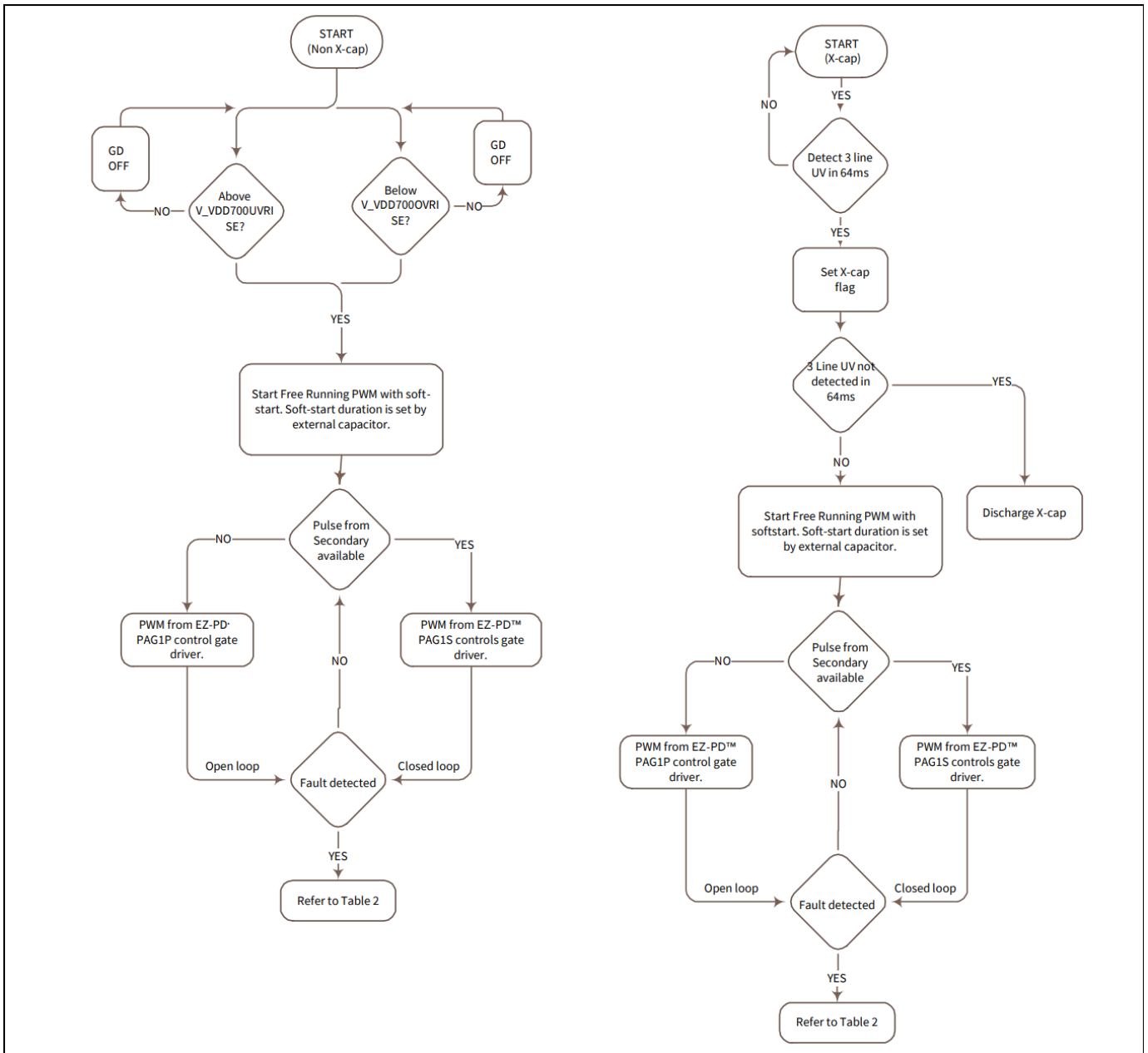


图 4 EZ-PD™ PAG1P 操作流程图

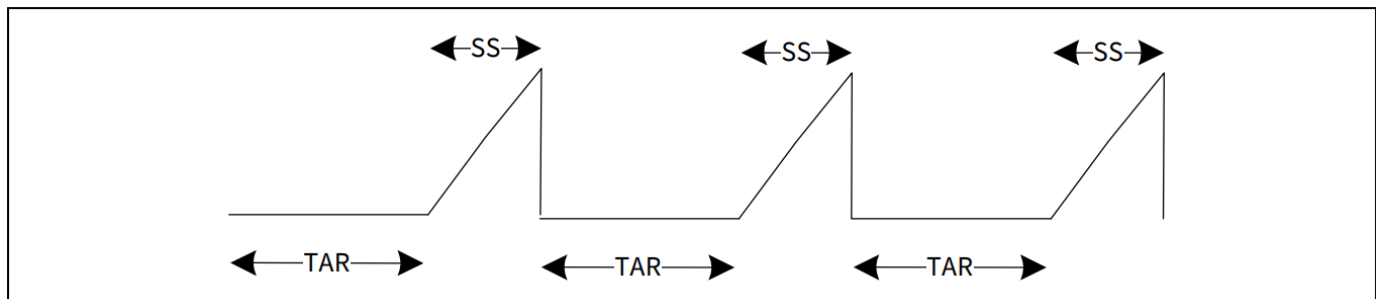


图 5 自动重启

电气规格

4 电气规格

表 3 绝对最大额定值

Description	Min	Typ	Max	Unit	Details/conditions
Voltage on VDD700	0	–	500	V	–
Output current on GD	–1	–	1	A	–
Voltage on AUX_IN	0	–	22	V	–
Voltage on CS, SS, OVP_AUX	–0.3	–	8.25		–
Voltage on RT	0	–	8.25		–
Voltage on PULSEIN	–5	–	8.25		–
Operating junction temperature	–40	–	125	°C	–
Storage temperature	–55	–	150		–
Ambient temperature	–40	–	105		–
Electrostatic discharge human body model	2000	–	–	V	–
Electrostatic discharge charged device model	500	–	–		–
Pin current for latch-up	–100	–	100	mA	Except for SS and OVP_AUX. For SS and OVP_AUX, use –0.5V. For RT, negative injection is not recommended.

表 4 硅功率规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.VDD700.1	VDD700	High voltage supply	120	–	380	V	–
SID.AUXIN.1	V_AUXIN	Auxiliary supply	13	–	20		–
SID.PWR.1	I_VDD700_LATCH	Current from VDD700 (VDD700 = 325 V)	–	50	–	µA	EZ-PD™ PAG1P is in shutdown.
SID.PWR.2	I_VDD700_NOGD	Current from VDD700 (VDD700 = 325 V)	–	350	–		All circuits active except gate driver not toggling
SID.PWR.3	I_VDD700_ACTIVE	Current from VDD700 (VDD700 = 325 V)	–	800	–		All circuits active including gate driver toggling at 30 kHz; CL = 1 nF.
SID.PWR.4	I_AUXIN_NOGD	Current from AUXIN (AUXIN = 12 V)	–	350	–		All circuits active except gate driver not toggling
SID.PWR.5	I_AUXIN_ACTIVE	Current from AUXIN (AUXIN = 12 V)	–	800	–		All circuits active including gate driver toggling at 30 kHz; CL = 1 nF.
SID.PWR.6	I_VDD700_STARTUP	Current from VDD700 when starting up	–	10	–	mA	VDD700 = 325 V; AUXIN = 0 V
SID.PWR.7	I_XCAP_DISCHARGE	Current from VDD700 while discharging X-cap	0.48	1.7	2		–

电气规格

表 5 VDD700 上的欠压和过压

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.VDD700.2	V_VDD700UVRISE	Undervoltage rising threshold	90	100	115	V	—
SID.VDD700.3	V_VDD700UVFALL	Undervoltage falling threshold	81	90	110		—
SID.VDD700.4	V_VDD700OVRISE	Overvoltage rising threshold	400	430	490		—
SID.VDD700.5	V_VDD700OVFALL	Overvoltage falling threshold	395	420	480		—
SID.VDD700.6	T_VDD700UVDB	Debounce time undervoltage falling	—	30	—	ms	—

表 6 AUXIN 上的过压

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.OVPAUX.1	V_OVPAUXRISE	Overvoltage threshold on OVP_AUX	1.1	1.2	1.26	V	—
SID.OVPAUX.3	T_OVPAUXBLK	Blanking time on OVP_AUX when GD output goes high to low	0.9	1.1	1.3	μs	—

表 7 栅极驱动器

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.GD.1	V_GDVOL	GD Low Level Output voltage	—	1	2	V	AUXIN = 12 V and sinking 200 mA
SID.GD.2	V_GDVOH	GD High Level Output voltage	8	10	—		
SID.GD.3	T_GDTR	Rise time	—	25	60	ns	CL = 1 nF, AUXIN = 12 V
SID.GD.4	T_GDTF	Fall time	—	20	37		
SID.GD.5	T_GDPDR	Delay time from PULSEIN to GD, rising edge	—	90	125		
SID.GD.6	T_GDPDF	Delay time from PULSEIN to GD, falling edge	—	70	100		

图 8 电流感应故障保护

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.CS.1	V_CSTH1	Threshold voltage pulse-by-pulse	430	500	550	mV	—
SID.CS.3	T_CSPD	Delay time from CS to GD	—	—	160	ns	CL = 1 nF
SID.CS.4	T_CSLEB	Leading edge blanking time	150	250	300		—

电气规格

表 9 PULSEIN

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.PULSEIN.1	V_PULSEINNEGAMP	Minimum negative going pulse amplitude	-4	-2	-	V	-
SID.PULSEIN.2	V_PULSEINPOSAMP	Maximum positive going pulse amplitude	-	2	4		-
SID.PULSEIN.3	T_PULSEINPW	Pulse Width	25	-	200	ns	-

表 10 自由运行振荡器

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.OSC.1	FOSC	Frequency	27	30	38	kHz	$F_{OSC} = (I_{RTCURR}) * (1/5 \text{ pF}) * (1/4 \text{ V}) = 30 \text{ kHz}$
SID.OSC.2	DCMIN	Minimum duty cycle	3	-	-	%	-
SID.OSC.3	DCMAX	Maximum duty cycle	-	-	70		-

表 11 时序电阻器

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.RT.1	RT	Timing resistor	-	$499 \pm 1\%$	-	k Ω	-
SID.RT.2	I_RTCURR	Current through RT	-	$2.4 \pm 5\%$	-	μA	-

表 12 自动重启时间

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.AR.1	TAR	Auto-restart time	-	2	-	Seco nds	-

表 13 软启动电容器充电电流

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.SS.1	I_SSCURR	Current for charging soft-start capacitor	-	4.8	6	μA	Soft-start time = I/C V/s; Maximum soft-start voltage is 3.75 V and start of soft-start is 1 V.

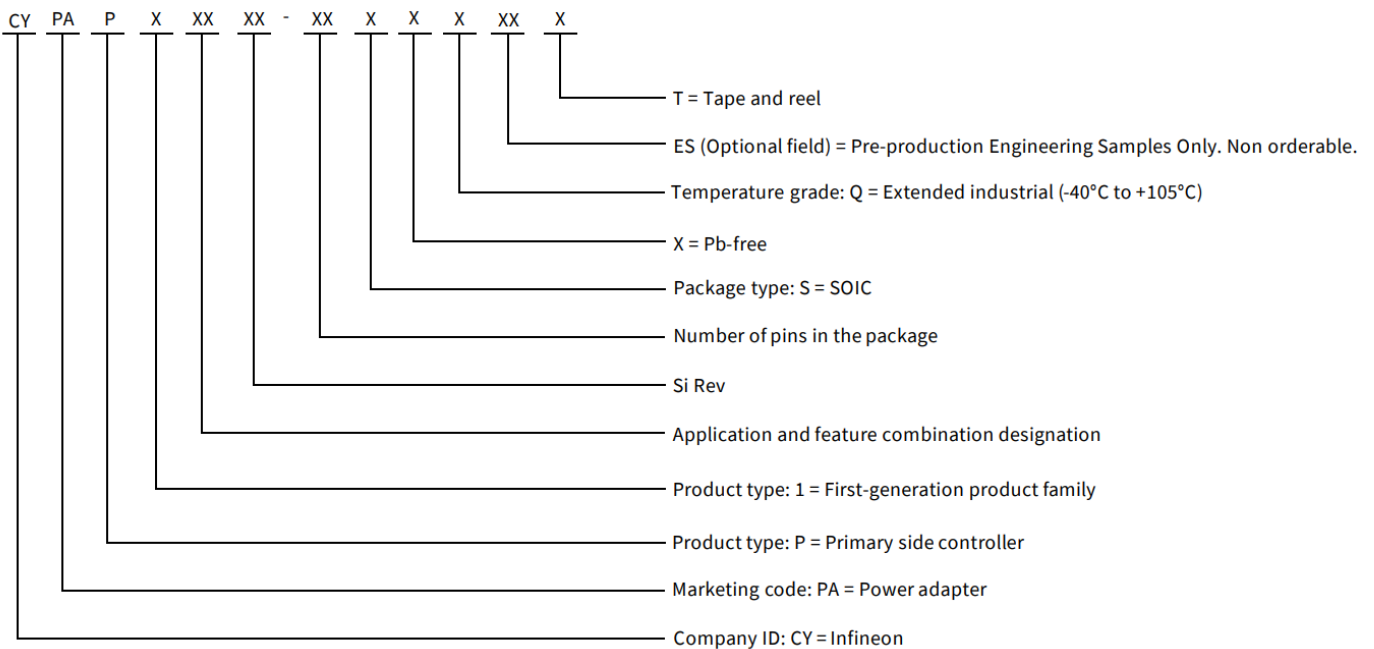
订购信息

5 订购信息

表 14 订购部件号

MPN	Mode	Package type	Silicon revision
CYPAP111A3-10SXQ	Non X-cap	10-pin SOIC	A3
CYPAP111A3-10SXQT			
CYPAP112A3-10SXQ	X-cap		
CYPAP112A3-10SXQT			

5.1 订购代码定义



6 封装

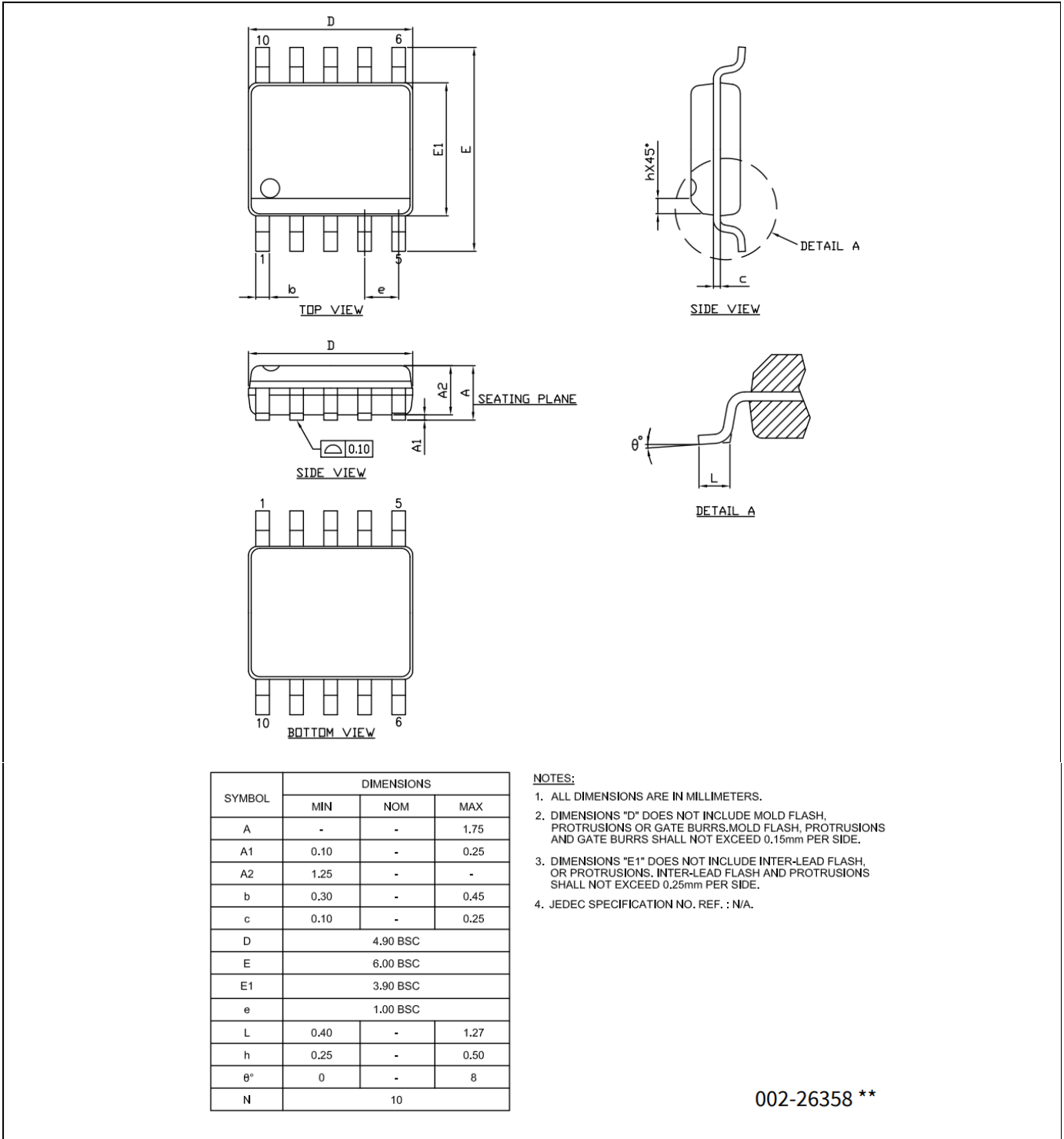


图 6 10 引脚 SOIC 封装外形

修订记录

修订记录

Document version	Date of release	Description of changes
*D	2019-12-10	Changed datasheet status to final
*E	2020-06-18	Updated SID.OSC.1 parameter min value from 24 to 27 and max value from 36 to 38 in Table 10
*F	2022-05-18	Updated to Infineon template Changed part numbers from CYPAP111A3-10SXQES and CYPAP112A3-10SXQES to CYPAP111A3-10SXQT and CYPAP112A3-10SXQT in “Ordering information” on page 14



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-04-20

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com