

MERUS™ 2x200W D 类放大器，带模拟输入和集成式 24.4mΩ R_{DS(ON)} 输出级

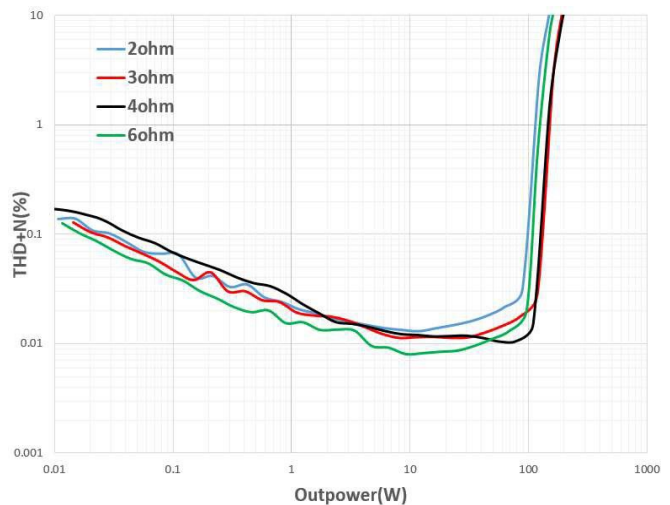
特性

- 集成输出级，R_{DA(ON)} 为 24.4mΩ
- 立体声模式下 2 x 200W P_{OUT} (4Ω, THD=10%)
- 1 x 400W P_{OUT}, 单声道模式 (8Ω, THD=10%)
- 支持单路和分路供电
 - 分路供电工作范围: ±22 – ±40V
 - 单电源工作范围: +44 – +80V
- 95% 4Ω 满载效率
- >70% 空闲模式效率
- 用于削波和故障条件的开漏标志指示器
- 多种配置: 单端、BTL & PSE (并联单端)
- 可编程开机延迟计时器 (CSD)
 - 点击和弹出免费启动和关闭
- 集成保护功能: OCP、OTP & UVLO
- 引脚对引脚兼容 MA53x2 系列
- 提供 QFN 7m x 7m – 42 引脚



应用

- 多声道家庭影院
- 工作室监听器
- 有源扬声器
- 声霸低音炮
- 船用放大器
- 售后汽车音响
- 通用功率放大器



总谐波失真

产品验证

根据 J-STD-020 和 JESD47 的相关测试，符合标准应用要求。

Product type	Package
MA5332MS	7x7mm PG- IQFN-42

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

描述

MA5332MS 的输出功率等同于或高于单片式替代产品，同时占用空间少 50%，几乎不需要散热片。这是通过在多芯片模块 (MCM) 解决方案中集成双通道 PWM 控制器、高压栅极驱动器和 4 个低 RDS(ON) MOSFET 来实现的。与上一代产品 IR43x2M 类似，MA5332MS 也具有标准 D 类保护功能，可确保在各种环境条件下可靠运行。MA5332MS 采用 7x7 mm PG-IQFN-42 小型封装，是 IR43x2M 和其他单片替代产品的强大升级版，具有高功率密度和无散热片运行的优势。

Topology	Half-bridge / Full bridge
MA5332MS Output power (Half-bridge, THD+N=10%)	*150 W at 2 Ω / 300 W at 4 Ω *200 W at 4 Ω / 400 W at 8 Ω *160 W at 6 Ω / 320W at 12 Ω
Residual noise (AES-17, IHF-A)	*250 μVrms
THD+N (1kHz, 70W, 4 Ω)	*0.01 %

*典型应用

目录

目录

1

特性.....	1
应用.....	1
产品验证.....	1
描述.....	2
目录.....	3
1 质量信息.....	5
2 设备比较表.....	6
3 引脚配置.....	7
3.1 引线分配.....	7
3.2 引脚定义.....	8
4 规格.....	9
4.1 绝对最大额定值.....	9
4.2 建议应用条件.....	10
4.3 电气特性.....	11
4.4 音频特性 (SE).....	16
4.5 音频特性 (BTL).....	16
4.6 音频特性 (PSE).....	17
4.7 典型音频特性 (SE).....	18
4.7.1 功率 vs. THD+N.....	18
4.7.2 频率 vs. THD+N.....	19
4.7.3 频率响应.....	19
4.7.4 噪音 Floor.....	20
4.7.5 效率.....	20
4.8 典型音频特性 (BTL).....	21
4.8.1 功率 vs. THD+N.....	21
4.8.2 频率 vs. THD+N.....	22
4.8.3 频率响应.....	22
4.8.4 噪音 Floor.....	23
4.9 典型音频特性 (PSE).....	24
4.9.1 功率 vs. THD+N.....	24
4.9.2 频率 vs. THD+N.....	25
4.9.3 频率响应.....	25
4.9.4 噪音下限.....	26
5 热信息.....	27
5.1 峰值功率持续时间热信息.....	27
5.2 散热器信息.....	31
6 功能块图.....	32
7 典型实施.....	33
8 输入 / 输出引脚效电路图.....	36
9 PWM 调制器设计.....	37
9.1 输入.....	37
9.2 控制循环设计.....	38
9.3 PWM 频率.....	38
9.4 时钟同步.....	39

目录

9.5	点击噪音消除.....	40
9.6	差分输入.....	41
10	运行模式	42
10.1	自振启动条件.....	42
11	保护措施.....	43
11.1.1	自复位保护.....	44
11.1.2	设计 Ct45	
11.1.3	关机输入.....	12
11.1.4	锁存保护.....	46
11.1.5	与系统控制器的接口	46
11.2	过电流保护 (OCP)	47
11.3	过温度保护 (OTP).....	48
11.4	欠压保护 (UVP)	48
12	状态输出.....	49
12.1	故障输出.....	49
12.2	CLIP 输出	50
13	电源电源设计	51
13.1	供应 VAA 和 VSS 51	
13.2	供应 VCC 和 VB 51	
13.2.1	选择引导电容.....	52
13.2.2	选择引导二极管	52
13.2.3	收费 VBS 之前至开始	52
13.3	电源电源序列.....	54
14	软件包详情	55
15	板安装、部件标记 和订购信息	58

资质信息

1 质量信息

Qualification Level (1)		Standard (2)
		Qualified for standard applications according to the relevant tests of J-STD-020 and JESD22
Moisture Sensitivity Level (MSL) (3)		MSL3 (per IPC/JEDEC J-STD-020)
ESD	Charge Device Model	Class C2a (per JEDEC standard JS-002)
	Human Body Model	Class 1B (per JEDEC standard JS-001)
IC Latch-Up Test		Class I, Level A (per JESD78)
RoHS Compliant		Yes

注释:

1. 认证标准可在英飞凌网站上找到 www.infineon.com
2. 如果用户有此要求，可提供更高的资质等级。如需更多信息，请联系英飞凌销售代表。
3. 此处列出的特定封装类型可能具有更高的MSL 等级。如需更多信息，请联系英飞凌销售代表。

2 器件比较表

表 1

Device Name	Description
MA5302MS	200W (2 Ω)*2 channel integrated analog input Class D audio Amplifier
MA5342MS	200W (8 Ω)*2 channel integrated analog input Class D audio Amplifier
MA5332MS	200W (4 Ω)*2 channel integrated analog input Class D audio Amplifier
IR4302M	130W (4 Ω)*2 channel integrated analog input Class D audio Amplifier
IR4322M	100W (2 Ω)*2 channel integrated analog input Class D audio Amplifier
IR4321M	135W (2 Ω) single-channel integrated analog input Class D audio Amplifier
IR4301M	160W (4 Ω) single-channel integrated analog input Class D audio Amplifier

3 引脚配置

3.1 引线分配

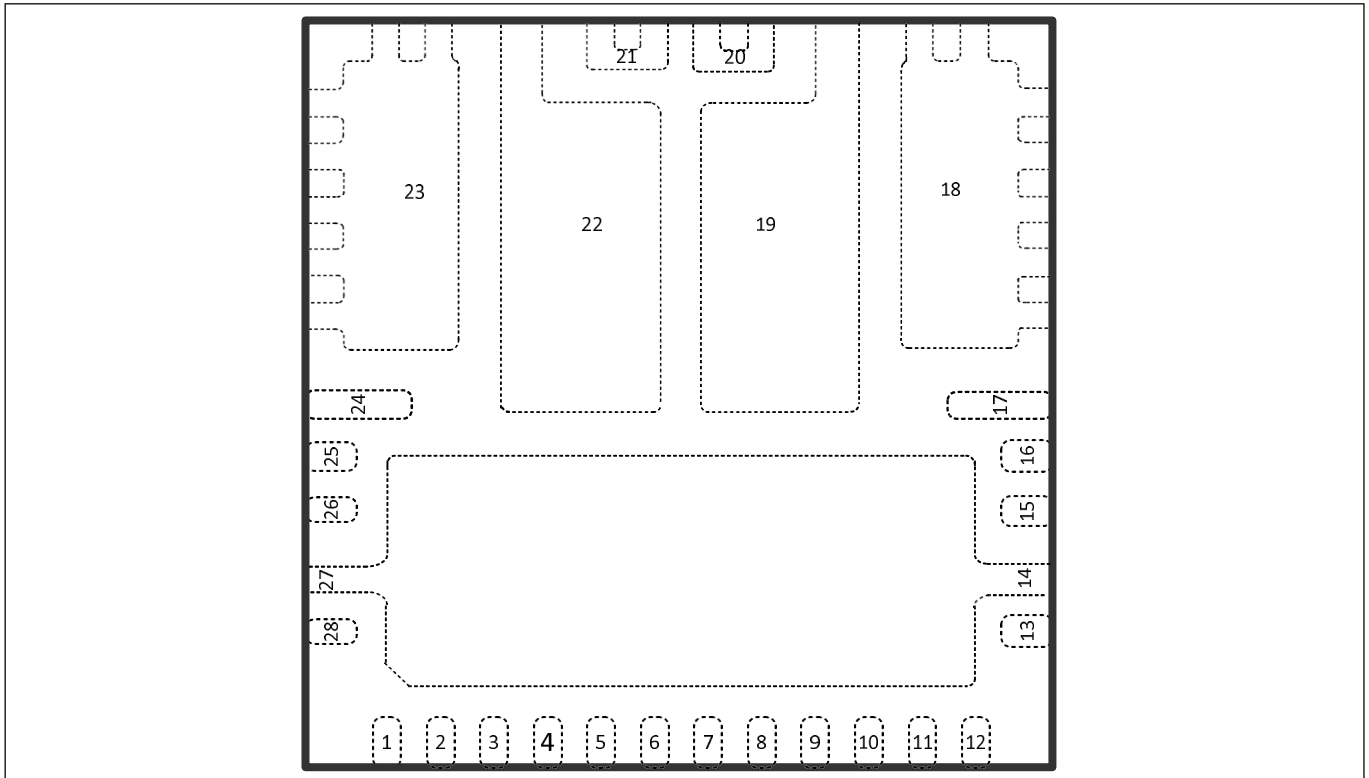


图 1 引线分配

3.2 引脚定义

Pin #	Symbol	Description
1	CLIP	Clipping detection output, open drain, referenced to GND
2	COMP2	CH2 PWM comparator input
3	IN-2	CH2 Analog inverting input
4	IN+2	CH2 Analog non-inverting input
5	GND	GND for internal shunt zener diodes to VAA and VSS, a reference to FAULT and CLIP outputs.
6	VSS	Floating input negative supply
7	VAA	Floating input positive supply
8	IN+1	CH1 Analog non-inverting input
9	IN-1	CH1 Analog inverting input
10	COMP1	CH1 PWM comparator input
11	CSD	Shutdown timing capacitor / shutdown input
12	FAULT	Fault reporting output, open drain, referenced to GND
13	VCC	Low side supply
14	COM	Low side supply return, internally connected to pin 27
15	CSH1	CH1 High side over current sensing input, referenced to VS1
16	VB1	CH1 High side floating supply
17	VS1	CH1 PWM output, internally connected to pin 19
18	VP1	CH1 Positive power supply
19	VS1	CH1 PWM output
20	VN1	CH1 Negative power supply, connect to COM externally
21	VN2	CH2 Negative power supply, connect to COM externally
22	VS2	CH2 PWM output, internally connected to pin 24
23	VP2	CH2 Positive power supply
24	VS2	CH2 PWM output
25	VB2	CH2 High side floating supply
26	CSH2	CH2 High side over current sensing input, referenced to VS2
27	COM	Low side supply return, internally connected to pin 14
28	NC	

规格

4 规格

4.1 绝对最大额定值

绝对最大额定值指器件必须应用在极限参数以内，否则可能导致器件损坏。所有电压参数均为以 $COM=VN1=VN2$ 为基准的绝对电压；所有电流均为任何引线的正值。热阻抗和功率耗散额定值是在装板和静止空气条件下测得的。

Symbol	Definition	Min	Max	Units
V_{Pn}	Positive power supply rail voltage, n=1-2	-	100	
V_{Bn}	High side floating supply voltage	-0.3	115	
V_{Sn}	High side floating supply voltage ⁽²⁾ , n=1-2	$V_{Bn}-15$	$V_{Bn}+0.3$	
V_{CSHn}	CSH pin input voltage, n=1-2	$V_{Sn}-0.3$	$V_{Bn}+0.3$	
V_{CC}	Low side supply voltage ⁽²⁾	-0.3	15	
V_{AA}	Floating input positive supply voltage ⁽²⁾	-0.3	110	
V_{SS}	Floating input negative supply voltage ⁽²⁾	-1 (See I_{SSZ})	GND +0.3	
V_{IN+n}	Floating input supply ground voltage, n=1-2	$V_{SS}-0.3$	$V_{AA}+0.3$	
I_{INn}	Input current between IN- and IN+ pins ⁽¹⁾ , n=1-2	-	±3	mA
V_{CSD}	CSD pin input voltage	$V_{SS}-0.3$	$V_{AA}+0.3$	V
V_{COMPn}	COMPpin input voltage, n=1-2	$V_{SS}-0.3$	$V_{AA}+0.3$	
V_{CLIP}	CLIP pin input voltage	GND -0.3	$V_{AA}+0.3$	mA
I_{CLIP}	CLIP pin sinking current	-	5	
V_{FAULT}	FAULT pin input voltage	GND -0.3	$V_{AA}+0.3$	V
I_{FAULT}	FAULT pin sinking current	-	5	mA
I_{AAZ}	Floating input supply zener clamp current ⁽²⁾	-	20	
I_{SSZ}	Floating input negative supply zener clamp current ⁽²⁾	-	20	
I_{CCZ}	Low side supply zener clamp current ⁽²⁾	-	20	
I_{BSZn}	Floating supply zener clamp current ⁽²⁾ , n=1-2	-	20	
dV_{Sn}/dt	Allowable Vs voltage slew rate, n=1-2	-	50	V/ns
dV_{SS}/dt	Allowable Vss voltage slew rate ⁽³⁾	-	50	V/ms
$I_{d@25°C}$	Continuous output current, from VPn to VS _n , VS _n to VN _n , $V_{CC}=10V$, $V_{Bn}-V_{Sn}=10V$	-	16	A
$I_{d@100°C}$	Continuous output current, from VPn to VS _n , VS _n to VN _n , $V_{CC}=10V$, $V_{Bn}-V_{Sn}=10V$	-	10	
I_{DM}	Pulsed output current, from VPn to VS _n , VS _n to VN _n , $V_{CC}=10V$, $V_{Bn}-V_{Sn}=10V$ ⁽⁵⁾	-	64	
P_d	Power dissipation ⁽⁴⁾ @ $T_c = 25°C$	-	25	W
R_{thJC}	Thermal resistance, junction to case ⁽⁴⁾	-	5	°C/W
T_{JIC}	Control IC junction temperature	-	150	°C
T_{JFET}	FET junction temperature	-	150	

规格

T_S	Storage Temperature	-55	150
T_L	Lead temperature (Soldering, 10 seconds)	-	300

注释:

1. $IN-$ 和 $IN+$ 两个引脚之间包含箝位二极管。
2. $V_{AA}-V_{SS}$, $V_{CC}-COM$ 和 V_B-V_S 包含内部并联齐纳二极管。请注意, 这些设备的额定电压可能会受到箝位电流的限制。
3. 用于 10V 阶跃信号的上升沿和下降沿。 $V_{SS}=15V$ 至 $100V$ 。
4. 每个 MOSFET。
5. 重复额定值, 脉冲宽度受最高结温限制。

4.2 推荐操作条件

为保证正常运行, 器件应在以下推荐条件下使用。 V_{SS} 和 V_{Sn} 偏移额定值是在 $COM=V_{N1}=V_{N2}$, $V_{AA}-V_{SS}=9.6V$, $V_{CC}=12V$ 和 $V_{Bn}-V_{Sn}$

Symbol	Definition		Min	Max	Units
V_{Pn}	Positive power supply voltage, n=1-2, without heatsink	MA5332MS	-	60	V
	Positive power supply voltage, n=1-2, with heatsink	MA5332MS	-	80	
V_{Bn}	High side floating supply absolute voltage, n=1-2		$V_{Sn}+10$	$V_{Sn}+14$	V
V_{Sn}	High side floating supply offset voltage, n=1-2	MA5332MS	⁽⁶⁾	100	
V_{AA}	Floating input positive supply voltage ⁽⁷⁾		$V_{SS}+9.0$	$V_{SS}+9.8$	
V_{SS}	Floating input negative supply voltage ⁽⁷⁾	MA5332MS	0	100	
I_{AAZ}	Floating input supply zener clamp current ⁽⁷⁾		1	15	mA
I_{SSZ}	Floating input negative supply zener clamp current ⁽⁷⁾		1	15	
V_{CC}	Low side fixed supply voltage		10	15	V
V_{IC}	$IN-$ and $IN+$ pins common mode input voltage		$V_{SS}+2$	$V_{AA}-2$	
V_{IN-n}	Inverting input voltage, n=1-2		$V_{IN+}-0.5$	$V_{IN+}+0.5$	
V_{CSD}	CSD pin input voltage		V_{SS}	V_{AA}	
V_{COMPn}	COMPpin input voltage, n=1-2		V_{SS}	V_{AA}	nF
C_{COMPn}	COMP pin phase compensation capacitor to GND, n=1-2		1	-	
V_{CSHn}	CSHpin input voltage, n=1-2		V_{Sn}	V_{Bn}	V
f_{SW}	Switching frequency		-	500	kHz
$T_{J,IC}$	Junction temperature of controller IC		-40	100	°C

注释:

6. V_S 等于 $-5V$ 至 $+100V$ 时逻辑工作。 V_S 等于 $-5V$ to $-V_{BS}$ 时逻辑状态保持。
7. GND 输入电压受 I_{AAZ} 和 I_{SSZ} 限制。

规格

4.3 电气特性

除非另有说明，否则适用以下条款：

- $V_{CC}, V_{BS} = 12\text{ V}$
- $V_{SS}=V_{S1}=V_{S2}=V_{N1}=V_{N2}=COM=0\text{V}$
- $V_{AA}=9.6\text{V}$
- $T_A=25^\circ\text{C}$

表 2 电源电气特性

Symbol	Definition	Min	Typ	Max	Units	Test conditions
低压侧电源						
UV_{CC+}	Vcc supply UVLO positive threshold	8.4	8.9	9.4	V	
UV_{CC-}	Vcc supply UVLO negative threshold	8.2	8.7	9.2	V	
UV_{CCHYS}	UV_{CC} hysteresis	-	0.2	-	V	
I_{QCC}	Low side quiescent current	-	-	3	mA	
I_{CC}	Low side supply current	-	10	-	mA	f=400kHz
$V_{CLAMPLN}$	Low side zener diode clamp voltage, n=1-2	14.7	15.3	16.2	V	$I_{CC}=5\text{mA}$
高压侧浮动电源						
UV_{BS+n}	High side well UVLO positive threshold, n=1-2	8.0	8.5	9.0	V	
UV_{BS-n}	High side well UVLO negative threshold, n=1-2	7.8	8.3	8.8	V	
UV_{BSHYSn}	UV_{BS} hysteresis, n=1-2	-	0.2	-	V	
I_{QBSn}	High side quiescent current, n=1-2	-	-	2.4	mA	
$I_{QBSn_OFF-CSH}$	High side quiescent current, with CSH pin open n=1-2	350	500	650	uA	
$V_{CLAMPHn}$	High side zener diode clamp voltage, n=1-2	14.7	15.3	16.2	V	$I_{BS}=5\text{mA}$
浮动输入电源						
UV_{AA+}	VA+, VA- floating supply UVLO positive threshold from V_{SS}	8.2	8.7	9.2	V	$V_{SS}=0\text{V}$, GND pin floating
UV_{AA-}	VA+, VA- floating supply UVLO negative threshold from V_{SS}	7.7	8.2	8.7	V	$V_{SS}=0\text{V}$, GND pin floating
UV_{AAHYS}	UV_{AA} hysteresis	-	0.5	-	V	$V_{SS}=0\text{V}$, GND pin floating
I_{QAA0}	Floating Input positive quiescent supply current	-	1.5	3	mA	$V_{AA}=9.6\text{V}$, $V_{SS}=0\text{V}$, $V_{CSD}=V_{SS}$
I_{QAA1}	Floating Input positive quiescent supply current	-	4	6	mA	$V_{AA}=9.6\text{V}$, $V_{SS}=0\text{V}$, $V_{CSD}=V_{AA}$

规格

I_{QAA2}	Floating Input positive quiescent supply current	-	5	7.5	mA	$V_{AA}=9.6V, V_{SS}=0V, V_{CSD}=GND$
I_{LKM}	Floating input side to Low side leakage current	-	-	50	μA	$V_{AA}=V_{SS}=V_{GND}=100V$
V_{CLAMP+}	V_{AA} floating supply zener diode clamp voltage, positive, with respect to GND	4.9	5.1	5.4	V	$I_{AA}=5mA, I_{SS}=5mA, V_{GND}=0V, V_{CSD}=V_{SS}$
V_{CLAMP-}	V_{SS} floating supply zener diode clamp voltage, negative, with respect to GND	-5.4	-5.1	-4.9	V	$I_{AA}=5mA, I_{SS}=5mA, V_{GND}=0V, V_{CSD}=V_{SS}$

音频输入 ($V_{GND} = 0, V_{AA} = 4.8V, V_{VSS} = -4.8V$)

V_{OSn}	Input offset voltage, n=1-2	-18	0	18	mV	
I_{BINn}	Input bias current, n=1-2	-	-	40	nA	
GBWn	Small signal bandwidth in OTA, n=1-2	-	9	-	MHz	$C_{COMP}=2nF, R_f=0$
g_{mn}	OTA transconductance, n=1-2	-	10	-	mS	$V_{IN+}=0V, V_{IN-}=10mV$
G_{Vn}	OTA gain, n=1-2	50	-	-	dB	
V_{Nrmsn}	CHn OTA input noise voltage, n=1-2	-	200	330	mVrms	

PWM

$V_{th_{PWM}}$	PWM comparator threshold in COMP	-	$(V_{AA} - V_{SS})/2$	-	V	
f_{OTAn}	COMP pin start-up local oscillation frequency, n=1-2	0.7	1.0	1.5	MHz	$V_{CSD}=GND$
T_{on_n}	COMP to VS rising edge propagation delay, n=1-2	-	370	-	ns	
T_{off_n}	COMP to VS trailing edge propagation delay, n=1-2	-	320	-	ns	
DTn	Deadtime: Low-side turn-off to High-side turn-on (DT_{LO-HO}) & High-side turn-off to Low-side turn-on (DT_{HO-LO}), n=1-2	-	50	-	ns	$V_P=30V, V_N=-30V,$

功率 MOSFET (FET1、FET2、FET3、FET4)

除非另有规定, $T_j=25^\circ C$

$V_{(BR)DSS(8)}$	Drain-to-Source breakdown voltage	100	-	-	V	$V_{GS}=0V, I_D=1mA$
$R_{DS(ON)}$	FET on resistance	-	24.4	30.5	m Ω	$I_D=3.3A, V_{GS}=10V$
Qg	Total gate charge	-	12.7	19	nC	$V_{GS}=10V$
I_{LKO}	VP leakage current, $V_S=V_N$	-	-	20	μA	$V_P=100V^{(8)}, V_{CSD}=V_{SS}$

Protection

规格

I_{OCPn}	Over current detection Positive threshold, n=1-2 ⁽⁸⁾	-	40	-	A	
I_{OCNn}	Over current detection Negative threshold, n=1-2 ⁽⁹⁾	-	-40	-	A	
Vth1	CSD pin shutdown release threshold	$0.62xV_{AA}$	$0.70xV_{AA}$	$0.78xV_{AA}$	V	
Vth2	CSD pin self-reset threshold	$0.26xV_{AA}$	$0.30xV_{AA}$	$0.34xV_{AA}$	V	
I_{CSD+}	CSD pin discharge current	70	100	130	μA	$V_{CSD} = V_{SS} + 4.8V$
I_{CSD-}	CSD pin charge current	70	100	130	μA	$V_{CSD} = V_{SS} + 4.8V$
t_{SDn}	Shutdown propagation delay from $V_S < V_{th1}$ to Shutdown, n=1-2	-	-	250	ns	COMP = V_{SS}
t_{OCPn}	CHn propagation delay time from $I_{On} > I_{OCPn}$ to Shutdown, n=1-2	-	-	500	ns	COMP = V_{SS}
t_{OCNn}	CHn propagation delay time from $I_{On} < I_{OCNn}$ to Shutdown, n=1-2	-	-	500	ns	COMP = V_{SS}
Vth ⁺ _{CLIP}	Clip detection positive threshold in COMP	$0.85xV_{AA}$	$0.90xV_{AA}$	$0.95xV_{AA}$	V	
Vth ⁻ _{CLIP}	Clip detection negative threshold in COMP	$0.05xV_{AA}$	$0.10xV_{AA}$	$0.15xV_{AA}$	V	
t_{CLIP}	Clipping detection propagation delay	-	40	-	ns	
$t_{CLIPmin}$	Clipping detection minimum output duration	-	3	-	us	
T_{SD}	Over-temperature shutdown threshold in controller IC	100	-	-	°C	
T_{SDHYS}	Over-temperature shutdown threshold hysteresis	-	7	-	°C	

规格

4.4 音频特性 (SE)

表 3

Parameter	Test conditions	Typ	Unit
Po Power output per channel ⁽¹⁰⁾	RL= 6Ω, 10%THD+N, V _{bus} = ± 40 V	160	W
	RL= 4Ω, 10%THD+N, V _{bus} = ± 36.5 V	200	
	RL= 3Ω, 10%THD+N, V _{bus} = ± 31.5 V	190	
	RL= 2Ω, 10%THD+N, V _{bus} = ± 23 V	150	
	RL= 6Ω, 1%THD+N, V _{bus} = ± 40 V	120	
	RL= 4Ω, 1%THD+N, V _{bus} = ± 36.5 V	150	
	RL= 3Ω, 1%THD+N, V _{bus} = ± 31.5 V	140	
	RL= 2Ω, 1%THD+N, V _{bus} = ± 23V	110	
Residual noise(AES-17, IHF-A, typical)	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, RL= 4Ω	250	uV
Idling supply current	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, RL= 4Ω	+55	mA
		-80	
Efficiency ⁽¹¹⁾	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, Pout=200W, RL= 4Ω	95	%

注释:

8. 与T_j=25°C 相比, V_D 随温度变化的速率为50mV/K。
9. 在T_j=25°C 条件下测得的过流保护阈值。
10. 使用散热片 (digikey 部件号: V8818V) 进行测试
11. 仅D 级

4.5 音频特性 (BTL)

表 4

Parameter	Test conditions	Typ	Unit
Po Power output per channel ⁽⁹⁾	RL= 8Ω, 10%THD+N, V _{bus} = ± 36.5 V	400	W
	RL= 6Ω, 10%THD+N, V _{bus} = ± 31.5 V	380	
	RL= 4Ω, 10%THD+N, V _{bus} = ± 23 V	300	
	RL= 8Ω, 1%THD+N, V _{bus} = ± 36.5 V	300	
	RL= 6Ω, 1%THD+N, V _{bus} = ± 31.5 V	280	
	RL= 4Ω, 1%THD+N, V _{bus} = ± 23V	220	
Residual noise(AES-17, IHF-A, typical)	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, RL= 4Ω	350	uV
Idling supply current	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, RL= 8Ω	+55	mA
		-80	
Efficiency ⁽¹⁰⁾	EVAL_AUDAMP25, V _{bus} = ± 36.5 V, RL= 8Ω	95	%

规格

4.6 音频特性 (PSE)

表 5

Parameter	Test conditions	Typ	Unit
Po Power output per channel ⁽⁹⁾	RL= 2Ω, 10%THD+N, V _{bus} = ± 36.5 V	400	W
	RL= 2Ω, 1%THD+N, V _{bus} = ± 36.5V	300	
Residual noise(AES-17, IHF-A, typical)	EVAL_AUDAMP25 , V _{bus} = ± 36.5 V ,RL= 4Ω	250	uV
Idling supply current	EVAL_AUDAMP25 , V _{bus} = ± 36.5 V ,RL= 4Ω	+55	mA
		-80	
Efficiency ⁽¹⁰⁾	EVAL_AUDAMP25 , V _{bus} = ± 36.5 V ,RL= 4Ω	95	%

规格

4.7 典型音频特性 (SE)

测试条件

所有测量均在正弦波频率 = 1 kHz、AES17+ AUX-0025 测量滤波器条件下进行。

$V_{bus} = \pm 40\text{ V}$, 负载阻抗 = $6\ \Omega$, $F_{PWM} = 400\text{ kHz}$

$V_{bus} = \pm 36.5\text{ V}$, 负载阻抗 = $4\ \Omega$, $F_{PWM} = 400\text{ kHz}$

$V_{bus} = \pm 31.5\text{ V}$, 负载阻抗 = $3\ \Omega$, $F_{PWM} = 400\text{ kHz}$

$V_{bus} = \pm 23\text{ V}$, 负载阻抗 = $2\ \Omega$, $F_{PWM} = 400\text{ kHz}$

4.7.1 功率与 THD+N

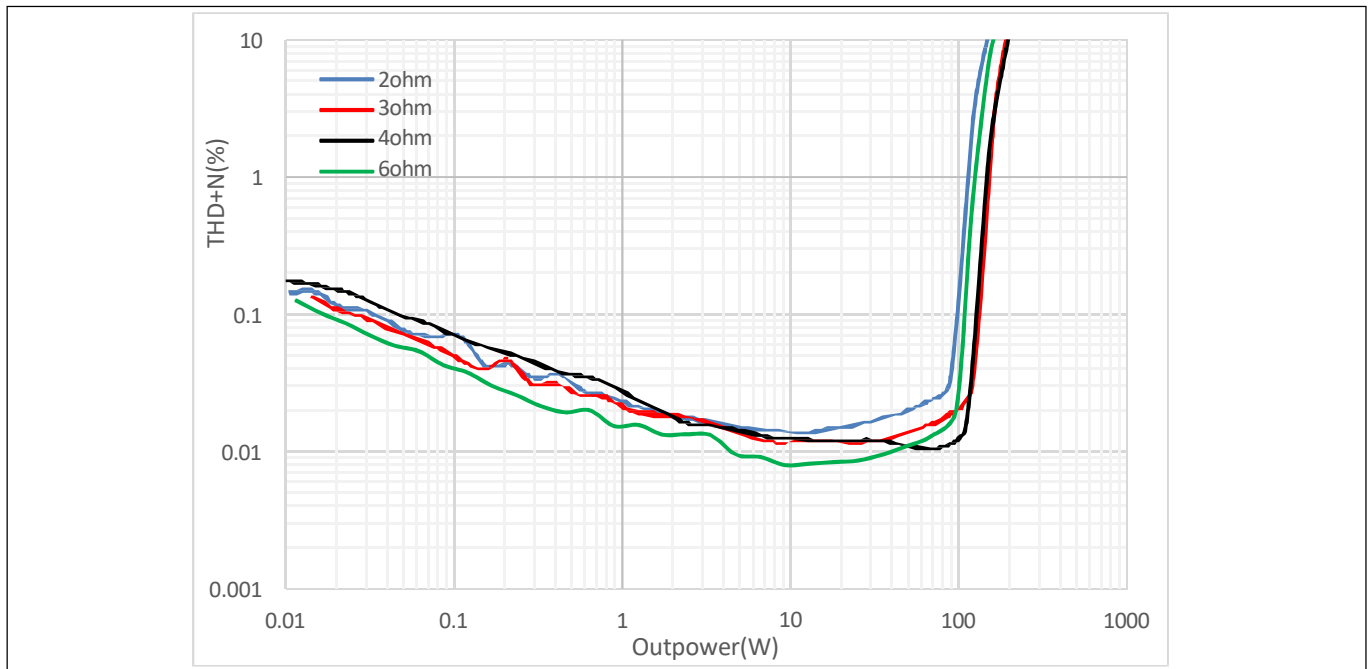


图 2 功率与 THD+N

规格

4.7.2 频率与 THD+N

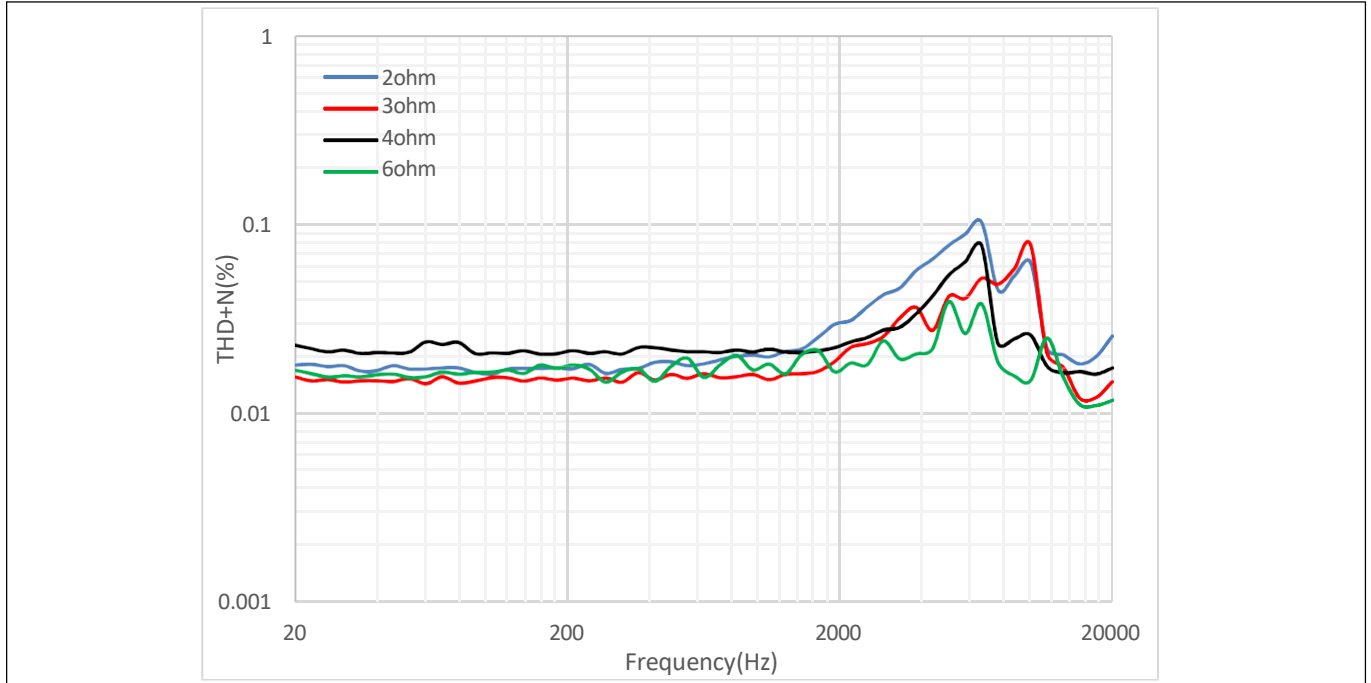


图 3 频率与 THD+N @1W

4.7.3 频率响应

测试条件:

输出功率 = 1 W, LPF = 22uH+0.47uF

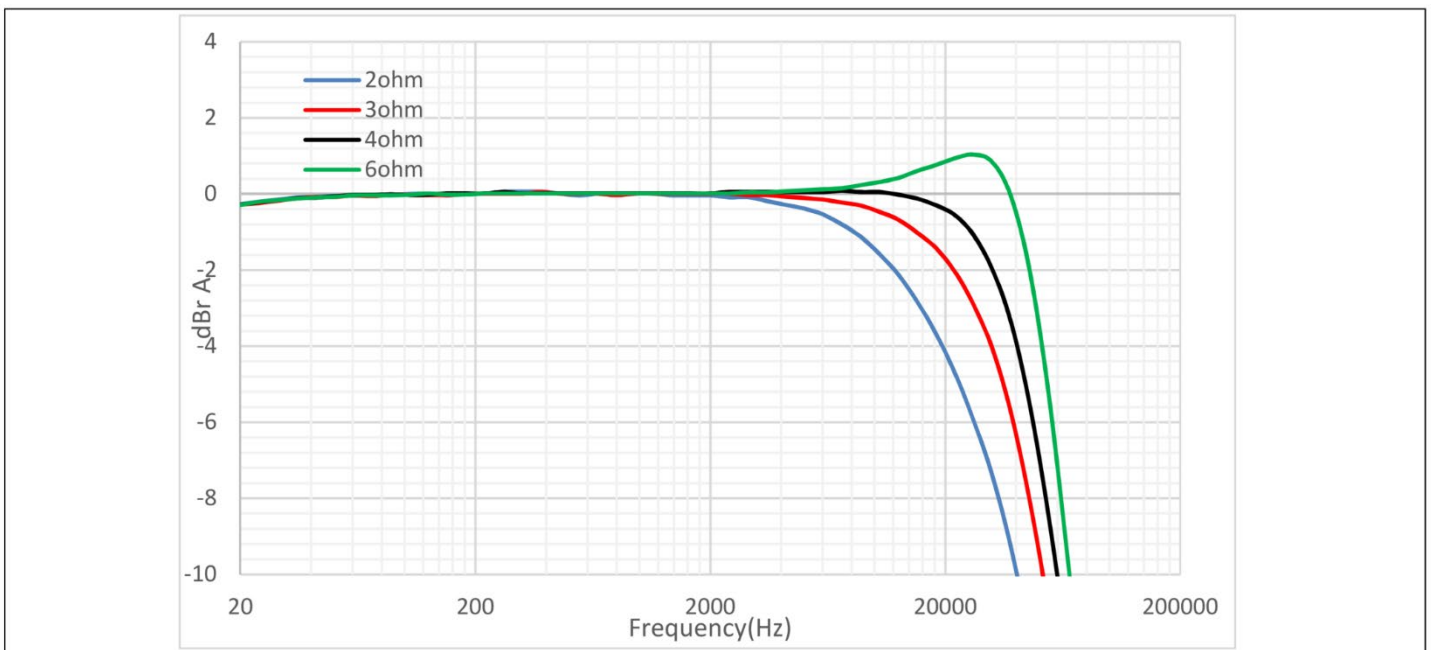


图 4 频率响应

规格

4.7.4 噪音下限

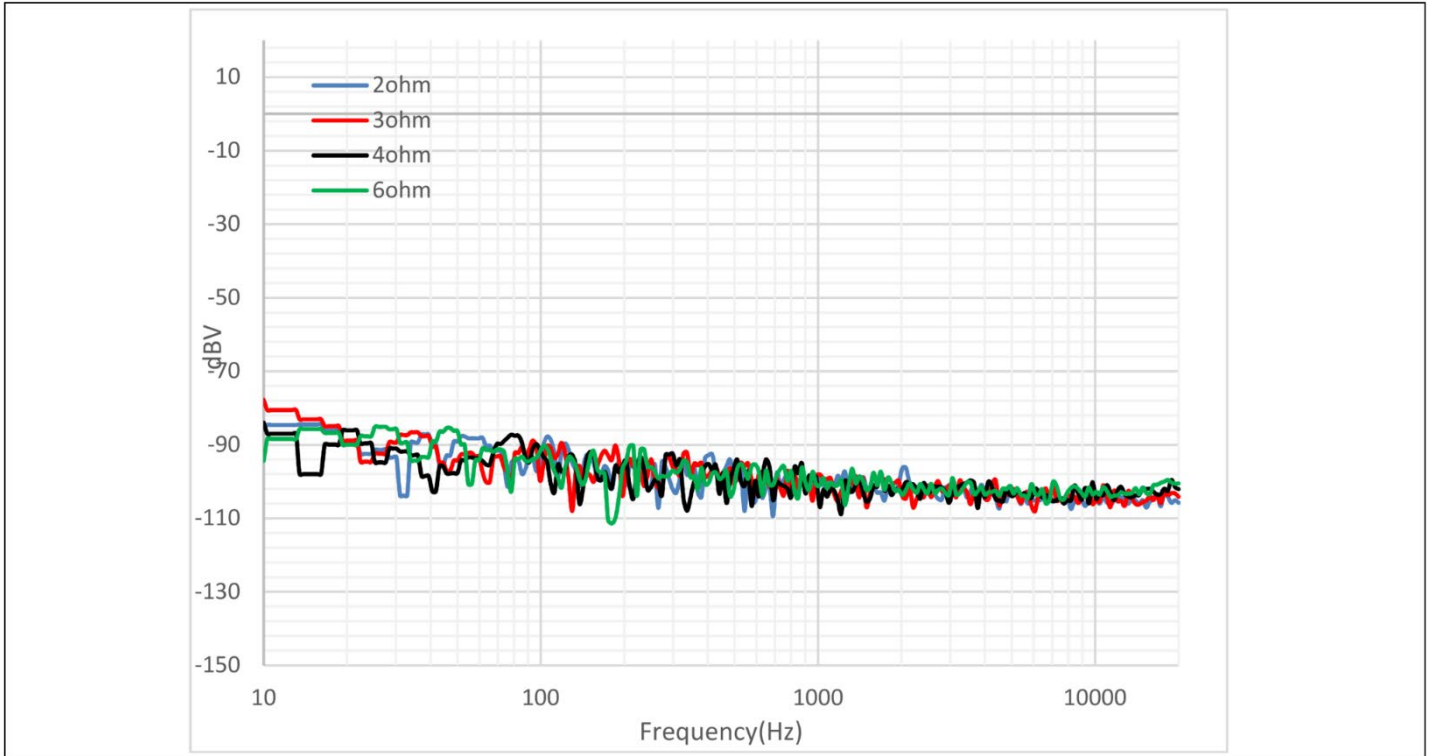


图 5 噪音下限

4.7.5 效率

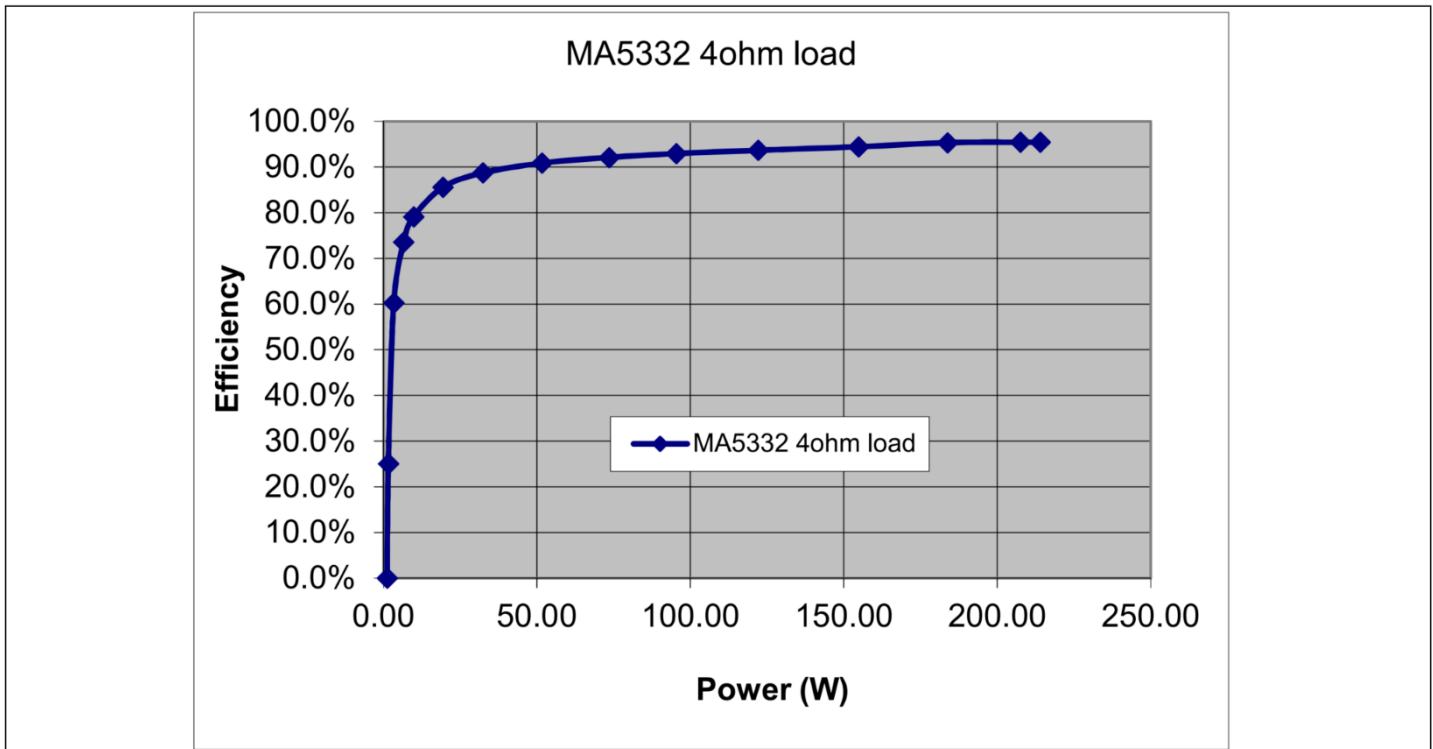


图 6 效率 4Ω 负载

规格

4.8 典型音频特性 (BTL)

测试条件

所有测量均在正弦波频率= 1 kHz、AES17+ AUX-0025 测量滤波器条件下进行。V_{bus} = ± 40 V，负载阻抗 = 8 Ω，F_{PWM} = 400 kHz

V_{bus} = ± 31.5 V，负载阻抗 = 6 Ω，F_{PWM} = 400 kHz V_{bus} = ±

23 V，负载阻抗 = 4 Ω，F_{PWM} = 400 kHz

4.8.1 功率与 THD+N

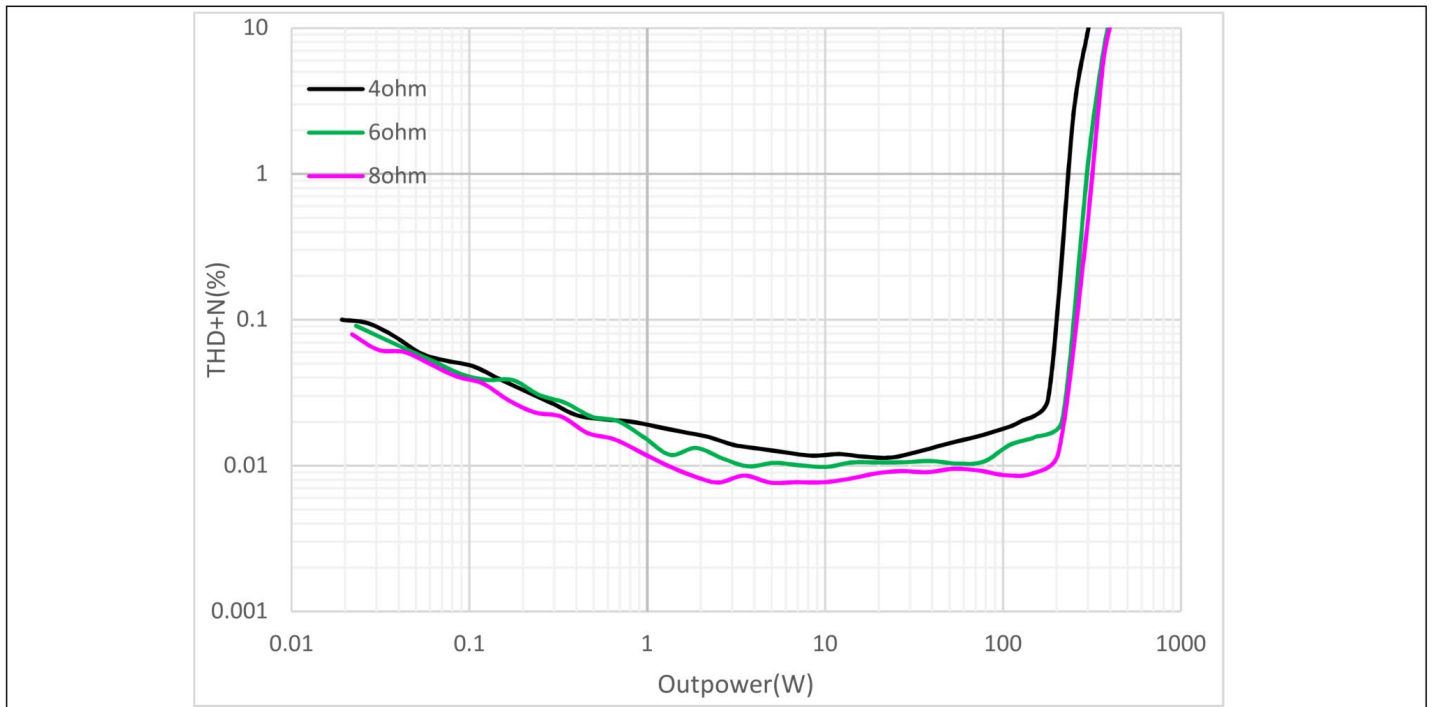


图 7 功率与 THD+N

规格

4.8.2 频率与 THD+N

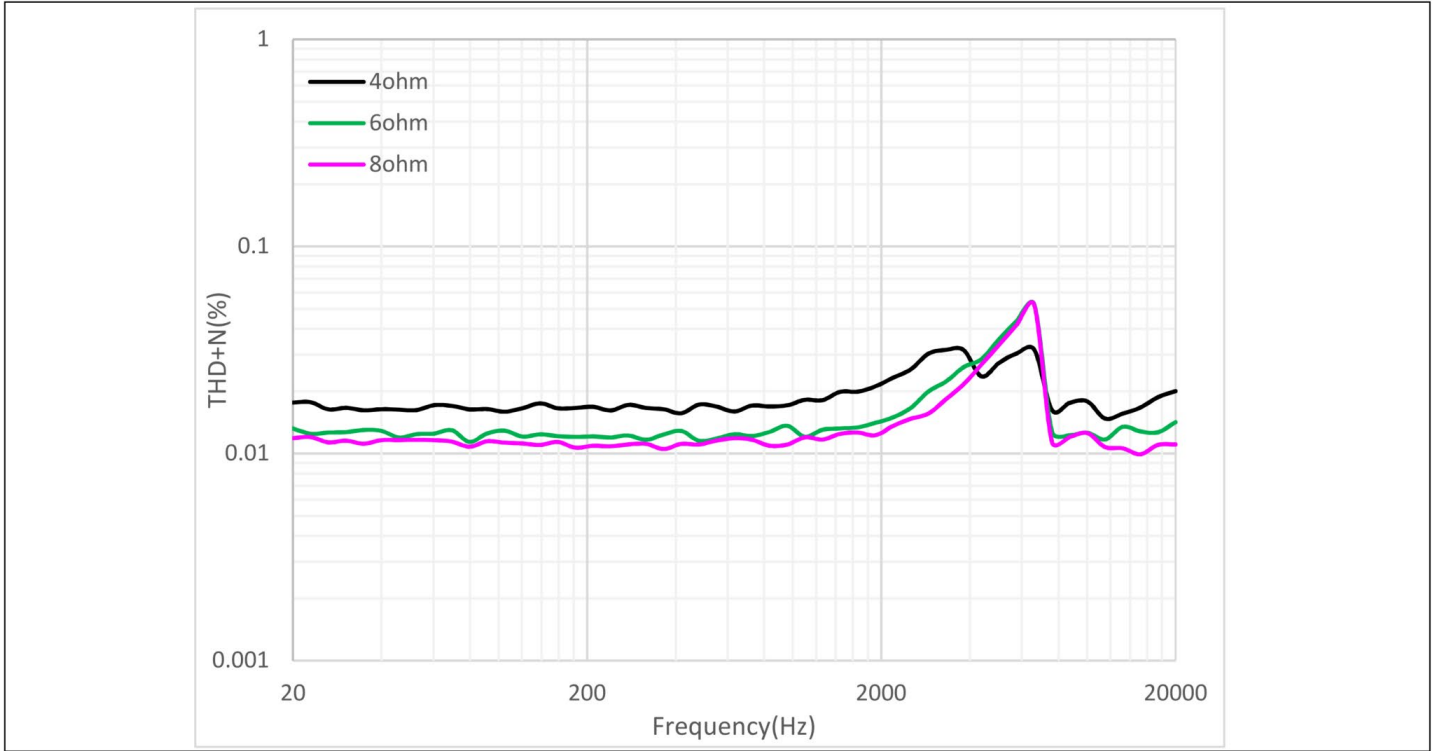


图 8 频率 vs. THD+N @1W

4.8.3 频率响应

测试条件:

输出功率 = 1 W, 固定 LPF 22uH+0.47uF

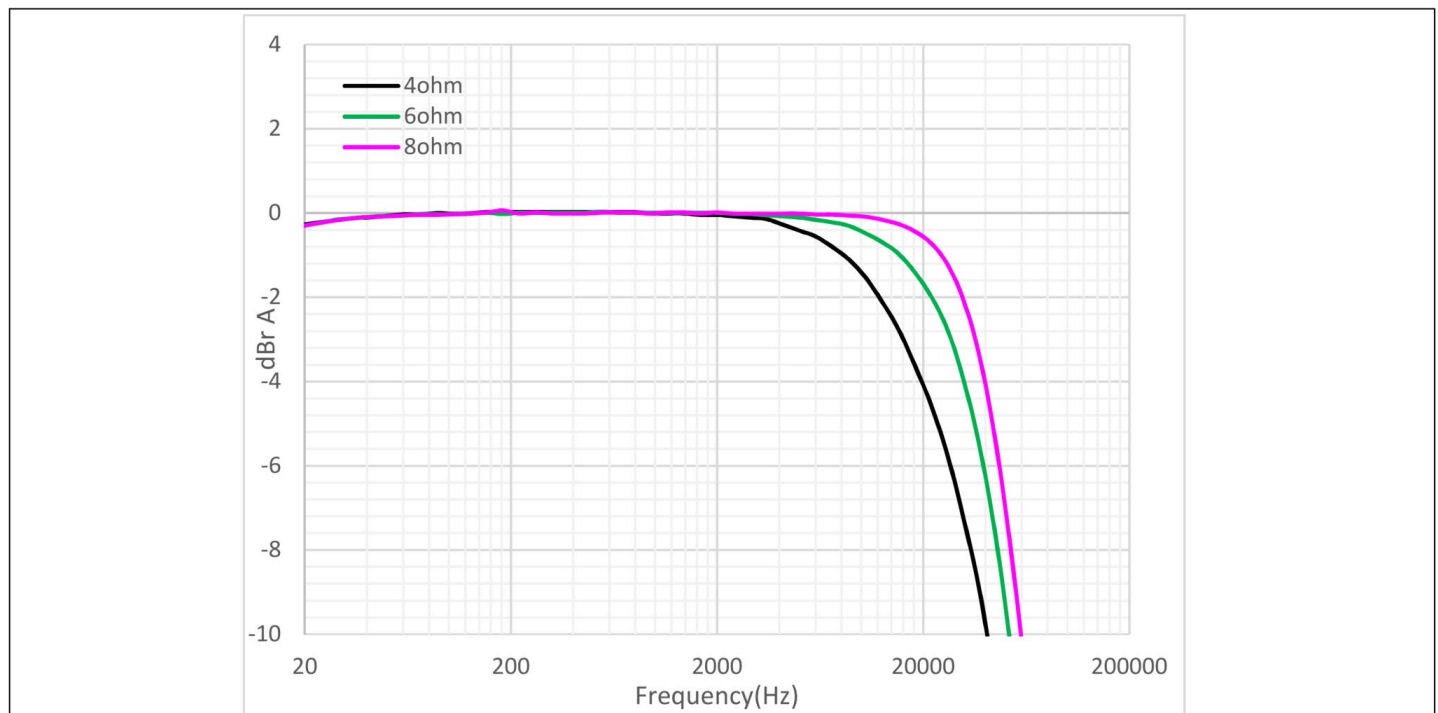


图 9 频率响应

规格

4.8.4 噪音下限

测试条件:

无输入信号

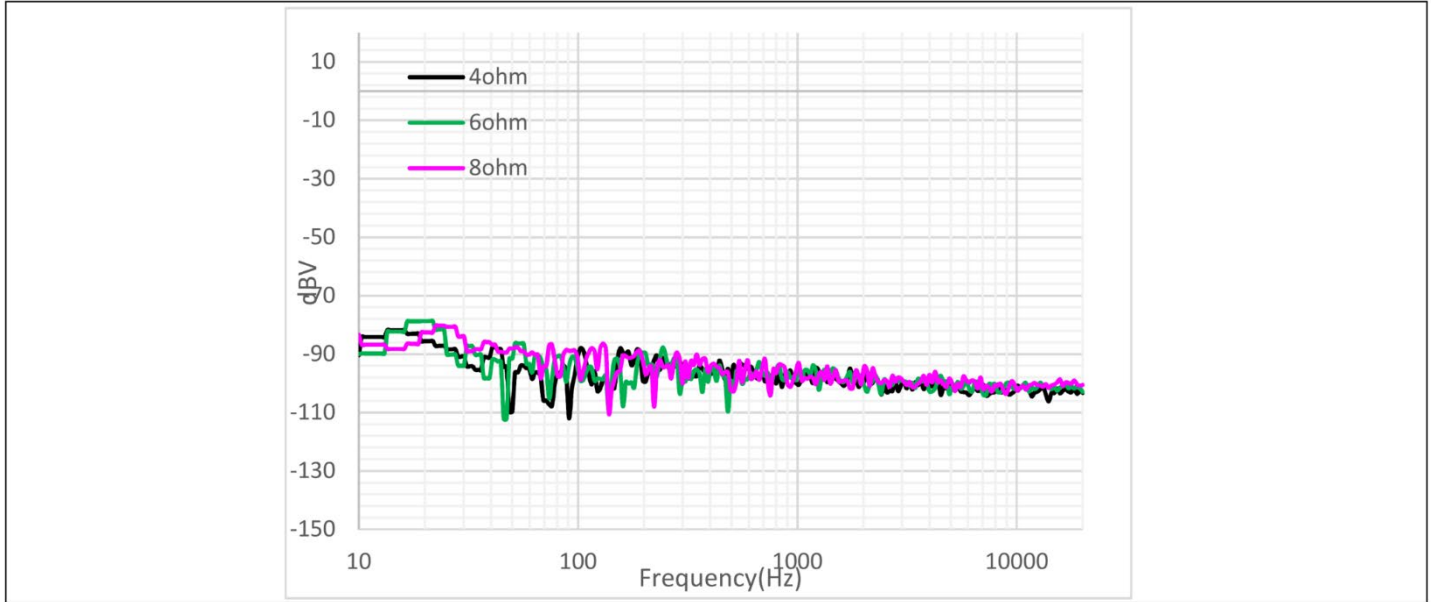


图 10 噪音下限

规格

4.9 典型音频特性 (PSE)

测试条件:

所有测量均在正弦波频率 = 1 kHz、AES17+ AUX-0025 测量滤波器条件下进行。V_{bus} = ± 36.5 V,

负载阻抗 = 2 Ω, F_{PWM} = 400 kHz

4.9.1 功率与 THD+N

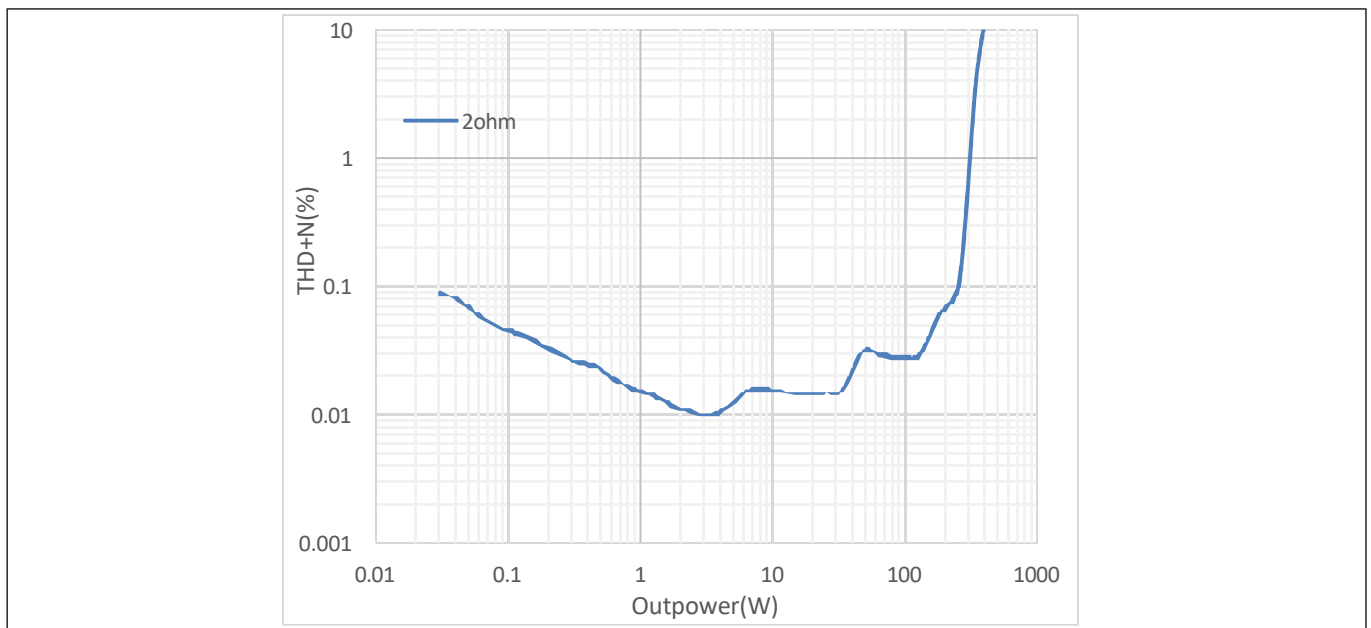


图 11 功率与 THD+N

规格

4.9.2 频率与 THD+N

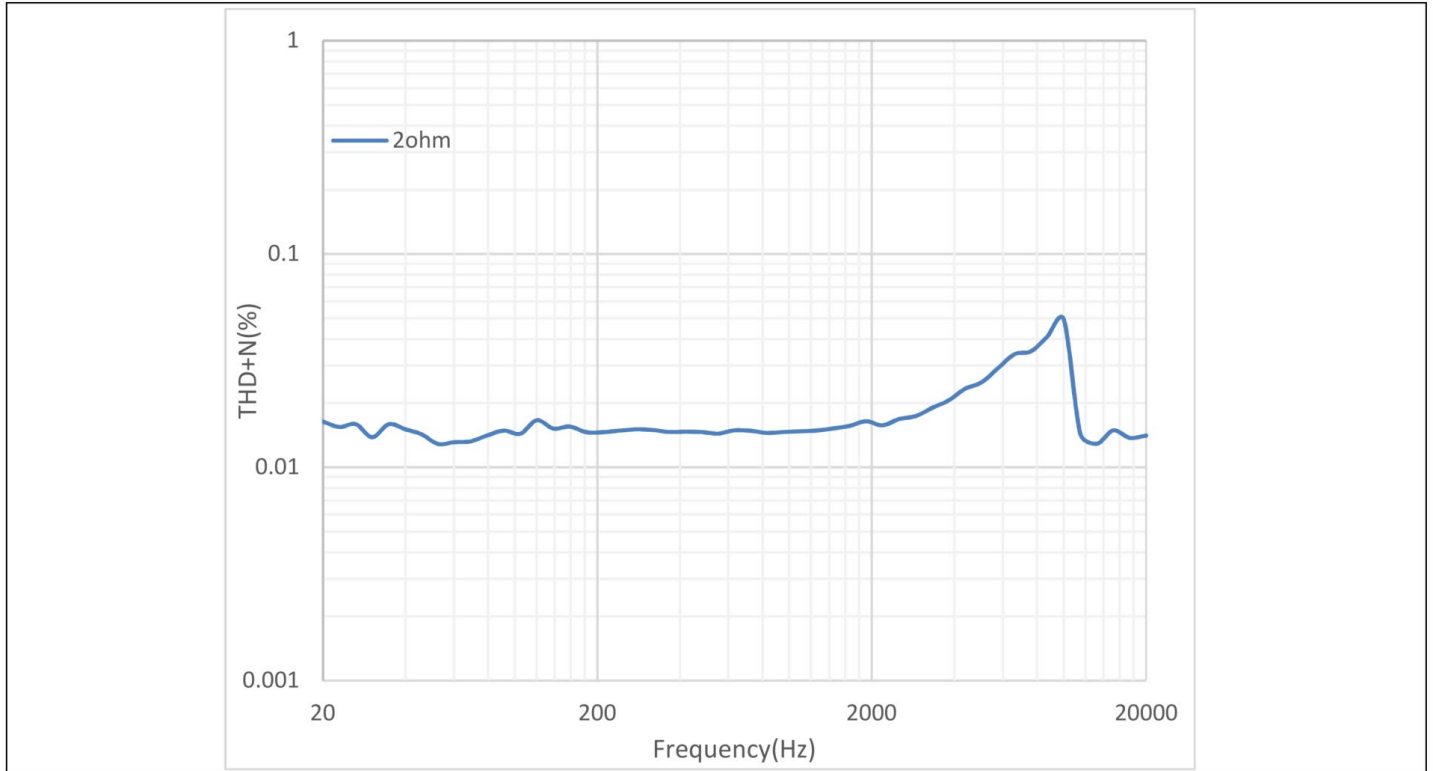


图 12 频率 vs. THD+N @1W

4.9.3 频率响应

测试条件:

输出功率 = 1 W, 固定 LPF 22uH+0.47uF

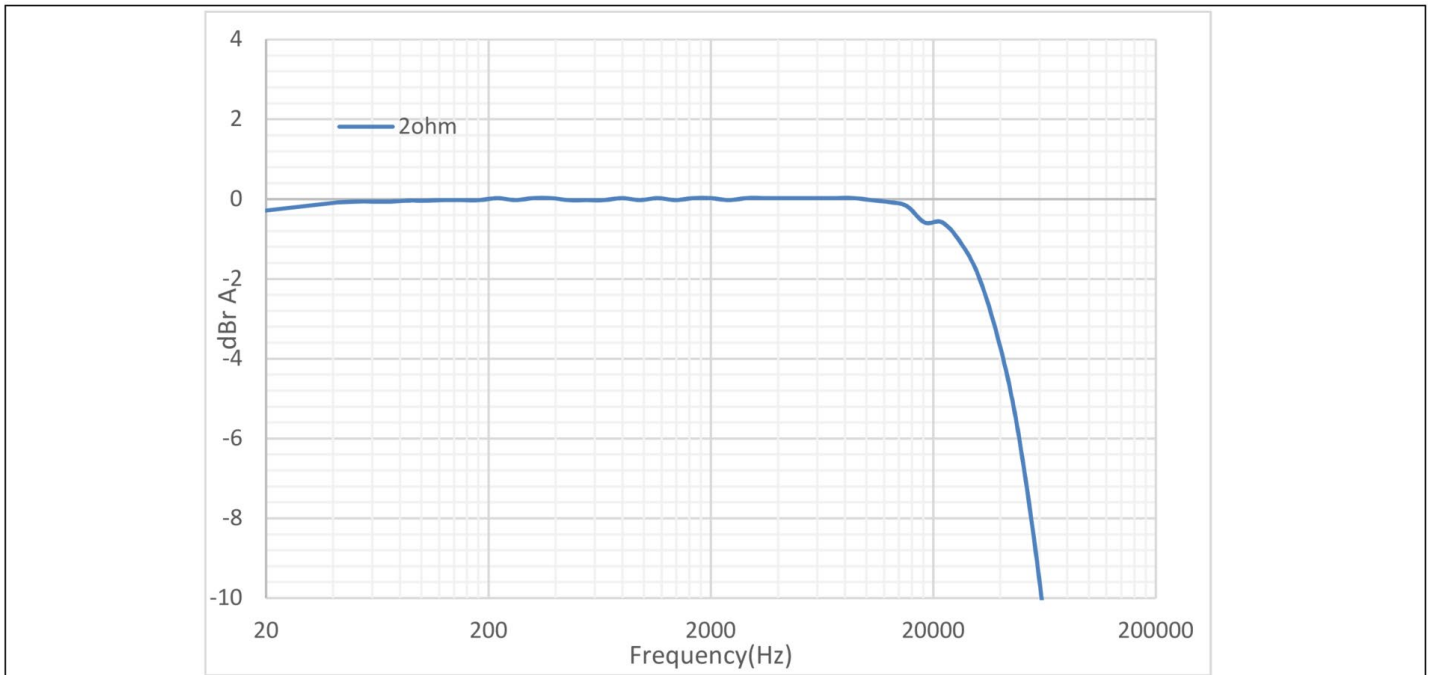


图 13 频率响应

规格

4.9.4 噪音下限

测试条件:

无输入信号

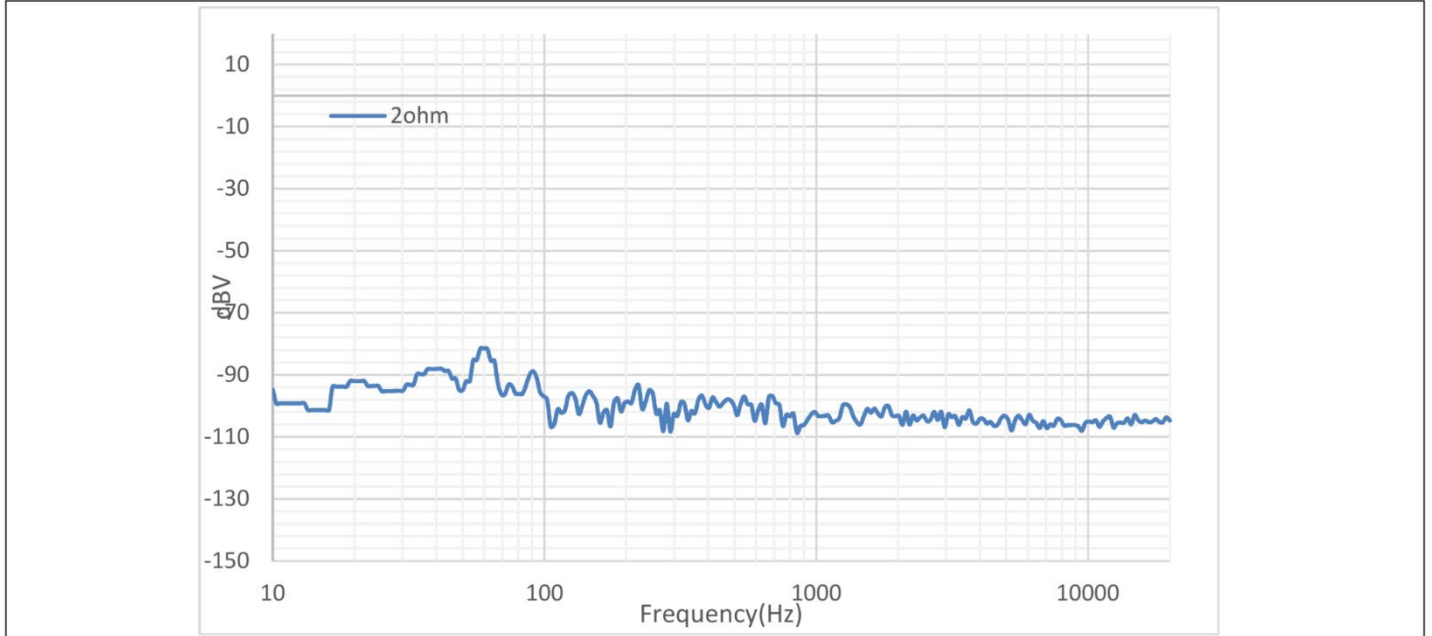


图 14 噪音下限

热信息

5 热信息

MA5332MS 采用独特的协同封装技术和卓越的 MOSFET 技术，具有同类最佳的热性能和峰值功率持续时间。即使不需要散热器，它也能在 4Ω 下输出 100W x 2 的功率

5.1 峰值功率持续时间 热能信息

测试条件：

所有测量均在正弦波频率= 1 kHz、AES17+ AUX-0025 测量滤波器的条件下进行。输入信号 = 1 kHz， $f_{PWM} = 400$ kHz。

测试基于 Eval_AUDAMP25 板，当两个通道都被驱动时进行。

表 6 带散热器的峰值功率

Load (Ω)	$\pm V_{bus}$ (V)	10 percent THD+N power (W)	Duration
6	40	160	More than 1 minute without thermal shutdown
4	36.5	200	
3	31.5	190	
2	23	150	

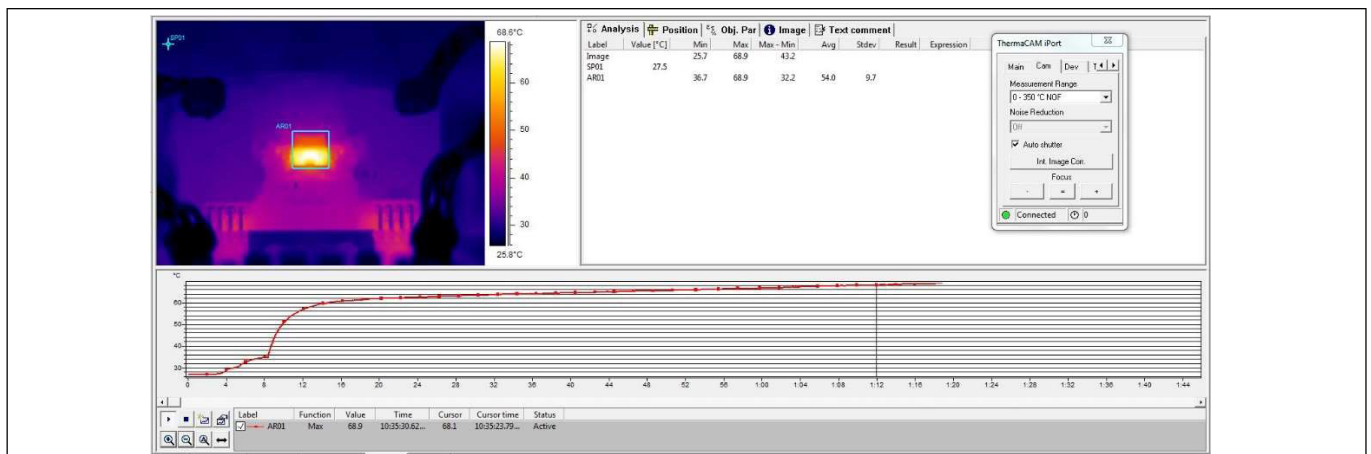


图 15 峰值功率 $P_{out} = 164$ W，6 Ω 负载 ± 40 V

1 分钟时最高温度为 68.9°C。

注释：

热信息

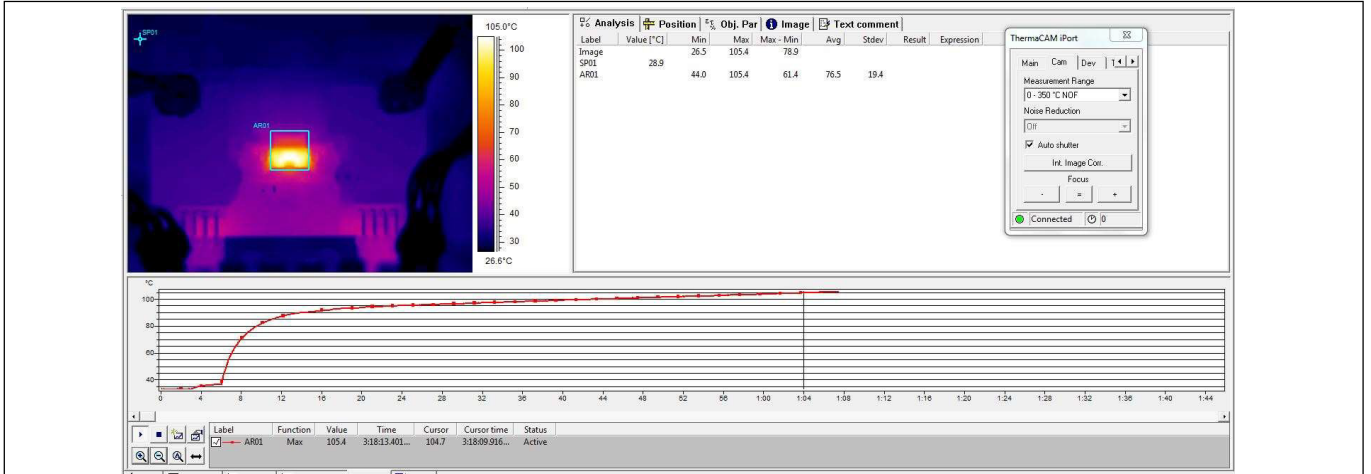


图 16 峰值功率 $P_{out} = 200\text{ W}$ ， $4\ \Omega$ 负载 $\pm 36.5\text{ V}$

注：1 分钟时最高温度为 105°C 。

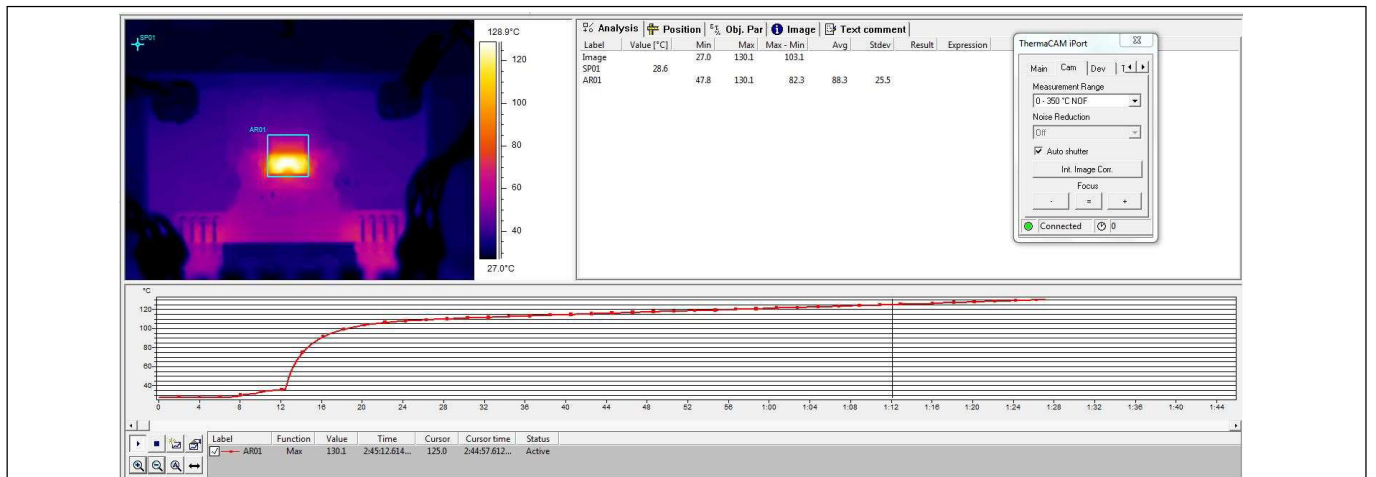


图 17 峰值功率 $P_{out} = 194\text{ W}$ ， $3\ \Omega$ 负载 $\pm 31.5\text{ V}$

注：1 分钟时最高温度为 130°C 。

热信息

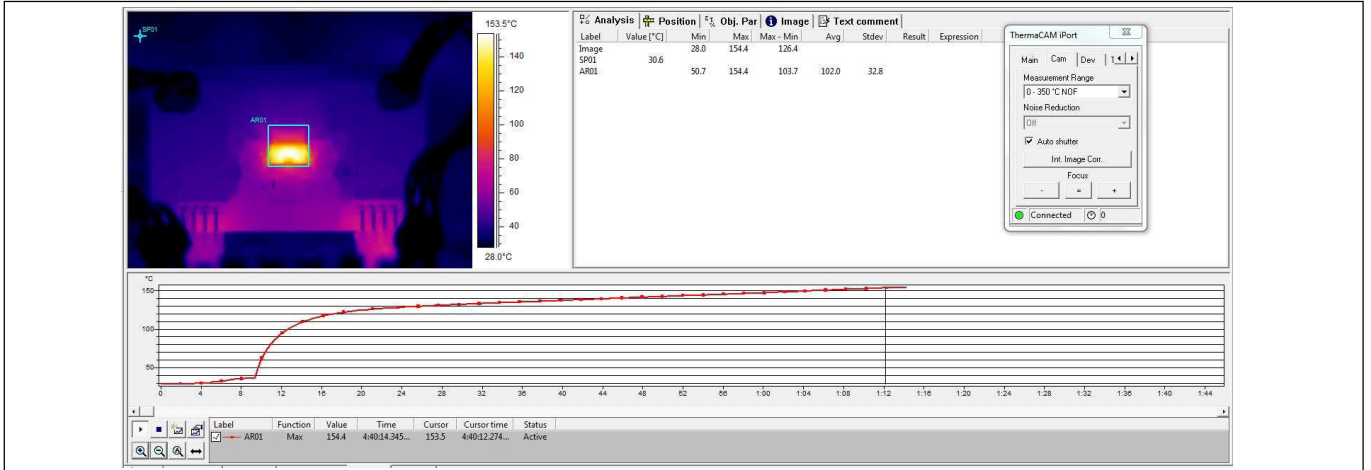


图 18 峰值功率 $P_{out} = 150\text{ W}$, $2\ \Omega$ 负载 $\pm 23\text{ V}$

注: 1 分钟时最高温度为 154°C 。

表 7 不带散热器的峰值功率

Load (Ω) $\pm V_{bus}$ (V)	10 percent THD+N power (W)	Duration
4 26.5	100	More than 1 minute without thermal shutdown
2 13.7	50	

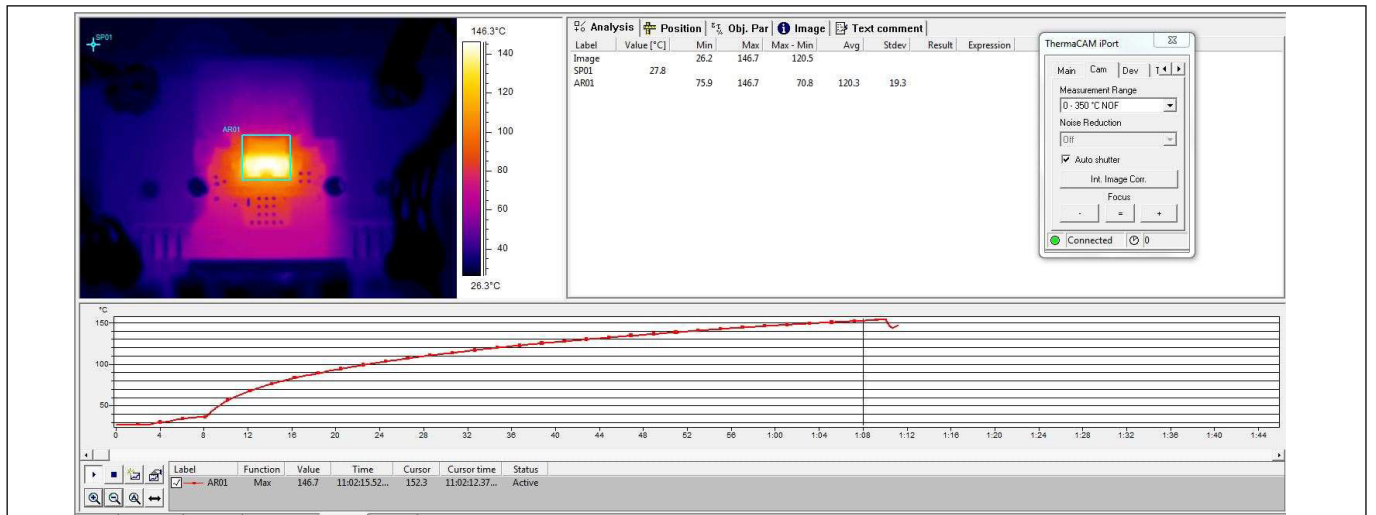


图 19 峰值功率 $P_{out} = 102\text{ W}$, $4\ \Omega$ 负载 $\pm 26.5\text{ V}$

注: 1 分钟时最高温度为 146.7°C 。

热信息

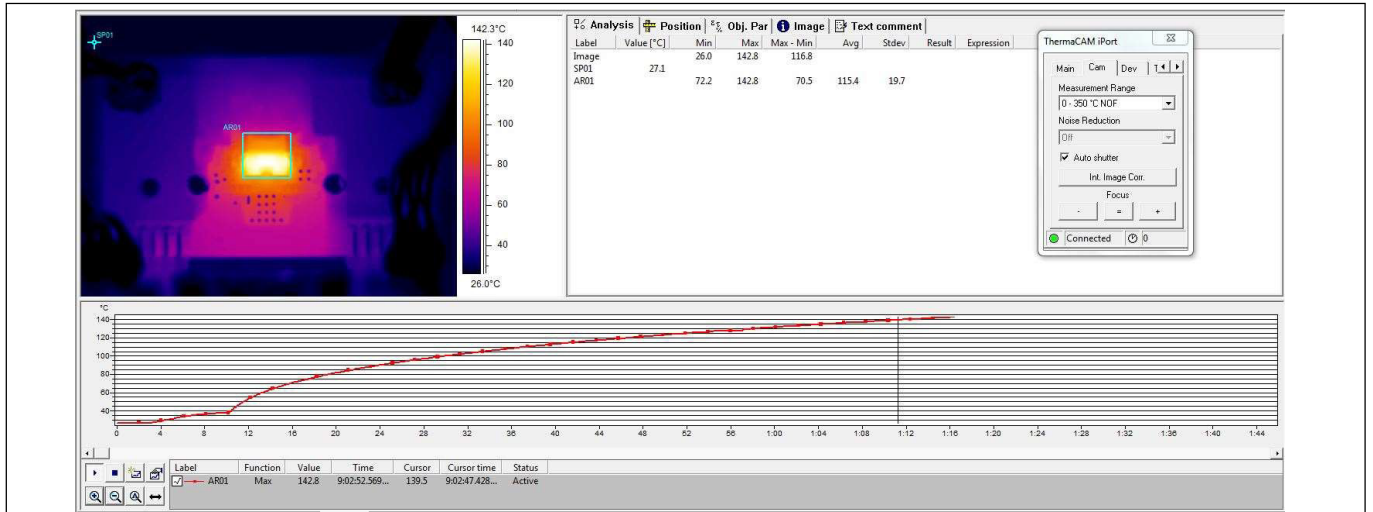


图 20 峰值功率 $P_{out} = 55\text{ W}$ ， $2\ \Omega$ 负载 $\pm 13.7\text{ V}$

注：1 分钟时最高温度为 142.8°C 。

表 8 带散热片的 1/8 功率测试

Load (Ω)	$\pm V_{bus}$ (V)	Max. T-case ($^\circ\text{C}$)	1/8 power (W)	Duration (minutes)
6	40	71.6	16.5	30
4	36.5	85.6	19.8	30
3	31.5	87.2	19.7	30
2	23	84.8	15	30

表 9 1/8 不带散热片的功率测试

Load (Ω)	$\pm V_{bus}$ (V)	Max. T-case ($^\circ\text{C}$)	1/8 power (W)	Duration (minutes)
4	22.7	84.6	7.12	30
2	13.7	76.1	4.88	30

热信息

5.2 散热器信息

散热器：V8818V

散热垫：BER161-ND



图 21 散热器安装

6 功能框图

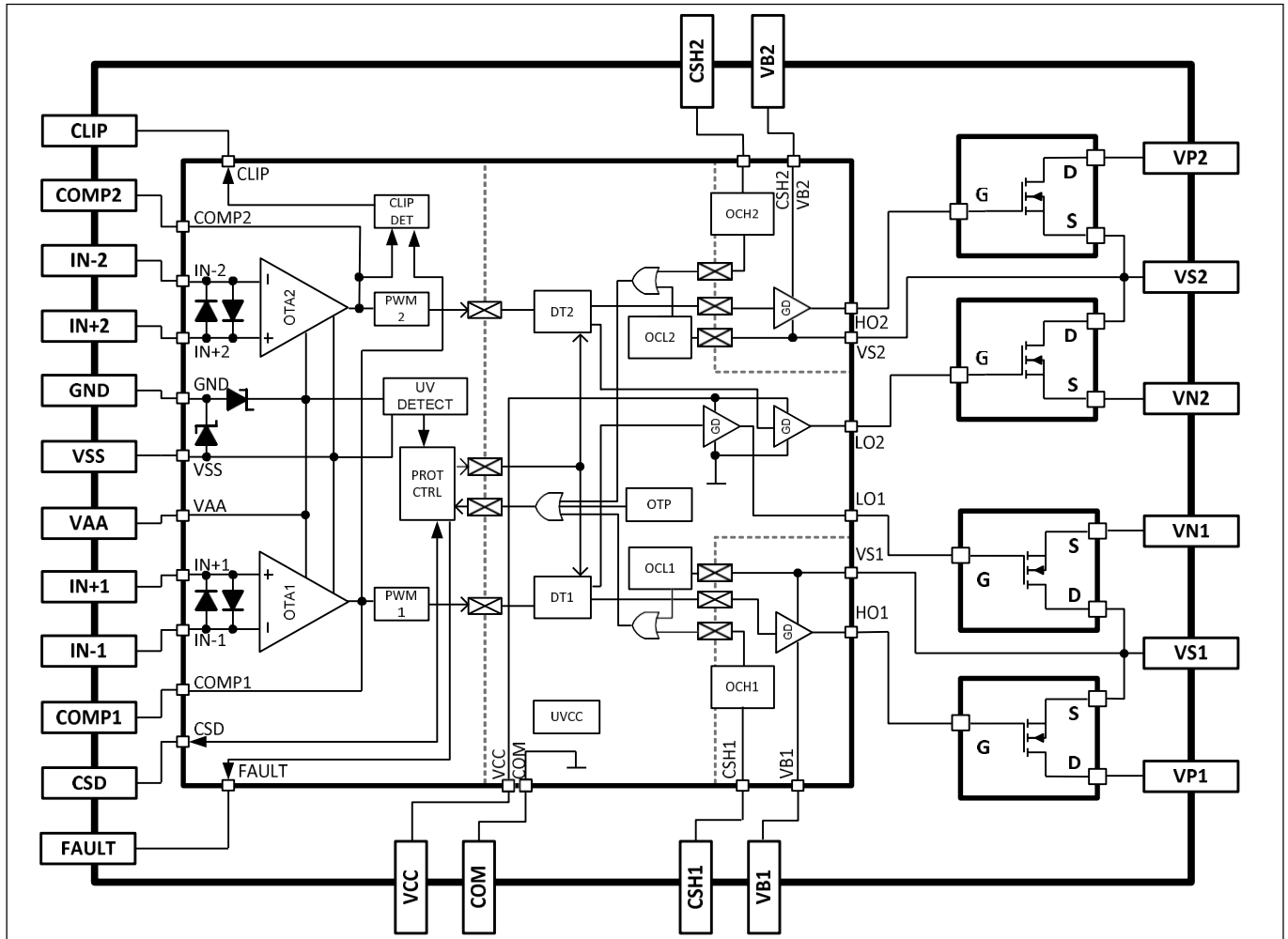


图 22 框图

典型实施情况

7 典型实施

MA5332MS 提供多种设计选项，可使用单电源或分路电源配置为单端、BTL 或并行单端 (PSE) 输出。以下是一些典型的配置示例。以带有分路电源的单端输入为例，前端部分与 GND 相连，后者与扬声器输出 GND 相通。

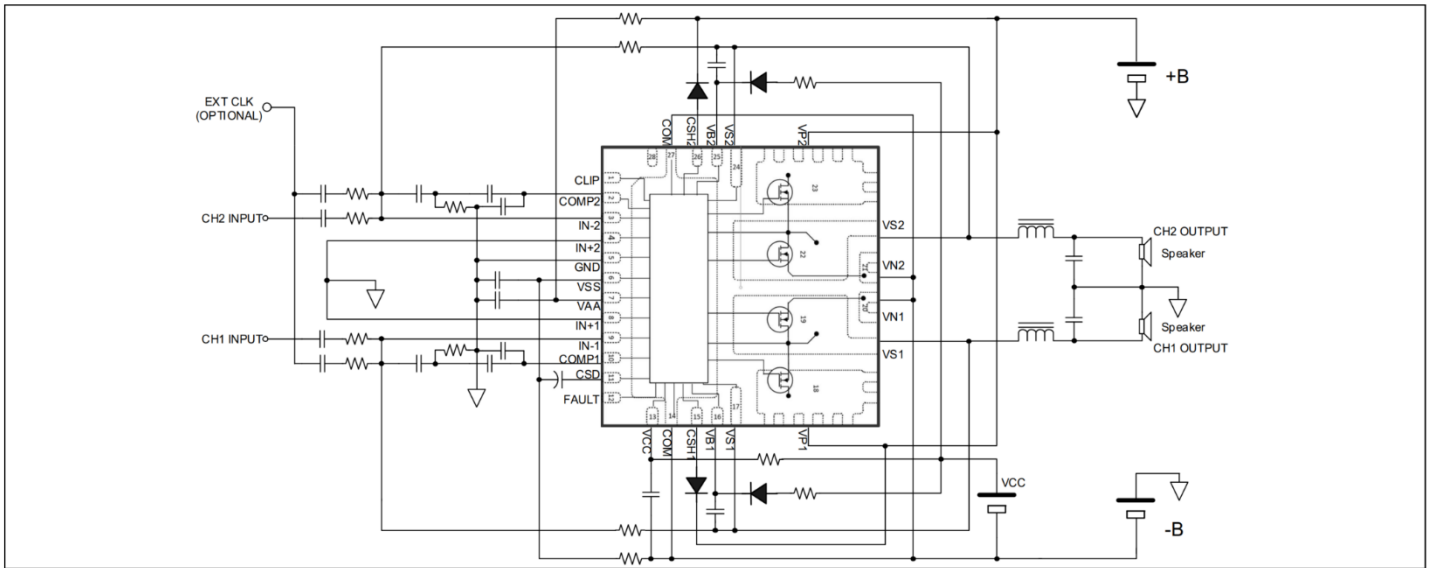


图 23 采用分路电源的反相放大器

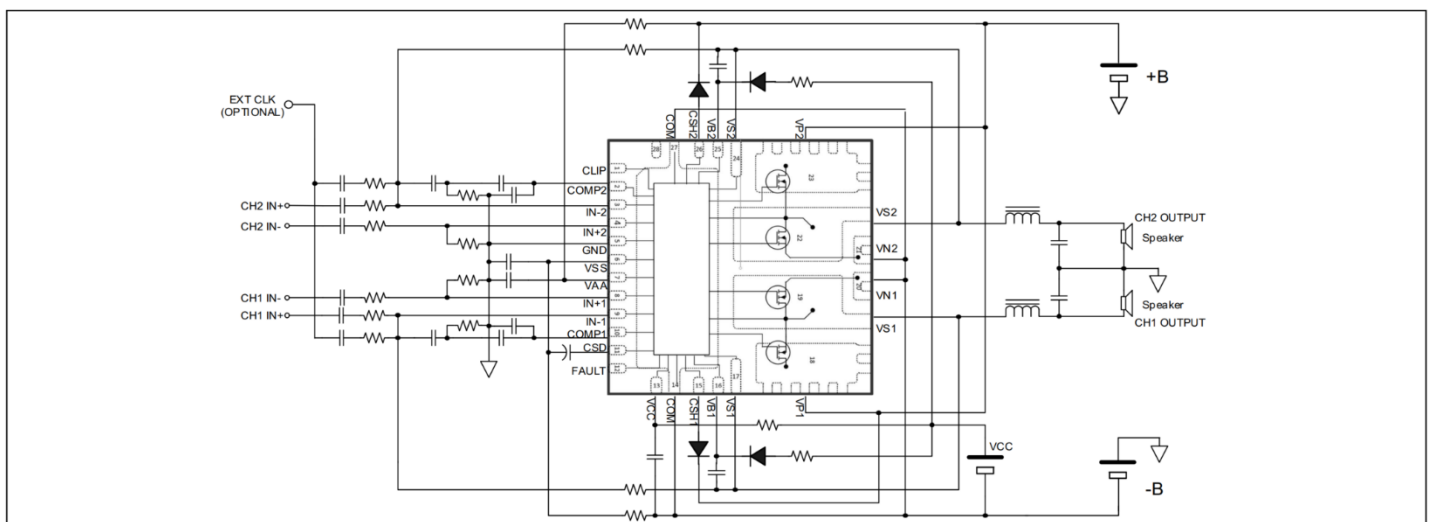


图 24 带分路电源的差分放大器

典型实施情况

单电源配置使用位于电源轨中间的虚拟 GND。放大器的前端部分以虚拟 GND 为基准。这种方法使用差分输入，接收来自不同电压电位的输入信号。建议在释放 CSD 引脚以启动 PWM 振荡之前，让输入电容完全稳定到稳态值。负载电流和电感器纹波电流流经母线分流电容器。

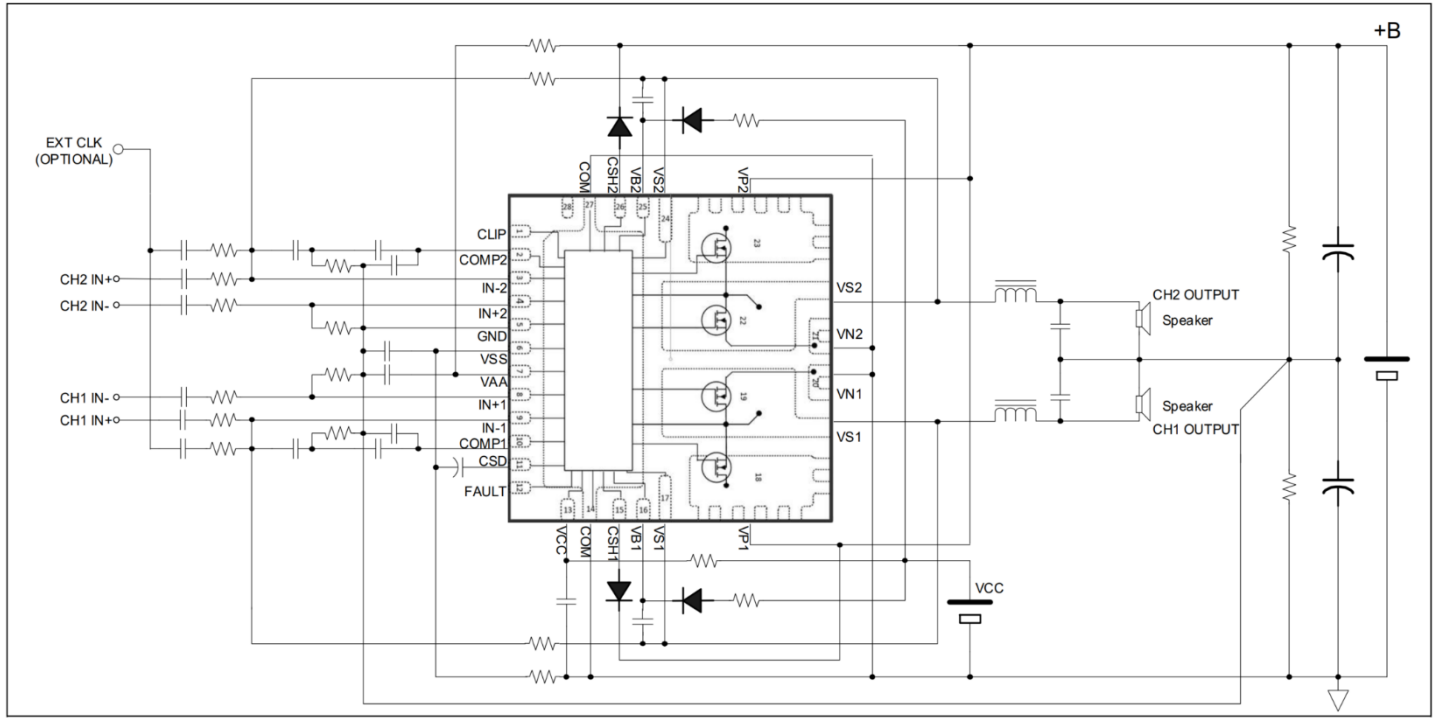


图 25 单电源典型应用电路

平衡绑定负载 (BTL) 输出有两个输出脚，用于扬声器输出。它能在双负载阻抗的情况下将输出功率增加一倍。任何负载电流都不会流过电源分压电容，因此 BTL 配置不会出现 GND 波动。此外，总线分离电容器的体积也可以小得多。较高的输出功率和无 GND 波动使 BTL 适用于低音炮应用。

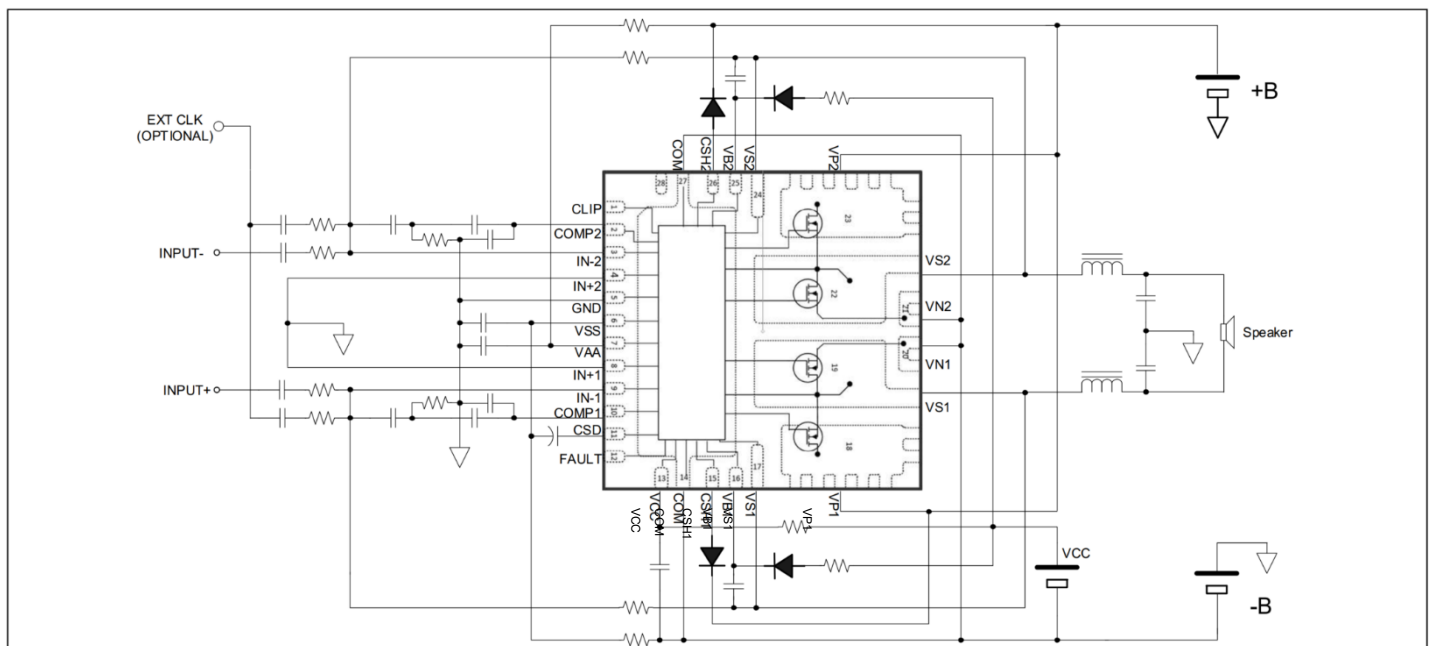


图 26 采用分路电源的典型桥接连接负载 (BTL) 输出应用

典型实施情况

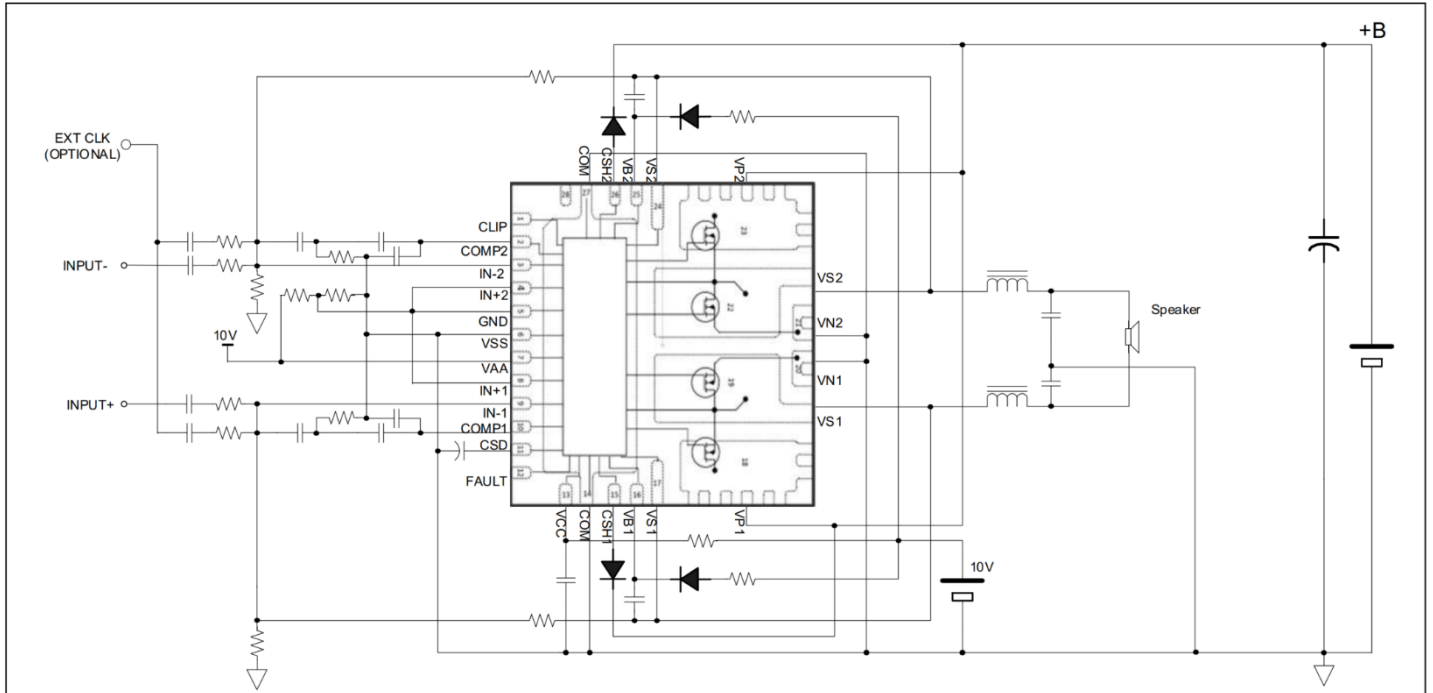


图 27 采用单电源的典型桥接连接负载 (BTL) 输出应用

并联单端 (PSE) 输出将两个通道的输出脚并联，形成一个扬声器输出。它能将输出电流增加一倍，更容易驱动低阻抗负载。总线电压较低但输出电流较大，因此 PSE 适用于低音炮应用。

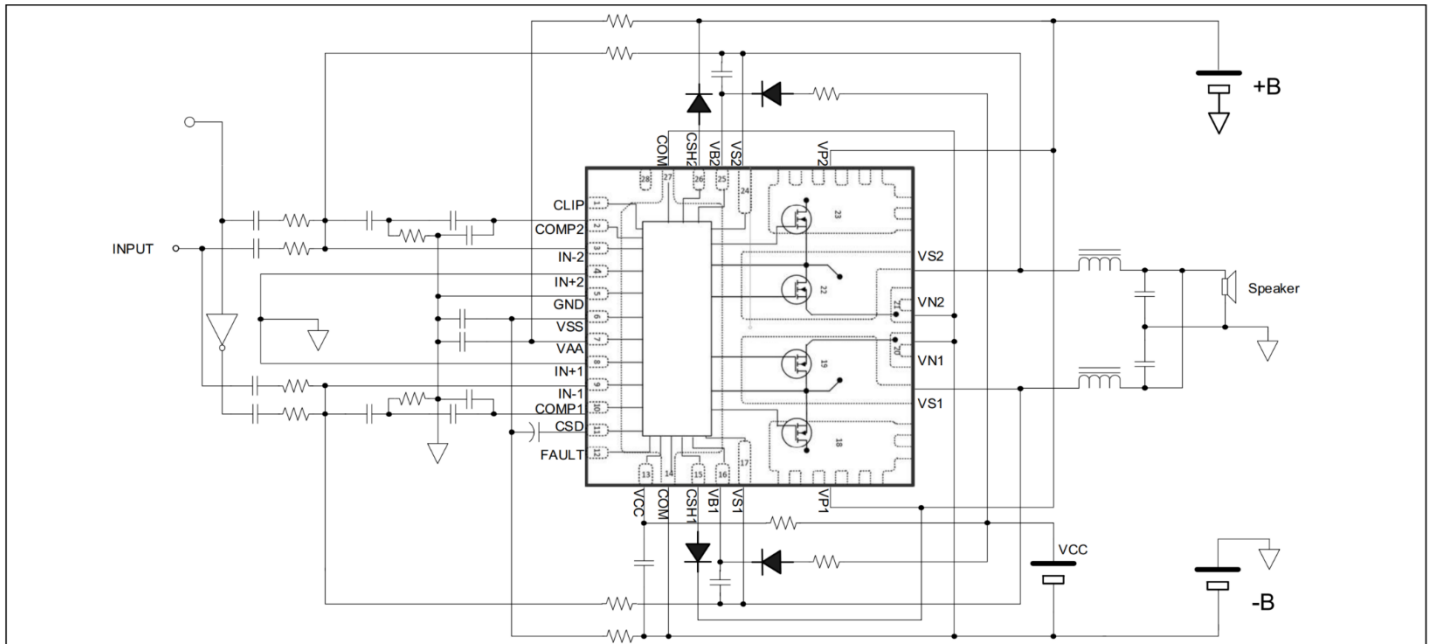


图 28 带有分路电源的 PSE 放大器

8 输入/输出引脚等效电路图

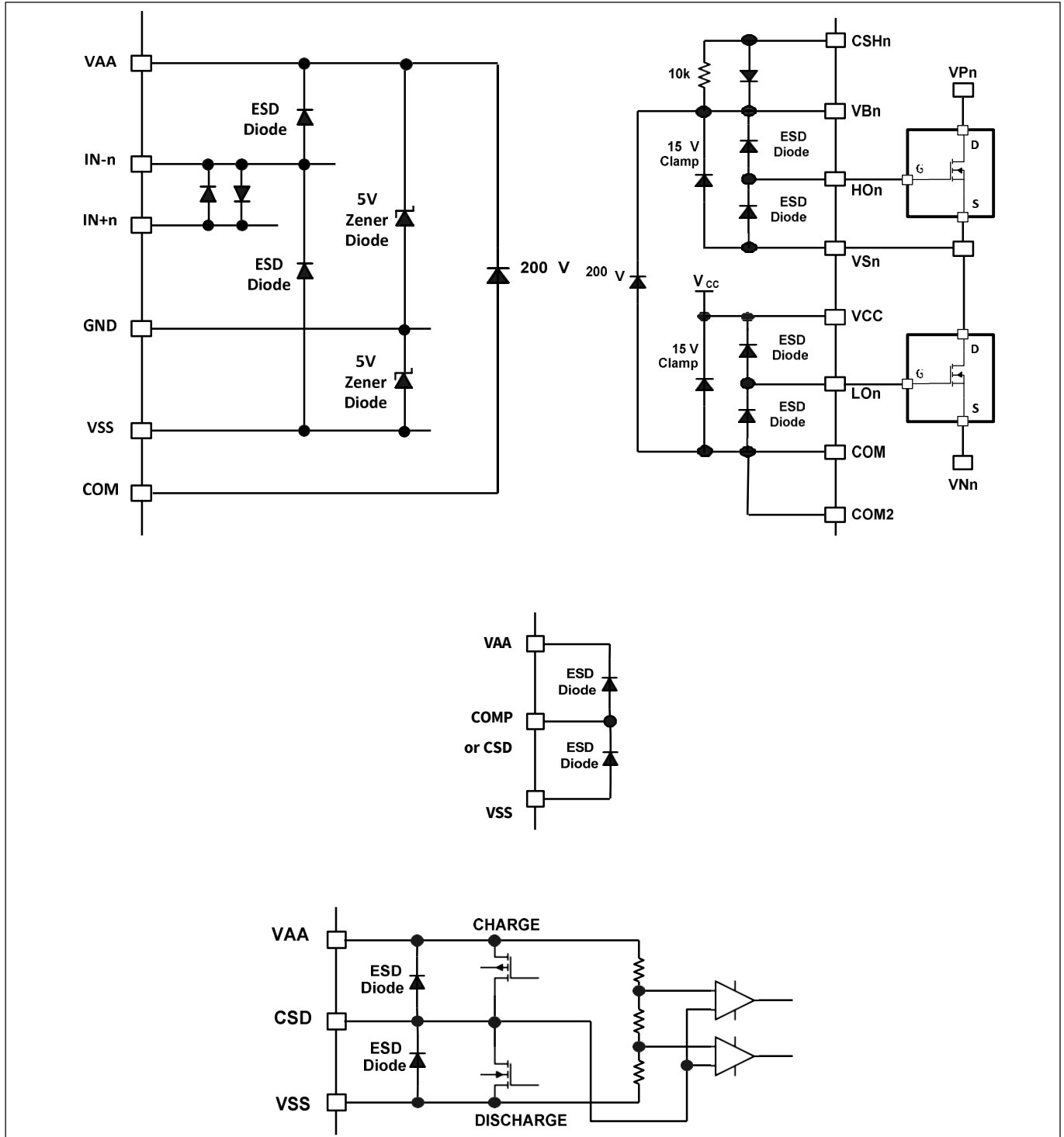


图 29 输入/输出引脚等效电路图

9 PWM 调制器设计

MA5332MS 的开放式前端配置可通过多种方式实现 PWM 调制器。本节以典型应用中的自振荡 PWM 调制器为例，说明 PWM 调制的工作原理。

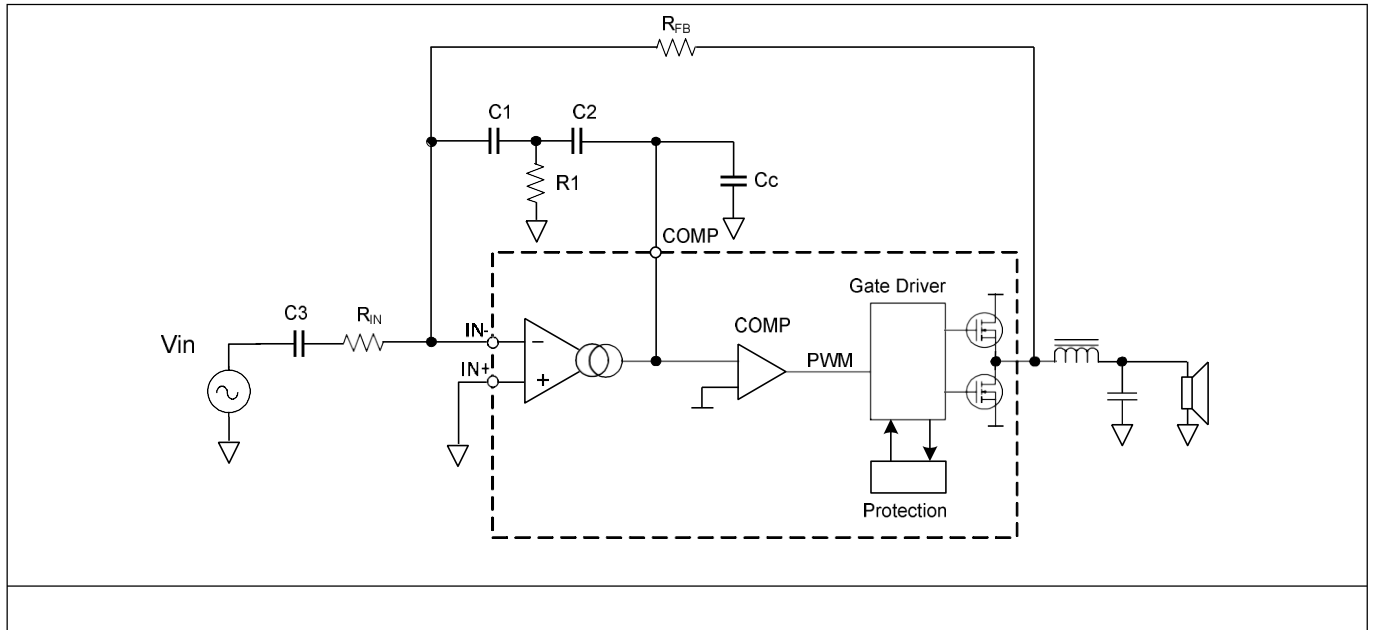


图 30 MA5332MS 典型控制回路设计

9.1 输入部分

MA5332MS 的音频输入级构成一个反相误差放大器。放大器的电压增益 G_V 由输入电阻 R_{IN} 和反馈电阻 R_{FB} 之间的比值决定。

$$G_V = \frac{R_{FB}}{R_{IN}}$$

由于反馈电阻 R_{FB} 是决定开关频率的积分器时间常数的一部分，因此用 R_{IN} 来改变整体电压增益更为简单，因此推荐使用。请注意，放大器的输入阻抗等于输入电阻 R_{IN} 。

直流阻断电容 C_3 应与 R_{IN} 串联，以尽量减少输出端的直流偏移电压。由于潜在的失真，不建议使用陶瓷电容器。尽量减小直流偏移对于减小开机和关机时的声音噪声至关重要。

非反相输入 $IN+$ 的连接是误差放大器的基准，因此对音频性能至关重要。将 $IN+$ 连接到系统中的信号参考地，其电位与扬声器输出的负极相同。

PWM 调制器设计

9.2 控制回路设计

MA5332MS 允许用户选择多种 PWM 调制器实现方法。在本节中，所有说明都基于自振荡器的典型应用电路。

9.3 PWM 频率

选择开关频率需要在多个方面进行权衡。在开关频率较低时，由于电感纹波电流较大，MOSFET 级的传导损耗会增加。扬声器输出中的输出载波泄漏增加。开关频率越高，效率越低，因为开关损耗越大。更高的开关频率可支持更宽的音频带宽。电感器纹波会减小，但磁芯损耗可能会增加。因此，在典型设计实例中选择 400kHz 作为频率。

自振荡频率受总线电压和输入电阻 R_{IN} 的影响很小。请注意，自振荡 PWM 的特性是，当 PWM 调制偏离空转时，开关频率会降低。

表 10 总结了针对给定目标自振频率的元件建议值。前端运算跨导放大器 (OTA) 输出的电压和电流服从性有限。这组元件值可确保 OTA 在其线性区域内运行，以获得最佳 THD+N 性能。如果目标频率介于表 10 所列频率之间，只需调整 R₁ 即可。

表 10 外部元件值与自振频率的关系

Target Self-Oscillation Frequency (kHz)	C1=C2 (nF)	R1 (ohms)
500	2.2	200
450	2.2	165
400	2.2	141
350	2.2	124
300	2.2	115
250	2.2	102
200	4.7	41.2
150	10	20.0
100	10	14.0
70	22	4.42

PWM 调制器设计

9.4 时钟同步

在 PWM 控制回路设计示例中，自振荡频率可根据外部时钟进行设置和同步。通过一组电阻和一个电容，外部时钟向积分器注入周期性脉动电流，迫使振荡锁定外部时钟频率。在图 31 中，5 V_{p-p} 50% 占空比时钟信号的典型设置使用 R_{CK}=22 kΩ 和 C_{CK}=100 pF。为最大限度地提高音频性能，无时钟注入时的自运行频率应比外部时钟频率高 20 至 30%。

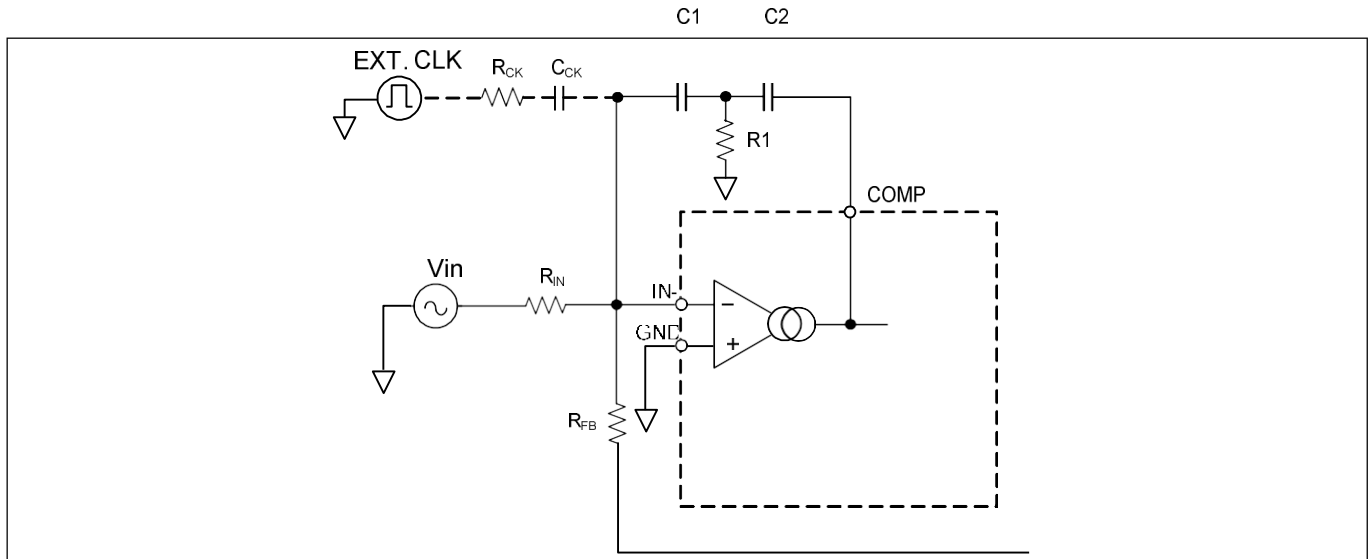


图 31 外部时钟同步

图 32 显示自振荡频率如何锁定外部时钟频率。400 kHz 自振荡频率与外部时钟同步的设计，外部时钟的频率在红色边界线内。

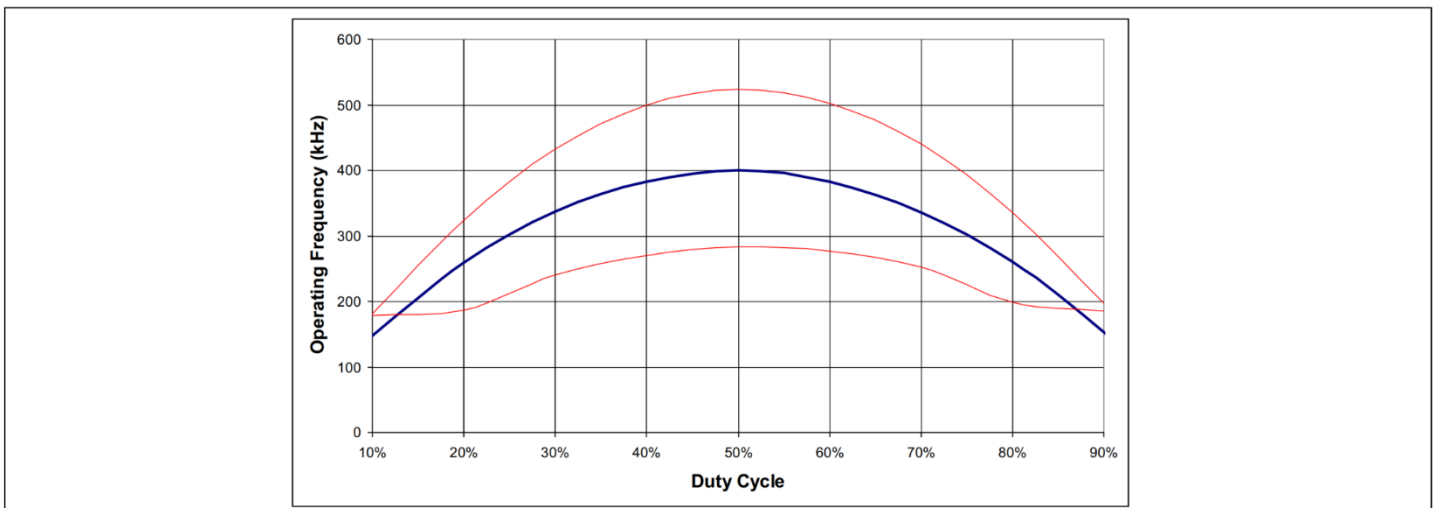


图 32 外部时钟的典型锁定范围 (R_{CK}=22 kΩ 和 C_{CK}=100 pF)

9.5 消除点击噪音

MA5332MS 具有独特的功能，可最大限度地降低开机和关机时的咔嗒声。当 CSD 在启动期间处于 V_{th1} 和 V_{th2} 之间时，OTA 的内部闭环会产生振荡，从而在 COMP 和 IN- 上产生电压，使其达到稳态值。它的运行频率约为 1 MHz，与开关振荡无关。

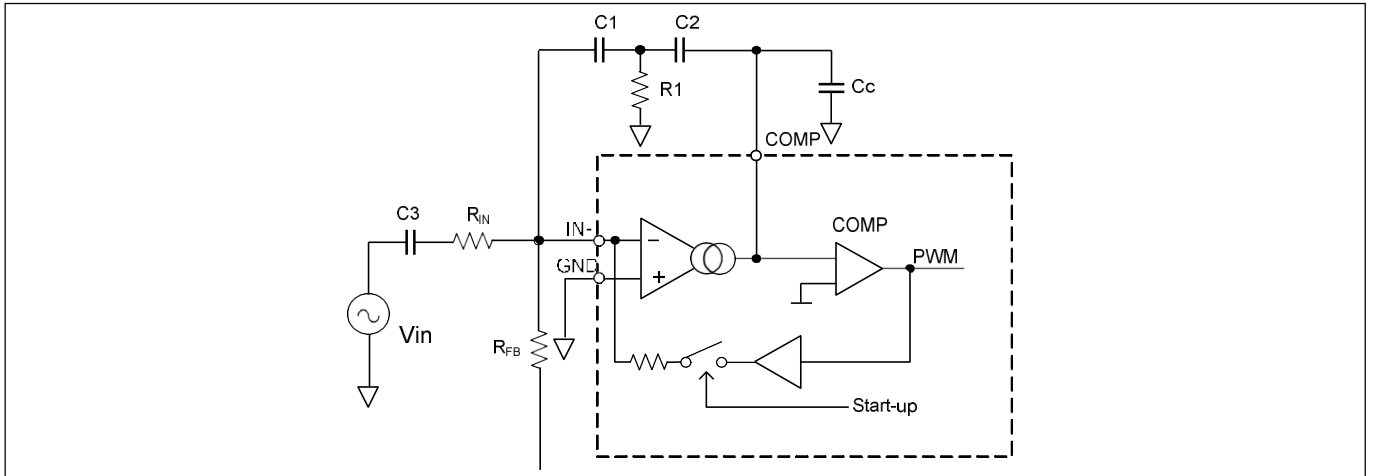


图 33 消除咔嗒声噪音

因此，连接到 COMP 和 IN- 引脚的所有电容元件（如图 33 中的 C1、C2、C3 和 C_c ）都会在启动序列期间预充电至稳态值。这样，闭环 PWM 运行就可以瞬间稳定下来。

要使用点击降噪功能，必须满足以下条件。

1. CSD 引脚从 V_{th1} 到 V_{th2} 的斜坡上升足够慢，以便电容器中的电压能稳定在目标值。
2. 在启动振荡之前，需要对高压侧自举电源充电。
3. 音频输入必须为零。
4. 为使内部本地环路在启动期间优先于外部反馈，关机释放前扬声器输出端的直流偏移必须满足以下条件。

9.6 差分输入

图 34 显示了一个差分输入配置示例。这种设计适用于单电源配置。使用 $R_{IN1} = R_{IN2}$ 、 $R_{FB1} = R_{FB2}$ 、 $C3 = C4$ 。

电压增益由 R_{IN} 和 R_{FB} 之间的比率给出。

$$G \approx \frac{R_{FB}}{R_{IN}}$$

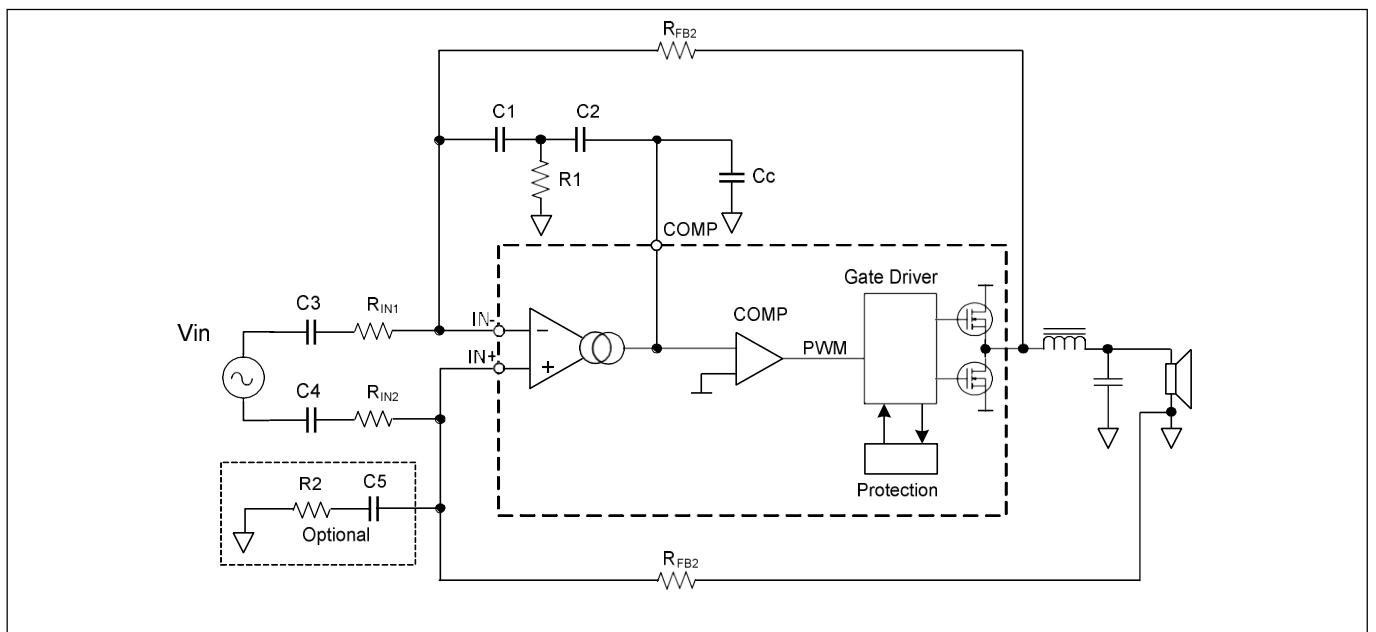


图 34 差分输入

虽然反馈网络中的元件值在反相输入和非反相输入之间是平衡的，但非反相输入中的积分电容路径在高频时会产生不平衡，导致失真比非平衡输入配置略高。为改善总谐波失真（THD）衰减，可选择 RC 网络 $R2 = R1$ 和 $C5 = C1$ 。

10 操作模式

CSD 引脚决定 MA5332MS 的工作模式，如图 35 所示。OTA 有三种运行模式：关机、无弹出启动和正常运行；而栅极驱动器部分有两种模式：关机和正常运行。

当 $V_{CSD} < V_{th2}$ 时，集成电路处于关断模式，输入 OTA 被切断。当 $V_{th2} < V_{CSD} < V_{th1}$ 时，输出 MOSFET 仍处于关断模式。OTA 被激活，并开始局部振荡，以实现无爆音启动，从而对误差放大器中的所有电容元件进行预偏压。当 $V_{CSD} > V_{th1}$ 时，MA5332MS 进入正常工作模式，开始 PWM 操作。

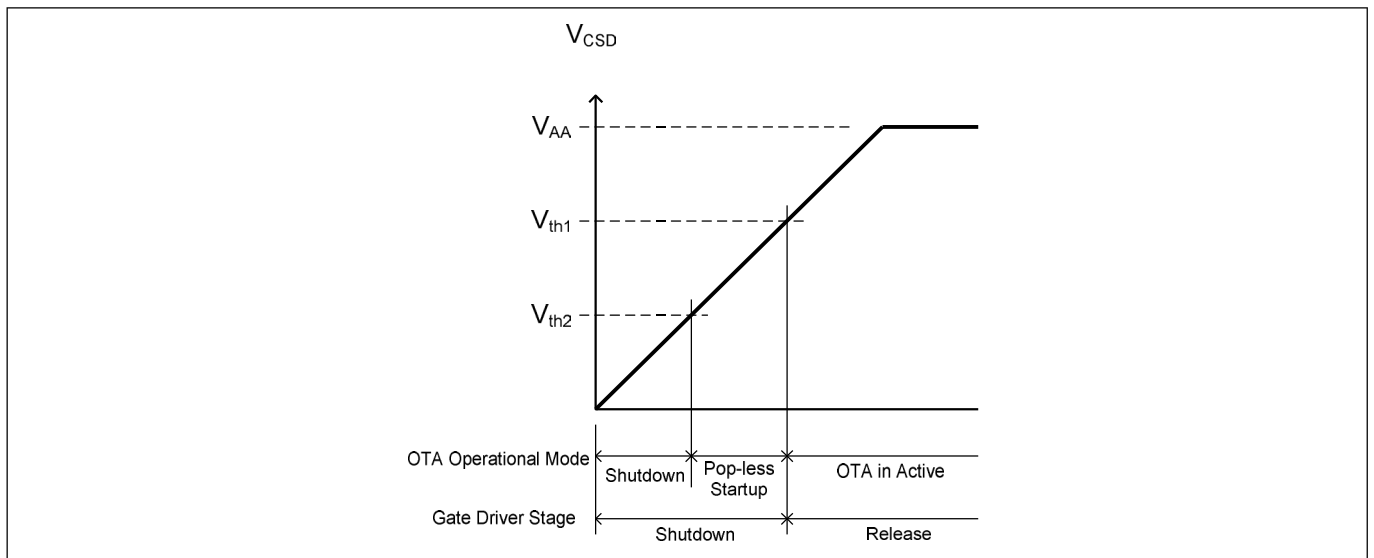


图 35 V_{CSD} 和运行模式

10.1 自振启动条件

MA5332MS 需要满足以下条件才能正常无弹窗启动。

- 所有控制电源、VAA、VSS、VCC 和 VBS 都高于欠压锁定阈值。
- CSD 引脚电压超过 V_{th1} 门限。
- $|i_{IN}| < |i_{FB}|$
 其中 $i_{IN} = \frac{V_{IN}}{R_{IN}}$, $i_{FB} = \frac{V_{+B}}{R_{FB}}$.
- 从 V_{th2} 过渡到 V_{th1} 的 CSD 电压持续时间足够长，可以对 OTA 部分周围的输入电容和积分电容进行预充电。

11 保护措施

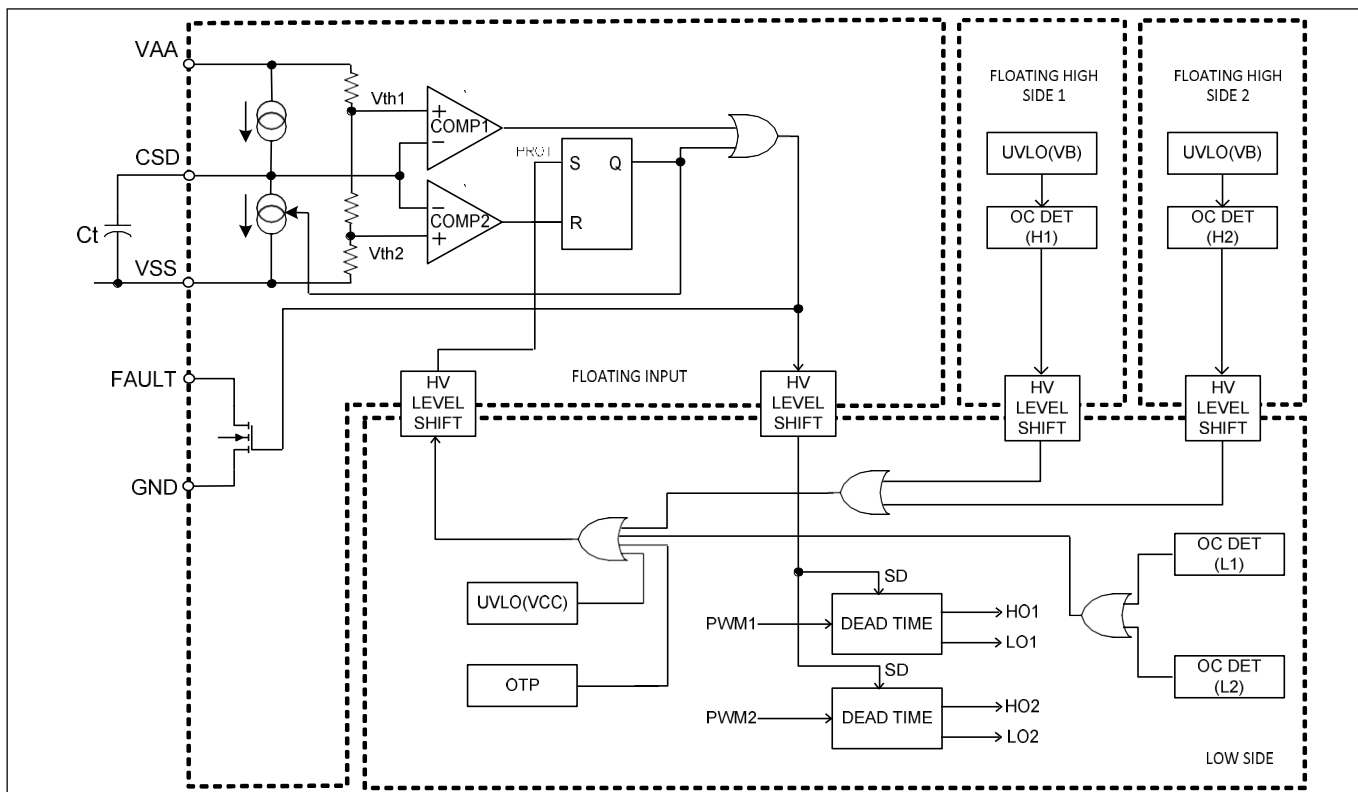


图 36 保护功能框图

内部保护控制块通过 CSD 引脚的输入决定正常或关机的运行模式。在关机模式下，控制器 IC 关闭内部功率 MOSFET。

CSD 引脚具有五种功能。

1. 开机延时时器
2. 自复位计时器
3. 关机输入
4. 锁存保护配置
5. 关机状态输出 (主机输入/输出)

CSD 引脚不能与另一个 MA5332MS 直接并联。

保护功能的运行状态如表 11 所示。

保护

表 11 CSD 和 FAULT 的事件和行动

Event	CSD	FAULT
UVCC, rising edge	Recycle	L until CSD>Vth1
UVCC, falling edge	n/a	n/a
UVAA, rising edge	n/a	L at VAA<UVAA
UVAA, falling edge	n/a	L at VAA<UVAA
UVBS, rising edge	n/a	n/a
UVBS, falling edge	n/a	n/a
Over Current Protection	Keep recycling until OCP is reset	Held L until OCP is reset
Clip Detection	n/a	n/a
Over Temperature Protection	Keep recycling until OTP is reset	Held L until OTP is reset

*CSD 循环: 如果 CSD 引脚配置为自复位保护, 则 CSD 引脚电压放电至 V_{th2} , 然后充电至 VAA。

11.1.1 自复位保护

在 CSD 和 V_{SS} 之间连接一个电容器可配置 MA5332MS 的自复位保护模式。

发生 OCP 事件时, CSD 引脚将外部电容电压 V_{CSD} 放电至较低阈值 V_{th2} , 以重置内部关断锁存器。然后, CSD 引脚开始对外部电容 C_t 充电, 试图恢复运行。一旦 CSD 引脚的电压上升到上阈值 V_{th1} 以上, 集成电路就会恢复正常工作。

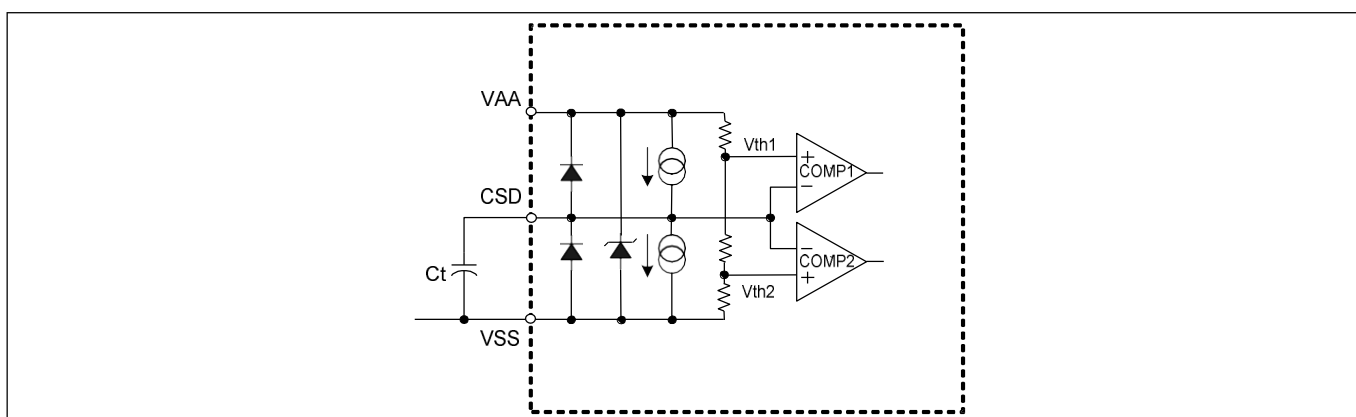


图 37 自复位保护配置

保护

11.1.2 设计中心

外部定时电容器 Ct 可设置自复位时序：t_{RESET} 和 t_{SU}

- t_{RESET} 时间应足够长，以避免 MOSFET 在过流条件下因关闭和恢复运行的重复序列而过热。在大多数应用中，建议 t_{RESET} 的最短时间为 0.1 秒。
- t_{SU} 是在关机模式下启动集成电路到集成电路解除关机状态开始正常工作之间的时间。

Ct 通过以下公式确定 t_{RESET} 和 t_{SU}：

$$t_{RESET} = \frac{Ct \cdot V_{AA}}{1.1 \cdot I_{CSD}} \text{ [s]}$$

$$t_{SU} = \frac{Ct \cdot V_{AA}}{0.7 \cdot I_{CSD}} \text{ [s]}$$

其中 I_{CSD}：CSD 引脚上的充放电电流

V_{AA}：相对于 V_{SS} 的浮动输入电源电压。

11.1.3 关机输入

在正常工作期间，将 CSD 引脚拉低到阈值 V_{th1} 以下会强制 IC 进入关机模式。图 38 显示了如何添加外部放电路径来关闭 PWM。

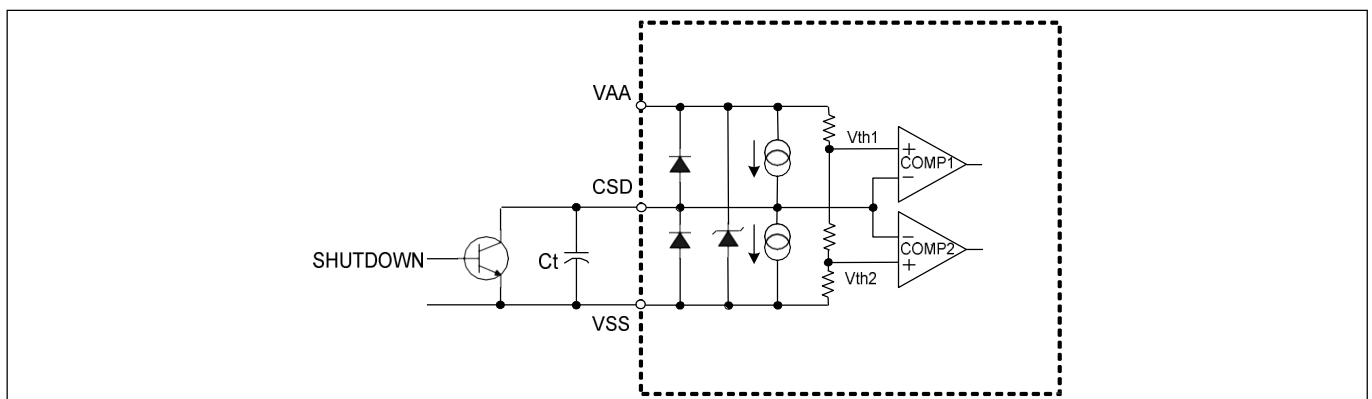


图 38 关机输入

保护

11.1.4 锁定保护

通过一个 10 kΩ 或更小的电阻器将 CSD 连接至 V_{AA}，可配置锁存保护模式。检测到过电流后，内部关断锁存器将保持关断模式。外部复位开关将 CSD 置于下阈值 V_{th2} 以下至少 200 ns，并复位锁存器。首次开机时，需要向 CSD 引脚发送复位信号，才能将集成电路从关断模式中释放出来。

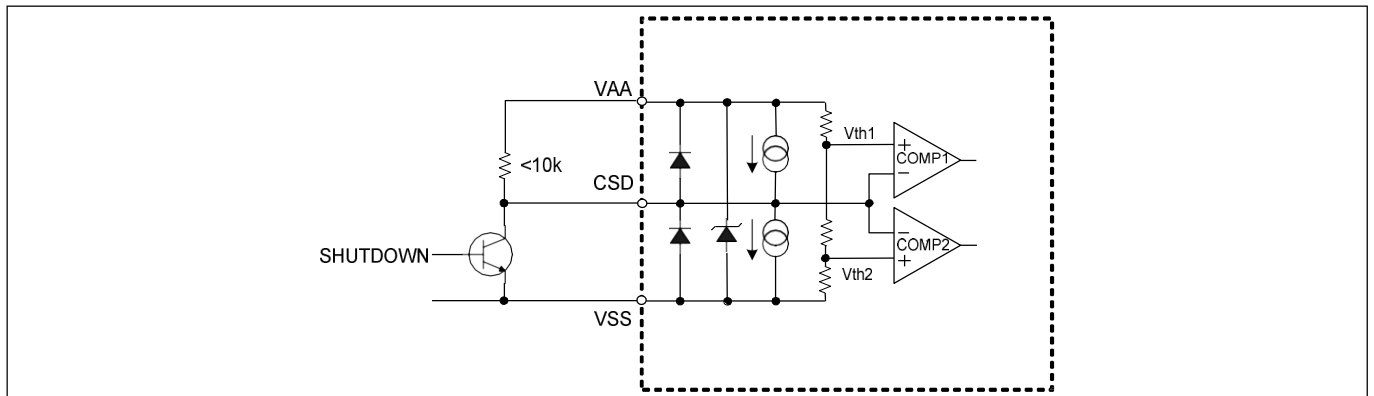


图 39 带复位输入的锁存保护

11.1.5 与系统控制器的接口

MA5332MS 可以通过图 40 所示的简单接口电路与外部系统控制器通信。通用 PNP 晶体管 U1 在保护事件期间检测 CSD 引脚的灌电流，并向外部系统控制器输出关机标志信号。然后，另一个通用 NPN 晶体管 U2 可以通过将 CSD 电压拉低到较低阈值 V_{th2} 以下来重置内部保护逻辑。首次开机后，需要向 CSD 引脚发送复位信号，才能将集成电路从关机模式中释放出来。

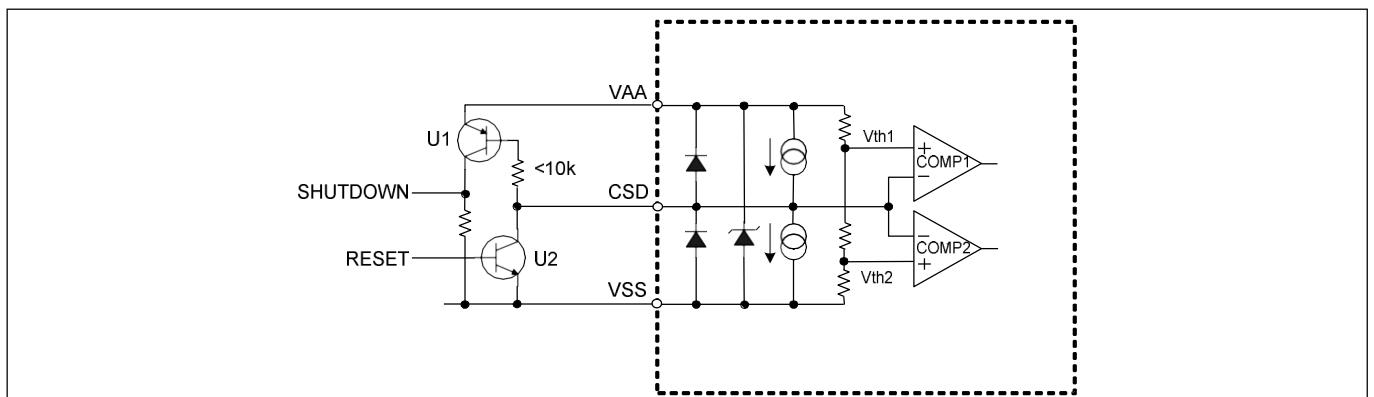


图 40 CSD 与系统控制器的接口

保护

11.2 过流保护 (OCP)

MA5332MS 具有过流保护功能，可在异常负载条件下保护内部功率 MOSFET。控制逻辑图见图 41。一旦高压侧或低压侧电流检测模块检测到电流过大，就会出现以下顺序。

1. 关机锁存器将其逻辑状态从正常运行模式翻转到关机模式。
2. 低压侧和高压侧 MOSFET 进入关断状态。
3. CSD 引脚开始对外部电容 C_t 放电。
4. 当 C_t 两端的电压低于较低阈值 V_{th2} 时，COMP2 会将关断锁存器重置为正常模式。
5. CSD 引脚开始对外部电容 C_t 充电。
6. 当 V_{CSD} 高于上阈值 V_{th1} 时，COMP1 上的逻辑切换，集成电路恢复运行。

图 41 总结了上述情况。只要过流条件存在，集成电路就会以 CSD 电容器设定的重复速率重复过流保护序列。

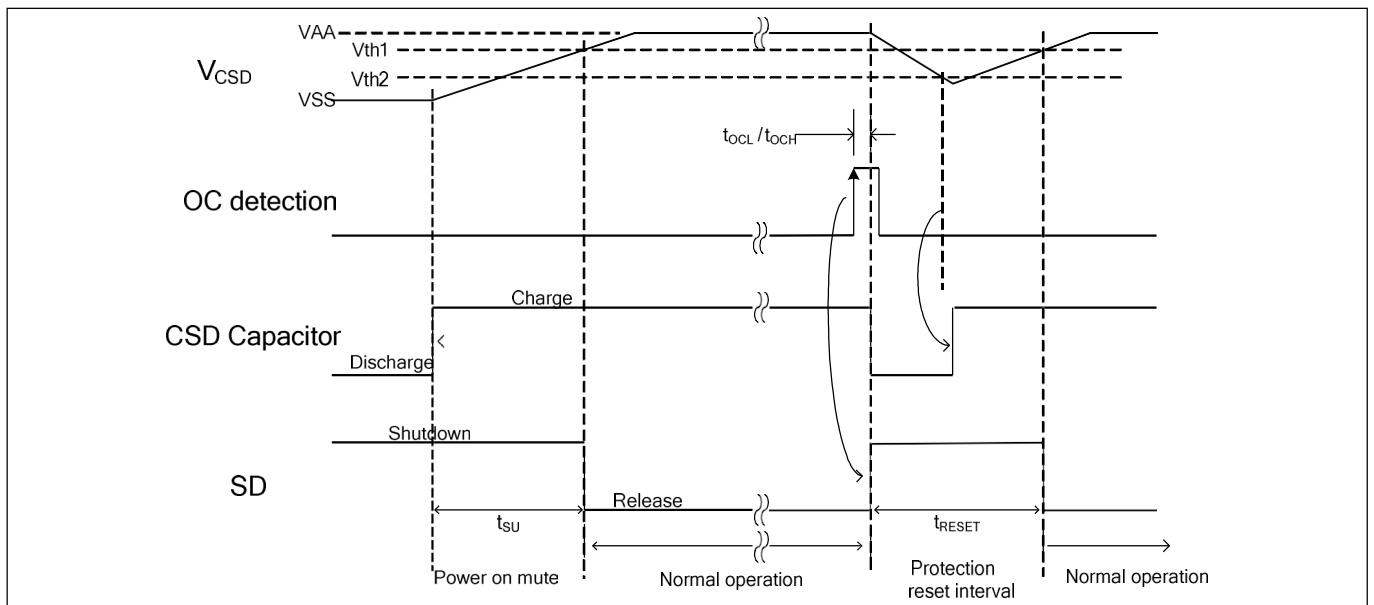


图 41 过流保护定时图

保护

11.3 过温保护 (OTP)

如果控制器集成电路的结温 T_J 超过片上热关断阈值, T_{SD} , 片上过温保护装置就会关闭 PWM。

11.4 欠压保护 (UVP)

为了防止内部 MOSFET 部分导通, 欠压保护功能对低压侧和高压侧栅极偏置电源 (VCC 和 VB) 进行监控。当 VCC 低于 UVLO 时, 高压侧和低压侧 MOSFET 都会关闭。当高压侧电源 V_{BS} 低于欠压锁定阈值时, 高压侧输出被禁用, 而低压侧正常工作。

12 状态输出

12.1 故障输出

故障输出是一个参考 GND 的漏极开路输出，用于报告 MA5332MS 是处于关机模式还是正常工作模式。如果 FAULT 引脚断开，则 MA5332MS 处于正常工作模式，即输出 MOSFET 处于工作状态。以下情况会触发内部关机，并将故障引脚拉低至接地。

- 过电流保护
- 过温保护
- 来自 CSD 引脚电压的关机模式

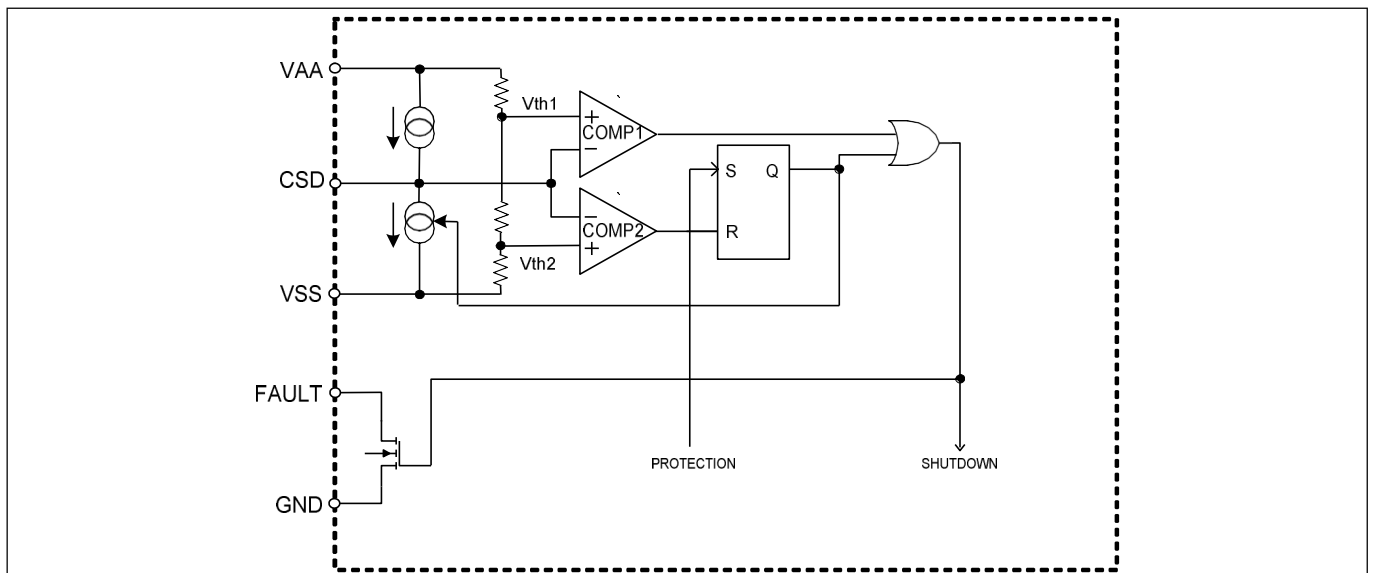


图 42 故障输出

状态输出

12.2 CLIP 输出

当放大器的输出失去预期目标值时，放大器就会进入削波状态。

CLIP 检测模块通过窗口比较器监控 COMP 引脚电压。检测到削波条件时，CLIP 引脚被拉至接地。

COMP 引脚的检测阈值为 VAA-VSS 的 10% 和 90%。在关机模式下，CLIP 输出被禁用。

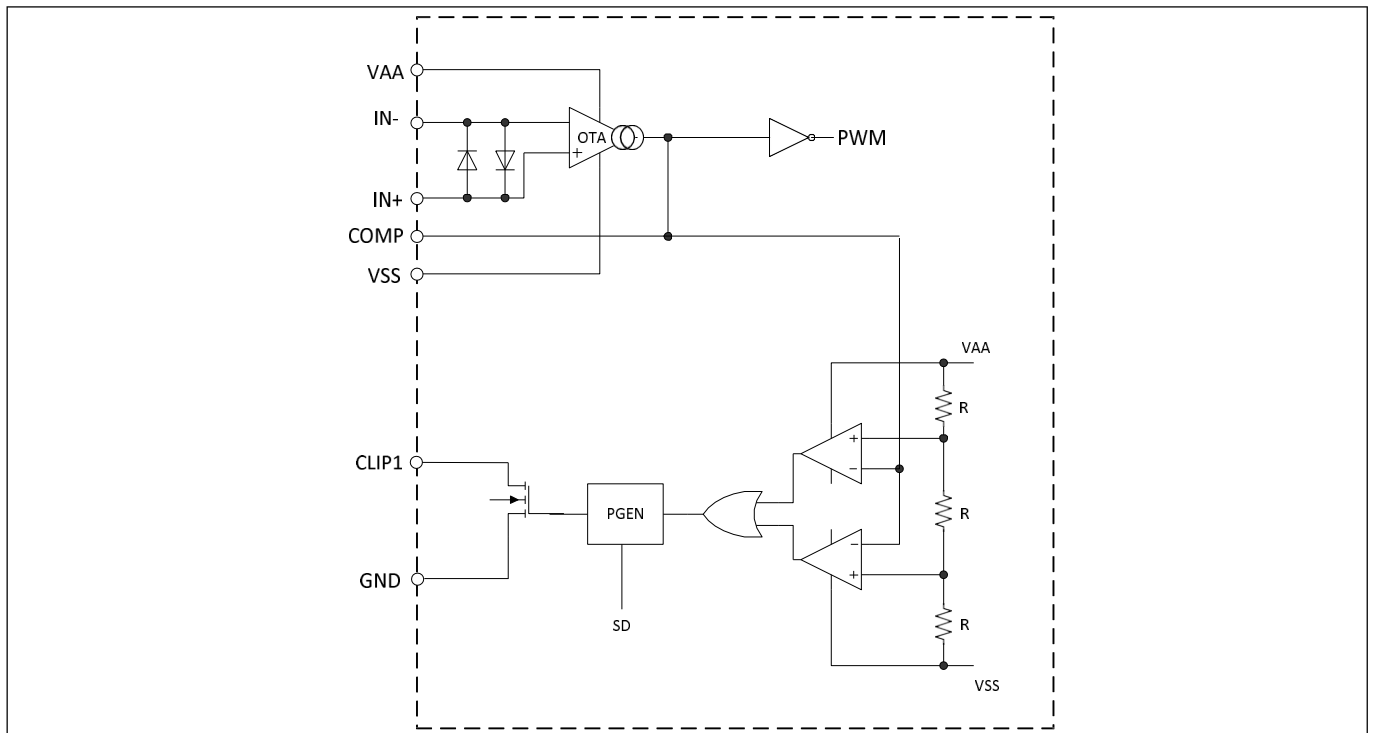


图 43 CLIP 检测

电源设计

13 电源设计

13.1 提供 VAA 和 VSS

VAA 和 VSS 是模拟部分前端的电源电压，因此对噪声敏感。为获得最佳音频性能，VAA 和 VSS 应使用稳压电源。

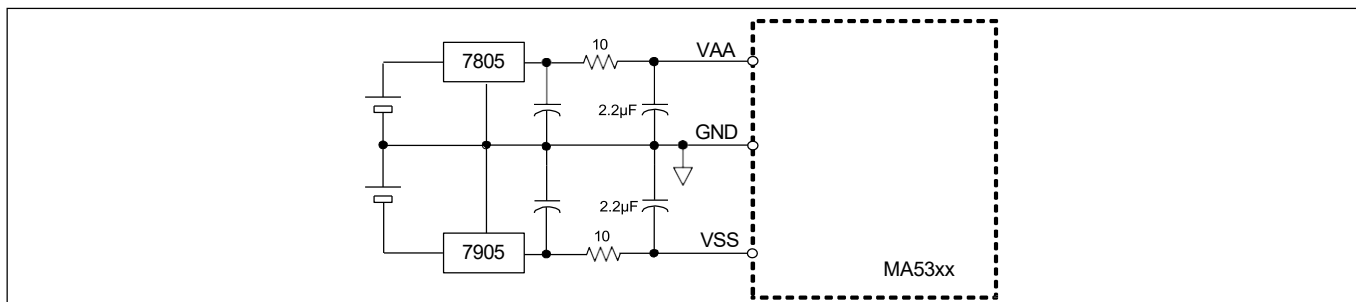


图 44 使用外部稳压器为 VAA 和 VSS 供电

当开关模式稳压器用作 VAA 和 VSS 的电源电压时，应在电源线中安装一个两级 R-C 噪声滤波器，如图 45 所示。

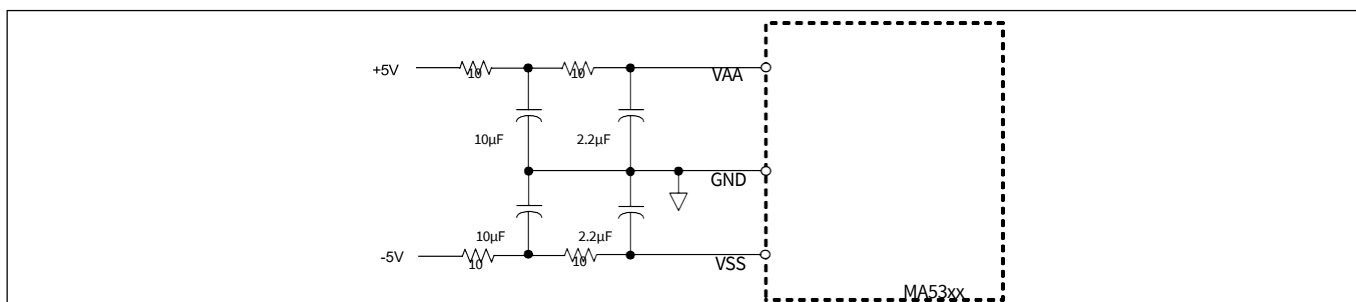


图 45 从开关模式电源供应 VAA 和 VSS

13.2 提供 VCC 和 VB

图 46 显示了栅极驱动器电源的推荐电源配置。栅极驱动器级有三个电源输入端：

1. VCC-COM：低侧栅极驱动电源
2. VB1-VS1：CH1 高压侧栅极驱动电源
3. VB2-VS2：CH2 高压侧栅极驱动电源

低端电源 VCC 为内部栅极驱动逻辑和低端栅极驱动器供电。为了保护 VCC 不受 VS 节点产生的开关噪声影响，建议在自举充电路径中插入几欧姆的 R_{VBS} 。

高压侧驱动器需要一个浮动电源 V_{Bn} ，其基准是连接输出 MOSFET 源极的相应开关节点 V_{Sn} 。电荷泵方法（浮动自举电源）无需浮动电源，因此在典型的应用电路中使用。在低端 MOSFET 导通期间，浮动自举电源从低端电源 VCC 向自举电容器 C_{BS} 充电。当高压侧 MOSFET 导通时，二极管截止并浮动 VBS 电源。在高压侧导通的剩余时间内， C_{BS} 保持其 VB 电源电压。

电源设计

$$I_{VCC} \approx I_{QCC} + I_{QBS} + 2(Q_G \cdot f_{PWM}) \quad / \text{每通道}$$

建议 I_{VCC} 的设计余量至少为 20%。

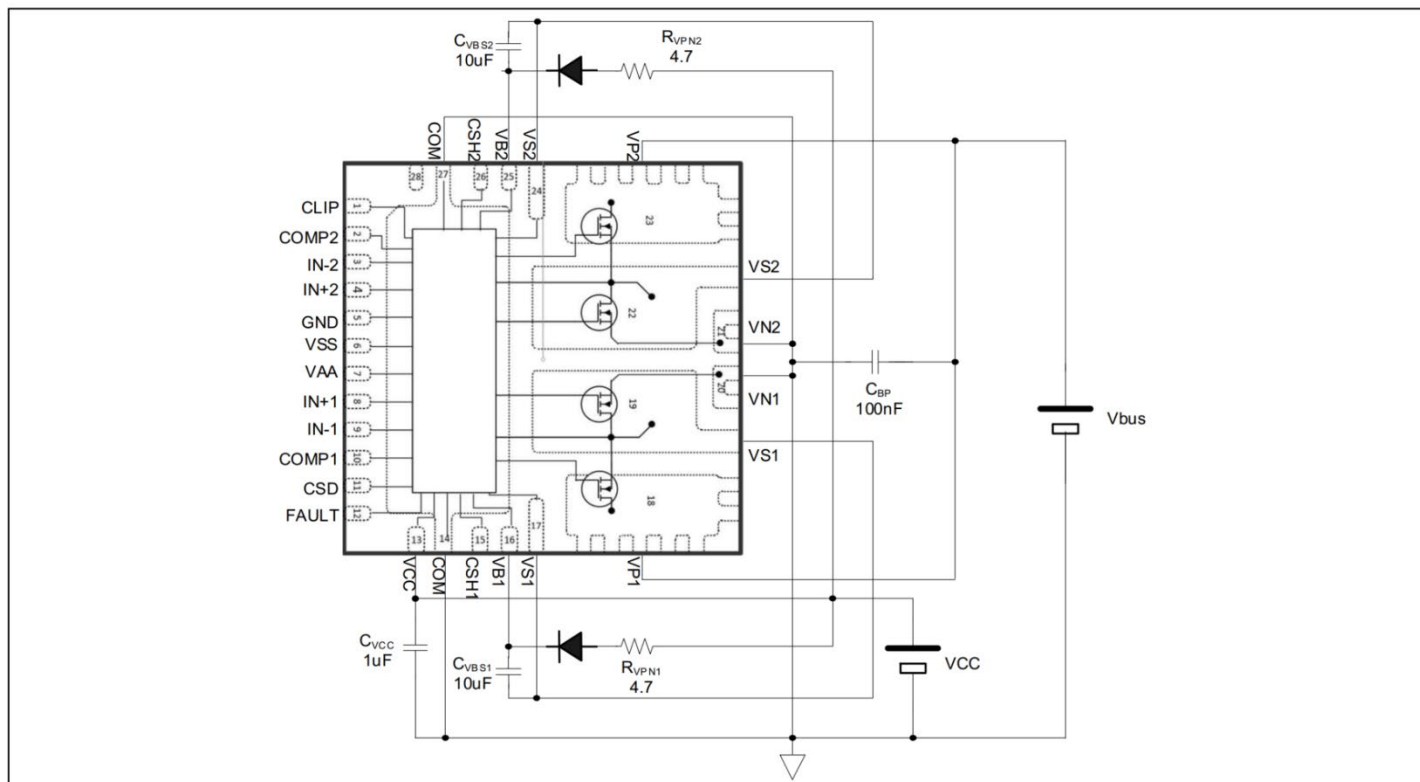


图 46 输出级的推荐电源配置

13.2.1 选择引导电容

MA5332MS 通常采用硬削波条件。持续的高压侧导通持续时间可长达最低音频频率的一半，即几十毫秒。典型应用使用 22 uF C_{BS} 来支持低音频削波。建议使用额定电压为 25 V 或更高的陶瓷电容器（X7R、X5R 或 X5S 型）或铝电解电容器。

13.2.2 选择引导二极管

使用额定电压为最大总线电压 1.5 倍的自举充电二极管。为了在极短的低压侧导通时间内对自举电容器充电，同时实现较高的 PWM 调制比，建议使用快速恢复二极管 ($t_{rr} < 50ns$)。

13.2.3 启动前为 V_{BS} 充电

对于自振荡 PWM 调制器拓扑结构，为了正确启动，必须在 PWM 启动前对自举电源 V_{BS} 进行预充电。如图 47 所示，插入正电源总线和 V_B 之间的充电电阻 R_{CHARGE} 可在开关启动前为 C_{BS} 充电。 R_{CHARGE} 的最小电阻值受系统最大 PWM 调制指数的限制。当高压侧 MOSFET 导通时， R_{CHARGE} 与静态电流 I_{QBS} 一起耗尽自举电源，因此缩短了保持时间，从而最大限度地延长了高压侧的连续导通时间。

R_{CHARGE} 的最大阻值受电阻器启动时的电流充电能力限制。

电源设计

预充电电流流入扬声器负载。为了在不连接负载的情况下启动，与扬声器输出并联的假负载 R_{dummy} 提供了一条预充电电流路径。

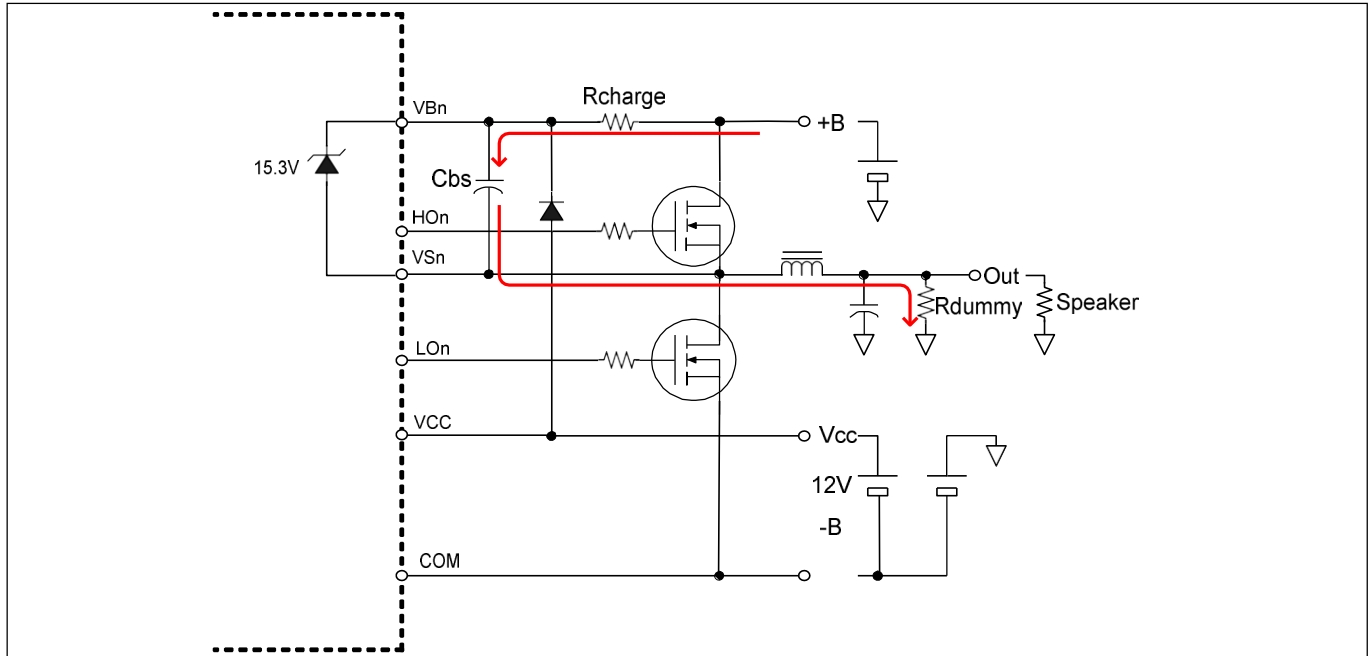


图 47 引导式电源预充电

13.3 电源顺序

MA5332MS 中的保护控制块监控 V_{AA} 和 V_{CC} 的状态，以确保在开始正常工作之前，两个电压电源都高于各自的 UVLO（欠压锁定）阈值。如果 V_{AA} 或 V_{CC} 低于欠压阈值，输出 MOSFET 将在关断模式下被禁用，直到 V_{AA} 和 V_{CC} 都上升到各自的电压阈值之上。一旦 V_{AA} 或 V_{CC} 低于欠压锁定阈值，MA5332MS 中的保护逻辑就会关闭高压侧和低压侧。

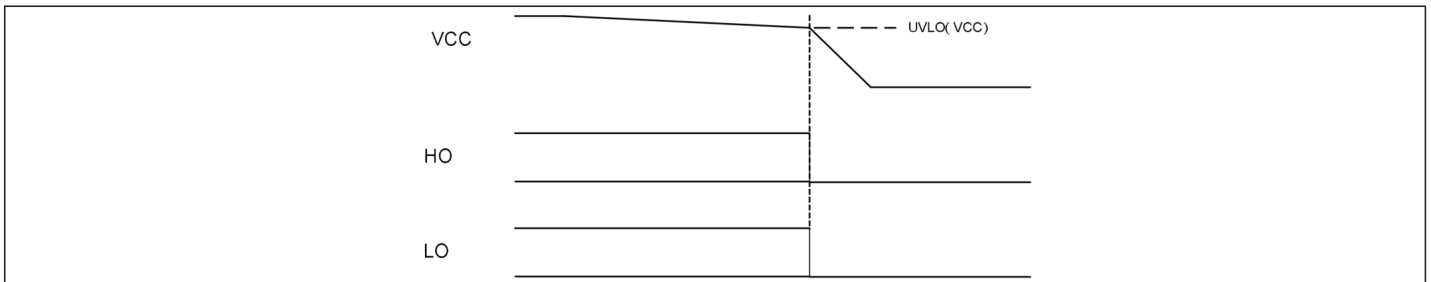


图 48 MA5332MS UVLO 时序图

14 封装详情

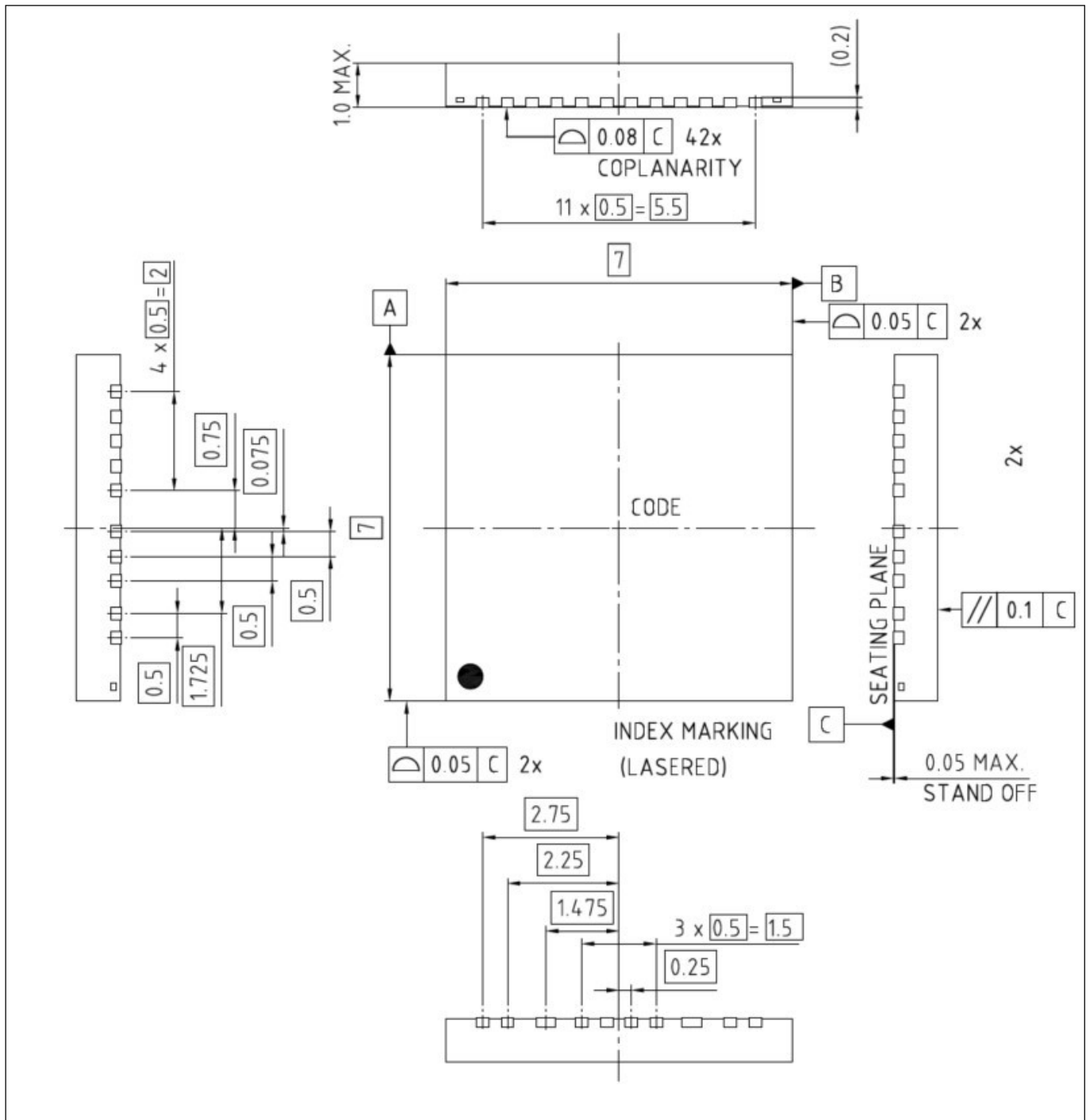


图 49 封装详细信息

封装详情

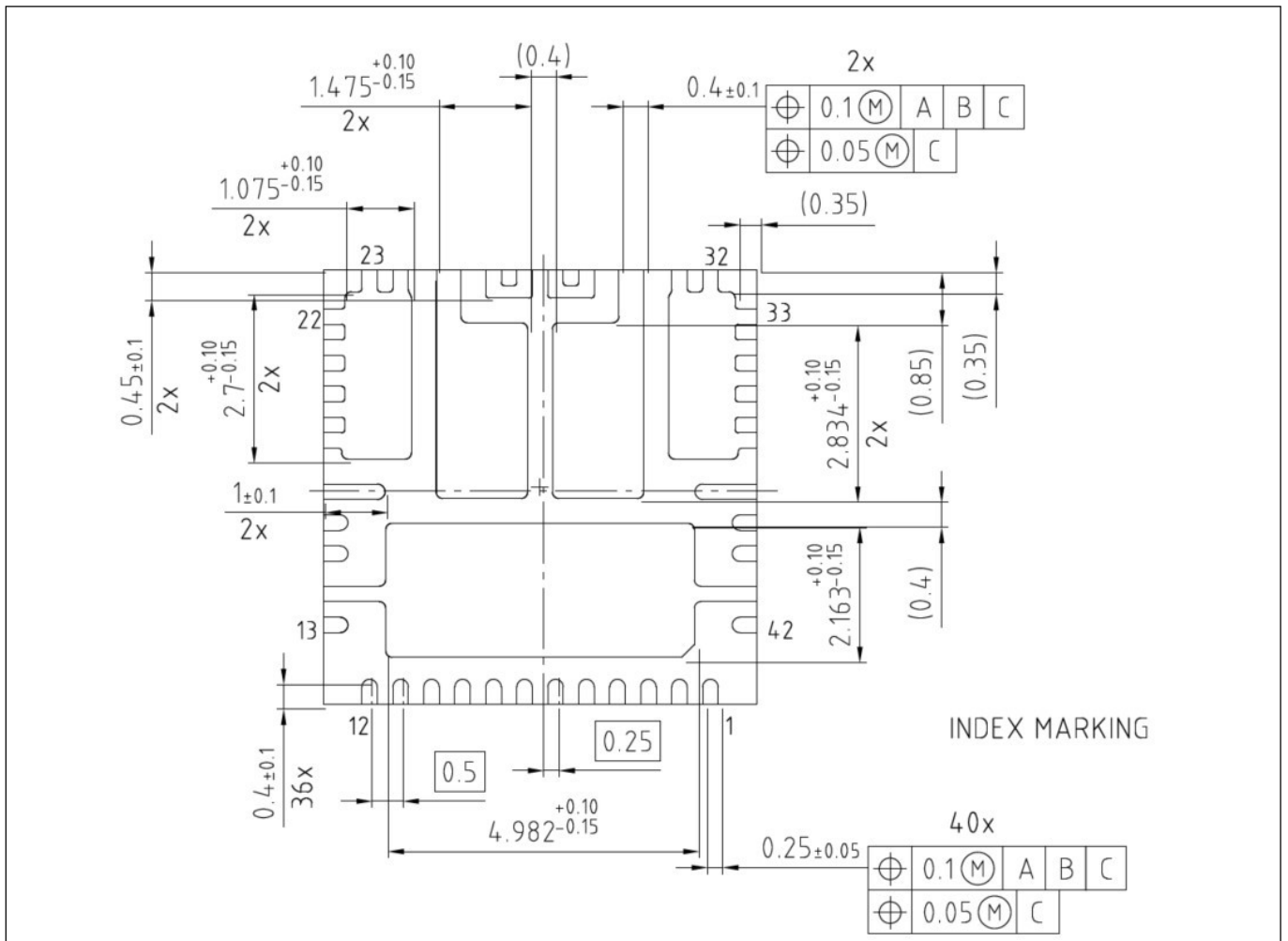


图 50 封装细节；底部金属化细节视图

封装详情

Dimension Table				
Thickness Symbol	V			Note
	Minimum	Norminal	Maximum	
A	0.80	0.90	1.00	
A1	0.00	0.02	0.05	
A3	---	0.20 Ref	---	
b1	0.20	0.25	0.30	5
b2	0.35	0.40	0.45	5
D	7.00 BSC			
E	7.00 BSC			
D1	2.013	2.163	2.263	
E1	4.832	4.892	5.082	
D2	2.55	2.700	2.800	
E2	0.925	1.075	1.175	
D3	2.684	2.834	2.934	
E3	1.325	1.475	1.575	
L1	0.30	0.40	0.50	
L2	0.90	1.00	1.10	
L3	0.35	0.45	0.55	
aaa	0.05			
bbb	0.10			
ccc	0.10			
ddd	0.05			
eee	0.08			
N	42			3
Notes	1,2			

图 51 尺寸表

15 电路板安装、零件标记和订购信息

PQFN 封装产品的可靠性取决于电路板安装工艺。焊接工艺至关重要。有关具体的基底面设计和焊接方法，请参阅应用说明 AN-1170 音频 IC 电路板安装应用说明。

设备概要

图 52 显示了这些设备的轮廓。相对焊盘位置的控制精度为 ± 0.050 毫米。有关每个器件的完整尺寸和公差，以及其尺寸和外形，请参阅相关产品数据表和封装外形图。

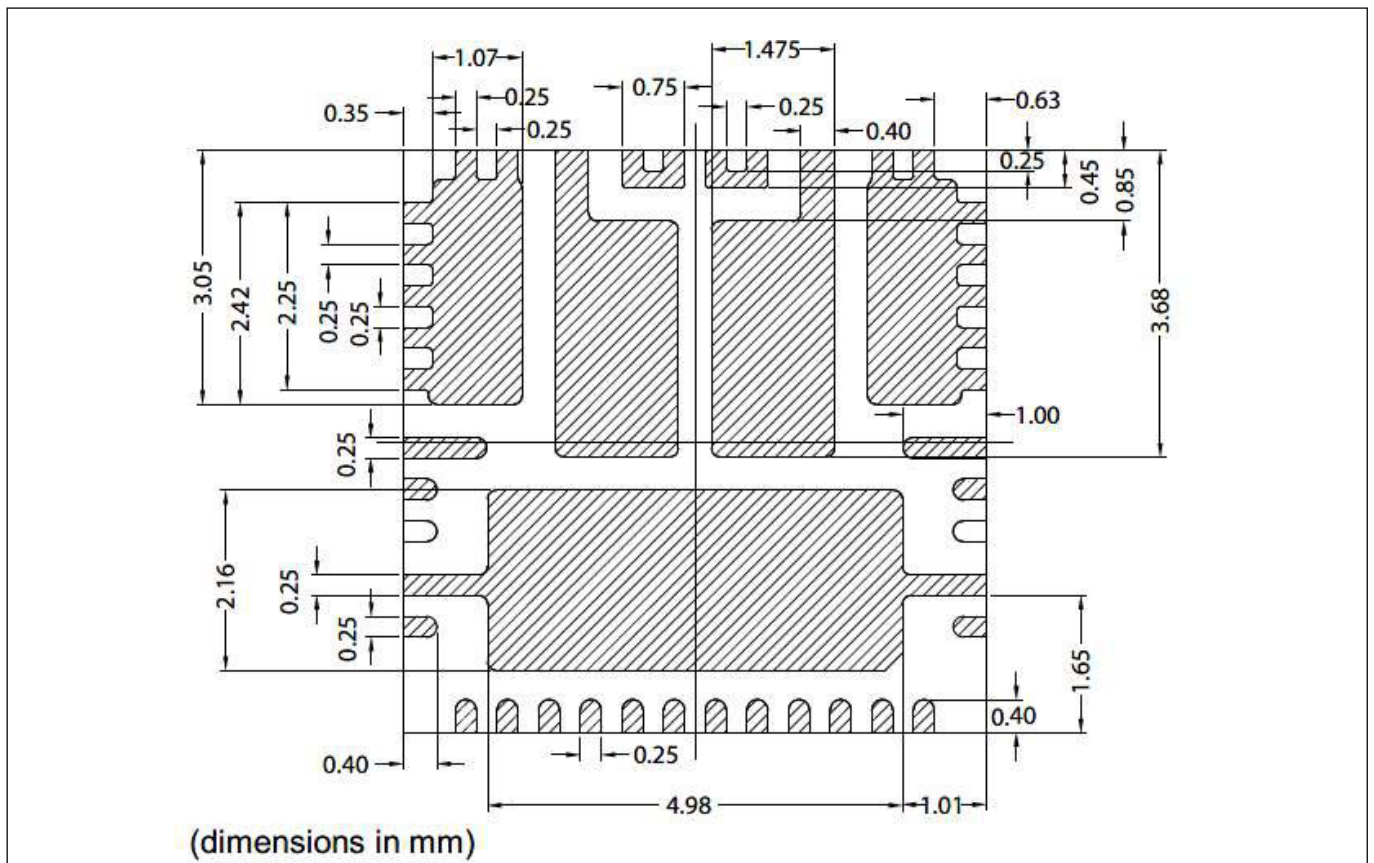


图 52 42-引线 7x7 器件外形图

基板/PCB 布局

评估结果表明，采用图 53 和图 54 所示的基板/PCB 布局可实现最佳整体性能

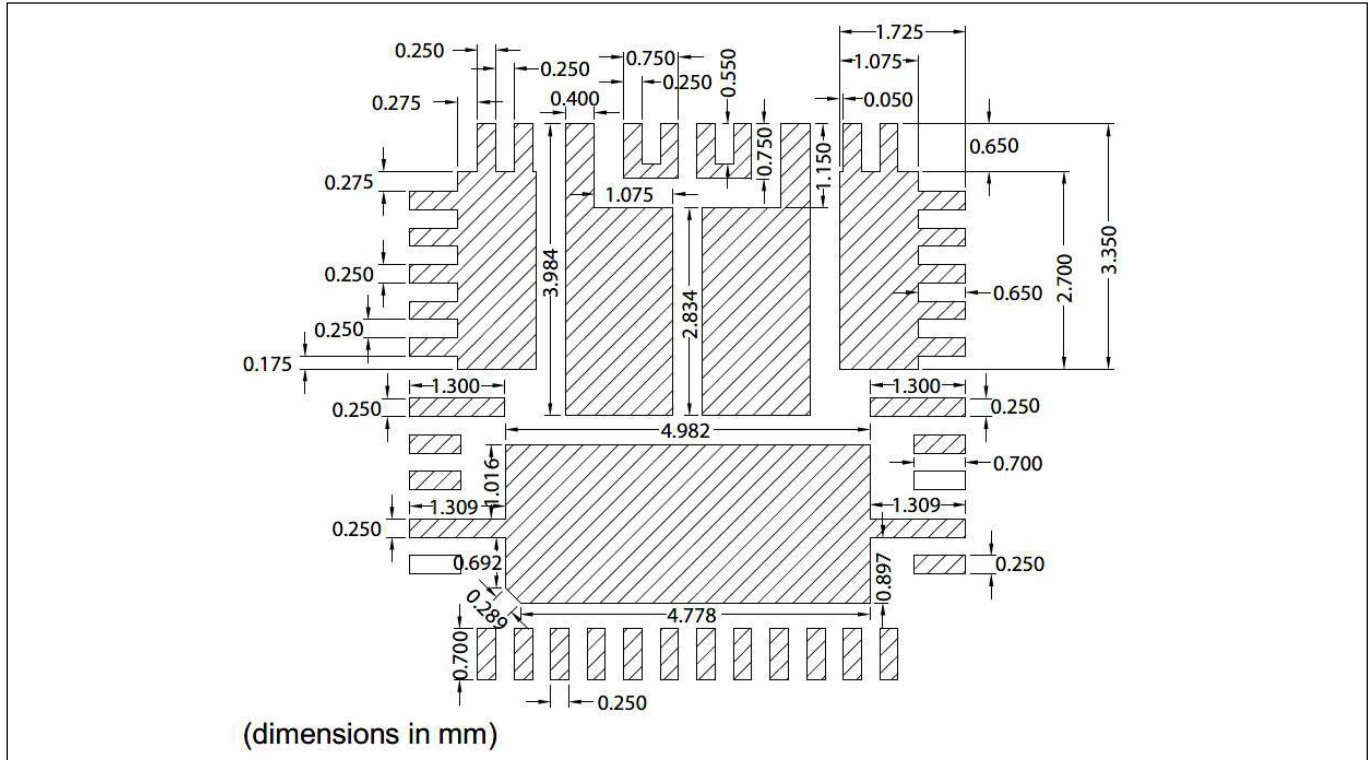


图 53 42-引线 7x7 基板/PCB 布局_1

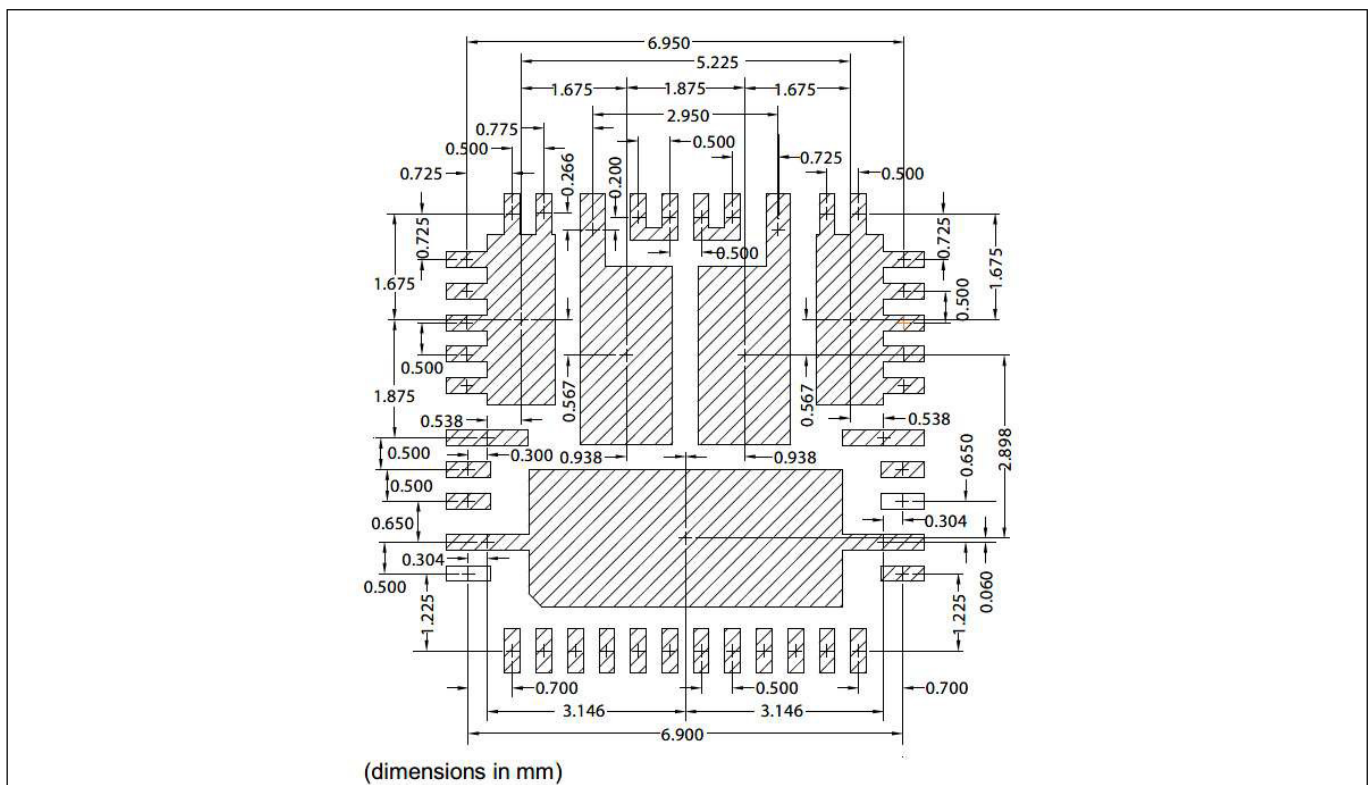


图 54 42-引线 7x7 基板/PCB 布局_2

模板设计

评估结果表明，使用图 55-58 所示的钢网设计可以获得最佳的整体性能。

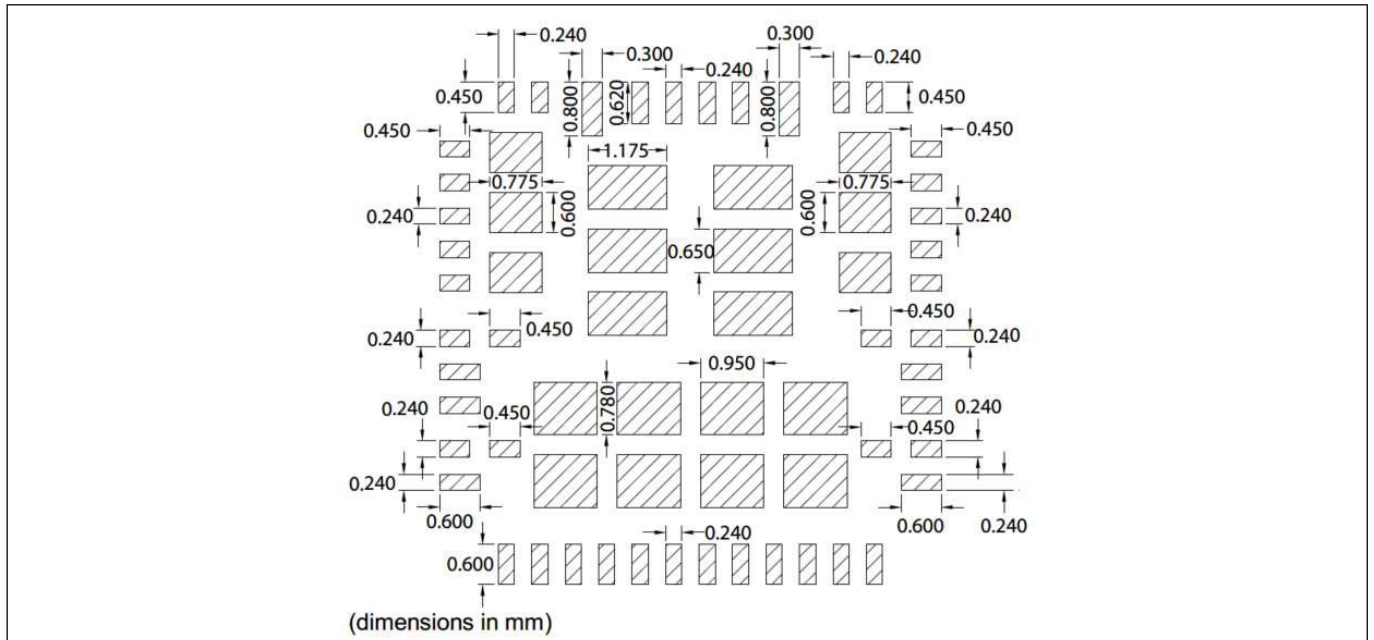


图 55 42-引线 7x7 模板设计_1

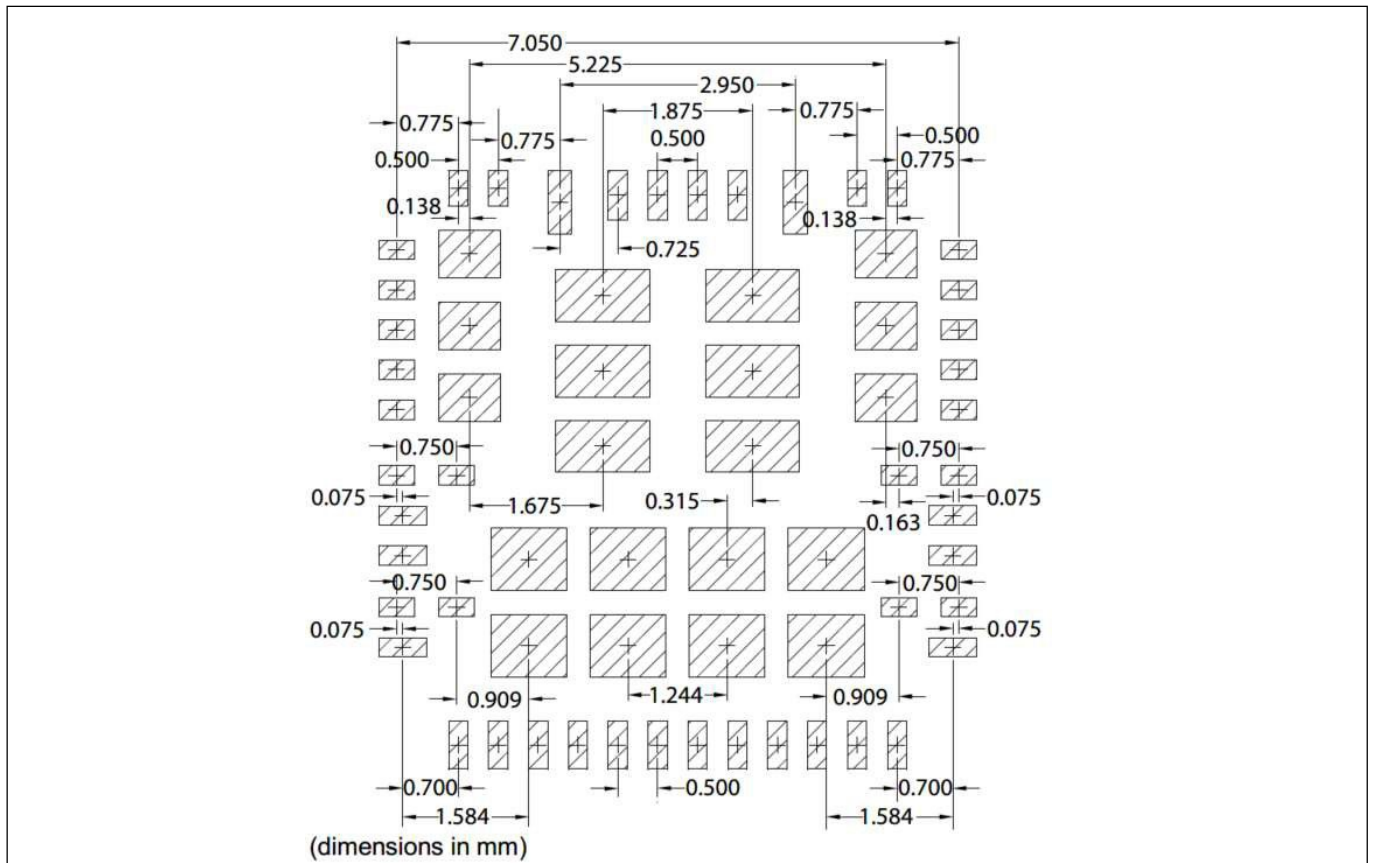


图 56 42-引线 7x7 模板设计_2

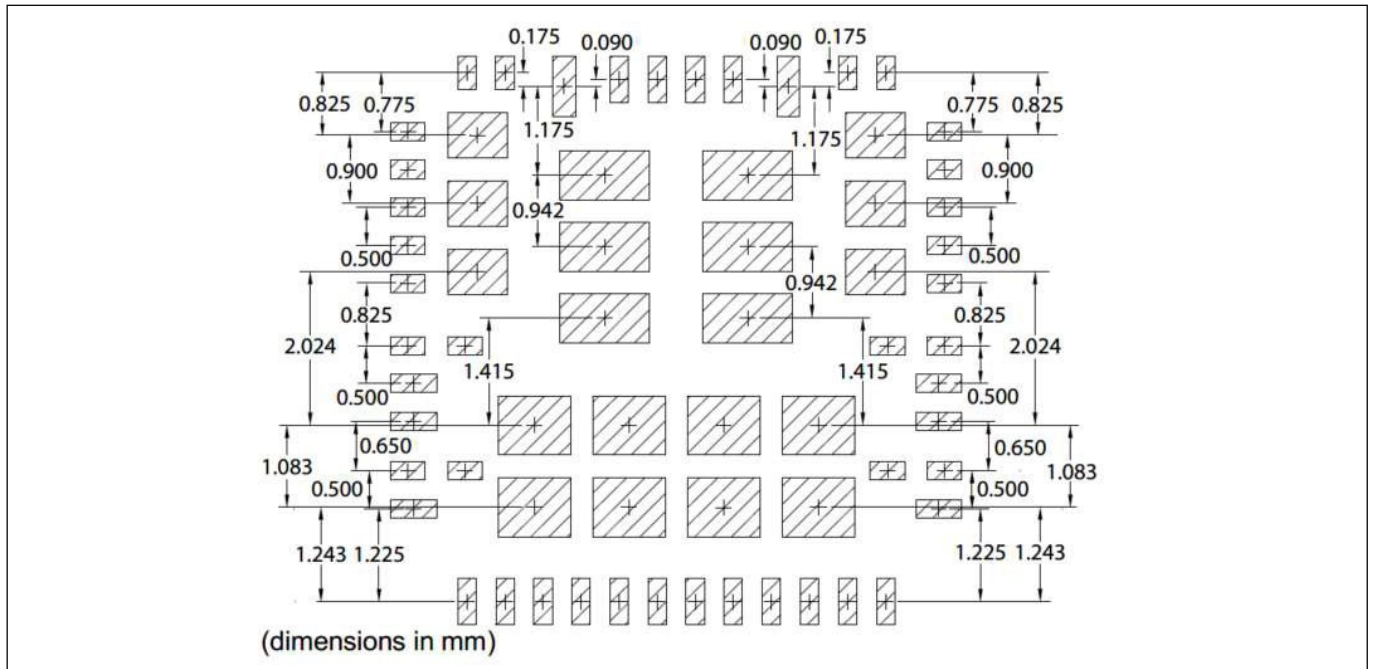


图 57 42-引线 7x7 模板设计_3

注：本设计的钢网厚度为0.127 毫米 (0.005")。对于其他厚度的模板，应调整减少量。为确保可靠性，所有焊接条件都是必要的。更多详情，请参阅应用说明AN-1170 音频功率四扁平无引线(PQFN) 电路板安装应用

零件标记

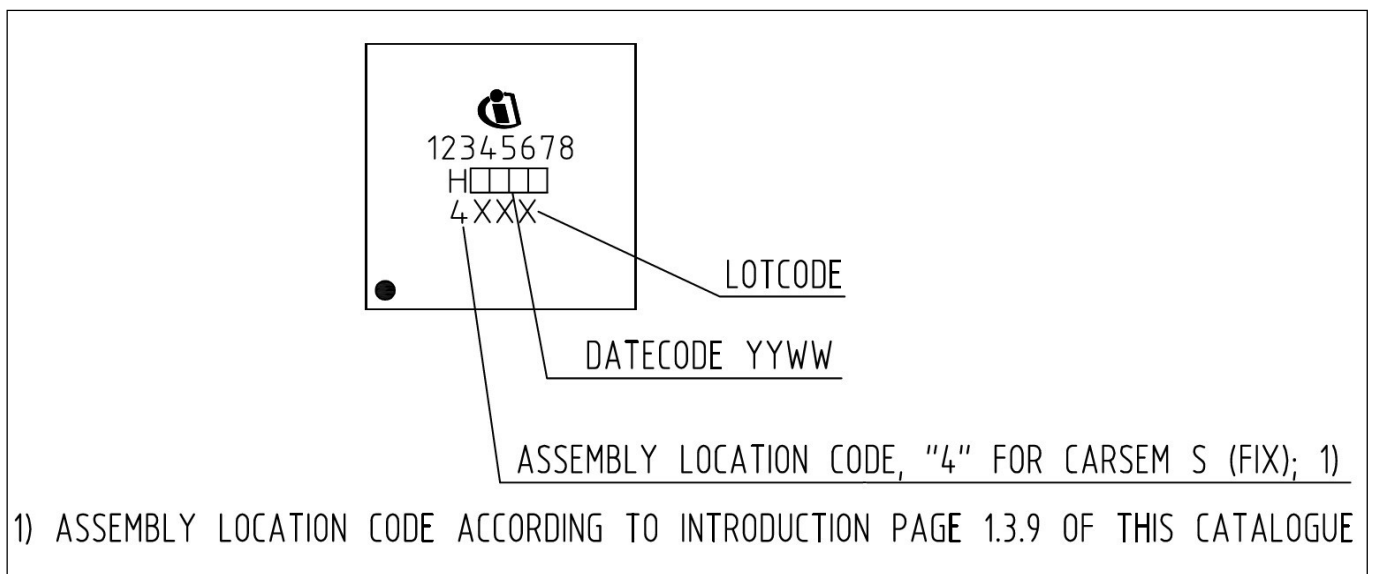


图 18 元件标记

MERUS™ 集成 D 类放大器
MA5332MS



电路板安装、零件标记、订购信息 订购信息

Base part number	Package type	Standard pack		Complete part number
		Form	Quantity	
MA5332MS	7x7mm PG- IQFN-42	Tape and Reel	3000	MA5332MS

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2022-09-21

Published by

**Infineon Technologies AG
81726 Munich, Germany**

© 2025 英飞凌科技股份有限公司。

All Rights Reserved.

**Do you have a question about
this document?**

Email: erratum@infineon.com

Document reference

IMPORTANT NOTICE

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

For further information on the product, technology delivery terms and conditions and prices please contact your nearest Infineon Technologies office (www.infineon.com).

WARNINGS

Due to technical requirements products may contain dangerous substances. For information on the type in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.

修订记录

MA5332MS

Revision 2025-03-17, Rev. 2.2

历史修订版本

Revision	Date	Subjects (major changes since last revision)
2.0	2021-09-25	Release of final version
2.1	2024-11-18	gm test condition: Ccomp = 1 nF -> 2 nF -Section 7 figure updates
2.2	2025-11-03	Added MERUS trademark



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-04-20

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com