

英飞凌 IR 3883

800kHz 3A EaSy Sup/IRBuck® 同步降压稳压器

数据手册

Rev 3.1, 09/07/2021

1 产品概述

特性

- 宽输入电压范围（2.5V-14V），带外部 Vcc
- 单输入电压范围（4.5V 至 14V）
- 连续 3A 负载能力
- 800 kHz 开关频率
- 10uA 关机时的电源电流
- EaSy Sup/IRBuck® 引擎在使用陶瓷电容且无外部补偿时保持稳定
- 通过降低开关频率和二极管仿真模式提高轻负载效率
- 强制连续导通模式选项
- 热补偿峰值过流保护，有三个可选级别
- 内部软启动
- 使能输入
- 预偏压启动
- 热关断
- 功率良好输出
- 精密基准电压（0.5V+/-0.6%）
- 小尺寸 3mmx3mm QFN
- 无铅、无卤素，符合 RoHS6 标准

描述

英飞凌 IR3883 Sup/IRBuck® 是一款易于使用、完全集成的高效单片式 DC/DC 稳压器。片上 PWM 控制器和 MOSFET 使 IR3883 成为一种节省空间的解决方案，可提供精确的功率交付。IR3883 采用增强型稳定性 (EaSy) 引擎，无需补偿即可在使用陶瓷电容时保持稳定。IR3883 可在强制连续导通模式 (FCCM) 下工作，也可在轻负载时进入二极管仿真模式以节省电能。在超轻负载情况下，IR3883 可进入低静态电流模式，是待机电源的理想选择。

它具有重要的保护功能，如预偏置启动、内部软启动、打嗝过流保护和热关断，可在发生故障时提供所需的系统级安全保护。

应用

- 服务器和计算
- 存储应用
- 通信基础设施
- 通用直流-直流转换器
- 分布式负载点电源架构

表 1-1 订购信息

Part Number	Package Type	Standard Pack		Part Number
		Form	Quantity	
IR3883	PQFN 3 mm x 3 mm	Tape and Reel	3000	IR3883MTRPBF

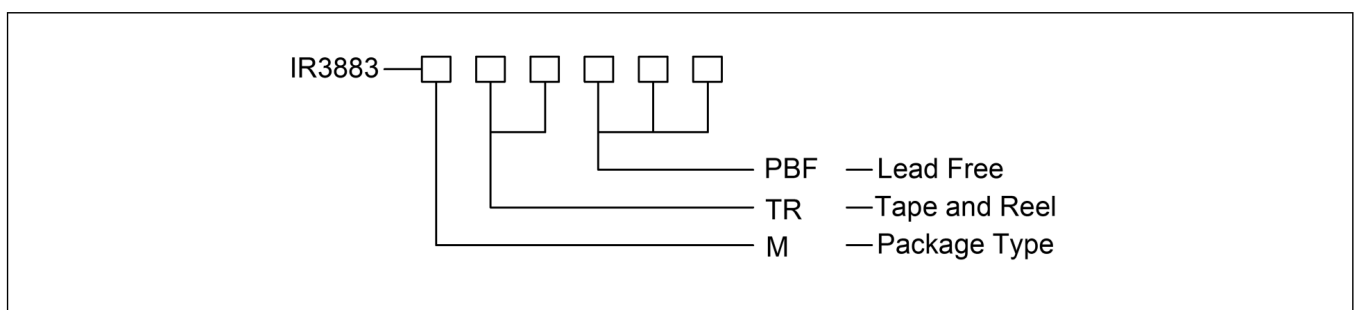


图 1-1 IR3883 Part Number Configuration Code

2 基本应用

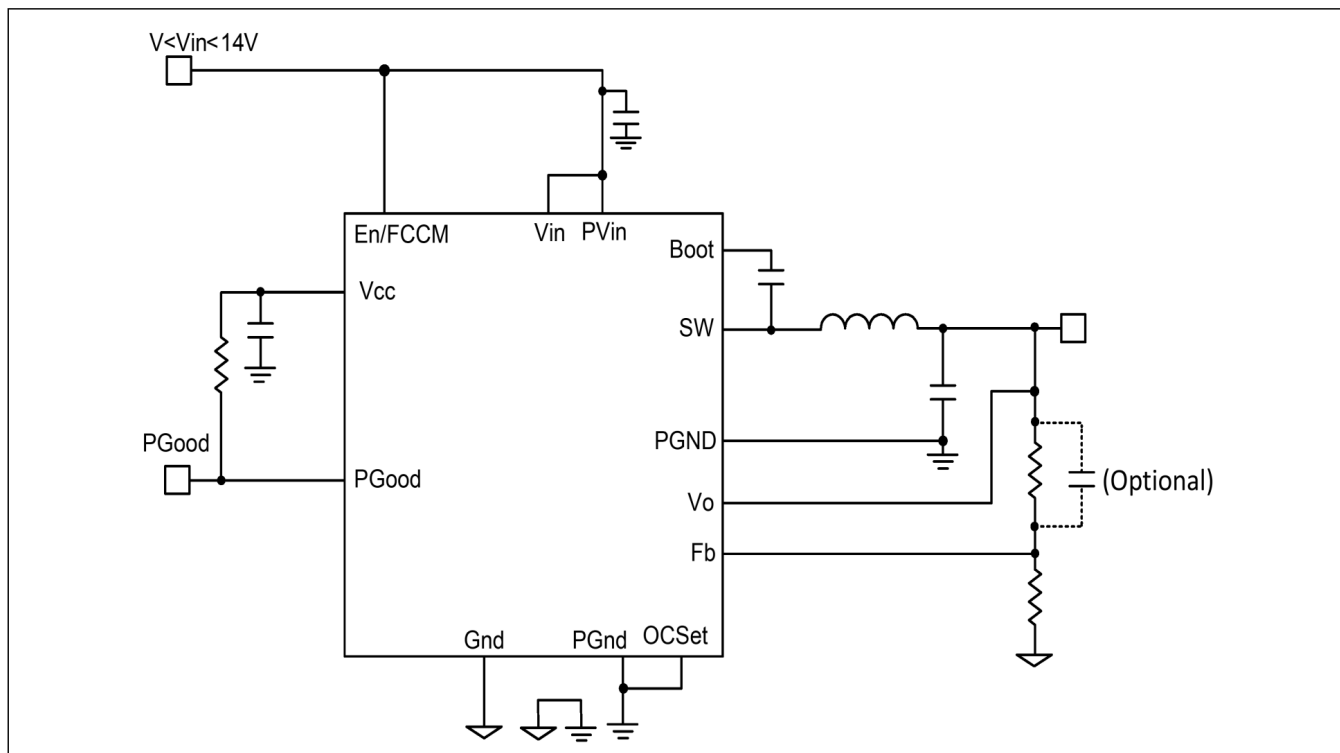


图 2-1 IR3883 Basic Application Circuit

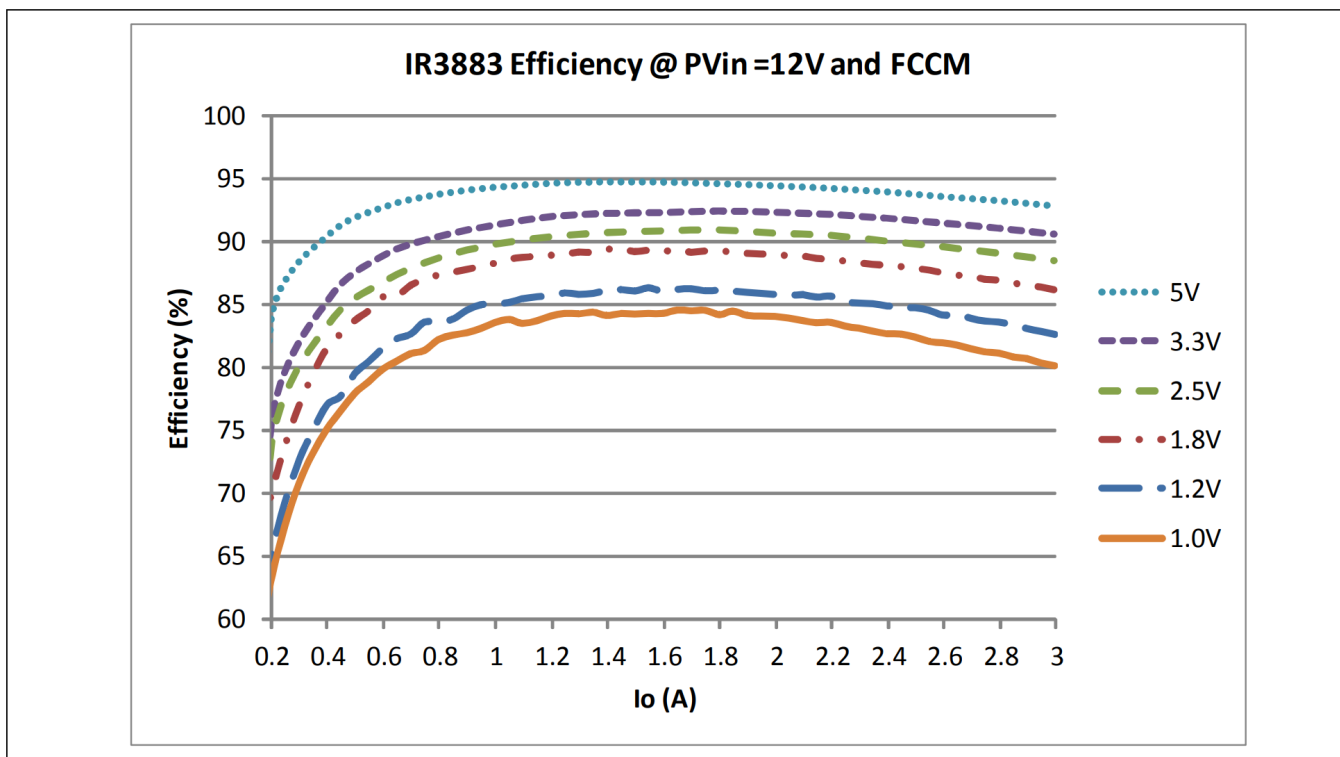


图 2-2 IR3883 Performance Curves

3 框图

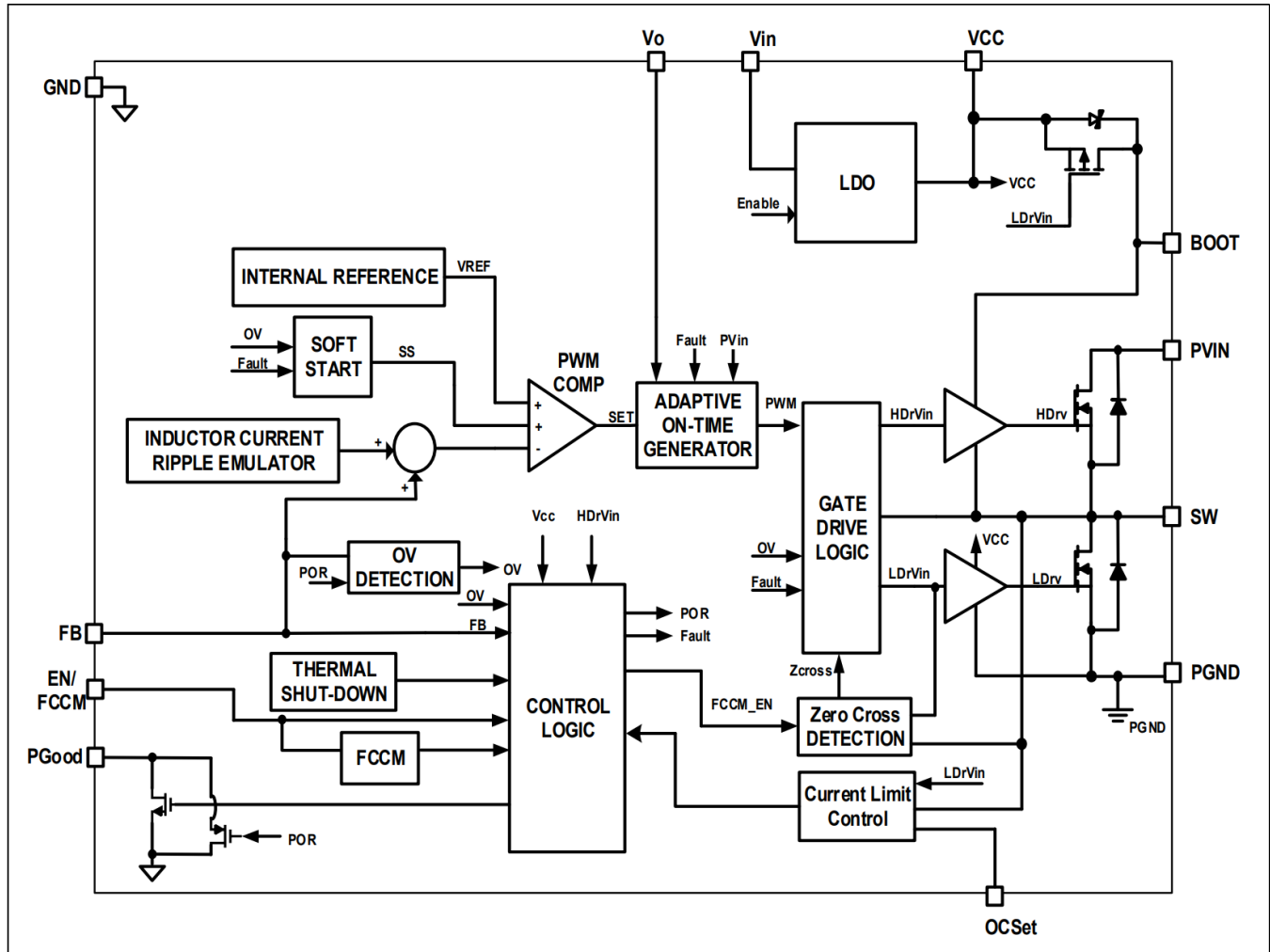


图 3-1 Simplified block diagram

4 引脚分布图和引脚说明

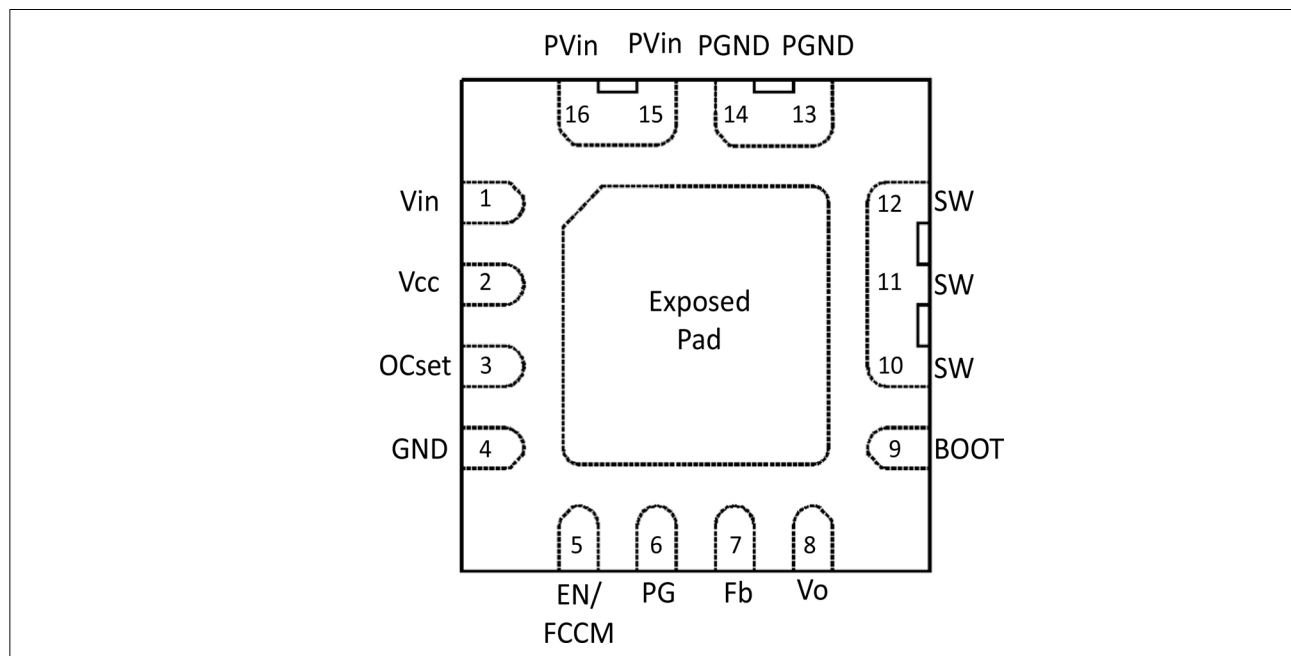


图 4-1 Pinout Diagram: PQFN 3 mm x 3 mm (Top View)

表 4-1 引脚说明

Pin No.	Name	Pin Type	Function
1	Vin	S	Input supply to the internal LDO.
2	Vcc	S	Input bias for the internal control circuitry and driver. Supplied by an internal LDO or an external Vcc voltage. A 2.2uF ceramic capacitor must be used between Vcc and the Power ground (PGND).
3	OCSet	I	Over Current Protection (OCP) limit set point. Three user selectable OCP limits are available by floating this pin, connecting it to Vcc or connecting it to PGnd.
4	Gnd	S	Signal ground for internal reference and control circuitry.
5	En/FCCM	I	Multifunction pin: (1) Enable pin to turn on and off the IC. (2) Enable Diode Emulation (DE) Mode operation when En/FCCM voltage is lower than FCCM stop threshold, or Forced Continuous Conduction Mode (FCCM) operation, when En/FCCM voltage is higher than FCC start threshold.
6	PGood	O	Power Good status output pin is open drain. Connect a pull up resistor of 50kΩ from this pin to Vcc or an external bias voltage.
7	Fb	I	Output voltage feedback pin. Connect this pin to the output of the regulator via a resistor divider to set the output voltage.
8	Vo	I	Vo sense pin. Connect this pin directly to the output of the regulator to set the on-time.
9	Boot	I	Supply voltage for the high-side driver. Connect this pin to the SW node of the regulator through a bootstrap capacitor.

表 4-1 **引脚说明**

Pin No.	Name	Pin Type	Function
10, 11, 12	SW	O	Switch node. This pin is connected to the output inductor.
13, 14	PGND	S	Power Ground. This pin serves as a separated ground for the MOSFET drivers and should be connected to the system's power ground plane.
15, 16	PVin	S	Input supply for the power stage.
	Exposed Pad	-	Exposed pad needs to be connected to PGND with PCB layout design. Thermal via holes can be placed on the exposed pad to aid thermal dissipation.

5 规格

5.1 绝对最大额定值

超出表 5-1 所列的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件可在这些或任何其他超过提示的操作规格部分的条件下进行功能操作。

表 5-1 绝对最大额定值

Parameter	Min	Max	Units	Conditions
PVin, Vin, En/FCCM to PGND	-0.3	16	V	2, 3.
Vcc to PGND	-0.3	6	V	2.
Boot to PGND	-0.3	22	V	(DC) 2.
	-0.3	24	V	(AC, 10ns) 2.
SW to PGND	-0.3	16	V	(DC) 2.
	-4.0	18	V	(AC, 10ns) 2.
Boot to SW	-0.3	VCC + 0.3	V	1.
Vo, Fb to GND	-0.3	6	V	(DC) 2.
	-0.3	6.5	V	(AC, 10us) 2.
OCSets, Pgood to GND	-0.3	6	V	2.
PGnd to Gnd	-0.3	0.3	V	

注释:

1. 电压不得超过 6V。
2. PGND 引脚和 GND 引脚连接在一起。
3. 最大 SW 节点电压不应超过表 5-1 中定义的绝对最大额定值。

表 5-2 热特性信息

Parameter	Value / Units	Condition
Junction-to-ambient thermal resistance θ_{JA}	40°C/W	4.
Junction to PCB thermal resistance θ_{J-PCB}	6°C/W	
Junction to case top thermal resistance θ_{J-CTop}	38°C/W	
Storage Temperature Range	-55°C to 150°C	
Junction Temperature Range	-40°C to 150°C	

注释:

4. θ_{JA} 是将元器件安装在自由空气中的高效热导率测试板上测量的

5.2 推荐工作条件

表 5-3 推荐工作条件

Symbol	Parameter	Min	Max	Units	Condition
PVin	Input Voltage Range with External Vcc	2.5	14	V	5. 3.
PVin, Vin	Input Voltage Range with Internal LDO	5.5	14	V	6. 3.
Vcc	Supply Voltage Range	4.5	5.5	V	3.
V _o	Output Voltage Range	0.5	5	V	
I _o	Continuous Output Current Range	0	3	A	
T _J	Operating Junction Temperature	-40	125	°C	

注释:

- Vin 连接至 Vcc, 以旁路内部 LDO。
- Vin 连接至 PVin。适用于 PVin=Vin=4.5V-5.5V 的单轨应用, Vcc (内部 LDO 输出电压) 处于压降模式。请参阅内部 LDO 和过流保护部分的应用信息。

5.3 电气特性

除非另有规定, 这些规格适用于 5.5V < Vin = PVin < 14V, 0°C < T_J < 125°C。

典型值在 Ta = 25°C 时指定。

表 5-4 功率级电气特性

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
Power Stage						
R _{ds(on)_Top}	Top Switch	V _{Boot} - V _{sw} = 5.2V, T _J = 25°C	-	82	106.4	mΩ
R _{ds(on)_Bot}	Bottom Switch	Vcc = 5.2V, T _J = 25°C	-	26	33.9	mΩ
	Boot Diode Forward Voltage	I _{Boot} = 10mA		200	300	mV
Supply Current						
I _{in(Standby)}	Vin Supply Current (standby)	En = Low	-	1.8	10	μA
I _{in(Static)}	Vin Supply Current (static)	En = 2V, No Switching	-	137	200	μA
I _{in(Dyn)}	Vin Supply Current (dynamic)	En = High, Fs = 800kHz, Vin = 12V	-	4.5	5.5	mA
Soft-Start						
SS _{rate}	Soft-Start Ramp Rate		0.16	0.2	0.24	mV/μs
Feedback Voltage						
V _{FB}	Feedback Voltage		-	0.5		V
	Accuracy	0°C < T _J < 85°C, V _{out} = 0.5V	-0.6		+0.6	%
		-40°C < T _J < 125°C, V _{out} = 0.5V ^{7.}	-1		+1	%
I _{VFB}	V _{FB} Input Current	V _{FB} = 0.5V, T _J = 25°C	-0.4	0	+0.4	μA
On-Time Timer Control						
T _{on}	On-Time	V _{in} = 12V, V _o = 1.05V		109		ns
T _{on(Min)}	Minimum On-Time	V _{in} = 12V, V _o = 0V ^{8.}		20	50	ns

表5-4 电气特性

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
$T_{off(Min)}$	Minimum Off-Time	$V_{FB} = 0V, T_J = 25^{\circ}C$		240	320	ns
Internal Regulator (LDO)						
V_{CC}	LDO Output Voltage	$5.5V < V_{in} < 14V, 0A - 5.5mA$	4.9	5.2	5.4	V
		$4.5V < V_{in} < 5.5V, 0A - 5.5mA$	4.4	-	-	V
V_{LN}	Line Regulation	$5.5V < V_{in} < 14V, 5.5mA$	-	-	30	mV
V_{LD}	Load Regulation	$0A - 5.5mA$	-	-	100	mV
I_{short}	Short Circuit Current		-	90	-	mA
Thermal Shutdown						
	Thermal Shutdown	8.	-	145	-	$^{\circ}C$
	Hysteresis	8.	-	25	-	$^{\circ}C$
Under Voltage Lockout						
$V_{CC_UVLO_Start}$	V_{CC} Start Threshold	V_{CC} Rising Trip Level	4	4.2	4.4	V
$V_{CC_UVLO_Stop}$	V_{CC} Stop Threshold	V_{CC} Falling Trip Level	3.6	3.8	4.1	V
Enable_High	Enable Threshold	Ramping up	1.14	1.2	1.36	V
Enable_Low		Ramping down	0.9	1	1.06	V
R_{EN}	Input Impedance		500	1000	1500	k Ω
V_{FCCM_start}	FCCM Start Threshold		2.6	-	-	V
V_{FCCM_stop}	FCCM Stop Threshold		-	-	2.3	V
Current Limit						
I_{oc}	Current Limit Threshold	$0^{\circ}C < T_J < 125^{\circ}C, OCSET = PGND$	4.0	5.14	5.9	A
		$0^{\circ}C < T_J < 125^{\circ}C, OCSET = float$ 8.	3.2	4.04	4.6	
		$0^{\circ}C < T_J < 125^{\circ}C, OCSET = V_{CC}$ 8.	2.3	2.95	3.4	
Tblk_Hiccup	Hiccup Blanking Time	8.	-	20	-	ms
Over Voltage Protection						
V_{OVP}	Output OV Protection Threshold	OVP detect	115	120	125	%
T_{OVPDEL}	Output OV Protection Delay		-	5	-	μs
Power Good						
$V_{PG(upper)}$	Power Good Threshold	Fb Rising	85	90	95	% Vref
$V_{PG(lower)}$	Power Good Threshold	Fb Falling	80	85	90	% Vref
I_{PG}	Power Good Sink Current	$PG = 0.5V, E_n = 2V$	2.5	5	-	mA
$V_{PG(low)}$	Power Good Voltage Low when no supply	$V_{in} = V_{cc} = 0V, R_{pull-up} = 50k\Omega$ to 3.3V	-	0.3	0.5	V

注释:

- 通过统计质量控制的相关性来确保冷热温度性能。未进行生产测试。
- 由设计保证，但未经生产测试。

5.4 典型工作特性 -40°C 至 +125°C

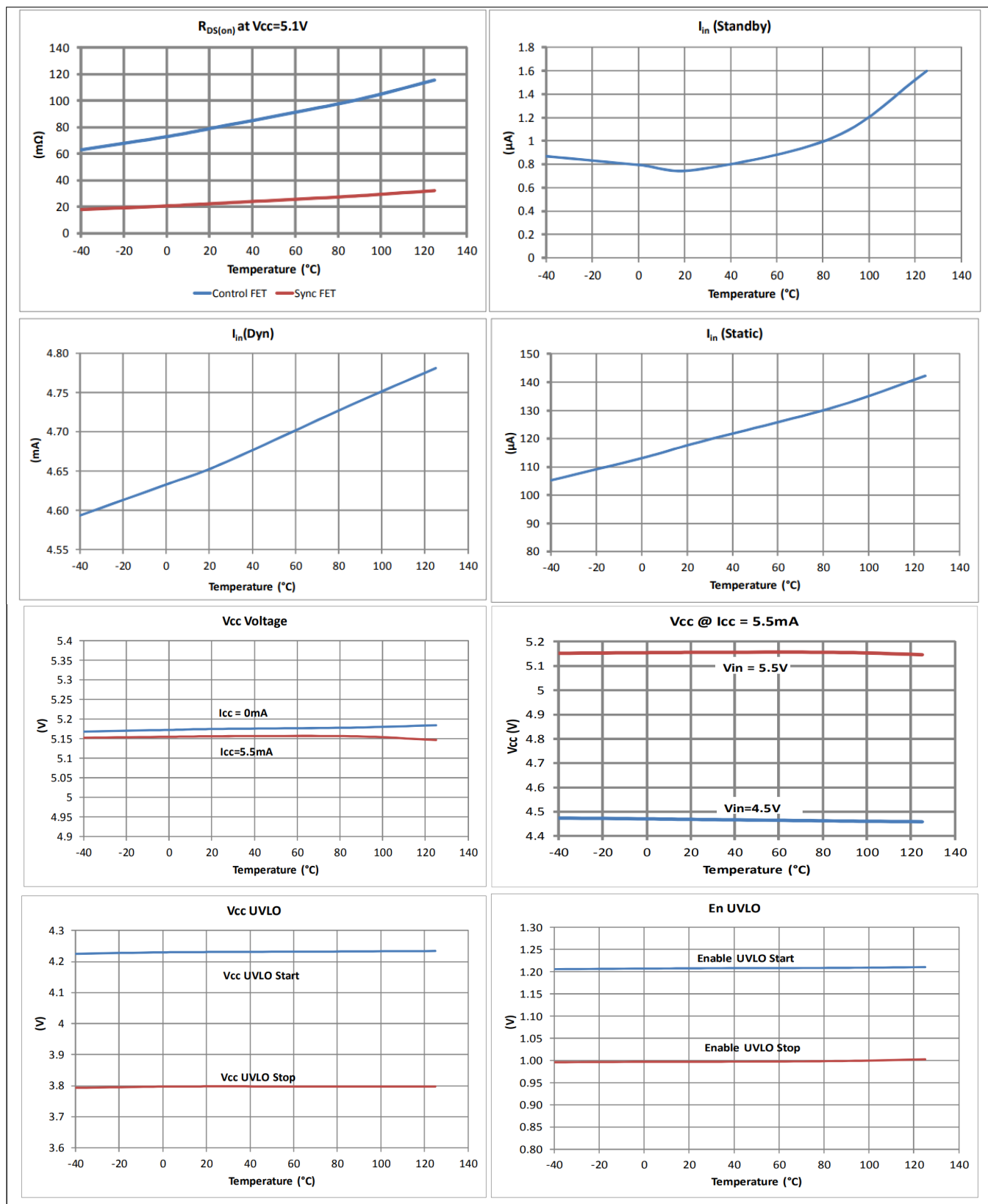


图 5-1 Typical Operation Characteristics (Set 1 of 3)

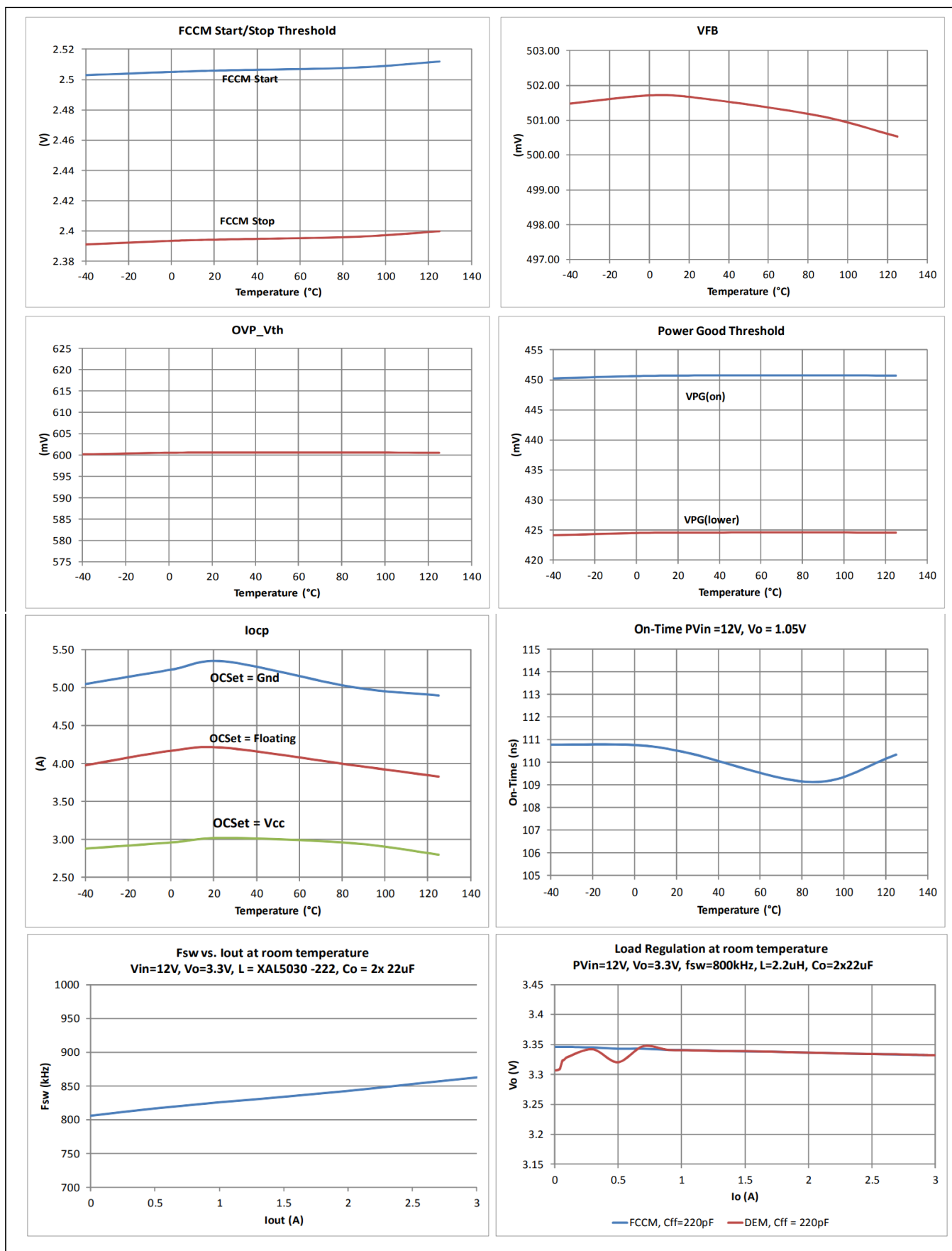


图 5-2 Typical Operation Characteristics (Set 2 of 3)

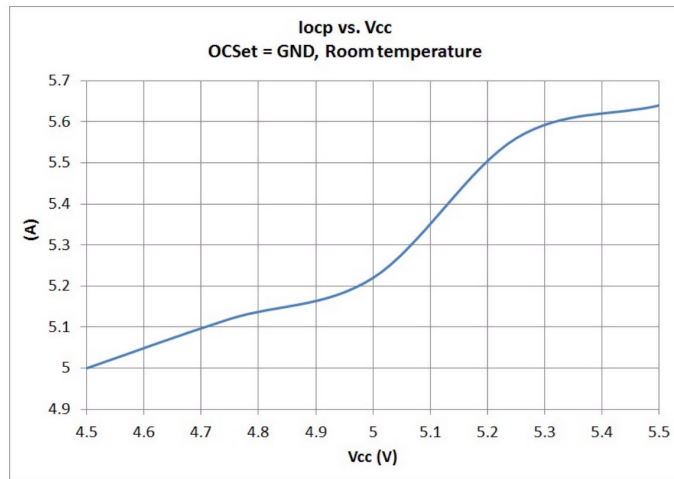


图 5-3 Typical Operation Characteristics (Set 3 of 3)

5.5 12V 典型效率和功率损耗曲线

$P_{V_{in}} = 12V$, $V_{CC} =$ 内部 LDO, $I_o = 0A-3A$, 室温, 无气流。请注意, 效率和功率损耗曲线包括 IR3883 的损耗、电感的损耗以及输入和输出电容的损耗。下表显示了效率测量中每个输出电压所使用的电感。

表 5-5 用于 IR3883 12V 效率测量的电感清单

VOUT (V)	LOUT (μH)	P/N	DCR (mΩ)
1.0	1.0	XEL4030-102	8.89
1.2	1.0	XEL4030-102	8.89
1.8	1.5	XEL4030-152	15.1
2.5	2.2	XAL5030-222	13.2
3.3	2.2	XAL5030-222	13.2
5	3.3	XAL5030-332	21.2

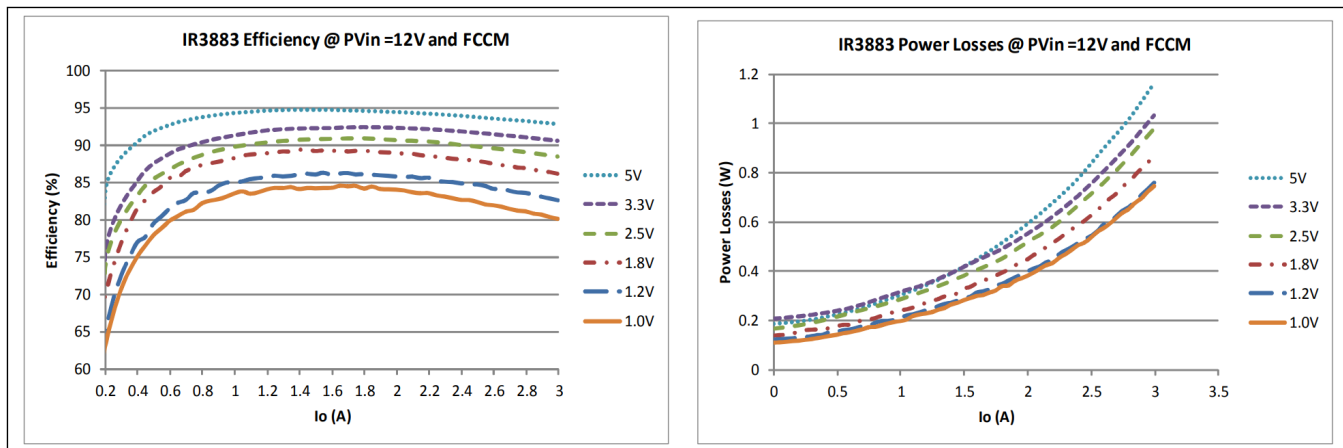


图 5-4 12V Efficiency and all power losses including inductor losses and losses of input and output capacitors in Forced Continuous Conduction Mode.

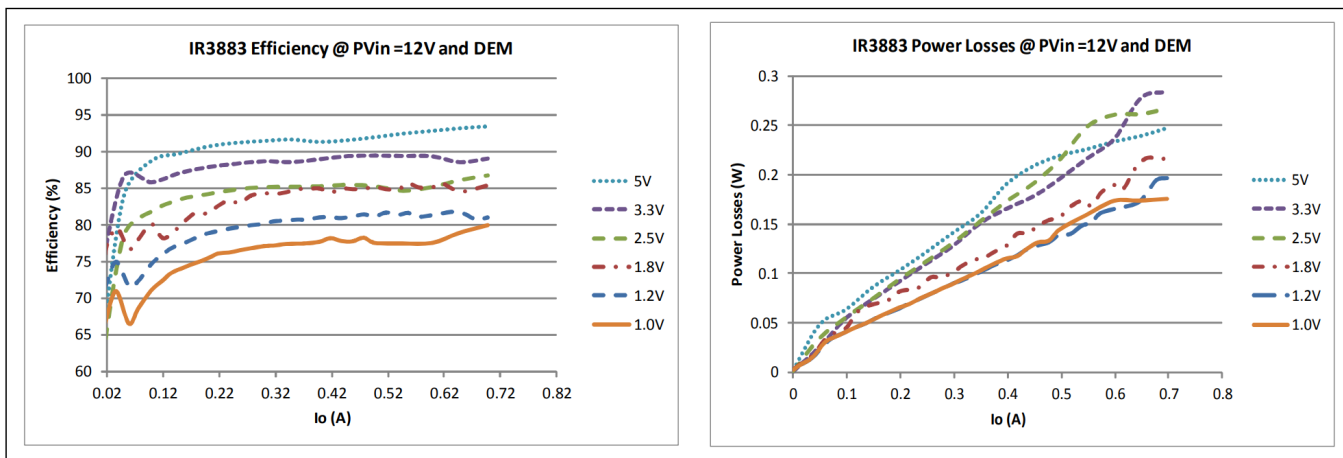


图 5-5 Diode Emulation Mode improves efficiency at light load (12Vin)

5.6 5V 典型效率和功率损耗曲线

$P_{V_{in}} = 5V$, $V_{CC} =$ 内部 LDO, $I_o = 0A-3A$, 室温, 无气流。请注意, 效率和功率损耗曲线包括 IR3883 的损耗、电感的损耗以及输入和输出电容的损耗。下表显示了效率测量中每个输出电压所使用的电感。

表 5-6 用于 IR3883 5V 效率测量的电感清单

VOUT (V)	LOUT (μH)	P/N	DCR (mΩ)
0.9	1.0	XEL4030-102	8.89
1.0	1.0	XEL4030-102	8.89
1.2	1.0	XEL4030-102	8.89
1.8	1.5	XEL4030-152	15.1
2.5	1.5	XEL4030-152	15.1

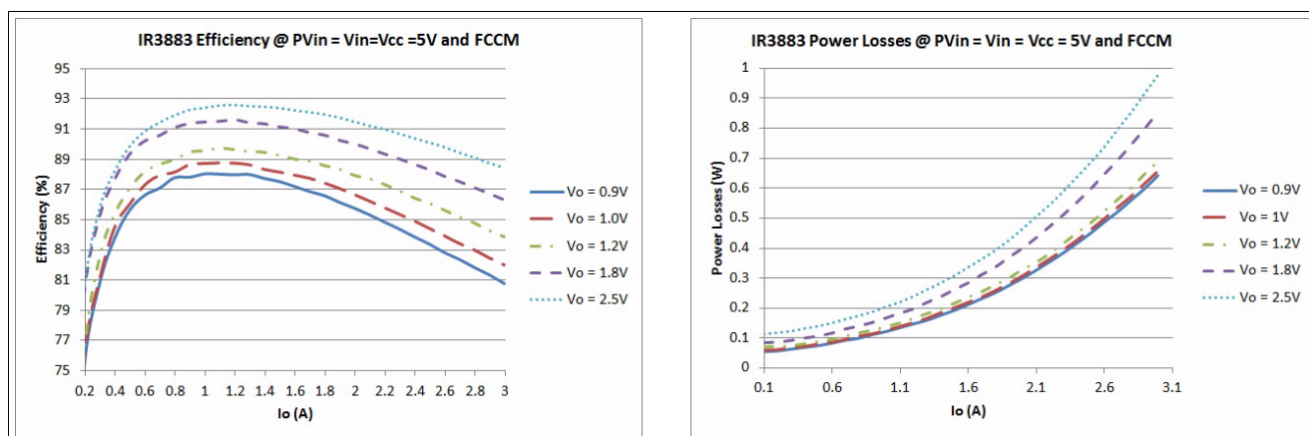


图 5-6 5V Efficiency and all power losses including inductor losses and losses of input and output capacitors in Forced Continuous Conduction Mode.

6 工作原理

IR3883 是一款易于使用、完全集成的高效单片式 DC/DC 稳压器。片上 PWM 控制器和 MOSFET 使 IR3883 成为一种节省空间的解决方案，可提供精确的功率传输。

IR3883 提供两种不同的工作模式：强制连续导通模式 (FCCM) 和二极管仿真模式 (DEM)。利用 FCCM，该器件始终作为同步降压转换器运行，开关频率伪恒定为 800 kHz，输出电压纹波很小。在 DEM 中，当电感电流降至零时，同步 FET 就会关闭，从而在轻负载时提高效率。

6.1 EaSy Sup/IRBuck® 引擎

IR3883 采用增强型稳定性 (EaSy) 引擎，包括恒定导通时间控制和专有的内部斜坡补偿，可在各种条件下提供稳定性。

传统的 COT 器件通常需要一定的输出纹波电压来确保稳定性，而 IR3883 则不同，它具有专有的内部斜坡补偿功能，便于使用低 ESR 陶瓷输出电容，而无需注入外部纹波电压。

此外，内部斜坡实现了输入电压后馈功能，有助于在宽输入电压范围内保持相同的环路响应。

IR3883 的工作原理如下。稳压器的输出电压通过一个电阻分压器馈入 FB 引脚。结合专有的内部斜坡，然后将 FB 电压与内部基准电压进行比较。如果组合电压低于基准电压，控制 FET 就会开启一段固定的时间，为输出电容充电。当控制 FET 的导通时间结束时，同步 FET 接通。在 FCCM 模式下，同步 FET 一直保持导通，直到 FB 电压和内部斜坡的组合降至基准电压以下，然后启动一个新的 PWM 脉冲。在 DEM 中，当电感电流降至零时，同步 FET 将关闭。

6.2 伪恒定开关频率

IR3883 在推荐的工作范围内以 800 kHz 的伪恒定频率工作。为了实现恒定的开关频率，控制 FET 的导通时间会根据不同的输入和输出电压自动调整。

导通时间由 V_o 引脚和 PV_{in} 引脚的电压比决定，可按下式计算：

$$T_{on} = \frac{V_o}{PV_{in}} \times \frac{1}{800k}$$

6.3 软启动

IR3883 内部有一个数字软启动电路，用于控制输出电压的上升时间，并限制启动时的电流浪涌。为确保正确启动，当使能电压和 V_{cc} 电压升至 UVLO 阈值以上并产生上电就绪 (POR) 信号时，软启动序列将启动。内部软启动信号以 0.2mV/us 的速率线性上升。标称 V_{out} 启动时间是固定的，等于：

$$T_{start} = \frac{0.5V}{0.2mV/us} = 2.5ms$$

过流保护 (OCP) 和过压保护 (OVP) 在软启动期间启用，以保护器件免受任何短路或过压情况的影响。图 6-1 展示了启动期间的理论工作波形。

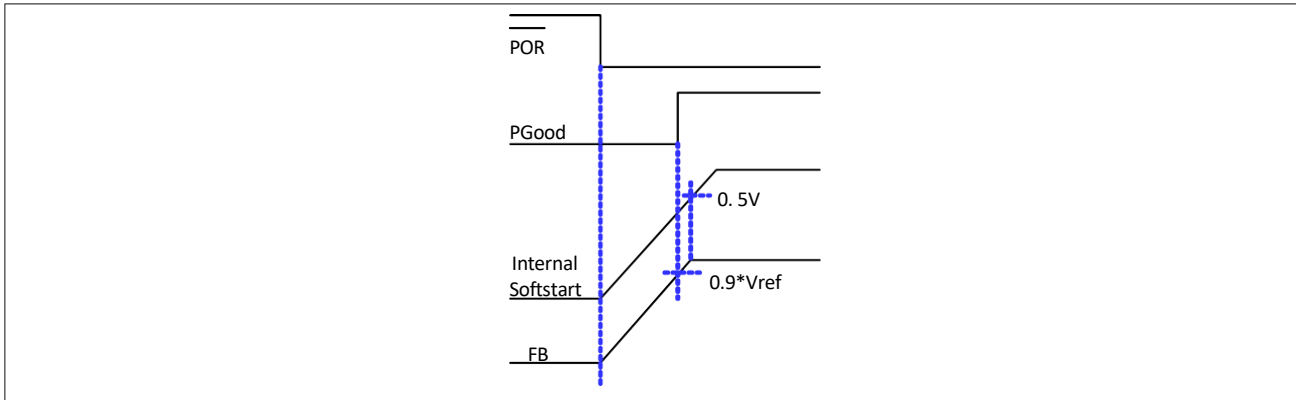


图 6-1 Theoretical Waveforms during Soft-Start

6.4 EN/FCCM

En/FCCM 是一个多功能引脚。可用于：

- 导通/关断 IR3883
- 选择工作模式：FCCM 或 DEM
- 实施输入电压欠压锁定

当 En/FCCM 电压高于 Enable_high 阈值（典型值为 1.2V）时，IR3883 通过 DEM 接通。要在 FCCM 模式下运行，En/FCCM 电压必须高于 2.6V。使能/FCCM 阈值的设计与 3.3V 逻辑兼容。

IR3883 有一个精确的 Enable_high 阈值电压，由欠压锁定 (UVLO) 电路进行内部监控。如图 6-2 中的 configuration_1 所示，Enable 引脚的输入可通过一组电阻分压器 REN1 和 REN2 从 PVin 电压导出。通过选择不同的分压比，用户可以对 UVLO 阈值电压进行编程。总线电压 UVLO 是一项非常理想的功能。它可以防止 IR3883 在 PVin 低于所需的电压水平时进行调节。

对于某些空间有限的设计，En/FCCM 引脚可直接连接到 PVin，而无需使用外部电阻分压器。

En/FCCM 引脚不应处于浮动状态。建议使用几十千欧姆的下拉电阻。图 6-2 中的 Configuration_2 和 Configuration_3 包括不使用外部电阻分压器的 En/FCCM 连接。图 6-3 展示了理论启动波形。

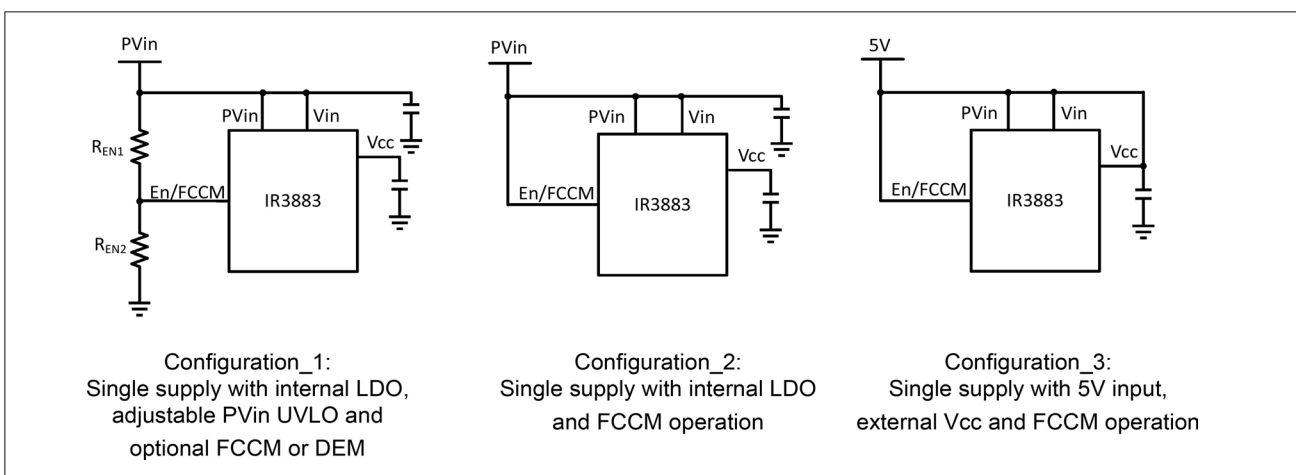


图 6-2 EN/FCCM Configurations

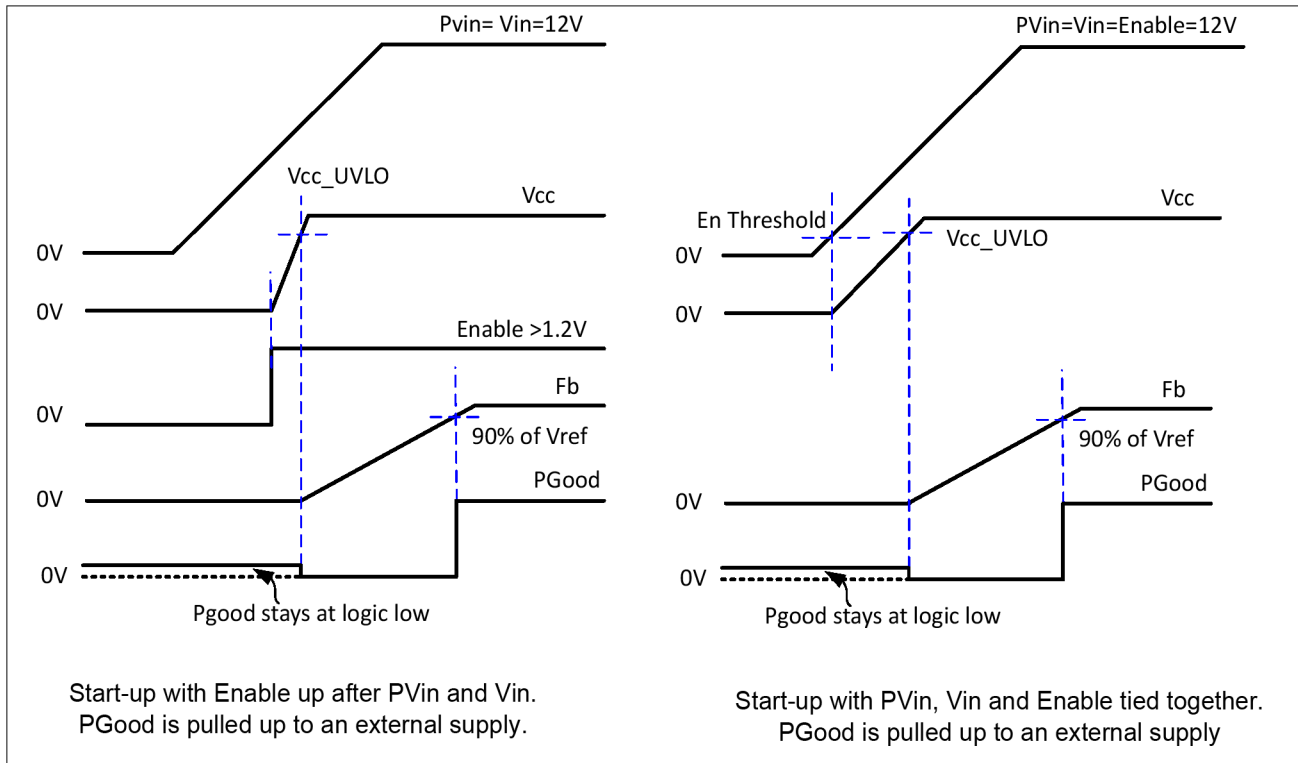


图 6-3 EN/FCCM theoretical start-up waveforms

6.5 预偏压启动

IR3883 能够启动到预充电输出，而不会造成输出电压的振荡和干扰。当 IR3883 以预偏压输出电压启动时，控制 FET 和同步 FET 都处于关断状态，直到内部软启动信号超过 FB 电压。

在预偏压启动期间，PGood 信号保持低电平，直到控制 FET 的第一个栅极信号产生。

6.6 内部低压差 (LDO)

IR3883 集成了低压差 LDO 稳压器，为内部电路提供直流偏置电压。

典型的 LDO 输出电压为 5.2V。需要在 VCC 引脚附近放置一个 2.2uF 的低 ESR 陶瓷电容。对于内部偏置单轨运行，VIN 引脚应连接至 PVIN 引脚，如图 6-2 的前两种配置所示。如果使用外部偏置电压，则应将 VIN 引脚连接到 VCC 引脚，以旁路内部 LDO，如图 6-4 所示。

为尽量减小待机电流，当 IR3883 的使能低于 Enable_high 阈值时，内部 LDO 将被禁用。

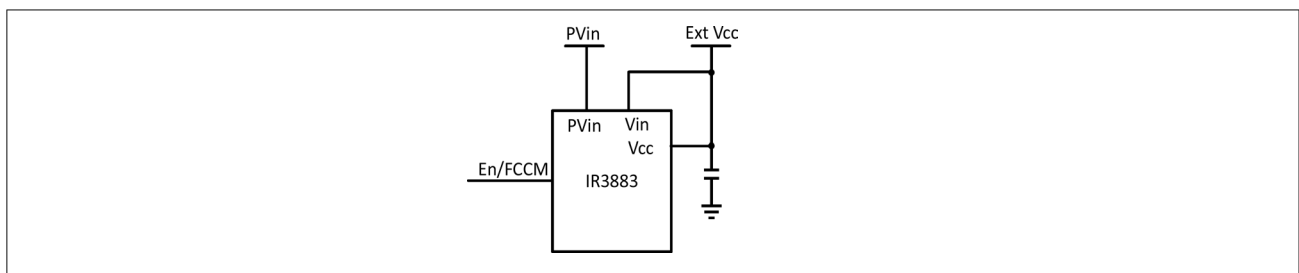


图 6-4 Use an external bias voltage

6.7 过流保护

IR3883 通过 OCSet 引脚提供三个可选过流限值。过流保护 (OCP) 是通过同步 MOSFET 的 $R_{DS(on)}$ 感应电感电流峰值来实现的。这种方法提高了转换器的效率，省去了电流检测电阻和任何与布局相关的噪声问题，从而降低了成本。电流限值在内部预设，并根据 IC 的温度进行补偿，以尽量减少温度引起的 OCP 限值变化。不过，OCP 限值没有 V_{CC} 补偿。如果 V_{CC} 下降到规定值以下，OCP 限值也会降低。

OCP 电路在控制 FET 关闭后 100ns 结束时检测同步 MOSFET 的电流。如果电流超过 OCP 限值，PGood 和软启动信号将被拉低。同步 FET 保持导通，直到电流降至零，然后 IR3883 进入打嗝模式。在打嗝消隐时间内，控制 FET 和同步场效应管均保持关断。打嗝消隐时间结束后，IR3883 将尝试重新启动。如果仍检测到过流故障，则重复前面的操作。IR3883 将一直处于打嗝模式，直到过流故障排除。启动时也会激活 OCP。图 6-5 说明了 OCP 的工作模式。

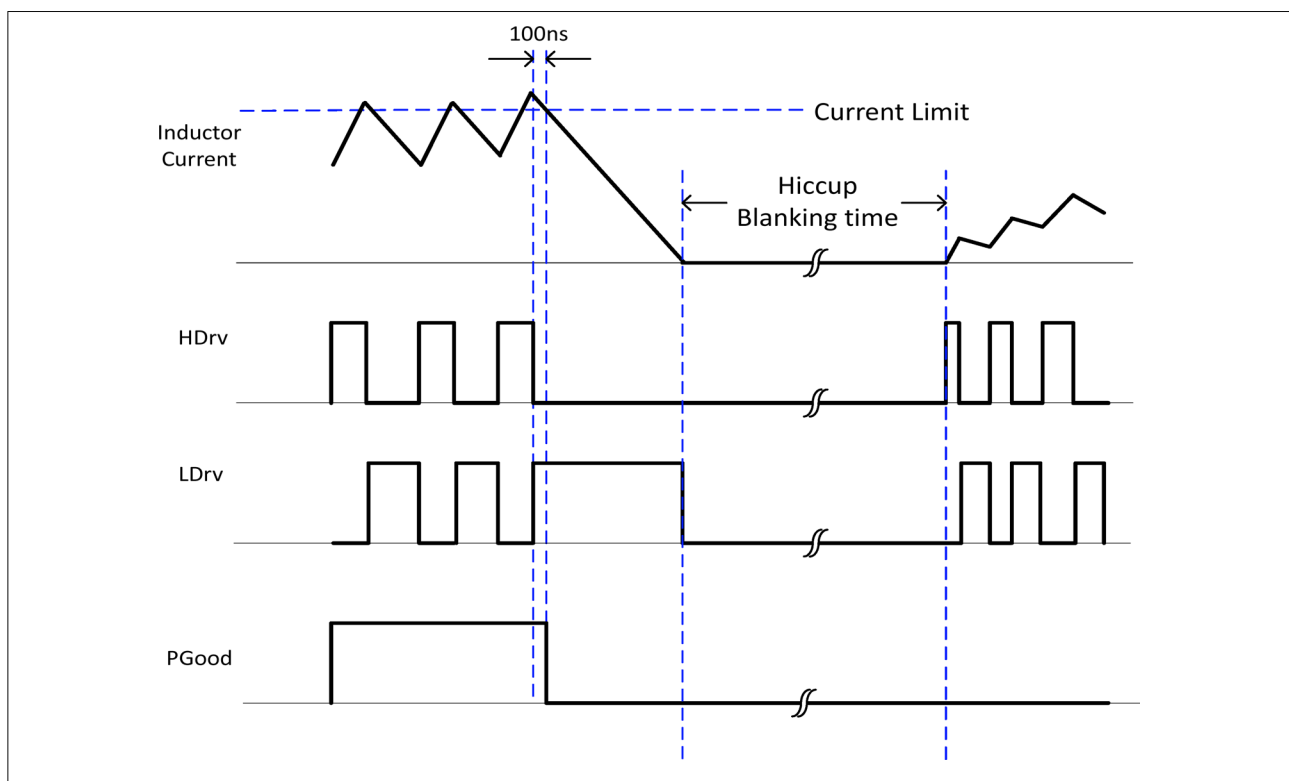


图 6-5 OCP with Hiccup Mode Illustrations

6.8 最短导通时间和最短关断时间

最短导通时间是指控制 FET 可靠导通的最短时间。通常情况下，IR3883 为 20ns。

最短关断时间是指同步 FET 在每个开关周期内保持导通的最短持续时间。IR3883 需要最短的关断时间来对自举电容充电，并监测同步 FET 的 OCP 电流。

对于高占空比应用，必须确保所需的关断时间大于电气表中规定的最短关断时间。

在实际应用中，开关频率会随着负载电流的增加而增加，以补偿功率损耗引起的电路压降。在考虑功率级的传导损耗和电感的 DCR 损耗时，可使用下式来估算关断时间。

$$T_{off} = T_{on} \times \frac{V_{in} - V_0 - (R_{DS(on)Ctrl} + DCR) \times I_0}{V_0 + (R_{DS(on)Sync} + DCR) \times I_0}$$

其中， $R_{DS(on)Ctrl}$ 和 $R_{DS(on)Sync}$ 分别是控制 FET 和同步 FET 的 $R_{DS(on)}$ 。DCR 是电感的直流电阻。
为确保正常运行， T_{off} 应符合以下标准。

$$T_{off} > (\text{mimum off - time})_{\max}$$

Where $(\text{minimum off - time})_{\max} = 320\text{ns}$ 。请注意，实际 T_{off} 通常小于上图所示的计算值，因为计算时未考虑开关损耗、PCB 损耗等。

6.9 过压保护 (OVP)

IR3883 会检测 FB 引脚的电压，以实现过压保护 (OVP)。当 FB 电压超过 OVP 阈值的持续时间长于输出 OV 保护延时（典型值为 $5\mu\text{s}$ ）时，OVP 电路跳闸。控制 FET 立即关断，PGood 被拉低。同步 FET 导通，对输出电容放电，直到 FB 电压降至 OVP 阈值以下。

一旦 OVP 跳闸，控制 FET 将一直处于关断状态，直到通过循环 VCC 电压或使能信号进行复位。图 6-6 说明了过压保护的工作原理。

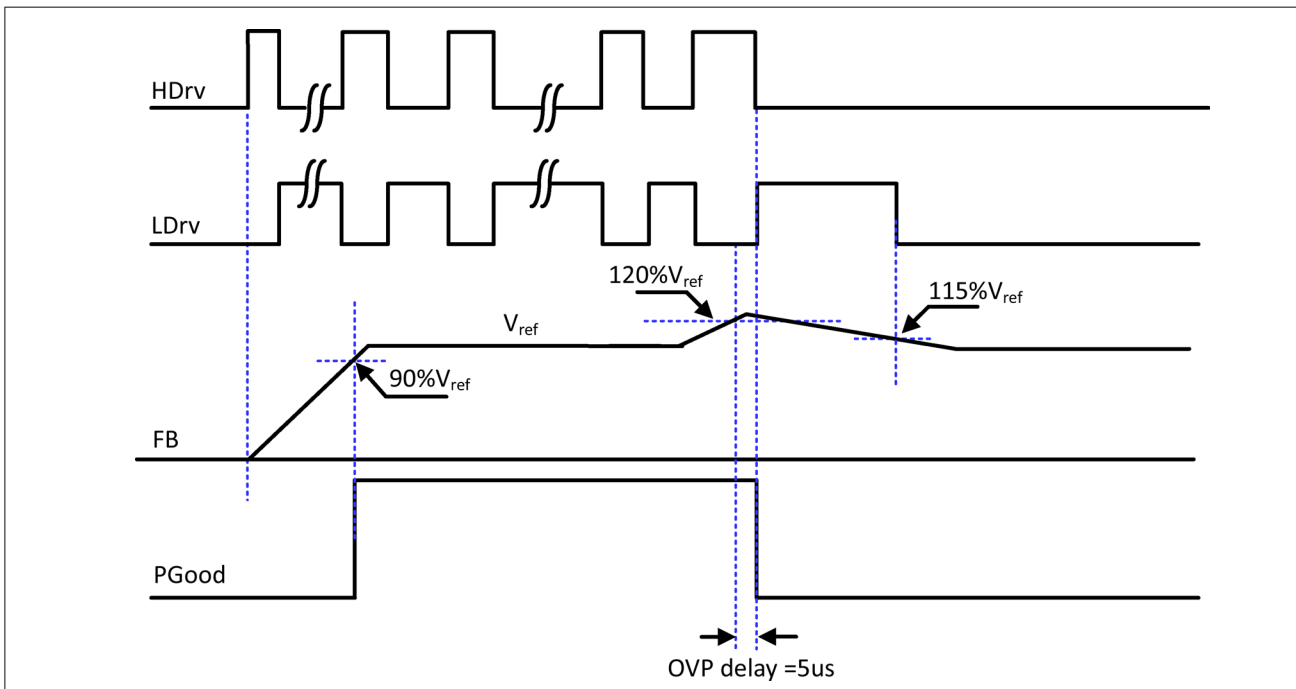


图 6-6 Operation of Over Voltage Protection

6.10 功率良好输出

PGood 引脚是内部 NFET 的漏极开路，需要通过一个上拉电阻从外部拉高。当满足三个标准时，PGood 信号为高电平。

1. 使能电压和 VCC 电路供电电压高于各自的阈值。
2. 不发生故障，包括过流、过压和过温。
3. Vout 处于调节状态。

工作原理

为了检测 V_{out} 是否处于调节状态，PGood 比较器持续监控 FB 电压。当 FB 电压上升到高于上阈值 - V_{ref} 的 90% 时，PGood 信号被拉为高电平。当 FB 电压斜坡下降到低于下阈值 - V_{ref} 的 85% 时，PGood 信号被拉低。图 6-7 展示了 PGood 的上阈值和下阈值。

对于预偏压启动，PGood 在控制 FET 的第一个栅极信号启动之前不会激活。

IR3883 还集成了一个额外的 PFET，与 PGood NFET 并行，如图 3-1 所示。当 IR3883 偏置电压较低和/或 E_n 电压较低，但外部 PGood 偏置电压仍然存在时，该 PFET 可使 PGood 信号保持逻辑低电平。请参见图 6-3。当 IR3883 禁用时，3.3V PGood 偏置电压需要一个 50k Ω 的上拉电阻来维持 PGood 低电平。

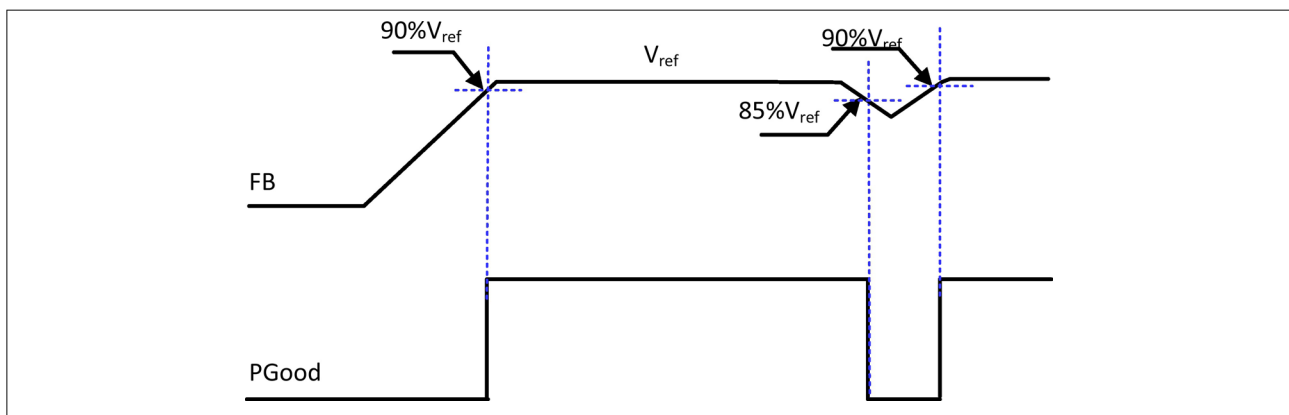


图 6-7 Power Good Thresholds

6.11 过温保护

IR3883 内部提供温度传感器。过温保护 (OTP) 阈值通常设置为 145 °C。当超过 OTP 阈值时，两个 MOSFET 都会关断，内部软启动也会复位。当 OTP 跳闸时，内部 LDO 仍处于工作状态。

当感应温度低于 OTP 阈值时，将启动自动重启。OTP 阈值的滞后温度为 25 °C。

7 应用信息

以下关键参数将作为 IR3883 典型应用的示例。应用电路如图 7-1 所示。

- $PV_{in} = 12V (\pm 10\%)$
- $V_o = 3.3V$
- $I_o = 3A$
- $V_o \text{ Ripple Voltage} = \pm 1\% \text{ of } V_o$
- Transient response = $\pm 3\% \text{ of } V_o$ (for 30% Load Transient)

7.1 启用 IR3883

要在二极管仿真模式 (DEM) 下启用 IR3883, EN/FCCM 引脚上的电压应高于启用阈值, 但低于 FCCM 停止阈值。如果使用电阻分压器从 PVin 产生使能电压, 如图 6-2 配置 1 所示, 电阻分压器的选择如下。

$$PV_{in(min)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \geq 1.36$$

$$PV_{in(max)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \leq 2.3$$

其中, $PV_{in(min)}$ 和 $PV_{in(max)}$ 分别为最小和最大输入电压。

要在 FCCM 中启用 IR3883, EN/FCCM 引脚上的电压应不低于 FCCM 启动阈值。EN/FCCM 引脚可直接连接到 PVIN, 或使用电阻分压。在为 FCCM 选择电阻分压时, 应满足以下标准。

$$PV_{in(min)} \times \frac{R_{EN2}}{R_{EN1} + R_{EN2}} \geq 2.6$$

7.2 输入电容的选择

在没有输入电容的情况下, 控制 FET 的脉冲电流直接来自输入电源。由于电缆上的阻抗, 脉冲电流会对输入电压造成干扰, 并产生潜在的电磁干扰问题。输入电容对控制场效应晶体管的脉冲电流进行滤波, 使输入电源的电流几乎保持恒定。

输入电容的选择应能承受输入脉冲电流, 并能降低输入电压纹波。输入纹波电流的 RMS 值可表示为:

$$I_{RMS} = I_o \times \sqrt{D \times (1 - D)}$$

$$D = \frac{V_o}{V_{in}}$$

其中:

I_{RMS} 是输入电容电流的有效值。

I_o 是输出电流。D 是占空比

为满足输入纹波电压的要求, 最小输入电容可按下式计算。

$$C_{in(min)} > \frac{I_0 \times D \times (1-D)}{f_{sw} \times \Delta V_{in(max)}}$$

其中, $\Delta V_{in(max)}$ 是最大允许峰峰值输入纹波电压。

建议使用陶瓷电容作为输入电容, 因为它具有低 ESR、ESL 和高有效值电流能力。此外, 如果输入电源不靠近稳压器, 建议使用散装电容。

7.3 电感的选择

电感根据输出功率、工作频率和效率要求进行选择。较低的电感值会导致较大的纹波电流, 从而减小体积, 加快对负载瞬态的响应速度, 但效率较低, 输出噪声较高。一般来说, 电感中理想的峰峰值纹波电流 (Δi) 在输出电流的 20% 至 50% 之间。

希望电感的饱和电流高于过流限值。建议使用具有软饱和特性的电感。对于某些磁芯材料, 电感的饱和电流可能会随着温度的升高而减小。因此, 检查电感在高温下的饱和电流非常重要

对于降压转换器, 可通过以下关系式确定所需的工作纹波电流的电感值:

$$PV_{inmax} - V_o = L \times \frac{\Delta i_{Lmax}}{T_{onmin}} \quad ; \quad T_{onmin} = \frac{D_{min}}{F_s}$$

$$L = (PV_{inmax} - V_o) \times \frac{D_{min}}{\Delta i_{Lmax} \times F_s} \quad ; \quad D_{min} = \frac{V_o}{V_{inmax}}$$

其中:

PV_{inmax} = 最大输入电压

V_o = 输出电压

Δi_{Lmax} = 最大电感峰峰值纹波电流

F_s = 开关频率

T_{onmin} = 当 $PV_{in} = PV_{inmax}$ 时的导通时间

D_{min} = 最小占空比

7.4 输出电容的选择

为确保环路稳定性, 建议使用最小 22uF 的输出电容。输出电容的选择取决于电压纹波和瞬态要求。请参见表 7-1。

下式计算了电感纹波电流对输出电容充电时产生的峰峰值输出电压纹波。

$$\Delta V_o = \frac{\Delta i_{Lmax}}{8 \times C_o \times f_{sw}}$$

因此,

$$C_o > \frac{\Delta i_{Lmax}}{8 \times \Delta V_{omin} \times f_{sw}}$$

其中:

ΔV_{omin} = 最小允许峰峰值输出纹波电压。

$\Delta I_{L_{max}}$ = 最大电感纹波电流

输出电容的 ESR 和 ESL 以及 PCB 布局造成的寄生电阻或电感也会导致输出电压纹波。在大多数应用中，建议使用多层陶瓷电容器(MLCC) 作为输出电容，因其 ESR、ESL 低且体积小。

为满足瞬态响应要求，输出电容还应符合以下标准。

$$C_0 > \frac{L \times \Delta I_{0_{max}}^2}{2 \times \Delta V_{0L_{max}} \times V_0}$$

其中， $\Delta V_{0L_{max}}$ 是负载瞬态期间允许的最大 V_0 偏差。 $\Delta I_{0_{max}}$ 是最大阶跃负载电流。请注意，上述计算并未考虑 ESL、ESR、控制回路响应、瞬态负载斜率和 PWM 延迟的影响。通常需要额外的电容来满足瞬态要求。

7.5 输出电压编程

输出电压可通过外部分压器进行编程。FB 电压与 0.5V 的内部基准电压进行比较。设置分压比的目的是在输出达到预期值时，在 FB 引脚上提供 0.5V 电压。反馈电阻分压器的计算如下所示。

$$V_0 = V_{ref} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

其中 R_{FB1} 和 R_{FB2} 为顶部和底部反馈电阻。建议 R_{FB2} 不大于 20kΩ，以避免干扰内部电路。

7.6 前馈电容

可以在顶部反馈电阻 R_{FB1} 上并联一个小型 MLCC 电容 C_{ff} ，以改善瞬态响应。根据一般经验，对于 16.5kΩ 的固定 R_{FB1} ， V_0 小于 1.8V 时使用 100pF， V_0 等于/高于 1.8V 时使用 220pF。请参见表 7-1。

7.7 自举电容的选择

对于大多数应用，建议在 SW 节点和引导引脚之间放置一个 0.1μF 陶瓷电容作为自举电容。

7.8 V_{CC} 旁路电容

V_{CC} 和 GND 之间必须放置一个 2.2μF 陶瓷电容。

7.9 推荐配置

表 7-1 列出了几种常用输出电压的推荐配置。

表 7-1 推荐配置

V _{in} (V)	I _o max (A)	V _o (V)	R _{FB1} (kΩ) Note 2.	R _{FB2} (kΩ) Note 2.	L (μH) Note 3.	C _{ff} (pF)	Minimum C _o (μF) Note 1.
5	3	0.9	15.0	18.7	1.0	100	2 x 22μF
		1.0	16.5	16.5			
		1.2	16.5	11.8			
		1.8	16.5	6.34	1.5	220	
		2.5	16.5	4.12			
12	3	0.9	15.0	18.7	1.0	100	2 x 22μF
		1.0	16.5	16.5			
		1.2	16.5	11.8			
		1.8	16.5	6.34	1.5	220	
		2.5	16.5	4.12	2.2		
		3.3	16.5	2.94			
		5.0	16.0	1.78			
12	1.5	0.9	15.0	18.7	2.2	100	2 x 22μF
		1.0	16.5	16.5			
		1.2	16.5	11.8			
		1.8	16.5	6.34	3.3	220	
		2.5	16.5	4.12	4.7		
		3.3	16.5	2.94			
		5.0	16.0	1.78			

注释:

1. 在最大负载瞬态为 30%、压摆率为 2.5A/μs 时，输出电容的选择可满足 ±1% 输出纹波电压和 ±3% 下冲/过冲的要求。对于更严格的瞬态负载要求，可能需要更多的输出电容。请注意，22μF 是 0V 直流偏置电压下的额定电容。
2. R_{FB1} 和 R_{FB2} 分别是上反馈电阻和下反馈电阻，在图 7-1 中分别对应 R6 和 R7。
3. L 的选择基于 20% - 50% 的最大输出电流。

表 7-2 电感清单

L (μH)	Part Number (P/N)	Manufacturer	I_{sat} (A)	DCR (mΩ)	Size (L x W x H) (mm)
1.0	XEL4030 - 102	Coilcraft	9.0	8.89	4 x 4 x 3.1
1.0	XFL5030 - 102	Coilcraft	6.5	4.2	5.28 x 5.48 x 3.1
1.0	CMLE053T - 1R0	Delta	11	8.4	4.85 x 4.7 x 2.8
1.0	SPM5030 - 1R0	TDK	8.5	11.44	5.2 x 5.0 x 3.0
1.5	XEL4030 - 152	Coilcraft	8.5	15.1	4 x 4 x 3.1
1.5	CMLB051H - 1R5	Delta	9	23	5.4 x 5.75 x 1.8
2.2	XAL5030 - 222	Coilcraft	9.2	13.2	5.28 x 5.48 x 3.1
2.2	CMLE053T - 2R2	Delta	8.2	21	4.9 x 5.2 x 3.0
3.3	XAL5030 - 332	Coilcraft	8.7	21.2	5.28 x 5.48 x 3.1
3.3	CMLE053T - 3R3	Delta	7.3	29.7	4.9 x 5.2 x 3.0
4.7	XAL5030 - 472	Coilcraft	6.	36	5.28 x 5.48 x 3.1
4.7	CMLE063T - 4R7	Delta	8	23.6	6.8 x 7.3 x 3.0

7.10 应用示意图和材料清单

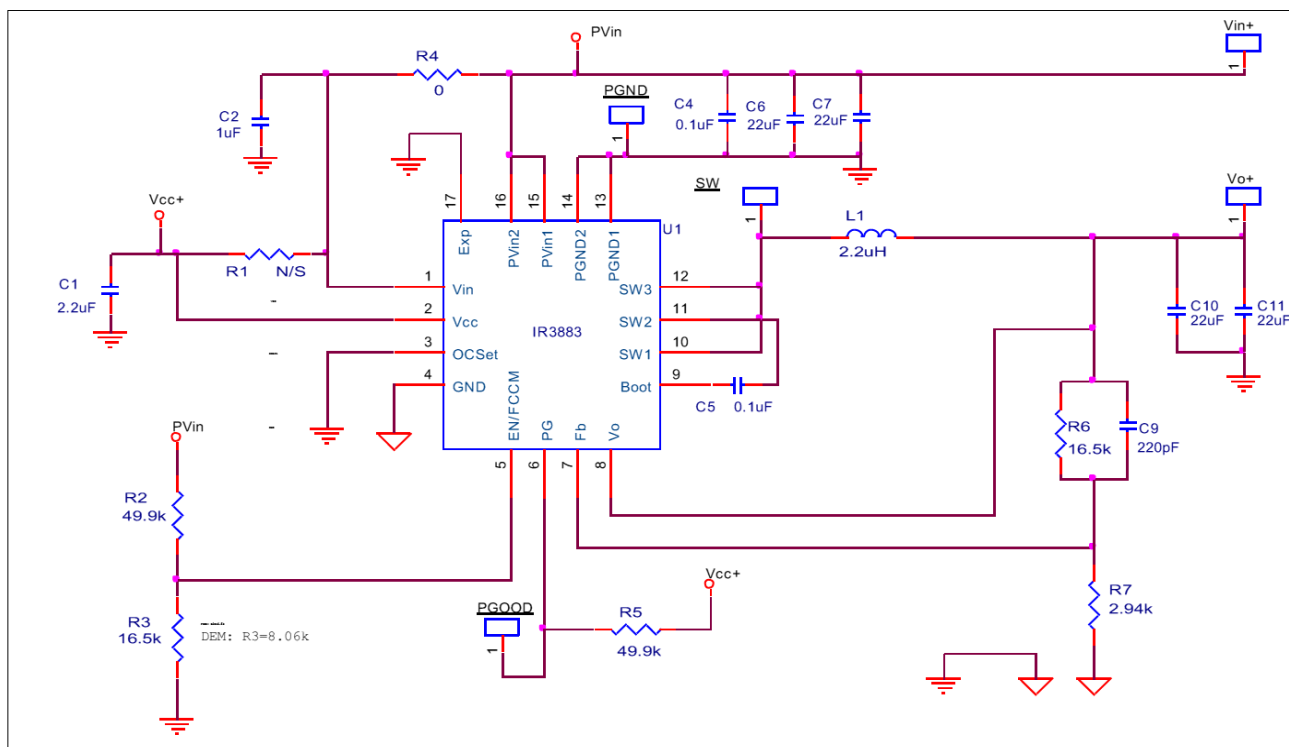


图 7-1 Application Circuit for a 12V to 3.3V, 3A Point of Load Converter

表 7-3 应用电路的建议材料清单

Quantity	Part Ref.	Value	Description	Part Number	Manufacturer
1	C1	2.2µF	CAP CER 2.2UF 16V 10% X5R 0402	GRM155R61C225KE44D	Murata
1	C2	1µF	CAP CER 1UF 16V 10% X5R 0402	GRM155R61C105KE01D	Murata
2	C4, C5	0.1µF	CAP CER 0.1UF 16V 10% X7R 0402	GRM155R71C104KA88D	Murata
2	C6, C7	22µF	CAP CER 22UF 16V 20% X5R 0805	C2012X5R1C226M125AC	TDK
2	C10, C11	22µF	CAP CER 22uF 6.3V X5R 20% 0805	C2012X5R0J226M	TDK
1	C9	220pF	CAP CER 220PF 50V 10% X7R 0402	GCM155R71H221KA37D	Murata
1	L1	2.2µH	5.28x5.48x3mm, DCR=13.2mΩ, Isat=7.2A	XAL5030-222	Coilcraft
2	R2, R5	49.9k	RES SMD 49.9K OHM 1% 1/10W 0402	ERJ-2RKF4992X	Panasonic
1	R3	16.5k (FCCM)	RES SMD 16.5K OHM 1% 1/10W 0402	ERJ-2RKF1652X	Panasonic
		8.06k (DEM)	RES SMD 8.06K OHM 1% 1/10W 0402	ERJ-2RKF8061X	Panasonic
1	R4	0	RES SMD 0.0 OHM JUMPER 1/10W	ERJ-2GE0R00X	Panasonic
1	R7	2.94k	RES SMD 2.94K OHM 1% 1/10W 0402	ERJ-2RKF2941X	Panasonic
2	R6, R10	16.5k	RES SMD 16.5K OHM 1% 1/10W 0402	ERJ-2RKF1652X	Panasonic
1	U1	IR3883	3mmx3mm 3A POL Regulator	IR3883MTRPBF	Infineon

7.11 典型工作波形

$PV_{in} = V_{in} = 12.0V$ 、 $V_o = 3.3V$ 、 $I_o = 0A - 3A$ ，无气流，室温

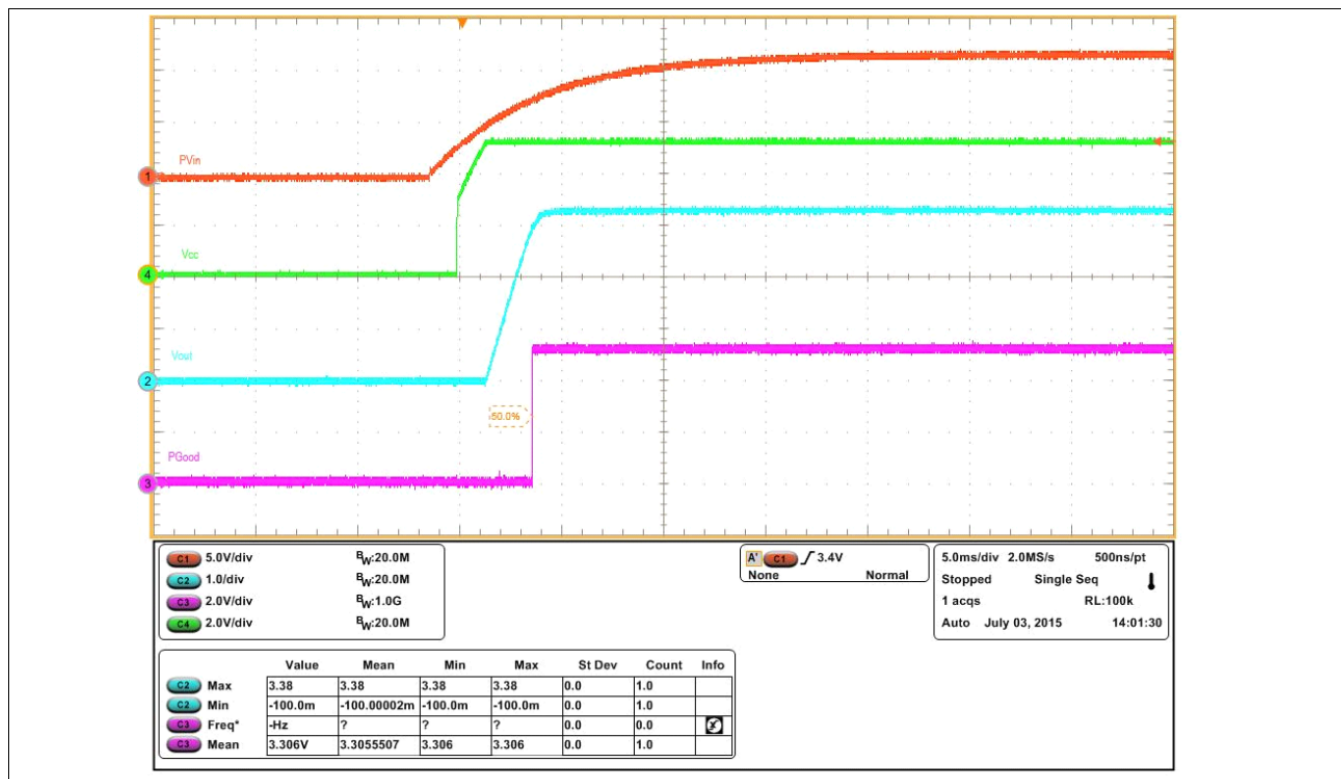


图 7-2 Start up at 3A Load, Enable = En/FCCM (CH₁:PV_{in}, CH₂:V_o, CH₃:P_{Good}, CH₄:V_{CC})

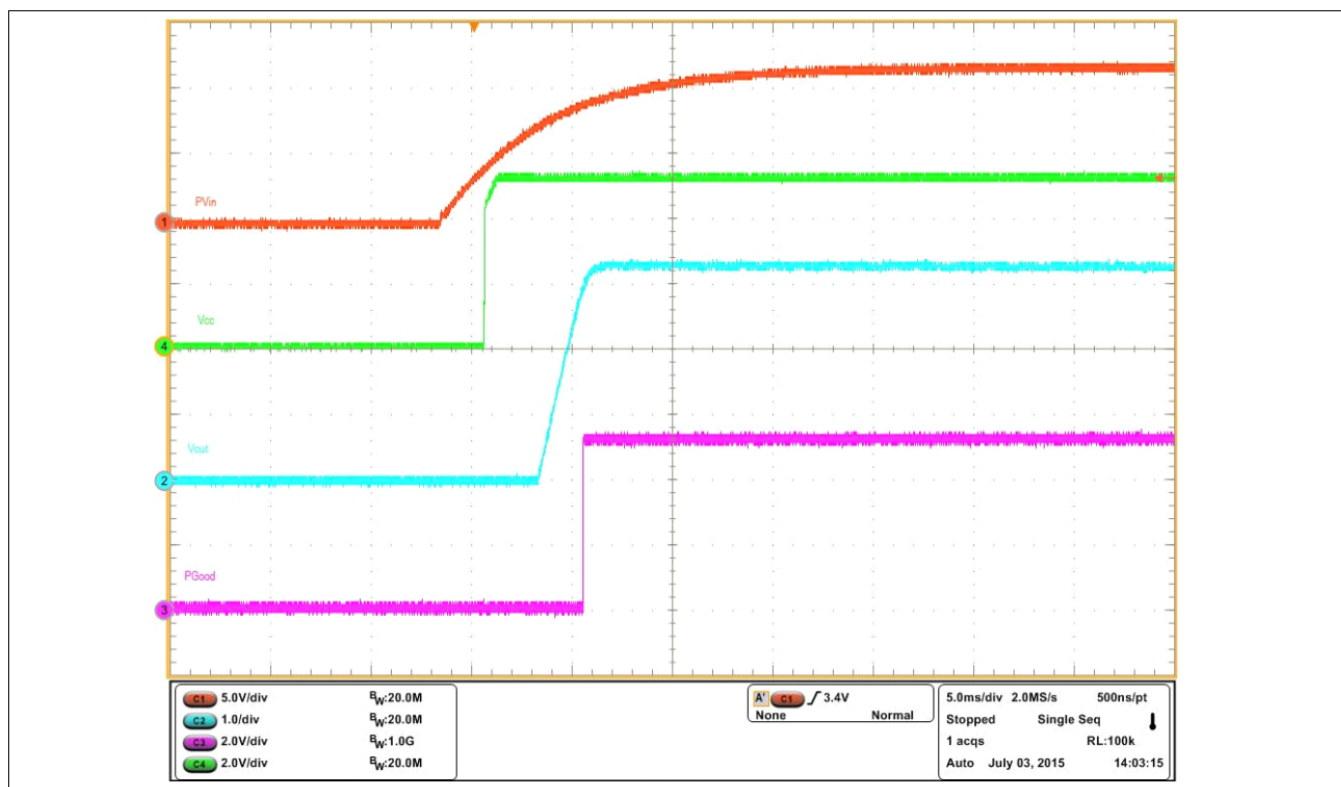


图 7-3 Start up at 0A Load, Enable = En/DEM (CH₁:PV_{in}, CH₂:V_o, CH₃:P_{Good}, CH₄:V_{CC})

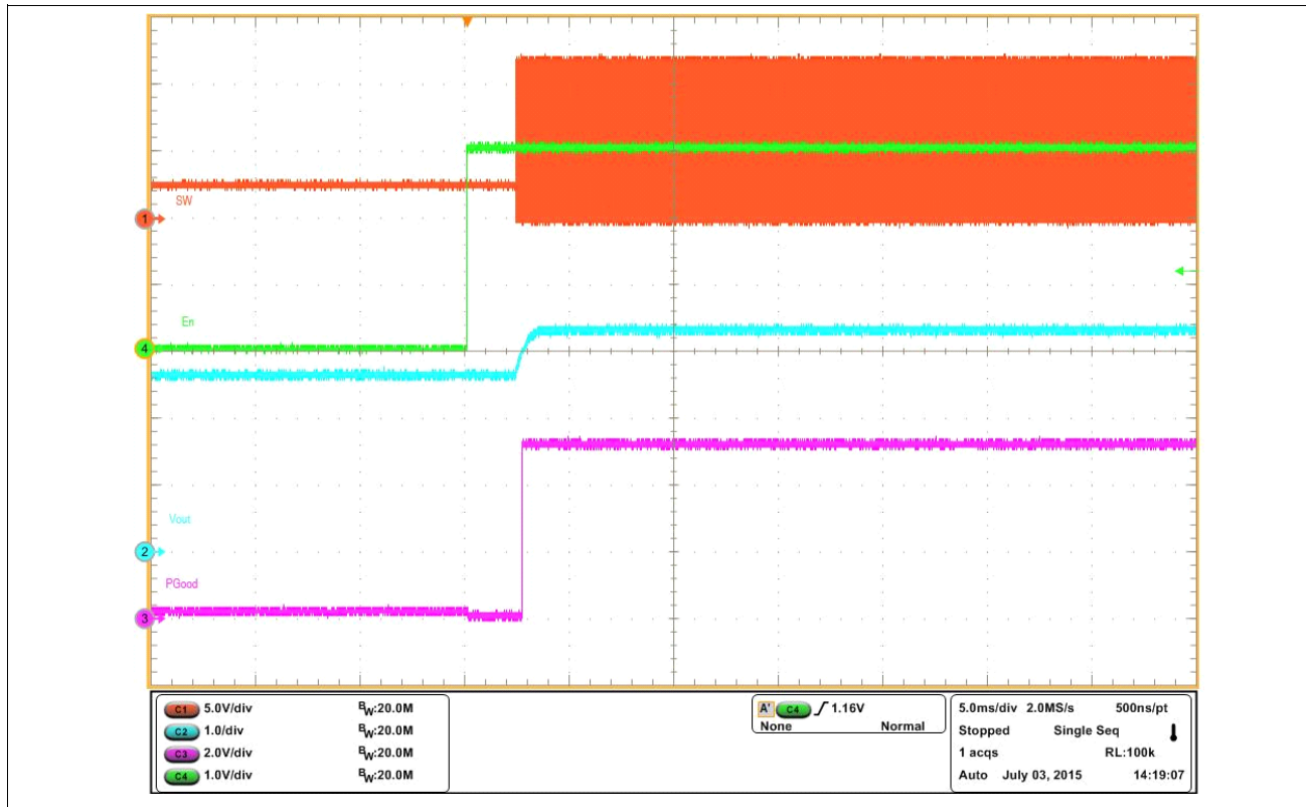


图 7-4 Start up at 0A load with a pre-bias voltage of 2.64V, FCCM (Ch₁:SW, Ch₂:V_o, Ch₃:P_{Good}, Ch₄:En)

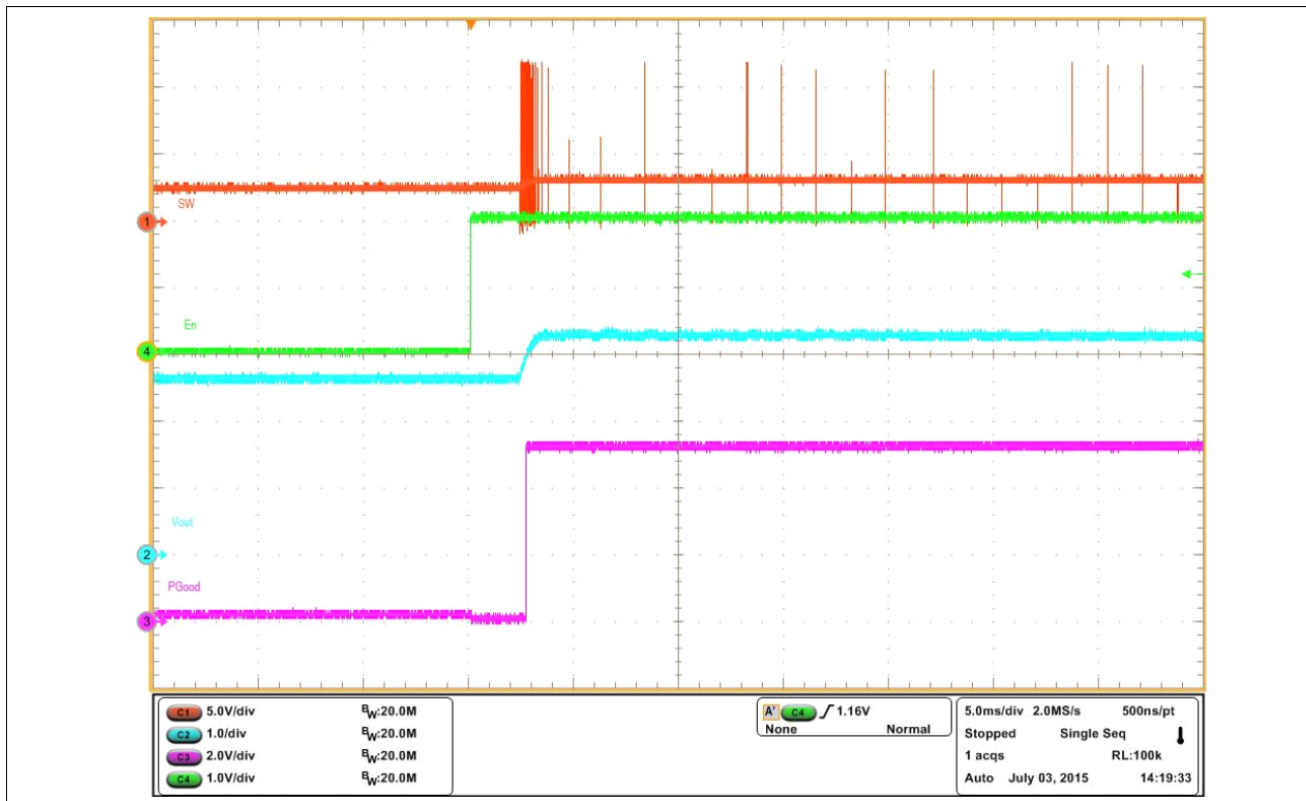


图 7-5 Start up at 0A load with a pre-bias voltage of 2.64V, DEM (Ch₁:SW, Ch₂:V_o, Ch₃:P_{Good}, Ch₄:En)

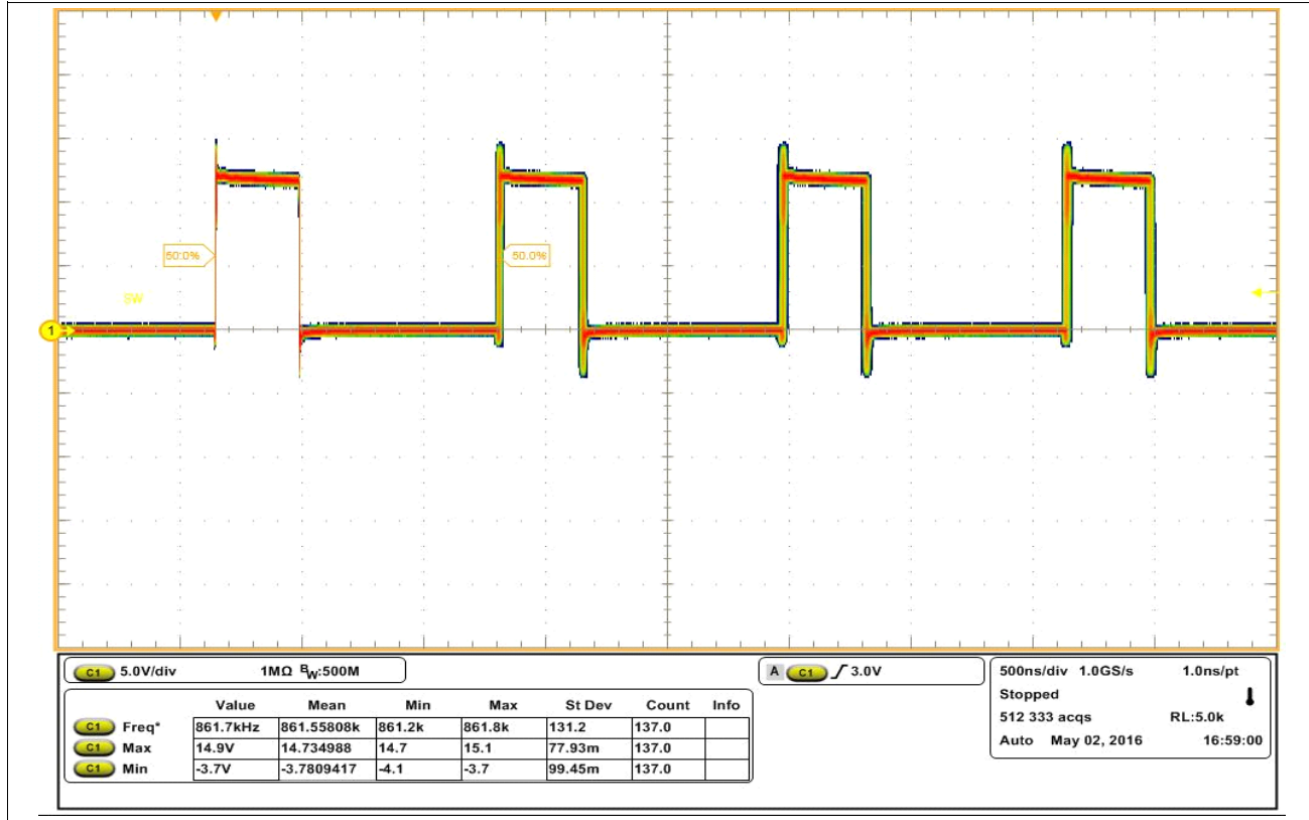


图 7-6 FCCM, SW node, 3A

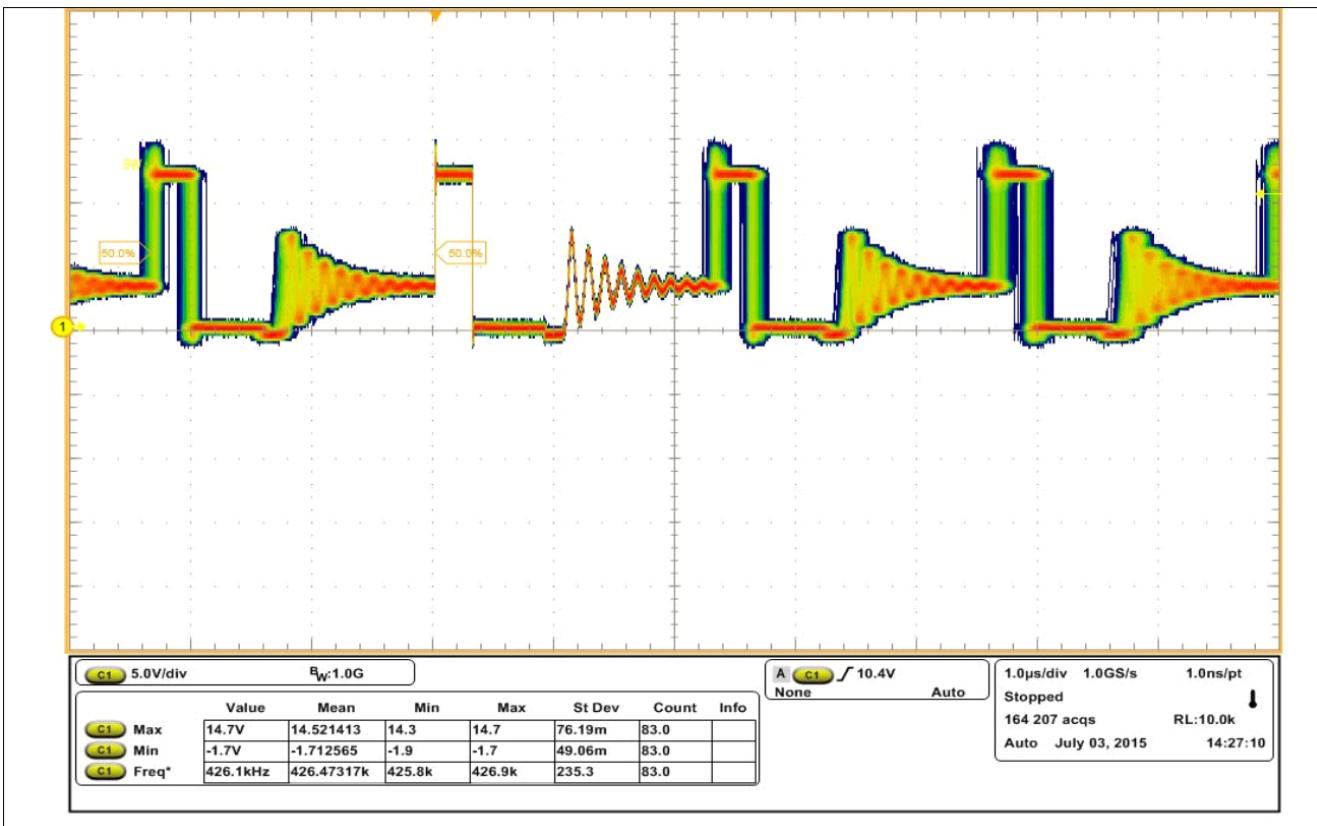


图 7-7 Diode Emulation Mode, SW node, 0.3A

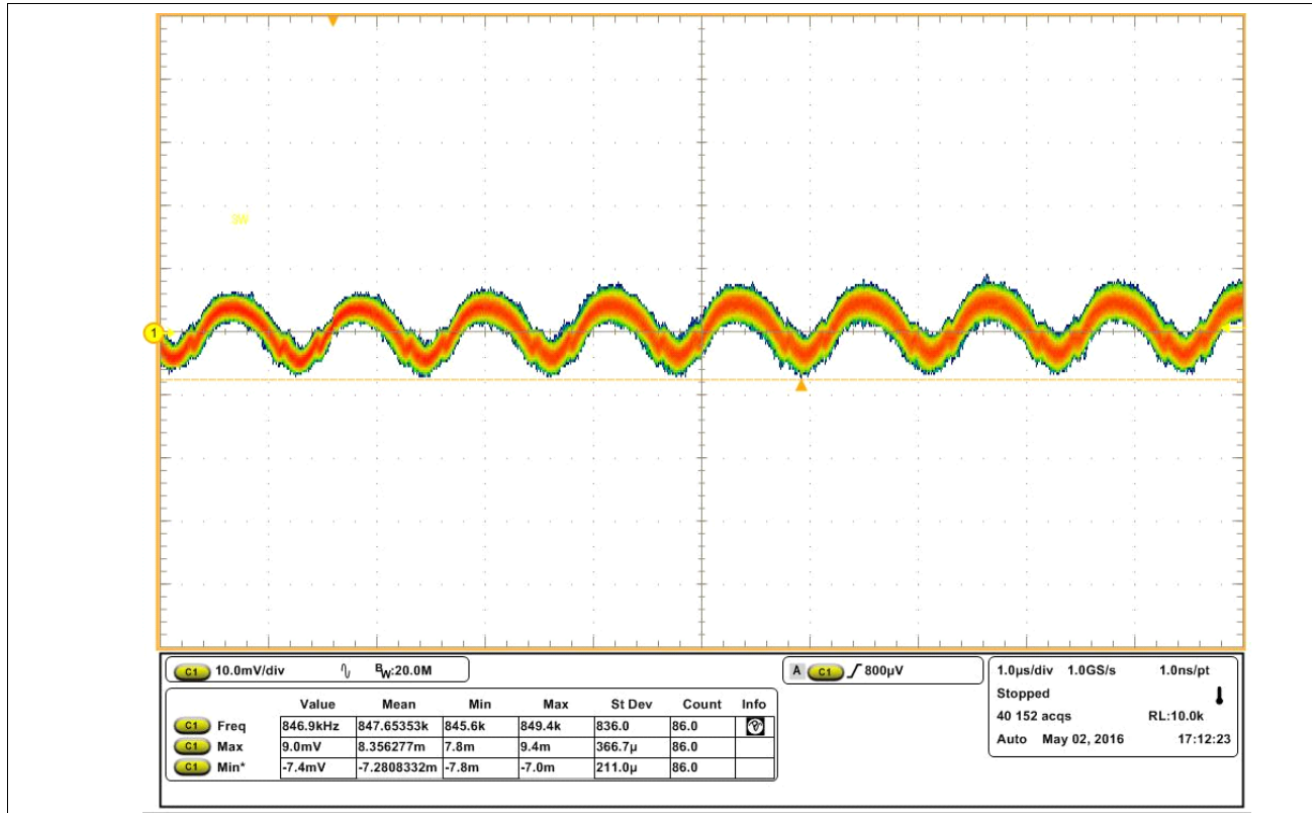


图 7-8 FCCM, V_o ripple, 3A load, V_{out}

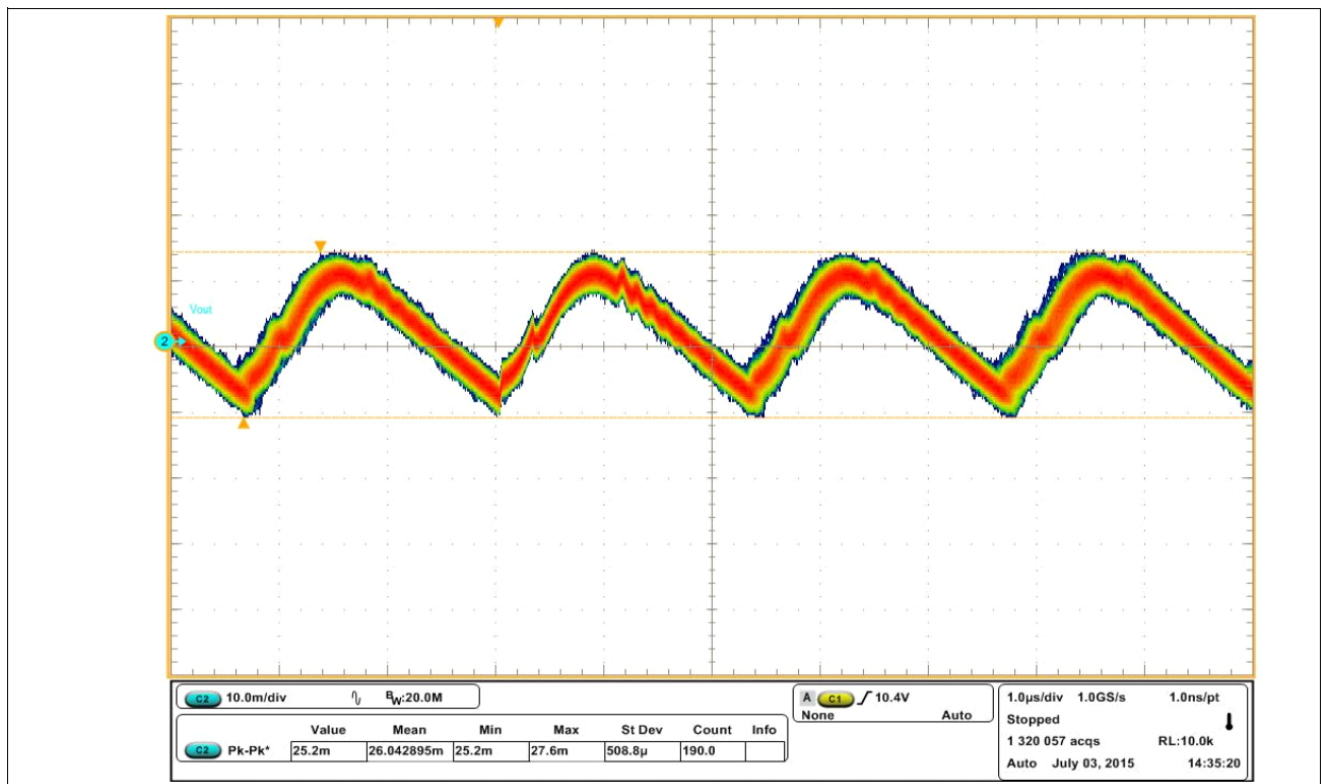


图 7-9 DEM, V_o ripple, 0.3A load

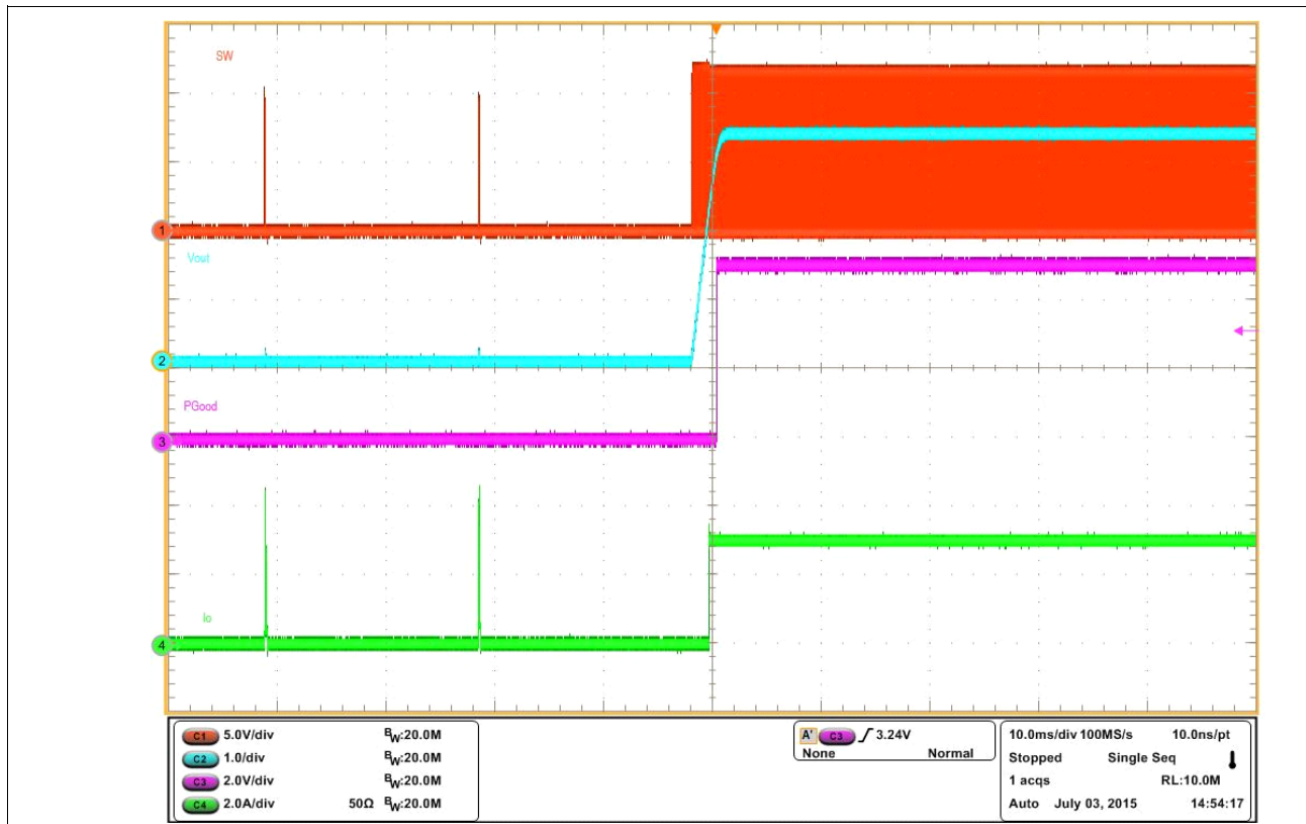


图 7-10 Short circuit (Hiccup) recover (FCCM) ($CH_1=SW$, $CH_2=V_{out}$, $CH_3=P_{Good}$, $CH_4=I_o$)

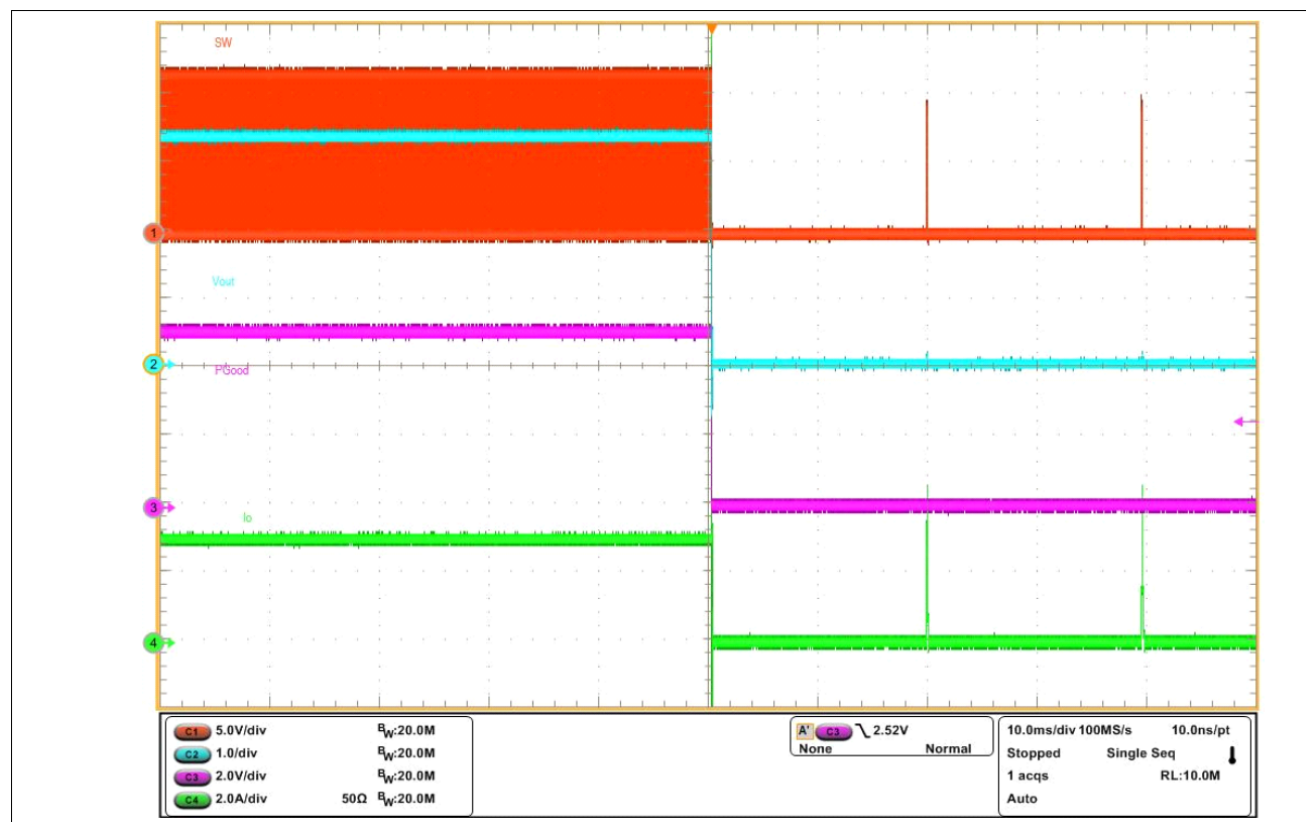


图 7-11 Enter OCP Hiccup mode (FCCM) ($CH_1=SW$, $CH_2=V_{out}$, $CH_3=P_{Good}$, $CH_4=I_o$)

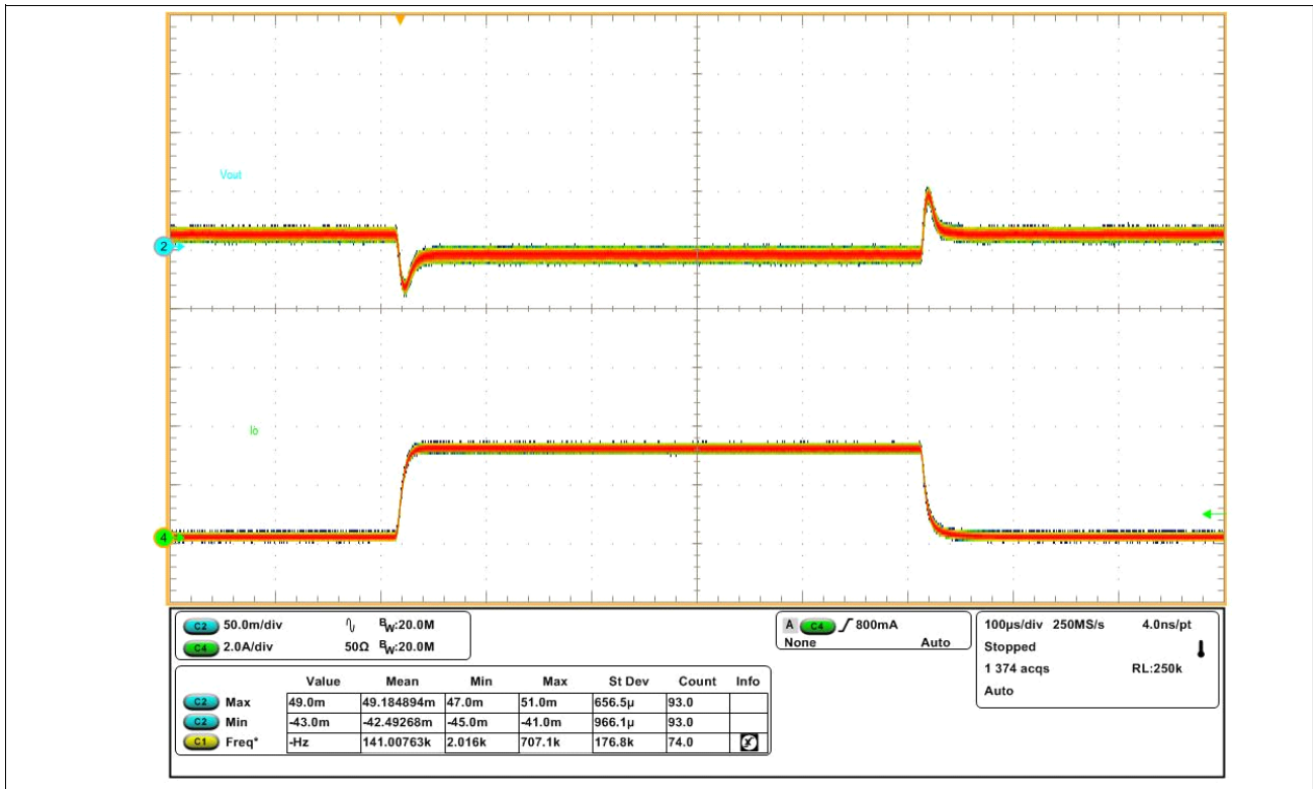


图 7-12 Transient Response, 0A to 3.0A step, FCCM (CH₂=V_{out}, CH₄=I_{out}, Undershoot: -43mV, Overshoot: 49mV)

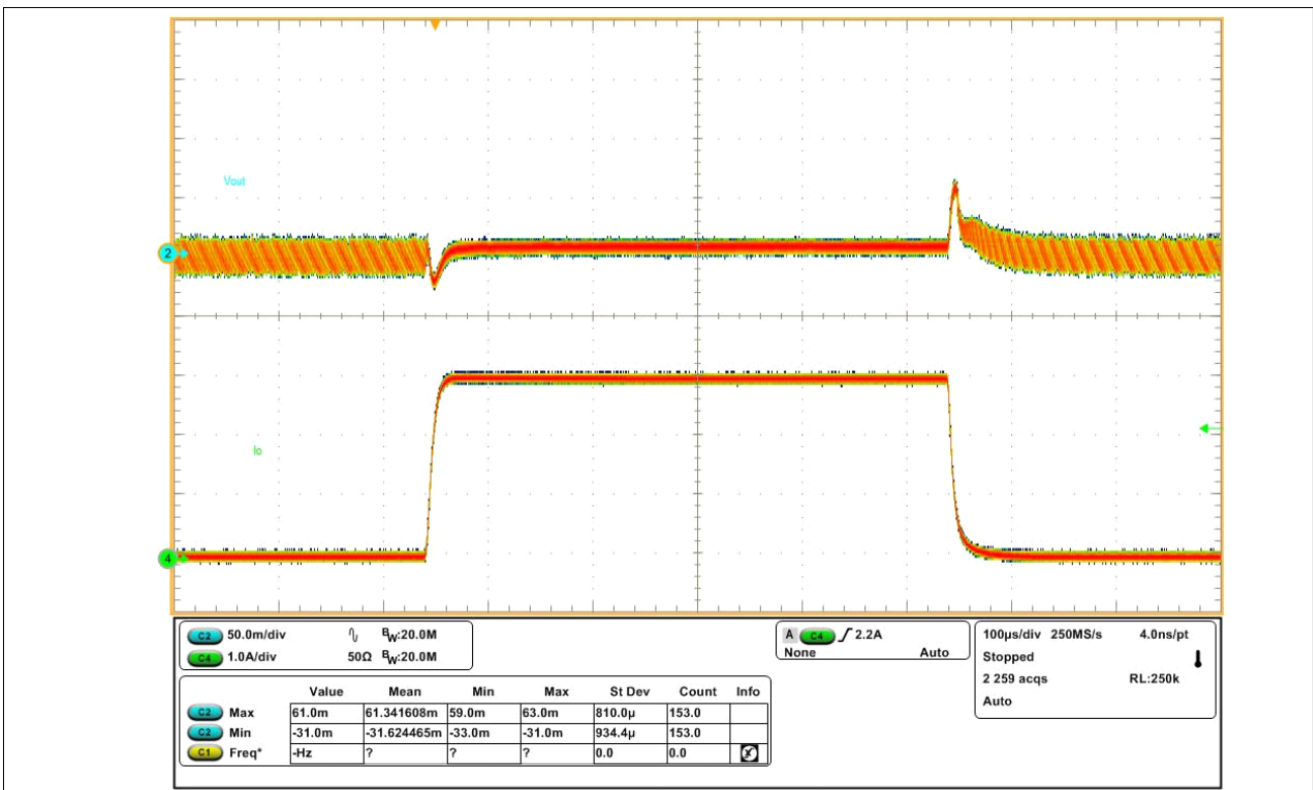


图 7-13 Transient Response, 0.03A to 3.0A step, DEM (CH₂=V_{out}, CH₄=I_{out}, Undershoot: -31mV, Overshoot: 61mV)

7.12 IR3883 热图像

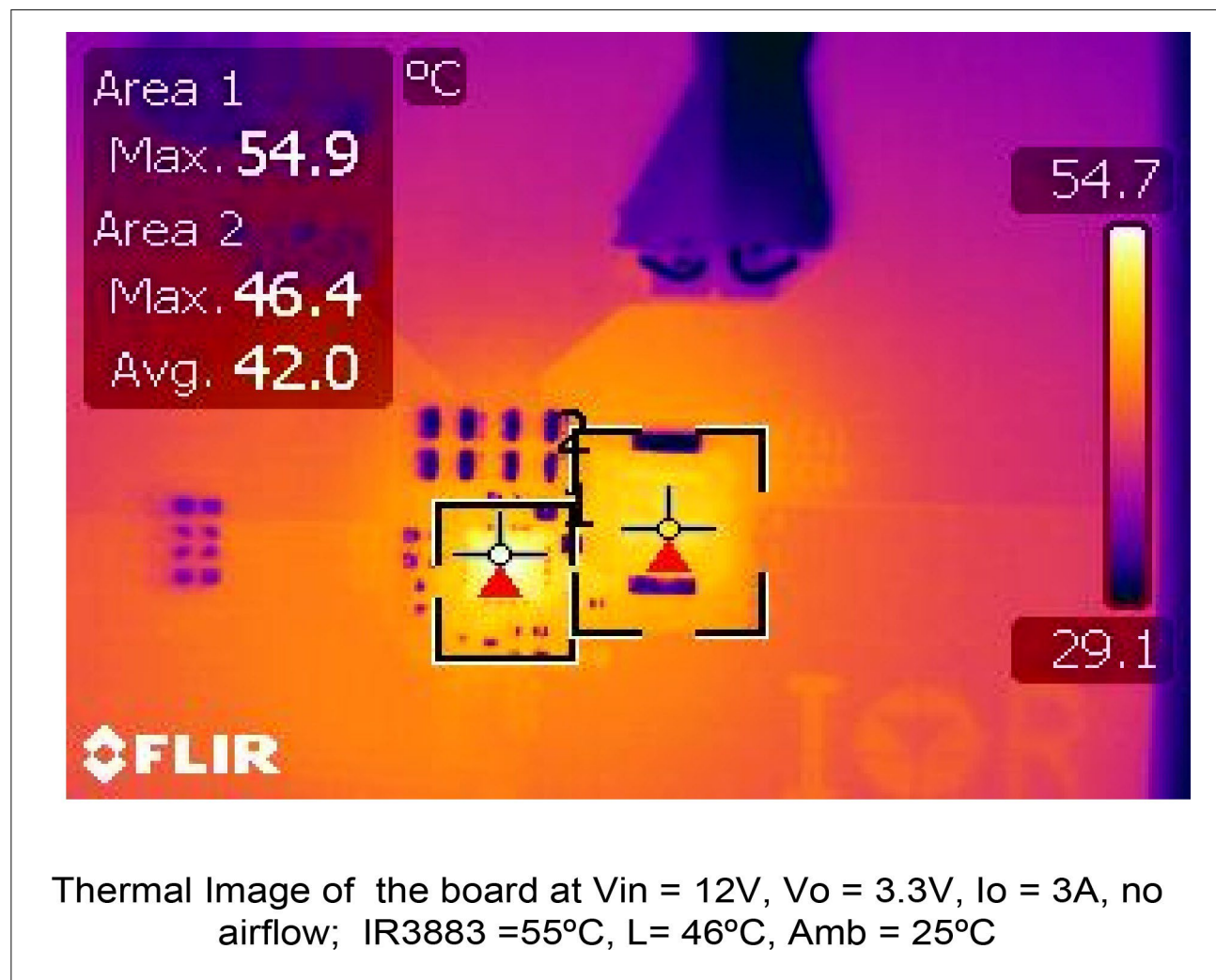


图 7-14 IR3883 Thermal Image

8 布局建议

IR3883 的引脚布局便于 PCB 布局布线。应遵循一般的 PCB 设计准则，以实现最佳性能。

- 旁路电容（包括输入/输出电容和 Vcc 旁路电容）应尽可能靠近相应的引脚。
- 应尽量减少 SW 节点的面积，并仅限于顶层
- 输出电压的检测应直接从输出电容上分离出来。感应线应远离电感和 SW 节点，以避免开关噪声的干扰。
- 模拟接地和电源接地通过单点连接。
- 反馈电阻分压器应与模拟地相连。
- 裸露的焊盘可通过通孔连接到电源地平面，以帮助散热。
- 输入和输出电源连接需要宽铜多边形，以减少功率损耗和散热。应使用足够的通孔来连接不同层之间的电源线。

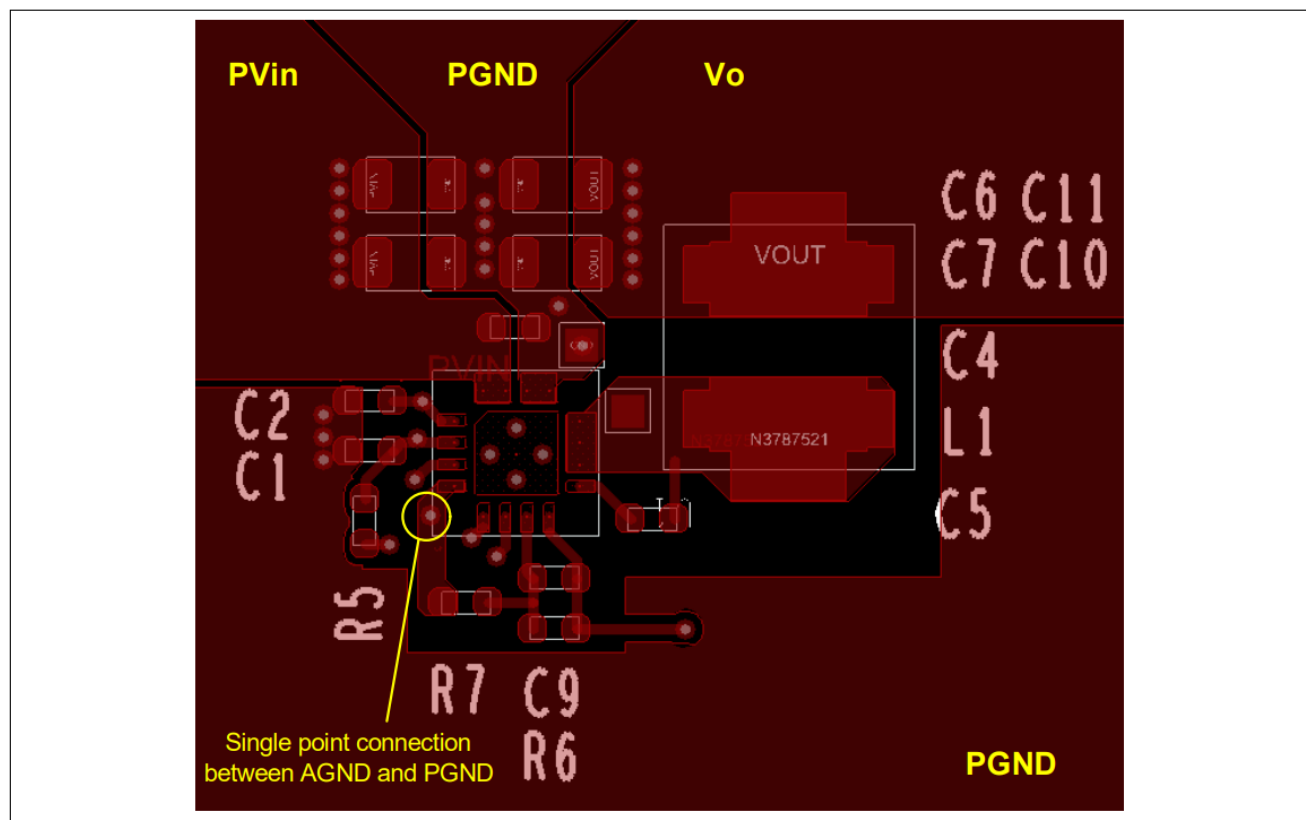


图 8-1 IRDC3883 Demo Board Layout – Top Layer

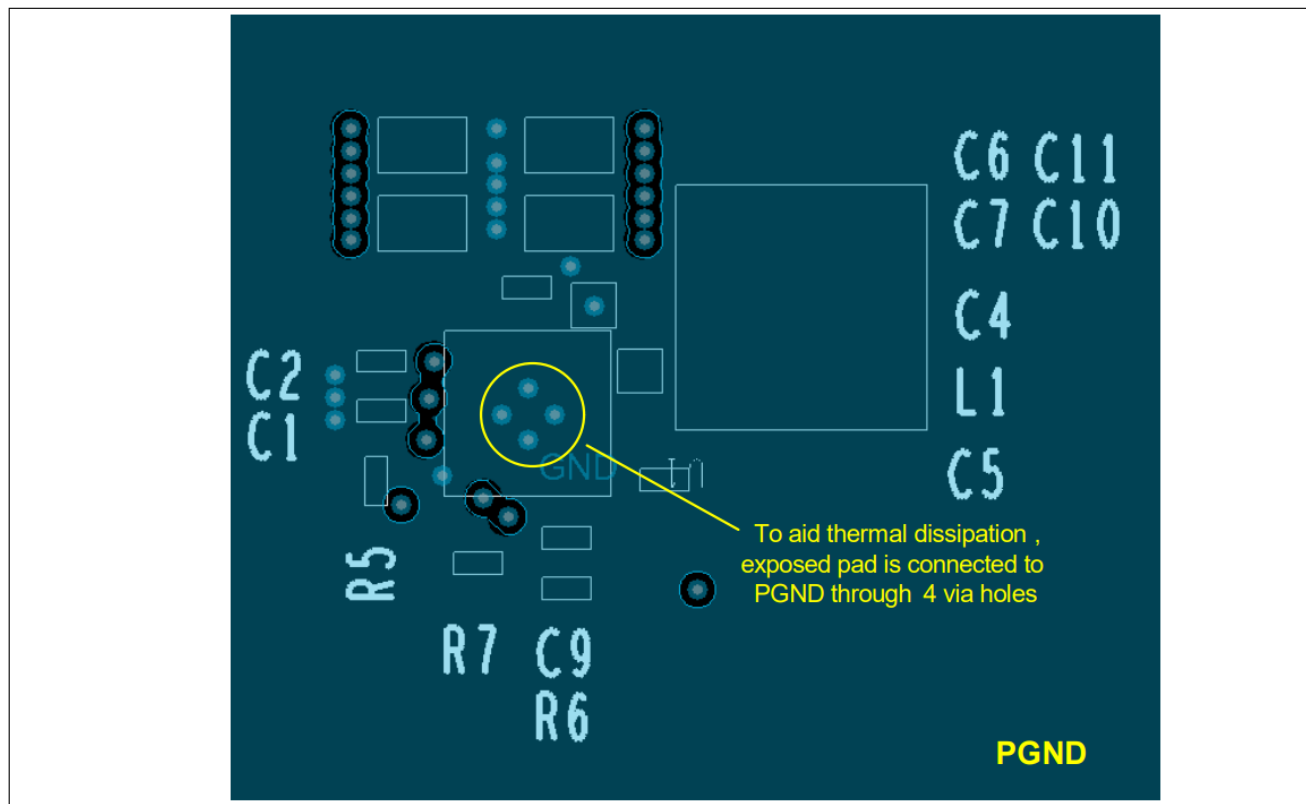


图 8-2 IRDC3883 Demo Board Layer - Signal Layer 1

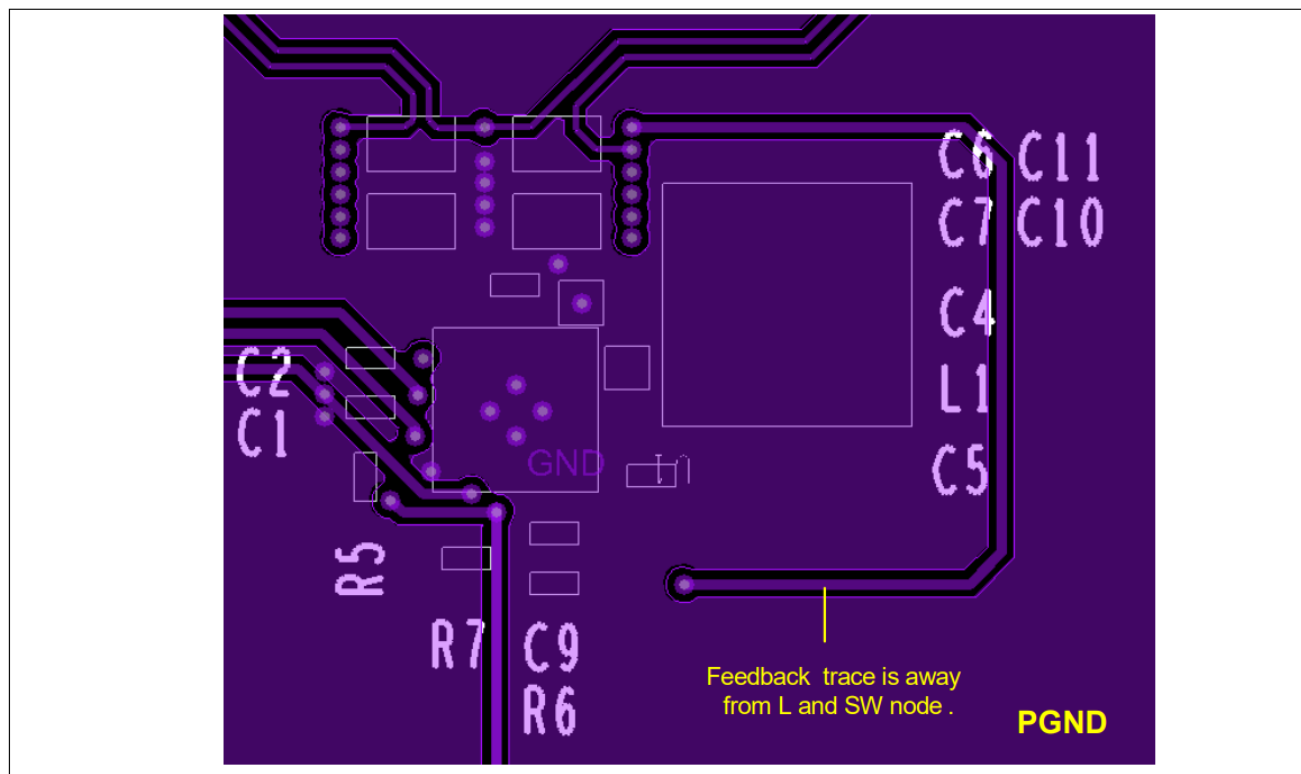


图 8-3 IRDC3883 Demo Board Layout - Signal Layer 2

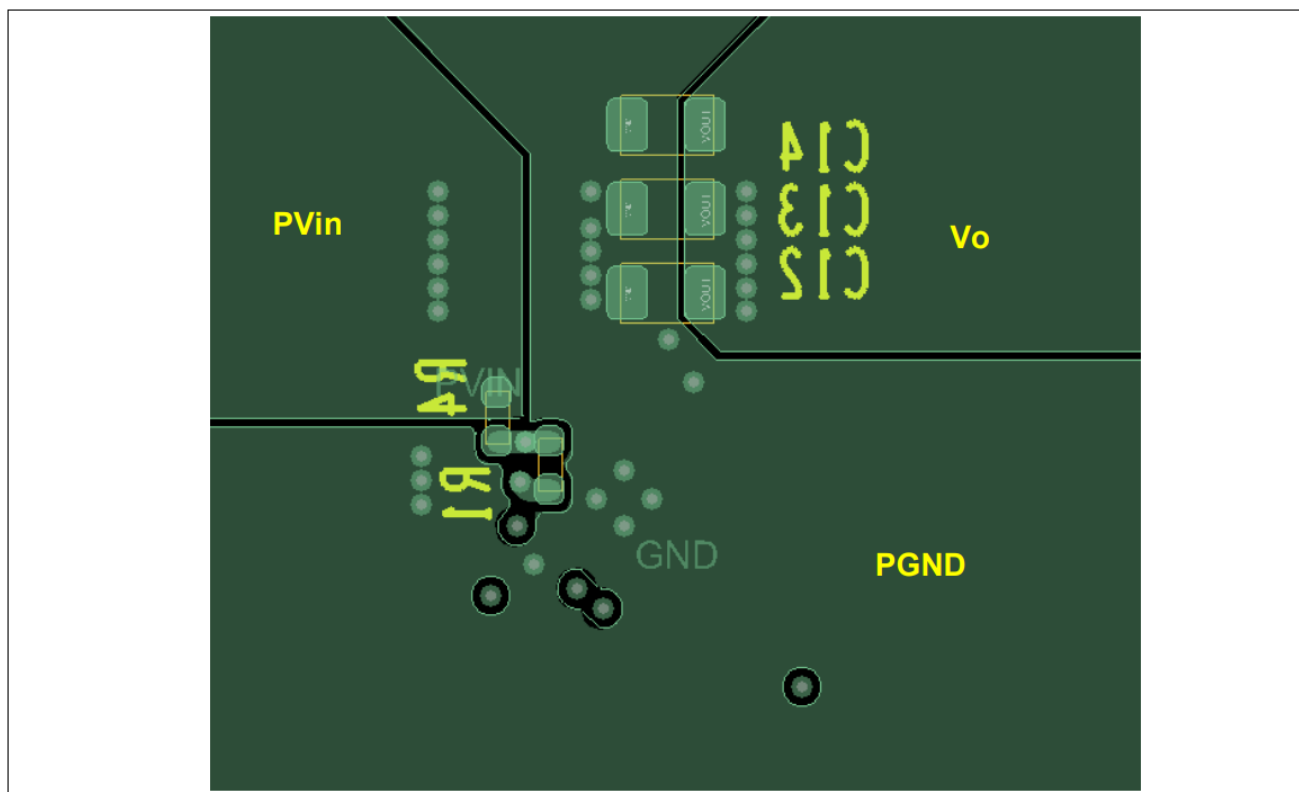


图 8-4 IRDC3883 Demo Board Layer – Bottom Layer

8.1 PCB 金属和元器件放置

评估结果表明，采用如下图所示的基板/PCB 布局可实现最佳的整体性能。PQFN 器件在 X 轴和 Y 轴上的放置精度均应达到 0.050 毫米。自定心行为在很大程度上取决于焊料和工艺，因此应通过实验来确认自定心对特定工艺的限制。

详情请参阅 Sup/REBuck® Multi-Chip Module (MCM) Power Quad Flat No-Lead (PQFN) Board Mounting Application Note。 ” (AN1132)

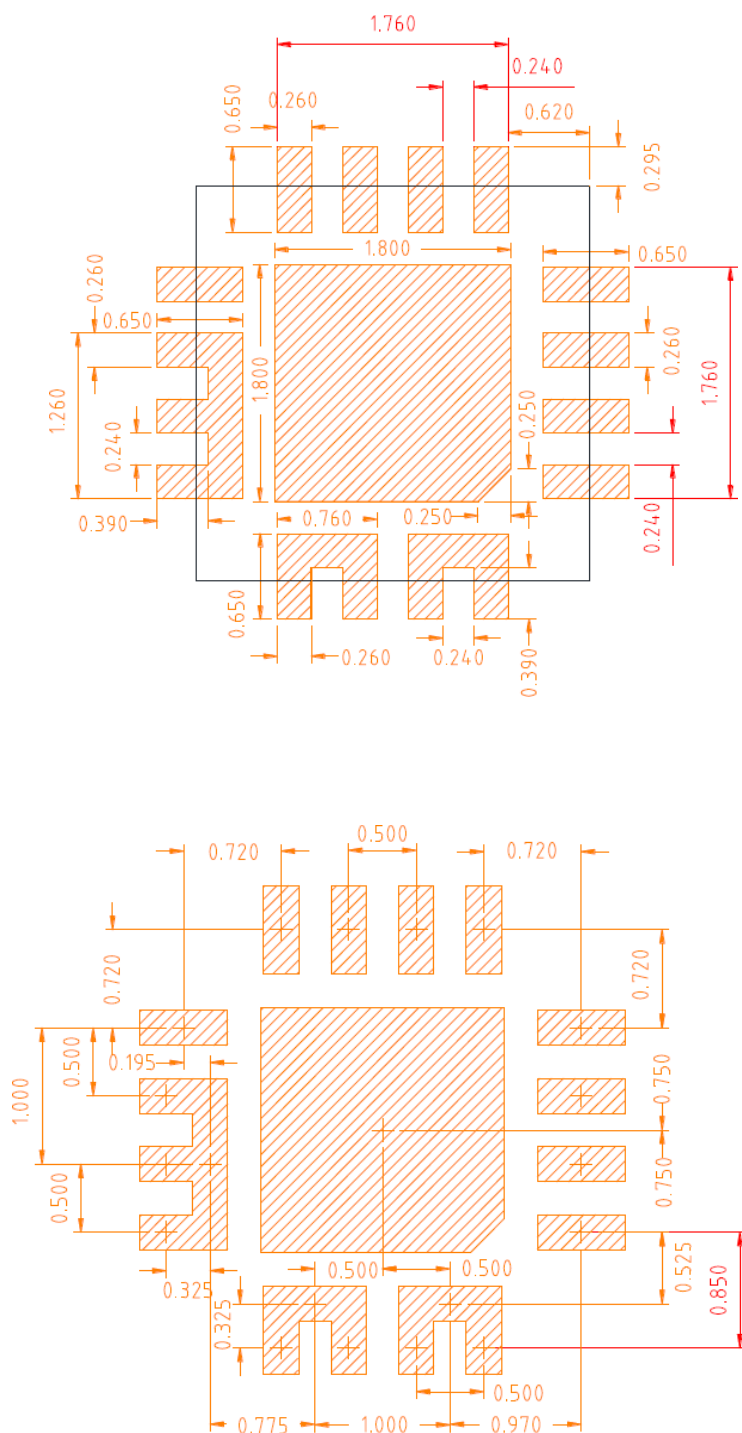


图 8-5 PCB 金属焊盘尺寸和间距 (所有尺寸均以 mm 为单位)

8.2 钢网设计

用于 PQFN 封装的钢网厚度为 0.100-0.250 毫米（0.004-0.010 英寸）。厚度小于 0.100 毫米的钢网是不合适的，因为它们沉积的焊膏不足以与接地焊盘形成良好的焊点；过度缩减有时也会有同样的问题。0.125 毫米-0.200 毫米（0.005-0.008 英寸）范围内的钢网经过适当缩减后，效果最佳。评估结果表明，采用下图所示的钢网设计可实现最佳的整体性能。本设计的钢网厚度为 0.127 毫米（0.005 英寸）。对于其他厚度的钢网，应调整减少量。

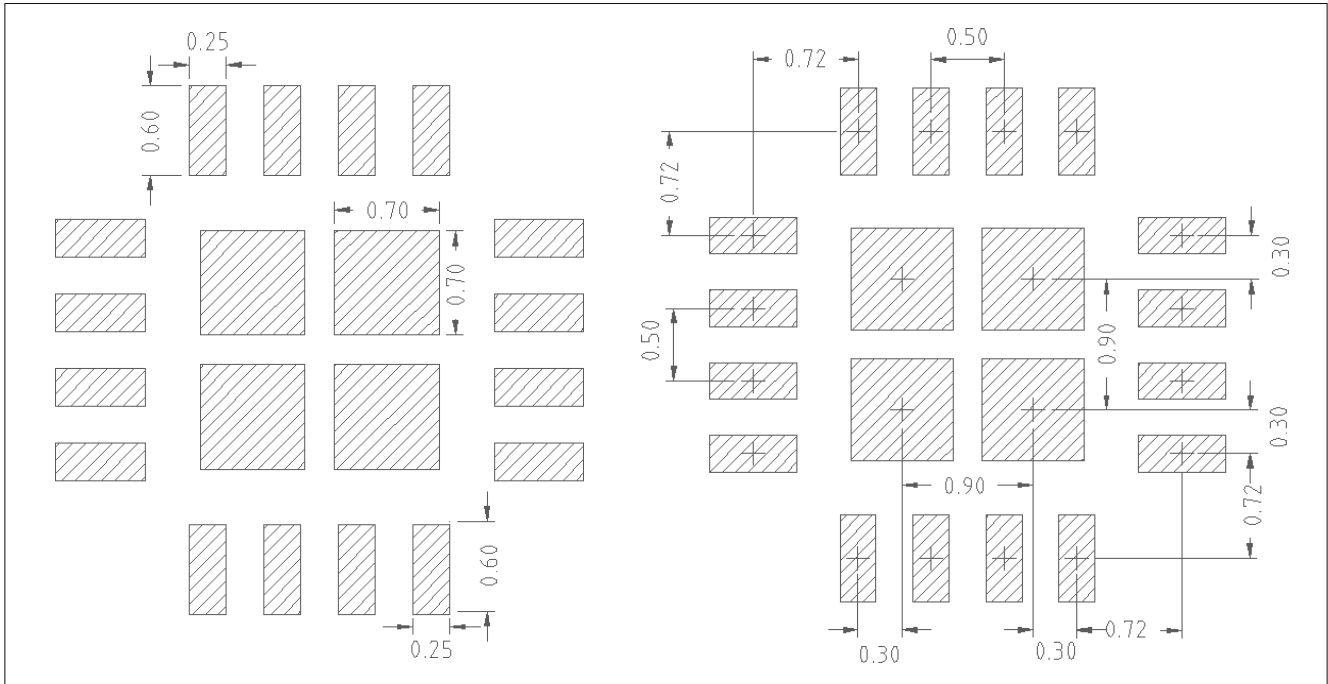


图 8-6 Stencil pad spacing (all dimensions in mm)

8.3 标记信息

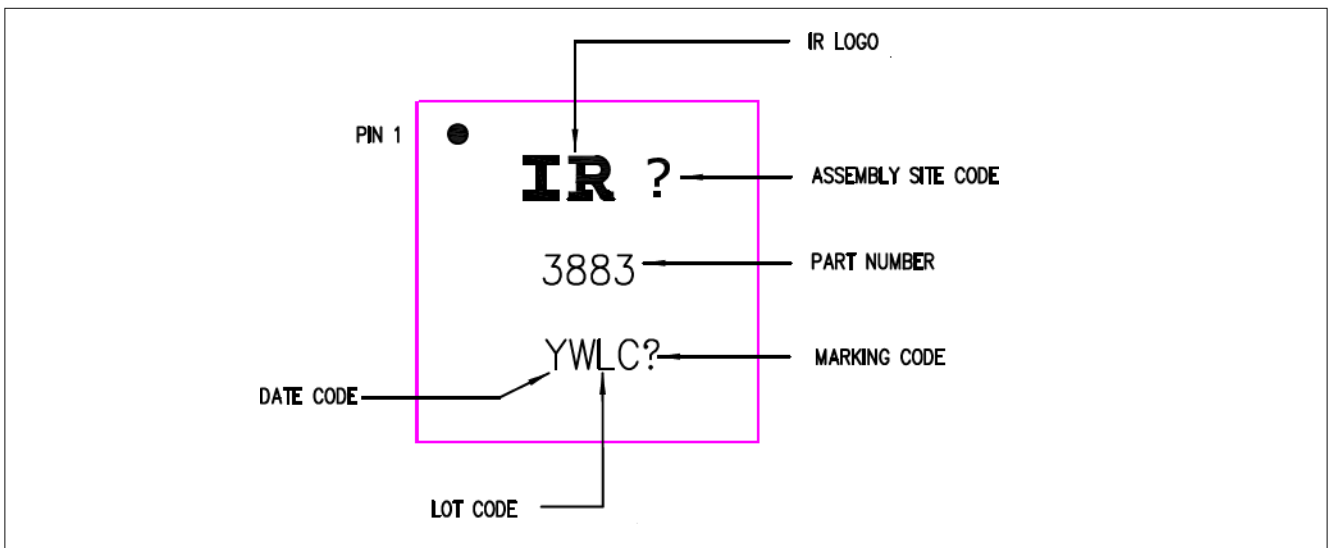


图 8-7 Marking information

8.4 封装信息

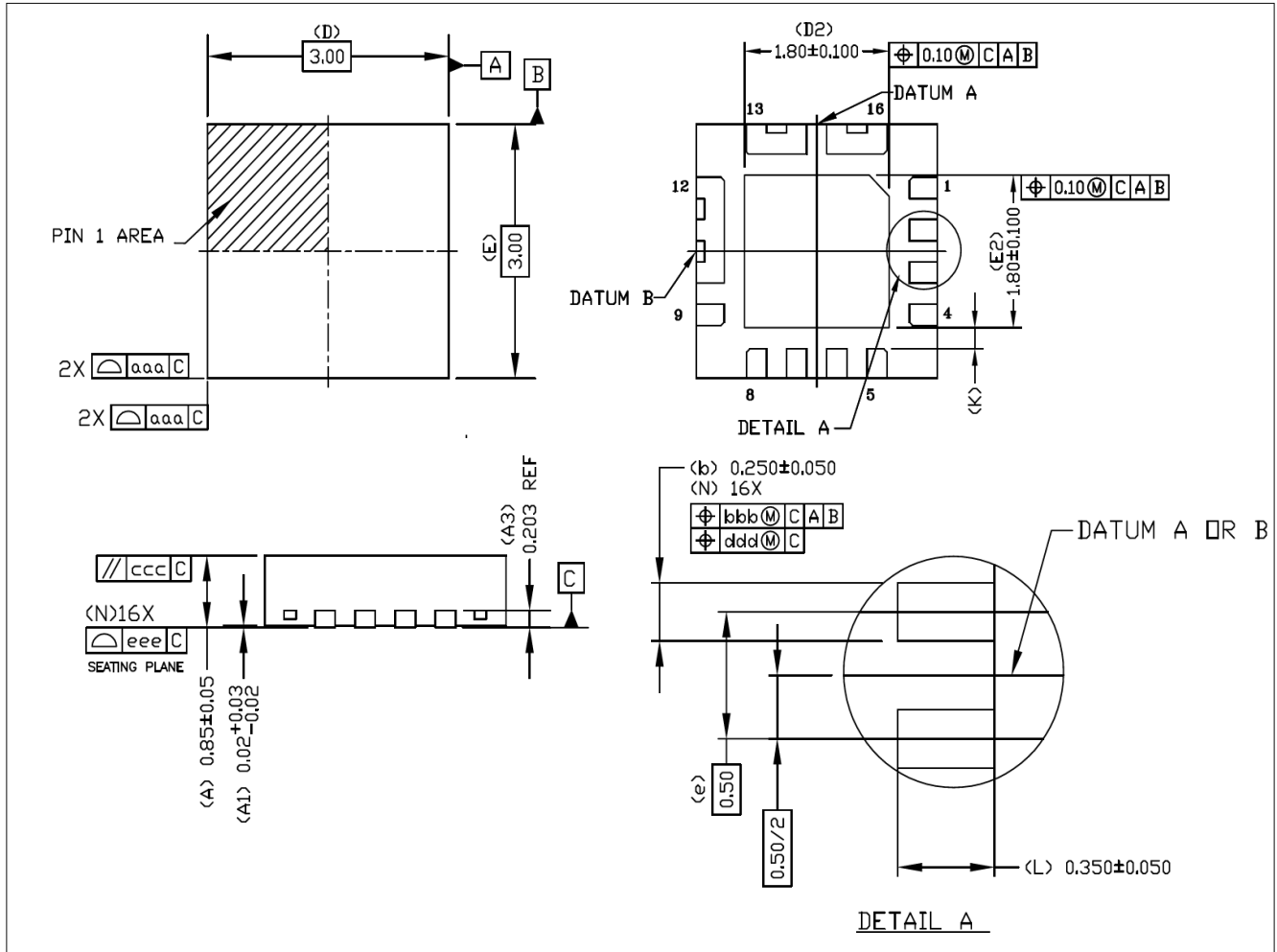


图 8-8 Package Dimensions

CONTROL DIMENSIONS ARE IN MILLIMETERS.

SYMBOL	MILLIMETER		
	MIN.	NOM.	MAX.
A	0.80	0.85	0.90
A1	0.00	0.02	0.05
A3	---	0.203 Ref	---
b	0.20	0.25	0.30
D	3.00 BSC.		
E	3.00 BSC.		
e	0.50 BSC.		
D2	1.70	1.80	1.90
E2	1.70	1.80	1.90
K	0.20	—	—
L	0.30	0.35	0.40
aaa	0.05		
bbb	0.10		
ccc	0.10		
ddd	0.05		
eee	0.08		
N	16		

图 8-9 Package Dimensions Table

8.5 环境资质†

表 8-1 环境资质†

Qualification Level		Industrial	
Moisture Sensitivity Level		PQFN 3 mm x 3 mm	JEDEC Level 1 @ 260°C
ESD	Human Body Model (JESD22-A114F)	Class 2	
		≥ 2000V to < 4000V	
	Charged Device Model (JESD22-C101F)	Class C3	
		≥1000V	
RoHS Compliant		Yes	

†资质标准可在英飞凌网站上找到: www.infineon.com

修订记录:

Revision / Date	Subjects (major changes since previous revision)
IR3883 Rev 3.1, 09/07/2021	
3.0 08-20-16	• 1st release to web (production version) • Changed OCP limits based on characterization data (compared with prelim datasheet) • Changed CDM from JESD22-C101D Class 3 (<1000V) to JESD22-C101F Class C3 (≥1000V) • Added 5V efficiency curves & OCP vs Vcc curve
3.1 09-07-21	• Updated Figure 8-5 • Changed "12V" to "5V" in the title of Table 5-6

Edition 09/07/2021

Published by

Infineon Technologies AG 81726

Munich, Germany

**© 2021 Infineon Technologies AG All
Rights Reserved.**

Legal Disclaimer

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics. With respect to any examples or hints given herein, any typical values stated herein and/or any information regarding the application of the device, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation, warranties of non-infringement of intellectual property rights of any third party.

Information

For further information on technology, delivery terms and conditions and prices, please contact the nearest Infineon Technologies Office (www.infineon.com)

www.infineon.com



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-08-27

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

**Do you have a question about this
document?**

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。