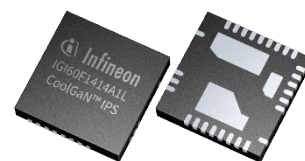


英飞凌 CoolGaN™ 集成功率级 (IPS) IGI60F2020A1L

200 mΩ / 600 V GaN 半桥，配备快速精确的隔离栅极驱动器

特性

- 两个 200 mΩ GaN 开关采用半桥配置，配有专用的高侧和低侧隔离栅极驱动器
 - 上拉/下拉驱动电流高达 1/2 A
 - 可配置应用的导通和关断速度
- 快速输入到输出传播（典型值 47 ns），通道与通道之间的失配极低
- PWM 输入信号（开关频率高达 3 MHz）
- 与数字控制器兼容的标准逻辑输入电平
- 宽电源范围
- 可采用单通道栅极驱动电源电压（典型值 8 V），具有快速 UVLO 恢复功能
- 用外部限流电阻器进行电流检测的低边开源极
- 基于稳健的无磁芯变压器技术的输入到输出气隔离
- 具有极高共模瞬态抗扰度 (CMTI) 的栅极驱动器 > 300 V/ns
- 耐热增强型 8 x 8 mm QFN-28 封装
- 产品完全符合 JEDEC 工业应用标准。



描述

IGI60F2020A1L 将由两个 200 mΩ（典型值 R_{dson} ）/ 600 V 增强型 CoolGaN™ HEMT 组成的半桥功率级与专用栅极驱动器集成在一个 8x8mm QFN-28 小型封装中。因此，在中低功率领域（图1中的示例应用），它非常适合利用 CoolGaN™ HEMT 的卓越开关特性来支持高密度 AC/DC 充电器和适配器的设计。

英飞凌的 CoolGaN™ 及相关功率开关提供非常坚固的栅极结构。当在“导通”状态下以几 mA 的连续栅极电流驱动时，始终能保证最小的导通电阻 R_{dson} 。

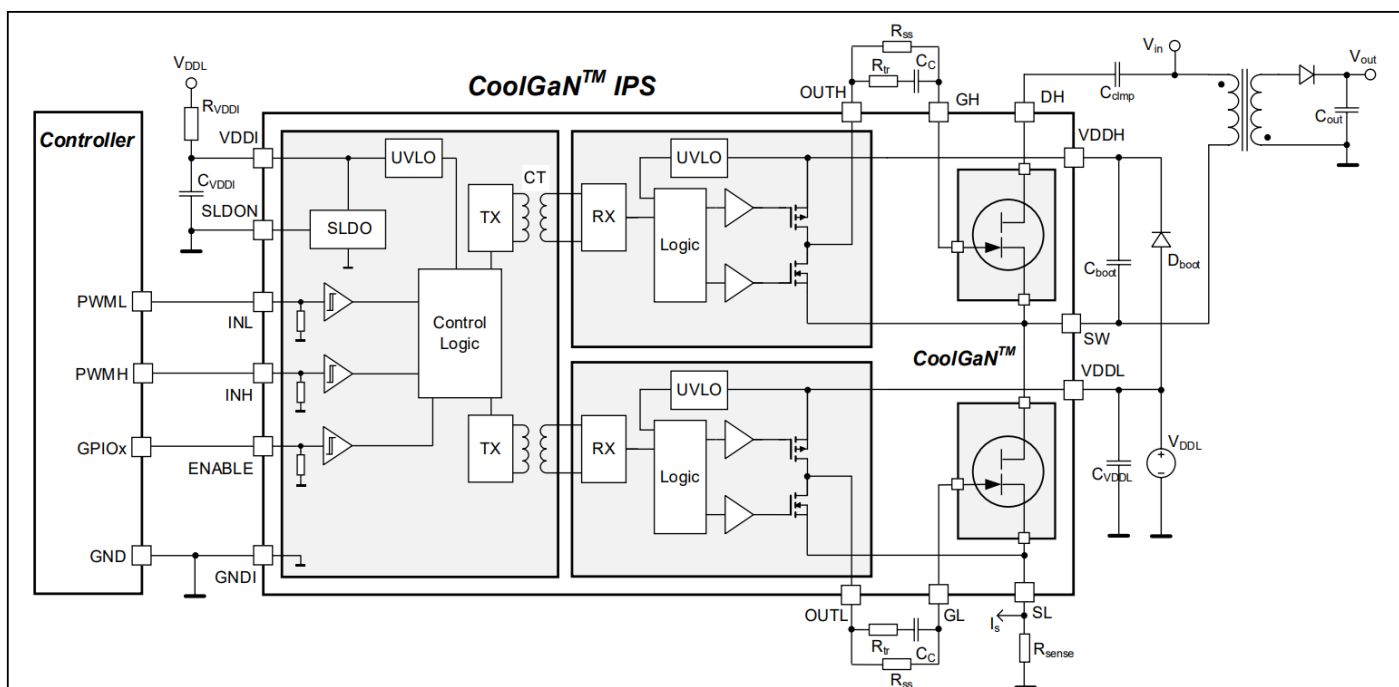


图1 典型应用电路（有源钳位反激式转换器）

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性请务必访问 infineon.com 参考最新的英文版本（控制文档）。

由于 GaN 特有的低阈值电压和快速开关瞬变，某些应用中需要负栅极驱动电压来实现快速关断并避免交叉传导效应。这可以通过驱动器和开关之间众所周知的 RC 接口来实现。一些外部 SMD 电阻器和电容器可以轻松适应不同的电源拓扑。

该驱动器利用片上无芯变压器技术 (CT) 实现信号电平转换至高端。此外，即使对于高于 300 V/ns 的极快开关瞬变，CT 也能保证稳健性。

应用

- 充电器和适配器
- 服务器、电信和网络 SMPS
- 低功率电机驱动
- LED 照明

电源拓扑

- 有源钳位反激式或混合反激式转换器
- LLC 或 LCC 谐振转换器
- 单路或交错式同步降压或升压转换器
- 单相或多相两电平逆变器

产品版本

表1 CoolGaN™ 集成功率级半桥产品概览

Part Number / Ordering code	OPN	Package	Typ. R _{dson} high- / low-side	Marking
IGI60F1414A1L	IGI60F1414A1L AUMA1	PG-TIQFN-28-1 8 x 8 mm	140 mΩ / 140 mΩ	60F1414A
IGI60F2020A1L	IGI60F2020A1L AUMA1	PG-TIQFN-28-1 8 x 8 mm	200 mΩ / 200 mΩ	60F2020A
IGI60F2727A1L	IGI60F2727A1L AUMA1	PG-TIQFN-28-1 8 x 8 mm	270 mΩ / 270 mΩ	60F2727A
IGI60F5050A1L	IGI60F5050A1L AUMA1	PG-TIQFN-28-1 8 x 8 mm	500 mΩ / 500 mΩ	60F5050A

目录

目录	3
1 引脚配置及说明.....	4
2 功能说明	6
2.1 框图.....	6
2.2 电源.....	7
2.2.1 驱动器输入电源电压.....	7
2.2.2 驱动器输出电源电压	7
2.3 输入配置.....	8
2.4 驱动器输出.....	8
2.5 欠压锁定(UVLO).....	8
2.6 启动和有源钳位.....	9
2.7 CT通信和数据传输.....	9
2.8 CoolGaN™ 输出阶段	9
3 特性	10
3.1 绝对最大额定值.....	10
3.2 热特性.....	11
3.3 建议工作范围.....	11
3.4 电气特性.....	12
3.5 时序图和测试电路.....	17
4 驱动 CoolGaN™ HEMT.....	19
5 典型特征	21
5.1 GaN开关特性.....	21
5.2 栅极驱动器特性.....	24
6 应用电路	27
7 封装信息	28
8 布局指南	29
9 附录	32
10 参考文档	33
修订记录.....	34

1 引脚配置及说明

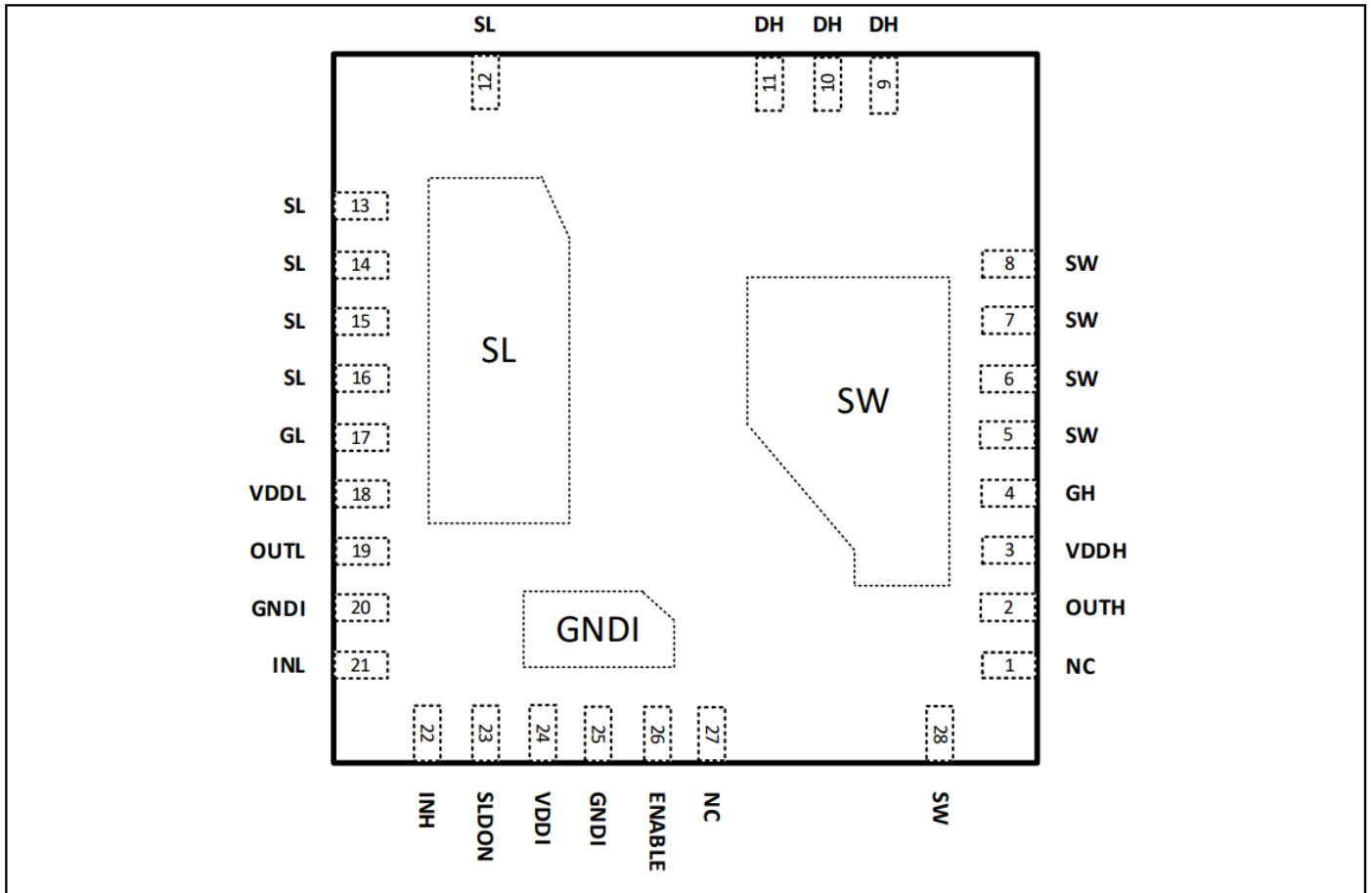


图 2 QFN-28 8 x 8 毫米封装的引脚配置和裸露焊盘，顶视图（未按比例绘制）

表2 引脚描述

Pin No.	Symbol	Description
1	NC	Not connected
2	OUTH	Driver output high-side
3	VDDH	Supply voltage for high-side driver (typ. 8 V referred to SW)
4	GH	Gate connection high-side switch
5 - 8, 28	SW	Half-bridge output (switching node)
9 - 11	DH	Drain connection high-side switch
12 - 16	SL	Source connection low-side switch
17	GL	Gate connection low-side switch
18	VDDL	Supply voltage for low-side driver (typ. 8 V referred to SL)
19	OUTL	Driver output low-side
20, 25	GNDI	Ground connection of driver input stage

21	INL	Input signal (default state “Low”); controls low-side switch
22	INH	Input signal (default state “Low”); controls high-side switch
23	SLDON	Connected to VDDI (or not connected): VDDI directly supplies driver input circuitry Connected to GNDI: Internal shunt regulator activated to generate VDDI (3.3 V)
24	VDDI	Supply voltage driver input stage (+3.3 V); can be either applied directly or generated by internal SLDO (e.g by connecting VDDI via resistor R_{VDDI} to VDDL)
26	ENABLE	Input signal (default state “Low” - both outputs set to low state); logic “High” required to activate outputs
27	NC	Not connected

2 功能说明

2.1 框图

图 3 给出了 CoolGaN™ 功率级 的简化功能框图。为了将输入信号电平转换至高端开关，我们采用了片上无芯变压器 (CT)。出于对称性考虑，低端路径中也包含一个 CT，从而实现了输入到输出以及高端到低端的电流隔离。此外，该 CT 将低端栅极驱动器参考电压 (SL) 与 GNDI 隔离，从而可以使用分流电阻进行电流检测，如 图 1 所示。

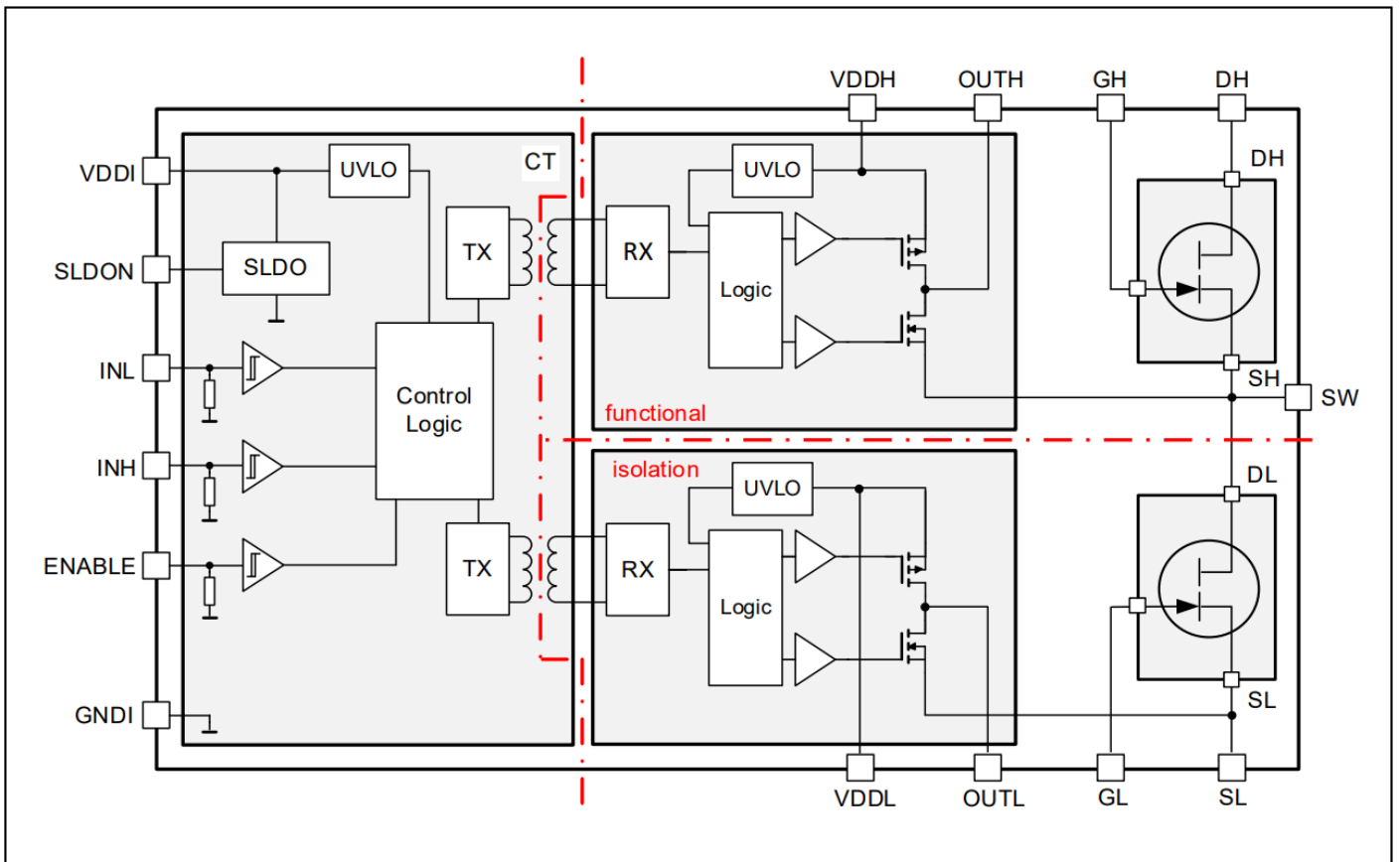


图3 IGI60F2020A1L框图

2.2 电源

功率级基本上需要三个电源电压：一个与地相关的 3.3 V (V_{DDI}) 用于驱动器输入电路，另一个与地相关的 8 V (V_{DDL}) 用于低侧驱动器，以及一个浮动 8 V (V_{DDH}) 用于高侧驱动器。然而，在大多数应用中，单个 8 V 电源就足够了，因为 V_{DDI} 和 V_{DDH} 可以简单地由 V_{DDL} 生成。所有电源电压均具有独立的欠压锁定 (UVLO) 功能，可确保在所有工作条件下实现明确的启动和稳健的功能。

所有驱动器电源电流均保持在几毫安范围内，如表9所示。然而，在特定应用中，进一步降低待机模式下的功耗可能会有所裨益。然后，可以通过实现一个简单的电路，以双极晶体管作为由使能信号控制的电源开关，完全消除电源电流。

2.2.1 驱动器输入电源电压

驱动器输入芯片通过 V_{DDI} 供电，标称电压为 3.3 V。欠压闭锁阈值（定义 V_{DDI} 的最小值）通常设置为 2.85 V。功耗在一定程度上取决于开关频率，因为输入信号会被转换成一系列重复电流脉冲来驱动 CT。由于选择了稳健的编码方案，这些脉冲的平均重复率以及平均电源电流取决于开关频率 f_{sw} 。然而，当 $f_{sw} < 500$ kHz 时，这种影响非常小。

如果没有单独的 3.3 V 电源，输入侧也可以使用 V_{DDL} （通常为 8 V）供电。然后，必须通过将引脚 SLDON（引脚 23）连接到 GNDI 来启用分流 LDO 稳压器 (SLDO)。SLDO 通过连接在 V_{DDL} 和引脚 VDDI 之间的外部电阻 R_{VDDI} 来调节电流，如图 1 所示。以产生所需的压降。为了正常工作，必须确保流过 R_{VDDI} 的电流始终超过输入芯片的最大供电电流 I_{VDDI} ；但也不能太小，以免造成高功耗并对系统总效率造成显著影响。因此， R_{VDDI} 必须满足：

$$R_{VDDI} < \frac{V_{DDL,min} - 3.3 V}{I_{VDDI,max}} \quad (1)$$

当 $V_{DDL} = 8$ V 时，典型选择是 $R_{VDDI} = 1$ k Ω ，这样电阻电流和最大工作电流之间就有足够的裕度。动态电流峰值由 V_{DDI} 和 GNDI 之间的阻断电容（10 至 22 nF）提供。表 3 显示了不同电源电压 V_{DDL} 对应的 R_{VDDI} 值。

表 3 不同 V_{DDL} 对应的 R_{VDDI} 值

V_{DDL}	R_{VDDI}	SLDO
3.3 V	no resistor (connect VDDL to VDDI pin)	Disabled
5.0 V	360 Ω	Enabled
8.0 V	1.0 k Ω	Enabled
12.0 V	1.8 k Ω	Enabled

2.2.2 驱动器输出电源电压

两个输出芯片均需由与各自 GaN 开关源极相关的典型值为 8 V 的电压供电。在许多应用中，浮动高端电源 V_{DDH} 可以通过自举电路（图 1 中的元件 D_{boot} , C_{boot} and R_{boot} ）。通常为 100 nF 的陶瓷旁路电容 C_{VDDL} 必须放置在靠近引脚 VDDL 的位置。

对于两个驱动器输出级，最小工作电源电压均由独立的欠压锁定功能（UVLO_{out}）设定。

2.3 输入配置

输入INL和INH是两个独立的逻辑（PWM）通道。输入信号以非反相方式传输至相应的栅极驱动器输出 OUTL 和 OUTH。所有输入均与 LV-TTL 阈值电平兼容，具有典型的滞后 0.8伏。滞后与电源电压VDDI无关。

PWM 输入在内部下拉至逻辑低电平 (GNDI)。如果 PWM 控制器信号在上电序列期间处于未定义状态，则栅极驱动器输出将被强制为“关闭”状态（低电平）。如果使能输入为低电平，则无论 INL 或 INH 状态如何，两个通道输出均会被驱动至“低电平”。表 4 显示正常运行时的逻辑表。

表 4 逻辑表（UVLO 输入无效，两个输出侧 UVLO 无效；正常运行）

Inputs			Gate Drive Output	
Enable	INL	INH	OUTL	OUTH
L	x	x	L	L
H	L	L	L	L
H	L	H	L	H
H	H	L	H	L
H	H	H	H	H

2.4 驱动器输出

采用互补MOS晶体管实现的轨到轨栅极驱动器输出级能够提供典型的1 A拉电流和2 A灌电流。由于GaN HEMT的栅极电荷较低，这在驱动它们时已经足够了。此外，相对较低的驱动器输出电阻也大有裨益。当拉电流pMOS晶体管的导通电阻为3.1Ω，灌电流nMOS晶体管的导通电阻为1.2 Ω时，该驱动器可视为接近理想状态。因此，栅极驱动参数可以通过外部元件轻松准确地确定，如第4章所述。p沟道拉电流晶体管可实现真正的轨到轨特性，而不会受到源极跟随器压降的影响。

2.5 欠压锁定(UVLO)

欠压锁定功能可确保仅当输入和输出电源电压都超过相应的 UVLO 阈值电压时，栅极驱动输出才可以切换到高电平。这样，当驱动电压太低而无法完全快速导通时，可以保证GaN开关处于“关断”状态，从而避免过多的功率耗散，并使开关晶体管保持在其安全工作区（SOA）内。

输出电源V_{DDL}和V_{DDH}的UVLO电平设置为典型的“开启”值4.2 V（具有0.3 V的迟滞），而V_{DDI}的UVLO输入设置为2.85 V，具有0.15 V的迟滞。表 5 显示输入或输出处于 UVLO 有效或无效状态的逻辑表。

表 5 逻辑表（取决于 UVLO 状态）

Inputs						Gate Drive Output	
Enable	INL	INH	UVLO input	UVLO output L	UVLO output H	OUTL	OUTH
x	x	x	Active	x	x	L	L
H	x	L	Inactive	Active	Inactive	L	L
H	x	H	Inactive	Active	Inactive	L	H
H	L	x	Inactive	Inactive	Active	L	L
H	H	x	Inactive	Inactive	Active	H	L

2.6 启动和有源钳位

我们特别注意涵盖所有可能的操作条件，例如启动或任意电源电压情况：

- 如果 V_{DDI} 降至 $UVLO_{in}$ 以下，则会向输出 OUTL 和 OUTH 发送“切换到低”命令
- 当 V_{DDL} 和/或 V_{DDH} 低于相应的 UVLO 电平时，新的快速有源钳位电路可提供从栅极驱动器输出 OUTL 和 OUTH 到其各自接地 SL 和 SW 的低阻抗路径。一旦输出电压超过低阈值电平（通常低于 1 V），钳位电路将在约 20 ns 内激活。

因此，在任何情况下都可以保证 GaN 功率级的安全运行。

2.7 CT通信与数据传输

基于无芯变压器 (CT) 的通信模块用于输入和输出之间的 PWM 信号传输。发射器中经过验证的高分辨率脉冲重复方案与接收器侧的看门狗超时相结合，可以从通信故障中恢复，并确保在故障情况下系统安全关闭。

2.8 CoolGaN™ 输出级

输出级由两个半桥配置的 CoolGaN™ 600V 开关组成。这些开关的典型导通电阻(R_{dson}) 在 25 °C 时为 200 mΩ。得益于电流驱动理念，该值在 150 °C 时可相对适度地增加 85%。与 GaN 的典型特性一样，栅极和输出电荷非常小（分别为 3 nC 和 16 nC），并且由于没有物理体二极管，因此没有反向恢复电荷（更多信息请参阅 [1]）。

3 特性

3.1 绝对最大额定值

绝对最大额定值列于表 6 中。超过这些值的应力可能会对器件造成永久性损坏。长时间暴露于绝对最大额定条件下可能会影响器件的可靠性。

表 6 绝对最大额定值

Parameter	Symbol	Values		Unit	Note or Test Conditions
		Min.	Max.		
Voltage between output pins DH, SW and SL	V _{DHSW}	-	600	V	V _{GHSW} = 0 V, V _{GLSL} = 0 V
	V _{SWSL}	-	600	V	
Drain-to-source voltage pulsed	V _{DS,pulse}	-	750 ¹	V	T _J = 25°C, V _{GS} ≤ 0 V, cumulated stress time ≤ 1h
		-	650	V	T _J = 125°C, V _{GS} ≤ 0 V, cumulated stress time ≤ 1h
Continuous drain current	I _D	-	5.0	A	T _{Case} = 25°C
		-	3.7	A	T _{Case} = 125°C
Pulsed drain current ²	I _{D,pulse}	-	14.1	A	T _{Case} = 25°C (see Figure 13)
		-	7.7 ³	A	T _{Case} = 125°C (see Figure 13)
Supply voltage input chip	V _{DDI}	-0.3	3.7	V	Note ⁴
Supply voltage output chips	V _{DDL/H}	-0.3	22	V	with respect to SW/SL
Voltage at pins INL, INH and ENABLE	V _{IN}	-0.3	17	V	
Voltage at pin SLDO	V _{SLDO}	-0.3	V _{DDI} + 0.3	V	
Voltage at pins OUTL, OUTH	V _{OUTL/H}	-0.3	V _{DDL/H} + 0.3	V	
Junction temperature	T _J	-40	150	°C	
Storage temperature	T _S	-55	150	°C	
Soldering temperature	T _{sold}	-	260	°C	reflow/wave soldering ⁵

¹符合 JEDEC-JEP180

²限值源自产品特性，参数未在生产过程中测量

³参数受可靠性要求影响。请联系当地英飞凌销售办事处获取您的应用评估。

⁴如果SLDO 被激活 (SLDON 引脚连接到 GNDI)，输入侧电源电压 (VDDL) 不对应于 VDDI，并且可能更高

⁵符合 JESD22A111

Parameter	Symbol	Values		Unit	Note or Test Conditions
		Min.	Max.		
ESD capability	V _{ESD_HBM}	-	2	kV	Human Body Model ¹
	V _{ESD_CDM}	-	1.0	kV	Charged Device Model ²

3.2 热特性

表7 热特性

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
Thermal resistance junction-case	R _{thJC}	-	-	3.0	°C/W	
Thermal resistance junction-ambient	R _{thJA}	-	35	-	°C/W	Device mounted on four-layer PCB with 600 mm ² total cooling area

3.3 建议工作范围

表8 建议的工作范围

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
Input supply voltage	V _{DDI}	3	3.3	3.5	V	if operated directly without SLDO
Driver output supply voltages	V _{DDL/H}	5.5	8	12	V	min. defined by UVLO _{out}
VDDI blocking capacitance	C _{VDDI}	10	-	22	nF	SLDO active
Logic input voltage at pins INL, INH and ENABLE	V _{IN}	0	-	6.5	V	
Voltage at pin SLDO	V _{SLDO}	0	-	3.5	V	
Gate current, continuous ^{3 4}	I _{G, avg}	-	-	6.9	mA	
Junction temperature	T _J	-40	-	125 ⁵	°C	

¹符合 EIA/JESD22-A114-B (通过 1.5 kΩ 电阻放电 100 pF 电容)

²符合 JESD22-002

³参数受相关要求影响。请联系当地英飞凌销售办事处获取您的应用评估。

⁴我们建议使用RC接口栅极驱动技术来优化器件性能。详情请参阅栅极驱动器应用

⁵持续在 125°C 以上温度下运行可能会缩短使用寿命

3.4 电气特性

除非另有说明，特性的最小值/最大值分别为下限和上限。它们在整个工作范围内有效。所有值均在 $T_J = 25\text{ }^\circ\text{C}$ 、 $V_{DDI} = 3.3\text{ V}$ 和 $V_{DDL/H} = 8\text{ V}$ 的条件下给出。

表 9 电源

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
V_{DDI} quiescent current ¹	I_{VDDIqu}	-	1.4	-	mA	no switching
V_{DDL} quiescent current ¹	I_{VDDLqu}	-	0.7	-	mA	no switching
V_{DDH} quiescent current ¹	I_{VDDHqu}	-	0.7	-	mA	no switching
Undervoltage Lockout input (UVLO _{VDDI}) turn-on threshold	UVLO _{VDDI}	2.75	2.85	2.95	V	
UVLO _{VDDI} turn-off threshold	UVLO _{VDDI-}	-	2.7	-	V	
UVLO _{VDDI} threshold hysteresis	Δ UVLO _{VDDI}	0.1	0.15	0.2	V	
Undervoltage Lockout outputs (UVLO _{VDDL/H}) turn-on threshold	UVLO _{outLH}	4.0	4.2	4.4	V	
UVLO _{VDDL/H} turn-off threshold	UVLO _{VDDL/H-}	-	3.9	-	V	
UVLO _{VDDL/H} threshold hysteresis	Δ UVLO _{VDDL/H}	0.2	0.3	0.4	V	

表 10 逻辑输入 INL、INH 和 ENABLE

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
Input voltage threshold for transition LH	V_{IN+}	1.7	2.0	2.3	V	independent of V_{DDI}
Input voltage threshold for transition HL	V_{IN-}	-	1.2	-	V	independent of V_{DDI}
Input voltage threshold hysteresis	V_{IN_hys}	0.4	0.8	1.2	V	
Input pull down resistor	R_{IN}	-	150	-	k Ω	

¹可通过使用外部电源开关在待机模式下完全消除（参见第 2.2 章）

表11 静态栅极驱动器输出特性

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
High-level (sourcing) output resistance	R_{on}	1.4	3.1	5.8	Ω	
Peak sourcing output current ¹	$I_{src,pk}$	-	1	-	A	actively limited to 1.3 A
Low-level (sinking) output resistance	R_{off}	0.6	1.2	2.5	Ω	
Peak sinking output current ¹	$I_{snk,pk}$	-	-2	-	A	actively limited to -2.6 A
Active clamp threshold voltage	V_{clmp}	-	1	-	V	

表12 GaN开关的输出特性

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
R_{dson} high-side	R_{dshs}	-	200	260	m Ω	$I_G = 6.9$ mA, $I_D = 2.1$ A, $T_J = 25^\circ\text{C}$
		-	360	-	m Ω	$I_G = 6.9$ mA, $I_D = 2.1$ A, $T_J = 150^\circ\text{C}$
R_{dson} low-side	R_{dsls}	-	200	260	m Ω	$I_G = 6.9$ mA, $I_D = 2.1$ A, $T_J = 25^\circ\text{C}$
		-	360	-	m Ω	$I_G = 6.9$ mA, $I_D = 2.1$ A, $T_J = 150^\circ\text{C}$
Drain-source leakage current	I_{DSShs}, I_{DSSls}	-	0.26	-	μA	$V_{DS} = 600$ V, $V_{GS} = 0$ V, $T_J = 25^\circ\text{C}$
		-	5.3	-	μA	$V_{DS} = 600$ V, $V_{GS} = 0$ V, $T_J = 25^\circ\text{C}$
Total gate charge (per switch) ¹	Q_G	-	1.5	-	nC	$I_G = 0$ to 2.6 mA, $V_{DH} = 400$ V, $I_D = 2.1$ A

¹通过设计/特性验证, 未经生产测试

表13 GaN开关静态特性

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Gate threshold voltage	$V_{GS(th)}$	0.9	1.2	1.6	V	$I_{DS} = 0.69 \text{ mA}$, $V_{DS} = 10 \text{ V}$, $T_j = 25 \text{ }^\circ\text{C}$ $I_{DS} = 0.69 \text{ mA}$, $V_{DS} = 10 \text{ V}$, $T_j = 125 \text{ }^\circ\text{C}$
		0.7	1.0	1.4	V	
Gate-source reverse clamping voltage	$V_{GS, clamp}$	-	-	-8	V	$I_{GSS1} = -1 \text{ mA}$, $T_j = 25 \text{ }^\circ\text{C}$
Gate resistance	$R_{G,int}$	-	0.80	-	Ω	LCR impedance measurement

表14 GaN开关的动态特性

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Input capacitance	C_{iss}	-	100	-	pF	$V_{GS} = 0 \text{ V}$, $V_{DS} = 400 \text{ V}$; $f = 1 \text{ MHz}$
Output capacitance	C_{oss}	-	19.0	-	pF	$V_{GS} = 0 \text{ V}$, $V_{DS} = 400 \text{ V}$; $f = 1 \text{ MHz}$
Reverse transfer capacitance	C_{rss}	-	0.1	-	pF	$V_{GS} = 0 \text{ V}$, $V_{DS} = 400 \text{ V}$; $f = 1 \text{ MHz}$
Effective output capacitance, energy related ²	$C_{o(er)}$	-	21.1	-	pF	$V_{GS} = 0 \text{ V}$, $V_{DS} = 0 \text{ to } 400 \text{ V}$
Effective output capacitance, time related ³	$C_{o(tr)}$	-	27.1	-	pF	$V_{GS} = 0 \text{ V}$, $V_{DS} = 0 \text{ to } 400 \text{ V}$
Output charge	Q_{oss}	-	10.8	-	nC	$V_{DS} = 0 \text{ to } 400 \text{ V}$

1 栅极漏电流

2 $C_{o(er)}$ 是一个固定电容，当 V_{DS} 从 0V 上升到 400V 时，其存储的能量与 C_{oss} 相同

3 $C_{o(tr)}$ 是一个固定电容，当 V_{DS} 从 0V 上升到 400V 时，其充电时间与 C_{oss} 相同

表15 反向传导特性

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Source-Drain reverse voltage	VSD	-	2.2	2.5	V	$V_{GS} = 0V, I_{SD} = 2.1 A$
Pulsed current, reverse	$I_{S,pulse}$	-	-	15.8	A	$I_G = 6.9 mA$
Reverse recovery charge	Q_{rr1}	-	0	-	nC	$I_{SD} = 2.1 A, V_{DS} = 400V$
Reverse recovery time	t_{rr}	-	0	-	ns	
Peak reverse recovery current	I_{rrm}	-	0	-	A	

表16 动态特性² (见图 4、图 5)

Parameter	Symbol	Values			Unit	Note or Test Conditions
		Min.	Typ.	Max.		
INL to SW propagation delay “on”	t_{PDonL}	-	47	-	ns	$R_{tr} = 50 \Omega$
INL to SW propagation delay “off”	t_{PDoffL}	-	47	-	ns	$I_{load} = 2 A$
Propagation delay matching high/low-side	Δt_{PDonLH}	-5	-	5	ns	
	$\Delta t_{PDoffLH}$	-5	-	5	ns	
ENABLE to SW propagation delay	$t_{PD_DIS_ON}$	-	70	-	ns	
	$t_{PD_DIS_OFF}$	-	70	-	ns	
Rise time SW	t_{rise}	-	6	-	ns	10 % to 90 %
Fall time SW	t_{fall}	-	5	-	ns	90 % to 10 %
Minimum input pulse width that changes output state	t_{PW}	-	18	-	ns	-
Input-side start-up time ²	$t_{START,VDDI}$	-	7	-	μs	see Figure 6
Input-side deactivation time ²	$t_{STOP,VDDI}$	-	255	-	ns	see Figure 6
Input-side deactivation time ²	$t_{START,VDDL/H}$	-	5	-	ns	see Figure 6
Output-side deactivation time ²	$t_{STOP,VDDL/H}$	-	110	-	ns	see Figure 6

¹ 不包括 Q_{oss}

² 通过设计/特性验证, 未经生产测试

表 17 隔离规格

Parameter		Symbol	Value	Unit	Note or Test Conditions
Functional isolation	Max. Input-to-DH voltage	V_{InDH}	>1200	V_{DC}	production test > 10 ms
	Max. Input-to-SW voltage	V_{InSW}	>600	V_{DC}	
	Max. Input-to-SL voltage	V_{InSL}	>100	V_{DC}	
Package characteristics	Nominal package clearance	CLR	1.9	mm	shortest distance over air, from any input pin to any high-side output pin
	Nominal package creepage	CRP	1.9	mm	shortest distance over surface, from any input pin to any high-side output pin
	Comparative Tracking Index of package mold	CTI	>400	V	according to DIN EN 60112 (VDE 0303-11)
	Material group	-	II	-	according to IEC 60112
Common Mode Transient Immunity (CMTI)	Static Common Mode Transient Immunity ¹²	$ CM_{Static,H} $	300	V/ns	$V_{CM} = 1500$ V; INL, INH tied to V_{DDI} (logic high inputs)
		$ CM_{Static,L} $	300	V/ns	$V_{CM} = 1500$ V; INL, INH tied to GNDI (logic high inputs)
	Dynamic Common Mode Transient Immunity ¹³	$ CM_{Dynamic} $	300	V/ns	$V_{CM} = 1500$ V; dynamic INL, INH (10 MHz square wave)

¹输出信号受到干扰的共模电压的最小压摆率

²根据 VDE0884-11 标准定义和测试方法通过特性验证的参数

³通过连接到耦合器输入侧地的共模脉冲发生器的特性验证，以反映实际应用要求

3.5 时序图和测试电路

图4描绘了在GaN半桥输出SW处测得的上升、下降和延迟时间。图5显示了相关的测试电路。功率级采用升压配置，以恒定电流 I_{load} 工作。在这种所谓的双脉冲配置中， I_{load} 由高压电源 (400 V)、输出电感和 INL 信号第一个“开启”阶段的长度决定。指定的延迟和瞬态时间与 2 A 的 I_{load} 值相关（尤其是“关闭”瞬态时间很大程度上取决于此电流）。此测量无需切换 INH。

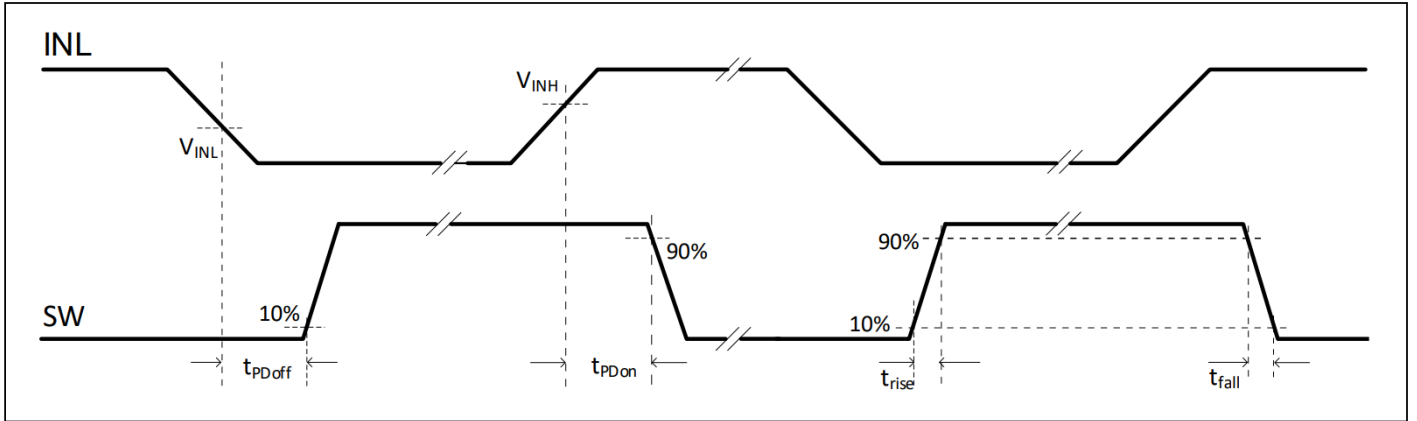


图4 传播延迟、上升和下降时间

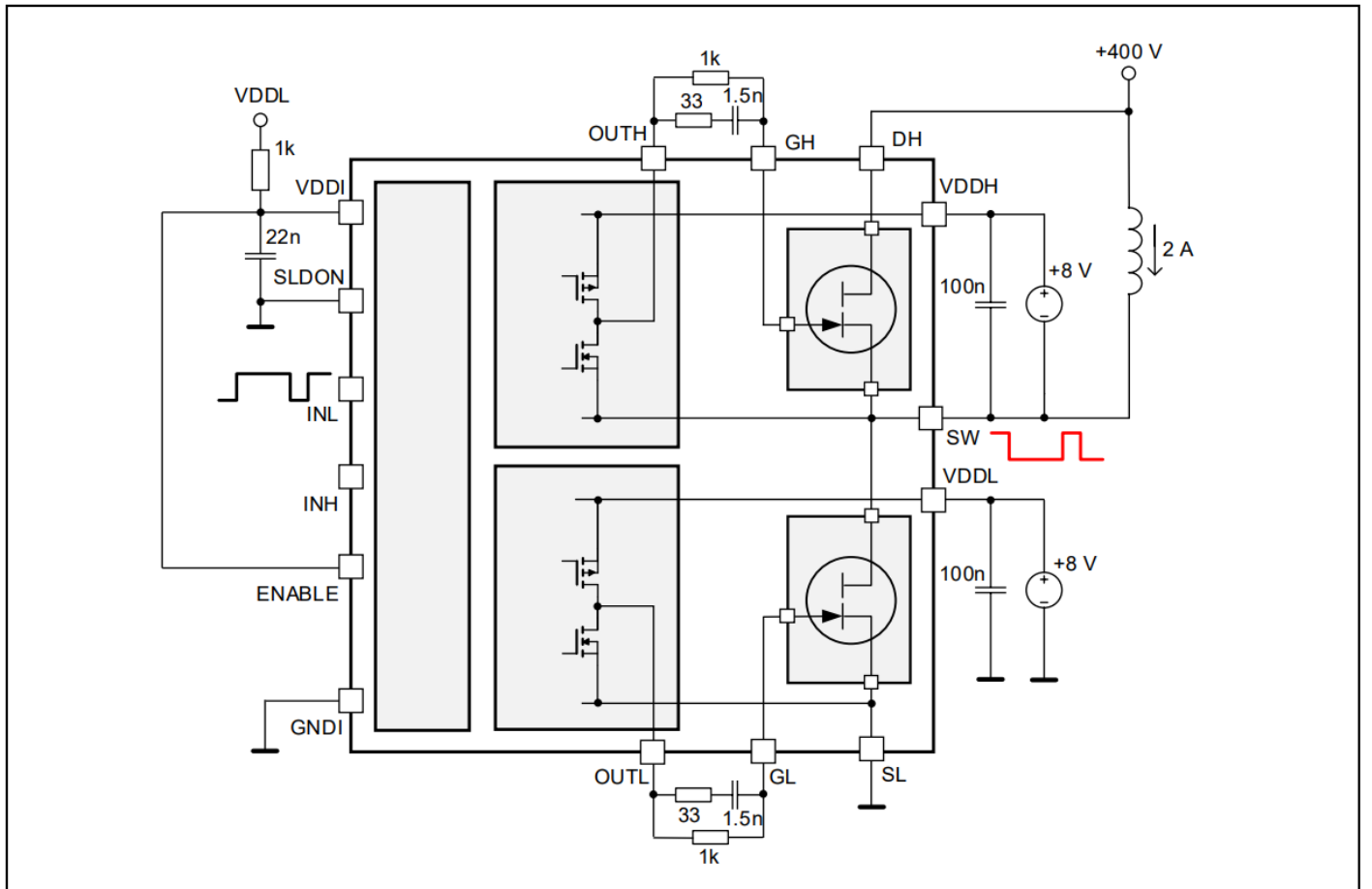


图5 测试电路

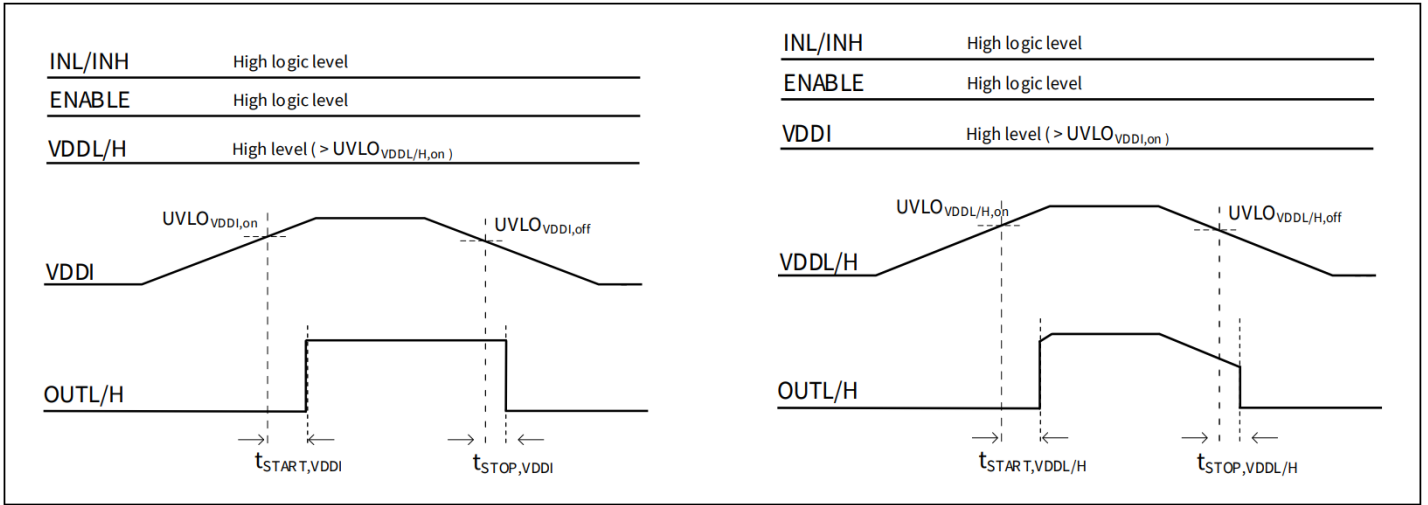


图 6 UVLO 行为、启动和停用时间（空载输出）

4 驱动 CoolGaN™ HEMT

虽然与 pGaN 栅极欧姆连接的氮化镓高电子迁移率晶体管 (GaN HEMT) 是鲁棒的增强型 (“常关型”) 器件, 但它们与 MOSFET 存在显著差异。栅极模块与沟道未隔离, 而是表现得像一个正向电压 V_F 为 3 至 4 V 的二极管。等效电路和典型的栅极输入特性如图 7 所示。在稳定的 “导通” 状态下, 需要持续的栅极电流才能实现稳定的工作条件。开关处于 “常关” 状态, 但阈值电压 V_{th} 相当低 (约 +1 V)。因此, 在许多应用中, 需要负栅极电压 $-V_N$ (通常在几伏范围内) 才能安全地保持开关 “关断” (图 7b)。

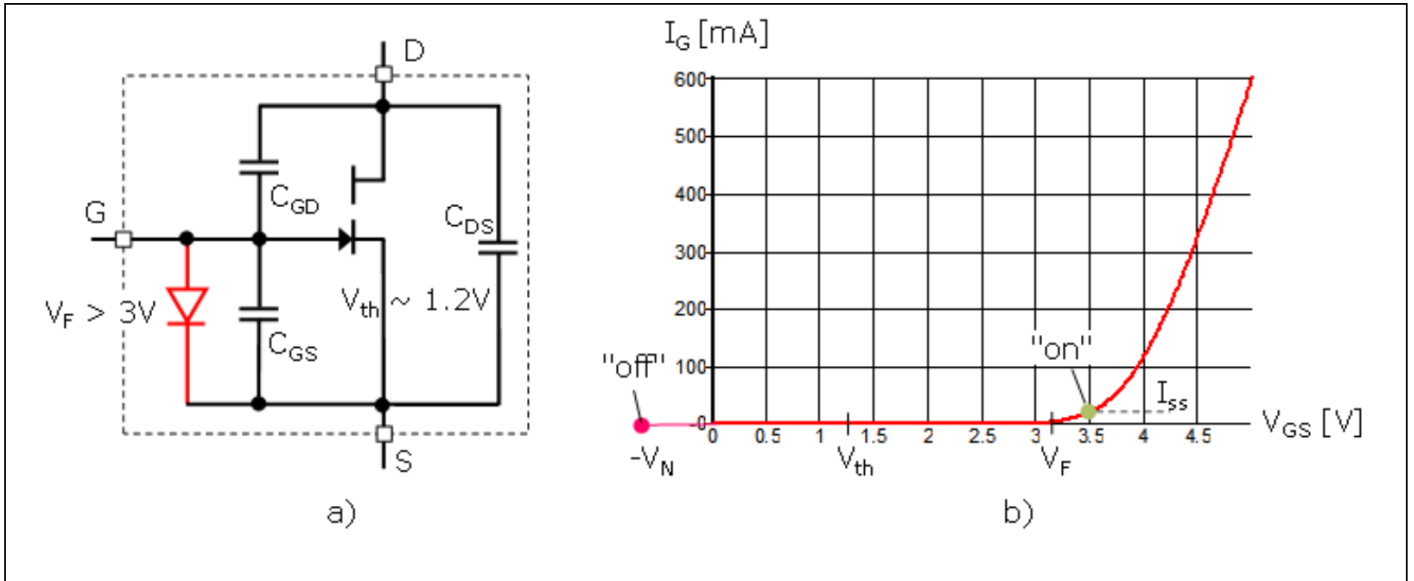


图 7 典型的 “常断” GaN HEMT 等效电路 (a) 和栅极输入特性 (b)。

显然图 7 中的晶体管由于需要稳态 “导通” 电流 I_{SS} 和负 “关断” 电压 $-V_N$, 因此无法像传统 MOSFET 那样驱动。虽然几 mA 的 I_{SS} 就足够了, 但快速开关瞬变需要 1A 范围内的栅极充电电流 I_{on} 和 I_{off} 。为了避免使用具有 2 条独立 “导通” 路径和双极性电源电压的专用驱动器, 图 8 通常选择将标准栅极驱动器与无源 RC 电路相结合来实现预期行为。包含小栅极电阻器 R_{on} 和 R_{off} 的大电流通路分别通过耦合电容 C_c 连接到栅极。选择 C_c 以对动态栅极电流 I_{on} 和 I_{off} 没有显著影响。与大电流充电路径并联的更大的电阻器 R_{SS} 形成直接栅极连接, 以连续提供小的稳态栅极电流 I_{SS} 。此外, C_c 可用于产生负栅极电压。显然, 在 “导通” 状态下, C_c 充电至驱动器电源 V_{DD} 和二极电压 V_F 之差。关断时, 该电荷在 C_c 和 C_{GS} 之间重新分配, 并导致初始负 V_{GS} 值为:

$$V_N = \frac{C_c \cdot (V_{DD} - V_F) - Q_G}{C_c + C_{GS}} \quad (2)$$

其中 Q_G 表示栅极总电荷。因此, 可以通过选择合适的 V_{DD} 和 C_c 来控制 V_N 。在 “关断” 状态下, 由于 C_c 通过 R_{SS} 放电, 负 V_{GS} 会下降。相关的时间常数无法独立选择, 但与稳态电流相关, 通常在 $1\mu s$ 范围内。 “关断” 阶段结束时的负栅极电压 (因此, 图 8b 中 V_{Nf} 的值取决于 “关断” 持续时间。它会降低后续导通事件的有效驱动电压, 导致开关动态特性略微依赖于频率和占空比。然而, 在大多数应用中, 这种效应的影响可以忽略不计。

还有一种情况也需要注意。如果半桥的两个开关因任何原因长时间处于 “关断” 状态 (例如, 在系统启动、突发模式操作等期间), 则两个电容 C_c 都会放电。这意味着, 在如此延长的非开关周期之后的第一个开关脉冲中, 没有负电压可用。为了避免在这种情况下由于杂散导通效应而导致的不稳定, C_c 的选择不应低于 1 nF。

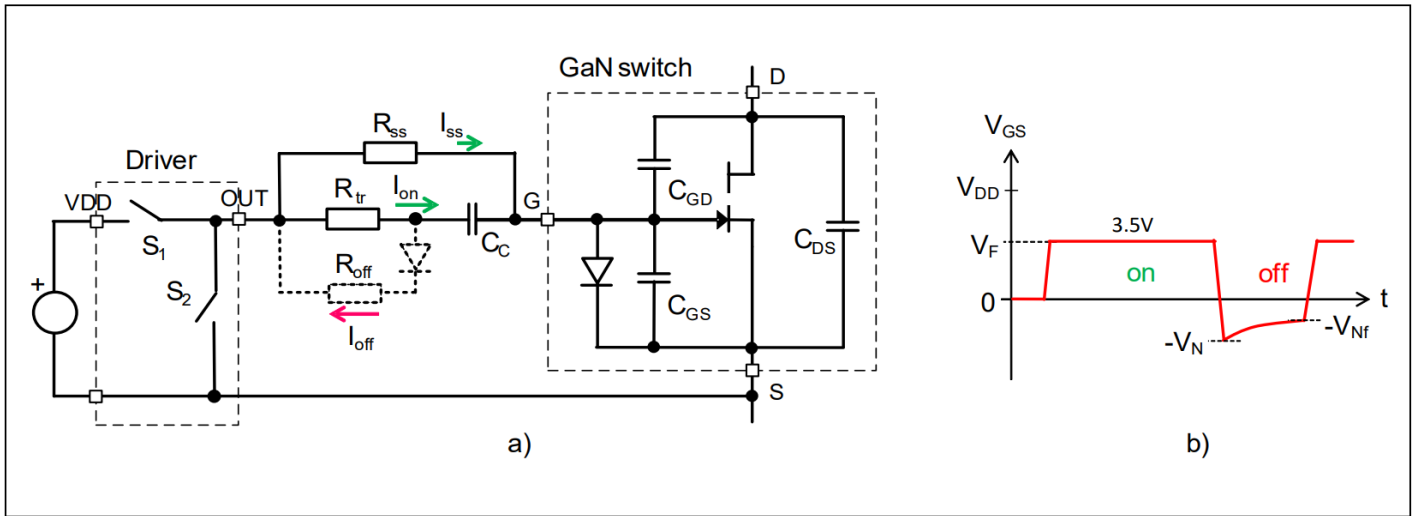


图8 带有 RC 栅极驱动 (a) 和栅-源电压 V_{GS} (b) 的 GaN 开关等效电路

在图8的拓扑中通常，单个电阻 R_{tr} 可用于设置最大瞬态充电和放电电流。如果出于某种原因无法接受，可以使用一个附加电阻 R_{off} 以及与 R_{tr} 并联的串联二极管，分别实现“开启”和“关闭”瞬态的独立栅极阻抗。

所有相关的驱动参数都可以通过选择 V_{DD} 、 R_{ss} 、 R_{tr} 、 R_{off} 和 C_c 按照关系轻松编程

$$V_N = \frac{C_c \cdot (V_{DD} - V_F) - Q_G}{C_c + C_{GS}} \tag{3}$$

$$I_{ss} = \frac{V_{DD} - V_F}{R_{ss}}, \quad I_{on,max} \sim \frac{V_{DD} - V_{Nf}}{R_{tr}}, \quad I_{off,max} \sim \frac{(V_{th} + V_N) \cdot (R_{off} + R_{tr})}{R_{off} \cdot R_{tr}}$$

确定栅极驱动参数的主要指导原则如下：

- V_N 必须始终为正；建议软开关系统中的目标值为 2V，硬开关系统中的目标值为 4V 至 5V
- I_{ss} 的目标值约为 3 mA，因此必须相应地选择 R_{ss}
- R_{tr} 设定硬开关“导通”事件的瞬态速度。由于栅极电荷较低，高于 50 Ω 的值通常不会带来显著的效益。对于软开关系统来说， R_{tr} 并不重要。
 - 如果使用单独的 R_{off} ，则应保证栅极环路中的振荡得到充分抑制。

对于给定的驱动电压，栅极驱动元件的值现在可以通过公式 (3) 推导出来。例如， $V_{DD} = 8V$ ，得出

- $C_c = 1.2 \text{ nF}$
- $R_{ss} = 2 \text{ k}\Omega$
- $R_{tr} = 27 \dots 68 \text{ }\Omega$
- $R_{off} = 10 \text{ }\Omega$ (如果使用)

有关如何驱动 GaN HEMT 的更多信息，请参阅[2] [3]。

5 典型特征

5.1 GaN开关特性

下图指的是单个 GaN 开关。

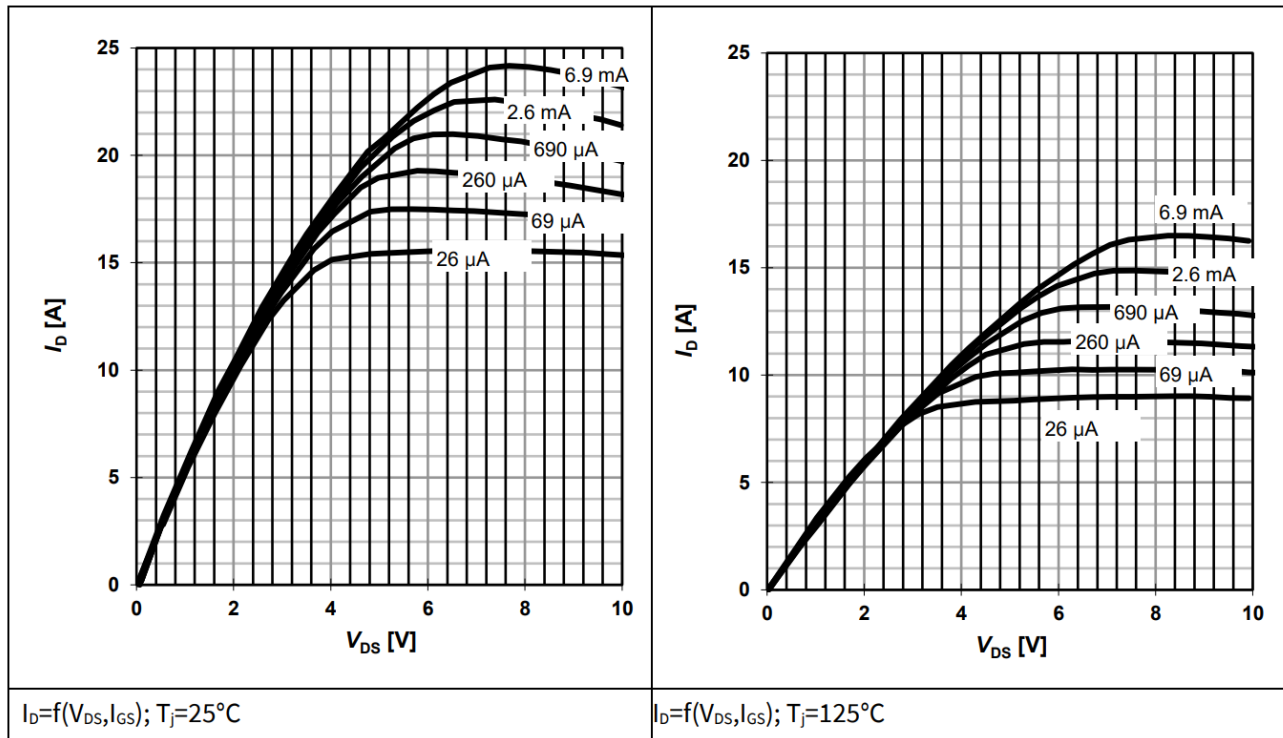


图9 典型输出特性

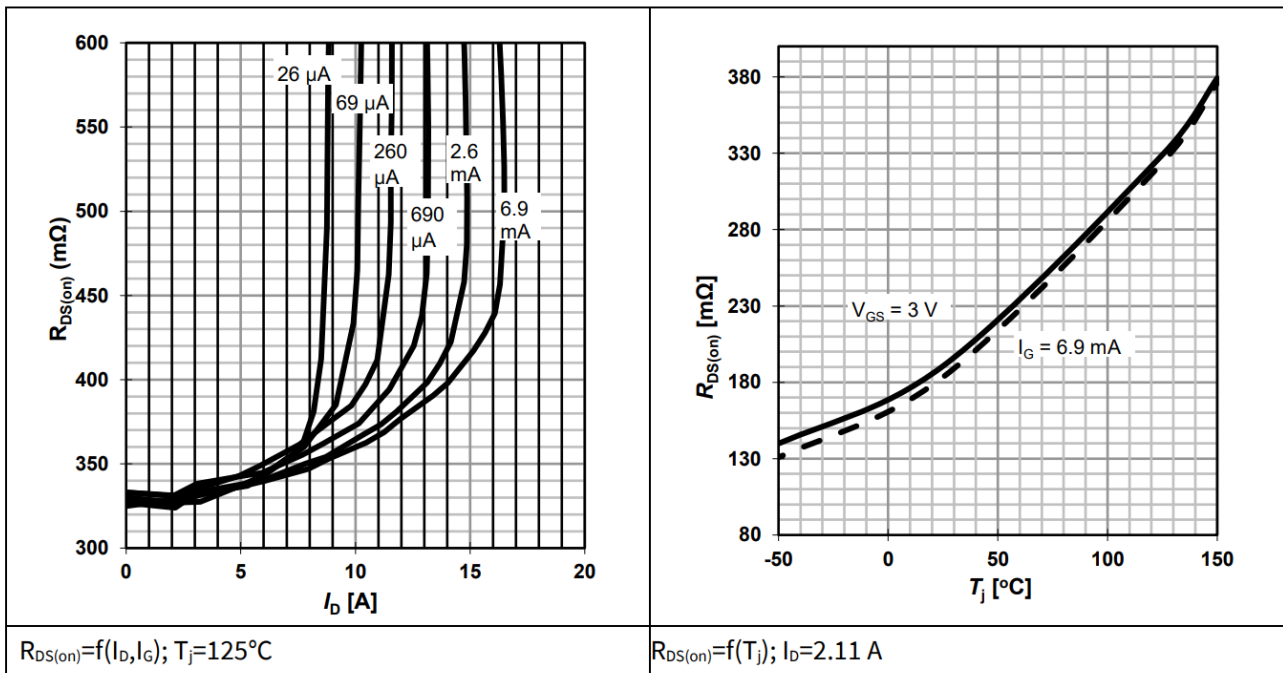


图10 典型的漏源导通电阻

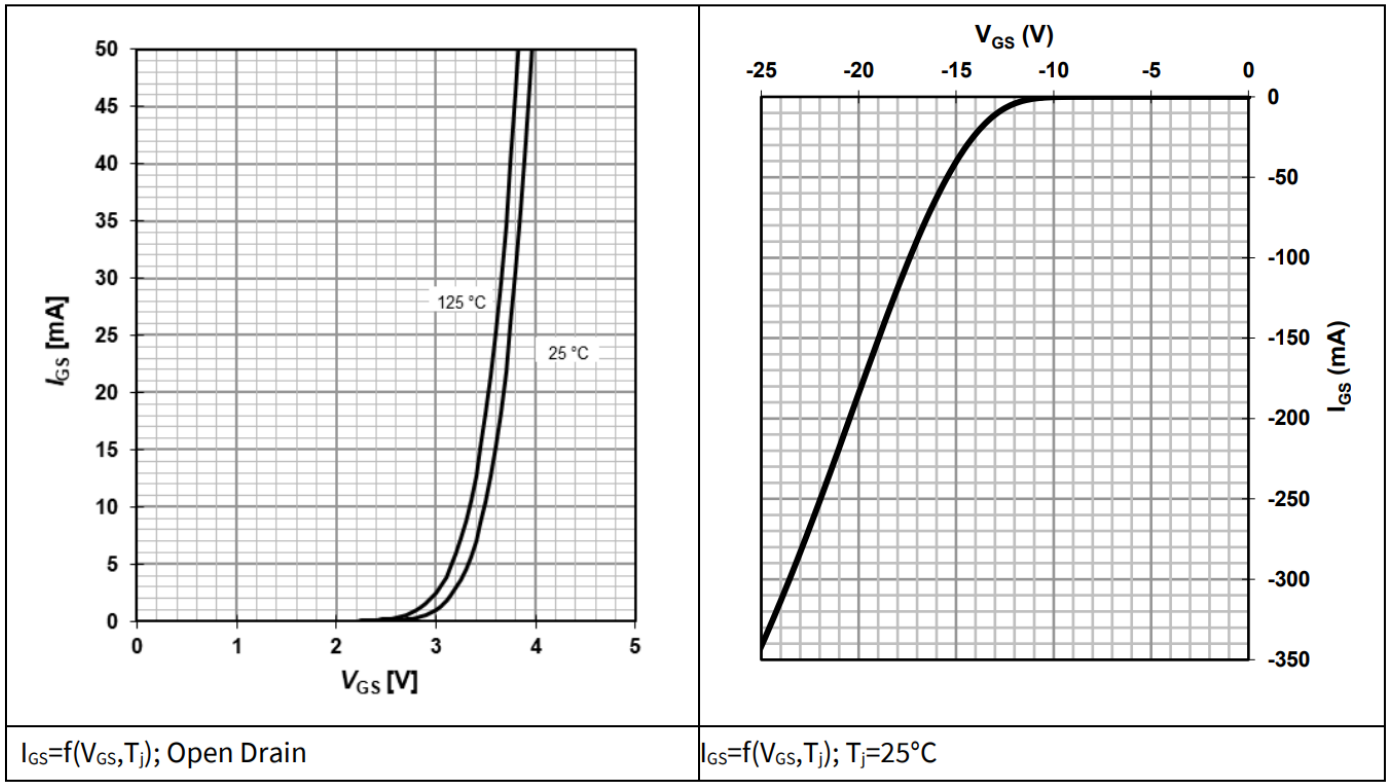


图11 典型的正向和反向栅极特性

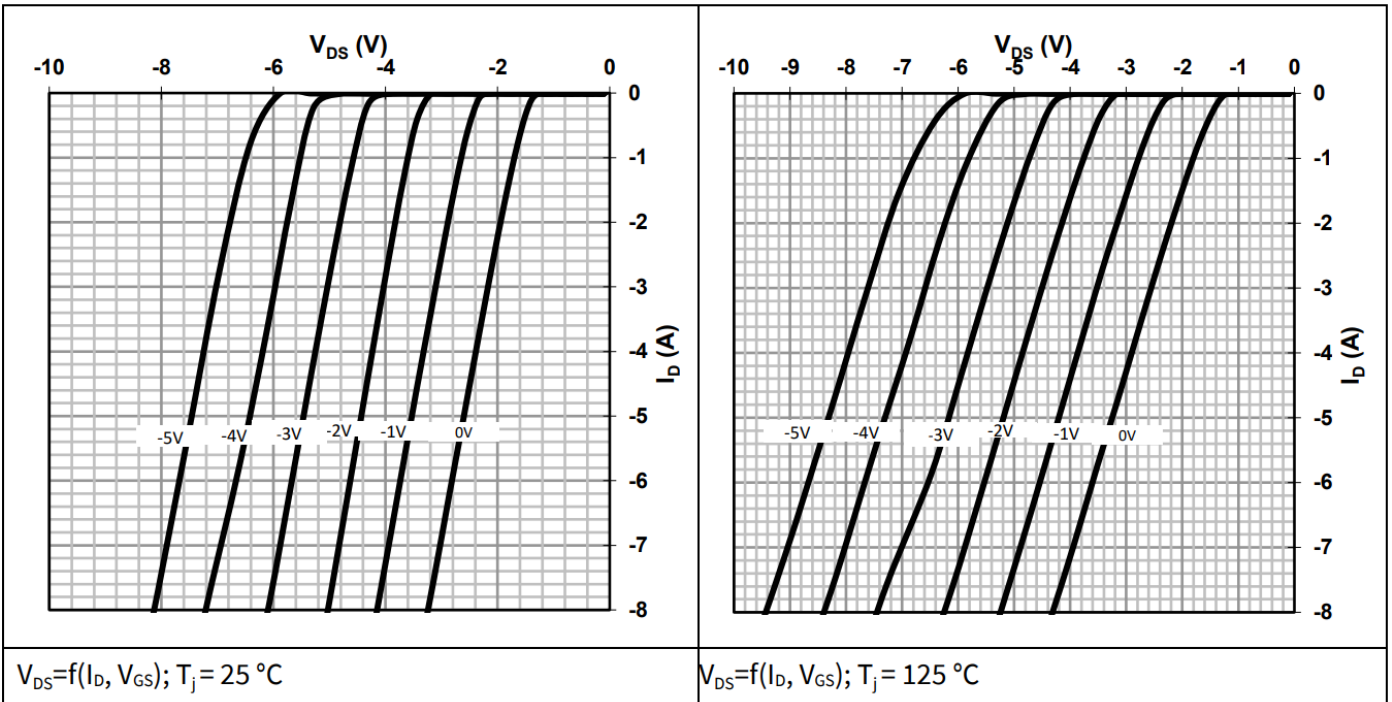


图12 反向工作时的输出特性 $I_{ds}(V_{ds})$ (参数 V_{gs})

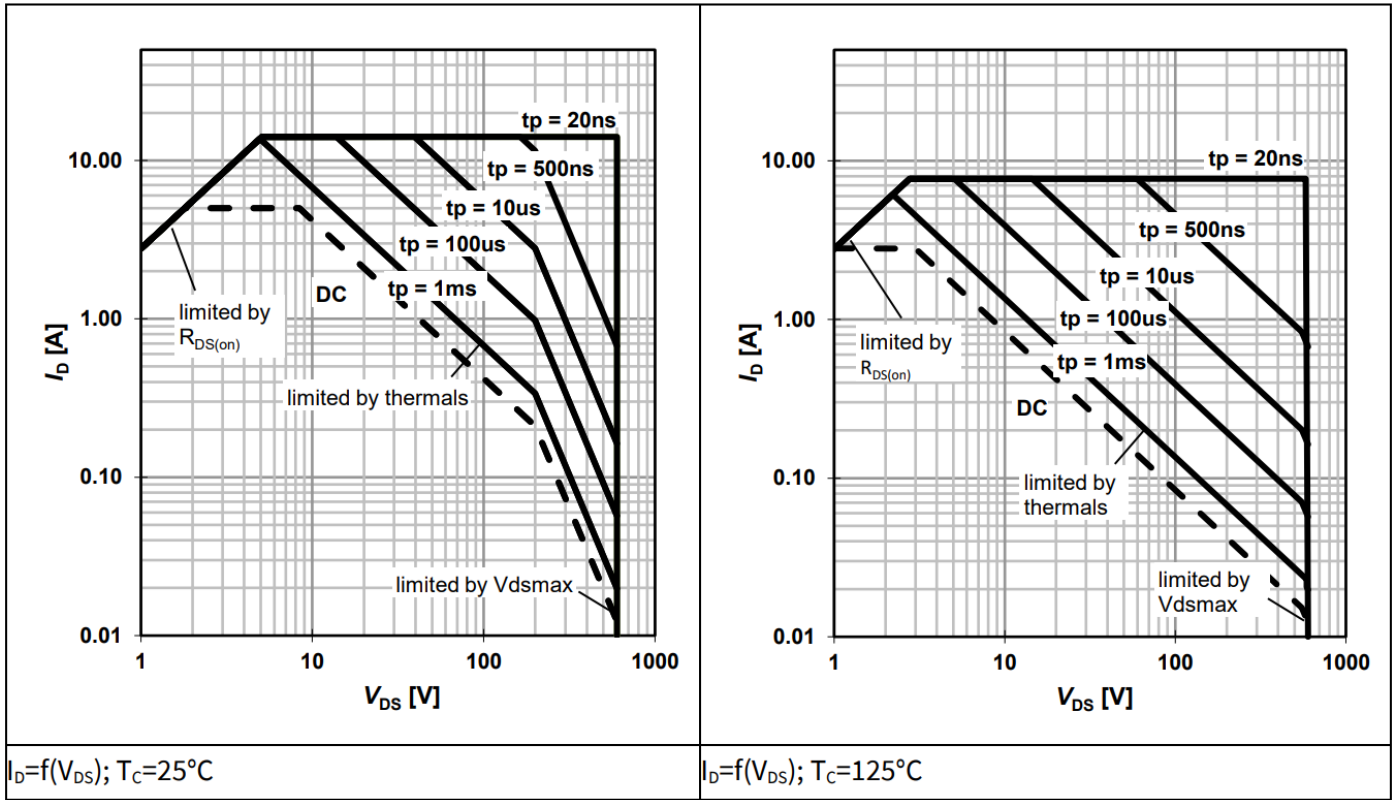


图 13 安全工作区 (SOA)

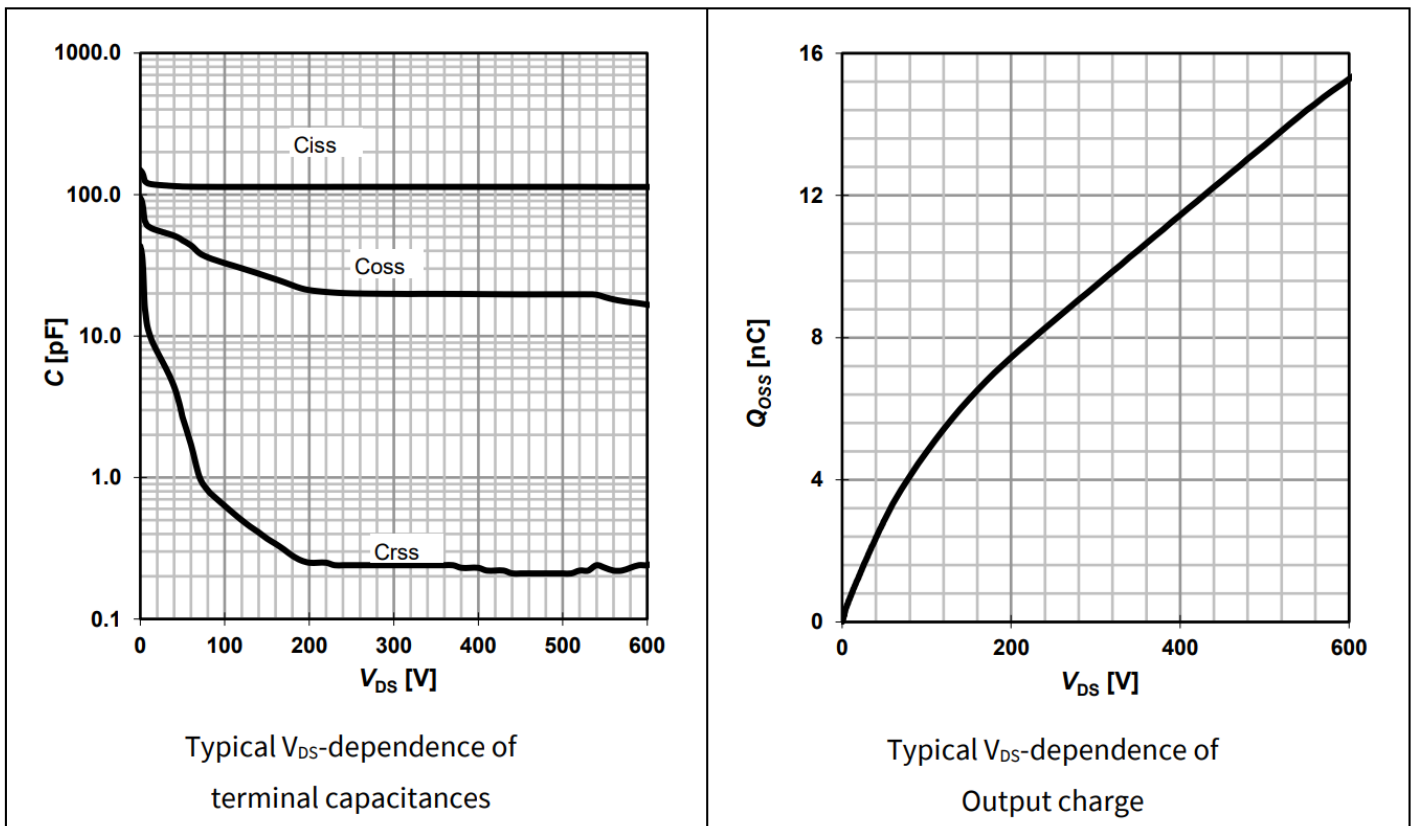


图 14 端子电容和输出电荷 (单开关)

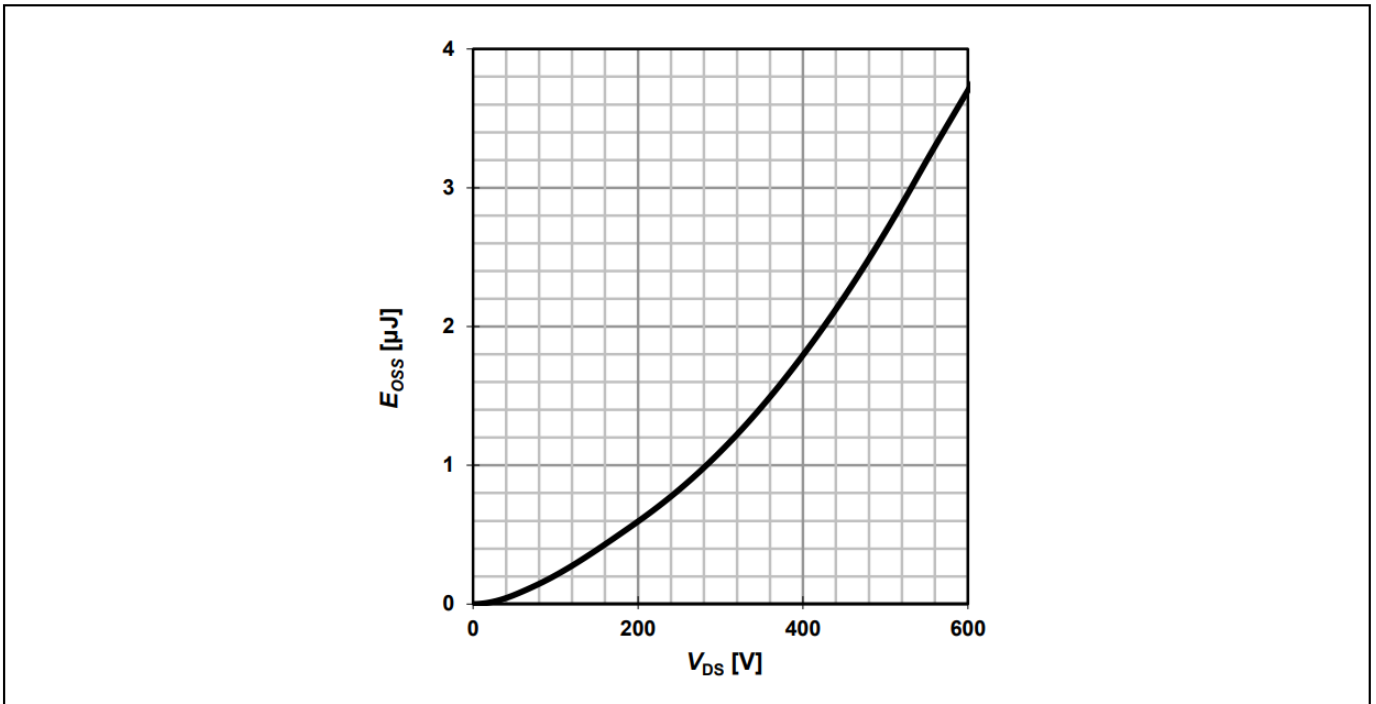


图15 典型输出能量 (单开关)

5.2 栅极驱动器特性

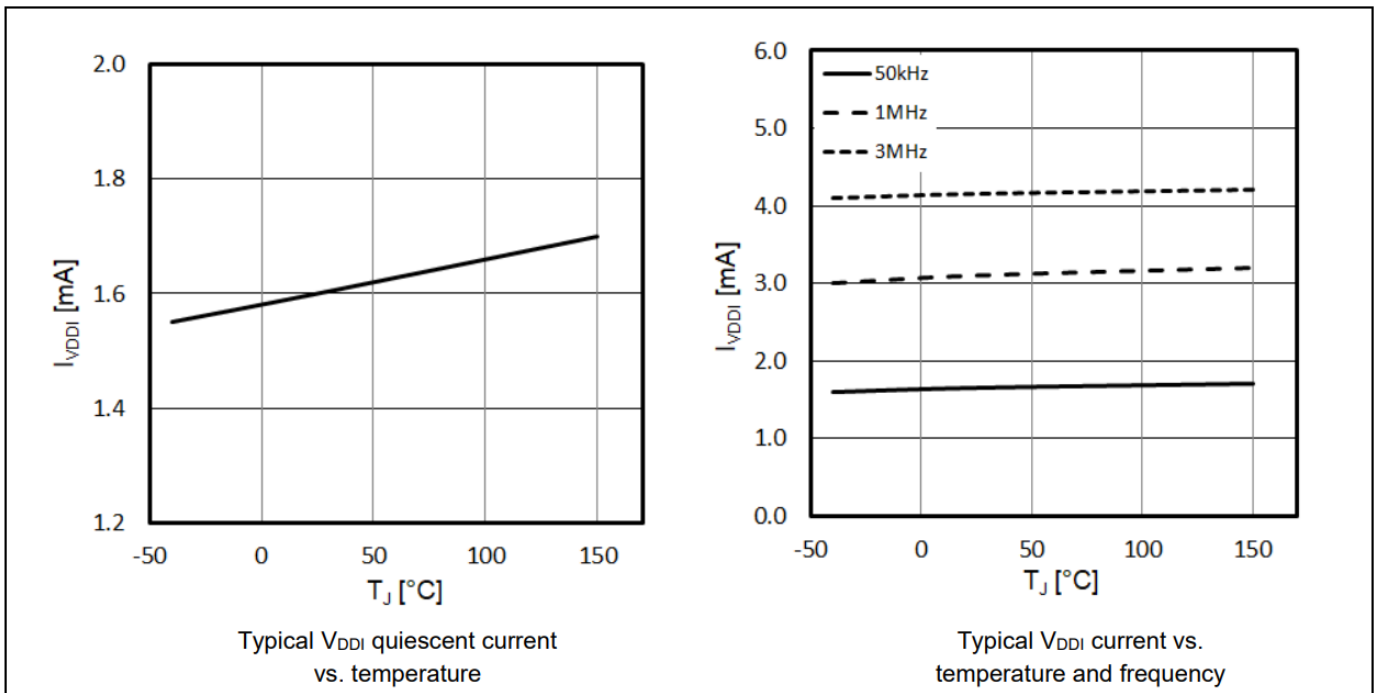


图16 电源电流V_{DDI}

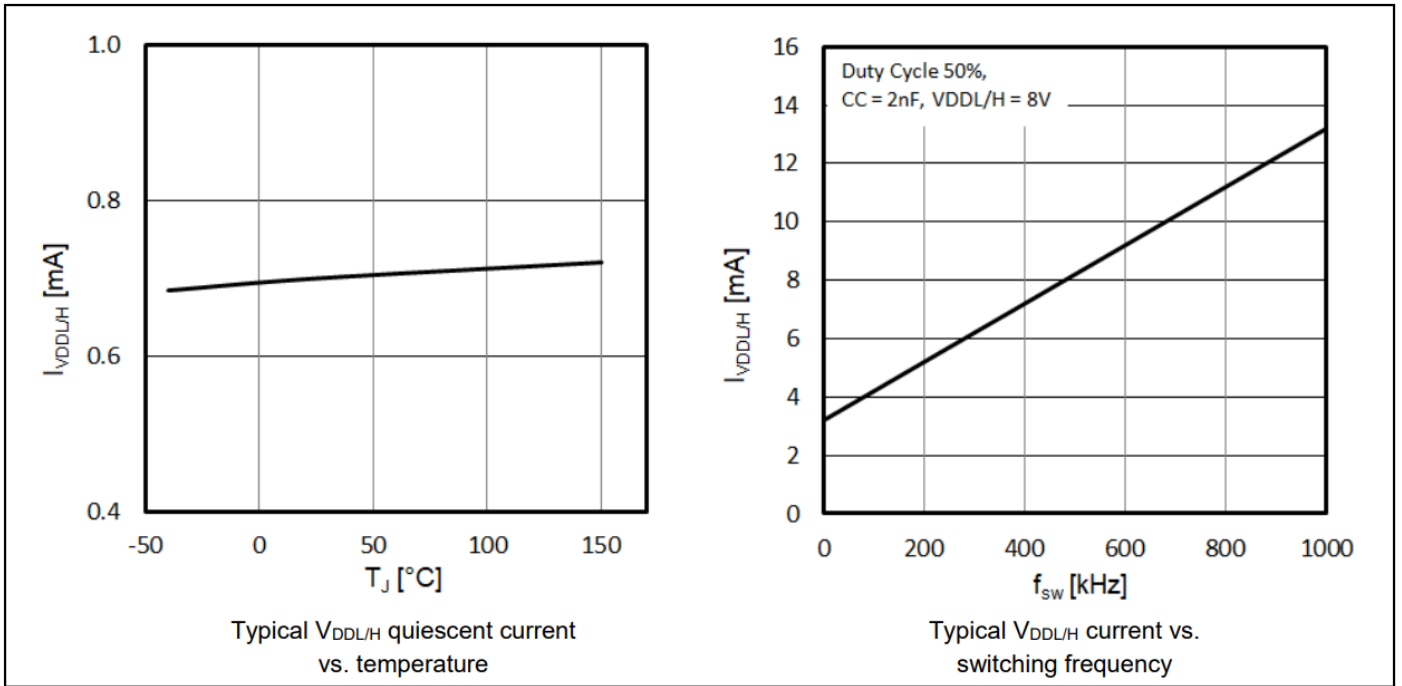


图17 电源电流 $V_{DDL/H}$

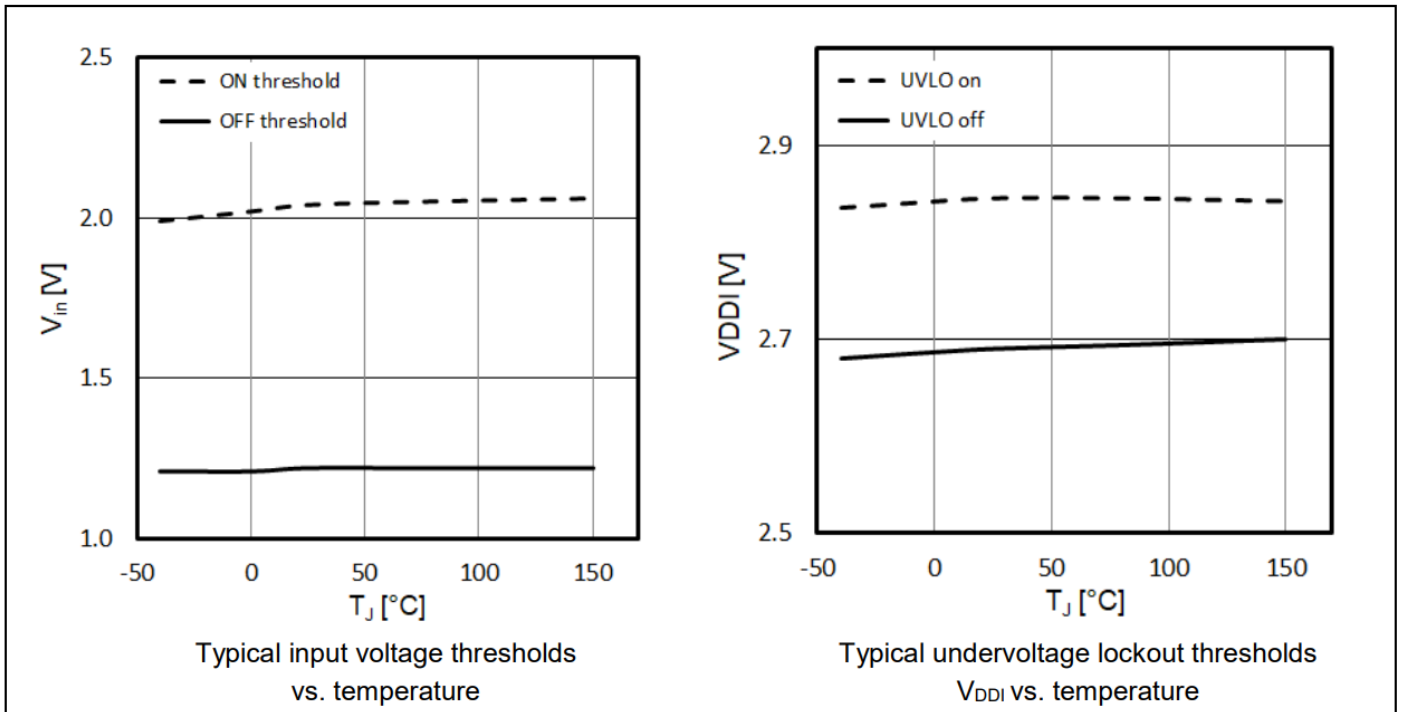


图 18 逻辑输入阈值和 V_{DDI} UVLO

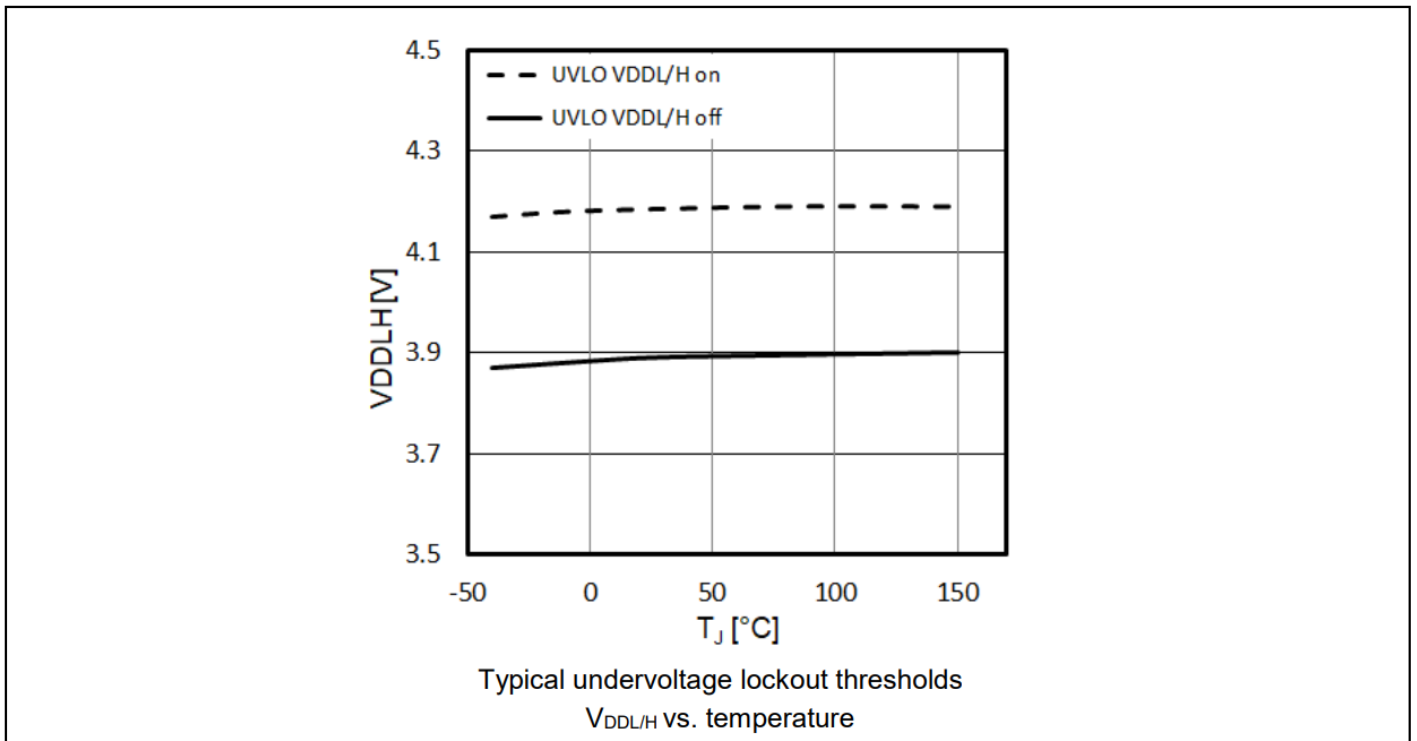


图 19 V_{DDL/H} UVLO

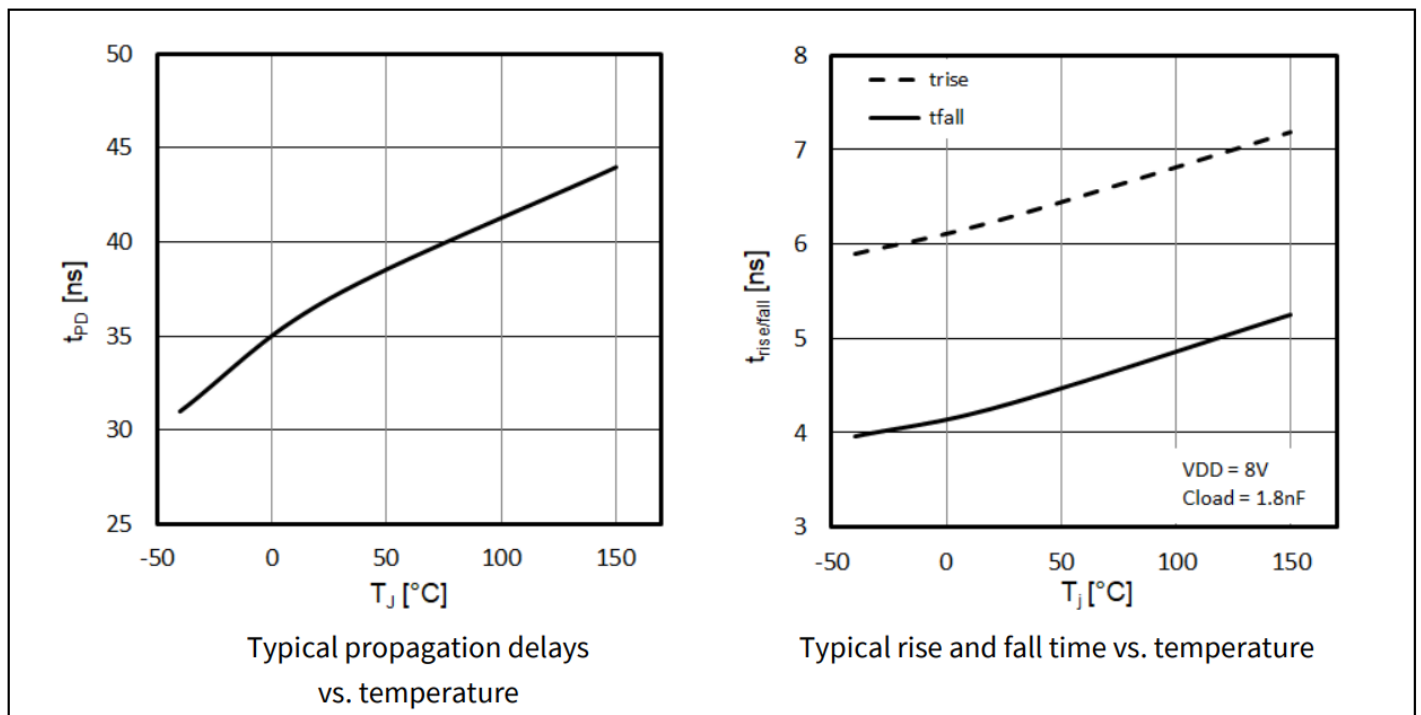


图 20 传播延迟和上升/下降时间

6 应用电路

在图21 中给出了一个典型的应用示例，其中 IGI60F2020A1L 在有源钳位反激式拓扑中运行。

在本应用中，栅极驱动电路的推荐值如下： $V_{DD} = 8V$

$C_c = 1.2\text{ nF}$

$R_{ss} = 2\text{ k}\Omega$

$R_{tr} = 27 \dots 68\ \Omega$

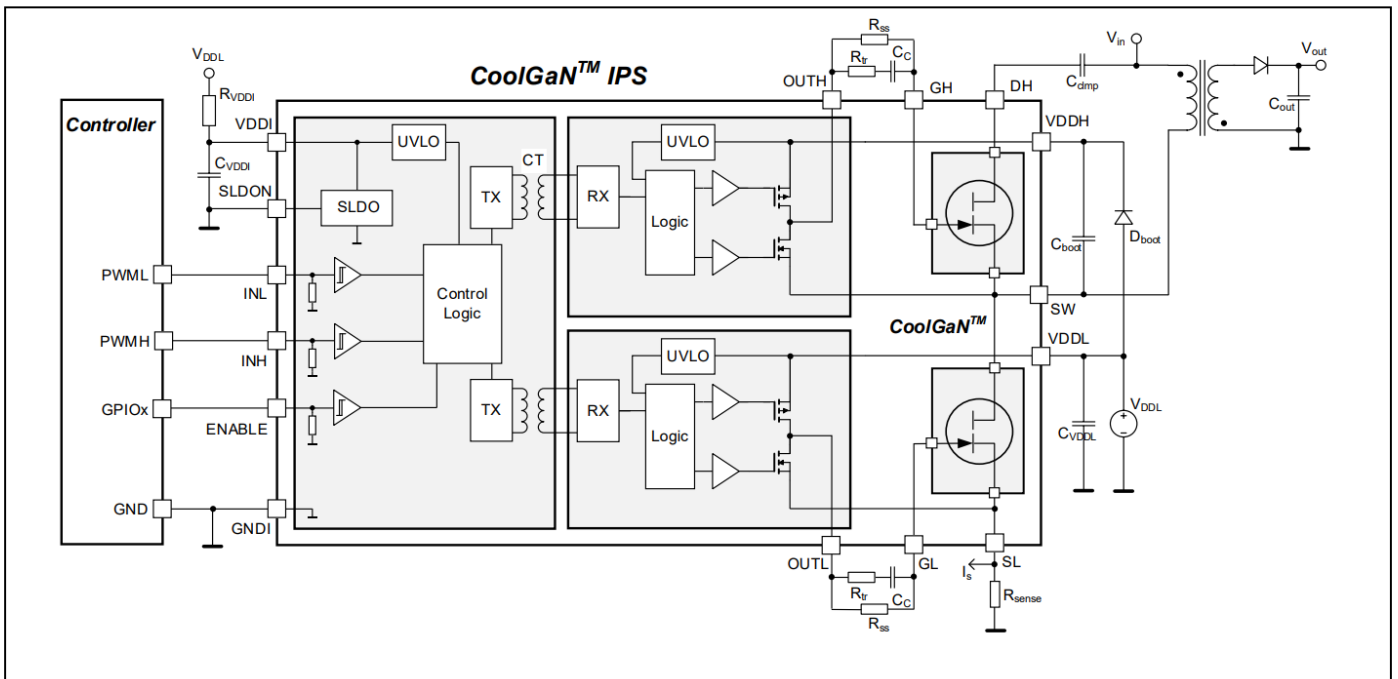


图21 典型应用电路（有源钳位反激式转换器）

7 封装信息

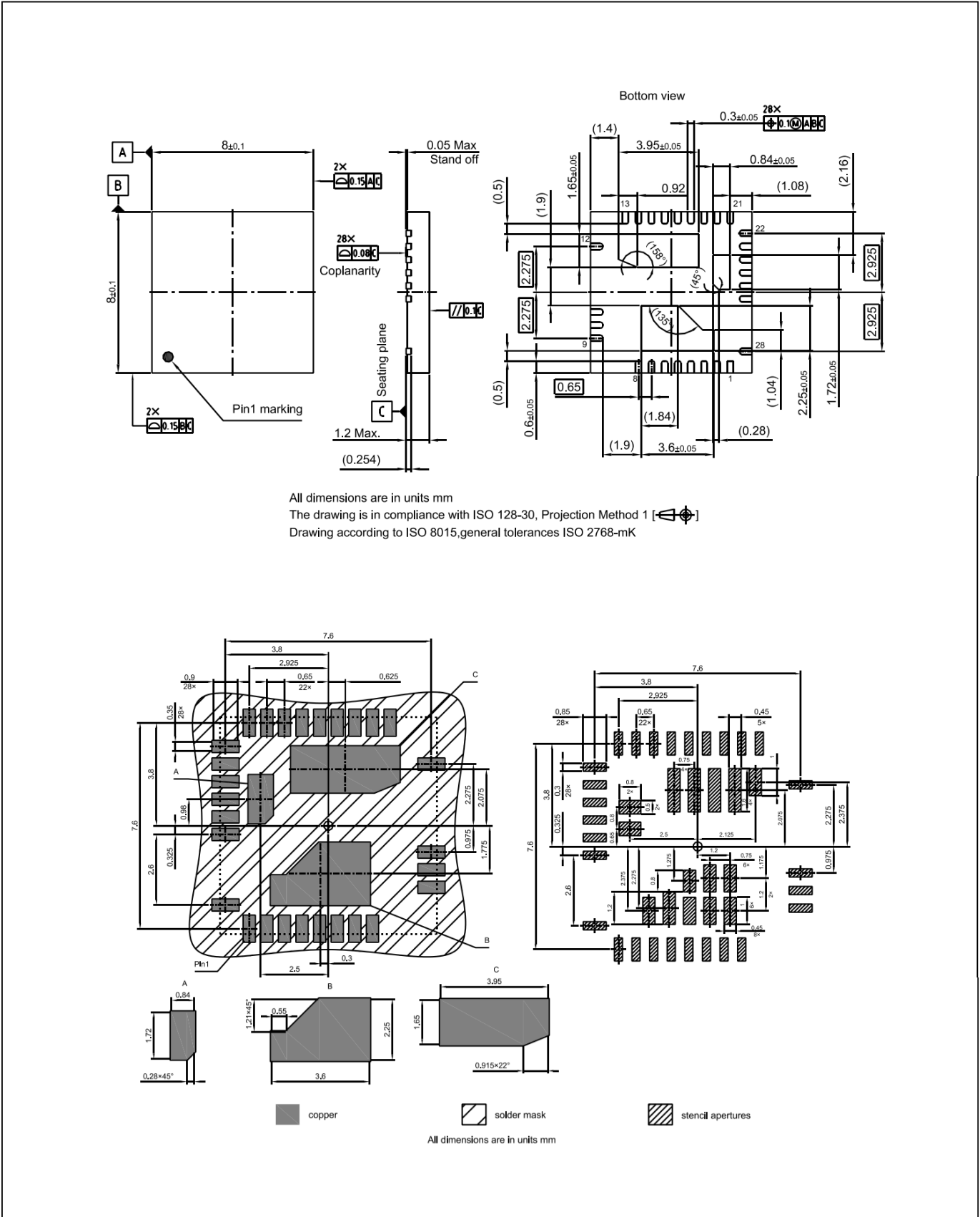


图 22 TIQFN-28-1 8x8 封装外形和封装尺寸

8 布局指南

图 23 根据图 24 所示的原理图，显示了 PCB 上功率级和外部组件的建议布置。

图 25 和图 26 显示 PCB 的顶层和底层。应考虑以下布局建议：

1. 在裸露焊盘的着陆区域上放置孔径为 0.3 毫米、间距为 <math><0.7</math> 毫米（中心到中心）的过孔
2. 使用阻焊层扩展 0.05~0.075mm 用于芯片组封装引脚和焊盘
3. 将 GND 走线（用于电源返回的 PGND 节点）放置并对齐顶层的 DC 总线走线下方，以最大限度地减少电源路径中的电感环路。
4. 对于 PGND 走线上的低压控制器参考（DGND），请选择一个没有任何开关电流的位置，以避免 DGND 中出现开关引起的噪声（不要将 DGND 走线连接到将旁路电容连接到 CoolGaN™ 的任何走线）。

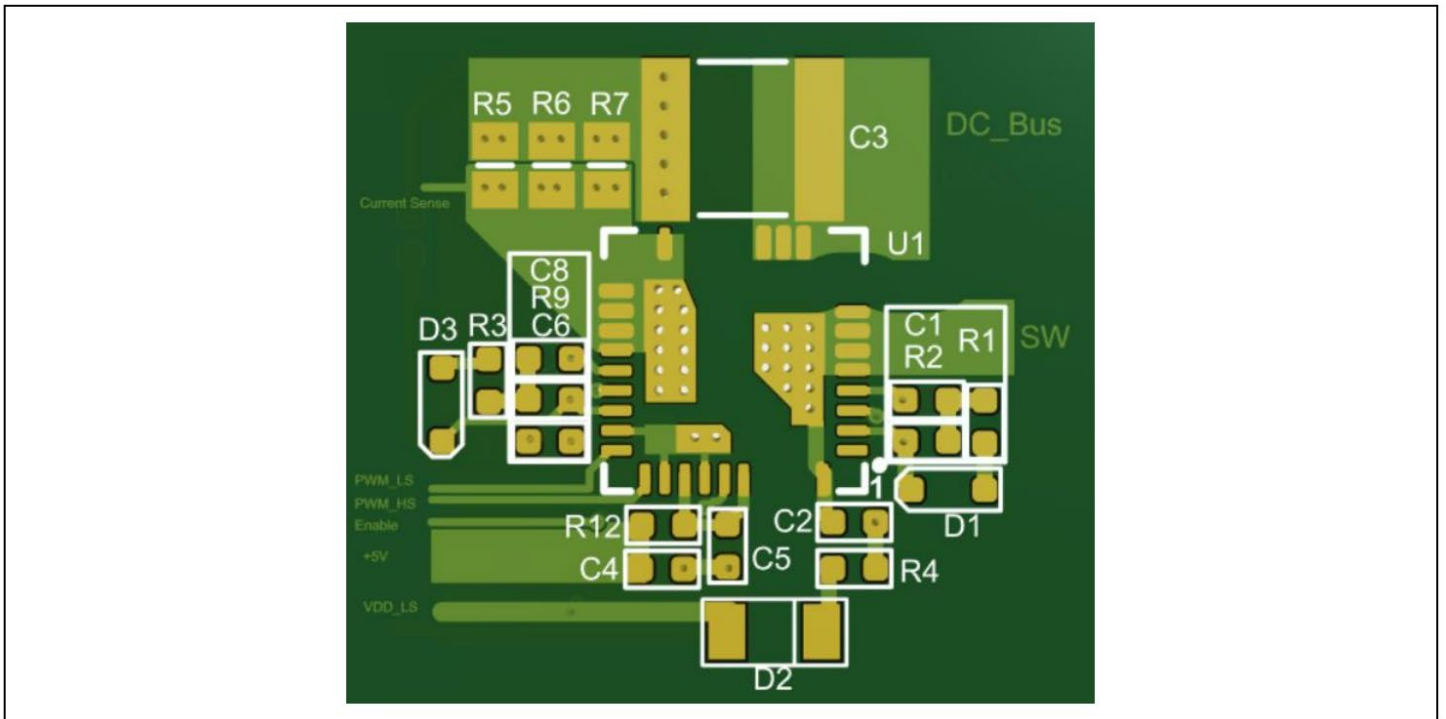


图 23 CoolGaN™ IPS 外部元件在 PCB 上的放置

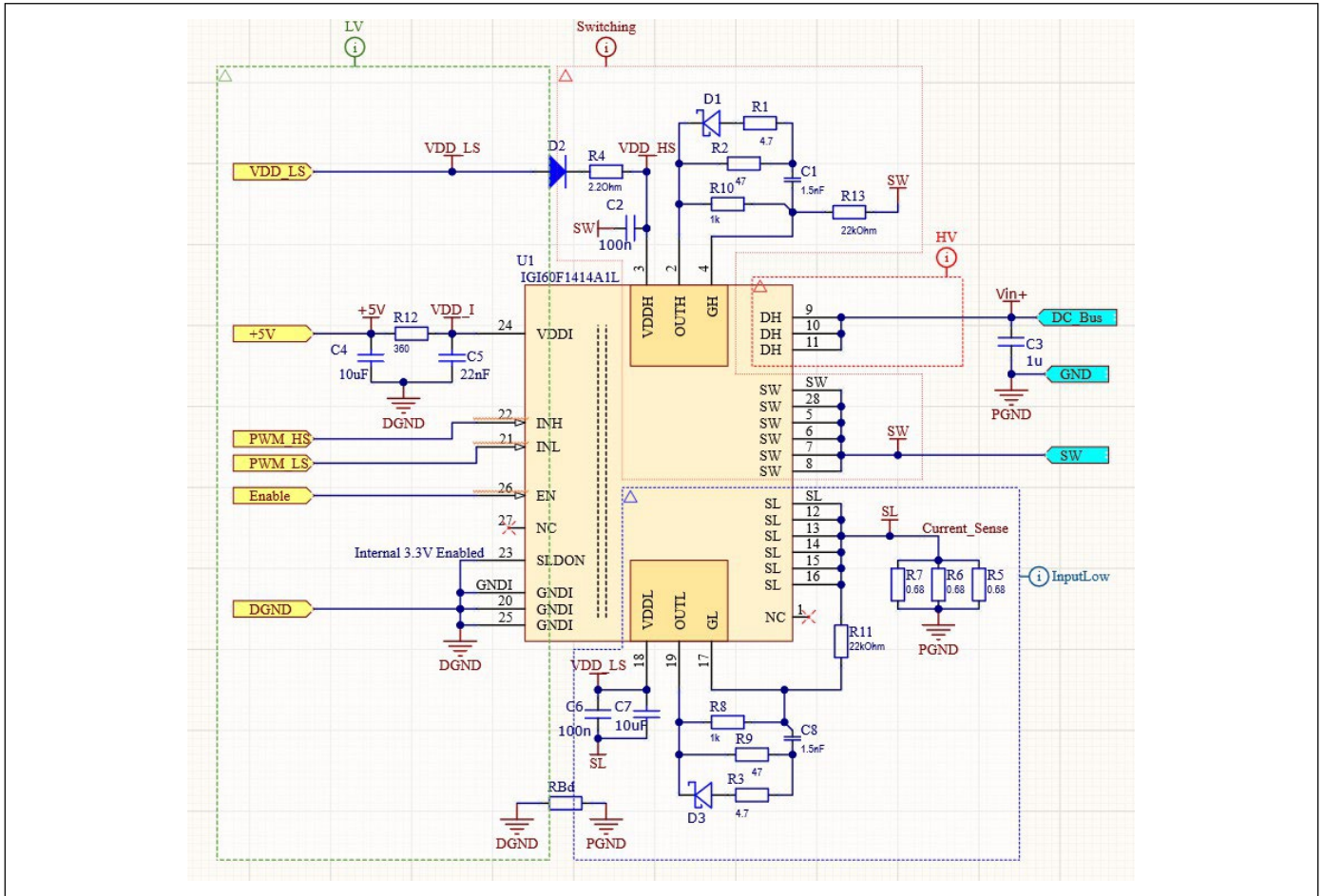


图 24 CoolGaN™ IPS 电路与外部无源元件

请参阅附录 (I) 下载 Altium 的封装和 PCB 示例。此外，[CoolGaN™半桥IPS评估板](#)项目中也提供了包含该产品的完整 PCB 项目。

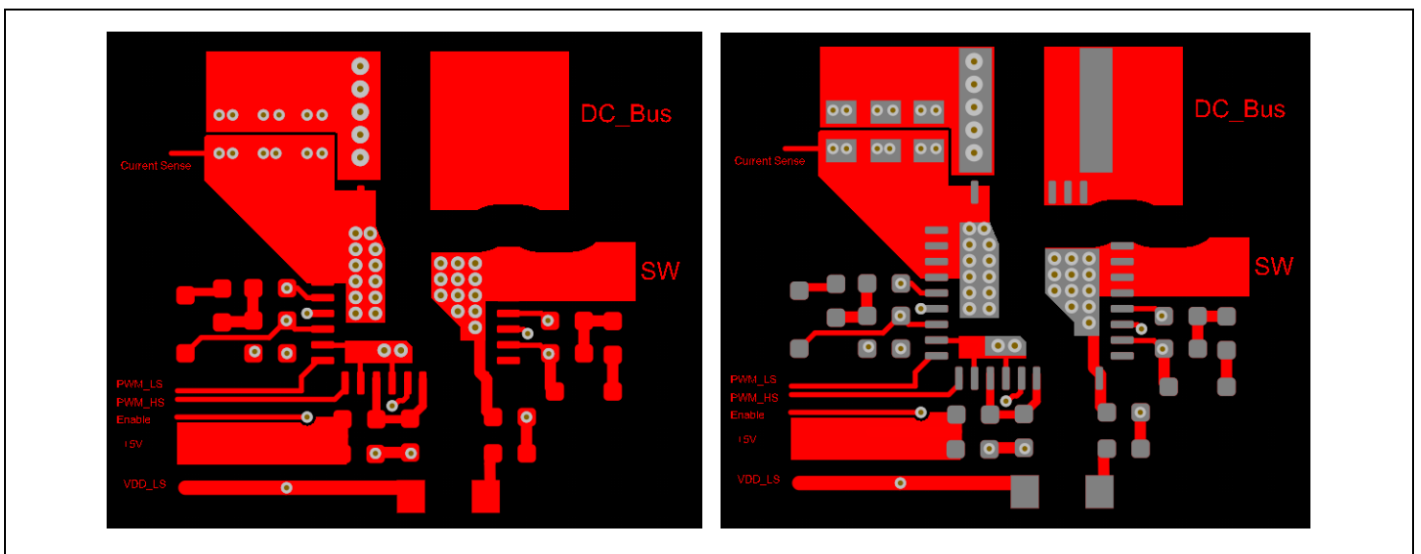


图 25 PCB 顶层（左侧为走线，右侧为顶部焊膏层）

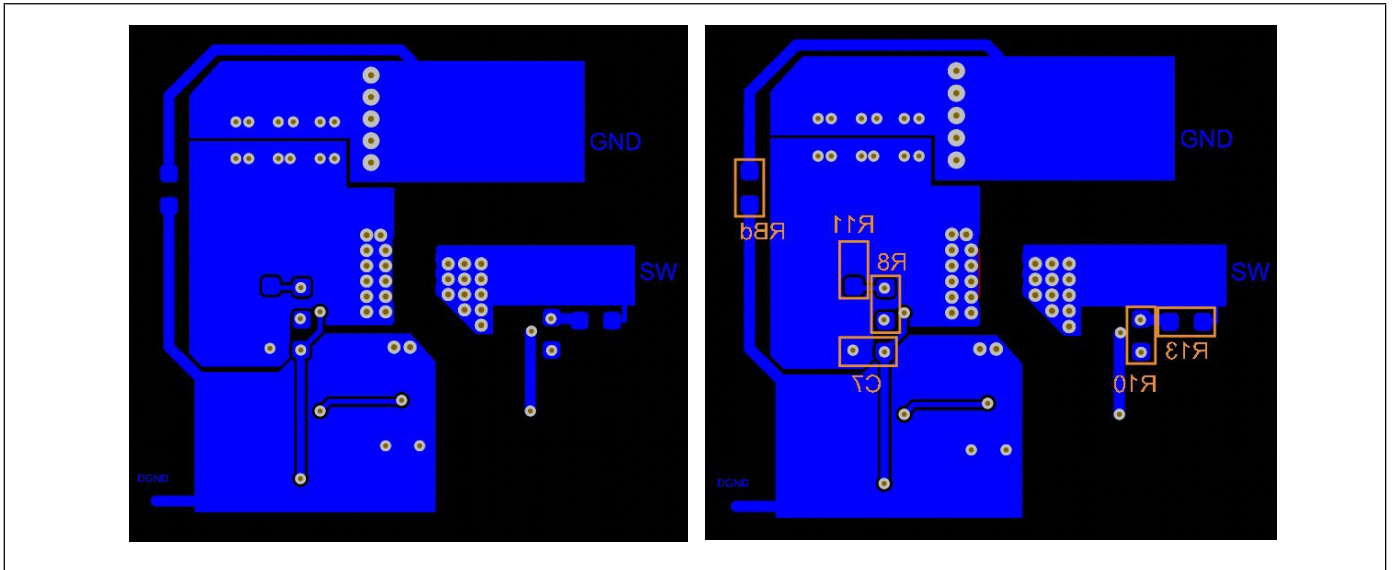


图 26 PCB 底层 - 顶视图 (左侧为走线, 右侧为丝印层)

9 附录

- I. PCB 封装和参考 PCB 设计的 Altium 文件可以在 [CoolGaN™ Half-bridge IPS](#) 网页中获取（需要产品注册才能访问设计文件）

- II. 相关链接

IFX CoolGaN™ webpage: www.infineon.com/why-coolgan

IFX CoolGaN™ reliability white paper: www.infineon.com/gan-reliability

IFX CoolGaN™ applications information:

www.infineon.com/gan-in-server-telecom

www.infineon.com/gan-in-wirelesscharging

www.infineon.com/gan-in-adapter-charger

10 参考文档

- [1] [CoolGaN™ 应用笔记](#)
- [2] [驱动 CoolGaN™ 600 V 高电子流动性晶体管](#)
- [3] [快速参考指导到驱动 CoolGaN™ GIT HEMTs 600V](#)

修订记录

Document version	Date of release	Description of changes
V1.0	2023-02-14	1 st version of final datasheet
V1.1	2023-05-05	Products overview update with marking information



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-11-25

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。