

EZ-PD™ PMG1-S0 パワーデリバリー MCU

EZ-PD™ PMG1 ファミリの概要

EZ-PD™ PMG1 (第1世代のパワーデリバリーマイクロコントローラー)は、高電圧のUSB-Cパワーデリバリー (PD) マイクロコントローラー (MCU) です。これらのチップには、Arm® Cortex®-M0/M0+ CPU、USB-C PD コントローラー、およびアナログとデジタルペリフェラルが搭載されます。EZ-PD™ PMG1は、高電圧USB-C PDポートとの間で電力を供給/消費し、マイクロコントローラーを活用して追加の制御機能を提供する組み込みシステムを対象とします。Figure 1に、EZ-PD™ PMG1ファミリのセグメンテーションを示します。

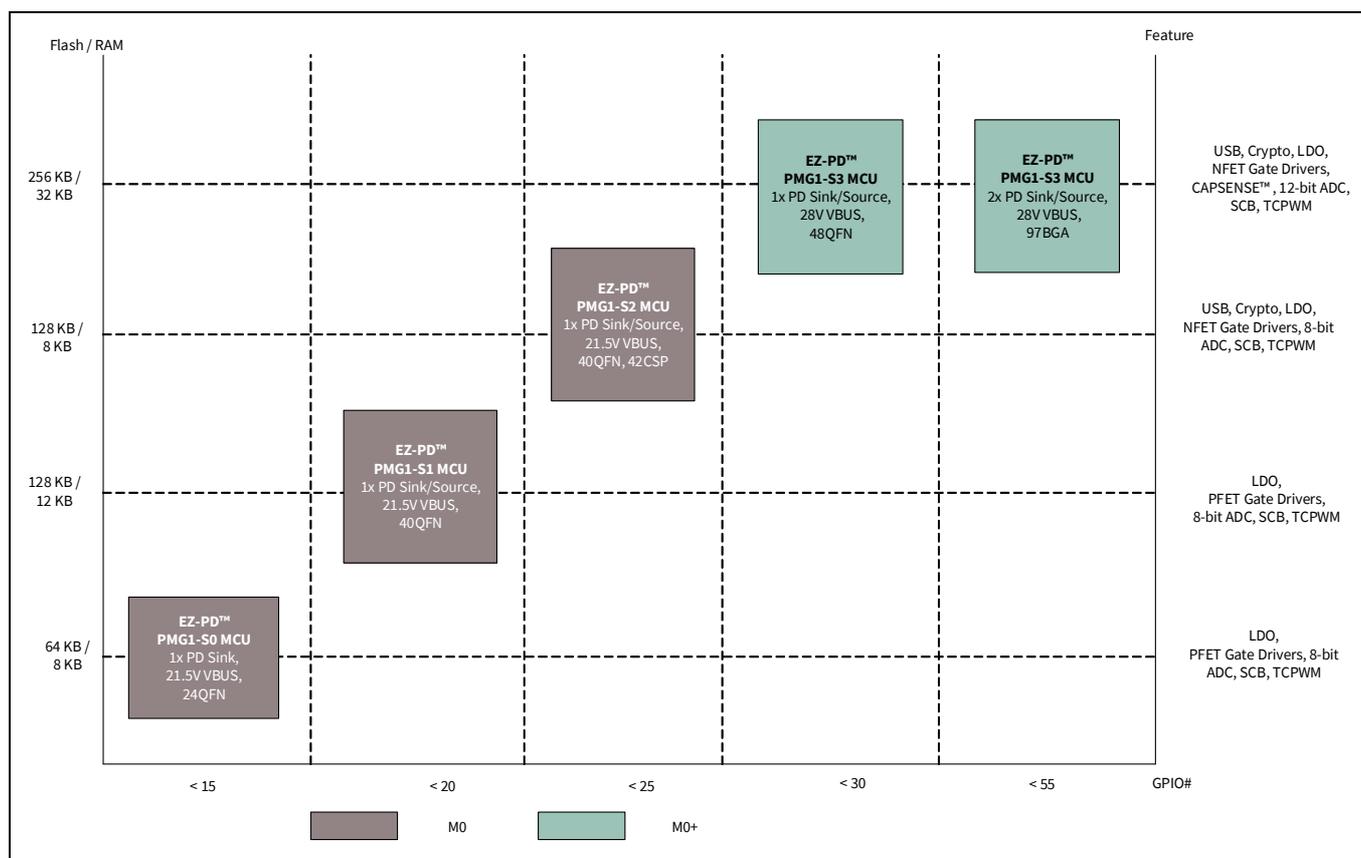


Figure 1 EZ-PD™ PMG1 ファミリのセグメンテーション

EZ-PD™ PMG1 ファミリの概要

Table 1 に、EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較を示します。

Table 1 EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較

| サブシステム または範囲 | 項目 | EZ-PD™ PMG1-S0 | EZ-PD™ PMG1-S1 | EZ-PD™ PMG1-S2 | EZ-PD™ PMG1-S3 |
|-------------------|--|-------------------------------------|---|--|--|
| CPU および メモリサブシステム | コア | Arm® Cortex®-M0 | Arm® Cortex®-M0 | Arm® Cortex®-M0 | Arm® Cortex®-M0+ |
| | 最大周波数 (MHz) | 48 | 48 | 48 | 48 |
| | フラッシュ (KB) | 64 | 128 | 128 | 256 |
| | SRAM (KB) | 8 | 12 | 8 | 32 |
| パワーデリバリー | パワーデリバリーポート | 1 | 1 | 1 | 48-QFN の場合は 1 ポート 97-BGA の場合は 2 ポート |
| | ロール | シンク | DRP | DRP | DRP |
| | MOSFET ゲートドライバ | 2x PFET | 2x PFET | 2x NFET | 柔軟な 2x NFET |
| | フォールト保護 | VBUS OVP および UVP | VBUS OVP, UVP, および OCP。SCP および RCP (ソースコンフィギュレーションのみ) | VBUS, OVP, UVP, および OCP | VBUS OVP, UVP, および OCP。SCP および RCP (ソースコンフィギュレーションのみ) |
| USB | Billboard クラスをサポートする統合されたフルスピード USB 2.0 デバイス | 無 | 無 | 有 | 有 |
| 電圧範囲 | 電源電圧 (V) | VDDD (2.7 ~ 5.5) VBUS (4 ~ 21.5) | VSYS (2.75 ~ 5.5) VBUS (4 ~ 21.5) | VSYS (2.7 ~ 5.5) VBUS (4 ~ 21.5) | VSYS (2.8 ~ 5.5) VBUS (4 ~ 28) |
| | IO (V) | 1.71 ~ 5.5 | 1.71 ~ 5.5 | 1.71 ~ 5.5 | 1.71 ~ 5.5 |
| デジタル | SCB (I2C/UART/SPI として設定可能) | 2 | 4 | 4 | 48-QFN の場合は 7 (そのうち 5 のみを SPI および UART として設定可能) 97-BGA の場合は 8 |
| | TCPWM ブロック (タイマー, カウンター, またはパルス幅変調器として設定可能) | 4 | 2 | 4 | 48-QFN の場合は 7 97-BGA の場合は 8 |
| | ハードウェア認証ブロック (暗号) | 無 | 無 | 有 (AES-128/192/256, SHA1, SHA2-224, SHA2-256, PRNG10, CRC) | 有 (AES-128, SHA2-256, TRNG, ベクトルユニット) |

EZ-PD™ PMG1 ファミリの概要

Table 1 EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較 (continued)

| サブシステム または範囲 | 項目 | EZ-PD™ PMG1-S0 | EZ-PD™ PMG1-S1 | EZ-PD™ PMG1-S2 | EZ-PD™ PMG1-S3 |
|----------------------------|----------------|--|-----------------------------------|--|--|
| アナログ | ADC | 2x 8 ビット SAR | 1x 8 ビット SAR | 2x 8 ビット SAR | 2x 8 ビット SAR 1x 12 ビット SAR |
| | 内蔵温度 センサー | 有 | 有 | 有 | 有 |
| ダイレクト メモリアク セス (DMA) | DMA | 無 | 無 | 無 | 有 |
| GPIO | I/O の最大数 | 12 (10 + 2 OVT) | 17 (15 + 2 OVT) | 20 (18 + 2 OVT) | 48-QFN の場合は 26 (24 + 2 OVT) 97-BGA の場合は 50 (48 + 2 OVT) |
| 充電規格 | 充電ソース | - | BC 1.2, AC | BC 1.2, AC | BC 1.2, AC, AFC, お よび Quick Charge 3.0 |
| | 充電シンク | BC 1.2, Apple Charging (AC) | BC 1.2, AC | BC 1.2, AC | BC 1.2, AC |
| ESD 保護 | ESD 保護 | 有 (最大 ±8-kV の 接触放電, 最大 ±15-kV の 空中放電, 人体モデル (HBM) とデバイ ス帯電モデル (CDM)) | 有 (HBM と CDM) | 有 (最大 ±8-kV の 接触放電, 最大 ±15-kV の 空中放電, HBM と CDM) | 有 (HBM と CDM) |
| パッケージ | パッケージ オプション | 24-QFN (4 × 4mm, 0.5mm ピッチ) | 40-QFN (6 × 6mm, 0.5mm ピッチ) | 40-QFN (6 × 6mm, 0.5mm ピッチ) 42-CSP (2.63 × 3.18mm, 0.4mm ピッチ) | 48-QFN (6 × 6mm, 0.5mm ピッチ) 97-BGA (6 × 6mm, 0.5mm および 0.65mm ピッチ) |

本書の残りの部分では、EZ-PD™ PMG1-S0 デバイスについて詳しく説明します。

EZ-PD™ PMG1-S0 の概要

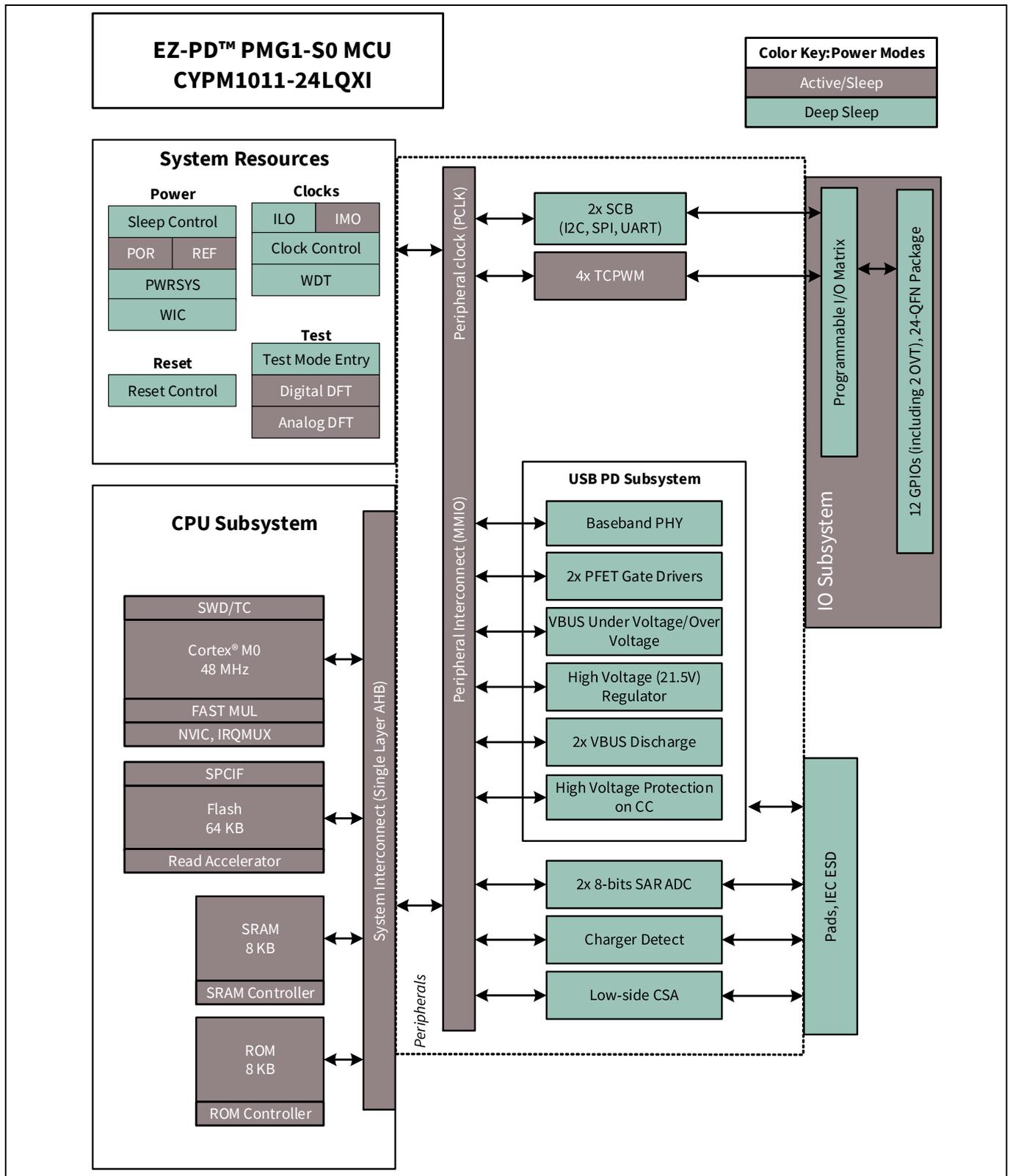
EZ-PD™ PMG1-S0 は、64KB フラッシュ、完全な Type-C USB-PD トランシーバ、Type-C ポート上のシンクをサポートするプルダウン終端抵抗 R_D 、およびシステムレベルの ESD 保護を備えています。これは 24 ピン QFN パッケージで提供されています。

特長

- Type-C および USB PD 対応
 - USB PD 3.0 バージョン 2.0 仕様に対応
 - 終端抵抗 R_D
 - 1 個の USB Type-C ポートに対応
- レガシー / 独自の充電ブロック
 - Apple charging 2.4A, BC 1.2 に対応
 - USB DP/DM ラインにすべての必要な終端抵抗を統合
- システム レベル フォールト保護
 - VBUS-CC 短絡保護
 - オンチップ過電圧保護 (OVP) および低電圧保護 (UVP)
 - 過電流保護 (OCP) および短絡回路保護 (SCP) 用の Low 側電流センス アンプ (CSA)
- 32 ビット MCU サブシステム
 - Arm® Cortex®-M0 CPU
 - 64KB フラッシュ
 - 8KB SRAM
- クロックおよび発振器
 - 内蔵発振器により外部クロックが不要
- 電源
 - VDDD (2.7V ~ 5.5V)
 - VBUS (4.0V ~ 21.5V)
- システムレベル ESD 保護
 - CC, VBUS_MON, USB DP, USB DM, P2.2, P2.3 ピンに適用
 - IEC61000-4-2 level 4C に基づいた ± 8 kV 接触放電および ± 15 kV 空中放電
- パッケージ
 - 24 ピン QFN
 - 産業用拡張温度範囲 (-40°C ~ +105°C) に対応

ブロック図

ブロック図



目次

目次

| | |
|---|-----------|
| EZ-PD™ PMG1 ファミリの概要 | 1 |
| EZ-PD™ PMG1-S0 の概要 | 4 |
| 特長 | 4 |
| ブロック図 | 5 |
| 目次 | 6 |
| 1 開発サポート | 8 |
| 1.1 ドキュメント | 8 |
| 1.2 オンライン | 8 |
| 1.3 ツール | 8 |
| 1.4 ModusToolbox™ 用の Eclipse IDE | 9 |
| 2 機能概要 | 10 |
| 2.1 MCU サブシステム | 10 |
| 2.1.1 CPU | 10 |
| 2.1.2 フラッシュ | 10 |
| 2.1.3 SRAM | 10 |
| 2.2 USB PD サブシステム (SS) | 10 |
| 2.2.1 USB PD 物理層 | 10 |
| 2.2.2 ADC | 10 |
| 2.2.3 充電検出 | 10 |
| 2.2.4 VBUS 低電圧と過電圧保護 | 10 |
| 2.2.5 VBUS 短絡保護 | 10 |
| 2.2.6 Low 側電流センスアンプ (CSA) | 11 |
| 2.2.7 VBUS パス上の PFET ゲートドライバ | 11 |
| 2.2.8 VBUS 放電 FET | 11 |
| 2.3 内蔵デジタルブロック | 11 |
| 2.3.1 シリアル通信ブロック (SCB) | 11 |
| 2.3.2 タイマー / カウンター / PWM (TCPWM) ブロック | 12 |
| 2.4 I/O サブシステム | 12 |
| 3 電源システム概要 | 13 |
| 4 ピン配置 | 14 |
| 5 アプリケーション図 | 17 |
| 6 電氣的仕様 | 18 |
| 6.1 絶対最大定格 | 18 |
| 6.2 ピンベースの絶対最大定格 | 18 |
| 6.3 デバイスレベルの仕様 | 19 |
| 6.3.1 I/O | 21 |
| 6.4 デジタルペリフェラル | 23 |
| 6.4.1 GPIO ピン用のパルス幅変調 (PWM) | 23 |
| 6.4.2 I2C | 23 |
| 6.5 システムリソース | 25 |
| 6.5.1 電圧低下 SWD インターフェースのパワーオンリセット (POR) | 25 |
| 6.5.2 内部主発振器 | 26 |
| 6.5.3 内部低速発振器 — 電源切断 | 26 |
| 6.5.4 ゲートドライバ仕様 | 29 |
| 6.5.5 ADC | 31 |
| 6.5.6 メモリ | 32 |
| 7 注文情報 | 33 |
| 7.1 注文コードの定義 | 33 |
| 8 パッケージ | 34 |
| 9 略語 | 36 |
| 10 本書の表記法 | 38 |

目次

| | |
|-----------------|----|
| 10.1 測定単位 | 38 |
| 改訂履歴 | 39 |
| 免責事項 | 40 |

1 開発サポート

The EZ-PD™ PMG1 ファミリーには、開発プロセスを支援する豊富なドキュメント、開発ツール、およびオンラインリソースが用意されています。詳細については、[EZ-PD™ PMG1 MCU](#) ウェブページをご覧ください。

1.1 ドキュメント

EZ-PD™ PMG1 ファミリーをサポートするドキュメント一式により、ユーザーは疑問点に対する答えを素早く見つけられます。重要なドキュメントのいくつかをここにリストアップします。

ソフトウェア ユーザー ガイド : ModusToolbox™ ソフトウェアの使用に関する段階を追った手引書です。ソフトウェア ユーザー ガイドには、ModusToolbox™ ソフトウェアによるビルド プロセスの詳細、ModusToolbox™ ソフトウェアを用いたソース制御の使い方などが記載されています。

コンポーネント データシート : EZ-PD™ PMG1 の柔軟性によって、デバイスが量産に入ってから長い期間の後でも新しいペリフェラル (コンポーネント) を作成できます。コンポーネント データシートには、機能説明、API ドキュメント、推奨サンプルコード、AC/DC 仕様を含む、特定のコンポーネントの選択および使用に必要な情報がすべて記載されています。

アプリケーション ノート : 入門のアプリケーションノートとハードウェア設計ガイドラインが含まれます。

テクニカル リファレンス マニュアル : テクニカル リファレンス マニュアル (TRM) には、すべての EZ-PD™ PMG1 レジスタの詳細な説明など、EZ-PD™ PMG1 デバイスを使用する際に必要な技術的詳細がすべて記載されています。TRM は [EZ-PD™ PMG1 MCU](#) w ウェブページのドキュメント セクションから利用できます。

1.2 オンライン

印刷された資料のほかに、[EZ-PD™ PMG1 MCU forums](#) によって 24 時間 365 日、世界中の他のユーザーや PMG1 の専門家と連絡がとれます。

1.3 ツール

業界標準のコア、プログラミング、およびデバッグ インターフェースを備えた EZ-PD™ PMG1 MCU ファミリーは、開発ツールエコシステムの一部です。

革新的で使いやすい ModusToolbox™ 用の Eclipse IDE、サポートされるサードパーティのコンパイラ、プログラマ、デバッガおよび開発キットの最新情報については、[ModusToolbox™ software](#) にアクセスしてください。

開発サポート

1.4 ModusToolbox™ 用の Eclipse IDE

ModusToolbox™ ソフトウェアは、Windows, macOS, および Linux プラットフォームで実行される Eclipse ベースの開発環境であり、ModusToolbox™ 用の Eclipse IDE を含みます。ModusToolbox™ 用の Eclipse IDE はアプリケーションを構築するために、いくつかのデバイスリソース、ミドルウェア、およびファームウェアを組み合わせます。ModusToolbox™ ソフトウェアを使用すると、デバイスリソースとミドルウェアライブラリを有効にして設定し、C/C++/ アセンブリのソースコードを記述し、デバイスをプログラムしてデバッグできます。

ModusToolbox™ ソフトウェアの使用に関するその他の詳細については、[AN232553 - Getting started with EZ-PD™ PMG1 MCU on ModusToolbox™ software](#) および ModusToolbox™ ソフトウェアに統合されたドキュメントとヘルプを参照してください。**Figure 2** に示すように、ModusToolbox™ 用の Eclipse IDE を使用すると、次のことができます。

1. キットまたはデバイスでフィルターされるテンプレート アプリケーションのリストに基づいて新しいアプリケーションを作成するか、サンプルコードのコレクションをオンラインで閲覧する
2. Device Configurator でデバイス リソースを設定して、ワークスペースでハードウェアシステム設計を構築する
3. ソフトウェア コンポーネントまたはミドルウェアを追加する
4. アプリケーションファームウェアを開発する

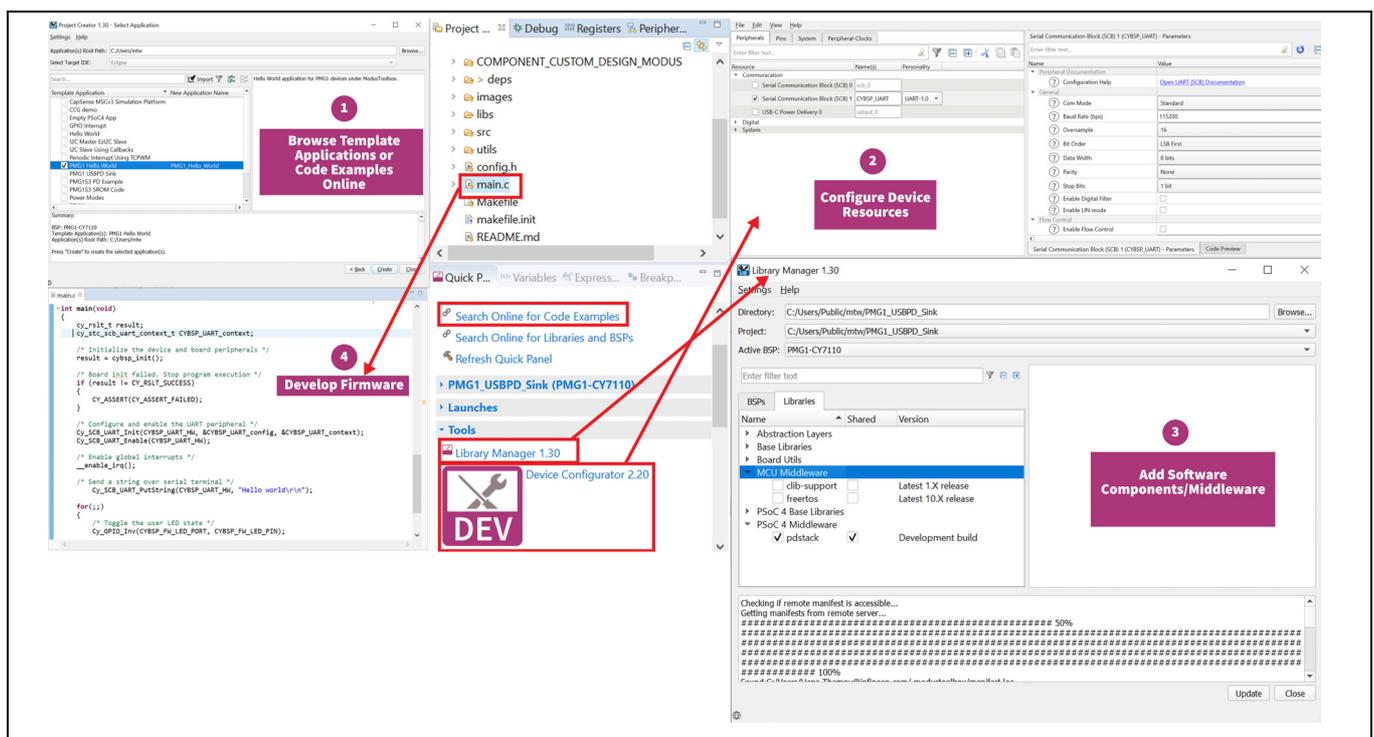


Figure 2 ModusToolbox™ 用の Eclipse IDE およびミドルウェア

2 機能概要

2.1 MCU サブシステム

2.1.1 CPU

EZ-PD™ PMG1-S0 内の Cortex®-M0 CPU は 32 ビット MCU サブシステムの一部であり、広範なクロックゲーティングに対応した低消費電力動作に最適化されています。

また、CPU は 2 線式 JTAG のシリアルワイヤ デバッグ (SWD) インタフェースも備えています。EZ-PD™ PMG1-S0 に使用するデバッグ コンフィギュレーションには、4 個のブレークポイント (アドレス) コンパレータと 2 個のウォッチポイント (データ) コンパレータがあります。

2.1.2 フラッシュ

EZ-PD™ PMG1-S0 デバイスは、フラッシュ ブロックからの平均アクセス時間を改善するために、CPU に密結合されたフラッシュ アクセラレータと 1 つの 64KB フラッシュ バックを備えたフラッシュ モジュールを持っています。

2.1.3 SRAM

ブートおよびコンフィギュレーションルーチンを含む監視 ROM が提供されます。

2.2 USB PD サブシステム (SS)

USB-PD サブシステムは、Type-C USB ポートへのインターフェースを提供します。このサブシステムは高電圧レギュレータ、OVP、および電源スイッチ ブロックからなります。また、Type-C ポート上でサポートされているすべての必要な ESD も含まれています。

2.2.1 USB PD 物理層

USB PD 物理層は、PD 3.0 規格に従って CC チャネルを介して BMC 符号化データを通信するトランスミッタとレシーバから成ります。すべての通信は半二重です。物理層 (PHY) は、チャンネル上の通信エラーを最小限に抑えるために衝突回避を実行します。

USB PD ブロックには、USB Type-C 仕様で要求される R_D 終端抵抗とスイッチが含まれます。終端抵抗は、接続検出、プラグ方向検出を実装し、シンクのパワーロールを確立するために必要です。デッド バッテリー R_D 終端により、EZ-PD™ PMG1-S0 デバイスは電力を供給されていないときにシンクとして識別できません。

2.2.2 ADC

ADC は、チップ上の汎用 AD 変換のアプリケーションに利用できる小フットプリントの 8 ビット 125ksps SAR ADC です。この ADC はチップ搭載アナログ マルチプレクサを介して、すべての GPIO および USB の DP/DM ピンからアクセスできます。EZ-PD™ PMG1-S0 は、2 個の ADC インスタンスを含みます。ADC の電圧リファレンスは、VDDD 電源または内部バンドギャップのいずれから生成されます。ADC で GPIO ピンの電圧を検出するとき、そのピン電圧は VDDIO 電源電圧を超えることはできません。

2.2.3 充電検出

USB DP/DM ピンに接続された充電検出ブロックにより、EZ-PD™ PMG1-S0 は BC1.2 および Apple Charging 規格に準拠した従来のバッテリー充電を検出できます。

2.2.4 VBUS 低電圧と過電圧保護

EZ-PD™ PMG1-S0 チップには、Type-C ポートで設定可能な閾値と応答時間を備えた VBUS OVP/UVI 用の統合ハードウェア ブロックがあります。

2.2.5 VBUS 短絡保護

EZ-PD™ PMG1-S0 は、4 本の VBUS 短絡保護ピンを提供します : CC1, CC2, P2.2, および P2.3。これらのピンは、誤って高電圧 VBUS と短絡しないように保護されています。CC1 と CC2 ピンが USB Type-C コネクタ

機能概要

の VBUS ピンの隣に配置されているため、偶発的な短絡が発生することがあります。高電圧 VBUS 短絡保護を備えないパワー デリバリー コントローラーは、偶発的な短絡の発生で損傷します。保護回路がトリガされると、EZ-PD™ PMG1-S0 は OVT ピン上の VDC が 17V 未満の場合は永久に、17V ~ 22V の場合は 1000 時間動作できます。CC ピンで VBUS 短絡イベントが発生すると、USB Type-C ケーブルの RLC 素子によって発生した一時的な高リングング電圧が観測できます。EZ-PD™ PMG1-S0 の接続なしでは、このリングング電圧は最大 VBUS 電圧 (21.5V) の 2 倍 (44V) になることがあります。しかし、EZ-PD™ PMG1-S0 が接続されている場合、一時的な高リングング電圧をクランプし、IEC ESD 保護ダイオードを使用して CC ピンを保護できます。

2.2.6 Low 側電流センスアンプ (CSA)

EZ-PD™ PMG1-S0 チップには、過電流保護 (OCP) の実装に使用できる 5mΩ の外付け抵抗で 100mA ~ 5.5A の範囲の電流レベルを検出できるローサイド電流センス アンプも統合されています。

2.2.7 VBUS パス上の PFET ゲートドライバ

EZ-PD™ PMG1-S0 には、VBUS コンシューマパス上で外部 PFET を駆動するための 2 つの統合 PFET ゲートドライバを備えています。VBUS_FET_CTRL_0 ゲートドライバはアクティブなプルアップ抵抗に接続されており、HIGH, LOW, または High-Z の駆動が可能です。

VBUS_FET_CTRL_1 ゲートドライバは、Low または High-Z のみを駆動できるため、外部プルアップが必要です。これらのピンは VBUS 耐電圧です。

2.2.8 VBUS 放電 FET

EZ-PD™ PMG1-S0 はまた、取り外し時に USB-PD 仕様のタイミングを満たすように VBUS を放電するための 2 個の統合 VBUS 放電 FET を備えています。

2.3 内蔵デジタルブロック

2.3.1 シリアル通信ブロック (SCB)

EZ-PD™ PMG1-S0 は I²C, SPI, または UART インターフェースを実装するように設定できる 2 個の SCB を内蔵しています。ハードウェア I²C ブロックは、マルチマスタ アービトレーションが可能なフル マルチマスタおよびスレーブ インターフェースを実装します。SPI モードでは、SCB ブロックはマスタまたはスレーブとして動作するように設定できます。

I²C モードでは、SCB ブロックは最大 1Mbps (ファスト モード プラス) で動作でき、CPU の割込みオーバヘッドとレイテンシを削減するためにバッファリング オプションを柔軟に選択できます。これらのブロックはまた、EZ-PD™ PMG1-S0 のメモリにメールボックス アドレス範囲を作る I²C に対応しており、メモリ アレイへの読み書きをする I²C 通信を効果的に縮小します。さらに、送受信の深さ 8 の FIFO にも対応しています。これは、CPU がデータを読み出す時間を増加させて、CPU が時間どおりにデータを読み出せないことに起因したクロック ストレッチの必要性を大幅に低減します。

I²C ペリフェラルは NXP I²C バスの仕様とユーザー マニュアル (UM10204) で定義されているとおりに I²C 標準モード、ファスト モード、およびファスト モード プラスのデバイスと互換性があります。I²C バス I/O は、オープンドレイン モードの GPIO で実装されます。

EZ-PD™ PMG1-S0 の SCB ブロックの I²C ポートは、次の点で I²C 仕様に完全には準拠していません。

- SCB 1 の I²C ポートの GPIO セルは過電圧耐性がないため、残りの I²C システムとは独立してホットスワップまたは電源投入できません。
- ファスト モード プラスには、V_{OL} 0.4V で 20mA の I_{OL} 仕様があります。GPIO セルは、最大値 0.6V の V_{OL} で最大値 8mA の I_{OL} をシンクできます。
- ファスト モードとファスト モード プラスは、GPIO セルで満たせない最小立ち下り時間の仕様があります。低速ストロング モードはバス負荷によってはこの仕様を満たすことがあります。

機能概要

2.3.2 タイマー / カウンター / PWM (TCPWM) ブロック

EZ-PD™ PMG1-S0には4個のTCPWMブロックがあります。各TCPWMブロックは、16ビットタイマー、カウンター、パルス幅変調器(PWM)、直交デコーダ機能を実装します。ブロックは入力信号の周期とパルス幅の測定(タイマー)や特定のイベントが発生する回数のカウント(カウンター)、PWM信号の生成、または直交信号の復号に使用されます。

2.4 I/O サブシステム

EZ-PD™ PMG1-S0は最大12のGPIOを持っており、その一部はSCBの機能(I²C, UART, SPI)にも使用できます。GPIOピンP0.0およびP0.1は、過電圧耐性(OVT)(最大6V)です。

GPIOブロックは以下を実装します。

- 7つの駆動強度モード
 - 入力のみ
 - 弱プルアップ、強プルダウン
 - 強プルアップ、弱プルダウン
 - オープンドレイン、強プルダウン
 - オープンドレイン、強プルアップ
 - 強プルアップ、強プルダウン
 - 弱プルアップ、弱プルダウン
- 入力閾値選択(CMOSまたはLVTTL)
- 駆動強度モード以外に、入力と出力バッファのイネーブル/ディセーブルの個別制御
- 前の状態をラッチするための保持モード(ディープスリープモードでI/O状態を維持するため)
- EMIを改善するためのdV/dt関連のノイズ制御用の選択可能なスルーレート

電源投入とリセットの間、I/Oピンは無効状態になり、入力に過電流を与えず、過剰なターンオン電流を発生させないようにします。高速I/Oマトリックスとして知られている多重化ネットワークは、1本のI/Oピンに接続され得る複数の信号間を多重化するために使用されます。

ポートピンP1.0とP1.1は、OVP/UVLPに対するフォールト状態を示すように設定できます。2つのフォールト状態は2個のGPIOにマッピングできるか、論理和が取られ1本のGPIOにマッピングできます。

3 電源システム概要

EZ-PD™ PMG1-S0 は VBUS (4.0V ~ 21.5V) または VDDD (2.7V ~ 5.5V) の外部電源から動作できます。VBUS を介して電源供給される場合、内部レギュレータはチップ動作のために 3.3V の VDDD を生成します。安定化された電源 VDDD は、いくつかのアナログブロック内で直接使用されるか、またはレギュレータを使用して、コアの大部分に電源を供給する VCCD (1.8V) にさらに降圧されます。EZ-PD™ PMG1-S0 は 3 つの電力モード (アクティブ、スリープ、ディープスリープ) があります。これらの電力モード間の遷移は電源システムによって管理されます。VBUS ピンを介した電源供給の場合、VDDD は外部デバイスに電源を供給するために使用できず、レギュレータの安定化のみを目的として 1 μ F コンデンサに接続する必要があります。したがって、これらのピンは汎用的な電源としてサポートされていません。コンデンサの接続については、アプリケーション図を参照してください。

Table 2 EZ-PD™ PMG1-S0 電力モード

| モード | 説明 |
|-----------------|--|
| パワーオンリセット (POR) | 電源が有効および内部リセットソースがアサートされたか、またはスリープコントローラがシステムをリセット状態から起動している |
| アクティブ | 電源が有効および CPU が命令を実行している |
| スリープ | 電源が有効および CPU が命令を実行していない。電力節約のために、動作中でないすべてのロジックはクロックゲートされる |
| ディープスリープ | 主レギュレータおよびほとんどのブロックがオフにされる。ディープスリープレギュレータがロジックに電源を供給するが、低速クロックのみ利用可能 |

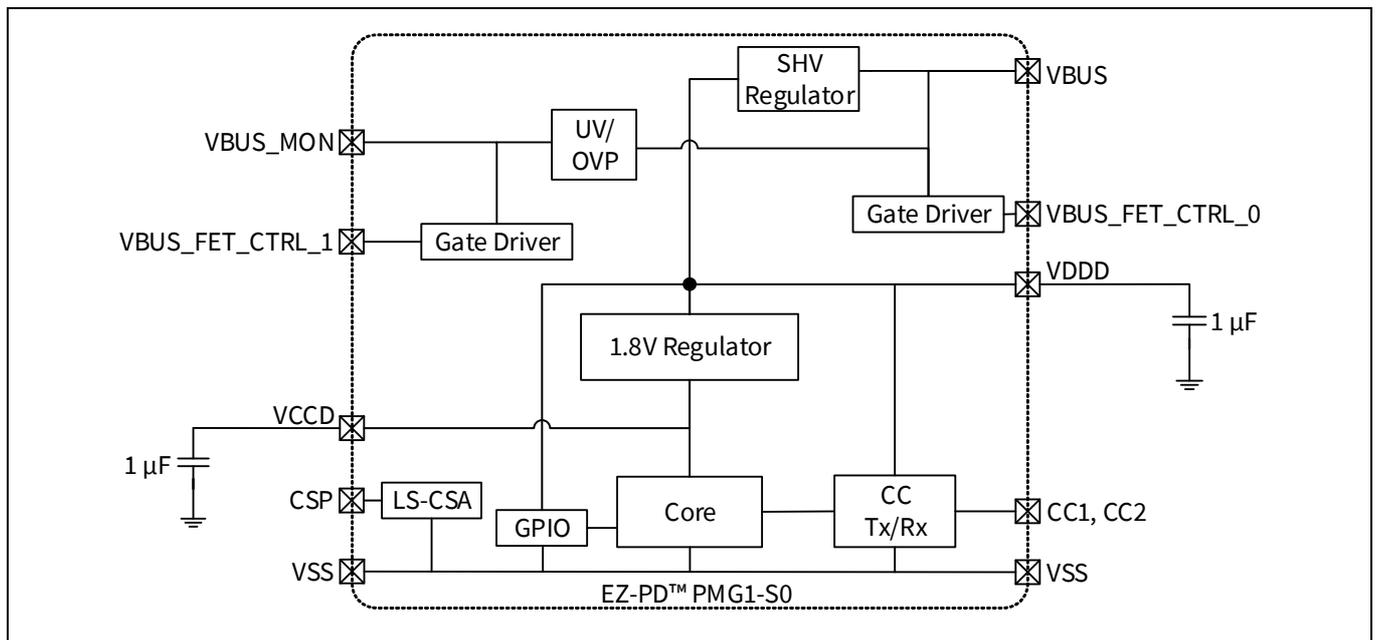


Figure 3 電源システム要件のブロック図

ピン配置

4 ピン配置

Table 3 EZ-PD™ PMG1-S0 ピン説明

| グループ | 24ピン QFN | ピン名 | 説明 |
|--------------------------------------|----------------------------|--|--|
| GPIOs および シリアル インター フェース | 1 | P1.0/UART_1_CTS/ SPI_0_SEL/I2C_1_SDA | ポート 1 ピン 0: GPIO/UART_1_CTS/SPI_0_SEL/I2C_1_SDA ^[1] / TCPWM_line_2 ^[4] , プログラマブル OVP/UVP フォールト表示 |
| | 2 | P1.1/UART_1_RTS/ SPI_0_MISO/I2C_1_SCL | ポート 1 ピン 1: GPIO/UART_1_RTS/SPI_0_MISO/I2C_1_SCL ^[1] / TCPWM_line_3 ^[5] , プログラマブル OVP/UVP フォールト表示 |
| | 5 | P1.2/UART_1_TX1/ SPI_0_MOSI | ポート 1 ピン 2: GPIO/UART_1_TX1/SPI_0_MOSI |
| | 6 | P1.3/UART_1_RX1/ SPI_0_CLK | ポート 1 ピン 3: GPIO/UART_1_RX1/SPI_0_CLK |
| | 7 | P0.0/SWD_IO/ UART_0_CTS/ SPI_1_MOSI/I2C_0_SDA | ポート 0 ピン 0: GPIO/OVT/SWD_IO/UART_0_CTS/SPI_1_MOSI/I2C_0_SDA/ TCPWM_line_0 ^[2] |
| | 8 | P0.1/SWD_CLK/ UART_0_RTS/ SPI_1_MISO/I2C_0_SCL | ポート 0 ピン 1: GPIO/OVT/SWD_CLK/UART_0_RTS/SPI_1_MISO/I2C_0_SCL/T CPWM_line_1 ^[3] |
| | 9 | P2.0/UART_0_TX0/ SPI_1_SEL | ポート 2 ピン 0: GPIO/TCPWM_line_2/UART_0_TX0/SPI_1_SEL このピンは、電源投入時の I/O 初期化時間 (詳細は Table 8 を参照) の間、内部でプルアップされる。 また、これはオープンドレイン動作モードでのみ使用で きる出力専用ピン。 |
| | 10 | P2.1/UART_0_RX0/ SPI_1_CLK | ポート 2 ピン 1: GPIO/TCPWM_line_3/UART_0_RX0/SPI_1_CLK |
| | 12 | P2.2/UART_0_TX1/ I2C_1_SDA | ポート 2 ピン 2: プルアップアシスト付きオープンドレ イン GPIO。 GPIO_20VT ^[6] /UART_0_TX1/I2C_1_SDA/TCPWM_line_0/IEC として設定可能。VBUS ピンとの一時的な短絡を許容。 |
| | 13 | P2.3/UART_0_RX1/ I2C_1_SCL | ポート 2 ピン 3: プルアップアシスト付きオープンドレ イン GPIO。 GPIO_20VT/UART_0_RX1/I2C_1_SCL/TCPWM_line_1/IEC と して設定可能。VBUS ピンとの一時的な短絡を許容。 |
| 16 | P3.1/USBDM/ UART_1_RX0 | USBDM/ ポート 3 ピン 1: GPIO/UART_1_RX0/BC 1.2/Apple Charging/IEC | |
| 17 | P3.0/USB DP/ UART_1_TX0 | USB DP/ ポート 3 ピン 0: GPIO/UART_1_TX0/BC 1.2/Apple Charging/IEC | |

注:

- 2 個の SCB ブロック (SCB0 と SCB1) のうち、SCB0 の I2C 機能は P0.0/P0.1 の GPIO ピンにマッピングする一方、SCB1 の I2C 機能は P1.0/P1.1 または P2.2/P2.3 の GPIO ピンにマッピングできる柔軟性があります。
- TCPWM_line_0 はポートピン P0.0 または P2.2 にマッピングできます。
- TCPWM_line_1 はポートピン P0.1 または P2.3 にマッピングできます。
- TCPWM_line_2 はポートピン P1.0 または P2.0 にマッピングできます。
- TCPWM_line_3 はポートピン P1.1 または P2.1 にマッピングできます。
- これらのピンに関する仕様については、[Table 11](#) および [Table 12](#) を参照してください。

ピン配置

Table 3 EZ-PD™ PMG1-S0 ピン説明 (continued)

| グループ | 24ピン QFN | ピン名 | 説明 |
|------------|----------|-----------------|---|
| USB Type-C | 14 | CC2 | デッドバッテリー R _D 接続オプション付き通信チャンネル 2/IEC 準拠。VBUS ピンとの一時的な短絡を許容。 |
| | 15 | CC1 | デッドバッテリー R _D 接続オプション付き通信チャンネル 1/IEC 準拠。VBUS ピンとの一時的な短絡を許容。 |
| VBUS | 3 | VBUS_FET_CTRL_0 | 内部プルアップ抵抗に接続した外部 PMOS FET 制御 (30V 許容) 0: パスがオン 1: パスがオフ |
| | 4 | VBUS_FET_CTRL_1 | 外部 PMOS FET 制御 (30V 許容) 0: パスがオン Z: パスがオフ このピンを使用するために、外付けプルアップ抵抗が必要 |
| | 11 | VBUS_MON | 内部放電 FET 付き Type C VBUS モニター |
| Power | 18 | VBUS | 内部放電 FET 付き VBUS 電源入力 (4.0V ~ 21.5V) |
| | 23 | VDDD | 3.3V 内部レギュレータの出力。1μF コンデンサおよび 2 個の 100 nF コンデンサに接続。 |
| | 24 | VCCD | 1.8V 内部レギュレータの出力 (電源として使用するものではない)。1μF デカップリング コンデンサに接続。 |
| GND | 19 | CSP | Low 側 CSA の電流センスの正入力 |
| | 22 | GND | グラウンド |
| | EPAD | GND | グラウンド |
| NC | 20 | NC | 未接続 |
| | 21 | NC | 未接続 |

ピン配置

Table 4 SCB およびそれらの機能

| ポート | 24-QFN | SCB 機能 | | | TCPWM | フォールト表示 | 保護容量 | | USB 充電信号 | | IEC4 |
|------|--------|------------|------------|-------------|----------------|---------|---------|-----|----------|--------|------|
| | | UART | SPI | I2C | | | VBUS 短絡 | OVT | BC1.2 | Apple | |
| P0.0 | 7 | UART_0_CTS | SPI_1_MOSI | I2C_0_SDA | TCPWM_line_0:0 | - | - | 有 | - | - | - |
| P0.1 | 8 | UART_0_RTS | SPI_1_MISO | I2C_0_SCL | TCPWM_line_1:0 | - | - | 有 | - | - | - |
| P1.0 | 1 | UART_1_CTS | SPI_0_SEL | I2C_1_SDA:1 | TCPWM_line_2:1 | Yes | - | - | - | - | - |
| P1.1 | 2 | UART_1_RTS | SPI_0_MISO | I2C_1_SCL:1 | TCPWM_line_3:1 | Yes | - | - | - | - | - |
| P1.2 | 5 | UART_1_TX1 | SPI_0_MOSI | - | - | - | - | - | - | - | - |
| P1.3 | 6 | UART_1_RX1 | SPI_0_CLK | - | - | - | - | - | - | - | - |
| P2.0 | 9 | UART_0_TX0 | SPI_1_SEL | - | TCPWM_line_2:0 | - | - | - | - | - | - |
| P2.1 | 10 | UART_0_RX0 | SPI_1_CLK | - | TCPWM_line_3:0 | - | - | - | - | - | - |
| P2.2 | 12 | UART_0_TX1 | - | I2C_1_SDA:0 | TCPWM_line_0:1 | - | 有 | - | - | - | 有 |
| P2.3 | 13 | UART_0_RX1 | - | I2C_1_SCL:0 | TCPWM_line_1:1 | - | 有 | - | - | - | 有 |
| P3.0 | 17 | UART_1_TX0 | - | - | - | - | - | - | USB DP | USB DP | 有 |
| P3.1 | 16 | UART_1_RX0 | - | - | - | - | - | - | USB DM | USB DM | 有 |

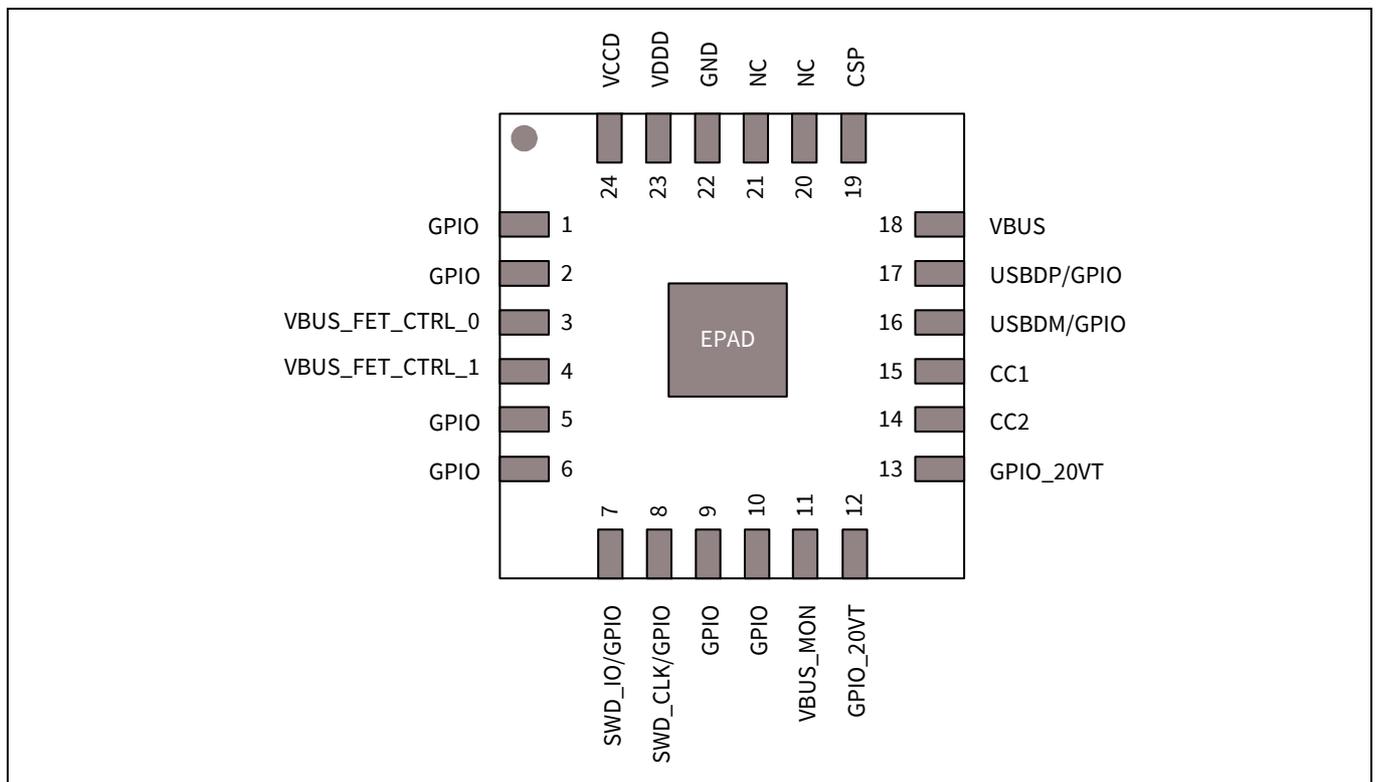


Figure 4 24-QFN パッケージのピン配置 (上面図)

5 アプリケーション図

Figure 5 に、EZ-PD™ PMG1-S0 を使用したシンクアプリケーションを示します。これには 2 つの主要部分として、アプリケーションに入力電力を提供する USB Type-C レセプタクル、および出力電力として使用される負荷があります。

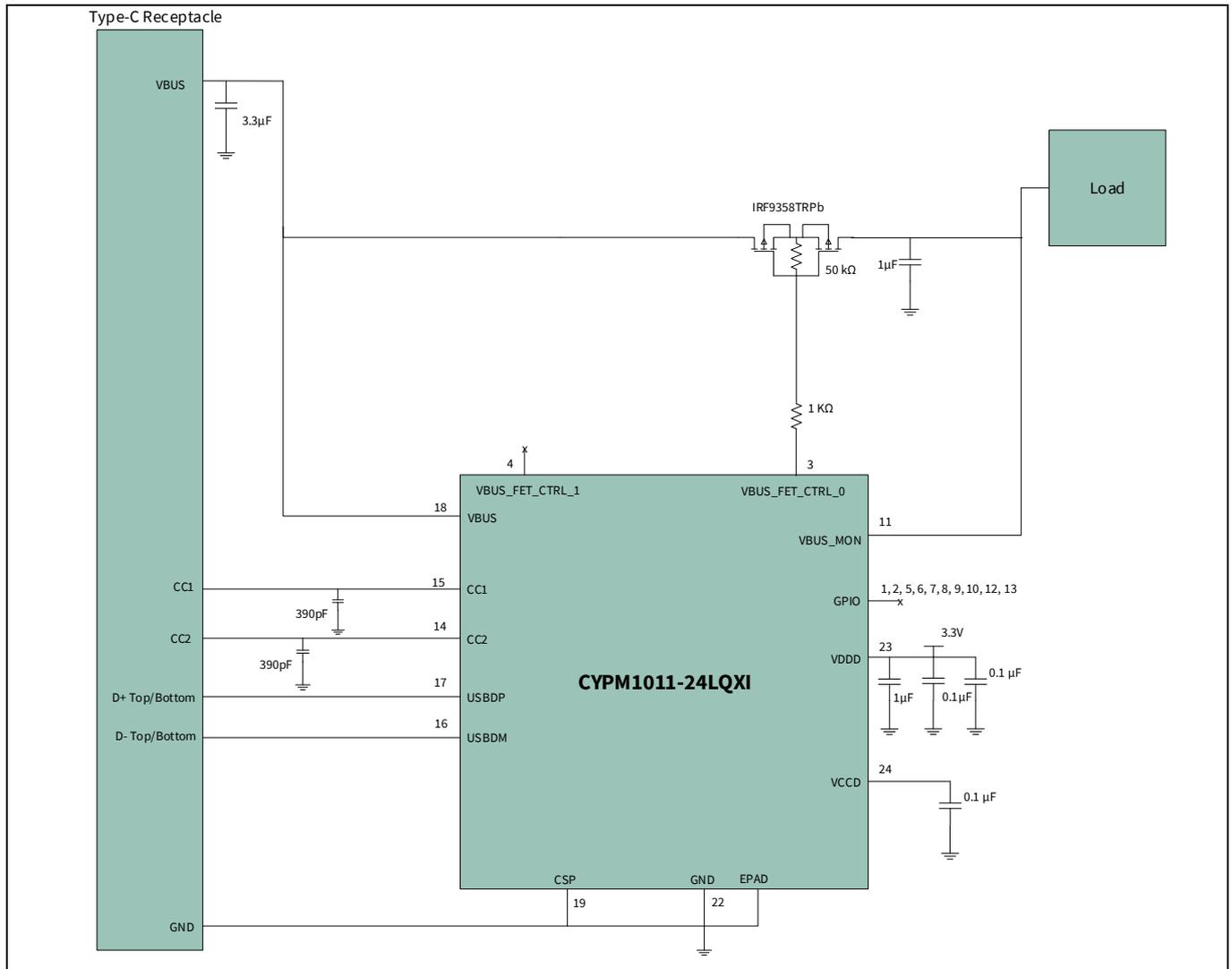


Figure 5 EZ-PD™ PMG1-S0 ベースのシンクアプリケーション図

電氣的仕様

6 電氣的仕様

6.1 絶対最大定格

Table 5 絶対最大定格^[7]

| パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------------------------|--|----------------------|-----|-----------------------|------------------|---|
| V _{BUS_MAX} | VBUS および VBUS_MON ピンの、V _{SS} を基準にした最大電源電圧 | - | - | 30 | V ^[8] | 絶対最大値 |
| V _{DDD_MAX} | V _{SS} を基準にした最大電源電圧 | - | - | 6 | V | |
| V _{CC_PIN_ABS} | 該当デバイスにおける、CC1, CC2 ピンおよび P2.2 と P2.3 ポートピンの最大電圧 | - | - | 22 ^[9] | V | |
| V _{GPIO_ABS} | GPIO 電圧 | -0.5 ^[10] | - | V _{DDD} +0.5 | V | |
| I _{GPIO_ABS} | GPIO ごとの最大電流 | -25 | - | 25 | mA | |
| I _{GPIO_injection} | GPIO 注入電流、 V _{IH} > V _{DDD} の場合は最大、 V _{IL} < V _{SS} の場合は最小 | -0.5 | - | 0.5 | mA | 絶対最大値、ピンごとの注入された電流 |
| V _{GPIO_OVT_ABS} | OVT GPIO 電圧 | -0.5 | - | 6 | V | P0.0 と P0.1 のポートピンに適用 |
| ESD_HBM | 静電気放電 人体モデル (ESD-HBM) | 2200 | - | - | V | - |
| ESD_CDM | 静電気放電 デバイス帯電モデル (ESD-CDM) | 500 | - | - | V | - |
| LU | ラッチアップ時のピン電流 | -100 | - | 100 | mA | - |
| ESD_IEC_CON | 静電気放電 (IEC61000-4-2) | 8000 | - | - | V | CC1, CC2, VBUS, P2.2 および P2.3 ピンの接触放電 |
| ESD_IEC_AIR | 静電気放電 (IEC61000-4-2) | 15000 | - | - | V | USBPD, USBDM, CC1, CC2, VBUS, P2.2 および P2.3 ピンの空中放電 |

注:

7. **Table 5** に記載されている絶対最大条件を超えて使用すると、デバイスに恒久的なダメージを与える可能性があります。長時間にわたって絶対最大条件下に置くと、デバイスの信頼性に影響する可能性があります。最大保管温度は JEDEC 標準「JESD22-A103, High Temperature Storage Life」に準拠した 150°C です。絶対最大条件以下で使用している場合でも、標準的な動作条件を超えると、デバイスが仕様に従って動作しない可能性があります。
8. 特に指定がない限り、すべての電圧はグラウンドを基準にしています。
9. USB PD 仕様では、VBUS 最大許容電圧は 21.5V です。
10. システムでは、負のスパイクがここで指定された最小電圧を超える場合は、ショットキーダイオードを追加して負のスパイクをクランプすることを推奨します。

電氣的仕様

6.2 ピンベースの絶対最大定格

Table 6 ピンベースの絶対最大定格

| No. | ピン (24 QFN) | 名称 | 絶対最小値 (V) | 絶対最大値 (V) | 備考 |
|-----|----------------|------------------|-----------|-----------|---------------------------------------|
| 1 | 1 | P1.0 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 2 | 2 | P1.1 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 3 | 5 | P1.2 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 4 | 6 | P1.3 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 5 | 7 | P0.0 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 6 | 8 | P0.1 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 7 | 9 | P2.0 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 8 | 10 | P2.1 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 9 | 12 | P2.2 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 10 | 13 | P2.3 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 11 | 16 | P3.1 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 12 | 17 | P3.0 | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 13 | 14 | CC2 | -0.5 | 22 | - |
| 14 | 15 | CC1 | -0.5 | 22 | - |
| 15 | 3 | VBUS_FET_CTRL_0 | -0.5 | 30 | これは出力専用ピンです |
| 16 | 4 | VBUS_FET_CTRL_1 | -0.5 | 30 | これは出力専用ピンです |
| 17 | 11 | VBUS_MON | - | 30 | - |
| 18 | 18 | VBUS | - | 30 | - |
| 19 | 23 | V _{DDD} | - | 6 | - |
| 20 | 24 | V _{CCD} | - | 1.95 | これは出力専用ピンです |
| 21 | 19 | CSP | -0.5 | 6 | 最大電圧は V _{DDD} + 0.5 を超えられません |
| 22 | 22 | GND | - | - | - |
| 23 | EPAD | GND | - | - | - |
| 24 | 20 | NC | - | - | - |
| 25 | 21 | NC | - | - | - |

6.3 デバイスレベルの仕様

特記のないかぎり、すべての仕様は $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$ および $T_J \leq 120^{\circ}\text{C}$ の条件で有効です。

Table 7 DC仕様

| 仕様 ID | パラメータ | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|---------------------|----------------------------------|-----|-----|------|----|--|
| SID.PWR#2 | V _{DDD} | 電源入力電圧 | 2.7 | - | 5.5 | V | シンクモード、 $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$. |
| SID.PWR#3 | V _{BUS_IN} | 電源入力電圧 | 4.0 | - | 21.5 | V | $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$. |
| SID.PWR#5 | V _{CCD} | コアロジック用の出力電圧 | - | 1.8 | - | V | - |
| SID.PWR#13 | C _{exc} | V _{DDD} 用電源デカップリングコンデンサ | 0.8 | 1 | - | μF | X5Rセラミックまたはこれより良質のもの |

電氣的仕様

Table 7 DC仕様 (continued)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--|-----------------------------|---|-----|-----|-----|----|--|
| SID.PWR#14 | C _{exv} | V _{BUS} 用電源デカップリング コンデンサ | - | 0.1 | - | μF | X5R セラミックまたはこれより良質のもの |
| アクティブモード。Typ 値は V _{DDD} = 5.0V または V _{BUS} = 5.0V および T _A = 25°C の条件で測定 | | | | | | | |
| SID.PWR#8 | I _{DD_A} | V _{BUS} または V _{DDD} からの供給電流 | - | 10 | - | mA | V _{DDD} = 5V または V _{BUS} = 5V, T _A = 25°C. CC1/CC2 が Tx または Rx, I/O ソース電流なし, 2 個の SCB が 1 Mbps で動作, ADC/UVOV がオン, CPU が 24MHz で動作 |
| スリープモード。Typ 値は V _{DD} = 3.3V および T _A = 25°C の条件で測定 | | | | | | | |
| SID25A | I _{DD_S} | CC, I ² C, WDT ウェイクアップが有効。IMO が 24MHz で動作 | - | 3 | - | mA | V _{DDD} = 3.3V, T _A = 25°C, CPU を除くすべてのブロックがオン, CC I/O がオン, ADC/UVOV がオン |
| ディープスリープモード。Typ 値は T _A = 25°C の条件で測定 | | | | | | | |
| SID_DS_A_SNK | I _{DD_PB_DS_A_SNK} | V _{BUS} = 4.0 ~ 21.5V。CC, I ² C, WDT ウェイクアップが有効 | - | 500 | - | μA | パワー シンク アプリケーション V _{BUS} = 21.5V, T _A = 25°C, デバイスがディープスリープモード。接続済, CC I/O がオン, ADC/UVOV がオン |

Table 8 AC仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-------------|------------------------|---|-----|-----|-----|-----|-----------------------|
| SID.CLK#4 | F _{CPU} | CPU 入力周波数 | DC | - | 48 | MHz | すべての V _{DDD} |
| SID.PWR#17 | T _{SLEEP} | スリープモードからの復帰時間 | - | 0 | - | μs | - |
| SID.PWR#18 | T _{DEEPSLEEP} | ディープスリープモードからの復帰時間 | - | - | 35 | μs | - |
| SYS.FES#1 | T _{PWR_RDY} | 電源投入から「I ² C/CC コマンドが受信できる」までの時間 | - | 5 | 25 | ms | - |
| SID.PWR#18A | T _{POR_HIZ_T} | 電源投入時の I/O 初期化時間 | - | 3 | - | ms | - |

電氣的仕様

6.3.1 I/O

Table 9 I/O の DC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-------------|--------------------|---------------------------------------|-----------------------|-----|----------------------|------------|---|
| SID.GIO#37 | V_{IH_CMOS} | 入力電圧 HIGH 閾値 | $0.7 \times V_{DDD}$ | - | - | V | CMOS 入力 |
| SID.GIO#38 | V_{IL_CMOS} | 入力電圧 LOW 閾値 | - | - | $0.3 \times V_{DDD}$ | V | CMOS 入力 |
| SID.GIO#39 | $V_{IH_VDDD2.7-}$ | LVTTL 入力, $V_{DDD} < 2.7V$ | $0.7 \times V_{DDD}$ | - | - | V | - |
| SID.GIO#40 | $V_{IL_VDDD2.7-}$ | LVTTL 入力, $V_{DDD} < 2.7V$ | - | - | $0.3 \times V_{DDD}$ | V | - |
| SID.GIO#41 | $V_{IH_VDDD2.7+}$ | LVTTL 入力, $V_{DDD} \geq 2.7V$ | 2.0 | - | - | V | - |
| SID.GIO#42 | $V_{IL_VDDD2.7+}$ | LVTTL 入力, $V_{DDD} \geq 2.7V$ | - | - | 0.8 | V | - |
| SID.GIO#33 | V_{OH_3V} | 出力 HIGH 電圧 | $V_{DDD} - 0.6$ | - | - | V | $3V V_{DDD}$ で $I_{OH}=4mA$ |
| SID.GIO#36 | V_{OL_3V} | 出力 LOW 電圧 | - | - | 0.6 | V | $3V V_{DDD}$ で $I_{OL}=10mA$ |
| SID.GIO#5 | R_{PU} | プルアップ抵抗値 | 3.5 | 5.6 | 8.5 | k Ω | +25°C T_A , すべての V_{DDD} |
| SID.GIO#6 | R_{PD} | プルダウン抵抗値 | 3.5 | 5.6 | 8.5 | k Ω | +25°C T_A , すべての V_{DDD} |
| SID.GIO#16 | I_{IL} | 入力リーク電流 (絶対値) | - | - | 2 | nA | +25°C T_A , $3V V_{DDD}$ |
| SID.GIO#17 | C_{PIN_A} | ピン最大負荷容量 | - | - | 22 | pF | USB DP, USB DM ピンの容量。特性評価で保証。 |
| SID.GIO#17A | C_{PIN} | ピン最大負荷容量 | - | 3 | 7 | pF | -40°C ~ +85°C T_A , すべての V_{DDD} , その他すべての I/O。特性評価で保証。 |
| SID.GIO#43 | V_{HYSTTL} | 入力ヒステリシス, LVTTL $V_{DDD} > 2.7V$ | 15 | 40 | - | mV | 特性評価で保証 |
| SID.GIO#44 | $V_{HYSCMOS}$ | 入力ヒステリシス CMOS | $0.05 \times V_{DDD}$ | - | - | mV | $V_{DDD} < 4.5V$ 。特性評価で保証。 |
| SID69 | I_{DIODE} | 保護ダイオードをと おって V_{DDD}/V_{SS} に流れる電流 | - | - | 100 | μA | 特性評価で保証 |
| SID.GIO#45 | I_{TOT_GPIO} | チップの最大合計シンク電流 | - | - | 85 | mA | 特性評価で保証 |
| OVT | | | | | | | |
| SID.GIO#46 | I_{IHS} | パッド電圧 > OVT 入力の V_{DDD} のときの入力電流 | - | - | 10.00 | μA | I ² C 仕様による |

Table 10 I/O AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-------|-------------|---------------------|-----|-----|-----|----|------------------------------------|
| SID70 | T_{RISEF} | 高速ストロングモードでの立ち上がり時間 | 2 | - | 12 | ns | $3.3V V_{DDD}$, $C_{load} = 25pF$ |
| SID71 | T_{FALLF} | 高速ストロングモードでの立ち下り時間 | 2 | - | 12 | ns | $3.3V V_{DDD}$, $C_{load} = 25pF$ |

電氣的仕様

Table 11 GPIO_20VT の DC 仕様 (ポートピン P2.2 と P2.3 のみに適用)

(特性評価で保証)

| 仕様 ID# | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------------|----------------------|---|------|-----|-----|----|---|
| SID.GPIO_20VT#4 | GPIO_20VT_I_LU | GPIO_20VT ラッチアップ電流制限 | -140 | - | 140 | mA | 入力または出力, ピン間, ピンと電源間を流れる Max/Min 電流 |
| SID.GPIO_20VT#5 | GPIO_20VT_RPU | GPIO_20VT プルアップ抵抗値 | 1 | - | 25 | kΩ | +25°C T _A , 1.4V ~ GPIO_20VT_Voh(Min) |
| SID.GPIO_20VT#6 | GPIO_20VT_RPD | GPIO_20VT プルダウン抵抗値 | 2.5 | - | 20 | kΩ | +25°C T _A , 1.4V ~ V _{DDD} |
| SID.GPIO_20VT#16 | GPIO_20VT_IIL | GPIO_20VT 入力リーク電流 (絶対値) | - | - | 2 | nA | +25°C T _A , 3V V _{DDD} |
| SID.GPIO_20VT#17 | GPIO_20VT_CPIN | GPIO_20VT ピン静電容量 | 15 | - | 25 | pF | -40°C ~ +85°C T _A , すべての V _{DDD} , F = 1MHz |
| SID.GPIO_20VT#36 | GPIO_20VT_Vol | GPIO_20VT 出力 LOW 電圧 | - | - | 0.4 | V | I _{OL} = 2mA |
| SID.GPIO_20VT#41 | GPIO_20VT_Vih_LV TTL | GPIO_20VT LVTTTL 入力 HIGH 電圧 | 2 | - | - | V | V _{DDD} ≥ 2.7V |
| SID.GPIO_20VT#42 | GPIO_20VT_Vil_LV TTL | GPIO_20VT LVTTTL 入力 LOW 電圧 | - | - | 0.8 | V | V _{DDD} ≥ 2.7V |
| SID.GPIO_20VT#43 | GPIO_20VT_Vhysttl | GPIO_20VT 入力ヒステリシス LVTTTL | 15 | 40 | - | mV | V _{DDD} ≥ 2.7V |
| SID.GPIO_20VT#69 | GPIO_20VT_IDIODE | 保護ダイオードをとって V _{DDD} /V _{SS} に流れる GPIO_20VT 電流 | - | - | 100 | μA | - |

Table 12 GPIO_20VT の AC 仕様 (ポートピン P2.2 と P2.3 のみに適用)

(特性評価で保証)

| 仕様 ID# | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------------|------------------|-------------------------------|-----|-----|-----|----|--|
| SID.GPIO_20VT#70 | GPIO_20VT_TriseF | 高速ストロングモードでの GPIO_20VT 立ち上り時間 | 1 | - | 45 | ns | すべての V _{DDD} , C _{load} = 25pF |
| SID.GPIO_20VT#71 | GPIO_20VT_TfallF | 高速ストロングモードでの GPIO_20VT 立ち下り時間 | 2 | - | 15 | ns | すべての V _{DDD} , C _{load} = 25pF |

電氣的仕様

6.4 デジタルペリフェラル

次の仕様は、タイマーモードでのタイマー / カウンター / PWM ペリフェラルに適用されます。

6.4.1 GPIO ピン用のパルス幅変調 (PWM)

Table 13 PWM の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------------|-----------------------|-----------|------------------|-----|----------------|-----|--|
| SID.TCPWM.3 | T _{CPWMFREQ} | 動作周波数 | - | - | F _c | MHz | F _c max = CLK_SYS。 Max = 48MHz |
| SID.TCPWM.4 | T _{PWMENEXT} | 入力トリガパルス幅 | 2/F _c | - | - | ns | すべてのトリガイベント |
| SID.TCPWM.5 | T _{PWMEXT} | 出力トリガパルス幅 | 2/F _c | - | - | ns | オーバフロー, アンダフロー, および CC (カウンタ = 比較値) 出力の最小値 |
| SID.TCPWM.5A | T _{CREST} | カウンターの分解能 | 1/F _c | - | - | ns | 逐次カウント同士間の最小時間 |
| SID.TCPWM.5B | PWM _{RES} | PWM 分解能 | 1/F _c | - | - | ns | PWM 出力の最小パルス幅 |
| SID.TCPWM.5C | Q _{RES} | 直交位相入力分解能 | 1/F _c | - | - | ns | 直交位相入力同士間の最小パルス幅 |

6.4.2 I²C

Table 14 固定 I²C の DC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|-------------------|-------------------------------------|-----|-----|-----|----|---------|
| SID149 | I _{I2C1} | 100kHz でのブロック消費電流 | - | - | 100 | μA | - |
| SID150 | I _{I2C2} | 400kHz でのブロック消費電流 | - | - | 135 | μA | - |
| SID151 | I _{I2C3} | 1Mbps でのブロック消費電流 | - | - | 310 | μA | - |
| SID152 | I _{I2C4} | I ² C がディープスリープモードで有効の場合 | - | 1.4 | - | μA | - |

Table 15 固定 I²C の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|-------------------|--------|-----|-----|-----|------|---------|
| SID153 | F _{I2C1} | ビットレート | - | - | 1 | Mbps | - |

Table 16 固定 UART の DC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|--------------------|---------------------|-----|-----|-----|----|---------|
| SID160 | I _{UART1} | 100kbps でのブロック消費電流 | - | - | 20 | μA | - |
| SID161 | I _{UART2} | 1000kbps でのブロック消費電流 | - | - | 312 | μA | - |

電氣的仕様

Table 17 固定 UART の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|-------------------|--------|-----|-----|-----|------|---------|
| SID162 | F _{UART} | ビットレート | - | - | 1 | Mbps | - |

Table 18 固定 SPI の DC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|-------------------|------------------|-----|-----|-----|----|---------|
| SID163 | I _{SPI1} | 1Mb/s でのブロック消費電流 | - | - | 360 | μA | - |
| SID164 | I _{SPI2} | 4Mb/s でのブロック消費電流 | - | - | 560 | μA | - |
| SID165 | I _{SPI3} | 8Mb/s でのブロック消費電流 | - | - | 600 | μA | - |

Table 19 固定 SPI の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|------------------|---------------------------------|-----|-----|-----|-----|---------|
| SID166 | F _{SPI} | SPI 動作周波数 (マスタ ; 6 倍オーバーサンプリング) | - | - | 8 | MHz | - |

Table 20 固定 SPI マスタ モード の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|------------------|--------------------------|-----|-----|-----|----|------------------------|
| SID167 | T _{DMO} | SClock 駆動エッジ後の MOSI 有効時間 | - | - | 15 | ns | - |
| SID168 | T _{DSI} | SClock 取得エッジ前の MISO 有効時間 | 20 | - | - | ns | フルクロック, MISO の遅いサンプリング |
| SID169 | T _{HMO} | 直前の MOSI データ ホールド時間 | 0 | - | - | ns | スレーブ取得エッジを基準にする |

Table 21 固定 SPI スレーブ モード の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|---------|---------------------------------|---------------------------------------|-----|-----|---------------------------|----|---------------------------------------|
| SID170 | T _{DMI} | Sclock 取得エッジ前の MOSI 有効時間 | 40 | - | - | ns | - |
| SID171 | T _{D_{SO}} | Sclock 駆動エッジ後の MISO 有効時間 | - | - | 42 + 3 × T _{CPU} | ns | T _{CPU} = 1/F _{CPU} |
| SID171A | T _{D_{SO}_EXT} | 外部クロック モードでの Sclock 駆動エッジ後の MISO 有効時間 | - | - | 48 | ns | - |
| SID172 | T _{H_{SO}} | 直前の MISO データ ホールド時間 | 0 | - | - | ns | - |
| SID172A | T _{SSEL_{SCK}} | SSEL 有効から最初の有効エッジまでの時間 | 100 | - | - | ns | - |

電氣的仕様

6.5 システム リソース

6.5.1 電圧低下 SWD インターフェースのパワーオンリセット (POR)

Table 22 低精度パワーオンリセット (PRES)

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|-----------------------|----------------------------|------|-----|------|----|---------|
| SID185 | V _{RISEIPOR} | パワーオンリセット (POR) 立ち上りトリップ電圧 | 0.80 | - | 1.50 | V | - |
| SID186 | V _{FALLIPOR} | POR 立ち下り電圧 | 0.70 | - | 1.4 | V | - |

Table 23 高精度パワーオンリセット (POR)

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|------------------------|--------------------------------------|------|-----|------|----|---------|
| SID190 | V _{FALLPPOR} | アクティブ / スリープモードでの電圧低下検出 (BOD) トリップ電圧 | 1.48 | - | 1.62 | V | - |
| SID192 | V _{FALLDPSLP} | ディープスリープモードでの BOD トリップ電圧 | 1.1 | - | 1.5 | V | - |

Table 24 SWD インターフェース仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|--------------|-------------------------------|-----------------|-----|-----------------|-----|-------------------------------|
| SID.SWD#1 | F_SWDCCLK1 | $3.3V \leq V_{DDD} \leq 5.5V$ | - | - | 14 | MHz | SWDCLK \leq 1/3 CPU クロック周波数 |
| SID.SWD#2 | F_SWDCCLK2 | $2.7V \leq V_{DDD} \leq 3.3V$ | - | - | 7 | MHz | SWDCLK \leq 1/3 CPU クロック周波数 |
| SID.SWD#3 | T_SWDI_SETUP | $T = 1/f$ SWDCLK | $0.25 \times T$ | - | - | ns | - |
| SID.SWD#4 | T_SWDI_HOLD | $T = 1/f$ SWDCLK | $0.25 \times T$ | - | - | ns | - |
| SID.SWD#5 | T_SWDO_VALID | $T = 1/f$ SWDCLK | - | - | $0.50 \times T$ | ns | - |
| SID.SWD#6 | T_SWDO_HOLD | $T = 1/f$ SWDCLK | 1 | - | - | ns | - |

電氣的仕様

6.5.2 内部主発振器

Table 25 IMO の DC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|------------|-------------------|-----|-----|------|---------------|---------|
| SID218 | I_{IMO1} | 48MHz での IMO 動作電流 | - | - | 1000 | μA | - |

Table 26 IMO の AC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|------------------|-----------------------------------|-----|-----|---------|---------------|---|
| SID.CLK#13 | F_{IMOTOL} | 24, 36, および 48MHz での周波数誤差 (トリム済み) | - | - | ± 2 | % | - |
| SID226 | $T_{STARTIMO}$ | IMO 起動時間 | - | - | 7 | μs | 特性評価で保証 |
| SID228 | $T_{JITRMSIMO2}$ | 24MHz での RMS ジッタ | - | 145 | - | ps | 特性評価で保証 |
| SID.CLK#1 | F_{IMO} | IMO 周波数 | 24 | 36 | 48 | MHz | 24MHz, 36MHz, および 48MHz の 3 つの周波数のみがサポートされる |

6.5.3 内部低速発振器 — 電源切断

Table 27 ILO の DC 仕様

(設計で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------|---------------|----------------|-----|-----|------|---------------|---------|
| SID231 | I_{ILO1} | I_{LO} 動作電流 | - | 0.3 | 1.05 | μA | - |
| SID233 | $I_{ILOLEAK}$ | I_{LO} リーク電流 | - | 2 | 15 | nA | - |

Table 28 ILO の AC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|-----------------|------------------|-----|-----|-----|-----|---------|
| SID234 | $T_{STARTILO1}$ | I_{LO} 起動時間 | - | - | 2 | ms | 特性評価で保証 |
| SID238 | $T_{ILODUTY}$ | I_{LO} デューティー比 | 40 | 50 | 60 | % | 特性評価で保証 |
| SID.CLK#5 | F_{ILO} | I_{LO} 周波数 | 20 | 40 | 80 | kHz | - |

Table 29 PD の DC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|----------|-----------------|---|------|-----|------|------------|---------------------------------|
| SID.PD.4 | R_D | UFP CC 終端抵抗 | 4.59 | 5.1 | 5.61 | k Ω | - |
| SID.PD.5 | R_{D_DB} | CC1 と CC2 上の UFP (パワーバンク) デッド バッテリー CC 終端抵抗 | 4.08 | 5.1 | 6.12 | k Ω | 全電源が 0V、1.32V が CC1 または CC2 に印加 |
| SID.PD.6 | $V_{gndoffset}$ | BMC レシーバで許容されるグラウンド オフセット | -500 | - | 500 | mV | リモート BMC トランスミッタを基準にする |

電氣的仕様

Table 30 UV/OV 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|--------------------|-------------------------|------|-----|-----|----|----------|
| SID.UVOV.1 | V _{THOV1} | 過電圧閾値の精度, 4.0V ~ 11.0V | -3 | - | 3 | % | アクティブモード |
| SID.UVOV.2 | V _{THOV2} | 過電圧閾値の精度, 11V ~ 27.4V | -3.2 | - | 3.2 | % | |
| SID.UVOV.3 | V _{THUV1} | 低電圧閾値の精度, 2.7V ~ 3.3V | -4 | - | 4 | % | |
| SID.UVOV.4 | V _{THUV2} | 低電圧閾値の精度, 3.3V ~ 4.0V | -3.5 | - | 3.5 | % | |
| SID.UVOV.5 | V _{THUV3} | 低電圧閾値の精度, 4.0V ~ 11.0V | -3 | - | 3 | % | |
| SID.UVOV.6 | V _{THUV4} | 低電圧閾値の精度, 11.0V ~ 22.0V | -2.9 | - | 2.9 | % | |

Table 31 UV/OV の AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|---------------|----------------------|-------------------------------------|-----|-----|-----|----|-------------------|
| SID.UVOV.AC.1 | T _{OV_GPIO} | OV 閾値トリップから出力 GPIO トグルまでの遅延時間 | - | - | 20 | μs | P1.0 または P1.1 に適用 |
| SID.UVOV.AC.2 | T _{OV_GATE} | OV 閾値トリップから外部 PFET パワーゲート オフまでの遅延時間 | - | - | 50 | μs | - |
| SID.UVOV.AC.3 | T _{UV_GPIO} | UV 閾値トリップから出力 GPIO トグルまでの遅延時間 | - | - | 20 | μs | P1.0 または P1.1 に適用 |

Table 32 LS-CSA 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------------|--------------|-----------------------------|-------|-----|-----|----|----------|
| SID.LSCSA.1 | Cin_inp | CSP 入力静電容量 | 7 | - | 10 | pF | 特性評価で保証 |
| SID.LSCSA.2 | Csa_Acc1 | CSA 精度 5mV < Vsense < 10mV | -15 | - | 15 | % | アクティブモード |
| SID.LSCSA.3 | Csa_Acc2 | CSA 精度 10mV < Vsense < 15mV | -10 | - | 10 | % | |
| SID.LSCSA.4 | Csa_Acc3 | CSA 精度 15mV < Vsense < 20mV | -6 | - | 6 | % | |
| SID.LSCSA.5 | Csa_Acc4 | CSA 精度 20mV < Vsense < 30mV | -5 | - | 5 | % | |
| SID.LSCSA.6 | Csa_Acc5 | CSA 精度 30mV < Vsense < 50mV | -4 | - | 4 | % | |
| SID.LSCSA.7 | Csa_Acc6 | CSA 精度 50mV < Vsense | -4 | - | 4 | % | |
| SID.LSCSA.8 | Csa_SCP_Acc1 | CSA SCP 80mV | -16.5 | - | 30 | % | |
| SID.LSCSA.9 | Csa_SCP_Acc2 | CSA SCP 100mV | -13.4 | - | 24 | % | |
| SID.LSCSA.10 | Csa_SCP_Acc3 | CSA SCP 150mV | -9.4 | - | 16 | % | |
| SID.LSCSA.11 | Csa_SCP_Acc4 | CSA SCP 200mV | -7.5 | - | 12 | % | |

電氣的仕様

Table 32 LS-CSA 仕様 (continued)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|--------------|------------|--|------|-----|-----|-----|---------|
| SID.LSCSA.12 | Av | サポートされる通常利得値 : 5, 10, 20, 35, 50, 75, 125, 150 | 5 | - | 150 | V/V | - |
| SID.LSCSA.24 | Av1_E_Trim | 利得誤差 | -3 | - | 3 | % | 特性評価で保証 |
| SID.LSCSA.31 | Av_E_SCP | SCP ステージの利得誤差 | -3.5 | - | 3.5 | % | 特性評価で保証 |

Table 33 LS-CSA の AC 仕様
(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|----------------|-----------------------|--------------------------------------|-----|-----|-----|----|-------------------|
| SID.LSCSA.AC.1 | T _{OCP_GPIO} | OCP 閾値トリップから出力 GPIO トリガまでの遅延時間 | - | - | 20 | μs | P1.0 または P1.1 に適用 |
| SID.LSCSA.AC.2 | T _{OCP_Gate} | OCP 閾値トリップから外部 PFET パワーゲート オフまでの遅延時間 | - | - | 50 | μs | - |
| SID.LSCSA.AC.3 | T _{SCP_GPIO} | SCP 閾値トリップから出力 GPIO トグルまでの遅延時間 | - | - | 15 | μs | P1.0 または P1.1 に適用 |
| SID.LSCSA.AC.4 | T _{SCP_Gate} | SCP 閾値トリップから外部 PFET パワーゲート オフまでの遅延時間 | - | - | 50 | μs | - |
| SID.LSCSA.AC.5 | T _{SR_GPIO} | SR 閾値トリップから出力 GPIO トグルまでの遅延時間 | - | - | 20 | μs | P1.0 または P1.1 に適用 |

電氣的仕様

6.5.4 ゲートドライバ仕様

Table 34 ゲートドライバの DC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|----------------------|-------------------------------|------|-------|------|----|---|
| SID.GD.1 | R _{PD} | プルダウン抵抗 | - | - | 3 | kΩ | 外部 PFET をオンにするために VBUS_FET_CTRL_0 と VBUS_FET_CTRL_1 に 適用 |
| SID.GD.2 | R _{PU} | プルアップ抵抗 | - | - | 4 | kΩ | 外部 PFET をオフにするために VBUS_FET_CTRL_0 に 適用 |
| SID.GD.3 | I _{PD0} | 1 の駆動強度でのプルダウン シンク電流 | 25 | - | 75 | μA | 5V に電圧をプルダウンした時の I モード (電流モード)。外部 PFET をオンにするために VBUS_FET_CTRL_0 と VBUS_FET_CTRL_1 に 適用。 |
| SID.GD.4 | I _{PD1} | 2 の駆動強度でのプルダウン シンク電流 | 50 | - | 150 | μA | |
| SID.GD.5 | I _{PD2} | 4 の駆動強度でのプルダウン シンク電流 | 140 | - | 300 | μA | |
| SID.GD.6 | I _{PD3} | 8 の駆動強度でのプルダウン シンク電流 | 280 | - | 580 | μA | |
| SID.GD.7 | I _{PD4} | 16 の駆動強度でのプルダウン シンク電流 | 560 | - | 1200 | μA | |
| SID.GD.8 | I _{PD5} | 32 の駆動強度でのプルダウン シンク電流 | 1120 | - | 2300 | μA | |
| SID.GD.9 | I _{leak_p1} | VBUS_FET_CTRL_0 ピン上の リーク電流 | - | 0.003 | - | μA | +25°C T _J , 5V V _{DDD} , 20V V _{BUS} |
| SID.GD.10 | I _{leak_c1} | VBUS_FET_CTRL_1 ピン上の リーク電流 | - | 0.003 | - | μA | +25°C T _J , 5V V _{DDD} , 20V V _{BU} |
| SID.GD.11 | I _{leak_p2} | VBUS_FET_CTRL_0 ピン上の リーク電流 | - | - | 2 | μA | +85°C T _J , 5V V _{DDD} , 20V V _{BU} |
| SID.GD.12 | I _{leak_c2} | VBUS_FET_CTRL_1 ピン上の リーク電流 | - | - | 2 | μA | +85°C T _J , 5V V _{DDD} , 20V V _{BU} |
| SID.GD.13 | I _{leak_p3} | VBUS_FET_CTRL_0 ピン上の リーク電流 | - | - | 7 | μA | +125°C T _J , 5V V _{DDD} , 20V V _{BU} |
| SID.GD.14 | I _{leak_c3} | VBUS_FET_CTRL_1 ピン上の リーク電流 | - | - | 7 | μA | +125°C T _J , 5V V _{DDD} , 20V V _{BU} |

電氣的仕様

Table 35 ゲートドライバの AC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|--------------------------|---------------------------------|-----|-----|-----|------|--|
| SID.GD.15 | T _{PD1} | VBUS_FET_CTRL_1 上の電圧プルダウン時の遅延時間 | - | - | 2 | μs | Cl _{load} = 2 nF, 立ち下りエッジの開始から (VBUS - 1.5V) までの遅延, V _{BUS} = 5V ~ 20V, VBUS_FET_CTRL_1 と VBUS の間に接続された 50kΩ |
| SID.GD.16 | T _{r_discharge} | VBUS_FET_CTRL_1 上の出力ノードの放電速度 | - | - | 5 | V/μs | 80% ~ 20%, VBUS_FET_CTRL_1 と VBUS の間に接続された 50kΩ, Cl _{load} = 2nF, V _{initial} = 24V |
| SID.GD.17 | T _{PD2} | VBUS_FET_CTRL_0 上の電圧プルダウン時の遅延時間 | - | - | 2 | μs | Cl _{load} = 2nF, 立ち下りエッジの開始から (VBUS - 1.5V) までの遅延, V _{BUS} = 5V ~ 20V, VBUS_FET_CTRL_0 と VBUS の間に接続された 50kΩ |
| SID.GD.18 | T _{PU} | VBUS_FET_CTRL_0 上の電圧プルアップ時の遅延時間 | - | - | 18 | μs | Cl _{load} = 2nF, 立ち下りエッジの開始から (VBUS - 1.5V) までの遅延, VBUS = 5V ~ 20V, VBUS_FET_CTRL_0 と VBUS の間に接続された 50kΩ |
| SID.GD.19 | SR _{PU} | VBUS_FET_CTRL_0 上の出力スルーレート | - | - | 5 | V/μs | Cl _{load} = 2nF, VBUS_FET_CTRL_0 の 20% ~ 80% の範囲 |
| SID.GD.20 | SR _{PD} | VBUS_FET_CTRL_0 上の出力スルーレート | - | - | 5 | V/μs | Cl _{load} = 2nF, VBUS_FET_CTRL_0 の 80% ~ 20% の範囲 |

Table 36 VBUS 放電仕様

| 仕様 ID# | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------------|-----------------|---------------------------------|------|-----|-----|----|---|
| SID.VBUS.DISC.6 | I1 | 20V NMOS オン時の電流, DS = 1 | 0.15 | - | 1 | mA | 0.5V で計測 |
| SID.VBUS.DISC.7 | I2 | 20V NMOS オン時の電流, DS = 2 | 0.4 | - | 2 | mA | |
| SID.VBUS.DISC.8 | I4 | 20V NMOS オン時の電流, DS = 4 | 0.9 | - | 4 | mA | |
| SID.VBUS.DISC.9 | I8 | 20V NMOS オン時の電流 DS = 8 | 2 | - | 8 | mA | |
| SID.VBUS.DISC.10 | I16 | 20V NMOS オン時の電流, DS = 16 | 4 | - | 10 | mA | |
| SID.VBUS.DISC.11 | VBUS_Stop_Error | 最終 V _{BUS} 値の設定値からの誤差率 | - | - | 10 | % | V _{BUS} が 5V に放電されたとき。特性評価で保証。 |

Table 37 VBUS 短絡保護仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|-----------------|--|-----|-----|-----|----|---------|
| SID.VSP.1 | V_SHORT_TRIGGER | CC/P2.2/P2.3 ピン上の VBUS 短絡時のシステム側クランプ電圧 | - | 9 | - | V | 特性評価で保証 |

電氣的仕様

Table 38 VBUS の DC レギュレータ仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|-------------|-------------|------|-----|------|----|---------|
| SID.VREG.2 | VBUS_DETECT | VBUS 検出閾値電圧 | 1.08 | - | 2.62 | V | - |

Table 39 VBUS の AC レギュレータ仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|--------------------|------------------------|-----|-----|-----|----|---------|
| SID.VREG.3 | T _{start} | レギュレータ電源出力の合計スタートアップ時間 | - | - | 200 | μs | 特性評価で保証 |

6.5.5 ADC

Table 40 ADC の DC 仕様

(特性評価で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|------------|-----------------------|--------------------------------|------|-----|------|-----|------------------------|
| SID.ADC.1 | Resolution | ADC 分解能 | - | 8 | - | ビット | - |
| SID.ADC.2 | INL | 積分非直線性 | -2.5 | - | 2.5 | LSB | VDDD から生成されたりファレンス電圧 |
| SID.ADC.2A | INL | 積分非直線性 | -1.5 | - | 1.5 | LSB | バンドギャップから生成されたりファレンス電圧 |
| SID.ADC.3 | DNL | 微分非直線性 | -2.5 | - | 2.5 | LSB | VDDD から生成されたりファレンス電圧 |
| SID.ADC.3A | DNL | 微分非直線性 | -1.5 | - | 1.5 | LSB | バンドギャップから生成されたりファレンス電圧 |
| SID.ADC.4 | Gain Error | 利得誤差 | -1.5 | - | 1.5 | LSB | - |
| SID.ADC.6 | V _{REF_ADC2} | バンドギャップから生成された場合の ADC リファレンス電圧 | 1.96 | 2.0 | 2.04 | V | バンドギャップから生成されたりファレンス電圧 |

Table 41 ADC の AC 仕様

(設計で保証)

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|----------|-------------------|-----|-----|-----|------|---------|
| SID.ADC.7 | SLEW_Max | サンプリングされた電圧信号の変化率 | - | - | 3 | V/ms | - |

電氣的仕様

6.5.6 メモリ

Table 42 フラッシュの AC 仕様

| 仕様 ID | パラメーター | 説明 | Min | Typ | Max | 単位 | 詳細 / 条件 |
|-----------|-----------------|---|-----|-----|------|----|--|
| SID.MEM#3 | FLASH_ERASE | 行消去時間 | - | - | 15.5 | ms | $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, すべての V_{DDD} |
| SID.MEM#4 | FLASH_WRITE | 行 (ブロック) 書き込み時間 (消去 + プログラム) | - | - | 20 | ms | $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, すべての V_{DDD} |
| SID.MEM#8 | FLASH_ROW_PGM | 消去後の行プログラム時間 | - | - | 7 | ms | $25^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$, すべての V_{DDD} |
| SID178 | $T_{BULKERASE}$ | バルク消去時間 (32KB) | - | - | 35 | ms | - |
| SID180 | $T_{DEVPROG}$ | 総デバイス プログラム時間 | - | - | 7.5 | s | - |
| SID182 | F_{RET1} | フラッシュデータ保持期間, $T_A \leq 55^{\circ}\text{C}$, 10 万回の P/E サイクル | 20 | - | - | 年 | - |
| SID182A | F_{RET2} | フラッシュデータ保持期間, $T_A \leq 85^{\circ}\text{C}$, 1 万回の P/E サイクル | 10 | - | - | 年 | - |
| SID182B | F_{RET3} | フラッシュデータ保持期間, $T_A \leq 105^{\circ}\text{C}$, 1 万回の P/E サイクル | 3 | - | - | 年 | - |

7 注文情報

Table 43 に EZ-PD™ PMG1-S0 の製品番号と機能を示します。

Table 43 EZ-PD™ PMG1-S0 注文情報

| 製品番号 | アプリケーション | Type-C ポート | 終端抵抗 | ロール | パッケージタイプ | Si ID |
|-------------------------------------|--------------------|------------|-----------------|-----|-----------|--------|
| CYPM1011-24LQXI CYPM1011-24LQXIT | パワーシンク アプリケーション | 1 | R_D, R_{D-DB} | UFP | 24 ピン QFN | 0x2020 |

7.1 注文コードの定義

製品番号は CYPM1ABC-DEFGHIJ の形式であり、フィールドは **Table 44** に示すように定義されています。

Table 44 EZ-PD™ PMG1-S0 注文コードの定義

| フィールド | 説明 | 値 | 意味 |
|-------|--------------|----|-------------------------|
| CY | Infineon 接頭辞 | CY | 会社 ID |
| PM | マーケティングコード | PM | PM = パワー デリバリー MCU ファミリ |
| 1 | MCU ファミリ世代 | 1 | 製品ファミリ世代 |
| A | ファミリ | 0 | S0 |
| | | 1 | S1 |
| | | 2 | S2 |
| | | 3 | S3 |
| B | PD ポート | 1 | 1-PD ポート |
| | | 2 | 2-PD ポート |
| C | アプリケーション特有 | X | アプリケーション特有 |
| DE | ピン | XX | パッケージのピン数 |
| FG | パッケージコード | LQ | QFN |
| | | BZ | BGA |
| | | FN | CSP |
| H | 鉛フリー | X | 鉛 : X = 鉛フリー |
| I | 温度範囲 | I | 産業用 |
| J | T&R のみ | T | テープ & リール |

パッケージ

8 パッケージ

Table 45 パッケージ特性

| パラメーター | 説明 | 条件 | Min | Typ | Max | 単位 |
|----------|------------------------------|-----------|-----|-----|-------|------|
| T_A | 動作周囲温度 | 産業用拡張温度範囲 | -40 | 25 | 105 | °C |
| T_J | 動作接合部温度 | 産業用拡張温度範囲 | -40 | 25 | 120 | °C |
| T_{JA} | パッケージ θ_{JA} (24-QFN) | - | - | - | 19.98 | °C/W |
| T_{JC} | パッケージ θ_{JC} (24-QFN) | - | - | - | 4.78 | °C/W |

Table 46 はんだリフロー ピーク温度

| パッケージ | 最高ピーク温度 | ピーク温度の 5°C 以内での最長時間 |
|-----------|---------|---------------------|
| 24 ピン QFN | 260°C | 30 秒 |

Table 47 パッケージの湿度レベル (MSL), IPC/JEDEC J-STD-2

| パッケージ | MSL |
|-----------|------|
| 24 ピン QFN | MSL3 |

パッケージ

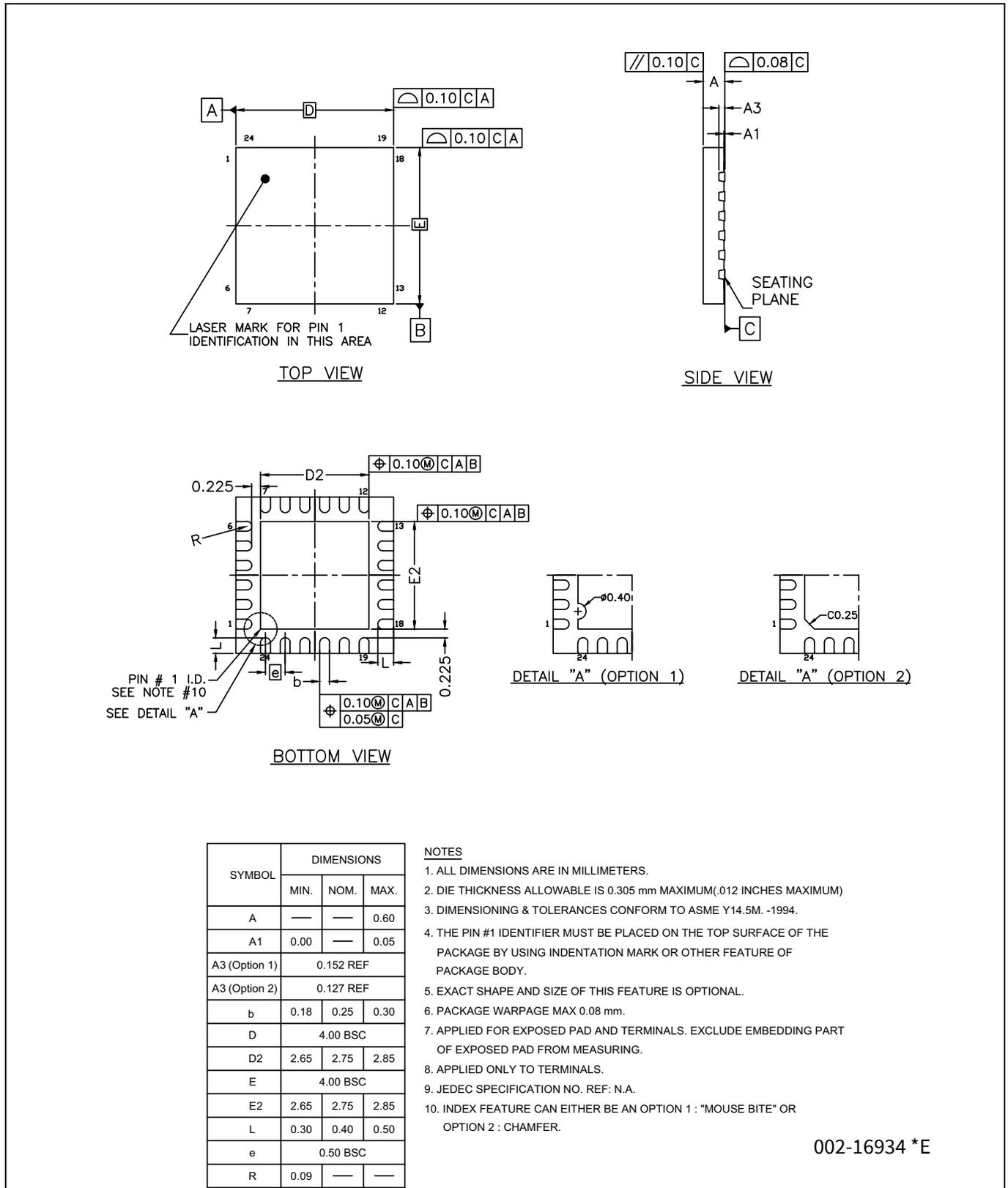


Figure 6 24 Pin QFN パッケージ外形図

略語

9 略語

Table 48 本書で使用される略語

| 略語 | 説明 |
|-----------------------------|--|
| ADC | analog-to-digital converter (アナログ - デジタル変換器) |
| AES | advanced encryption standard (高度暗号化標準) |
| API | application programming interface (アプリケーションプログラミングインターフェース) |
| Arm® | advanced RISC machine (高度な RISC マシン): CPU アーキテクチャの一種 |
| CC | configuration channel (コンフィギュレーションチャネル) |
| CPU | central processing unit (中央演算処理装置) |
| CS | current sense (電流センス) |
| CSA | current sense amplifier (電流センス増幅器) |
| CRC | cyclic redundancy check (巡回冗長検査): エラーチェックプロトコルの一種 |
| DFP | downstream facing port (ダウンストリームポート) |
| DIO | digital input/output (デジタル入出力): アナログなし、デジタル機能のみを持つ GPIO。GPIO を参照してください。 |
| DRP | dual role port (デュアルロールポート) |
| EEPROM | electrically erasable programmable read-only memory (電氣的消去書き込み可能読み出し専用メモリ) |
| EMCA | electronically marked cable assembly (電子的マーク付きケーブルアセンブリ): 定格電流などのケーブル特性を Type-C ポートに報告する IC を内蔵した USB ケーブル |
| EMI | electromagnetic interference (電磁干渉) |
| ESD | electrostatic discharge (静電気放電) |
| FS | full-speed (フルスピード) |
| GPIO | general-purpose input/output (汎用入出力) |
| IC | integrated circuit (集積回路) |
| IDE | integrated development environment (統合開発環境) |
| I ² C (別名 IIC) | Inter-Integrated Circuit (インターインテグレートドサーキット): 通信プロトコルの一種 |
| ILO | internal low-speed oscillator (内部低速発振器)。IMO を参照してください。 |
| IMO | internal main oscillator (内部主発振器)。ILO を参照してください。 |
| I/O | input/output (入出力)。GPIO を参照してください。 |
| LDO | low-dropout regulator (低ドロップアウトレギュレータ) |
| LVD | low-voltage detect (低電圧検出) |
| LVTTL | low-voltage transistor-transistor logic (低電圧トランジスタ - トランジスタロジック) |
| MCU | microcontroller unit (マイクロコントローラーユニット) |
| NC | no connect (未接続) |
| NMI | nonmaskable interrupt (マスク不可割込み) |
| NVIC | nested vectored interrupt controller (ネスト型ベクタ割込みコントローラー) |
| OCP | over current protection (過電流保護) |
| opamp | operational amplifier (オペアンプ): 演算増幅器 |
| OTP | over temperature protection (過熱保護) |
| OVP | overvoltage protection (過電圧保護) |

略語

Table 48 本書で使用される略語 (continued)

| 略語 | 説明 |
|--------|--|
| OVT | overvoltage tolerant (過電圧耐性) |
| PCB | printed circuit board (プリント回路基板) |
| PD | power delivery (パワーデリバリー) |
| PHY | physical layer (物理層) |
| POR | power-on reset (パワーオンリセット) |
| PRES | precise power-on reset (高精度パワーオンリセット) |
| PRNG | pseudo random number generation (疑似乱数生成器) |
| PWM | pulse-width modulator (パルス幅変調) |
| RAM | random-access memory (ランダムアクセスメモリ) |
| RCP | reverse current protection (逆電流保護): ソースコンフィギュレーションでのみサポート |
| RISC | reduced-instruction-set computing (縮小命令セットコンピューティング) |
| RMS | root-mean-square (二乗平均平方根) |
| RTC | real-time clock (リアルタイムクロック) |
| RX | receive (受信) |
| SAR | successive approximation register (逐次比較レジスタ) |
| SCB | serial communication block (シリアル通信ブロック) |
| SCL | I ² C serial clock (I ² C シリアルデータ) |
| SCP | short circuit protection (短絡保護): ソースコンフィギュレーションでのみサポート |
| SDA | I ² C serial data (I ² C シリアルデータ) |
| S/H | sample and hold (サンプル/ホールド) |
| SHA | secure hash algorithm (セキュアハッシュアルゴリズム) |
| SPI | Serial Peripheral Interface (シリアルペリフェラルインターフェース): 通信プロトコルの一種 |
| SRAM | static random access memory (スタティックランダムアクセスメモリ) |
| SWD | serial wire debug (シリアルワイヤデバッグ): テストプロトコルの一種 |
| TCPWM | timer counter pulse-width modulator (タイマー/カウンター/パルス幅変調器) |
| TRNG | true random number generation (真の乱数生成) |
| TX | transmit (送信) |
| Type-C | 薄型 USB コネクタとリバーシブルなケーブルの新規格。最大 100W までの電力を提供することが可能。 |
| UART | Universal Asynchronous Transmitter Receiver (汎用非同期トランスミッタレシーバ): 通信プロトコルの一種 |
| USB | Universal Serial Bus (ユニバーサルシリアルバス) |
| USBIO | USB input/output (USB 入出力): USB ポートへの接続に使用される PMG1-S0 ピン |
| UVP | undervoltage protection (低電圧保護) |
| XRES | external reset I/O pin (外部リセット I/O ピン) |

本書の表記法

10 本書の表記法

10.1 測定単位

Table 49 測定単位

| 記号 | 測定単位 |
|------|-----------|
| °C | 摂氏温度 |
| Hz | ヘルツ |
| KB | 1024 バイト |
| kHz | キロヘルツ |
| kΩ | キロオーム |
| Mbps | メガビット毎秒 |
| MHz | メガヘルツ |
| MΩ | メガオーム |
| Msps | メガサンプル毎秒 |
| μA | マイクロアンペア |
| μF | マイクロファラド |
| μs | マイクロ秒 |
| μV | マイクロボルト |
| μW | マイクロワット |
| mA | ミリアンペア |
| ms | ミリ秒 |
| mV | ミリボルト |
| nA | ナノアンペア |
| ns | ナノ秒 |
| Ω | オーム |
| pF | ピコファラド |
| ppm | 100 万分の 1 |
| ps | ピコ秒 |
| s | 秒 |
| sps | サンプル毎秒 |
| V | ボルト |

改訂履歴

改訂履歴

| Document revision | Date | Description of changes |
|-------------------|------------|--|
| ** | 2021-12-09 | これは英語版 002-31596 Rev. *B を翻訳した日本語版 002-34375 Rev. ** です。 |
| *A | 2022-09-16 | これは英語版 002-31596 Rev. *D を翻訳した日本語版 002-34375 Rev. *A です。 |

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2022-09-16

Published by

Infineon Technologies AG
81726 Munich, Germany

© 2022 Infineon Technologies AG.
All Rights Reserved.

Do you have a question about this document?

Go to www.infineon.com/support

Document reference

002-34375 Rev. *A

重要事項

本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。

本文に記載された一切の事例、手引き、もしくは一般的な価値、および/または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。