

英飞凌 EiceDRIVER™ 1ED32xxMC12H

两级速率控制 (2L-SRC)

具有 2L-SRC 的单通道 5.7kV (rms) 隔离栅极驱动器 IC

功能列表

- 单通道隔离式栅极驱动器
- 通过控制两个独立的栅极电阻来实现开启和关闭的两级速率控制
- 启用动态和逐周期栅极电阻变化，优化不同负载条件下的 EMI 和效率
- 110ns 传播延迟，部件间差异为 15ns
- 适用于 600 V/650 V/1200 V/1700 V/2300 V IGBT、Si 和 SiC MOSFET
- 典型峰值输出电流高达 18.0 A
- 40 V 绝对最大输出供电电压
- 高共模瞬变抗扰度 CMTI > 200 kV / μ s
- 有源输出钳位
- 有源米勒钳位选项可用
- 电气隔离无芯变压器栅极驱动器
- 3.3 V 和 5 V 输入电源电压
- 适合在高环境温度下运行以及快速开关应用
- 认证：VDE 0884-11， V_{ORM} = 1767 V (峰值) 和 UL 1577， V_{ISO} = 5.7 kV (均方根值)，持续 1 分钟

潜在应用

- 交流和直流无刷电机驱动器
- 高压DC/DC转换器和DC/AC逆变器
- UPS 系统
- 太阳能逆变器，例如用于 1500 V (直流) 系统



PG-DSO-8-66

产品验证

符合 JEDEC47/20/22 相关测试的工业应用要求

设备信息

Product type	Typical output current and configuration	Slew-rate control	Certification	Marking	Package
1ED3240MC12H	10 A, standard	turn-on and turn-off	VDE + UL	1ED3240M	PG-DSO-8-66
1ED3241MC12H	18 A, standard	turn-on and turn-off	VDE + UL	1ED3241M	PG-DSO-8-66
1ED3250MC12H	10 A, Miller clamp	turn-on	VDE + UL	1ED3250M	PG-DSO-8-66
1ED3251MC12H	18 A, Miller clamp	turn-on	VDE + UL	1ED3251M	PG-DSO-8-66

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

描述

1ED32xx 系列是一组采用 DSO-8 300 mil 封装的电气隔离单通道驱动器 IC。驱动器 IC 提供高达 18 A 的典型峰值输出电流。该系列实现两级斜率控制 (2L-SRC)。此功能允许控制两个独立的栅极电阻，从而可以优化 EMI 和开关损耗。

该系列包括标准输出配置和有源米勒钳位输出配置，具有相同的额定电流以防止寄生导通。输入逻辑端子在 3.3 V 和 5 V 电源电压下安全运行。所有输入结构均具有支持 3.3 V 微控制器的阈值水平。驱动器 IC 系列提供合适的输出欠压锁定 (UVLO) 电平来操作各种功率晶体管。输出侧电源电压范围宽达 40 V，只要不超过 40 V 的绝对最大值，就可以任意配置正电压和负电压。所有驱动器 IC 均具有带主动关断功能的输出部分。

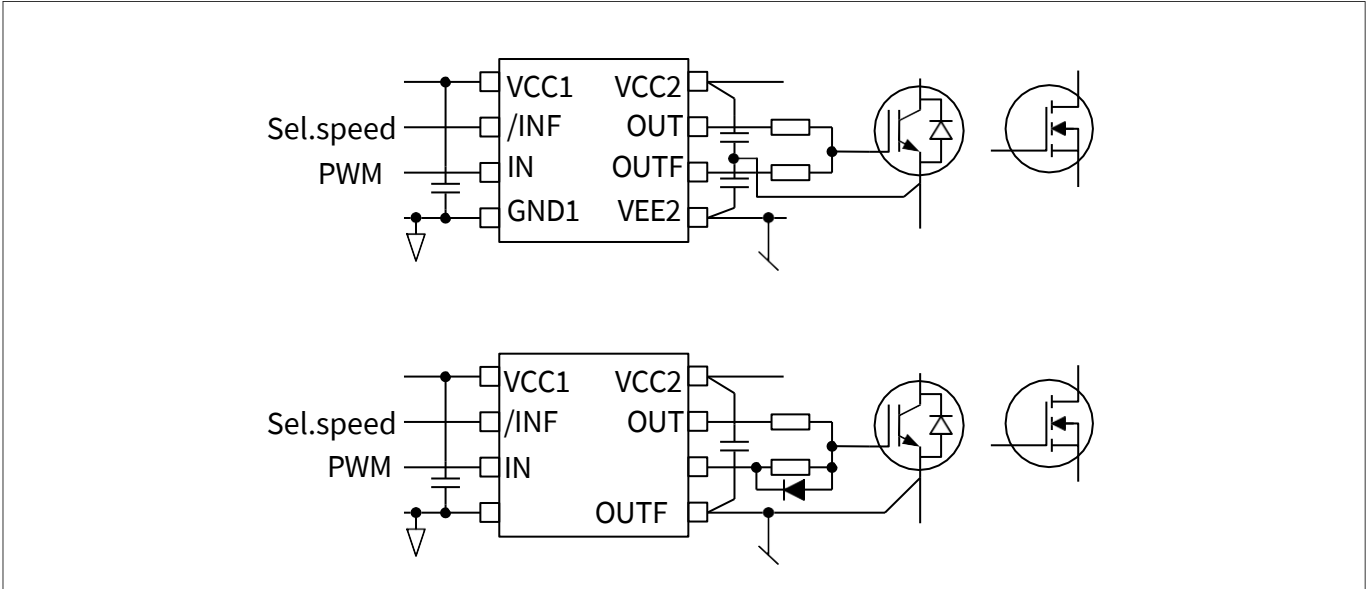


图 1 标准引脚排列（顶部）和 CLAMP 引脚排列（底部）的典型应用

目录

目录

	特性列表	1
	潜在应用	1
	产品验证	1
	器件信息	1
	描述	2
	目录	3
1	框图图表参考	4
2	1ED32xxMC12H 相关产品	4
3	引脚配置	5
4	功能说明	7
4.1	IC 电源	7
4.2	输入端子 <i>IN</i> 和 <i>/INF</i>	8
4.3	输出端子 <i>OUT</i>	9
4.4	输出端子 <i>OUTF</i>	9
4.5	输出端子 <i>OUTFC</i>	9
4.6	输入到输出控制方案	10
5	电气特性和参数	12
5.1	绝对最大额定值	12
5.2	操作参数	13
5.3	电气特征	13
5.3.1	电源	13
5.3.2	逻辑输入	13
5.3.3	栅极驱动器	14
5.3.4	动态特性	15
5.3.5	主动关闭	16
6	隔离等级和特征	16
6.1	安全限值	16
6.2	经过 VDE 0884-11 强化绝缘认证	16
6.3	获得 UL 1577 认证 (文件 E311313)	17
7	时序图	17
8	封装尺寸	20
	修订记录	20
	词汇表	20
	免责声明	21

框图参考

1 框图参考

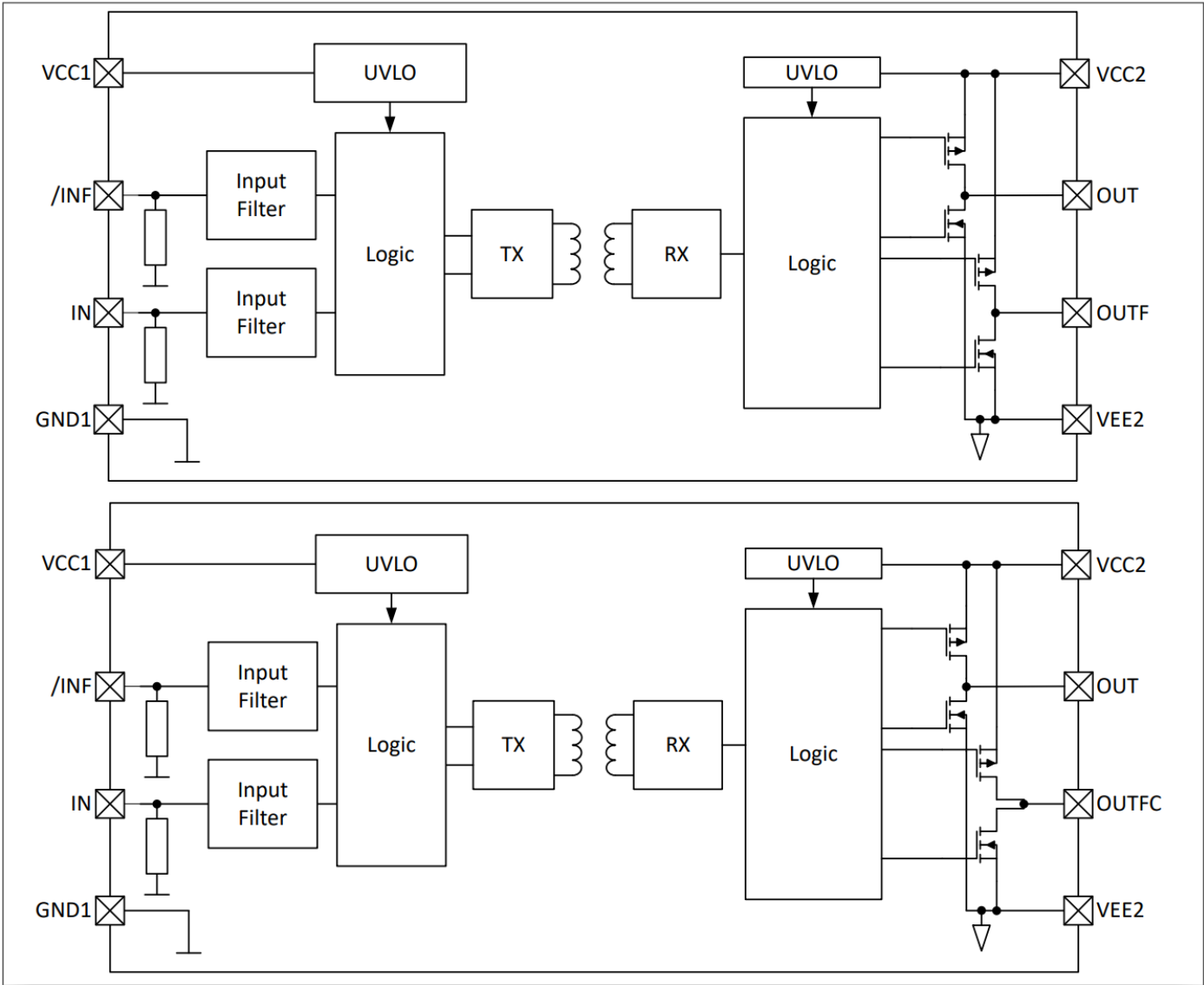


图 2 标准变体（顶部）和 CLAMP 变体（底部）的框图

2 1ED32xxMC12H 相关产品

注： 请为所选功率开关和运行条件考虑栅极驱动器IC 的功率耗散和绝缘要求。

Product group	Product name	Description
Evaluation boards	EVAL-1ED3241MC12H	Supporting 1ED3241MC12H and IKQ75N120CT2 for double pulse tests
	EVAL-1ED3251MC12H	Supporting 1ED3251MC12H and IKQ75N120CT2 for double pulse tests
TRENCHSTOP™ IGBT Discrete	IKWH40N65WR6	650 V, 40 A IGBT with anti-parallel diode in TO-247-3-HCC
	IHW30N160R5	1600 V, 30 A IGBT Discrete with anti-parallel diode in TO-247

引脚配置

Product group	Product name	Description
	IKW15N120CS7	1200 V IGBT7 S7, 15 A IGBT with anti-parallel diode in TO247
	IKQ75N120CS7	1200 V IGBT7 S7, 75 A IGBT with anti-parallel diode in TO247-3
CoolSiC™ SiC MOSFET Discrete	IMBF170R1K0M1	1700 V, 1000 mΩ SiC MOSFET in TO-263-7 with extended creepage
	IMZA120R040M1H	1200 V, 40 mΩ SiC MOSFET in TO247-4 package
	IMZA120R014M1H	1200 V, 14 mΩ SiC MOSFET in TO247-4 package
	IMBG120R030M1H	1200 V, 30 mΩ SiC MOSFET in TO-263-7 package
	IMYH200R012M1H	2000 V, 12 mΩ SiC MOSFET in TO-247-PLUS with high creepage and clearance
CoolSiC™ SiC MOSFET Module	FS33MR12W1M1H_B11	EasyPACK™ 1B 1200 V, 33 mΩ sixpack module
	FF17MR12W1M1H_B11	EasyDUAL™ 1B 1200 V, 17 mΩ half-bridge module
	FF4MR12W2M1H_B11	EasyDUAL™ 2B 1200 V, 4 mΩ half-bridge module
	F4-17MR12W1M1H_B11	EasyPACK™ 1B 1200 V, 17 mΩ fourpack module
TRENCHSTOP™ IGBT Modules	F4-100R17N3E4	EconoPACK™ 3 1700 V, 100 A fourpack IGBT module
	F4-200R17N3E4	EconoPACK™ 3 1700 V, 200 A fourpack IGBT module
	FP10R12W1T7_B11	EasyPIM™ 1B 1200 V, 10 A three phase input rectifier PIM IGBT module
	FS100R12W2T7_B11	EasyPACK™ 2B 1200 V, 100 A sixpack IGBT module
	FP150R12KT4_B11	EconoPIM™ 3 1200V three-phase PIM IGBT module
	FS200R12KT4R_B11	EconoPACK™ 3 1200 V, 200 A sixpack IGBT module

3 引脚配置

引脚配置

表1 引脚配置

Pin No.	Name	Function
1	<i>VCC1</i>	Positive logic supply
2	<i>/INF</i>	Driver input (active low) for operation <i>OUTF</i> or <i>OUTFC</i>
3	<i>IN</i>	PWM driver input (active high)
4	<i>GND1</i>	Logic ground
5	<i>VEE2</i>	Power ground
6	<i>OUTF / OUTFC</i>	Additional driver output
7	<i>OUT</i>	Regular driver output
8	<i>VCC2</i>	Positive power supply output side

引脚配置

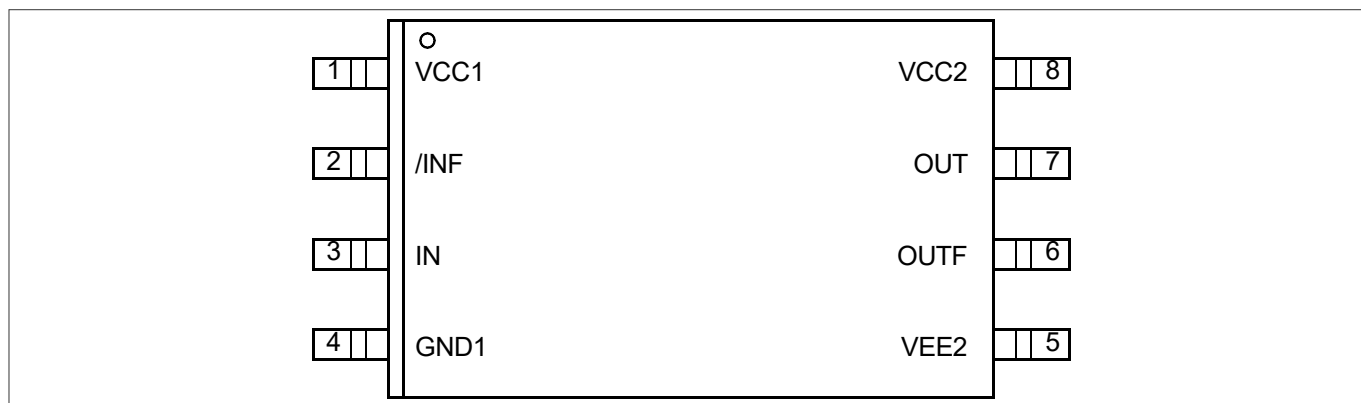


图3 引脚标准配置（顶视图）

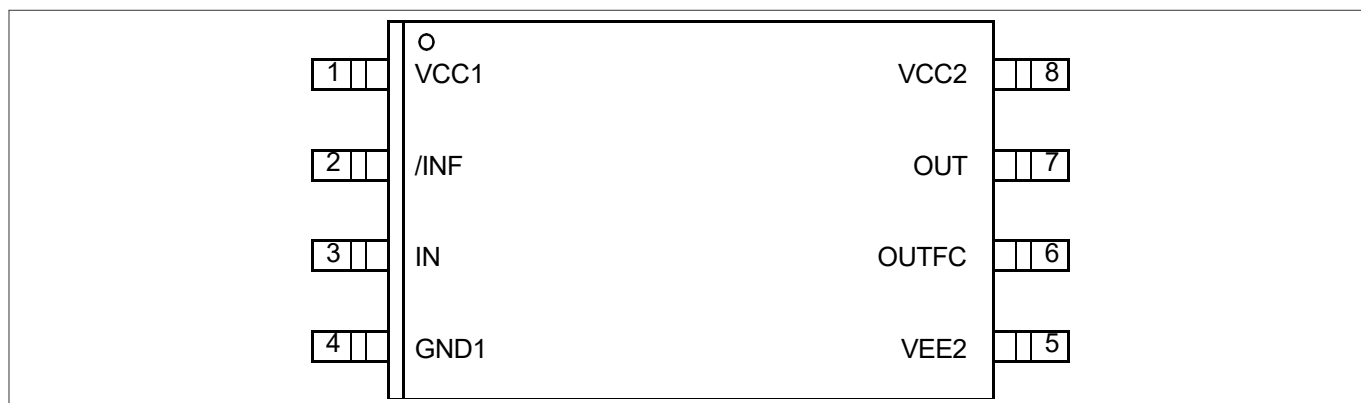


图4 钳位引脚排列配置（顶视图） 引脚说明

- VCC1：逻辑输入电源电压，工作范围宽，从 3.3 V 到 15 V。此端子以GND1为参考
- GND1：输入电路的接地连接。这是输入侧的参考点。
- /INF：用于控制输出OUTF或OUTFC操作的反相控制信号。内部滤波器可有效抑制 /INF端子的噪声。内部弱下拉电阻有利于保持低电平。该端子以GND1 为参考。
- IN：驱动器输出的直接控制信号。内部滤波器可有效抑制IN端子的噪声。内部弱下拉电阻有利于保持关断状态。该端子以GND1为参考。
- VCC2：输出驱动电路的正电源引脚。必须在此电源引脚附近放置合适的隔直电容。该引脚的参考电压为VEE2。
- VEE2：输出驱动电路的参考地。对于双极性电源（以IGBT发射极为基准的正负电压），此引脚连接到负电源电压。
- OUT：该驱动器输出端子根据IN端子的信号来导通或关断外部功率晶体管。导通状态下，驱动输出切换到VCC2。如果输入侧或输出侧发生欠压闭锁 (UVLO)事件，该输出将被主动下拉至VEE2。如果输出侧电源电压骤降，主动关断功能可将输出电压保持在低水平。
- OUTF：此输出根据端子 /INF 处的信号跟随端子OUT。
- OUTFC：此输出仅根据端子 /INF 处的信号跟随端子OUT 进行导通。

功能说明

4 功能说明

1ED32xxMC12H 是通用栅极驱动器，集成两级斜率控制功能 (2L-SRC)。基于一个附加输入控制信号 /INF，这些驱动器可实现动态栅极电阻调节。

控制输入逻辑和驱动输出级之间的集成电气隔离提供了额外的安全性。其输入电压供应范围支持 DSP 和微控制器等各种信号源的直接连接。

4.1 IC 供电

该驱动器可在输入侧和输出侧的宽电源电压范围内工作。两侧均具有欠压锁定 (UVLO) 功能，可抑制传入的控制信号并防止电源或栅极电压不足。当任一侧发生欠压锁定时，输出都会被拉低。

端子 VCC1 处的输入侧电源范围通常为 3.3 V 至 15 V。当使用 3.3 V 或 5 V 供电时，这可以为电源电压上的电压尖峰提供较高的安全裕度。启动驱动器 IC 的输入侧至少需要 V_{UVLOH1} 。

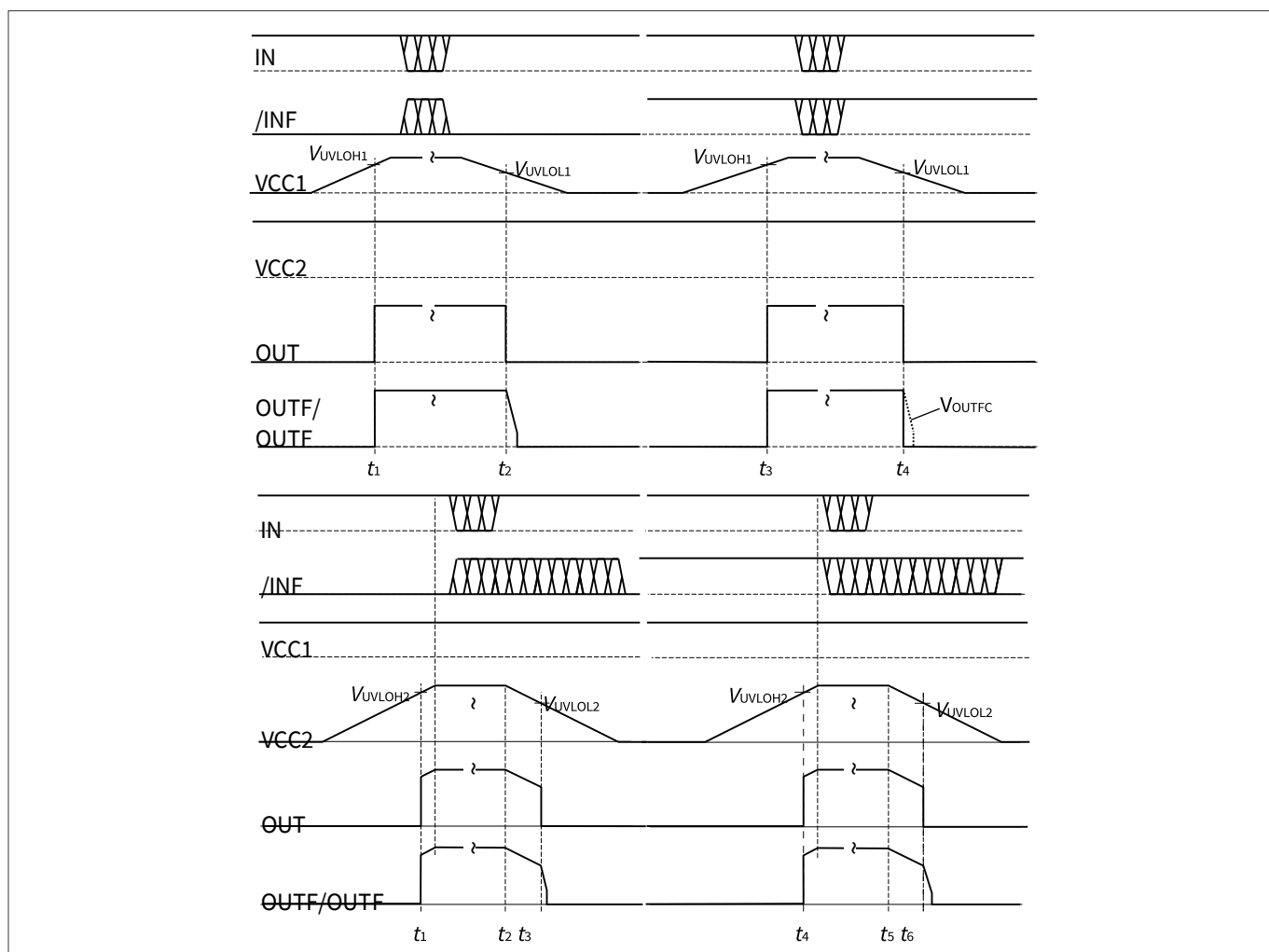


图 5 启动后 V_{VCC1} (顶部) 和 V_{VCC2} (底部) 的 UVLO 行为

输出侧支持负栅极电压操作，这有助于避免在关断状态下寄生导通。在这种情况下，负电源轨连接到 VEE2 端子。端子 V_{UVLOH2} 处的最小电压为 V_{UVLOH2} VCC2 是 IC 输出侧安全启动所必需的。该器件配备

功能说明

输入和输出独立的欠压保护，以确保功率晶体管的正确开关。只有当 V_{VCC1} 和 V_{VCC2} 均升至高于各自的 V_{UVLOH1} 和 V_{UVLOH2} 时，才开始工作。

在 V_{VCC1} 达到上电电压 V_{UVLOH1} 之前， IN 和 $/INF$ 端子处的输入信号将被忽略。 OUT 端子根据 IN 端子的瞬时状态激活。 $OUTF$ 或 $OUTFC$ 端子在 $UVLO$ 条件之后根据 $/INF$ 端子处的默认状态激活以进行导通，该默认状态在启动后为低电平。 $UVLO$ 事件之后，需要在 $/INF$ 端子处产生一个新的边沿以建立初始用户设置。需要在 IN 端子处产生一个新的边沿以替换输出侧的 $/INF$ 默认设置。如果输入芯片的电源电压 V_{VCC1} 降至 V_{UVLOL1} 以下，则会在断电之前向输出芯片发送关断信号。输出端 OUT 和 $OUTF$ 均根据 IN 和 $/INF$ 端子处最后传输的状态关闭。

在 V_{VCC2} 达到上电电压 V_{UVLOH2} 之前， IN 和 $/INF$ 端子上的输入信号将被忽略。 OUT 端子根据 IN 端子的瞬时状态激活。 $OUTF$ 或 $OUTFC$ 端子在 V_{VCC2} 达到 $UVLO$ 条件后被激活，并根据 $/INF$ 端子上的默认状态（启动后为低电平）进行导通。 $UVLO$ 事件发生后，需要在 $/INF$ 端子上出现一个新的边沿以建立初始用户设置。需要在 IN 端子上出现一个新的边沿以替换输出侧的 $/INF$ 默认设置。如果输出侧的电源电压 V_{VCC2} 降至 V_{UVLOL2} 以下，则输出 OUT 会下拉，与 IN 和 $/INF$ 端子上最后传输的状态无关。当它们的电压低于 V_{CLAMPL} 时，输出 $OUTF$ 或 $OUTFC$ 也会下拉。

输出侧的 $UVLO$ 事件（非完整的 IC 启动）会导致输出端子 $OUTF$ 复位 $OUTFC$ 根据输入到输出控制逻辑。

注意： 电源电压 V_{VCC2} 及相关保护功能始终参考 $VEE2$ 。单极性电源和双极性电源之间没有区别。

电容器放置在输入侧靠近电源端子 $VCC1$ 和 $GND1$ ，以及输出侧的 $VCC2$ 和 $VEE2$ ，避免最终触发欠压锁定事件。该 IC 的电源电压 V_{VCC1} 和 V_{VCC2} ，无论采用何种启动顺序，都是安全的。不过，最好先启动输入侧电源电压，然后再启动输出侧电源电压。

4.2 输入端子 IN 和 $/INF$

输入端 IN 和 $/INF$ 决定了两个输出端 OUT 和 $OUTF(C)$ 的行为。当 PWM 信号连接到 IN 端时， OUT 和 $OUTF(C)$ 的开关行为将发生变化， $/INF$ 端子控制是当 OUT 或是 OUT 和 $OUTF(C)$ 都跟随输入端子 IN 。由于输出端子 OUT 和 $OUTF(C)$ 都连接到栅极电阻，因此 $/INF$ 决定是将单个栅极电阻连接到 IGBT 的栅极，还是将两个栅极电阻都连接到 IGBT 的栅极。

两个输入端均包含一个下拉电阻，用于在系统控制连接中断时将 IC 偏置到安全模式。同相施密特触发器接收输入控制信号，并具有与 CMOS 兼容的触发阈值，低电平时 $V_{IN,L}$ 最小，高电平时 $V_{IN,H}$ 最大。端子 IN 处的输入信号遵循正逻辑，而端子 $/INF$ 处的信号遵循低有效逻辑。

施密特触发器后有一个短脉冲抑制滤波器，滤波时间为 T_{INFLT0} 。所有小于 $T_{INFLT,min}$ 的脉冲都会被抑制，而长度大于 $T_{INFLT,max}$ 的脉冲将通过滤波器并被传输至输出侧。必须使用时间常数大于 10 ns 的外部 RC 滤波器（例如 1 nF 和 10 Ω ）来进一步支持集成短脉冲抑制功能以滤除输入噪声。

功能说明

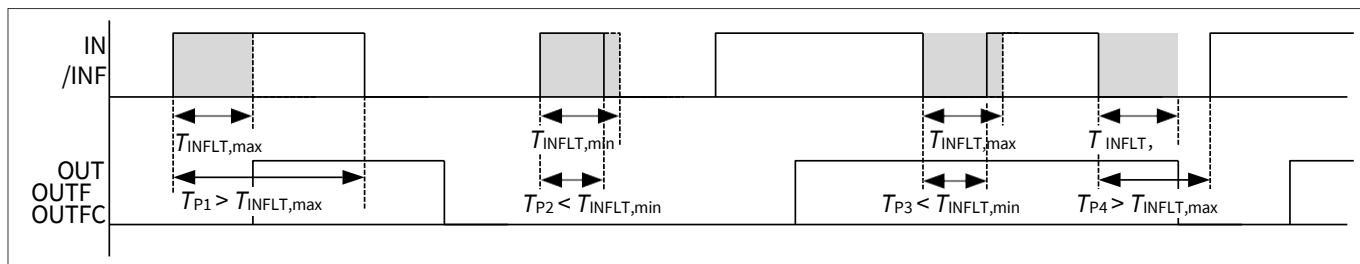


图6 输入信号相对于输入滤波器的时序

如果 $/INF$ 端子上的所有变化早于或与 IN 端子上的变化同时发生，则所有变化都会被确认。在 IN 端子上施加信号边沿后， $/INF$ 端子上的信号必须保持至少 $T_{INF,hold}$ 时间，以便其状态传输到输出侧。

4.3 输出端子 OUT

输出端 OUT 根据输入端 IN 信号的状态改变其状态。输入端 IN 为高电平， OUT 为高电平；输入端 IN 为低电平， OUT 为低电平。

驱动器 IC 的 OUT 端子输出部分提供轨到轨输出。此功能允许在导通和短路期间保持对栅极电压的严格控制，只要驱动器电源稳定即可。由于 IC 内部压降较低，功率晶体管的开关行为主要由栅极电阻控制。反过来，低压降也降低了驱动器的功耗。

OUT 端子的主动关断功能可确保功率晶体管在输出侧未连接到电源或欠压锁定功能生效时处于安全关断状态。晶体管的栅极在 OUT 端子处被钳位至 $VEE2$ 。

4.4 输出端子 OUTF

$OUTF$ 端子是这些栅极驱动 IC 的第二个输出，具有标准输出配置。 $OUTF$ 根据输入信号 $/INF$ 和 IN 的状态改变其状态。它与 OUT 端子配合，控制功率晶体管的导通和关断，从而根据 $/INF$ 端子的状态，可以提供更高的栅极电流，并可动态调整开关速度。如果 $OUTF$ 端子未激活用于有源栅极操作，则也会设置为钳位模式。钳位模式启动条件是当

功率晶体管的栅极电压在关断状态时低于 V_{CLAMPL} ，或导通状态时高于 $V_{VCC2} - V_{CLAMPH}$ 。导通状态下的钳位模式有助于实现更好的短路钳位。导通后，只要 $t_{dCLAMPH}$ 的滤波时间结束，导通钳位就会激活。关断状态下的钳位滤波时间 $t_{dCLAMPL}$ 可以提高 IC 米勒钳位功能的稳健性。

驱动器 IC 的输出部分位于 $OUTF$ 端子，提供轨到轨输出。此功能允许在导通和短路状态下，只要驱动器电源稳定，就能保持对栅极电压的严格控制。由于 IC 内部压降较低，功率晶体管的开关行为主要由栅极电阻控制。反过来，低压降也降低了驱动器的功耗。

$OUTF$ 端子具有主动关断功能。这可确保功率晶体管在输出侧未连接到电源或输出侧电源崩溃速度超过 $UVLO$ 响应速度时处于安全关断状态。晶体管的栅极在 $OUTF$ 端子处被钳位至 $VEE2$ 。

$OUTF$ 端子的驱动能力与 OUT 端子相同。只有当 $/INF$ 端子上的电压 $V_{/INF}$ 在任何时候都处于相应水平时， $OUTF$ 和 OUT 才能以低电阻连接（即直接并联）的方式工作。

4.5 输出端子 OUTFC

$OUTFC$ 端子是具有米勒箝位功能的栅极驱动器 IC 的第二个输出，即仅用于开启的两级斜率控制。 $OUTFC$ 端子的状态会根据输入信号 $/INF$ 和 IN 的状态而改变。

功能说明

它与 *OUT* 端子配合使用，打开功率晶体管，从而根据 */INF* 端子的状态，提供更高的栅极电流，并可在每个 PWM 边沿调整开关速度。在关断瞬态期间，*OUTFC* 端子不激活。

即使 *OUTFC* 端子未激活用于主动栅极导通，也会设置为钳位模式。当功率晶体管的栅极电压在关断状态下低于 V_{CLAMPL} 或导通状态下高于 $V_{VCC2} - V_{CLAMPH}$ 时，钳位模式就会激活。导通状态下的钳位模式有助于实现更好的短路钳位。

导通状态箝位在开启后立即激活，即滤波时间 $t_{dCLAMPH}$ 结束后。关断状态的箝位滤波时间 $t_{dCLAMPL}$ 可提高 IC 米勒箝位功能的鲁棒性。

功率晶体管关断时输出 *OUTFC* 的钳位能力与端子 *OUT* 的关断电流能力相同。

驱动器 IC 的输出部分位于 *OUTFC* 端子，提供轨到轨输出。此功能允许在导通和短路状态下，只要驱动器电源稳定，就能保持对栅极电压的严格控制。由于 IC 内部压降较低，功率晶体管的开关行为主要由栅极电阻控制。反过来，低压降也降低了驱动器的功耗。

OUTFC 端子具有主动关断功能。当输出侧未连接到电源，或输出侧电源崩溃速度快于 UVLO 的反应速度时，这可确保功率晶体管处于安全关断状态。晶体管的栅极在 *OUTFC* 端子处被钳位至 V_{EE2} 。

OUTFC 端子的驱动能力与 *OUT* 端子相同。只有当端子 */INF* 上的电压 $V_{/INF}$ 在任何时候都处于相应水平时，*OUTFC* 和 *OUT* 才能以低电阻连接（即直接并联）工作。

4.6 输入到输出控制逻辑

两级斜率控制 IC 系列可根据端子 *IN* 和 */INF* 的输入信号激活附加输出 *OUTF* 或 *OUTFC*。输入信号和输出信号之间的关系定义如下表。

表2 输入到输出控制逻辑

State	<i>IN</i>	<i>/INF</i>	<i>OUT</i>	<i>OUTF</i> (1ED3240MC12H, 1ED3241MC12H)	<i>OUTFC</i> (1ED3250MC12H, 1ED3251MC12H)
1	0	0	0	0*	0*
2	0 → 1	0	0 → 1	0 → 1	0 → 1
3	0	0 → 1	0	0*	0*
4	1	0	1	1*	1*
5	1 → 0	0	1 → 0	1 → HiZ	1 → HiZ
6	1	0 → 1	1	1*	1*
7	0	1	0	0*	0*
8	0	1 → 0	0	0*	0*
9	0 → 1	1	0 → 1	0 → HiZ	0 → HiZ
10	1	1	1	1*	1*
11	1	1 → 0	1	1*	1*
12	1 → 0	1	1 → 0	1 → 0	1 → HiZ
Input UVLO↓	X	X	0	last <i>/INF</i>	last <i>/INF</i>
Output UVLO↓	X	X	0	HiZ	HiZ

功能说明

*) 当OUTF或OUTFC端子上的电压在导通状态下高于 $V_{VCC2}-V_{CLAMPH}$ 时，或当OUTF或OUTFC端子上的电压在关断状态下低于 V_{CLAMPL} 时，输出被激活。

栅极驱动器 IC 系列的控制方案本质上避免了激活两个输出OUT或OUTF/OUTFC处于有效相反状态。根据上表，OUTF和OUTFC输出均可设置为 1、0 和高阻抗 (HiZ)。端子/INF的状态可以逐脉冲方式变化，相对于端子IN的状态变化，会有短暂的延迟，具体时序图如下。

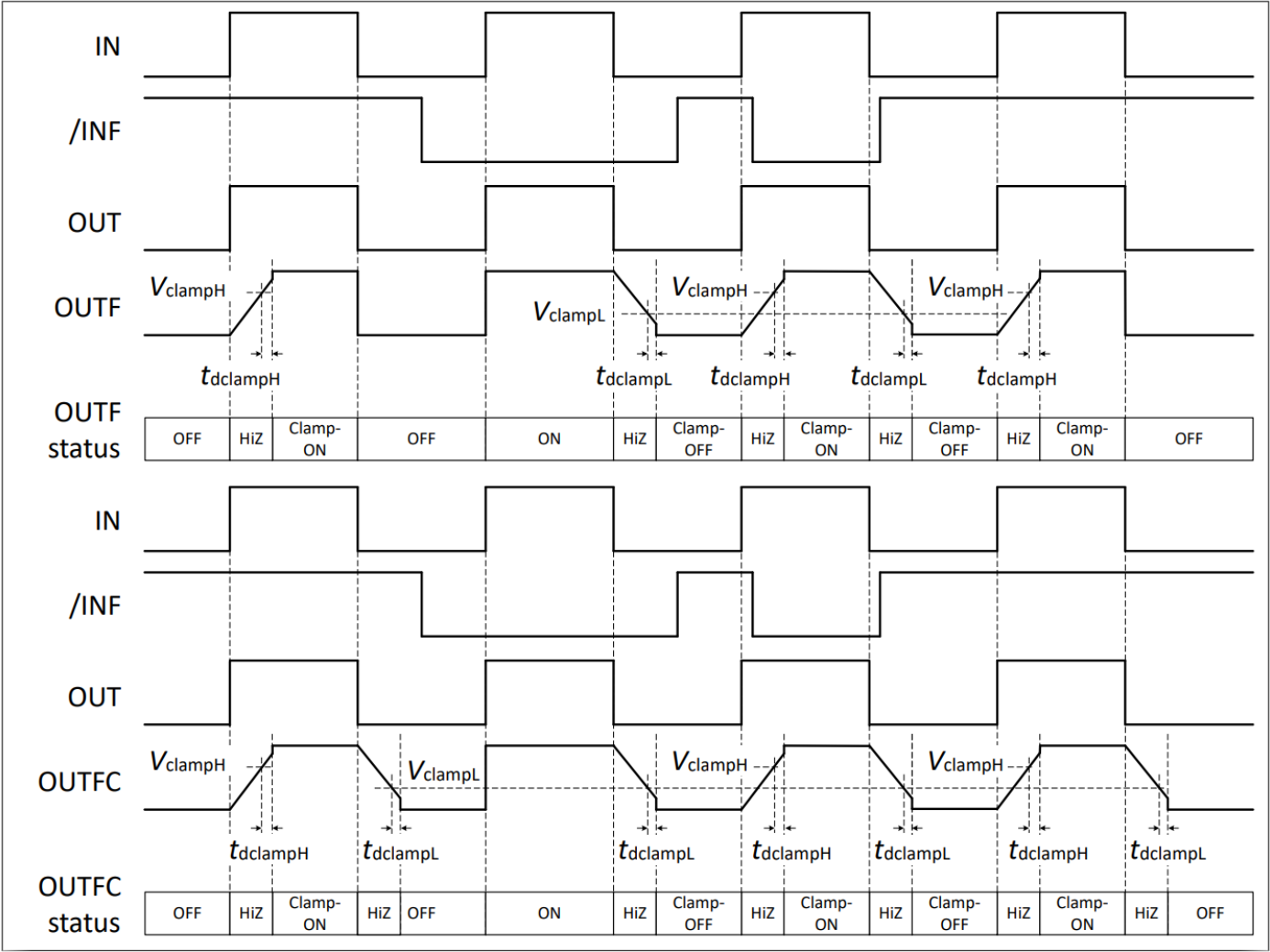


图7 标准版（上）和钳位版（下）的输入输出信号时序图

电气特性及参数

5 电气特性及参数

5.1 绝对最大额定值

绝对最大额定值定义为超过该值可能导致集成电路损坏的额定值。除非另有说明，所有参数均指GND1端子。

表 3 绝对最大额定值

Parameter	Symbol	Values		Unit	Note or test condition
		Min.	Max.		
Input to output offset voltage	V_{OFFSET}		2300	V	$V_{\text{VEE2,max}} - V_{\text{VEE2,min}}$ with $V_{\text{VEE2,max}} \geq V_{\text{GND1}}$ $\geq V_{\text{VEE2,min}}$ ¹⁾²⁾
Power supply input side	V_{VCC1}	-0.3	15	V	
Power supply input side	$V_{\text{VCC1,dyn}}$	-0.3	17	V	$t < 1 \mu\text{s}$ ³⁾
Logic input voltages (IN, /INF)	V_{IN}	-0.3	15	V	
Dynamic logic input voltages (IN, /INF)	$V_{\text{IN,dyn}}$	-0.3	17	V	$t < 1 \mu\text{s}$ ³⁾
Power supply output side	V_{VCC2}	-0.3	40	V	with respect to VEE2
Gate driver output (OUT, OUTF, OUTFC)	V_{OUT}	$V_{\text{VEE2}} - 0.3$	$V_{\text{VCC2}} + 0.3$	V	with respect to VEE2
Junction temperature	T_{J}	-40	150	°C	
Storage temperature	T_{stg}	-55	150	°C	
Power dissipation (input side)	$P_{\text{D,IN}}$	-	100	mW	$T_{\text{A}} = 85^\circ\text{C}$, 1s0p ⁴⁾
Power dissipation (output side)	$P_{\text{D,OUT}}$	-	625	mW	$T_{\text{A}} = 85^\circ\text{C}$, 1s0p ⁵⁾
Thermal resistance (input side)	$R_{\text{THJA,IN}}$	-	104	K/W	$T_{\text{A}} = 85^\circ\text{C}$, 1s0p
Thermal resistance (output side)	$R_{\text{THJA,OUT}}$	-	104	K/W	$T_{\text{A}} = 85^\circ\text{C}$, 1s0p
ESD capability	$V_{\text{ESD,HBM}}$	-	4	kV	⁶⁾
	ESD_{CDM}	-	TC 1000		⁷⁾

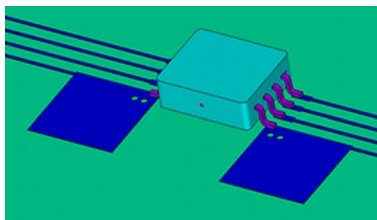


图 8 热数据参考布局 (1s0p、2 x 50 mm² 冷却面积、铜厚度 35µm)

该 PCB 布局代表用于 300 mil 封装热特性的参考布局。

¹⁾ 仅用于功能隔离
²⁾ 另请参阅：绝缘特性
³⁾ 参数不是生产测试 - 通过设计/特性验证
⁴⁾ IC输出侧功耗在139,6°C以上线性下降，下降率为9.62 mW/°C
⁵⁾ IC输出侧功耗在85°C以上线性下降，下降率为9.62 mW/°C
⁶⁾ 根据 ANSI/ESDA/JEDEC-JS-001-2017
⁷⁾ 根据 ANSI/ESDA/JEDEC-JS-002-2014, TC = 测试条件 (单位: 伏特)

电气特性及参数

5.2 工作参数

IC 在工作参数范围内按照功能描述进行操作。除非另有说明，所有参数均指 GND1。

表 4 运行参数

Parameter	Symbol	Values		Unit	Note or test condition
		Min.	Max.		
Power supply output side	V_{VCC2}	10	35	V	
Power supply input side	V_{VCC1}	3	15	V	
Logic input voltages (I_N , I_{NF})	V_{IN}	-0.3	5.5	V	
Ambient temperature	T_A	-40	125	°C	
Thermal coefficient, junction-top	$\psi_{TH, JT}$	-	6.8	K/W	$T_A = tbd$ °C
Common mode transient immunity (CMTI)	$ CMTI $	-	200	kV/ μ s	$V_{OFFSET, test} = 1500$ V

5.3 电气特性

电气特性包括电源电压、负载和结温的数值范围，如下所示。典型值代表 $V_{VCC1} = 5$ V、 $V_{VCC2} = 15$ V 和 $T_A = 25^\circ\text{C}$ 时的中值。除非另有说明，所有电压均以各自的参考电压 GND1 或 VEE2 为基准。

5.3.1 电源

表 5 电源

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
UVLO threshold input side (on)	V_{UVLOH1}	-	2.85	3.1	V	
UVLO threshold input side (off)	V_{UVLOL1}	2.5	2.65	-	V	
UVLO hysteresis input side	V_{HYS1}	0.1	0.2	-	V	
UVLO threshold output side (on)	V_{UVLOH2}	-	11.8	12.5	V	
UVLO threshold output side (off)	V_{UVLOL2}	10.4	10.8	-	V	
UVLO hysteresis output side	V_{HYS2}	0.8	-	-	V	
Quiescent current input side	I_{Q1}	-	1.2	1.4	mA	
Quiescent current output side	I_{Q2}	-	1.9	2.3	mA	
Start up time ⁸⁾	t_{START}	-	7.4	20	μ s	

5.3.2 逻辑输入

表 6 逻辑输入

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
I_N , I_{NF} low-input threshold voltage	$V_{IN, L}$	1	1.2	-	V	

(表格续下页.....)

⁸⁾ 参数并非生产测试 - 通过设计/特性验证

电气特性及参数

表 6 (续) 逻辑输入

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
I_{IN} , /INF high-input threshold voltage	$V_{IN,H}$	-	2.1	2.3	V	
I_{IN} , /INF low/high hysteresis	$V_{IN,HYS}$	0.7	-		V	
I_{IN} , /INF input current	I_{IN}	-	-	100	μA	$V_{IN} = V_{VCC1}$
I_{IN} , /INF pull-down resistor	$R_{IN,PD}$	-	75	-	kΩ	
/INF hold time ⁹⁾	$t_{/INF,hold}$	50	-	-	ns	

5.3.3 栅极驱动器

表 7 栅极驱动器

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
High-level output peak current (OUT, OUTF, OUTFC, 1ED32x0MC12H) ¹⁰⁾	I_{OH}	-	5	-	A	Output on
Low-level output peak current (OUT, OUTF, 1ED3240MC12H) ¹⁰⁾	I_{OL}	-	5	-	A	Output off
High-level output resistance (OUT, OUTF, OUTFC, 1ED32x0MC12H)	$R_{OH,1}$	-	0.92	1.47	Ω	Output on, $I_{OH} = 0.1$ A
Low-level output resistance (OUT, OUTF, OUTFC, 1ED32x0MC12H)	$R_{OL,1}$	-	0.73	1.1	Ω	Output off, $I_{OL} = 0.1$ A
High-level output peak current (OUT, OUTF, OUTFC, 1ED32x1MC12H) ¹⁰⁾	I_{OH}	-	9	-	A	Output on
Low-level output peak current (OUT, OUTF, 1ED3241MC12H) ¹⁰⁾	I_{OL}	-	9	-	A	Output off
High-level output resistance (OUT, OUTF, OUTFC, 1ED32x1MC12H)	$R_{OH,2}$	-	0.51	0.81	Ω	Output on, $I_{OH} = 0.1$ A
Low-level output resistance (OUT, OUTF, OUTFC, 1ED32x1MC12H)	$R_{OL,2}$	-	0.42	0.63	Ω	Output off, $I_{OL} = 0.1$ A
High-level output voltage (OUT, OUTF, OUTFC)	ΔV_{OH}	-	-	0.1	V	Output on, $V_{VCC2} - V_{OH}$; $I_{OH} = 20$ mA
Low-level output voltage (OUT, OUTF, OUTFC)	ΔV_{OL}	-	-	0.1	V	Output off, $V_{VCC2} - V_{OH}$; $I_{OH} = 20$ mA
Low-level clamp peak current (OUTF, OUTFC) ¹⁰⁾	I_{CLAMPL}	-	2.1	-	A	$V_{OL} = 2$ V

(表格续下页.....)

⁹⁾ 参数不是生产测试 - 通过设计/特性验证

¹⁰⁾ 参数不是生产测试 - 通过设计/特性验证

电气特性及参数

表 7 (续) 栅极驱动器

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
Short-circuit clamp voltage between <i>OUT</i> / <i>OUTF</i> / <i>OUTFC</i> and <i>VCC2</i> ¹⁰⁾	V_{CLP}	-	-	1.3	V	Output on, $I_{OH} = 500\text{ mA}$, $t < 10\text{ }\mu\text{s}$
Active Miller clamp threshold voltage OFF (<i>OUTF</i> , <i>OUTFC</i>)	V_{CLAMPL}	-	2	2.5	V	$V_{OL} - V_{VEE2}$, $V_{/INF} = 0$
Clamping ON threshold voltage (<i>OUTF</i> , <i>OUTFC</i>)	V_{CLAMPH}	0.5	1	-	V	$V_{VCC2} - V_{OH}$, $V_{/INF} = 1$
Active Miller clamp delay time (<i>OUTF</i> , <i>OUTFC</i>) ¹⁰⁾	$t_{dCLAMPL}$	-	-	80	ns	$V_{OL} \leq V_{VEE2} + V_{CLAMPL}$, $V_{/INF} = 1$
Clamping ON delay time (IGBT variants, <i>OUTF</i> , <i>OUTFC</i>) ¹⁰⁾	$t_{dCLAMPH}$	-	890	-	ns	$V_{OH} \geq V_{VCC2} - V_{CLAMPH}$, $V_{/INF} = 1$

5.3.4 动态特性

如无其他说明，负载电容为 100 pF。

表 8 动态特性

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
Input-to-output propagation delay ON	t_{PDON}	-	-	110	ns	I/N turn-on threshold to 10% output on
Input-to-output propagation delay OFF	t_{PDOFF}	-	-	110	ns	I/N turn-off threshold to 90% output off
Input-to-output propagation delay distortion ($t_{PDOFF} - t_{PDON}$)	t_{PDISTO}	-10	0	5	ns	
Input-pulse suppression time	t_{INFLT}	30	-	40	ns	
Input-to-output propagation delay mismatch OUT vs. <i>OUTF</i> / <i>OUTFC</i> ¹¹⁾	$t_{PDOUT-OUTF}$	-	<1	-	ns	
Input-to-output, part to part propagation delay variation	$t_{PD,P2P}$	-	-	15	ns	
Input-to-output propagation delay variation due to temperature	$t_{PD,T}$	-5	-	12	ns	
Rise time	t_{RISE}	-	1.6	15	ns	$C_{LOAD} = 100\text{ pF}$
Fall time	t_{FALL}	-	1.5	15	ns	$C_{LOAD} = 100\text{ pF}$
Rise time	t_{RISE}	-	9	30	ns	$C_{LOAD} = 1\text{ nF}$
Fall time	t_{FALL}	-	8.5	30	ns	$C_{LOAD} = 1\text{ nF}$

¹⁰⁾ 参数不是生产测试 - 经过设计/ 特性验证

¹¹⁾ 参数不是生产测试 - 经过设计/ 特性验证

隔离等级和特性

5.3.5 主动关闭

表9 主动关闭

Parameter	Symbol	Values			Unit	Note or test condition
		Min.	Typ.	Max.		
Active shutdown voltage	$V_{ACTSD,L}$	-	1.5	2.0	V	$I_O = 10 \text{ mA}$; V_{VCC2} open

6 隔离等级和特性

6.1 安全限值

该耦合器仅适用于给定安全等级内的额定绝缘。应通过适当的保护电路确保符合安全额定值。

表10 安全限值

Description	Symbol	Characteristic	Unit
Maximum ambient safety temperature	T_S	150	°C
Maximum input-side power dissipation at $T_A = 25^\circ\text{C}$ ¹²⁾	P_{SI}	100	mW
Maximum output-side power dissipation at $T_A = 25^\circ\text{C}$ ¹³⁾	P_{SO}	1100	mW

6.2 经过 VDE 0884-11 强化绝缘认证

该耦合器仅适用于安全等级内的安全电气绝缘。应通过适当的保护电路确保符合安全额定值。

表 11 符合 VDE 0884-11 的加强绝缘额定值

Description	Symbol	Characteristic	Unit
Installation classification per EN 60664-1, Table 1 for rated mains voltage $\leq 150 \text{ V (rms)}$ for rated mains voltage $\leq 300 \text{ V (rms)}$ for rated mains voltage $\leq 600 \text{ V (rms)}$ for rated mains voltage $\leq 1000 \text{ V (rms)}$		I-IV I-IV I-III I-II	-
Climatic classification		40/125/21	-
Pollution degree (EN 60664-1)		2	-
Minimum external clearance	CLR	>8	mm
Minimum external creepage	CPG	>8	mm
Minimum comparative tracking index	CTI	400	-
Maximum repetitive insulation voltage	V_{IORM}	1767	V (peak)
Highest allowable overvoltage	V_{IOTM}	8000	V (peak)

(表格续下页.....)

¹²⁾ IC 输入侧功耗在 139.6 °C 以上线性下降 9.62 mW/°C

¹³⁾ IC 输出侧功耗在 25 °C 以上线性下降 7.35 mW/°C

时序图

表 11 (续) 符合 VDE 0884-11 的加强绝缘额定值

Description	Symbol	Characteristic	Unit
Maximum surge insulation voltage	V_{IOSM}	6875	V(peak)
Surge insulation test voltage $V_{TEST} = V_{IOSM} \times 1.6$			
Apparent charge, method a $V_{pd(ini),a} = V_{IOTM}$, $V_{pd(m)} = 1.6 \times V_{IORM}$, $t_{ini} = 1 \text{ min}$	q_c	<5	pC
Apparent charge, method b $V_{pd(ini),b} = 1.2 \times V_{IOTM}$, $V_{pd(m)} = 1.875 \times V_{IORM}$, $t_{ini,b} = 1 \text{ s}$	q_c	<5	pC
Insulation resistance at $T_{A, \max}$	R_{IO}	$> 10^{11}$	Ω
Insulation resistance at T_S	R_{IO}	$> 10^9$	Ω
Insulation capacitance	C_{IO}	1.66	pF

6.3 获得 UL 1577 认证 (文件 E311313)

表 12 经 UL 1577 认可

Description	Symbol	Characteristic	Unit
Insulation withstand voltage/1 min	V_{ISO}	5700	V(rms)
Insulation test voltage/1 s	$V_{ISO, TEST}$	6840	V(rms)

7 时序图

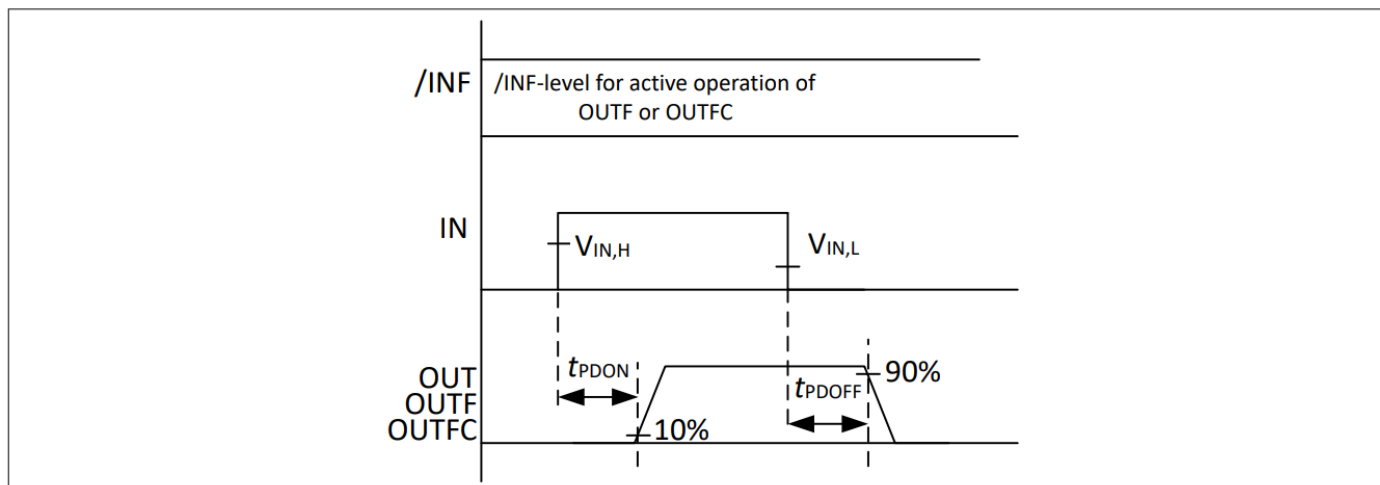


图9 传播延迟

时序图

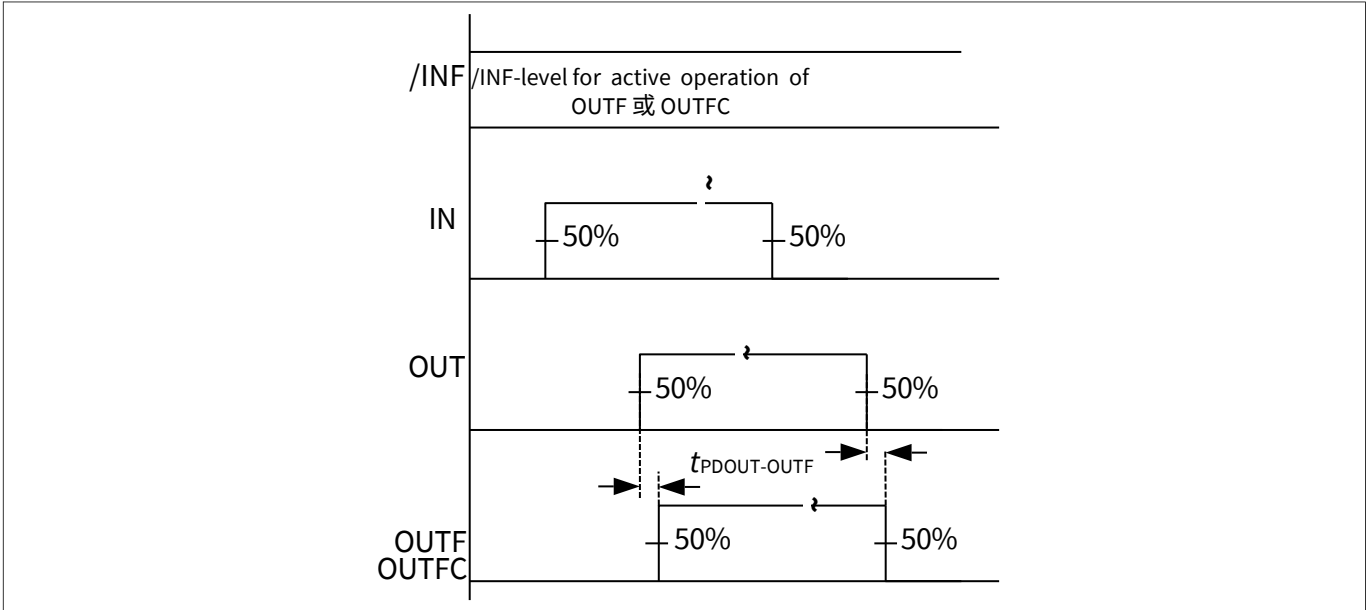


图10 OUT-OUTF/OUTFC传播延迟不匹配

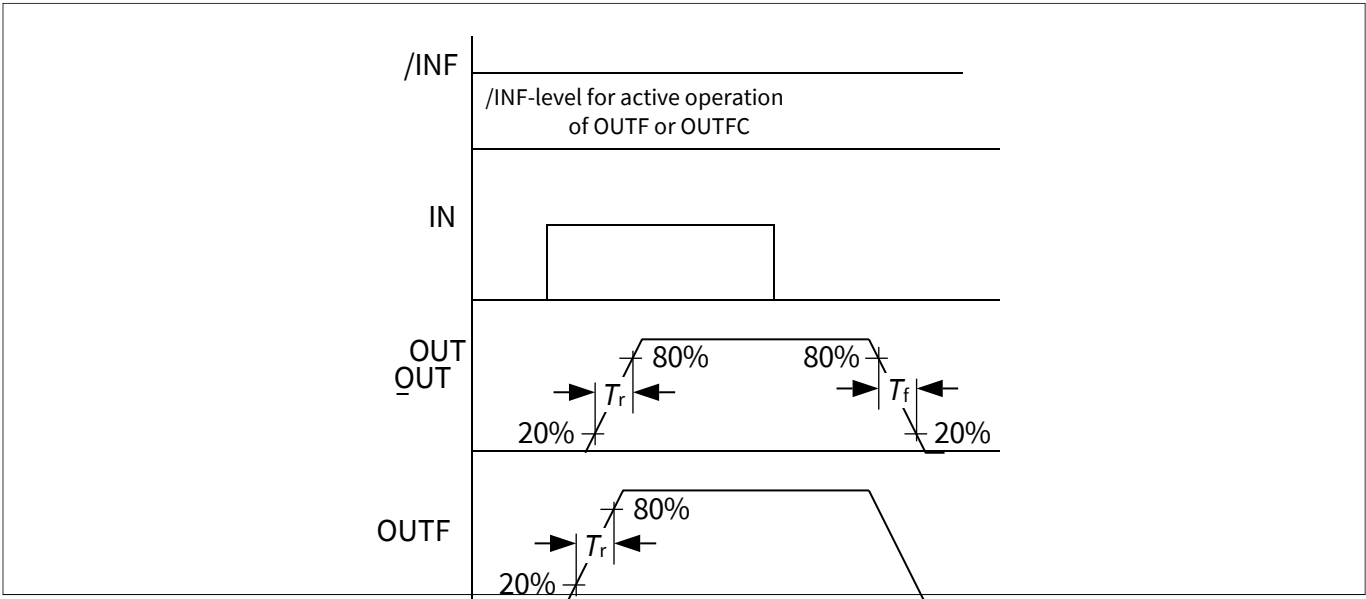


图11 上升和下降时间

时序图

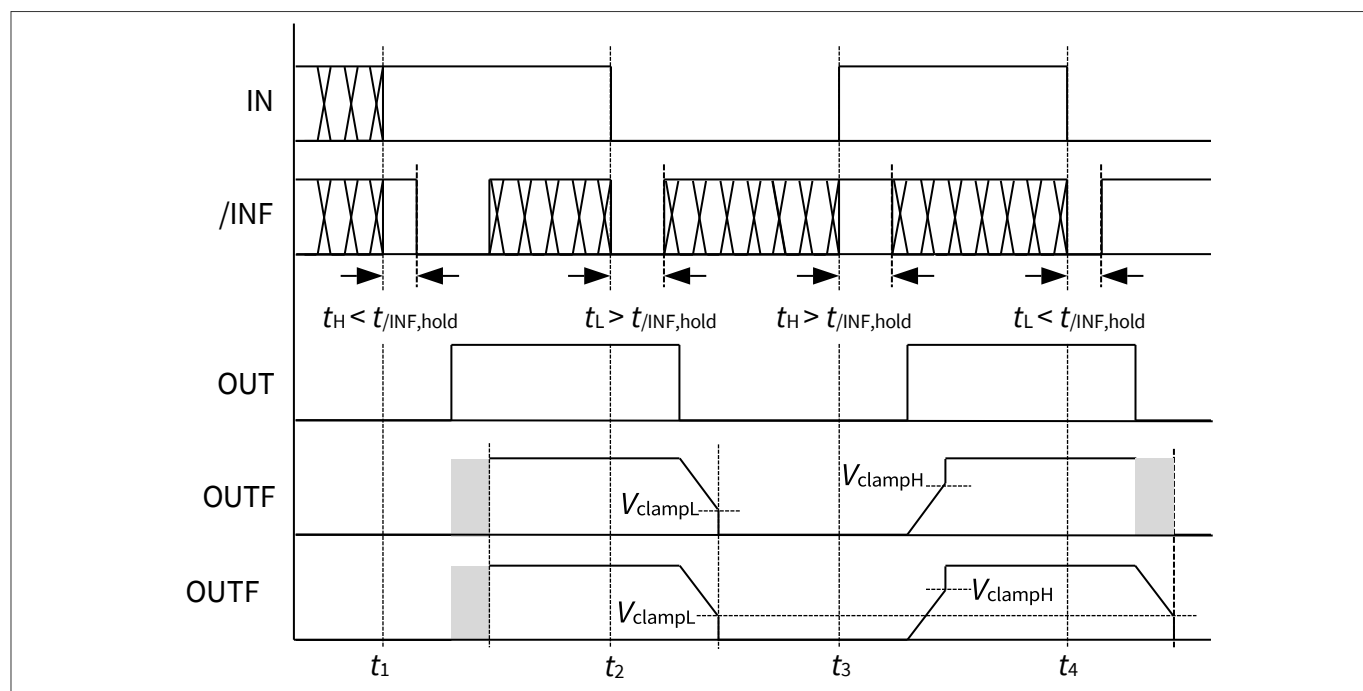


图12 /INF保持时间

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2023-02-15

**Published by
Infineon Technologies
AG 81726 Munich,
Germany**

**© 2023 Infineon Technologies
AG All Rights Reserved.**

**Do you have a question about
any aspect of this document?**
Email: erratum@infineon.com

**Document reference
IFX-
rdh1516095420488**

Important notice

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

Warnings

Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.