



请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分，英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生，且任何变更将在历史页面记录。

订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。



**CYUSB330x/CYUSB331x
CYUSB332x/CYUSB230x
HX3 USB 3.0 集线器**

概述

HX3 是符合 USB3.0 规范版本 1.0 的 USB 3.0 集线器的控制器系列。HX3 的所有端口上均支持超高速（SS）、高速（HS）、全速（FS）以及低速（LS）功能。它包含集成的终端电阻、上拉和下拉电阻，并支持通过引脚设置（pin-strap）的各个配置选项，以减低硬件系统的总材料清单（BOM）。

HX3 同时含有下面的赛普拉斯专有特性：

Shared Link™: 使能嵌入式应用中板上连接的额外下行（DS）端口

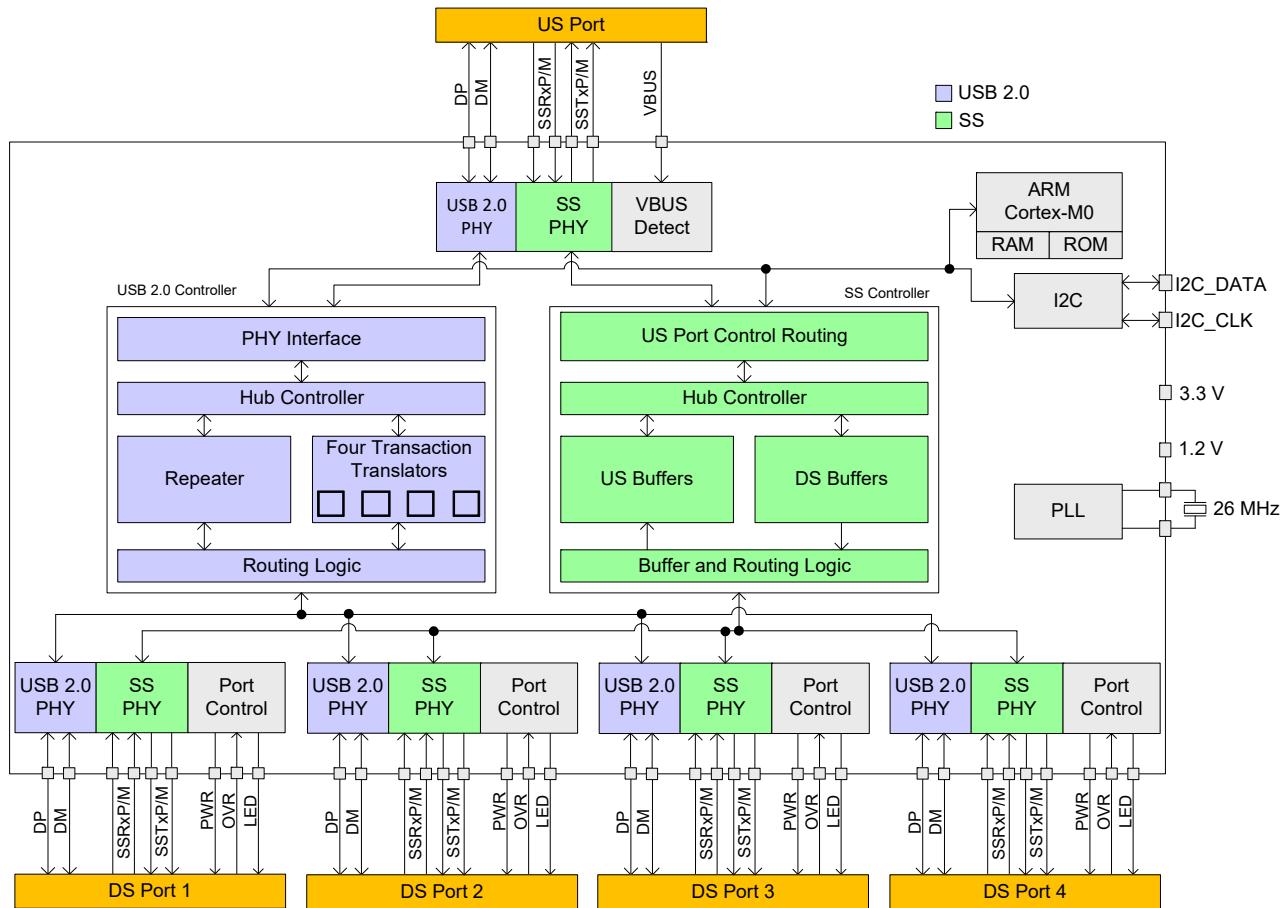
Ghost Charge™: 当上行（US）端口未连接主机时，可以让连接至下行 DS 端口的设备进行充电。

特性

- USB 3.0 已认证的集线器， TID# 330000060, 30000074
- 最多支持四个与 USB 3.0 兼容的 DS 端口
 - 所有端口都支持 SS (5 Gbps)，并与 HS (480 Mbps)、FS (12 Mbps) 和 LS (1.5 Mbps) 相兼容。
 - 支持 SS 和 USB2.0 链路电源管理 (LPM)
 - 专用的高速数据操作转换器 (多 TT)
 - LED 状态指示灯 — 暂停、SS、和 USB 2.0 操作
- Shared Link™ 作嵌入式应用
 - 每个 DS 端口可以同时连接至一个嵌入式 SS 设备和一个可移除的 USB 2.0 设备
 - 允许多达 8 个设备连接
- 增强电池充电
 - 每个 DS 端口均符合 USB 电池充电 v1.2 (BC v1.2) 规范
 - Ghost Charge™：当 US 端口未连接主机时，每个 DS 端口都可模拟专用充电端口 (DCP)
 - 配件充电器适配器底座 (ACA-Dock)：可以给作为主机使用的智能手机或平板电脑 (与 BC v1.2 相兼容) 充电，并允许进行同时数据传输
 - 在所有的 DS 端口上都支持 Apple 设备充电
- 集成 ARM® Cortex™-M0 CPU
 - 16 KB RAM、32 KB ROM
 - 将 GPIO 配置为过电流保护、电源使能和 LED
 - 使用 (a) I²C EEPROM 或 (b) 一个外部 I²C 主设备进行固件升级
- 支持供应商指令，以实现 USB-I²C 桥接器
 - 通过 USB 对连接至 HX3 的外部 ASSP 进行固件升级
 - 通过 USB 对连接至 HX3 的 EEPROM 进行系统内编程 (ISP)

- 广泛的配置支持
 - 用于下述功能的 Pin-strap 配置：
 - 供应商 ID (VID)
 - 支持每个 DS 端口的充电
 - 有效端口的数量
 - 不可移除的器件数量
 - 使能 DS 端口的组合或单独电源开关
 - 电源开关极性选择
 - 支持带有 eFuse、I²C EEPROM 或 I²C 从设备的自定义配置模式
 - SS 和 USB 2.0 PHY 参数
 - 产品 ID (PID) /VID、制造商和产品字符串描述符
 - 交换 DP/DM 信号作灵活的 PCB 路由
- 软件特性
 - Windows XP/Vista/7/8/8.1 的 Microsoft WHQL 认证
 - 与 Mac OS 10.9 和 Linux 内核版本 3.11 相兼容
 - 通过易于使用的赛普拉斯“Blaster Plus”软件工具自定义配置参数
- 灵活的封装选项
 - 68 引脚 QFN (8 × 8 × 1.0 mm)
 - 88 引脚 QFN (10 × 10 × 1.0 mm)
 - 100 球型焊盘 BGA (6 × 6 × 1.0 mm)
 - 工业温度范围 (-40 °C 到 +85 °C)

框图



目录

架构概述	4	EMI	31
SS 集线控制器	4	ESD	31
USB 2.0 集线控制器	4	最大绝对额定值	32
CPU	4	电气规范	32
I2C 接口	4	直流电气特性	32
端口控制器	4	功耗	33
应用	4	订购信息	34
HX3 产品选项	5	订购代码定义	36
产品特性	6	封装	37
Shared Link (共享链接)	6	封装图	38
Ghost Charge (Ghost 充电)	6	缩略语	40
供应商指令支持	7	参考文档	40
ACA-Dock 支持	7	文档规范	40
引脚信息	8	测量单位	40
系统接口	24	芯片修订记录	41
上行端口 (US)	24	标识方法	41
下行端口 (DS1、2、3、4)	24	文档修订记录	42
通信接口 (I2C)	24	销售、解决方案和法律信息	43
振荡器	24	全球销售和设计支持	43
通用输入 / 输出 (GPIO)	24	产品	43
电源控制	24	PSoC® 解决方案	43
复位	24	赛普拉斯开发者社区	43
配置模式选择	24	技术支持	43
配置选项	24		

架构概述

第 2 页上的框图显示的是 HX3 架构。HX3 架构包括两个独立的集线器控制器（SS 和 USB 2.0），Cortex-M0 CPU 子系统和 I²C 接口，以及端口控制器模块。

SS 集线控制器

该模块支持基于 USB 3.0 规范的 SS 集线器功能。SS 集线控制器支持：

- SS 链接电源管理（U0、U1、U2、U3 状态）
- 双工数据传输

USB 2.0 集线控制器

该模块支持 LS、FS 和 HS 集线器功能。它包括中继器、帧计时器和四个数据传输转换器。

USB2.0 集线控制器支持：

- USB 2.0 链路电源管理（L0、L1、L2、L3 状态）
- 暂停、恢复和远程唤醒信号
- 多个 TT（每 DS 端口一个 TT）

CPU

ARM Cortex-M0 CPU 子系统用于下面功能：

- 系统配置和初始化
- 电池充电控制
- USB-I²C 端口的供应商特定指令
- 支持字符串描述符
- 暂停状态指示灯
- 嵌入式系统中的 Shared Link 支持

I²C 接口

HX3 的 I²C 接口支持下列功能：

- I²C 从设备、主设备和多主设备配置
 - 外部 I²C 主设备在 I²C 从设备模式下配置 HX3
 - 使用 I²C EEPROM 来配置 HX3
 - 支持多主设备模式，以便与其他 I²C 主设备共享 EEPROM
- 通过 HX3 US 端口对 I²C EEPROM 进行系统内编程

端口控制器

该端口控制器模块控制着下行端口电源，以符合电池充电（BC）版本 1.2 和 USB 3.0 规范。该模块还控制着 ACA-Dock 模式中的上行端口电源。在芯片内执行外部电源开关的信号控制。上电时，HX3 控制外部电源开关，以降低电涌。

端口控制器模块支持：

- 过电流检测
- 每个 DS 端口的 USB2.0 和 SS 端口指示灯
- 组合和单独的电源控制模式
- 基于有效端口的自动端口编号

应用

- 独立集线器
- PC 和平板电脑主板
- 基座
- 手持设备支架
- 监视器
- 数字电视
- 机顶盒
- 打印机

HX3 产品选项

表 1. HX3 产品选项

特性	CYUSB3302	CYUSB3304	CYUSB3312	CYUSB3314	CYUSB3324	CYUSB3326	CYUSB3328	CYUSB2302	CYUSB2304
下行 (DS) 端口数量	2 (USB 3.0)	4 (USB 3.0)	2 (USB 3.0)	4 (USB 3.0)	4 (USB 3.0)	6 (2 USB 3.0、2 SS、2 USB 2.0)	8 (4 SS、4 USB 2.0)	2 (USB 2.0)	4 (USB 2.0)
Shared Link (共享链接) 端口数量	0	0	0	0	0	2 ^[1]	4	0	0
BC v1.2	有	有	有	有	有	有	有	有	有
ACA-Dock	无	无	无	无	有	无	有	无	无
外部电源开关控制	组合	组合	单独和组合	单独和组合	单独和组合	单独	单独	单独	单独
支持引脚配置 (Pin-Strap)	无	无	有	有	有	有	有	无	无
I ² C	有	有	有	有	有	有	有	有	有
供应商指令	有	有	有	有	有	有	有	有	有
端口指示灯	无	无	有	有	有	无	无	无	无
封装	68 引脚 QFN、 100 球型焊盘 BGA	68 引脚 QFN、 100 球型焊盘 BGA	88 引脚 QFN、 100 球型焊盘 BGA	88 引脚 QFN、 100 球型焊盘 BGA	68 引脚 QFN、 100 球型焊盘 BGA	68 引脚 QFN、 100 球型焊盘 BGA			
温度范围	工业级和商业级	工业级和商业级	工业级和商业级	工业级和商业级	工业级和商业级	工业级和商业级 (仅限于 88-pin QFN)	工业级和商业级	工业级和商业级	工业级和商业级

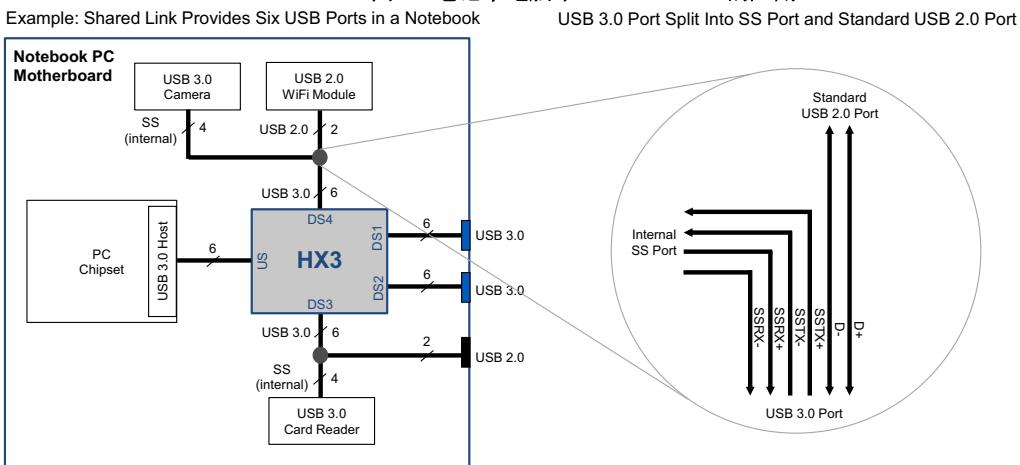
注释:

1. DS1 和 DS2 都是共享链接端口。
2. BGA 工业级封装有效功耗仅限于 1 W。有关功耗的计算, 请参考第 33 页上的表 10。

产品特性

Shared Link (共享链接)

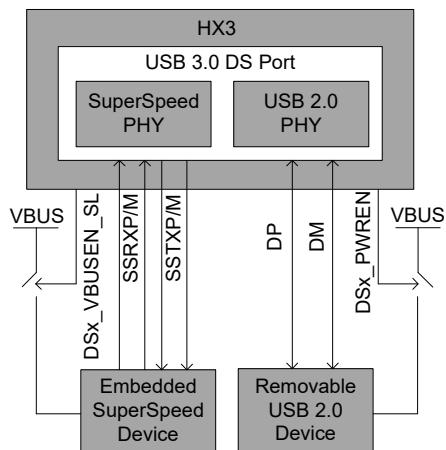
图 1. 笔记本电脑中 Shared Link 的应用



Shared Link (共享链接) 是赛普拉斯专有的特性，能够将一个 USB 3.0 端口分成一个嵌入式 SS 端口和一个标准的 USB 2.0 端口。在 Shared Link 模式下，通过四个端口的 USB 3.0 集线器可以使用多达八个 DS 端口。

例如，如果其中一个 DS 端口被连接至嵌入式 SS 器件（如 USB3.0 摄像机），HX3 允许系统设计师再用该特定端口连接至标准的 USB 2.0 端口，图 1 显示了如何在应用中使用 Shared Link。

图 2. Shared Link 中的 DS 端口 VBUS 控制



在 Shared Link 模式下，需要分别对可移除 USB 2.0 器件和嵌入式 SS 器件进行独立的 VBUS 控制。图 2 显示了 VBUS 控制实现。要想避免嵌入式 SS 器件返回 USB 2.0 操作状态，会需要使用一个外部电源开关。该开关由 HX3 控制，并产生一个名为 DSx_VBUSEN_SL 的输出信号。该信号控制嵌入式器件的 VBUS。

DSx_PWREN 是 HX3 产生的另一个输出信号。该信号能控制可移除 USB 2.0 器件的 VBUS。例如，当发生过电流条件时，DSx_PWREN 将关闭端口电源。

Ghost Charge (Ghost 充电)

Ghost Charge 是赛普拉斯的专有特性。当 US 端口尚未连接至主机时，可通过该特性给 DS 端口上的 USB 器件充电。例如，在带 HX3 的基座中（如图 3 所示），当移除笔记本电脑时，HX3 将通过模仿专用充电端口（DCP）给 DS 端口上连接的手机充电。

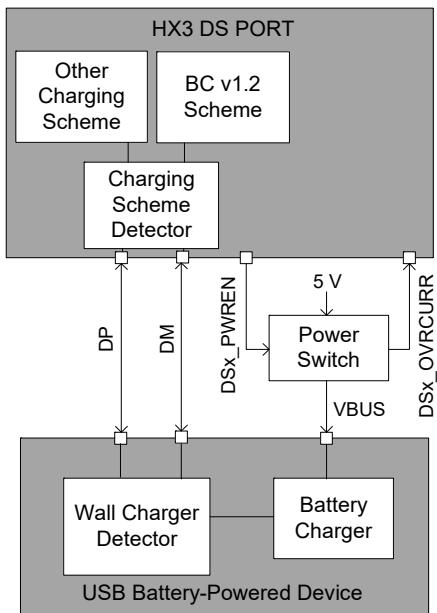
图 3. Ghost Charge (Ghost 充电)



Charge a smartphone without docking the notebook

当断开 US 端口和主机间的连接时，HX3 将检测是否有任何 DS 端口连接至要求充电的器件。从而，可以确定充电方法，然后根据所检测到的充电规范（如图 4 所述）来切换为相应的信号。集线器将通过连接 DP 和 DM（请查阅 BC v1.2 规范）来模拟与 USB 兼容的专用充电端口或模拟支持专有充电规范的其它端口。

图 4. HX3 中的 Ghost Charge 执行



默认情况下 Ghost Charge 特性被使能，并且可以使用配置来禁用它。请参考第 24 页上的配置选项。

供应商指令支持

HX3 支持供应商特定要求，并为供应商特定设备进行枚举。供应商特定要求可用于（a）连接 USB 和 I²C 以及（b）配置 HX3。在下面应用中可以使用该特性：

- 通过 USB 对连接至 HX3 的外部 ASSP 进行固件升级
- 通过 USB 对连接至 HX3 的 EEPROM 进行系统内编程（ISP）

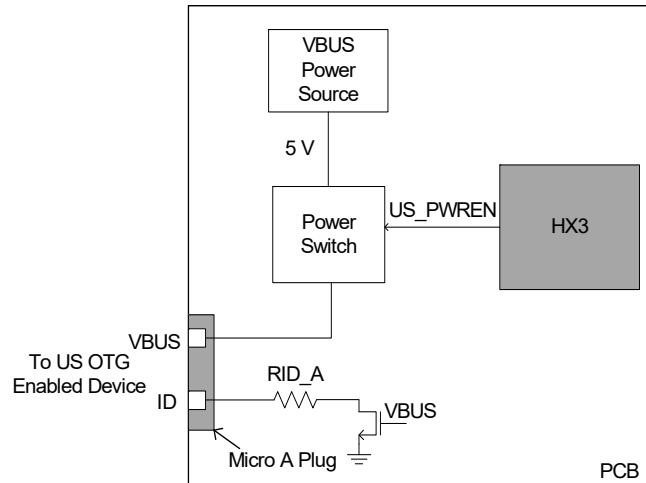
ACA-Dock 支持

在传统的 USB 拓扑结构中，主机通过提供 VBUS 来使能并给已连接的器件进行充电。但在 OTG 主机中，VBUS 将由 ACA-Dock 提供，进而提供给主机充电的另一个方法。HX3 通过集成适配器控制器的功能来支持 ACA-Dock 标准（更多信息，请查看 BC v1.2 规范）。

图 5 显示了 ACA-Dock 系统。如果使能了 ACA-Dock 特性，HX3 将打开外部电源开关，以在 US 端口上驱动 VBUS。为了通知 OTG 主机已被连接至 ACA-Dock，将通过电阻 RID_A 将 ID 引脚连接至地，^[3] 如图 5 所示。使用第 24 页上的配置选项，可以禁用 ACA-Dock 特性。

例如，与 BC v1.2 相兼容的手机（如 Sony Xperia (neo V)）可通过基座连接至基于 HX3 的 ACA-Dock 系统。手机作为 OTG 主机使用，且 ACA-Dock 在给连接至 US 端口的手机充电的同时，也给四个 DS 端口供电。

图 5. ACA-Dock 支持



注释：

3. BC v1.2 规范推荐将 RID_A 值设置为 124 kΩ，但是有些便携式器件使用自定义的 RID_A 值。

引脚信息

图 6. HX3 68 引脚 QFN 2 端口引脚分布

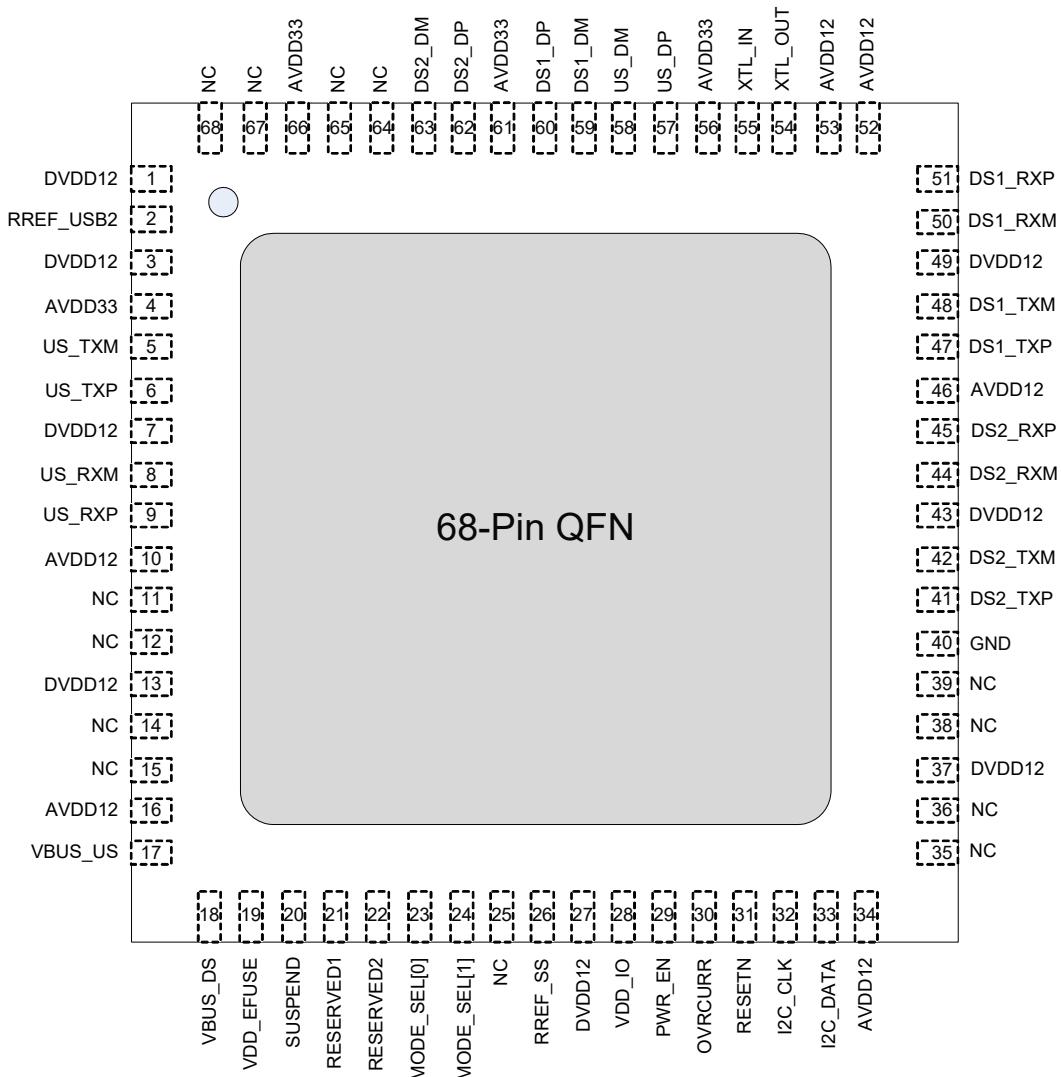


图 7. HX3 68 引脚 QFN 4 端口的引脚分布

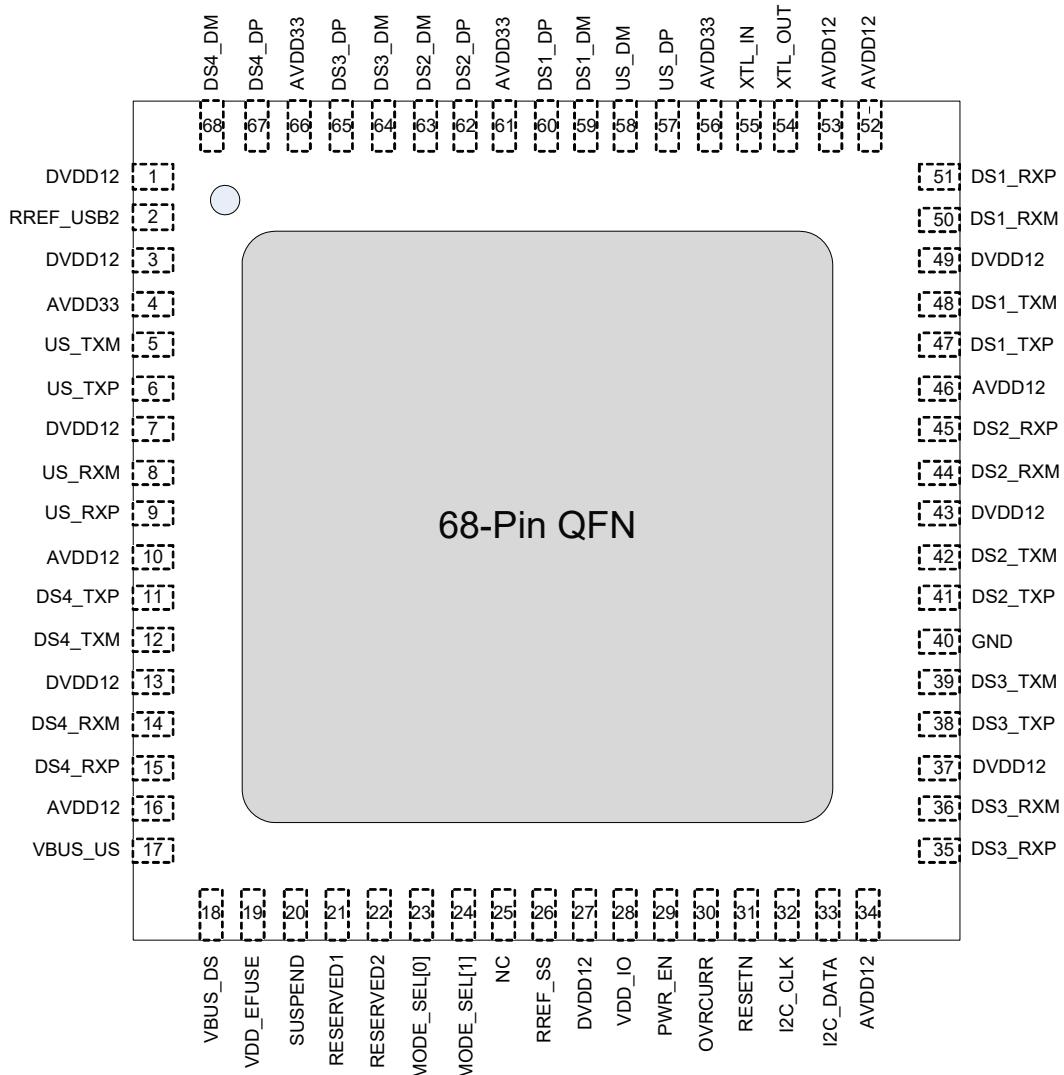


图 8. CYUSB3302 的 HX3 100 球型焊盘 BGA 封装的引脚分布

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
NC	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	NC	NC	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US_B2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE_L[1]	DVDD12	OVRCUR_R	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE_D1	MODE_SE_L[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFUSE	RESERVE_D2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	NC
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
NC	NC	DVDD12	NC	NC	NC	NC	NC	DVDD12	NC

图 9. CYUSB3304 的 HX3 100 球型焊盘 BGA 封装的引脚分布

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
NC	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	10
US_TXM	NC	NC	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US_B2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE_L[1]	DVDD12	OVRCUR_R	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE_D1	MODE_SE_L[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFUSE	RESERVE_D2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	DS3_RXM
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	NC	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 2. CYUSB330X 的 68 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布

引脚名称		类型	68-QFN 的引脚编号	100-BGA 的球星焊盘编号	说明
CYUSB3302	CYUSB3304				
US 端口					
US_RXP	I	9	G1	超高速接收正极	
US_RXM	I	8	F1	超高速接收负极	
US_TXP	O	6	D1	超高速发送正极	
US_TXM	O	5	C1	超高速发送负极	
US_DP	I/O	57	A9	USB 2.0 数据正极	
US_DM	I/O	58	A8	USB 2.0 数据负极	
DS1 端口					
DS1_RXP	I	51	D10	超高速接收正极	
DS1_RXM	I	50	C10	超高速接收负极	
DS1_TXP	O	47	F8	超高速发送正极	
DS1_TXM	O	48	E8	超高速发送负极	
DS1_DP	I/O	60	C7	USB 2.0 数据正极	
DS1_DM	I/O	59	C8	USB 2.0 数据负极	
DS2 端口					
DS2_RXP	I	45	F10	超高速接收正极	
DS2_RXM	I	44	G10	超高速接收负极	
DS2_TXP	O	41	H8	超高速发送正极	
DS2_TXM	O	42	H7	超高速发送负极	
DS2_DP	I/O	62	A6	USB 2.0 数据正极	
DS2_DM	I/O	63	A5	USB 2.0 数据负极	
DS3 端口					
NC	DS3_RXP	I	35	K10	超高速接收正极
NC	DS3_RXM	I	36	J10	超高速接收负极
NC	DS3_TXP	O	38	K7	超高速发送正极
NC	DS3_TXM	O	39	K8	超高速发送负极
NC	DS3_DP	I/O	65	C4	USB 2.0 数据正极
NC	DS3_DM	I/O	64	C5	USB 2.0 数据负极
DS4 端口					
NC	DS4_RXP	I	15	K4	超高速接收正极
NC	DS4_RXM	I	14	K5	超高速接收负极
NC	DS4_TXP	O	11	K1	超高速发送正极
NC	DS4_TXM	O	12	K2	超高速发送负极
NC	DS4_DP	I/O	67	A3	USB 2.0 数据正极
NC	DS4_DM	I/O	68	A2	USB 2.0 数据负极
OVRCURR		I	30	F6	组合的过电流输入
PWR_EN		I/O	29	G7	组合的电源使能输出
NC		I/O	25	NA	NC

表 2. CYUSB330X 的 68 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布 (续)

引脚名称	类型	68-QFN 的引脚编号	100-BGA 的球星焊盘编号	说明
CYUSB3302	CYUSB3304			
RESERVED1	I/O	21	G4	必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。
RESERVED2	I	22	H4	必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。
模式选择、时钟和复位				
MODE_SEL[0]	I	23	G5	器件操作模式选择位 0；请参考 第 24 页上的表 5
MODE_SEL[1]	I	24	F4	器件操作模式选择位 1；请参考 第 24 页上的表 5
XTL_OUT	A	54	E6	晶体输出
XTL_IN	A	55	E5	晶体输入
RESETN	I	31	F7	低电平有效复位输入
I2C_CLK	I/O	32	J6	I ² C 时钟
I2C_DATA	I/O	33	G8	I ² C 数据
SUSPEND	I/O	20	G3	集线器暂停的状态指示灯。SS 和 USB 2.0 集线器均处于暂停状态时，将激活该引脚。如果这两个集线器中的任何一个退出暂停状态时，则会取消激活该引脚。
电源与接地				
VDD_EFUSE	PWR	19	H3	正常操作时，其电压为 1.2 V；进行编程时则为 2.5 V。用户应将该引脚连接到 1.2 V。
AVDD12	PWR	10、16、34、46、52、53	A10、C9、F9、H1、H10、J2	1.2 V 模拟电源
GND	PWR	40	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND 引脚
DVDD12	PWR	1、3、7、13、27、37、43、49	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2 V 内核电源
VBUS_US	PWR	17	H2	该引脚从 US 端口连接到 VBUS
VBUS_DS	PWR	18	G2	该引脚用于给苹果公司充电电路供电。 测试 BC v1.2 的合规性时，请将引脚接地（GND）。正常操作时，将引脚连接至 5 V 的本地电源。
AVDD33	PWR	4、56、61、66	A4、A7、B6、F3	3.3 V 模拟电源
VDD_IO	PWR	28	B4、E7、G6	3.3 V I/O 电源
USB 高精度电阻				
RREF_USB2	A	2	E2	将引脚连接至高精度电阻（6.04 kΩ ±1%），从而为 USB 2.0 PHY 生成电流参考。
RREF_SS	A	26	H5	将引脚连接至高精度电阻（200 Ω ±1%），以校准 SS PHY 终端阻抗。

注释：

4. 这些引脚是“请勿使用”（DNU），因此它们必须处于悬空状态。

表 3. CYUSB230X 的 68 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布

引脚名称		类型	68-QFN 的引脚编号	100-BGA 的球星焊盘编号	说明
CYUSB2302	CYUSB2304				
US 端口					
NC	I		9	G1	
NC	I		8	F1	
NC	O		6	D1	
NC	O		5	C1	
US_DP	I/O		57	A9	USB 2.0 数据正级
US_DM	I/O		58	A8	USB 2.0 数据负级
DS2 端口					
NC	I		51	D10	
NC	I		50	C10	
NC	O		47	F8	
NC	O		48	E8	
DS1_DP	I/O		60	C7	USB 2.0 数据正级
DS1_DM	I/O		59	C8	USB 2.0 数据负级
DS2 端口					
NC	I		45	F10	
NC	I		44	G10	
NC	O		41	H8	
NC	O		42	H7	
DS2_DP	I/O		62	A6	USB 2.0 数据正级
DS2_DM	I/O		63	A5	USB 2.0 数据负级
DS3 端口					
NC	NC	I	35	K10	
NC	NC	I	36	J10	
NC	NC	O	38	K7	
NC	NC	O	39	K8	
NC	DS3_DP	I/O	65	C4	USB 2.0 数据正级
NC	DS3_DM	I/O	64	C5	USB 2.0 数据负级
DS4 端口					
NC	NC	I	15	K4	
NC	NC	I	14	K5	
NC	NC	O	11	K1	
NC	NC	O	12	K2	
NC	DS4_DP	I/O	67	A3	USB 2.0 数据正级
NC	DS4_DM	I/O	68	A2	USB 2.0 数据负级
OVRcurr		I	30	F6	单独模式的过电流检测输入
PWR_EN		I/O	29	G7	单独模式的电源使能输出
NC		I/O	25	NA	

表 3. CYUSB230X 的 68 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布 (续)

引脚名称		类型	68-QFN 的引脚编号	100-BGA 的球星焊盘编号	说明
CYUSB2302	CYUSB2304				
RESERVED1		I/O	21	G4	必须使用连结至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。
RESERVED2		I	22	H4	必须使用连结至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。
模式选择、时钟及复位					
MODE_SEL[0]	I	23	G5	器件操作模式选择位 0；请参考 第 24 页上的表 5	
MODE_SEL[1]	I	24	F4	器件操作模式选择位 1；请参考 第 24 页上的表 5	
XTL_OUT	A	54	E6	晶电输出	
XTL_IN	A	55	E5	晶电输入	
RESETN	I	31	F7	低电平有效复位输入	
I2C_CLK	I/O	32	J6	I ² C 时钟	
I2C_DATA	I/O	33	G8	I ² C 数据	
SUSPEND	I/O	20	G3	集线器暂停的状态指示灯。SS 和 USB 2.0 集线器均处于暂停状态时，将激活该引脚。如果这两个集线器中的任何一个退出暂停状态时，则会取消激活该引脚。	
电源与接地					
VDD_EFUSE	PWR	19	H3	正常操作时，其电压为 1.2 V；进行编程时则为 2.5 V。用户应将该引脚连接到 1.2 V。	
AVDD12	PWR	10、16、34、46、52、53	A10、C9、F9、H1、H10、J2	1.2 V 模拟电源	
GND	PWR	40	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND 引脚	
DVDD12	PWR	1、3、7、13、27、37、43、49	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2 V 内核电源	
VBUS_US	PWR	17	H2	该引脚从 US 端口连接到 VBUS	
VBUS_DS	PWR	18	G2	该引脚用于给苹果公司充电电路供电。 测试 BC v1.2 的合规性时，请将该引脚接地 (GND)。 正常操作时，将引脚连接至 5 V 的本地电源。	
AVDD33	PWR	4、56、61、66	A4、A7、B6、F3	3.3 V 模拟电源	
VDD_IO	PWR	28	B4、E7、G6	3.3 V I/O 电源	
USB 高精度电阻					
RREF_USB2	A	2	E2	将引脚连接至高精度电阻 (6.04 kΩ ± 1%)，从而为 USB 2.0 PHY 生成电流参考。	
RREF_SS	A	26	H5	将引脚连接至高精度电阻 (200 Ω ± 1%)，从而为 SS PHY 生成电流参考。	

图 10. HX3 88 引脚 QFN 2 端口的引脚分布

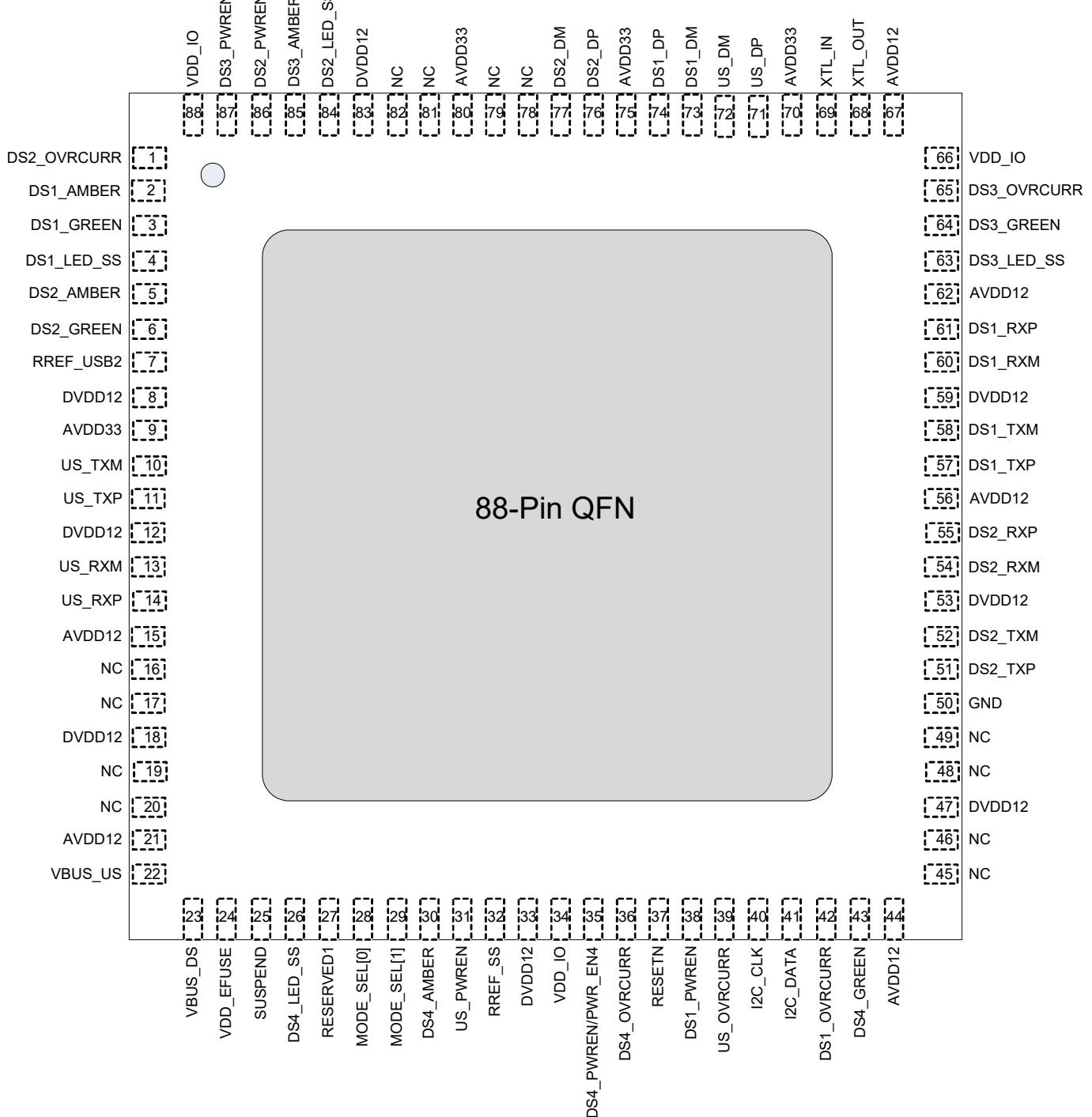


图 11. HX3 88 引脚 QFN 4 端口的引脚分布

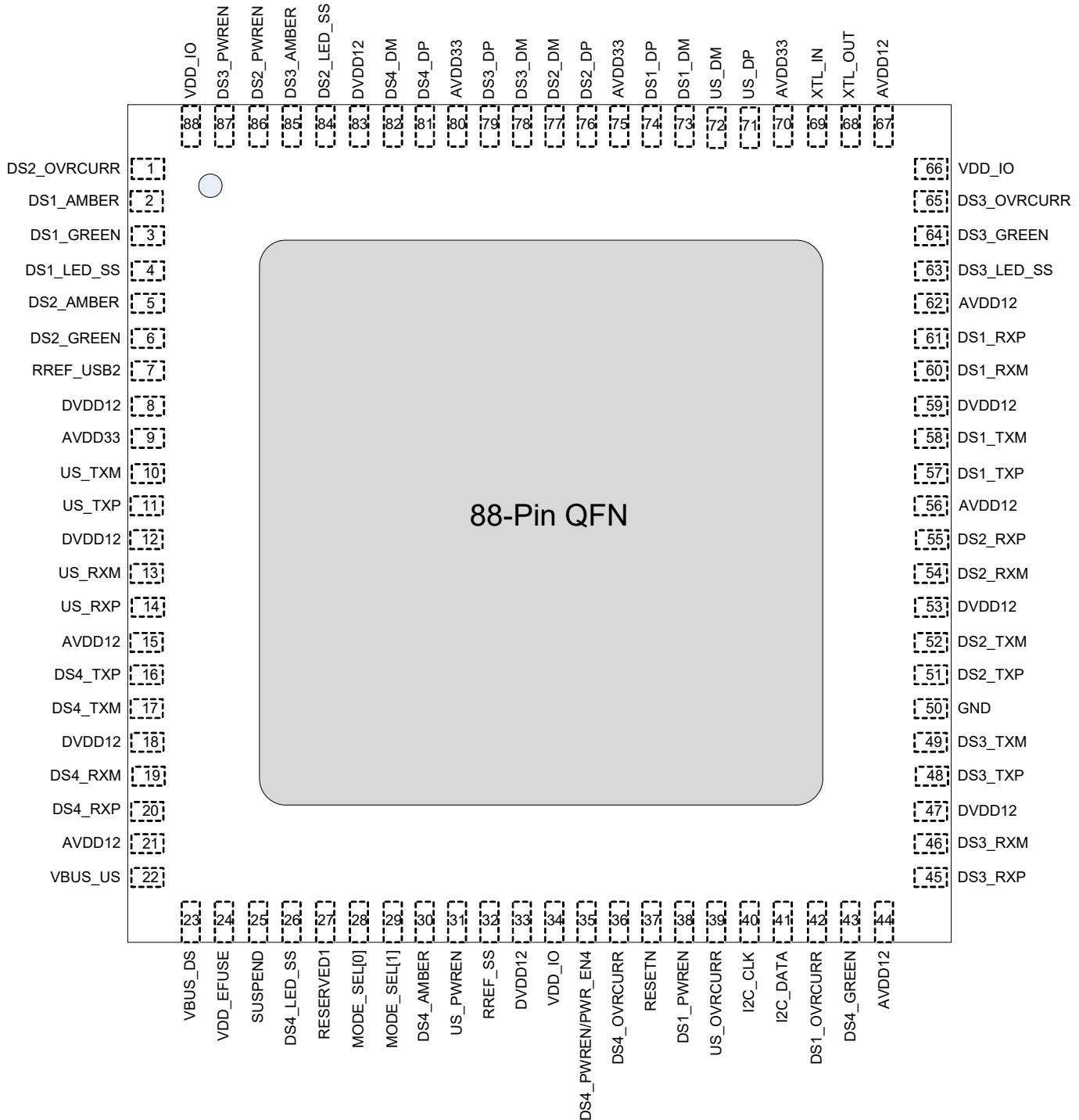


图 12. CYUSB3312 的 HX3 100 球型焊盘 BGA 封装的引脚分布

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
DS3_PWR_EN	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
DS2_OVR_CURR	DS2_PWR_EN	DS3_AMBER	VDD_IO	VSS	AVDD33	DS3_OVR_CURR	DS3_GREEN	DS3_LED_SS	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	DS1_AMBER	DS2_LED_SS	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	DS1_LED_SS	DS1_GREEN	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_USB_2	DS2_GREEN	DS2_AMBER	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SEL[1]	DVDD12	DS4_OVR_CURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE_D1	MODE_SEL[0]	VDD_IO	DS4_PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFUSE	DS4_LED_SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GREEN	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	DS4_AMBER	US_PWREN	I2C_CLK	DS1_PWR_EN	DS1_OVR_CURR	VSS	NC
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
NC	NC	DVDD12	NC	NC	US_OVRCURR	NC	NC	DVDD12	NC

图 13. CYUSB3314、CYUSB332x 的 HX3 100 球型焊盘 BGA 封装的引脚分布

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
DS3_PWR EN	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
DS2_OVR CURR	DS2_PWR EN	DS3_AMB ER	VDD_IO	VSS	AVDD33	DS3_OVR CURR	DS3_GRE EN	DS3_LED _SS	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	DS1_AMB ER	DS2_LED _SS	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	DS1_LED _SS	DS1_GRE EN	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US B2	DS2_GRE EN	DS2_AMB ER	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE L[1]	DVDD12	DS4_OVR CURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE D1	MODE_SE L[0]	VDD_IO	DS4_PWR EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFU SE	DS4_LED _SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GRE EN	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	DS4_AMB ER	US_PWR EN	I2C_CLK	DS1_PWR EN	DS1_OVR CURR	VSS	DS3_RXM
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	US_OVRC URR	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 4. CYUSB331X 和 CYUSB332X 的 88 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布

引脚名称	类型	引脚 编号	球型焊盘 编号	说明
CYUSB3314				
CYUSB3324				
CYUSB3326				
CYUSB3328				
US 端口				
US_RXP	I	14	G1	超高速接收正极
US_RXM	I	13	F1	超高速接收负极
US_TXP	O	11	D1	超高速发送正极
US_TXM	O	10	C1	超高速发送负极
US_DP	I/O	71	A9	USB 2.0 数据正极
US_DM	I/O	72	A8	USB 2.0 数据负极
US_OVRCURR	I	39	K6	CYUSB324/3328: 在 ACA-Dock 模式下, US 端口上的过电流检测输入引脚。如果使用第 24 页上的配置选项禁用 ACA-Dock 模式, 必须通过连接至 VDD_IO 的 10 kΩ 电阻来将该引脚上拉到高电平。 对于其他器件型号: 必须使用连接至 VDD_IO 的 10 kΩ 电阻来将该引脚上拉为高电平。
US_PWREN ^[5]	I/O	31	J5	CYUSB324/3328: 在 ACA-Dock 模式下, US 端口上的 VBUS 电源使能输出引脚。当采用第 24 页上的配置选项禁用 ACA-Dock 模式时, 如果 Pin-Strap 不被使能, 该引脚可以悬空。 其他器件编号: 如果 Pin-Strap (引脚编号 63) 不被使能, 该引脚可以悬空。
PWR_SW_POL ^[6]				在 Pin-Strap 配置模式下, 该引脚被称为 PWR_SW_POL。
DS1 端口				
DS1_RXP	I	61	D10	超高速接收正极
DS1_RXM	I	60	C10	超高速接收负极
DS1_TXP	O	57	F8	超高速发送正极
DS1_TXM	O	58	E8	超高速发送负极
DS1_DP	I/O	74	C7	USB 2.0 数据正极
DS1_DM	I/O	73	C8	USB 2.0 数据负极
DS1_OVRCURR	I	42	J8	DS1 端口上的过电流检测输入
DS1_PWREN ^[5]	I/O	38	J7	DS1 端口上的 VBUS 电源使能输出。如果该端口被禁用, 则该引脚处于三态。
DS1_CDP_EN ^[6]				在 Pin-strap 配置模式下, 该引脚被称为 DS1_CDP_EN。
DS1_AMBER ^[5]	I/O	2	C2	DS1 端口上的 LED_AMBER 输出
ACA_DOCK ^[6]				在 Pin-strap 配置模式下, 该引脚被称为 ACA-DOCK。
DS1_GREEN ^[5]	I/O	3	D3	CYUSB3312/3314/3324: DS1 端口的 LED_GREEN 输出
DS1_VBUSEN_SL ^[5]				CYUSB3326/3328: SS 端口 1 上的 VBUS 电源使能输出
PORT_DISABLE[0] ^[6]				在 Pin-strap 配置模式下, 该引脚被称为 PORT_DISABLE[0]。
DS1_LED_SS ^[5]	I/O	4	D2	DS1 端口上的 LED_SS 输出
PORT_DISABLE[1] ^[6]				在 Pin-strap 配置模式下, 该引脚被称为 PORT_DISABLE[1]。

注释:

5. 通过使用自定义固件, 可以将该引脚配置为 GPIO。更多信息, 请联系 www.cypress.com/support。
 6. 有关 Pin-strap 配置的详细信息, 请参考第 25 页上的表 6。

表 4. CYUSB331X 和 CYUSB332X 的 88 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布（续）

引脚名称					说明
CYUSB3312	CYUSB3314	类型	引脚 编号	球型焊盘 编号	说明
	CYUSB3324				
	CYUSB3326				
	CYUSB3328				
DS2 端口					
DS2_RXP	I	55	F10	超高速接收正极	
DS2_RXM	I	54	G10	超高速接收负极	
DS2_TXP	O	51	H8	超高速发送正极	
DS2_TXM	O	52	H7	超高速发送负极	
DS2_DP	I/O	76	A6	USB 2.0 数据正极	
DS2_DM	I/O	77	A5	USB 2.0 数据负极	
DS2_OVRCURR	I	1	B1	DS2 端口上的过电流检测输入	
DS2_PWREN ^[7]	I/O	86	B2	DS2 端口上的 VBUS 电源使能输出。如果该端口被禁用，则该引脚处于三态。	
DS2_CDP_EN ^[8]				在 Pin-strap 配置模式下，该引脚被称为 DS2_CDP_EN。	
DS2_AMBER ^[7]	I/O	5	E4	DS2 端口上的 LED_AMBER 输出	
NON_REMOVABLE[0] ^[8]				在 Pin-strap 配置模式下，该引脚被称为 NON_REMOVABLE[0]。	
DS2_GREEN ^[7]	I/O	6	E3	CYUSB3312/3314/3324: DS2 端口上的 LED_GREEN 输出	
DS2_VBUSEN_SL ^[7]				CYUSB3326/3328: SS 端口 2 上的 VBUS 电源使能输出	
NON_REMOVABLE[1] ^[8]				在 Pin-strap 配置模式下，该引脚被称为 NON_REMOVABLE[1]。	
DS2_LED_SS ^[7]	I/O	84	C3	DS2 端口上的 LED_SS 输出	
PWR_EN_SEL ^[8]				在 Pin-strap 配置模式下，该引脚被称为 PWR_EN_SEL。	
DS3 端口					
NC	DS3_RXP	I	45	K10	超高速接收正极
NC	DS3_RXM	I	46	J10	超高速接收负极
NC	DS3_TXP	O	48	K7	超高速发送正极
NC	DS3_TXM	O	49	K8	超高速发送负极
NC	DS3_DP	I/O	79	C4	USB 2.0 数据正极
NC	DS3_DM	I/O	78	C5	USB 2.0 数据负极
DS3_OVRCURR	I	65	B7	CYUSB3314/3324/3326/3328: DS3 端口的过电流检测输入 对于 CYUSB3312: 必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。	
DS3_PWREN ^[7]	I/O	87	A1	DS3 端口上的 VBUS 电源使能输出。如果该端口被禁用，则该引脚处于三态。	
DS3_CDP_EN ^[8]				在 Pin-strap 配置模式下，该引脚被称为 DS3_CDP_EN。	
DS3_AMBER ^[7]	I/O	85	B3	DS3 端口上的 LED_AMBER 输出	
VID_SEL[2] ^[8]				在 Pin-strap 配置模式下，该引脚被称为 VID_SEL[2]。	

注释：

7. 通过使用自定义固件，可以将该引脚配置为 GPIO。更多信息，请联系 www.cypress.com/support。

8. 有关 Pin-strap 配置的详细信息，请参考第 25 页上的表 6。

表 4. CYUSB331X 和 CYUSB332X 的 88 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布（续）

引脚名称		类型	引脚 编号	球型焊盘 编号	说明				
CYUSB3312									
CYUSB3314									
CYUSB3324									
CYUSB3326									
CYUSB3328									
DS3_GREEN ^[9]		I/O	64	B8	CYUSB3312/3314/3324: DS3 端口上的 LED_GREEN 输出				
DS3_VBUSEN_SL ^[9]					CYUSB3328: SS 端口 3 上的 VBUS 电源使能输出				
VID_SEL[1] ^[10]					在 Pin-strap 配置模式下，该引脚被称为 VID_SEL[1]。有关 Pin-strap 配置的详细信息，请参考第 25 页上的表 6。				
DS3_LED_SS ^[9]		I/O	63	B9	DS3 端口上的 LED_SS 输出				
PIN_STRAP ^[10]					在 Pin-strap 配置模式下，该引脚被称为 PIN_STRAP。当该引脚通过 10 kΩ 电阻连接至 VDD_IO 时，它会使能 HX3 的 Pin-strap 配置模式。				
DS4 端口									
NC	DS4_RXP	I	20	K4	超高速接收正极				
NC	DS4_RXM	I	19	K5	超高速接收负极				
NC	DS4_TXP	O	16	K1	超高速发送正极				
NC	DS4_TXM	O	17	K2	超高速发送负极				
NC	DS4_DP	I/O	81	A3	USB 2.0 数据正极				
NC	DS4_DM	I/O	82	A2	USB 2.0 数据负极				
DS4_OVRCURR		I	36	F6	CYUSB3314/3324/3326/3328: DS4 端口上的过电流检测输入。 对于 CYUSB3312: 必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。				
DS4_PWREN/PWR_EN4		I/O	35	G7	DS4 端口上的 VBUS 电源使能输出。在组合电源模式下，如果使用 Blaster Plus 工具配置该引脚，它也可以用作电源使能输出。如果该端口被禁用，则该引脚处于三态。				
DS4_CDP_EN ^[10]					在 Pin-strap 配置模式下，该引脚被称为 DS4_CDP_EN。				
DS4_AMBER ^[9]		I/O	30	J4	DS4 端口上的 LED_AMBER 输出				
I2C_DEV_ID ^[10]					在 Pin-strap 配置模式下，该引脚被称为 I2C_DEV_ID。				
DS4_GREEN ^[9]		I/O	43	H9	CYUSB3312/3314/3324: DS4 端口上的 LED_GREEN 输出				
DS4_VBUSEN_SL					CYUSB3328: SS 端口 4 上的 VBUS 电源使能输出				
VID_SEL[0] ^[10]					在 Pin-strap 配置模式下，该引脚被称为 VID_SEL[0]。				
DS4_LED_SS		I/O	26	H4	DS4 端口上的 LED_SS 输出。必须将 LED 连接至 GND，如第 25 页上的图 16 所示。如果不使用 LED，必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。				
RESERVED1		I	27	G4	必须使用连接至 VDD_IO 的 10 kΩ 电阻将该引脚上拉为高电平。				
模式选择、时钟和复位									
MODE_SEL[0]	I	28	G5	器件操作模式选择位 0；请参考 第 24 页上的表 5					
MODE_SEL[1]	I	29	F4	器件操作模式选择位 1；请参考 第 24 页上的表 5					
XTL_OUT	A	68	E6	晶体输出					
XTL_IN	A	69	E5	晶体输入					
RESETN	I	37	F7	低电平有效复位输入					
I2C_CLK	I/O	40	J6	I ² C 时钟					
I2C_DATA	I/O	41	G8	I ² C 数据					

注释：

9. 通过使用自定义固件，可以将该引脚配置为 GPIO。更多信息，请联系 www.cypress.com/support。

10. 有关 Pin-strap 配置的详细信息，请参考 第 25 页上的表 6。

表 4. CYUSB331X 和 CYUSB332X 的 88 引脚 QFN、100 球型焊盘 BGA 封装的引脚分布（续）

引脚名称		类型	引脚 编号	球型焊盘 编号	说明				
CYUSB3312									
CYUSB3314									
CYUSB3324									
CYUSB3326									
CYUSB3328									
SUSPEND	I/O	25	G3	集线器暂停的状态指示灯。SS 和 USB 2.0 集线器均处于暂停状态时，将激活该引脚。如果这两个集线器中的任何一个退出暂停状态时，则会取消激活该引脚。					
电源与接地									
VDD_EFUSE	PWR	24	H3	正常操作时，其电压为 1.2 V；进行编程时则为 2.5 V。用户应将该引脚连接到 1.2 V。					
AVDD12	PWR	15、21、44、56、62、67	A10、C9、F9、H1、H10、J2	1.2 V 模拟电源					
GND	PWR	50	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND 引脚					
DVDD12	PWR	8、12、18、33、47、53、59、83	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2 V 内核电源					
VBUS_US	PWR	22	H2	CYUSB3324/3328：将 VBUS_US 引脚连接至本地 5 V 电源。如果使用第 24 页上的配置选项禁用 ACA-Dock 模式，必须从 US 端口将该引脚连接至 VBUS。 其他器件型号：必须从 US 端口将该引脚连接至 VBUS。					
VBUS_DS	PWR	23	G2	该引脚用于给苹果公司充电电路供电。 测试 BC v1.2 的合规性时，请将引脚接地（GND）。正常操作时，将引脚连接至 5 V 的本地电源。					
AVDD33	PWR	9、70、75、80	A4、A7、B6、F3	3.3 V 模拟电源					
VDD_IO	PWR	34、66、88	B4、E7、G6	3.3 V I/O 电源					
USB 高精度电阻									
RREF_USB2	A	7	E2	将引脚连接至高精度电阻（ $6.04 \text{ k}\Omega \pm 1\%$ ），从而为 USB 2.0 PHY 生成电流参考。					
RREF_SS	A	32	H5	将引脚连接至高精度电阻（ $200 \Omega \pm 1\%$ ），以校准 SS PHY 终端阻抗。					

系统接口

上行端口（US）

该端口与 USB 3.0 规范相兼容，并集成了 $1.5\text{ k}\Omega$ 上拉电阻和各个终端电阻。它还支持 ACA-Dock 来给 US 端口上所连接的 OTG 主机充电。

下行端口（DS1、2、3、4）

DS 端口与 USB 3.0 规范相兼容，并集成了一个 $15\text{ k}\Omega$ 下拉电阻和各个终端电阻。可使能或禁用各端口，也可以将其设置为可移除或不可移除等选项。默认情况下，BC v1.2 充电特性被使能，并且可通过使用配置选项（请参见配置选项）来禁用每个 DS 端口的充电特性。

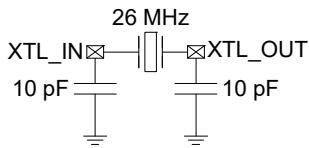
通信接口（I²C）

该接口遵循 IC 间总线规范版本 3.0，即为支持标准模式频率（100 kHz）和快速模式频率（400 kHz）。HX3 支持 I²C 从设备模式和主设备模式。I²C 接口支持多主设备操作模式。根据规范，SCL 和 SDA 信号均要求外部上拉电阻。HX3 的 VDD_IO 为 3.3 V。I²C 上拉电阻预期被连接到相同的电源。

振荡器

在并联谐振的基本模式下，HX3 需要一个频率为 26 MHz（准确度为 $\pm 150\text{ ppm}$ ）的外部晶体。晶体驱动电路可提供低功耗的驱动电平（<200 μW ）。图 14 显示的是 XTL_OUT 和 XTL_IN 引脚的晶体连接。

图 14. 晶体连接



通用输入 / 输出（GPIO）

HX3 GPIO 用于过电流感应，控制外部电源开关以及驱动 LED。可对这些引脚中的每一个灌入 4 mA 的电流。GPIO 还使能输入配置的 Pin-strap。请参考表 6，了解更多信息。

电源控制

PWR_EN[1-4] 和 OV_CURR[1-4] 引脚将 HX3 连接至外部电源开关。可使用该两个引脚控制 DS 端口电源的电源开关以及监控过电流情况。通过使用配置选项，可更改电源开关极性和电源控制模式（单独和组合）。

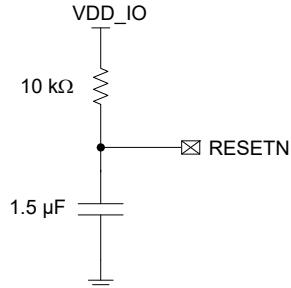
复位

HX3 使用两个外部电源供应（3.3 V 和 1.2 V）运行。这两个电源之间无需任何顺序。然而，RESETN 引脚需要保持为低电平，直到这两个电源都处于稳定状态为止。

RESETN 引脚通过外部电阻连接到 VDD_IO，并通过外部电容（在最小 5 ms 时间常数）连接到地（GND），如图 15 所示。这样将创建一个干净的复位信号用于上电复位（POR）。

HX3 不支持内部欠压检测。如果系统需要该功能去处理供电电源低于有效的工作范围时，则 RESETN 引脚上将需要一个外部复位。

图 15. 复位连接



配置模式选择

通过 MODE_SEL 引脚和 pin-strap 使能引脚（PIN_STRAP），可以选择配置选项。上电后，片上 Bootloader 将对这些引脚进行采样，以确定各配置选项（参考表 5）。

表 5. HX3 启动序列

MODE SEL[1]	MODE SEL[0]	HX3 配置模式
0	0	保留。请勿使用该模式。
1	1	内部 ROM 配置
0	1	I ² C 主设备，读取来自 I ² C EEPROM [*] 的配置
1	0	I ² C 从设备，从外部 I ² C 主设备 [*] 进行配置

* 可以从 www.cypress.com/hx3 网站下载赛普拉斯提供的固件

配置选项

使用以下方法中的某一个即可配置 HX3：

- eFuse（一次性的可编程存储器）
 - Pin-Strap（上电时从专用引脚读取配置）
 - 外部 I²C 从设备，如 EEPROM
 - 外部 I²C 主设备
- I²C 主设备 / 从设备配置覆盖 Pin-strap 配置。Pin-strap 覆盖了 eFuse 配置，eFuse 配置则覆盖了内部 ROM 配置。

eFuse 配置

HX3 包含许多 eFuse，这些 eFuse 作为可电擦写芯片上的 OTP 元素。通过 Bootloader 读取各 eFuse，以确定用户特定配置。只能在可控制编程条件的工厂和分销商位置内对 eFuse 进行编程。eFuse 编程支持在下列条件下：温度范围为 25°C 到 70°C，另外编程电压为 2.5 V 到 2.7 V。

Pin-Strap 配置

支持已选产品选项的 Pin-strap（请参考第 5 页上的表 1），以提供可重新配置的性能，而不需要使用额外 EEPROM。通过将 88 引脚 QFN 封装的第 63 个引脚上拉为高电平，可以使 Pin-strap 配置。第 25 页上的表 6 显示的是 Pin-strap 支持的配置选项以及用于此目的的 GPIO。图 16 和图 17 显示了在需要 Pin-strap 和 LED 的连接或仅需要 Pin-strap 的情况下如何连接 GPIO。

上电时，HX3 对 pin-strap GPIO 进行采样。悬空 strap 输入引脚被视为无效，并使用默认配置。如果 PIN_STRAP（88 引脚 QFN 封装中编号为 63 的引脚）悬空，所有 strap 输入将被视为无效。当连接到弱上拉（ $10\text{ k}\Omega$ ）或下拉电阻（ $10\text{ k}\Omega$ ）时，GPIO 将

分别被视为短接“1”或“0”。上电和复位时，进行初始采样后，可以使用 GPIO 作正常功能。

图 16. Pin-Strap 和 LED 或仅需要 LED 连接

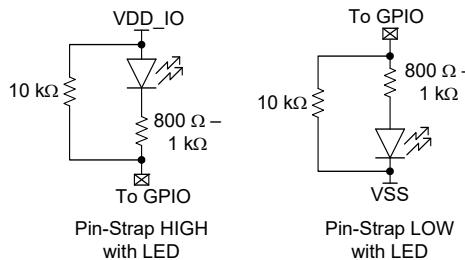


图 17. Pin-Strap 连接



表 6. Pin-Strap 配置

88 QFN 引脚编号	Pin-Strap 名称	短接‘0’ ^[11]	短接‘1’ ^[11]		
30	I2C_DEV_ID ^[12]	ID 0: HX3 I ² C 从设备地址（7 位）为 0x60。它也是 68 引脚 QFN 封装的 I ² C 从设备地址。	ID 1: HX3 I ² C 从设备地址（7 位）为 0x58		
31	PWR_SW_POL	电源使能和过电流将为低电平有效	电源使能和过电流将为高电平有效		
2	ACA_DOCK	禁用	使能		
84	PWR_EN_SEL	单独	组合		
63	PIN_STRAP ^[13]	禁用 Pin-Strap 配置	使能 Pin-Strap 配置		
4	PORT_DISABLE[1]	PORT_DISABLE[1:0] = b'00: DS1、DS2、DS3、DS4 均有效 b'01: DS1、DS2、DS3 均有效 b'10: DS1、DS2 均有效 b'11: DS1 有效 Pin-strap 不能使能被默认禁用的端口。			
3	PORT_DISABLE[0]	b'00: DS1、DS2、DS3、DS4 可移除 b'01: DS1、DS2、DS3 可移除 b'10: DS1、DS2 可移除 b'11: DS1 可移除			
6	NON_REMOVABLE[1] ^[14]	NON_REMOVABLE[1:0] = b'00: DS1、DS2、DS3、DS4 可移除 b'01: DS1、DS2、DS3 可移除 b'10: DS1、DS2 可移除 b'11: DS1 可移除			
5	NON_REMOVABLE[0] ^[14]				
85	VID[2]				
64	VID[1]				
43	VID[0]				
38	DS1_CDP_EN ^[15]	短接‘0’ 使能 DS1 CDP	短接‘1’ 禁用 DS1 CDP	短接‘0’ 禁用 DS1 CDP	短接‘1’ 使能 DS1 CDP
86	DS2_CDP_EN ^[15]	使能 DS2 CDP	禁用 DS2 CDP	禁用 DS2 CDP	使能 DS2 CDP
87	DS3_CDP_EN ^[15]	使能 DS3 CDP	禁用 DS3 CDP	禁用 DS3 CDP	使能 DS3 CDP
35	DS4_CDP_EN ^[15]	使能 DS4 CDP	禁用 DS4 CDP	禁用 DS4 CDP	使能 DS4 CDP

注释：

11. 请参见图 16 和图 17。
12. 只在 HX3 处于 I²C 从设备模式时，I2C_DEV_ID 才有效。
13. VID、PORT_DISABLE、NON_REMOVABLE 均为 strap 组。如果 strap 组引脚中的某个引脚处于悬空状态（INVALID），该组输入将为“INVALID”，并且默认设置不会被覆盖掉。
14. 这些 DS 端口是裸露端口，并且可移除所连接的器件。
15. 如果 PWR_SW_POL 被设为低电平有效或高电平有效，则 DSx_CDP_EN 分别作为低电平有效或高电平有效输入使用。

I²C 配置

当 HX3 通过 MODE_SEL 引脚为 I²C 配置使能（请参考第 24 页上的表 5）时，它可配置为 I²C 主设备或 I²C 从设备。HX3 配置数据的最大值为 197 个字节，HX3 的固件为 10KB。请注意，HX3 的固件也包括配置的设置。

HX3 配置为 I²C 主设备

HX3 从外部 I²C EEPROM 读取配置，其大小范围为 16 到 64KB。受支持 EEPROM 的一个示例就是 24LC128。根据第 26 页上的表 7 中的 bSignature 和 blImageType 字段的内容，HX3 将执行下列某个操作：

- 当 bSignature 为 “CY” 和 blImageType 为 0xD4 时，从 EEPROM 加载自定义配置的设置。
- 当 bSignature 为 “CY” 和 blImageType 为 0xB0 时，从 EEPROM 加载赛普拉斯提供的固件。此固件也包括配置的设置。
- 如果 bSignature ≠ “CY”，HX3 将在供应商特定模式内枚举。

表 7. EEPROM 映射图

I ² C 偏移	位	名称	默认值	说明
0	7:0	bSignature LSB (“C”)	0x43	两个字节标签已使用 ASCII 文本 “CY” 初始化。 标签无效时，集线器作为供应商特定的器件被枚举。
1	7:0	bSignature MSB (“Y”)	0x59	两个字节标签已使用 ASCII 文本 “CY” 初始化。标签无效时，集线器作为供应商特定的器件被枚举。
2	7:6	blImageCTL	b'00	保留
	5:4	I ² C 速度	b'11	b'01: 400 kHz b'11: 100 kHz
	3:1	blImageCTL	b'000	保留
	0	blImageCTL	0	0: 执行二进制文件 1: 数据文件
3	7:0	blImageType	0xD4	0xD4: 仅加载配置 0xB0: 加载固件的引导映像 其他所有 blImageType 将返回一个错误代码。
4	7:0	bD4Length	40	bD4Length 是从偏移位 5 算起的长度，单位为字节。 I ² C 偏移字节 0-4 是标头字节。 bD4Length = 6: 仅更新 VID、PID 和 DID bD4Length = 18: 配置选项（无 PHY 调整） bD4Length = 40: 带 PHY 调整选项的配置选项 bD4Length > 40: 用户必须提供有效的字符串描述符 bD4Length > 192: 错误
5	7:0	VID [7:0]	0xB4	自定义供应商 ID — LSB
6	7:0	VID [15:8]	0x04	自定义供应商 ID — MSB
7	7:0	PID [7:0]	0x04	自定义产品 ID (PID) 默认值为 0x6504
8	7:0	PID [15:8]	0x65	如果 USB 2.0 使用单独的 PID，将从偏移字节 35 和 36 读取它的 PID。 否则，USB 2.0 PID = PID+2；默认值为 0x6506
9	7:0	DID [7:0]	00 — 88 引脚 QFN, 10 — 68 引脚 QFN	自定义器件 ID — 修订版 — LSB
10	7:0	DID [15:8]	50	自定义器件 ID — 修订版 — MSB

通过简单易用的赛普拉斯 Blaster Plus 工具，可以更新 EEPROM 的内容。Blaster Plus 是基于图形界面的工具，用于配置 HX3。此工具允许进行下列操作：

- 通过 HX3 的 US 端口，从 PC 下载赛普拉斯提供的固件，并将其存储到与 HX3 的 I²C 连接的 EEPROM 内。
- 从 EEPROM 读取配置设置。这些设置显示在 Blaster Plus 图形界面中。按需要修改这些设置。
- 将更新后的设置重新写入 EEPROM。此外，可创建一个镜像文件，以供外部使用。

请访问 www.cypress.com/hx3 网站，获取 Blaster Plus 工具、用户指南和赛普拉斯提供的固件。

HX3 配置为 I²C 从设备

根据第 26 页上的表 7 中的 EEPROM 映射情况，I²C 主设备可以对 HX3 中的配置设置进行编程。另外，同样可以对包含着配置设置的 HX3 固件 (<10 KB) 进行编程。建议使用 Blaster Plus 工具创建 HX3 固件或配置镜像文件。创建镜像文件时，需要提供 HX3 的 I²C 从设备地址。请参考表 6，了解有关 HX3 的 I²C 从设备地址的信息。

表 7. EEPROM 映射图 (续)

I ² C 偏移	位	名称	默认值	说明
11	7:0	保留	0	保留
12	7:4	SHARED_LINK_EN	b'0000	使能 DS 端口的 Shared Link 位 [7:4]=DS4、DS3、DS2、DS1 0: 未使能 Shared Link 1: 使能 Shared Link
	3:0	SHC_ACTIVE_PORTS [3:0]	b'1111	表示超高速端口是否激活。 位 [3:0] = DS4、DS3、DS2、DS1 0: 未激活 1: 已激活
13	7:0	POWER_ON_TIME	0x32	在某个端口上, 从上电序列开始到该端口上的电源稳定的时间 (单位为 2 ms 间隔) (bPwron2PwrGood)。
14	7:4	REMOVABLE_PORTS [3:0]	b'1111	表示端口是否可移除。 位 [7:4]=DS4、DS3、DS2、DS1 0: 不可移除 1: 可移除
	3:0	UHC_ACTIVE_PORTS [3:0]	b'1111	表示 USB 2.0 端口是否激活。 位 [3:0] = DS4、DS3、DS2、DS1 0: 未激活 1: 已激活
15	7	SS_LED_PIN_CONTROL	0	端口 1 到 4: 禁用 SS LED 0: DS[1:4]_LED_SS 均是 LED。当 SS 端口被激活, 并不处于禁用状态时, 则 LED 将发光。 1: DS[1:4]_LED_SS 不是 LED
	6	GREEN_LED_PIN_CONTROL	0	端口 1 至 4: 禁用 USB 2.0 绿色 LED 0: DS[1:4]_GREEN 均是 LED 1: DS[1:4]_GREEN 不是 LED
	5	AMBER_LED_PIN_CONTROL	0	端口 1 至 4: 禁用 USB 2.0 琥珀色 LED 0: DS[1:4]_AMBER 均是 LED 1: DS[1:4]_AMBER 不是 LED
	4	PORT_INDICATORS	1	支持端口指示灯 0: 在下行方向端口上不支持端口指示灯, 且 USB 2.0 PORT_INDICATOR 请求无效。 1: 在下行方向端口上支持端口指示灯, 且 USB 2.0 PORT_INDICATOR 请求可控制这些指示灯。
	3	COMPOUND_HUB	0	识别复合器件。 0: 表示集线器 (Hub) 不是复合器件的一部分。 1: 表示集线器 (Hub) 是复合器件的一部分。
	2:1	保留	0	保留
	0	GANG	0	1: 为所有下行端口使能组合电源开关 0: 为每一个下行端口使能独立的端口电源开关
16	7	SUSPEND_INDICATOR_DISABLE	0	0: 使能暂停指示灯 1: 表示已禁用暂停指示灯
	6	SS_US_DISABLE	0	集线器的工作模式 (USB 3.0 或 USB 2.0) 0: 表示使能了 USB 3.0 集线器和 USB 2.0 集线器 1: 表示禁用了 USB 3.0 集线器, 并使能了 USB 2.0 集线器
	5	PWR_EN_POLARITY	0	电源开关控制的输出极性 0: 表示低电平有效 1: 表示高电平有效
	4:0	PORT_POLARITY	b'00000	交换 USB 2.0 DP 和 DM 位 [4:0]=DS4、DS3、DS2、DS1、US 1: 表示端口极性互相交换 0: 表示端口极性不交换

表 7. EEPROM 映射图 (续)

I ² C 偏移	位	名称	默认值	说明
17	7:5	保留	0	保留
	4	BC_ENABLE	1	0: 表示禁用了电池充电版本 1.2 1: 表示使能了电池充电版本 1.2
	3	ACA_DOCK	0	当设置该位时, 它会使能上行端口上的 ACA-Dock
	2	APPLE_XA	0	0: 表示苹果产品的充电上限为 2.1 A 1: 表示苹果产品的充电上限为 1 A
	1	保留	0	保留
	0	GHOST_CHARGE_EN	1	0: 表示禁用了 Ghost 充电 1: 表示使能了 Ghost 充电
	7:4	CDP_EN[3:0]	b'1111	每个端口的充电设置 位 [7:4]=DS4、DS3、DS2、DS1 0: 表示禁用了 CDP 1: 表示使能了 CDP
18	3:0	DCP_EN[3:0]	b'0000	每个端口的充电设置 位 [3:0] = DS4、DS3、DS2、DS1 0: 表示禁用了 DCP 1: 表示使能了 DCP
	7	EMBEDDED_HUB	0	如果设置了该位, 则表示 US 是嵌入式端口, 并忽略连接到 VBUS US 引脚的 VBUS。
19	6	ILLEGAL_DESCRIPTOR	1	当设置该位时, USB 2.0 集线控制器将 0x00 和 0x29 作为有效的描述符类型。如果该位为 ‘0’ , 只有 0x29 作为有效的描述符类型。
	5	保留	1	保留
	4	OC_POLARITY	0	过电流输入极性 0: 表示低电平有效 1: 表示高电平有效
	3:0	OC_TIMER	b'1000	过电流输入被过滤的时间 (其单位为毫秒)。
	7:0	保留	0	保留
21	7:4	保留	0	保留
	3	STRING_DESCRIPTOR_ENABLE ^[16]	0	0: 不支持字符串描述符 1: 支持字符串描述符 当不支持字符串描述符时, 集线控制器为每个受支持的字符串返回一个非零的索引 (编译时可编程), 或为每个不受支持的字符串返回 0x00, 如该字段所介绍。
	2:0	保留	0	保留
22	7:0	保留	0	保留

注释:

16. 当字符串描述符支持 LangID、制造商 ID、产品 ID 和序列号时, 每个器件必须有唯一的系列号。

表 7. EEPROM 映射图 (续)

I ² C 偏移	位	名称	默认值	说明
23	7:6	HS_AMPLITUDE_DS4	b'00	高速驱动器幅度控制; 高速驱动器电流: +0% 到 +7.5% b'00: 默认值 b'01: +2.5% b'10: +5% b'11: +7.5%
	5:4	HS_AMPLITUDE_DS3	b'00	
	3:2	HS_AMPLITUDE_DS2	b'00	
	1:0	HS_AMPLITUDE_DS2	b'00	
24	7:6	HS_AMPLITUDE_US	b'00	所有端口的高速驱动器斜率控制 b'0000: +15% b'0001: +5% b'00: 默认值 b'0101: -5% b'1111: -7.5%
	5:2	HS_SLOPE	b'0100	
	1:0	HS_TX_VREF	b'10	
25	7:3	HS_PREEMP_EN[4:0]	b'00000	所有端口的高速静噪电路 (传输包络检波器) 的参考电压 b'00: 96 mV b'01: 108 mV b'10: 120 mV b'11: 132 mV
	2	HS_PREEMP_DEPTH_DS4 ^[17]	0	
	1	HS_PREEMP_DEPTH_DS3 ^[17]	0	
	0	HS_PREEMP_DEPTH_DS2 ^[17]	0	
26	7	HS_PREEMP_DEPTH_DS1 ^[17]	0	DS4、DS3、DS2、DS1 和 US 端口的高速驱动器的预加重使能 0: 禁用了预加重 1: 使能了预加重
	6	HS_PREEMP_DEPTH_US ^[17]	0	
	5	保留	1	
	4:1	PCS_TX_DEEMPH_DS4	0x6	
	0	保留	0	
27	7:4	PCS_TX_DEEMPH_DS3	0x6	USB 3.0 Tx 驱动器去加重值 0x3: -2.75 dB 0x6: -3.4 dB (默认值) 0x9: -4.0 dB
	3:0	PCS_TX_DEEMPH_DS2	0x6	
28	7:4	PCS_TX_DEEMPH_DS1	0x6	USB 3.0 Tx 驱动器去加重值 0x6: -3.4 dB (默认值) 0x9: -4.0 dB
	3:0	PCS_TX_DEEMPH_US	0x6	
29	7	保留	0	保留
	6	保留	1	保留
	5:0	PCS_TX_SWING_FULL_DS4	0x29	调整发送器的启动振幅 0x1F - 0.9 V 0x29 - 1.0 V (默认值) 0x35 - 1.1 V 0x3F - 1.2 V
30	7:6	保留	0	保留
	5:0	PCS_TX_SWING_FULL_DS3	0x29	调整发送器的启动振幅 0x1F - 0.9 V 0x29 - 1.0 V (默认值) 0x35 - 1.1 V 0x3F - 1.2 V

注释:

17. 仅在设置该端口的相应 HS_PREEMP_EN 时, HS_PREEMP_DEPTH 才会有效。

表 7. EEPROM 映射图 (续)

I ² C 偏移	位	名称	默认值	说明
31	7:6	保留	0	保留
	5:0	PCS_TX_SWING_FULL_DS2	0x29	调整发送器的启动振幅 0x1F – 0.9 V 0x29 – 1.0 V (默认值) 0x35 – 1.1 V 0x3F – 1.2 V
32	7:6	保留	0	保留
	5:0	PCS_TX_SWING_FULL_DS1	0x29	调整发送器的启动振幅 0x1F – 0.9 V 0x29 – 1.0 V (默认值) 0x35 – 1.1 V 0x3F – 1.2 V
33	7:6	保留	0	保留
	5:0	PCS_TX_SWING_FULL_US	0x29	调整发送器的启动振幅 0x1F – 0.9 V 0x29 – 1.0 V (默认值) 0x35 – 1.1 V 0x3F – 1.2 V
34	7:0	保留	0	保留
35	7:0	UHC_PID [7:0]_LSB	0x06	USB 2.0 PID。如果 bD4Length ≥ 40，会从此位置读取 USB 2.0 PID。
36	7:0	UHC_PID [15:8]_MSB	0x65	
37–44	7:0	保留	0	保留 8 字节，用于将来扩展
45	7:0	bLength: LangID	4	LangID 长度 (规范定义为 N+2)
46	7:0	DescType	3	字符串描述符类型 (常量值)
47	7:0	LangID — MSB	9	字符串语言 ID — wLangID 的最高有效位
48	7:0	LangID — LSB	4	字符串语言 ID — wLangID 的最低有效位
49	7:0	bLength: 制造商 (X)	54	制造商字符串长度 (“bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number”的总长度应不大于 152 个字节)。 X ≤ 66。
50	7:0	DescType	3	字符串描述符类型 (常量值)
51	7:0	bString: 制造商	'2'、0、 '0'、0、 '1'、0、 '4'、0、 '.'、 0、'C'、 0、'y'、 0、'p'、 0、'r'、 0、'e'、 0、's'、 0、's'、 0、'.'、 0、'S'、 0、'e'、 0、'm'、 0、'r'、 0、'c'、 0、'o'、 0、'n'、 0、'd'、 0、'u'、 0、'c'、 0、't'、 0、'o'、 0、'r'、0	

表 7. EEPROM 映射图 (续)

I ² C 偏移	位	名称	默认值	说明
49 + X	7:0	bLength: 产品 (Y)	22	产品字符串长度 (“bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number”的总长度不大于 152 个字节)。 Y ≤ 66。
50 + X	7:0	DescType	3	字符串描述符类型 (常量值)
51 + X	7:0	bString: 产品	'C', 0, 'Y', 0, '_', 0, 'H', 0, 'X', 0, '3', 0, '.', 0, 'H', 0, 'U', 0, 'B', 0	产品字符串: 根据 USB 2.0 规格的 UNICODE UTF-16LE: “CY-HX3 HUB”
49 + X + Y	7:0	bLength: 序列号 (Z)	22	序列号字符串长度 (“bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number”的总长度不大于 152 个字节)。 Z ≤ 66。
50 + X + Y	7:0	DescType	3	字符串描述符类型 (常量值)
51 + X + Y	7:0	bString: 序列号	'1', 0, '2', 0, '3', 0, '4', 0, '5', 0, '6', 0, '7', 0, '8', 0, '9', 0, 'A', 0	序列号字符串: 根据 USB 2.0 规格的 UNICODE UTF-16LE: “123456789A”

EMI

HX3 符合 FCC 15B (美国) 和 EN55022 (欧洲) 电子消费品规定中的 EMI 要求。按照上述规定, HX3 可承受由干扰源造成的合理 EMI, 并继续按预期工作。

ESD

HX3 在所有引脚上都具有内置 ESD 保护。这些端口上的 ESD 保护电平为基于 JEDEC22-A114 规范的 2.2 kV 人体模型 (HBM)。

最大绝对额定值

超过最大额定值可能会缩短设备的使用寿命。用户指南未经过测试。

存储温度 -65°C 到 $+150^{\circ}\text{C}$

工作温度范围 -40°C 到 $+85^{\circ}\text{C}$

静电放电电压	2200 V
振荡器或晶体频率	$26\text{ MHz} \pm 150\text{ ppm}$
I/O 供电电压	3 V 到 3.6 V
每个 I/O 的最大输入灌电流	4 mA

电气规范

HX3 满足所有 USB-IF 电气标准规范。

直流电气特性

表 8. 直流电气特性

参数	说明	条件	最小值	典型值	最大值	单位
DVDD12	1.2 V 内核电源	—	1.14	1.2	1.26	V
VDD_EFUSE	eFuse 电源	正常运行	1.14	1.2	1.26	V
		编程	2.5	2.6	2.7	V
AVDD12	1.2 V 模拟电源	—	1.14	1.2	1.26	V
VDD_IO	3.3 V I/O 电源	—	3	3.3	3.6	V
AVDD33	3.3 V 模拟电源	—	3	3.3	3.6	V
V _{IH}	输入高电压	—	$0.7 \times VDD_IO$	—	VDD_IO	V
V _{IL}	输入低电平电压	—	0	—	$0.3 \times VDD_IO$	V
V _{OH}	输出高电平电压	在 $I_{OH} \leq +4\text{ mA}$ 条件下的输出高电压	2.4	—	—	V
V _{OL}	输出低电平电压	在 $I_{OL} \geq -4\text{ mA}$ 条件下的输出低电压	—	—	0.4	V
I _{OS}	输入灌电流	LED GPIO 使用情况	—	—	4	mA
I _{IX}	输入漏电流	所有 I/O 保持在 VDD_IO 或 GND 上	-1	—	1	μA
I _{OZ}	输出高阻态漏电流	—	—	—	10	μA
I _{CC}	1.2 V 供电电压的总工作电流	—	—	410	526	mA
I _{CC}	3.3 V 供电电压的总工作电流	—	—	260	286	mA
V _{RAMP}	内核和 I/O 供电的电压斜坡率	电压斜坡必须是单调的	0.2	—	50	V/ms
V _N	内核和 I/O 供电电压允许的噪声级别	AVDD 除外的所有供电电压中允许的最大峰 - 峰噪声级别	—	—	100	mV
V _{N_USB}	AVDD12 和 AVDD33 供电电压允许的噪声级别	USB 供电电压允许的最大峰 - 峰噪声级别	—	—	20	mV

功耗

表 9 提供了 HX3 在不同条件下的预估功耗。表 10 总结了连接 DS 端口的各种设备组合的功耗。

例如，要想计算三个连接至各 DS 端口的 SS 器件（同时没有任何器件连接至一个 DS 端口）和连接至 USB 3.0 主机的一个 US 端口的功耗，请使用以下公式：

$$\text{功耗} = [a] + 2^*[g] = 492.5 + 2^*76 = 644 \text{ mW}$$

[a] 指的是用于使 US 端口连接至 USB 3.0 主机并使 SS 器件连接至 DS 端口的有效功耗。

[g] 指的是连接至 DS 端口的额外 SS 器件的递增功耗。

表 9. 各种使用情况的功耗评估

器件条件	已连接的 DS 端口的数量和速度	典型的功耗			注释	
		供电电流 (mA)		功耗 (mW)		
		1.2 V	3.3 V			
暂停 ^[18]	NA	12.0	7.1	37.8	-	
使用于 USB 3.0 主机的有效功耗 ^[19]	1 SS	204.1	75.0	492.5	[a]	
	1 HS	51.2	45.2	210.7	[b]	
	1 FS	51.2	34.0	173.7	[c]	
	1 SS + 1 HS	218.0	103.4	602.9	[d]	
使用于 USB 2.0 主机的有效功耗 ^[19、20]	1 HS	51.2	45.2	210.7	[e]	
	1 FS	51.2	34.0	173.7	[f]	
附加的 DS 端口的增量有效功耗	SS	39.4	8.7	76.0	[g]	
	HS	7.0	19.8	73.7	[h]	
	FS	7.0	14.2	55.2	[i]	
每个禁用 DS 端口节省的有效功耗 ^[21]	-	10.6	9.6	44.4	[j]	

表 10. 不同配置的功耗

配置	同数据传输连接 的 DS 器件数量	典型的功耗			注释	
		供电电流 (mA)		功耗 (mW)		
		1.2 V	3.3 V			
USB 3.0 4 端口的集线器 (USB 3.0 主机)	4 个 SS 器件	322	101	720	[a] + 3*[g]	
	3 个 SS 器件 + 1 个 HS 器件	297	121	755	[d] + 2*[g]	
	3 个 SS 器件	283	92	644	[a] + 2*[g]	
USB 3.0 4 端口集线器的一个端口被禁用 (USB 3.0 主机)	3 个 SS 器件	272	83	600	[a] + 2*[g] - [j]	
	2 个 SS 器件 + 1 个 HS 器件	247	103	634	[d] + [g] - [j]	
8 个 DS 端口的共享链接	4 个 SS 器件 + 4 个 HS 器件	357	189	1052	[d] + 3*[g] + [h])	
USB 2.0 4 端口的集线器 (USB 2.0 主机)	4 个 HS 器件	72	105	432	[e] + 3*[h]	
	3 个 HS + 1 个 FS 器件	72	99	413	[e] + 2*[h] + [i]	

注释:

18. 低功耗模式下的 US 端口（SS 在 U3 状态和 USB2.0 在 L2 状态）。

19. 全部使能四个 DS 端口。

20. 可通过配置选项禁用 US SS。请参考第 26 页上的表 7，以了解 I²C 配置选项的详细信息。

21. 只有 USB 3.0 主机具有节电特性。可通过配置选项禁用 DS 端口。有关 pin-strapping 和 I²C 配置选项的信息，请分别参考第 25 页上的表 6 和第 26 页上的表 7。

订购信息

表 11 列出了 HX3 的订购信息。该表仅包含当前可以供应的器件型号。工业级温度范围内的器件型号可根据要求提供。相关的详细信息，请访问赛普拉斯的[网站](#)或联系当地销售代表。

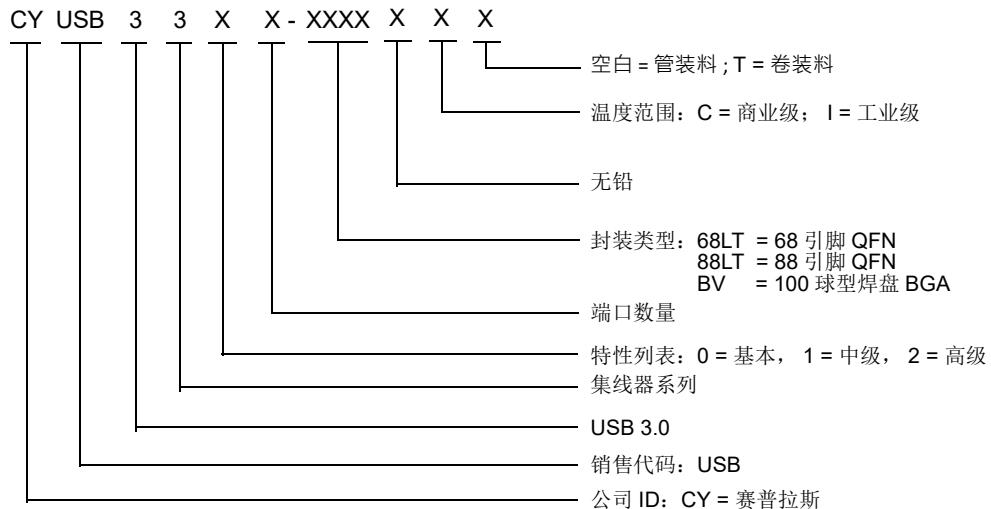
表 11. 订购信息

序号	订购器件型号	DS 端口数量	Shared Link 端口数量	Ghost Charge (Ghost 充电)	ACA- Dock	温度	封装
1.	CYUSB3302-68LTXC	2 (USB 3.0)	0	有	无	0 ~ 70 °C	68 QFN
2.	CYUSB3302-68LTXI	2 (USB 3.0)	0	有	无	-40 ~ 85 °C	68 QFN
3.	CYUSB3304-68LTXC	4 (USB 3.0)	0	有	无	0 ~ 70 °C	68 QFN
4.	CYUSB3304-68LTXI	4 (USB 3.0)	0	有	无	-40 ~ 85 °C	68 QFN
5.	CYUSB3312-88LTXC	2 (USB 3.0)	0	有	无	0 ~ 70 °C	88 QFN
6.	CYUSB3312-88LTXCT	2 (USB 3.0)	0	有	无	0 ~ 70 °C	88 QFN
7.	CYUSB3312-88LTXI	2 (USB 3.0)	0	有	无	-40 ~ 85 °C	88 QFN
8.	CYUSB3312-88LTXIT	2 (USB 3.0)	0	有	无	-40 ~ 85 °C	88 QFN
9.	CYUSB3314-88LTXC	4 (USB 3.0)	0	有	无	0 ~ 70 °C	88 QFN
10.	CYUSB3314-88LTXCT	4 (USB 3.0)	0	有	无	0 ~ 70 °C	88 QFN
11.	CYUSB3314-88LTXI	4 (USB 3.0)	0	有	无	-40 ~ 85 °C	88 QFN
12.	CYUSB3314-88LTXIT	4 (USB 3.0)	0	有	无	-40 ~ 85 °C	88 QFN
13.	CYUSB3324-88LTXC	4 (USB 3.0)	0	有	有	0 ~ 70 °C	88 QFN
14.	CYUSB3324-88LTXCT	4 (USB 3.0)	0	有	有	0 ~ 70 °C	88 QFN
15.	CYUSB3324-88LTXI	4 (USB 3.0)	0	有	有	-40 ~ 85 °C	88 QFN
16.	CYUSB3324-88LTXIT	4 (USB 3.0)	0	有	有	-40 ~ 85 °C	88 QFN
17.	CYUSB3326-88LTXC	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	0 ~ 70 °C	88 QFN
18.	CYUSB3326-88LTXCT	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	0 ~ 70 °C	88 QFN
19.	CYUSB3326-88LTXI	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	-40 ~ 85 °C	88 QFN
20.	CYUSB3326-88LTXIT	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	-40 ~ 85 °C	88 QFN
21.	CYUSB3328-88LTXC	8 (4 SS、4 USB 2.0)	4	有	有	0 ~ 70 °C	88 QFN
22.	CYUSB3328-88LTXCT	8 (4 SS、4 USB 2.0)	4	有	有	0 ~ 70 °C	88 QFN
23.	CYUSB3328-88LTXI	8 (4 SS、4 USB 2.0)	4	有	有	-40 ~ 85 °C	88-QFN
24.	CYUSB3328-88LTXIT	8 (4 SS、4 USB 2.0)	4	有	有	-40 ~ 85 °C	88-QFN
25.	CYUSB3302-BVXC	2 (USB 3.0)	0	有	无	0 ~ 70 °C	100-BGA
26.	CYUSB3302-BVXI	2 (USB 3.0)	0	有	无	-40 ~ 85 °C	100-BGA
27.	CYUSB3304-BVXC	4 (USB 3.0)	0	有	无	0 ~ 70 °C	100-BGA
28.	CYUSB3304-BVXI	4 (USB 3.0)	0	有	无	-40 ~ 85 °C	100-BGA
29.	CYUSB3312-BVXC	2 (USB 3.0)	0	有	无	0 ~ 70 °C	100-BGA
30.	CYUSB3312-BVXI	2 (USB 3.0)	0	有	无	-40 ~ 85 °C	100-BGA
31.	CYUSB3314-BVXC	4 (USB 3.0)	0	有	无	0 ~ 70 °C	100-BGA
32.	CYUSB3314-BVXI	4 (USB 3.0)	0	有	无	-40 ~ 85 °C	100-BGA
33.	CYUSB3324-BVXC	4 (USB 3.0)	0	有	有	0 ~ 70 °C	100-BGA
34.	CYUSB3324-BVXI	4 (USB 3.0)	0	有	有	-40 ~ 85 °C	100-BGA
35.	CYUSB3326-BVXC	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	0 ~ 70 °C	100-BGA

表 11. 订购信息（续）

序号	订购器件型号	DS 端口数量	Shared Link 端口数量	Ghost Charge (Ghost 充电)	ACA- Dock	温度	封装
36.	CYUSB3326-BVXI	6 (2 USB 3.0、2 SS、2 USB 2.0)	2	有	无	-40 ~ 85 °C	100-BGA
37.	CYUSB3328-BVXC	8 (4 SS、4 USB 2.0)	4	有	有	0 ~ 70 °C	100-BGA
38.	CYUSB2302-68LTXI	2 (USB2.0)	0	有	无	-40 ~ 85 °C	68-QFN
39.	CYUSB2304-68LTXI	4 (USB2.0)	0	有	无	-40 ~ 85 °C	68-QFN

订购代码定义



封装

表 12. 封装特性

参数	说明	最小值	典型值	最大值	单位
T _A	工作环境温度	-40	-	85	°C
T _J	工作结温	-40	-	125	°C
T _{JA}	封装 J _A (68 引脚 QFN)	-	16.2	-	°C/W
T _{JA}	封装 J _A (88 引脚 QFN)	-	15.7	-	°C/W
T _{JA}	封装 J _A (100 球型焊盘 BGA)	-	35	-	°C/W
T _{JC}	封装 J _C (68 引脚 QFN)	-	23.8	-	°C/W
T _{JC}	封装 J _C (88 引脚 QFN)	-	18.9	-	°C/W
T _{JC}	封装 J _C (100 球型焊盘 BGA)	-	12	-	°C/W

表 13. 回流焊峰值温度

封装	最高峰值温度	峰值温度的最长时间
68 引脚 QFN	260 °C	30 秒
88 引脚 QFN	260 °C	30 秒
100 球型焊盘 BGA	260 °C	30 秒

表 14. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
68 引脚 QFN	MSL 3
88 引脚 QFN	MSL 3
100 球型焊盘 BGA	MSL 3

封装图

图 18. 68 引脚 QFN ($8 \times 8 \times 1.0$ mm) LT68B 5.1 × 5.1 mm EPAD (Sawn) 封装外形

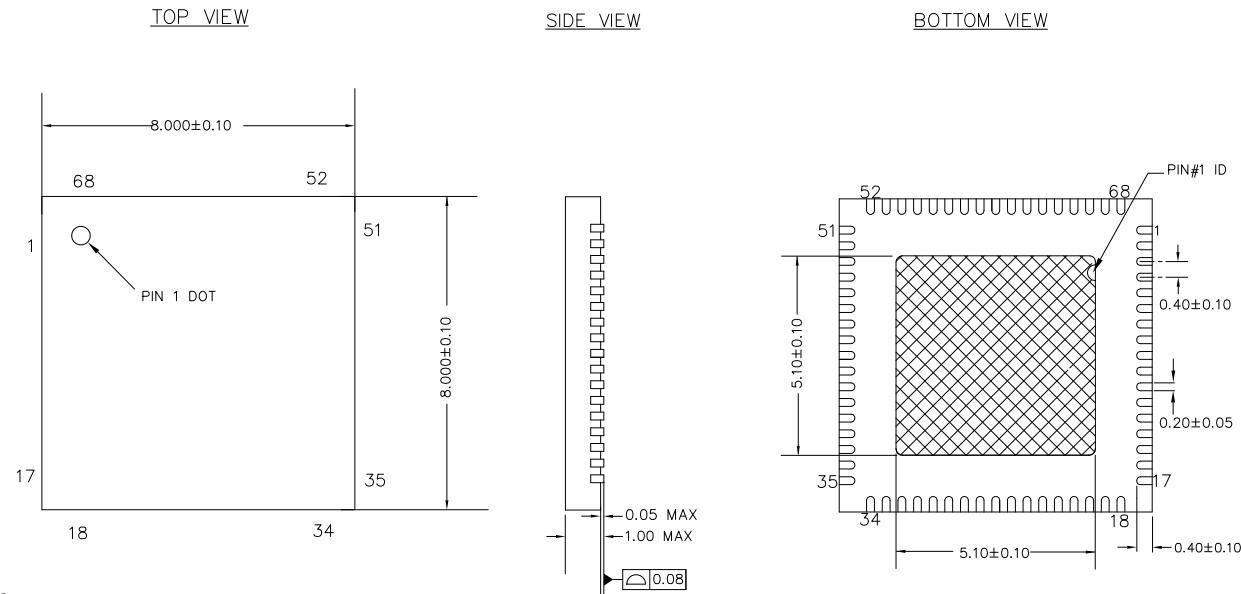


图 19. 88 引脚 QFN ($10 \times 10 \times 1.0$ mm) LT88B 5.3 × 5.3 EPAD (Sawn) 封装外形

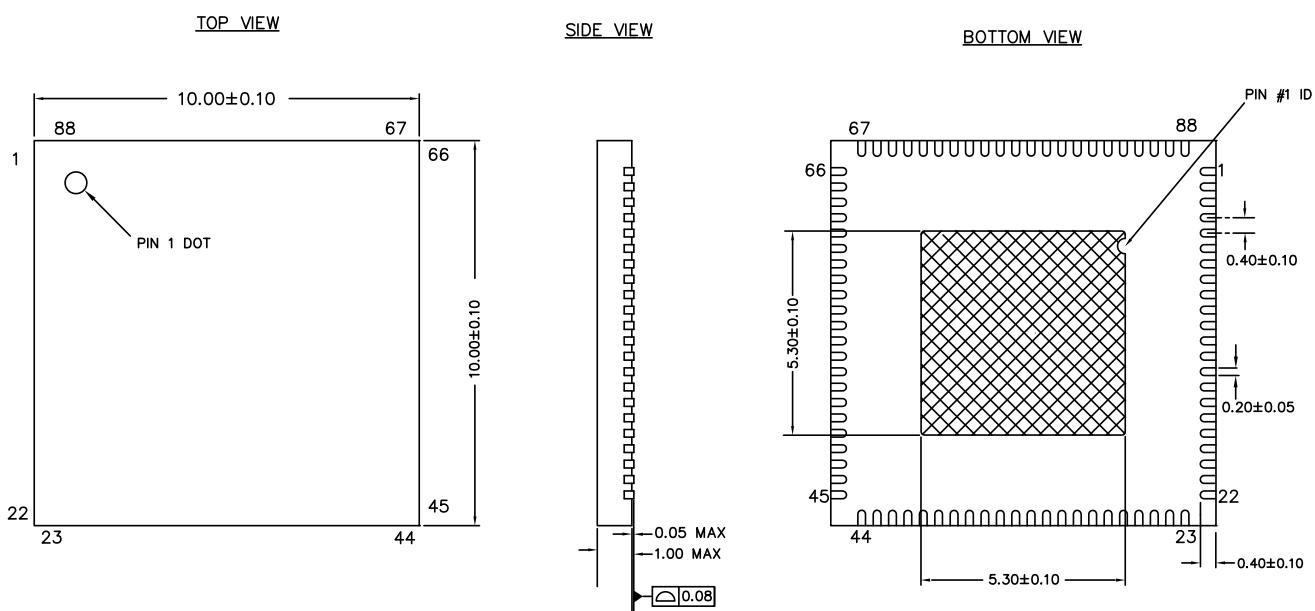
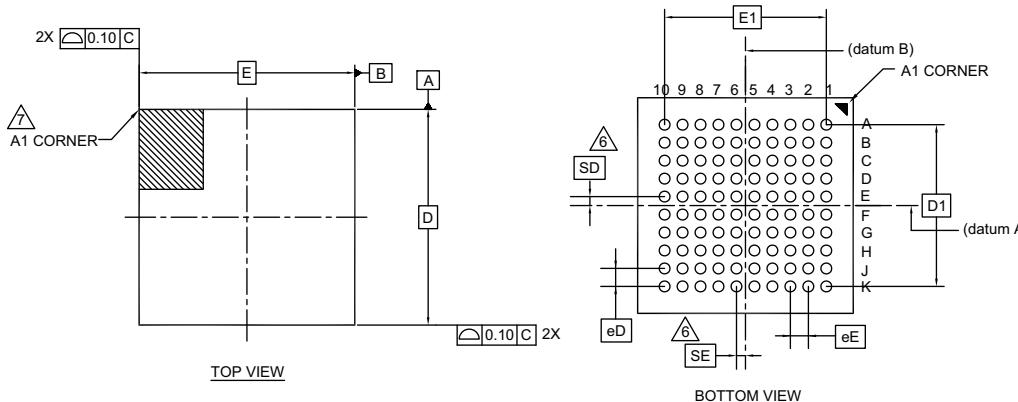


图 20. 100 球型焊盘 BGA (6.0 × 6.0 × 1.0 mm) BZ100 封装外形



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	-	-	1.00
A1	0.16	-	-
D			6.00 BSC
E	6.00 BSC		
D1	4.50 BSC		
E1	4.50 BSC		
MD	10		
ME	10		
N	100		
Ø b	0.25	0.30	0.35
eD	0.50 BSC		
eE	0.50 BSC		
SD	0.25 BSC		
SE	0.25 BSC		

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. SOLDER BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-020.
3. "e" REPRESENTS THE SOLDER BALL GRID PITCH.
4. SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION.
SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION.
N IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX
SIZE MD X ME.
5. DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE
PARALLEL TO DATUM C.
6. "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND
DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW.
WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW
"SD" OR "SE" = 0.
WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW,
"SD" = eD/2 AND "SE" = eE/2.
7. A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK
METALIZED MARK, INDENTATION OR OTHER MEANS.
8. "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED SOLDER
BALLS.
9. JEDEC SPECIFICATION NO. REF. : MO-195C.

51-85209 *F

缩略语

表 15. 本文档中使用的缩略语

缩略语	说明
ACA	附件充电适配器
ASSP	特定应用标准产品
BC	电池充电
CDP	充电下行端口
DS	下行
DCP	专用充电端口
DNU	请勿使用
DWG	器件工作组
EEPROM	电可擦除的可编程只读存储器
FS	全速
FW	固件
GND	接地
GPIO	通用输入 / 输出
HS	高速
ISP	系统内编程
I/O	输入 / 输出
LS	低速
NC	无连接
OTG	On-The-Go
PID	产品 ID
POR	上电复位
ROM	只读存储器
SCL	串行时钟
SDA	串行数据
SS	超高速
TT	数据操作转换器
US	上行
VID	供应商 ID

参考文档

[USB 2.0 规范](#)

[USB 3.0 规范](#)

[电池充电规范](#)

文档规范

测量单位

表 16. 测量单位

符号	测量单位
°C	摄氏度
Ω	欧姆
Gbps	每秒千兆比特
KB	千字节
kHz	千赫兹
kΩ	千欧
Mbps	每秒兆比特
MHz	兆赫兹
μA	微安
mA	毫安
ms	毫秒
mW	毫瓦
ns	纳秒
ppm	百万分率
V	伏特

芯片修订记录

本数据手册适用于 USB-IF 认证的 (TID# 330000060) 的 HX3 版本 *D 和版本 *C 芯片。

版本 *D: 芯片版本提高了 HX3 的产量，并与所有器件型号相兼容。要想使用 HX3 版本 *D 芯片，不需要更改电路板设计或布局。这些产品与 HX3 版本 *C 芯片完全兼容。

版本 *C: 芯片版本纠正了适用于版本 *A 芯片的勘误表。

下表定义了版本 *A、版本 *C 和版本 *D 芯片之间的更改。

序号	项目	器件型号	版本 *A	版本 *C	版本 *D
1	USB-IF 合规性	全部	在外部 EEPROM 上需要使用固件	无需使用外部 EEPROM	无需使用外部 EEPROM
2	连接至 HX3 上行端口的 FS 集线器或主机	全部	不支持	支持	支持
3	暂停电源	全部	90 mW	37.8 mW	37.8 mW

标识方法

通过 HX3 封装第三行上的标记可以区分版本 *D 芯片和版本 *C 以及版本 *A 芯片，如以下示例所示。通过在封装上标记着批号，赛普拉斯可保持晶圆级的产品追溯（包括晶圆制造地点）。



文档修订记录

文档标题: CYUSB330x/CYUSB331x/CYUSB332x/CYUSB230x, HX3 USB 3.0 集线器
文档编号: 001-91402

版本	ECN	变更者	提交日期	变更说明
**	4300195	MURT	03/10/2014	本文档版本号为 Rev. **, 译自英文版 001-73643 Rev. *E。
*A	4483218	LIP	09/15/2014	本文档版本号为 Rev. *A, 译自英文版 001-73643 Rev. *I。
*B	4605969	LIP	12/23/2014	本文档版本号为 Rev. *B, 译自英文版 001-73643 Rev. *K。
*C	4802490	LIP	07/08/2015	本文档版本号为 Rev. *C, 译自英文版 001-73643 Rev. *N。
*D	5971884	HWUL	11/20/2017	本文档版本号为 Rev. *D, 译自英文版 001-73643 Rev. *Q。
*E	6561933	STVN	04/30/2019	本文档版本号为 Rev. *E, 译自英文版 001-73643 Rev. *R。



销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器

汽车级产品

时钟与缓冲器

接口

物联网

存储器

微控制器

PSoC

电源管理 IC

触摸感应

USB 控制器

无线连接

cypress.com/arm

cypress.com/automotive

cypress.com/clocks

cypress.com/interface

cypress.com/iot

cypress.com/memory

cypress.com/mcu

cypress.com/psoc

cypress.com/pmic

cypress.com/touch

cypress.com/usb

cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

赛普拉斯半导体公司 · 2014-2019 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC (“赛普拉斯”) 的财产。本文件，包括其包含或引用的任何软件或固件 (“软件”)，根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有，除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、**非独家且不可转让的**如下许可（无再许可权）(1) 在赛普拉斯特软件著作权项下的下列许可权：(一) 对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和 (二) 仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和 (2) 在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯并不承担任何由于使用赛普拉斯产品而引起的安全问题及安全漏洞的责任，例如未经授权的访问或使用赛普拉斯产品。此外，本材料中所介绍的赛普拉斯产品可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。（如果发现此类问题，赛普拉斯会提供勘误表）赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本文档信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此产生的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“**非预期用途**”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由各自所有者主张为该方财产。