

EZ-USB™ CX3 MIPI CSI-2 至 USB 5 Gbps 桥接控制器

特性

- 通用串行总线集成
 - USB 3.0 和 USB 2.0 外设符合 USB 3.0 规范版本 1.0
 - 5 Gbps USB 3.0 PHY 符合 PIPE 3.0
 - 具有 32 个物理端点
- MIPI CSI-2 RX 接口
 - 符合 MIPI CSI-2 (版本 1.01, 修订 0.04, 2009 年 4 月 2 日)
 - 支持多达四个数据通道 (CYUSB3065 支持多达四个通道; CYUSB3064 支持多达两个通道)
 - 每个通道最高支持 1 Gbps (CYUSB3065 最多支持四个通道; CYUSB3064 最多支持两个通道)
 - 用于图像传感器配置的 CCI 接口
- 支持以下视频数据格式:
 - 用户自定义的 8 位
 - RAW8/10/12/14
 - YUV422 (CCIR/ITU 8/10bit), YUV444
 - RGB888/666/565
- 完全可访问的 32 位 CPU
 - 运行频率为 200 MHz 的 ARM926EJ-S 内核
 - 大小分别为 512 KB 或 256 KB 的嵌入式 SRAM
- 另外, 还可连接以下外设:
 - 频率为 1 MHz 的 I²C 主控制器
 - 采样频率为 8 kHz、16 kHz、32 kHz、44.1 kHz、48 kHz、96 kHz 和 192 kHz 的 I²S 主设备 (仅用于发送器)
 - 支持速度高达 4 Mbps 的 UART
 - 频率为 33 MHz 的 SPI 主设备
- 12 个 GPIO
- 内核断电模式下功耗超低
- 内核和 I/O 各有独立的供电区域
 - 内核的工作电压为 1.2 V
 - I²S、UART 和 SPI 的工作电压为 1.8 到 3.3 V
 - I²C 的 I/O 工作电压为 1.8 V 到 3.3 V
- 10 mm × 10 mm, 0.8 mm 间距无铅球栅阵列 (BGA) 封装
- EZ-USB™ 软件开发套件 (SDK), 便于代码开发

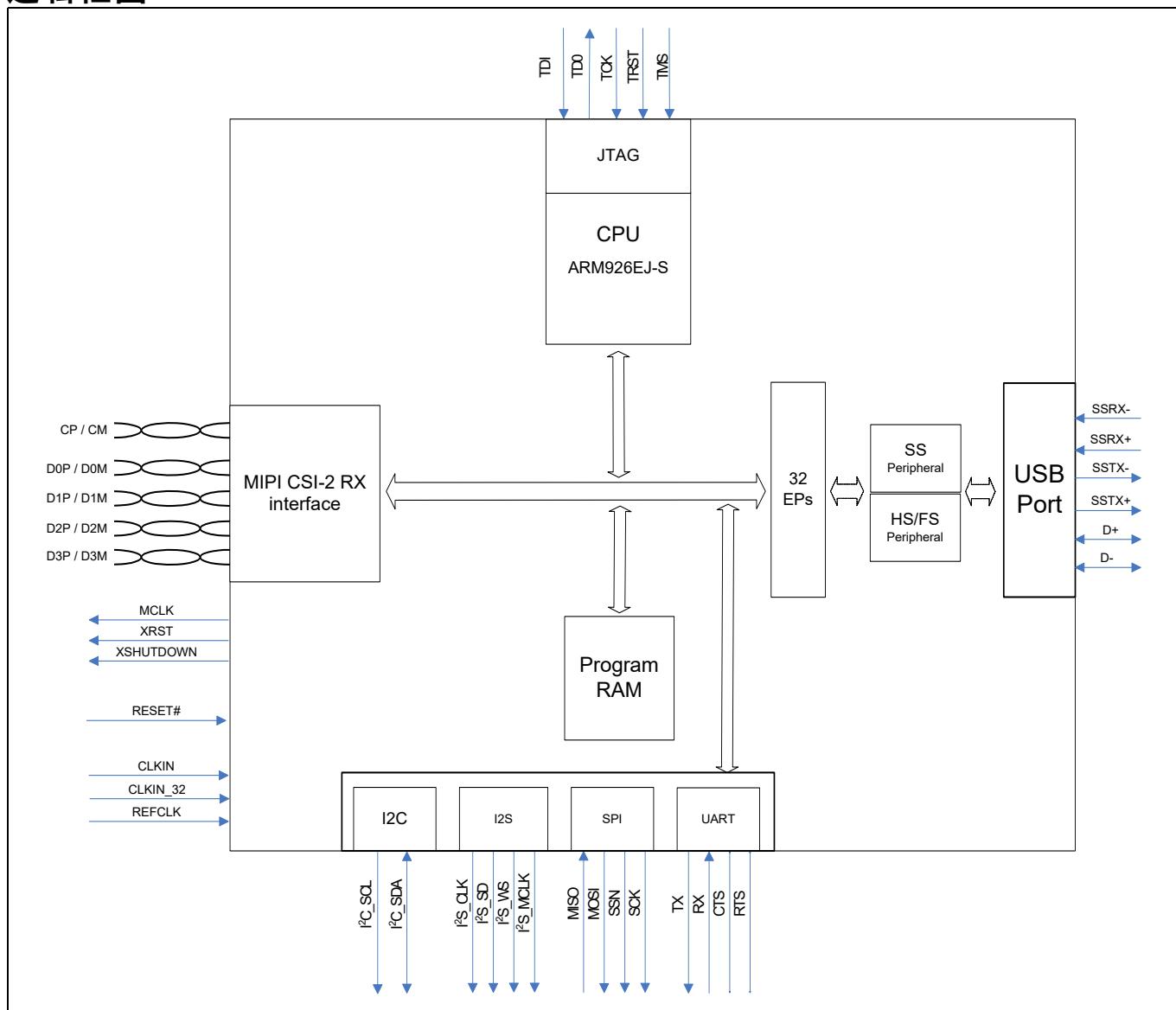
勘误表: 有关芯片勘误表的信息, 参阅第 45 页上的 "[勘误表](#)"。具体内容包括触发条件、受影响的器件以及推荐的解决方法。

应用

应用

- 数码摄像机
- 数码照相机
- 网络摄像头
- 扫描仪
- 视频会议系统
- 手势控制
- 监控摄像头
- 医疗成像设备
- 视频 IP 电话
- USB 显微镜
- 工业摄像机

逻辑框图



更多信息

更多信息

英飞凌在 www.infineon.com 上提供了大量数据，帮助您选择适合您设计的设备，并快速有效地将设备集成到您的设计中。有关资源的完整列表，参阅英飞凌 CX3 网页 www.infineon.com/CX3。

- 概述 : [USB 产品组合](#)
- USB 3.0 产品选择器: [FX3, FX3S, CX3, HX3](#)
- 应用笔记: 英飞凌提供大量的 USB 应用笔记，涵盖从基础到高级水平范围的广泛主题。以下是 CX3 入门推荐阅读的应用笔记：
 - [AN75705](#) – EZ-USB™ FX3 使用入门
 - [AN90369](#) – 如何使用 EZ-USB™ CX3 接口连接 MIPI CSI-2 图像传感器
 - [AN75779](#) – 在 USB 视频类 (UVC) 框架中，如何使用 EZ-USB™ FX3 实现图像传感器连接
 - [AN76405](#) – EZ-USB™ FX3 引导选项
 - [AN70707](#) – EZ-USB™ FX3/FX3S 硬件设计指南以及原理图清单
 - [AN86947](#) – 使用 EZ-USB™ FX3 优化 USB 3.0 吞吐量
 - [AN231295](#) – EZ-USB™ SX3 使用入门
- 程序示例：
 - [USB 5 Gbps](#)
- 技术参考手册 (TRM)：
 - [EZ-USB™ CX3 技术参考手册](#)
- 知识库文章：
 - [CX3 视频计时参数分析 - KBA226779](#)
 - [CX3 时钟参数分析 - KBA226758](#)
 - [CX3 固件：常见问题 - KBA91297](#)
 - [CX3 硬件：常见问题 - KBA91295](#)
 - [CX3 应用软件 /USB 驱动程序：常见问题 - KBA91298](#)
 - [知识库 - 赛普拉斯半导体 Cage 代码 - KBA89258](#)
- 开发套件：
 - [EZ-USB™ CX3 THEIA-CAM - 1300 万像素 PDAF UVC 摄像机解决方案](#)
 - [Denebola - USB 3.0 UVC 参考设计套件 \(RDK\)](#)
- 模型：
 - [CX3 设备 OrCad 原理图符号](#)
 - [CYUSB306x - IBIS](#)

EZ-USB™ 软件开发套件

英飞凌为 CX3 提供完整的固件堆栈，以便将 USB 5 Gbps 轻松集成到任何嵌入式 MIPI 图像传感器应用中。软件开发工具包 ([FX3SDK](#)) 附带了工具，驱动程序和应用程序示例，有助于加速应用程序开发。FX3 SDK 设置包括 CX3 API 以及 Omnivision OV5640 和 Aptina AS0260 图像传感器接口的示例固件。适用于 FX3 SDK 的 CX3 MIPI 配置工具 Eclipse 插件可加速任何其他图像传感器的 CX3 固件开发。

目录

目录

特性	1
应用	2
逻辑框图	2
更多信息	3
EZ-USB™ 软件开发套件	3
目录	4
1 功能概述	6
2 应用示例	7
3 USB 接口	8
3.1 重新枚举	8
3.2 VBUS 过压保护	8
4 MIPI CSI-2 RX 接口	9
4.1 额外输出	9
5 CPU	10
6 JTAG 接口	11
7 其他接口	12
7.1 UART 接口	12
7.2 I2C 接口	12
7.3 I2S 接口	12
7.4 SPI 接口	12
8 引导选项	13
9 复位	14
9.1 硬复位	14
9.2 软复位	14
10 时钟	15
10.1 32 kHz 看门狗定时器时钟输入	15
11 电源	16
11.1 功耗模式	16
12 配置选项	18
13 数字 I/O	19
14 GPIO	20
15 EMI	21
16 系统级 ESD	22
17 引脚配置	23
18 引脚说明	24
19 电气规范	28
19.1 最大绝对额定值	28
19.2 工作条件	28
19.3 DC 规范	29
19.4 MIPI D-PHY 电气特性	31
20 热特性	32
21 AC 时序参数	33
21.1 MIPI 数据到时钟时序参考	33
21.2 基准时钟规范	33
21.3 MIPI CSI 信号低功耗 AC 特性	34
21.4 AC 规范	34
21.5 串行外设时序	35
22 复位序列	40
23 订购信息	41
23.1 订购代码定义	41
24 封装图	42

目录

25 缩略语	43
26 文档惯例	44
26.1 计量单位	44
27 勘误表	45
27.1 受影响的部件号	45
27.2 合格状况	45
27.3 勘误表	45
文档修订记录	50

功能概述

1 功能概述

英飞凌 EZ-USB™ CX3 是下一代桥接控制器，可将具有移动工业处理器接口 - 相机串行接口 2 (MIPI CSI-2) 接口的设备连接到任何 USB 3.0 主机。

CX3 带有一个 4 通道 CSI-2 接收器，每个通道的速度可达 1 Gbps。它支持 RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 位)、RGB888/666/565 和用户自定义 8 位等视频数据格式。

CX3 集成了 USB3.0 和 USB2.0 物理层 (PHY) 以及 32 位 ARM926EJ-S 微处理器，因此具有强大的数据处理能力，并可用于构建自定义应用。

CX3 具有大小为 512 KB 的片上 SRAM (参阅第 41 页上的 "[订购信息](#)")，用于存储代码和数据。EZ-USB™ CX3 还提供连接 UART、SPI、I²C 和 I²S 等串行外设的接口。

CX3 自带应用开发工具。软件开发套件中自带应用示例，从而能够加快产品的上市时间。

CX3 符合 USB 3.0 v1.0 规范，并可向下与 USB 2.0 相兼容。它符合 2009 年 4 月 2 日公布 的 MIPI CSI-2 v1.01 修订版 0.04 规范。

应用示例

2 应用示例

在典型应用中（见 [图 1](#)），CX3 充当主处理器，并连接到图像传感器、音频设备或相机控制设备等。

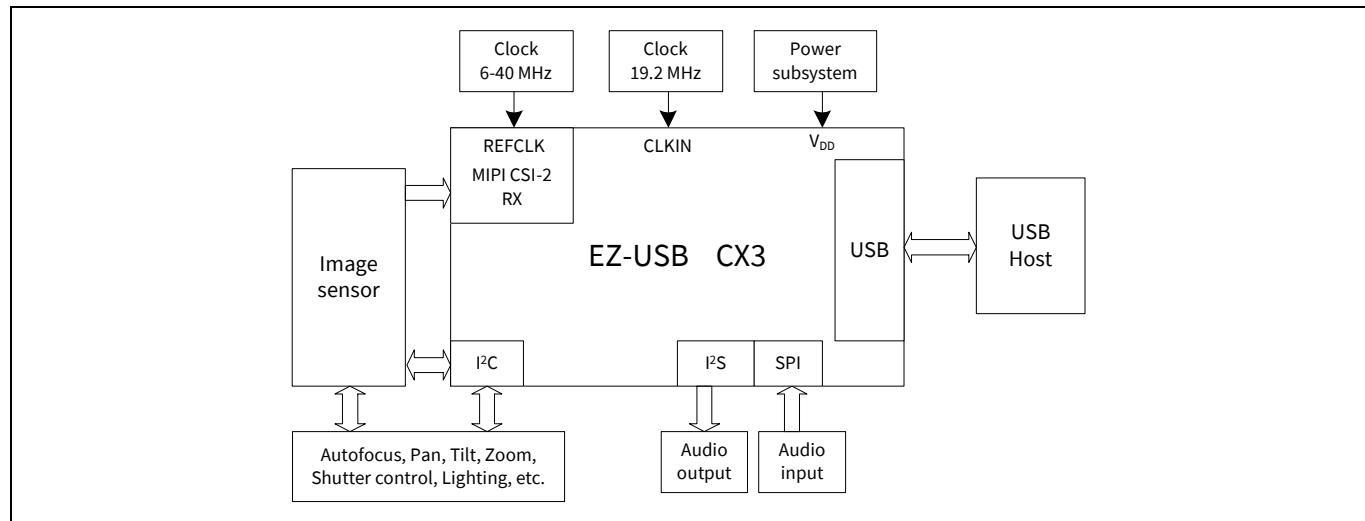


图 1 EZ-USB™ CX3 应用示例

USB 接口

3 USB 接口

CX3 与以下规范兼容，同时支持下面各性能：

- 支持符合 USB 3.0 规范修订版 1.0 的 USB 外围设备功能，还向后兼容 USB 2.0 规范。
- 作为一个外设，CX3 能够执行超高速、高速以及全速的数据传输。
- 支持多达 16 个输入端点和 16 个输出端点。
- 作为 USB 外设时，CX3 支持附加的 USB 储存 (UAS)、USB 视频类别 (UVC) 和媒体传输协议 (MTP) 等 USB 外设类别。作为 USB 外设并由外部的主机处理器全面处理时，所有其他器件类别仅在接通模式下受到支持。

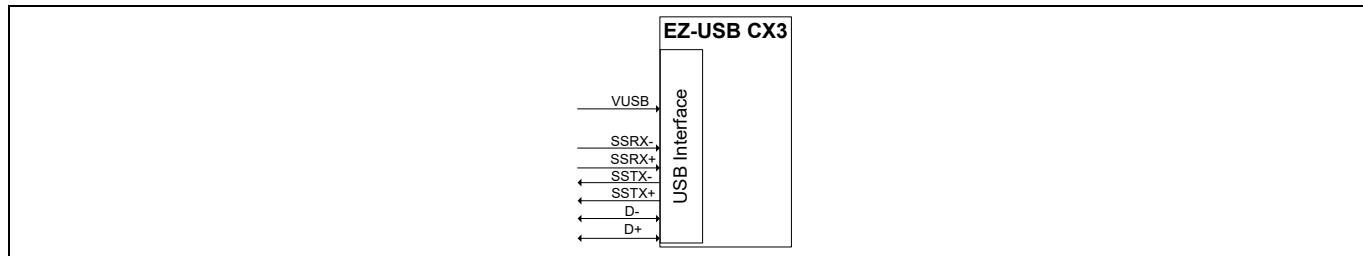


图 2 USB 接口信号

3.1 重新枚举

由于 CX3 为软配置，因此一个芯片具有多个不同的 USB 器件特征。

首次插入 USB 时，CX3 会自动枚举赛普拉斯供应商 ID (0x04B4)，并通过 USB 接口下载固件和 USB 描述符。下载的固件将执行电气断开和连接操作。然后，CX3 作为一个由下载信息定义的器件使用，再次进行枚举。该两个步骤的流程被称为重新枚举 (ReEnumeration)，在器件插入时即时发生。

3.2 VBUS 过压保护

CX3 的 VUSB 引脚上的最大输入电压为 6 V。充电器可在 VUSB 上提供高达 9 V 的电压。在这种情况下，要求使用一个外部过压保护 (OVP) 器件来防止在 VUSB 上损坏 CX3。图 3 显示了在 VUSB 上连接了 OVP 设备的系统应用程序图。有关 VUSB 的工作范围，参阅 第 29 页上的 "DC 规范"。

注意 USB 连接器的 VBUS 引脚应与 CX3 的 VUSB 引脚相连。

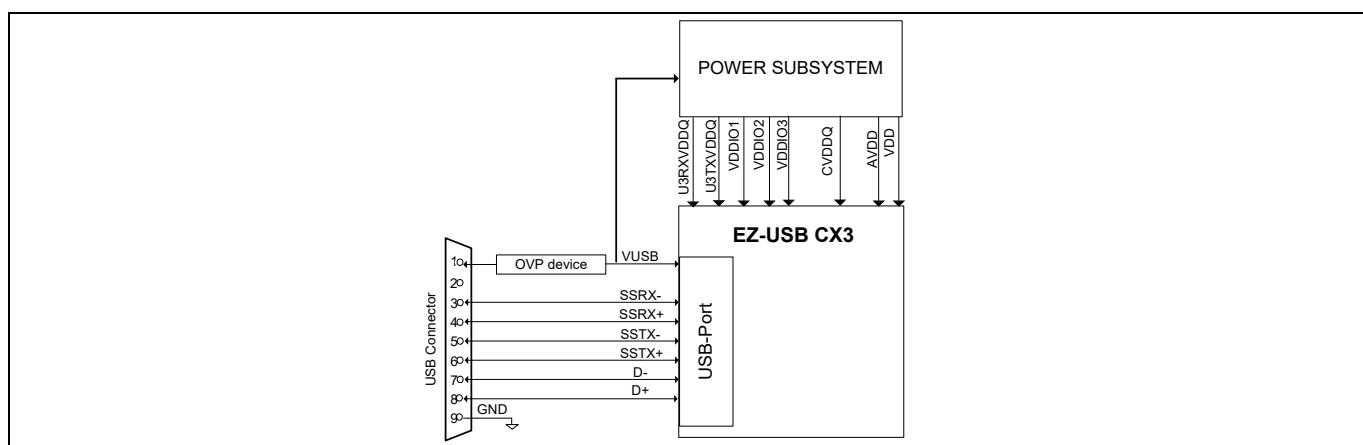


图 3 VUSB OVP 器件的系统图

4 MIPI CSI-2 RX 接口

移动工业处理器接口 (MIPI) 协会定义了相机串行接口 2 (CSI-2) 标准, 使图像数据能够通过高带宽串行线路发送。

CX3 实现了具有以下功能的 MIPI CSI-2 接收器:

1. 它可以通过 1、2、3 或 4 个通道接收时钟和数据。(CYUSB3065 部件最多支持四个通道; CYUSB3064 部件最多支持两个通道)
2. 每个 CSI 通道最多支持 1 Gbps 的数据 (总最大带宽不应超过 2.4 Gbps)。
3. 支持 RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 位)、RGB888/666/565 和用户自定义 8 位等视频格式。
4. 提供一个 CCI 接口 (兼容 100 kHz 或 400 kHz I²C 接口, 7 位寻址), 用于配置传感器。
5. GPIO 可用于同步外部闪光灯或照明系统与图像传感器, 以照亮场景, 通过改善信噪比来提高图像质量。
6. GPIO 还可用于将图像传感器与外部事件同步, 以便根据外部事件捕捉图像。
7. 串行接口 (如 I²C、I²S、SPI、UART) 可用于实现自动对焦和平移、倾斜、变焦 (PTZ) 等摄像机功能。

4.1 额外输出

除标准 MIPI CSI-2 信号外, 还提供以下三个额外输出:

1. XRST: 此引脚可用于重置图像传感器。
2. XSHUTDOWN: 此引脚可用于将传感器置于待机 / 关闭模式。
3. MCLK: 此引脚可以提供时钟输出。它只能用于测试图像传感器。在生产中, 使用外部时钟发生器作为图像传感器的时钟输入。

5 CPU

CX3 配有一个片上 32 位 200 MHz ARM926EJ-S 的内核 CPU。内核可直接访问 16 KB 的指令紧密耦合内存 (TCM) 和 8 KB 的数据 TCM。ARM926EJ-S 内核还为固件调试提供了 JTAG 接口。

CX3 具有下面各优点：

- 集成了存储代码和数据的 512 KB 嵌入式 SRAM，以及 8 KB 的指令缓存和数据缓存。
- 能在多种外设（如 USB、CSI-2 Rx、I²S、SPI、和 UART）间实现高效灵活的 DMA 连接。固件只需配置外设间数据访问，这些外设随后由 DMA 结构进行管理。
- 通过 ARM926EJ-S 的行业标准开发工具可容易进行应用开发。

英飞凌 EZ-USB™ CX3 开发套件提供 CX3 固件示例。英飞凌 EZ-USB™ CX3 软件开发工具包提供可移植到外部处理器的软件 API。

JTAG 接口

6 JTAG 接口

CX3 的 JTAG 接口包含一个标准的 5 引脚接口，用于连接 JTAG 调试器。该调试器可通过 CPU 内核的片上调试电路来调试固件。

ARM926EJ-S 内核的这些业界标准调试工具，可用于 CX3 应用开发。

其他接口

7 其他接口

CX3 支持下列串行外设：

- UART
- I²C
- I²S
- SPI

第 24 页上的 "[CYUSB306X 引脚列表](#)" 显示了这些接口的详细映射方式。

7.1 UART 接口

CX3 的 UART 接口支持全双工通信。其中包含 [表 1](#) 中所描述的信号。

表 1 **UART 接口信号**

信号	说明
TX	输出信号
RX	输入信号
CTS	流量控制
RTS	流量控制

UART 支持各种波特率，从 300 bps 到 4608 Kbps，可通过固件进行选择。如果启用了流控制，那么只有激活CTS输入时，CX3的UART才会发送数据。此外，当就绪接收数据时，CX3的UART会设置RTS输出信号。

7.2 I²C 接口

CX3 的 I²C 接口符合 I²C 总线规范修版本 3。该 I²C 接口只能作为 I²C 主设备使用，因此，会使用它与其他 I²C 从设备进行通信。例如，CX3 可从连接至 I²C 接口的 EEPROM 引导，它是可选的引导选项。

CX3 的 I²C 主设备控制器也支持多主控模式功能。

I²C 接口采用 V_{DDIO1} 供电，该电压独立于其他串行外设。这样，I²C 接口可以灵活地在不相同的电压下工作，这一点不同于其他串行接口。

I²C 控制器支持 400 kHz 和 1 MHz 的总线频率。当 V_{DDIO1} 为 1.8 V、2.5 V 或 3.3 V 时，支持的工作频率为 400 kHz 和 1 MHz。I²C 控制器支持时钟延长性能，从而允许较慢器件实现流控制。

I²C 接口的 SCL 和 SDA 信号都要求外部上拉电阻。上拉电阻必须连接到 V_{DDIO1}。

注意 内部使用模式为 0x0000111x 的 I²C 地址，不应将具有这些地址的从属设备连接至总线。

7.3 I²S 接口

CX3 具有 I²S 端口，用于支持外部音频解码器件。CX3 可作为 I²S 主设备（仅作为发送器）。I²S 接口包括四种信号：时钟行（I2S_CLK）、串行数据行（I2S_SD）、单字选择行（I2S_WS）和主控系统时钟（I2S_MCLK）。CX3 可在 I2S_MCLK 上生成系统时钟输出，或在 I2S_MCLK 上接受外部系统时钟输入。

I²S 接口支持的采样频率为 8 kHz、16 kHz、32 kHz、44.1 kHz、48 kHz、96 kHz 和 192 kHz。

7.4 SPI 接口

CX3 支持串行外设端口上的 SPI 主设备接口。最高的工作频率为 33 MHz。

SPI 控制器支持四种使用启动 - 停止时钟信号的 SPI 通信模式（参见第 38 页上的 "[SPI 时序规范](#)"，了解有关各模式的详细信息）。该控制器只能控制一个主设备，并具有自动控制单一 SSN 信号的性能。它支持从 4 位到 32 位大小的数据操作。

引导选项

8 引导选项

CX3 可从多个源加载引导镜像文件，源可通过 PMODE 引脚配置来选择。CX3 引导选项如下：

- 从 USB 引导
- 从 I²C 引导
- 从 SPI 引导
 - 支持的英飞凌 SPI 闪存部件有 S25FS064S (64 MB)、S25FS128S (128 MB) 和 S25LFL064L (64 MB)。
 - 同时也支持 W25Q32FW (32 MB)。

表 2 CX3 引导选项

PMODE[2:0] ^[1]	引导自
F11	USB 引导
F1F	I ² C 如引导失败，则从 USB 引导
1FF	仅使用 I ² C
0F1	SPI 如引导失败，则从 USB 引导

注释

1. F 表示悬空。

复位

9 复位

9.1 硬复位

通过激活 CX3 上的 RESET# 引脚来初始化硬复位。复位序列和时序的具体要求详见图 11 和表 18。在硬复位期间，所有的 I/O 均为三态。

另外还提供一个名为 MIPI_RESET 的复位引脚，用于重置 MIPI CSI-2 内核。正常运行时，应使用电阻器将其下拉。

9.2 软复位

软复位有两种类型：

- CPU 复位 — 复位 CPU 程序计数器。CPU 复位后无需重新加载固件。
- 全器件复位 — 该复位与硬复位相同。全器件复位后必须重新加载固件。

10 时钟

CX3 的正常运行需要两个时钟：

1. 在 CLKIN 引脚处连接的 19.2 MHz 时钟
2. 在 REFCLK 引脚处连接的 6 MHz 至 40 MHz 时钟

CX3 的时钟输入必须符合表 3 中规定的相位噪声和时序抖动要求。

输入时钟频率独立于 CX3 内核或任何器件接口（包括 CSI-2 Rx 端口）的时钟和数据速率。内部 PLL 按照输入频率使用相应的时钟倍频选项。

注意 REFCLK 属于 VDDIO1 功率域，CLKIN 属于 CVDDQ 功率域。如果使用相同的时钟源，时钟必须通过一个具有两个输出的缓冲器，然后连接到时钟引脚。确保时钟缓冲器、CVDDQ 和 VDDIO1 采用相同的电压供电。

表 3 CX3 输入时钟规格

参数	说明	规格		单位
		最小值	最大值	
相位噪声	100 Hz 偏移	-	-75	dB
	1 kHz 偏移	-	-104	dB
	10 kHz 偏移	-	-120	dB
	100 kHz 偏移	-	-128	dB
	1 MHz 偏移	-	-130	dB
最大频率偏差	-	-	150	ppm
占空比	-	30	70	%
过冲	-	-	3	%
下冲	-	-	-3	%
上升时间 / 下降时间	-	-	3	ns

10.1 32 kHz 看门狗定时器时钟输入

CX3 包含一个看门狗定时器。看门狗定时器可以用于中断 ARM926EJ-S 内核，自动唤醒待机模式下的 CX3 和复位 ARM926EJ-S 内核。看门狗定时器运行一个 32 kHz 的时钟，该时钟可由专用 CX3 引脚上的一个外部源选择性地提供。

可通过固件禁用看门狗定时器。

表 4 提供了对可选 32 kHz 时钟输入的要求。

表 4 32 kHz 时钟输入要求

参数	最小值	最大值	单位
占空比	40	60	%
频率偏差	-	±200	ppm
上升时间 / 下降时间	-	200	ns

11 电源

CX3 具有下列供电区域：

- IO_VDDQ: 用于数字 I/O 的一组独立供电区域
 - V_{DDIO1} : GPIO、I²C、JTAG、XRST、XSHUTDOWN 和 REFCLK
 - V_{DDIO2} : UART 和 I²S (MCLK 除外)
 - V_{DDIO3} : I²S_MCLK 和 SPI
 - V_{VDDQ} : CLKIN
 - V_{DD_MIPI} : MIPI CSI-2 时钟和数据通道
- V_{DD} : 这是逻辑内核的供电电压。额定供电电压为 1.2 V。其为内核逻辑电路供电。下列各项也必须使用同样的供电电压：
 - A_{VDD} : PLL、晶体振荡器和其它内核模拟电路的 1.2 V 供电电压。
 - U3TXVDDQ/U3RXVDDQ: 这些是 USB 3.0 接口的 1.2 V 供电电压。
- VUSB: 这是 USB I/O 和模拟电路的 4V 至 6V 电源。该供电区域通过 CX3 的内部电压调节器向 USB 收发器供电，将 VUSB 内部调节为 3.3 V。

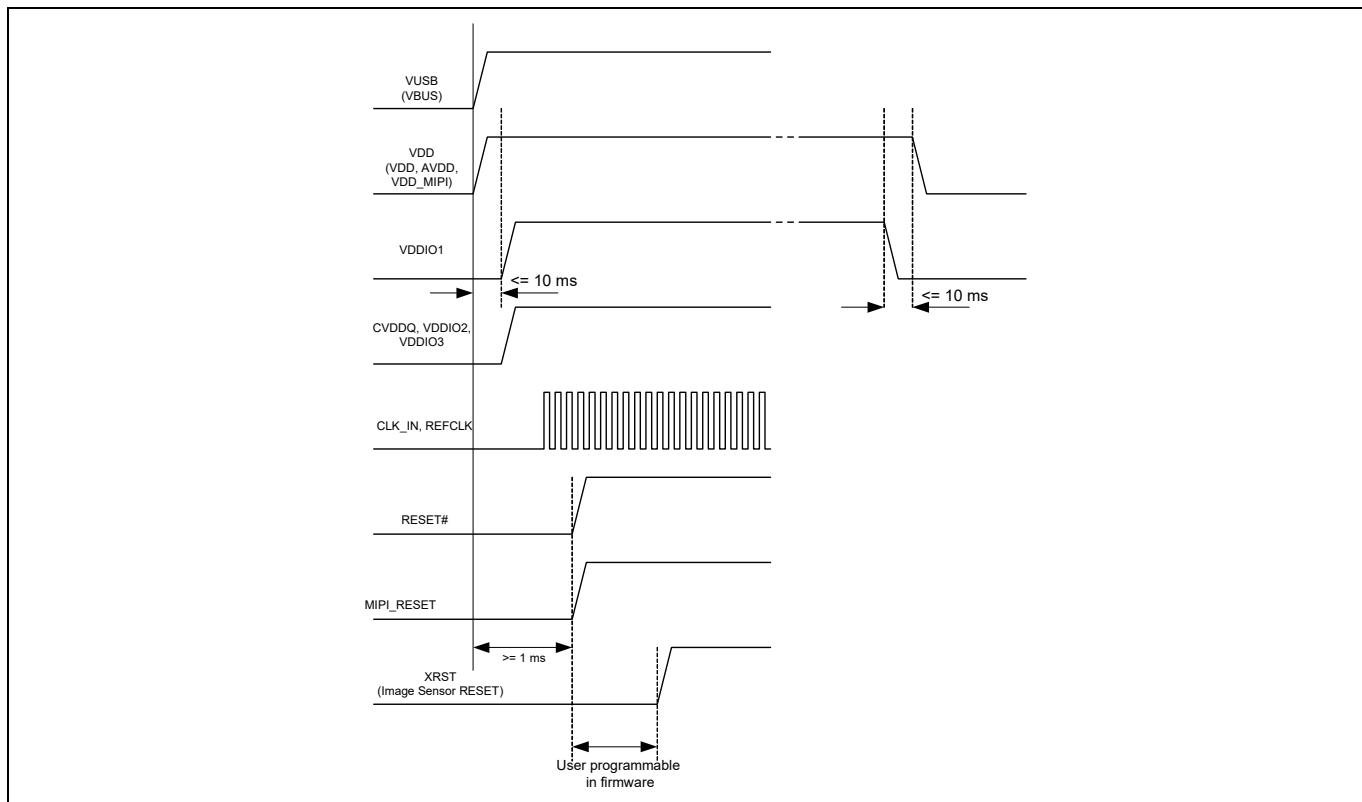
注意 不同电源必须按特定顺序接通或断开，如 [图 4](#) 所示。

11.1 功耗模式

CX3 支持下列各功耗模式：

- 正常模式：这是全功能的工作模式。在该模式下，内部 CPU 时钟和内部 PLL 均已启用。
 - 正常工作功耗不超过 I_{CC} 内核最大值和 I_{CC} USB 最大值的总和 (有关电流消耗规范，参阅第 29 页上的 "[DC 规范](#)")。
 - 不使用相应接口时，可关闭 I/O 电源 V_{DDIO2} 和 V_{DDIO3} 。正常运行时，不可以关闭 V_{DDIO1} 。
- 低功耗模式 (参见 [表 5](#))：
 - 启用 USB 3.0 PHY 的暂停模式
 - 待机模式
 - 内核断电模式

电源



配置选项

12 配置选项

表 5 低功耗模式的进入和退出方法

低功耗模式	特性	进入方法	退出方法
启用 USB 3.0 PHY 的暂停模式	<ul style="list-style-type: none"> 该模式下的功耗不超过 I_{SB1} USB 3.0 PHY 被启用，并处于 U3 模式（为 USB 3.0 规范中所定义的暂停模式之一）。其他时钟均关闭时，该模块可单独使用其内部时钟工作 所有 I/O 均维持先前的状态 必须保持唤醒源和内核电源的供电。所有其他电域都可独立开启 / 关闭 必须维持配置寄存器、缓冲存储器以及所有内部 RAM 的状态 全部数据操作必须在 CX3 进入暂停模式前完成（未完成的数据操作的状态将不会得到保存） 由于程序计数器并不会复位，因此固件将恢复暂停前的操作（除非通过 RESET# 激活唤醒） 	<ul style="list-style-type: none"> ARM926EJ-S 内核上执行的固件可将 CX3 置于暂停模式。例如，在 USB 暂停时，固件可使 CX3 进入暂停模式 	<ul style="list-style-type: none"> D+ 切换到低或高 D- 切换到低或高 恢复 SSRX± 上的状态 检测 VBUS UART_CTS 电平检测（可编程极性） 激活 RESET#
待机模式	<ul style="list-style-type: none"> 该模式下的功耗不会超过 ISB_3 所有配置寄存器的设置以及程序 / 数据 RAM 的内容将会保留。但是，无法保证缓冲区和数据路径其他部分中的数据（如存在）。因此，在将 CX3 置于待机模式之前，应保证外部处理器已读取所需的数据 从待机模式被唤醒后，程序计数器将复位 GPIO 引脚保持其配置情况 关闭内部 PLL 关闭 USB 收发器 断开供给 ARM926EJ-S 内核的电源。唤醒时，内核重新启动并运行存储在程序 / 数据 RAM 中的程序 必须保持唤醒源和内核电源的供电。所有其他电域都可独立开启 / 关闭 	<ul style="list-style-type: none"> 在 ARM926EJ-S 内核或外部处理器上执行的固件会配置相应的寄存器 	<ul style="list-style-type: none"> 检测 VBUS UART_CTS 电平检测（可编程极性） 激活 RESET#
内核断电模式	<ul style="list-style-type: none"> 此模式下的功耗不会超过 ISB_4 关闭内核电源 所有缓冲存储器、配置寄存器和程序 RAM 的状态将不会维持。退出该模式后，请重载固件 在该模式下，所有其他电域都可独立开启 / 关闭 	<ul style="list-style-type: none"> 关闭 V_{DD} 	<ul style="list-style-type: none"> 再次使用 V_{DD} 激活 RESET#

不同的配置选项用于特定的使用模型。

13 数字 I/O

CX3 在所有数字 I/O 引脚上提供由固件控制的内部上拉或下拉电阻。内部的 50 kΩ 电阻将引脚上拉为高电平，而内部 10 kΩ 电阻则将引脚下拉为低电平，以便阻止它们浮动。I/O 引脚具有以下状态：

- 三态（高阻态）
- 弱上拉（通过内部 50 kΩ 电阻）
- 下拉（通过内部 10 kΩ 电阻）
- 低功耗模式下保持（I/O 值不变）
- JTAG TDI、TMC 和 TRST# 信号有固定的 50 kΩ 内部上拉电阻，而 TCK 信号有固定的 10 kΩ 下拉电阻。应通过内部上拉电阻将所有未使用的 I/O 上拉为高电平。应保持所有的未使用输出为浮动状态。所有 I/O 的驱动强度可为全强度、四分之三的强度、半强度或四分之一的强度。这些驱动强度为每个接口单独配置。

14 GPIO

CX3 提供 12 个通用 I/O 引脚（例如，可用于照明、同步输入、同步输出等）。引脚分布细节参见第 23 页上的“[引脚配置](#)”。

所有 GPIO 引脚都支持每个引脚高达 16 pF 的外部负载。

15 EMI

CX3 可在系统层面满足 FCC 15B (美国) 和 EN55022 (欧洲) 对消费电子产品的 EMI 要求。按照上述规定, CX3 可承受由干扰源造成的合理 EMI, 并继续按预期工作。

16 系统级 ESD

CX3 在 USB 接口的 D+、D- 和 GND 引脚上具有内置 ESD 保护。这些端口上的 ESD 保护电平分别为：

- 基于 JESD22-A114 规范的 $\pm 2.2\text{ kV}$ 人体模型 (HBM)
- 基于 IEC61000-4-2 3A 级的 $\pm 6\text{ kV}$ 接触放电和 $\pm 8\text{ kV}$ 空气间隙放电，使用外部系统级保护装置
- 基于 IEC61000-4-2 4C 级的 $\pm 8\text{ kV}$ 接触放电和 $\pm 15\text{ kV}$ 气隙放电，使用外部系统级保护装置

这种保护能确保器件在出现最高达到上述电平的 ESD 事件后继续工作。

对于 SSRX+、SSRX-、SSTX+ 和 SSTX- 引脚，针对人体模型的内部 ESD 保护的最高值为 $\pm 2.2\text{ kV}$ 。

引脚配置

17 引脚配置

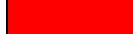
图 5 CX3 引脚映射图 (俯视图)

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11
U3VSSQ	U3RXVDDQ	SSRXM	SSRXP	SSTXP	SSTM	AVDD	VSS	DP	DM	GPIO[24]
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10	B11
VDDIO3	VSS	GPIO[23]	GPIO[21]	U3TXVDDQ	CVDDQ	AVSS	VSS	VSS	VDD	TRST#
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10	C11
SPI_SS / GPIO[54]	SPI_MISO / GPIO[55]	VDD	GPIO[26]	RESET#	GPIO[18]	GPIO[19]	GPIO[22]	GPIO[45]	TDO	I2S_MCLK / GPIO[57]
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11
I2S_CLK / GPIO[50]	I2S_SD / GPIO[51]	I2S_WS / GPIO[52]	SPI_SCK / GPIO[53]	SPI_MOSI / GPIO[56]	CLKIN_32	CLKIN	VSS	I2C_SCL	I2C_SDA	GPIO[17]
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10	E11
UART_CTS / GPIO[47]	VSS	VDDIO2	UART_RX / GPIO[49]	UART_TX / GPIO[48]	GPIO[20]	TDI	TMS	VDD	VUSB	VSS
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10	F11
DNU	REFCLK	GPIO[44]	XRST	UART_RTS / GPIO[46]	TCK	DNU	DNU	DNU	DNU	VDD
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10	G11
VSS	XSHUTDOWN	MCLK	PMODE[0] / GPIO[30]	GPIO[25]	HSYNC_test	DNU	DNU	DNU	DNU	VSS
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10	H11
VDD	DNU	DNU	PMODE[1] / GPIO[31]	VSYNC_test	MIPI RESET	DNU	PCLK_test	DNU	DNU	VDDIO1
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10	J11
DNU	DNU	DNU	DNU	MIPI_D0P	MIPI_D1P ¹	MIPI_CP	MIPI_D2P ^{1,2}	MIPI_D2N ^{1,2}	DNU	VDD
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10	K11
DNU	DNU	VSS	VSS	MIPI_D0N	MIPI_D1N ¹	MIPI_CN	MIPI_D3N ^{1,2}	DNU	DNU	DNU
L1	L2	L3	L4	L5	L6	L7	L8	L9	L10	L11
VSS	VSS	VSS	PMODE[2] / GPIO[32]	VDD_MIPI	VSS	VDD	MIPI_D3P ^{1,2}	VDDIO1	DNU	VSS

1. 将未使用的 MIPI 输入数据通道连接至 GND。

2. 信号 MIPI_D2N、MIPI_D2P、MIPI_D3N 和 MIPI_D3P 在 CYUSB3064 部件中不可用。客户电路板上的这些引脚应保持 "打开" 状态。

图例

	接地
	USB PHY 电源；时钟电源
	电源

引脚说明

18 引脚说明

表 6 CYUSB306X 引脚列表 (1/4)

引脚编号	引脚名称	I/O
CX3		
F10	DNU	I/O
F9	DNU	I/O
F7	DNU	I/O
G10	DNU	I/O
G9	DNU	I/O
F8	DNU	I/O
H10	DNU	I/O
H9	DNU	I/O
J10	DNU	I/O
H7	DNU	I/O
K11	DNU	I/O
L10	DNU	I/O
K10	DNU	I/O
K9	DNU	I/O
G7	DNU	I/O
G8	DNU	I/O
K2	DNU	I/O
J4	DNU	I/O
K1	DNU	I/O
J2	DNU	I/O
J3	DNU	I/O
J1	DNU	I/O
H2	DNU	I/O
H3	DNU	I/O
G6	H SYNC_test	I/O
H5	V SYNC_test	I/O
H8	PCLK_test	I/O
VDDIO1 电源域		
D11	GPIO[17]	I/O
C6	GPIO[18]	I/O
C7	GPIO[19]	I/O
E6	GPIO[20]	I/O
B4	GPIO[21]	I/O
C8	GPIO[22]	I/O
B3	GPIO[23]	I/O
A11	GPIO[24]	I/O
G5	GPIO[25]	I/O
C4	GPIO[26]	I/O
F3	GPIO[44]	I/O
C9	GPIO[45]	I/O

引脚说明

表 6 CYUSB306X 引脚列表 (2/4)

引脚编号	引脚名称	I/O
CX3		
G4	PMODE[0] / GPIO[30]	I/O
H4	PMODE[1] / GPIO[31]	I/O
L4	PMODE[2] / GPIO[32]	I/O
F1	DNU	I/O
H6	MIPI RESET	I/O
C5	RESET#	I
F4	XRST	O
G2	XSHUTDOWN	O
G3	MCLK	O
VDDIO2 电源域		
F5	UART_RTS / GPIO[46]	I/O
E1	UART_CTS / GPIO[47]	I/O
E5	UART_TX / GPIO[48]	I/O
E4	UART_RX / GPIO[49]	I/O
D1	I2S_CLK / GPIO[50]	I/O
D2	I2S_SD / GPIO[51]	I/O
D3	I2S_WS / GPIO[52]	I/O
VDDIO3 电源域		
D4	SPI_SCK / GPIO[53]	I/O
C1	SPI_SSN / GPIO[54]	I/O
C2	SPI_MISO / GPIO[55]	I/O
D5	SPI_MOSI / GPIO[56]	I/O
C11	I2S_MCLK / GPIO[57]	I/O
USB 端口 (U3TXVDDQ/U3RXVDDQ 电源域)		
A3	SSRXM	I
A4	SSRXP	I
A6	SSTXM	O
A5	SSTXP	O
USB 端口 (VUSB 电源域)		
A9	DP	I/O
A10	DM	I/O
VDDIO1 电源域		
F2	REFCLK	I
VDD_MIPI 电源域		
J7	MIPI_CP	I
K7	MIPI_CN	I
J5	MIPI_D0P	I
K5	MIPI_D0N	I
J6	MIPI_D1P ¹	I
K6	MIPI_D1N ¹	I
J9	MIPI_D2N ^{1,2}	I

引脚说明

表 6 CYUSB306X 引脚列表 (3/4)

引脚编号	引脚名称	I/O
CX3		
J8	MIPI_D2P ^{1,2}	I
L8	MIPI_D3P ^{1,2}	I
K8	MIPI_D3N ^{1,2}	I
CVDDQ 电源域		
D7	CLKIN	I
D6	CLKIN_32	I
VDDIO1 电源域		
D9	I2C_SCL	I/O
D10	I2C_SDA	I/O
E7	TDI	I
C10	TDO	O
B11	TRST#	I
E8	TMS	I
F6	TCK	I
电源域		
E10	VUSB	PWR
A1	U3VSSQ	PWR
H11	VDDIO1	PWR
L9	VDDIO1	PWR
E3	VDDIO2	PWR
B1	VDDIO3	PWR
B6	CVDDQ	PWR
B5	U3TXVDDQ	PWR
A2	U3RXVDDQ	PWR
A7	AVDD	PWR
B7	AVSS	PWR
L5	VDD_MIPI	PWR
B10	VDD	PWR
J11	VDD	PWR
C3	VDD	PWR
E9	VDD	PWR
F11	VDD	PWR
H1	VDD	PWR
L7	VDD	PWR
D8	VSS	PWR
E2	VSS	PWR
E11	VSS	PWR
G1	VSS	PWR
A8	VSS	PWR
G11	VSS	PWR
L1	VSS	PWR

引脚说明

表 6 CYUSB306X 引脚列表 (4/4)

引脚编号	引脚名称	I/O
CX3		
B8	VSS	PWR
L6	VSS	PWR
B2	VSS	PWR
L11	VSS	PWR
B9	VSS	PWR
K4	VSS	PWR
L3	VSS	PWR
K3	VSS	PWR
L2	VSS	PWR

1. 将未使用的 MIPI 输入数据通道连接至 GND。
2. 信号 MIPI_D2N、MIPI_D2P、MIPI_D3N 和 MIPI_D3P 在 CYUSB3064 部件中不可用。客户电路板上的这些引脚应保持 "打开" 状态。

电气规范

19 电气规范

19.1 最大绝对额定值

超过最大额定值可能会缩短器件的使用寿命。

存储温度	-65°C ~ +150°C
对地的供电电压 V_{DD} , A_{VDDQ}	1.25 V
V_{DDIO1} , V_{DDIO2} , V_{DDIO3}	3.6 V
$U3TX_{VDDQ}$, $U3RX_{VDDQ}$	1.25 V
任何输入引脚的直流输入电压	$V_{CC} + 0.3$
高阻态下输出的直流电压 (V_{CC} 为相应的 I/O 电压)	$V_{CC} + 0.3$
最大闩锁电流	1140 mA
所有 I/O 配置的最大输出短路电流 ($V_{OUT} = 0$ V)	-100 mA

19.2 工作条件

T_A (偏压下的环境温度) 商用 工业级	0 °C ~ +70 °C -40 ~ +85 °C
V_{DD} , A_{VDDQ} , $U3TX_{VDDQ}$, $U3RX_{VDDQ}$ 供电电压	1.15 V 至 1.25 V
V_{USB} 供电电压	4 V 至 6 V
V_{DDIO1} , V_{DDIO2} , V_{DDIO3} , C_{VDDQ} 供电电压	1.7 V 至 3.6 V

19.3 DC 规范

表 7 DC 规范 (1/2)

参数	说明	最小值	最大值	单位	注释
V_{DD}	内核供电电压	1.15	1.25	V	典型值 1.2 V
A_{VDD}	模拟供电电压	1.15	1.25	V	典型值 1.2 V
V_{DD_MIPI}	MIPI 桥接 D-PHY 供电电压	1.15	1.25	V	典型值 1.2 V
V_{DDIO1}	I^2C 、JTAG 和 GPIO 电源域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V_{DDIO2}	UART/ I^2S 电源域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V_{DDIO3}	SPI/ I^2S 电源域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V_{USB}	USB 供电电压	4	6	V	典型值为 5 V
$U3TX_{VDDQ}$	USB 3.0 1.2 V 供电电压	1.15	1.25	V	典型值为 1.2 V。该电源需要安装一个大小为 $22 \mu F$ 的旁路电容。
$U3RX_{VDDQ}$	USB 3.0 1.2 V 供电电压	1.15	1.25	V	典型值为 1.2 V。该电源需要安装一个大小为 $22 \mu F$ 的旁路电容。
C_{VDDQ}	时钟供电电压	1.7	3.6	V	典型值为 1.8 V 和 3.3 V
V_{IH1}	输入高电压 1	$0.625 \times V_{CC}$	$V_{CC} + 0.3$	V	对于 $2.0 \text{ V} \leq V_{CC} \leq 3.6 \text{ V}$ (USB 和 MIPI CSI-2 引脚除外)， V_{CC} 是相应的 I/O 电源电压。
V_{IH2}	输入高电压 2	$V_{CC} - 0.4$	$V_{CC} + 0.3$	V	对于 $1.7 \text{ V} \leq V_{CC} \leq 2.0 \text{ V}$ (USB 和 MIPI CSI-2 引脚除外)， V_{CC} 是相应的 I/O 电源电压。
V_{IL}	输入低电压	-0.3	$0.25 \times V_{CC}$	V	V_{CC} 是相应的 I/O 供电电压。
V_{OH}	输出高电压	$0.9 \times V_{CC}$	-	V	以四分之一的驱动强度测试的 I_{OH} (最大值) = $-100 \mu A$ 。 V_{CC} 是相应的 I/O 供电电压。 有关不同驱动强度下的 I_{OH} 值和 V_{CC} 值，参见 表 8 。
V_{OL}	输出低电压	-	$0.1 \times V_{CC}$	V	以四分之一的驱动强度测试的 I_{OL} (最小值) = $+100 \mu A$ 。 V_{CC} 是相应的 I/O 供电电压。 有关不同驱动强度下的 I_{OL} 值和 V_{CC} 值，参见 表 8 。
I_{IX}	SSTXP/SSXM/SSRXP/SSR XM 除外的所有引脚输入漏电流	-1	1	μA	V_{DDQ} 上保持的所有 I/O 信号 (对于连接了上拉或下拉电阻的 I/O，漏电流的增值为 V_{DDQ}/R_{pu} 或 V_{DDQ}/R_{PD})
I_{OZ}	除 SSTXP/SSXM/SSRXP/SSR XM 和 MIPI CSI-2 信号外，所有引脚的输出高阻态漏电流	-1	1	μA	V_{DDQ} 上保持的所有 I/O 信号
I_{CC} 内核	内核和模拟电压工作电流	-	192	mA	通过 A_{VDD} 和 V_{DD} 的总电流
I_{CC} USB	USB 供电电压工作电流	-	60	mA	-

电气规范

表 7 DC 规范 (2/2)

参数	说明	最小值	最大值	单位	注释
I_{SB1}	启用 USB 3.0 PHY 的暂停模式期间的总暂停电流	内核: 558.35 μ A	—	μ A	内核电流通过 V_{DD} 、 A_{VDD} 和 V_{DD_MIPI} 测量。 I/O 电流通过 V_{DDIO1} 至 V_{DDIO3} 测量。
		I/O: 4.58 μ A	—	μ A	
		USB: 4672 μ A	—	μ A	
I_{SB3}	内核断电模式期间的总待机电流	内核: 148.31 μ A	—	μ A	I/O 电流通过 V_{DDIO1} 至 V_{DDIO3} 测量。 USB 电流通过 V_{USB} 、 $U3TX_{VDDQ}$ 和 $U3RX_{VDDQ}$ 测量。
		I/O: 3.16 μ A	—	μ A	
		USB: 15.8 μ A	—	μ A	
V_{RAMP}	内核和 I/O 供电的电压斜坡率	0.2	12	V/ms	电压斜坡必须是单调的
V_N	V_{DD} 和 I/O 供电中允许的噪声级别	—	100	mV	A_{VDD} 除外的所有供电中允许的最大峰 - 峰噪声级别
V_{N_AVDD}	A_{VDD} 供电中允许的噪声级别	—	20	mV	A_{VDD} 中允许的最大峰 - 峰噪声级别

表 8 不同驱动强度和 V_{DDIO} 值的 I_{OH}/I_{OL} 值

V_{DDIO} (V)	V_{OH} (V)	V_{OL} (V)	驱动强度	$I_{OH\ max}$ (mA)	$I_{OL\ min}$ (mA)
1.7	1.53	0.17	四分之一	1.02	2.21
			二分之一	1.51	3.28
			四分之三	1.83	3.85
			全部	2.28	4.73
2.5	2.25	0.25	四分之一	5.03	3.96
			二分之一	7.38	5.84
			四分之三	8.89	6.89
			全部	11.07	8.61
3.6	3.24	0.36	四分之一	7.80	5.74
			二分之一	11.36	8.64
			四分之三	13.64	10.15
			全部	16.92	12.67

电气规范

19.4 MIPI D-PHY 电气特性

表 9 MIPI D-PHY 电气特性

参数	说明	规格			单位
		最小值	标称	最大值	
MIPI D-PHY RX DC 特性					
V_{PIN}	引脚信号电压范围	-50	-	1350	mV
V_{IH}	逻辑 1 输入电压	880	-	-	mV
V_{IL}	逻辑 0 输入电压	-	-	550	mV
$V_{CMRX(DC)}$	共模电压 HS 接收器模式	70	-	330	mV
V_{IDTH}	差分输入高阈值		-	70	mV
V_{IDTL}	差分输入低阈值	-70	-	-	mV
V_{IHHS}	单端输入高电压		-	460	mV
V_{ILHS}	单端输入低电压	-40	-	-	mV

热特性

20 热特性

表 10 热特性

参数	说明	数值	单位
$T_{J\ MAX}$	最高峰值温度	125	°C
Θ_{JA}	热阻 (连接到环境)	24.4	°C/W
Θ_{JB}	热阻 (连接到板)	17.27	°C/W
Θ_{JC}	热阻 (连接到外壳)	5.5	°C/W

AC 时序参数

21 AC 时序参数

21.1 MIPI 数据到时钟时序参考

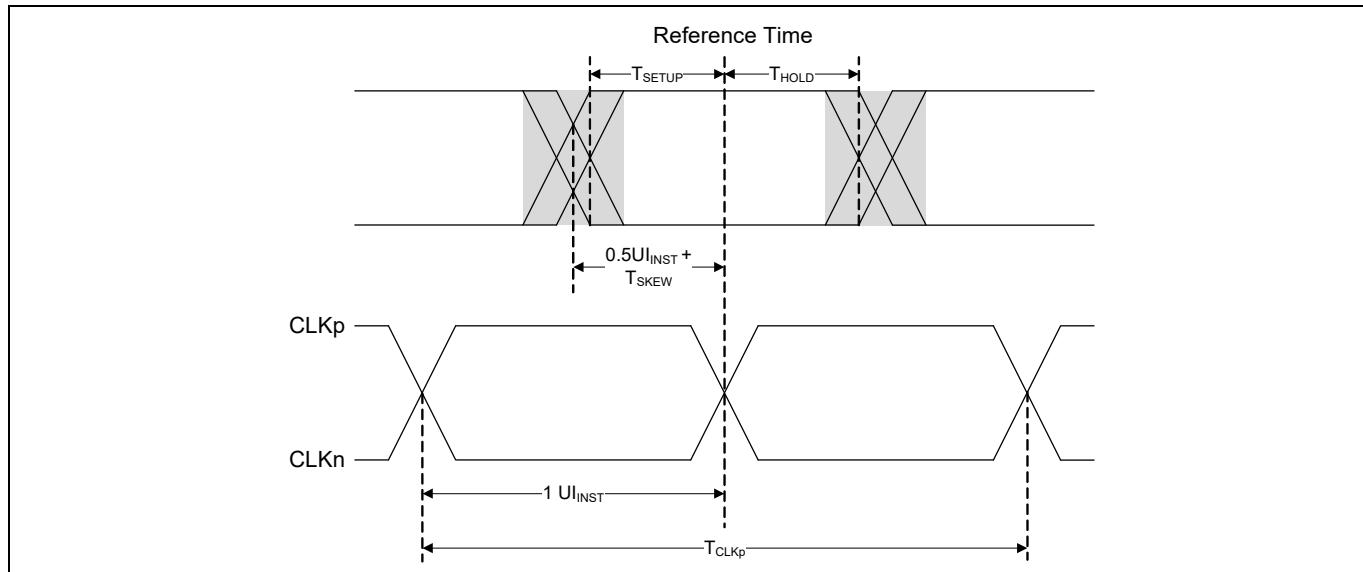


图 6 MIPI CSI 信号数据至时钟时序参考

表 11 MIPI 数据到时钟时序参考

参数	说明	最小值	最大值	单位
T_{SKW}	在发送器处测量的数据与时钟偏差	-0.15	0.15	UI_{INST}
T_{SETUP}	接收器的数据到时钟设置时间	0.15	-	UI_{INST}
T_{HOLD}	接收器的时钟到数据保持时间	0.15	-	UI_{INST}
UI_{INST}	一个数据位时间 (瞬时)	1	12.5	ns
T_{CLKp}	双数据速率时钟周期	2	25	ns

21.2 基准时钟规格

表 12 基准时钟规格

参数	说明	最小值	最大值	单位	注释
RefClk	基准时钟频率	6	40	MHz	-
RefclkDutyCyl	占空比	40%	60%	-	-
RefClkPJ	基准时钟输入周期抖动	-100	100	ps	-

AC 时序参数

21.3 MIPI CSI 信号低功耗 AC 特性

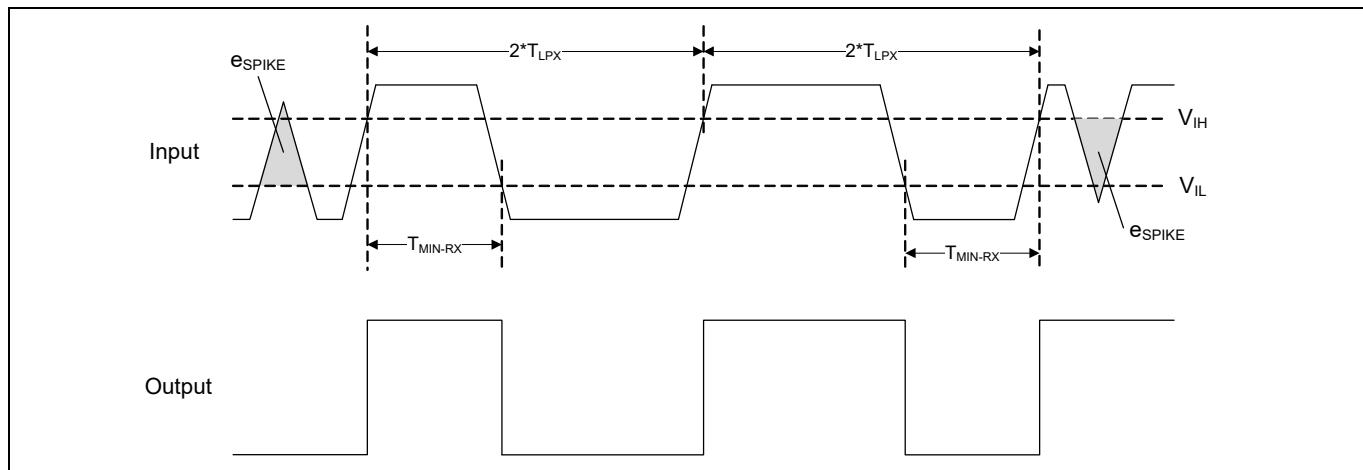


图 7 MIPI CSI 总线输入毛刺抑制

表 13 MIPI CSI 信号低功耗 AC 特性

参数	说明	最小值	最大值	单位	注释
e_{SPIKE}	输入噪声抑制	-	300	V.ps	处于 LP-0 状态时, 尖峰电压高于 V_{IL} , 或处于 LP-1 状态时, 尖峰电压低于 V_{IH} 的时间电压积分。小于该值的脉冲不会改变接收器状态。
T_{MIN-RX}	最小脉冲宽度响应	20	-	ns	大于该值的输入脉冲将切换输出。
V_{INT}	峰值干扰振幅	-	200	mV	-
F_{INT}	干扰频率	450	-	MHz	-
T_{LPX}	任何低功率状态周期的长度	50	-	ns	-

21.4 AC 规范

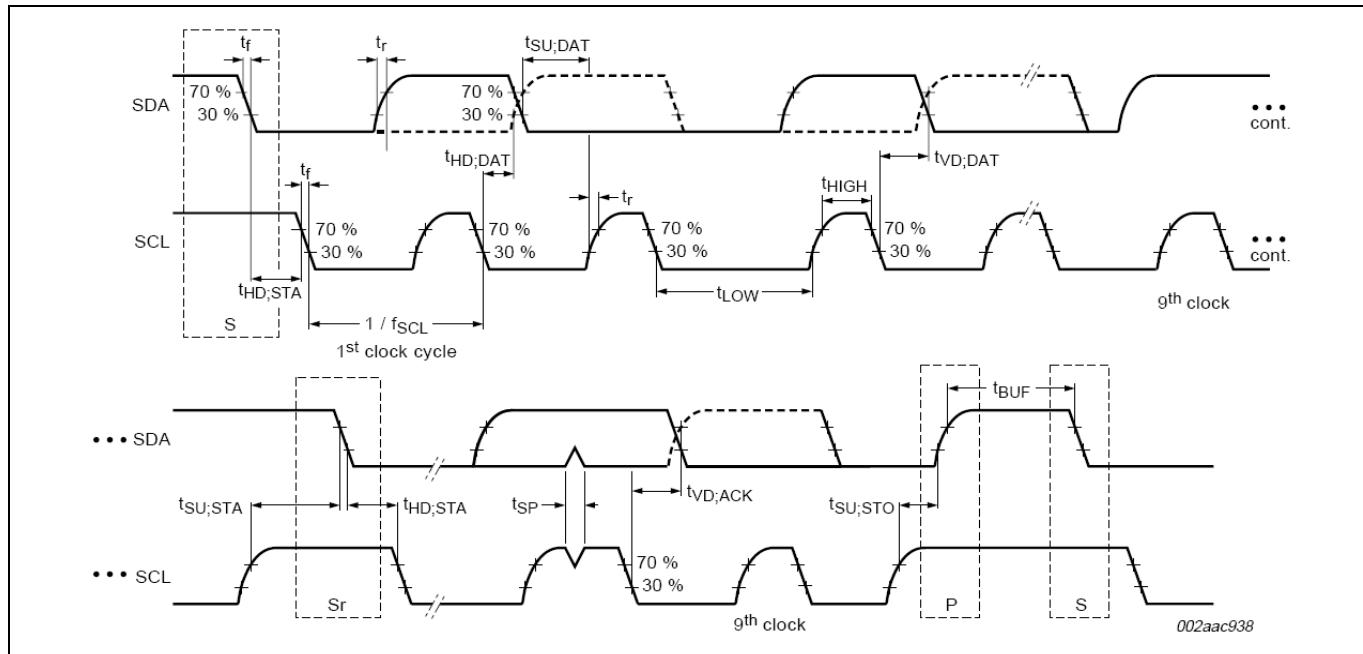
表 14 AC 规范

参数	说明	最小值	最大值	单位	详细信息 / 条件
$\Delta V_{CMRX(HF)}$	共模干扰超出 450 MHz	-	100	mV	$\Delta V_{CMRX(HF)}$ 是叠加在接收机输入端上的正弦波的峰值放大器。
$\Delta V_{CMRX(LF)}$	共模干扰超出 50 - 450 MHz	-50	50	mV	不包括 50 mV 的静电接地偏移。与直流平均共模电位相比的电压差

AC 时序参数

21.5 串行外设时序

21.5.1 I²C 时序

图 8 I²C 时序定义表 15 I²C 时序参数^[2] (1/2)

参数	说明	最小值	最大值	单位
I²C 标准模式参数				
f_{SCL}	SCL 时钟频率	0	100	kHz
$t_{HD:STA}$	启动条件的保持时间	4	-	μs
t_{LOW}	SCL 为低电平的周期	4.7	-	μs
t_{HIGH}	SCL 为高电平的周期	4	-	μs
$t_{SU:STA}$	重复启动条件的建立时间	4.7	-	μs
$t_{HD:DAT}$	数据保持时间	0	-	μs
$t_{SU:DAT}$	数据建立时间	250	-	ns
t_r	SDA 和 SCL 信号的上升时间	-	1000	ns
t_f	SDA 和 SCL 信号的下降时间	-	300	ns
$t_{SU:STO}$	停止条件的建立时间	4	-	μs
t_{BUF}	停止和启动条件之间的总线空闲时间	4.7	-	μs
$t_{VD:DAT}$	数据有效时间	-	3.45	μs
$t_{VD:ACK}$	数据有效 ACK 时间	-	3.45	μs
t_{SP}	输入滤波器抑制的尖峰脉冲的宽度	不适用	不适用	

注释

2. 所有参数均由设计保证，并通过特性验证。

AC 时序参数

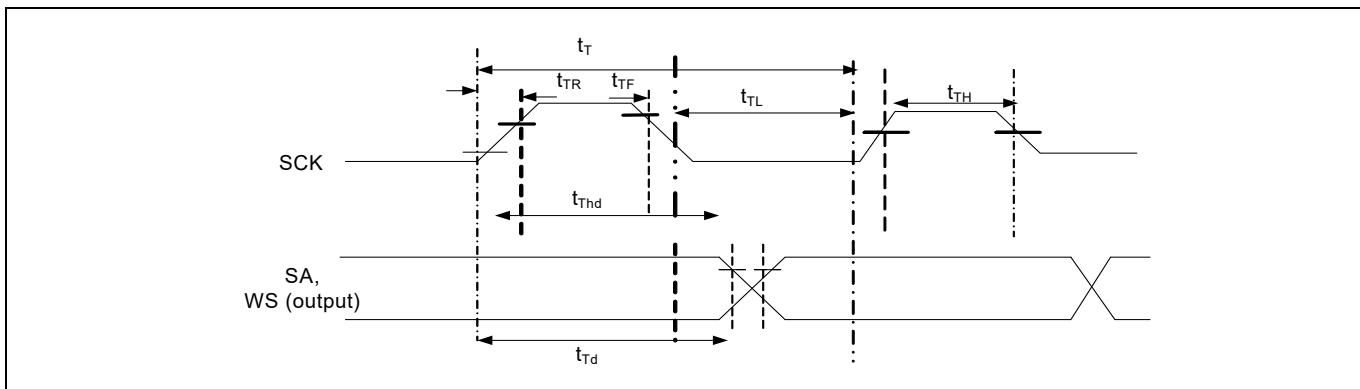
表 15 I²C 时序参数^[2] (2/2)

参数	说明	最小值	最大值	单位
I²C 快速模式参数				
f_{SCL}	SCL 时钟频率	0	400	kHz
$t_{HD:STA}$	启动条件的保持时间	0.6	-	μs
t_{LOW}	SCL 为低电平的周期	1.3	-	μs
t_{HIGH}	SCL 为高电平的周期	0.6	-	μs
$t_{SU:STA}$	重复启动条件的建立时间	0.6	-	μs
$t_{HD:DAT}$	数据保持时间	0	-	μs
$t_{SU:DAT}$	数据建立时间	100	-	ns
t_r	SDA 和 SCL 信号的上升时间	-	300	ns
t_f	SDA 和 SCL 信号的下降时间	-	300	ns
$t_{SU:STO}$	停止条件的建立时间	0.6	-	μs
t_{BUF}	停止和启动条件之间的总线空闲时间	1.3	-	μs
$t_{VD:DAT}$	数据有效时间	-	0.9	μs
$t_{VD:ACK}$	数据有效 ACK 时间	-	0.9	μs
t_{SP}	输入滤波器抑制的尖峰脉冲的宽度	0	50	ns
I²C 快速模式增强参数				
f_{SCL}	SCL 时钟频率	0	1000	kHz
$t_{HD:STA}$	启动条件的保持时间	0.26	-	μs
t_{LOW}	SCL 为低电平的周期	0.5	-	μs
t_{HIGH}	SCL 为高电平的周期	0.26	-	μs
$t_{SU:STA}$	重复启动条件的建立时间	0.26	-	μs
$t_{HD:DAT}$	数据保持时间	0	-	μs
$t_{SU:DAT}$	数据建立时间	50	-	ns
t_r	SDA 和 SCL 信号的上升时间	-	120	ns
t_f	SDA 和 SCL 信号的下降时间	-	120	ns
$t_{SU:STO}$	停止条件的建立时间	0.26	-	μs
t_{BUF}	停止和启动条件之间的总线空闲时间	0.5	-	μs
$t_{VD:DAT}$	数据有效时间	-	0.45	μs
$t_{VD:ACK}$	数据有效 ACK 时间	-	0.55	μs
t_{SP}	输入滤波器抑制的尖峰脉冲的宽度	0	50	ns

注释

2. 所有参数均由设计保证，并通过特性验证。

AC 时序参数

21.5.2 I²S 时序图图 9 I²S 发送周期表 16 I²S 时序参数 [3]

参数	说明	最小值	最大值	单位
t_T	I ² S 发送器的时钟周期	t_{TR}	-	ns
t_{TL}	I ² S 发送器为低电平的周期	0.35 t_{TR}	-	ns
t_{TH}	I ² S 发送器为高电平的周期	0.35 t_{TR}	-	ns
t_{TR}	I ² S 发送器的上升时间	-	0.15 t_{TR}	ns
t_{TF}	I ² S 发送器的下降时间	-	0.15 t_{TR}	ns
$t_{T_{hd}}$	I ² S 发送器的数据保留时间	0	-	ns
t_{Td}	I ² S 发送器的延迟时间	-	0.8 t_T	ns

注意 t_T 可通过时钟齿轮进行选择。针对 32 位 96 kHz 编解码器设计的最大 t_{TR} 为 326 ns (3.072 MHz)。

注释

3. 所有参数均由设计保证，并通过特性验证。

AC 时序参数

21.5.3 SPI 时序规范

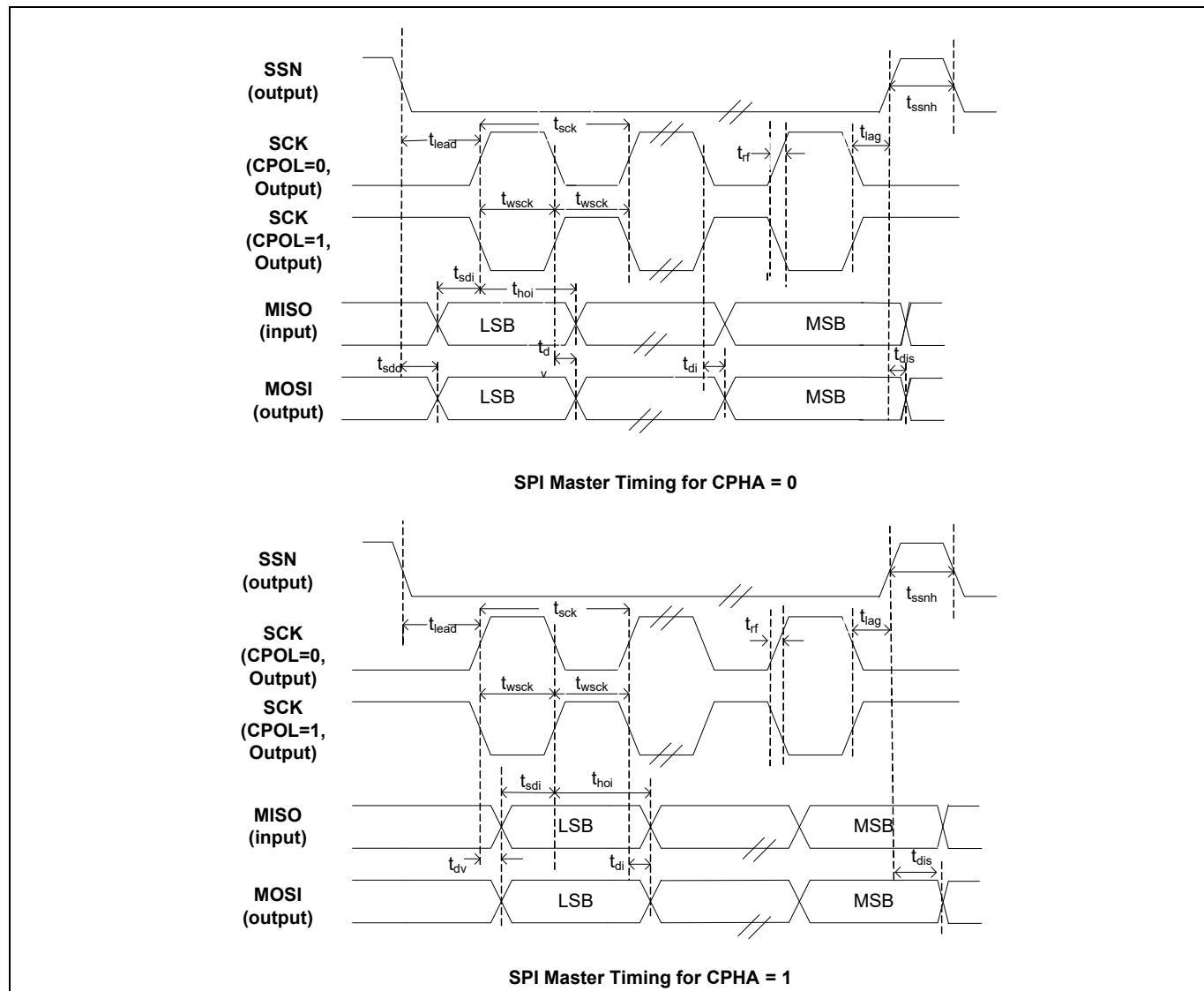


图 10 SPI 时序

AC 时序参数

表 17 SPI 时序参数^[4]

参数	说明	最小值	最大值	单位
f_{op}	工作频率	0	33	MHz
t_{sck}	周期时间	30	-	ns
t_{wsck}	时钟高 / 低电平时间	13.5	-	ns
t_{lead}	SSN-SCK 前置时间	$1/2 t_{sck}^{[5]} - 5$	$1.5 t_{sck}^{[5]} + 5$	ns
t_{lag}	启动延迟时间	0.5	$1.5 t_{sck}^{[5]} + 5$	ns
t_{rf}	上升 / 下降时间	-	8	ns
t_{sdd}	输出 SSN 到有效的数据的延迟时间	-	5	ns
t_{dv}	输出数据有效时间	-	5	ns
t_{di}	输出数据无效时间	0	-	ns
t_{ssnh}	最短 SSN 高电平时间	10	-	ns
t_{sdi}	数据建立时间输入	8	-	ns
t_{hoi}	数据输入的保持时间	0	-	ns
t_{dis}	SSN 高电平上禁用数据输出的时间	0	-	ns

注释

4. 所有参数均由设计保证，并通过特性验证。
5. 取决于 SPI_CONFIG 寄存器中的 LAG 和 LEAD 设置。

复位序列

22 复位序列

本节中详细介绍了 CX3 的硬复位序列的要求。

表 18 复位和待机时序参数

参数	定义	条件	最小值 (ms)	最大值 (ms)
t_{RPW}	最小 RESET# 脉冲宽度	时钟输入	1	-
t_{RH}	RESET# 上的最低高电平	-	5	-
t_{RR}	复位恢复时间 (在此之后引导加载程序开始下载固件)	时钟输入	1	-
t_{SBY}	进入待机 / 暂停模式的时间 (起始时间为 MAIN_CLOCK_EN/MAIN_POWER_EN 位的建立时间)	-	-	1
t_{WU}	从待机模式唤醒的时间	时钟输入	1	-
t_{WH}	重新激活待机 / 暂停资源前的最短时间	-	5	-

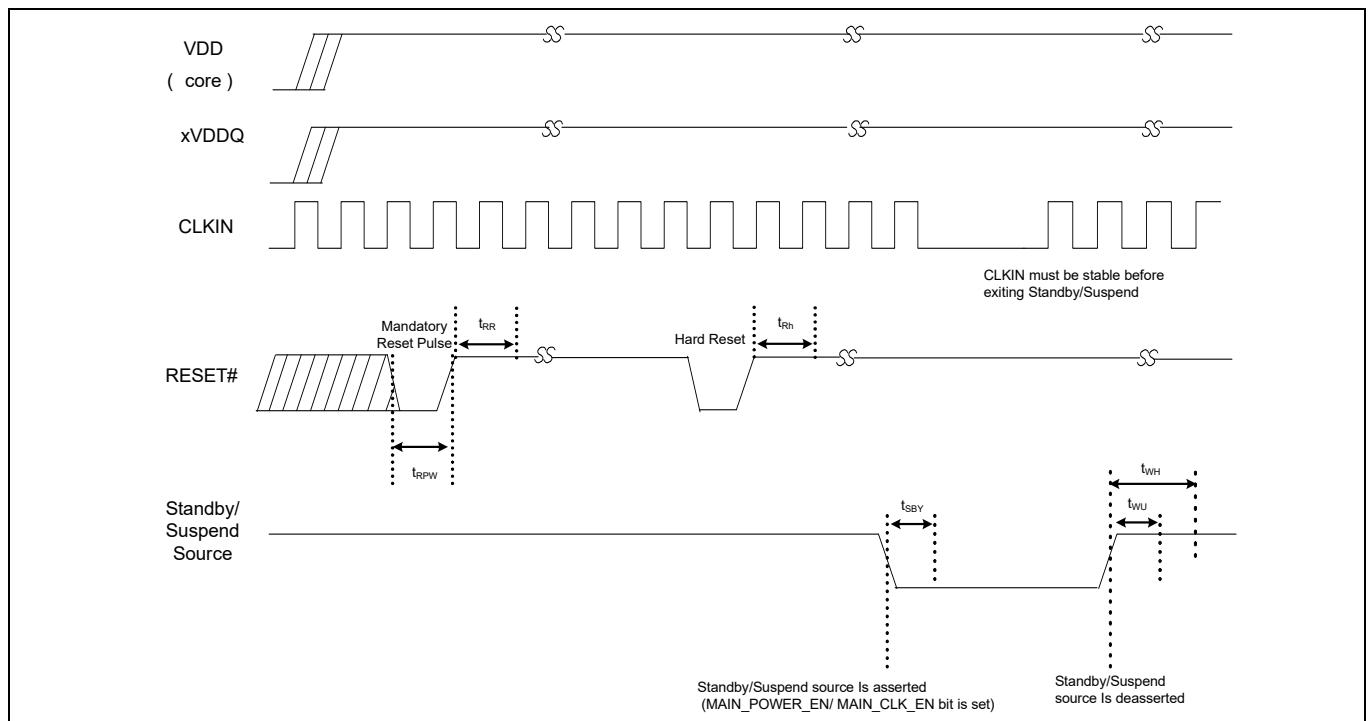


图 11 复位序列

订购信息

23 订购信息

表 19 订购信息

订购代码	MIPI CSI-2 通道	封装类型	温度等级
CYUSB3065-BZXI	4	121 球形焊盘 BGA	工业级
CYUSB3065-BZXC	4	121 球形焊盘 BGA	商业级
CYUSB3064-BZXI	2	121 球形焊盘 BGA	工业级
CYUSB3064-BZXC	2	121 球形焊盘 BGA	商业级

23.1 订购代码定义

CY	USB	3	06X	-	BZ	X	I	温度等级： I = 工业级 C = 商业级 无铅 封装类型 BZ = 121 球 BGA
								X = 4, 最多 2 个 MIPI CSI-2 通道
								X = 5, 最多 4 个 MIPI CSI-2 通道
								密度：USB 3.0 的基本部件号
								营销代码：USB = USB 控制器
								公司 ID：CY = CYPRESS (英飞凌旗下公司)

封装图

24 封装图

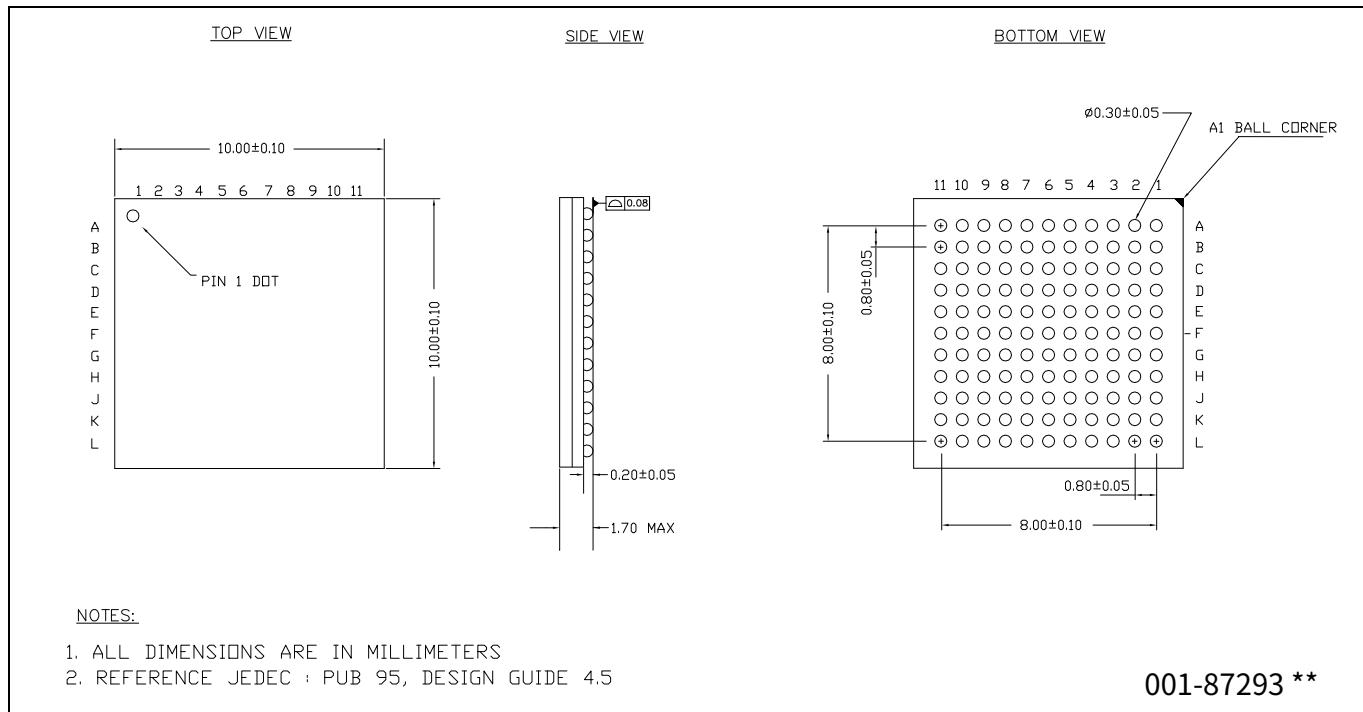


图 12 121 球形焊盘 BGA (10×10×1.7 mm) 封装外形, 001-87293

缩略语

25 缩略语

表 20 本文档中使用的缩略语

缩略语	说明
CSI - 2	摄像机串行接口 2 (Camera Serial Interface - 2)
DMA	直接存储器访问 (Direct Memory Access)
DNU	请勿使用 (Do Not Use)
HNP	主机协商协议 (Host Negotiation Protocol)
MIPI	移动工业处理器接口 (Mobile Industry Processor Interface)
MMC	多媒体卡 (Multimedia Card)
MTP	媒体传输协议 (Media Transfer Protocol)
PLL	锁相环 (Phase Locked Loop)
PMIC	电源管理 IC (Power Management IC)
SD	安全数字 (Secure Digital)
SDIO	安全数字输入 / 输出 (Secure Digital Input / Output)
SLC	单层单元 (Single-Level Cell)
SPI	串行外设接口 (Serial Peripheral Interface)
SRP	会话请求协议 (Session Request Protocol)
USB	通用串行总线 (Universal Serial Bus)
WLCSP	晶圆级芯片尺寸封装 (Wafer Level Chip Scale Package)

文档惯例

26 文档惯例

26.1 计量单位

表 21 计量单位

符号	计量单位
°C	摄氏度
Mbps	每秒兆比特
MBps	每秒兆字节
MHz	兆赫兹
µA	微安
µs	微秒
mA	毫安
ms	毫秒
ns	纳秒
Ω	欧姆
pF	皮法
V	伏特

勘误表

27 勘误表

本节介绍 CX3 勘误表，包括勘误触发条件、影响范围、可用解决方法和芯片版本的适用性。如有任何问题，请联系当地英飞凌销售代表。

27.1 受影响的部件号

产品型号	器件特性
CYUSB306x-xxxx	所有子型号

27.2 合格状况

产品状态：生产

27.3 勘误表

下表定义了勘误表，适用于现有 EZ-USB™ CX3 USB 5 Gbps 控制器系列器件。

条目	产品型号	硅版本	修复状态
1. 在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。	CYUSB306x-XX XX	全部	提供了解决方法
2. CX3 自供电时，USB 引导模式下的 USB 枚举失败。	CYUSB306x-XX XX	全部	提供了解决方法
3. 在 GPIF II 状态下，提交操作会生成额外的 ZLP。	CYUSB306x-XX XX	全部	提供了解决方法
4. USB 2.0 ISOC 数据传输中的 PID 序列无效。	CYUSB306x-XX XX	全部	提供了解决方法
5. 当 ZLP 后面出现同一微帧内的数据包时，会出现 USB 数据传输错误。	CYUSB306x-XX XX	全部	提供了解决方法
6. 在 I2C 多主设备配置中将 I2C 模块作为一个主设备使用时，会发生总线冲突。	CYUSB306x-XX XX	全部	在单主机中使用 CX3 配置
7. USB3.0 主机控制器的低功耗 U1 快速退出问题。	CYUSB306x-XX XX	全部	提供了解决方法
8. 在链路质量较差的主机上运行时，USB 数据损坏。	CYUSB306x-XX XX	全部	提供了解决方法
9. 设备将来自 USB 3.0 主机的 Rx 检测序列视为有效的 U1 出口 LFPS 突发。	CYUSB306x-XX XX	全部	提供了解决方法
10. 在频率为 400 kHz、占空比为 40/60 的条件下，违反了 I2C 数据有效时间 (tVD:DAT) 规范。	CYUSB306x-XX XX	全部	无需解决方法
11. CX3 设备在多个电源循环后未正确响应来自主机的端口功能请求。	CYUSB306x-XX XX	全部	提供了解决方法

勘误表

1. 在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。

问题定义	在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。
受影响的参数	不适用。
触发条件	在正常、暂停和待机模式下关闭 VDDIO1 时，会触发此情况。
影响范围	CX3 停止工作。
解决方法	在正常、暂停和待机模式下，VDDIO1 必须保持开启状态。
修复状态	未修复。需要解决方法。

2. CX3 自供电时，USB 引导模式下的 USB 枚举失败。

问题定义	当 CX3 自供电且未连接到 USB 主机时，它将进入低功耗模式，并且在连接到 USB 主机后不会被唤醒。这是因为引导加载程序没有检查连接器上的 VBUS 引脚去检测 USB 连接。它预期在器件得到供电时，USB 总线将连接到 USB 主机。
受影响的参数	不适用。
触发条件	在正常、暂停和待机模式下关闭 VDDIO1 时，会触发此情况。
影响范围	器件没有枚举。
解决方法	CX3 停止工作。
修复状态	未修复。需要解决方法。

3. 在 GPIF II 状态下，提交操作会生成额外的 ZLP。

问题定义	在 GPIF-II 状态中执行一次提交 (COMMIT) 操作，而没有执行 IN_DATA 操作时，除了发送数据包外，还会额外发送一个零长度的数据包 (ZLP)。
受影响的参数	不适用。
触发条件	当提交操作在没有 IN_DATA 操作的状态下使用时，将触发此条件。
影响范围	生成额外的 ZLP。
解决方法	在相同状态下使用 IN_DATA 操作和提交操作。
修复状态	未修复。需要解决方法。

勘误表

4. USB 2.0 ISOC 数据传输中的 PID 序列无效。

问题定义	当 CX3 设备作为具有高带宽等时端点的高速 USB 设备运行时, ISO 数据包的 PID 序列完全由等时设置控制。在每个微帧中生成 PID 序列时, 不考虑数据包的长度。例如, 即使在 MULT 设置为 2 的端点上发送了短数据包, 使用的 PID 也将是 DATA2。
受影响的参数	不适用。
触发条件	当使用高带宽 ISOC 传输端点时, 会触发此情况。
影响范围	ISOC 数据传输失败。
解决方法	可以通过在发送短数据包之前使用较低的异构设置重新配置端点, 然后切换回原始值来解决此问题。
修复状态	未修复。需要解决方法。

5. 当 ZLP 后面出现同一微帧内的数据包时, 会出现 USB 数据传输错误。

问题定义	如果启用突发功能的 USB IN 端点以超高速运行, 在零长度数据包之后很快 (在一个微帧或 125 μs 内) 出现另一个数据包, 则可能会出现一些数据传输错误。
受影响的参数	不适用。
触发条件	使用 ZLP 的超高速传输会触发此情况。
影响范围	数据故障和较低的数据速度。
解决方法	解决方法是确保在启用突发式 USB IN 端点上, ZLP 与下一个数据包之间有一定的间隔时间。如果数据源无法确保这一点, 则可以使用 CyU3PDmaChannelSetSuspend() API 在看到 EOP 情况时暂停相应的 USB DMA 插槽。一旦收到暂停回叫, 就可以恢复信道操作。
修复状态	未修复。需要解决方法。

6. 在 I2C 多主设备配置中将 I2C 模块作为一个主设备使用时, 会发生总线冲突。

问题定义	在 I2C 多主设备配置中将 CX3 用作主设备时, 可能会偶发总线冲突。
受影响的参数	不适用。
触发条件	只有当 CX3 I2C 块以多主机模式运行时, 才会触发该条件。
影响范围	当 I2C 总线未处于空闲状态时, CX3 I2C 块可以传输数据, 从而导致总线冲突。
解决方法	将 CX3 用作单个主机。
修复状态	未修复。

勘误表

7. USB3.0 主机控制器的低功耗 U1 快速退出问题。

问题定义	当 CX3 设备在进入 U1 状态后 5 μ s 内从低功耗 U1 状态过渡到 U0 状态时，设备有时无法过渡回 U0 状态，从而导致 USB 重置。
受影响的参数	不适用。
触发条件	这种情况在低功耗转换模式下触发。
影响范围	数据传输期间意外的 USB 热重置。
解决方法	通过在数据传输期间禁用 LPM (链路电源管理)，可以在固件中解决此问题。
修复状态	已证明这里建议的固件解决方案是可靠的。

8. 在链路质量较差的主机上运行时，USB 数据损坏。

问题定义	如果 CX3 在信号质量较差的 USB 3.0 链路上运行，则设备可能会在任何 IN 端点上发送损坏的数据 (包括控制端点)。
受影响的参数	不适用。
触发条件	当 USB 3.0 链路信号质量非常差时，就会触发此情况。
影响范围	任何 IN 端点 (包括控制端点) 中的数据损坏。
解决方法	应用固件应在收到 CYU3P_USBEPSS_RESET_EVT 事件时 (仅适用于 SDK 1.3.3 及以上版本)，通过停滞端点来执行错误恢复，然后在收到 CLEAR_FEATURE 请求时停止并重启 DMA 路径。注意有关应用固件的更多详情，参阅 FX3 SDK 中提供的 GpiftoUsb 示例。
修复状态	已证明这里建议的固件解决方案是可靠的。

9. 设备将来自 USB 3.0 主机的 Rx 检测序列视为有效的 U1 出口 LFPS 突发。

问题定义	CX3 设备中的 USB 3.0 PHY 使用电动急速探测器来确定是否正在接收 LFPS。将接收器未看到电气急速状态的持续时间计时，用于检测各种 LFPS 突发。此实施会导致设备将来自 USB 主机的 Rx 检测序列视为有效的 U1 出口 LFPS 突发。
受影响的参数	不适用。
触发条件	当 USB 主机正在启动 Rx 检测序列，而 CX3 上的 USB 3.0 链路状态计算机处于 U1 状态时，会触发此情况。由于主机只能在 RX Detect 和 U2 状态下执行 Rx 检测序列，因此只有在 CX3 上的链接处于 U1 状态时，而主机上的 USB 链接已移至 U2 状态时，才会出现错误情况。
影响范围	CX3 过早进入恢复，导致恢复失败，然后是热重置和 USB 重新枚举。此序列可能重复多次，导致数据传输失败。
解决方法	可以配置 CX3，以便在主机进行状态转换前，CX3 会提前几微秒从 U1 转换到 U2。这样可以确保在主机尝试任何 Rx 检测序列前，该器件的链接已经处于 U2 状态。从而避免发生一次 U1 退出的错误检测。
修复状态	解决方法在 SDK 库 1.3.4 及以上版本中已实现。

10. 在频率为 400 kHz、占空比为 40/60 的条件下，违反了 I²C 数据有效时间 (tVD:DAT) 规范。

问题定义	在 400 kHz 时，40/60 工作周期为 1.0625 μ s 的 I ² C 数据有效 (tVD:DAT) 参数，超过 0.9 μ s 的 I ² C 规格极限。
受影响的参数	不适用。

勘误表

触发条件	只有在 I2C 时钟频率为 400 kHz、占空比为 40/60 的条件下，才会发生该违规情况。
影响范围	设置时间 (tSUDAT) 对于 400 kHz 的传输数据来说有很大的余量，因此 tvd:DAT 违规不会导致任何数据完整性问题。
解决方法	无需解决方法。
修复状态	无需修复。

11.CX3 设备在多个电源循环后未正确响应来自主机的端口功能请求。

问题定义	在多个电源循环期间，CX3 设备有时无法正确响应来自 USB 控制器的端口功能请求 (链路数据包)。有鉴于此，CX3 无法从 USB 控制器获取后续的端口配置请求，从而导致 SS.Disabled 状态。设备无法从该状态恢复，最终导致枚举失败。
受影响的参数	不适用。
触发条件	当 CX3 对来自主机的端口功能请求作出错误响应时，就会触发此情况。
影响范围	多次重试后设备无法枚举。
解决方法	由于主机未向 CX3 设备发送端口配置请求，因此会在设备中触发端口配置请求超时中断。此中断在 FX3 SDK 1.3.4 版之后处理，以生成并向应用程序发送 CY_U3P_USB_EVENT_LMP_EXCH_FAIL 事件信号。此事件应在用户应用程序中处理，以使其执行 USB 接口块重新启动。有关更多详细信息和固件解决方法示例项目，参阅 KBA225778 。
修复状态	已证明这里建议的固件解决方案是可靠的。

文档修订记录

文档修订记录

文档版本	提交日期	变更说明
版本 *D	2024-06-06	网上发布。翻译自英文版本 001-87516 Rev. *P。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-06-06

Published by

**Infineon Technologies AG
81726 Munich, Germany**

**© 2024 Infineon Technologies AG.
All Rights Reserved.**

**Do you have a question about this
document?**

Email: erratum@infineon.com

**Document reference
001-90719 版本 *D**

重要提示

本文档所提供的任何信息绝不应当被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及 / 或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。

此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。

本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。

警告事项

由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。

除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况下，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。