

# EZ-USB™ CX3 MIPI CSI-2 - SuperSpeed USB ブリッジ コントローラー

## 特長

- ユニバーサル シリアル バス (USB) を統合
  - USB 3.0 仕様 Rev. 1.0 に準拠した USB 3.0 および USB 2.0 ペリフェラル
  - PIPE 3.0 準拠の 5Gbps USB 3.0 PHY
  - 32 の物理エンドポイント
- MIPI CSI-2 RX インターフェース
  - MIPI CSI-2 準拠 (Version 1.01, Rev. 0.04, 2009 年 4 月 2 日)
  - 最大 4 本のデータレーン (CYUSB3065 は最大 4 本のレーン、CYUSB3064 は最大 2 本のレーン)
  - 各レーンは最大 1 Gbps に対応 (CYUSB3065 は最大 4 本のレーン、CYUSB3064 は最大 2 本のレーン)
  - イメージセンサー設定用の CCI インターフェース
- 以下のビデオ データ フォーマットに対応
  - ユーザー定義 8 ビット
  - RAW8/10/12/14
  - YUV422 (CCIR/ITU 8/10 ビット)、YUV444
  - RGB888/666/565
- 完全にアクセス可能な 32 ビット CPU
  - 200MHz で動作する ARM926EJ-S コア
  - 512KB または 256KB の組込み SRAM
- 以下のペリフェラルへの接続可能
  - 1MHz での I<sup>2</sup>C マスター コントローラー
  - 8kHz, 16kHz, 32kHz, 44.1kHz, 48kHz, 96kHz, 192kHz のサンプリング周波数での I<sup>2</sup>S マスター (トランスミッタ専用)
  - 4Mbps まで対応可能な UART
  - 33MHz で動作する SPI マスター
- 12 個の GPIO
- コア パワーダウン モードでの超低消費電力
- コアと I/O 用の独立パワードメイン
  - 1.2V でのコア動作
  - 1.8 ~ 3.3V で動作する I<sup>2</sup>S, UART, SPI
  - 1.8 ~ 3.3V で動作する I<sup>2</sup>C, I/O
- 10 × 10mm, 0.8mm ピッチ 鉛フリー ボール グリッド アレイ (BGA) パッケージ
- 容易なコード開発のために EZ-USB™ ソフトウェア開発キット (SDK) を用意

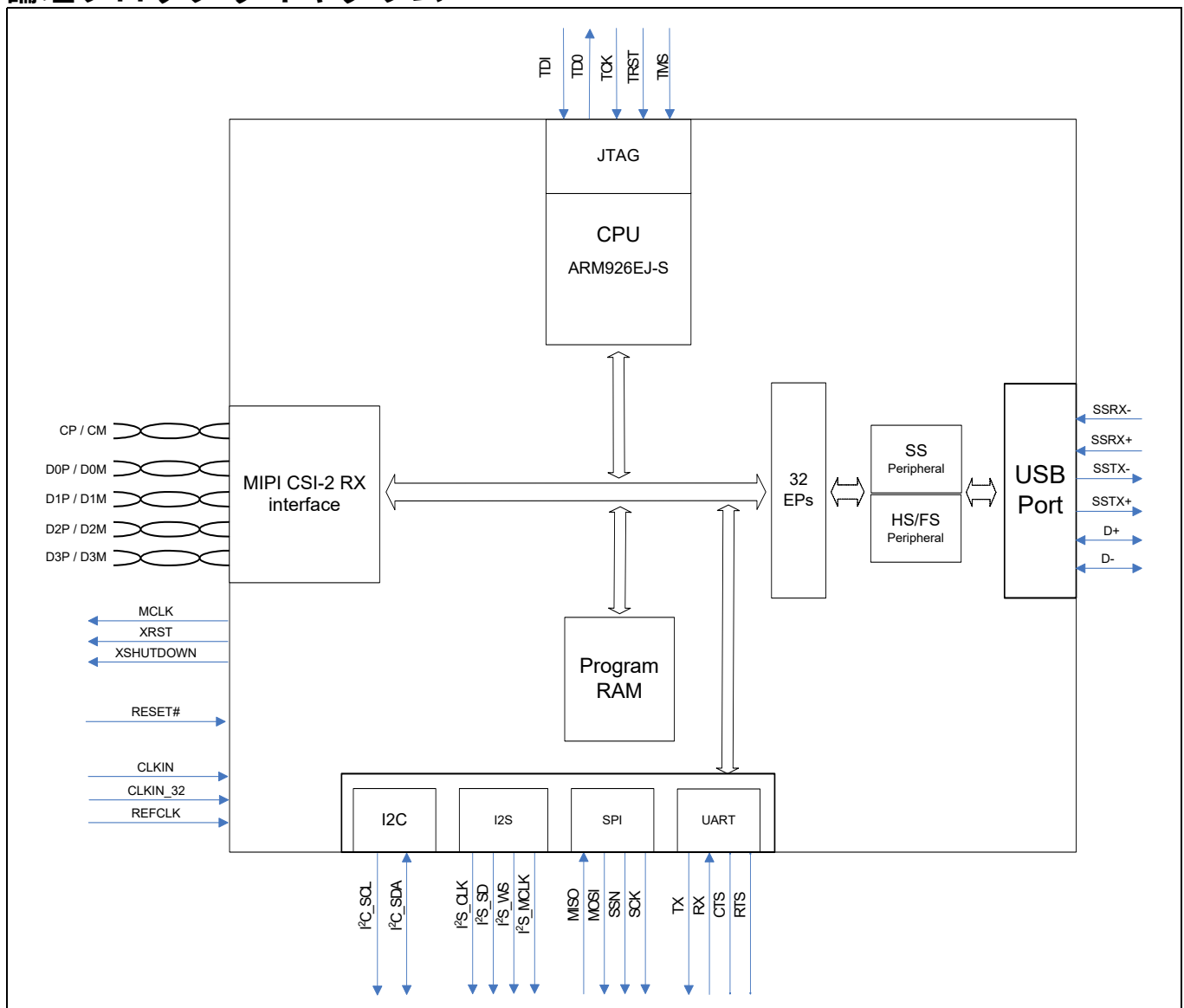
**エラッタ:** シリコン エラッタについては、[エラッタ](#)を参照してください。詳細には、トリガー条件、影響を受けるデバイス、および提案された回避策が含まれます。

## アプリケーション

## アプリケーション

- デジタルビデオ カメラ
- デジタル スチル カメラ
- ウェブカメラ
- スキャナー
- テレビ会議システム
- ジェスチャー ベースの制御
- 監視カメラ
- 医療用画像装置
- ビデオ IP フォン
- USB 顕微鏡
- 産業用カメラ

## 論理ブロック ダイアグラム



## 詳細情報

インフィニオンは、[www.infineon.com](http://www.infineon.com) に大量のデータを掲載しており、ユーザーがデザインに適切な PSoc デバイスを選択し、デバイスを迅速で効果的にデザインに統合する手助けをします。リソースの包括的な一覧については、CX3 ウェブ ページ [www.infineon.com/CX3](http://www.infineon.com/CX3) を参照してください。

- 概要 : **USB ポートフォリオ**
- USB 3.0 製品セレクト : **FX3, FX3S, CX3, HX3**
- アプリケーション ノート : インフィニオンは、基本レベルから高度なレベルまでの様々なトピックに触れる大量の USB アプリケーション ノートを提供しています。以下は CX3 入門用の推奨アプリケーション ノートです。
  - **AN75705** - Getting Started with EZ-USB™ FX3
  - **AN90369** - How to Interface a MIPI CSI-2 Image Sensor With EZ-USB™ CX3
  - **AN75779** - How to Implement an Image Sensor Interface with EZ-USB™ FX3 in a USB Video Class (UVC) Framework
  - **AN76405** - EZ-USB™ FX3 Boot Options
  - **AN70707** - EZ-USB™ FX3/FX3S Hardware Design Guidelines and Schematic Checklist
  - **AN86947** - Optimizing USB 3.0 Throughput with EZ-USB™ FX3
  - **AN231295** - Getting started with EZ-USB™ SX3
- サンプル コード
  - **USB Super-Speed**
- テクニカル リファレンス マニュアル (TRM)
  - **EZ-USB™ CX3 Technical Reference Manual**
- ナレッジ ベース記事
  - **Analysis of CX3 Video Timing Parameters - KBA226779**
  - **Analysis of CX3 Clocking Parameters - KBA226758**
  - **CX3 Firmware: Frequently Asked Questions - KBA91297**
  - **CX3 Hardware: Frequently Asked Questions - KBA91295**
  - **CX3 Application Software / USB Driver: Frequently Asked Questions - KBA91298**
  - **Knowledge Base - Cypress Semiconductor Cage Code - KBA89258**
- 開発キット
  - **EZ-USB™ CX3 THEIA-CAM - 13MP PDAF UVC Camera Solution**
  - **Denebola - USB 3.0 UVC Reference Design Kit (RDK)**
- モデル
  - **CX3 Device OrCad Schematic Symbol**
  - **CYUSB306x - IBIS**

## EZ-USB™ ソフトウェア開発キット

インフィニオンは、SuperSpeed USB をさまざまな組込み MIPI イメージセンサー アプリケーションに簡単に統合するために完全なファームウェア スタックを CX3 に提供しています。**Software Development Kit (FX3 SDK)** は、アプリケーション開発を加速させるツール、ドライバやアプリケーション例を含みます。FX3 SDK セットアップは、OmniVision OV5640 および Aptina AS0260 イメージセンサー インターフェース用の CX3API とサンプル ファームウェアを含みます。FX3 SDK 用の CX3 MIPI 設定ツール Eclipse プラグインはその他のイメージセンサーの CX3 ファームウェア開発を加速させます。

## 目次

## 目次

|                                 |    |
|---------------------------------|----|
| 特長 .....                        | 1  |
| アプリケーション .....                  | 2  |
| 論理ブロック ダイアグラム .....             | 2  |
| 詳細情報 .....                      | 3  |
| EZ-USB™ ソフトウェア開発キット .....       | 3  |
| 目次 .....                        | 4  |
| 機能概要 .....                      | 6  |
| アプリケーション例 .....                 | 7  |
| USB インターフェース .....              | 8  |
| ReNumeration .....              | 8  |
| VBUS 過電圧保護 .....                | 8  |
| MIPI CSI-2 RX インターフェース .....    | 9  |
| その他出力 .....                     | 9  |
| CPU .....                       | 10 |
| JTAG インターフェース .....             | 11 |
| その他インターフェース .....               | 12 |
| UART インターフェース .....             | 12 |
| I2C インターフェース .....              | 12 |
| I2S インターフェース .....              | 12 |
| SPI インターフェース .....              | 13 |
| ブート オプション .....                 | 14 |
| リセット .....                      | 15 |
| ハード リセット .....                  | 15 |
| ソフト リセット .....                  | 15 |
| クロック .....                      | 16 |
| 32kHz ウォッチドッグ タイマー クロック入力 ..... | 16 |
| 電源 .....                        | 17 |
| 電力モード .....                     | 17 |
| 設定オプション .....                   | 19 |
| デジタル I/O .....                  | 20 |
| GPIO .....                      | 21 |
| EMI .....                       | 22 |
| システム レベルの ESD .....             | 23 |
| ピンの設定 .....                     | 24 |
| ピン説明 .....                      | 25 |
| 電氣的仕様 .....                     | 29 |
| 絶対最大定格 .....                    | 29 |
| 動作条件 .....                      | 29 |
| DC 仕様 .....                     | 30 |
| MIPI D-PHY 電氣的特性 .....          | 32 |
| 熱特性 .....                       | 33 |
| AC タイミング パラメーター .....           | 34 |
| MIPI データとクロックのタイミング .....       | 34 |
| リファレンス クロック仕様 .....             | 34 |
| MIPI CSI 信号ローパワー AC 特性 .....    | 35 |
| AC 仕様 .....                     | 35 |
| シリアル ペリフェラル タイミング .....         | 36 |
| リセット シーケンス .....                | 41 |
| 注文情報 .....                      | 42 |
| 注文コードの定義 .....                  | 42 |
| パッケージ図 .....                    | 43 |

---

目次

|                  |    |
|------------------|----|
| 略語 .....         | 44 |
| 本書の表記法 .....     | 45 |
| 測定単位 .....       | 45 |
| エラッタ .....       | 46 |
| 影響を受ける製品番号 ..... | 46 |
| 認定の状態 .....      | 46 |
| エラッタ .....       | 46 |
| 改訂履歴.....        | 51 |
| 免責事項.....        | 52 |

## 1 機能概要

インフィニオンの EZ-USB™ CX3 は、MIPI CSI-2 (カメラシリアルインターフェース 2) インターフェース付きデバイスを USB3.0 ホストに接続する次世代ブリッジ コントローラーです。

CX3 は、4 レーンの CSI-2 レシーバを備えており、それぞれのレーンが最大 1Gbps の速度に対応できます。RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 ビット)、RGB888/666/565、ユーザー定義 8 ビットなどのビデオデータフォーマットに対応します。

CX3 は、USB 3.0 と USB 2.0 物理層 (PHY) を、強力なデータ処理とカスタム アプリケーションの構築に対応した 32 ビット ARM926EJ-S マイクロプロセッサと統合しています。

CX3 には、コードとデータ用の 512KB の内蔵 SRAM ( [注文情報](#) を参照 ) を備えています。さらに、EZ-USB™ CX3 は、UART, SPI, I<sup>2</sup>C, および I<sup>2</sup>S などのシリアル ペリフェラルに接続するインターフェースも提供しています。

CX3 にはアプリケーション開発ツールが用意されています。ソフトウェア開発キットにはアプリケーション例が付随しており、市場投入までの時間を短縮できます。

CX3 は USB 3.0 v1.0 仕様に準拠しており、USB 2.0 との後方互換性があります。また、MIPI CSI-2 v1.01 Rev. 0.04 仕様 (2009 年 4 月 2 日) にも準拠しています。

## 2 アプリケーション例

一般的なアプリケーション (Figure 1 を参照) では、CX3 がメイン プロセッサとして動作し、イメージセンサー、オーディオ装置、カメラ制御装置などと接続します。

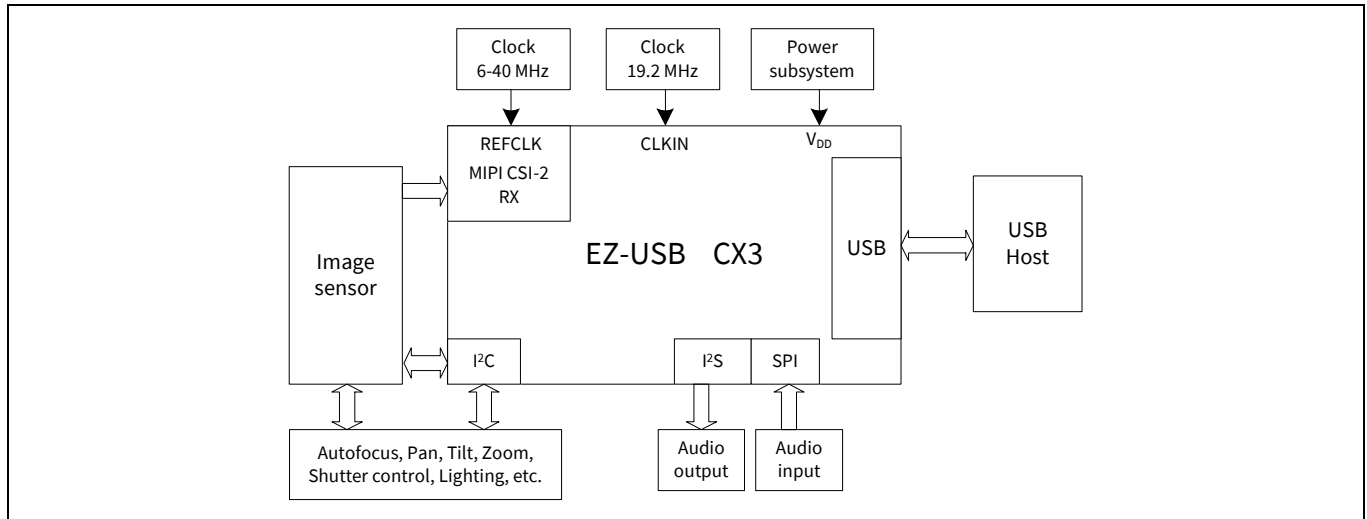


Figure 1 EZ-USB™ CX3 アプリケーション例

### 3 USB インターフェース

CX3 は以下の仕様に準拠し、次の特長を持ちます。

- USB 3.0 仕様 Rev. 1.0 に準拠する USB ペリフェラル機能をサポートしており、また USB 2.0 仕様との後方互換性も備えています。
- ペリフェラルとして、CX3 は USB 5 Gbps, USB 480 Mbps, USB 12 Mbps で動作できます。
- 最大 16 の入力エンドポイントと 16 の出力エンドポイントをサポートします。
- USB ペリフェラルとして、CX3 は UAS (USB 外付けストレージ), UVC (USB ビデオ クラス), および MTP (メディア転送プロトコル) の USB ペリフェラル クラスに対応しています。USB ペリフェラルとして、他のすべてのデバイスクラスがパススルーモード (外部のホストプロセッサによって完全に処理される) でのみサポートされています。

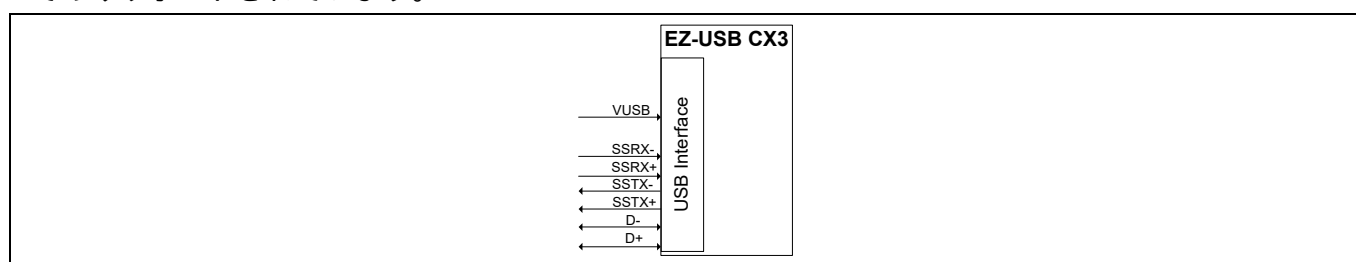


Figure 2 USB インターフェース信号

#### 3.1 ReNumeration

CX3 はソフト構成のため、1 個のチップが複数の異なる USB デバイス ID を持てます。

初めて USB に差し込むと、CX3 はインフィニオン ベンダー ID(0x04B4) で自動的にエニユメレートし、ファームウェアと USB ディスクリプタを USB インターフェースを介してダウンロードします。ダウンロードしたファームウェアは、電気的な切断と接続を行います。CX3 は、ダウンロードした情報に定義されたデバイスとして再びエニユメレートします。この特許化された 2 段階のプロセスは ReNumeration と呼ばれ、デバイスが USB に接続された直後に実行されます。

#### 3.2 VBUS 過電圧保護

CX3 の VUSB ピン上の最大入力電圧は 6V です。充電器は VBUS 上で最大 9V まで供給できます。この場合、CX3 を VUSB による損傷から保護するために外付けの過電圧保護 (OVP) 装置が必要になります。**Figure 3** に、OVP 装置が VUSB に接続されたシステム アプリケーション図を示します。VBUS の動作電圧範囲については **DC 仕様** を参照してください。

**注:** USB コネクタの VBUS ピンは CX3 の VUSB ピンに接続する必要があります。

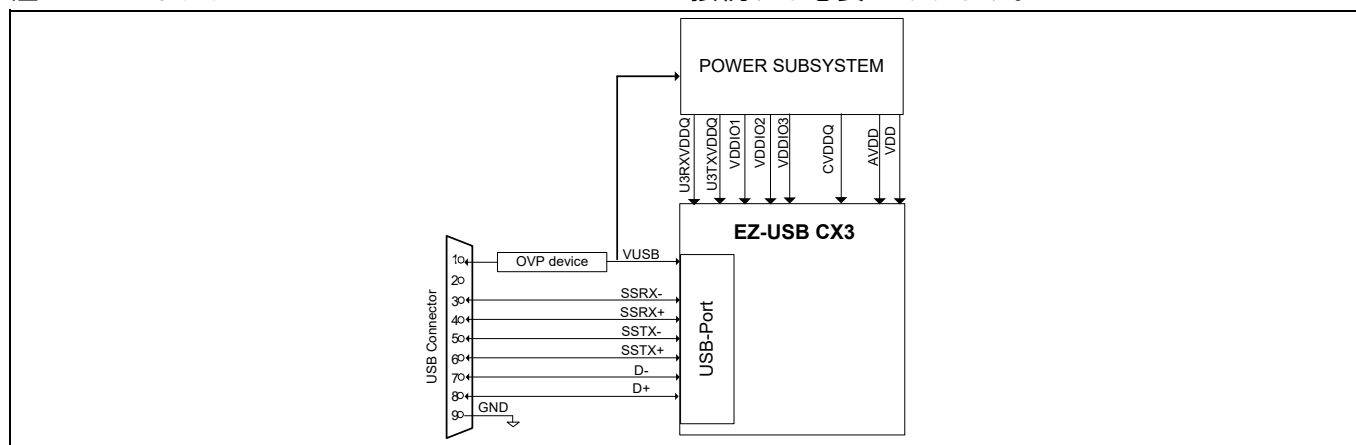


Figure 3 VUSB 用の OVP デバイスのシステム図

## 4 MIPI CSI-2 RX インターフェース

MIPI (Mobile Industry Processor Interface) 協会は、イメージデータを広帯域幅のシリアル ライン上で送信するためのカメラシリアルインターフェース 2 (CSI-2) 規格を定義しました。

CX3 は次の特長を持つ MIPI CSI-2 レシーバを実装しています。

1. 最大 4 本のレーンでクロックとデータを受信できます。(CYUSB3065 は最大 4 本のレーン、CYUSB3064 は最大 2 本のレーンをサポートします)。
2. 各 CSI レーンは最大 1Gbps に対応できます (合計最大帯域幅は 2.4Gbps を超えてはいけません)。
3. RAW8/10/12/14, YUV422 (CCIR/ITU 8/10 ビット), RGB888/666/565, およびユーザー定義 8 ビットなどのビデオフォーマットに対応できます。
4. センサーを設定するための CCI インターフェース (7 ビットのアドレス指定が可能な 100kHz または 400kHz I2C インターフェースと互換性がある) が提供されています。
5. 外部フラッシュや照明システムをイメージセンサーと同期させるための GPIO が用意されています。これは信号対ノイズ比を改善することにより、画質が良くなり、被写体が明るくなります。
6. GPIO は、外部イベントとイメージセンサを同期させるためにも使用できます。それにより画像を外部イベントにより取り込めます。
7. シリアルインターフェース (I<sup>2</sup>C, I<sup>2</sup>S, SPI, UART など) は、オートフォーカス, パン, チルト, ズーム (PTZ) などのカメラ機能を実装するために利用されます。

### 4.1 その他出力

標準の MIPI CSI-2 信号に加え、次の 3 つの出力が提供されます。

1. Xrst: イメージセンサをリセットするために使用できます。
2. XshutDown: センサをスタンバイモードやシャットダウンモードに移行させるために使用できます。
3. MCLK: クロック出力を提供できます。イメージセンサーのテストに利用できます。量産では、外部クロックジェネレータをイメージセンサーのクロック入力として使用します。

## 5 CPU

CX3 は、32 ビット 200MHz ARM926EJ-S コア CPU を内蔵しています。コアは 16KB の命令密接合メモリ (TCM) および 8kB のデータ TCM に直接アクセスできます。ARM926EJ-S コアはファームウェアデバッグ用に JTAG インターフェースを備えます。

CX3 は次の利点を持ちます。

- コードとデータに対応する 512KB の組込み SRAM と、8kB の命令キャッシュとデータ キャッシュを内蔵します。
- さまざまなペリフェラル (USB, CSI-2 Rx, I2S, SPI, および UART など) の間で効率的で柔軟な DMA 接続を行います。これにより、ファームウェアがペリフェラル間のデータ アクセスを設定するだけで、その後は DMA 構造によって管理されます。
- ARM926EJ-S 用の業界標準の開発ツールを使用して、容易にアプリケーションを開発できます。

CX3 ファームウェアのサンプルはインフィニオン EZ-USB™ CX3 開発キットに付属します。外部プロセッサに移植可能なソフトウェア API は、インフィニオン EZ-USB™ CX3 ソフトウェア開発キットに付属します。

### 6 JTAG インターフェース

CX3 の JTAG インターフェースは、JTAG デバッガへ接続するために標準の 5 ピン インターフェースを備えており、CPU コアのオンチップデバッグ回路を介してファームウェアをデバッグできます。

ARM926EJ-S コア用の業界標準デバッグツールは、CX3 アプリケーション開発に使用できます。

## 7 その他インターフェース

CX3 は以下のシリアル ペリフェラルをサポートします。

- UART
- I<sup>2</sup>C
- I<sup>2</sup>S
- SPI

[CYUSB306X ピン一覧](#)に、これらのインターフェースをマッピングする方法を示します。

### 7.1 UART インターフェース

CX3 の UART インターフェースは、全二重通信に対応しています。取り扱う信号を [Table 1](#) に示します。

**Table 1** UART インターフェース信号

| 信号  | 説明    |
|-----|-------|
| TX  | 出力信号  |
| RX  | 入力信号  |
| CTS | フロー制御 |
| RTS | フロー制御 |

UART はファームウェアで選択可能な 300bps ~ 4608Kbps のボーレートを発生させられます。フロー制御が有効である場合、CTS 入力のアサートされる時のみ、CX3 の UART はデータを送信します。また CX3 の UART は、データを受信できるようになったとき、RTS 出力信号をアサートします。

### 7.2 I<sup>2</sup>C インターフェース

CX3 の I<sup>2</sup>C インターフェースは I<sup>2</sup>C バス仕様 Rev.3 に準拠しています。この I<sup>2</sup>C インターフェースは、I<sup>2</sup>C マスターとしてのみ動作します。他の I<sup>2</sup>C のスレーブデバイスと通信するために使用できます。例えば、CX3 はブート オプションとして、I<sup>2</sup>C インターフェースに接続している EEPROM から起動できます。

CX3 の I<sup>2</sup>C マスター コントローラーは、マルチマスター モードにも対応しています。

I<sup>2</sup>C インターフェース用の電源は、他のシリアル ペリフェラルから分離されているパワー ドメインである V<sub>DDIO1</sub> です。これにより、他のインターフェースと異なる電圧で動作する柔軟性が I<sup>2</sup>C インターフェースにあります。

I<sup>2</sup>C コントローラーは、400kHz と 1MHz のバス周波数をサポートします。V<sub>DDIO1</sub> が 1.8V、2.5V、または 3.3V である場合、サポートされる動作周波数は 400kHz と 1MHz です。I<sup>2</sup>C コントローラーは、クロック ストレッチ機能をサポートし、遅いデバイスがフロー制御を実行できるようにします。

I<sup>2</sup>C インターフェースの SCL と SDA 信号には、外部プルアップ抵抗が必要です。プルアップ抵抗は V<sub>DDIO1</sub> に接続する必要があります。

**注:** 0x0000111x パターンを持つ I<sup>2</sup>C アドレスは内部で使用され、このアドレスを持つスレーブ デバイスをバスに接続してはいけません。

### 7.3 I<sup>2</sup>S インターフェース

CX3 は I<sup>2</sup>S ポートを備えており、外部オーディオ コーデック デバイスをサポートしています。CX3 は、トランスミッタとなる I<sup>2</sup>S のマスターとしてのみ機能します。I<sup>2</sup>S インターフェースは 4 つの信号 (クロック ライン (I2S\_CLK), シリアル データ ライン (I2S\_SD), ワード セレクト ライン (I2S\_WS), マスター システム クロック (I2S\_MCLK)) から構成されています。CX3 は、I2S\_MCLK を出力としてシステム クロックを生成するか、I2S\_MCLK を入力として外部システム クロックを受け入れられます。

I<sup>2</sup>S インターフェースが対応するサンプリング周波数は 8kHz、16kHz、32kHz、44.1kHz、48kHz、96kHz、および 192kHz です。

## 7.4 SPI インターフェース

CX3 は、シリアル ペリフェラル ポートで SPI マスター インターフェースをサポートします。最大動作周波数は 33MHz です。

SPI コントローラーは、スタート / ストップ クロックを使用した SPI 通信の 4 つのモード に対応しています (モードの詳細については、[SPI タイミング仕様](#)を参照してください)。このコントローラーは、1 つの SSN 信号の制御を持つ、1 つのマスター用のコントローラーです。これは 4 ビット ~ 32 ビットのトランザクション サイズに対応します。

## 8 ブート オプション

CX3 は、PMODE ピンの設定により選択される様々なソースからブート イメージをロードできます。CX3 のブート オプションは以下のとおりです。

- USB からのブート
- I<sup>2</sup>C からのブート
- SPI からのブート
  - サポートされるインフィニオン SPI フラッシュ製品は S25FS064S (64Mb), S25FS128S (128Mb) および S25LFL064L (64Mb) です。
  - W25Q32FW (32Mb) もサポートされます。

**Table 2 CX3 ブート オプション**

| PMODE[2:0] <sup>[1]</sup> | ブート元                              |
|---------------------------|-----------------------------------|
| F11                       | USB ブート                           |
| F1F                       | I <sup>2</sup> C, 不具合時 USB ブートが有効 |
| 1FF                       | I <sup>2</sup> C のみ               |
| 0F1                       | SPI, 不具合時 USB ブートが有効              |

### 注

1. F はフローティング状態を意味します。

---

リセット

## 9 リセット

### 9.1 ハード リセット

ハード リセットは、CX3 の RESET# ピンをアサートすることで開始します。特定のリセット シーケンスとタイミング要件の詳細については、[Figure 11](#) と [Table 18](#) を参照してください。ハード リセット中、すべての I/O はトリステートにされます。

MIPI\_RESET と呼ばれる追加のリセット ピンが、MIPI CSI-2 コアのリセットに用意されます。これは通常動作では抵抗でプルダウンします。

### 9.2 ソフト リセット

ソフト リセットには、次の 2 種類があります。

- CPU リセット : CPU プログラム カウンターがリセットされます。CPU リセット後に、ファームウェアをリロードする必要はありません。
- デバイス全体のリセット : このリセットはハード リセットと同じです。デバイス全体のリセット後に、ファームウェアをリロードする必要があります。

## クロック

## 10 クロック

CX3 は、通常動作のために 2 つのクロックを必要とします。

1. CLKIN ピンに接続する 19.2MHz のクロック
2. REFCLK ピンに接続する 6MHz ~ 40MHz のクロック

CX3 へのクロック入力、Table 3 で指定されている位相ノイズとジッタの要件を満たす必要があります。入力クロック周波数は、CX3 コアまたはいずれのデバイス インターフェース (CSI-2 Rx ポートを含む) のクロックおよびデータ レートと無関係です。内部 PLL は、入力周波数に応じて適切なクロック逡倍オプションを適用します。

**注:** REFCLK は VDDIO1 電力ドメインに属し、CLKIN は CVDDQ 電力ドメインに属します。同じ信号源を使用する場合、そのクロックは 2 つの出力を備えたバッファを通してクロック ピンに接続する必要があります。クロックバッファ、CVDDQ、および VDDIO1 には必ず同じ電圧で電力を供給してください。

**Table 3 CX3 入力クロック仕様**

| パラメーター          | 説明           | 仕様  |      | 単位  |
|-----------------|--------------|-----|------|-----|
|                 |              | Min | Max  |     |
| 位相ノイズ           | 100Hz オフセット  | -   | -75  | dB  |
|                 | 1kHz オフセット   | -   | -104 | dB  |
|                 | 10kHz オフセット  | -   | -120 | dB  |
|                 | 100kHz オフセット | -   | -128 | dB  |
|                 | 1MHz オフセット   | -   | -130 | dB  |
| 最大周波数偏差         | -            | -   | 150  | ppm |
| デューティ比          | -            | 30  | 70   | %   |
| オーバーシュート        | -            | -   | 3    | %   |
| アンダーシュート        | -            | -   | -3   | %   |
| 立ち上り時間 / 立ち下り時間 | -            | -   | 3    | ns  |

### 10.1 32kHz ウォッチドッグ タイマー クロック入力

CX3 はウォッチドッグ タイマーを内蔵しています。ウォッチドッグ タイマーは、ARM926EJ-S コアに割込みをかけ、スタンバイ モード中の CX3 を自動的に復帰させ、ARM926EJ-S コアをリセットするために使用できます。ウォッチドッグ タイマーは 32kHz のクロックで動作します。このクロックはオプションで CX3 の専用ピンに接続する外部クロックから供給されます。

ファームウェアはウォッチドッグ タイマーを無効にできます。

Table 4 にオプションの 32kHz クロック入力の要件を示します。

**Table 4 32kHz クロック入力の要件**

| パラメーター          | Min | Max  | 単位  |
|-----------------|-----|------|-----|
| デューティ比          | 40  | 60   | %   |
| 周波数偏差           | -   | ±200 | ppm |
| 立ち上り時間 / 立ち下り時間 | -   | 200  | ns  |

## 電源

## 11 電源

CX3 は、次の電源ドメインがあります。

- **IO\_VDDQ**: デジタル I/O 用の個別のパワー ドメインのグループ
  - **V<sub>DDIO1</sub>**: GPIO, I<sup>2</sup>C, JTAG, XRST, XSHUTDOWN および REFCLK
  - **V<sub>DDIO2</sub>**: UART および I<sup>2</sup>S (MCLK を除く )
  - **V<sub>DDIO3</sub>**: I<sup>2</sup>S\_MCLK および SPI
  - **C<sub>VDDQ</sub>**: CLKIN
  - **V<sub>DD\_MIPI</sub>**: MIPI CSI-2 クロックおよびデータ レーン
- **V<sub>DD</sub>**: これはロジック コア用の電源です。定格電源電圧レベルは 1.2V であり、コア ロジック回路に供給されます。同じ電源を以下にも使用します。
  - **A<sub>VDD</sub>**: PLL、水晶発振器およびその他のコア アナログ回路用の 1.2V 電源です。
  - **U3TXVDDQ/U3RXVDDQ**: USB 3.0 インターフェース用の 1.2V 電源です。
- **VUSB**: USB I/O およびアナログ回路用の 4V ~ 6V 電源です。これは CX3 の内部電圧レギュレータを介して USB トランシーバに電源を供給します。VUSB は内部で 3.3V に調整されています。

**注**: **Figure 4** に示すように、これらの電源は特定のシーケンスでオン / オフする必要があります。

### 11.1 電力モード

CX3 は以下の電力モードに対応しています。

- **通常モード**: これは機能がすべて動作するモードです。このモードでは、内部 CPU クロックと内部 PLL が有効になります。
  - 通常の動作消費電力は、ICC コアの最大値と I<sub>CC</sub> USB の最大値の合計を超えません (消費電流の仕様については、**DC 仕様**を参照してください)。
  - V<sub>DDIO2</sub> と V<sub>DDIO3</sub> の I/O 電源は、対応するインターフェースが使用されていないときにオフにできます。V<sub>DDIO1</sub> は、通常動作の場合にオフにはできません。
- **低消費電力モード** (**Table 5** を参照してください)
  - USB 3.0 PHY が有効にされたサスペンド モード
  - スタンバイ モード
  - コア電源遮断モード

電源

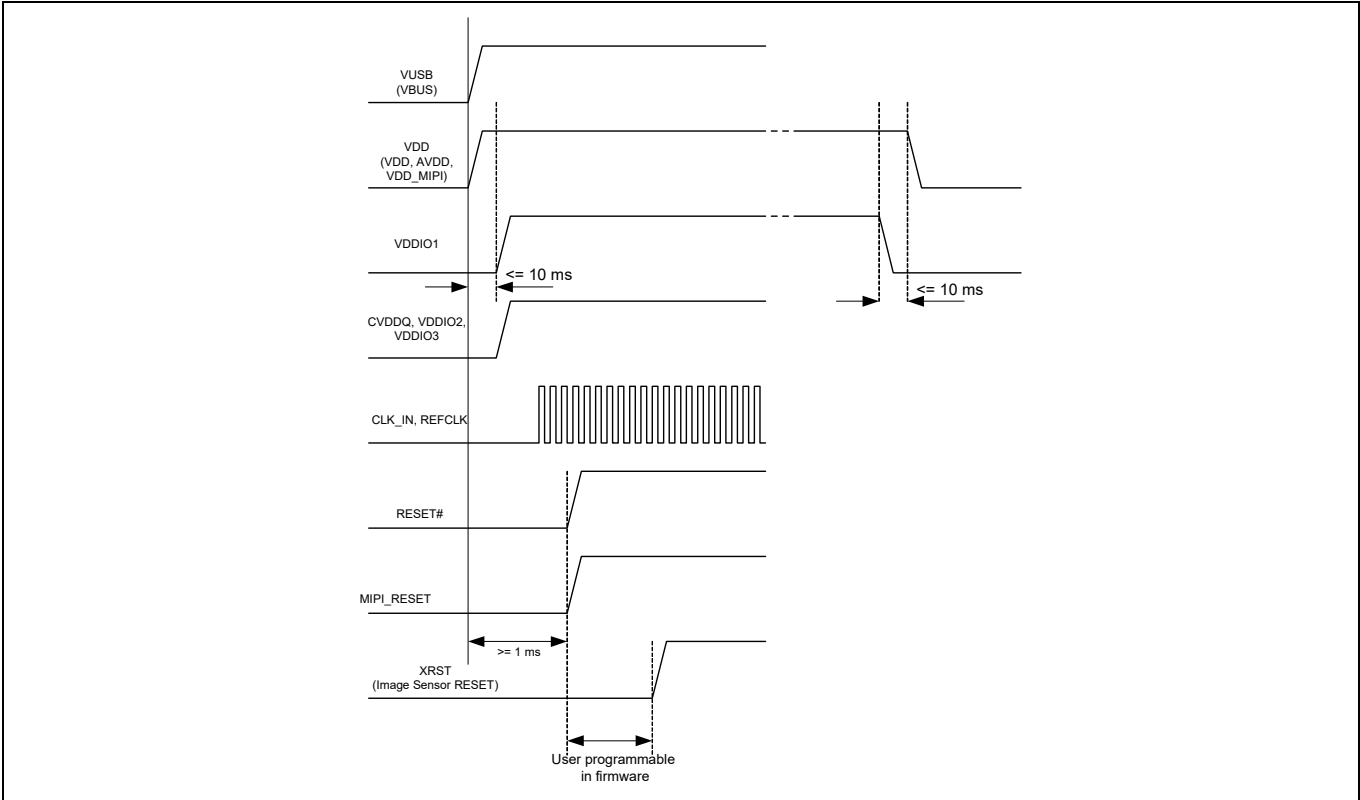


Figure 4 電源投入シーケンス

## 設定オプション

## 12 設定オプション

Table 5 低消費電力モードの開始および終了方法

| 低消費電力モード                   | 特性                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       | 開始方法                                                                                                                                               | 終了方法                                                                                                                                                                                                        |
|----------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| USB 3.0 PHY を有効にしたサスペンドモード | <ul style="list-style-type: none"> <li>このモードの消費電力は <math>I_{SB1}</math> を超えません。</li> <li>USB 3.0 PHY が有効で、U3 モードになります (USB 3.0 仕様で定義されたサスペンドモードの 1 つ)。その他すべてのクロックはシャットダウンするが、このブロックはそれ自身の内部クロックで動作可能です。</li> <li>すべての I/O は前の状態を保持します。</li> <li>ウェイクアップソースへの電源とコア電源を保持する必要があります。その他すべてのパワードメインは個別にオン / オフにできます。</li> <li>コンフィギュレーションレジスタ、バッファメモリおよびすべての内部 RAM の状態が保持されます。</li> <li>CX3 がサスペンドモードに入る前に、すべてのトランザクションを完了する必要があります。(未完了トランザクションの状態は保持されない)</li> <li>プログラムカウンタがリセットしないため、ファームウェアは一時停止した時点から動作を再開します。(RESET# のアサートによって復帰した場合を除く)</li> </ul>    | <ul style="list-style-type: none"> <li>ARM926EJ-S コアで実行されるファームウェアは CX3 をサスペンドモードにできます。例えば、USB サスペンド状態で、ファームウェアは CX3 をサスペンド状態にする場合があります。</li> </ul> | <ul style="list-style-type: none"> <li>D+ の LOW または HIGH への遷移</li> <li>D- の LOW または HIGH への遷移</li> <li>SSRX± の再開条件</li> <li>VBUS の検知</li> <li>UART_CTS でのレベル検知 (プログラマブル極性)</li> <li>RESET# のアサート</li> </ul> |
| スタンバイモード                   | <ul style="list-style-type: none"> <li>このモードの消費電力は <math>I_{SB3}</math> を超えません。</li> <li>すべてのコンフィギュレーションレジスタ設定およびプログラム / データ RAM の内容は保持されます。ただし、バッファ内またはデータバスの他の部分にあるデータは保証されません。このため、外部プロセッサは CX3 をスタンバイモードに移行させる前に、必要なデータが読み出されるように気を付ける必要があります。</li> <li>プログラムカウンタは、スタンバイモードからの復帰時にリセットされます。</li> <li>GPIO ピンはその設定を保持します。</li> <li>内部 PLL はオフになります。</li> <li>USB トランシーバはオフになります。</li> <li>ARM926EJ-S コア電源はオフになります。復帰時に、コアは再起動し、プログラム / データ RAM に保存されたプログラムを実行します。</li> <li>ウェイクアップソースへの電源とコア電源を保持する必要があります。その他すべてのパワードメインは個別にオン / オフにできます。</li> </ul> | <ul style="list-style-type: none"> <li>ARM926EJ-S コアまたは外部プロセッサで実行されるファームウェアは適切なレジスタが設定されます。</li> </ul>                                             | <ul style="list-style-type: none"> <li>VBUS の検知</li> <li>UART_CTS でのレベル検知 (プログラマブル極性)</li> <li>RESET# のアサート</li> </ul>                                                                                      |
| コア電源遮断モード                  | <ul style="list-style-type: none"> <li>このモードの消費電力は <math>I_{SB4}</math> を超えません。</li> <li>コア電源はオフになります。</li> <li>すべてのバッファメモリ、コンフィギュレーションレジスタおよびプログラム RAM は状態を保持しません。このモードを終了した後、ファームウェアをリロードします。</li> <li>このモードでは、他のすべてのパワードメインは個別にオン / オフにできます。</li> </ul>                                                                                                                                                                                                                                                                                               | <ul style="list-style-type: none"> <li><math>V_{DD}</math> をオフにします。</li> </ul>                                                                     | <ul style="list-style-type: none"> <li><math>V_{DD}</math> を再供給</li> <li>RESET# のアサート</li> </ul>                                                                                                            |

設定オプションは特定の使用モデルに使用できます。

## 13 デジタル I/O

CX3 は、すべてのデジタル I/O ピンにファームウェアで制御される内部プルアップまたはプルダウン抵抗を持ちます。ピンがフローティングにならないように、内部 50kΩ 抵抗で HIGH にプルし、内部 10kΩ 抵抗で LOW にプルします。I/O ピンは次の状態をとります。

- トライステート (High-Z)
- 弱プルアップ (内部 50kΩ)
- プルダウン (内部 10kΩ)
- 低消費電力モードのとき、ホールド (I/O はその値を保持)
- JTAG TDI, TMC, および TRST# 信号には固定の 50kΩ 内部プルアップ抵抗を付け、TCK 信号には固定の 10kΩ プルダウン抵抗を付けています。

内部プルアップ抵抗を使用して、すべての未使用の I/O を HIGH にする必要があります。すべての未使用の出力はフローティングにします。すべての I/O は、フル, 3/4, 1/2, 1/4 の能力で駆動できます。これら駆動強度はインターフェースごとに設定します。

## 14 GPIO

CX3 では、照明、同期表示などに使用できる汎用 I/O として 12 個のピンを用意しています。詳細は[ピンの設定](#)を参照してください。

すべての GPIO ピンは最大 16pF の外部負荷に対応します。

## 15 EMI

CX3 は、家電に対応する FCC 15B (米国) および EN55022 (ヨーロッパ) に記述されている EMI 要件をシステムレベルで満たしています。CX3 は、これらの規格に記述されるレベルの EMI への耐性があり、正常に機能し続けます。

## 16 システム レベルの ESD

CX3 は、USB インターフェース上の D+, D-, GND ピンに ESD 保護を組み込んでいます。これらのポートに提供される ESD 保護レベルは次のとおりです。

- JESD22-A114 仕様による  $\pm 2.2\text{kV}$  人体モデル (HBM)
- IEC61000-4-2 レベル 3A によるシステム レベルの外部保護デバイスを使用した接触放電は  $\pm 6\text{kV}$ 、気中放電は  $\pm 8\text{kV}$
- IEC61000-4-2 レベル 4C によるシステム レベルの外部保護デバイスを使用した接触放電は  $\pm 8\text{kV}$ 、気中放電は  $\pm 15\text{kV}$

この保護により、ここで述べられているレベルに達した ESD イベントが発生した後にもデバイスが継続して機能することを保証しています。

SSRX+, SSRX-, SSTX+, および SSTX- ピンは、最大  $\pm 2.2\text{kV}$  の HBM 内部 ESD 保護を備えています。

## ピンの設定

## 17 ピンの設定

Figure 5 CX3 ボール配置 (上面図)

|                     |                     |                   |                     |                     |                       |          |                         |                         |         |                     |
|---------------------|---------------------|-------------------|---------------------|---------------------|-----------------------|----------|-------------------------|-------------------------|---------|---------------------|
| A1                  | A2                  | A3                | A4                  | A5                  | A6                    | A7       | A8                      | A9                      | A10     | A11                 |
| U3VSSQ              | U3RXVDDQ            | SSRXM             | SSRXP               | SSTXP               | SSTXM                 | AVDD     | VSS                     | DP                      | DM      | GPIO[24]            |
| B1                  | B2                  | B3                | B4                  | B5                  | B6                    | B7       | B8                      | B9                      | B10     | B11                 |
| VDDIO3              | VSS                 | GPIO[23]          | GPIO[21]            | U3TXVDDQ            | CVDDQ                 | AVSS     | VSS                     | VSS                     | VDD     | TRST#               |
| C1                  | C2                  | C3                | C4                  | C5                  | C6                    | C7       | C8                      | C9                      | C10     | C11                 |
| SPI_SSN / GPIO[54]  | SPI_MISO / GPIO[55] | VDD               | GPIO[26]            | RESET#              | GPIO[18]              | GPIO[19] | GPIO[22]                | GPIO[45]                | TDO     | I2S_MCLK / GPIO[57] |
| D1                  | D2                  | D3                | D4                  | D5                  | D6                    | D7       | D8                      | D9                      | D10     | D11                 |
| I2S_CLK / GPIO[50]  | I2S_SD / GPIO[51]   | I2S_WS / GPIO[52] | SPI_SCK / GPIO[53]  | SPI_MOSI / GPIO[56] | CLKIN_32              | CLKIN    | VSS                     | I2C_SCL                 | I2C_SDA | GPIO[17]            |
| E1                  | E2                  | E3                | E4                  | E5                  | E6                    | E7       | E8                      | E9                      | E10     | E11                 |
| UART_CTS / GPIO[47] | VSS                 | VDDIO2            | UART_RX / GPIO[49]  | UART_TX / GPIO[48]  | GPIO[20]              | TDI      | TMS                     | VDD                     | VUSB    | VSS                 |
| F1                  | F2                  | F3                | F4                  | F5                  | F6                    | F7       | F8                      | F9                      | F10     | F11                 |
| DNU                 | REFCLK              | GPIO[44]          | XRST                | UART_RTS / GPIO[46] | TCK                   | DNU      | DNU                     | DNU                     | DNU     | VDD                 |
| G1                  | G2                  | G3                | G4                  | G5                  | G6                    | G7       | G8                      | G9                      | G10     | G11                 |
| VSS                 | XSHUTDOWN           | MCLK              | PMODE[0] / GPIO[30] | GPIO[25]            | HSYNC_test            | DNU      | DNU                     | DNU                     | DNU     | VSS                 |
| H1                  | H2                  | H3                | H4                  | H5                  | H6                    | H7       | H8                      | H9                      | H10     | H11                 |
| VDD                 | DNU                 | DNU               | PMODE[1] / GPIO[31] | VSYN_test           | MIPI RESET            | DNU      | PCLK_test               | DNU                     | DNU     | VDDIO1              |
| J1                  | J2                  | J3                | J4                  | J5                  | J6                    | J7       | J8                      | J9                      | J10     | J11                 |
| DNU                 | DNU                 | DNU               | DNU                 | MIPI_D0P            | MIPI_D1P <sup>1</sup> | MIPI_CP  | MIPI_D2P <sup>1,2</sup> | MIPI_D2N <sup>1,2</sup> | DNU     | VDD                 |
| K1                  | K2                  | K3                | K4                  | K5                  | K6                    | K7       | K8                      | K9                      | K10     | K11                 |
| DNU                 | DNU                 | VSS               | VSS                 | MIPI_D0N            | MIPI_D1N <sup>1</sup> | MIPI_CN  | MIPI_D3N <sup>1,2</sup> | DNU                     | DNU     | DNU                 |
| L1                  | L2                  | L3                | L4                  | L5                  | L6                    | L7       | L8                      | L9                      | L10     | L11                 |
| VSS                 | VSS                 | VSS               | PMODE[2] / GPIO[32] | VDD_MIPI            | VSS                   | VDD      | MIPI_D3P <sup>1,2</sup> | VDDIO1                  | DNU     | VSS                 |

1. GND に接続される未使用の MIPI 入力データ レーンです。

2. MIPI\_D2N, MIPI\_D2P, MIPI\_D3N, および MIPI\_D3P 信号は CYUSB3064 デバイスでは利用不可です。カスタム基板では、これらのピンを「開放」のままにする必要があります。

## 凡例

|                                                                                     |                   |
|-------------------------------------------------------------------------------------|-------------------|
|  | グラウンド             |
|  | USB PHY 電源、クロック電源 |
|  | 電源                |

## ピン説明

## 18 ピン説明

Table 6 CYUSB306X ピン一覧

| ピン番号                  | ピン名         | I/O |
|-----------------------|-------------|-----|
| <b>CX3</b>            |             |     |
| F10                   | DNU         | I/O |
| F9                    | DNU         | I/O |
| F7                    | DNU         | I/O |
| G10                   | DNU         | I/O |
| G9                    | DNU         | I/O |
| F8                    | DNU         | I/O |
| H10                   | DNU         | I/O |
| H9                    | DNU         | I/O |
| J10                   | DNU         | I/O |
| H7                    | DNU         | I/O |
| K11                   | DNU         | I/O |
| L10                   | DNU         | I/O |
| K10                   | DNU         | I/O |
| K9                    | DNU         | I/O |
| G7                    | DNU         | I/O |
| G8                    | DNU         | I/O |
| K2                    | DNU         | I/O |
| J4                    | DNU         | I/O |
| K1                    | DNU         | I/O |
| J2                    | DNU         | I/O |
| J3                    | DNU         | I/O |
| J1                    | DNU         | I/O |
| H2                    | DNU         | I/O |
| H3                    | DNU         | I/O |
| G6                    | HSYNC_test  | I/O |
| H5                    | VSYSNC_test | I/O |
| H8                    | PCLK_test   | I/O |
| <b>VDDIO1 パワードメイン</b> |             |     |
| D11                   | GPIO[17]    | I/O |
| C6                    | GPIO[18]    | I/O |
| C7                    | GPIO[19]    | I/O |
| E6                    | GPIO[20]    | I/O |
| B4                    | GPIO[21]    | I/O |
| C8                    | GPIO[22]    | I/O |
| B3                    | GPIO[23]    | I/O |
| A11                   | GPIO[24]    | I/O |
| G5                    | GPIO[25]    | I/O |
| C4                    | GPIO[26]    | I/O |
| F3                    | GPIO[44]    | I/O |

## ピン説明

Table 6 CYUSB306X ピン一覧 (continued)

| ピン番号                                       | ピン名                   | I/O |
|--------------------------------------------|-----------------------|-----|
| <b>CX3</b>                                 |                       |     |
| C9                                         | GPIO[45]              | I/O |
| G4                                         | PMODE[0] / GPIO[30]   | I/O |
| H4                                         | PMODE[1] / GPIO[31]   | I/O |
| L4                                         | PMODE[2] / GPIO[32]   | I/O |
| F1                                         | DNU                   | I/O |
| H6                                         | MIPI RESET            | I/O |
| C5                                         | RESET#                | I   |
| F4                                         | XRST                  | O   |
| G2                                         | XSHUTDOWN             | O   |
| G3                                         | MCLK                  | O   |
| <b>VDDIO2 パワードメイン</b>                      |                       |     |
| F5                                         | UART_RTS / GPIO[46]   | I/O |
| E1                                         | UART_CTS / GPIO[47]   | I/O |
| E5                                         | UART_TX / GPIO[48]    | I/O |
| E4                                         | UART_RX / GPIO[49]    | I/O |
| D1                                         | I2S_CLK / GPIO[50]    | I/O |
| D2                                         | I2S_SD / GPIO[51]     | I/O |
| D3                                         | I2S_WS / GPIO[52]     | I/O |
| <b>VDDIO3 パワードメイン</b>                      |                       |     |
| D4                                         | SPI_SCK / GPIO[53]    | I/O |
| C1                                         | SPI_SSN / GPIO[54]    | I/O |
| C2                                         | SPI_MISO / GPIO[55]   | I/O |
| D5                                         | SPI_MOSI / GPIO[56]   | I/O |
| C11                                        | I2S_MCLK / GPIO[57]   | I/O |
| <b>USB ポート (U3TXVDDQ/U3RXVDDQ パワードメイン)</b> |                       |     |
| A3                                         | SSRXM                 | I   |
| A4                                         | SSRXP                 | I   |
| A6                                         | SSTXM                 | O   |
| A5                                         | SSTXP                 | O   |
| <b>USB ポート (VUSB パワードメイン)</b>              |                       |     |
| A9                                         | DP                    | I/O |
| A10                                        | DM                    | I/O |
| <b>VDDIO1 パワードメイン</b>                      |                       |     |
| F2                                         | REFCLK                | I   |
| <b>VDD_MIPI パワードメイン</b>                    |                       |     |
| J7                                         | MIPI_CP               | I   |
| K7                                         | MIPI_CN               | I   |
| J5                                         | MIPI_D0P              | I   |
| K5                                         | MIPI_D0N              | I   |
| J6                                         | MIPI_D1P <sup>1</sup> | I   |
| K6                                         | MIPI_D1N <sup>1</sup> | I   |

## ピン説明

Table 6 CYUSB306X ピン一覧 (continued)

| ピン番号                  | ピン名                      | I/O |
|-----------------------|--------------------------|-----|
| <b>CX3</b>            |                          |     |
| J9                    | MIPI_D2N <sup>1, 2</sup> | I   |
| J8                    | MIPI_D2P <sup>1, 2</sup> | I   |
| L8                    | MIPI_D3P <sup>1, 2</sup> | I   |
| K8                    | MIPI_D3N <sup>1, 2</sup> | I   |
| <b>CVDDQ パワードメイン</b>  |                          |     |
| D7                    | CLKIN                    | I   |
| D6                    | CLKIN_32                 | I   |
| <b>VDDIO1 パワードメイン</b> |                          |     |
| D9                    | I2C_SCL                  | I/O |
| D10                   | I2C_SDA                  | I/O |
| E7                    | TDI                      | I   |
| C10                   | TDO                      | O   |
| B11                   | TRST#                    | I   |
| E8                    | TMS                      | I   |
| F6                    | TCK                      | I   |
| <b>パワードメイン</b>        |                          |     |
| E10                   | VUSB                     | PWR |
| A1                    | U3VSSQ                   | PWR |
| H11                   | VDDIO1                   | PWR |
| L9                    | VDDIO1                   | PWR |
| E3                    | VDDIO2                   | PWR |
| B1                    | VDDIO3                   | PWR |
| B6                    | CVDDQ                    | PWR |
| B5                    | U3TXVDDQ                 | PWR |
| A2                    | U3RXVDDQ                 | PWR |
| A7                    | AVDD                     | PWR |
| B7                    | AVSS                     | PWR |
| L5                    | VDD_MIPI                 | PWR |
| B10                   | VDD                      | PWR |
| J11                   | VDD                      | PWR |
| C3                    | VDD                      | PWR |
| E9                    | VDD                      | PWR |
| F11                   | VDD                      | PWR |
| H1                    | VDD                      | PWR |
| L7                    | VDD                      | PWR |
| D8                    | VSS                      | PWR |
| E2                    | VSS                      | PWR |
| E11                   | VSS                      | PWR |
| G1                    | VSS                      | PWR |
| A8                    | VSS                      | PWR |
| G11                   | VSS                      | PWR |

## ピン説明

**Table 6** CYUSB306X ピン一覧 (continued)

| ピン番号       | ピン名 | I/O |
|------------|-----|-----|
| <b>CX3</b> |     |     |
| L1         | VSS | PWR |
| B8         | VSS | PWR |
| L6         | VSS | PWR |
| B2         | VSS | PWR |
| L11        | VSS | PWR |
| B9         | VSS | PWR |
| K4         | VSS | PWR |
| L3         | VSS | PWR |
| K3         | VSS | PWR |
| L2         | VSS | PWR |

1. GND に接続される未使用の MIPI 入力データ レーンです。
2. MIPI\_D2N, MIPI\_D2P, MIPI\_D3N および MIPI\_D3P 信号は CYUSB3064 デバイスでは利用不可です。カスタマ基板では、これらのピンを「開放」のままにする必要があります。

## 電氣的仕様

## 19 電氣的仕様

## 19.1 絶対最大定格

最大定格を超えると、デバイスの寿命が短くなる可能性があります。

|                                                      |                |
|------------------------------------------------------|----------------|
| 保存温度                                                 | -65°C ~ +150°C |
| グランド電位への電源電圧<br>$V_{DD}$ , $A_{VDDQ}$                | 1.25 V         |
| $V_{DDIO1}$ , $V_{DDIO2}$ , $V_{DDIO3}$              | 3.6 V          |
| $U3TX_{VDDQ}$ , $U3RX_{VDDQ}$                        | 1.25 V         |
| 任意の入力ピンへの DC 入力電圧                                    | $V_{CC} + 0.3$ |
| High-Z 状態の出力に印加される DC 電圧<br>( $V_{CC}$ は対応する I/O 電圧) | $V_{CC} + 0.3$ |
| 最大ラッチアップ電流                                           | 140 mA         |
| すべての I/O 設定に対応した最大出力短絡電流 ( $V_{OUT} = 0$ V)          | -100 mA        |

## 19.2 動作条件

|                                                            |                              |
|------------------------------------------------------------|------------------------------|
| $T_A$ ( バイアス印加時の周囲温度 )<br>民生用<br>産業用                       | 0°C ~ +70°C<br>-40°C ~ +85°C |
| $V_{DD}$ , $A_{VDDQ}$ , $U3TX_{VDDQ}$ , $U3RX_{VDDQ}$ 電源電圧 | 1.15 V ~ 1.25 V              |
| $V_{USB}$ 電源電圧                                             | 4 V ~ 6 V                    |
| $V_{DDIO1}$ , $V_{DDIO2}$ , $V_{DDIO3}$ , $C_{VDDQ}$ 電源電圧  | 1.7 V ~ 3.6 V                |

## 電氣的仕様

## 19.3 DC 仕様

Table 7 DC 仕様

| 記号             | 説明                                                                 | Min                   | Max                  | 単位 | 注記                                                                                                                                 |
|----------------|--------------------------------------------------------------------|-----------------------|----------------------|----|------------------------------------------------------------------------------------------------------------------------------------|
| $V_{DD}$       | コア電源電圧                                                             | 1.15                  | 1.25                 | V  | Typ 1.2V                                                                                                                           |
| $A_{VDD}$      | アナログ電源電圧                                                           | 1.15                  | 1.25                 | V  | Typ 1.2V                                                                                                                           |
| $V_{DD\_MIPI}$ | MIPI ブリッジ D-PHY 電源電圧                                               | 1.15                  | 1.25                 | V  | Typ 1.2V                                                                                                                           |
| $V_{DDIO1}$    | I <sup>2</sup> C, JTAG と GPIO 電源ドメイン                               | 1.7                   | 3.6                  | V  | Typ 1.8V、2.5V、3.3V                                                                                                                 |
| $V_{DDIO2}$    | UART/I <sup>2</sup> S 電源ドメイン                                       | 1.7                   | 3.6                  | V  | Typ 1.8V、2.5V、3.3V                                                                                                                 |
| $V_{DDIO3}$    | SPI/I <sup>2</sup> S 電源ドメイン                                        | 1.7                   | 3.6                  | V  | Typ 1.8V、2.5V、3.3V                                                                                                                 |
| $V_{USB}$      | USB 電源                                                             | 4                     | 6                    | V  | Typ 5V                                                                                                                             |
| $U3TX_{VDDQ}$  | USB 3.0 1.2V 電源                                                    | 1.15                  | 1.25                 | V  | Typ 1.2V。この電源電圧には、22μF のバイパス コンデンサが必要です。                                                                                           |
| $U3RX_{VDDQ}$  | USB 3.0 1.2V 電源                                                    | 1.15                  | 1.25                 | V  | Typ 1.2V。この電源電圧には、22μF のバイパス コンデンサが必要です。                                                                                           |
| $C_{VDDQ}$     | クロック電源電圧                                                           | 1.7                   | 3.6                  | V  | Typ 1.8、3.3V                                                                                                                       |
| $V_{IH1}$      | 入力 HIGH 電圧 1                                                       | $0.625 \times V_{CC}$ | $V_{CC} + 0.3$       | V  | $2.0V \leq V_{CC} \leq 3.6V$ の場合 (USB と MIPI CSI-2 ピンを除く)。 $V_{CC}$ は対応する I/O 電源電圧です。                                              |
| $V_{IH2}$      | 入力 HIGH 電圧 2                                                       | $V_{CC} - 0.4$        | $V_{CC} + 0.3$       | V  | $1.7V \leq V_{CC} \leq 2.0V$ の場合 (USB と MIPI CSI-2 ピンを除く)。 $V_{CC}$ は対応する I/O 電源電圧です。                                              |
| $V_{IL}$       | 入力 LOW 電圧                                                          | -0.3                  | $0.25 \times V_{CC}$ | V  | $V_{CC}$ は対応する I/O 電源電圧です。                                                                                                         |
| $V_{OH}$       | 出力 HIGH 電圧                                                         | $0.9 \times V_{CC}$   | -                    | V  | $I_{OH}(\max) = -100\mu A$ 。1/4 の駆動強度でテストします。 $V_{CC}$ は対応する I/O 電源電圧です。さまざまな駆動強度と $V_{CC}$ で測定される $I_{OH}$ の値は、Table 8 を参照してください。 |
| $V_{OL}$       | 出力 LOW 電圧                                                          | -                     | $0.1 \times V_{CC}$  | V  | $I_{OL}(\min) = +100\mu A$ 。1/4 の駆動強度でテストします。 $V_{CC}$ は対応する I/O 電源電圧です。さまざまな駆動強度と $V_{CC}$ で測定される $I_{OL}$ の値は、Table 8 を参照してください。 |
| $I_{IX}$       | SSTXP/SSXM/SSRXP/SSRX M を除くすべてのピンの入力リーク電流                          | -1                    | 1                    | μA | すべての I/O 信号は $V_{DDQ}$ に保持されます。(プルアップ/プルダウン抵抗を接続した I/O のリーク電流は $V_{DDQ}/R_{PU}$ または $V_{DDQ}/R_{PD}$ 分増加)                          |
| $I_{OZ}$       | SSTXP/SSXM/SSRXP/SSRX M および MIPI CSI-2 信号を除くすべてのピンの出力 High-Z リーク電流 | -1                    | 1                    | μA | すべての I/O 信号は $V_{DDQ}$ に保持されます。                                                                                                    |
| $I_{CC}$ コア    | コアおよびアナログ電圧動作電流                                                    | -                     | 192                  | mA | $A_{VDD}$ 、 $V_{DD}$ に流れる合計電流                                                                                                      |

## 電氣的仕様

**Table 7** DC仕様 (continued)

| 記号            | 説明                                 | Min                | Max | 単位      | 注記                                                                                                          |
|---------------|------------------------------------|--------------------|-----|---------|-------------------------------------------------------------------------------------------------------------|
| $I_{CC\ USB}$ | USB 電源の動作電流                        | -                  | 60  | mA      | -                                                                                                           |
| $I_{SB1}$     | USB 3.0 PHY が有効なサスペンドモード中の総サスペンド電流 | コア: 558.35 $\mu$ A | -   | $\mu$ A | コア電流は $V_{DD}$ , $A_{VDD}$ および $V_{DD\_MIPI}$ を介して測定されます。<br>I/O 電流は $V_{DDIO1} \sim V_{DDIO3}$ を介して測定されます。 |
|               |                                    | I/O: 4.58 $\mu$ A  | -   | $\mu$ A |                                                                                                             |
|               |                                    | USB: 4672 $\mu$ A  | -   | $\mu$ A |                                                                                                             |
| $I_{SB3}$     | コア電源遮断モード中の合計スタンバイ電流               | コア: 148.31 $\mu$ A | -   | $\mu$ A | USB 電流は $V_{USB}$ , $U3TX_{VDDQ}$ および $U3RX_{VDDQ}$ を介して測定されます。                                             |
|               |                                    | I/O: 3.16 $\mu$ A  | -   | $\mu$ A |                                                                                                             |
|               |                                    | USB: 15.8 $\mu$ A  | -   | $\mu$ A |                                                                                                             |
| $V_{RAMP}$    | コアおよび I/O 電源の電圧ランプレート              | 0.2                | 12  | V/ms    | 電圧の立ち上りは単調でなければいけません。                                                                                       |
| $V_N$         | $V_{DD}$ および I/O 電源に許容されるノイズレベル    | -                  | 100 | mV      | $A_{VDD}$ を除くすべての電源に許容される最大 p-p ノイズレベル                                                                      |
| $V_{N\_AVDD}$ | $A_{VDD}$ 電源に許容されるノイズレベル           | -                  | 20  | mV      | $A_{VDD}$ に許容される最大 p-p ノイズレベル                                                                               |

**Table 8** 異なる駆動強度と  $V_{DDIO}$  値に対応する  $I_{OH}/I_{OL}$  値

| $V_{DDIO}$ (V) | $V_{OH}$ (V) | $V_{OL}$ (V) | 駆動強度 | $I_{OH\ max}$ (mA) | $I_{OL\ min}$ (mA) |
|----------------|--------------|--------------|------|--------------------|--------------------|
| 1.7            | 1.53         | 0.17         | 1/4  | 1.02               | 2.21               |
|                |              |              | 1/2  | 1.51               | 3.28               |
|                |              |              | 3/4  | 1.83               | 3.85               |
|                |              |              | フル   | 2.28               | 4.73               |
| 2.5            | 2.25         | 0.25         | 1/4  | 5.03               | 3.96               |
|                |              |              | 1/2  | 7.38               | 5.84               |
|                |              |              | 3/4  | 8.89               | 6.89               |
|                |              |              | フル   | 11.07              | 8.61               |
| 3.6            | 3.24         | 0.36         | 1/4  | 7.80               | 5.74               |
|                |              |              | 1/2  | 11.36              | 8.64               |
|                |              |              | 3/4  | 13.64              | 10.15              |
|                |              |              | フル   | 16.92              | 12.67              |

## 電氣的仕様

## 19.4 MIPI D-PHY 電氣的特性

Table 9 MIPI D-PHY 電氣的特性

| パラメーター                 | 説明                   | 仕様  |     |      | 単位 |
|------------------------|----------------------|-----|-----|------|----|
|                        |                      | Min | Nom | Max  |    |
| MIPI D-PHY RX DC 特性    |                      |     |     |      |    |
| V <sub>PIN</sub>       | 入力信号の電圧範囲            | −50 | −   | 1350 | mV |
| V <sub>IH</sub>        | ロジック 1 入力電圧          | 880 | −   | −    | mV |
| V <sub>IL</sub>        | ロジック 0 入力電圧          | −   | −   | 550  | mV |
| V <sub>CMRX (DC)</sub> | HS レシーバモードのコモン モード電圧 | 70  | −   | 330  | mV |
| V <sub>IDTH</sub>      | 差動入力閾値 High          |     | −   | 70   | mV |
| V <sub>IDTL</sub>      | 差動入力閾値 Low           | −70 | −   | −    | mV |
| V <sub>IHHS</sub>      | シングル エンド入力 HIGH 電圧   |     | −   | 460  | mV |
| V <sub>ILHS</sub>      | シングル エンド入力 LOW 電圧    | −40 | −   | −    | mV |



熱特性

## 20 熱特性

Table 10 熱特性

| パラメーター        | 説明               | 値     | 単位   |
|---------------|------------------|-------|------|
| $T_{J\ MAX}$  | 最大接合部温度          | 125   | °C   |
| $\Theta_{JA}$ | 熱抵抗 ( 接合部から周囲 )  | 24.4  | °C/W |
| $\Theta_{JB}$ | 熱抵抗 ( 接合部から基板 )  | 17.27 | °C/W |
| $\Theta_{JC}$ | 熱抵抗 ( 接合部からケース ) | 5.5   | °C/W |

## 21 AC タイミング パラメーター

### 21.1 MIPI データとクロックのタイミング

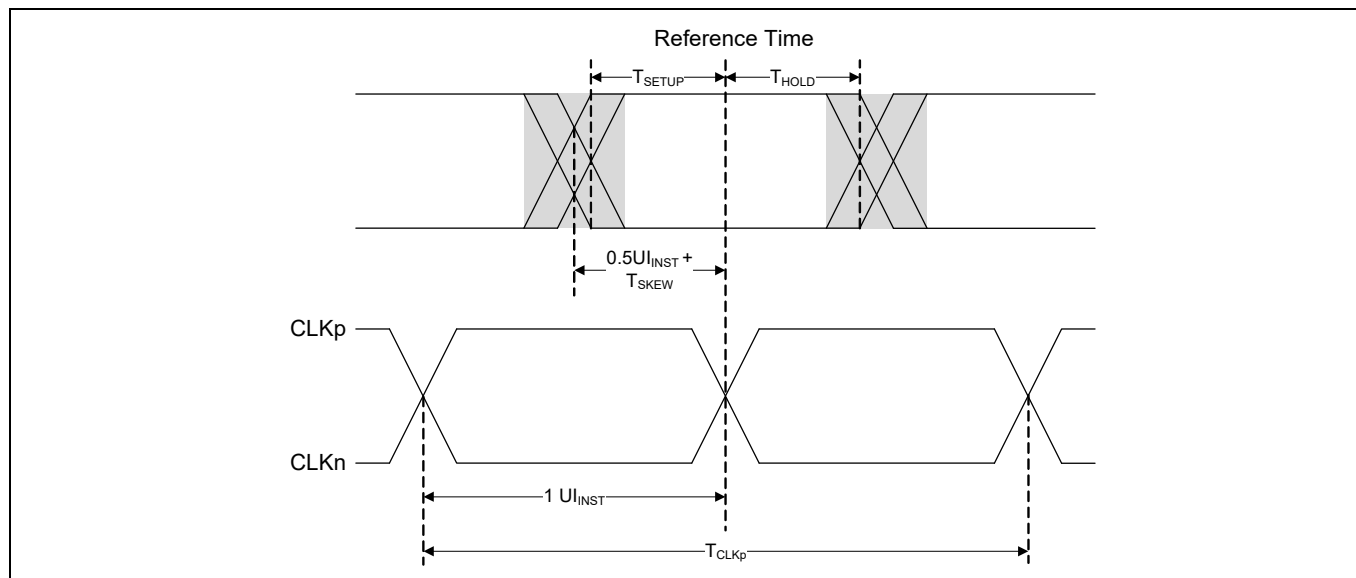


Figure 6 MIPI CSI 信号データとクロックのタイミング

Table 11 MIPI データとクロックのタイミング

| パラメーター        | 説明                            | Min   | Max  | 単位            |
|---------------|-------------------------------|-------|------|---------------|
| $T_{SKEW}$    | データからクロックまでのスキュー (トランスミッタで観測) | -0.15 | 0.15 | $U_{I\_INST}$ |
| $T_{SETUP}$   | データからクロックまでのセットアップ時間 (レシーバ側)  | 0.15  | -    | $U_{I\_INST}$ |
| $T_{HOLD}$    | クロックからデータまでのホールド時間 (レシーバ側)    | 0.15  | -    | $U_{I\_INST}$ |
| $U_{I\_INST}$ | 1 データ ビット 時間 (瞬時)             | 1     | 12.5 | ns            |
| $T_{CLKp}$    | デュアル データ レート クロックの周期          | 2     | 25   | ns            |

### 21.2 リファレンス クロック仕様

Table 12 リファレンス クロック仕様

| パラメーター        | 説明                    | Min  | Max | 単位  | 注記 |
|---------------|-----------------------|------|-----|-----|----|
| RefClk        | リファレンス クロック 周波数       | 6    | 40  | MHz | -  |
| RefClkDutyCyl | デューティ 比               | 40%  | 60% | -   | -  |
| RefClkPJ      | リファレンス クロック 入力 周期 ジッタ | -100 | 100 | ps  | -  |

### 21.3 MIPI CSI 信号ローパワー AC 特性

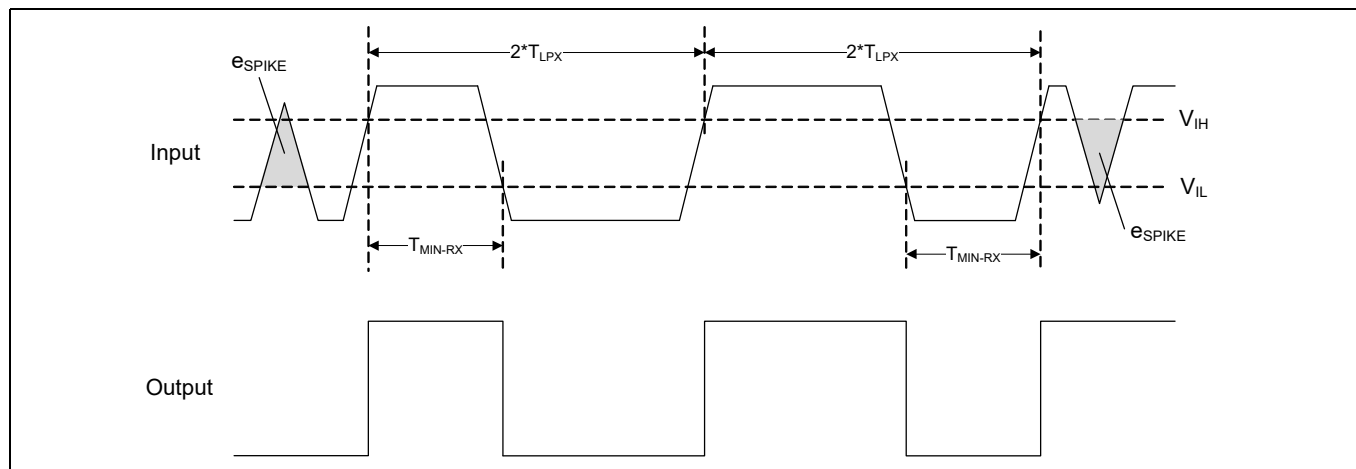


Figure 7 MIPI CSI バス入力グリッチ除去

Table 13 MIPI CSI 信号ローパワー AC 特性

| パラメーター              | 説明          | Min | Max | 単位   | 注記                                                                                                                         |
|---------------------|-------------|-----|-----|------|----------------------------------------------------------------------------------------------------------------------------|
| $e_{\text{SPIKE}}$  | 入力ノイズ除去     | -   | 300 | V.ps | スパイクの電圧と時間の積算値。電圧が $V_{\text{IL}}$ 以上 (LP-0 状態の場合) または $V_{\text{IH}}$ 以下 (LP-1 状態の場合) が該当します。これより小さいインパルスはレシーバの状態を変更しません。 |
| $T_{\text{MIN-RX}}$ | 応答する最小パルス幅  | 20  | -   | ns   | これより大きい入力パルスは出力をトグルします。                                                                                                    |
| $V_{\text{INT}}$    | 干渉の最大振幅     | -   | 200 | mV   | -                                                                                                                          |
| $F_{\text{INT}}$    | 干渉の周波数      | 450 | -   | MHz  | -                                                                                                                          |
| $T_{\text{LPX}}$    | 任意の低電力状態の期間 | 50  | -   | ns   | -                                                                                                                          |

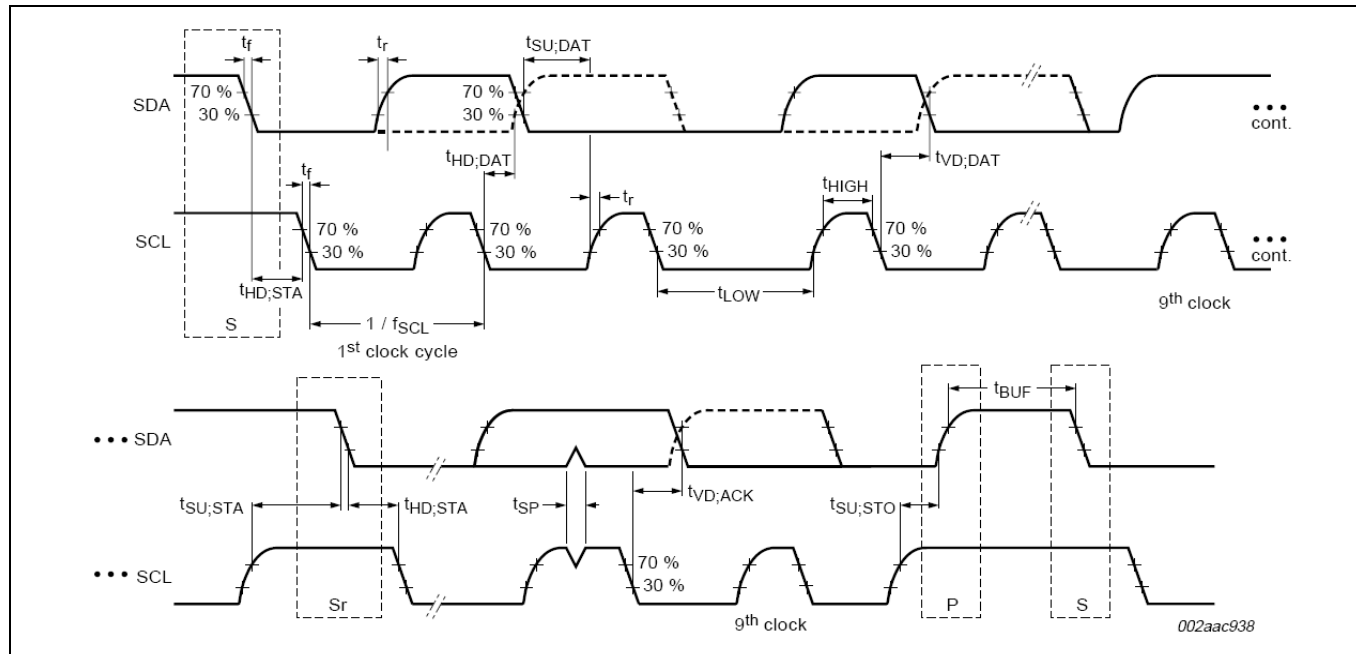
### 21.4 AC 仕様

Table 14 AC 仕様

| パラメーター                       | 説明                    | Min | Max | 単位 | 詳細 / 条件                                                     |
|------------------------------|-----------------------|-----|-----|----|-------------------------------------------------------------|
| $\Delta V_{\text{CMRX(HF)}}$ | 450MHz を超えるコモンモード干渉   | -   | 100 | mV | $\Delta V_{\text{CMRX(HF)}}$ は、レシーバ入力で観測する重ね合わせた正弦波の最大振幅です。 |
| $\Delta V_{\text{CMRX(LF)}}$ | 50 ~ 450MHz のコモンモード干渉 | -50 | 50  | mV | 定常的なグランド電位の変動分 50mV を差し引きます。これは DC 平均コモンモード電位と比較した電圧差です。    |

## AC タイミング パラメーター

## 21.5 シリアル ペリフェラル タイミング

21.5.1 I<sup>2</sup>C タイミングFigure 8 I<sup>2</sup>C タイミング定義Table 15 I<sup>2</sup>C タイミング パラメーター [2]

| パラメーター                        | 説明                           | Min  | Max  | 単位      |
|-------------------------------|------------------------------|------|------|---------|
| I <sup>2</sup> C 標準モード パラメーター |                              |      |      |         |
| $f_{SCL}$                     | SCL クロック周波数                  | 0    | 100  | kHz     |
| $t_{HD;STA}$                  | START 条件までのホールド時間            | 4    | –    | $\mu s$ |
| $t_{LOW}$                     | SCL の LOW 時間                 | 4.7  | –    | $\mu s$ |
| $t_{HIGH}$                    | SCL の HIGH 時間                | 4    | –    | $\mu s$ |
| $t_{SU;STA}$                  | リピート START 条件のセットアップ時間       | 4.7  | –    | $\mu s$ |
| $t_{HD;DAT}$                  | データ ホールド時間                   | 0    | –    | $\mu s$ |
| $t_{SU;DAT}$                  | データ セットアップ時間                 | 250  | –    | ns      |
| $t_r$                         | SDA および SCL 信号の立ち上がり時間       | –    | 1000 | ns      |
| $t_f$                         | SDA および SCL 信号の立ち下り時間        | –    | 300  | ns      |
| $t_{SU;STO}$                  | STOP 条件のセットアップ時間             | 4    | –    | $\mu s$ |
| $t_{BUF}$                     | STOP 条件と START 条件の間でのバスの空き時間 | 4.7  | –    | $\mu s$ |
| $t_{VD;DAT}$                  | データ有効時間                      | –    | 3.45 | $\mu s$ |
| $t_{VD;ACK}$                  | データ有効 ACK                    | –    | 3.45 | $\mu s$ |
| $t_{SP}$                      | 入力フィルタによって抑制する必要があるスパイクのパルス幅 | 該当なし | 該当なし |         |

## 注

2. すべてのパラメーターは設計で保証されており、特性評価によって検証済みです。

## AC タイミング パラメーター

**Table 15** I<sup>2</sup>C タイミング パラメーター <sup>[2]</sup> (continued)

| パラメーター                                    | 説明                            | Min  | Max  | 単位  |
|-------------------------------------------|-------------------------------|------|------|-----|
| <b>I<sup>2</sup>C ファスト モード パラメーター</b>     |                               |      |      |     |
| f <sub>SCL</sub>                          | SCL クロック周波数                   | 0    | 400  | kHz |
| t <sub>HD:STA</sub>                       | START 条件のホールド時間               | 0.6  | –    | μs  |
| t <sub>LOW</sub>                          | SCL の LOW 時間                  | 1.3  | –    | μs  |
| t <sub>HIGH</sub>                         | SCL の HIGH 時間                 | 0.6  | –    | μs  |
| t <sub>SU:STA</sub>                       | リピート START 条件のセットアップ時間        | 0.6  | –    | μs  |
| t <sub>HD:DAT</sub>                       | データ ホールド時間                    | 0    | –    | μs  |
| t <sub>SU:DAT</sub>                       | データ セットアップ時間                  | 100  | –    | ns  |
| t <sub>r</sub>                            | SDA および SCL 信号の立ち上がり時間        | –    | 300  | ns  |
| t <sub>f</sub>                            | SDA および SCL 信号の立ち下り時間         | –    | 300  | ns  |
| t <sub>SU:STO</sub>                       | STOP 条件のセットアップ時間              | 0.6  | –    | μs  |
| t <sub>BUF</sub>                          | STOP 条件と START 条件との間でのバスの空き時間 | 1.3  | –    | μs  |
| t <sub>VD:DAT</sub>                       | データ有効時間                       | –    | 0.9  | μs  |
| t <sub>VD:ACK</sub>                       | データ有効 ACK                     | –    | 0.9  | μs  |
| t <sub>SP</sub>                           | 入力フィルタによって抑制する必要があるスパイクのパルス幅  | 0    | 50   | ns  |
| <b>I<sup>2</sup>C ファスト モード プラス パラメーター</b> |                               |      |      |     |
| f <sub>SCL</sub>                          | SCL クロック周波数                   | 0    | 1000 | kHz |
| t <sub>HD:STA</sub>                       | START 条件のホールド時間               | 0.26 | –    | μs  |
| t <sub>LOW</sub>                          | SCL の LOW 時間                  | 0.5  | –    | μs  |
| t <sub>HIGH</sub>                         | SCL の HIGH 時間                 | 0.26 | –    | μs  |
| t <sub>SU:STA</sub>                       | リピート START 条件のセットアップ時間        | 0.26 | –    | μs  |
| t <sub>HD:DAT</sub>                       | データ ホールド時間                    | 0    | –    | μs  |
| t <sub>SU:DAT</sub>                       | データ セットアップ時間                  | 50   | –    | ns  |
| t <sub>r</sub>                            | SDA および SCL 信号の立ち上がり時間        | –    | 120  | ns  |
| t <sub>f</sub>                            | SDA および SCL 信号の立ち下り時間         | –    | 120  | ns  |
| t <sub>SU:STO</sub>                       | STOP 条件のセットアップ時間              | 0.26 | –    | μs  |
| t <sub>BUF</sub>                          | STOP 条件と START 条件との間のバス空き時間   | 0.5  | –    | μs  |
| t <sub>VD:DAT</sub>                       | データ有効時間                       | –    | 0.45 | μs  |
| t <sub>VD:ACK</sub>                       | データ有効 ACK                     | –    | 0.55 | μs  |
| t <sub>SP</sub>                           | 入力フィルタによって抑制する必要があるスパイクのパルス幅  | 0    | 50   | ns  |

**注**

2. すべてのパラメーターは設計で保証されており、特性評価によって検証済みです。

## 21.5.2 I<sup>2</sup>S タイミング ダイアグラム

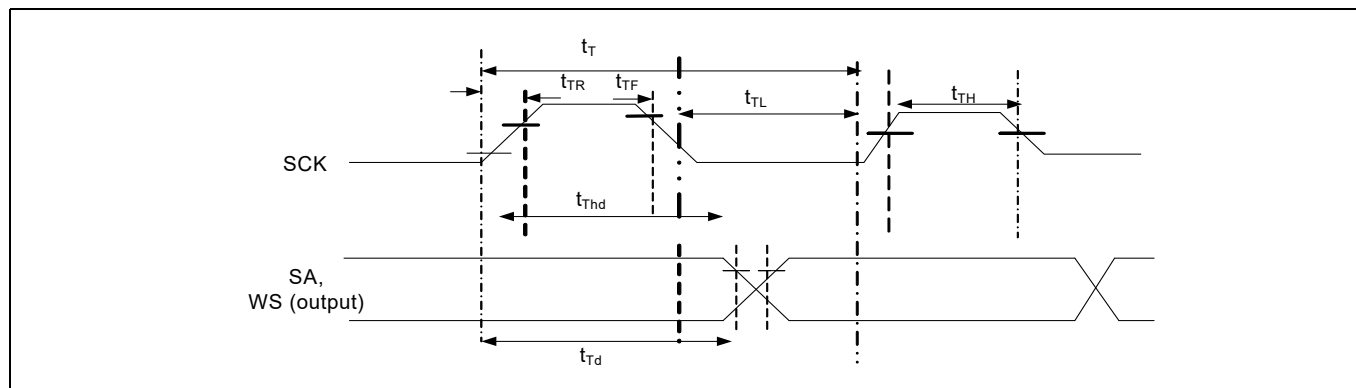


Figure 9 I<sup>2</sup>S 送信サイクル

Table 16 I<sup>2</sup>S タイミング パラメーター [3]

| パラメーター    | 説明                                    | Min           | Max           | 単位 |
|-----------|---------------------------------------|---------------|---------------|----|
| $t_T$     | I <sup>2</sup> S トランスミッタ クロック サイクル    | $t_{TR}$      | –             | ns |
| $t_{TL}$  | I <sup>2</sup> S トランスミッタ サイクル LOW 時間  | $0.35 t_{TR}$ | –             | ns |
| $t_{TH}$  | I <sup>2</sup> S トランスミッタ サイクル HIGH 時間 | $0.35 t_{TR}$ | –             | ns |
| $t_{TR}$  | I <sup>2</sup> S トランスミッタ 立ち上り時間       | –             | $0.15 t_{TR}$ | ns |
| $t_{TF}$  | I <sup>2</sup> S トランスミッタ 立ち下り時間       | –             | $0.15 t_{TR}$ | ns |
| $t_{Thd}$ | I <sup>2</sup> S トランスミッタ データ ホールド時間   | 0             | –             | ns |
| $t_{Td}$  | I <sup>2</sup> S トランスミッタ 遅延時間         | –             | $0.8 t_T$     | ns |

注:  $t_T$  はクロック ギアで選択できます。32 ビットでの 96kHz コーデック用に設計される Max  $t_{TR}$  は 326ns (3.072MHz) です。

### 注

3. すべてのパラメーターは設計で保証されており、特性評価によって検証済みです。

21.5.3 SPI タイミング仕様

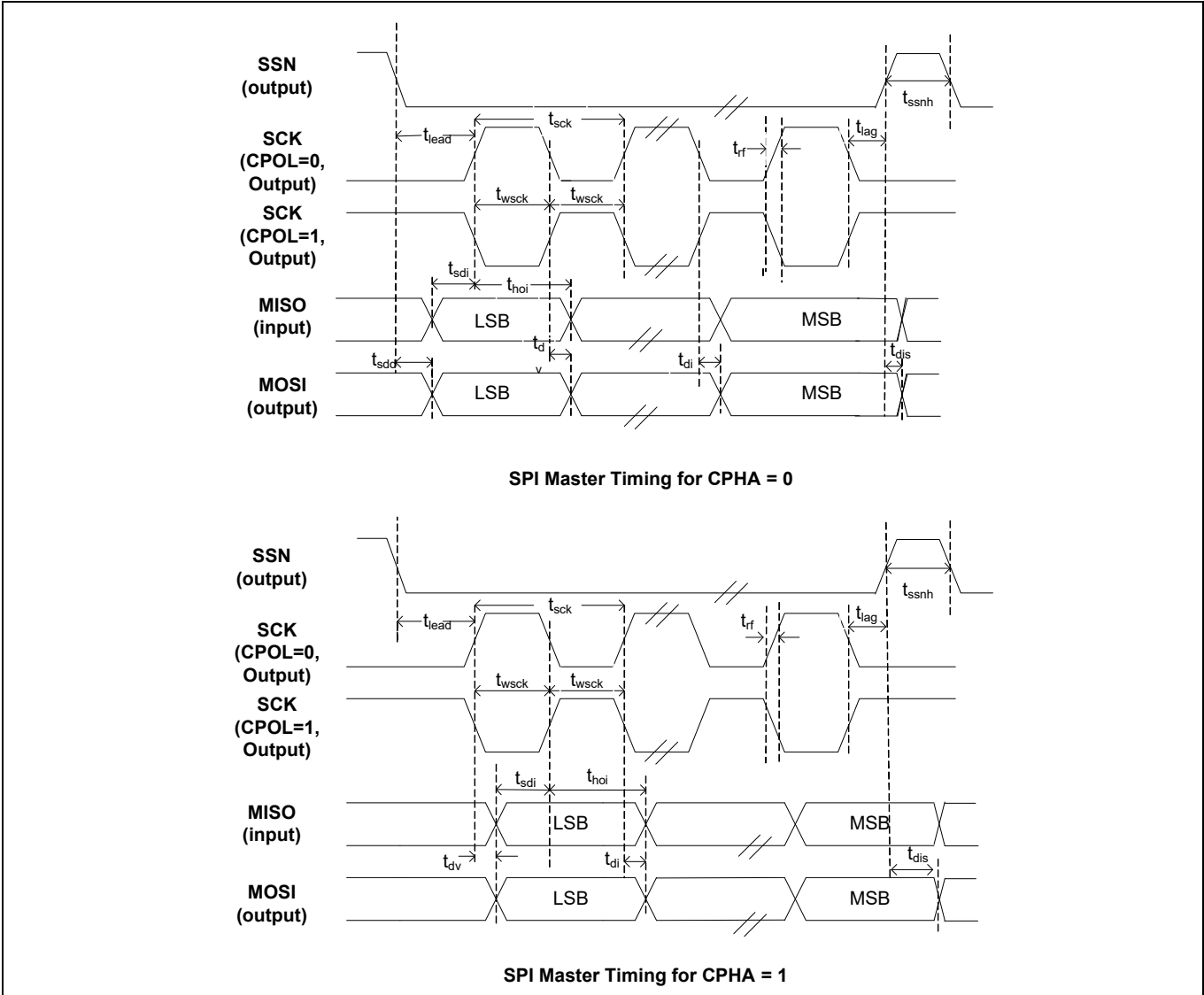


Figure 10 SPI タイミング

## AC タイミング パラメーター

**Table 17** SPI タイミング パラメーター [4]

| パラメーター     | 説明                    | Min                     | Max                     | 単位  |
|------------|-----------------------|-------------------------|-------------------------|-----|
| $f_{op}$   | 動作周波数                 | 0                       | 33                      | MHz |
| $t_{sck}$  | サイクル時間                | 30                      | –                       | ns  |
| $t_{wsck}$ | クロック HIGH/LOW 時間      | 13.5                    | –                       | ns  |
| $t_{lead}$ | SSN-SCK 先行時間          | $1/2 t_{sck}^{[5]} - 5$ | $1.5 t_{sck}^{[5]} + 5$ | ns  |
| $t_{lag}$  | 可能遅延時間                | 0.5                     | $1.5 t_{sck}^{[5]} + 5$ | ns  |
| $t_{rf}$   | 立ち上り / 立ち下り時間         | –                       | 8                       | ns  |
| $t_{sdd}$  | 出力 SSN からデータ有効までの遅延時間 | –                       | 5                       | ns  |
| $t_{dv}$   | 出力データ有効時間             | –                       | 5                       | ns  |
| $t_{di}$   | 出力データ無効時間             | 0                       | –                       | ns  |
| $t_{ssnh}$ | 最小 SSN HIGH 時間        | 10                      | –                       | ns  |
| $t_{sdi}$  | 入力データ セットアップ時間        | 8                       | –                       | ns  |
| $t_{hoi}$  | 入力データ ホールド時間          | 0                       | –                       | ns  |
| $t_{dis}$  | SSN HIGH でデータ出力を無効    | 0                       | –                       | ns  |

**注**

- すべてのパラメーターは設計で保証されており、特性評価によって検証済みです。
- SPI\_CONFIG レジスタの LAG と LEAD 設定に依存します。

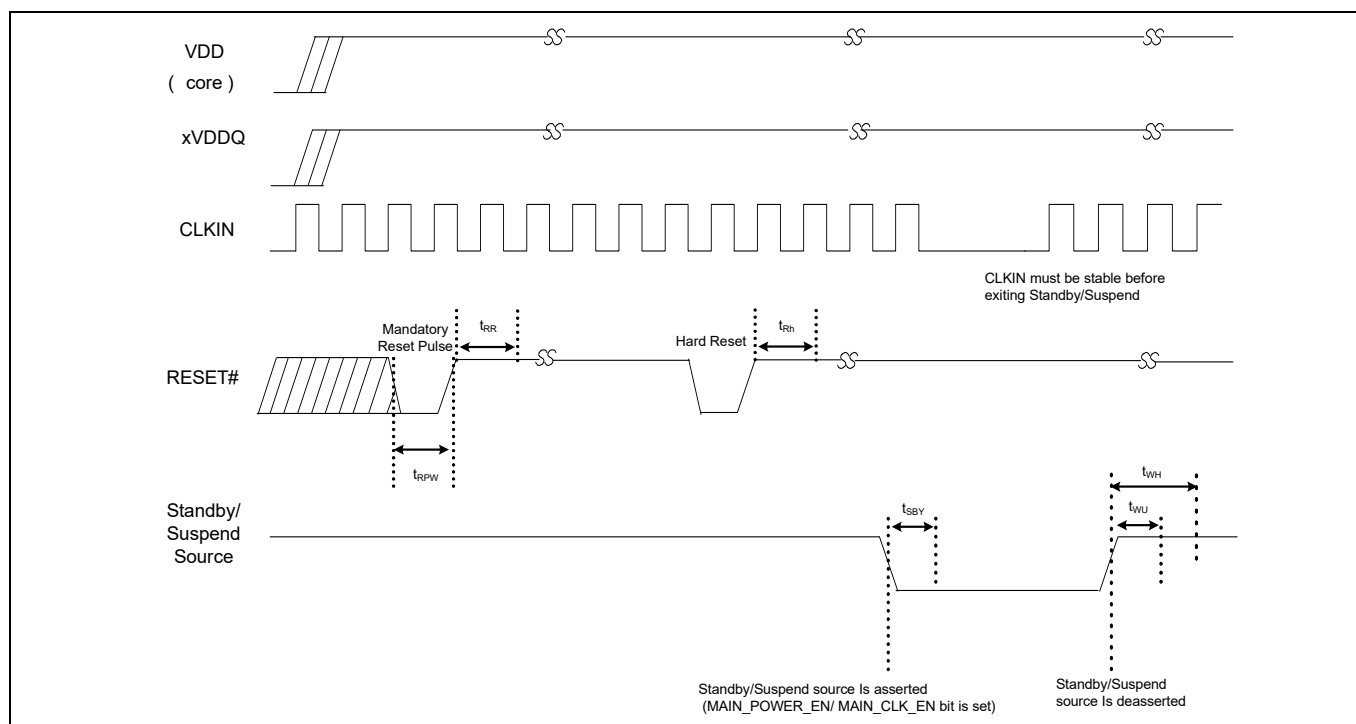
## リセット シーケンス

## 22 リセット シーケンス

ここでは、CX3 のハード リセットシーケンスの要件を規定します。

**Table 18** リセットおよびスタンバイ タイミング パラメーター

| パラメーター    | 説明                                                                   | 条件     | Min (ms) | Max (ms) |
|-----------|----------------------------------------------------------------------|--------|----------|----------|
| $t_{RPW}$ | RESET# 最小パルス幅                                                        | クロック入力 | 1        | –        |
| $t_{RH}$  | RESET# 最小 HIGH 時間                                                    | –      | 5        | –        |
| $t_{RR}$  | リセット回復時間 (この時間後、ブートローダがファームウェアのダウンロードを開始)                            | クロック入力 | 1        | –        |
| $t_{SBY}$ | スタンバイ / サスペンド モード開始までの時間 (MAIN_CLOCK_EN/MAIN_POWER_EN ビットをセットした時点から) | –      | –        | 1        |
| $t_{WU}$  | スタンバイ状態から復帰するまでの時間                                                   | クロック入力 | 1        | –        |
| $t_{WH}$  | スタンバイ / サスペンド ソースを再アサートするまでの最小時間                                     | –      | 5        | –        |



**Figure 11** リセット シーケンス

23 注文情報

Table 19 注文情報

| 注文コード          | MIPI CSI-2 レーン | パッケージ タイプ   | 温度グレード |
|----------------|----------------|-------------|--------|
| CYUSB3065-BZXI | 4              | 121 ボール BGA | 産業用    |
| CYUSB3065-BZXC | 4              | 121 ボール BGA | 民生用    |
| CYUSB3064-BZXI | 2              | 121 ボール BGA | 産業用    |
| CYUSB3064-BZXC | 2              | 121 ボール BGA | 民生用    |

23.1 注文コードの定義

|    |     |   |     |   |    |   |   |                                         |
|----|-----|---|-----|---|----|---|---|-----------------------------------------|
| CY | USB | 3 | 06X | - | BZ | X | I |                                         |
|    |     |   |     |   |    |   |   | 温度グレード                                  |
|    |     |   |     |   |    |   |   | I = 産業用                                 |
|    |     |   |     |   |    |   |   | C = 民生用                                 |
|    |     |   |     |   |    |   |   | 鉛フリー                                    |
|    |     |   |     |   |    |   |   | パッケージ タイプ : BZ = 121 ボール BGA            |
|    |     |   |     |   |    |   |   | X = 4: 最大 2 本の MIPI CSI-2 レーン           |
|    |     |   |     |   |    |   |   | X = 5: 最大 4 本の MIPI CSI-2 レーン           |
|    |     |   |     |   |    |   |   | USB 3.0 用の基本製品番号                        |
|    |     |   |     |   |    |   |   | マーケティング コード : USB = USB コントローラー         |
|    |     |   |     |   |    |   |   | 会社 ID: CY = サイプレス (an Infineon company) |

パッケージ図

24      パッケージ図

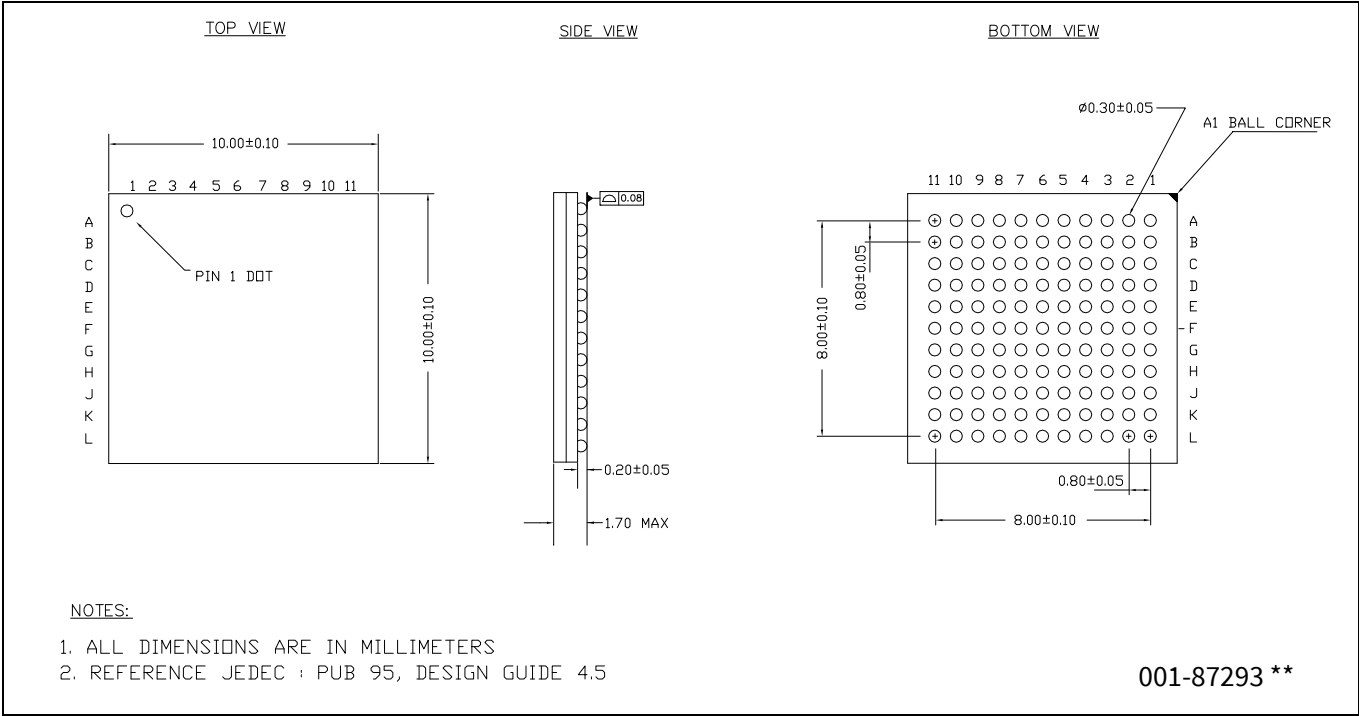


Figure 12      121 ボール BGA (10 × 10 × 1.7 mm) パッケージ外形図 , 001-87293 (PG-LFBGA-121)

略語

## 25 略語

**Table 20** 本書で使用する略語

| 略語      | 説明                                                     |
|---------|--------------------------------------------------------|
| CSI - 2 | Camera Serial Interface - 2、カメラ シリアル インターフェース - 2      |
| DMA     | Direct Memory Access、ダイレクト メモリ アクセス                    |
| DNU     | Do Not Use、未使用                                         |
| HNP     | Host Negotiation Protocol、ホスト ネゴシエーション プロトコル           |
| MIPI    | Mobile Industry Processor Interface、団体名                |
| MMC     | Multimedia Card、マルチメディア カード                            |
| MTP     | Media Transfer Protocol、メディア転送プロトコル                    |
| PLL     | Phase Locked Loop、位相ロック ループ                            |
| PMIC    | Power Management IC、パワー マネージメント IC                     |
| SD      | Secure Digital、セキュア デジタル                               |
| SDIO    | Secure Digital Input / Output、セキュア デジタル入力 / 出力         |
| SLC     | Single-Level Cell、単一レベル セル                             |
| SPI     | Serial Peripheral Interface、シリアル ペリフェラル インターフェース       |
| SRP     | Session Request Protocol、セッション リクエスト プロトコル             |
| USB     | Universal Serial Bus、ユニバーサル シリアル バス                    |
| WLCSP   | Wafer Level Chip Scale Package、ウェハー レベル チップ スケール パッケージ |

本書の表記法

## 26 本書の表記法

### 26.1 測定単位

Table 21 測定単位

| 記号   | 測定単位      |
|------|-----------|
| °C   | 摂氏温度      |
| Mbps | メガビット / 秒 |
| MBps | メガバイト / 秒 |
| MHz  | メガヘルツ     |
| μA   | マイクロアンペア  |
| μs   | マイクロ秒     |
| mA   | ミリアンペア    |
| ms   | ミリ秒       |
| ns   | ナノ秒       |
| Ω    | オーム       |
| pF   | ピコファラド    |
| V    | ボルト       |

エラッタ

## 27 エラッタ

ここでは、CX3 のエラッタについて説明します。詳細は、エラッタのトリガー条件、影響の範囲、可能な回避方法、シリコン レビジョンの適用可能性を含みます。ご質問がありましたら、最寄りの弊社販売代理店まで連絡してください。

### 27.1 影響を受ける製品番号

| 製品番号           | デバイスの特性 |
|----------------|---------|
| CYUSB306x-xxxx | 全種類     |

### 27.2 認定の状態

製品の状態 : 量産中

### 27.3 エラッタ

下表は、EZ-USB™ CX3 SuperSpeed USB コントローラー デバイス ファミリへのエラッタの適用性を定義します。

| 項目                                                            | 製品番号           | シリコン<br>レビジョン | 修正状況                               |
|---------------------------------------------------------------|----------------|---------------|------------------------------------|
| 1. 通常, サスペンド, およびスタンバイ モード中に VDDIO1 をオフにすることによって、CX3 の動作が停止   | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 2. CX3 が自己給電時、USB エニュメレーションが USB ブート モードで失敗                   | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 3. GPIF II ステートで COMMIT アクションによって追加の ZLP が生成される               | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 4. USB 2.0 ISOC データ転送での無効な PID シーケンス                          | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 5. 同じマイクロフレーム内で ZLP の後に続いてデータ パケットが転送される場合に USB データ転送エラーが発生   | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 6. I2C マルチマスター コンフィギュレーションで I2C ブロックをマスターとして使用する場合にバス衝突が発生    | CYUSB306x-xxxx | すべて           | シングル マスター コンフィギュレーションで CX3 を使用します。 |
| 7. USB 3.0 ホスト コントローラーの低電力 U1 高速終了問題                          | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 8. リンク品質の悪いホストで動作時の USB データの破損                                | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 9. デバイスは USB 3.0 ホストからの Rx 検出シーケンスを有効な U1 終了 LFPS バーストとして取り扱う | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |
| 10. 40/60 デューティ比および 400kHz での I2C データ有効 (tVD:DAT) 仕様違反        | CYUSB306x-xxxx | すべて           | 回避方法は不要です。                         |
| 11. CX3 デバイスが複数のパワー サイクル後にホストからのポート機能要求に正しく応答しない              | CYUSB306x-xxxx | すべて           | 回避方法が用意されています。                     |

## エラー

**1. 通常, サスペンド, およびスタンバイ モード中に VDDIO1 をオフにすることによって、CX3 の動作が停止**

|              |                                                              |
|--------------|--------------------------------------------------------------|
| 問題定義         | 通常, サスペンド, およびスタンバイ モード中に VDDIO1 をオフにすることによって、CX3 の動作が停止します。 |
| 影響を受けるパラメーター | 該当なし                                                         |
| トリガー条件       | この状態は、通常, サスペンド, およびスタンバイ モード中に VDDIO1 をオフにするときにトリガーされます。    |
| 影響範囲         | CX3 の動作が停止します。                                               |
| 回避方法         | 通常, サスペンド, およびスタンバイ モード中に VDDIO1 をオンのままにしなければいけません。          |
| 修正状況         | 修正なし。回避方法が必要。                                                |

**2. CX3 が自己給電時、USB エニュメレーションが USB ブート モードで失敗**

|              |                                                                                                                                                                            |
|--------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | CX3 が自己給電であり、かつ USB ホストにまだ接続されていない場合、デバイスは低消費電力モードに入り、USB ホストに接続されるときに復帰しません。理由は、ブートローダが USB 接続を検出するためにコネクタでの VBUS ピンをチェックしないためです。ブートローダが、電源投入時に USB バスがホストに接続されることを期待します。 |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                       |
| トリガー条件       | この状態は、通常, サスペンド, およびスタンバイ モード中に VDDIO1 がオフになるとトリガーされます。                                                                                                                    |
| 影響範囲         | デバイスはエニュメレートしません。                                                                                                                                                          |
| 回避方法         | CX3 の動作が停止します。                                                                                                                                                             |
| 修正状況         | 修正なし。回避方法が必要。                                                                                                                                                              |

**3. GPIF II ステートで COMMIT アクションによって追加の ZLP が生成される**

|              |                                                                                                     |
|--------------|-----------------------------------------------------------------------------------------------------|
| 問題定義         | GPIF-II ステートで IN_DATA アクションなしに COMMIT アクションが使用される場合、追加の長さゼロの packets (ZLP) がデータ packets とともに転送されます。 |
| 影響を受けるパラメーター | 該当なし                                                                                                |
| トリガー条件       | この状態は、あるステートで COMMIT アクションが IN_DATA アクションなしに使用されるときにトリガーされます。                                       |
| 影響範囲         | 追加の ZLP が生成されます。                                                                                    |
| 回避方法         | 同じステートで COMMIT アクションとともに IN_DATA アクションを使用します。                                                       |
| 修正状況         | 修正なし。回避方法が必要。                                                                                       |

## エラー

## 4. USB 2.0 ISOC データ転送での無効な PID シーケンス

|              |                                                                                                                                                                                                                               |
|--------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | CX3 デバイスが高帯域幅アイソクロナス エンドポイントを持つ Hi Speed USB デバイスとして機能する場合、ISO データ パケットの PID シーケンスはアイソマルチ設定のみによって支配されます。各マイクロフレーム中の PDI シーケンス生成時に、データ パケットの長さは考慮されません。例えば、MULT が 2 に設定されたエンドポイントでショート パケットが転送される場合にも、使用される PID は DATA2 となります。 |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                                                                          |
| トリガー条件       | この状態は、高帯域幅 ISOC 転送エンドポイントが使用されるときにトリガーされます。                                                                                                                                                                                   |
| 影響範囲         | ISOC データ転送は失敗します。                                                                                                                                                                                                             |
| 回避方法         | この問題を回避するために、ショート パケットの転送前により低いアイソマルチ設定でエンドポイントを再設定し、その後に元の値に戻します。                                                                                                                                                            |
| 修正状況         | 修正なし。回避方法が必要。                                                                                                                                                                                                                 |

## 5. 同じマイクロフレーム内で ZLP の後に続いてデータ パケットが転送される場合に USB データ転送エラーが発生

|              |                                                                                                                                                                                               |
|--------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | SuperSpeed で動作するバースト対応 USB IN エンドポイントで、長さゼロのパケットの後にすぐに (1 マイクロフレームまたは 125 $\mu$ s 以内) 他のデータ パケットが続く場合、データ転送エラーが発生する可能性があります。                                                                  |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                                          |
| トリガー条件       | この状態は ZLP の SuperSpeed 転送でトリガーされます。                                                                                                                                                           |
| 影響範囲         | データ転送が失敗し、データ転送速度が低くなります。                                                                                                                                                                     |
| 回避方法         | バースト対応 USB IN エンドポイントで ZLP と次のデータ パケットの間に十分な時間が与えられることを保証します。データ転送元で保証できない場合、EOP 状態の発生時に CyU3PDmaChannelSetSuspend() API を使用して対応する USB DMA ソケットを一時停止できます。その後、一時停止コールバックが受信されるとチャネルの動作が再開できます。 |
| 修正状況         | 修正なし。回避方法が必要。                                                                                                                                                                                 |

6. I<sup>2</sup>C マルチマスター コンフィギュレーションで I<sup>2</sup>C ブロックをマスターとして使用する場合にバス衝突が発生

|              |                                                                                    |
|--------------|------------------------------------------------------------------------------------|
| 問題定義         | I <sup>2</sup> C マルチマスター コンフィギュレーションで CX3 をマスターとして使用するとき、バス衝突が発生する場合があります。         |
| 影響を受けるパラメーター | 該当なし                                                                               |
| トリガー条件       | この状態は、CX3 の I <sup>2</sup> C ブロックがマルチマスター コンフィギュレーションで動作するときのみトリガーされます。            |
| 影響範囲         | CX3 の I <sup>2</sup> C ブロックは、I <sup>2</sup> C バスがアイドルでないときにデータを送信できるため、バス衝突が発生します。 |
| 回避方法         | CX3 をシングル マスターとして使用します。                                                            |
| 修正状況         | 修正なし。                                                                              |

エラッタ

**7. USB 3.0 ホスト コントローラーの低電力 U1 高速終了問題**

|              |                                                                                                             |
|--------------|-------------------------------------------------------------------------------------------------------------|
| 問題定義         | CX3 デバイスが低電力 U1 ステートに入ってから 5 $\mu$ s 以内に U0 ステートに遷移する場合、デバイスは U0 ステートに戻って遷移することに失敗し、USB リセットが発生させる可能性があります。 |
| 影響を受けるパラメーター | 該当なし                                                                                                        |
| トリガー条件       | この状態は低電力遷移モード中にトリガーされます。                                                                                    |
| 影響範囲         | データ転送中に期待しないウォーム リセットが発生します。                                                                                |
| 回避方法         | この問題を回避するために、FW でデータ転送中に LPM (リンク パワー マネジメント) を無効にします。                                                      |
| 修正状況         | FW の回避方法は実証され、信頼できます。                                                                                       |

**8. リンク品質の悪いホストで動作時の USB データの破損**

|              |                                                                                                                                                                                                                                       |
|--------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | CX3 が信号品質の悪い USB 3.0 リンクで動作する場合、デバイスはいずれかの IN エンドポイント (制御エンドポイントを含む) で破損したデータを送信する可能性があります。                                                                                                                                           |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                                                                                  |
| トリガー条件       | この状態は USB 3.0 リンクの信号品質が非常に悪い場合にトリガーされます。                                                                                                                                                                                              |
| 影響範囲         | いずれかの IN エンドポイント (制御エンドポイントを含む) でデータが破損します。                                                                                                                                                                                           |
| 回避方法         | アプリケーション ファームウェアは、CYU3P_USBEPSS_RESET_EVT イベント (SDK 1.3.3 以降でのみ) の受信時にエンドポイントを停止してから、CLEAR_FEATURE 要求の受信時に DMA パスを停止および再起動することで、エラー回復を行います。<br><b>注:</b> アプリケーション ファームウェアの詳細については、SDK で提供されている <a href="#">GpiftoUsb</a> の例を参照してください。 |
| 修正状況         | FW の回避方法は実証され、信頼できます。                                                                                                                                                                                                                 |

**9. デバイスは USB 3.0 ホストからの Rx 検出シーケンスを有効な U1 終了 LFPS バーストとして扱う**

|              |                                                                                                                                                                                                 |
|--------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | CX3 デバイス内の USB 3.0 PHY は電氣的アイドル検出器を使用して LFPS が受信されているかどうかを判定します。レシーバが電氣的アイドル状態を検出しない期間は、さまざまな LFPS バーストを検出するために調整されます。この実装のため、デバイスは USB ホストからの Rx 検出シーケンスを有効な U1 終了 LFPS バーストとして扱います。           |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                                            |
| トリガー条件       | この状態は、CX3 の USB 3.0 リンク ステート マシンが U1 ステートのときに USB ホストが Rx 検出シーケンスを開始する場合にトリガーされます。ホストが Rx 検出ステートと U2 ステートでのみ Rx 検出シーケンスを実行するため、CX3 のリンクが U1 ステートのときにホストの USB リンクが U2 ステートに遷移した場合にのみエラー状態は発生します。 |
| 影響範囲         | CX3 は早まって回復状態に遷移するため、回復に失敗し、その後にウォーム リセットおよび USB 再エニュメレーションが発生します。このシーケンスは複数回繰り返し、その結果、データ転送の失敗となります。                                                                                           |

## エラー

|      |                                                                                                                          |
|------|--------------------------------------------------------------------------------------------------------------------------|
| 回避方法 | ホストの遷移の数マイクロ秒前に CX3 が U1 から U2 に遷移するように設定します。これにより、ホストが Rx 検出シーケンスを実行する前にデバイス側のリンクが U2 にあるため、U1 終了の誤った検出が防止されることを保証できます。 |
| 修正状況 | 回避方法は SDK ライブラリ 1.3.4 およびそれ以降のバージョンで実装されます。                                                                              |

**10.40/60 デューティ比および 400kHz での I<sup>2</sup>C データ有効 (t<sub>VD:DAT</sub>) 仕様違反**

|              |                                                                                                                                |
|--------------|--------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | 40/60 デューティ比および 400kHz での I <sup>2</sup> C データ有効 (t <sub>VD:DAT</sub> ) パラメーターは 1.0625μs であり、0.9μs の I <sup>2</sup> C 上限を超えます。 |
| 影響を受けるパラメーター | 該当なし                                                                                                                           |
| トリガー条件       | この違反は、I <sup>2</sup> C クロックの 40/60 デューティ比および 400kHz でのみ発生します。                                                                  |
| 影響範囲         | 400kHz で転送されるデータのセットアップ時間 (t <sub>SUDAT</sub> ) は大きいマージンで満たされるため、t <sub>VD:DAT</sub> の違反はデータ完全性の問題を発生させません。                    |
| 回避方法         | 回避方法は不要です。                                                                                                                     |
| 修正状況         | 修正は不要です。                                                                                                                       |

**11.CX3 デバイスが複数のパワー サイクル後にホストからのポート機能要求に正しく応答しない**

|              |                                                                                                                                                                                                                                                                                                                            |
|--------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 問題定義         | 複数のパワー サイクルの間、CX3 デバイスが USB コントローラーからのポート機能要求 (リンク パケット) に正しく応答しない場合があります。したがって、CX3 は USB コントローラーからの後続のポート コンフィギュレーション要求を受信できず、SS.Disabled 状態を発生させます。デバイスはこの状態から回復できず、最終的にエニュメレーション失敗になります。                                                                                                                                |
| 影響を受けるパラメーター | 該当なし                                                                                                                                                                                                                                                                                                                       |
| トリガー条件       | この状態は、CX3 がホストからのポート機能要求に正しくなく応答したときにトリガーされます。                                                                                                                                                                                                                                                                             |
| 影響範囲         | デバイスは複数回の再試行の後にエニュメレーションに失敗します。                                                                                                                                                                                                                                                                                            |
| 回避方法         | ホストは CX3 にポート コンフィギュレーション要求を送信しないため、ポート コンフィギュレーション要求タイムアウト割込みをデバイスで発生させます。この割込みは FX3 SDK 1.3.4 またはそれ以降のバージョンで処理され、CY_U3P_USB_EVENT_LMP_EXCH_FAIL イベントを生成し、アプリケーションに通知します。このイベントは、USB インターフェースブロック再起動を行うようにユーザー アプリケーションで処理する必要があります。詳細およびファームウェアによる回避方法のサンプル プロジェクトについては、ナレッジベース ( <a href="#">KBA225778</a> ) を参照してください。 |
| 修正状況         | 提案されたファームウェアによる回避方法は実証され、信頼できます。                                                                                                                                                                                                                                                                                           |

改訂履歴

改訂履歴

| 版数 | 発行日        | 変更内容                                            |
|----|------------|-------------------------------------------------|
| ** | 2014-01-06 | これは英語版 001-87516 Rev *E を翻訳し た日本語版 Rev. ** です。  |
| *A | 2014-05-15 | これは英語版 001-87516 Rev. *F を翻訳し た日本語版 Rev. *A です。 |
| *B | 2017-02-22 | テンプレートを最新に変更しました。<br>Sunset レビューを実施しました。        |
| *C | 2019-09-26 | これは英語版 001-87516 Rev. *N を翻訳し た日本語版 Rev. *C です。 |
| *D | 2022-02-28 | これは英語版 001-87516 Rev. *O を翻訳し た日本語版 Rev. *D です。 |
| *E | 2023-08-03 | これは英語版 001-87516 Rev. *P を翻訳し た日本語版 Rev. *E です。 |

## Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

**Edition 2023-08-03**

**Published by**

**Infineon Technologies AG**  
**81726 Munich, Germany**

**© 2023 Infineon Technologies AG.**  
**All Rights Reserved.**

**Do you have a question about this document?**

**Go to [www.infineon.com/support](http://www.infineon.com/support)**

**Document reference**  
**001-90635 Rev. \*E**

## 重要事項

本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用の前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記載された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

## 警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。