

EZ-PD™ PAG2S-PS 集成 USB PD 和同步整流控制器

概述

EZ-PD™ PAG2S-PS CYPAS213 是一款集成了 USB 功率传输 (PD) 控制器和同步整流器的次级侧控制器。EZ-PD™ PAG2S-PS 是针对 USB-C 电源适配器的产品，非常适合采用 USB 功率传输 (PD)、高通快速充电和其他标准充电协议的高效 AC-DC 反激式设计。EZ-PD™ PAG2S-PS 还支持 USB 功率传输 (PD) 扩展功率范围 (EPR) 模式。

应用

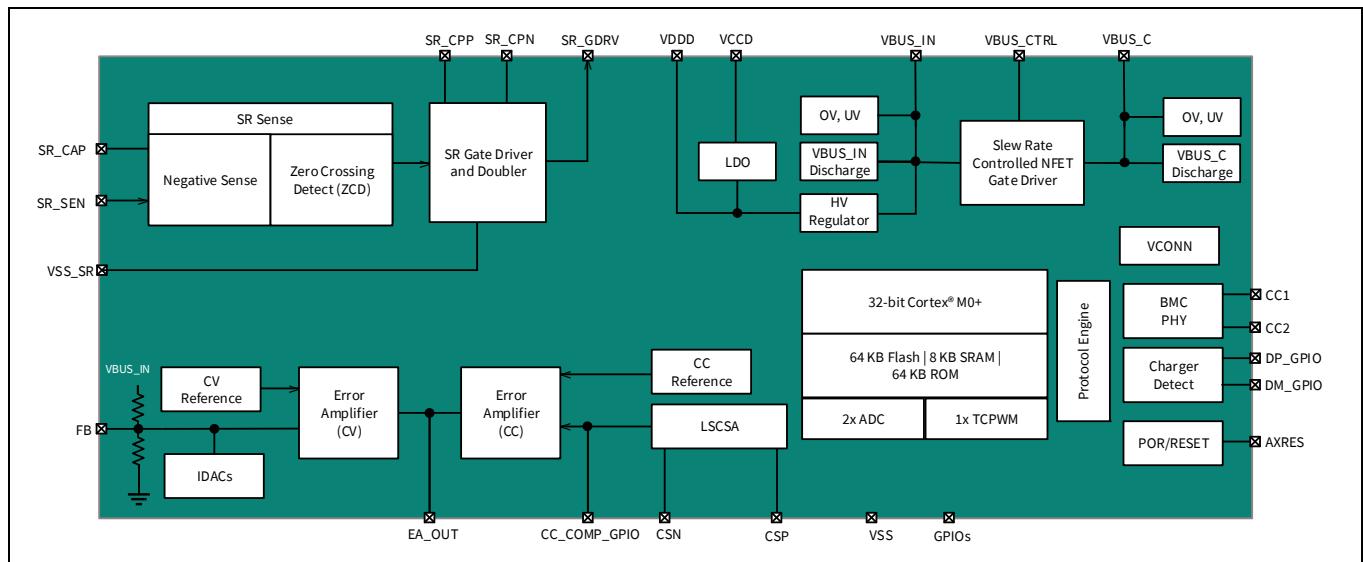
- USB-C 充电器和适配器
- 支持 EPR 的 USB-C 充电器和适配器
- 支持 USB PD 和传统式充电的电源适配器

性能

- 集成了次级侧同步整流 (SR) 控制器和充电端口控制器。SR 控制器的开启传播延迟典型值为 40 ns，关断传播延迟典型值为 25 ns。
- 支持准谐振 (QR)、临界导通模式 (CrCM)、非连续导通模式 (DCM) 和连续导通模式 (CCM) 下的同步整流，并支持高达 300 kHz 的开关频率
- SR 驱动器可与标准 MOSFET 和逻辑电平 MOSFET 配合使用
- SR 驱动器支持区分初级导通与谐振振荡，从而能够避免错误开启 SR 栅极驱动器
- 符合 USB PD 3.1 标准，支持高达 28 V VBUS 的扩展功率范围 (EPR)
- 支持带可编程电源 (PPS) 的 USB PD 2.0、PD 3.0、QC5.0、QC4+、QC 4.0、QC 3.0、QC 2.0、Samsung AFC、Apple Charging 和 Battery Charging (BC) V1.2 等充电协议
- 集成了低侧电流检测放大器 (LSCSA)、两个 VBUS 放电 FET 和一个 NFET 栅极驱动器来驱动负载开关和 VCONN FET 来支持 EMCA 电缆
- 可配置的 VBUS 过压保护 (OVP)、欠压保护 (UVP)、过流保护 (OCP)、短路保护 (SCP) 和系统过热保护 (OTP)
- 防止 VBUS 到 CC 间的意外短路；CC、VBUS、DP/DM 线路上的静电放电 (ESD) 保护以及 DP/DM 线路上的过压保护
- 集成了 32 位 Cortex® M0+、64 KB Flash、8 KB SRAM 和 64 KB ROM
- 24-pin SOIC 和 32-pin QFN 封装，结温范围为 -40°C 至 +150°C

功能框图

功能框图



目录

目录

概述	1
应用	1
性能	1
功能框图	2
目录	3
1 应用概述	4
2 引脚分布	5
2.1 引脚定义	5
2.2 引脚说明	9
2.2.1 SR_GDRV、SR_VSS、SR_SEN、SR_CPP、SR_CPN、SR_CAP	9
2.2.2 FB、EA_OUT、CC_COMP_GPIOx	9
2.2.3 VBUS_IN、VDDD、VCCD	9
2.2.4 VBUS_C、VBUS_CTRL	9
2.2.5 CSP、CSN	9
2.2.6 CC1、CC2	9
2.2.7 DP_GPIOx、DM_GPIOx	10
2.2.8 GPIOx、XRES	10
3 功能说明	11
3.1 操作模式 — SR	11
3.1.1 SR_SEN 脚错误的负压检测	14
3.2 故障保护	15
3.2.1 VBUS OVP、UVP、OCP 和 SCP	15
3.2.2 OTP	15
3.2.3 ESD、CC OVP 和 DP/DM OVP	15
3.3 电源模式	15
3.4 MCU 子系统	15
4 电气规范	16
4.1 最大绝对额定值	16
4.2 器件级规范	16
4.3 功能模块规范	18
5 订购信息	25
5.1 订购代码定义	25
6 封装	26
7 缩略语	29
8 文档规范	31
8.1 测量单位	31
修订记录	32

应用概述

1 应用概述

Figure 1 显示的是实现初级侧控制同步反激式系统的电源适配器应用图。在该系统中，EZ-PD™ PAG2S-PS 使用内部误差放大器 (EA) 从次级侧获取反馈，并通过光隔离器等隔离栅将其传递到初级控制器。初级侧控制器可为任何标准的反激式控制器。在该拓扑结构中，EZ-PD™ PAG2S-PS 集成了三个关键功能：次级侧整流、充电协议控制和故障保护。

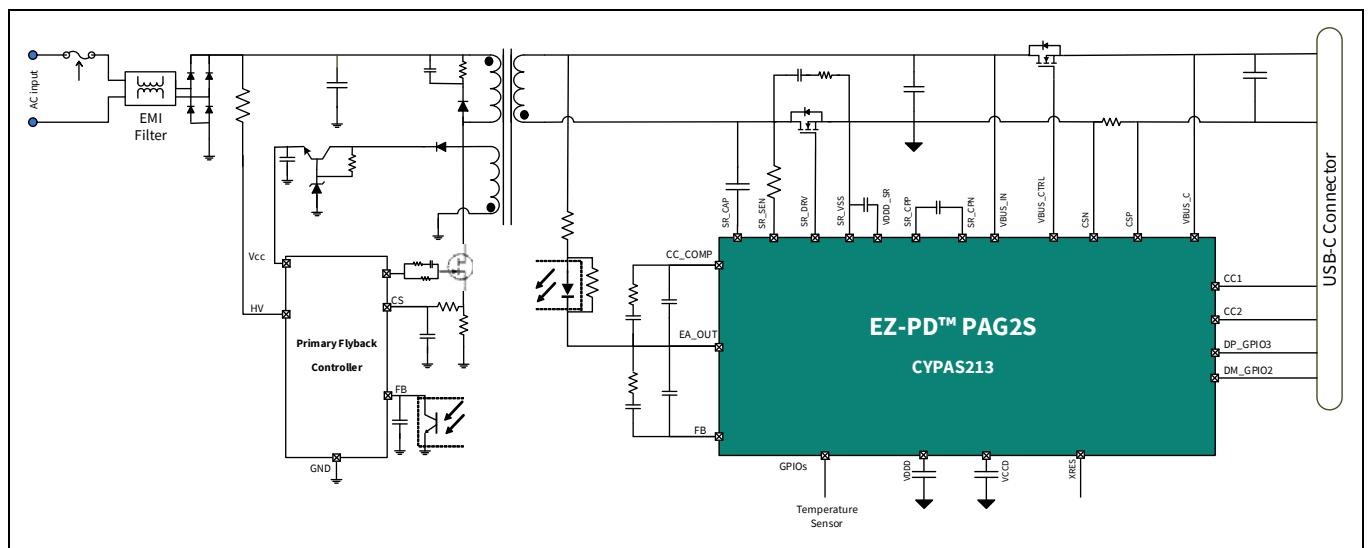


Figure 1 具有初级侧反激控制的 USB PD 适配器

引脚分布

2 引脚分布

2.1 引脚定义

Table 1 32-pin QFN 引脚说明

引脚编号	引脚名称	引脚说明
1	VCCD	1.8 V 内核电压 LDO 输出
2	VDDD	3.0 V 至 5.5 V 内部 LDO 输出
3	VSS	接地
4	VDDD_SR	同步整流器驱动器的 V _{DDD} 电源
5	SR_CPN	同步整流倍增器电容器负极引脚
6	SR_CPP	同步整流倍增器电容器正极引脚
7	VSS_SR	同步整流器驱动器的接地
8	SR_GDRV	同步整流器 NFET 栅极驱动器
9	SR_SEN	同步整流器 NFET 漏极终端检测
10	SR_CAP	用于快速过零检测 (ZCD) 的同步整流器 NFET 高频检测输入
11	DNU	请勿使用
12	GPIO0	GPIO
13	GPIO1	
14	DM_GPIO2	USB D-/GPIO/SWD_DAT
15	DP_GPIO3	USB D+/GPIO/SWD_CLK
16	GPIO4	未连接
17	XRES	外部复位输入。
18	GPIO5	GPIO
19	GPIO6	GPIO/TCPWM
20	GPIO7	GPIO
21	CC2	功率传输通信通道 2
22	CC1	功率传输通信通道 1
23	CSN	低侧电流检测放大器负输入
24	CSP	低侧电流检测放大器正输入
25	VBUS_C	USB Type-C 型 VBUS 监测输入
26	VBUS_CTRL	负载开关 NFET 栅极控制
27	EA_OUT	误差放大器输出
28	FB	误差放大器反馈
29	CC_COMP_GPIO8	恒流模式补偿电容 /GPIO/TCPWM 引脚
30	CC_COMP_GPIO9	
31	VSS	接地
32	VBUS_IN	3.3 V 至 30 V 稳压器的电源输入

引脚分布

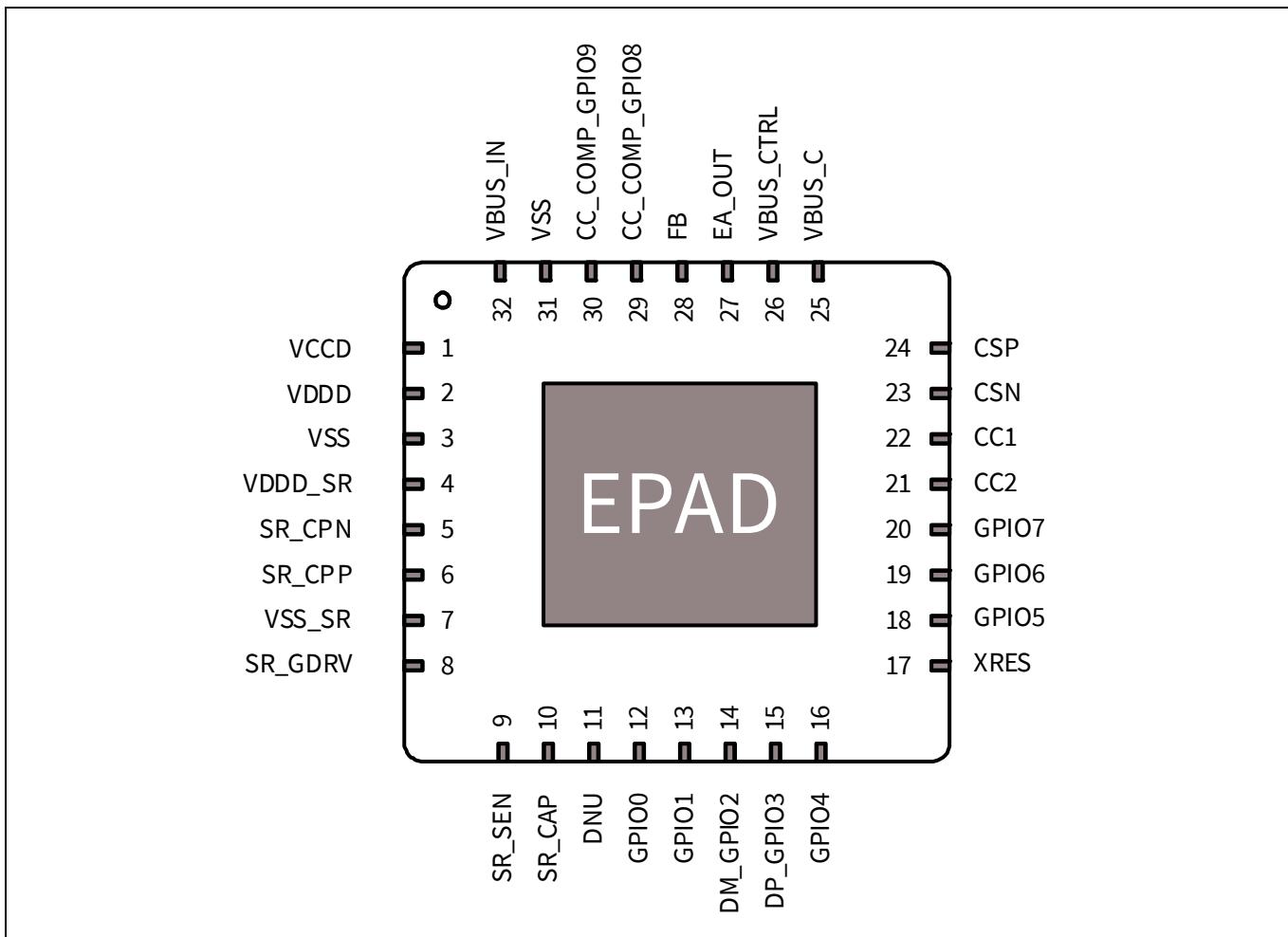


Figure 2 32-pin QFN 引脚分布图

引脚分布

Table 2 24-pin SOIC 引脚说明

引脚编号	引脚名称	引脚说明
1	CC_COMP_GPIO0	补偿引脚 /GPIO/TCPWM
2	VBUS_IN	稳压器电源输入
3	VCCD	1.8 V 内核电压 LDO 输出
4	VDDD	3.0 V 至 5.5 V 内部 LDO 输出
5	VSS	接地
6	VDDD_SR	同步整流器驱动器的 VDDD 电源
7	SR_CPN	同步整流倍增器电容器负极引脚
8	SR_CPP	同步整流倍增器电容器正极引脚
9	VSS_SR	同步整流器驱动器的接地
10	SR_GDRV	同步整流器 NFET 栅极驱动器
11	SR_SEN	同步整流器 NFET 漏极终端检测
12	SR_CAP	用于快速 ZCD 的同步整流器 NFET 高频检测输入
13	DM_GPIO1	USB D-/GPIO/SWD_DAT
14	DP_GPIO2	USB D+/GPIO/SWD_CLK
15	GPIO3	外部复位输入 /GPIO
16	CC2	功率传输通信通道 2
17	CC1	功率传输通信通道 1
18	CSN	低侧电流检测放大器负输入
19	CSP	低侧电流检测放大器正输入
20	VBUS_C	USB Type-C 型 VBUS 监测输入
21	VBUS_CTRL	负载开关 NFET 栅极控制
22	EA_OUT	误差放大器输出
23	FB	误差放大器反馈
24	CC_COMP_GPIO4	补偿引脚 /GPIO

引脚分布

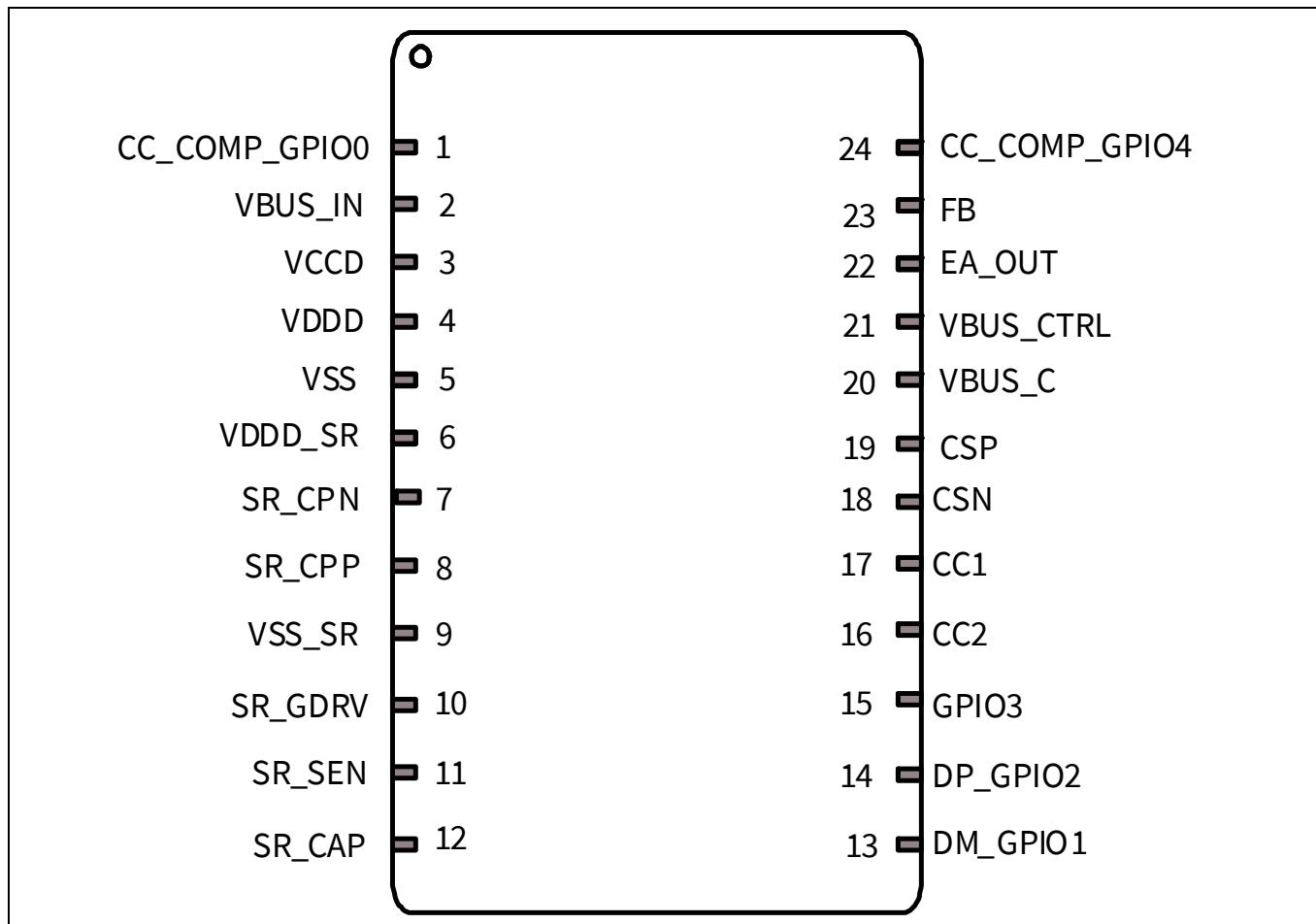


Figure 3 24-pin SOIC 引脚分布图

引脚分布

2.2 引脚说明

2.2.1 SR_GDRV、SR_VSS、SR_SEN、SR_CPP、SR_CPN、SR_CAP

EZ-PD™ PAG2S-PS 检测同步整流器 NFET 两端的电压并适当控制栅极驱动器以获取最佳效率。该器件支持标准 NFET 和逻辑电平 NFET。EZ-PD™ PAG2S-PS 同步整流控制可工作在 QR/CrCM、谷底开关、非连续导通模式 (DCM) 和连续导通模式 (CCM) 下。SR 检测模块支持负值检测和过零检测 (ZCD)。在 CCM 模式下，通过 10 pF 电容器将 SR_DRAIN 耦合到 SR_CAP，这样可以在 SR_CAP 引脚上快速检测到 SR_DRAIN 过 0 V 的情况。

栅极驱动器 (SR_GDRV) 的驱动电压可以用内部 VDDD 或两倍的 VDDD，从而实现外部 NFET 的低 RDS-On。使用内部倍增电路可将栅极驱动器驱动电压调为两倍的 VDDD，具体是在 SR_CPP 和 SR_CPN 引脚之间放置一个倍增电容器。SR FET 的源端应连接到 SR_VSS 引脚。SR 模块执行一个自适应电压倍增器。通过 SR_GDRV 脉冲宽度和一个可配置固件参数，可以动态启用或禁用该电压倍增器的功能。使用电阻分配器时，可以通过 SR_SEN 检测外部 NFET 漏极节点的电压。

2.2.2 FB、EA_OUT、CC_COMP_GPIOx

EZ-PD™ PAG2S-PS 集成了两个误差放大器模块，可处理恒压和恒流操作模式的次级输出检测和反馈。误差放大器输出可用于调节外部光耦合器所汲取的电流。误差放大器的负输入为反馈 (FB) 引脚，正输入为内部参考电压。根据所需的 VBUS 输出，可以使用内部源 / 灌电流 IDAC 更改 FB 引脚上的电压。FB 引脚和 EA_OUT 引脚之间需要一个外部补偿网络，如应用图所示 (参见 Figure 1)。恒流操作使用内部低侧电流检测放大器 (LSCSA)，其输出被馈入到一个独立的误差放大器，如功能框图所示。需要在 CC_COMP_GPIOx 和 EA_OUT 之间放置一个外部补偿网络来实现恒流模式调节，如 Figure 1 所示。可确保 EZ-PD™ PAG2S-PS 误差放大器按照 USB PD PPS EPR 规范的要求，在 3.3 V 至 28 V 范围内进行恒压调节，并在 1 A 至 5 A 范围内进行恒流调节。

2.2.3 VBUS_IN、VDDD、VCCD

EZ-PD™ PAG2S-PS 集成了一个由 VBUS_IN 脚供电的高电压稳压器，它的输出为 VDDD 脚供电。稳压器的输入电压范围为 3.3 V 至 30 V 。该稳压器用于提供 EZ-PD™ PAG2S-PS 电流消耗，不建议驱动任何外部负载或 IC。EZ-PD™ PAG2S-PS 还具有用于 VBUS_IN 脚的内部可配置放电路径，用于在负电压转换期间对 VBUS 脚放电。放电电阻强度可通过固件设置进行配置。

稳压源 VDDD 可用于直接为一些内部模拟模块供电，也可进一步稳压，使电压降至 1.8 V VCCD，用于为大部分内核供电。VDDD 和 VCCD 信号被传送到各自引脚，用于连接外部电容器，从而实现稳压器稳定运行。这些引脚并不用作电源。

2.2.4 VBUS_C、VBUS_CTRL

VBUS_C 用于监测 Type-C 连接器的电压。VBUS_C 具有内部可配置放电路径，用于在负电压转换期间对 VBUS_C 脚放电。放电电阻强度可通过固件设置进行配置。VBUS_IN 和 VBUS_C 之间为负载开关。EZ-PD™ PAG2S-PS 集成了一个用于控制该负载开关的 NFET 栅极驱动器。VBUS_CTRL 是该栅极驱动器的输出。有一个可选的慢速开启功能，用于避免突入的浪涌电流。

2.2.5 CSP、CSN

EZ-PD™ PAG2S-PS 集成了低侧电流检测放大器 (LSCSA)，用于监测负载电流。CSP 和 CSN 分别是 LSCSA 的正输入和负输入引脚。LSCSA 的建议 Rsense 为 $5\text{ m}\Omega$ 。

2.2.6 CC1、CC2

CC1 和 CC2 均为 USB PD 协议的通信通道。EZ-PD™ PAG2S-PS 集成了一个由发送器 (TX) 和接收器 (RX) 组成的 USB PD 收发器，并通过配置通道 (CC) 传送双相标记编码 (BMC) 编码数据，符合 USB PD 标准。所有通信都是半双工的。通过使用物理层防止通信冲突，从而尽可能减少通道上的通信错误。该模块包括 USB PD 规范要求的所有终端电阻 (Rp) 及其开关。

为支持有源电缆应用，EZ-PD™ PAG2S-PS 还集成了 VCONN FET，用于为 CC 线路供电。CC1 和 CC2 引脚都需要一个大小为 390 pF 的外部电容器。

引脚分布

2.2.7 DP_GPIOx、DM_GPIOx

DP 和 DM 线路均为标准的 USB D+ 和 D- 线。EZ-PD™ PAG2S-PS 集成了一个充电检测模块，可处理传统充电协议，例如 BC 1.2、Quick Charge、Apple Charging 和 Samsung AFC。该模块集成了这些充电协议所需的所有终端，而无需任何外部组件。当系统不需要传统充电时，该 DP 和 DM 线路可重新作为标准 GPIO 使用。充电器检测模块还支持 DP/DM 线路上的阻抗检测。

2.2.8 GPIOx、XRES

EZ-PD™ PAG2S-PS 具有多个 GPIO，一部分为专用 GPIO，其余部分则为与其他功能复用的引脚。这些 GPIO 支持多种驱动模式和可配置阈值选项。在上电和复位期间，GPIO 被强制进入三态，以免破坏任何输入和 / 或导致开启电流过大。

XRES 引脚可用于启动复位且其电平被内部上拉。要想启动复位，需要对该引脚进行外部下拉。

功能说明

3 功能说明

3.1 操作模式 – SR

EZ-PD™ PAG2S-PS 支持 DCM 和 CCM 模式下的同步整流。SR 检测模块支持负压检测和过零检测 (ZCD)。Figure 4、Figure 5 和 Figure 6 分别显示了 QR/CrCM、谷底开关和 CCM 模式下 SR_GDRV 的功能。SR 控制器的开通延迟典型值为 40 ns，关断延迟典型值为 25 ns。

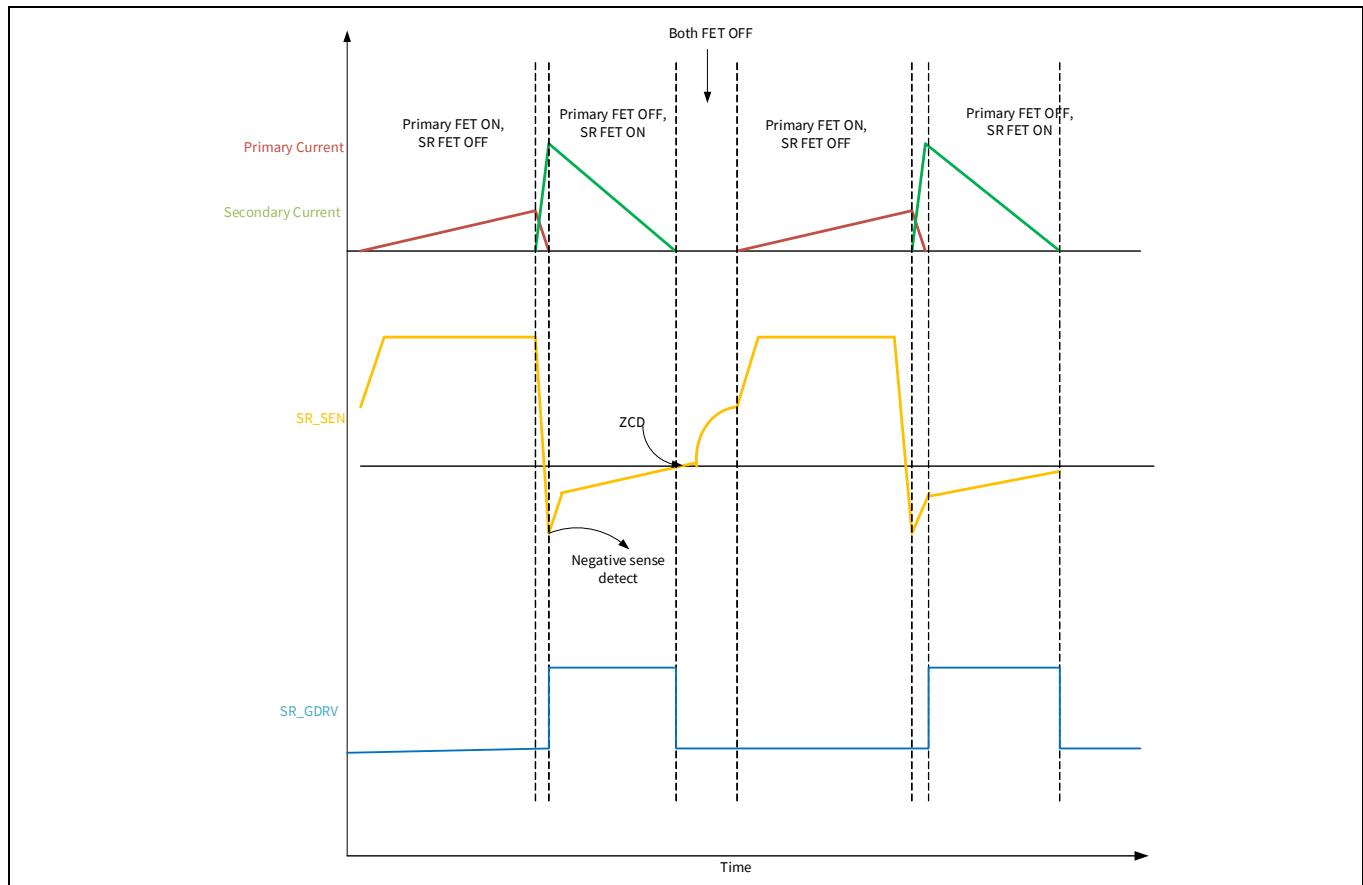


Figure 4 QR/CrCM 模式下的 SR_SEN 和 SR_GDRV

功能说明

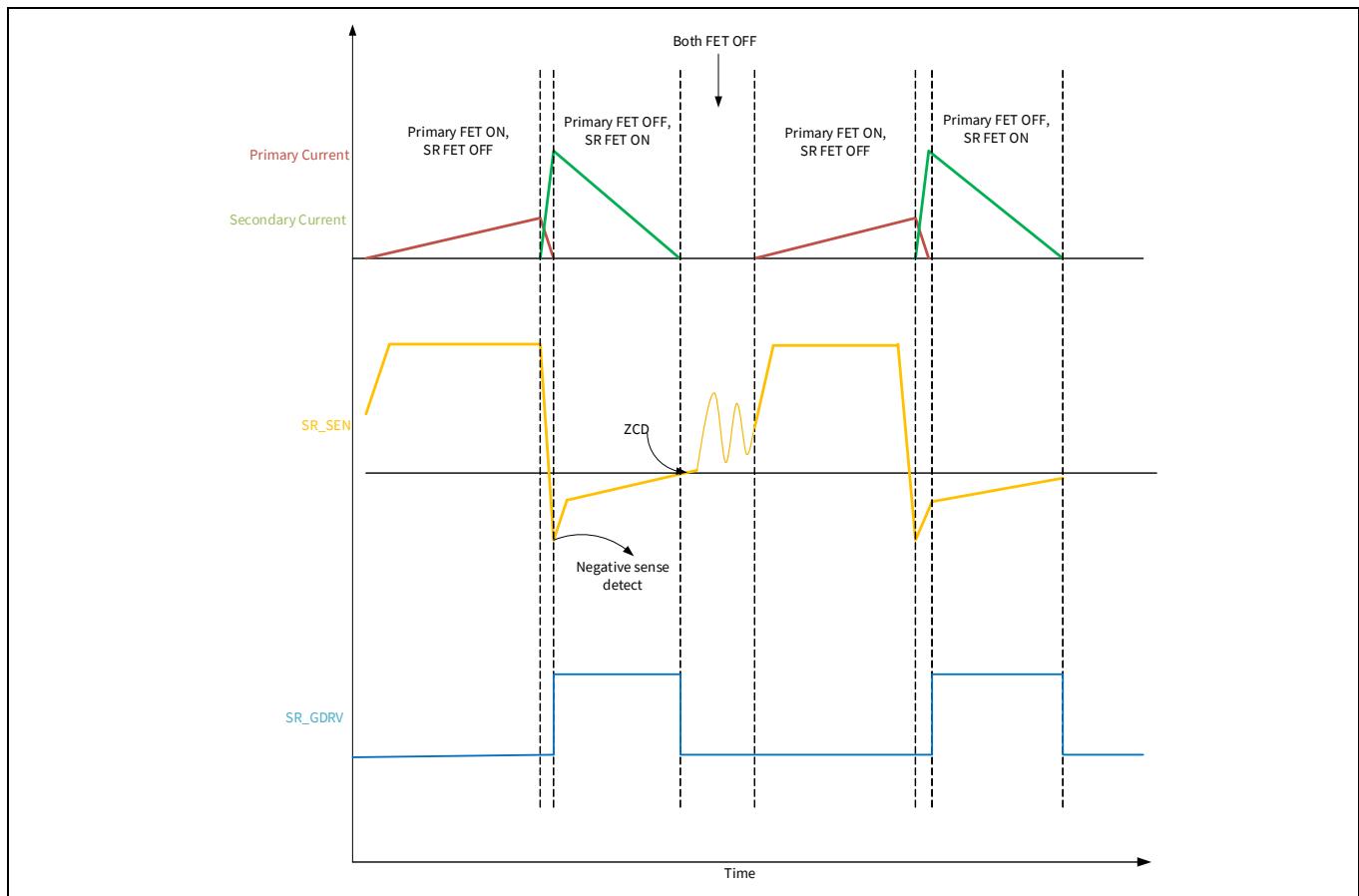


Figure 5 DCM/谷底开关模式下的 SR_SEN 和 SR_GDRV

功能说明

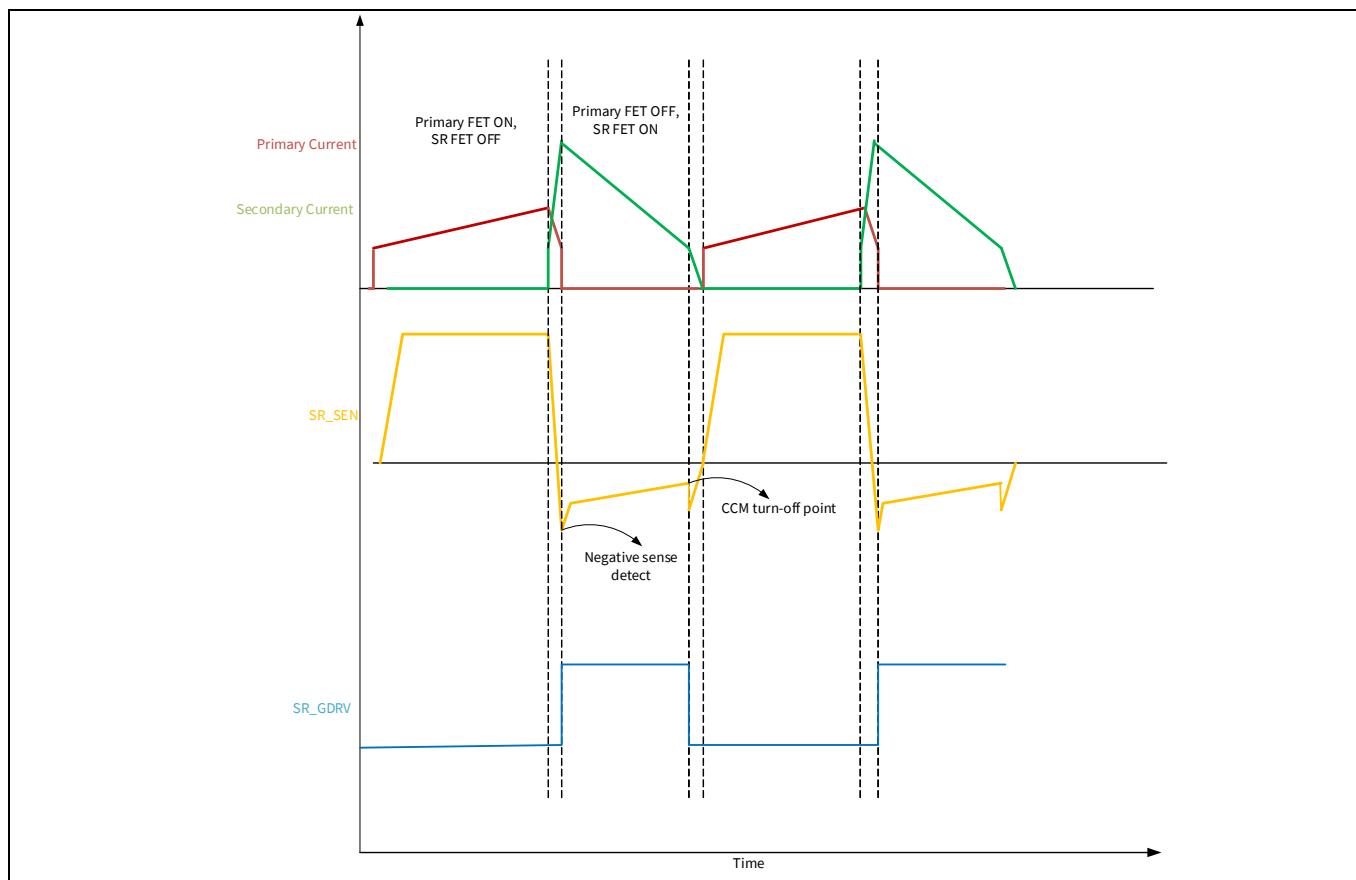


Figure 6 CCM 模式下的 SR_SEN 和 SR_GDRV

SR_SEN 引脚与外部电阻连接，可以检测外部 NFET 漏极节点上的电压。使用该外部电阻为了将 SR_SEN 引脚上的电压限制在 34 V 以下。SR_SEN 引脚上的外部电阻取决于电源变压器的匝数比。Table 3 介绍了不同匝数比所需的外部电阻值。

Table 3 SR_SEN 的外部电阻与匝数比

初级与次级匝数比	Rext (Ω)
3:1	20k
4:1	20k
5:1	20k
6:1	12k
7:1	12k
8:1	12k
9:1	12k
10:1	12k
11:1	12k
12:1	12k
13:1	12k
14:1	12k
15:1	12k

3.1.1 SR_SEN 脚错误的负压检测

SR 检测模块通过监测负压来开启 SR_GRDV。由于在次级谐振期间有可能出现错误的负压检测，因此为 EZ-PD™ PAG2S-PS 专门设计了一项伏秒平衡机制。在该机制中，一旦 SR_SEN 电压超过 VBUS 电平，SR 模块会对 SR_SEN 电压进行积分，并将该电压与内部参考电压进行比较。Figure 7 表明仅当 SR_SEN 积分电压超过参考电压时，负压检测才被视为有效。参考电压是固件可配置的，并且可以根据系统参数和需要进行修改。

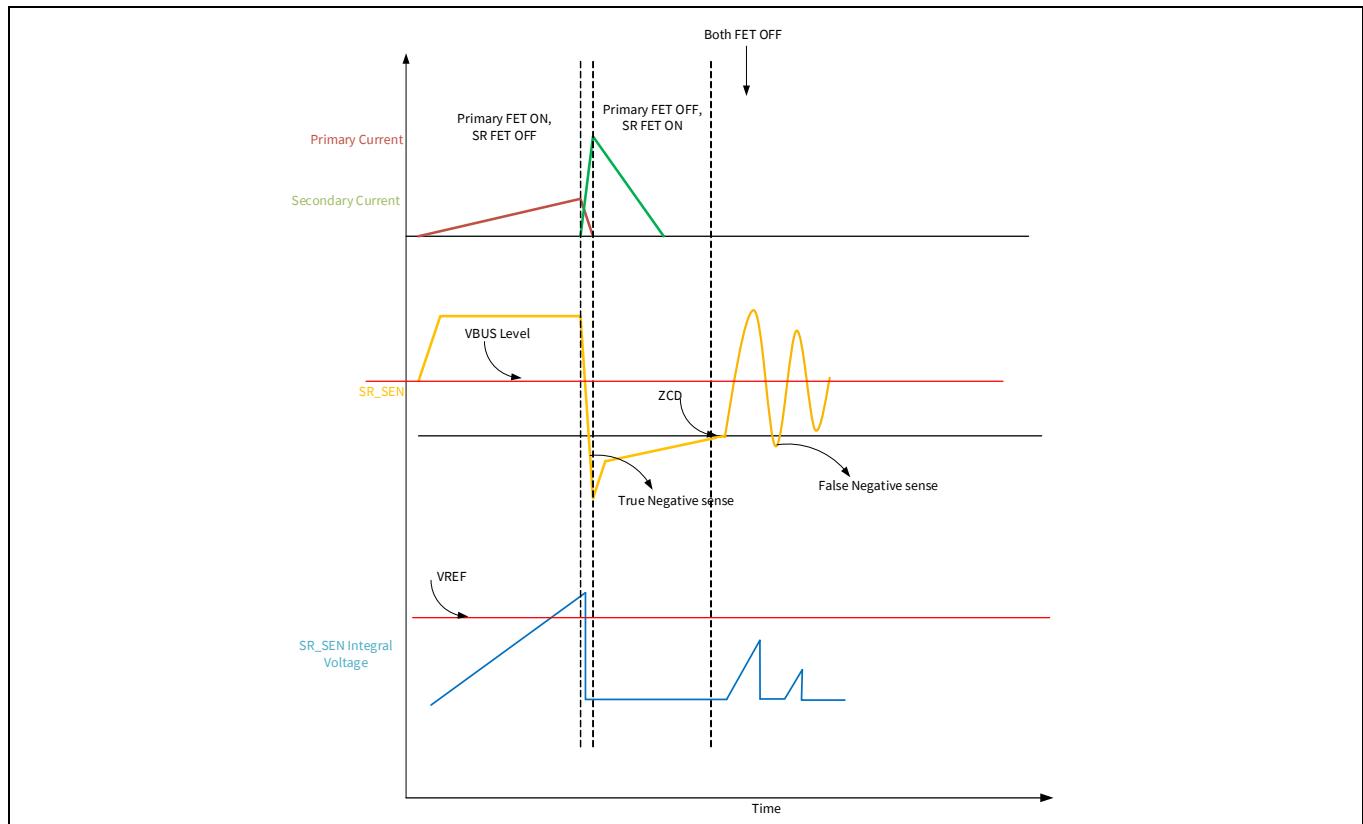


Figure 7 SR_SEN 负压检测

3.2 故障保护

3.2.1 VBUS OVP、UVP、OCP 和 SCP

VBUS 欠压和过压故障通过内部 VBUS_IN/VBUS_C 电阻分配器进行监控。VBUS 过电流和短路故障均由内部电流检测放大器监控。故障阈值和响应机制可通过固件配置。

3.2.2 OTP

过温监控是通过使用一个外部热敏电阻和内部 ADC 完成的。热敏电阻可以连接到任何空闲的 GPIO。EZ-PD™ PAG2S-PS 集成了 8 位 SAR ADC，可用于通用模数转换。故障阈值和响应机制可通过固件配置。

3.2.3 ESD、CC OVP 和 DP/DM OVP

EZ-PD™ PAG2S-PS 为所有引脚提供 ESD 保护。此外，该芯片还集成了 CC 引脚到高电压 VBUS_C 脚的意外短路保护和 DP/DM 引脚上的过压保护。

3.3 电源模式

EZ-PD™ PAG2S-PS 支持多种电源模式，包括运行、睡眠和深度睡眠等模式。这些模式之间的转换由应用程序固件根据操作条件进行处理。

3.4 MCU 子系统

EZ-PD™ PAG2S-PS 不仅集成了一个具有 64 KB Flash、8 KB SRAM 和 64 KB ROM 的 32 位 Cortex®-M0+ MCU，还支持一个 TCPWM 和两个 ADC。

电气规范

4 电气规范

4.1 最大绝对额定值

Table 4 最大绝对额定值

参数	说明	最小值	典型值	最大值	单位
$V_{BUS_IN_MAX}$	最大输入供电电压	-0.3	-	34	V
V_{DDD_MAX}	V_{DDD} 供电电压	-		6	
$V_{SR_DRAIN_MAX}$	SR_SEN 引脚上的电压			34	
$V_{CC_PIN_ABS}$	CC1、CC2 引脚上的电压				
V_{GPIO_ABS}	GPIO 电压	-0.5		$V_{DDD} + 0.5$	
I_{GPIO_ABS}	每个 GPIO 上的电流	-		25	mA
I_{LU}	引脚闩锁电流	-100		100	
ESD_HBM	人体静电放电模型	-		2000	V
ESD_CDM	静电放电 — 带电器件模型			500	

4.2 器件级规范

Table 5 器件级规范

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
存储器大小						
FLASH_SIZE	Flash 存储器大小	-	64	-	KB	SONOS Flash 容量 (字节)
SRAM_SIZE	SRAM 存储器大小		8			SRAM 容量 (字节)
SROM_SIZE	SROM 存储器大小		64			
芯片电源						
VDDD_REG	VDDD 电源输出电压 VBUS 5.5 V 到 30 V	4.6	5	5.4	V	-
VDDD_MIN	VDDD 电源输出电压 VBUS 3.15 V 到 5.5 V	$V_{BUS} - 0.33$	-	-		
VBUS_IN	电源输入电压	3.15		30.0		
VCCD	输出电压 (供给内核逻辑)	-	1.8	-		
VDDWRITE	闪存写操作的供电电压	3	-	5.5		
Cefc	稳压器VCCD脚外部的旁路电容	80	100	120	nF	X5R 陶瓷电容器或性能更好的电容器
Cexc	VDDD 电源脚电容	4	4.7			
Cexv	VBUS_IN 脚的去耦电容	-	1			
Cexcpp	SR_CPP 和 SR_CPN 引脚之间的电容	0.1	-			
Igpio_abs	每个 GPIO 上的电流	-		25	mA	最大绝对值

电气规范

Table 5 器件级规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
Tsleep	从睡眠模式唤醒的时间	-	0	-	μs	-
Tdeepsleep	从深度睡眠模式唤醒的时间		35			-
IDD_A	来自 VBUS_IN 的工作电流 (已连接 Type-C 型)		25.0		mA	VBUS_IN = 11 V、 TA = 25°C、 Tx 或 Rx 中的 CC1/CC2、 CPU 的工作频率为 24 MHz、 100 kHz 时的 SR/PWM EA/ADC/CSA/UV OV 模 块开启
IDD_A2	SR 模式下来自 VBUS_IN 的 电流 (已连接 Type-C 型)		9.0			VBUS_IN = 28 V、 TA = 25°C、 时钟频率为 12 MHz、 频率为 100 kHz 时的 SR、 SR Cap = 3 nF、 CC 上不发生切换
IDD_A4	来自 VBUS_IN 的电流 (已连接 Type-C 型) 低功耗 SR 模式下		3			VBUS_IN = 28 V、 TA = 25°C、 深度睡眠、SR 模式、 CC 上不发生切换
IDD_DS2_UA	SR 模式下来自 VBUS_IN 的 深度睡眠电流 (未连接 Type-C 型)		400		μA	VBUS_in = 5 V、 TA = 25°C、 未连接 Type-C 型 SR 模式、DFP 模式
L_SEC	次级侧电感	3	-		μH	次级侧电感

4.3 功能模块规范

Table 6 功能模块规范

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
同步整流器						
VCPP1	VBUS = 3.3 V–5.5 V 时倍压器的输出电压	5	–	–	V	–
VCPP2	VBUS = 5.5 V–30 V 时倍压器的输出电压	9	–	11	–	–
TR_SR	CL = 3 nF 时同步整流器栅极驱动器输出的上升时间 (1 V 至 VOH – 1 V) (包括处于和不处于倍增器旁路模式两种情况)	–	–	60	ns	–
TF_SR1	CL = 3 nF 时同步整流器栅极驱动器输出的下降时间 (VOH – 1 V 至 1 V) (处于倍增器模式)	–	25	50	–	–
TF_SR2	CL = 3 nF 时同步整流器栅极驱动器输出的下降时间 (VOH – 1 V 至 1 V) (处于倍增器旁路模式)	–	15	30	–	–
VTRIP_NSN_100	用于开启次级开关的负值检测触发电压	50	100	150	mV	–
VTRIP_ZCD	用于关闭次级开关的负值检测触发电压	-8	-5	-3	–	–
VTRIP_ZCDF	通过快速 ZCD 关闭次级开关的触发电压	0	7	10	–	–
TD_ON	从电压为 100 mV 时的 SR_DRAIN 到 SR_GDRV 达到 1 V 之间的开通延迟	–	40	80	ns	–
TD_OFF	从 SR_DRAIN 发生阶跃变化 (5 ns 内从 -50 mV 达到 +300 mV) 到 SR_GDRV 输出达到 VOH – 1 V 的关断延迟	–	25	40	–	–
IO_SRC_SNK	输出峰值电流 (源电流和灌电流)	–	1	–	A	–
TR_SR1	CL = 3 nF 时同步整流器栅极驱动器输出的上升时间 (1 V 至 VOH – 1 V) (处于倍增器模式)	–	–	75	ns	–
TR_SR2	CL = 3 nF 时同步整流器栅极驱动器输出的上升时间 (1 V 至 VOH – 1 V) (处于倍增器旁路模式)	–	–	30	ns	–
GPIO						

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
I_LU	闩锁电流限制	-100	-	100	mA	-
RPU	上拉电阻值	3.5	5.6	8.5	kΩ	
RPD	下拉电阻值					
IIL	输入漏电流 (绝对值)	-	-	2	nA	TA = +25 °C, VDDD = 3 V
CPIN_A	最大引脚电容			22	pF	DP、DM 引脚上的 电容
CPIN	最大引脚电容		3	7		所有 VDDD 值、 所有其他 GPIO
Voh	高电平输出电压	VDDD - 0.6	-	-	V	IoH = -4 mA
Vol	低电平输出电压	-		0.6		IoL = 10 mA
Vih_CMOS	高电平输入电压阈值	0.7 × VDDD		-		-
Vil_CMOS	低电平输入电压阈值	-		0.3 × VDDD		
Vih_TTL	TTL 高电平输入	2		-		
Vil_TTL	TTL 低电平输入	-		0.8		
Vhysttl	LVTTL 输入迟滞电压	80		-	mV	
Vhyscmos	CMOS 输入迟滞电压	0.1 × VDDD				
IDIODE	通过保护二极管到 达 VDDD/VSS 的电流	-		100	μA	
TriseF	快速强驱动模式下的 上升时间	1		15	ns	Cload = 25 pF
TfallF	快速强驱动模式下的 下降时间			15		-
TriseS	慢速强驱动模式下的 上升时间	10		70		
TfallS	慢速强驱动模式下的 下降时间					
GPIO_OUT1	GPIO Fout; 2.85 V ≤ VDDD ≤ 5.5 V。 快速强驱动模式。	-	-	28	MHz	-
GPIO_OUT2	GPIO Fout; 2.85 V ≤ VDDD ≤ 5.5 V。 慢速强驱动模式。			6		
GPIO_IN	GPIO 输入工作频率; 2.85 V ≤ VDDD ≤ 5.5 V。			28		

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件			
Flash 宏									
FLASH_ERASE	行擦除的时间	-	-	15.5	ms	-			
FLASH_WRITE	行(块)编写的时间 (擦除和编程)		20						
FLASH_DR	闪存数据保持时间	15		-	年	25°C ~ 55°C、 所有 VDDD 值			
FLASH_ENPB	闪存写入耐久次数	100 K			周期	25°C ~ 85°C、 所有 VDDD 值			
FLASH_ENPB1	闪存写入耐久次数	10 K				25°C ~ 125°C、 所有 VDDD 值			
FLASH_ROW_PGM	擦除后的行编程时间	-	7	ms	-				
TBULKERASE	批量擦除时间 (32 KB)	-	35						
TDEVPORG	器件总编程时间	-	7.5	s					
FRET1	闪存数据保持时间、 TA ≤ 55°C、 10 万个编程 / 擦除周期	15		-	年				
FRET2	闪存数据保持时间、 TA ≤ 85°C、 1 万个编程 / 擦除周期	10							
FRET3	闪存数据保持时间、 TA ≤ 105°C、 1 万个编程 / 擦除周期	3							
SWD									
F_swdclk1	所有 VDDD 值	-	-	14	MHz	-			
T_swdi_setup	T = 1/f SWDCLK	0.25 × T	-	ns					
T_swdi_hold		-	0.50 × T						
T_swdo_valid		1							
T_swdo_hold			-						
ILO/IMO/POR									
FIMO	IMO 频率	24	36	48	MHz	-			
IMO_STL	更改校准寄存器时的 IMO 建立时间	-	-	200	ns	T _A = 25 °C、 所有 VDDD 值、 48 MHz ≥ FIMO ≥ 24 MHz			
FCPU	CPU 输入频率			48	MHz	-			
FILO	ILO 频率	15	40	80	kHz				

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SR_POWER_UP	上电期间的电源上电斜率	-	-2	67	V/ms	-
Fimotol	在频率为 24 MHz 和 48 MHz 时测量频率差异 (出厂调整后)			2	%	
TSTARTIMO	IMO 启动时间	-		7	μs	
TSTARTILO1	ILO 启动时间			2	ms	
EXTCLKFREQ	外部时钟输入频率			16	MHz	
EXTCLKDUTY	占空比; 在VDD/2条件下测量得到	45		55	%	
TCLKSWITCH	系统时钟源的切换时间	3		4	周期	
V _{RISEIPOR}	上电复位 (POR) 上升触发电压	0.72		1.5	V	
V _{FALLIPOR}	上电复位 (POR) 下降触发电压	0.62		1.4		
V _{DDDD_BOD}	运行 / 睡眠模式下欠压检测 (BOD) 触发电压	2.34		3		
V _{CCD_BOD}		1.64		2		
V _{CCD_BOD_DPSLP}		1.1		2		
定时器						
SYS_TIM_RES	系统定时器分辨率	-	16	-	位	-
WDT_RES	看门狗定时器分辨率		16		位	
TCPWM						
TCPWMFREQ	工作频率	-	-2/Fc	Fc	MHz	Fc max = CLK_SYS
TPWMEXT	输出触发脉冲宽度	2/Fc		ns	上溢、下溢和 CC (计数值等于比较值) 可输出的最小宽度	
TCRES	计数器的分辨率	1/Fc				连续计数间的最短时间
PWMRES	PWM 分辨率					PWM 输出的最小脉宽
PD 收发器						
vSwing	发送器输出高电压	1.05	-75	1.2	V	-
vSwing_low	发送器输出低电压	-		0.075		
zDriver	发送器输出阻抗	33		75	Ω	

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
Idac_std	USB 标准告示的源电流	64	- 166 304 108 0.15 0.35 0.75 2	96	μA kΩ V	-
Idac_1p5a	5V 告示条件下 1.5 A 的源电流	166		194		
Idac_3a	5V 告示条件下 3A 的源电流	304		356		
zOPEN	该信号被禁用时 CC 阻抗接地	108		-		
DFP_default_0p2	DFP 侧的 CC 电压 — 标准 USB	0.15		0.25		
DFP_1.5A_0p4	DFP 侧的 CC 电压 — 1.5 A	0.35		0.5		
DFP_3A_0p8	DFP 侧的 CC 电压 — 3 A	0.75		0.85		
DFP_3A_2p6	DFP 侧的 CC 电压 — 3 A	2		2.75		
Vattach_ds	深度睡眠连接阈值	0.30		0.6	-	
Rattach_ds	深度睡眠上拉电阻	10		50	kΩ	

LS-CSA 直流规范

Csa_Acc1	5 mV < Vsense < 10 mV 时的 CSA 精度	-0.75	-	0.75	mV	-
Csa_Acc2	10 mV < Vsense < 15 mV 时的 CSA 精度					
Csa_Acc3	15 mV < Vsense < 25 mV 时的 CSA 精度					
Csa_Acc4	Vsense = 50 mV 时的 CSA 精度					
SCP_6A	电流为 6 A 时的短路电流检测	5.4	6	6.6	A	
SCP_10A	电流为 10 A 时的短路电流检测					
SCP_20A	电流为 20 A 时的短路电流检测					
OCP Threshold	电阻为 5 mΩ、电流 > 4 A 时的 OCP 触发值					
Av	受支持的额定增益值：40、60	30	-	60	V/V	

LS-CSA 交流规范

Tscp_gate	从 SCP 阈值触发到外部 NFET 电源栅极关闭的延迟时间	-	2.5	-	μs	1 nF NFET 栅极电容、VBUS_IN = 28 V
Tscp_gate_1			7.5			3 nF NFET 栅极电容、VBUS_IN = 28 V

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
UVOV						
VTTHOV	过压阈值精度、 4 V ~ 30 V	-3	-	3	%	-
VTHUV1	欠压阈值精度、 3 V ~ 4 V	-4		4		
VTHUV2	欠压阈值精度、 4 V ~ 30 V	-3		3		
VBUS 栅极驱动器直流规范						
GD_VGS	在打开状态条件下栅极与源极之间的过驱动电压	5	-	10	V	NFET 驱动器为打开状态
GD_RPD	下拉启用时的电阻	-		2	KΩ	在VBUS_CTRL 上使用该电阻关闭外部 NFET
GD_drv	可编程的典型栅极电流	0.3		9.75	μA	栅极驱动器输出电流
VBUS 栅极驱动器交流规范						
Ton	外部电容为 3 nF 时 VBUS_ctrl 从低电平到高电平 (1 V 到 VBUS + 1 V) 的时长	2	5	10	ms	VBUS_in = 5 V
Toff	外部电容为 3 nF 时 VBUS_ctrl 从高电平到低电平 (从 90% 降至 10%) 的时长	-	7.5	-	μs	VBUS_in = 28 V
VBUS 放电						
R1	DS = 1 时 VBUS_IN 上的 NMOS ON 阻抗	1000	-	4000	Ω	在电压为 0.5 V 时进行测量
R2	DS = 2 时 VBUS_IN 上的 NMOS ON 阻抗	500		2000		
R4	DS = 4 时 VBUS_IN 上的 NMOS ON 阻抗	250		1000		
R8	DS = 8 时 VBUS_IN 上的 NMOS ON 阻抗	125		500		
R16	DS = 16 时 VBUS_IN 上的 NMOS ON 阻抗	62.5		250		
R32	DS = 32 时 VBUS_IN 上的 NMOS ON 电阻	31.25		150		
VBUS_Stop_Error	最终 VBUS 值与设置值的百分比差值	-	-	10	%	VBUS 放电至 5 V 的情况下
R1A	DS = 1 时 VBUS_C 上的 NMOS ON 阻抗	1000		2000	Ω	在电压为 0.5 V 时进行测量
R127A	DS = 127 时 VBUS_C 上的 NMOS ON 阻抗	6.5		38		

电气规范

Table 6 功能模块规范 (续)

参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
电压调节直流规范						
VOUT	典型的 VBUS_IN 输出电压范围	3.3	-	28	V	-
VR	VBUS 电压调节精度	-	±3	±5	%	
Ika_off	断开状态阴极电流		2.2	10	μA	
Ika_on	光耦合器应用处于灌电流模式时通过 EA_OUT 引脚的电流		-	5	mA	
VBUS 调节器规范						
VOLTAGE_DETECT	VBUS_IN 上的电压检测阈值电压	1.65	2.1	2.4	V	-
Tstart	负载电容为 4.7 μF 时调节器电源输出的总启动时间	-	50	200	μs	
ADC 直流规范						
Resolution	ADC 分辨率	-	8	-	位	-
INL	积分非线性	-2.5	-	2.5	LSB	VDDD 生成的参考电压
INL	积分非线性	-1.5		1.5		带隙生成的参考电压
VREF_ADC1	ADC 的参考电压	VDDDM _{in}	-	VDDDM _{ax}	V	VDDD 生成的参考电压
VREF_ADC2		1.96		2		带隙生成的参考电压
VCONN 开关规范						
VCONN_OUT	负载电流为 20 mA、 Vbus = 5 V–30 V 时的 VCONN 最小输出电压	4.5	-	-	V	-
Ileak	连接器端引脚漏电流	-		10		
VCONN 开关交流规范						
Ton	开关打开时间	-	-	600	μs	-
Toff	开关关闭时间	-		10		

订购信息

5 订购信息

Table 7 EZ-PD™ PAG2S-PS 订购消息

MPN	应用	封装类型	芯片 ID	芯片版本
CYPAS213A1-24SXQ	USB PD 适配器 — 初级侧反激式控制	24-pin SOIC	3B02	A1
CYPAS213A1-24SXQT				
CYPAS213A1-32LQXQ		32-pin QFN	3B12	
CYPAS213A1-32LQXQT				

5.1 订购代码定义

CY	PA	S	X	XX	XX	-	XX	XX	X	X	XX	X

T = Tape and reel
 ES (optional field) = Pre-production engineering samples only.
 Non orderable.
 Temperature range: Q = Extended industrial (-40°C to +105°C)
 X = Pb-free
 Package type: LQ = QFN; S = SOIC
 Number of pins in the package
 Si Rev
 Application and feature combination designation
 Product type: 2 = Second-generation product family
 Product type: S = Secondary side controller
 Marketing code: PA = Power adapter
 Company ID: CY = CYPRESS (an Infineon company)

封装

6 封装

Table 8 封装特性

参数	说明	条件	最小值	典型值	最大值	单位
T_A	工作环境温度	扩展的工业级	-40	-	105	°C
T_J	工作结温				150	
T_{JA}	适用于 32-pin QFN 的封装 Theta-JA	-	-	23.4	-	°C/W
T_{JA}	适用于 24-pin SOIC 的封装 Theta-JA			68.9		
T_{JB}	适用于 32-pin QFN 的封装 Theta-JB			4.85		
T_{JB}	适用于 24-pin SOIC 的封装 Theta-JB			64.1		
T_{JC}	适用于 32-pin QFN 的封装 Theta-JC			27.2		
T_{JC}	适用于 24-pin SOIC 的封装 Theta-JC			35.6		

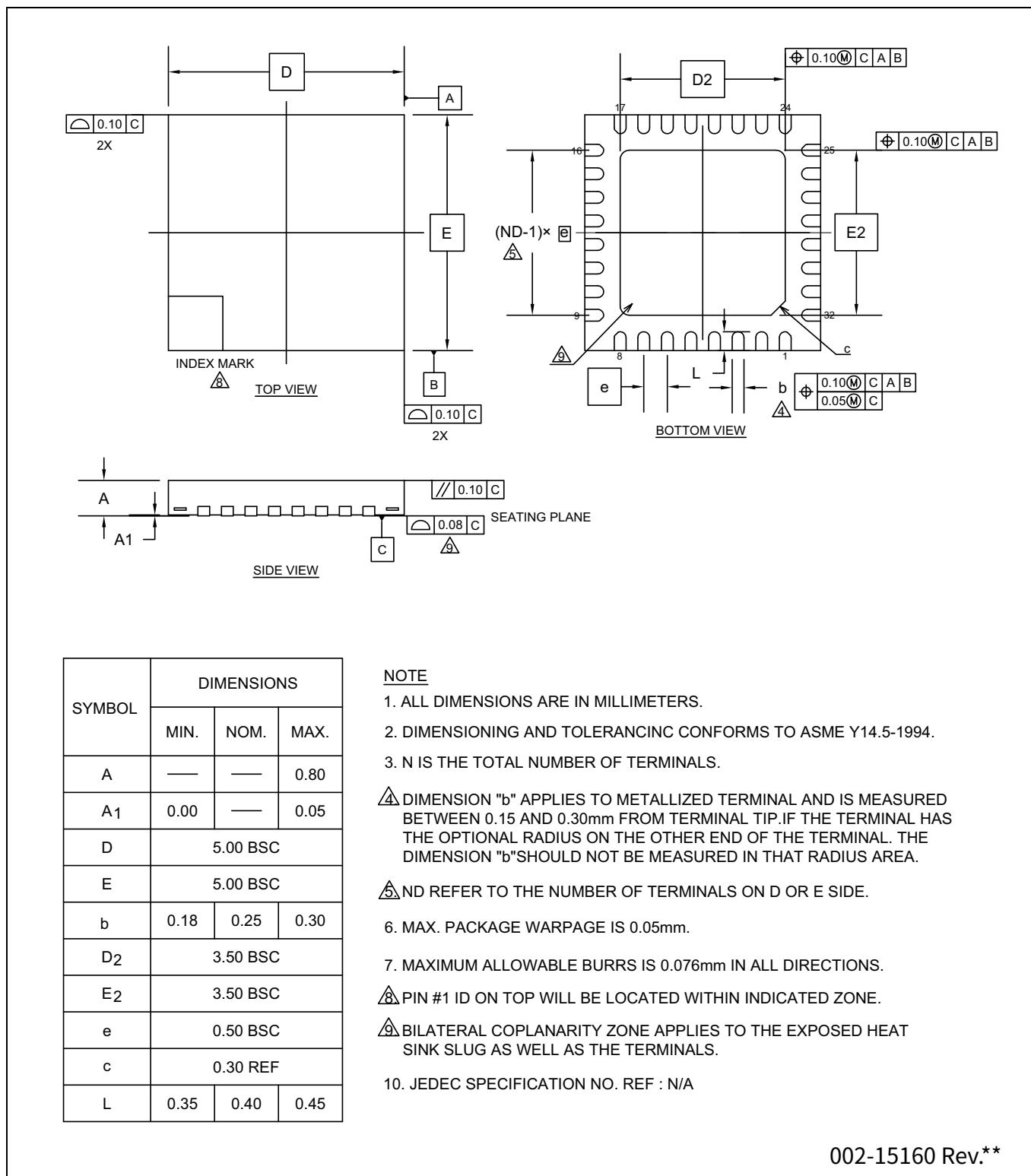
Table 9 回流焊峰值温度

封装	最高峰值温度	在与峰值温度相差 5°C 时的最长时间
24-pin SOIC	260 °C	30 秒
32-pin QFN		

Table 10 封装湿度敏感性等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
24-pin SOIC	MSL3
32-pin QFN	

封装



002-15160 Rev.**

Figure 8 32-lead QFN ((5.0 x 5.0 x 0.8 mm) WNP032 3.5 x 3.5 mm E-pad (Sawn)) 封装外形 (PG-VQFN-32), 002-15160

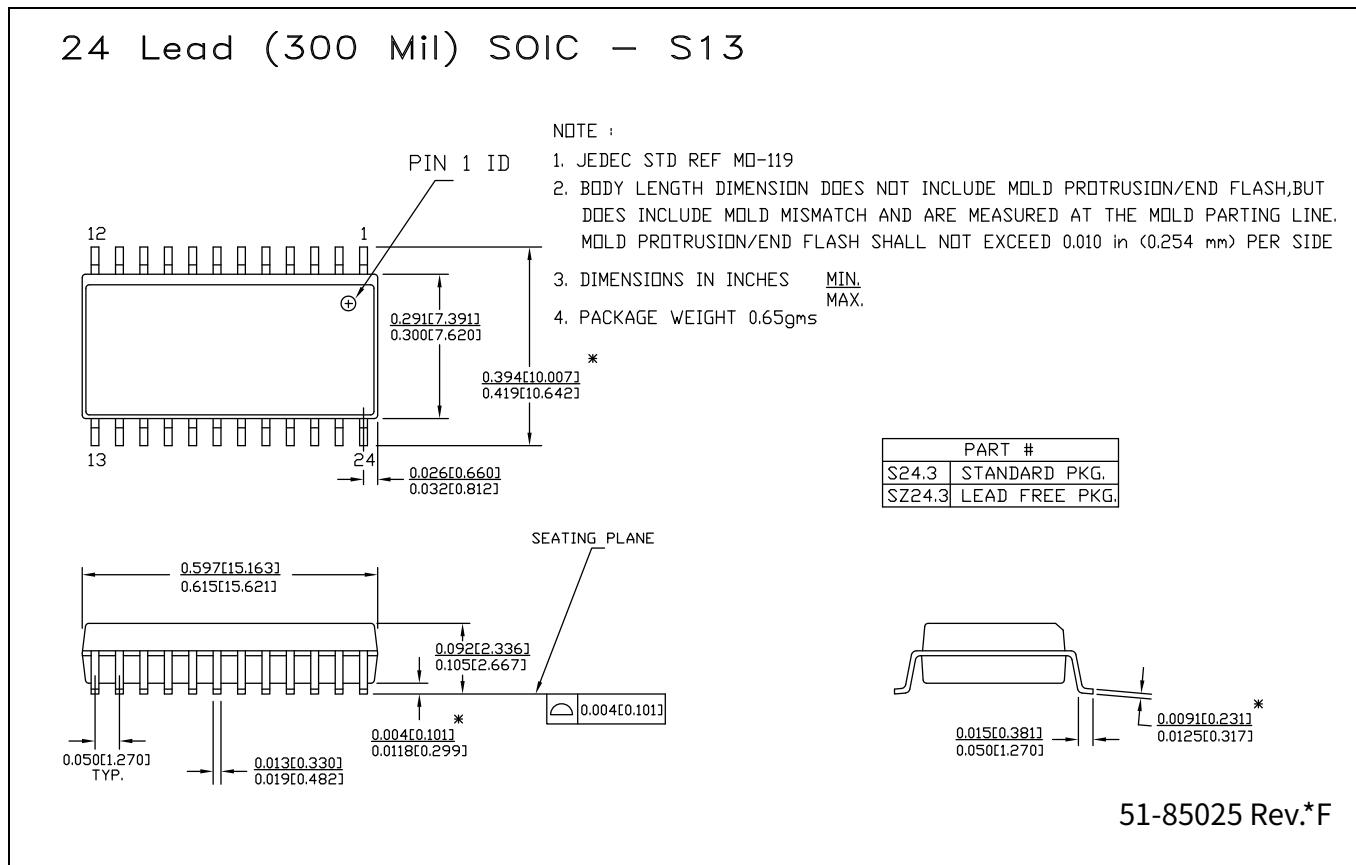


Figure 9 24-lead SOIC (0.615 × 0.300 × 0.0932 英寸) 封装外形 (PG-DSO-24), 51-85025

7 缩略语

Table 11 本文档中使用的首字母缩略语

缩略语	说明
ACF	有源钳位反激式
ADC	模数转换器
Arm®	高级 RISC 机器, 即为一种 CPU 架构
BOD	欠压检测
BMC	双相标记编码
CC	恒流
CCM	连续导通模式
CPU	中央处理单元
CrCM	临界导通模式
CS	电流检测
CSN	电流检测负值
CSP	电流检测正值
DCM	非连续导通模式
DFP	下行端口
DP	数据加
DM	数据减
EA	误差放大器
EMI	电磁干扰
EPR	扩展功率范围
ESD	静电放电
FB	反馈
FS	全速
GPIO	通用输入 / 输出
ILO	内部低速振荡器, 另请参见 IMO
IMO	内部主振荡器, 另请参见 ILO
I/O	输入 / 输出, 另请参见 GPIO
LSSCSA	低侧电流检测放大器
LVTTL	低电压晶体管 – 晶体管逻辑
NMOS	N 型金属氧化物半导体
OCP	过流保护
OVP	过压保护
PD	功率传输
PHY	物理层
POR	上电复位
PPS	可编程电源
PWM	脉宽调制器

缩略语

Table 11 本文档中使用的首字母缩略语 (续)

缩略语	说明
QR	准谐振
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
RX	接收
SAR	逐次逼近寄存器
SCL	I ² C 串行时钟
SDA	I ² C 串行数据
SPI	串行外设接口，即为一种通信协议
SR	同步整流器
SRAM	静态随机访问存储器
SWD	串行线调试，即为一种测试协议
TX	发送
Type-C	USB 连接器更细长，并且线缆可反向使用的新标准，能够提供 100 W 的电源
USB	通用串行总线
WDT	看门狗定时器
XRES	外部复位 I/O 引脚
ZCD	过零检测
ZVS	零电压开关

8 文档规范

8.1 测量单位

Table 12 测量单位

符号	测量单位
°C	摄氏度
Hz	赫兹
KB	1024 字节
kHz	千赫兹
kΩ	千欧
Mbps	兆比特每秒
MHz	兆赫
MΩ	兆欧姆
Msps	每秒采样百万次
μA	微安
μF	微法
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	每秒采样数
V	伏特

修订记录

修订记录

文档版本	日期	变更说明
**	2023-11-30	翻译自 : 002-37178 Rev. *B。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2023-11-30

Published by

Infineon Technologies AG

81726 Munich, Germany

**© 2023 Infineon Technologies AG.
All Rights Reserved.**

**Do you have a question about this
document?**

Email:

erratum@infineon.com

Document reference

002-39075 Rev. **

重要提示

本文档所提供的任何信息**绝不应当**被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及 / 或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。

此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。

本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。

警告事项

由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。

除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况下，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。