

英飞凌USB-UART 单通道桥接控制器

特性

- 符合 USB 2.0 标准，全速 (12 Mbps)
 - 支持通信驱动程序类 (CDC)、个人健康设备类 (PHDC) 和供应商设备类
 - 电池充电器检测 (BCD) 符合 USB 电池充电规范，Rev. 1.2 (仅限外设检测)
 - 集成了端接电阻
- 单通道可配置UART接口
 - 数据速率高达 3 Mbps
 - 每个发送和接收缓冲区 190 字节
 - 支持2引脚、4引脚和8引脚UART接口
 - 数据格式
 - 7 至 8 个数据位
 - 1 至 2 个停止位
 - 支持无校验、偶校验、奇校验、标记校验或空格校验
 - 支持奇偶校验、溢出和帧错误
 - 支持软件流量控制和使用 CTS、RTS 的流量控制
 - 支持UART中断信号
 - CY7C65223 支持 RS232/RS422/RS485 接口
- 通用输入/输出 (GPIO) 引脚：4
- 支持每个设备唯一的序列号功能，当 USB 串行桥接控制器作为 CDC 设备插入时，该功能可永久固定 COM 端口号
- 512字节闪存用于存储配置参数
- Configuration utility (Windows) 用于配置以下内容：
 - 供应商 ID (VID)、产品 ID (PID) 以及产品和制造商描述符
 - UART
 - 充电器检测
 - GPIO
- VCOM 和 DLL 的驱动程序支持
 - Windows 10：32 位和 64 位版本
 - Windows 8.1：32 位和 64 位版本
 - Windows 8：32 位和 64 位版本
 - Windows 7：32 位和 64 位版本
 - Windows Vista：32 位和 64 位版本
 - Windows XP：32 位和 64 位版本
 - Windows CE
 - Mac OS X：10.6、10.7
 - Linux：内核版本 2.6.35以上
- 时钟：集成 48 MHz 时钟振荡器
- 支持总线/自供电配置
- USB 低功耗挂起模式
- 工作电压：1.71 V 至 5.5 V

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性请务必访问 infineon.com 参考最新的英文版本（控制文档）。

应用

- 工作温度
 - 商业级：0 °C ~ +70 °C
 - 工业级：-40°C ~ +85°C
 - 车规级：-40°C ~ +105°C
- ESD保护：2.2kV HBM
- 符合 RoHS 标准的封装
 - 24 针 QFN (4.0 毫米 × 4.0 毫米, 0.55 毫米, 0.5 毫米间距)
- 订购部件编号
 - CY7C65223-24LTXI
 - CY7C65223-24LTXIT
 - CY7C65223-24LQXS
 - CY7C65223-24LQXST

应用

- 汽车级
- 医疗/保健设备
- 销售点 (POS) 终端
- 测试测量系统
- 游戏系统
- 机顶盒PC-USB接口
- 工业级
- 网络
- 在传统外设中启用 USB 连接

功能描述

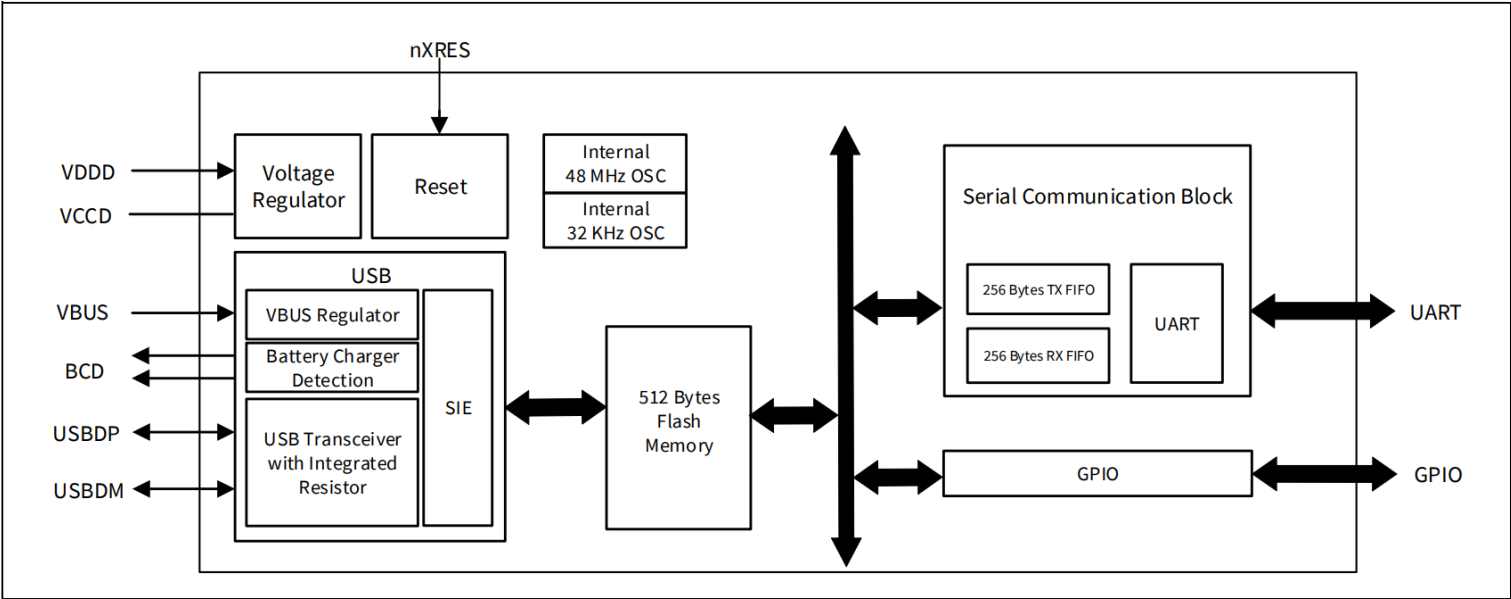
[请点击这里](#)，了解完整的相关资料

注： USB-UART 单通道桥控制器完全符合 USB 2.0 规范和电池充电规范 v1.2。

勘误表： 有关芯片勘误的信息，请参见 [勘误](#)。详情包括触发条件、受影响的器件和建议的解决方法。

框图

框图



1 USB 串行桥接控制器系列

USB 串行桥接控制器是一个可配置产品系列，适用于大多数常见应用，无需更改固件。
配置实用程序用于配置 USB-VID、USB-PID、USB 产品和制造商描述符。同样的配置实用程序还可用于配置 UART、I²C、SPI、电池充电器检测、GPIO、电源模式等。

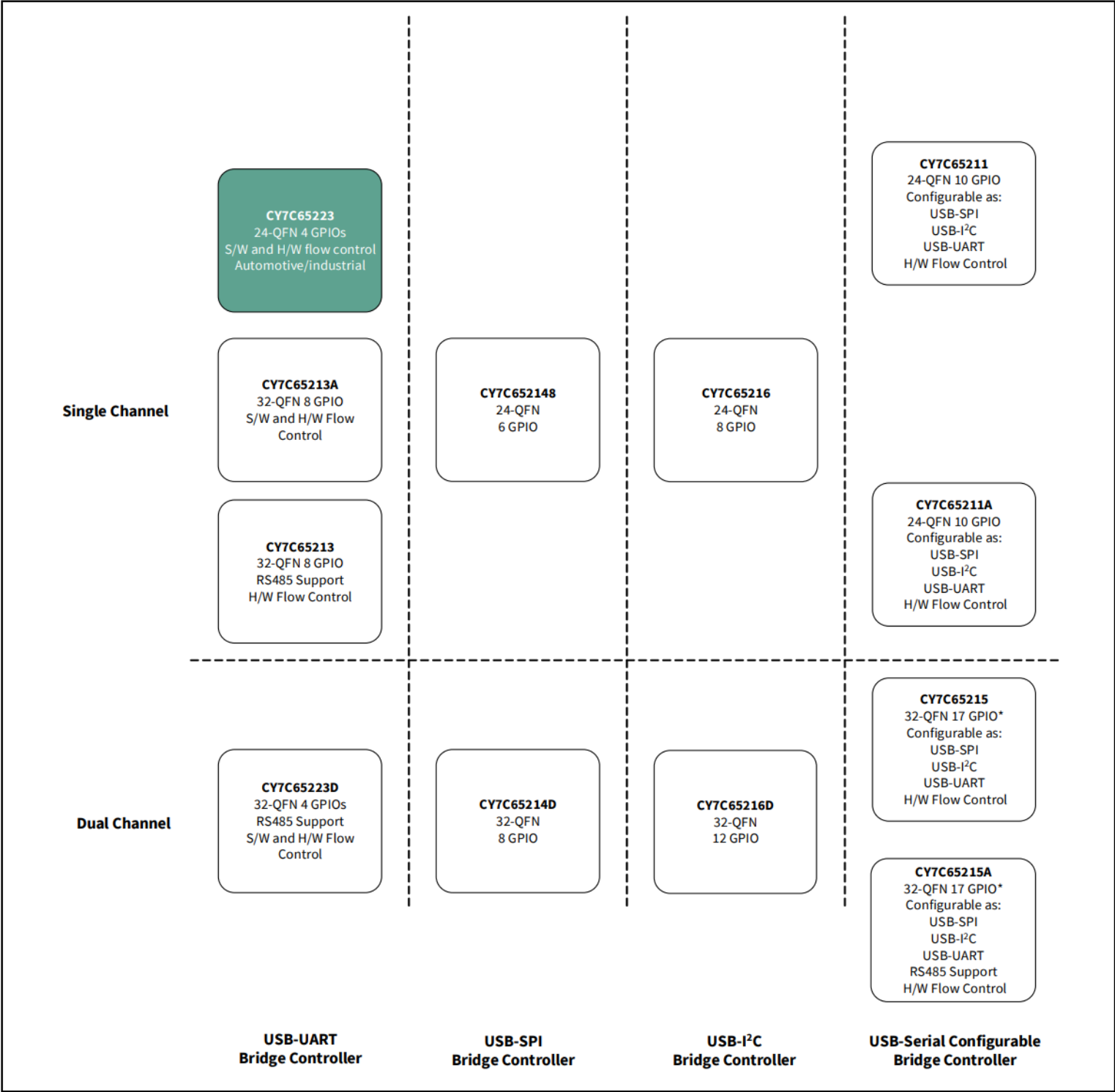


图1 USB 串行桥接控制器系列

表 1 USB 串行系列功能比较

MPN	# of Channels	GPIO	USB-UART				USB-SPI		USB-I ² C
			RS485 Support	Software Flow Control	Hardware Flow Control	UART Pins**	SPI Serial Data Width (bit)	SPI Master/Slave	I ² C Master/Slave
CY7C65213	1	8	N	N	Y	8	–	–	–
CY7C65213A	1	8	Y	N	Y	8	–	–	–
CY7C65223	1	4	Y	Y	Y	2 / 4 / 6	–	–	–
CY7C65223D	2	4	Y	Y	Y	2 / 4 / 6 / 8	–	–	–
CY7C652148	1	6	–	–	–	–	4–16 bits	Master/Slave	–
CY7C65214D	2	8	–	–	–	–	4–16 bits	Master/Slave	–
CY7C65216	1	8	–	–	–	–	–	–	Master/Slave
CY7C65216D	2	12	–	–	–	–	–	–	Master/Slave
CY7C65211	1	10*	N	N	Y	2 / 4 / 6	4–16 bits	Master/Slave	Master/Slave
CY7C65211A	1	10*	Y	N	Y	2 / 4 / 6	4–16 bits	Master/Slave	Master/Slave
CY7C65215	2	17*	N	N	Y	2 / 4 / 6	4–16 bits	Master/Slave	Master/Slave
CY7C65215A	2	17*	Y	N	Y	2 / 4 / 6 / 8	4–16 bits	Master/Slave	Master/Slave

图标说明：

* 代表部件提供的 GPIO 总数量。该数量可根据 UART / SPI / I²C 引脚配置动态变化。

** UART 引脚

*** 配置 4/6 UART 时，默认启用硬件流量控制。

**UART pins	UART signal
2	RxD and TxD
4	RxD, TxD, RTS#, CTS#
6	RxD, TxD, RTS#, CTS#, DTR#, DSR#
8	RxD, TxD, RTS#, CTS#, DTR#, DSR#, DCD#, RI#

表 2 默认串行通道配置

MPN	# of Channels	GPIO	USB Protocol	USB-UART		USB-SPI	USB-I ² C
				Is RS485 Enabled	UART pins	SPI Master/Slave	I ² C Master/Slave
CY7C65213	1	4	CDC**	N	8	–	–
CY7C65213A	1	4	CDC**	N	8	–	–
CY7C65223	1	4	CDC**	Y	4	–	–
CY7C65223D	2	4	CDC**	Y	4	–	–
CY7C652148	1	6	Vendor***	–	–	Master	–
CY7C65214D	2	8	Vendor***	–	–	Master	–
CY7C65216	1	8	Vendor***	–	–	–	Slave
CY7C65216D	2	12	Vendor***	–	–	–	Master
CY7C65211	1	3	CDC**	N	6	–	–
CY7C65211A	1	3	CDC**	N	6	–	–
CY7C65215	2	4	CDC**	N	6	–	–
CY7C65215A	2	4	CDC**	N	6	–	–

** USB CDC 协议允许 USB 主机操作系统将设备检测为虚拟 COM 端口设备。

*** USB 供应商协议允许 USB 主机操作系统将设备检测为一般 USB 设备。可通过英飞凌应用程序库访问该设备。

更多信息

2 更多信息

英飞凌在 www.infineon.com 上提供了丰富的数据，帮助您为自己的设计选择合适的器件，并帮助您快速有效地将器件集成到自己的设计中。如需全面的资源列表，请参阅文档 [USB 串口桥接控制器产品概述](#)。

- 概述： [USB 产品组合](#)
- USB 2.0 产品选择器： [USB 串行 接口桥接器控制器](#)
- Knowledge base articles： 英飞凌提供大量 USB 知识库文章，涵盖从基础到高级的广泛主题。有关 USB 串行桥接控制器入门的知识库文章推荐如下：
 - [KBA85909](#) – 英飞凌 USB 串行桥接控制器的主要特性
 - [KBA85920](#) – USB-UART 和 USB-Serial
 - [KBA85921](#) – 使用 CY7C65213 USB-UART LP 桥接控制器替换 FT232R
 - [KBA85913](#) – USB 串行的电源电压范围
 - [KBA89355](#) – USB 串行英飞凌默认 VID 和 PID
 - [KBA92641](#) – USB 串行桥接控制器使用 API 管理 I/O
 - [KBA92442](#) – USB 串行桥接控制器中的非标准波特率
 - [KBA91366](#) – 将 USB 串行设备绑定到 Microsoft® CDC 驱动程序
 - [KBA92551](#) – 使用 Linux® 测试配置为 USB-UART 的 USB 串行桥接控制器
 - [KBA91299](#) – 外部 I²C 器件与 CYUSBS234/236 DVK 的接口有关知识库文章

的完整列表，请单击 [此处](#)。

- 代码示例： [USB 全速](#)
- 开发套件：
 - [CYUSBS232](#)，英飞凌 USB-UART LP 参考设计套件
 - [CYUSBS234](#)，英飞凌 USB 串行（单通道）开发套件
 - [CYUSBS236](#)，英飞凌 USB 串行（双通道）开发套件
- 模式： [IBIS](#)

目录

目录

特性.....	1
应用.....	2
功能描述.....	2
框图.....	3
1 USB 串行桥接控制器系列	4
2 更多信息.....	7
目录.....	8
3 功能概述.....	10
3.1 USB和充电器检测.....	10
3.1.1 USB.....	10
3.1.2 充电器检测.....	10
3.2 串行通信.....	10
3.2.1 UART接口.....	10
3.2.2 UART流控制.....	10
3.3 GPIO接口	11
3.4 默认配置.....	11
3.5 储存器.....	12
3.6 系统资源.....	12
3.6.1 电源系统.....	12
3.6.2 时钟系统.....	12
3.6.3 内部 48 MHz振荡器.....	12
3.6.4 内部 32kHz振荡器.....	12
3.6.5 复位.....	12
3.7 暂停和恢复.....	12
3.8 唤醒.....	12
3.9 软件.....	13
3.9.1 Linux 操作系统驱动程序.....	13
3.9.2 Mac OSx 驱动程序.....	13
3.9.3 Windows操作系统驱动程序.....	13
3.9.4 Windows- CE支持.....	13
3.10 内部闪存配置.....	14
4 电气规格参数.....	15
4.1 绝对最大额定值.....	15
4.2 工作条件.....	15
4.3 器件级规范.....	16
4.4 GPIO	17
4.5 nXRES	19
4.6 闪存规格.....	19
5 引脚说明.....	20
6 USB 电源配置.....	23
6.1 USB 总线供电操作.....	23
6.2 自供电配置.....	24
6.3 USB 总线供电，具有I/O 电压.....	25
7 应用示例.....	26
7.1 USB 转 RS232 桥接器.....	26
7.2 USB 转 RS485 桥接器.....	27
7.3 电池供电、总线供电的 USB 至MCU，具有电池充电检测功能	28
8 订购信息.....	31
8.1 订购代码定义.....	31
9 封装信息.....	32

目录

10 缩略语 33

11 文档惯例 34

11.1 计量单位 34

12 勘误表 35

修订记录..... 36

3 功能概述

CY7C65223 是一款全速 USB 控制器，可为带有 UART 接口的外设实现无缝 PC 连接。CY7C65223 还集成了符合 USB 电池充电规范 1.2 版的 BCD 功能。它集成了电压调节器、振荡器和用于存储配置参数的闪存，是一种经济高效的解决方案。CY7C65223 支持总线供电和自供电模式，并通过挂起和远程唤醒信号实现高效的系统电源管理。该芯片采用 24-QFN 的封装形式。

3.1 USB 和充电器检测

3.1.1 USB

CY7C65223 内置 USB2 .0 全速收发器。该收发器在 USB 数据线上集成了内部 USB 串联终端电阻，并在 USBDP 上集成了 1.5 k Ω 上拉电阻。

3.1.2 充电器检测

CY7C65223 仅支持用于外设检测的 BCD，并符合 USB 电池充电规范 rev. 1.2。它支持以下充电端口：

- 标准下行端口 (SDP)：允许系统从主机汲取高达 500 mA 的电流
- 充电下游端口 (CDP)：允许系统从主机汲取高达 1.5 A 的电流
- 专用充电端口 (DCP)：允许系统从壁式充电器汲取高达 1.5 A 的电流

3.2 串行通信

CY7C65223 具有一个串行通信模块 (SCB)。每个 SCB 都可以实现 UART 接口。TX 和 RX 线路都有一个 256 字节的缓冲器。

3.2.1 UART接口

UART 接口提供与其他 UART 设备的异步串行通信，运行速度高达 3 Mbps。它支持 7 到 8 个数据位、1 到 2 个停止位、奇校验、偶校验、标记校验、空格校验和无校验。UART 接口支持全双工通信，信令格式与标准 UART 协议兼容。在 CY7C65223 中，UART 引脚可与 RS232/RS422/RS485 驱动器连接。

支持通用 UART 功能，如奇偶校验错误、中断检测和帧错误。CY7C65223 支持 300 至 3 M 范围的波特率。可以使用 configuration utility 设置 UART 波特率。

注释：

- 当 UART 发送器设备配置为奇校验并且 UART 接收器设备配置为偶校验时，会检测到奇偶校验错误。
- 当 UART 发送器设备配置为 7 位数据宽度和 1 个停止位，而 UART 接收器设备配置为 8 位数据宽度和 2 个停止位时，会检测到帧错误。

3.2.2 UART流控制

UART 数据流控制是向 UART 伙伴设备发出信号，让其等待或恢复数据传输的过程。这种流量控制过程对于速度较慢的设备来说是必需的，以便在不丢失数据的情况下赶上伙伴设备。CY7C65223 器件支持 UART 硬件和软件流量控制。

默认情况下，流量控制被禁用。USB 主机 UART 终端应用可通过操作系统软件接口启用或禁用硬件或软件流量控制。配置 4/6 UART 时，CYUSB223T 默认启用硬件流量控制。

硬件流量控制使用 RTS#（请求发送）/CTS#（清除发送）等信号对来控制伙伴 UART 设备之间的数据流。

软件流量控制不使用额外的硬件信令对。但是，软件流量控制使用特殊字符 XON 或 XOFF 进行带内通信。这些 XON 或 XOFF 字符在 UART PHY 层交换，用于数据流控制。这些 XON 或 XOFF 字符不会反映在 USB 主机应用程序接收到的实际数据中。

功能概述

以下部分描述了流控制信号：

- CTS# (输入) /RTS# (输出)

CTS# 可以暂停或恢复通过 UART 接口的数据传输。数据传输可通过 CTS 信号暂停，然后通过 CTS# 恢复。暂停和恢复操作不会影响数据完整性。启用流量控制后，接收缓冲区的水印级别为 93%。当接收缓冲区中的数据达到该水平后，RTS#信号将被取消，指示发送设备停止数据传输。应用程序开始消耗数据会减少设备数据积压；当达到 75% 水印水平时，将发出 RTS# 信号以恢复数据接收。

- DSR# (输入) /DTR# (输出)

DSR#/DTR#信号用于与UART建立通信链路。这些信号在功能上相互补充，类似于 CTS# 和 RTS#。

3.3 GPIO接口

CY7C65223 有 4 个 GPIO。如果实现了一个双引脚 UART串行接口，则可用于配置的最大 GPIO 数为 10 个。configuration utility工具允许配置 GPIO 引脚。可配置选项如下：

- 三态：可通过配置实用程序对 GPIO 进行三态设置
- 驱动 1：输出静态 1
- DRIVE 0：输出静态0
- POWER#：总线电源设计的功率控制
- TXLED#：USB 传输期间驱动 LED
- RXLED#：USB 接收期间驱动 LED
- TX 或 RX LED#：在 USB 传输或接收期间驱动 LED，GPIO 可配置为以 8 mA 驱动强度驱动 LED。
- BCD0/BCD1：双引脚输出，指示 USB 充电器的类型
- BUSDETECT：连接 VBUS 引脚以进行 USB 主机检测

3.4 默认配置

CY7C65223 配置为单通道 4 引脚 UART。

3.5 存储器

CY7C65223 有一个 512 字节的闪存。Flash 用于存储 USB 参数，例如 VID/PID、序列号、产品和制造商描述符，这些参数可以通过配置实用程序进行编程。

3.6 系统资源

3.6.1 电源系统

CY7C65223 支持 USB 挂起模式来控制电源使用。CY7C65223 在 3.15 V 至 5.5 V 范围内以总线供电或自供电模式运行。

3.6.2 时钟系统

CY7C65223 具有完全集成的时钟，无需任何外部组件。时钟系统负责为各个子系统提供时钟。

3.6.3 内部 48 MHz 振荡器

内部 48 MHz 振荡器是 CY7C65223 内部时钟的主要来源。

3.6.4 内部 32 kHz 振荡器

内部 32 kHz 振荡器主要用于在 USB 挂起模式下生成外设操作的时钟。

3.6.5 复位

复位模块确保可靠的上电复位并使设备恢复到默认已知状态。外部设备可以使用 nXRES（低电平有效）引脚来复位 CY7C65223。

3.7 暂停和恢复

当 USB 总线进入挂起状态时，CY7C65223 设备会置位 SUSPEND 引脚。这有助于在总线供电模式下使用该设备时满足 USB 2.0 规范的严格挂起电流要求。设备在下列两种情况下从挂起状态恢复：

1. 在 USB 总线上检测到任何活动
2. WAKEUP 引脚有效，可向主机产生远程唤醒

3.8 唤醒

WAKEUP 引脚用于在 USB 总线上生成远程唤醒信号。仅当主机通过 SET_FEATURE 请求启用此功能时，才会发送远程唤醒信号。设备在 USB 枚举过程中通过配置描述符向主机传达对远程唤醒的支持。CY7C65223 设备允许通过 configuration utility 工具启用/禁用远程唤醒功能以及极性。

3.9 软件

英飞凌提供了一整套软件驱动程序和configuration utility工具，以便在系统开发期间配置产品。

3.9.1 Linux 操作系统驱动程序

英飞凌提供了一个用户模式 USB 驱动程序库 (*libcyusbserial.so*)，该库抽象了 UART 接口的供应商命令，并为用户应用程序提供了简化的 API 接口。该库使用标准开源 libUSB 库来实现 USB 通信。赛普拉斯的串行库支持 USB 使用 Linux 'udev' 机制的即插即用功能。

CY7C65223 支持标准 USB CDC UART 类驱动程序，该驱动程序与 Linux 内核捆绑在一起。

3.9.2 Mac OSx 驱动程序

英飞凌提供了基于 libUSB 的动态链接共享库 (*CyUSBSerial.dylib*)，可实现与 CY7C65223 设备的通信。

此外，CY7C65223 还支持本地 Mac OSx CDC UART 驱动程序。

3.9.3 Windows 操作系统驱动程序

对于 Windows 操作系统 (XP、Vista、Win7、Win 8 和 Win 8.1)，英飞凌提供了用户模式动态链接库 CyUSBSerial DLL，该库抽象了 CY7C65223 设备的供应商特定接口，并为用户提供了便捷的 API。它为特定于供应商的 UART 提供接口 API，为 PHDC 提供特定于类的 API。

当 CY7C65223 配置为 CDC USB 至 UART 设备时，USB 串行桥控制器可与 Windows 标准 USB CDC 类驱动程序配合使用。虚拟 COM 端口驱动程序 CyUSBSerial.sys 还实现了 USB CDC 类驱动程序。英飞凌 Windows 驱动程序符合 Windows 硬件认证套件。

这些驱动程序通过 WU (Windows 更新) 服务绑定到设备。

英飞凌驱动程序还支持 Windows 即插即用和电源管理以及 USB 远程唤醒。

3.9.4 Windows-CE 支持

CY7C65223 解决方案包括适用于 Windows-CE 平台的 CDC UART 驱动程序库。

设备配置实用程序 (仅限 Windows)

基于 Windows 的 configuration utility 工具可用于配置设备初始化参数。该图形用户应用程序提供了一个交互式界面来定义存储在设备闪存中的启动参数。

该工具允许用户将用户选择的配置保存为文本或 xml 格式。它还允许用户从文本或 xml 格式加载选定的配置。configuration utility 工具允许执行以下操作：

- 查看当前设备配置
- 选择并配置 UART、电池充电和 GPIO
- 配置 USB VID、PID 和字符串描述符
- 保存或加载配置

您可以从 www.infineon.com 下载免费的 configuration utility 工具和驱动程序。

功能概述

3.10 内部闪存配置

内部闪存可用于存储表3所示的配置参数。我们提供免费的configuration utility工具，用于配置表中列出的参数，以满足特定于 USB 接口的应用要求。该configuration utility工具可从www.infineon.com/usbserial下载。

表 3 CY7C65223 的内部闪存配置 USB 配置

Parameter	Default value	Description
USB Vendor ID (VID)	0x04B4	Default Infineon VID. Can be configured to customer VID.
USB Product ID (PID)	0x00FB	Default Infineon PID. Can be configured to customer PID.
Manufacturer string	Cypress	Can be configured with any string up-to 64 characters.
Product string	USB-Serial (Single Channel)	Can be configured with any string up-to 64 characters.
Serial string		Can be configured with any string up-to 64 characters.
Power mode	Bus powered	Can be configured to bus-powered or self-powered mode.
Max current draw	100 mA	Can be configured to any value from 0 to 500 mA. The configuration descriptor will be updated based on this.
Remote wakeup	Enabled	Can be disabled. Remote wakeup is initiated by asserting the WAKEUP pin.
USB interface protocol	CDC	Can be configured to function in CDC, PHDC, or Infineon vendor class.
BCD	Disabled	Charger detect is disabled by default. When BCD is enabled,

电气规格参数

4 电气规格参数

4.1 绝对最大额定值

超过最大额定值^[1] 可能缩短器件的使用寿命。

表 4 绝对最大额定值

Parameter	Max ratings
Storage temperature (Industrial, commercial)	–55°C to +100°C
Storage temperature (Automotive)	–55°C to +150°C
Ambient temperature with power supplied (Industrial, commercial)	–40°C to +85°C
Ambient temperature with power supplied (Automotive)	–40°C to +105°C
Supply voltage to ground potential	
V_{DDD}	6.0 V
V_{BUS}	6.0 V
V_{CCD}	1.95 V
V_{GPIO}	$V_{DDD} + 0.5 \text{ V}$
Static discharge voltage ESD protection levels: 2.2-kV HBM per JESD22-A114	
Latch-up current	140 mA
Current per GPIO	25 mA

4.2 工作条件

表5 工作条件

Parameter	Values
T_A (ambient temperature under bias)	
Industrial	–40°C to +85°C
Automotive	–40°C to +105°C
V_{BUS} supply voltage	3.15 V to 5.25 V
V_{DDD} supply voltage	1.71 V to 5.50 V
V_{CCD} supply voltage	1.71 V to 1.89 V

注释:

1. 器件在高于表中所列出的最大绝对值条件下使用可能会造成永久性的损害。长期在最大绝对值的条件下使用可能会影响器件的可靠性。如果采用的值低于最大绝对值但高于正常值，则器件可能无法达到规格要求。

电气规格参数

4.3 器件级规范

除非另有说明，所有规格均适用于 $-40^{\circ}\text{C} \leq T_A \leq 105^{\circ}\text{C}$, $T_J \leq 120^{\circ}\text{C}$, 和 1.71 V to 5.50 V

表 6 直流参数

Parameter	Description	Min	Typ	Max	Units	Details/conditions
V_{BUS}	V_{BUS} supply voltage	3.15	3.30	3.45	V	Set and configure the correct voltage range using a configuration utility for V_{BUS} . Default 5 V.
		4.35	5.00	5.25	V	
V_{DDO}	V_{DDO} supply voltage	1.71	1.80	1.89	V	Used to set I/O and core voltage. Set and configure the correct voltage range using a configuration utility for V_{DDO} . Default 3.3 V.
		2.0	3.3	5.5	V	
V_{CCO}	Output voltage (for core logic)	–	1.80	–	V	Do not use this supply to drive the external device. $1.71\text{ V} \leq V_{\text{DDO}} \leq 1.89\text{ V}$: Short the V_{CCO} pin with the V_{DDO} pin. $V_{\text{DDO}} > 2\text{ V}$ – connect a 1-μF capacitor (Cefc) between the V_{CCO} pin and ground.
Cefc	External regulator voltage bypass	1.00	1.30	1.60	μF	X5R ceramic or better
I_{DD1}	Operating supply current	–	20	–	mA	USB 2.0 FS, UART at 1-Mbps single channel, no GPIO switching.
I_{DD2}	USB Suspend supply current	–	5	–	μA	Does not include current through a pull-up resistor on USBDP. In USB suspend mode, the D+ voltage can go up to a maximum of 3.8 V.

表 7 交流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
Zout	USB driver output impedance	28	–	44	Ω	–
Twakeup	Wakeup from USB Suspend mode	–	25	–	μs	–

电气规格参数

4.4 GPIO

表8 GPIO 直流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
$V_{IH}^{[2]}$	Input voltage high threshold	$0.7 \times V_{DDD}$	–	–	V	CMOS Input
V_{IL}	Input voltage low threshold	–	–	$0.3 \times V_{DDD}$	V	CMOS Input
$V_{IH}^{[2]}$	LVTTL input, $V_{DDD} < 2.7\text{ V}$	$0.7 \times V_{DDD}$	–	–	V	–
V_{IL}	LVTTL input, $V_{DDD} < 2.7\text{ V}$	–	–	$0.3 \times V_{DDD}$	V	–
$V_{IH}^{[2]}$	LVTTL input, $V_{DDD} \geq 2.7\text{ V}$	2	–	–	V	–
V_{IL}	LVTTL input, $V_{DDD} \geq 2.7\text{ V}$	–	–	0.8	V	–
V_{OH}	CMOS output voltage high level	$V_{DDD} - 0.4$	–	–	V	$I_{OH} = 4\text{ mA}$, $V_{DDD} = 5\text{ V} \pm 10\%$
V_{OH}	CMOS output voltage high level	$V_{DDD} - 0.6$	–	–	V	$I_{OH} = 4\text{ mA}$, $V_{DDD} = 3.3\text{ V} \pm 10\%$
V_{OH}	CMOS output voltage high level	$V_{DDD} - 0.5$	–	–	V	$I_{OH} = 1\text{ mA}$, $V_{DDD} = 1.8\text{ V} \pm 5\%$
V_{OL}	CMOS output voltage low level	–	–	0.4	V	$I_{OL} = 8\text{ mA}$, $V_{DDD} = 5\text{ V} \pm 10\%$
V_{OL}	CMOS output voltage low level	–	–	0.6	V	$I_{OL} = 8\text{ mA}$, $V_{DDD} = 3.3\text{ V} \pm 10\%$
V_{OL}	CMOS output voltage low level	–	–	0.6	V	$I_{OL} = 4\text{ mA}$, $V_{DDD} = 1.8\text{ V} \pm 5\%$
Rpullup	Pull-up resistor	3.5	5.6	8.5	k Ω	–
Rpulldown	Pull-down resistor	3.5	5.6	8.5	k Ω	–
I_{IL}	Input leakage current (absolute value)	–	–	2	nA	25°C, $V_{DDD} = 3.0\text{ V}$
C_{IN}	Input capacitance	–	–	7	pF	–
Vhysttl	Input hysteresis LVTTL; $V_{DDD} > 2.7\text{ V}$	25	40	C	mV	–
Vhyscmos	Input hysteresis CMOS	$0.05 \times V_{DDD}$	–	–	mV	–

注:

2. V_{IH} 不能超过 $V_{DDD} + 0.2\text{ V}$ 。

电气规格参数

表 9 GPIO 交流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
$T_{\text{RiseFast1}}$	Rise Time in Fast mode	2	–	12	ns	$V_{\text{DD}} = 3.3 \text{ V} / 5.5 \text{ V}$, Clload = 25 pF
$T_{\text{FallFast1}}$	Fall Time in Fast mode	2	–	12	ns	$V_{\text{DD}} = 3.3 \text{ V} / 5.5 \text{ V}$, Clload = 25 pF
$T_{\text{RiseSlow1}}$	Rise Time in Slow mode	10	–	60	ns	$V_{\text{DD}} = 3.3 \text{ V} / 5.5 \text{ V}$, Clload = 25 pF
$T_{\text{FallSlow1}}$	Fall Time in Slow mode	10	–	60	ns	$V_{\text{DD}} = 3.3 \text{ V} / 5.5 \text{ V}$, Clload = 25 pF
$T_{\text{RiseFast2}}$	Rise Time in Fast mode	2	–	20	ns	$V_{\text{DD}} = 1.8 \text{ V}$, Clload = 25 pF
$T_{\text{FallFast2}}$	Fall Time in Fast mode	20	–	100	ns	$V_{\text{DD}} = 1.8 \text{ V}$, Clload = 25 pF
$T_{\text{RiseSlow2}}$	Rise Time in Slow mode	2	–	20	ns	$V_{\text{DD}} = 1.8 \text{ V}$, Clload = 25 pF
$T_{\text{FallSlow2}}$	Fall Time in Slow mode	20	–	100	ns	$V_{\text{DD}} = 1.8 \text{ V}$, Clload = 25 pF

电气规格参数

4.5 nXRES

表10 nXRES直流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
V_{IH}	Input voltage high threshold	$0.7 \times V_{DD}$	–	–	V	–
V_{IL}	Input voltage low threshold	–	–	$0.3 \times V_{DD}$	V	–
Rpullup	Pull-up resistor	3.5	5.6	8.5	k Ω	–
C_{IN}	Input capacitance	–	5	–	pF	–
Vhysxres	Input voltage hysteresis	–	100	–	mV	–

表 11 nXRES交流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
Tresetwidth	Reset pulse width	1	–	–	μ s	–

表12 UART交流规格

Parameter	Description	Min	Typ	Max	Units	Details/conditions
F_{UART}	UART bit rate	0.3	–	3000	kbps	–

4.6 闪存规格

表13 闪存规范

Parameter	Description	Min	Typ	Max	Units	Details/conditions
Fend	Flash endurance	100K	–	–	cycles	–
Fret	Flash retention. $T_A \leq 85^\circ\text{C}$, 10 K program/erase cycles	10	–	–	years	–

5 引脚说明

表14 引脚说明

Pin ^[3]	Type	Name	Default	Description
1	SCB/GPIO	RxD		UART Receive Pin
2	SCB/GPIO	GPIO_7	GPIO IN	GPIO Input Pin (see Table 16)
3	Power	VSSD		Digital Ground
4	GPIO	Tx_EN		UART RS485 Transmit Enable
5	GPIO	GPIO_9	GPIO IN	GPIO Input Pin (see Table 16)
6	GPIO	GPIO_10	GPIO OUT	GPIO Output Pin (see Table 16)
7	Output	POWER#		Signal to external logic to indicate USB Unconfigured state and USB Suspend
8	Output	Suspend		Indicates device in suspend mode. Can be configured as active low/high using the configuration utility.
9	Input	Wakeup		Wakeup device from suspend mode. Can be configured as active low/high using the configuration utility.
10	USBIO	USBDP		USB Data Signal Plus, integrates termination resistor and a 1.5-kΩ pull-up resistor
11	USBIO	USBDM		USB Data Signal Minus, integrates termination resistor
12	Power	VCCD		This pin should be decoupled to ground using a 1-μF capacitor or by connecting a 1.8-V supply (Internal LDO Output).
13	Power	VSSD		Digital Ground
14	Reset	nXRES		Chip Reset active, low. Can be left unconnected or have a pull up resistor connected when not in use.
15	Power	VBUS		VBUS Supply, 3.15 V to 5.25 V
16	Power	VSSD (VBUS)		Digital Ground
17	Power	VSSA		Analog Ground
18	GPIO	TXLED_0		Notification LED for SCB0 UART Tx
19	GPIO	RXLED_0		Notification LED for SCB0 UART Rx
20	SCB/GPIO	GPIO_2	GPIO OUT	GPIO Output Pin (see Table 16)
21	SCB/GPIO	RTS		SCB0 UART Hardware Flow Control
22	SCB/GPIO	CTS#		SCB0 UART Hardware Flow Control
23	SCB/GPIO	TxD		SCB0 UART Tx
24	Power	VDDD		VDDD Core

注释:

- 任何作为输入引脚的引脚都不应悬空。

引脚说明

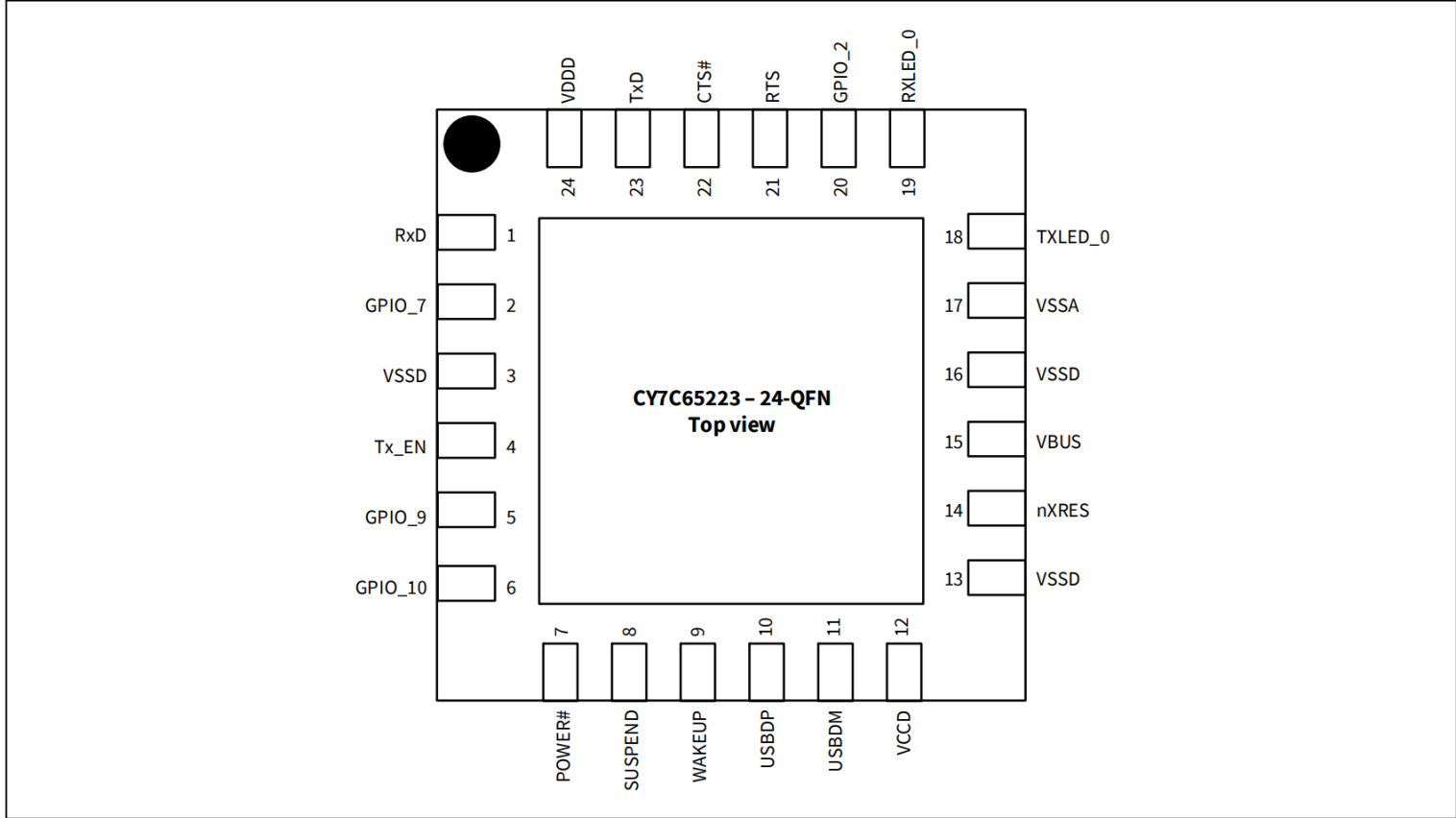


图2 24 引脚 QFN 引脚排列

表 15 串行通信块配置

Pin	Serial Port	Mode 0 ^[4]	Mode 1	Mode 2
		6-pin UART	4-pin UART	2-pin UART
1	SCB_0	RxD	RxD	RxD
20	SCB_1	DSR#	GPIO_2	GPIO_2
21	SCB_2	RTS#	RTS#	GPIO_3
22	SCB_3	CTS#	CTS#	GPIO_4
23	SCB_4	TxD	TxD	TxD
2	SCB_5	DTR#	GPIO_7	GPIO_7

图标说明:

	GPIO
	SCB

注释:

4. 该设备默认配置为模式 0。可以使用英飞凌提供的configuration utility工具来配置其他模式。

引脚说明

表 16 GPIO 配置^[5]

GPIO Configuration option	Description
TRISTATE	I/O tristated
DRIVE 1	Output static 1
DRIVE 0	Output static 0
POWER#	This output is used to control power to an external logic through a switch to cut power off during an unconfigured USB device and USB suspend. 0 - USB device in Configured state 1 - USB device in Unconfigured state or during USB suspend mode
TXLED#	Drives LED during USB transmit
RXLED#	Drives LED during USB receive
TX or RX LED#	Drives LED during USB transmit or receive
BCD0 BCD1	Configurable battery charger detect pins to indicate the type of USB charger (SDP, CDP, or DCP) Configuration example: 00 - Draw up to 100 mA (unconfigured state) 01 - SDP (up to 500 mA) 10 - CDP/DCP (up to 1.5 A) 11 - Suspend (up to 2.5 mA) This truth table can be configured using a configuration utility
BUSDETECT	VBUS detection. Connect the VBUS to this pin through a resistor network for VBUS detection when using the BCD feature (refer to Figure 10 , Figure 11 , and Figure 12).

注释:

5. 这些信号选项可通过英飞凌提供的配置实用程序配置到任何可用的 GPIO 引脚上。

6 USB 电源配置

以下部分介绍了CY7C65223的 USB 电源配置。请参阅“[引脚描述](#)”位于第 20页内的详细内容。

6.1 USB总线供电操作

图3 中展示了 CY7C65223采用总线供电设计的示例。由于 CY7C65223 内置稳压器，因此VBUS 直接连接到 CY7C65223。

USB总线供电系统必须符合以下要求：

1. 在 USB 枚举之前（未配置状态），系统消耗的电流不应超过 100 mA
2. 在 USB 暂停模式下，系统消耗的电流不应超过 2.5 mA
3. 高功率总线供电系统（运行时可消耗超过 100 mA 的电流）必须使用 POWER#（通过 GPIO 配置）来保持电流消耗在 USB 枚举之前低于 100 mA，在 USB 暂停状态下低于 2.5 mA
4. 系统从 USB 主机汲取的电流不应超过 500 mA

应更新CY7C65223 闪存中的配置描述符，以使用configuration utility工具配置总线功率和系统所需的最大电流。

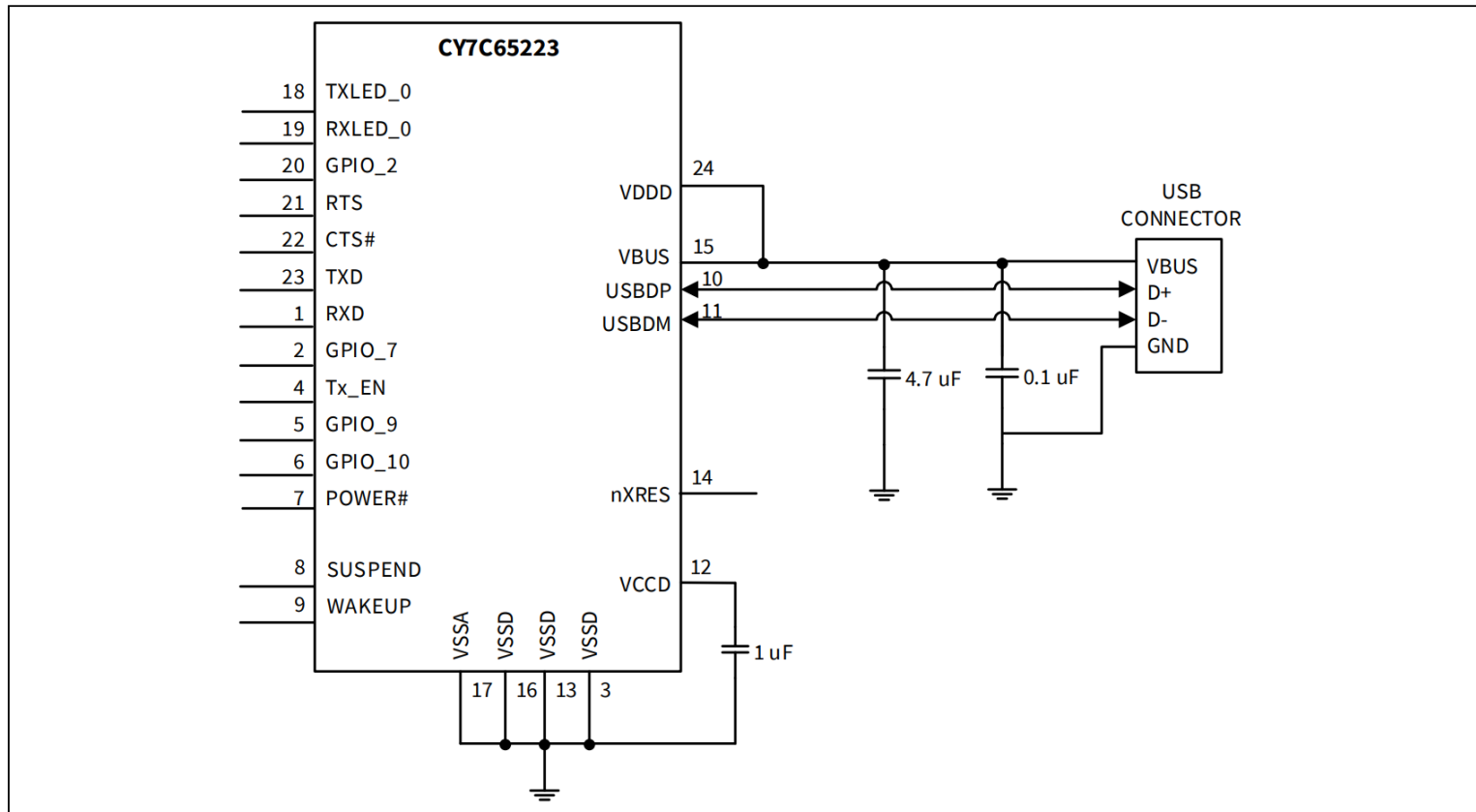


图3 总线供电配置

6.2 自供电配置

图4 图中展示了 CY7C65223自供电设计的示例。自供电系统不使用主机的 VBUS 为系统供电，而是使用自己的电源。自供电系统对电流消耗没有限制，因为它不从 VBUS 汲取任何电流。

当 VBUS 连接时，CY7C65223会在 USBDP 上启用一个内部 $1.5\text{k}\Omega$ 上拉电阻。当 VBUS 断开（USB 主机断电）时，CY7C65223会移除 USBDP 上的 $1.5\text{k}\Omega$ 上拉电阻。这确保没有电流通过 $1.5\text{k}\Omega$ 上拉电阻从 USBDP流向 USB 主机，从而符合 USB 2.0 规范。

当 CY7C65223复位时，所有 I/O 引脚均处于三态。

应更新 CY7C65223闪存中的配置描述符，以使用configuration utility工具指示自供电。

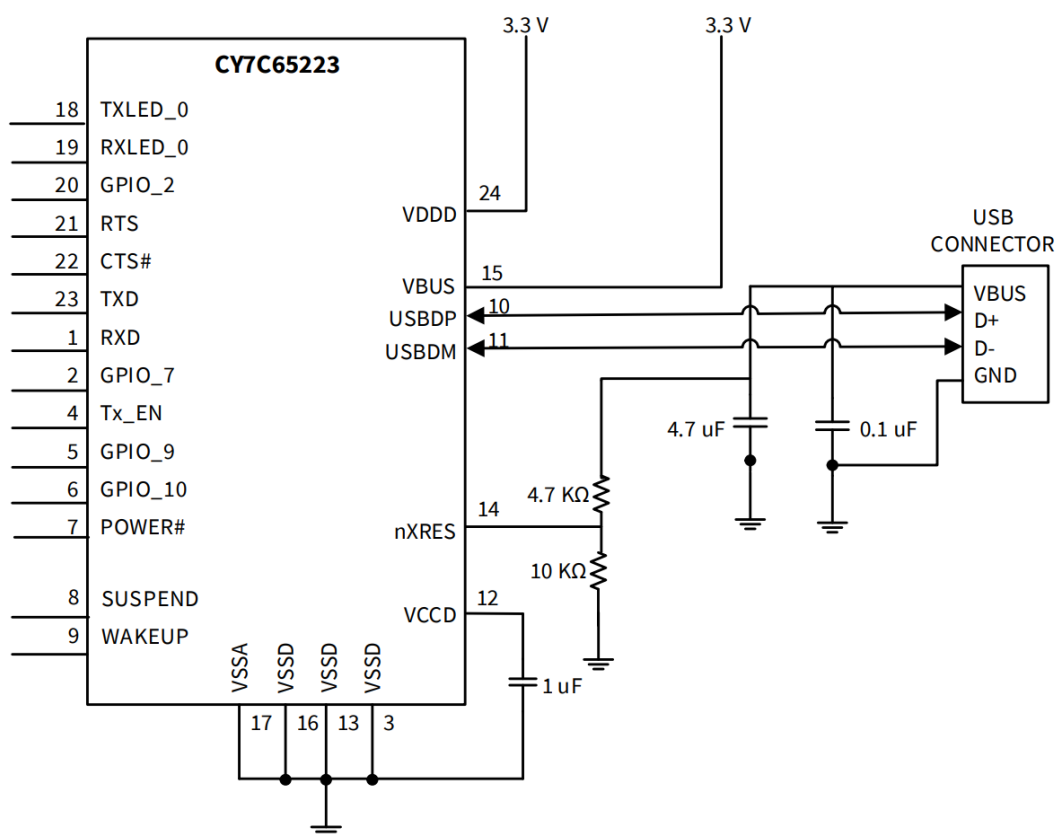


图4 自供电配置

6.3 USB 总线供电，具有可变 I/O 电压

图5 图中展示了 CY7C65223在总线供电系统中的 I/O 电压可变情况。低压差 (LDO) 稳压器用于提供 1.8 V 或 3.3 V 电压, 并使用跳线开关, 其输入为来自 VBUS 的 5 V。另一个跳线开关用于选择 CY7C65223的 VDDD 引脚的 VBUS 电压是 1.8/3.3 V 还是 5 V。这样, I/O 电压和外部逻辑供电可以在 1.8 V、3.3 V 或 5 V 之间选择。

USB总线供电系统必须符合以下条件:

- 在 USB 枚举之前（未配置状态），系统消耗的电流不应超过 100 mA
- 在 USB 挂起模式下，系统电流消耗不应超过 2.5 mA
- 高功率总线供电系统（运行时可消耗超过 100 mA 的电流）必须使用 POWER#（通过 GPIO 配置）来保持电流消耗在 USB 枚举之前低于 100 mA，在 USB 暂停状态下低于 2.5 mA

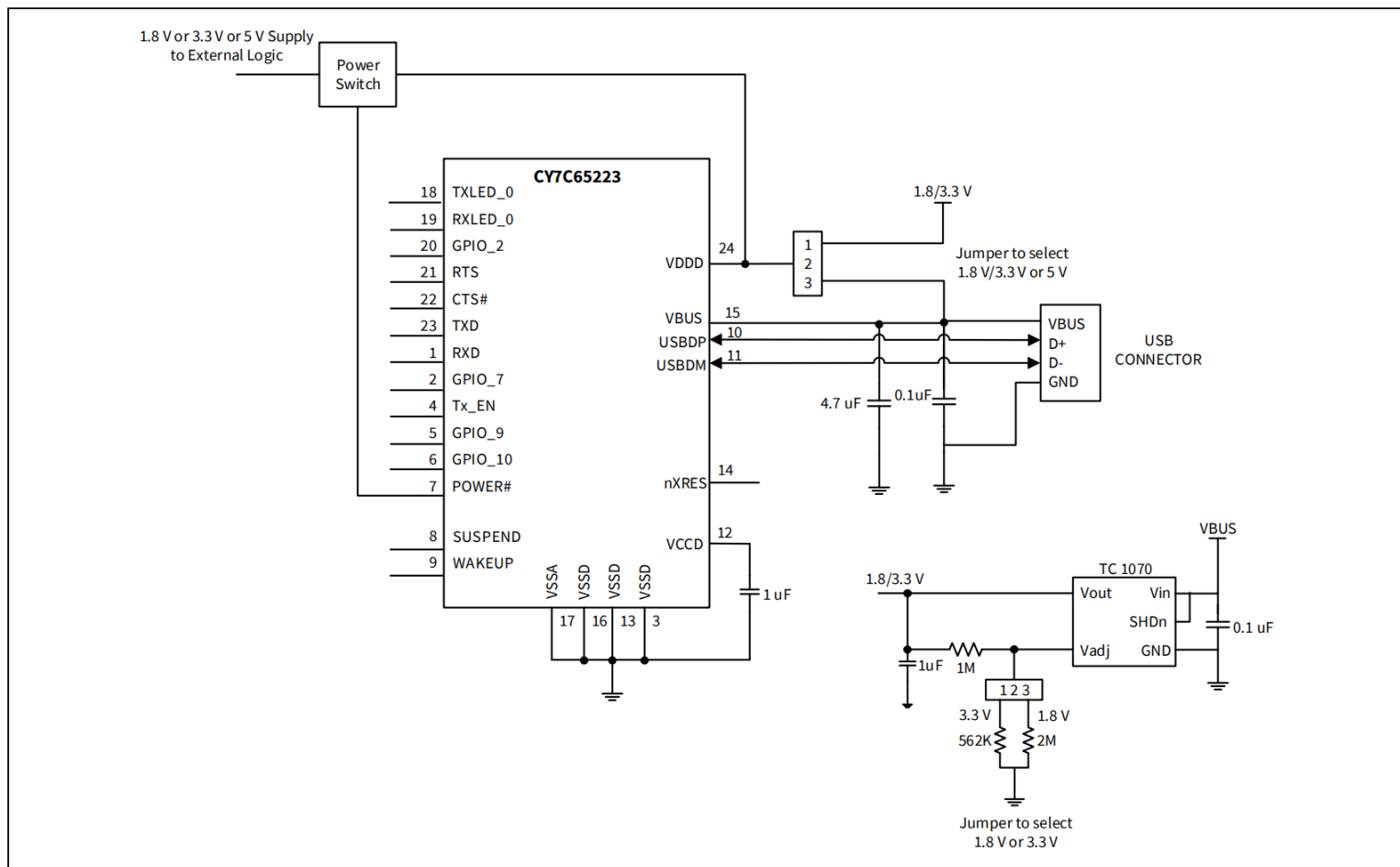


图5 USB 总线供电, 采用 1.8 V、3.3 V 或 5 V 可变 I/O 电压^[6]

注释：

6. $1.71\text{ V} \leq \text{VDDD} \leq 1.89\text{ V}$ - 将 VCCD 引脚与 VDDD 引脚短路; $\text{VDDD} > 2\text{ V}$ - 将 $1\text{ }\mu\text{F}$ 去耦电容连接到 VCCD 引脚。

7 应用示例

以下部分提供CY7C65223应用示例。

7.1 USB 转 RS232 桥接器

CY7C65223可以通过 USB 将任何带有串行端口的嵌入式系统连接到主机 PC。CY7C65223在主机 PC 上枚举为 COM 端口。

RS232 协议遵循双极信号 - 即输出信号在负极性和正极之间切换。有效的RS232信号要么在-3V到-15V范围内, 要么在+3V到+15V范围内, -3V到+3V之间的范围无效。在RS232中, 逻辑1被称为“Mark”, 它对应负电压范围。逻辑0称为“Space”, 它对应正电压范围。RS232 电平转换器有助于实现这种极性反转以及 CY7C65223的 UART 接口和 RS232 信号之间的电压电平转换。

在本应用中，如图6所示、SUSPEND 连接到 RS232 电平转换器的 SHDN# 引脚，指示 USB 暂停或 USB 未枚举。

GPIO8和GPIO9配置为RXLED#和TXLED#，驱动两个LED，分别指示数据发送和接收。

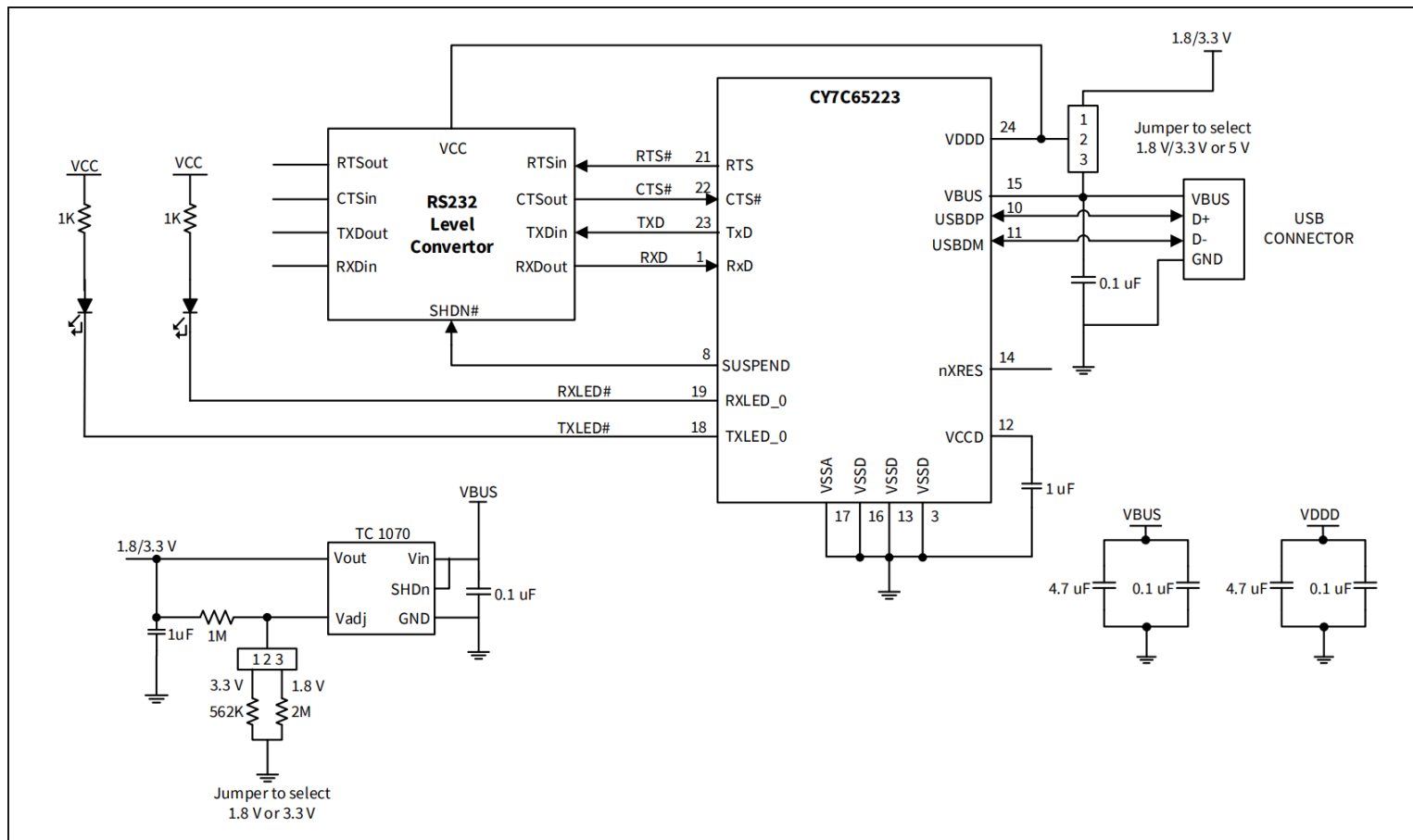


图6 USB转RS232桥接器

7.2 USB 转 RS485 桥接器

CY7C65223 可配置为 USB 转 UART 接口。该 UART 接口工作在 TTL 电平，可以使用 GPIO 和任何半双工 RS485 收发器 IC（将 TTL 电平转换为 RS485 电平）转换为 RS485 接口，如图 7 所示该 GPIO（TXDEN）根据 CY7C65223 UART 缓冲区中字符的可用性，启用或禁用通过 RS485 收发器 IC 的数据传输。该 GPIO 可以使用英飞凌 USB-Serial Configuration utility 进行配置。图 8 显示此 GPIO 的时序图。

RS485 是一个多点网络 - 即许多设备可以通过单根双绞线电缆连接相互通信。RS485 电缆需要在电缆的每一端有终端。

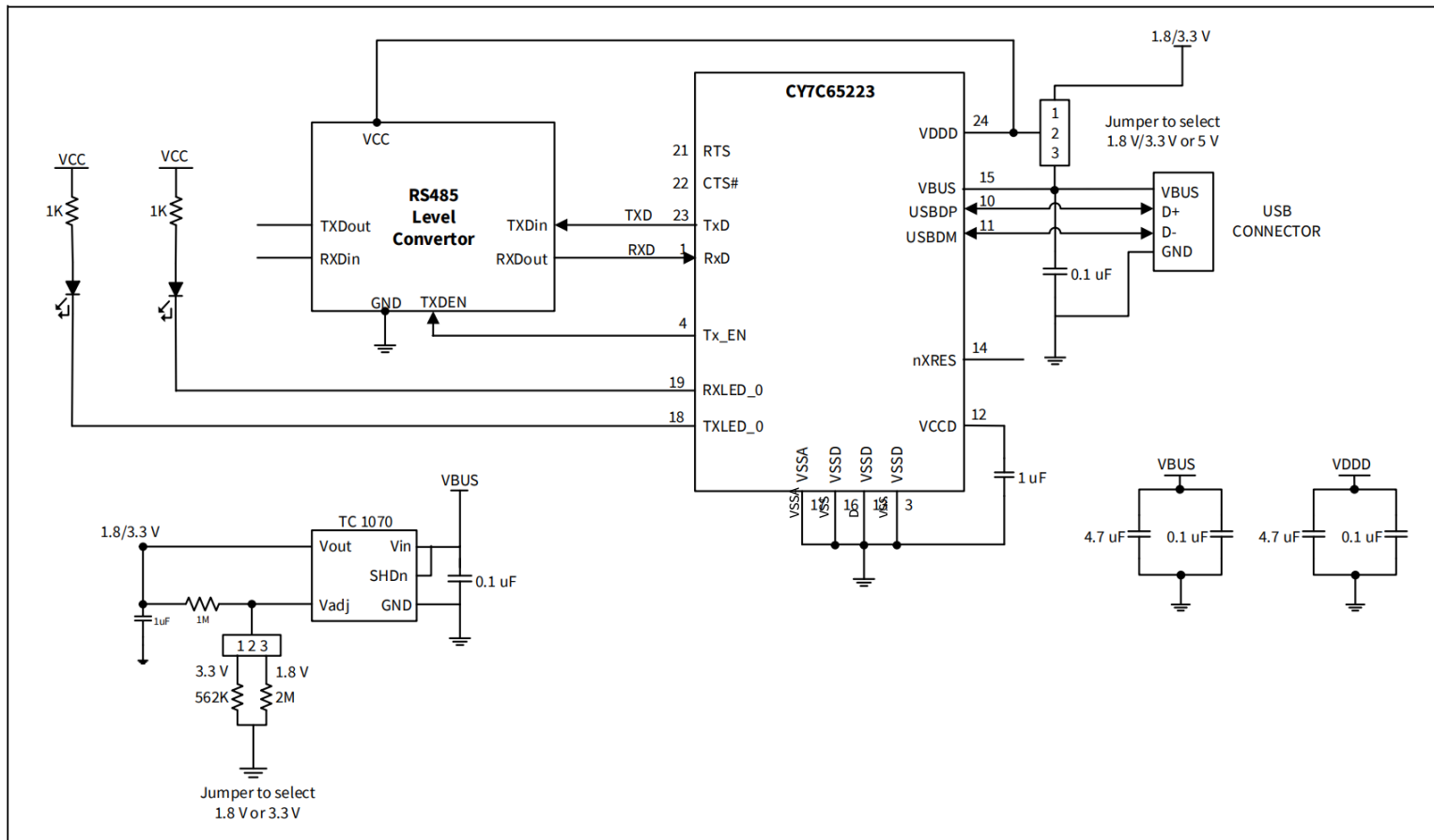


图 7 USB 转 RS485 桥接器

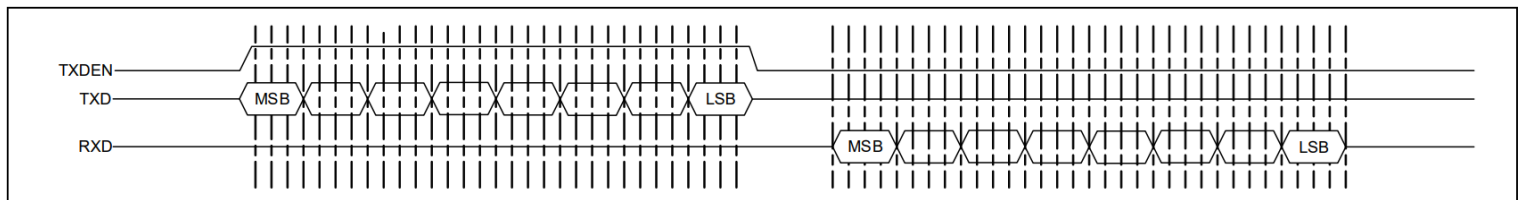


图8 RS485 GPIO (TXDEN) 时序图

7.3 电池供电、总线供电的 USB 至 MCU，具有电池充电检测功能

图 9 展示了 CY7C65223 作为 USB 至微控制器接口的情况。TXD 和 RXD 线路用于数据传输，RTS# 和 CTS# 线路用于握手。SUSPEND 引脚用于向 MCU 指示设备是否处于 USB 暂停状态，WAKEUP 引脚用于唤醒 CY7C65223，进而向 USB 主机发出远程唤醒信号。

该应用演示了一个由总线供电的电池供电系统。CY7C65223 根据 USB 电池充电规范 (rev) 实现了电池充电器检测功能，版本 1.2。

电池供电的总线电源系统必须符合以下条件：

- 系统可由电池供电（如果未放电），并且如果 VBUS 未连接或断电，系统仍可运行
- 在 USB 枚举和 USB 暂停之前，系统从 VBUS 汲取的电流不应超过 100 mA
- 系统对于 SDP 的消耗电流不应超过 500 mA，对于 CDP/DCP 的消耗电流不应超过 1.5 A

为了满足第一项要求，USB 主机的 VBUS 连接到电池充电器以及 CY7C65223，如图 9 所示。当 VBUS 连接时，CY7C65223 启动电池充电器检测并通过 BCD0 和 BCD1 指示 USB 充电器的类型。如果 USB 充电器是 SDP 或 CDP，CY7C65223 会在 USB DP 上启用 1.5 k Ω 上拉电阻以进行全速枚举。当 VBUS 断开连接时，CY7C65223 会在 BCD0 和 BCD1 上指示 USB 充电器不存在，并移除 USB DP 上的 1.5 k Ω 上拉电阻。移除此电阻可确保没有电流通过 USB DP 从电源流向 USB 主机，以符合 USB 2.0 规范。

为了满足第二和第三个要求，通过 GPIO 配置了两个信号（BCD0 和 BCD1）来传达 USB 主机充电器的类型以及它可以从电池充电器中吸取的电流量。可以使用 Configuration utility 来配置 BCD0 和 BCD1 信号。

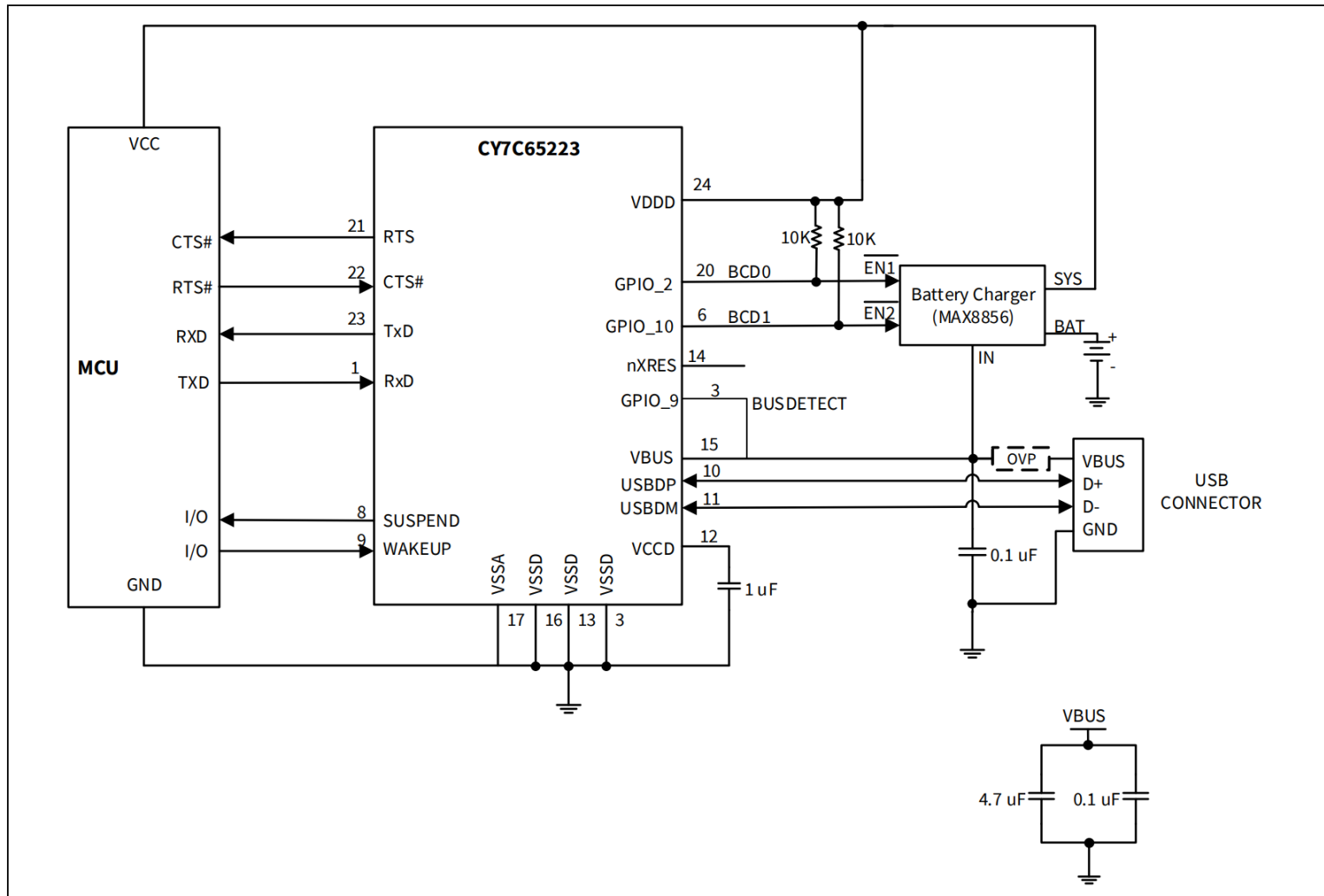


图 9 带有电池充电检测功能的 USB 至 MCU 接口^[7, 8, 9]

注释：

7. 在 V_{BUS} 引脚上添加一个 100-k Ω 下拉电阻，以实现快速放电。
8. 请参阅图10、图11、图12和相应说明，了解如何处理VBUS过压保护(OVP)。
9. 默认情况下不启用BCD和BUSDETECT功能。USB串行配置实用程序用于启用BCD和BUSDETECT功能。

应用示例

在电池充电器系统中，VBUS 上可能出现 9 V 的尖峰电压。CY7C65223 的 VBUS 引脚无法承受 6 V 以上的电压。如果 VBUS 线路上没有过压保护 (OVP)，则应使用电阻网络将 VBUS 连接到 BUSDETECT（已配置 GPIO），并将电池充电器的输出连接到 CY7C65223 的 VBUS 引脚，如图 10 所示。

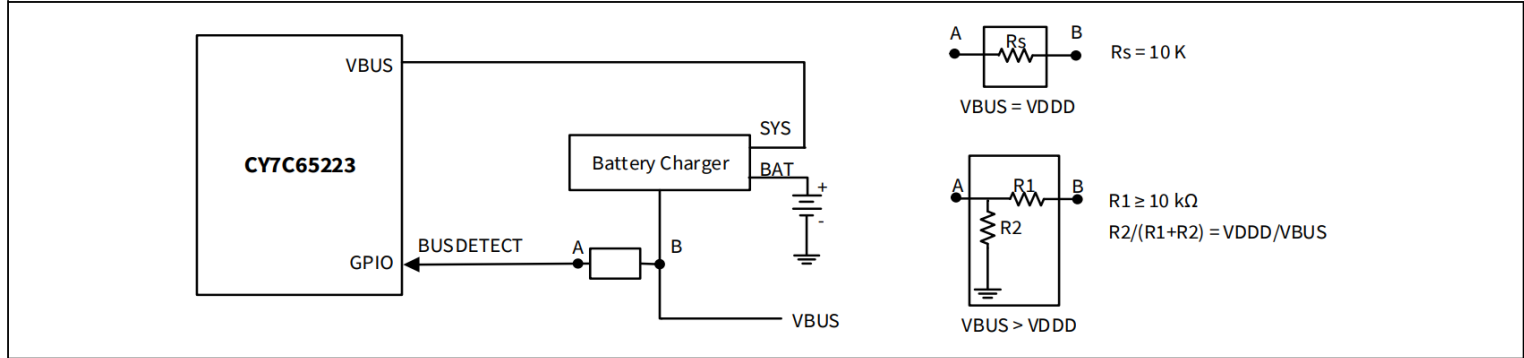


图 10 9 V 耐受电压

当 VBUS 和 VDDD 处于相同电位时，可以使用串联电阻 (R_s) 将 VBUS 连接到 GPIO。如图 11 所示。如果充电器发生故障，VBUS 电压变为 9 V，则 10 kΩ 电阻将发挥两种作用。它减少流入 GPIO 中正向偏置二极管的电流，并降低焊盘上的电压。

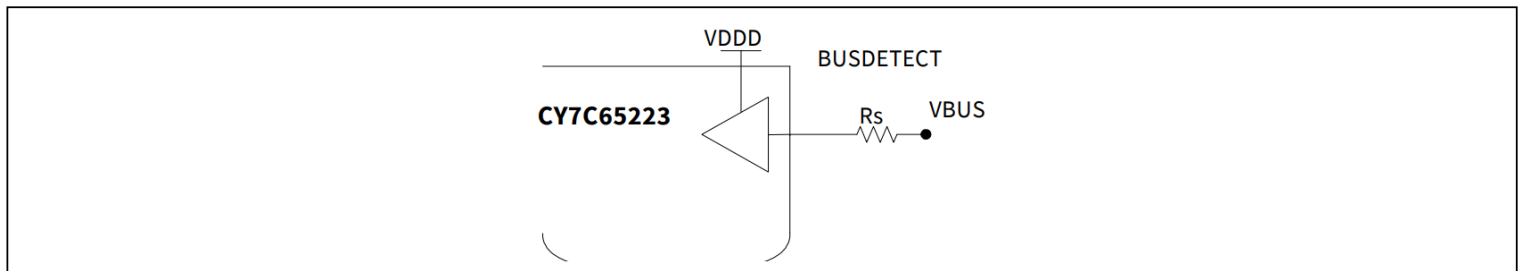


图 11 GPIO VBUS 检测，VBUS = VDDD

当 $VBUS > VDDD$ 时，需要一个电阻分压器将 VBUS 电压降至 VDDD，以便 GPIO 检测 VBUS 电压（见 图 12）。电阻器的大小如下：

$$R1 \geq 10 \text{ k}$$

$$R2 / (R1 + R2) = VDDD / VBUS$$

第一个条件限制了充电器故障情况下的电压和电流，如上一段所述，而第二个条件允许正常运行的 VBUS 检测。

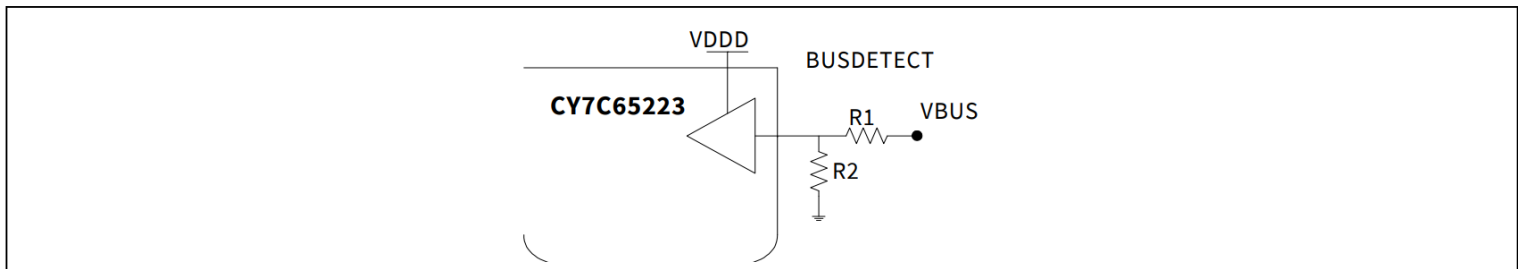


图 12 GPIO VBUS 检测，VBUS > VDDD

订购信息

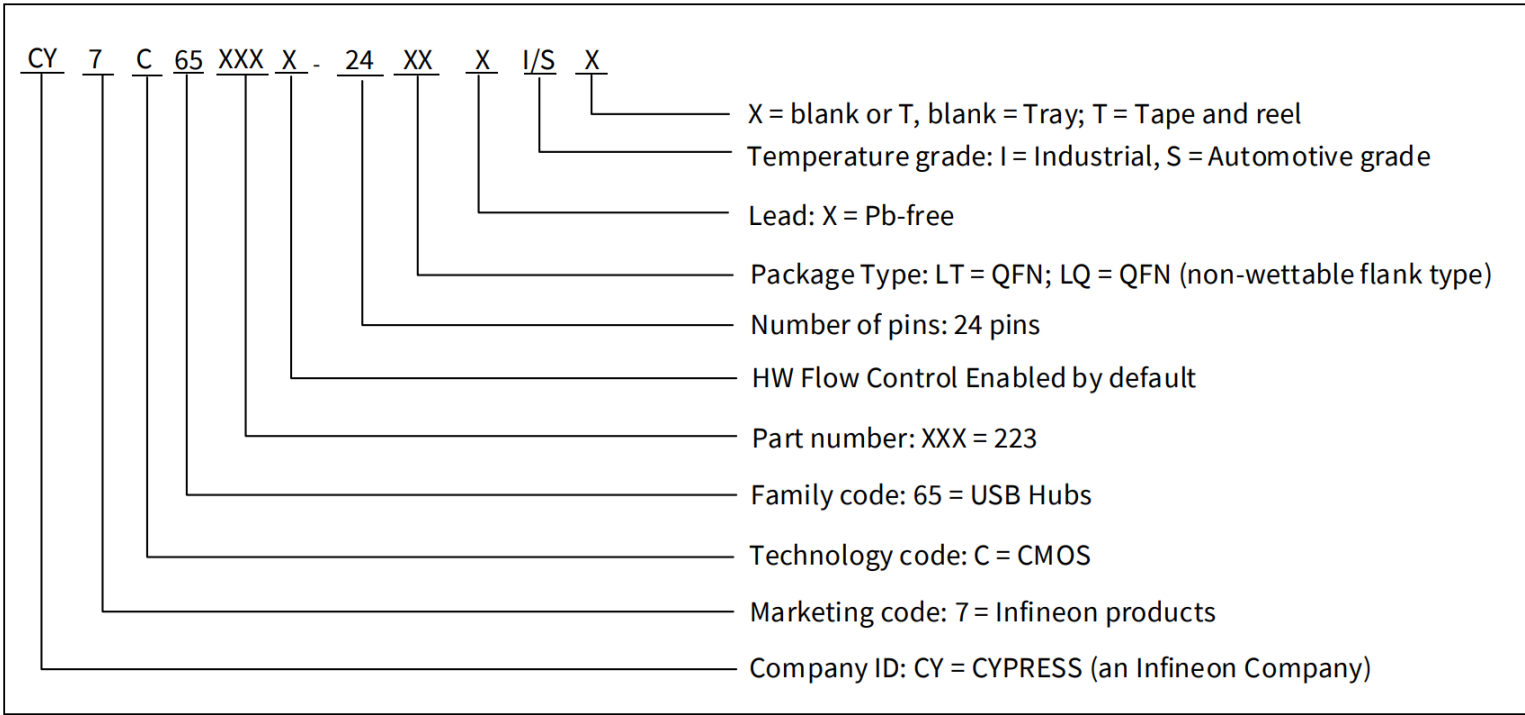
8 订购信息

表 17 列出了 CY7C65223 的主要封装特性和订购代码。如需了解更多信息，请联系您当地的销售代表。

表 17 主要特性和订购信息

Package	Product	Operating range
24-pin QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free)	CY7C65223-24LTXI	Industrial
24-pin QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free)	CY7C65223-24LQXS	Automotive
24-pin QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free) – Tape and Reel	CY7C65223-24LTXIT	Industrial
24-pin QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free) – Tape and Reel	CY7C65223-24LQXST	Automotive

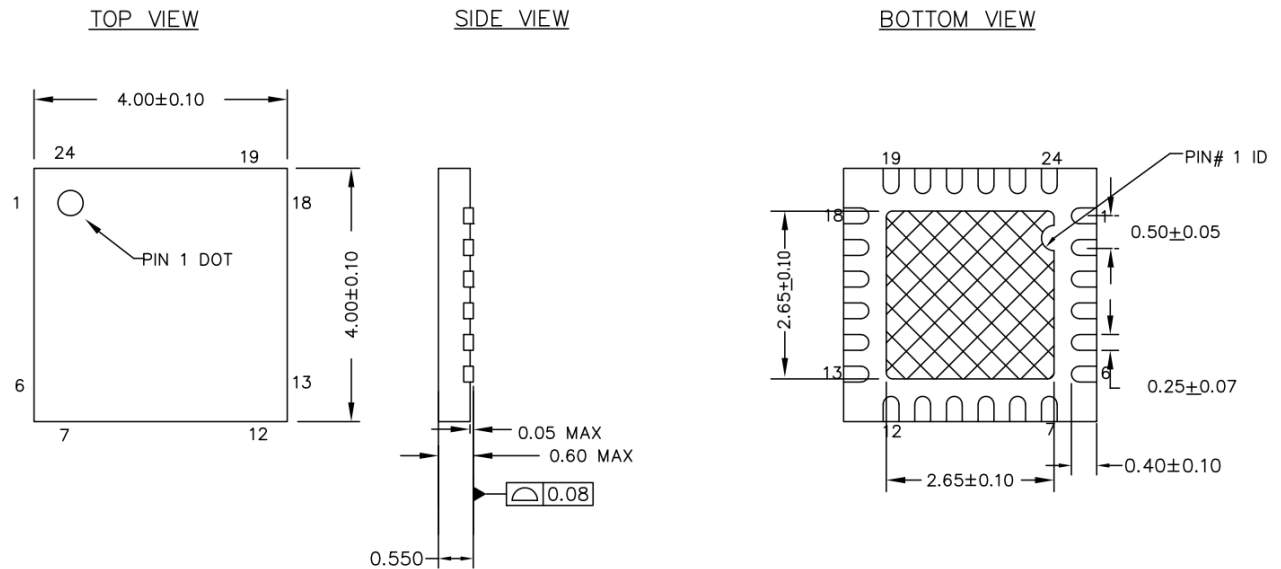
8.1 订购代码定义



封装信息

9 封装信息

该器件目前支持 24 引脚 QFN 封装。



NOTES :

1.  HATCH IS SOLDERABLE EXPOSED METAL.
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT : 29 ± 3 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-13937 Rev. *H

图13 24 引脚 QFN ((4 × 4 × 0.60 毫米) LQ24A/LQ24B 2.65 × 2.65 EPAD (Sawn)) 封装外形 (PG-VQFN-24) , 001-13937

表 18 **封装特性**

Parameter	Description	Min	Typ	Max	Units
T _A	Operating ambient temperature (industrial)	−40	25	85	°C
	Operating ambient temperature (automotive)	−40	25	105	
THJ	Package θ_{JA}	−	18.4	−	°C/W

表 19 **回流焊峰值温度**

Package	Maximum peak temperature	Maximum time at peak temperature
24-pin QFN	260°C	30 seconds

表 20 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

Package	MSL
24-pin QFN	MSL 3

缩略语

10 缩略语

表 21 本文档中使用的缩略语

Acronym	Description
BCD	battery charger detection
CDC	communication driver class
CDP	charging downstream port
DCP	dedicated charging port
DLL	dynamic link library
ESD	electrostatic discharge
GPIO	general purpose input/output
HBM	human-body model
MCU	microcontroller unit
OSC	oscillator
PHDC	personal health care device class
PID	product identification
SCB	serial communication block
SDP	standard downstream port
SIE	serial interface engine
VCOM	virtual communication port
USB	Universal Serial Bus
UART	universal asynchronous receiver transmitter
VID	vendor identification

文档惯例

11 文档惯例

11.1 测量单位

表 22 计量单位

Symbol	Unit of measure
°C	degree Celsius
DMIPS	Dhrystone million instructions per second
kΩ	kilo-ohm
KB	kilobyte
kHz	kilohertz
kV	kilovolt
Mbps	megabits per second
MHz	megahertz
mm	millimeter
V	volt

勘误表

12 勘误表

本节介绍了CY7C65223 USB 串行系列的勘误表。详细信息包括勘误表触发条件、影响范围和可用的解决方法。

若有任何问题，请联系您当地赛普拉斯销售代表。

受影响的器件编号

Part number	Device characteristics
CY7C65223	All variants

合格状态

生产

勘误表摘要

下表定义了勘误表对现有系列器件的适用性。

Items	Affected part number	Fix status
[1.] USB-Serial does not report UART Frame errors.	CY7C65223	No fix
[2.] USB-Serial does not report MARK or SPACE Parity errors.	CY7C65223	No fix

1. USB 串行不报告 UART 帧错误

Problem Definition	USB-Serial does not report UART Frame Errors while receiving UART data when the number of stop bits is set as '1'.
Parameters Affected	NA
Trigger Condition(s)	USB-Serial fails to report a UART Frame error when the number of stop bits is set as '1'. It correctly reports the error when the stop bits is not '1'.
Scope of Impact	No impact
Workaround	No workaround. In general, applications using UART will have to include checksum or CRC in the data to ensure frame integrity.
Fix Status	No fix

2. USB 串行不报告 MARK 或 SPACE 奇偶校验错误

Problem Definition	USB-Serial does not report UART Parity error while receiving the data when configured for MARK or SPACE parity.
Parameters Affected	NA
Trigger Condition(s)	USB Serial fails to report UART Parity errors while receiving data when configured for MARK or SPACE parity. Note that USB-Serial detects parity errors when configured for ODD or EVEN parity settings.
Scope of Impact	No impact
Workaround	No workaround. In general, applications using UART will have to include checksum or CRC in the data to ensure frame integrity.
Fix Status	No fix

修订记录

修订记录

Document revision	Date	Description of changes
**	2020-11-26	Final datasheet (for NSO).
*A	2023-04-06	Updated Document Title to read as “CY7C65223, CY7C65223T, USB-UART single-channel bridge controller”. Added CY7C65223T part related information in all instances across the document. Updated Ordering information : Updated part numbers. Migrated to Infineon template.
*B	2024-02-20	Updated Document Title to read as “Auto CY7C65223, USB-UART Automotive single-channel bridge controller”. Removed CY7C65223T part related information in all instances across the document. Updated Ordering information : Updated part numbers. Updated to new template.
*C	2024-04-22	Updated Document Title to read as “CY7C65223, USB-UART single-channel bridge controller”.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-12-24

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:
erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。