

英飞凌带有 CAPSENSE™ 和 BCD 的USB 串行单通道 (UART/I²C/SPI) 桥接器

特性

- USB 2.0 认证, 全速 (12 Mbps)
 - 支持通信驱动程序类 (CDC)、个人健康设备类 (PHDC) 和供应商设备类
 - 电池充电器检测 (BCD) 符合 USB 电池充电规范, Rev. 1.2 (仅限外设检测)
 - 集成了端接电阻
- 单通道可配置UART接口
 - 数据速率高达 3 Mbps
 - 每个发送和接收缓冲区 190 字节
 - 支持2针、4针和6针UART接口
 - 数据格式
 - 7 至 8 个数据位
 - 1 至 2 个停止位
 - 支持无校验、偶校验、奇校验、标记校验或空格校验
 - 支持奇偶校验、溢出和帧错误
 - 支持使用 CTS、RTS、DTR、DSR 进行流量控制
 - 支持UART中断信号
 - CY7C65211支持单通道 RS232/RS422接口, 而CY7C65211A支持RS232/RS422/RS485 接口
- 单通道可配置SPI接口
 - SPI 主设备数据速率高达 3 MHz, SPI 从设备数据速率高达 1 MHz
 - 数据宽度: 4位至16位
 - 每个发送和接收缓冲区 256 字节
 - 支持摩托罗拉、TI 和 National SPI 模式
- 单通道可配置I²C接口
 - 主/从高达 400 kHz
 - 发送和接收缓冲区各 256 字节
 - 支持多主 I²C
- CAPSENSE™
 - 通过英飞凌提供的Configuration utility支持Auto-Tuning的智能感应算法
 - 最大 CAPSENSE™按钮数量: 5
 - GPIO 链接到 CAPSENSE™按钮
- 通用输入/输出 (GPIO) 引脚: 10
- 支持每个设备唯一的序列号功能, 当 USB 串行桥接控制器作为 CDC 设备插入时, 该功能可永久固定 COM 端口号
- 512字节闪存用于存储配置参数

本数据手册的原文使用英文撰写。为方便起见, 英飞凌提供了译文; 由于翻译过程中可能使用了自动化工具, 英飞凌不保证译文的准确性。为确认准确性请务必访问 infineon.com 参考最新的英文版本 (控制文档)。

应用

- Configuration utility (Windows) 用于配置以下内容：
 - 供应商 ID (VID)、产品 ID (PID) 以及产品和制造商描述符
 - UART/I²C/SPI
 - CAPSENSE™
 - 充电器检测
 - GPIO
- VCOM 和 DLL 的驱动程序支持
 - Windows 10: 32 位和 64 位版本
 - Windows 8.1: 32 位和 64 位版本
 - Windows 8: 32 位和 64 位版本
 - Windows 7: 32 位和 64 位版本
 - Windows Vista: 32 位和 64 位版本
 - Windows XP: 32 位和 64 位版本
 - Windows CE
 - Mac OS X: 10.6、10.7
 - Linux: 内核版本 2.6.35 以上
 - Android: Gingerbread 及更高版本
- 时钟: 集成 48 MHz 时钟振荡器
- 支持总线/自供电配置
- USB 低功耗挂起模式
- 工作电压: 1.71 V 至 5.5 V
- 工作温度
 - 商业级: 0 °C 至 +70 °C
 - 工业级: -40 °C 至 +85 °C
 - 车规级: -40 °C 至 +105 °C
- ESD 保护: 2.2 kV HBM
- 符合 RoHS 标准的封装
 - 24 针 QFN (4.0 毫米 × 4.0 毫米, 0.55 毫米, 0.5 毫米间距)
- 订购零件编号
 - CY7C65211-24LTXI
 - CY7C65211A-24LTXI
 - CY7C65211A-24LQXS
 - CY7C65211A-24LQXST

应用

- 医疗/保健设备
- 销售点 (POS) 终端
- 测试测量系统
- 游戏系统
- 机顶盒 PC-USB 接口
- 工业级
- 汽车级
- 网络
- 在传统外设中启用 USB 连接

目录

目录

特性.....	1
应用.....	2
目录.....	3
1 功能说明.....	5
1.1 CY7C65211 和 CY7C65211A功能比较.....	5
2 框图	6
3 功能概述.....	7
3.1 USB 和充电器检测.....	7
3.1.1 USB.....	7
3.1.2 充电器检测.....	7
3.2 串行通信.....	7
3.2.1 UART接口.....	7
3.2.2 UART流控制.....	8
3.2.3 SPI接口	8
3.2.4 I2C接口	8
3.3 CAPSENSE™	9
3.4 GPIO	9
3.5 存储器.....	9
3.6 系统资源.....	10
3.6.1 电源系统.....	10
3.6.2 时钟系统.....	10
3.6.3 内部48MHZ振荡器	10
3.6.4 内部32kHz振荡器	10
3.6.5 复位.....	10
3.7 暂停和恢复.....	10
3.8 唤醒.....	10
3.9 软件.....	11
3.9.1 Linux操作系统驱动程序.....	11
3.9.2 Android支持	11
3.9.3 Mac OSx驱动程序.....	11
3.9.4 Windows操作系统驱动程序.....	11
3.9.5 Windows CE 支持	11
3.10 内部闪存配置.....	12
4 电气规格参数.....	13
4.1 绝对最大额定值.....	13
4.2 工作条件.....	13
4.3 器件级规范.....	14
4.3.1 GPIO.....	15
4.3.2 nXRES	17
4.4 数字外设.....	18
4.4.1 UART.....	18
4.4.2 SPI	18
4.4.3 I2C.....	20
4.5 CAPSENSE™	21
4.6 系统资源.....	21
4.6.1 存储器.....	21
5 引脚说明.....	22
6 USB电源配置.....	24
6.1 USB总线供电操作.....	24
6.2 自供电配置.....	25
6.3 USB总线供电, 具有可变I/O电压.....	26

目录

7 应用示例	27
7.1 USB转RS232桥接器	27
7.2 USB转RS485桥接器	28
7.3 电池供电，总线供电的USB至MCU，具有电池充电检测功能	29
7.4 CAPSENSE™	31
7.5 USB转I2C桥接器	32
7.6 USB转SPI桥接器	33
8 订购信息	38
8.1 订购代码定义	38
9 封装信息	39
10 缩略语	40
11 更多信息	41
12 文档惯例	42
12.1 测量单位	42
13 勘误表	43
修订记录	46

功能说明

1 功能说明

请点击[这里](#)，了解完整的相关资料。

符合 USB 标准

带有 CAPSENSE™ 和 BCD (CY7C65211/CY7C65211A) 的 USB 串行单通道桥接器完全符合 USB 2.0 规范和电池充电规范 v1.2、USB-IF 测试 ID (TID) 40001521。

1.1 CY7C65211 和 CY7C65211A 功能比较

表1 CY7C65211与CY7C65211A特性比较

Features	CY7C65211	CY7C65211A
USB Product ID	0x002	0x00FB
UART	Can be configured as Virtual COM port or USB vendor device	Can be configured as Virtual COM port or USB vendor device
I ² C	Can be configured as USB vendor device	Can be configured as Virtual COM port or USB vendor device
SPI	Can be configured as USB vendor device	Can be configured as Virtual COM port or USB vendor device
RS485 Support	No	Yes

3 功能概述

CY7C65211/CY7C65211A 是一款全速 USB 控制器，支持通过串行接口（例如 UART、SPI 和 I²C）的外设与 PC 进行无缝连接。CY7C65211 / CY7C65211A 还集成了 CAPSENSE™ 和 BCD 兼容芯片，符合 USB 电池充电规范 rev. 1.2。它集成了稳压器、振荡器和用于存储配置参数的闪存，从而提供了经济高效的解决方案。CY7C65211 支持总线供电和自供电模式，并通过挂起和远程唤醒信号实现高效的系统电源管理。它采用 24 引脚 QFN 封装。

3.1 USB 和充电器检测

3.1.1 USB

CY7C65211/CY7C65211A 内置 USB 2.0 全速收发器。该收发器在 USB 数据线上集成了内部 USB 串联终端电阻，并在 USBDP 上集成了 1.5 kΩ 上拉电阻。

3.1.2 充电器检测

CY7C65211/CY7C65211A 仅支持用于外设检测的 BCD，并符合 USB 电池充电规范 rev. 1.2。它支持以下充电端口：

- 标准下行端口 (SDP)：允许系统从主机汲取高达 500 mA 的电流
- 充电下游端口 (CDP)：允许系统从主机汲取高达 1.5 A 的电流
- 专用充电端口 (DCP)：允许系统从壁式充电器汲取高达 1.5 A 的电流

3.2 串行通信

CY7C65211/CY7C65211A 具有串行通信模块 (SCB)。每个 SCB 可实现 UART、SPI 或 I²C 接口。TX 和 RX 线路均提供 256 字节缓冲区。

3.2.1 UART 接口

UART 接口提供与其他 UART 设备的异步串行通信，运行速度高达 3 Mbps。它支持 7 到 8 个数据位、1 到 2 个停止位、奇校验、偶校验、标记校验、空格校验和无校验。UART 接口支持全双工通信，信令格式与标准 UART 协议兼容。在 CY7C65211 中，UART 引脚可以连接到行业标准 RS232/RS422 收发器，而在 CY7C65211A 中，这些 UART 引脚可以连接到 RS232/RS422/RS485。

支持通用 UART 功能，如奇偶校验错误、中断检测和帧错误。CY7C65211/CY7C65211A 支持 300 至 3 M 范围的波特率。可以使用 configuration utility 设置 UART 波特率。

注：

- 当 UART 发送器设备配置为奇校验并且 UART 接收器设备配置为偶校验时，会检测到奇偶校验错误。
- 当 UART 发送器设备配置为 7 位数据宽度和 1 个停止位，而 UART 接收器设备配置为 8 位数据宽度和 2 个停止位时，会检测到帧错误。

3.2.2 UART流控制

CY7C65211 设备支持使用控制信号对（例如请求发送 (RTS)）进行 UART 硬件流控制/清除发送 (CTS) 和数据终端就绪 (DTR) /数据集就绪 (DSR)。默认情况下启用数据流控制。可以使用 configuration utility 禁用流量控制。

以下部分描述了流控制信号：

- CTS#（输入）/RTS#（输出）

CTS# 可以暂停或恢复通过 UART 接口的数据传输。数据传输可以通过取消断言 CTS 信号并通过 CTS# 断言恢复。暂停和恢复操作不会影响数据完整性。启用流量控制后，接收缓冲区的水印级别为 93%。当接收缓冲区中的数据达到该水平后，RTS# 信号将被取消，指示发送设备停止数据传输。应用程序开始消耗数据会减少设备数据积压；当达到 75% 水印水平时，将发出 RTS# 信号以恢复数据接收。

- DSR#（输入）/DTR#（输出）

DSR#/DTR# 信号用于与 UART 建立通信链路。这些信号在功能上相互补充，类似于 CTS# 和 RTS#。

3.2.3 SPI接口

SPI 接口支持 SPI 主设备和 SPI 从设备。该接口支持 Motorola、TI 和 National Microwire 协议。SPI 主设备模式下的最大工作频率为 3 MHz，SPI 从设备模式下的最大工作频率为 1 MHz。它支持 4 位至 16 位的数据长度，SPI 从设备在 1 MHz 工作频率下支持 4 位至 8 位和 12 位至 16 位的数据宽度。而在 500 kHz 工作频率下，它支持 9 位、10 位和 11 位的数据宽度。（参见“[USB 到 SPI 桥](#)”在页 33 了解更多详情）。

3.2.4 I2C接口

I²C 接口支持完整的多主/从模式，最高支持 400 kHz 的速率。Configuration utility 工具用于在从模式下设置 I²C 地址。该工具仅支持偶数从地址。有关该协议的更多详细信息，请参阅恩智浦 I²C 规范修订版 5。

注：

- I²C 端口无法承受更高的电压。因此，当芯片断电时，它们无法进行热插拔或独立上电。
- 当 V_{DD} 介于 1.71 V 和 3.0 V。当 V_{DD} 在 3.0 V 至 3.6 V 范围内时，建议在 SCL 信号上添加一个 50 pF 电容。

3.3 CAPSENSE™

所有 GPIO 引脚均支持 CAPSENSE™ 功能。任何 GPIO 引脚均可使用配置实用程序配置为感测引脚 (CS0–CS7)。实现 CAPSENSE™ 功能时，GPIO_0 引脚（配置为调制器电容 - Cmod）应通过 2.2 nF 电容接地（参见图13）。

CY7C65211 支持智能感应算法，可自动调节 CAPSENSE™ 参数，无需手动调节。自动调节的智能感应算法可补偿印刷电路板 (PCB) 变化和设备工艺变化。

或者，任何 GPIO 引脚都可以配置为 Cshield 并连接到 CAPSENSE™ 按钮的屏蔽，如图13所示。屏蔽可防止因水滴而导致按钮误触发，并确保 CAPSENSE™ 正常运行（传感器对手指触摸做出反应）。

GPIO 可以链接到 CAPSENSE™ 按钮来指示手指的存在。可以使用 configuration utility 工具来配置 CAPSENSE™ 功能。

CY7C65211 最多支持五个 CAPSENSE™ 按钮。有关 CAPSENSE™ 的更多信息，请参阅[CAPSENSE™ 入门指南](#)。

3.4 GPIO 接口

CY7C65211/CY7C65211A 有十个 GPIO。如果实现了一个双引脚 (I²C/2 引脚 UART) 串行接口，则可用于配置的最大 GPIO 数为 10 个。configuration utility 工具允许配置 GPIO 引脚。可配置选项如下：

- TRISTATE：GPIO 三态
- 驱动 1：输出静态 1
- DRIVE 0：输出静态 0
- POWER#：总线电源设计的功率控制
- TXLED#：USB 传输期间驱动 LED
- RXLED#：USB 接收期间驱动 LED
- TX 或 RX LED#：在 USB 传输或接收期间驱动 LED，
- GPIO 可配置为以 8 mA 驱动强度驱动 LED。
- BCD0/BCD1：双引脚输出，指示 USB 充电器的类型
- BUSDETECT：连接 VBUS 引脚以进行 USB 主机检测
- CS0–CS4：CAPSENSE™ 按钮输入（感应引脚）
- CSout0–CSout2：指示按下哪个 CapSense 按钮
- Cmod：外部调制器电容；将 2.2 nF 电容（±10%）连接到地（仅限 GPIO_0）
- Cshield：防水 Shield 引脚

3.5 存储器

CY7C65211/CY7C65211A 具有 512 字节闪存。Flash 用于存储 USB 参数，例如 VID/PID、序列号、产品和制造商描述符，这些参数可以通过配置实用程序进行编程。

3.6 系统资源

3.6.1 电源系统

CY7C65211/CY7C65211A 支持 USB 挂起模式来控制电源使用。CY7C65211 在 3.15 V 至 5.5 V 范围内以总线供电或自供电模式运行。

3.6.2 时钟系统

CY7C65211/CY7C65211A 具有完全集成的时钟，无需任何外部组件。时钟系统负责为各个子系统提供时钟。

3.6.3 内部 48 MHz 振荡器

内部 48 MHz 振荡器是 CY7C65211 内部时钟的主要来源。

3.6.4 内部 32 kHz 振荡器

内部 32 kHz 振荡器主要用于在 USB 挂起模式下生成外设操作的时钟。

3.6.5 复位

复位模块确保可靠的上电复位并使设备恢复到默认已知状态。外部设备可以使用 nXRES（低电平有效）引脚来复位 CY7C65211/CY7C65211A。

3.7 暂停和恢复

当 USB 总线进入挂起状态时，CY7C65211/CY7C65211A 设备会置位 SUSPEND 引脚。这有助于在总线供电模式下使用该设备时满足 USB 2.0 规范的严格挂起电流要求。设备在下列两种情况下从挂起状态恢复：

- 在 USB 总线上检测到任何活动
- WAKEUP 引脚有效，可向主机产生远程唤醒

3.8 唤醒

WAKEUP 引脚用于在 USB 总线上生成远程唤醒信号。仅当主机通过 SET_FEATURE 请求启用此功能时，才会发送远程唤醒信号。设备在 USB 枚举过程中通过配置描述符向主机传达对远程唤醒的支持。

CY7C65211/CY7C65211A 设备允许通过 configuration utility 工具启用/禁用远程唤醒功能以及极性。

3.9 软件

英飞凌提供了一整套软件驱动程序和configuration utility工具，以便在系统开发期间配置产品。

3.9.1 Linux 操作系统驱动程序

英飞凌提供了一个用户模式 USB 驱动程序库 (*libcyusbserial.so*)，该库抽象了 UART 接口的供应商命令，并为用户应用程序提供了简化的 API 接口。该库使用标准开源 libUSB 库来实现 USB 通信。赛普拉斯的串行库支持 USB 使用 Linux 'udev' 机制的即插即用功能。

CY7C65211/CY7C65211A 支持标准 USB CDC UART 类驱动程序，该驱动程序与 Linux 内核捆绑在一起。

3.9.2 Android 支持

CY7C65211/CY7C65211A 解决方案包括一个 Android Java 类——CyUsbSerial.java，它公开一组接口函数来与设备进行通信。

3.9.3 Mac OSx 驱动程序

英飞凌提供了基于 libUSB 的动态链接共享库 (*CyUSBSerial.dylib*)，可实现与 CY7C65211 设备的通信。

此外，CY7C65211设备还支持原生Mac OSx CDC UART驱动程序，CY7C65211A支持原生Mac OSx CDC UART/SPI/I2C驱动程序。

3.9.4 Windows 操作系统驱动程序

对于 Windows 操作系统 (XP、Vista、Win7、Win 8 和 Win 8.1)，英飞凌提供了用户模式动态链接库 CyUSBSerial DLL，该库抽象了 CY7C65211/CY7C65211A 设备的供应商特定接口，并为用户提供了便捷的 API。它为特定供应商的 UART/SPI/I2C 提供接口 API 和 PHDC 的特定类 API。

当 CY7C65211 配置为 CDC USB 至 UART 设备或 CY7C65211A 配置为 CDC USB 至 UART/SPI/I2C 设备时，USB 串行桥接控制器可与 Windows 标准 USB CDC 类驱动程序配合使用。虚拟 COM 端口驱动程序 CyUSBSerial.sys 还实现了 USB CDC 类驱动程序。英飞凌 Windows 驱动程序符合 Windows 硬件认证套件。这些驱动程序通过 WU (Windows 更新) 服务绑定到设备。

英飞凌驱动程序还支持 Windows 即插即用和电源管理以及 USB 远程唤醒。

3.9.5 Windows-CE支持

CY7C65211/CY7C65211A 解决方案包括适用于 Windows-CE 平台的 CDC UART 驱动程序库。

设备配置实用程序 (仅限 Windows)

基于 Windows 的 configuration utility 工具可用于配置设备初始化参数。该图形用户应用程序提供了一个交互式界面来定义存储在设备闪存中的启动参数。

该工具允许用户将用户选择的配置保存为文本或 xml 格式。它还允许用户从文本或 xml 格式加载选定的配置。configuration utility 工具允许执行以下操作：

- 查看当前设备配置
- 选择并配置 UART/I2C/SPI、CAPSENSE™、电池充电和 GPIO
- 配置 USB VID、PID 和字符串描述符
- 保存或加载配置

您可以从 www.infineon.com 下载免费的 configuration utility 工具和驱动程序。

3.10 内部闪存配置

内部闪存可用于存储下表所示的配置参数。我们提供免费的configuration utility工具，用于配置表中列出的参数，以满足特定于 USB 接口的应用要求。该configuration utility工具可从 www.infineon.com/usbserial 下载。

表 2 CY7C65211 和 CY7C65211A 的内部闪存配置

Parameter	Default value	Description
USB 配置		
USB vendor ID (VID)	0x04B4	Default Infineon VID. Can be configured to customer VID.
USB product ID (PID)	0x0002 for CY7C65211 and 0x00FB for CY7C65211A	Default Infineon PID. Can be configured to customer PID.
Manufacturer string	Infineon	Can be configured with any string up-to 64 characters.
Product string	USB-Serial (single channel)	Can be configured with any string up-to 64 characters.
Serial string		Can be configured with any string up-to 64 characters.
Power mode	Bus powered	Can be configured to bus-powered or self-powered mode.
Max current draw	100 mA	Can be configured to any value from 0 mA to 500 mA. The configuration descriptor will be updated based on this.
Remote wakeup	Enabled	Can be disabled. Remote wakeup is initiated by asserting the WAKEUP pin.
USB interface protocol	CDC	Can be configured to function in CDC, PHDC, or Infineon vendor class.
BCD	Disabled	Charger detect is disabled by default. When BCD is enabled, three of the GPIOs must be configured for BCD.

GPIO配置

GPIO_0	TXLED#	GPIO can be configured as shown in Table 18 .
GPIO_1	RXLED#	
GPIO_2	DSR#	
GPIO_3	RTS#	
GPIO_4	CTS#	
GPIO_5	TxD	
GPIO_6	RxD	
GPIO_7	DTR#	
GPIO_8	TRISTATE	
GPIO_9	TRISTATE	
GPIO_10	TRISTATE	
GPIO_11	POWER#	

4 电气规格参数

4.1 绝对最大额定值

超过最大额定值可能缩短器件的使用寿命。

Table 3 Absolute maximum ratings

Parameter	Maximum ratings
Storage temperature (Industrial, commercial)	–55°C to +100°C
Storage temperature (Automotive)	–55°C to +150°C
Ambient temperature with power supplied (Industrial, commercial)	–40°C to +85°C
Ambient temperature with power supplied (Automotive)	–40°C to +105°C
Supply voltage to ground potential	
V _{DDD}	6.0 V
V _{BUS}	6.0 V
V _{CCD}	1.95 V
V _{GPIO}	V _{DDD} + 0.5 V
Static discharge voltage ESD protection levels:	
HBM per JESD22-A114	2.2 kV
Latch-up current	140 mA
Current per GPIO	25 mA

4.2 工作条件

表4 输入模式

Parameter	Operating conditions
T _A (ambient temperature under bias)	
Industrial	–40°C to +85°C
Automotive	–40°C to +105°C
V _{BUS} supply voltage	3.15 V to 5.25 V
V _{DDD} supply voltage	1.71 V to 5.50 V
V _{CCD} supply voltage	1.71 V to 1.89 V

注：

- 器件在高于中所列出的最大绝对值条件下可能会造成永久性的损害。长期在最大绝对值的条件下使用可能会影响器件的可靠性。如果采用的值低于最大绝对值但高于正常值，则器件可能不会正常工作。

电气规格参数

4.3 器件级规范

除非另有说明，所有规格均适用于 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 、 $T_J \leq 100^{\circ}\text{C}$ 和 1.71 V 至 5.50 V。

表 5 直流参数

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
V_{BUS}	V_{BUS} supply voltage	3.15	3.30	3.45	V	Set and configure the correct voltage range using a configuration utility for V_{BUS} . Default 5 V.
		4.35	5.00	5.25	V	
V_{DDD}	V_{DDD} supply voltage	1.71	1.80	1.89	V	Used to set I/O and core voltage. Set and configure the correct voltage range using a configuration utility for V_{DDD} . Default 3.3 V.
		2.0	3.3	5.5	V	
V_{CCD}	Output voltage (for core logic)	–	1.80	–	V	Do not use this supply to drive the external device. • $1.71\text{ V} \leq V_{\text{DDD}} \leq 1.89\text{ V}$: Short the V_{CCD} pin with the V_{DDD} pin • $V_{\text{DDD}} > 2\text{ V}$ – connect a 1-μF capacitor (Cefc) between the V_{CCD} pin and ground
Cefc	External regulator voltage bypass	1.00	1.30	1.60	μF	X5R ceramic or better
I_{DD1}	Operating supply current	–	20	–	mA	USB 2.0 FS, UART at 1-Mbps single channel, no GPIO switching.
I_{DD2}	USB Suspend supply current	–	5	–	μA	Does not include current through a pull-up resistor on USB DP. In USB Suspend mode, the D+ voltage can go up to a maximum of 3.8 V.

表 6 交流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
Zout	USB driver output impedance	28	–	44	W	–
Twakeup	Wakeup from USB Suspend mode	–	25	–	μs	–

电气规格参数

4.3.1 GPIO

表 7 GPIO直流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
$V_{IH}^{[2]}$	Input voltage high threshold	$0.7 \times V_{DD}$	–	–	V	CMOS input
V_{IL}	Input voltage low threshold	–	–	$0.3 \times V_{DD}$	V	CMOS input
$V_{IH}^{[2]}$	LVTTL input, $V_{DD} < 2.7\text{ V}$	$0.7 \times V_{DD}$	–	–	V	–
V_{IL}	LVTTL input, $V_{DD} < 2.7\text{ V}$	–	–	$0.3 \times V_{DD}$	V	–
$V_{IH}^{[2]}$	LVTTL input, $V_{DD} \geq 2.7\text{ V}$	2	–	–	V	–
V_{IL}	LVTTL input, $V_{DD} \geq 2.7\text{ V}$	–	–	0.8	V	–
V_{OH}	CMOS output voltage high level	$V_{DD} - 0.4$	–	–	V	$I_{OH} = 4\text{ mA}$, $V_{DD} = 5\text{ V} \pm 10\%$
V_{OH}	CMOS output voltage high level	$V_{DD} - 0.6$	–	–	V	$I_{OH} = 4\text{ mA}$, $V_{DD} = 3.3\text{ V} \pm 10\%$
V_{OH}	CMOS output voltage high level	$V_{DD} - 0.5$	–	–	V	$I_{OH} = 1\text{ mA}$, $V_{DD} = 1.8\text{ V} \pm 5\%$
V_{OL}	CMOS output voltage low level	–	–	0.4	V	$I_{OL} = 8\text{ mA}$, $V_{DD} = 5\text{ V} \pm 10\%$
V_{OL}	CMOS output voltage low level	–	–	0.6	V	$I_{OL} = 8\text{ mA}$, $V_{DD} = 3.3\text{ V} \pm 10\%$
V_{OL}	CMOS output voltage low level	–	–	0.6	V	$I_{OL} = 4\text{ mA}$, $V_{DD} = 1.8\text{ V} \pm 5\%$
Rpullup	Pull-up resistor	3.5	5.6	8.5	k Ω	–
Rpulldown	Pull-down resistor	3.5	5.6	8.5	k Ω	–
I_{IL}	Input leakage current (absolute value)	–	–	2	nA	25°C, $V_{DD} = 3.0\text{ V}$
C_{IN}	Input capacitance	–	–	7	pF	–
Vhysttl	Input hysteresis LVTTL; $V_{DD} > 2.7\text{ V}$	25	40	C	mV	–
Vhyscmos	Input hysteresis CMOS	$0.05 \times V_{DD}$	–	–	mV	–

注：

2. V_{IH} 不能超过 $V_{DD} + 0.2\text{ V}$ 。

电气规格参数

表 8 GPIO 交流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
T _{RiseFast1}	Rise Time in Fast mode	2	–	12	ns	V _{DDD} = 3.3 V/ 5.5 V, Cload = 25 pF
T _{FallFast1}	Fall Time in Fast mode	2	–	12	ns	V _{DDD} = 3.3 V/ 5.5 V, Cload = 25 pF
T _{RiseSlow1}	Rise Time in Slow mode	10	–	60	ns	V _{DDD} = 3.3 V/ 5.5 V, Cload = 25 pF
T _{FallSlow1}	Fall Time in Slow mode	10	–	60	ns	V _{DDD} = 3.3 V/ 5.5 V, Cload = 25 pF
T _{RiseFast2}	Rise Time in Fast mode	2	–	20	ns	V _{DDD} = 1.8 V, Cload = 25 pF
T _{FallFast2}	Fall Time in Fast mode	20	–	100	ns	V _{DDD} = 1.8 V, Cload = 25 pF
T _{RiseSlow2}	Rise Time in Slow mode	2	–	20	ns	V _{DDD} = 1.8 V, Cload = 25 pF
T _{FallSlow2}	Fall Time in Slow mode	20	–	100	ns	V _{DDD} = 1.8 V, Cload = 25 pF

4.3.2 nXRES

表 9 nXRES直流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
V _{IH}	Input voltage high threshold	$0.7 \times V_{DD}$	–	–	V	–
V _{IL}	Input voltage low threshold	–	–	$0.3 \times V_{DD}$	V	–
R _{pullup}	Pull-up resistor	3.5	5.6	8.5	kΩ	–
C _{IN}	Input capacitance	–	5	–	pF	–
V _{hysxres}	Input voltage hysteresis	–	100	–	mV	–

表 10 nXRES交流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
T _{resetwidth}	Reset pulse width	1	–	–	μs	–

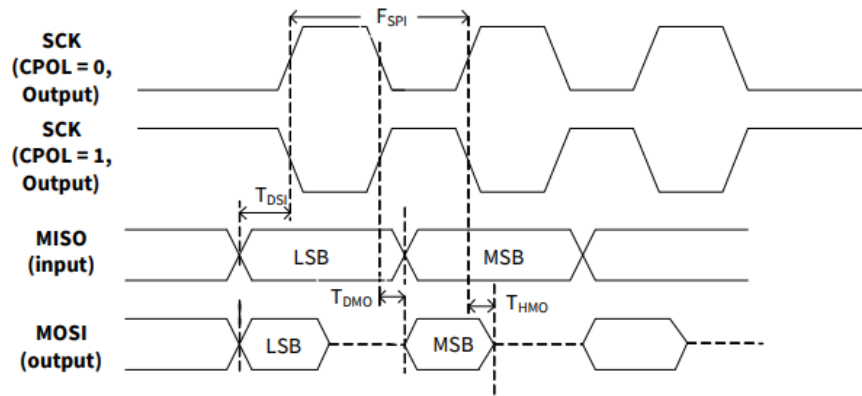
4.4 数字外设

4.4.1 UART

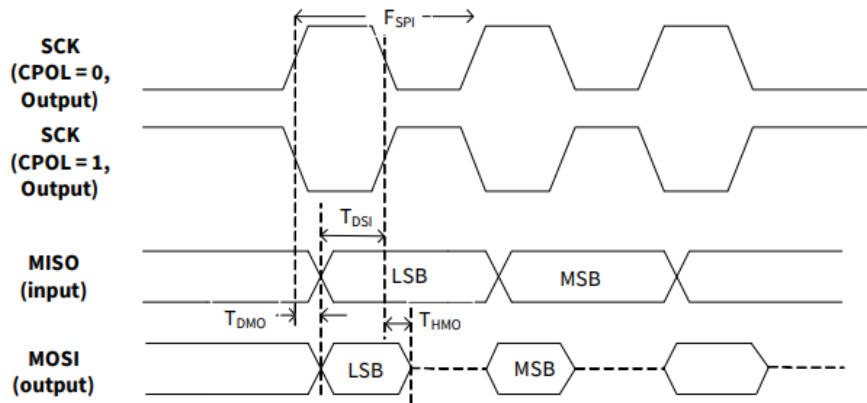
表 11 UART交流规范

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
F _{UART}	UART bit rate	0.3	–	3000	kbps	–

4.4.2 SPI



SPI master timing for CPHA = 0 (See the Table 15)



SPI master timing for CPHA = 1 (See the Table 15)

图1 SPI主时序

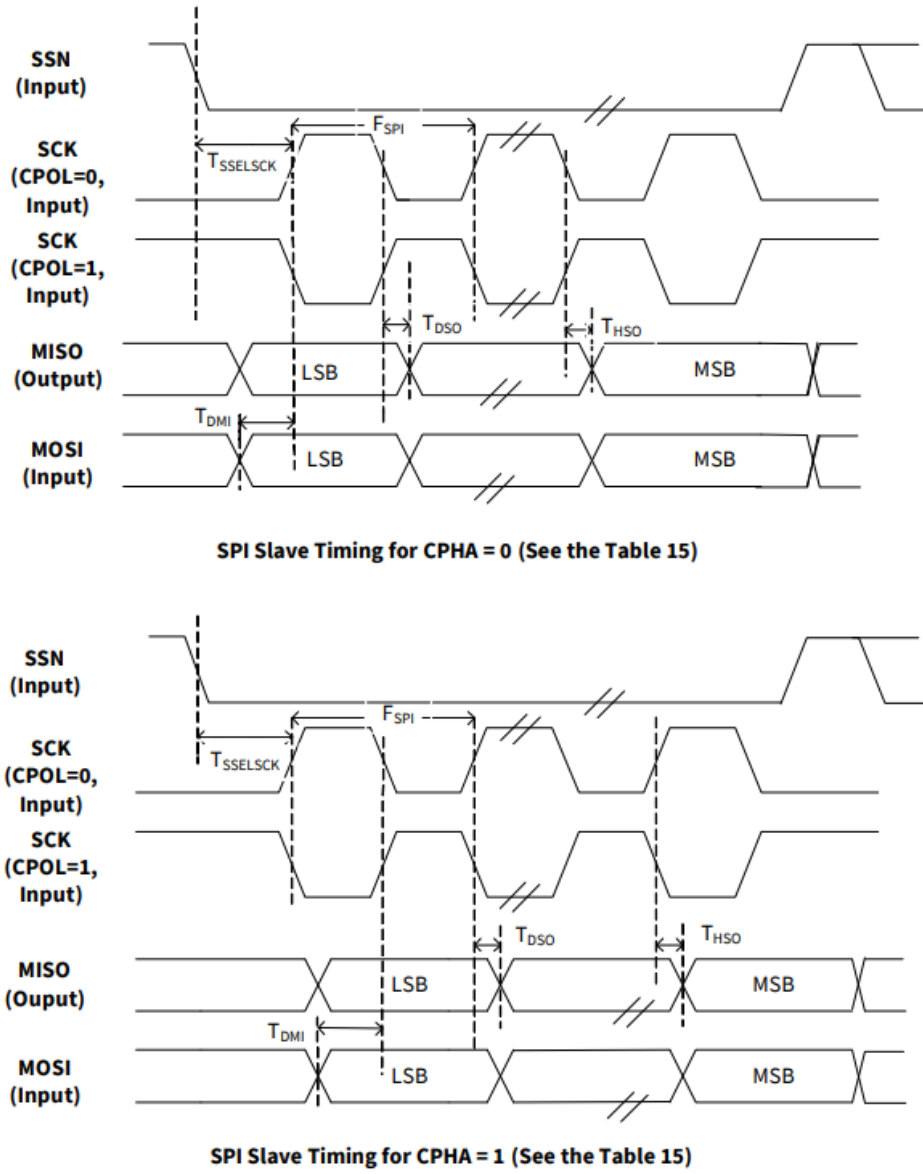


图2 SPI从机时序

电气规格参数

表 12 SPI交流电规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
F _{SPI}	SPI operating frequency (Master/Slave)	–	–	3	MHz	–
WL _{SPI}	SPI word length	4	–	16	bits	–

SPI主模式

T _{DMO}	MOSI valid after SClock driving edge	–	–	15	ns	–
T _{DSI}	MISO valid before SClock capturing edge	20	–	–	ns	–
T _{HMO}	Previous MOSI data hold time with respect to capturing edge at slave	0	–	–	ns	–

SPI从属模式

T _{DMI}	MOSI valid before Sclock capturing edge	40	–	–	ns	–
T _{DSO}	MISO valid after Sclock driving edge	–	–	104.4	ns	–
T _{HSO}	Previous MISO data hold time	0	–	–	ns	–
T _{SSELCK}	SSEL valid to first SCK Valid edge	100	–	–	ns	–

4.4.3 I²C

表 13 I²C 交流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
F _{I2C}	I ² C frequency	1	–	400	kHz	–

4.5 CAPSENSE™

表 14 CAPSENSE™ 交流规格

Parameter	Description	Min	Typ	Max	Unit	Details/conditions
V _{CSD}	Voltage range of operation	1.71	–	5.50	V	–
SNR	Ratio of counts of finger to noise	5	–	–	Ratio	Sensor capacitance range of 9 pF to 35 pF; finger capacitance ≥ 0.1 pF sensitivity

4.6 系统资源

4.6.1 存储器

表15 闪存规范

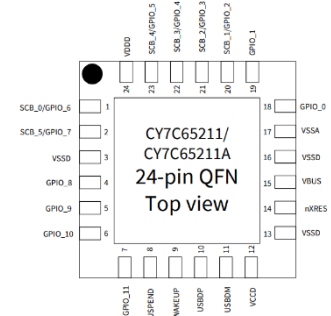
Parameter	Description	Min	Typ	Max	Unit	Details/conditions
Fend	Flash endurance	100K	–	–	cycles	–
Fret	Flash retention. T _A ≤ 85°C, 10K program/erase cycles	10	–	–	years	–

引脚说明

5 引脚说明

表 16 引脚描述

Pin ^[3]	Type	Name	Default	Description
1	SCB/GPIO	SCB_0	GPIO_6	RxD
2	SCB/GPIO	SCB_5	GPIO_7	DTR#
3	Power	VSSD	–	Digital ground
4	GPIO	GPIO_8	TRISTATE	GPIO. See Table 18 .
5	GPIO	GPIO_9	TRISTATE	GPIO. See Table 18 .
6	GPIO	GPIO_10	TRISTATE	GPIO. See Table 18 .
7	GPIO	GPIO_11	POWER#	GPIO. See Table 18 .
8	Output	SUSPEND	–	Indicates device in suspend mode. Can be configured as active low/high using the configuration utility.
9	Input	WAKEUP	–	Wakeup device from suspend mode. Can be configured as active low/high using the configuration utility.
10	USBIO	USBDP	–	USB Data Signal Plus, integrates termination resistor and a 1.5-kΩ pull-up resistor
11	USBIO	USBDM	–	USB Data Signal Minus, integrates termination resistor
12	Power	VCCD	–	This pin should be decoupled to ground using a 1-μF capacitor or by connecting a 1.8-V supply.
13	Power	VSSD	–	Digital ground
14	nXRES	nXRES	–	Chip reset, active low. Can be left unconnected or have a pull-up resistor connected if not used.
15	Power	VBUS	–	VBUS Supply, 3.15 V to 5.25 V
16	Power	VSSD	–	Digital ground
17	Power	VSSA	–	Analog ground
18	GPIO	GPIO_0	TXLED#	GPIO. See Table 18 .
19	GPIO	GPIO_1	RXLED#	GPIO. See Table 18 .
20	SCB/GPIO	SCB_1	GPIO_2	DSR#
21	SCB/GPIO	SCB_2	GPIO_3	RTS#
22	SCB/GPIO	SCB_3	GPIO_4	CTS#
23	SCB/GPIO	SCB_4	GPIO_5	TxD
24	Power	VDDD	–	Supply to the device core and Interface, 1.71 V to 5.5 V



注:

3. 任何作为输入引脚的引脚都不应悬空。

引脚说明

表 17 串行通信块配置

Pin	Serial Port	Mode 0 ^[4]	Mode 1	Mode 2	Mode 3	Mode 4	Mode 5	Mode 6
		6-pin UART	4-pin UART	2-pin UART	SPI Master	SPI Slave	I2C Master	I2C Slave
1	SCB_0	RxD	RxD	RxD	GPIO_6	GPIO_6	GPIO_6	GPIO_6
20	SCB_1	DSR#	GPIO_2	GPIO_2	SSEL_OUT	SSEL_IN	GPIO_2	GPIO_2
21	SCB_2	RTS#	RTS#	GPIO_3	MISO_IN	MISO_OUT	SCL_OUT	SCL_IN
22	SCB_3	CTS#	CTS#	GPIO_4	MOSI_OUT	MOSI_IN	SDA	SDA
23	SCB_4	TxD	TxD	TxD	SCLK_OUT	SCLK_IN	GPIO_5	GPIO_5
2	SCB_5	DTR#	GPIO_7	GPIO_7	GPIO_7	GPIO_7	GPIO_7	GPIO_7

注:

4. 该设备默认配置为模式 0。可以使用英飞凌提供的 configuration utility 工具来配置其他模式。

表 18 GPIO 配置

GPIO configuration option	Description
TRISTATE	I/O tristated
DRIVE 1	Output static 1
DRIVE 0	Output static 0
POWER#	This output is used to control power to an external logic through a switch to cut power off during an unconfigured USB device and USB Suspend. 0 - USB device in Configured state 1 - USB device in Unconfigured state or during USB Suspend mode
TXLED#	Drives LED during USB transmit
RXLED#	Drives LED during USB receive
TX or RX LED#	Drives LED during USB transmit or receive
BCD0 BCD1	Configurable battery charger detect pins to indicate the type of USB charger (SDP, CDP, or DCP) Configuration example: 00 - Draw up to 100 mA (unconfigured state) 01 - SDP (up to 500 mA) 10 - CDP/DCP (up to 1.5 A) 11 - Suspend (up to 2.5 mA) This truth table can be configured using a configuration utility
BUSDETECT	VBUS detection. Connect the VBUS to this pin through a resistor network for VBUS detection when using the BCD feature.
CS0, CS1, CS2, CS3, CS4	CAPSENSE™ button input (max up to 5)
CSout0, CSout1, CSout2	Indicates which CAPSENSE™ button is pressed
CMOD (Available on GPIO_0 only)	External modulator capacitor, connect a 2.2 nF capacitor (±10%) to ground
Cshield (optional)	Shield for waterproofing

注意：可以使用英飞凌提供的配置实用程序在任何可用的 GPIO 引脚上配置这些信号选项。

6 USB 电源配置

以下部分介绍了 CY7C65211/CY7C65211A 的 USB 电源配置。请参阅第22页上的“[引脚描述](#)”内的详细内容。

6.1 USB总线供电操作

图3中展示了 CY7C65211/CY7C65211A 采用总线供电设计的示例。由于 CY7C65211 内置稳压器，因此 VBUS 直接连接到 CY7C65211。

USB总线供电系统必须符合以下要求：

- 在 USB 枚举之前（未配置状态），系统消耗的电流不应超过 100 mA
- 在 USB 暂停模式下，系统消耗的电流不应超过 2.5 mA
- 高功率总线供电系统（运行时可消耗超过 100 mA 的电流）必须使用 POWER#（通过 GPIO 配置）在 USB 枚举之前将电流消耗保持在 100 mA 以下，在 USB 暂停状态下保持 2.5 mA 以下
- 系统从 USB 主机汲取的电流不应超过 500 mA

应更新 CY7C65211/CY7C65211A 闪存中的配置描述符，以使用configuration utility工具配置总线功率和系统所需的最大电流。

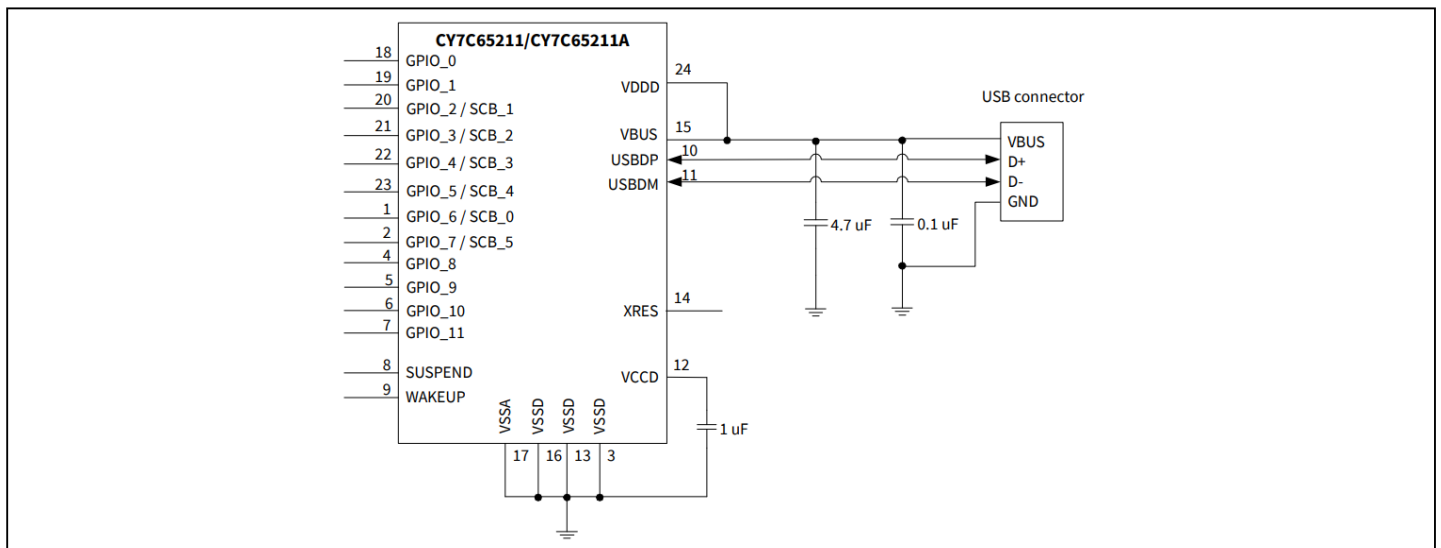


图3 总线供电配置

6.2 自供电配置

图4中展示了 CY7C65211/CY7C65211A 自供电设计的示例。自供电系统不使用主机的 VBUS 为系统供电，而是使用自己的电源。自供电系统对电流消耗没有限制，因为它不从 VBUS 汲取任何电流。

当 VBUS 连接时，CY7C65211/CY7C65211A 会在 USBDP 上启用一个内部 1.5 kΩ 上拉电阻。当 VBUS 断开（USB 主机断电）时，CY7C65211/CY7C65211A 会移除 USBDP 上的 1.5 kΩ 上拉电阻。这确保没有电流通过 1.5 kΩ 上拉电阻从 USBDP 流向 USB 主机，从而符合 USB 2.0 规范。

当 CY7C65211/CY7C65211A 复位时，所有 I/O 引脚均处于三态。

应更新 CY7C65211/CY7C65211A 闪存中的配置描述符，以使用 configuration utility 工具指示自供电。

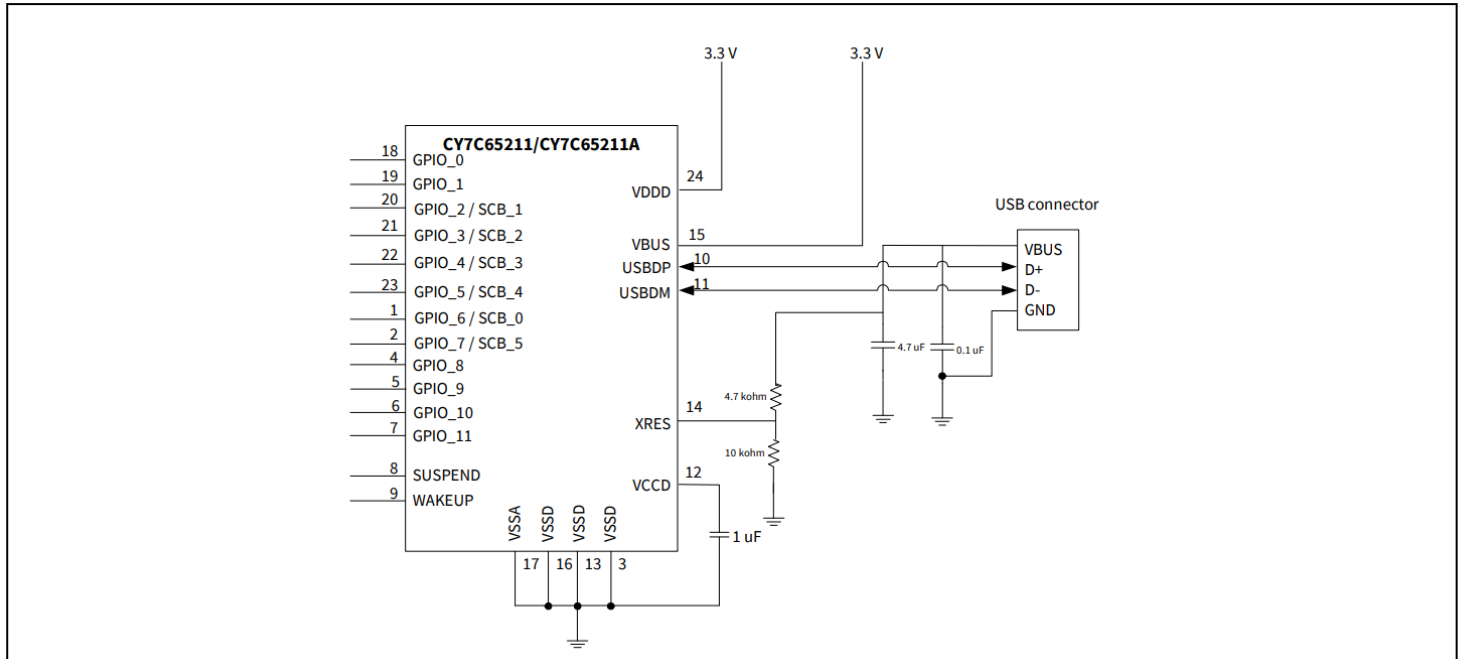


图4 自供电配置

6.3 USB 总线供电，具有可变 I/O 电压

图5中展示了 CY7C65211/CY7C65211A 在总线供电系统中的 I/O 电压可变情况。低压差 (LDO) 稳压器用于提供 1.8 V 或 3.3 V 电压, 并使用跳线开关, 其输入为来自 VBUS 的 5 V。另一个跳线开关用于选择 CY7C65211 的 VDDD 引脚的 VBUS 电压是 1.8/3.3 V 还是 5 V。这样, I/O 电压和外部逻辑供电可以在 1.8 V、3.3 V 或 5 V 之间选择。

USB总线供电系统必须符合以下条件:

- 在 USB 枚举之前（未配置状态），系统消耗的电流不应超过 100 mA
- 在 USB 挂起模式下，系统电流消耗不应超过 2.5 mA
- 高功率总线供电系统（运行时可消耗超过 100 mA 的电流）必须使用 POWER#（通过 GPIO 配置）来保持电流消耗在 USB 枚举之前低于 100 mA，在 USB 暂停状态下低于 2.5 mA

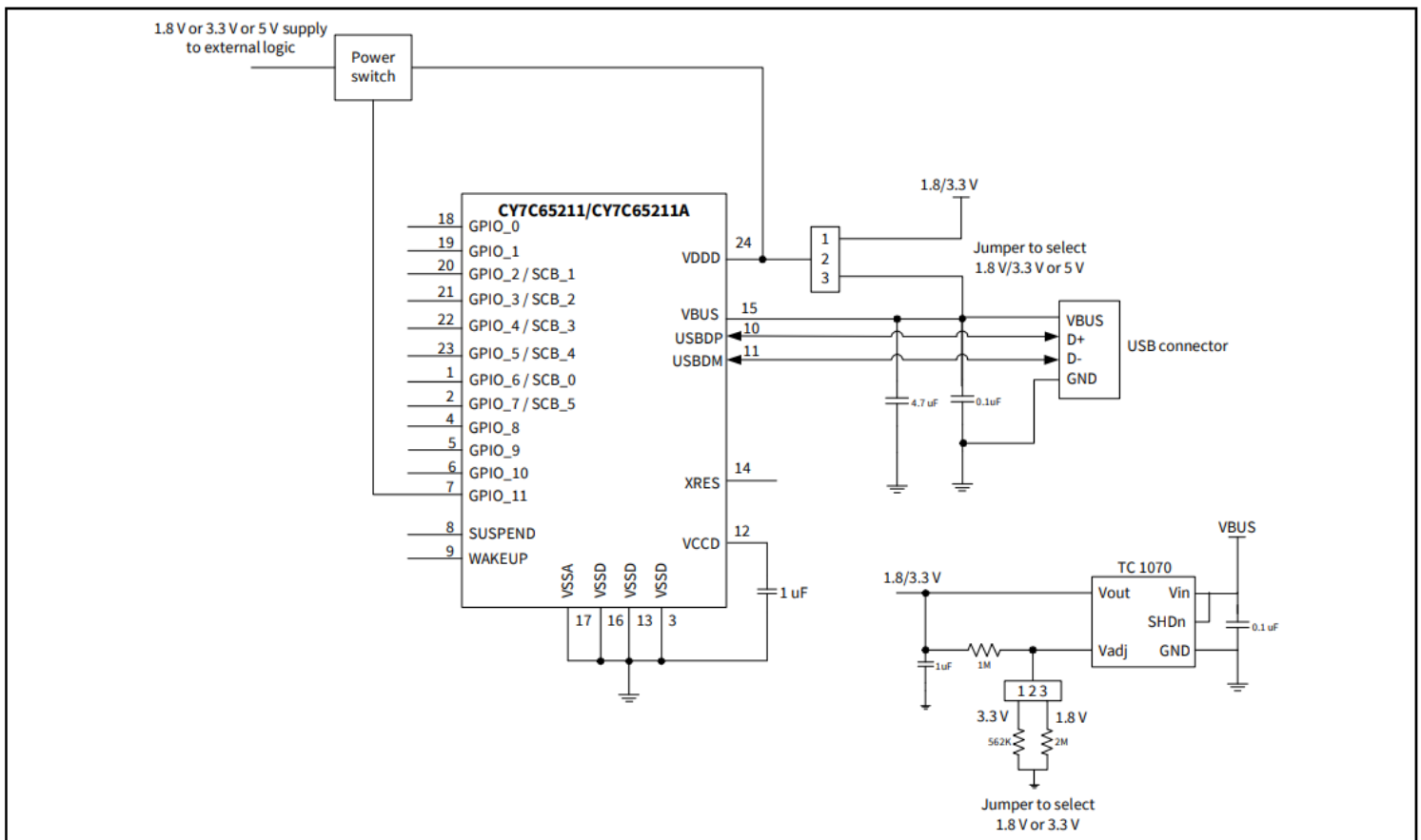


图 5 USB 总线供电, 采用 1.8 V、3.3 V 或 5 V 可变 I/O 电压^[5]

注：

5. $1.71\text{ V} \leq \text{VDDD} \leq 1.89\text{ V}$ - 将 VCCD 引脚与 VDDD 引脚短路; $\text{VDDD} > 2\text{ V}$ - 将 $1\text{ }\mu\text{F}$ 去耦电容连接到 VCCD 引脚。

7 应用示例

以下部分提供 CY7C65211/CY7C65211A 应用示例。

7.1 USB 转 RS232 桥接器

CY7C65211/CY7C65211A 可以通过 USB 将任何带有串行端口的嵌入式系统连接到主机 PC。CY7C65211/CY7C65211A 在主机 PC 上枚举为 COM 端口。

RS232 协议遵循双极信号 - 即输出信号在负极性和正极之间切换。有效的RS232信号要么在-3V到-15V范围内, 要么在+3V到+15V范围内, -3V到+3V之间的范围无效。在RS232中, 逻辑1被称为“Mark”, 它对应负电压范围。逻辑 0 称为“Space”, 它对应正电压范围。RS232 电平转换器有助于实现这种极性反转以及 CY7C65211/CY7C65211A 的 UART 接口和 RS232 信号之间的电压电平转换。

在本应用中，如图6所示、SUSPEND 连接到 RS232 电平转换器的 SHDN# 引脚，指示 USB 暂停或 USB 未枚举。

GPIO8和GPIO9配置为RXLED#和TXLED#，驱动两个LED，分别指示数据发送和接收。

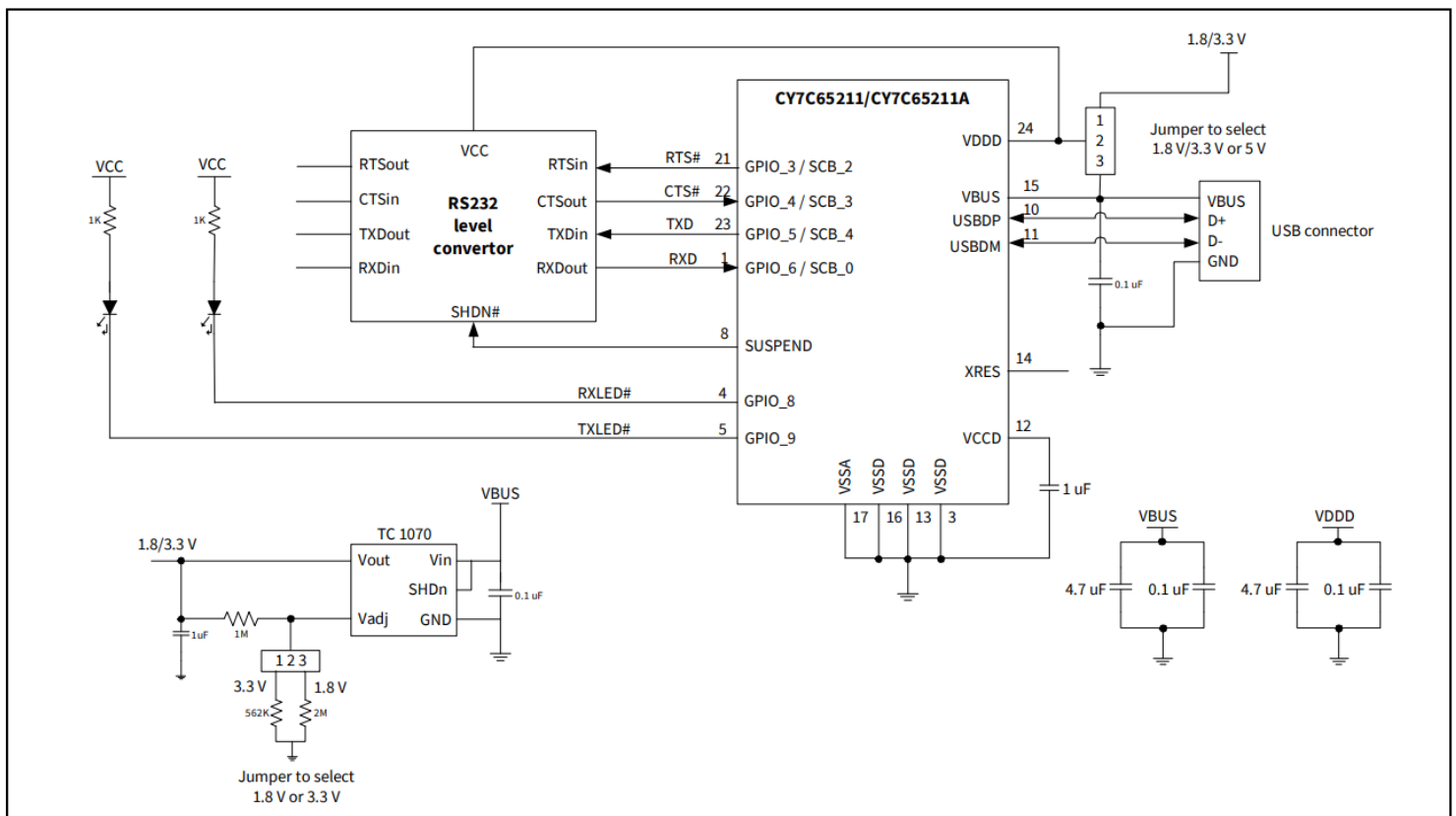


图6 USB转RS232桥接器

7.2 USB 转 RS485 桥接器

CY7C65211A 可配置为 USB 转 UART 接口。该 UART 接口工作在 TTL 电平，可以使用 GPIO 和任何半双工 RS485 收发器 IC（将 TTL 电平转换为 RS485 电平）转换为 RS485 接口，如图 7 所示。该 GPIO（TXDEN）根据 CY7C65211A UART 缓冲区中字符的可用性，启用或禁用通过 RS485 收发器 IC 的数据传输。该 GPIO 可以使用英飞凌 USB-Serial Configuration utility 进行配置。图 8 显示此 GPIO 的时序图。

RS485 是一个多点网络 - 即许多设备可以通过单根双绞线电缆连接相互通信。RS485 电缆需要在电缆的每一端有终端。

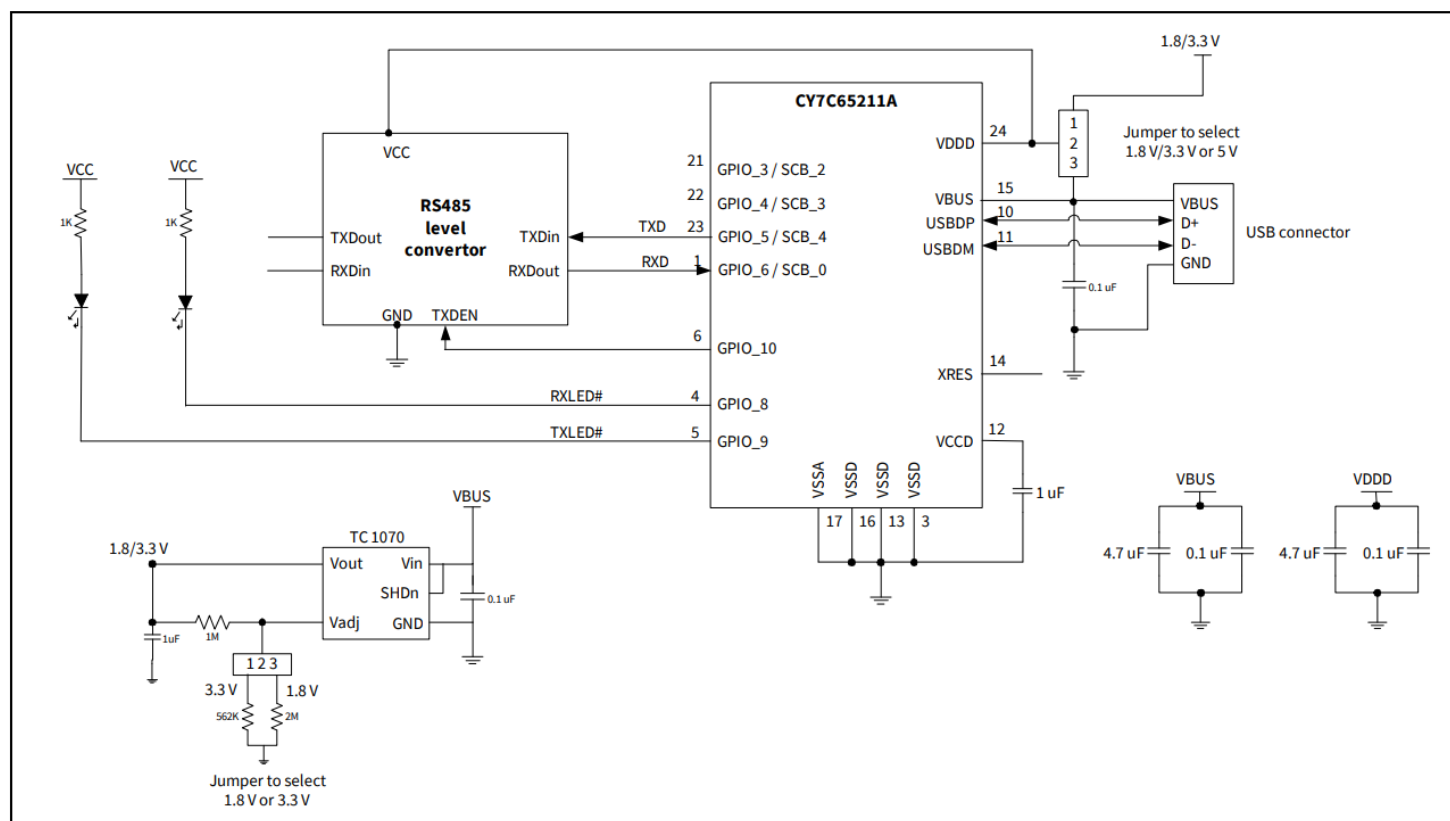


图 7 USB 转 RS485 桥接器

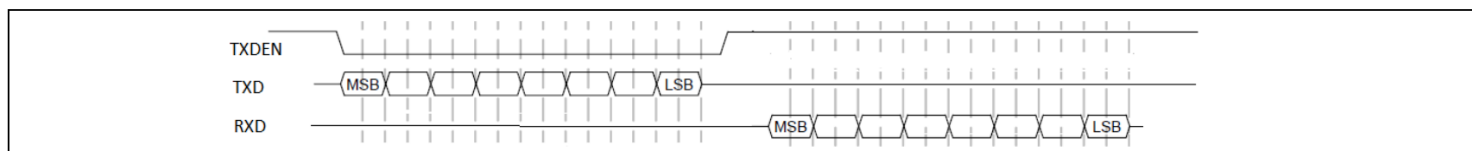


图 8 RS485 GPIO (TXDEN) 时序图

7.3 电池供电、总线供电的USB至MCU，具有电池充电检测功能

图 9 展示了 CY7C65211/CY7C65211A 作为 USB 至微控制器接口的情况。TXD 和 RXD 线路用于数据传输，RTS# 和 CTS# 线路用于握手。SUSPEND 引脚用于向 MCU 指示设备是否处于 USB 暂停状态，WAKEUP 引脚用于唤醒 CY7C65211/CY7C65211A，进而向 USB 主机发出远程唤醒信号。

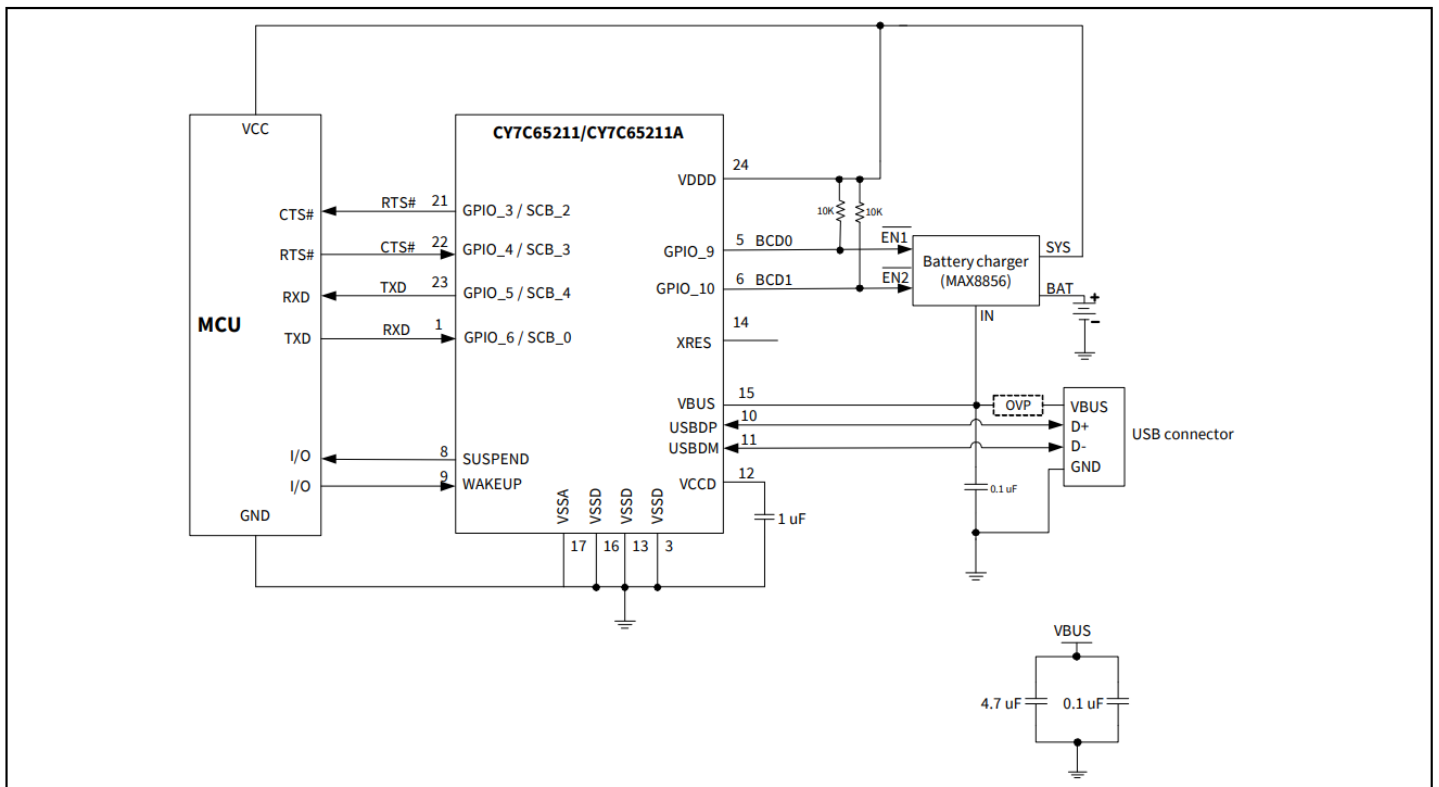
该应用演示了一个由总线供电的电池供电系统。CY7C65211/CY7C65211A 根据 USB 电池充电规范 (rev) 实现了电池充电器检测功能。1.2

电池供电的总线电源系统必须符合以下条件：

- 系统可由电池供电（如果未放电），并且如果 VBUS 未连接或断电，系统仍可运行
- 在 USB 枚举和 USB 暂停之前，系统从 VBUS 汲取的电流不应超过 100 mA
- 系统对于 SDP 的消耗电流不应超过 500 mA，对于 CDP/DCP 的消耗电流不应超过 1.5 A

为了满足第一项要求，USB 主机的VBUS 连接到电池充电器以及CY7C65211，如图9所示。当VBUS 连接时，CY7C65211 启动电池充电器检测并通过BCD0 和BCD1 指示USB 充电器的类型。如果USB 充电器是SDP 或CDP，CY7C65211 会在USBDP 上启用1.5 K Ω 上拉电阻以进行全速枚举。当VBUS 断开连接时，CY7C65211 会在BCD0 和BCD1 上指示USB 充电器不存在，并移除USBDP 上的1.5 K Ω 上拉电阻。移除此电阻可确保没有电流通过USBDP 从电源流向USB 主机，以符合USB 2.0 规范。

为了满足第二和第三个要求，通过 GPIO 配置了两个信号（BCD0 和 BCD1）来传达 USB 主机充电器的类型以及它可以从电池充电器中吸取的电流。可以使用 Configuration utility 来配置 BCD0 和 BCD1 信号。

图9 带电池电量检测的USB转MCU接口^[6]

注：

6. 在 V_{BIAS} 引脚上添加一个 $100\text{k}\Omega$ 下拉电阻, 以实现快速放电。

应用示例

在电池充电器系统中，VBUS 上可能出现 9 V 的尖峰电压。CY7C65211 的 VBUS 引脚无法承受 6 V 以上的电压。如果 VBUS 线路上没有过压保护 (OVP)，则应使用电阻网络将 VBUS 连接到 BUSDETECT (已配置 GPIO)，并将电池充电器的输出连接到 CY7C65211 的 VBUS 引脚，如图 10 所示。

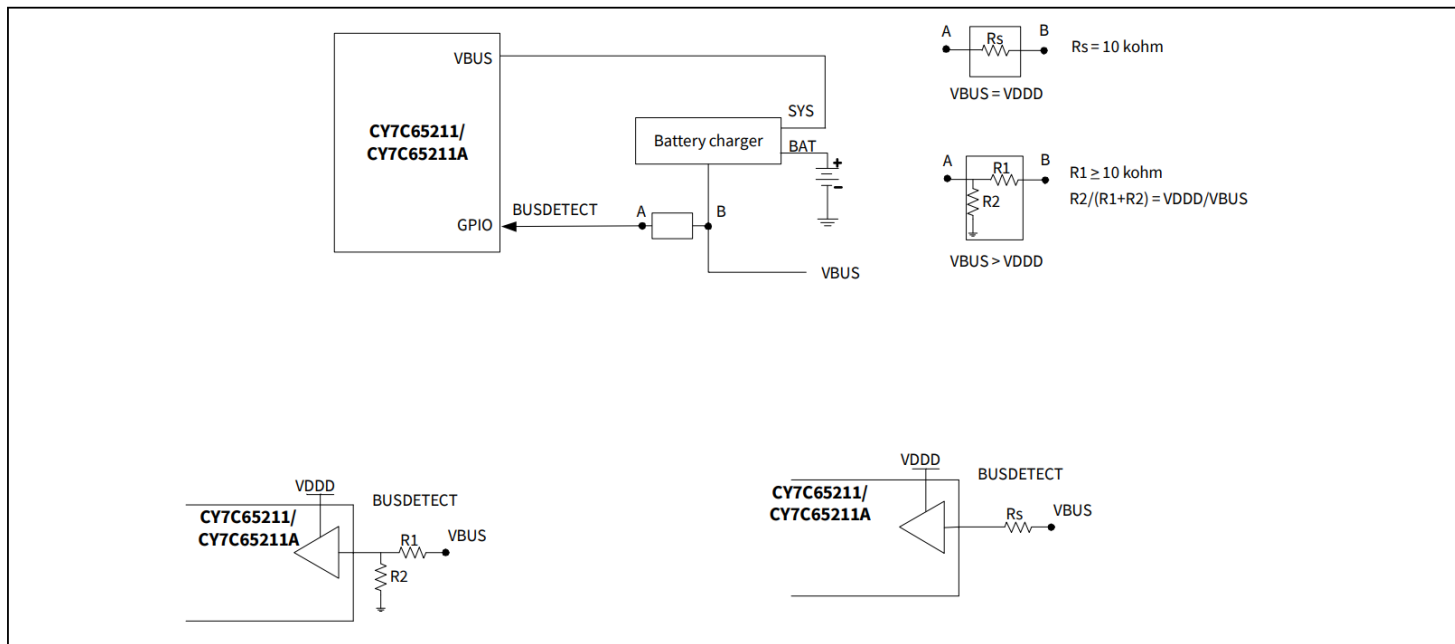


图 10 9 V 耐受电压

当 VBUS 和 VDD 处于相同电位时，可以使用串联电阻 (R_s) 将 VBUS 连接到 GPIO。如图 11 所示。如果充电器发生故障，VBUS 电压变为 9 V，则 10 kΩ 电阻将发挥两种作用。它减少流入 GPIO 中正向偏置二极管的电流，并降低焊盘上的电压。

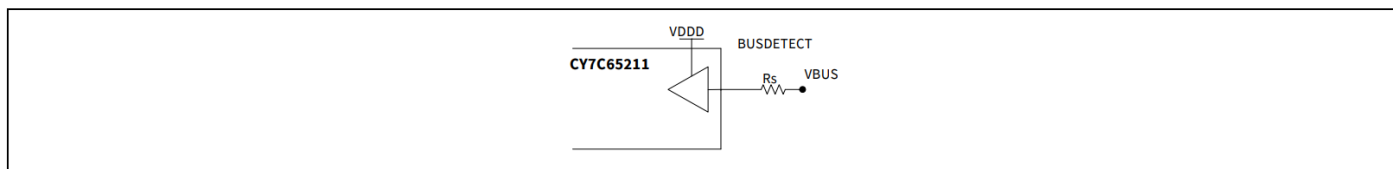


图 11 GPIO VBUS 检测，VBUS = VDD

当 $VBUS > VDD$ 时，需要一个电阻分压器将 VBUS 电压降至 VDD，以便 GPIO 能够感测 VBUS 电压。如图 12 所示电阻器的尺寸应如下：

- $R_1 \geq 10\text{k}\Omega$
- $R_2 / (R_1 + R_2) = VDD / VBUS$

第一个条件限制了充电器故障情况下的电压和电流，如上一段所述，而第二个条件允许正常运行的 VBUS 检测。

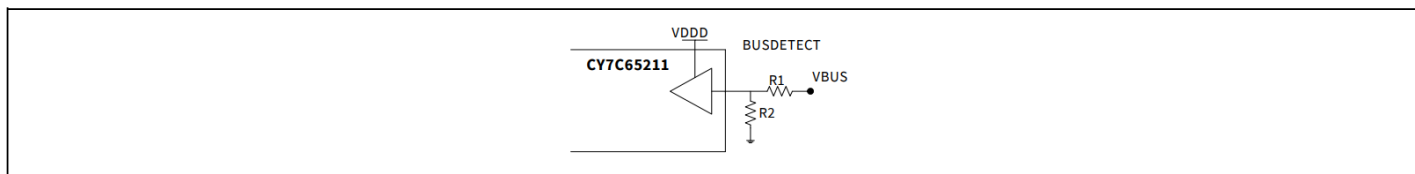


图 12 GPIO VBUS 检测，VBUS > VDD

7.4 CAPSENSE™

如图 13 所示，CY7C65211 配置为支持四个 CAPSENSE™ 按钮。三个 GPIO 配置用于指示手指按下的是哪个 CAPSENSE™ 按钮（如原理图旁边的表格所示）。如果实现了两个 CAPSENSE™ 按钮，则两个 GPIO（CSout0 和 CSout1）配置用于指示按下的是哪个 CAPSENSE™ 按钮。

必须在 GPIO_0 引脚上连接一个 2.2 nF (10%) 电容器 (Cmod)，以确保 CAPSENSE™ 正常运行。

或者，将 GPIO_7 引脚配置为 Cshield 并连接到 CAPSENSE™ 按钮的屏蔽，如图 13 所示。

屏蔽可防止因水滴而导致按钮误触发，并保证 CAPSENSE™ 运行（传感器对手指触摸做出反应）。

有关 CAPSENSE™ 的更多信息，请参阅 [CAPSENSE™ 入门指南](#)。

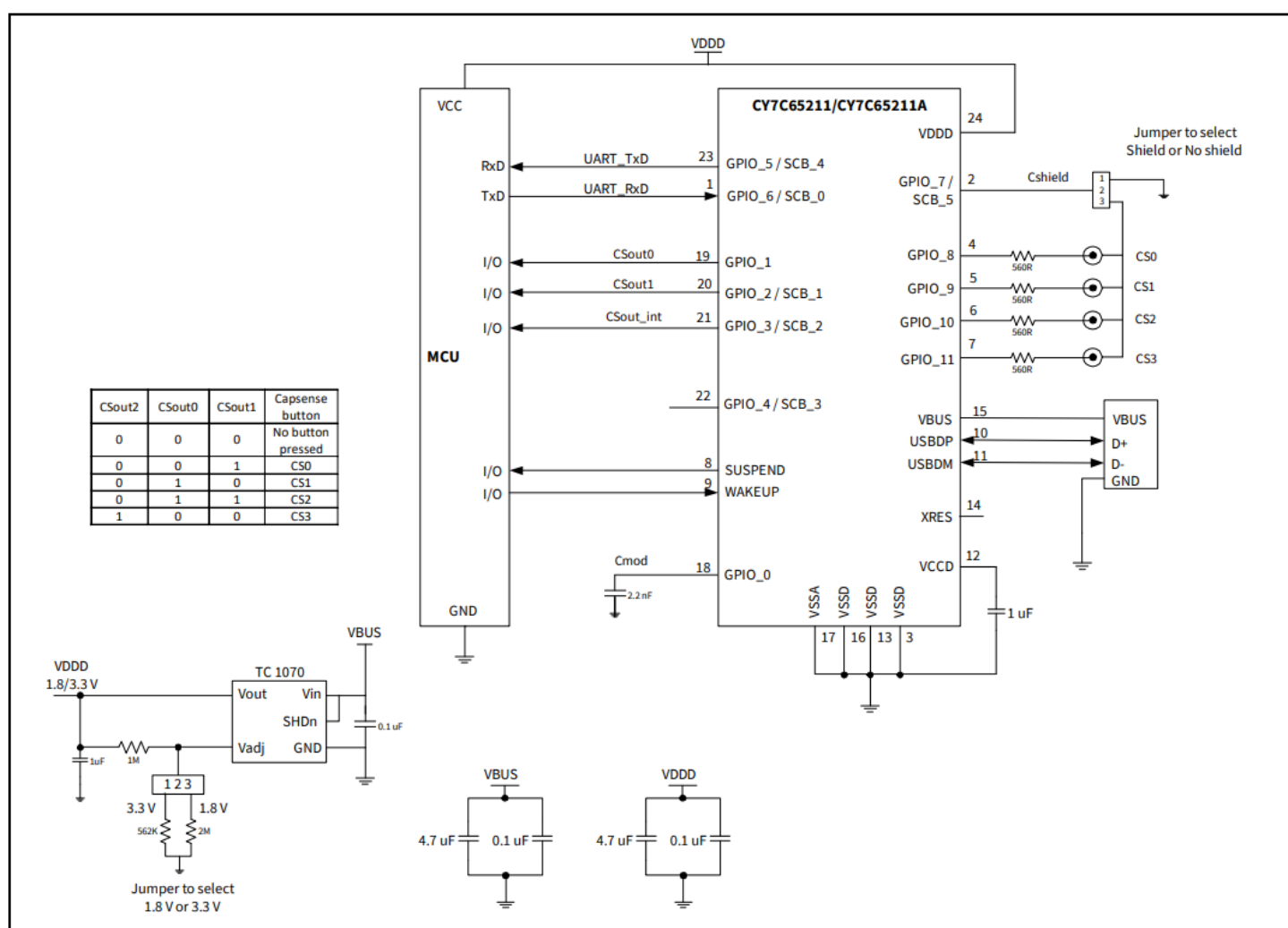


图 13 CAPSENSE™ 示意图

7.5 USB转 I2C 桥接器

如图14所示，图中CY7C65211 配置为 USB 转 I²C 桥接器。CY7C65211 I²C 可使用 configuration utility 配置为主设备或从设备。CY7C65211 在标准模式 (SM) 下支持高达 100 kbps 的 I²C 数据速率，在快速模式 (FM) 下支持高达 400 kbps 的 I²C 数据速率。

在主模式下，SCL 从 CY7C65211 输出。在从模式下，SCL 输入 CY7C65211。CY7C65211 的 I²C 从机地址可使用 configuration utility 进行配置。在主/从模式下，SDA 数据线为双向。SCL 和 SDA 端口引脚的驱动模式始终为开漏驱动。

GPIO8 和 GPIO9 配置为 RXLED# 和 TXLED#，用于驱动两个 LED 指示灯，指示 USB 的接收和发送状态。有关该协议的更多详细信息，请参阅 NXP I²C 规范。

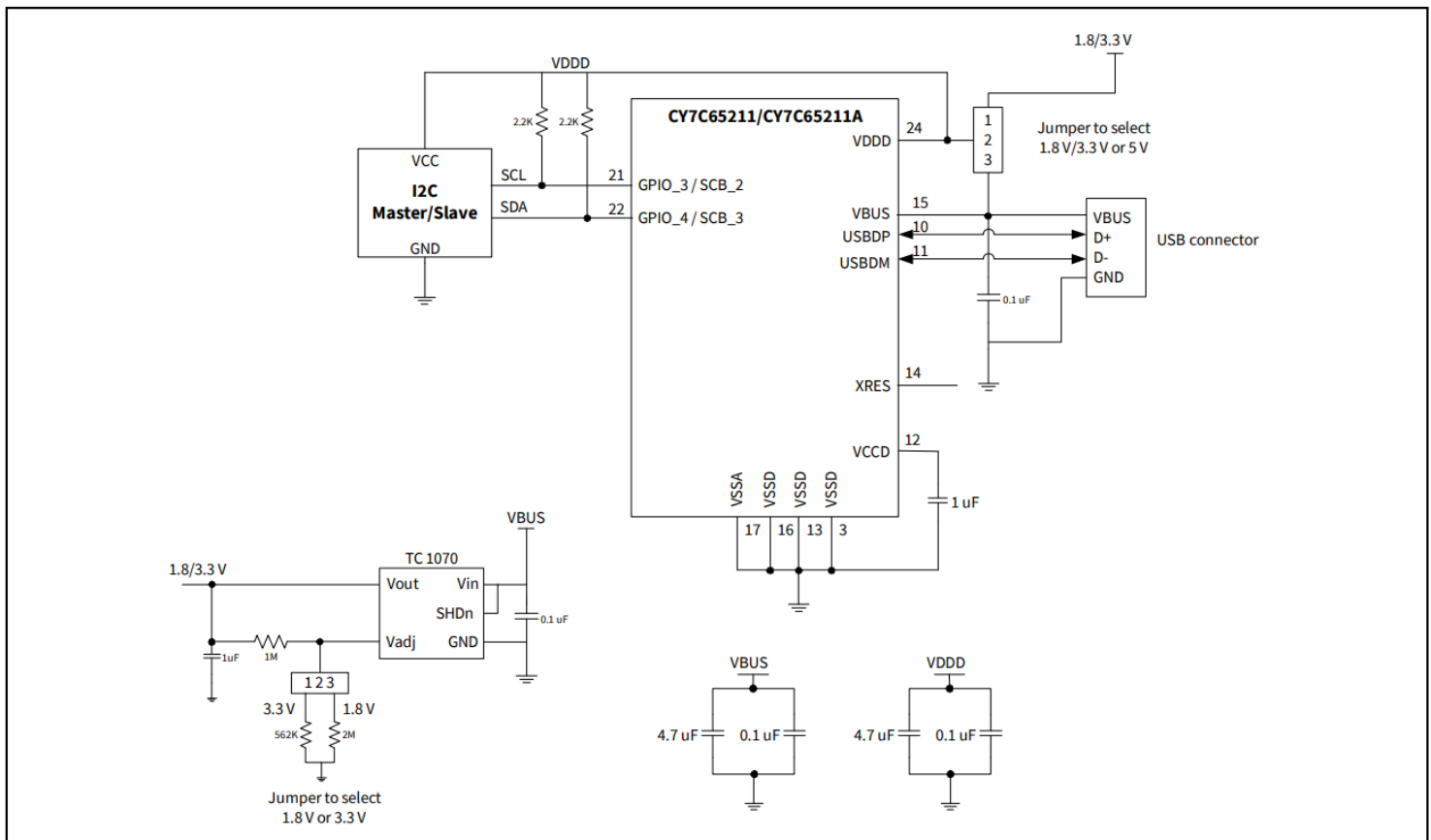


图 14 USB 转 I²C 桥接器

7.6 USB转SPI桥接器

如图15所示，CY7C65211 配置为 USB 转 SPI 桥接器。CY7C65211 SPI 可使用configuration utility配置为主设备或从设备。CY7C65211 支持高达 3 MHz 的 SPI 主设备频率和高达 1 MHz 的 SPI 从设备频率。它支持 4 位到 16 位的事务大小，可使用configuration utility进行配置。

在主模式下，SCLK、MOSI 和 SSEL 线充当输出，而 MISO 充当输入。在从属模式下，SCL SCLK、MOSI 和 SSEL 线充当输入，MISO 充当输出。

GPIO8和GPIO9配置为RXLED#和TXLED#，驱动两个LED指示USB接收和发送。

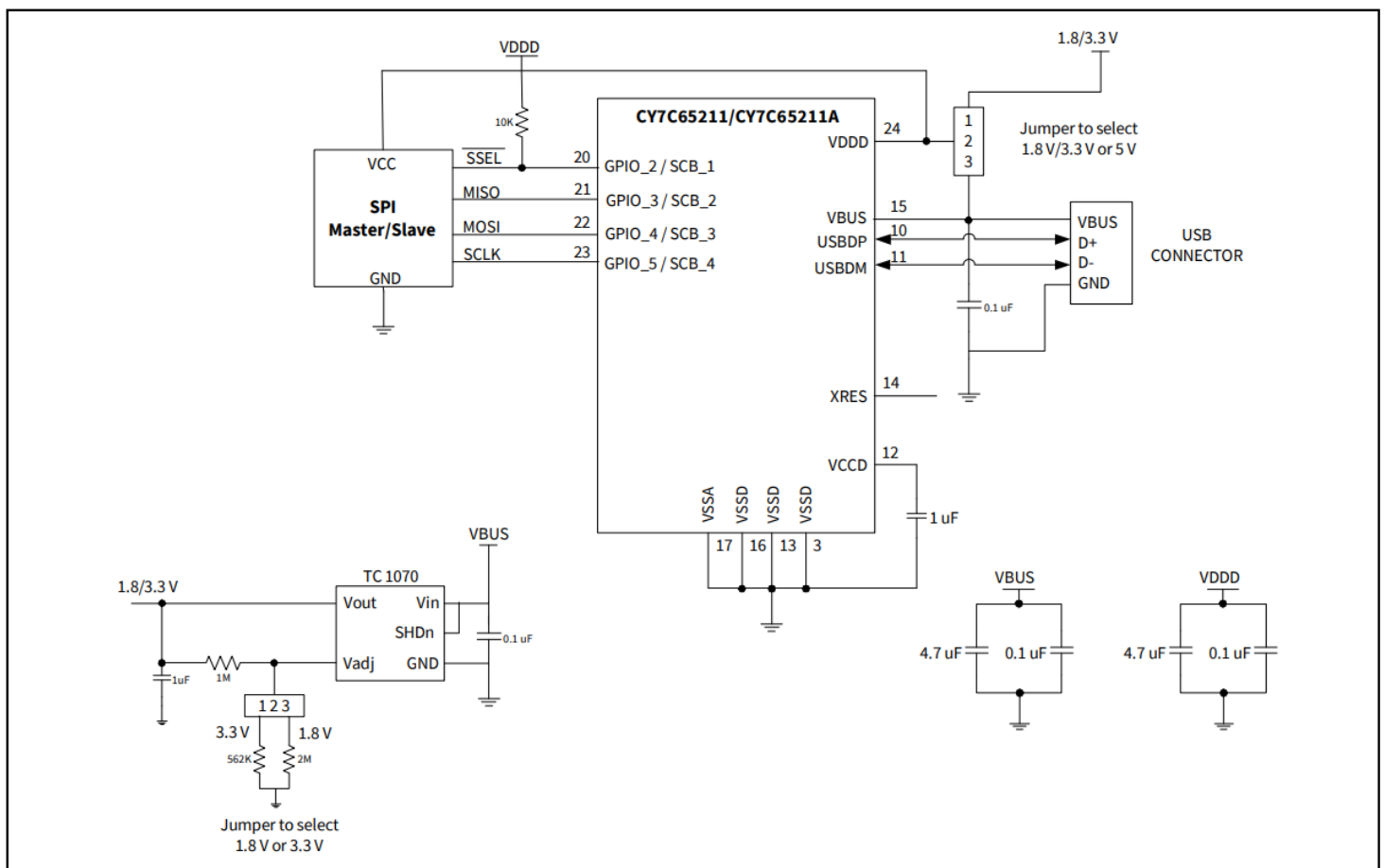


图15 USB转SPI桥接器

CY7C65211 支持三个版本的 SPI 协议：

- 摩托罗拉——这是原始的 SPI 协议。
- 德州仪器——原始 SPI 协议的一种变体，其中数据帧由 SSEL 线上的脉冲识别。
- 美国国家半导体——原始 SPI 协议的半双工变体。

应用示例

摩托罗拉

最初 SPI 协议是由摩托罗拉定义的。它是一种全双工协议：传输和接收同时进行。

单次（全双工）数据传输遵循以下步骤：主机通过将 SSEL 线驱动为“0”来选择从机。然后，它驱动其 MOSI 线上的数据，并驱动其 SCLK 线上的时钟。从机使用传输时钟的边沿来捕获 MOSI 线上的数据。从属设备在其 MISO 线上驱动数据。主机捕获 MISO 线上的数据。对数据传输中的所有位重复该过程。

可以进行多次数据传输，而无需在各个传输之间将 SSEL 线从“0”更改为“1”再从“1”更改为“0”。因此，从属设备必须跟踪数据传输的进度以分离各个传输。

当不传输数据时，SSEL 线为“1”，SCLK 通常处于关闭状态。

摩托罗拉 SPI 协议有四种模式，决定如何在 MOSI 和 MISO 线路上驱动和捕获数据。这些模式由时钟极性 (CPOL) 和时钟相位 (CPHA) 决定。时钟极性决定了不传输数据时 SCLK 线的值：

- CPOL 为‘0’：不传输数据时 SCLK 为‘0’。

- CPOL 为‘1’：不传输数据时 SCLK 为‘1’。

时钟相位决定何时驱动和捕获数据。它取决于 CPOL 的值：

表19 SPI协议模式

Mode	CPOL	CPHA	Description
0	0	0	Data is driven on a falling edge of SCLK. Data is captured on a rising edge of SCLK.
1	0	1	Data is driven on a rising edge of SCLK. Data is captured on a falling edge of SCLK.
2	1	0	Data is driven on a rising edge of SCLK. Data is captured on a falling edge of SCLK.
3	1	1	Data is driven on a falling edge of SCLK. Data is captured on a rising edge of SCLK.

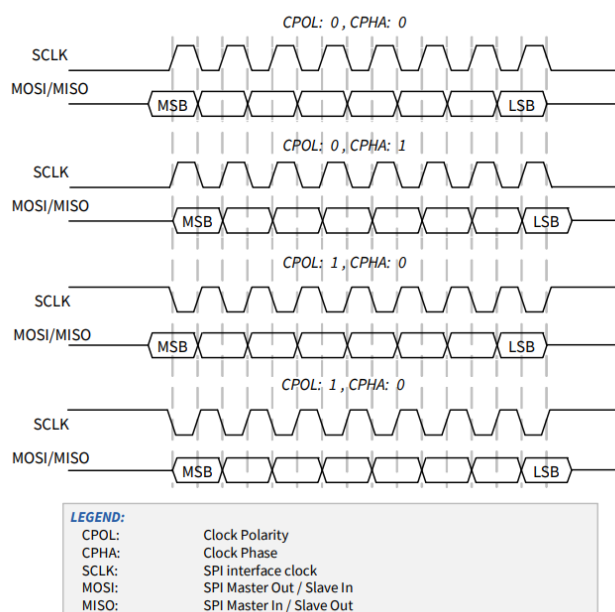


图 16 根据 CPOL 和 CPHA 驱动和捕获 MOSI/MISO 数据

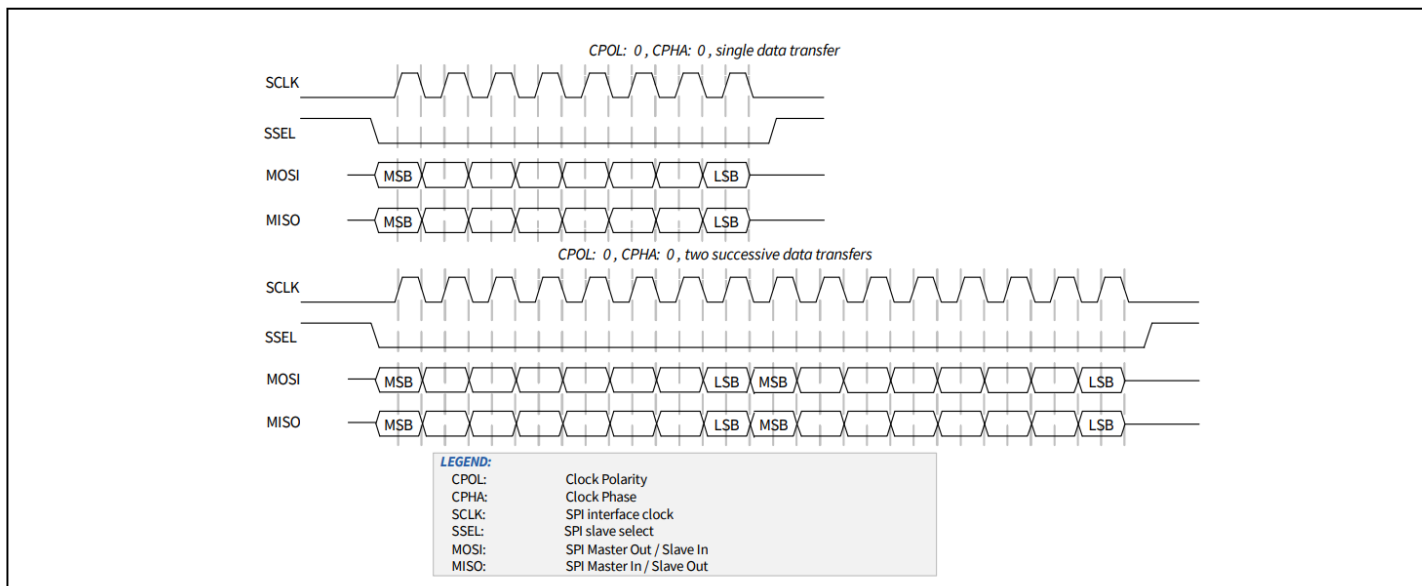


图 17 模式 0 下的单个 8 位数据传输和两个连续的 8 位数据传输（CPOL 为‘0’，CPHA 为‘0’）

德州仪器

德州仪器的 SPI 协议重新定义了 SSEL 信号的使用。它使用信号来指示数据传输的开始，而不是低电平、活动的从属选择信号。传输的开始由单位传输周期的高有效脉冲表示。该脉冲可能在传输第一个数据位之前一个周期出现，也可能与传输第一个数据位同时出现。传输时钟 SCLK 是自由运行时钟。TI SPI 协议仅支持模式 1（CPOL 为“0”且 CPHA 为“1”）：数据在 SCLK 的上升沿驱动，数据在 SCLK 的下降沿捕获。

图 18 图示为单次 8 位数据传输和两次连续的 8 位数据传输。SSEL 脉冲位于第一个数据位之前。请注意，第二次数据传输的 SSEL 脉冲与第一次数据传输的最后一个数据位重合。

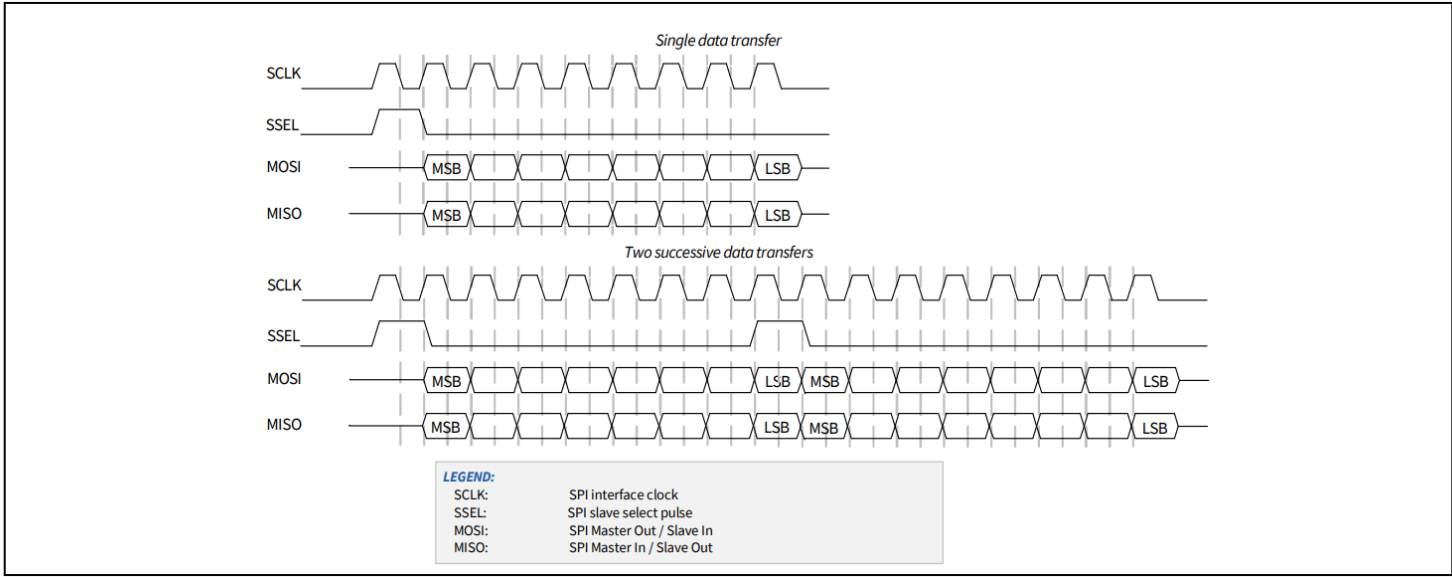


图18 单次8位数据传输和两次连续8位数据传输

图 19 图示为单次8位数据传输和两次连续的8位数据传输。SSEL脉冲与第一个数据位一致。

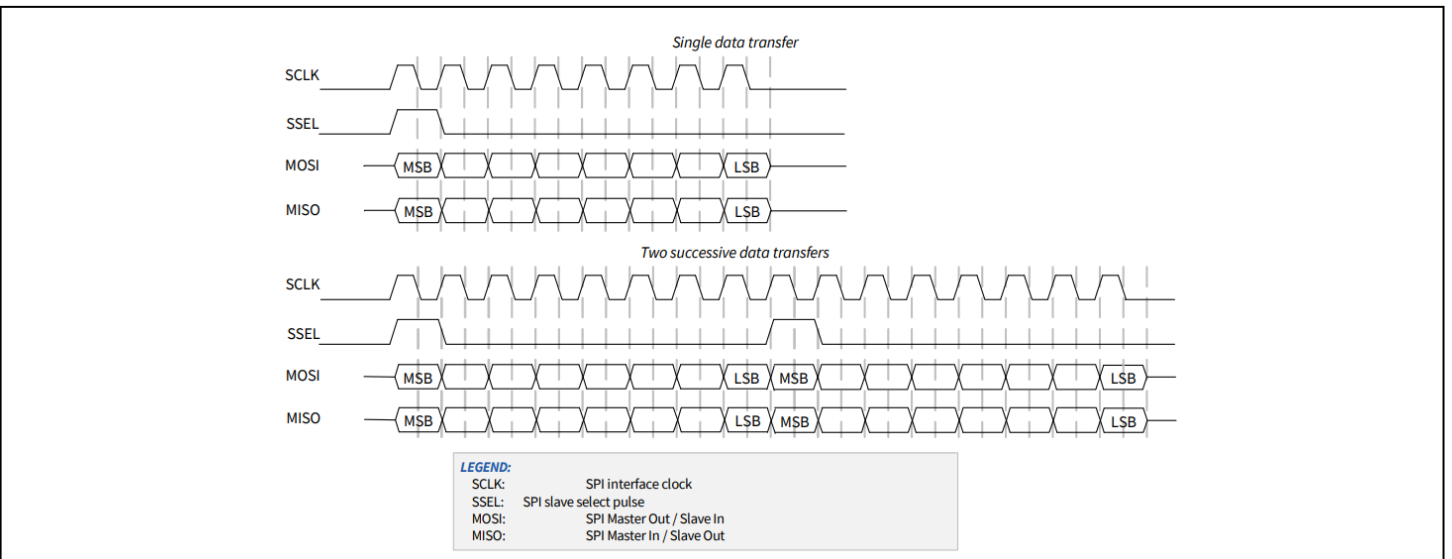


图19 单次8位数据传输和两次连续8位数据传输

美国国家半导体

美国国家半导体的 SPI 协议是一种半双工协议。发送和接收不是同时进行，而是轮流进行（发送先于接收）。单个“空闲”位传输周期将发送与接收分开。

注意：连续的数据传输不被“空闲”位传输周期分隔。

发送数据传输大小和接收数据传输大小可能不同。美国国家半导体的 SPI 协议仅支持模式 0：数据在 SCLK 的下降沿驱动，数据在 SCLK 的上升沿捕获。

图20 图示为单次数据传输和两次连续数据传输。在这两种情况下，发送数据传输大小均为 8 位，接收数据传输大小均为 4 位。

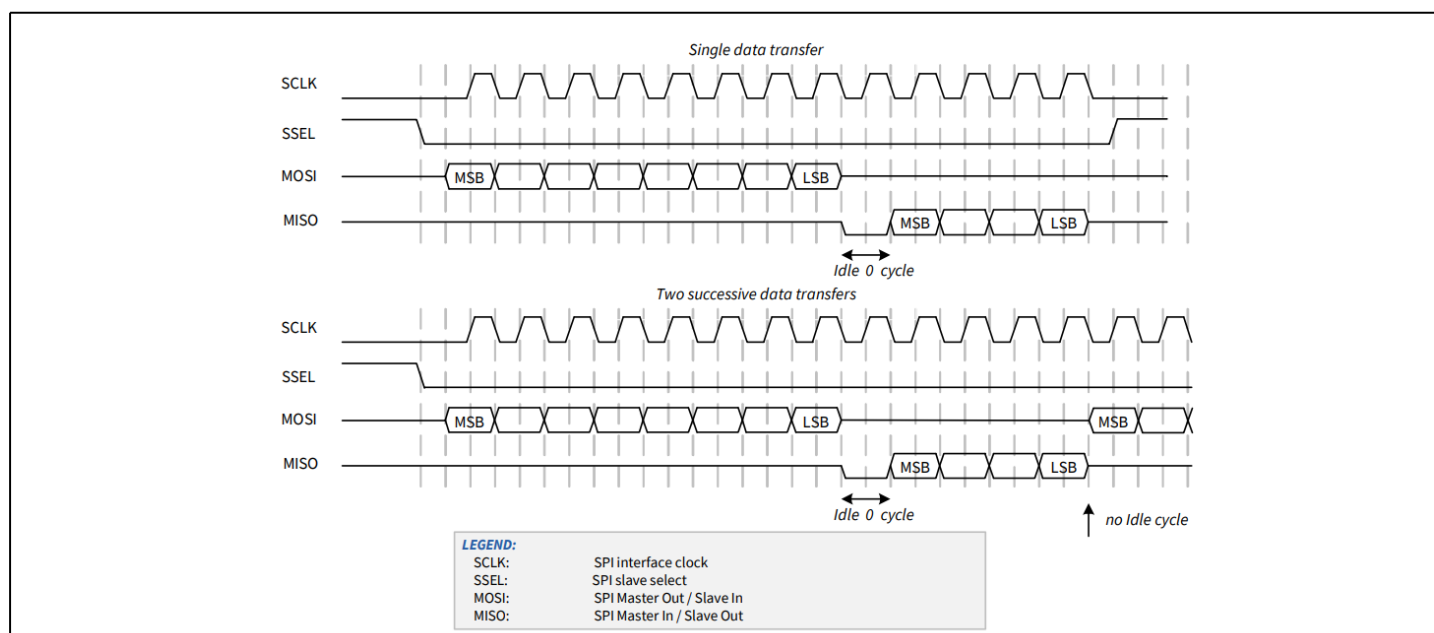


图20 单次数据传输和两次连续数据传输

注意：上图将 MISO 和 MOSI 定义为线路空闲（未传输有效信息）时未定义。空闲期间，它会将输出线路值驱动为“0”（以满足特定主设备 (NXP LPC17xx) 和特定从设备 (MicroChip EEPROM) 的要求）。

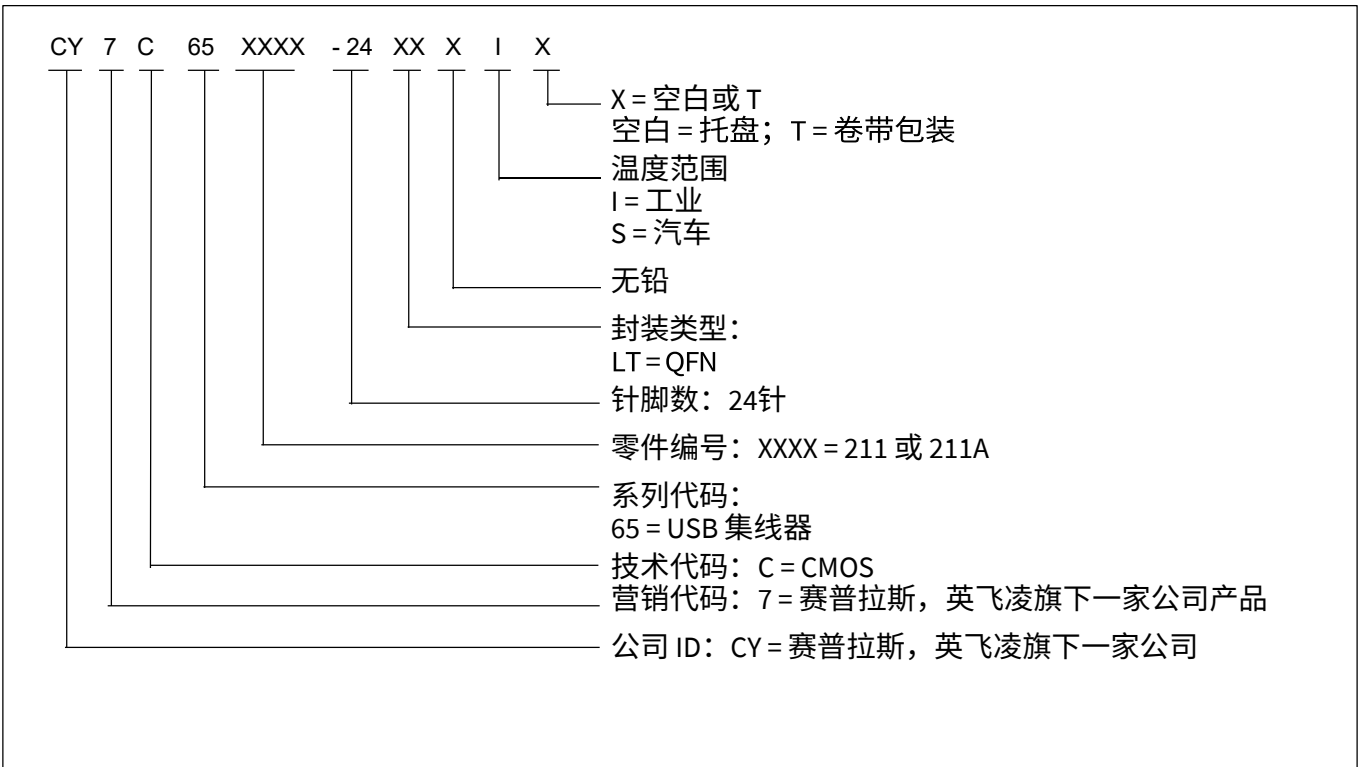
8 订购信息

表 20 列出了 CY7C65211 的主要封装特性和订购代码。如需了解更多信息，请联系您当地的销售代表。

表 20 主要特性和订购信息

Package	Product	Operating range
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free)	CY7C65211-24LTXI	Industrial
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free) – tape and reel	CY7C65211-24LTXIT	Industrial
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free)	CY7C65211A-24LTXI	Industrial
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free) – tape and reel	CY7C65211A-24LTXIT	Industrial
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free)	CY7C65211A-24LQXS	Automotive
24-lead QFN (4.00 × 4.00 × 0.55 mm, 0.5 mm pitch) (Pb-free) – tape and reel	CY7C65211A-24LQXST	Automotive

8.1 订购代码定义



封装信息

9 封装信息

目前计划支持 24 引线 QFN 封装。

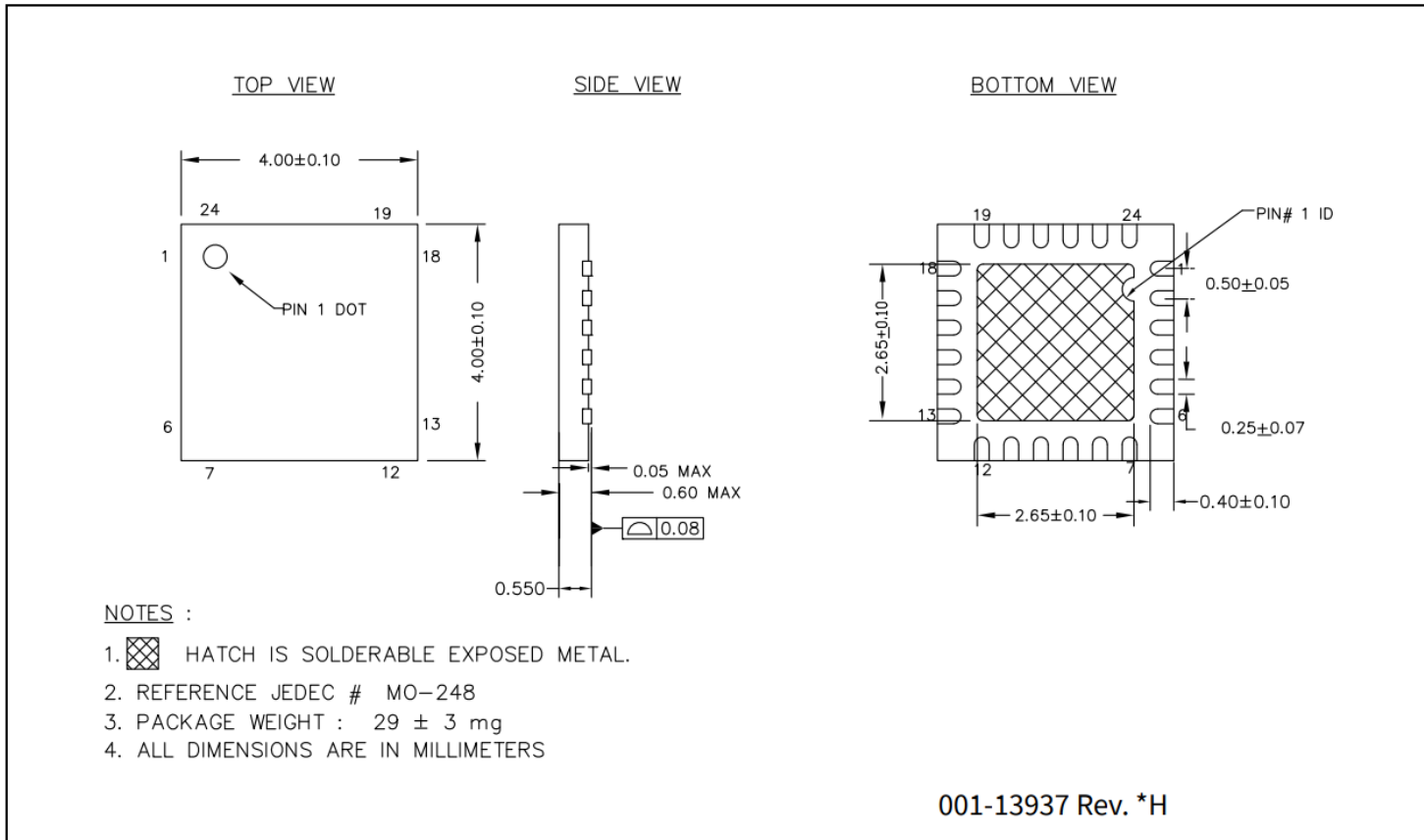


图 21 24 引脚 QFN ((4 × 4 × 0.60 毫米) LQ24A/LQ24B 2.65 × 2.65 EPAD (Sawn)) 封装外形 (PG-VQFN-24) , 001-13937

表21 封装特性

Parameter	Description	Min	Typ	Max	Unit
T _A	Operating ambient temperature (Industrial)	-40	25	85	°C
T _A	Operating ambient temperature (Automotive)	-40	25	105	°C
T _{HJ}	Package θ _{JA}	-	18.4	-	°C/W

表22 回流焊峰值温度

Package	Maximum peak temperature	Maximum time at peak temperature
24-lead QFN	260°C	30 s

表23 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

Package	MSL
24-lead QFN	MSL 3

缩略语

10 缩略语

表24 本文档中使用的缩略语

Acronym	Description
BCD	battery charger detection
CDC	communication driver class
CDP	charging downstream port
DCP	dedicated charging port
DLL	dynamic link library
ESD	electrostatic discharge
GPIO	general purpose input/output
HBM	human-body model
I ² C	inter-integrated circuit
MCU	microcontroller unit
OSC	oscillator
PHDC	personal health care device class
PID	product identification
SCB	serial communication block
SCL	I ² C serial clock
SDA	I ² C serial data
SDP	standard downstream port
SIE	serial interface engine
SPI	serial peripheral interface
VCOM	virtual communication port
USB	Universal Serial Bus
UART	universal asynchronous receiver transmitter
VID	vendor identification

更多信息

11 更多信息

英飞凌在 www.infineon.com 上提供了丰富的数据帮助您选择适合您设计的器件，并快速有效地将器件集成到设计中。如需完整的资源列表，请参阅产品简介：[EZ-USB™ 串行桥接控制器](#)。

- 概述：[USB 产品组合](#)，[产品选择指导](#)
- USB 2.0 产品选择器：[USB 2.0 外围设备控制器](#), [EZ-USB™ 串行桥接控制器](#)
- Knowledge base articles：英飞凌提供大量 USB 知识库文章，涵盖从基础到高级的广泛主题。推荐的入门知识库文章
USB 串行桥接控制器包括：
 - [KBA85909](#) – 英飞凌 USB 串行桥接控制器的主要特性
 - [KBA85920](#) – USB-UART 和 USB-Serial
 - [KBA85921](#) – 使用 CY7C65213 USB-UART LP 桥接控制器替换 FT232R
 - [KBA85913](#) – USB 串行的电源电压范围
 - [KBA89355](#) – USB 串行英飞凌默认 VID 和 PID
 - [KBA92641](#) – USB 串行桥接控制器使用 API 管理 I/O
 - [KBA92442](#) – USB 串行桥接控制器中的非标准波特率
 - [KBA91366](#) – 将 USB 串行设备绑定到 Microsoft® CDC 驱动程序
 - [KBA92551](#) – 使用 Linux® 测试配置为 USB-UART 的 USB 串行桥接控制器
 - [KBA91299](#) – 将外部 I2C 设备与 CYUSBS234/236 DVK 连接，如需完整的知

识库文章列表，请单击[此处](#)。

- 代码示例：[USB 全速](#)
- 开发套件：
 - [CYUSBS232](#)，英飞凌 USB-UART LP 参考设计套件
 - [CYUSBS234](#)，英飞凌 USB 串行（单通道）开发套件
 - [CYUSBS236](#)，英飞凌 USB 串行（双通道）开发套件
- 模式：IBIS
英飞凌 USB 串行（单通道）开发套件

12 文档惯例

12.1 测量单位

表 25 计量单位

Symbol	Unit of measure
°C	degree celsius
DMIPS	Dhrystone million instructions per second
kΩ	kilo-ohm
KB	kilobyte
kHz	kilohertz
kV	kilovolt
Mbps	megabits per second
MHz	megahertz
mm	millimeter
V	volt

勘误表

13 勘误表

本节介绍了 CY7C65211/CY7C65211A USB 串行系列的勘误表。详细信息包括勘误表触发条件、影响范围和可用的解决方法。

若有任何问题，请联系您当地赛普拉斯销售代表。

受影响的器件编号

Part number	Device characteristics
CY7C65211	All variants
CY7C65211A	All variants

合格状态

生产

勘误表摘要

下表定义了勘误表对现有系列器件的适用性。

Items	Affected part numbers	Fix status
[1] The measured I2C Master clock (SCL) frequency is different from the configured clock frequency	CY7C65211	Fixed in CY7C65211A
[2] Data loss during SPI communication at data rate of 3 Mbps	CY7C65211	Fixed in CY7C65211A
[3] USB-Serial as I2C Master reads one extra byte of data than requested by the USB host	CY7C65211	Fixed in CY7C65211A
[4] I2C Reads are slower when USB-Serial is configured as I2C master	CY7C65211 CY7C65211A	No fix
[5] USB-Serial does not report UART frame errors	CY7C65211 CY7C65211A	No fix
[6] USB-Serial does not report MARK or SPACE parity errors	CY7C65211 CY7C65211A	No fix

1. 测量的 I²C 主时钟 (SCL) 频率与配置的时钟频率不同

Problem definition	The measured I ² C clock frequency is 20 percent less than the configured SCL frequency.
Parameters affected	NA
Trigger condition(s)	NA
Scope of impact	I ² C read and write operations will be slower than the configured rate.
Workaround	No workaround
Fix status	Fixed in CY7C65211A

勘误表

2. SPI 通信时数据丢失，数据速率为 3 Mbps

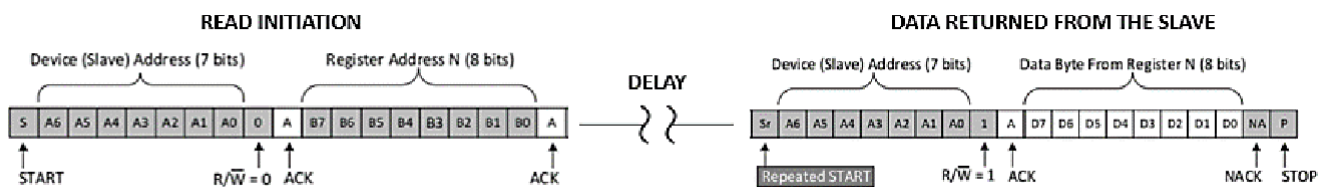
Problem definition	Data loss is observed when using SPI at data rate of 3 Mbps
Parameters affected	NA
Trigger condition(s)	Data rate of 3 Mbps triggers the data loss during SPI communication
Scope of impact	Data loss will be observed at 3 Mbps during SPI communication
Workaround	No workaround
Fix status	Fixed in CY7C65211A

3. USB 串行作为 I²C 主设备读取的数据比 USB 主机请求的多一个字节

Problem definition	USB-Serial configured as an I ² C Master reads an extra byte of data than requested from an I ² C Slave. However, only the requested number of bytes are returned to the USB host.
Parameters affected	NA
Trigger condition(s)	No specific trigger condition. An extra byte of data is read from the slave by the master on every I ² C read.
Scope of impact	I ² C slave may enter an unrecoverable state and hold the SCL line indefinitely, eventually resulting in data loss.
Workaround	No workaround
Fix status	Fixed in CY7C65211A

4. 当 USB 串行配置为 I²C 主设备时，I²C 读取速度较慢

Problem definition	I ² C reads done by USB-Serial configured as I ² C master are observed to be slower. This is because of significant delay between the I ² C read initiation and the reception of data from the I ² C Slave.
--------------------	---



Parameters affected	NA
Trigger condition(s)	No specific trigger condition. The delay is observed between every I ² C Read initiation from the master and reception of slave data.
Scope of impact	I ² C read operations from the master are slower
Workaround	KBA227320 mentions the steps needed to be taken for reducing this delay
Fix status	No fix. Workaround is proven.

勘误表

5. USB 串行不报告 UART 帧错误

Problem definition	USB-Serial does not report UART frame errors while receiving UART data when the number of stop bits is set as '1'
Parameters affected	NA
Trigger condition(s)	USB-Serial fails to report a UART Frame error when the number of stop bits is set as '1'. It correctly reports the error when the stop bits is not '1'.
Scope of impact	No impact
Workaround	No workaround. In general, applications using UART will have to include checksum or CRC in the data to ensure frame integrity.
Fix status	No fix

6. USB 串行不报告 MARK 或 SPACE 奇偶校验错误

Problem definition	USB-Serial does not report UART parity error while receiving the data when configured for MARK or SPACE parity.
Parameters affected	NA
Trigger condition(s)	USB Serial fails to report UART parity errors while receiving data when configured for MARK or SPACE parity. Note that USB-Serial detects parity errors when configured for ODD or EVEN parity settings.
Scope of impact	No impact
Workaround	No workaround. In general, applications using UART will have to include checksum or CRC in the data to ensure frame integrity.
Fix status	No fix

修订记录

修订记录

Document revision	Date	Description of changes
*F	2014-02-21	Updated Ordering information : Updated part numbers.
*G	2015-01-19	Added More information . Updated to new template.
*H	2015-06-23	Updated Features: Updated description. Updated Functional overview: Updated Serial communication: Updated UART interface: Updated description. Updated I2C interface: Updated description. Updated System resources: Updated Power system: Updated description. Updated Internal 32-kHz oscillator: Updated description. Updated Reset: Updated description. Updated Software: Updated Drivers for Windows operating systems: Updated description. Updated Windows-CE support: Updated description. Updated Electrical specifications: Updated Operating conditions: Updated details corresponding to V_{BUS} supply voltage. Updated Device-level specifications: Updated Table 5: Changed maximum value of V_{BUS} parameter from 5.25 V to 5.5 V. Updated Table 6: Removed F1 parameter and its details. Removed F2 parameter and its details. Updated Pin description: Updated details in “Description” column of pin 15. Updated USB power configurations: Updated Self-powered configuration: Updated Figure 4. Updated Application examples: Updated USB to SPI Bridge: Updated description. Updated Package information: spec 001-13937 – Changed revision from *E to *F. Updated to new template. Completing Sunset Review.

修订记录

Document revision	Date	Description of changes
*I	2015-12-24	Updated Document Title to read as “CY7C65211/CY7C65211A, USB-Serial single-channel (UART/I²C/SPI) bridge with CAPSENSE™ and BCD”. Included details of CY7C65211A part number in all instances across the document. Updated Features: Updated description. Added CY7C65211 and CY7C65211A features comparison. Updated More information: Updated description. Updated Functional overview: Updated Serial communication: Updated UART interface: Updated description. Updated UART flow control: Updated description. Updated SPI interface: Updated description. Updated Internal flash configuration: Updated Table 2: Updated details in “Default Value” column corresponding to USB Product ID (PID) parameter. Updated Electrical specifications: Updated Operating conditions: Updated details corresponding to “V_{BUS} supply voltage”. Updated Device-level specifications: Updated Table 5: Changed maximum value of V_{BUS} parameter from 5.5 V to 5.25 V. Updated details in “Details/Conditions” column corresponding to I_{DD2} parameter. Updated Pin description: Updated details in “Description” column corresponding to V_{BUS} pin. Updated USB power configurations: Updated USB bus-powered configuration: Updated Figure 3. Updated Self-powered configuration: Updated Figure 4. Updated USB bus-powered with variable I/O voltage: Updated Figure 5. Updated Application examples: Updated USB to RS232 bridge: Updated Figure 6. Added USB to RS485 Bridge. Updated Battery-operated, bus-powered USB to MCU with battery charge detection: Updated Figure 9. Updated Figure 10. Updated CAPSENSE™: Updated Figure 13. Updated USB to I²C bridge: Updated Figure 14. Updated USB to SPI Bridge: Updated Figure 15. Updated Ordering information: Updated part numbers. Updated Ordering code definitions.
*J	2017-05-03	Updated Cypress Logo and Copyright.

修订记录

Document revision	Date	Description of changes
*K	2018-03-21	Updated Ordering information : No change in part numbers. Replaced “Tube” with “Tray” in Ordering code definitions .
*L	2019-06-11	Added Errata . Updated to new template.
*M	2024-03-27	Added Automotive temperature range related information in all instances across the document. Updated Features : Updated description. Updated Applications : Updated description. Updated More information : Updated description. Updated hyperlinks. Updated Functional overview : Updated CAPSENSE™ : Updated description. Updated Software : Updated Drivers for Windows operating systems : Updated hyperlinks. Updated Internal flash configuration : Updated hyperlinks. Updated Ordering information : Updated part numbers. Updated Ordering code definitions . Migrated to Infineon template.
*N	2024-05-06	Updated metadata.

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-05-06 Published by

**Infineon Technologies AG
81726 Munich, Germany**

© 2024 Infineon Technologies AG. All Rights Reserved.

Do you have a question about this document?

Email:
erratum@infineon.com

**Document
reference 001-
82042 Rev. *N**

IMPORTANT NOTICE

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffungsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

WARNINGS

Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.