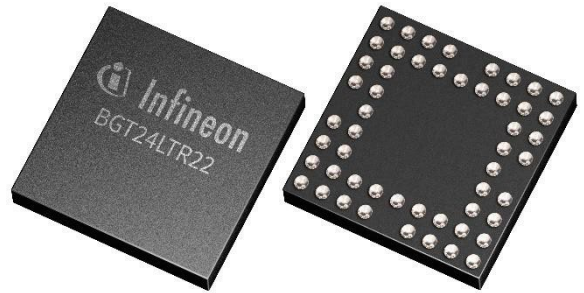


英飞凌 BGT24LTR22

英飞凌 用于智能传感应用的低功耗多通道 24GHz 雷达 MMIC

特性

- 24 GHz 收发器 MMIC (2 个 TX, 2 个 RX)
- 完全集成的低相噪 VCO
- 输出功率可调的中功率放大器
- 综合功率检测器
- 同频低噪声正交接收器
- 可配置的模拟基带放大级
- 频率分频
- 低功耗
- 多模式运行 (主模式/从模式)
- 完全静电放电保护装置
- 单端 RF 终端
- 单电源电压 1.5V
- WFWLB-52-3 引脚塑料封装, 尺寸为 3.63mmx3.63mm
- 无铅 (符合 RoHS 要求) 封装



潜在应用

- 智能家电
- 无人机防撞
- 交通监控
- 安全应用

描述

BGT24LTR22 是一款用于 24 GHz 雷达应用的低功耗、低噪声多通道硅锗收发器 MMIC。它为模拟信号的生成和接收提供了构件, 工作频率范围为 24.0 GHz 至 24.25 GHz。为支持雷达系统设计, 实现了控制芯片的集成数字块。

该器件采用英飞凌的 B11HFC BiCMOS 技术制造, 截止频率高于 300GHz。它采用英飞凌塑料嵌入式晶圆级球栅阵列 (eWLB) 封装, 可在标准 SMT 流程中进行加工。

本数据手册的原文使用英文撰写。为方便起见, 英飞凌提供了译文; 由于翻译过程中可能使用了自动化工具, 英飞凌不保证译文的准确性。为确保准确性, 请务必访问 infineon.com 参考最新的英文版本 (控制文档)。

目录

目录

特性	1
潜在应用	1
描述	1
目录	2
1 电气特性	3
1.1 绝对最大额定值	3
1.2 ESD 完整性	4
1.3 电源	4
1.4 TX部分	4
1.5 RX部分	5
1.6 分频器	6
2 SPI接口	7
2.1 SPI 时序要求	7
3 框图和引脚说明	8
3.1 框图	8
3.2 引脚布局	9
3.3 引脚定义和功能	9
4 封装尺寸和占用空间	11

电气特性

1 电气特性

注意： 测试 ■ 表示参数不进行生产测试。分别通过设计或特征描述进行了验证。

1.1 绝对最大额定值

表 1 绝对最大额定值： $T_A = -40\text{ °C} \dots 85\text{ °C}$ ；所有电压均接地，引脚通入正向电流（除非另有说明）

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
Supply voltage	V_{DD}	-0.3	-	$V_{DD,max} + 0.3$	V	
DC voltage at RF pins	$V_{DC,RF}$	0	-	0	V	DC-short at RF pins (RX1, RX2, TX1, TX2) to GND
DC voltage at VCO tuning pin VTUNE	V_{TUNE}	0	-	5	V	
Voltage applied to all other user I/O pins	$V_{DC,I/O}$	-0.3	-	$V_{DD} + 0.3$	V	
RF input power RX inputs	P_{RF}	-	-	0	dBm	Pins RX1, RX2
Total power dissipation	P_{DISS}	-	-	500	mW	
Storage temperature range	T_{STG}	-40	-	150	°C	
Operational temperature range	T_C	-40	-	+85	°C	Temperature at package soldering point
Thermal resistance of package	$R_{th,P}$	-	18	-	K/W	Represents bulk silicon to package solder balls

注意： 应力超过最大超过此处所列最大值应力可能会对器件造成永久性损坏。长时间暴露在绝对最大额定值条件下可能会影响器件的可靠性。最大额定值是绝对额定值；超过其中一个值可能会对集成电路造成不可逆转的损坏。

电气特性

1.2 ESD完整性

Table 2 ESD integrity

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
ESD robustness HBM ¹	$V_{ESD-HBM}$	-1	-	1	kV	All pins
ESD robustness CDM ²	$V_{ESD-CDM}$	-500	-	500	V	All pins

1) 根据 ANSI/ESDA/JEDEC JS-001 (R = 1.5 kOhm、C = 100pF) 进行静电放电灵敏度测试，人体模型 (HBM) - 元件级

2) 根据 ESDA/JEDEC JS-002 Field-Induced Charged Device Model (CDM)，微电子元件静电放电耐受阈值测试方法

请注意，这一结果可能会

- 英飞凌规定的生产过程中的批次差异
- 特定测试装置的变化

1.3 电源

表 3 电源电气特性：T_A = -40 °C ... 85 °C

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
Supply voltage	V_{DD}	1.45	1.5	1.6	V	
Supply current nominal operation mode	I_{DD_ON}	-	170	230	mA	SPI Settings – Refer to UG17263
Supply current in reduced power consumption mode	I_{DD_RED}	-	135	-	mA	SPI Settings – Refer to UG17263
Supply current standby-mode	I_{DD_STDBY}	-	-	1	mA	SPI Settings – Refer to UG17263

1.4 TX 部分

表 4 TX 部分电气特性：T_A = -40 °C ... 85 °C，V_{DD} = 1.45 V ... 1.6 V；所有参数均用于主模式操作（除非另有说明）

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
VCO frequency range	f_{VCO}	24.0	-	24.25	GHz	
VCO phase noise	P_N	-	-65 -85	-50 -70	dBc/Hz	@10kHz offset @100kHz offset
VCO AM noise	P_{AM}	-	-148	-	dBc/Hz	@100kHz offset
Tuning voltage to cover VCO frequency range	V_{TUNE}	0	0.7	3	V	ISM band covered from 0 V to 1.5 V

电气特性

表 4 TX 部分电气特性: TA = -40 °C ... 85 °C, V_{DD} = 1.45 V ... 1.6 V; 所有参数均用于主模式操作 (除非另有说明)

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
VCO tuning sensitivity within VCO frequency range	$\Delta f / \Delta V_{TUNE}$	500	1600	3000	MHz/V	
VCO temperature drift within VCO frequency range	$\Delta f / \Delta T$	-	-5	-	MHz/K	
2 nd Harmonic suppression	$\Delta P_{fund,H2}$	15	27	-	dBc	
VCO nonharmonic suppression	P_{SPUR}	-	-55	-40	dBm	
TX output power ¹	P_{TX1}	1	5	9.5	dBm	
TX output power dynamic range	ΔP_{OUT}	17	24	-	dB	
TX load impedance	Z_{TX1}	-	50	-	Ω	Single-ended at outer edge of compensation structure on P CB as indicated in UG172630

1.5 RX 部分

表 5 RX 部分电气特性: TA = -40 °C ... 85 °C, V_{DD} = 1.45 V ... 1.6 V; 所有参数均在主模式下运行 (除非另有说明)

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
RX frequency range	f_{RX}	24.0	-	24.25	GHz	
Single-sideband noise figure ¹	NF_{SSB}	-	8	16.5	dB	@ f _{IF} = 200 kHz – Bypass Mode SPI configurable – Refer to UG172630
		-	8.5	15.5		@ f _{IF} = 200 kHz – ABB Mode SPI configurable – Refer to UG172630
RF downconverter conversion gain ¹	G_{DC}	16	25	33	dB	@ f _{IF} = 200 kHz – Bypass Mode SPI configurable – Refer to UG172630
Analog baseband Gain	G_{ABB}	-	0/30/35/40/ 45/50/55/60	-	dB	Configurable via SPI
Input 1 dB compression point	IP_{1dB}	-	-19	-	dBm	RX in Bypass Mode
LO input power	P_{LOIN}	-	-10	-	dBm	For slave mode operation

¹有关参数随温度变化的更多详情, 请参阅 UG172630

电气特性

表 5 RX 部分电气特性: $T_A = -40\text{ }^\circ\text{C} \dots 85\text{ }^\circ\text{C}$, $V_{DD} = 1.45\text{ V} \dots 1.6\text{ V}$; 所有参数均在主模式下运行
(除非另有说明)

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
Baseband high pass filters cut off frequency	F_{c-hpf}	-	20/50/80/100	-	kHz	Configurable via SPI 1 st order, -3 dB definition
Baseband low pass filters cut off frequency	F_{c-lpf}	-	600	-	kHz	4 th order, -3 dB definition
Quadrature phase imbalance	ε_p	-10	-	10	deg	
Quadrature amplitude imbalance	ε_A	-1.5	-	1.5	dB	
IF output impedance	Z_{IF}	-	400	-	Ω	Differential
IF output impedance – Bypass Mode	Z_{IFBY}	-	1	-	k Ω	Differential
IF output common mode voltage	V_{IFCMD}	-	0.75	-	V	
IF output power supply rejection ratio	$PSRR$	-	60	-	dB	@ DC
RX input impedance	Z_{RXIN}	-	50	-	Ω	Single-ended at outer edge of compensation structure on PCB as indicated in UG172630

1.6 分频器

表 6 分频器电气特性: $T_A = -40\text{ }^\circ\text{C} \dots 85\text{ }^\circ\text{C}$, $V_{DD} = 1.45\text{ V} \dots 1.6\text{ V}$, 频率 = 24GHz

Parameter	Symbol	Value			Unit	Note/ Test Condition
		Min.	Typ.	Max.		
Dividing factor 1	D_{DIV1}	-	2 ²⁰	-	-	selectable via SPI
Dividing factor 2	D_{DIV2}	-	2 ¹⁶	-	-	selectable via SPI
Dividing factor 3	D_{DIV3}	-	2 ¹⁴	-	-	selectable via SPI
Dividing factor 4	D_{DIV4}	-	2 ¹³	-	-	selectable via SPI
Dividing factor 5	D_{DIV5}	-	16	-	-	selectable via SPI
Divider output power	P_{DIV5}	-13	-5	0	dBm	For dividing factor 5 - @50 Ohms load
Divider output voltage range	V_{DIV}	0	-	V_{DD}	V	For dividing factors 1 to 4
External capacitive load	$C_{extLoad}$	-	-	15	pF	For dividing factors 1 to 4

SPI 接口

2 SPI 接口

2.1 SPI时序要求

BGT24LTR22 采用 4 线 SPI 接口进行配置。它用于通过寄存器配置 BGT24LTR22 芯片的内部模块。主要任务是设置 TX 和/或 RX 链以及基带部分的工作模式。与外部微控制器的通信通过四个专用引脚 SPIDI、SPIDO、SPICS 和 SPICLK 完成。图 1 展示了 SPI 的计时方式。工作边沿 "是 SPICLK 时钟的上升沿。主应用处理器在 SPIDI 下降沿为 BGT24LTR22 提供数据，BGT24LTR22 在上升沿采样数据。主应用处理器在 SPIDO 的上升沿读取数据。有关控制 MMIC 的 SPI 寄存器的所有详细信息，请参阅应用说明 UG172630。

注：异步复位(SPIRST) 必须在 SPICLK 下降沿前至少 10 ns 取消置信。

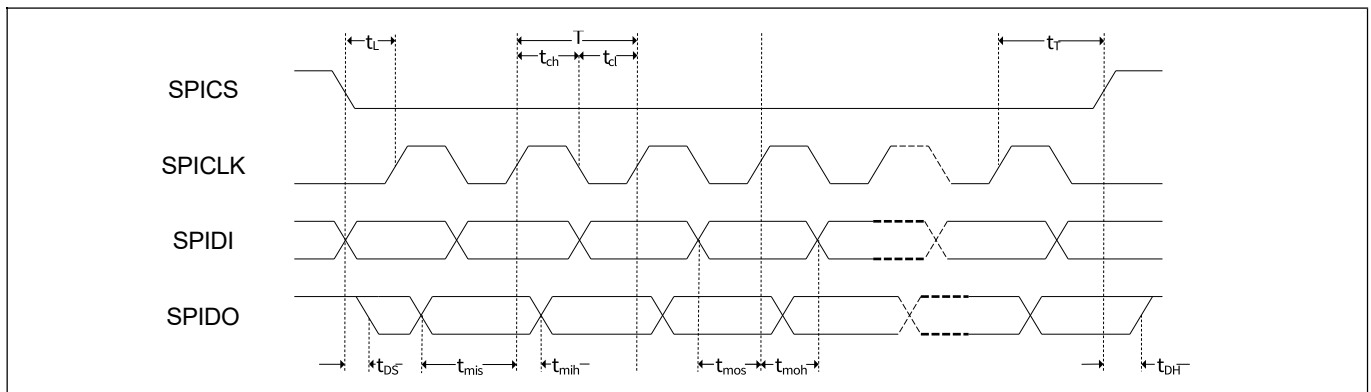


图 1 SPI 时序图

表 7 SPI 接口时序要求

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
SPI clock period	T	20			ns	50MHz, with <1% clock jitter
Clock high time	t _{ch}	9			ns	
Clock low time	t _{cl}	9			ns	
Setup time SPIDI	t _{mos}	5			ns	
Hold time SPIDI	t _{moh}	5			ns	
Setup time SPIDO	t _{mis}	5			ns	
Hold time SPIDO	t _{mih}	1			ns	
Delay time from the output pad logic	t _{pad_out_dly}			5	ns	

框图和引脚说明

3 框图和引脚说明

3.1 框图

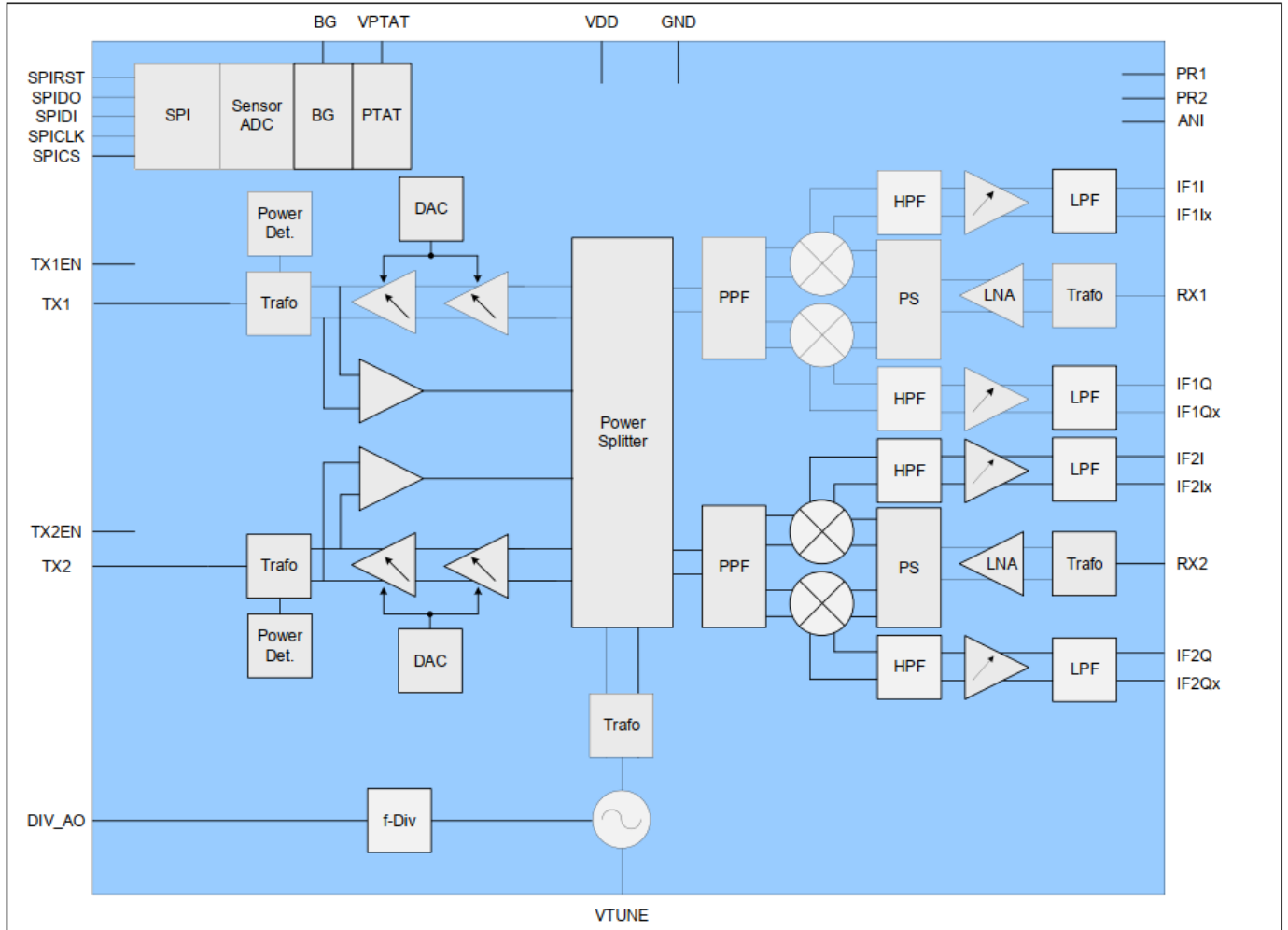


图 2 BGT24LTR22 框图

框图和引脚说明

3.2 引脚布局

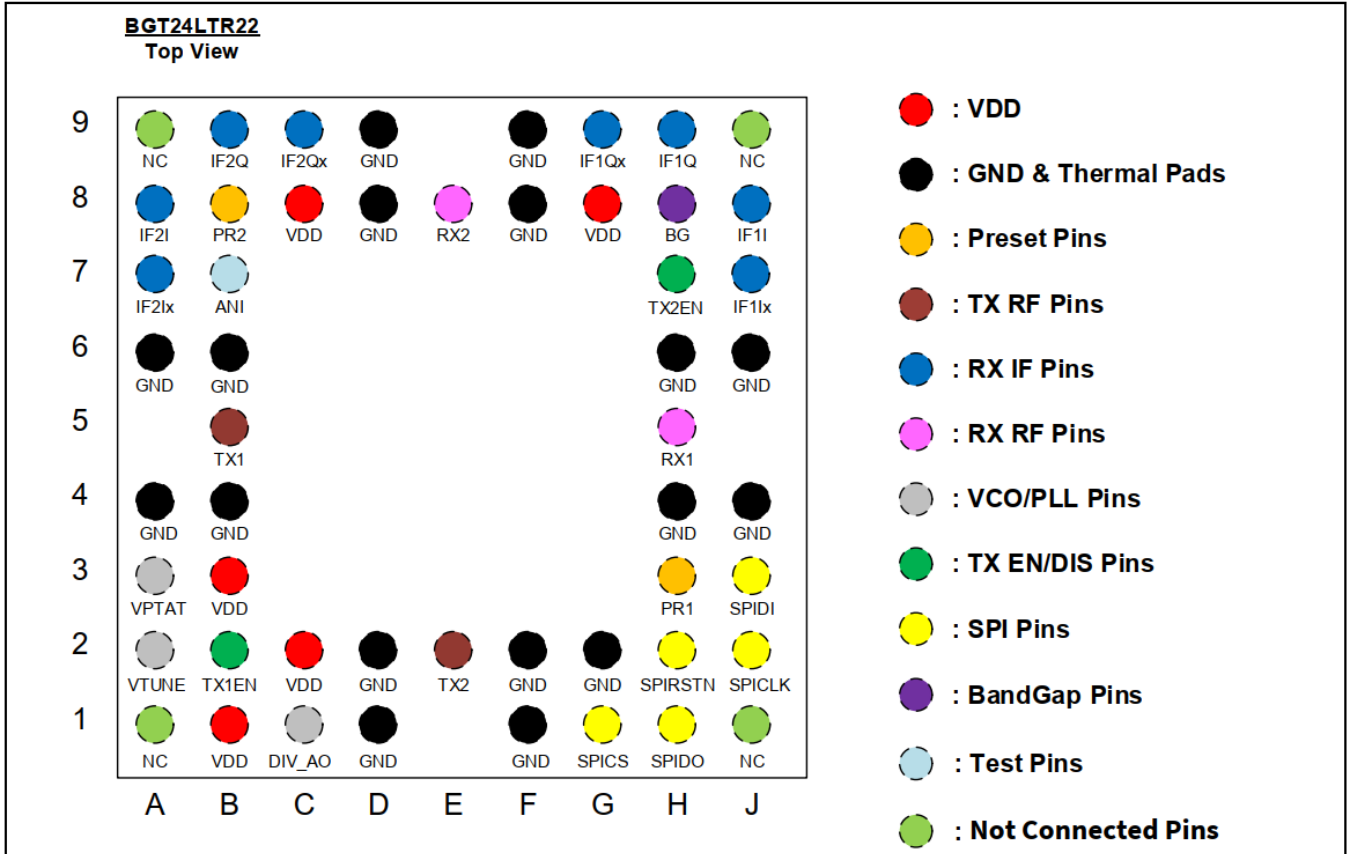


图 3 引脚布局 (俯视图)

3.3 引脚定义和功能

表 8 引脚定义和功能

Pin Number	Name	Function
A1, A9, J1, J9	NC	No connection
B1, B3, C2, C8, G8	VDD	DC supply voltage
H5	RX1	RF input - receiver 1
E8	RX2	RF input - receiver 2
E2	TX2	Bidirectional RF I/O RF output – transmitter 2/LO input 2
B5	TX1	Bidirectional RF I/O RF output – transmitter 1/LO input 1
J8, J7	IF11, IF11x	Complementary in phase downconverter IF output – receiver 1
H9, G9	IF1Q, IF1Qx	Complementary quadrature phase downconverter IF output - receiver 1
A8, A7	IF21, IF21x	Complementary in-phase downconverter IF output – receiver 2

框图和引脚说明

表 8 引脚定义和功能

Pin Number	Name	Function
B9, C9	IF2Q, IF2Qx	Complementary quadrature phase downconverter IF output - receiver 2
A4, A6, B4, B6, D1, D2, D8, D9, F1, F2, F8, F9, G2*, H4, H6, J4, J6	GND	Ground
H3	PR1	Mode select - pin 1
B8	PR2	Mode select - pin 2
C1	DIV_AO	Frequency divider output
B2	TX1EN	Enable transmitter 1
H7	TX2EN	Enable transmitter 2
H8	BG	Bandgap voltage output
A2	VTUNE	VCO frequency tuning input
A3	VPTAT	PTAT voltage source output
G1	SPICS	SPI chip select (spi_cs_i)
H1	SPIDO	SPI data out (spi_do_o)
H2	SPIRST	SPI reset
J2	SPICLK	SPI clock (spi_clk_i)
J3	SPIDI	SPI data in (spi_di_i)
B7	ANI	Analog input for testing

注： SPI 编程时，必须将 G2 引脚连接到地。

4 封装尺寸和占用空间

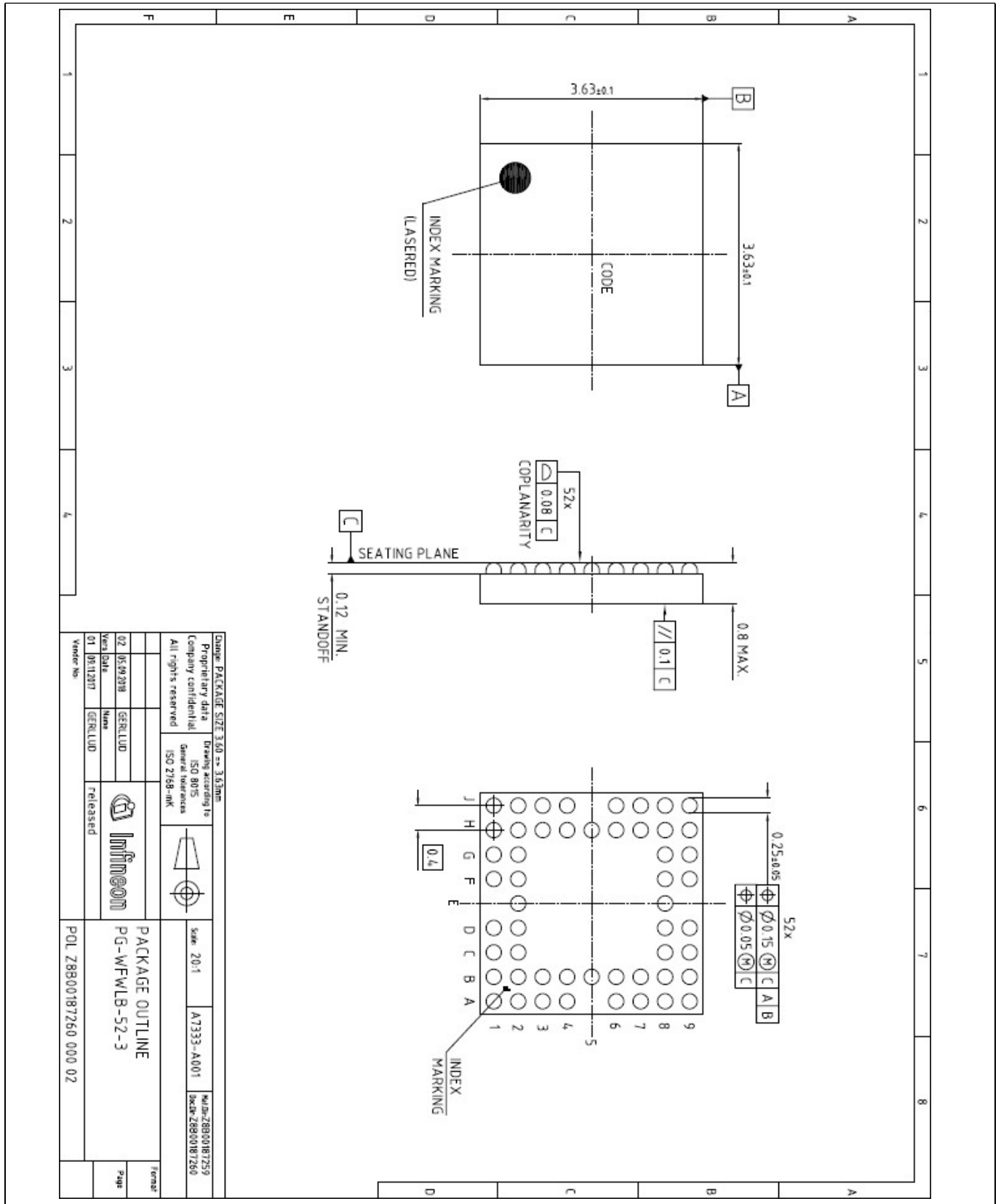


图 4 封装外形 WFVLB-52-3 的俯视图、侧视图和底视图

封装尺寸和占用空间

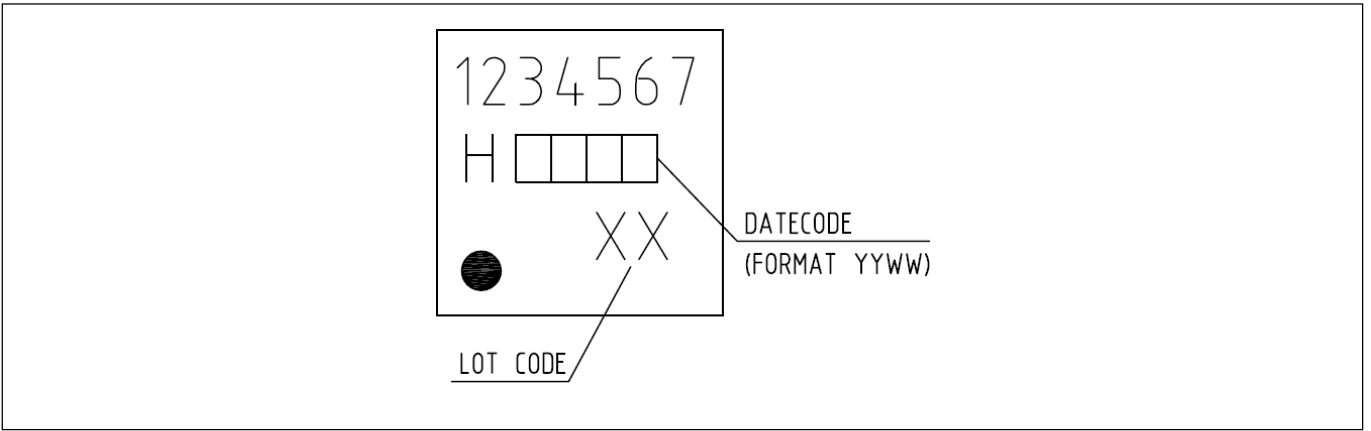


图 5 WFWLB-52-3 的标记布局

封装尺寸和占用空间

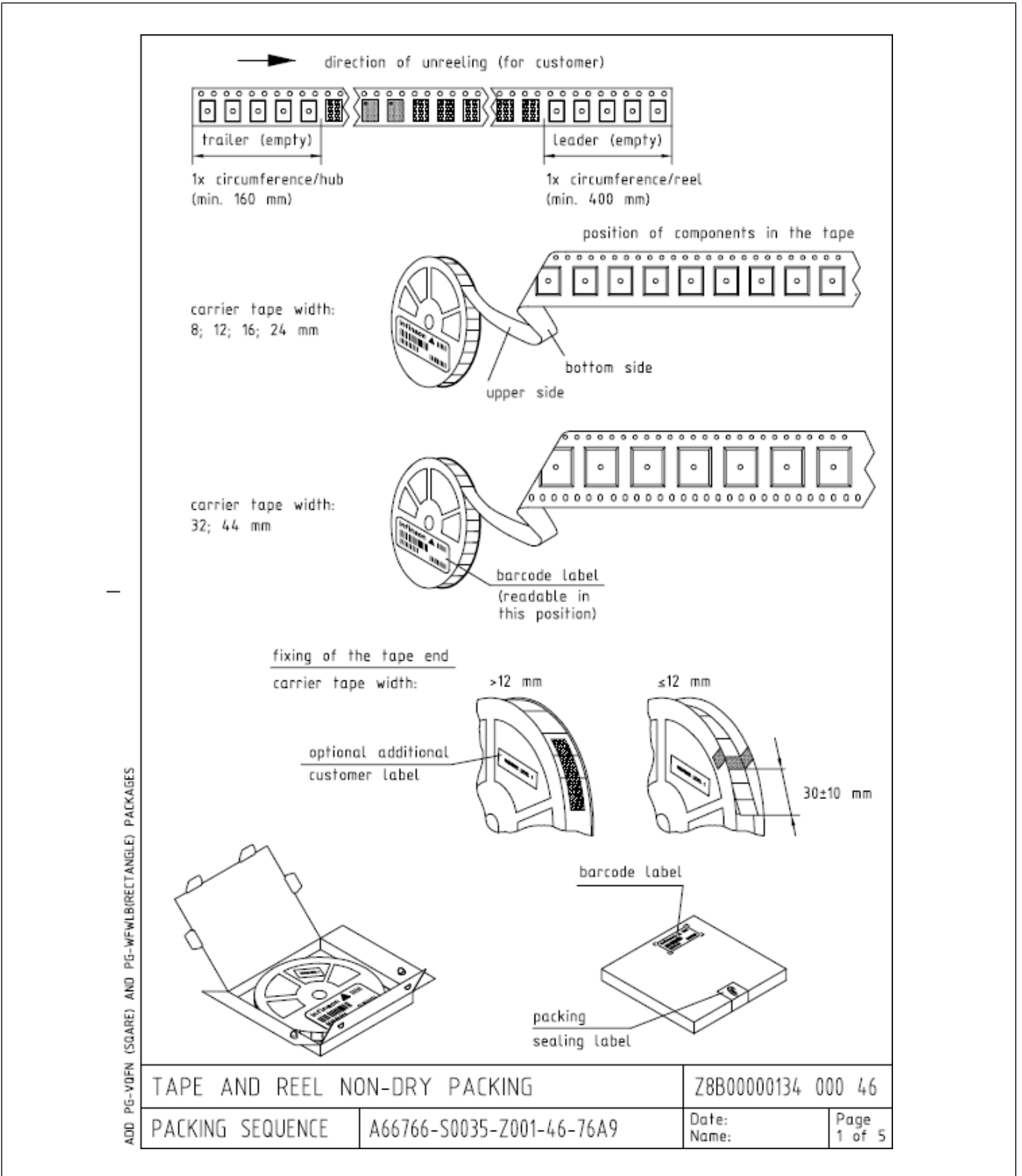


图 6 WFVLB-52-3 的卷带

封装尺寸和占用空间

修订记录

Document version	Date of release	Description of changes
V1.0	2020-01-26	Initial release



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-04-20

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com