

英飞凌 6ED2230S12T 集成自举二极管和 OCP 的 1200 V 三相栅极驱动器

特性

- 英飞凌薄膜SOI技术
- 完全运行至 +1200 V
- 集成超-快速自举二极管
- 浮动通道设计用于自举操作
- 输出拉/灌电流能力 +0.35 A/-0.65A
- SOI 技术可耐受高达 -100 V 的负瞬态电压（脉冲宽度高达 700 ns）
- 双通道欠压锁定
- 直通保护
- 兼容 3.3 V、5 V 和 15 V 输入逻辑
- 具有 ±5%精度 ITRIP 阈值的过流保护
- 在同一引脚上实现故障报告、自动故障清除和使能功能 (RFE)
- 匹配所有通道的传播延迟
- 集成 460 ns 死区保护时间
- VCC 支持高达 25 V
- 2kV 人体模型静电放电

产品概要

$V_{S_OFFSET} = \leq 1200 \text{ V}$
 $V_{CC} = 13 \text{ V} - 20 \text{ V}$
 $I_{O+}/I_{O-}(\text{典型值}) = +0.35 \text{ A} / -0.65 \text{ A}$
 $t_{ON}/t_{OFF}(\text{典型值}) = 700 \text{ ns} / 650 \text{ ns}$
 死区时间 (典型值) = 460 ns

封装



DSO-24 (DSO-28 已移除 4 个引脚)

典型应用

- 工业驱动
- 用于泵、风扇电机控制的嵌入式逆变器
- 商用和轻型商用空调

产品验证

符合 JEDEC78/20/22 相关测试的工业应用要求

订购信息

Base part number	Package type	Standard pack		Orderable part number
		Form	Quantity	
6ED2230S12T ¹⁾	DSO-24	Tape and Reel	1000	6ED2230S12TXUMA1

1 也可作为“薄膜上锯切晶圆”进行芯片销售，零件编号为 6ED2230S12C。请联系英飞凌了解更多信息

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

6ED2230S12T 是一种高压、高速驱动器，具有三个独立的高侧和低侧参考输出通道，适用于三相应用。专有的 HVIC 和门锁免疫 CMOS 技术可实现坚固耐用的单片结构。逻辑输入与标准 CMOS 或 TTL 输出兼容，低至 3.3 V 逻辑。该电阻器还可以提供终止所有六个输出的过流保护 (OCP) 功能。提供开放漏极故障信号来指示已发生过流关断。通过 RC 网络在外部编程的延迟后，故障情况会自动清除。输出驱动器具有高脉冲电流缓冲级，可将驱动器的交叉传导降至最低。浮动通道可用于驱动高侧配置中的 N 通道功率 MOSFET 或 IGBT，其工作电压高达 1200 V。传播延迟相匹配，以简化 HVIC 在高频应用中的使用。

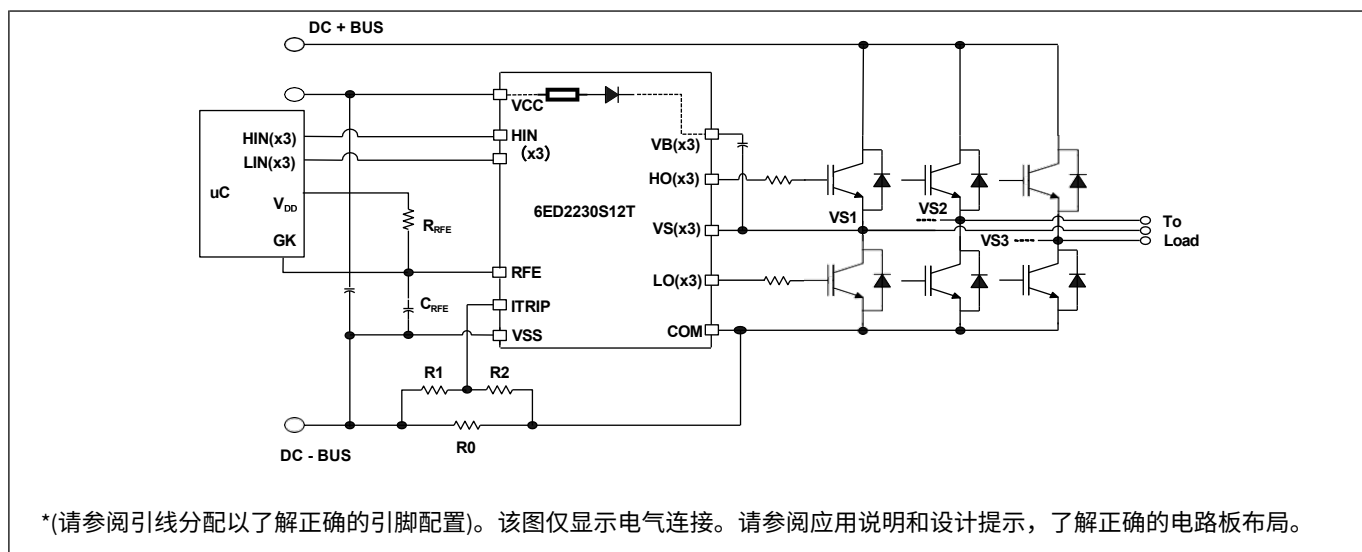


图1 典型应用框图



目录

产品验证 1

描述 2

目录 3

1 框图 4

2 引脚配置和功能 5

2.1 引脚配置 5

2.2 引脚功能 5

3 电气参数 6

3.1 绝对最大额定值 6

3.2 推荐的工作条件 6

3.3 静态电气特性 7

3.4 动态的电气特征 8

4 应用信息和额外的细节 9

4.1 绝缘栅双极晶体管/场效应晶体管门极驱动 9

4.2 开关和时间关系 9

4.3 死区时间和匹配的传播延迟 10

4.4 输入逻辑兼容性 11

4.5 欠压锁定 11

4.6 直通保护 12

4.7 使能，故障报告和可编程故障清除计时器 12

4.8 过流保护 13

4.9 真值表： 欠压锁定， ITRIP和使能 13

4.10 先进的输入滤波器 14

4.11 窄脉冲 / 噪声抑制 14

4.12 集成自举二极管 15

4.13 耐受 负向的 VS 瞬态电压 15

4.14 印刷电路板布局技巧 17

5 质量信息 18

6 相关产品 19

7 封装信息 20

8 额外的文档和资源 21

8.1 英飞凌在线的论坛资源 21

9 修订记录 22

1 框图

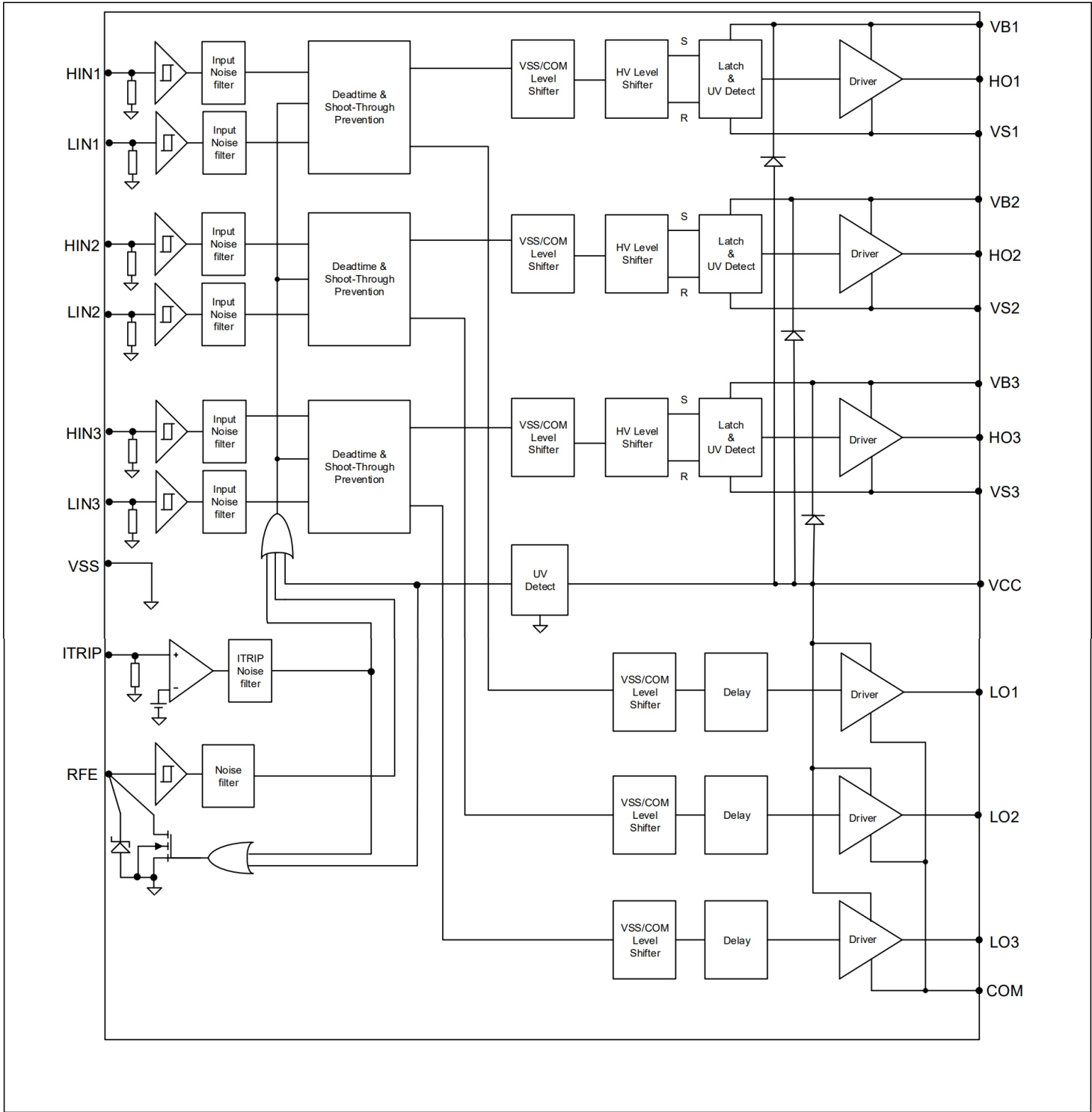


图2 功能框图

2 引脚配置和功能

2.1 引脚配置

HIN1	1	24	VB1
HIN2	2	23	HO1
HIN3	3	22	VS1
LIN1	4		
LIN2	5		
LIN3	6	21	VB2
ITRIP	7	20	HO2
RFE	8	19	VS2
VCC	9		
VSS	10		
COM	11		VB3
LO1	12	18	HO3
LO2	13	17	VS3
LO3	14	16	NC
		15	

图3 6ED2230S12T 引脚分配（顶视图）

2.2 引脚功能

表 1

Symbol	Description
HIN1,2,3	Logic input for high side gate driver output (HO), in phase
LIN1,2,3	Logic input for low side gate driver output (LO), in phase
VB1,2,3	High side floating supply
HO1,2,3	High side gate drive output
VS1,2,3	High side floating supply return
VCC	Low side and logic fixed supply
LO1,2,3	Low side gate drive output
COM	Low side return
VSS	Logic ground
ITRIP	Analog input for over-current shutdown. When active, ITRIP shuts down outputs and activates RFE low. When ITRIP becomes inactive, RFE stays active low for an externally set time t_{FLTCLR} , then automatically becomes inactive (open-drain high impedance).
RFE	Integrated fault reporting function like over-current (ITRIP), or low-side undervoltage lockout and the fault clear timer. This pin has negative logic and an open-drain output. The use of over-current protection requires the use of external components.



3 电气参数

3.1 绝对最大额定值

绝对最大额定值指器件必须应用在极限参数以内，否则可能导致器件损坏。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。热阻抗和功率耗散额定值是在装板和静止空气条件下测得的。

Table 2 绝对最大额定值

Symbol	Definition	Min.	Max.	Units
V _{CC}	Low-side supply voltage	-0.3	25	
V _{IN}	Logic input voltage (LIN, HIN, RFE, ITRIP)	V _{SS} - 5	V _{CC} + 0.3	
V _{B 1,2,3}	High-side floating well supply voltage (Note 1)	-0.3	1225	
V _{S 1,2,3}	High-side floating well supply return voltage	V _{B 1,2,3} - 25	V _{B 1,2,3} + 0.3	V
V _{HO 1,2,3}	Floating gate drive output voltage	V _{S 1,2,3} - 0.3	V _{B 1,2,3} + 0.3	
V _{LO 1,2,3}	Low-side output voltage	-0.3	V _{CC} + 0.3	
V _{SS}	Logic ground	V _{CC} -25	V _{CC} + 0.3	
dV _S /dt	Allowable V _S offset supply transient relative to COM	—	50	V/ns
P _D	Package power dissipation @ T _A ≤ +25°C	—	1.3	W
R _{thJA}	Thermal resistance, junction to ambient	—	75	°C/W
T _J	Junction temperature	—	150	°C
T _S	Storage temperature	-55	150	
T _L	Lead temperature (soldering, 10 seconds)	—	300	

3.2 推荐运行条件

为了正常运行，应在建议的条件下使用该设备。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。推荐运行条件

表 3 推荐运行条件

Symbol	Definition	Min	Max	Units
V _{CC}	Low-side supply voltage	13	20	
V _{IN}	Logic input voltage (LIN, HIN, ITRIP)	V _{SS}	V _{SS} + 5	
V _{RFE}	RFE logic input voltage	V _{SS}	V _{CC}	
V _{B1,2,3}	High-side floating well supply voltage	V _{S1,2,3} + 12	V _{S1,2,3} + 20	V
V _{S1,2,3}	High-side floating well supply offset voltage ¹⁾	COM - 8	1200	
V _{St}	Transient High-side floating well supply offset voltage ²⁾	- 100	1200	
V _{HO1,2,3}	Floating gate drive output voltage	V _{S1,2,3}	V _{B1,2,3}	
V _{LO1,2,3}	Low-side output voltage	0	V _{CC}	
V _{SS}	Logic ground	- 5	5	
T _A	Ambient temperature	-40	125	°C

1: V_S 为 -8V 至 +1200 V 时逻辑操作。V_S 为 -8V 至 -V_{BS} 时逻辑状态保持

2: 如果 V_{CC} > V_B，则 V_{CC} 和 V_{Bx} 引脚之间的内部自举二极管会产生额外的功率耗散。电桥输出对高达 -100 V 的负瞬态电压的不敏感性无需进行生产测试，而是通过设计/特性验证。



3.3 静态电气特性

$(V_{CC} - COM) = (V_B - V_S) = 15\text{ V}$ 。除非另有说明， $T_A = 25\text{ }^{\circ}\text{C}$ 。 V_{IN} 和 I_{IN} 参数以 COM 为参考。 V_O 和 I_O 参数以各自的 V_S 和 COM 为参考，适用于相应的输出引脚 H_O 或 L_O 。 V_{CCUV} 参数以 COM 为参考。 V_{BSUV} 参数以 V_S 为参考。

表4 静态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
VBSUV+	VBS supply under voltage positive threshold	9.2	10.4	11.6	V	$I_O = 20\text{ mA}$
VBSUV-	VBS supply under voltage negative threshold	8.3	9.4	10.5		
VBSUVHY	VBS supply under voltage hysteresis	—	1	—		
VCCUV+	VCC supply under voltage positive threshold	10.2	11.4	12.6		
VCCUV-	VCC supply under voltage negative threshold	9.3	10.4	11.5		
VCCUVHY	VCC supply under voltage hysteresis	—	1	—		
VOH	High level output voltage drops, VBIAS-VO	—	0.35	—		
VOL	Low level output voltage drops, VO	—	0.15	—		
VIH	Logic “1” input voltage	2.3	—	—		
VIL	Logic “0” input voltage	—	—	0.7		
VRFE+	RFE positive going threshold	1.7	1.9	2.3		
VRFE-	RFE negative going threshold	0.7	0.9	1.1		
VITRIP+	ITRIP positive going threshold	0.47	0.500	0.525		
VITRIP-	ITRIP negative going threshold	0.42	0.450	0.475		
VITRIP HYS	ITRIP hysteresis	—	0.050	—		
ILK	High-side floating well offset supply leakage	—	—	50	uA	$V_B = V_S = 1200\text{ V}$
IQBS	Quiescent VBS supply current	—	175	250		$V_{IN} = 0\text{ V or } 5\text{ V}$
IQCC	Quiescent VCC supply current	—	1000	1500		$V_{IN} = 0\text{ V or } 5\text{ V}$
IO+ mean	Mean output current for load capacity charging from 3 V (20%) to 6 V (40%)	200	300	—	mA	$C = 22\text{ nF}$
IO- mean	Mean output current for load capacity discharging from 10.5 V (70%) to 7.5 V (50%)	400	600	—		$C = 22\text{ nF}$
IO+	Output high short circuit pulsed current	—	350	—		$V_O = 0\text{ V}$ $PW \leq 1\text{ }\mu\text{s}$
IO-	Output low short circuit pulsed current	—	650	—		$V_O = 15\text{ V}$ $PW \leq 1\text{ }\mu\text{s}$
IRFE+	Logic “1” Input bias current (RFE)	—	0	1	uA	$V_{RFE} = 3.3\text{ V}$
IRFE-	Logic “0” Input bias current (RFE)	1	0	—		$V_{RFE} = 0\text{ V}$
IIN+	Logic “1” Input bias current (LIN, HIN)	—	1000	1250		$V_{IN} = 5\text{ V}$
IIN-	Logic “0” Input bias current (LIN, HIN)	—	—	1		$V_{IN} = 0\text{ V}$
ITRIP+	Logic “1” Input bias current (ITRIP)	—	15	25		$V_{IN} = 1\text{ V}$
ITRIP-	Logic “0” Input bias current (ITRIP)	—	—	1		$V_{IN} = 0\text{ V}$
RBS	Bootstrap diode on resistance	—	120	150	Ω	—
VFBS	Bootstrap diode forward voltage drops	—	0.9	—	V	$I_O = 300\text{ }\mu\text{A}$
RON, RFE	RFE mos resistance	—	40	60	Ω	—



3.4 动态电气特性

除非另有说明， $V_{CC} = V_{BS} = 15\text{ V}$ 、 $V_S = \text{COM}$ 、 $T_A = 25^\circ\text{C}$ 和 $C_L = 1000\text{ pF}$ 。

表5 动态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
t_{ON}	Turn-on propagation delay	500	700	900	ns	
t_{OFF}	Turn-off propagation delay	450	650	850		
t_R	Turn-on rise time	—	35	—		
t_F	Turn-off fall time	—	20	—		
MT	Delay matching time (HS & LS turn-on/off)	—	—	130		
DT	Deadtime: LO Turn-off to HO Turn-on & HO Turn-off to LO turn-on	300	460	700		
$t_{FIL,IN}$	Input noise filter time	200	350	500		
t_{EN}	Enable low to output shutdown propagation delay	—	600	—		
t_{ITRIP}	ITRIP to output shutdown propagation delay	—	750	1250		$V_{ITRIP} = 1\text{ V}$
t_{BL}	ITRIP blanking time	—	500	—	ms	
t_{FLT}	ITRIP to FAULT propagation delay	450	650	900		
t_{FLTCLR}	FAULT clear time ($R = 2\text{ M}\Omega$, $C = 1\text{ nF}$)	—	1.9	—		$V_{DD} = 3.3\text{ V}$

4 应用信息和其他详细信息

有关以下主题的信息包含在数据表的此部分中作为小节。

- IGBT/MOSFET栅极驱动
- 开关和时间关系
- 死区时间
- 匹配的传输延迟时间
- 输入逻辑电平兼容性
- 欠压锁定保护
- 直通保护
- 具有使能引脚
- 故障报告和可编程故障清除定时器
- 过流保护
- 真值表：欠压锁定、ITRIP 和 ENABLE
- 高级输入滤波器
- 窄脉冲/噪声抑制
- 集成的超快自举二极管
- 负电压 Vs瞬态 SOA
- PCB布局技巧
- 其他文档

4.1 IGBT/MOSFET栅极驱动

6ED2230S12T HVICs 设计用于驱动 IGBT 功率器件。图 4和图 5展示了与 HVIC 栅极驱动功能相关的几个参数。用于驱动功率开关栅极的 HVIC 输出电流定义为 I_O 。驱动外部功率开关栅极的电压定义为 V_{OUT} 。

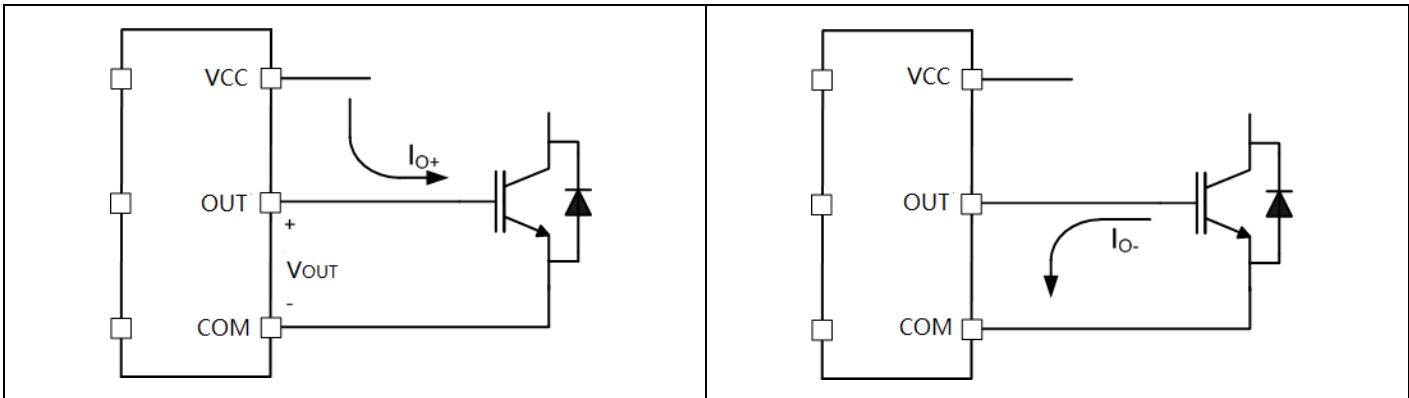


Figure 4 HVIC Sourcing current

Figure 5 HVIC Sinking current

4.2 开关和时间关系

6ED2230S12T 的输入和输出信号关系如下图 6所示。从这些图中，我们可以看到与该器件相关的几个时序参数（即 PW_{IN} 、 PW_{OUT} 、 t_{ON} 、 t_{OFF} 、 t_R 和 t_F ）的定义。

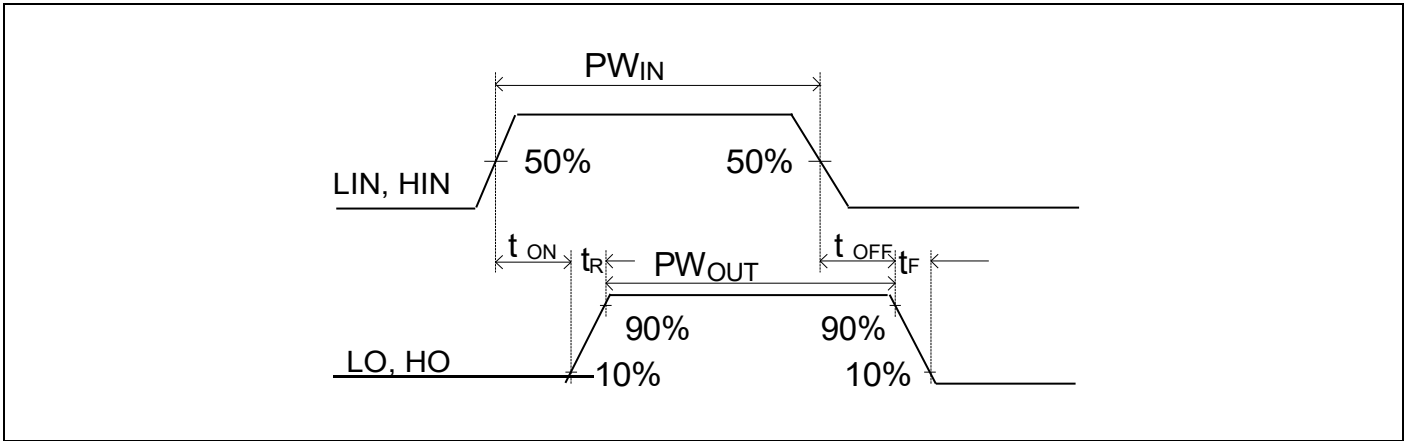


Figure 6 Switching timing waveforms _ Input/output timing diagram

图 7 和图 8 展示了 6ED2230S12T 部分功能的时序关系；本文档稍后将更详细地介绍这些功能。在图 7 的区间 A 期间，HVIC 收到同时开启高侧和低侧开关的命令；因此，HVIC 的直通保护功能已启动。HVIC 保持已开启的输出通道，忽略第二个输入信号。

图 7 和图 8 的区间 B 显示，ITRIP 输入引脚上的信号已从低电平变为高电平；因此，所有栅极驱动输出均被禁用（即，HO 已恢复到低电平状态；LO 也保持低电平），并且 RFE 引脚上报告故障状态，该引脚电压变为 0V。一旦 ITRIP 输入恢复到低电平状态，输出将保持禁用状态并报告故障状态，直到 RFE 引脚上的电压充电至 VRFE+ 阈值；充电特性由连接到 RFE 引脚的 RC 网络决定。故障清除时间过后，HVIC 等待 LIN/HIN 上的新输入信号，然后激活输出级（LO/HO）。

在图 7 和图 9 的区间 C 中，我们可以看到 RFE 引脚被拉低（就像驱动 IC 收到控制 IC 的关断命令时的情况一样）；这导致输出（HO 和 LO）保持低电平状态，直到 RFE 引脚被拉高。使能事件发生后，HVIC 将等待 LIN/HIN 上的新输入信号，然后激活输出级（LO/HO）。

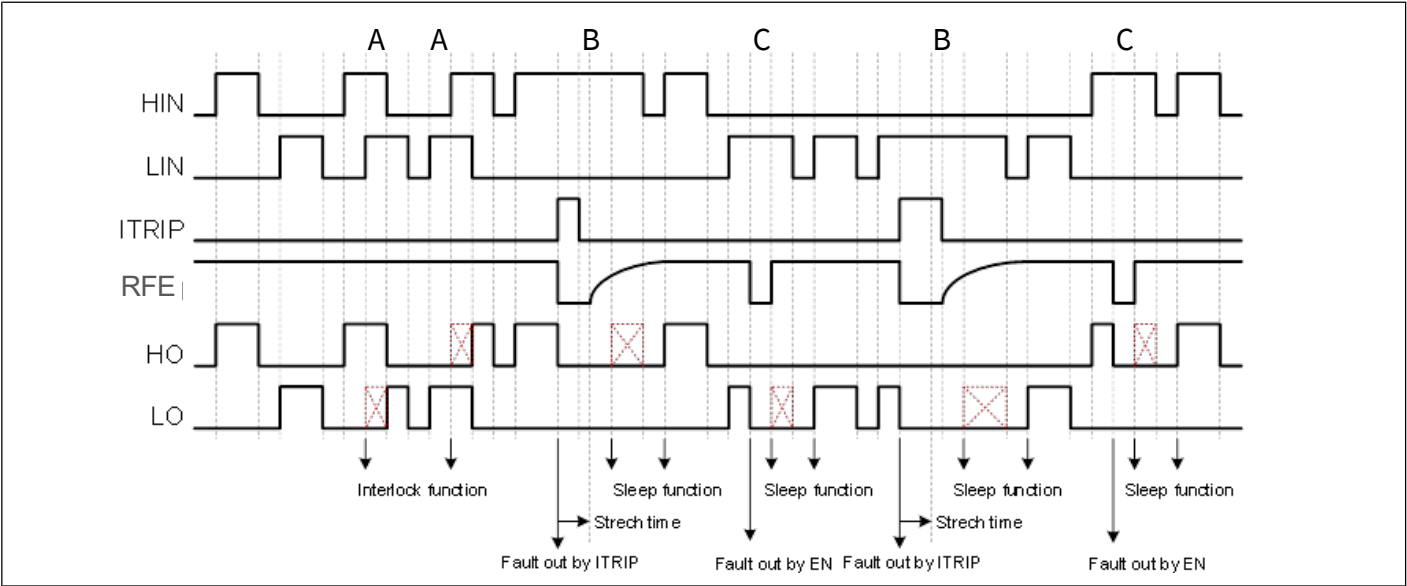


图7 输入/输出时序图

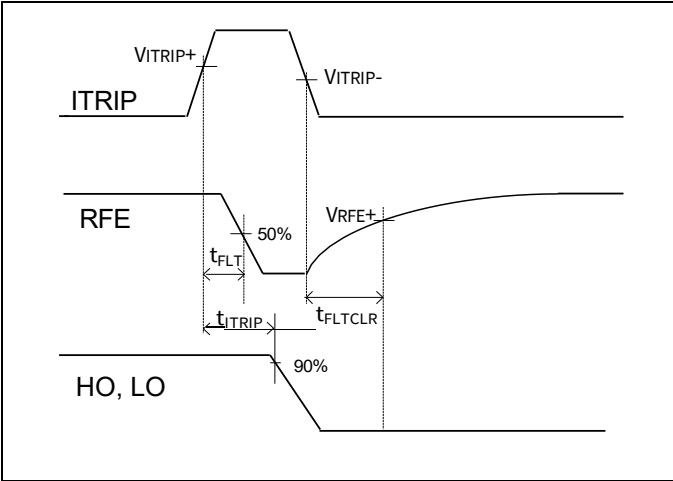


Figure 8 Detailed view of B interval

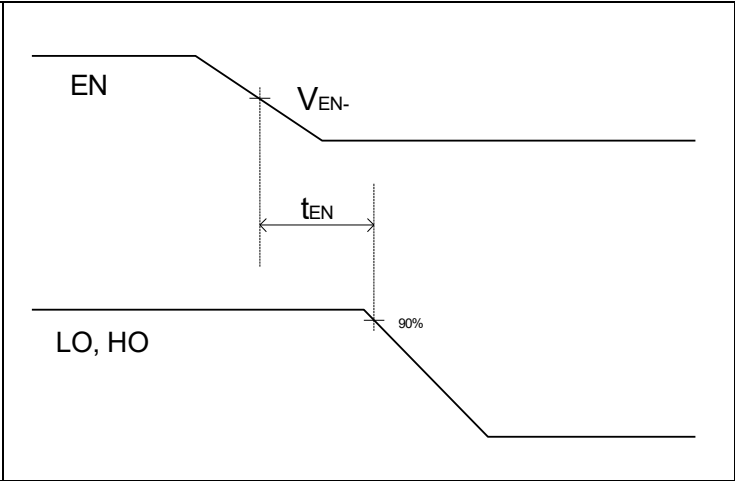


Figure 9 Detailed view of C interval

4.3 死区时间和匹配的传播延迟

6ED2230S12T 集成死区保护电路。死区功能会插入一段（最小死区）时间，在此期间高侧和低侧功率开关均保持关闭状态；这样做是为了确保在第二个功率开关打开之前，被关闭的功率开关已完全关闭。当外部死区时间短于 DT 时，会自动插入此最小死区时间；大于 DT 的外部死区时间不会被栅极驱动器修改。图 10 显示了死区时间周期以及输出栅极信号之间的关系。

6ED2230S12T 的死区电路与高端和低端输出匹配。图 11 定义了两个死区参数（即DT_{LO-HO} 和 DT_{HO-LO}）；与 6ED2230S12T 相关的死区匹配参数 (MDT) 指定了 DT_{LO-HO} 和 DT_{HO-LO} 之间的最大差值。

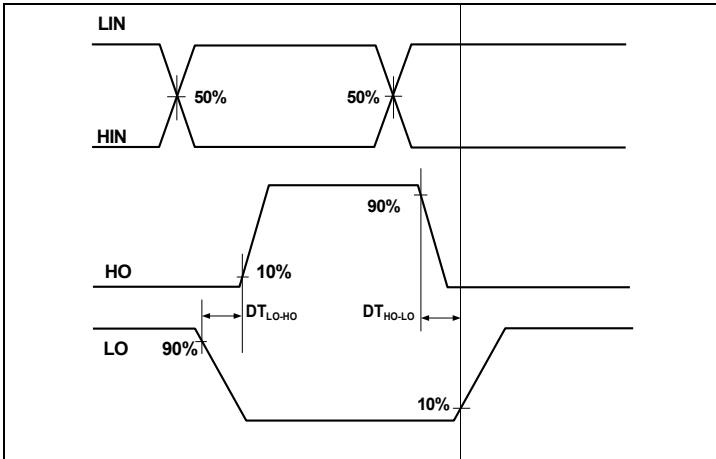


Figure 10 Dead Time Definitions

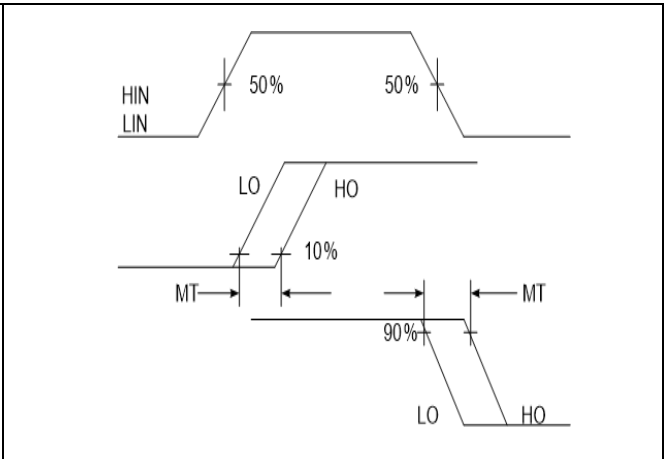


Figure 11 Delay Matching Waveform Definitions

6ED2230S12T 设计有传播延迟匹配电路。凭借此功能，IC 的输出端对输入端信号的响应所需的时间长度（即 t_{ON} 、 t_{OFF} ）对于低侧通道和高侧通道而言大致相同；最大差异由延迟匹配参数（MT）指定。6ED2230S12T 的传播开启延迟（ t_{ON} ）与传播开启延迟（ t_{OFF} ）匹配。

4.4 输入逻辑兼容性

该 IC 的输入兼容标准 CMOS 和 TTL 输出。6ED2230S12T 设计兼容 3.3V 和 5V 逻辑电平信号。[图 12](#)显示了 6ED2230S12T 的输入信号、其输入阈值以及输入信号导致的 IC 逻辑状态。

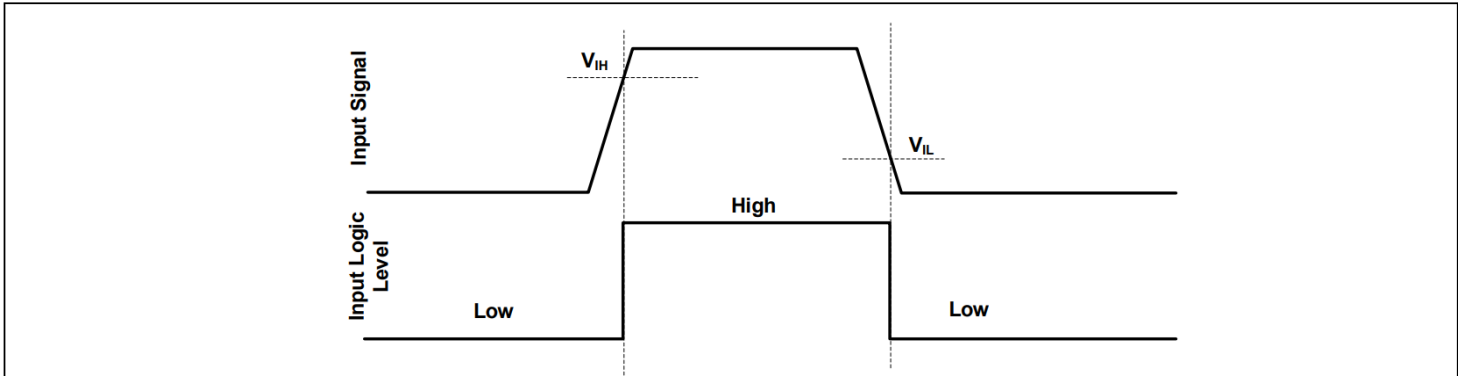


图 12 HIN 和 LIN 输入阈值

4.5 欠压锁定

该 HVIC 为 VCC（逻辑和低侧电路）电源和 VBS（高侧电路）电源提供欠压锁定保护。[图 13](#)用于说明此概念；图中绘制了 VCC（或 VBS）随时间的变化曲线，当波形超过 UVLO 阈值（ $V_{CCUV+/-}$ 或 $V_{BSUV+/-}$ ）时，欠压保护功能将启用或禁用。

上电时，如果 VCC 电压未能达到 V_{CCUV+} 阈值，则 IC 将不会开启。此外，如果 VCC 电压在运行期间降至 V_{CCUV-} 阈值以下，则欠压锁定电路将识别故障情况并关闭高端和低端栅极驱动输出，并且 FAULT 脚将转换为低电平以通知控制器故障情况。

上电时，如果 VBS 电压未能达到 V_{BSUV} 阈值，则 IC 将不会开启。此外，在运行期间，如果 VBS 电压降至 V_{BSUV} 阈值以下，则欠压锁定电路将识别故障情况，并关闭 IC 的高端栅极驱动输出。

欠压保护电路确保 IC 仅当栅极电源电压足以充分增强功率器件时才驱动外部功率器件。如果没有这个特性，外部功率开关的栅极可以被低门极电压驱动，导致功率器件在沟道阻抗很高时导通；这可能导致功率器件有非常高的通态损耗，并可能导致功率器件故障。

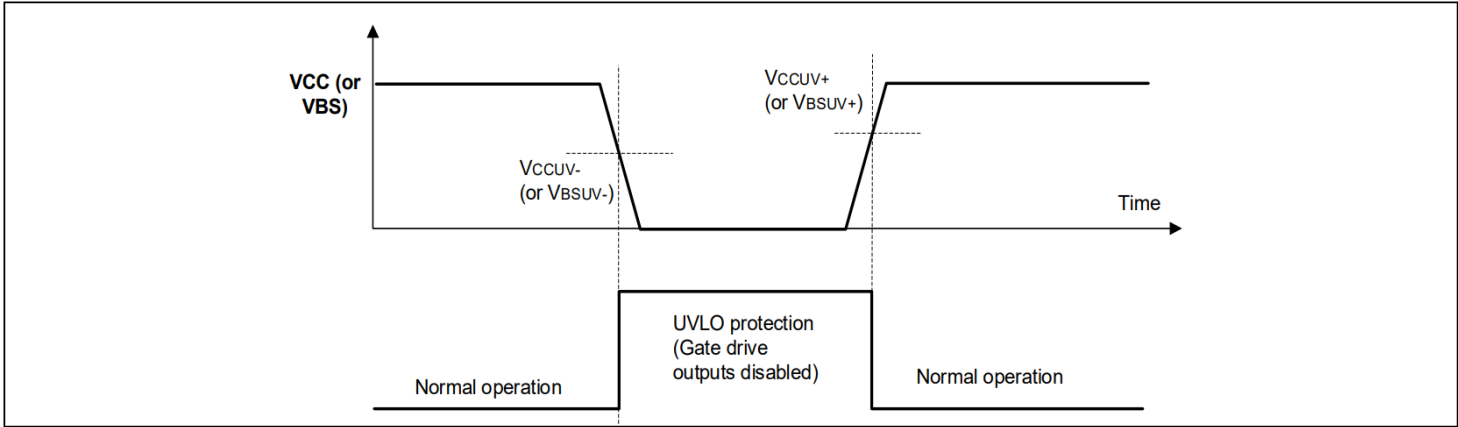


图13 UVLO保护

4.6 直通保护

6ED2230S12T 配备直通保护电路（也称为桥臂贯通保护电路）。图 14显示了该保护电路如何防止高侧和低侧开关同时导通。

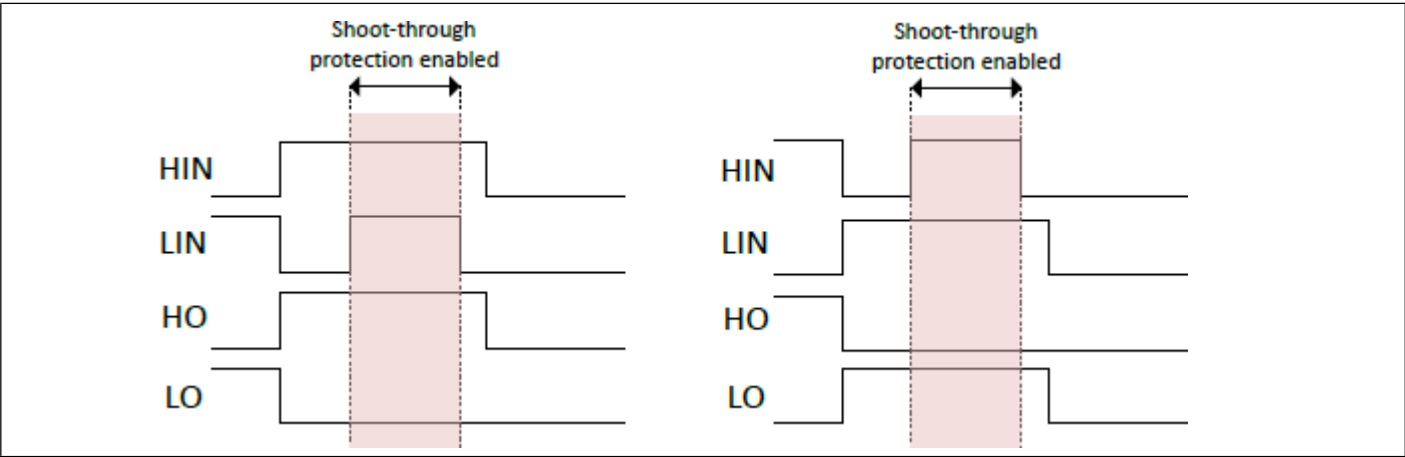


图14 直通保护电路示意图

4.7 使能、故障报告和可编程故障清除定时器

6ED2230S12T 提供使能功能，允许其关闭或使能 HVIC，还提供集成了可调节故障清除计时器的故障报告输出。有两种情况会导致 IC 通过 RFE 引脚报告故障。第一个是 VCC 欠压情况，第二个是过流功能是否识别出故障。一旦发生故障情况，RFE 引脚就会被内部拉至 VSS，并且故障清除定时器会被激活。RFE 输出保持低电平，直到故障条件消除且故障清除定时器到期；一旦故障清除定时器到期，RFE 引脚上的电压将返回到其外部上拉电压。

故障清除时间周期 (t_{FLTCLR}) 的长度由电容器的指数充电特性决定，其中时间常数由 R_{RFE} 和 C_{RFE} 设置。图15显示 R_{RFE} 连接在外部电源 (V_{DD}) 和 RFE 引脚之间，而 C_{RFE} 位于 RFE 和 VSS 引脚之间。

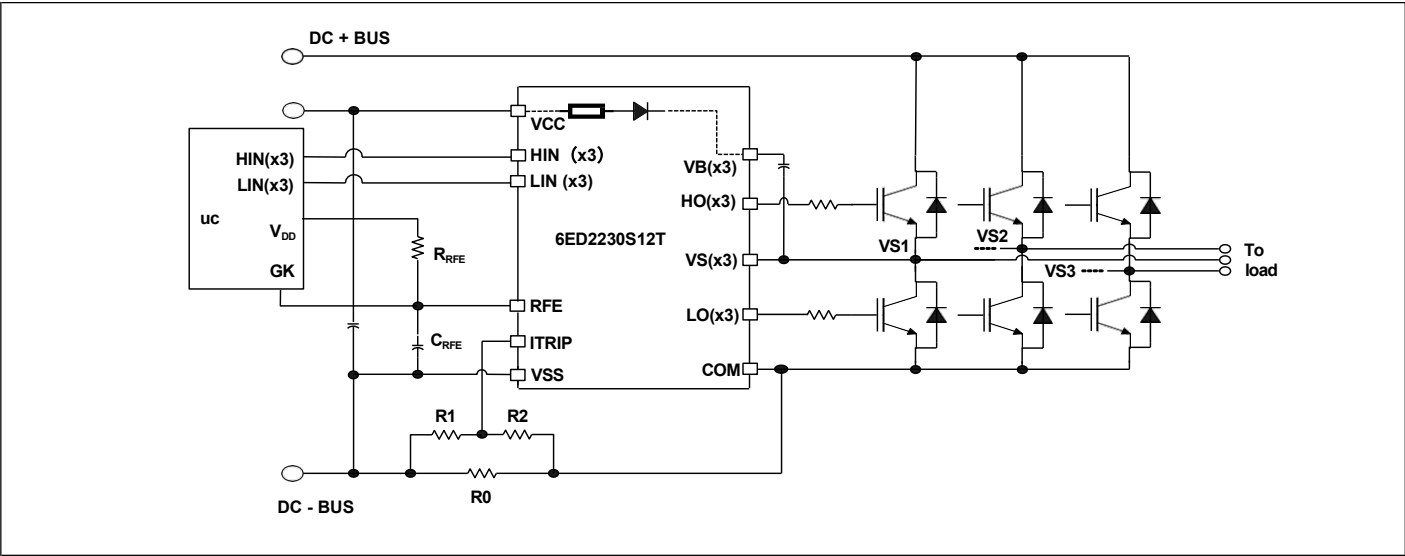


图 15 编程故障清除定时器

该RC网络的设计指南如表 6 所示

表 6 设计指南

C _{RFE}	≤1 nF
	Ceramic
R _{RFE}	0.5 MΩ to 2 MΩ
	>> R _{ON} , R _{CIN}

故障清除时间的长度可利用以下公式确定。

$$v_c(t) = V_f \cdot (1 - e^{-t/RC})$$

$$t_{FLTCLR} = - (R_{RFE} \cdot C_{RFE}) \cdot \ln (1 - V_{RFE+} / V_{DD}) + 160\mu s$$

R_F引脚上的电压不应超过uC电源的V_{DD}。

1)如果V_{DD} 高于 5V，则 R_{RFE}电阻需要至少为 200 kΩ，以限制 IC 功耗。

4.8 过流保护

6ED2230S12T 配备过流保护功能（ITRIP 输入引脚）。此功能可以检测直流总线中的过流事件。一旦 HVIC 检测到过流事件，输出就会关闭，并且 RFE 会被拉至 VSS。

触发过流保护的电流点由连接到 ITRIP 的电阻网络（即 R₀、R₁ 和 R₂）（如图 16 所示）和 ITRIP 阈值 (V_{ITRIP+}) 决定。电路设计人员需要确定直流总线中允许的最大电流水平，并选择 R₀、R₁ 和 R₂，使得节点 V_x 处的电压在该电流水平下达到过流阈值(V_{ITRIP+})。

$$V_{ITRIP+} = R_0 \cdot I_{DC} - (R_1 / (R_1 + R_2))$$

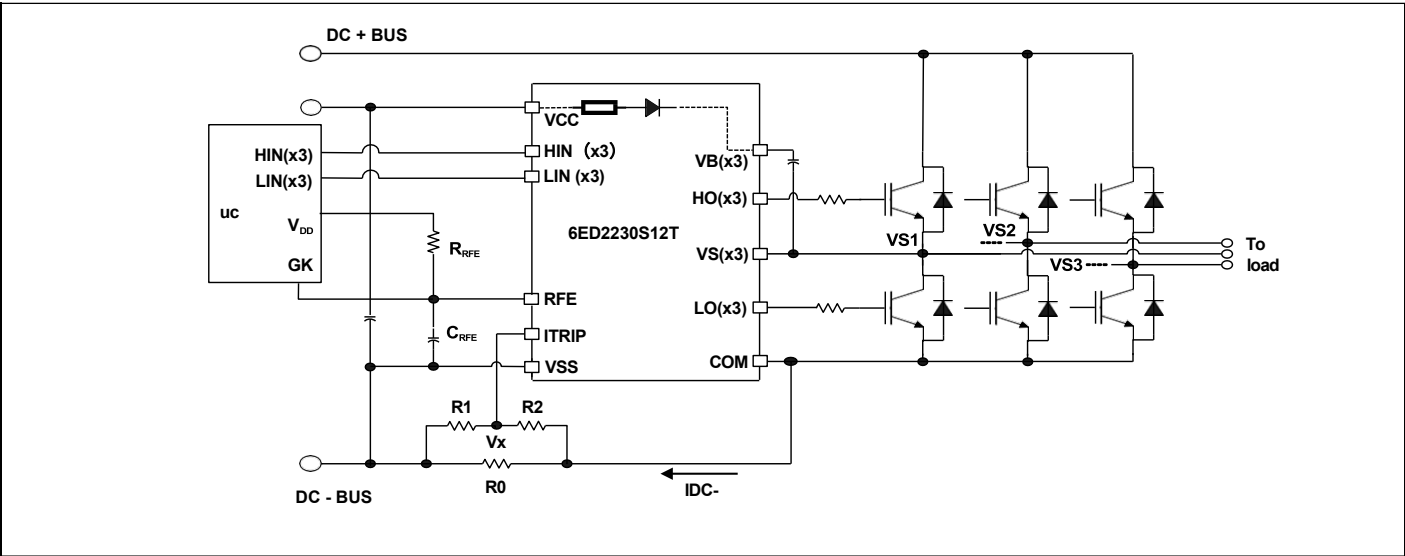


图 16 过流保护编程

例如，电阻R₀的典型值可以是50mΩ。ITRIP引脚的电压不应超过5V；如有必要，可以使用外部电压钳位。

4.9 真值表：欠压锁定、ITRIP 和使能

表 7 提供了 6ED2231S12T的真值表。第一行显示 VCC 的 UVLO 已触发；RFE 输出已变为低电平，栅极驱动输出已禁用。在这种情况下，VCCUV 未锁存，当 VCC 大于 VCCUV 时，FAULT 输出返回驱动器正常工作。

第二种情况表明 VBS 的 UVLO 已触发，并且高侧栅极驱动输出已被禁用。当 VBS 超过 VBSUV 阈值后，HO 将保持低电平，直到 HVIC 输入接收到 HIN 的新的高电平脉冲。第三种情况显示HVIC的正常运行。第四种情况说明已达到 ITRIP 跳闸阈值并且栅极驱动输出已被禁用。该条件存储在外部 RC 网络中等待故障清除时间。最后一种情况表明，HVIC 通过 RFE 输入接收到关闭使能命令；因此，栅极驱动输出已被禁用。

表 7 6ED2230S12T UVLO、ITRIP、FLT/EN/RCIN

	VCC	VBS	ITRIP	RFE	LO	HO
UVLO V _{CC}	<V _{CCUV}	—	—	0	0	0
UVLO V _{BS}	15 V	<V _{BSUV}	0 V	HIGH	LIN	0
Normal operation	15 V	15 V	0 V	HIGH	LIN	HIN
ITRIP fault	15 V	15 V	>V _{ITRIP+}	0	0	0
Enable command	15 V	15 V	0 V	HIGH	0	0
Disable	15 V	15 V	0 V	0	0	0

4.10 高级输入滤波器

先进的输入滤波器可以改善 HVIC 的输入/输出脉冲对称性，并有助于抑制噪声尖峰和短脉冲。该输入滤波器已应用于 HIN 和 LIN 输入。新型滤波器的工作原理如 [图 17](#) 所示。

[图 17](#) 显示了典型的输入滤波器及其输入和输出的不对称性。上方一对波形（示例 1）显示输入信号的持续时间远长于 $t_{FIL,IN}$ ；所得输出约为输入信号与 $t_{FIL,IN}$ 之差。下方一对波形（示例 2）显示输入信号的持续时间略长于 $t_{FIL,IN}$ ；所得输出约为输入信号与 $t_{FIL,IN}$ 之差。

[图 18](#) 显示了先进的输入滤波器及其输入与输出之间的对称性。上方一对波形（示例 1）显示输入信号的持续时间远长于 $t_{FIL,IN}$ ；结果输出的持续时间与输入信号的持续时间大致相同。下方一对波形（示例 2）显示输入信号的持续时间略长于 $t_{FIL,IN}$ ；结果输出的持续时间与输入信号的持续时间大致相同。

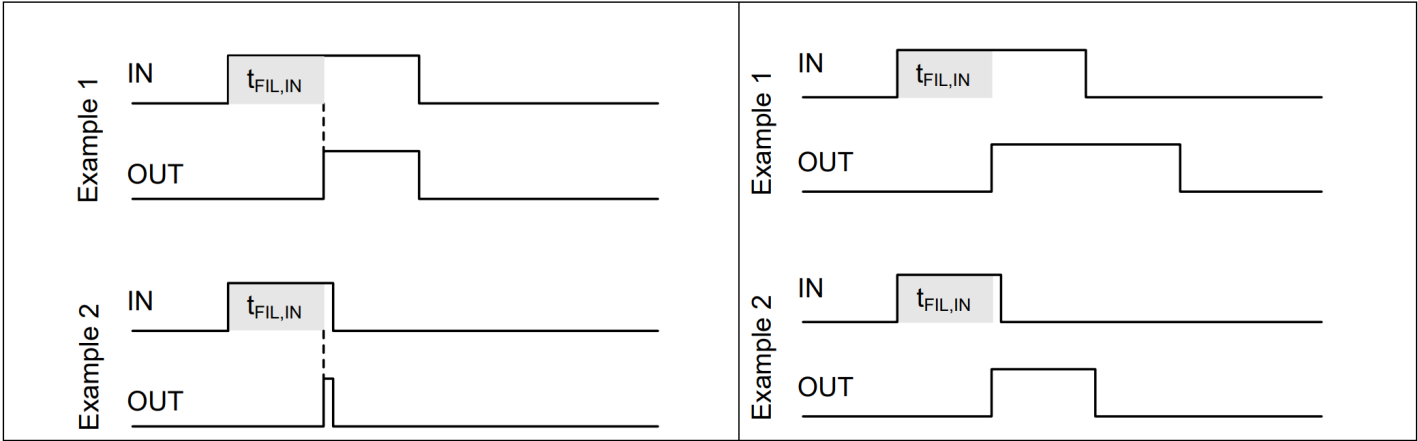


Figure 17 Typical input filter

Figure 18 Advanced input filter

4.11 窄脉冲/噪声抑制

该器件的输入滤波器可防止输入线路上的窄脉冲（例如噪声）。如果输入信号的持续时间小于 $t_{FIL,IN}$ ，则输出将不会改变状态。[图 19](#) 中的示例 1 显示输入和输出处于低电平状态，正噪声尖峰的持续时间小于 $t_{FIL,IN}$ ；输出不会改变状态。[图 19](#) 中的示例 2 显示输入和输出处于高电平状态，负噪声尖峰的持续时间小于 $t_{FIL,IN}$ ；输出不会改变状态。

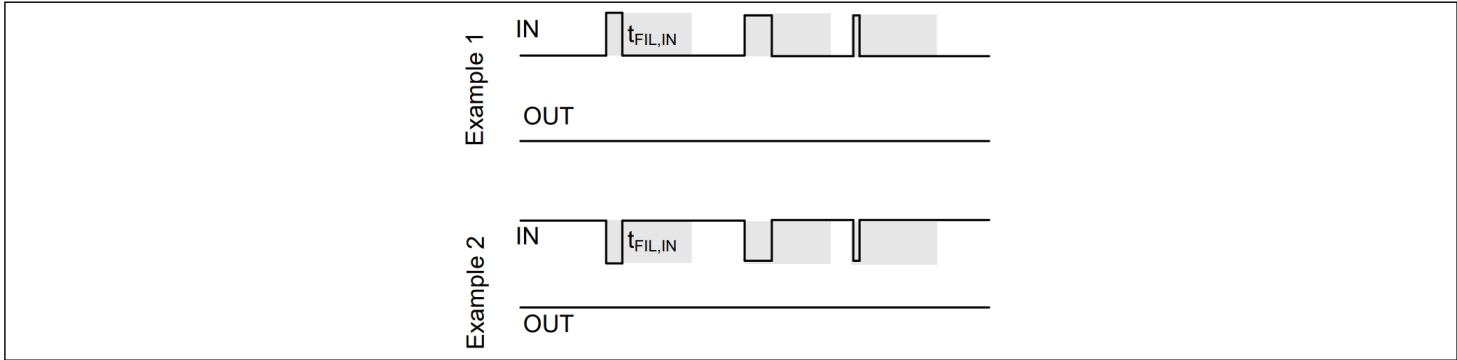


图 19 噪声抑制输入滤波器

4.12 集成自举二极管

单片集成了一个超快速自举二极管，用于建立高侧电源。该二极管的差分电阻有助于避免自举电容初始充电时出现极高的浪涌电流。集成二极管及其电阻有助于节省成本，并通过减少外部元件来提高可靠性，如图20所示。

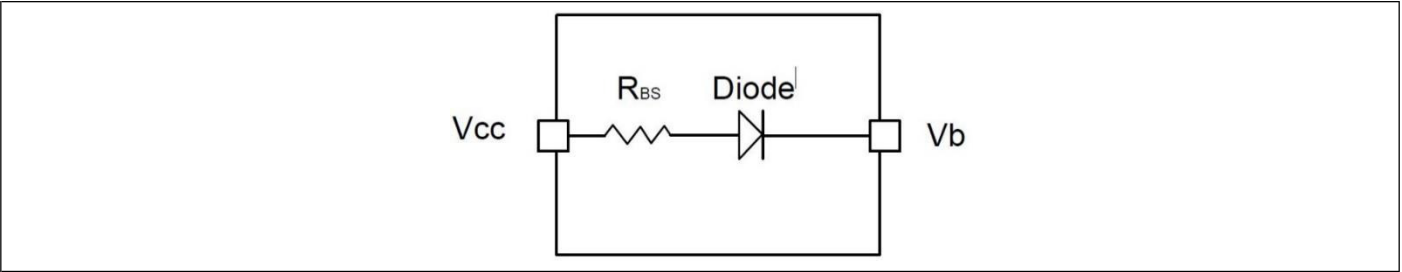


图 20 带集成器件的 6ED2230S12T

低欧姆限流电阻器比具有高欧姆自举结构的其他竞争器件具有重要优势。6ED2230S12T 等低欧姆电阻器允许在低压侧晶体管的小占空比期间更快地对自举电容器进行再充电。自举二极管适用于所有类型的电力电子转换器。自举二极管是真正的 pn 二极管，并且具有温度稳定性。它可以在高温下使用，低侧晶体管的占空比较低。6ED2230S12T 的自举二极管适用于现代电力电子的所有控制算法，例如梯形或正弦电机驱动控制。

4.13 耐受负 VS 瞬态

当今大功率开关转换器的一个常见问题是，当功率开关在承载大电流的同时快速切换开关节点电压时，开关节点电压的瞬态响应。图21所示为一个典型的三相逆变器电路，图中我们定义了逆变器的功率开关和二极管。

如果高侧开关（例如图22-A和22-B中的 IGBT Q1）从导通切换至关断，同时 U 相电流流向感性负载，则会发生电流换向，从高侧开关 (Q1) 到与同一逆变器桥臂的低端开关并联的二极管 (D2)。与此同时，电压节点 V_{s1} 会从正直流母线电压摆动至负直流母线电压。

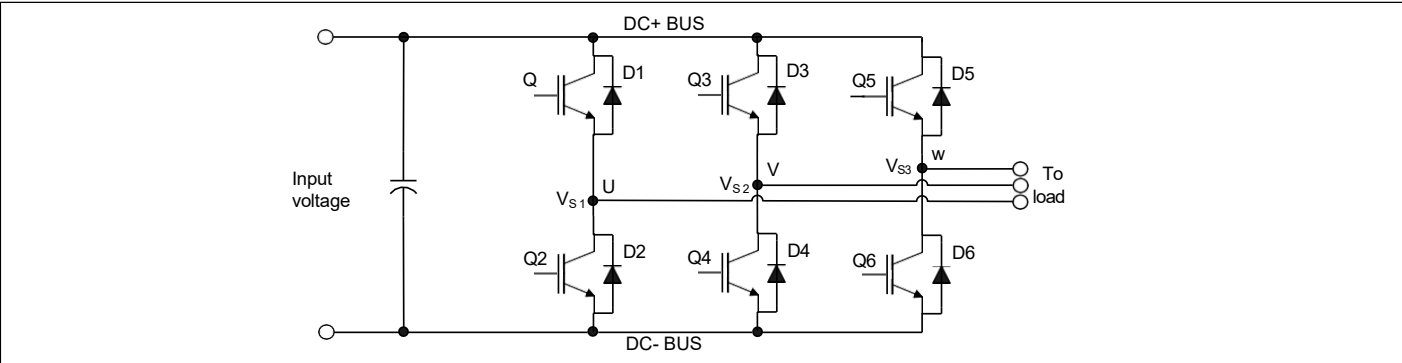


图21 三相逆变器

另外，当 V 相电流从感性负载流回逆变器（参见图22-C和22-D）时，Q4 IGBT 导通，电流从 D3 换流至 Q4。与此同时，电压节点 V_{s2} 从正直流母线电压摆动至负直流母线电压。

然而，在实际的逆变器电路中， V_S 电压摆幅不会停止在负直流母线的水平，而是摆幅低于负直流母线电压。这种下冲电压被称为“负电压 V_S 瞬态”。

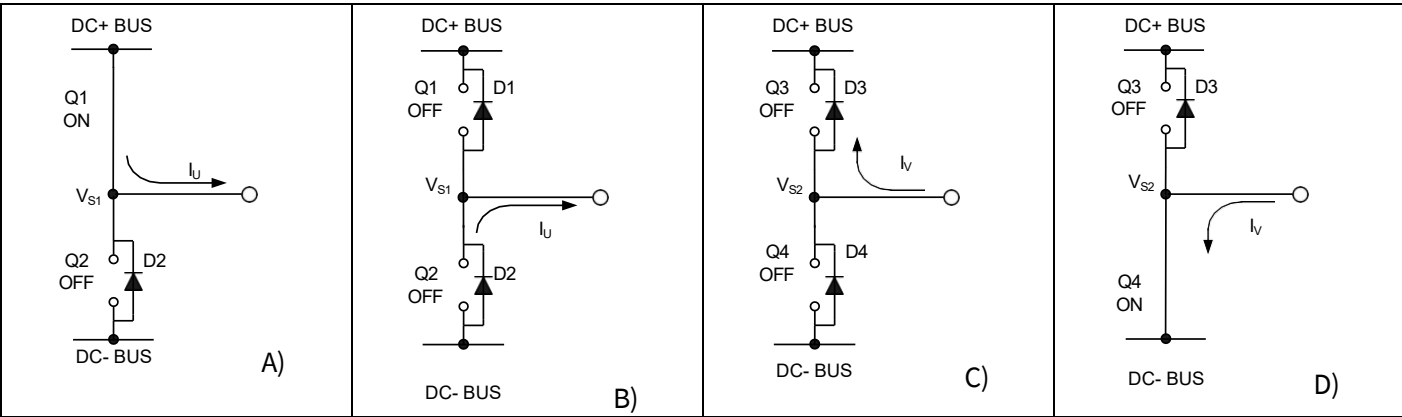


图 22 A) Q1 导通 B) D2 导通 C) D3 导通 D) Q4 导通

图 23-A 所示的电路 描绘了三相逆变器的一个桥臂；图 23-B 和 23-C 分别简化了 Q1 和 D2 之间的电流换向。电源电路中从芯片键合到 PCB 走线的寄生电感，在每个 IGBT 的 L_C 和 L_E 中集中在一起。当高端开关导通时， V_{S1} 低于 $DC+$ 电压，其压降由电源开关和电路寄生元件引起。当高端电源开关关断时，由于连接到 V_{S1} 的电感负载（这些图中未显示该负载），负载电流会瞬间流入低端续流二极管。该电流从直流母线（连接到 HVIC 的 COM 引脚）流向负载，并在 V_{S1} 和直流母线之间感应出负电压（即，HVIC 的 COM 引脚的电位高于 V_S 引脚）。

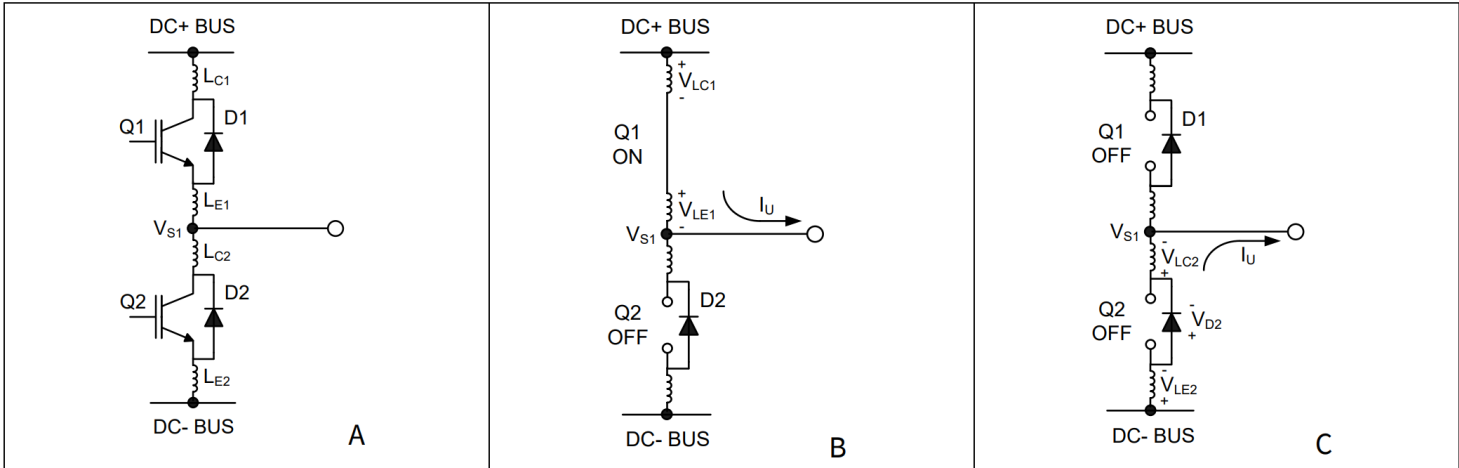


图 23 图 A 显示了寄生元件。图 B 显示了 V_S 正极的产生。图 c 显示了 V_S 负极的产生

在典型的电机驱动系统中， dV/dt 通常设计在 3-5 V/ns 范围内。在短路和过流关断等事件中，当 di/dt 大于正常工作值时，负向 V_S 瞬态电压可能会超过此范围。

英飞凌的 HVIC 专为满足当今众多严苛应用的稳健性要求而设计。图 24 显示了 6ED2231S12T 的稳健性，其中展示了基于重复的负 V_S 尖峰， $V_{BS} = 15$ V 时的 6ED2230S12T 的安全工作区 (SOA)。如果负 V_S 瞬变电压落在灰色区域（超出 SOA），则可能导致 IC 永久性损坏；反之，如果负 V_S 瞬变电压落在 SOA 范围内，则不会出现不必要的功能异常或 IC 永久性损坏。

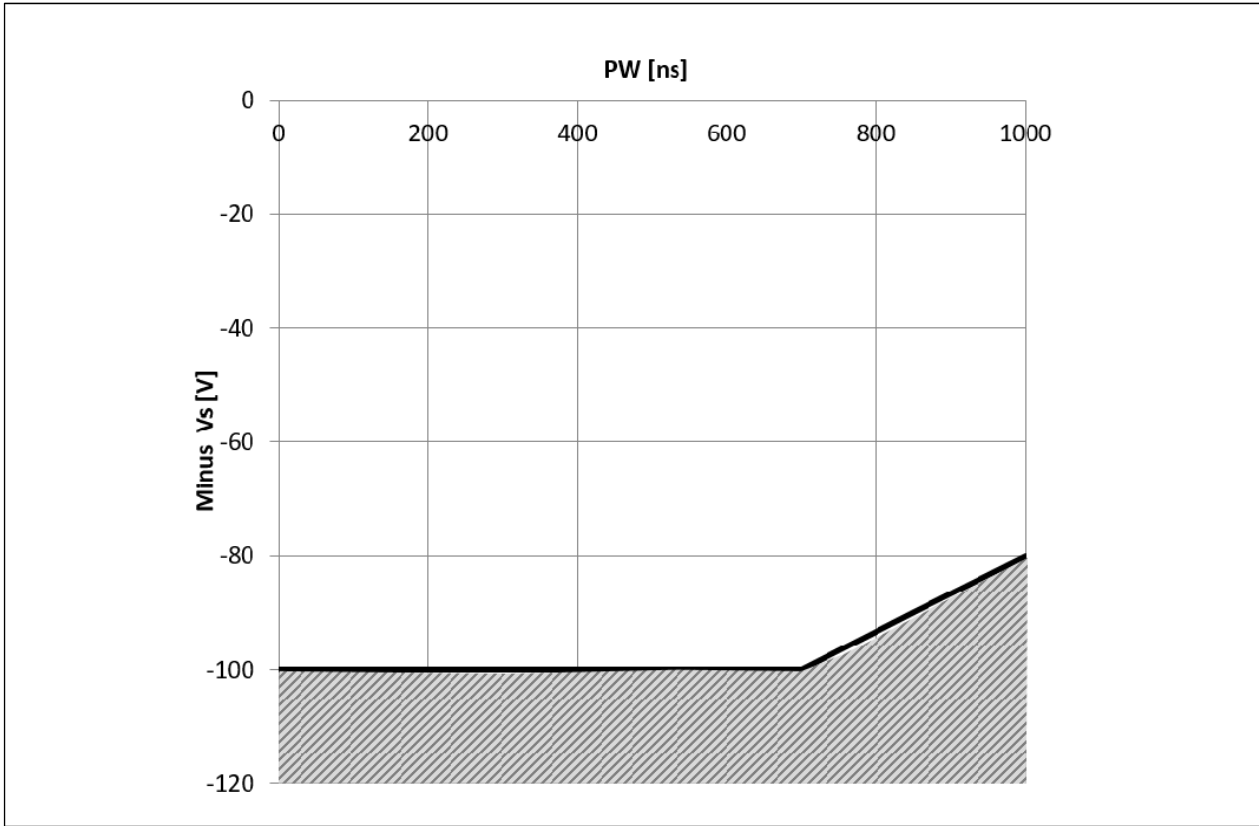


图 24 6ED2230S12T 的负电压 V_S 瞬态 SOA @ $V_{BS}=15$ V

尽管 6ED2230S12T 已证明能够处理这些较大的负 V_S 瞬态条件，但任然强烈建议电路设计人员始终通过仔细的 PCB 布局尽可能地限制负 V_S 瞬态。

4.14 PCB布局技巧

高低压元件之间的距离：强烈建议将连接到浮动电压引脚（ V_B 和 V_S ）的元件放置在靠近器件相应高压部分的位置。详情请参阅本数据手册中的“外壳外形”信息。

接地平面：为了尽量减少噪声耦合，接地平面不应放置在高压浮动侧下方或附近。

栅极驱动环路：电流环路的作用类似于天线，能够接收和发射电磁噪声（参见图25）。为了降低电磁耦合并改善电源开关的开关性能，必须尽可能减小栅极驱动环路的长度。此外，电流可以通过IGBT或SiC MOSFET集电极至栅极的寄生电容注入栅极驱动环路内部。栅极环路的寄生自感会在栅极-发射极之间产生电压，从而增加自导通效应的可能性。

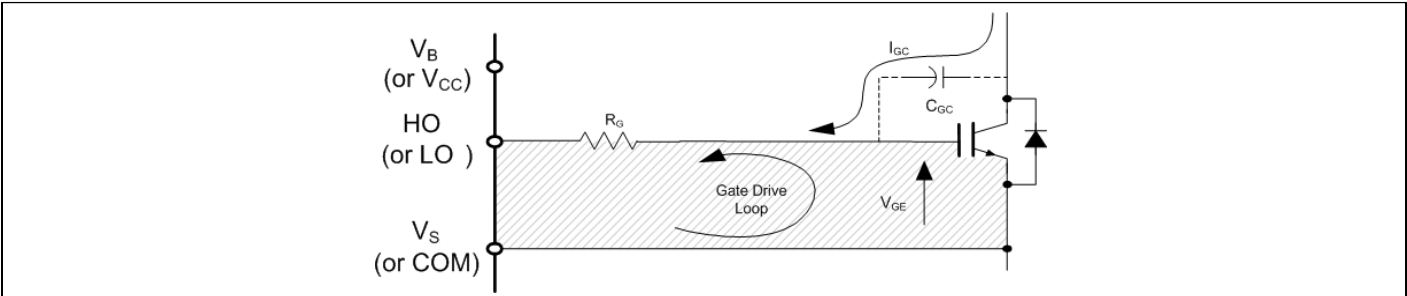


图 25 避免天线环路

电源电容：建议在 V_{CC} 和 COM 引脚之间放置一个旁路电容 (C_{IN})。1 μ F 陶瓷电容适用于大多数应用。该元件应尽可能靠近引脚放置，以减少寄生元件。

布线和布局：功率级 PCB 寄生元件可能导致开关节点出现较大的负电压瞬变；建议限制相电压负向瞬变。为了避免这种情况，建议 1) 尽量缩短高边发射极到低边集电极的距离，以及 2) 尽量缩短低边发射极到负母线的杂散电感。但是，如果负 V_S 尖峰仍然过大，可以采取进一步措施来降低尖峰。这包括在 V_S 引脚和开关节点之间放置一个电阻（5 Ω 或更小）（参见图26），在某些情况下，在 COM 和 V_S 之间使用一个钳位二极管（参见图27）。请参阅 DT04-4 的设计技巧。以获得更详细的解释。

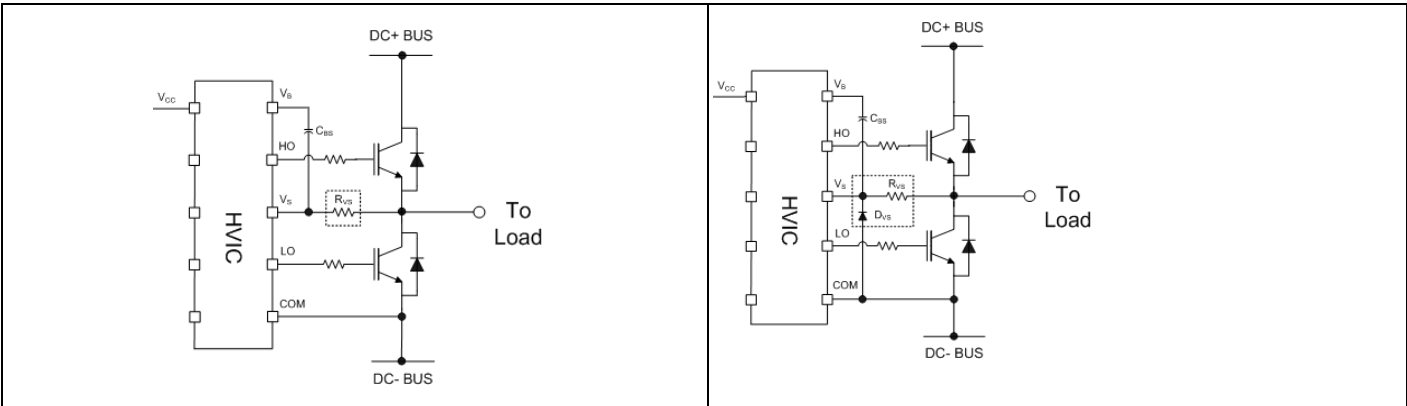


Figure 26 Resistor between the VS pin and the switch node

Figure 27 Clamping diode between COM and V_S



5

质量信息

表8

质量信息¹⁾

Qualification Level		Industrial ²⁾	
		Note: <i>This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level.</i>	
Moisture Sensitivity Level		DSO-24	MSL3 ³⁾ , 260 °C (per IPC/JEDEC J-STD-020)
ESD	Human Body Model	Class 2 (per JEDEC standard JESD22-A114)	
	Charged Device Model	Class C4 (per JEDEC standard JS-022-2014)	
IC Latch-Up Test		Class II Level A (per JESD78)	
RoHS Compliant		Yes	

1) 认证标准可在英飞凌网站上找到 www.infineon.com

2) 如果用户有此要求，可提供更高的资质等级。如需更多信息，请联系英飞凌销售代表。

3) 此处列出的特定封装类型可能具有更高的 MSL 等级。如需更多信息，请联系英飞凌销售代表。



6 相关链接

表 8

Product	Description
栅极驱动器 IC	
2ED1321/2S12M 2ED1323/4S12P	1200V SOI single phase gate driver. The 2ED1321/2S12M comes in a DSO-16 300 mil package and provides +2.3 A / -4.6 A current capability. While the 2ED1323/4S12P comes in a DSO-20 300 mil package and supports +2.3 A / -2.3 A current drive capability. The family features best-in-class switching performance in packages with sufficient creepage and clearance distances. These products integrate a low resistance (30 Ω) bootstrap diode, ultra-fast and accurate (± 5%) overcurrent protection (OCP), enable input, fault-out, and programmable fault reset with separate logic (VSS) and output ground (COM) pins. The 2ED1323/4S12P provides additional features of Active Miller Clamp (AMC) and Short Circuit Clamp (SCC).
6ED2231S12T	1200 V, 0.65 A three phase gate driver with integrated bootstrap diodes and over current protection in DSO-24 package. By utilizing Infineon thin-film silicon-on-insulator (SOI) technology, 6ED2231S12T provides best-in-class robustness to protect against negative transient voltage spikes. VBSUVLO+/- = VCCUVLO+/- = 12.2 V/11.3 V(Typ.)
IR2214SS	1200 V Half-bridge gate driver with integrated dead-time, desaturation detection (DESAT), soft over-current shutdown, synchronized shutdown, two-stage turn-on for di/dt control, separate pull-up/pull-down output drive pins, matched propagation delays, and independent UVLO with hysteresis.
IR2213S	1200 V High and Low side gate driver with cycle by cycle shutdown logic, independent UVLO with hysteresis, matched propagation delays, and separate logic and power grounds.
IR2238Q	1200 V Three-phase motor controller with integrated programmable dead-time, desaturation detection (DESAT), brake chopper driver with protection, soft over-current shutdown, synchronized shutdown, hard shutdown, two-stage turn-on for di/dt control, separate pull-up/pull-down output drive pins, matched propagation delays, and independent UVLO with hysteresis.
功率开关	
IKW15N120BH6 IKW40N120CS6	High Speed 1200 V, 15 A/40 A/75 A hard-switching TRENCHSTOPTM IGBT6 co-packed with a very soft and fast recovery anti-parallel diode in a TO247 package/TO247PLUS 3pin package
IKW08T120 IKW15N120T2 IKW25N120T2 IKW40N120T2	The 1200 V, 8 A/15 A/25 A/40 A hard-switching TRENCHSTOPTM IGBT3 co-packed with free-wheeling diode in a TO247 package, provides significant improvement of static as well as dynamic performance of the device, due to combination of trench-cell and fieldstop concept.
IKQ40N120CT2	Infineon introduces the new package TO-247PLUS for 1200 V IGBT with increasing amounts of silicon in smaller, space saving packages with 40 A/50 A/75 A.
FP15R12W1T4 FP15R12W2T4 FP35R12W2T4	EasyPIMTM 1B/2B 1200 V, 15 A/35 A PIM IGBT module with fast Trench/Fieldstop IGBT Emitter Controlled 4 diode and NTC.
FP15R12W1T4_B11	EasyPIMTM 1B 1200 V, 15 A PIM IGBT module with fast Trench/Fieldstop IGBT4, Emitte Controlled 4 diode, NTC and PressFIT Contact Technology.
FS25R12W1T4 FS35R12W1T4	EasyPACKTM 1B 1200 V, 25 A/35 A sixpack IGBT module with Trench/Fieldstop IGBT4, Emitter Controlled 4 diode and NTC.
FS25R12W1T4_B11	EasyPACKTM 1B 1200 V, 25 A sixpack IGBT module with Trench/Fieldstop IGBT4, Emitter Controlled 4 diode, NTC and PressFIT Contact Technology.
iMOTION™ 控制器	
IRMCK099	iMOTION™ Motor control IC for variable speed drives utilizing sensor-less Field Oriented Control (FOC) for Permanent Magnet Synchronous Motors (PMSM).
IMC101T	High performance Motor Control IC for variable speed drives based on field-oriented control (FOC) of permanent magnet synchronous motors (PMSM).

7 封装信息

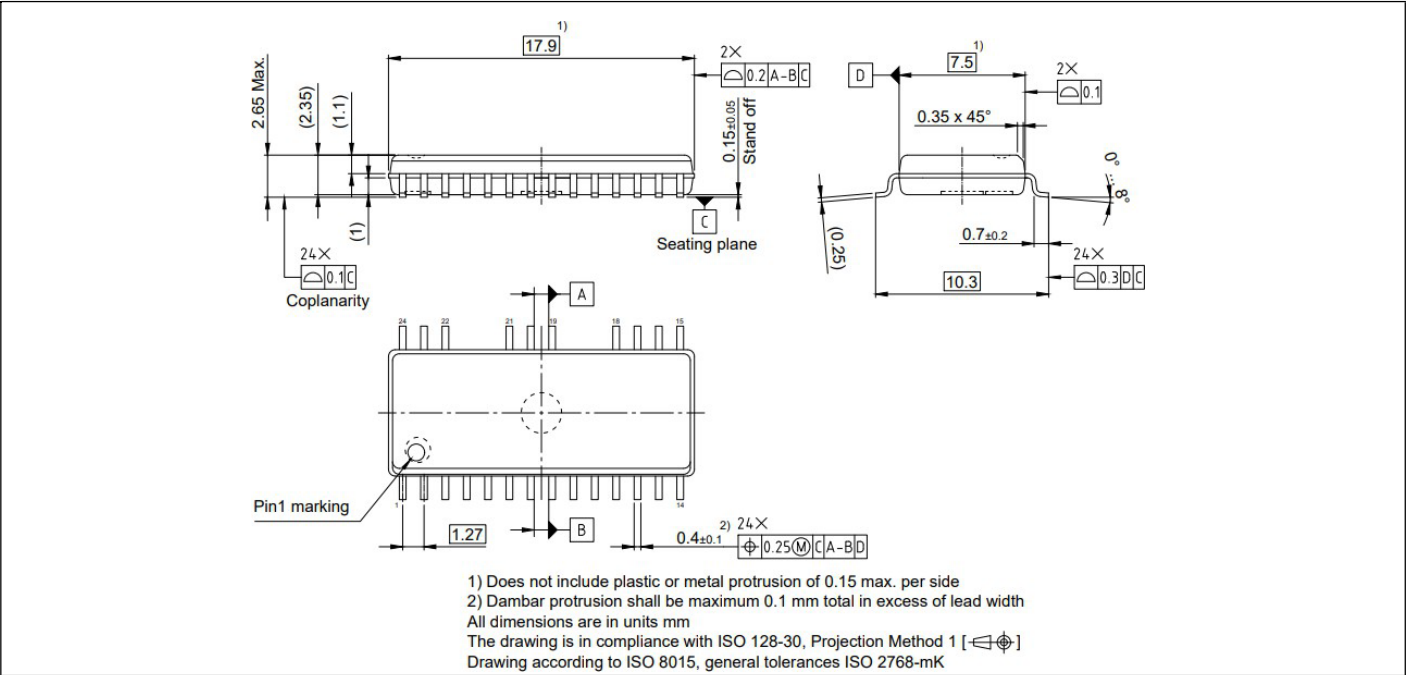


图28 封装外形

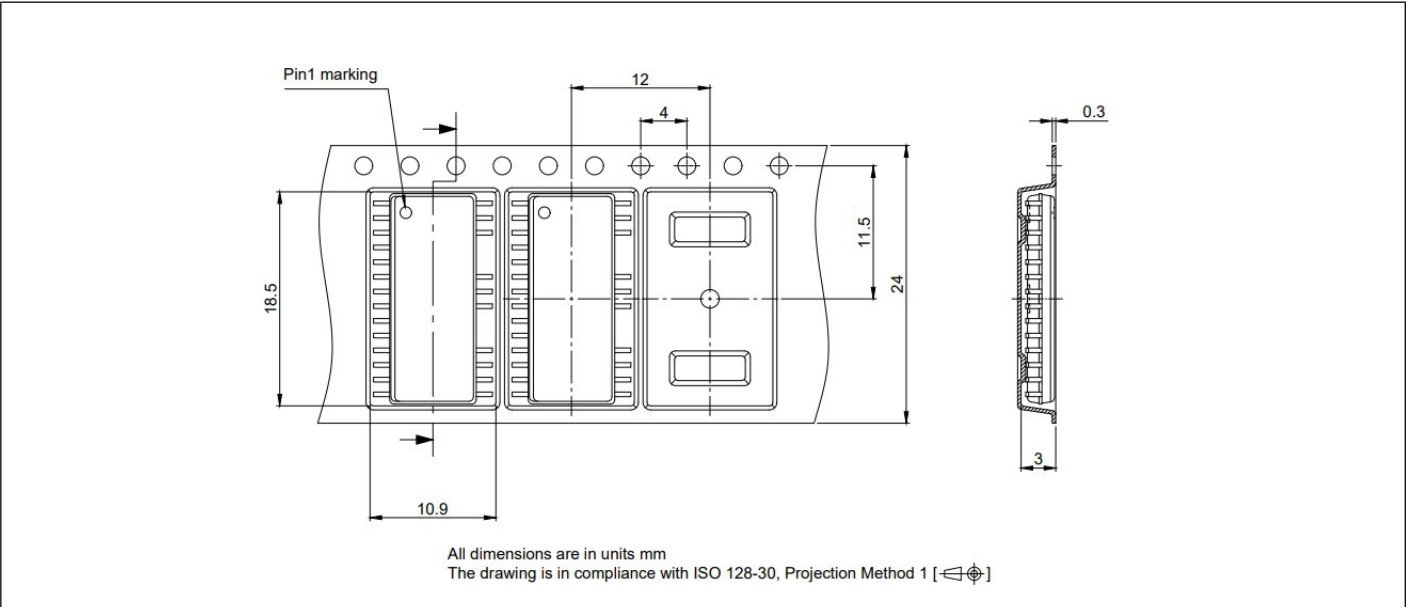


图 29 卷带包装细节

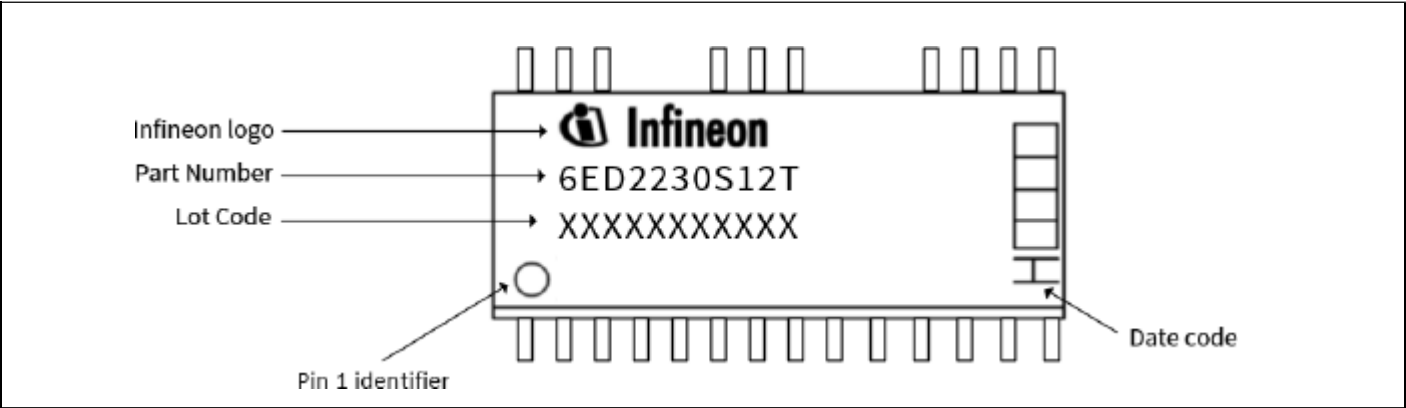


图 30 标记信息 PG-DSO-24 (DSO-28 已移除 4 个引脚) [标记图待更新]

8 其他文档和资源

www.infineon.com 上提供了一些与 HVIC 使用相关的技术文档；您可以使用站点搜索功能和文档编号快速找到它们。以下是部分文档的简要列表。

应用笔记:

[Understanding HVIC Datasheet Specifications](#)

[HV Floating MOS-Gate Driver ICs](#)

[Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and IGBTs](#)

[Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality](#)

设计提示:

[Using Monolithic High Voltage Gate Drivers](#)

[Alleviating High Side Latch on Problem at Power Up](#)

[Keeping the Bootstrap Capacitor Charged in Buck Converters](#)

[Managing Transients in Control IC Driven Power Stages](#)

[Simple High Side Drive Provides Fast Switching and Continuous On-Time](#)

8.1 英飞凌在线论坛资源

栅极驱动器论坛已在英飞凌论坛 (www.infineonforums.com) 上线。在这个在线论坛上，英飞凌栅极驱动器 IC 社区将为客户提供技术指导，包括如何使用栅极驱动器 IC、现有和新型栅极驱动器信息、应用信息、可用的演示板以及 500 多种栅极驱动器 IC 的在线培训资料。栅极驱动器论坛同时也是一个常见问题解答库，用户可以查找类似应用中常见或特定问题的解决方案。

在栅极驱动器论坛上在线注册并了解在任何给定的电力电子应用中有效驱动电源开关的细微差别。



9 修订记录

Document version	Date of release	Description of changes
1.0	2018-03-27	First Release Version
1.1	2018-12-14	Update the ITRIP to output shutdown propagation delay Max. value
1.2	2019-08-05	Editorial change
1.3	2020-03-10	Editorial change
1.4	2022-02-02	Update notes on chapter 6
1.5	2022-09-19	Update the package drawing
1.6	2023-06-08	Update according 6ED2231S12T, update V_{St} and $V_{S1,2,3}$ to 1200V
1.7	2023-08-09	Correct the test conditions of I_o from 300 mA to 300 μ A for V_{FBSd}
1.8	2025-01-06	Correct the number of pin assignments (Figure 3) to match Figure 28



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-09-16

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:
erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。