

英飞凌 EiceDRIVER™ 2EDF72x8G

采用 SON-13 4×4 无引脚封装的双通道隔离栅极驱动器 IC

描述

英飞凌 EiceDRIVER™ 2EDF72x8G 是一款双通道隔离栅极驱动器 IC，专为驱动硅 MOSFET 和 GaN HEMT 而设计。2EDF72x8G 采用带裸露焊盘的 13 引脚 SON 封装，输入到输出爬电距离为 1.6 mm，输出通道间爬电距离为 1.2 mm。

2EDF72x8G 提供可选的直通保护 (STP) 和死区时间控制 (DTC) 功能，使其能够作为具有可配置死区时间的双通道低边、双通道高边或半桥栅极驱动器运行。该产品具有出色的共模瞬态抗扰度 (CMTI)、低器件间偏斜和快速信号传播，最适合用于快速开关功率转换系统。

特性

- 适用于硅 MOSFET 和 GaN HEMT 的双通道隔离栅极驱动器
- 1500 V (RMS) 输入到输出隔离 (2EDF7268G)
- 300 V (RMS) 输入到输出隔离 (2EDF7258G)
- 100 V/ns CMTI
- 5 A/9 A 输出级
- +9/-5 ns 精度优异的输入到输出传播延迟
- < 2 μ s UVLO 恢复时间
- 1.2 V 输出钳位阈值
- 13 引脚 SON 4×4 mm，引脚间距 ≥ 1.2 mm
- 10 K/W R_{THJB} (裸露焊盘)

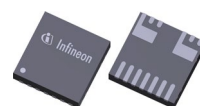
表 1

产品列表

Part number	Input-to-output isolation
2EDF7258G	300 V(RMS)
2EDF7268G	1500 V(RMS)

潜在应用

- 服务器、电信 DC-DC 转换器
- 低压驱动器和电动工具
- 太阳能微型逆变器、太阳能优化器
- 工业电源 (开关电源、家用 UPS)



产品验证

完全符合 JEDEC 工业应用标准。

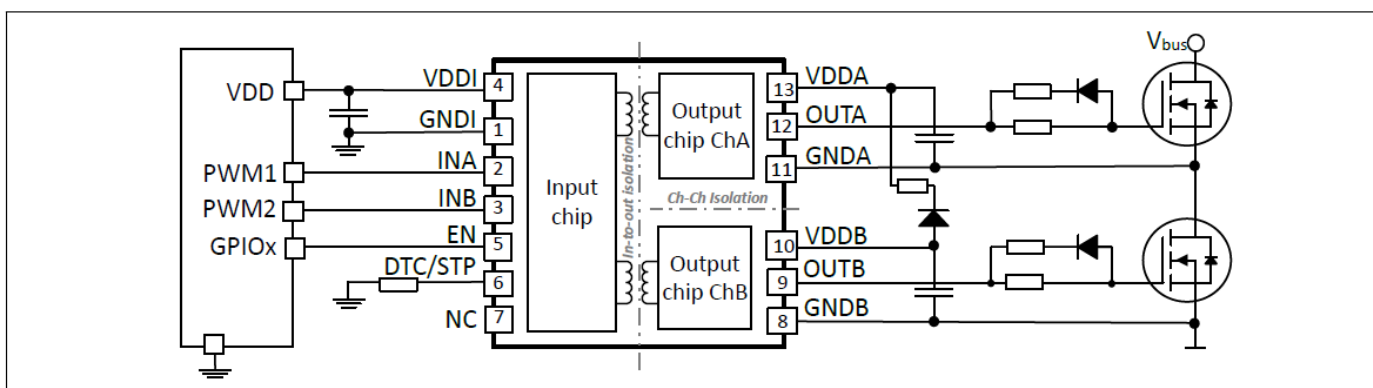


图 1 应用电路图

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本 (控制文档)。

表 2 相关评估板

Board name	Gate driver	Power transistor	Short description
EVAL_2EDF7268G_HB	2EDF7268G	BSC600N25NS3G	Half-bridge board with 2EDF7268G gate driver paired with OptiMOS™ BSC600N25NS3G

目录

目录

	目录	3
1	引脚配置及说明	4
2	功能描述	6
2.1	框图.....	6
2.2	电源和欠压锁定 (UVLO)	6
2.2.1	输入电源电压.....	6
2.2.2	输出电源电压.....	6
2.3	输入级 - INA、INB、ENABLE	7
2.4	直通保护和可配置死区时间 - STP/DTC.....	7
2.5	驱动器输出.....	8
2.6	UVLO 条件下的快速输出钳位.....	8
2.7	CT 通信和输入到输出数据传输.....	9
3	电气特性	10
3.1	绝对最大额定值.....	10
3.2	热特性.....	11
3.3	工作范围.....	11
3.4	电气特性.....	12
3.4.1	隔离规格.....	16
4	时序图.....	18
5	典型特性	22
6	封装	28
6.1	器件编号和标记.....	28
6.2	SON-13 4x4 封装.....	28
7	修订记录	31
	免责声明	32

1 引脚配置及说明

1 引脚配置及说明

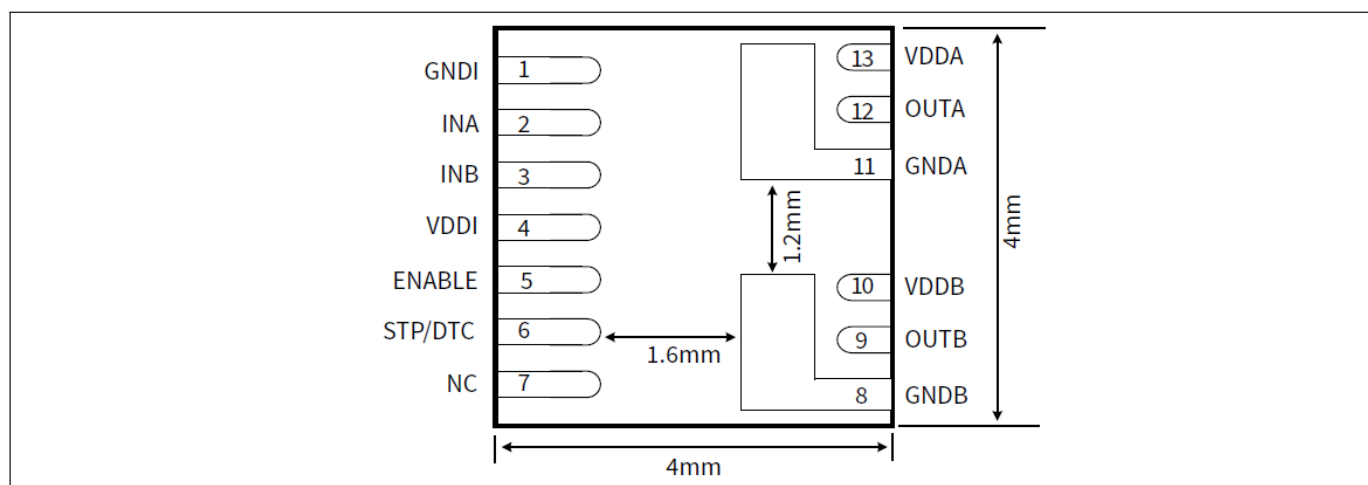


图 2 引脚配置（顶视图）

表 3 引脚说明

Pin	Symbol	Description
1	GNDI	Ground primary-side
2	INA	Input signal channel A Logic input with TTL compatible thresholds and internal pull-down resistor
3	INB	Input signal channel B Logic input with TTL compatible thresholds and internal pull-down resistor
4	VDDI	Input-side supply voltage (operating range: 3 V to 17 V)
5	ENABLE	ENABLE input channel A and B (active high) If ENABLE is high, OUTA/OUTB are controlled by INA/INB ENABLE low or left open causes OUTA/OUTB low
6	STP/DTC	Shoot-through Protection and Dead-Time Control If STP/DTC is high or left open, OUTA and OUTB can overlap (STP and DTC disabled). If STP/DTC is connected to GNDI with a resistance R_{DTC} , OUTA and OUTB cannot overlap and a “safe dead-time” can be configured: $t_{dt} [ns] = 10 \times R_{DTC} [k\Omega]$. The allowed R_{DTC} resistance is in the 1.2 k Ω to 100 k Ω range. If STP/DTC is connected to GNDI, OUTA and OUTB cannot overlap (STP only enabled). Connecting capacitors to the DTC pin must be avoided when the DTC functionality is used.
7	NC	No internal connection
8	GNDB	Ground secondary-side channel B
9	OUTB	Output secondary-side channel B Low-impedance output with source and sink capability
10	VDDDB	Supply secondary-side channel B (operating range: UVLO to 20 V)
11	GNDA	Ground secondary-side channel A

(表格续下页.....)

1 引脚配置及说明

表 3 (续) 引脚说明

Pin	Symbol	Description
12	OUTA	Output secondary-side channel A Low-impedance output with source and sink capability
13	VDDA	Supply secondary-side channel A (operating range: UVLO to 20 V)

有关封装图纸的详细信息，可参见[第 6 章](#)。

2 功能描述

2 功能描述

2.1 框图

EiceDRIVER™ 2EDF72x8G 的简化功能框图如图 3 所示。

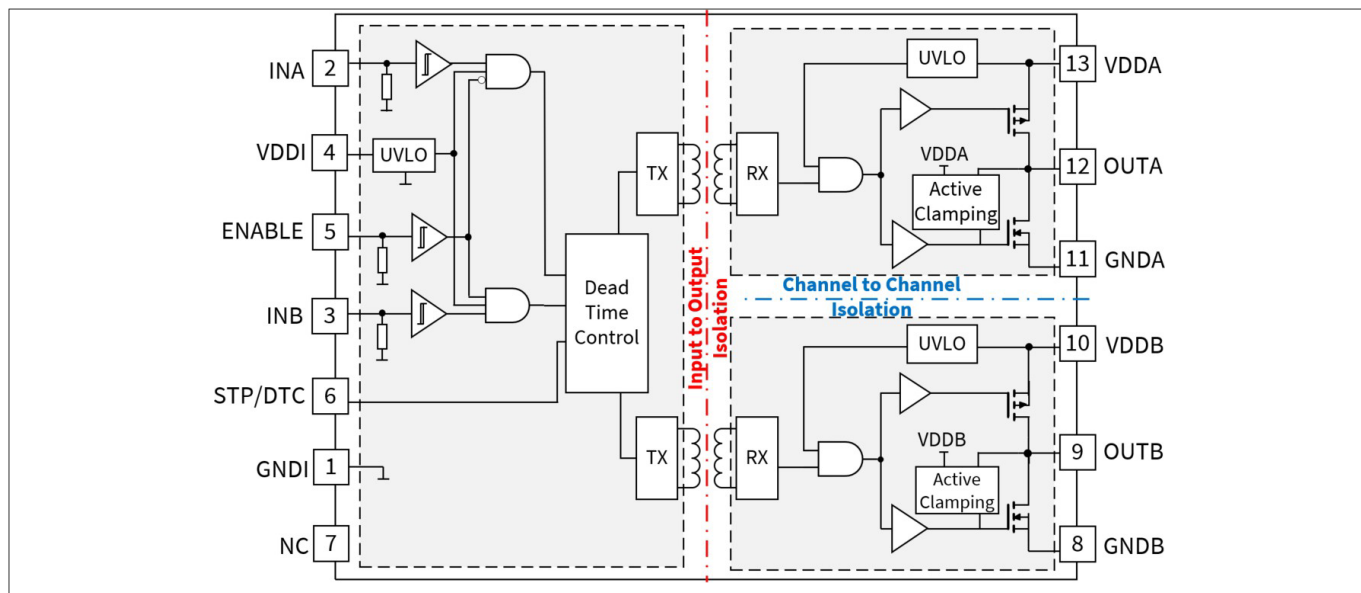


图 3 框图

2.2 电源和欠压锁定 (UVLO)

由于输入到输出隔离和通道间隔离，需要三个具有独立电源管理的电源域。输入和输出电源的欠压锁定 (UVLO) 功能可确保在所有工作条件下实现明确的启动和稳健的功能。

2.2.1 输入电源电压

输入芯片通过 VDDI 供电，支持 3 V 至 17 V 的宽电源电压范围。必须在靠近器件的 VDDI 和 GNDI 之间放置一个陶瓷旁路电容；推荐最小旁路电容为 100 nF。

功耗在一定程度上取决于开关频率，因为输入信号会被转换成一系列重复电流脉冲来驱动无磁芯变压器。由于选择了稳健的编码方案，这些脉冲的平均重复率以及平均电源电流取决于开关频率 f_{sw} 。然而，当 $f_{sw} < 500$ kHz 时，这种影响非常小。

针对输入电源 V_{VDDI} 的欠压锁定功能可确保：只要 V_{VDDI} 低于 UVLO（例如启动时），没有数据会传输到输出侧，并且栅极驱动器输出保持低电平（启动时安全锁定）。当 V_{VDDI} 超过 UVLO 电平时，PWM 输入信号将传输到输出侧。如果输出侧已准备就绪（非 UVLO 状态），则输出将根据逻辑输入做出反应。

2.2.2 输出电源电压

通过两个独立电源电压 V_{VDDA} 和 V_{Vddb} （最高 20 V）给输出芯片供电。

必须在靠近器件的 VDDA 和 GNDA 之间以及 VDDb 和 GNDB 之间放置两个陶瓷旁路电容。推荐最小旁路电容为 $20 \times C_{iss}$ （MOSFET 输入电容），以确保电源引脚上的纹波在可接受范围内（ $V_{VDDA/B}$ 的 5%）。

最低电源电压由欠压锁定 (UVLO) 功能设定。只有当输出电源电压（ V_{VDDA} 、 V_{Vddb} ）超过输出侧的 UVLO 阈值时，栅极驱动器输出才能进行开关。因此，可以确保如果驱动电压过低，无法完整且快速地转换至

2 功能描述

导通状态时，则开关晶体管不会被驱动导通。事实上，低驱动电压可能会导致功率 MOSFET 进入饱和（欧姆）区，从而产生可能导致器件损坏的功率耗散；输出 UVLO 功能可确保开关晶体管始终保持在安全工作区（SOA）内。

2.3 输入级 - INA、INB、ENABLE

输入 INA 和 INB 控制两个独立的 PWM 通道。输入信号以非反相方式传输至相应的栅极驱动器输出 OUTA 和 OUTB。所有输入均与 LV-TTL 阈值电平兼容，并提供典型值为 0.8 V 的迟滞。该迟滞与电源电压 V_{DDI} 无关。PWM 输入在内部下拉至逻辑低电平（GNDI）。如果 PWM 控制器信号在上电序列期间处于未定义状态，则栅极驱动器输出将被强制为“关断”状态（低电平）。

如果 ENABLE 输入处于低电平状态，则无论 INA 或 INB 的状态如何，都会无条件地将两个通道输出驱动至低电平状态。

表 4 显示了电源电压足够高时的 INA、INB、ENABLE 驱动器逻辑。否则，驱动器的输出由欠压锁定（UVLO）和输出有源钳位功能决定，如表 7 所示。

表 4 偏置电源充足时的逻辑表 - INA、INB、ENABLE

Inputs		ENABLE	Supplies	Outputs		Note
INA	INB		V_{DDI} , V_{VDDA} , V_{Vddb}	OUTA	OUTB	
L	L	H	> $UVLO_{VDDx,on}$ (active)	L	L	–
L	H	H		L	H	–
H	L	H		H	L	–
H	H	H		H	H	DTC/STP pin tied to VDDI or left open
				L	L	DTC/STP pin tied to GNDI or tied to GNDI via R_{DTC}
Left open	Left open	H		L	L	Input pins internally pulled down
x	x	L or left open		L	L	Outputs disabled via ENABLE low

2.4 直通保护和可配置死区时间 - STP/DTC

当输入信号 INA 和 INB 均处于高电平状态时，直通保护功能会下拉输出 OUTA 和 OUTB。当驱动器用作半桥驱动器时，建议激活该功能，以防止 INA 和 INB 的意外重叠导致危险的直通。死区时间可通过引脚 STP/DTC 确保和配置，如表 5 所示。

表 5 STP/DTC 逻辑表

Conditions on the STP/DTC pin	Shoot-through protection	Configurable dead-time
Tied to VDDI or left open	Disabled	Disabled
Connected to GNDI via resistor R_{DTC}	Enabled	Enabled, $t_{dt} [ns] = 10 \times R_{DTC} [k\Omega]$
Connected to GNDI	Enabled	Disabled

驱动器死区时间逻辑在一个输入的下降沿触发，并延迟另一个输入的上升沿转换。仅当驱动器配置的死区时间长于输入信号自身的死区时间时，才会分配延迟。

EiceDRIVER™ 2EDF72x8G

采用 SON-13 4×4 无引脚封装的双通道隔离栅极驱动器 IC

2 功能描述

可以通过外部电阻，根据以下公式调节输入到 STP/DTC 引脚的电流，从而配置死区时间： $t_{dt}[\text{ns}] = 10 \times R_{DTC}[\text{k}\Omega]$ 。推荐使用精度为 1%、电阻值在 1.2 k Ω 至 100 k Ω 范围内的电阻，并将该电阻放置在 DTC 引脚附近。如果使用超出此推荐范围的电阻，将导致直通保护和死区时间控制功能失效。切勿在 DTC 引脚上连接电容。

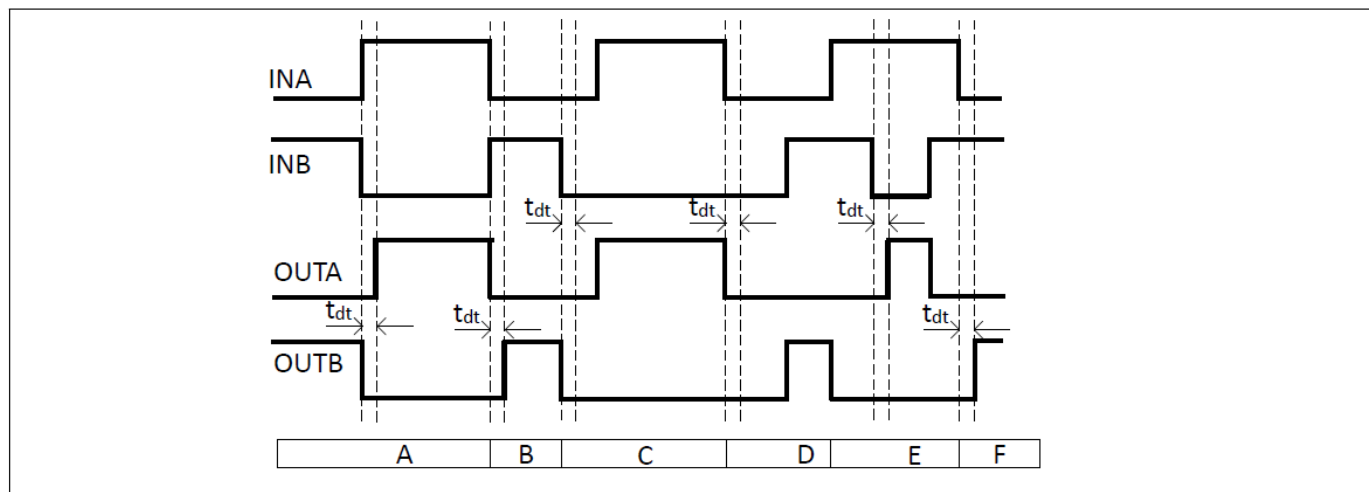


图 4 通过电阻 R_{DTC} 连接到 GNDI 的 STP/DTC 引脚逻辑

表 6 通过电阻 R_{DTC} 连接到 GNDI 的 STP/DTC 引脚逻辑

Condition	STP/DTC logic
A, B	The driver logic assigns the configured dead-time since it is longer than the input signals' dead-time
C, D	The driver logic does not assign the configured dead-time since it is shorter than the input signals' dead-time
E, F	The shoot-through protection pulls down the outputs OUTA, OUTB until one of the outputs goes low. At this point, after the configured driver dead-time, the other output is allowed to go high

2.5 驱动器输出

采用互补 MOS 晶体管实现的轨到轨输出级能够提供典型的 5 A 峰值拉电流和 9 A 峰值灌电流。低导通电阻与高驱动电流相结合，尤其有利于超大 MOSFET 的快速开关。拉电流 pMOS 晶体管的导通电阻 R_{on} 约为 1 Ω ，灌电流 nMOS 晶体管的导通电阻约为 0.5 Ω 时，在大多数应用中，驱动器可视为近乎理想的开关。p 沟道拉电流晶体管可实现真正的轨到轨特性，而不会受到 nMOS 源极跟随器级不可避免的压降影响。如果浮动输入或电源电压不足且未超过 UVLO 阈值，则驱动器输出将被主动钳位到“低”电平（GNDA、GNDB）。

2.6 UVLO 条件下的快速输出钳位

欠压锁定（UVLO）可确保当电源电压低于 UVLO 阈值时，栅极驱动器输出不会运行。然而，这不足以确保驱动器的输出保持低电平。

功率级中的瞬变或噪声可能会上拉驱动器的输出节点和栅极电压，从而导致开关不必要的导通；这在使用自举电路的系统中尤其重要，因为在启动期间，高边通道的供电存在延迟，而低边 MOSFET 已开始开关动作。在谐振拓扑（如 LLC）中，半桥开关节点可能会在低边开关关断后被上拉。

2 功能描述

当低边 MOSFET 再次导通时，如果自举电源尚未可用，由 dv/dt 事件引起的高边栅极电压增加则无法被驱动器 $R_{DS(on),sink}$ 钳位。

驱动器的输出级配备快速钳位电路，确保在所有 UVLO 情况下都能安全运行，避免输出引起的过冲。该结构可快速反应并有效钳位输出引脚（OUTA、OUTB）。确切的反应时间取决于输出电源（ V_{VDDA} 、 V_{Vddb} ）和输出电压电平；然而，即使电源电平非常低（~1 V），有源输出钳位也能在几十纳秒内做出反应。

欠压锁定与输出有源钳位共同作用，确保在电源电压不足的情况下，输出端被主动保持为低电平。

表 7 偏置电源不足时的逻辑表 - INA、INB、ENABLE

Inputs		ENABLE	Supplies			Outputs	
INA	INB		V_{DDI}	V_{DDA}	V_{DDB}	OUTA	OUTB
X	X	X	$< UVLO_{VDDI,on}$	X	X	L	L
X	X	X	$> UVLO_{VDDI,on}$	$< UVLO_{VDDA,on}$	$< UVLO_{Vddb,on}$	L	L
X	X	X	$> UVLO_{VDDI,on}$	$> UVLO_{VDDA,on}$	$< UVLO_{Vddb,on}$	Follows INA	L
X	X	X	$> UVLO_{VDDI,on}$	$< UVLO_{VDDA,on}$	$> UVLO_{Vddb,on}$	L	Follows INB

2.7 CT 通信和输入到输出数据传输

基于无磁芯变压器（CT）的通信模块被用于输入和输出之间的 PWM 信号传输。发射器中经过验证的高分辨率脉冲重复方案与接收器侧的看门狗超时相结合，可以从通信故障中恢复，并确保在故障情况下实现安全系统关断。

3 电气特性

3 电气特性

第 3.1 章列出了绝对最大额定值。超过这些额定值的应力可能会对器件造成永久性损坏。长期暴露在绝对最大额定值条件下可能会影响器件的可靠性。

3.1 绝对最大额定值

表 8 绝对最大额定值

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input-to-output isolation voltage	V_{IO}	–	–	1500	V(RMS)	2EDF7268G
Input-to-output isolation voltage	V_{IO}	–	–	300	V(RMS)	2EDF7258G
Channel-to-channel isolation voltage	$V_{GNDA-GNDB}$	–	–	700	V	
Input supply voltage	V_{VDDI}	-0.3	–	18	V	–
Output supply voltage at pins VDDB, VDDB	V_{VDDA}, V_{VDDB}	-0.3	–	22 ¹⁾	V	–
Voltage at pins INA, INB, ENABLE (DC)	V_{IN}	-0.3	–	18	V	–
Voltage at pins INA, INB, ENABLE (transient)	V_{IN}	-5	–	–	V	transient for 50 ns
Voltage at pin DTC	V_{DTC}	²⁾	–	$V_{VDDI} + 0.3$	V	–
Voltage at pins OUTA, OUTB (DC)	V_{OUT}	-0.3	–	$V_{VDDA/B} + 0.3$	V	–
Voltage at pins OUTA, OUTB (transient)	V_{OUT}	-2	–	$V_{VDDA/B} + 1.5$	V	transient for 200 ns
Reverse current peak at pins OUTA, OUTB	I_{SRC_rev}	-5	–	–	A_{pk}	transient for 500 ns
Reverse current peak at pins OUTA, OUTB	I_{SNK_rev}	–	–	5	A_{pk}	transient for 500 ns
Junction temperature	T_J	-40	–	150	°C	–
Storage temperature	T_{STG}	-65	–	150	°C	–
Soldering temperature	T_{SOL}	–	–	260	°C	reflow ³⁾
ESD robustness all pins (CDM)	V_{ESD_CDM}	–	–	0.5	kV	Charged device model (CDM) ⁴⁾
ESD robustness all pins (HBM)	V_{ESD_HBM}	–	–	2	kV	Human body model (HBM) ⁵⁾

1) 最大正电源电压已经符合降额指南。

2) 当 DTC 运行时（DTC 引脚通过电阻连接到 GND），最小值由内部调节给出。

3) 符合 JEDEC-020E 标准。

4) 符合 ANSI/ESDA/JEDEC JS-002 标准。

3 电气特性

5) 符合 ANSI/ESDA/JEDEC JS-001 标准（通过 1.5 kΩ 电阻对 100 pF 电容放电）。

3.2 热特性

热特性通过仿真获得，仿真条件为：在驱动器输入侧施加 65 mW，在任一输出通道施加 200 mW。

表 9 $T_A = 25^\circ\text{C}$ 时的热特性

Parameter	Symbol	Value for 2s2p ¹⁾		Unit	Note or condition
		without via	with 2 vias ²⁾		
Thermal resistance junction ambient ³⁾	R_{thJA25}	95	46	K/W	–
Thermal resistance junction-case (top) ⁴⁾	R_{thJC25}	47		K/W	–
Thermal resistance junction board ⁵⁾	R_{thJB25}	17	10	K/W	–
Characterization parameter junction-top ⁶⁾	ψ_{thJT25}	5	3	K/W	–
Characterization parameter junction-board ⁶⁾	ψ_{thJB25}	16	10	K/W	–

1) 符合 JESD51-7 规范的 JEDEC 标准高导热率 (High-K) 电路板：四层板，内层铜箔厚度为 2 oz。

2) 在裸露焊盘上设有两个直径为 0.3 mm 的散热孔。

3) 通过在符合 JESD51-2a 标准所述的环境条件下，对 JESD51-7 标准规定的 2s2p 测试板或 10 层测试板进行仿真后获得。

4) 通过模拟封装顶部的冷板测试获得。目前尚无专门的 JEDEC 标准，但在 ANSI SEMI 标准 G30-88 中可查阅到与之接近的描述。

5) 通过在符合 JESD51-8 标准所述的环境条件下，使用环形冷板夹具控制 PCB 温度，对 JESD51-7 标准规定的 2s2p 测试板或 10 层测试板进行仿真后获得。

6) 用于估算实际系统中的结温，通过采用 JESD51-2a 标准（第 6 节和第 7 节）所述流程，从仿真数据中提取以获得 R_{thJA} 。

3.3 工作范围

表 10 工作范围

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input supply voltage	V_{VDDI}	3	–	17	V	Min. defined by $UVLO_{VDDI}$

(表格续下页.....)

3 电气特性

表 10 (续) 工作范围

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Output supply voltage at pin VDDA and VDDB	V_{VDDA}, V_{VDDB}	4.5	–	20 ¹⁾	V	–
INA, INB, ENABLE	V_{IN}	0	–	17	V	–
Input voltage at pin DTC	V_{DTC}	²⁾	–	V_{VDDI}	V	–
Junction temperature	T_J	-40	–	150 ³⁾	°C	–
Ambient temperature	T_A	-40	–	125	°C	–

1) 最大正电源电压已经符合降额指南。

2) 当 DTC 运行时 (DTC 引脚通过电阻连接到 GND)，最小值由内部调节给出。

3) 在高于 125°C 的温度下持续运行可能会缩短使用寿命。

3.4 电气特性

除非另有说明，否则所给出的电气特性均基于以下条件： $V_{VDDI} = 3.3\text{ V}$ ， $V_{VDDA/B} = 12\text{ V}$ ，且无负载。典型值在 $T_J = 25^\circ\text{C}$ 的条件下给出。最小值和最大值则分别是整个工作范围内的下限和上限。

表 11 电源

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
IVDDI quiescent current	I_{VDDIq}	–	1.67	2.12	mA	no switching
IVDDA/B quiescent current	$I_{VDDA/Bq}$	–	0.62	0.86	mA	OUT = low
IVDDA/B quiescent current	I_{VDDBq}	–	0.76	1.0	mA	OUT = high

表 12 欠压锁定 VDDI

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Undervoltage Lockout (UVLO) turn-on threshold VDDI	$UVLO_{VDDI,on}$	–	2.85	2.95	V	–
Undervoltage Lockout (UVLO) turn-off threshold VDDI	$UVLO_{VDDI,off}$	2.55	2.7	–	V	–
UVLO threshold hysteresis VDDI	$UVLO_{VDDI,hys}$	0.10	0.15	0.20	V	–

3 电气特性

表 13 VDDA、VDDB 欠压锁定

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Undervoltage Lockout (UVLO) turn-on threshold VDDA, VDDB	UVLO _{VDDA,on} UVLO _{VDDB,on}	–	4.2	4.4	V	–
Undervoltage Lockout (UVLO) turn-off threshold VDDA, VDDB	UVLO _{VDDA,off} UVLO _{VDDB,off}	3.7	3.9	–	V	–
UVLO threshold hysteresis VDDA, VDDB	UVLO _{VDDA,hys} UVLO _{VDDB,hys}	0.2	0.3	0.4	V	–

表 14 INA、INB、ENABLE 逻辑输入

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input voltage threshold for transition LH	V _{INH}	–	2.0	2.36	V	–
Input voltage threshold for transition HL	V _{INL}	0.9	1.2	–	V	–
Input voltage threshold hysteresis	V _{IN,hys}	0.38	0.8	1.2	V	–
High-level input leakage current	I _{IN}	–	22	27	μA	INA/INB pin tied to VDDI
Input pull-down resistor	R _{IN,PD}	–	150	–	kΩ	–

表 15 死区时间和直通保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Dead-time	t _{dt}	85	100	115	ns	R _{DTC} = 10 kΩ
Dead-time	t _{dt}	255	300	345	ns	R _{DTC} = 30 kΩ
Dead-time	t _{dt}	800	950	1100	ns	R _{DTC} = 100 kΩ ¹⁾
Channel-to-channel dead-time matching tdtA - tdtB	Δt _{dt,Ch-Ch}	–	–	10	ns	R _{DTC} = 10 kΩ
Channel-to-channel dead-time matching tdtA - tdtB	Δt _{dt,Ch-Ch}	–	–	14	ns	R _{DTC} = 30 kΩ
Channel-to-channel dead-time matching tdtA - tdtB	Δt _{dt,Ch-Ch}	–	–	40	ns	R _{DTC} = 100 kΩ ¹⁾

(表格续下页.....)

3 电气特性

表 15 (续) 死区时间和直通保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Part-to-part dead-time mismatch	$\Delta t_{dt,p-p}$	–	–	20	ns	$R_{DTC} = 10 \text{ k}\Omega$ ²⁾
Part-to-part dead-time mismatch	$\Delta t_{dt,p-p}$	–	–	55	ns	$R_{DTC} = 30 \text{ k}\Omega$ ²⁾
Part-to-part dead-time mismatch	$\Delta t_{dt,p-p}$	–	–	105	ns	$R_{DTC} = 100 \text{ k}\Omega$ ^{1) 2)}

1) 未经生产验证, 但已通过设计/特性分析验证。

2) 该参数给出了在相同条件下 (包括相同的环境温度) 不同样本插入的死区时间的差异。

表 16 静态输出特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
High-level (sourcing) output resistance	R_{on_SRC}	0.6	0.93	1.6	Ω	$I_{SNK} = 50 \text{ mA}$
Peak sourcing output current	I_{SRC_pk}	–	5	–	A	$C_{LOAD} = 22 \text{ nF}$ ¹⁾
Low-level (sinking) output resistance	R_{on_SNK}	0.2	0.36	0.62	Ω	$I_{SRC} = 50 \text{ mA}$
Peak sinking output current	I_{SNK_pk}		-9	–	A	$C_{LOAD} = 22 \text{ nF}$ ¹⁾
Active output clamp	V_{clamp}	0.79	1.16	1.45	V	$I_{SNK} = 10 \text{ mA}$, V_{DDX} floating and unpowered

1) 不适用于生产测试 - 由设计/特性验证。

表 17 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
INx to OUTx turn-on propagation delay	$t_{PDon,INx}$	33	38	47	ns	See Figure 5, Figure 6
INx to OUTx turn-off propagation delay	$t_{PDoff,INx}$	30	36	46	ns	See Figure 5, Figure 6
Part-to-part turn-on propagation delay mismatch	$\Delta t_{PDon,p-p}$	0	–	6	ns	¹⁾

(表格续下页.....)

3 电气特性

表 17 (续) 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Part-to-part turn-off propagation delay mismatch	$\Delta t_{PDoff,p-p}$	0	–	8	ns	1)
Channel-to-channel turn-on propagation delay mismatch	$t_{PDon,ChA-ChB}$	-4	0	4	ns	See Figure 7 ²⁾
Channel-to-channel turn-off propagation delay mismatch	$t_{PDoff,ChA-ChB}$	-5.5	-1	3	ns	See Figure 7 ²⁾
Pulse width distortion	t_{PWD}	-5	2	5.5	ns	See Figure 8 ³⁾
Channel turn-off to channel turn-on propagation delay mismatch	t_{DTD}	-7	-2	3	ns	See Figure 9
Rise time	t_{rise}	–	7.5	14	ns	$C_{LOAD} = 1.8 \text{ nF}$, see Figure 10 ⁴⁾
Fall time	t_{fall}	–	6	11	ns	$C_{LOAD} = 1.8 \text{ nF}$, see Figure 10 ⁴⁾
Minimum input pulse width that changes output state	t_{PW}	10	17	25	ns	See Figure 11
Input-side start-up time	$t_{START,VDDI}$	–	3.5	5	μs	See Figure 12 ⁴⁾
Input-side deactivation time	$t_{STOP,VDDI}$	600	750	–	ns	See Figure 12 ⁴⁾
Output-side start-up time	$t_{START,VDDA/B}$	–	2.5	5	μs	See Figure 13 ⁴⁾
Output-side deactivation time	$t_{STOP,VDDA/B}$	500	800	–	ns	See Figure 13 ⁴⁾

- 1) 该参数表示在相同条件（包括相同环境温度）下，不同样品在相同开关方向上的传播延迟差异，因此可作为生产偏差的指标。所给出的限值适用于所有通道组合： $t_{PD_ChA} - t_{PD_ChA}$ 、 $t_{PD_ChB} - t_{PD_ChB}$ 、 $t_{PD_ChA} - t_{PD_ChB}$ 、 $t_{PD_ChB} - t_{PD_ChA}$ 。
- 2) 该参数表示同一样品中通道 A 和通道 B 在相同开关方向上的传播延迟差异。
- 3) 该参数表示相同环境温度下，同一样品中相同通道（ChA 或 ChB）的导通（ON）和关断（OFF）传播延迟之间的差异。
- 4) 不适用于生产测试 - 由设计/特性验证。

3 电气特性

表 18 热关断

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Thermal shutdown rising threshold	T_{SHUT_RISE}	–	172	–	°C	1)
Thermal shutdown falling threshold	T_{SHUT_FALL}	–	149	–	°C	1)

1) 不适用于生产测试 - 由特性分析规定

表 19 共模瞬态抗扰度 (CMTI)

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Static Common Mode Transient Immunity	$ CM_{Static,H} $	100	–	–	V/ns	$V_{CM} = 1500\text{ V}$; INA, INB tied to V_{DDI} (logic high inputs) 1)
Static Common Mode Transient Immunity	$ CM_{Static,L} $	100	–	–	V/ns	$V_{CM} = 1500\text{ V}$; INA, INB tied to GNDI (logic low inputs) 1)

1) 能够导致错误输出信号的共模电压最小压摆率。

3.4.1 隔离规格

表 20 隔离规格

Parameter	Symbol	Value	Unit	Note or condition
External nominal input-to-output creepage 1)	CRP	1.6	mm	Shortest distance over package surface from any input pin to any output pin according to IEC 60664-1
External nominal input-to-output clearance 1)	CLR	1.6	mm	Shortest distance in air from any input pin to any output pin according to IEC 60664-1
Comparative tracking index	CTI	< 600 > 400	V	According to DIN EN 60112 (VDE 0303-11)
Material group	–	II	–	According to IEC 60112
Pollution degree	–	II	–	According to IEC 60664-1

1) 爬电距离和电气间隙要求取决于应用和相关终端设备的隔离标准。应注意满足印制电路板层面上所需的爬电距离和电气间隙值。

表 21 输出通道间隔离规格

Parameter	Symbol	Value	Unit	Note or condition
External nominal channel-to-channel creepage ¹⁾	CRP _{Ch-Ch}	1.2	mm	Shortest distance over package surface between any output channel A pin and any output channel B pin

1) 爬电距离和电气间隙要求取决于应用和相关终端设备的隔离标准。应注意满足印制电路板层面上所需的爬电距离和电气间隙值。

4 时序图

4 时序图

图 5 说明了在电容负载输出端观察到的输入到输出传播延迟。

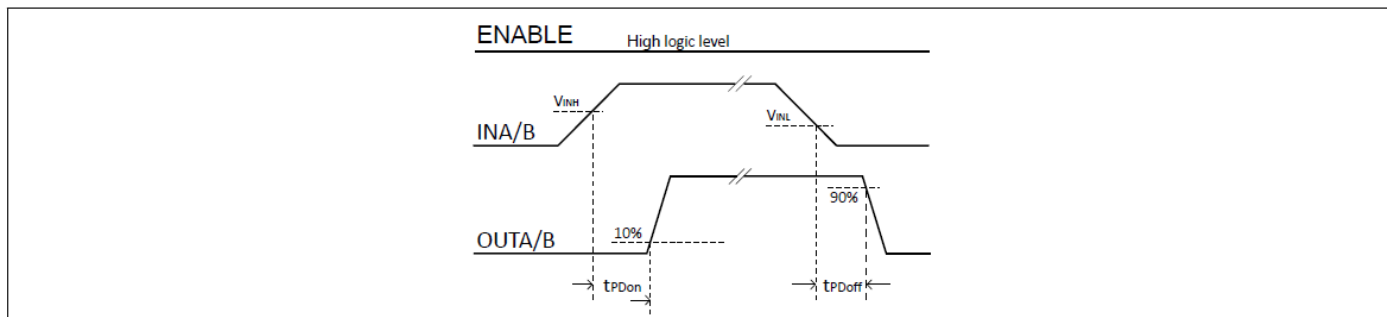


图 5 IN_x 到 OUT_x 的传播延迟

图 6 说明了在电容负载输出端观察到的 ENABLE 引脚到输出的传播延迟。

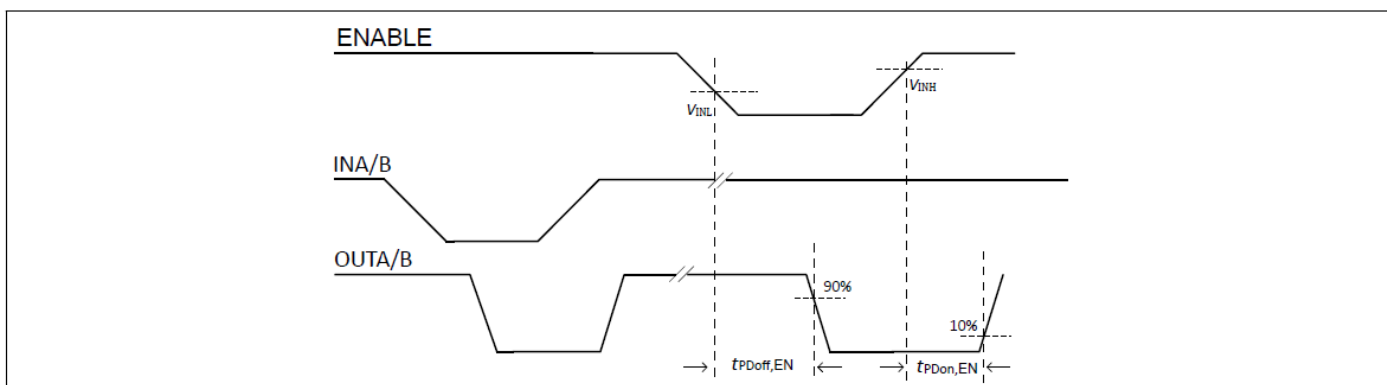


图 6 ENABLE 到 OUT_x 的传播延迟

图 7 说明了空载输出端的通道间传播延迟失配。当通道驱动并联开关时，此参数很重要，因为它表示两个驱动信号之间的延迟。

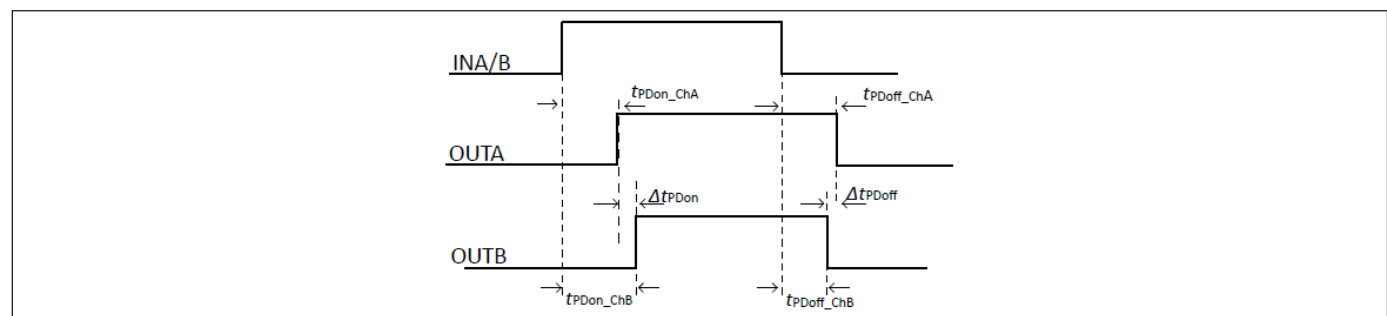


图 7 通道间 IN_x/EN 到 OUT_x 的传播延迟失配

图 8 说明了空载输出端的脉宽失真。理想情况下，输入脉冲宽度 (t_{PW_INx}) 等于输出脉冲宽度 (t_{PW_OUTx})；然而，驱动器会引入输出脉冲失真 t_{PWD} ，其值为导通和关断传播延迟之差。

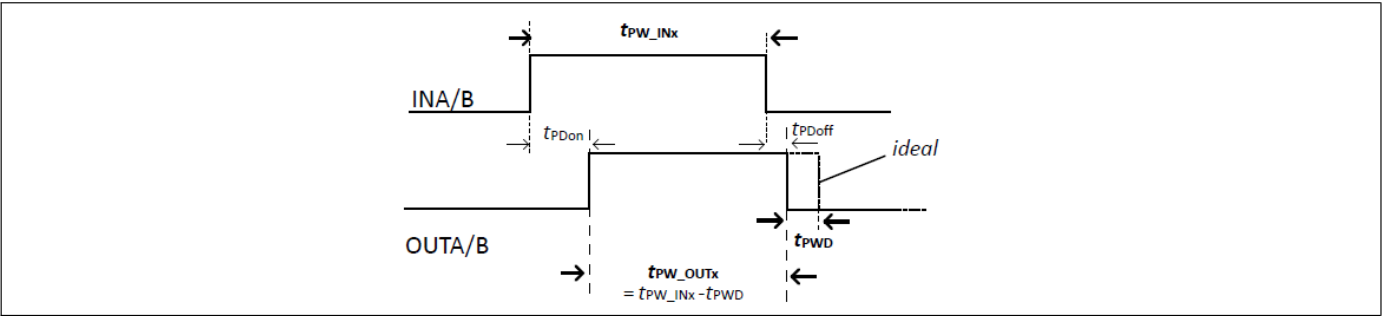


图 8 脉宽失真

图 9 说明了空载输出端的死区时间失真。该参数与互补信号操作相关，例如在输入端 INA 和 INB 上设置特定死区时间 t_{DT_INx} 的半桥驱动。理想情况下，驱动器输出端的死区时间 (t_{DT_OUTx}) 等于输入端死区时间；然而，驱动器会引入失真 t_{DTD} ，其值为一个通道的关断传播延迟与另一个通道的导通传播延迟之差。

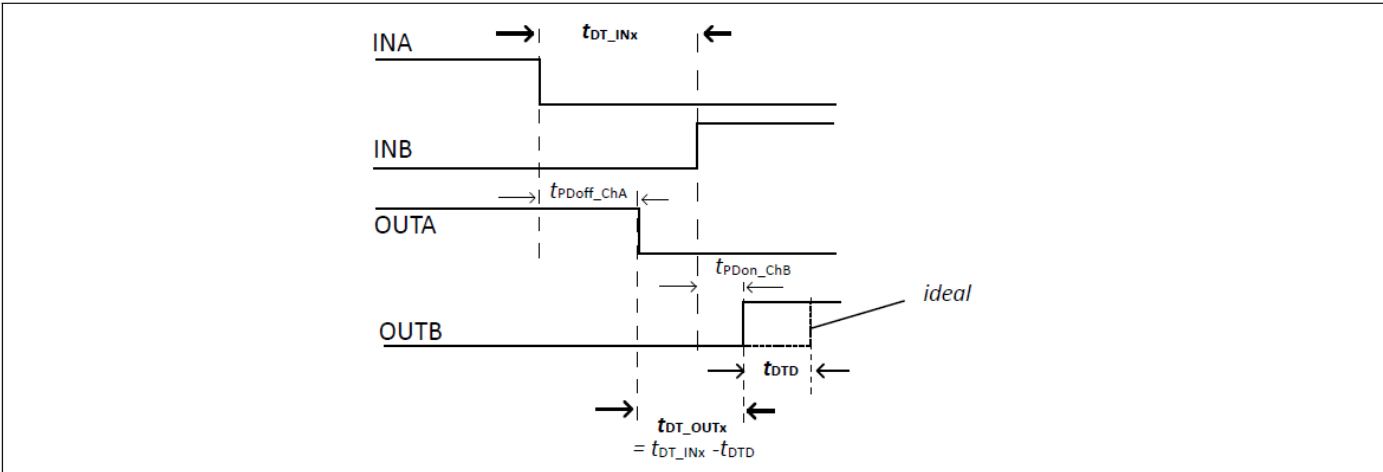


图 9 死区时间失真

图 10 说明了在电容负载输出端观察到的上升和下降时间。

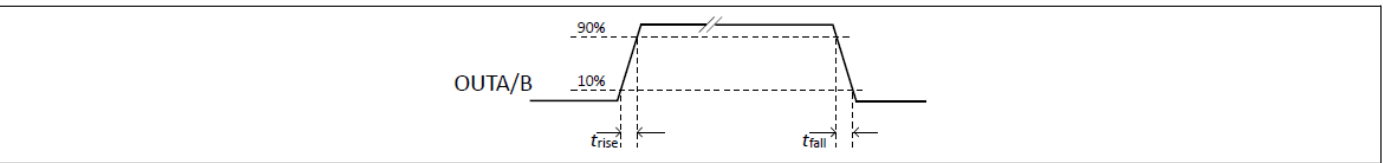


图 10 上升和下降时间

图 11 说明了去毛刺滤波器的行为，该滤波器可滤除 INA、INB 上持续时间短于 t_{PWmin} 的杂散脉冲。

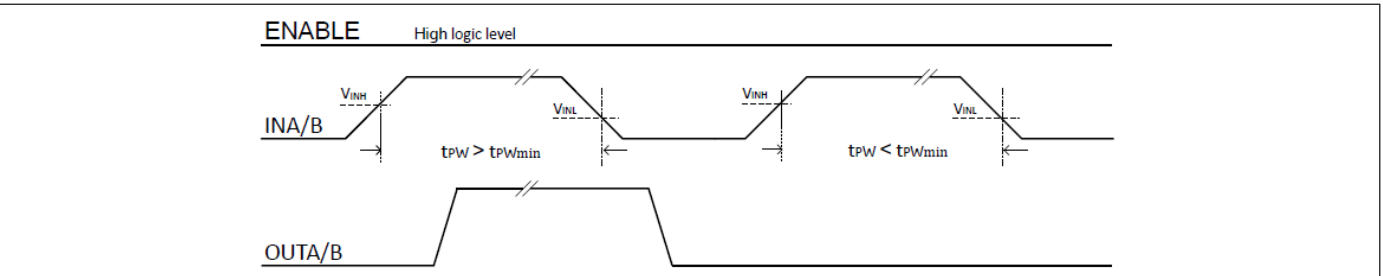


图 11 改变输出状态的最小脉冲

4 时序图

图 12 说明了输入侧电源 UVLO 行为。它描述了 V_{VDDI} 在上升或下降转换（上电、掉电、电源噪声）期间跨越 UVLO 阈值时对 UVLO 事件的反应时间。

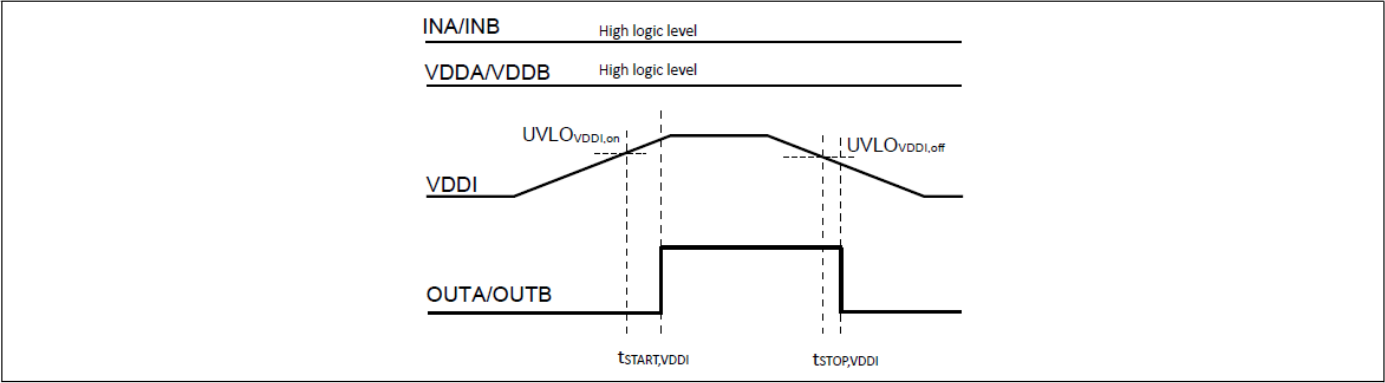


图 12 V_{VDDI} UVLO 行为，启动和停用时间

图 13 说明了输出侧电源 UVLO 行为。它描述了 $V_{VDDA/B}$ 在上升或下降转换（上电、掉电、电源噪声）期间跨越 UVLO 阈值时对 UVLO 事件的反应时间。

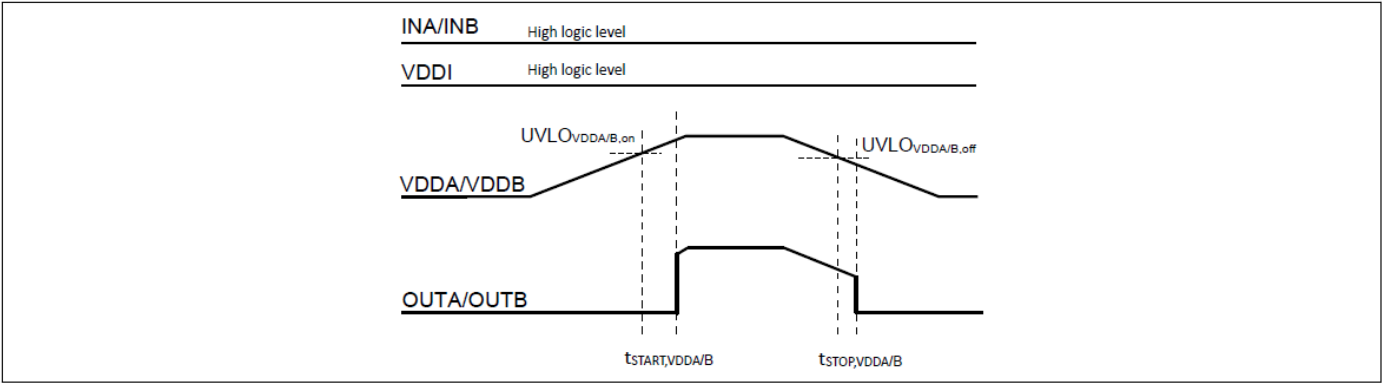


图 13 V_{VDDA} 、 V_{Vddb} UVLO 行为，启动和停用时间

图 14 说明了直通保护和死区时间逻辑。启用后，如果驱动器死区时间长于信号自身的死区时间，则死区时间会叠加到关断传播延迟之上。

4 时序图

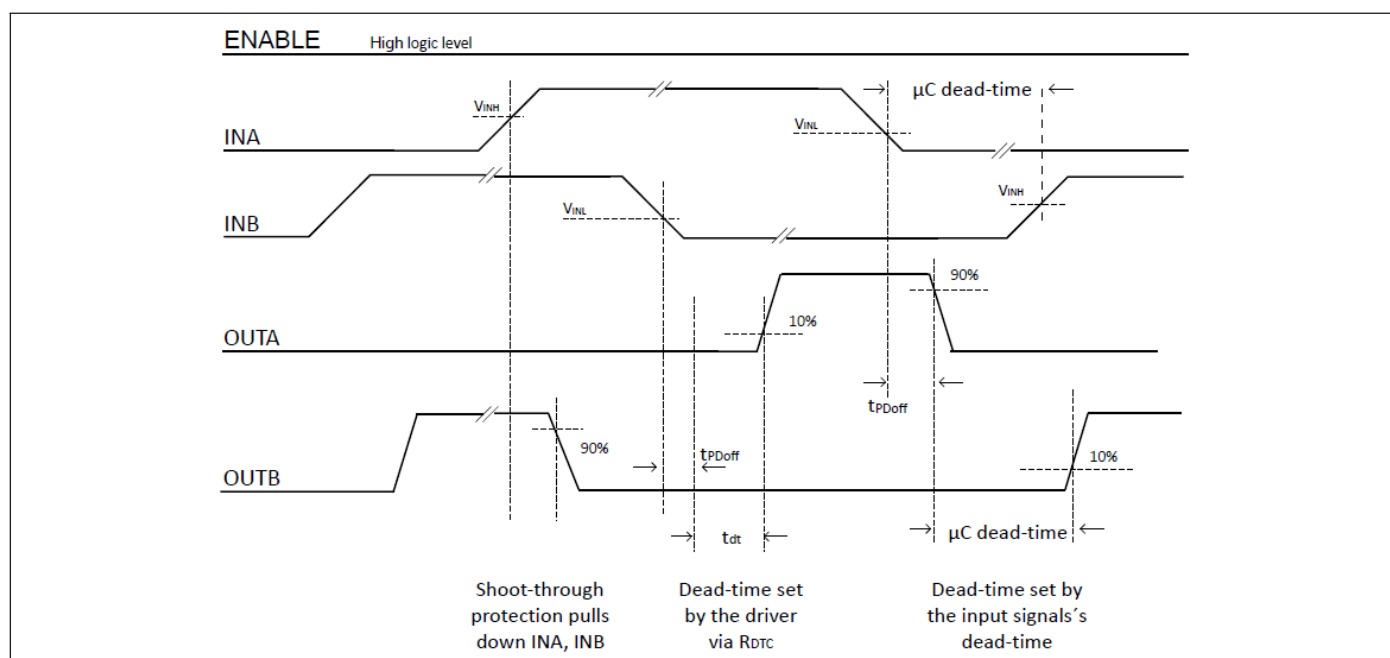
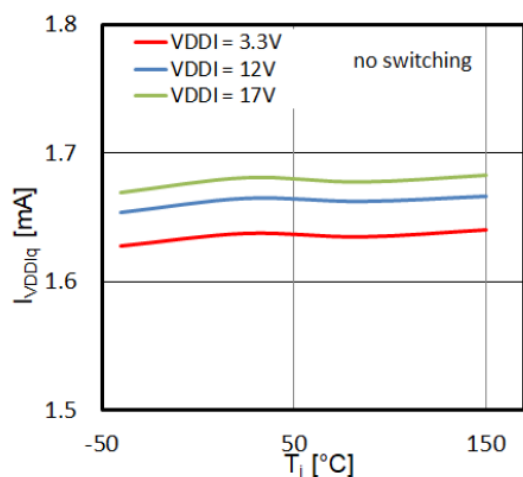


图 14 直通和可配置死区时间

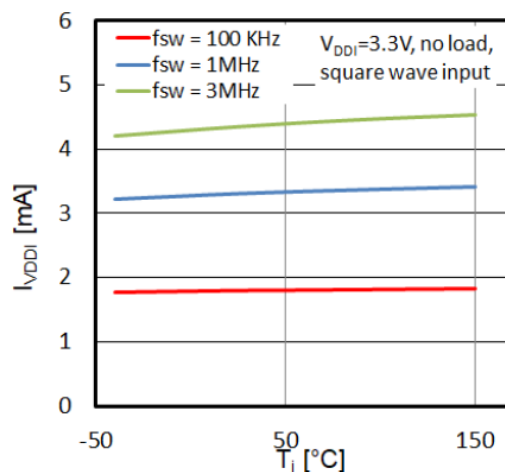
5 典型特性

5 典型特性

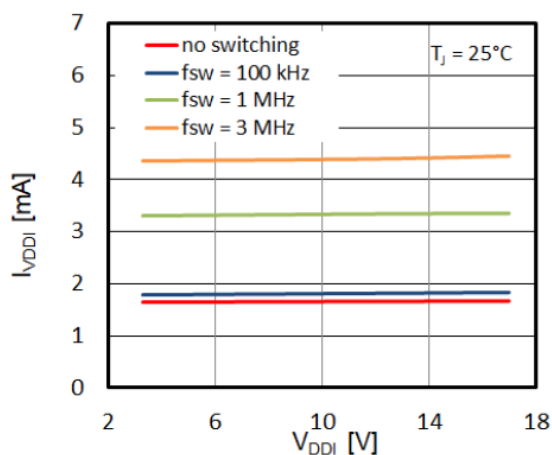
除非另有说明，否则本节给出的典型特性均基于以下条件： $V_{VDDI} = 3.3\text{ V}$ ， $V_{VDDA/B} = 12\text{ V}$ ， $T_A = 25^\circ\text{C}$ ， $f_{sw} = 1\text{ MHz}$ ，且无负载



Typical I_{VDDIq} quiescent current vs. temperature



Typical I_{VDDI} switching current vs. temperature



Typical I_{VDDI} current vs. input-supply voltage V_{VDDI}

图 15 输入侧电源电流

5 典型特性

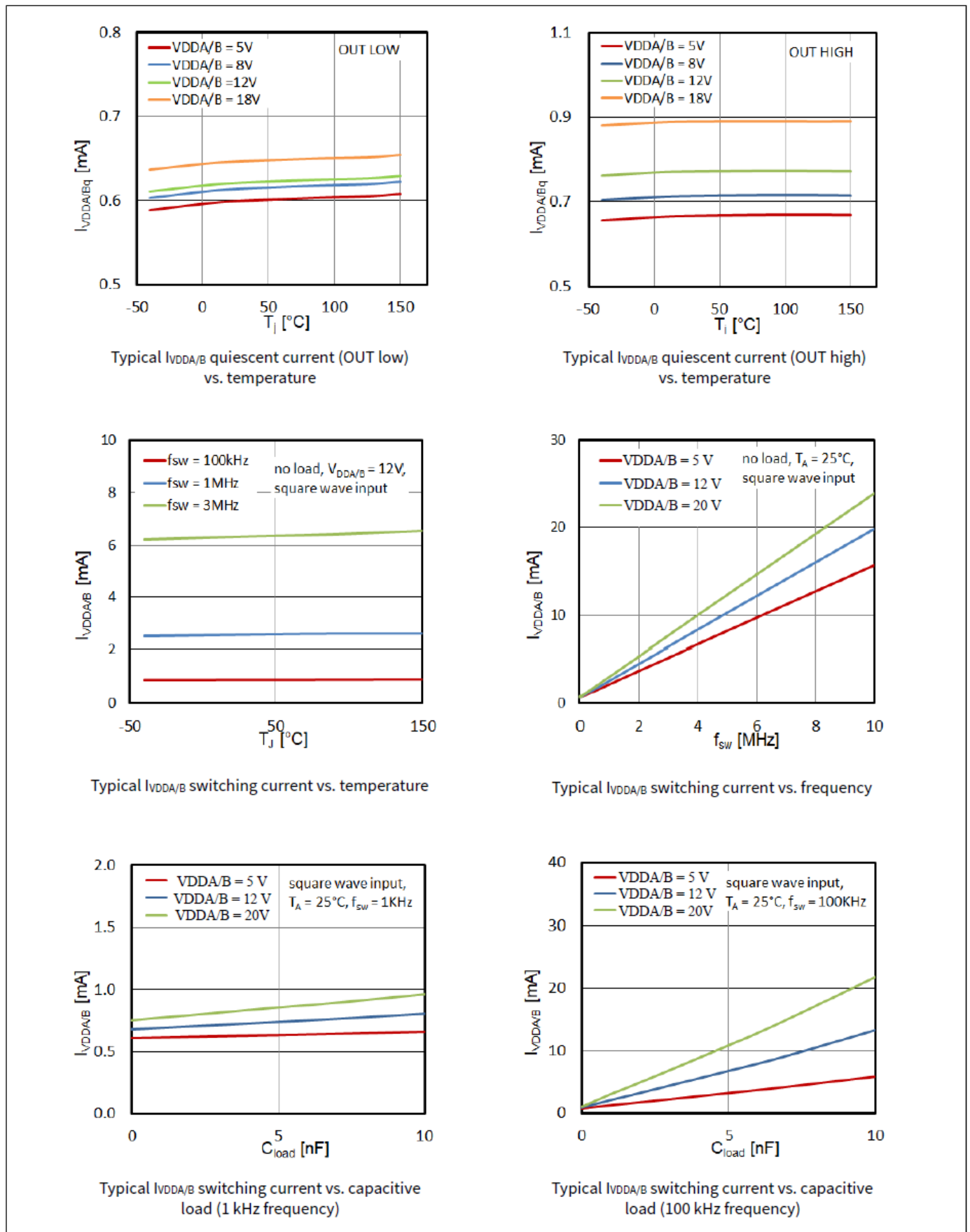


图 16 输出侧电源电流

5 典型特性

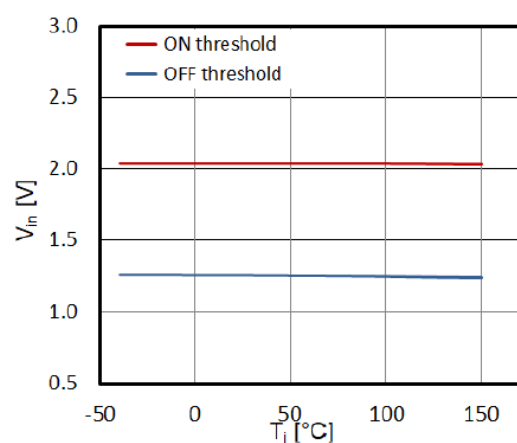
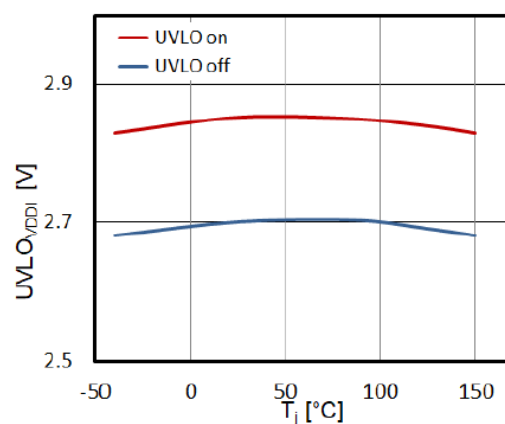
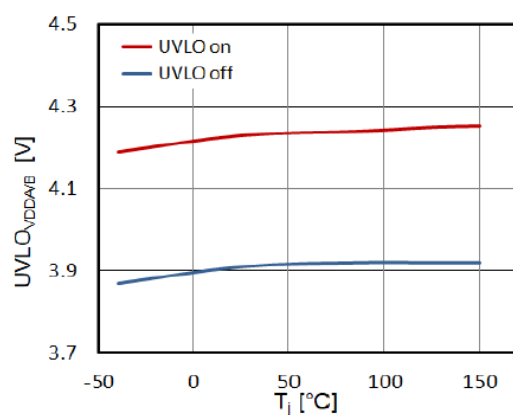
Typical input voltage thresholds
vs. temperatureTypical Undervoltage Lockout
thresholds VDDI vs. temperatureTypical Undervoltage Lockout VDDA/B
thresholds vs. temperature (4 V version)

图 17 输入电压阈值和欠压锁定

5 典型特性

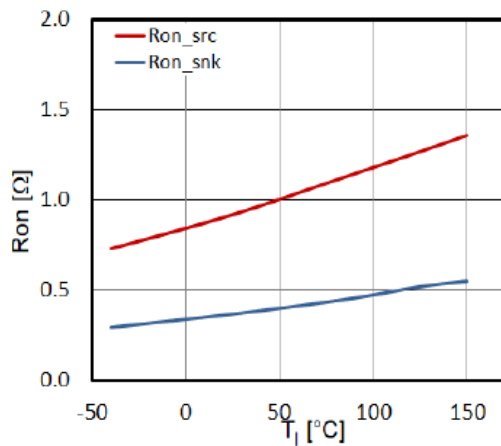
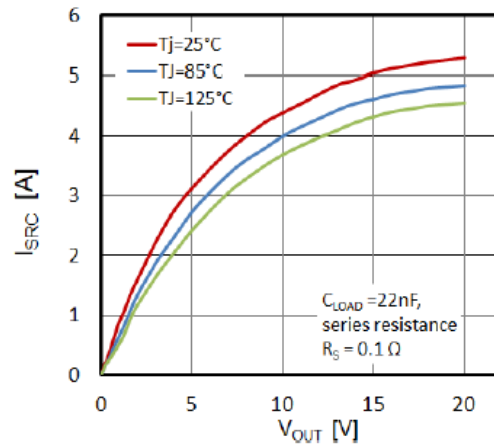
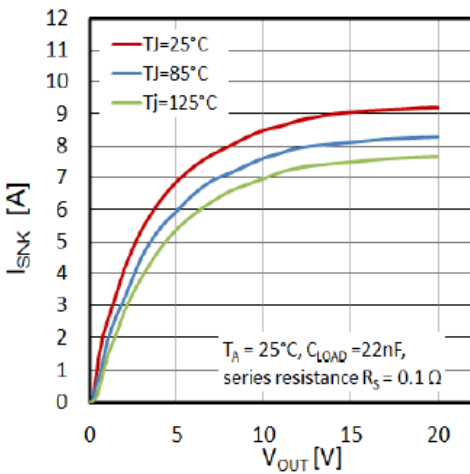
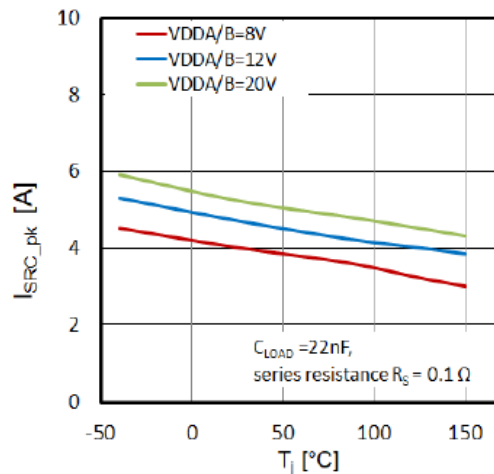
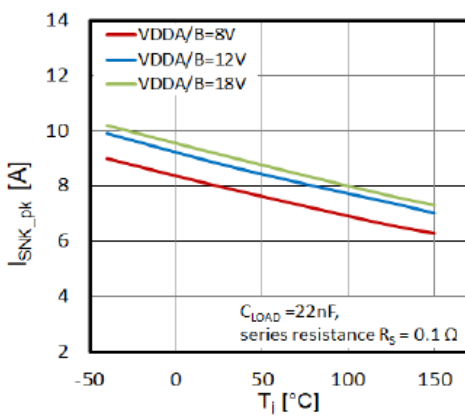
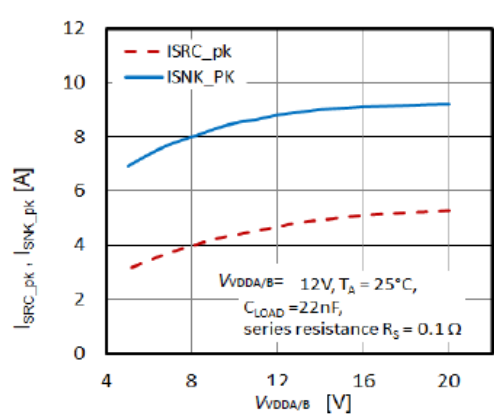
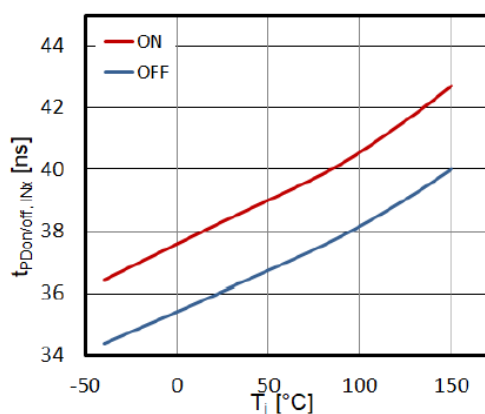
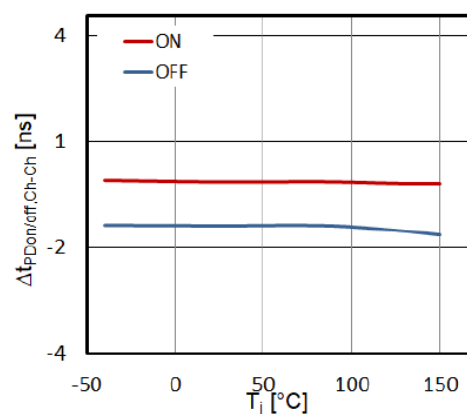
Typical output resistance
vs. temperatureTypical sourcing output current
vs. output voltageTypical sinking output current
vs. output voltageTypical peak sourcing output current vs.
temperatureTypical peak sinking output current
vs. temperatureTypical peak output current vs.
supply voltage

图 18 典型输出静态特性

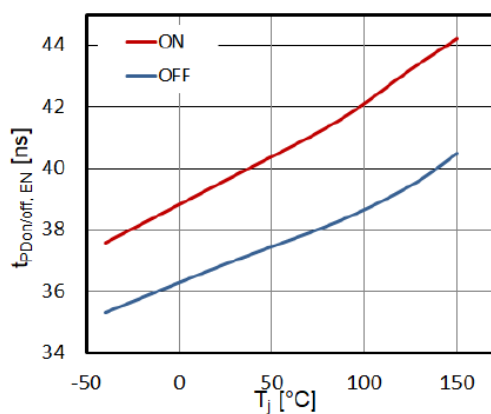
5 典型特性



Typical input-to-output propagation delay vs. temperature



Typical channel-to-channel propagation delay mismatch vs. temperature



Typical ENABLE-to-output propagation delay vs. temperature

图 19 典型传播延迟

5 典型特性

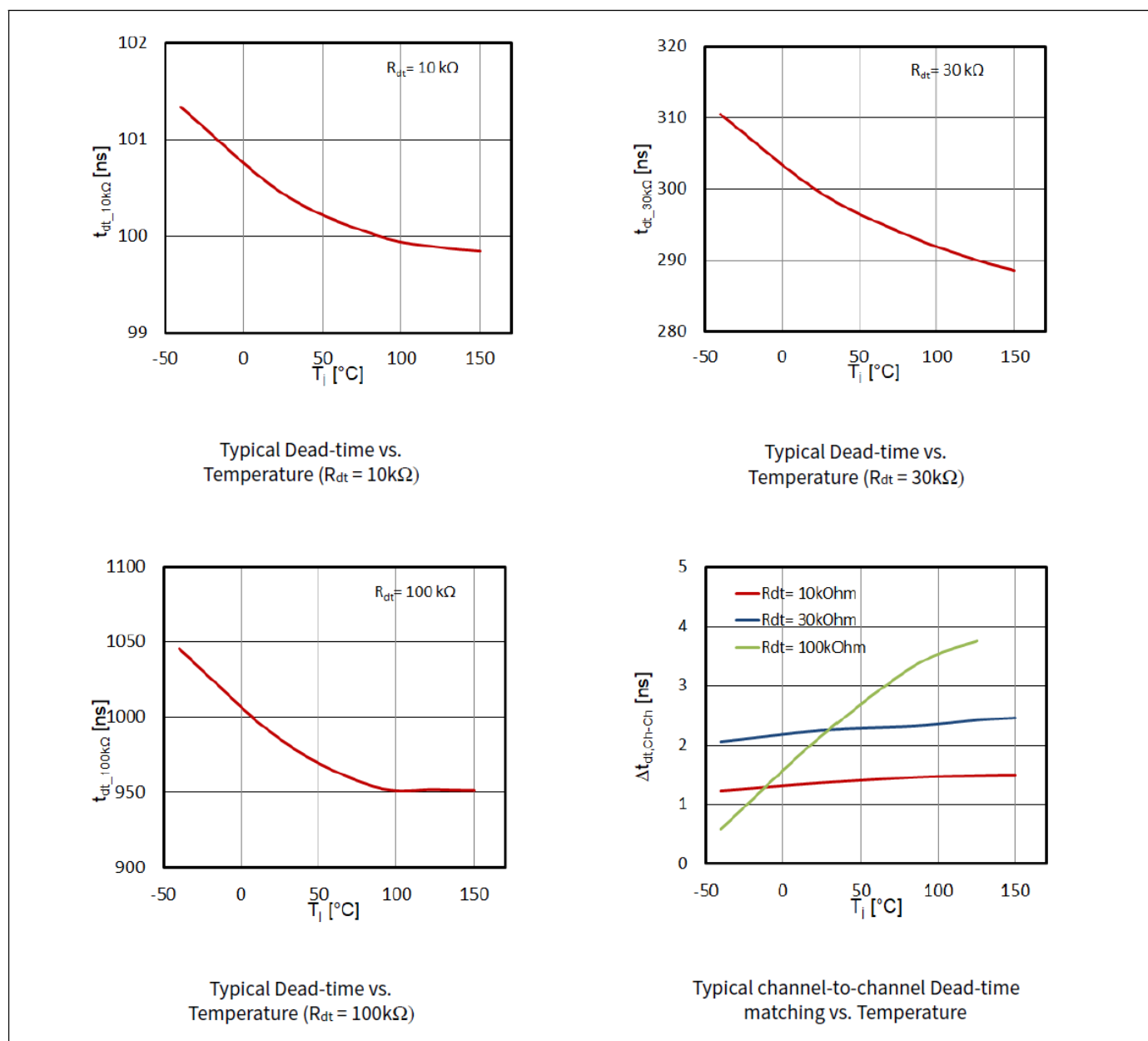


图 20 典型死区时间

6 封装

6 封装

6.1 器件编号和标记

表 22 器件编号和标记

Part number	Orderable part number (OPN)	Device marking
2EDF7268G	2EDF7268GXTMA1	2EDF7268
2EDF7258G	2EDF7258GXTMA1	2EDF7258

6.2 SON-13 4x4 封装

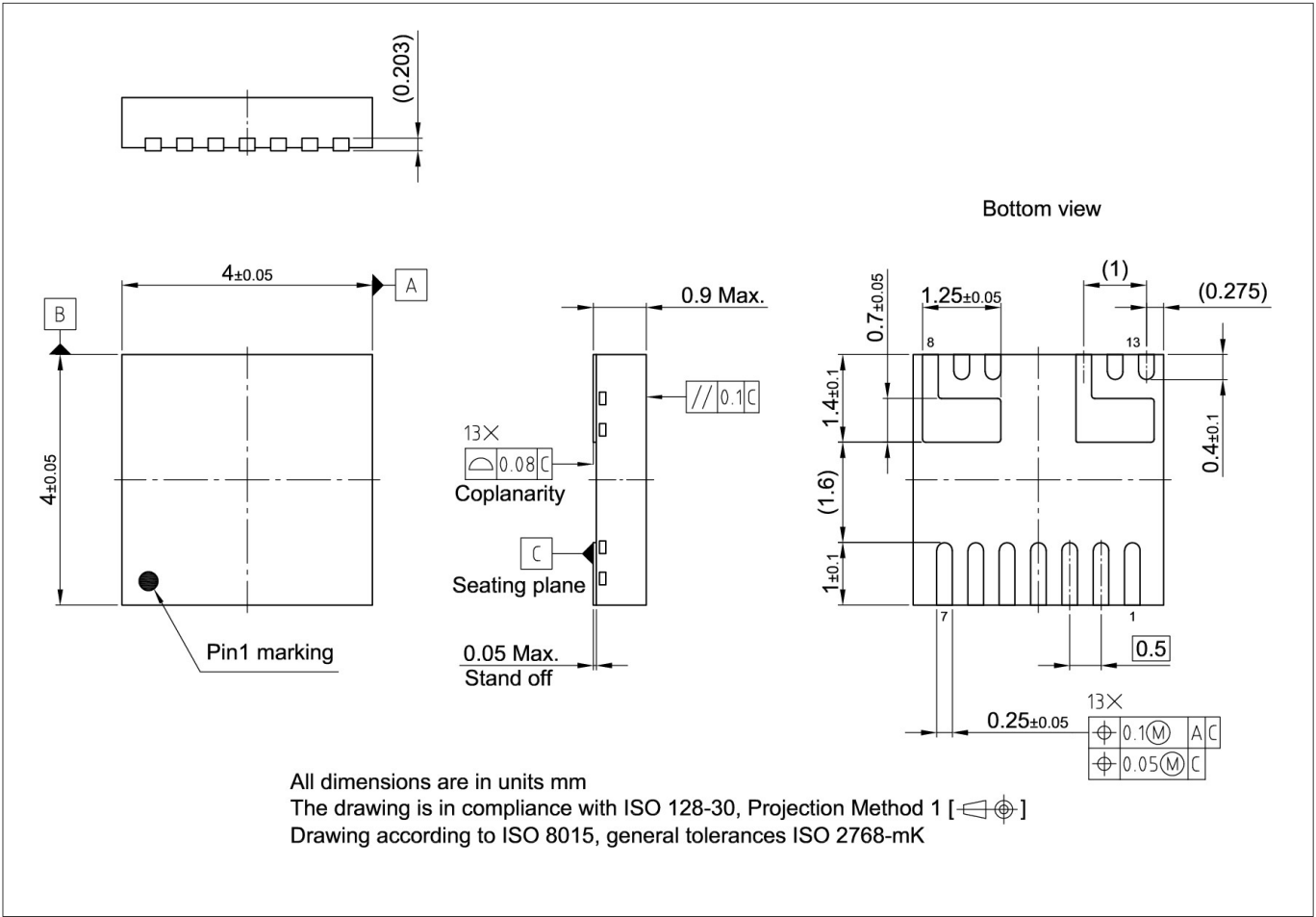


图 21 SON-13 4x4 外形尺寸

6 封装

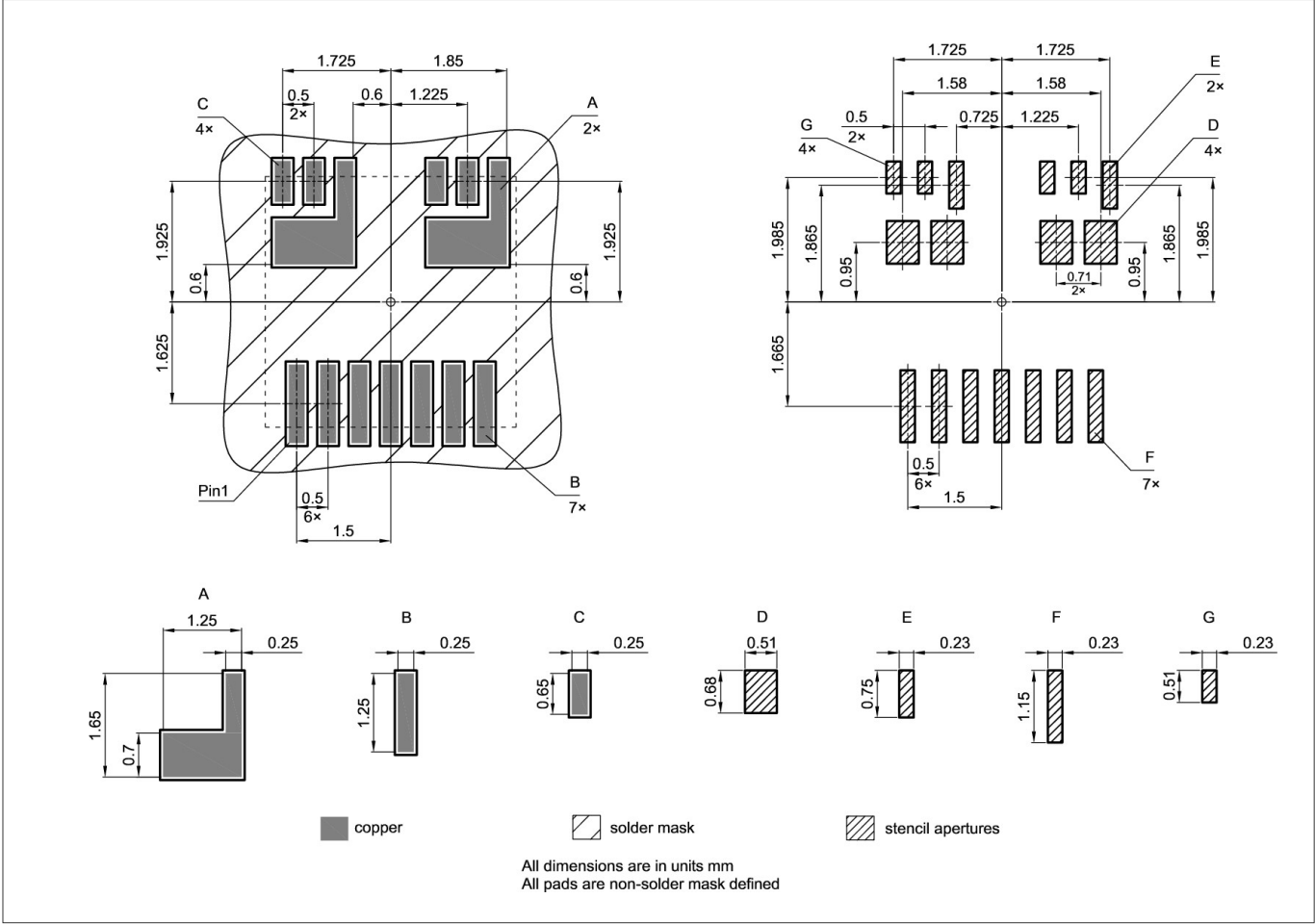


图 22 SON-13 4x4 封装尺寸

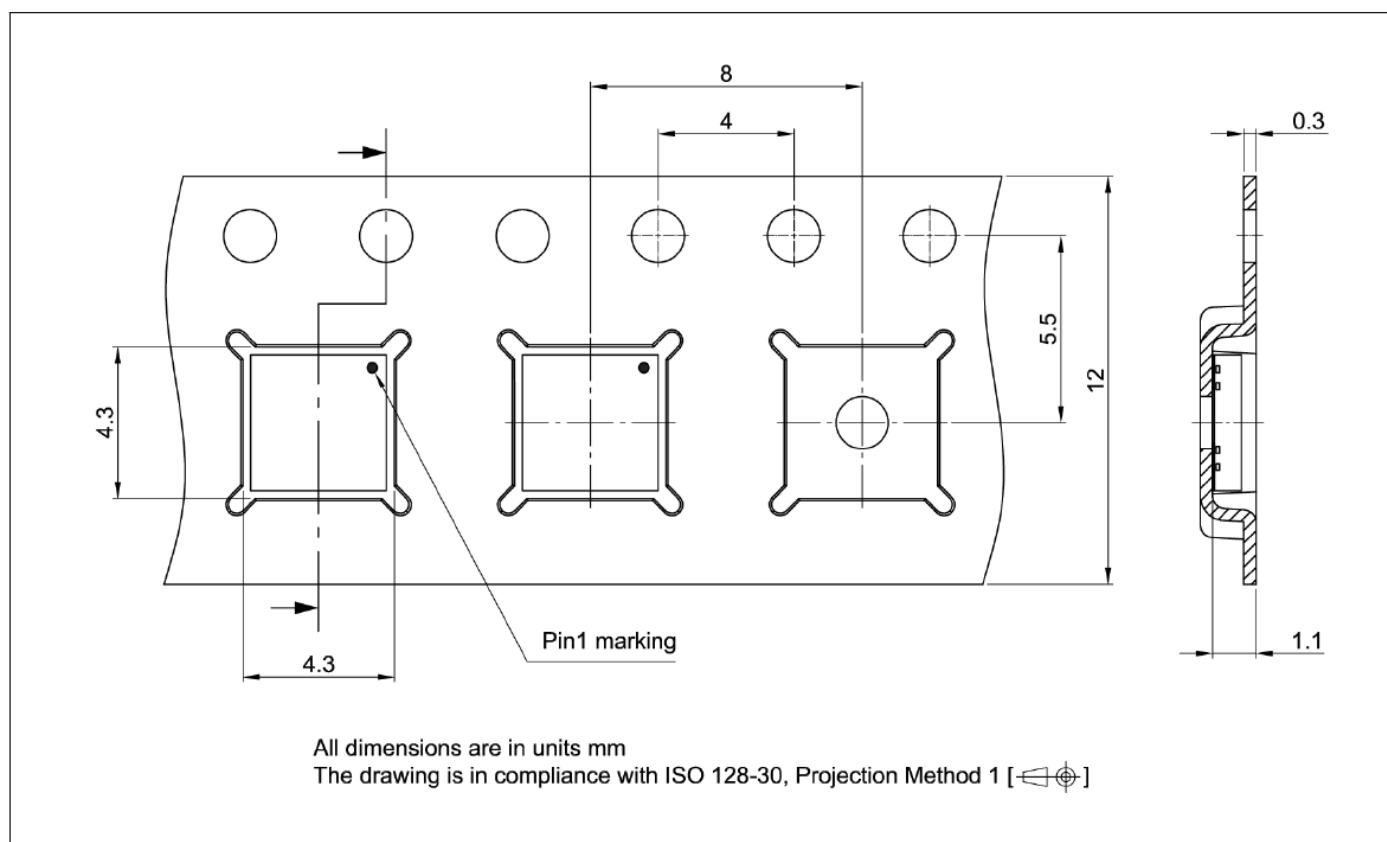


图 23 SON-13 4×4 封装

绿色产品（符合 RoHS 标准）

为了满足全球客户对环保产品的要求，并符合政府规定，该器件可作为绿色产品提供。绿色产品符合 RoHS 标准（即，引线采用无铅涂层，并且符合 IPC/JEDEC J-STD-020 标准，适用于无铅焊接）。

有关封装的更多信息

<https://www.infineon.com/packages>

7 修订记录

Document version	Date of release	Description of changes
Rev. 1.1	2026-02-17	- Updated package packing drawing in Figure 23. - Removed V_{IOWM} parameter and removed footnote in CTI, material group and pollution degree parameters in Table 20.
Rev.1.0	2025-10-27	Initial release

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2026-02-17

**Published by
Infineon Technologies
AG 81726 Munich,
Germany**

**© 2026 Infineon Technologies
AG All Rights Reserved.**

**Do you have a question about
any aspect of this document?
Email: erratum@infineon.com**

**Document reference
IFX-uhq1751898766722
Z8F80824622**

Important notice

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

Warnings

Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-09-24

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。