

英飞凌 2ED28073J06F

集成自举二极管的 600 V 半桥栅极驱动器

特性

- 负 V_S 瞬态抗扰度为 70 V, dV/dt 免疫
- 低 di/dt 栅极驱动器, 抗噪能力更强 mA
- 浮动通道设计用于自举操作
- 工作电压 (V_S 节点) 高达 + 600 V
- 最大自举电压 (V_B 节点) 为 +625 V
- 集成自举二极管
- 集成击穿保护功能, 内置死区时间
- 输入端集成短脉冲/噪声抑制滤波器
- 高边和低边独立欠压锁定
- 具有滞后的施密特触发器特触发器输入
- 兼容 3.3 V、5 V 和 15 V 输入逻辑
- 最大电源电压为 25 V
- 输出与输入同相
- 适用于梯形和正弦电机控制
- 提供小尺寸 DSO-8
- 符合 RoHS 标准

潜在应用

在各种电机控制应用中驱动 IGBT、增强型 N 沟道 MOSFET。

英飞凌建议在下列设备中驱动快速体二极管 CoolMOS™ PFD7 超级结 MOSFET 和 IGBT

- 制冷压缩机
- 空调风扇
- 洗衣机和洗碗机泵
- 通用逆变器
- 微型/小型逆变器驱动器

产品验证

符合 JEDEC78/20/22 相关测试的工业应用要求

订购信息

Base part number	Package type	Standard pack		Orderable part number
		Form	Quantity	
2ED28073J06F	DSO-8	Tape and Reel	2500	2ED28073J06FXUMA1

描述

2ED28073J06F 是一款高电压、高速功率 MOSFET 和 IGBT 驱动器, 具有独立的高压侧和低压侧参考输出通道。专有的 HVIC 和闩锁免疫 CMOS 技术可实现坚固耐用的单片结构。逻辑输入与标准 CMOS 或 LSTTL 输出兼容, 低至 3.3 V 逻辑。输出驱动器具有高脉冲电流缓冲级, 可将驱动器的交叉传导降至最低。"(《世界人权宣言》)

产品概要

V_{S_OFFSET} = 最大 600 V

I_{O+pk}/I_{O-pk} (典型值) = + 20 mA/ - 80

V_{CC} = 10 V 至 20 V

延迟匹配 = 最大 50 ns。

死区时间 (典型值) = 300 毫微秒

t_{ON}/t_{OFF} (典型值) = 530 ns/ 530 ns

封装



8 引线 DSO-8

集成自举二极管的 600 V 半桥栅极驱动器

浮地通道可用于驱动高压侧配置中的 N 通道功率 MOSFET 或 IGBT，工作电压高达 600 V。

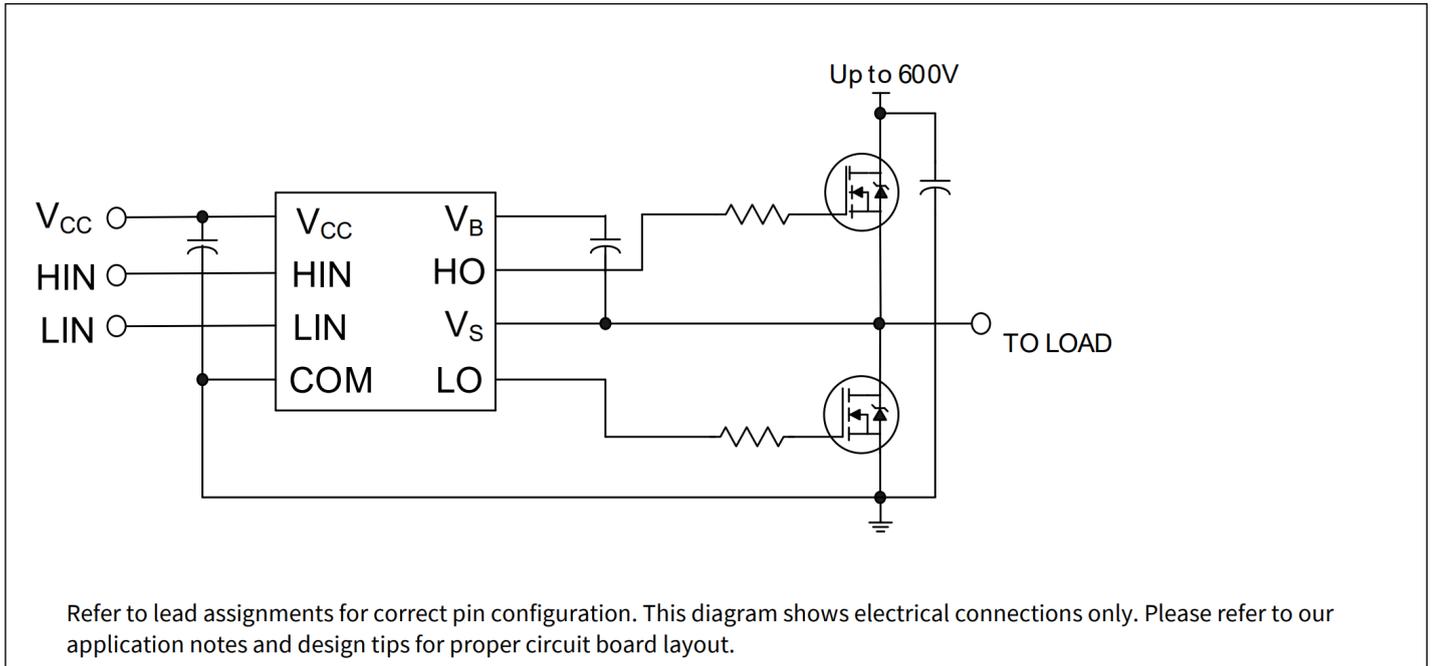


图1 典型应用框图

1 目录

特性.....	1
产品概述.....	1
1 目录.....	3
2 框图.....	4
3 引脚配置和功能.....	5
3.1 引脚配置.....	5
3.2 引脚功能.....	5
4 电气参数.....	6
4.1 绝对最大额定值.....	6
4.2 推荐运行条件.....	6
4.3 静态电气特性.....	7
4.4 动态电气特性.....	8
5 应用信息和其他详细信息.....	9
5.1 IGBT/MOSFET栅极驱动.....	9
5.2 开关和时间关系.....	9
5.3 死区时间和匹配的传播延迟.....	10
5.4 输入逻辑电平兼容性.....	10
5.5 欠压锁定.....	11
5.6 高级输入滤波器.....	12
5.7 窄脉冲 / 噪声抑制.....	12
5.8 集成自举功能.....	14
5.9 计算自举电容 CBS.....	14
5.10 VS 引脚的负电压瞬态耐受性.....	16
5.11 NTSOA - 负瞬态安全工作区.....	17
5.12 PCB布局技巧.....	18
6 质量信息.....	20
7 相关产品.....	20
8 封装详情.....	21
9 零件标记信息.....	23
10 其他文档和资源.....	24
10.1 英飞凌在线论坛资源.....	24
11 修订记录.....	25

3 引脚配置和功能

3.1 引脚配置

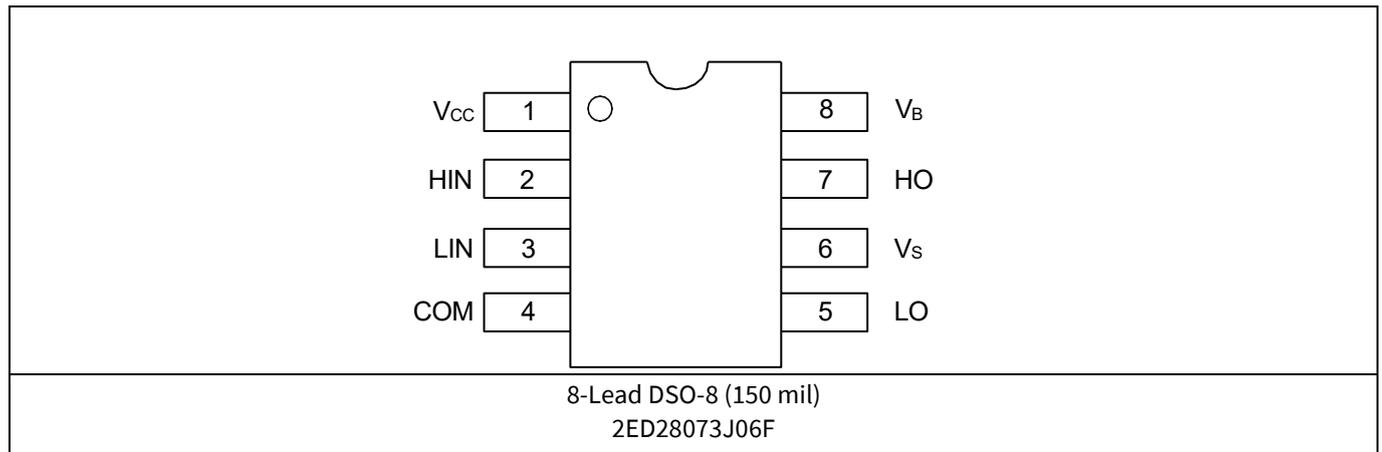


图 3 2ED28073JS06F 引脚分配 (顶视图)

3.2 引脚功能

表 1

Symbol	Description
HIN	Logic input for high side gate driver output (HO), in phase
LIN	Logic input for low side gate driver output (LO), in phase
V_B	High side floating supply
HO	High side gate drive output
V_S	High side floating supply return
V_{CC}	Low side and logic fixed supply
LO	Low side gate drive output
COM	Low side return

4 电气参数

4.1 绝对最大额定值

绝对最大额定值指器件必须应用在极限参数以内，否则可能导致器件损坏。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。热阻抗和功率耗散额定值是在装板和静止空气条件下测得的。

表 2 绝对最大额定值

Symbol	Definition		Min.	Max.	Units
V_B	High-side floating well supply voltage (Note 1)		-0.3	625	V
V_S	High-side floating well supply return voltage		$V_B - 25$	$V_B + 0.3$	
V_{HO}	Floating gate drive output voltage		$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side supply voltage		-0.3	25	
V_{LO}	Low-side output voltage		-0.3	$V_{CC} + 0.3$	
V_{IN}	Logic input voltage (HIN & LIN)		COM -0.3	$V_{CC} + 0.3$	
dV_S/dt	Allowable V_S offset supply transient relative to COM		—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$	8-Lead DSO-8	—	0.625	W
R_{thJA}	Thermal resistance, junction to ambient	8-Lead DSO-8	—	200	$^\circ\text{C}/\text{W}$
T_J	Junction temperature		—	150	$^\circ\text{C}$
T_S	Storage temperature		-50	150	
T_L	Lead temperature (soldering, 10 seconds)		—	300	

注 1: 在 $V_{CC} > V_B$ 的情况下，引脚 V_{CC} 和 V_B 之间的内部自举二极管会产生额外的功率损耗。 V_{CC} & COM、 V_B & $V_S(20V)$ 之间包含齐纳钳位。

4.2 推荐运行条件

为确保器件正常工作，应在建议的条件下使用。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。偏移额定值是在 $(V_{CC} - COM) = (V_B - V_S) = 15\text{ V}$ 的电源电压下测试的。

表 3 推荐运行条件

Symbol	Definition	Min	Max	Units
V_B	Bootstrap voltage	$V_S + 10$	$V_S + 20$	V
V_{BS}	High-side floating well supply voltage	10	20	
V_S	High-side floating well supply offset voltage	COM - 8 ²	600	
V_{HO}	Floating gate drive output voltage	V_S	V_B	
V_{CC}	Low-side supply voltage	10	20	
V_{LO}	Low-side output voltage	0	V_{CC}	
V_{IN}	Logic input voltage (HIN & LIN)	COM	V_{CC}	$^\circ\text{C}$
T_A	Ambient temperature	-40	+125	

注释2: V_S 为 -8V 至 +600V 时逻辑操作。 V_S 为 -8V 至 $-V_{BS}$ 时逻辑状态保持

4.3 静态电气特性

$(V_{CC} - COM) = (V_B - V_S) = 15\text{ V}$, $V_{SS} = COM$ 和 $T_A = 25\text{ }^\circ\text{C}$, 除非另有说明。 V_{IL} 、 V_{IH} 和 I_{IN} 参数以 COM 为基准, 适用于相应的输入引线: HIN 和 LIN。 V_O 和 I_O 参数以 COM 为基准, 适用于相应的输出引线 HO 或 LO。 V_{CCUV} 参数以 COM 为基准。 V_{BSUV} 参数以 V_S 为基准。

表4 静态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	8.0	8.9	9.8	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	6.9	7.7	8.5		
V_{BSUVHY}	V_{BS} supply undervoltage hysteresis	—	1.2	—		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	8.0	8.9	9.8		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	6.9	7.7	8.5		
V_{CCUVHY}	V_{CC} supply undervoltage hysteresis	—	1.2	—		
I_{LK}	High-side floating well offset supply leakage	—	—	50	uA	$V_B = V_S = 600\text{ V}$ $V_{IN} = 0\text{ V or } 4\text{ V}$
I_{QBS}	Quiescent V_{BS} supply current	—	45	70		
I_{QCC}	Quiescent V_{CC} supply current	1000	1800	3000		
V_{OH}	High level output voltage drop, $V_{CC} - V_{LO}$, $V_B - V_{HO}$	—	1.3	—	V	$I_O = 4\text{ mA}$
V_{OL}	Low level output voltage drop, V_O	—	0.16	—		
I_{O+}	Peak output current turn-on ¹	—	20	—	mA	$V_O = 0\text{ V}$ $PW \leq 10\text{ }\mu\text{s}$
I_{O-}	Peak output current turn-off ¹	—	80	—		$V_O = 15\text{ V}$ $PW \leq 10\text{ }\mu\text{s}$
V_{IH}	Logic “1” input voltage	2.2	—	—	V	$V_{CC} = 10\text{ V to } 20\text{ V}$
V_{IL}	Logic “0” input voltage	—	—	0.8		
I_{IN+}	Input bias current (Output = High)	—	5	20	μA	$V_{IN} = 4\text{ V}$
I_{IN-}	Input bias current (Output = Low)	—	—	2		$V_{IN} = 0\text{ V}$
R_{BSD}	Bootstrap diode resistance	—	200	—	Ω	

¹未经过生产测试 - 经过设计/特性验证

4.4 动态电气特性

除非另有说明， $V_{CC} = V_{BS} = 15\text{ V}$ 、 $V_{SS} = \text{COM}$ 、 $T_A = 25^\circ\text{C}$ 和 $C_L = 1000\text{ pF}$ 。

表5 动态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
t_{ON}	Turn-on propagation delay	—	530	790	ns	$V_S = 0\text{ V}$ or 600 V
t_{OFF}	Turn-off propagation delay	—	530	790		
t_R	Turn-on rise time	—	1500	—		$V_S = 0\text{ V}$
t_F	Turn-off fall time	—	225	—		
MT	Delay matching time (HS & LS turn-on/off)	—	—	50		$V_S = 0\text{ V}, 5\text{ V}$
DT	Deadtime: LO Turn-off to HO Turn-on & HO Turn-off to LO turn-on	—	300	—		
t_{fil}	Minimum pulse input filter time	—	300	—		

5 应用信息和其他详细信息

5.1 IGBT/MOSFET栅极驱动

2ED28073J06F HVIC 设计用于驱动 MOSFET 或 IGBT 功率器件。图 4 和图 5 展示了与 HVIC 栅极驱动功能相关的几个参数。用于驱动功率开关栅极的 HVIC 输出电流定义为 I_{O+} 。驱动外部功率开关栅极的电压定义为：高端功率开关的 V_{HO} 和低端功率开关的 V_{LO} ；该参数有时统称为 V_{OUT} ，在这种情况下不区分高端和低端输出电压。

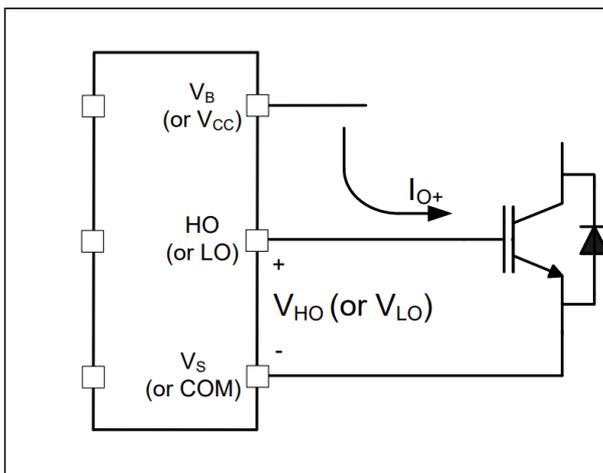


Figure 4 HVIC Sourcing current

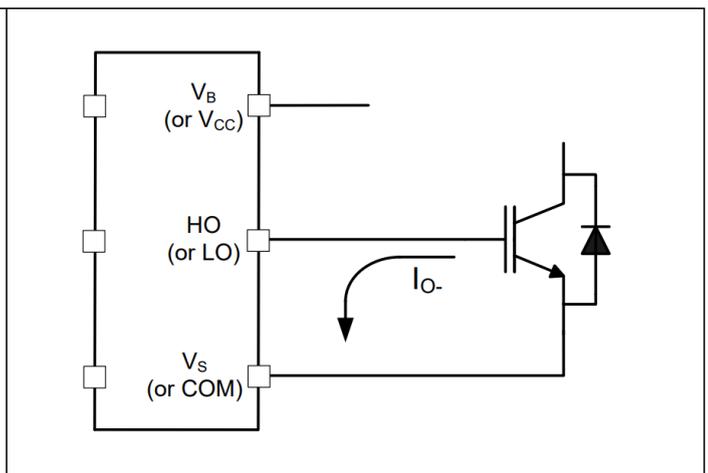


Figure 5 HVIC Sinking current

5.2 开关和时间关系

2ED28073J06F 的输入和输出信号之间的关系如下图 6 和图 7 所示。从这些图中，我们可以看到与该器件相关的几个时序参数（即 PW_{IN} 、 PW_{OUT} 、 t_{ON} 、 t_{OFF} 、 t_R 和 t_F ）的定义。

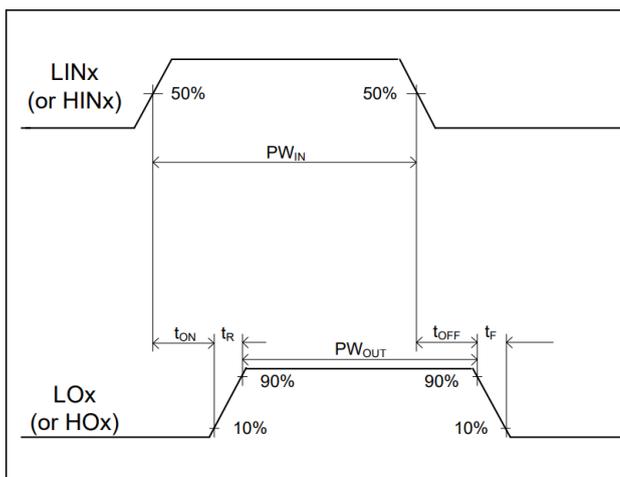


Figure 6 Switching timing diagram

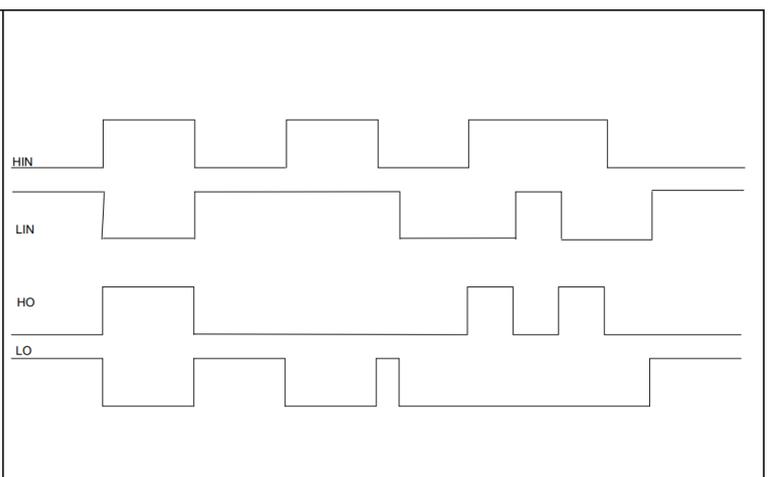


Figure 7 Input/output logic diagram

5.3 死区时间和匹配的传播延迟

该系列 HVIC 集成了死区保护电路。这些集成电路的死区时间是固定的。这个死区时间设置了一个最小死区时间时段，在这个时段，高边和低边功率开关都保持关断状态，这是为了确保在第二个功率开关导通前，第一个被关断的功率开关已彻底关断。只要外部死区时间短于DT，最小死区时间都会被自动插入；当外部死区时间比DT更长，则使用外部死区时间，最小死区时间就不起作用。

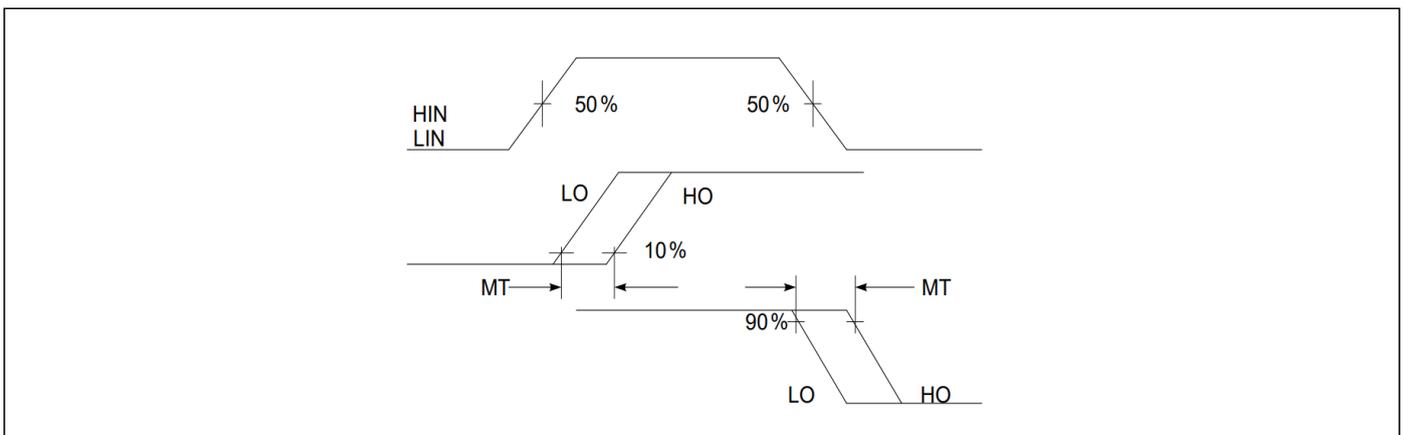


Figure 8 Delay matching waveform definition

2ED28073J06F 设计有传播延迟匹配电路。凭借此功能，IC 的输出端对输入端信号的响应所需的时间长度（即 t_{ON} 、 t_{OFF} ）对于低侧通道和高侧通道而言大致相同；最大差异由延迟匹配参数（MT）指定。2ED28073J06F 的传播开启延迟（ t_{ON} ）与传播开启延迟（ t_{OFF} ）匹配。

5.4 输入逻辑电平兼容性

该集成电路的输入与标准 CMOS 和 TTL 输出兼容。2ED28073J06F 的设计兼容 3.3V 和 5V 逻辑电平信号。图 9 展示了 2ED28073J06F 的输入信号、输入阈值以及输入信号导致的集成电路逻辑状态。典型的高阈值（ V_{IH} ）为 2.2 V，典型的低阈值（ V_{IL} ）为 0.8 V，而且温度变化极小，因此输入引脚可以方便地使用源自 3.3 V 和 5 V 数字电源控制器器件的逻辑电平 PWM 控制信号进行驱动。与磁滞通常小于 0.5 V 的传统 TTL 逻辑实现相比，更宽的磁滞（通常为 1.2 V）提供了更强的抗噪能力。2ED28073J06F 还具有严格控制输入引脚阈值电压水平的特点，从而简化了系统设计考虑，并确保跨温度稳定工作。2ED28073J06F 具有浮动输入保护功能，如果任何一个输入引脚处于浮动状态，相应级的输出将保持在低电平状态。如框图所示，所有输入引脚（HIN、LIN）都采用下拉电阻实现了这一功能。2ED28073J06F 系列的输入引脚能够承受高于器件 V_{CC} 引脚上偏置电压的电压。

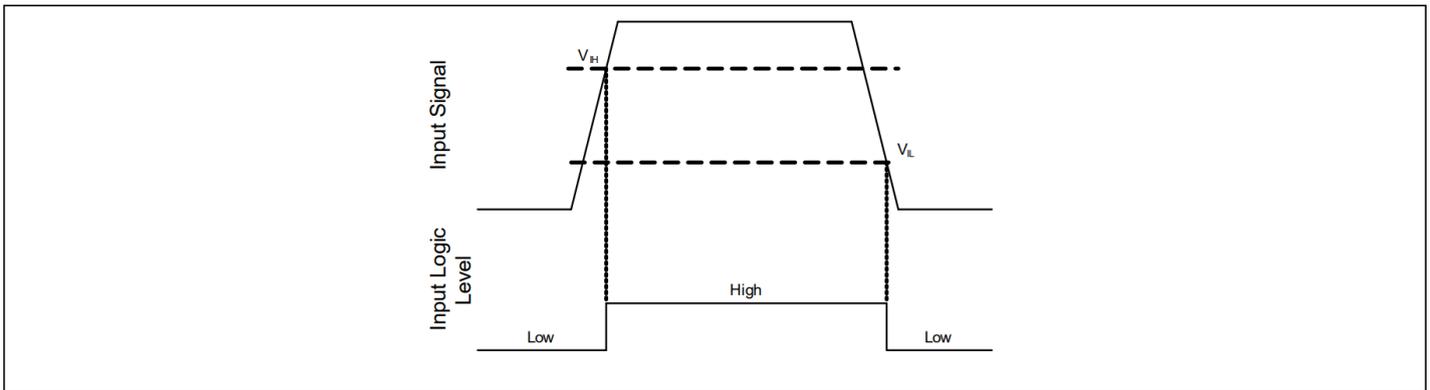


图 9 HIN 和 LIN 输入阈值

5.5 欠压锁定

该IC为 V_{CC} （逻辑和低侧电路）电源和 V_{BS} （高侧电路）电源提供欠压锁定保护。图10用于说明这一概念；绘制 V_{CC} （或 V_{BS} ）随时间的变化图，当波形超过UVLO阈值（ $V_{CCUV+/-}$ 或 $V_{BSUV+/-}$ ）时，启用或禁用欠压保护。

上电时，如果 V_{CC} 电压未达到 V_{CCUV+} 阈值，IC将无法开启。此外，如果 V_{CC} 电压在工作期间降至 V_{CCUV-} 阈值以下，欠压锁定电路将识别故障状态并关闭高端和低端栅极驱动输出。

上电时，如果 V_{BS} 电压未达到 V_{BSUV+} 阈值，IC将无法开启。此外，如果 V_{BS} 电压在工作期间降至 V_{BSUV-} 阈值以下，欠压锁定电路将识别故障状态，并关断IC的高端栅极驱动输出。

UVLO 保护确保 IC 仅当栅极电源电压足以充分增强功率器件时才驱动外部功率器件。如果没有这个特性，外部电源开关的栅极可以用低电压驱动，导致电源开关在通道阻抗很高时传导电流；这可能导致功率器件内非常高的传导损耗，并可能导致功率器件故障。

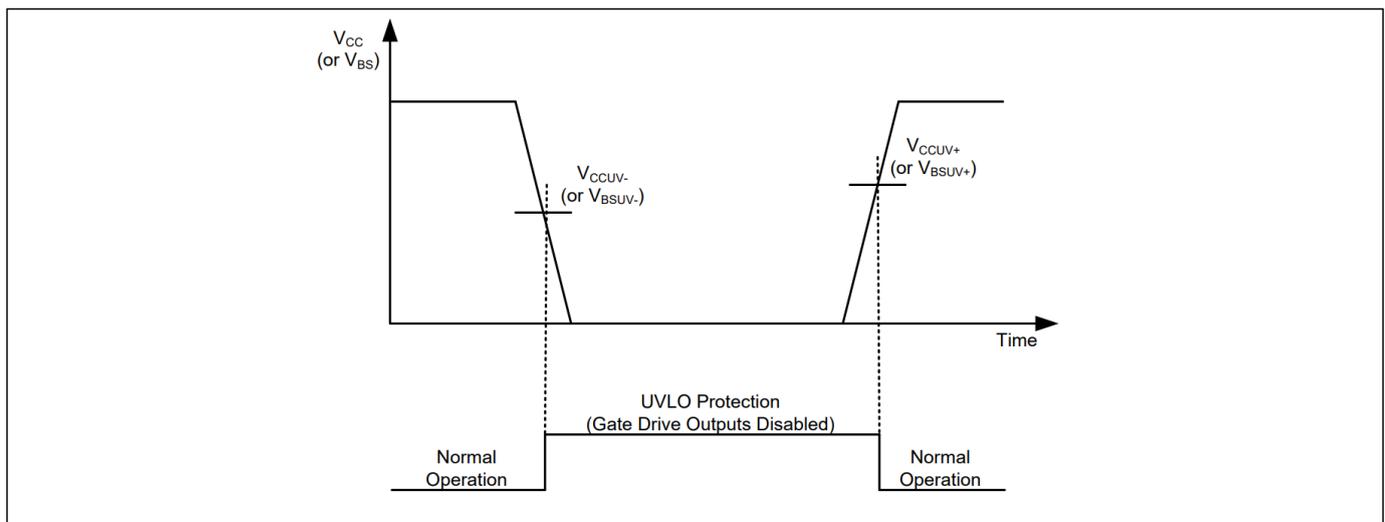


图 10 UVLO保护

集成自举二极管的 600 V 半桥栅极驱动器

5.6 高级输入滤波器

先进的输入滤波器改善了 HVIC 的输入/输出脉冲对称性，有助于抑制噪声尖峰和短脉冲。该输入滤波器已应用于 HIN 和 LIN 输入。新型过滤器的工作原理如图 11 和图 12 所示。

图 11 显示了一个典型的输入滤波器以及输入和输出的不对称性。上部的一对波形（例 1）显示的是持续时间远长于 $t_{FIL,IN}$ 的输入信号；其输出结果近似于输入信号与 $t_{FIL,IN}$ 之间的差值。下面一对波形（例 2）显示的是持续时间略长于 $t_{FIL,IN}$ 的输入信号；输出结果近似于输入信号与 $t_{FIL,IN}$ 之间的差值。

图 12 显示了高级输入滤波器以及输入和输出之间的对称性。上部的一对波形（例 1）显示输入信号的持续时间比 $t_{FIL,IN}$ 长很多，输出信号的持续时间与输入信号大致相同。下面一对波形（例 2）显示的是持续时间略长于 $t_{FIL,IN}$ 的输入信号，其输出与输入信号的持续时间大致相同。

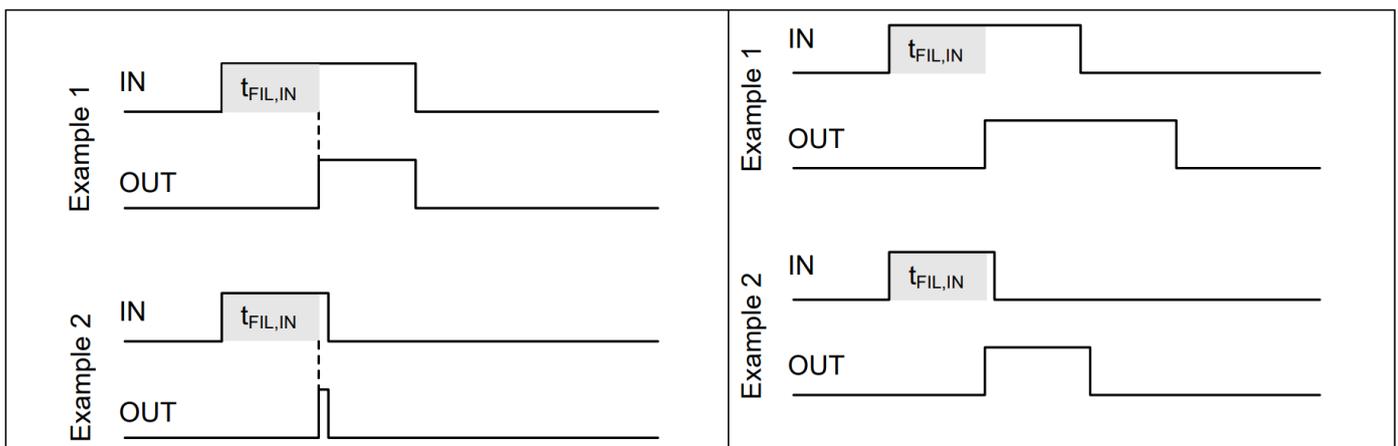


Figure 11 Typical input filter

Figure 12 Advanced input filter

5.7 窄脉冲/噪声抑制

该器件的输入滤波器可防止输入线路上出现短脉冲（如噪声）。如果输入信号的持续时间小于 $t_{FIL,IN}$ ，输出将不会改变状态。图 13 例 1 显示输入和输出处于低电平状态，正向噪声尖峰持续时间小于 $t_{FIL,IN}$ ；输出不会改变状态。图 13 例 2 显示输入和输出处于高电平状态，负噪声尖峰持续时间小于 $t_{FIL,IN}$ ；输出不改变状态。

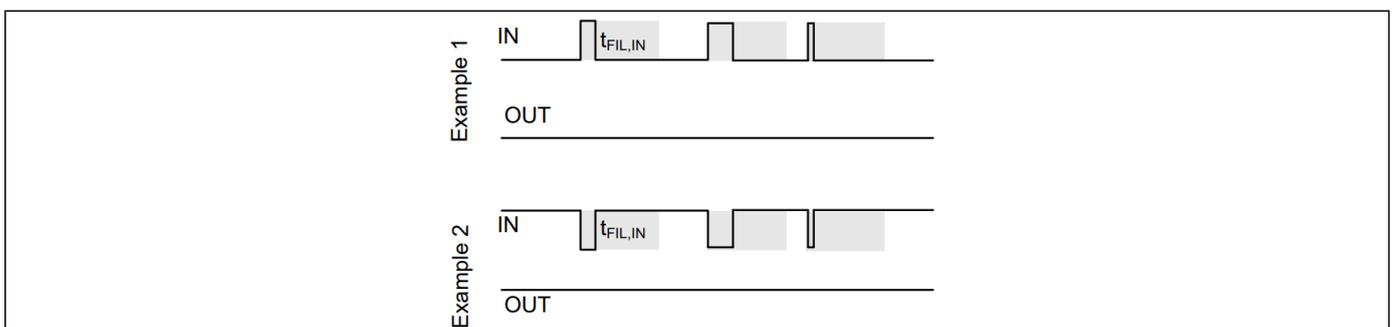


图 13 噪声抑制输入滤波器

集成自举二极管的 600 V 半桥栅极驱动器

图 14 和图 15 提供了实验室数据，说明输入滤波器在接收接通和断开脉冲时的特性。

输入滤波器特性如图 14 所示；左侧显示窄脉冲接通（短正脉冲）特性，左侧显示窄脉冲关断（短负脉冲）特性。图 14 的 x 轴显示 PW_{IN} 的持续时间，y 轴显示 PW_{OUT} 的持续时间。可以看出，当 PW_{IN} 持续时间小于 $t_{FIL,IN}$ 时，产生的 PW_{OUT} 持续时间为零（例如，滤波器拒绝输入信号/噪声）。我们还可以看到，一旦 PW_{IN} 持续时间超过 $t_{FIL,IN}$ ， PW_{OUT} 持续时间就会在此区间内很好地模仿 PW_{IN} 持续时间，对称性随着持续时间的增加而提高。为确保 HVIC 正常工作，建议高压侧输入的输出脉冲宽度应 ≥ 500 ns。

图 15 显示了窄导通和窄关断情况下 PW_{OUT} 和 PW_{IN} 信号之间的差异；细心的读者会注意到 Y 轴的刻度。图 15 的 x 轴显示 PW_{IN} 的持续时间，y 轴显示 $PW_{OUT}-PW_{IN}$ 的持续时间。这些数据说明了该输入滤波器的性能和接近对称性。

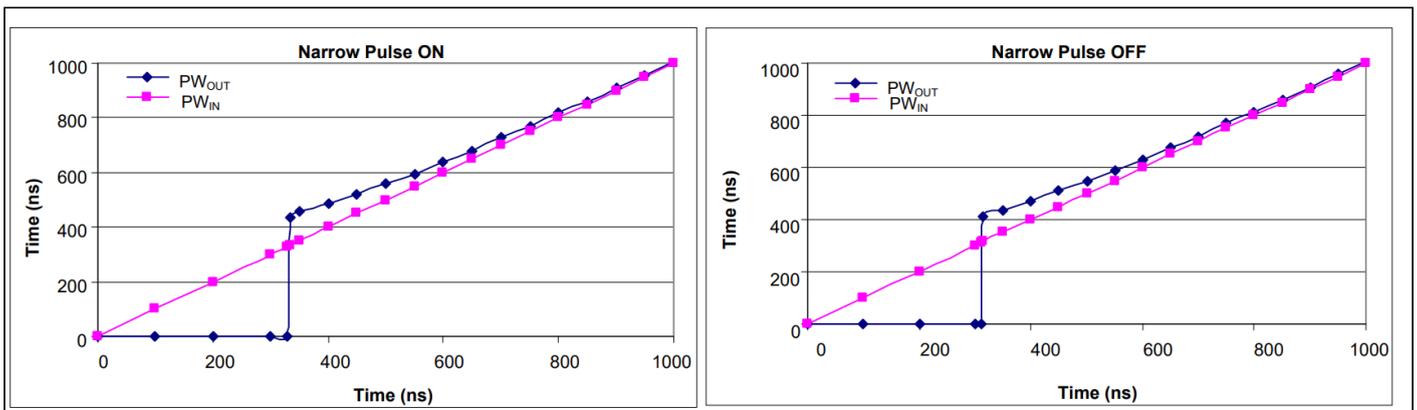


Figure 14 Input filter characteristic

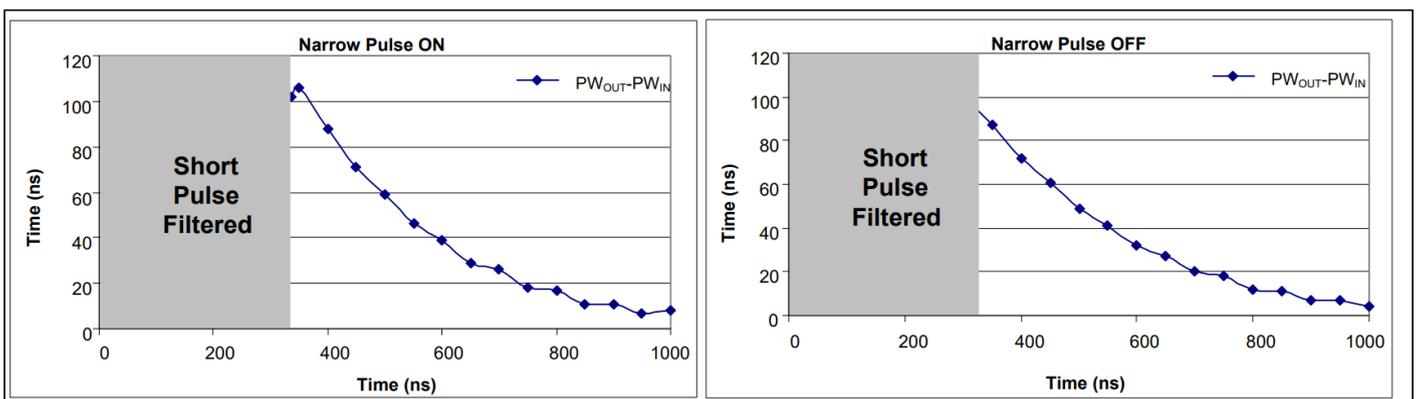


Figure 15 Difference between the input pulse and the output pulse

5.8 集成自举功能

2ED28073J06F 集成了自举 FET，可为各种应用提供自举电源的替代驱动。自举 FET 连接在浮动电源 V_B 和 V_{CC} 之间（见图 16）。

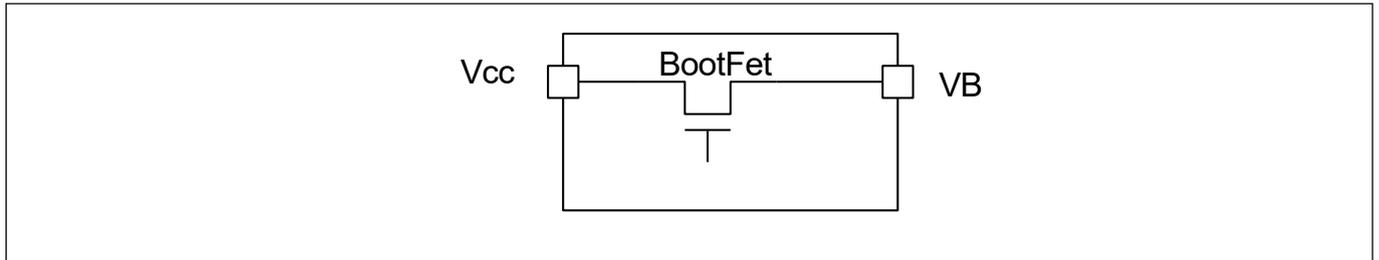


图 16 简化的 BootFET 连接

自举 FET 适用于大多数 PWM 调制方案，包括梯形控制，既可与外部自举网络（二极管+电阻器）并联使用，也可替代外部自举网络。由于自举 FET 的等效电阻 (R_{BS} ，参见第 7 页)，在 PWM 占空比非常高的情况下，使用集成自举 FET 代替外部自举网络可能会受到一些限制。

集成自举 FET 在 LO 为 "高电平" 时开启，由于 R_{BS} 的作用，其源极电流有限。 V_{BS} 电压每个周期的充电时间取决于 LO 的导通时间、 C_{BS} 电容的值、外部 IGBT（或 MOSFET）的漏极-源极（集电极-发射极）压降以及低端自由滚动二极管的压降。

自举 FET 与低端输出级的状态一致（即 LO 为高电平时，自举 FET 导通，除非 V_B 电压高于约 V_{CC} 。在这种情况下，自举 FET 会保持关断状态，直到 V_B 恢复到该阈值以下；图 17 举例说明了这一概念。

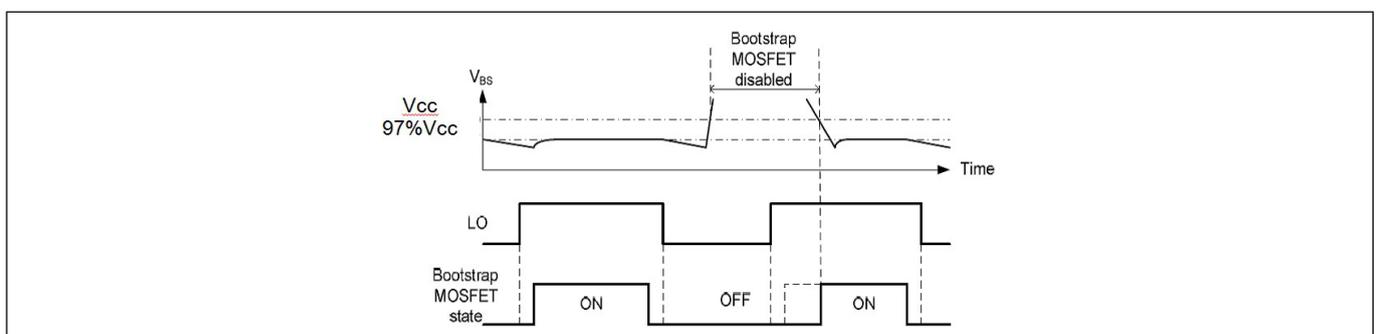


图 17 启动场效应晶体管时序图

5.9 计算自举电容 C_{BS}

自举是一种将电荷从低电位泵送到高电位的常用方法。利用这种技术，可以轻松建立栅极驱动器浮动高端部分的电源电压，如图所示

18. 该方法具有简单、成本低的优点，但可能会对占空比和导通时间造成一些限制，因为它们受到自举电容器中电荷刷新要求的限制。选择合适的电容器可以大大减少这些限制。

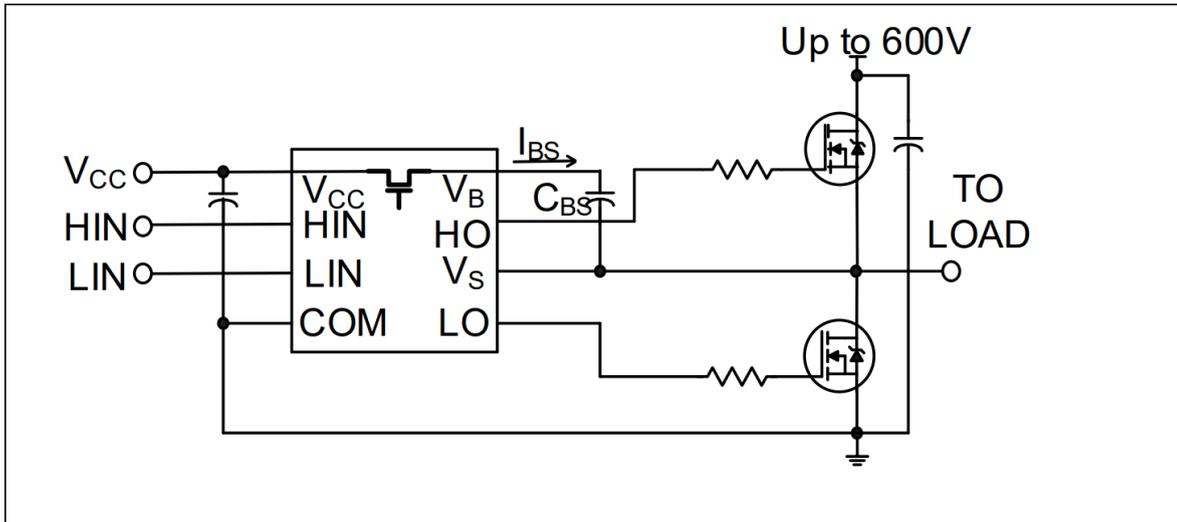


图18 2ED28073 中的半桥桥自举电路

当低侧 MOSFET 导通时，它会将引脚 V_S 的电位强制为 GND。自举电容 V_{CBS} 和 V_{CC} 之间的电压差会导致充电电流 I_{BS} 流入电容 C_{BS} 。电流 I_{BS} 为脉冲电流，因此电容 C_{BS} 的 ESR 必须非常小，以避免电容损耗导致电容寿命缩短。低侧 MOSFET 关闭后，高侧 MOSFET 导通，该引脚再次处于高电位。但是此时自举二极管 D_{BS} 会阻断反向电流，使电容上的电荷无法回流至电容 C_{VCC} 。自举二极管 D_{BS} 还承担了引脚 V_B 和 V_{CC} 之间的阻断电压。自举电容的电压现在可以为高侧栅极驱动部分供电。自举电容 C_{BS} 的位置设计遵循一条通用规则：它们必须尽可能靠近 IC。否则，寄生电阻和电感可能会导致电压尖峰，从而触发单个高侧驱动器部分的欠压闭锁阈值。不过，2ED28073J06F 所有带有 UVLO 功能的器件，其每个电源部分都包含一个滤波器，以便主动避免此类不必要的 UVLO 触发。

内部限流电阻 R_{DSon} 可降低低侧 MOSFET 导通期间脉冲电流的峰值。脉冲电流会在低侧 MOSFET 每次导通时产生，因此随着开关频率的增加，电容 C_{BS} 的充电频率也会更高。因此，在较高的开关频率下，较小的电容更合适。自举电容的放电主要受两种因素的影响：高压侧静态电流和待导通高压侧 MOSFET 的栅极电荷。

自举电容的最小尺寸由下式给出

$$C_{BS} = \frac{Q_{GTOT}}{\Delta V_{BS}}$$

ΔV_{BS} 是开关周期内自举电容上允许的最大压降，通常为 1V。建议将此压降保持在高侧欠压锁定 (UVLO) 范围以下，并限制

$$\Delta V_{BS} \leq (V_{CC} - V_F - V_{GEmin} - V_{CEon})$$

$V_{GEmin} > V_{BSUV-}$ ， V_{GEmin} 是我们希望维持的最小栅极发射极电压， V_{BSUV-} 是高压侧电源欠压负阈值。

V_{CC} 是集成电路电源电压， V_F 是自举二极管正向电压， V_{CEon} 是低压侧 IGBT 的发射极-集电极电压。

请注意， Q_{GTOT} 值可能会根据如下所述的不同因素而变化到最大值，并且电容器会表现出其电容的电压相关降额行为。

导致 V_{BS} 下降的影响因素有：

集成自举二极管的 600 V 半桥栅极驱动器

- IGBT 导通所需栅极电荷 (Q_G)
- IGBT 栅源漏电流 (I_{LK_GE})
- 浮动部分静态电流 (I_{QBS})
- 浮地部分漏电流 (I_{LK})
- 自举二极管漏电流 (I_{LK_DIODE})
- 断开二极管偏置 (I_{DS-})
- 内部电平转换器所需电荷 (Q_{LS})：典型值 1nC
- 自举电容漏电流 (I_{LK_CAP})
- 高边开关导通时间 (T_{HON})

考虑到上述情况，

$$Q_{GTOT} = Q_G + Q_{LS} + (I_{QBS} + I_{LK_{GE}} + I_{LK} + I_{LK_{DIODE}} + I_{DS-} + I_{LK_{CAP}}) * T_{HON}$$

I_{LK_CAP} 仅在使用电解电容时才有意义，如果使用其他类型的电容，则可以忽略。强烈建议至少使用一个低 ESR 陶瓷电容器（并联电解电容器和低 ESR 陶瓷电容器可能是一种有效的解决方案）。

上述 C_{BS} 公式适用于逐脉冲计算。显而易见，当低侧以较小的占空比连续工作时，需要更高的电容值。因此，对于大多数开关频率，建议的自举电容值最高可达 $4.7 \mu F$ 。集成自举二极管的性能满足对小自举电容的要求。

5.10 VS 引脚的负电压瞬态耐受性

当今大功率开关转换器的一个常见问题是，当电源开关在承载大电流的同时快速开启和关闭时，开关节点电压的瞬态响应。典型的三相逆变器电路如图 19 所示，这里我们定义了逆变器的功率开关和二极管。

如果高侧开关（例如图 20 和 21 中的 IGBT Q1）从导通切换至关断，同时 U 相电流流向感性负载，则会发生电流换向，从高侧开关 (Q1) 到与同一逆变器桥臂的低侧开关并联的二极管 (D2)。与此同时，电压节点 V_{S1} 会从正直流母线电压摆动至负直流母线电压。

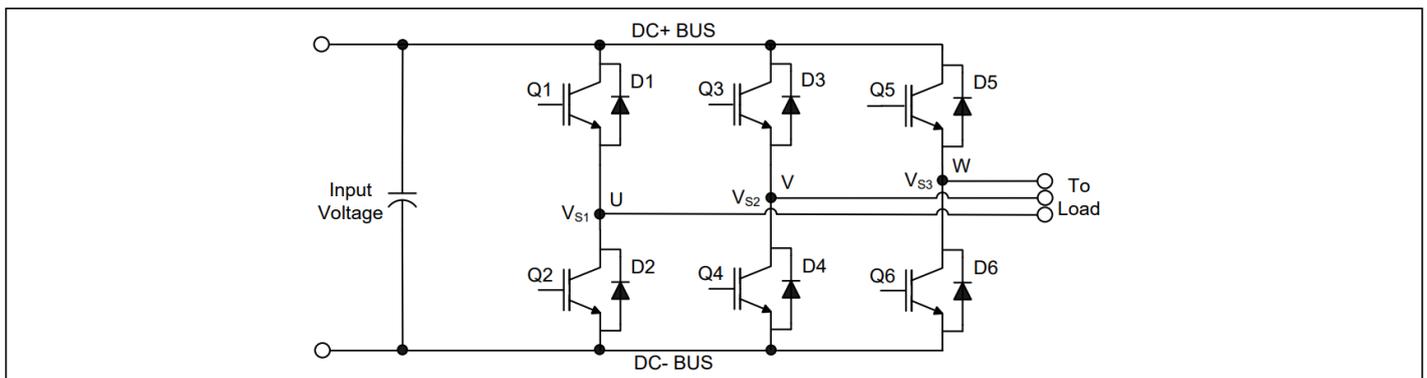


图19 三相逆变器

同样，当 V 相电流从感性负载流回逆变器（请参见图 20 C) 和 D)）且 Q4 IGBT 导通时，电流从 D3 换流至 Q4。与此同时，电压节点 V_{S2} 从正直流母线电压摆动至负直流母线电压。

然而，在实际的逆变器电路中， V_S 电压摆幅并不会停止在负直流母线的水平，而是会摆动到负直流母线的水平以下。这种下冲电压被称为“负 V_S 瞬态”。

集成自举二极管的 600 V 半桥栅极驱动器

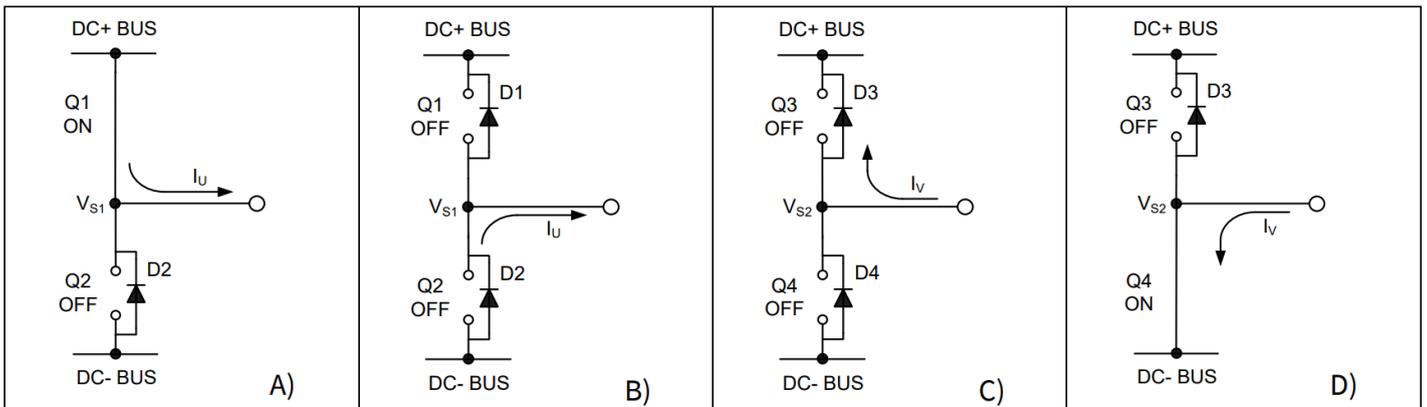


Figure 20 A) Q1 conducting B) D2 conducting C) D3 conducting D) Q4 conducting

图 21-A 所示的电路描绘了三相逆变器中的一个支路；图 21-B 和 21-C 分别简化了 Q1 和 D2 之间的电流换向。电源电路中从芯片键合到 PCB 走线的寄生电感，在每个 IGBT 的 L_c 和 L_e 中集中在一起。当高边开关导通时， V_{s1} 低于 DC+ 电压，其压降由电源开关和电路寄生元件引起。当高边电源开关关断时，由于连接到 V_{s1} 的电感负载（这些图中未显示该负载），负载电流会瞬间流入低边续流二极管。该电流从直流母线（连接到 HVIC 的 COM 引脚）流向负载，并在 V_{s1} 和直流母线之间感应出负电压（即，HVIC 的 COM 引脚的电位高于 V_s 引脚）。

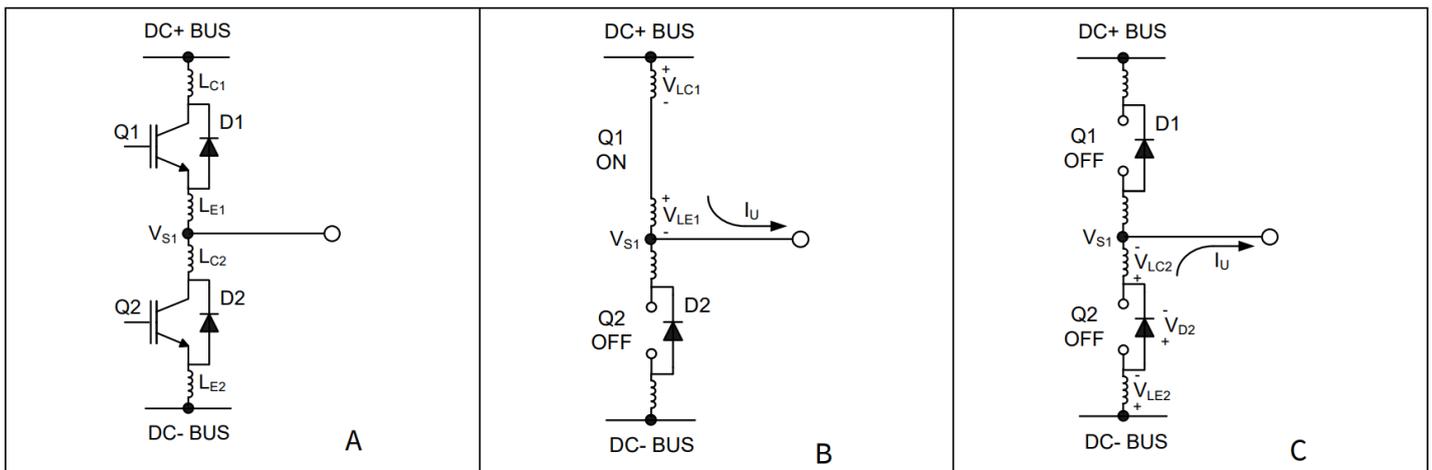


图21 图A显示了寄生元件。图B显示了 V_s 正极的产生。图C显示了 V_s 负极的产生。

5.11 NTSOA - 负瞬态安全工作区

在典型的电机驱动系统中， dV/dt 通常设计在 3 – 5 V/ns 范围内。在某些事件（例如短路和过流关断）期间，当 di/dt 大于正常工作值时，负 V_s 瞬态电压可能会超过此范围。

英飞凌的 HVIC 专为满足当今众多严苛应用的稳健性要求而设计。图 22 展示了 2ED28073J06F 的稳健性，其中基于重复的负 V_s 尖峰，2ED28073J06F 的安全工作区 (SOA) 为 $V_{BS} = 15$ V。如果负 V_s 瞬变电压落在灰色区域（超出 SOA），则可能导致 IC 永久性损坏；反之，如果负 V_s 瞬变电压落在 SOA 范围内，则不会出现不必要的功能异常或 IC 永久性损坏。

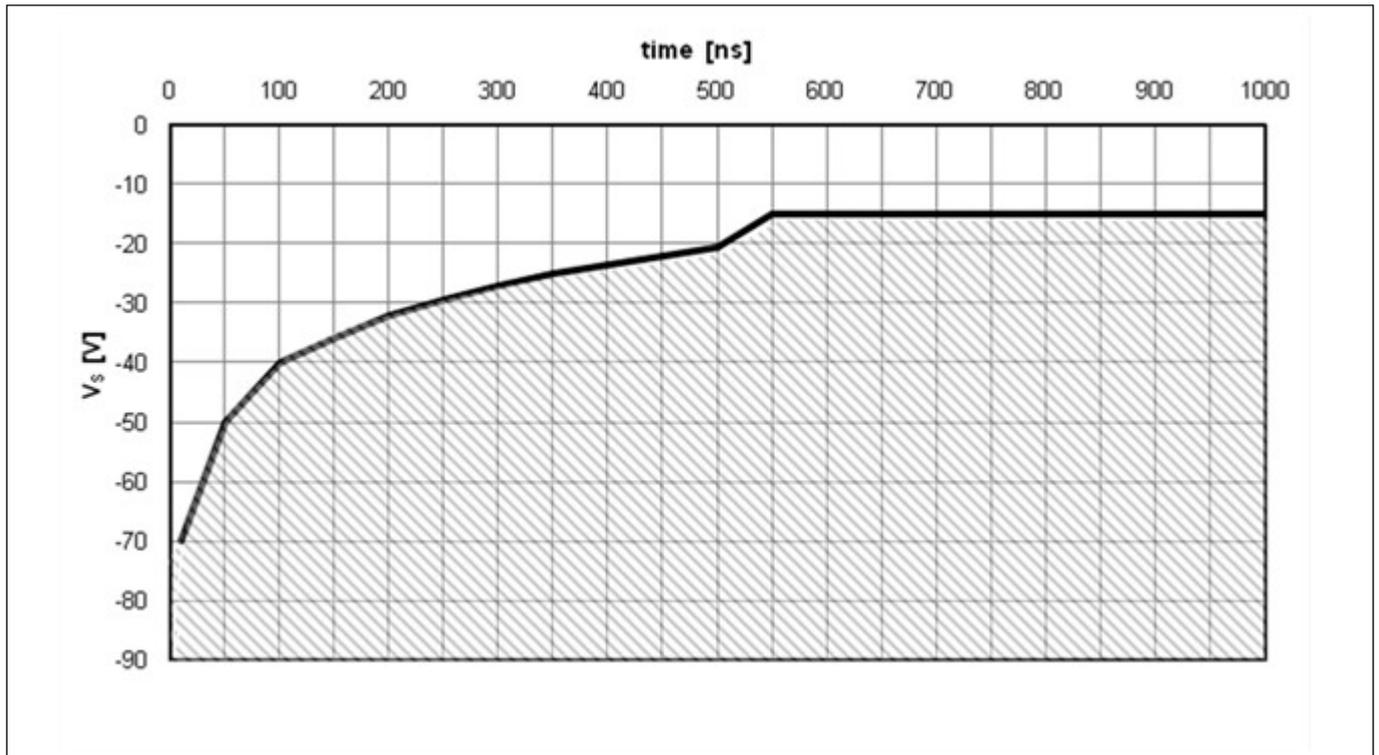


图22 VBS=15 V 时2ED28073J06F的负 VS 瞬态 SOA

尽管2ED28073J06F 已证明能够处理这些较大的负 VS 瞬变条件，但强烈建议电路设计人员始终通过仔细的 PCB 布局和组件使用来尽可能地限制负 VS 瞬变。

5.12 PCB布局技巧

高低压元件之间的距离：强烈建议将连接到浮动电压引脚（ V_B 和 V_S ）的元件放置在靠近器件相应高压部分的位置。详情请参阅本数据手册中的“外壳外形”信息。

接地平面：为了尽量减少噪声耦合，接地平面不应放置在高压浮动侧下方或附近。

栅极驱动环路：电流环路如同天线，能够接收和发射电磁噪声（请参见图 23）。为了降低电磁耦合并提升功率开关的开关性能，必须尽可能减小栅极驱动环路的尺寸。此外，电流可以通过 IGBT 集电极-栅极寄生电容注入栅极驱动环路内部。栅极环路的寄生自感会在栅极-发射极两端产生电压，从而增加自导通效应的可能性。

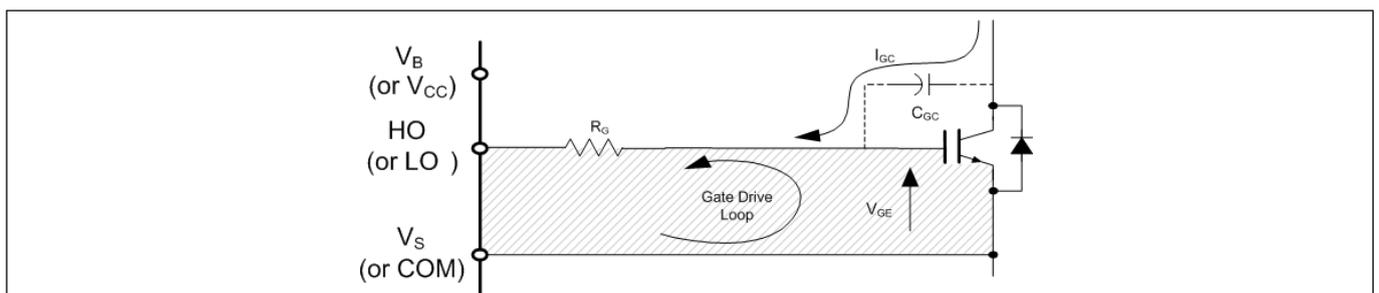


图 23 避免天线环路

集成自举二极管的 600 V 半桥栅极驱动器

电源电容：建议在 V_{CC} 和 COM 引脚之间放置一个旁路电容 (C_{IN})。1 μ F 陶瓷电容适用于大多数应用。该元件应尽可能靠近引脚放置，以减少寄生元件。

布线和布局：功率级 PCB 寄生元件可能导致开关节点出现较大的负电压瞬变；建议限制相电压负瞬变。为了避免这种情况，建议 1) 尽量缩短高端发射极到低端集电极的距离，以及 2) 尽量缩短低端发射极到负总线轨的杂散电感。但是，如果负 V_S 尖峰仍然过大，可以采取进一步措施来降低尖峰。这包括在 V_S 引脚和开关节点之间放置一个电阻 (5 Ω 或更小) (参见图 24)，在某些情况下，在 COM 和 V_S 之间使用一个钳位二极管 (参见图 25)。请参阅 www.infineon.com 上的 DT04-4。以获得更详细的解释。

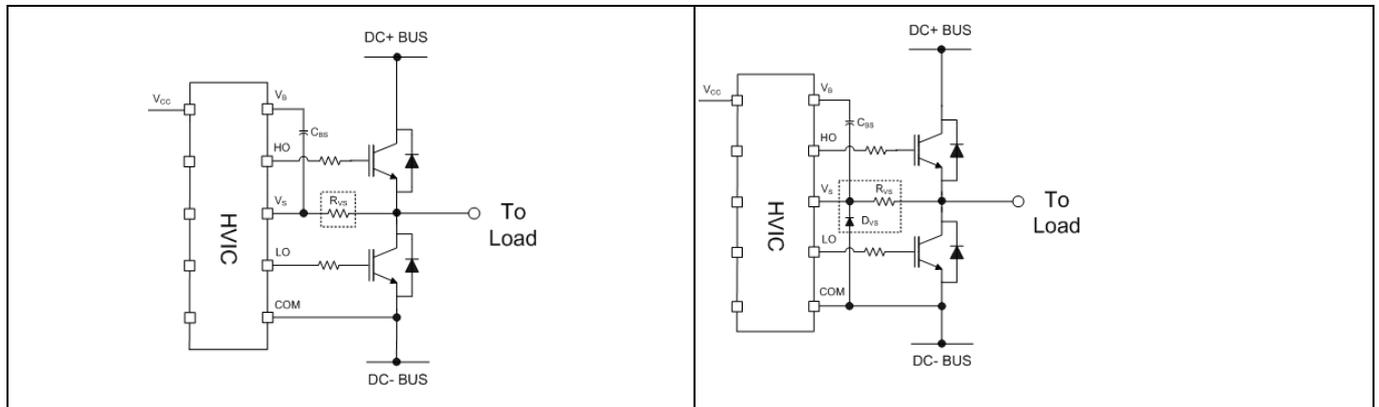


Figure 24 Resistor between the V_S pin and the switch node

Figure 25 Clamping diode between COM and V_S

集成自举二极管的 600 V 半桥栅极驱动器

6 资质信息¹

图6 质量信息

Qualification level		Industrial ²	
		Note: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level.	
Moisture sensitivity level		DSO-8	MSL2 ^{†††} , 260°C (per IPC/JEDEC J-STD-020)
ESD	Charged device model	Class B (per EIA/JEDEC standard EIA/JESD22-A115)	
	Human body model	Class 2 (2 kV) (per JEDEC standard JESD22-A114)	
IC latch-up test		Class I Level A (per JESD78)	
RoHS compliant		Yes	

7 相关产品

表 7

Product	Description
栅极驱动器 IC	
2ED2108	650V half bridge gate driver with integrated bootstrap diode. 290/700 mA source/sink current drive
2ED2182	650V half bridge gate driver with integrated bootstrap diode. 2.5/2.5 A source/sink current drive
6EDL04106 / 6EDL04N06	600 V, 3 phase level shift thin-film SOI gate driver with integrated high speed, low $R_{DS(ON)}$ bootstrap diodes with over-current protection (OCP), 240/420 mA source/sink current drive, Fault reporting, and Enable for MOSFET or IGBT switches.
2EDL23106 / 2EDL23N06	600 V, Half-bridge thin-film SOI level shift gate driver with integrated high speed, low $R_{DS(ON)}$ bootstrap diode, with over-current protection (OCP), 2.3/2.8 A source/sink current drive r , and one pin Enable/Fault function for MOSFET or IGBT switches.
功率开关	
IPS60R1K0PFD7S	600 V PFD7 CoolMOS™ SJ MOSFET with integrated fast body diode in IPAK
IPD60R1K5PFD7S	600 V PFD7 CoolMOS™ SJ MOSFET with integrated fast body diode in DPAK
IPS60R2K0PFD7S	600 V PFD7 CoolMOS™ SJ MOSFET with integrated fast body diode in DPAK
IKD04N60R / RE	600 V TRENCHSTOP™ IGBT with integrated diode in PG-TO252-3 package
IKD06N65ET6	650 V TRENCHSTOP™ IGBT with integrated diode in DPAK
IPD65R950CFD	650 V CoolMOS CFD2 with integrated fast body diode in DPAK
iMOTION™ 控制器	
IRMCK099	iMOTION™ Motor control IC for variable speed drives utilizing sensor-less Field Oriented Control (FOC) for Permanent Magnet Synchronous Motors (PMSM).
IMC101T	High performance Motor Control IC for variable speed drives based on field oriented control (FOC) of permanent magnet synchronous motors (PMSM).

¹Qualification standards can be found at Infineon's web site www.infineon.com²如果用户有此要求，可提供更高的资质等级。请联系您的英飞凌销售代表了解更多信息。

8 封装详情

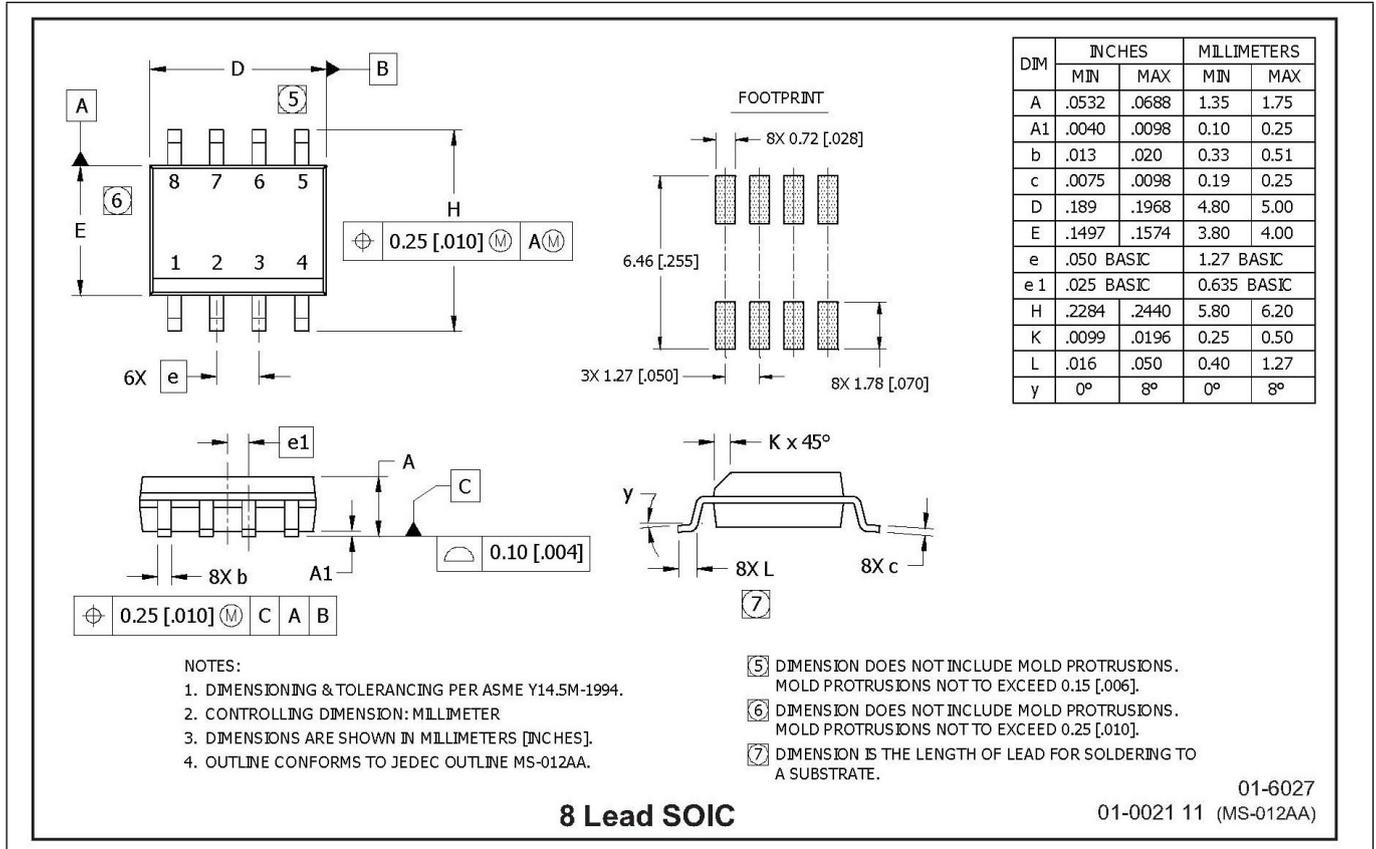
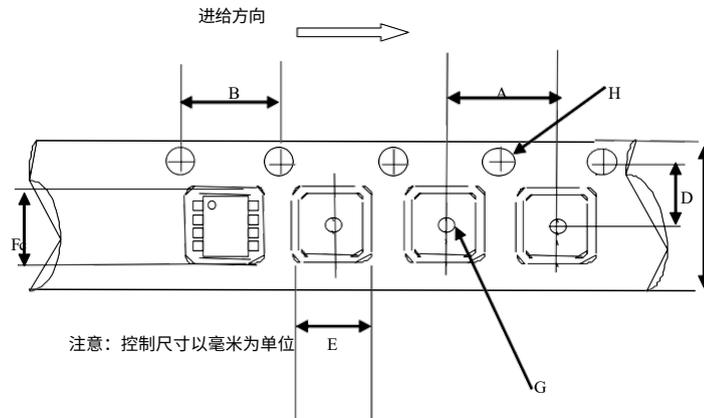


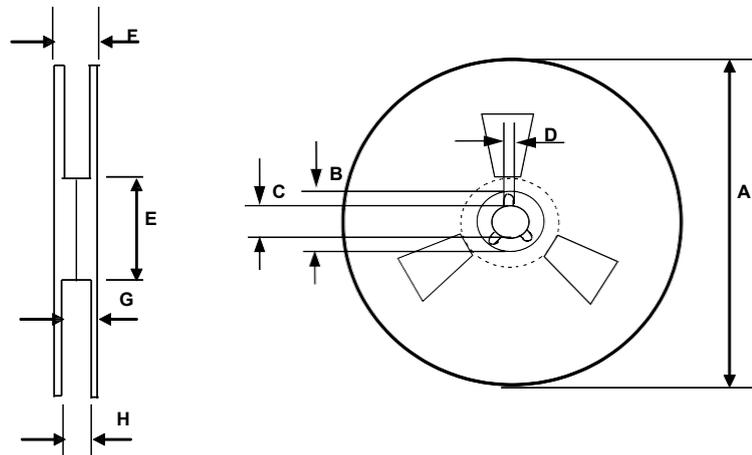
图 26 8 引线 SOIC (2ED28073J06F)

集成自举二极管的 600 V 半桥栅极驱动器



8SOICN 载带尺寸

Code	Metric		Imperial	
	Min	Max	Min	Max
A	7.90	8.10	0.311	0.318
B	3.90	4.10	0.153	0.161
C	11.70	12.30	0.46	0.484
D	5.45	5.55	0.214	0.218
E	6.30	6.50	0.248	0.255
F	5.10	5.30	0.200	0.208
G	1.50	n/a	0.059	n/a
H	1.50	1.60	0.059	0.062



8SOICN 卷轴尺寸

Code	Metric		Imperial	
	Min	Max	Min	Max
A	329.60	330.25	12.976	13.001
B	20.95	21.45	0.824	0.844
C	12.80	13.20	0.503	0.519
D	1.95	2.45	0.767	0.096
E	98.00	102.00	3.858	4.015
F	n/a	18.40	n/a	0.724
G	14.50	17.10	0.570	0.673
H	12.40	14.40	0.488	0.566

图 27 卷带详情 (2ED28073J06F)

9 零件标记信息

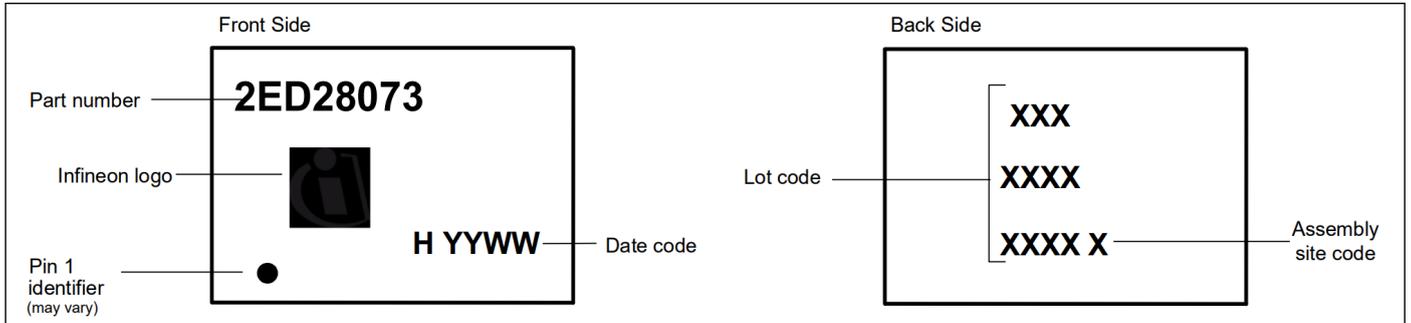


图 28 标记信息 PG-DSO-8 (2ED28073J06F)

10 其他文档和资源

www.infineon.com 上提供了一些与 HVIC 使用相关的技术文档；您可以使用站点搜索功能和文档编号快速找到它们。以下是部分文档的简要列表。

应用笔记:

[Understanding HVIC Datasheet Specifications](#)

[HV Floating MOS-Gate Driver ICs](#)

[Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and IGBTs](#)

[Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality](#)

设计提示:

[Using Monolithic High Voltage Gate Drivers](#)

[Alleviating High Side Latch on Problem at Power Up](#)

[Keeping the Bootstrap Capacitor Charged in Buck Converters](#)

[Managing Transients in Control IC Driven Power Stages](#)

[Simple High Side Drive Provides Fast Switching and Continuous On-Time](#)

10.1 英飞凌在线论坛资源

栅极驱动器论坛已在英飞凌论坛 (www.infineonforums.com) 上线。在这个在线论坛上，英飞凌栅极驱动器 IC 社区将为客户提供技术指导，包括如何使用栅极驱动器 IC、现有和新型栅极驱动器信息、应用信息、演示板可用性以及 500 多种栅极驱动器 IC 的在线培训资料。栅极驱动器论坛同时也是一个常见问题解答库，用户可以在其中查找类似应用中常见或特定问题的解决方案。

在栅极驱动器论坛上在线注册并了解在任何给定的电力电子应用中有效驱动电源开关的细微差别。

11 修订记录

Document version	Date of release	Description of changes
2	April 23, 2020	Final Datasheet



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-12-24

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。