

英飞凌2ED2734S01G栅极驱动器

集成自举二极管的160 V 高侧和低侧栅极驱动器

特性

- 自举电压 (VB 节点) 为 +160 V
- 浮动通道设计用于启动操作
- 集成式低 R_{ON} 超快自举二极管
- 高、低压侧独立欠压锁定
- 带迟滞的施密特触发器输入 延迟匹配 = 最大 15 毫微秒
- 集成短脉冲/噪声抑制输入滤波器
- 具有滞后的施密特触发器特触发器输入
- 兼容 3.3 V、5 V 输入逻辑，输出与输入同相
- 采用小尺寸 VSON10 3 x 3 毫米封装
- 2 kV HBM ESD，符合 RoHS 规范

应用

用于 N 沟道 MOSFET 的通用型高压侧、低压侧栅极驱动器

- 机器人和工厂自动化中的伺服驱动器
- 通用低压驱动器或变频器
- 电动滑板车、电动自行车和其他无需汽车资质的电动车辆 (LSEV)
- 电池驱动的小型家用电器 (SHA)
- 商用和农用无人机
- 专业和消费服务机器人
- 物流车辆 (电子叉车、自主仓储机器人)
- 电池手持电动工具
- 园艺或户外动力设备 (OPE) 工具

产品验证

符合 JEDEC78/20/22 相关测试的工业应用要求

订购信息

Base part number	Package type	Standard pack		Orderable part number
		Form	Quantity	
2ED2734S01G	3 x 3 mm VSON10	Tape and Reel	3000	2ED2734S01GXUMA1

产品概要

V_{B_OFFSET} = 最大 160V

I_{O+pk} / I_{O-pk} (typ) = + 2 A / - 4 A

传播延迟 (典型值) = 65 ns

t_{ON} / t_{OFF} (typ) = 65 ns / 65 ns

封装



VSON-10

3x3mm

1 描述

2ED2734S01G 是一款基于 160 V SOI 的栅极驱动器，专为半桥 BLDC 电机驱动应用而设计。集成自举二极管用于为高压电源供电，并为自举电容器充电。保护功能包括 Vcc 和 VB 引脚上的欠压锁定。输出驱动器具有高脉冲电流缓冲级，可将驱动器的交叉传导降至最低。

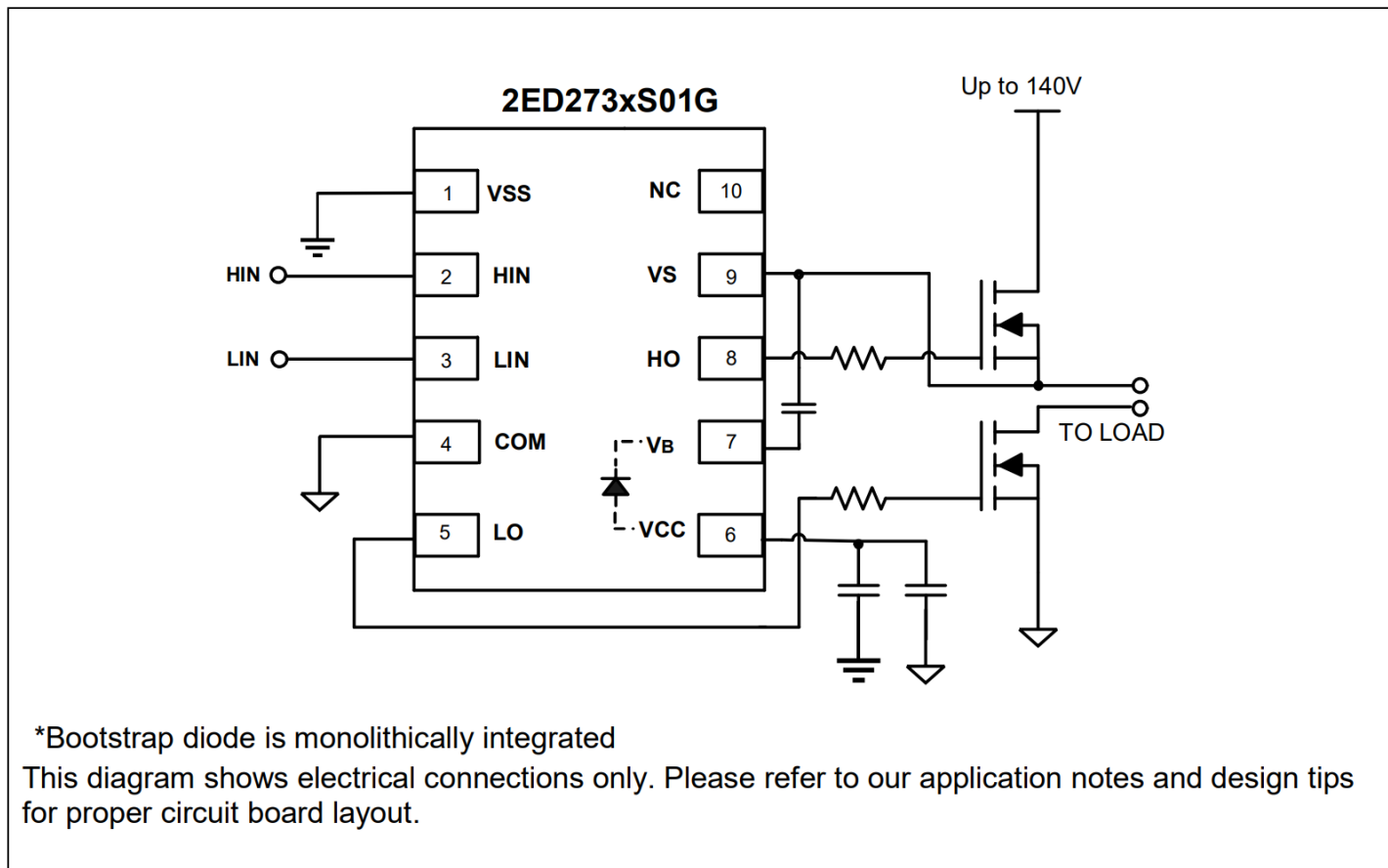


图 1 典型应用框图

2ED27xxS01G系列功能比较总结

表 1

Part No.	Package	Drive current source / sink	Input logic	Cross conduction prevention logic	Deadtime	Ground pins	t _{ON} / t _{OFF}
2ED2732S01G	VSON-10 3 x 3 mm	+ 1 A / - 2 A	HIN, LIN	No	None	VSS / COM	50 ns / 50 ns
2ED2734S01G		+ 2 A / - 4 A					65 ns / 65 ns
2ED2734S01G		+ 4 A / - 8 A					65 ns / 65 ns
2ED2742S01G		+ 1 A / - 2 A					50 ns / 50 ns
2ED2772S01G		+ 1 A / - 2 A		50 ns / 50 ns			
2ED2744S01G		+ 2 A / - 4 A		65 ns / 65 ns			
2ED2748S01G		+ 4 A / - 8 A		65 ns / 65 ns			
2ED2778S01G		+ 4 A / - 8 A		65 ns / 65 ns			

2 目录

特性	产品概要	1
应用		1
产品验证		1
订购信息		1
1	描述	2
2	目录	3
3	电气参数	4
3.1	绝对最大额定值	4
3.2	推荐运行条件	5
3.3	静态电气特性	5
3.4	动态电气特性	7
4	框图	8
5	引脚配置和功能	9
5.1	引脚配置	9
6	应用信息和其他详细信息	10
6.1	MOSFET 栅极驱动	10
6.2	切换关系	10
6.3	时序图	11
6.4	匹配传播延迟和延迟匹配	11
6.5	输入逻辑电平兼容性	11
6.6	欠压锁定	12
6.7	自举二极管	13
6.8	计算自举电容 C_{BS}	13
6.9	VS引脚的负电压瞬态耐受性	15
6.10	PCB 布局技巧	16
7	资质信息	18
8	相关产品	18
9	封装信息	19
10	其他文档和资源	20
10.1	英飞凌在线论坛资源	20
11	修订记录	20

3 电气参数

3.1 绝对最大额定值

绝对最大额定值指器件必须应用在极限参数以内，否则可能导致器件损坏。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。热阻抗和功率耗散额定值是在装板和静止空气条件下测得的。

表 2 绝对最大额定值

Symbol	Definition	Min.	Max.	Units
V_B	High-side floating well supply voltage (Note 1)	-0.3	160	
V_S	High-side floating well supply return voltage	-0.3	140	V
V_{BS}	High-side floating well supply voltage	-0.3	20	
V_{HO}	Floating gate drive output voltage	$V_S - 0.3$	$V_{BS} + 0.3$	
V_{CC}	Low side supply voltage	-0.3	20	
V_{LO}	Low-side output voltage	-0.3	$V_{CC} + 0.3$	
$V_{LOGIC\ IN}$	Logic input voltage (HIN, LIN)	$V_{SS} - 0.3$	5	
COM	Low side power ground return	-5.0	+5.0	
dV_S/dt	Allowable V_S offset supply transient relative to COM	—	50	V / ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$ VSON-10		2	W
R_{thJA}	Thermal resistance, junction to ambient VSON-10		57	$^\circ\text{C}/\text{W}$
T_J	Junction temperature	—	150	$^\circ\text{C}$
T_S	Storage temperature	- 50	150	
T_L	Lead temperature (soldering, 10 seconds)	—	260	

注 1: 在 $V_{CC} > V_B$ 的情况下，引脚 VCC 和 V_B 之间的内部自举二极管会产生额外的功率损耗。

3.2 推荐运行条件

为了正常运行，应在建议的条件下使用该设备。除非表 2 中另有说明，否则所有电压参数都是以 COM 为基准的绝对电压。建议工作条件

表 3 推荐运行条件

Symbol	Definition	Min	Max	Units
V_B	Bootstrap voltage	$V_S + 7$	140	V
V_{BS}	High-side floating well supply voltage	7	18	
V_S	High-side floating well supply offset voltage	0	122	
V_{HO}	Floating gate drive output voltage	V_S	V_B	
V_{CC}	Low-side supply voltage	7	18	
V_{LO}	Low-side output voltage	COM	V_{CC}	
$V_{LOGIC IN}$	Logic input voltage(HIN, LIN)	V_{SS}	5	
T_A	Ambient temperature	-40	125	°C

注释2: V_S 为 -8V 至 +120 V 时逻辑操作。 V_S 为 -8V 至 $-V_{BS}$ 时逻辑状态保持

3.3 静态电气特性

除非另有说明，否则 $(V_{CC}-COM) = (V_B - V_S) = 12 V$ 、 $V_{SS} = COM$ 且 $T_A = 25 ^\circ C$ 。 V_{IL} 、 V_{IH} 和 I_{IN} 参数以 V_{SS} / COM 为基准，适用于相应的输入引脚：HIN 和 LIN。 V_O 和 I_O 参数以 V_S / COM 为基准，适用于相应的输出引脚 HO 或 LO。 V_{CCUV} 参数以 COM 为基准。 V_{BSUV} 参数以 V_S 为基准。

表 4 静态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
$V_{CCUVLO+}$	V_{CC} supply undervoltage positive going threshold	4.6	5	5.4	V	
$V_{CCUVLO-}$	V_{CC} supply undervoltage negative going threshold	4.1	4.5	4.9		
$V_{CCUVLOHY}$	V_{CC} supply undervoltage hysteresis	0.3	0.5	0.7		
$V_{BSUVLO+}$	V_{BS} supply undervoltage positive going threshold	4.6	5	5.4		
$V_{BSUVLO-}$	V_{BS} supply undervoltage negative going threshold	4.1	4.5	4.9		
$V_{BSUVLOHY}$	V_{BS} supply undervoltage hysteresis	0.3	0.5	0.7		
I_{LK}	High-side floating well offset supply leakage	—	—	5	uA	$V_B = V_S = 140 V$
I_{QCC}	Quiescent supply current	—	85	150		

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
V_{OH}	High level output voltage drop,	—	0.42	—	V	$I_o = 300 \text{ mA}$
V_{OL}	Low level output voltage drop	—	0.105	—		
I_{o+}	Peak output current turn-on ¹	—	2	—	A	$PW \leq 10 \mu\text{s}$
I_{o-}	Peak output current turn-off ¹	—	4	—		$PW \leq 10 \mu\text{s}$
V_{IH}	Logic “1” input voltage	2.0	—	—	V	
V_{IL}	Logic “0” input voltage	—	—	0.8		
$I_{LOGIC IN+}$	Input bias current (Output = High)	—	25	50	μA	$V_{IN} = 4 \text{ V}$
$I_{LOGIC IN-}$	Input bias current (Output = Low)	—	—	2		$V_{IN} = 0 \text{ V}$
V_{FBSD}	Bootstrap diode forward voltage between Vcc and VB	0.6	0.8	1	V	$I_F = 0.3 \text{ mA}$
I_{FBSD}	Bootstrap diode forward current between Vcc and VB	88	111	133	mA	$V_{CC} - V_B = 4 \text{ V}$
R_{BSD}	Bootstrap diode resistance	20	25	30	Ω	$V_{F1} = 4 \text{ V}, V_{F2} = 5 \text{ V}$

¹未经过生产测试 - 经过设计/特性验证

3.4 动态电气特性

除非另有说明， $V_{CC} = V_{BS} = 12\text{ V}$ ， $V_{SS} = \text{COM}$ ， $T_A = 25\text{ }^\circ\text{C}$ and $C_L = 1000\text{ pF}$

表5 动态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
t_{ON}	Turn-on propagation delay	40	65	90	ns	Cload = 1nF, IN 50% rise to OUT 10% rise Cload = 1nF, IN 50% fall to OUT 90% fall Cload = 1nF, OUT 10% to OUT 90% Cload = 1nF, OUT 90% to OUT 10% Cload = 1nF, OUT 90% to OUT 10%
t_{OFF}	Turn-off propagation delay	40	65	90		
t_R	Turn-on rise time	15	25	40		
t_F	Turn-off fall time	7	15	30		
MT	Delay matching time (HS & LS turn-on/off)	—	—	15		

4 框图

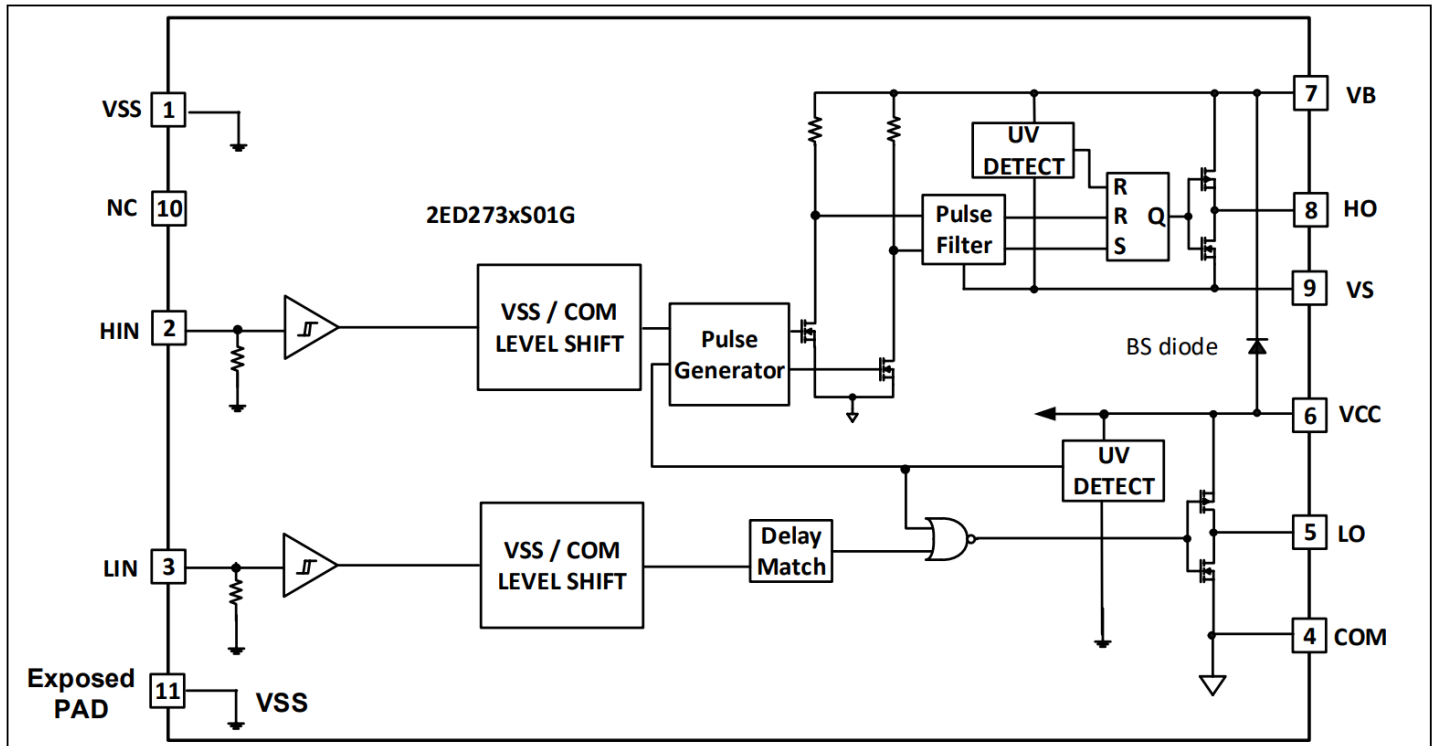


图 2 功能框图

5 引脚配置和功能

5.1 引脚配置

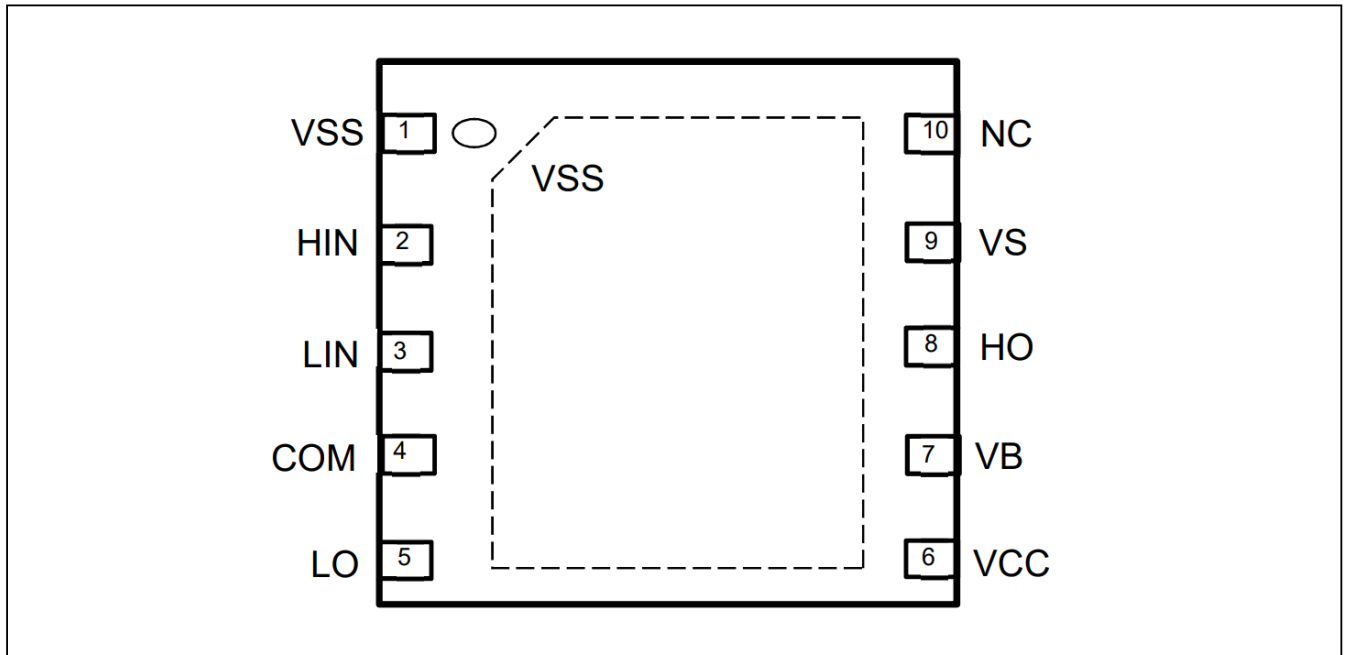


图 3 2ED2734S01G 引脚分配 (俯视图) 引脚功能

表 6 引脚说明

Symbol	Pin No.	Type	Description
VSS	1	Ground	Logic ground
HIN	2	Input	Logic input for high side gate driver output (HO), in phase
LIN	3	Input	Logic input for low side gate driver output (LO), in phase
COM	4	Ground	Low side power ground return
LO	5	Output	Low side gate drive outputs
VCC	6	Input	Low side and logic fixed supply
VB	7	Output	High side floating supplies
HO	8	Output	High side gate drive outputs
VS	9	Input	High side floating supply returns
NC	10	NC	Not Connected
VSS	11	Exposed PAD	Logic ground

6 应用信息和其他详细信息

6.1 MOSFET 栅极驱动

2ED2734S01G HVIC 设计用于驱动 MOSFET 功率器件。图 4 和图 5 展示了与 HVIC 栅极驱动功能相关的几个参数。用于驱动功率开关栅极的 HVIC 输出电流定义为 I_{O+} 。驱动外部功率开关栅极的电压定义为：高端功率开关的 V_{HO} 和低端功率开关的 V_{LO} ；该参数有时统称为 V_{OUT} ，在这种情况下不区分高端和低端输出电压。

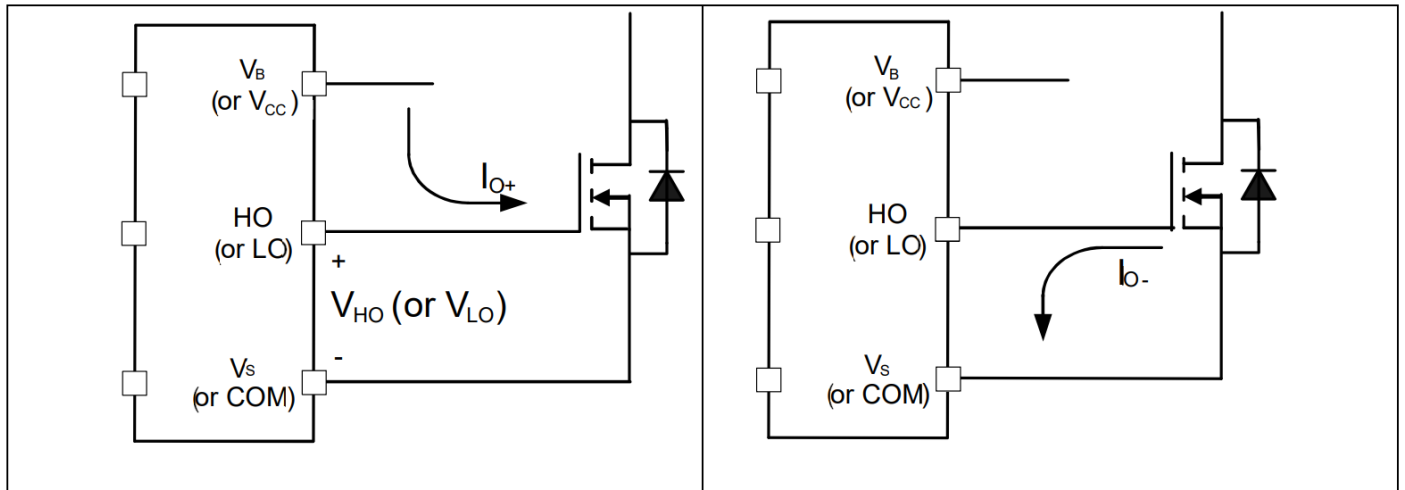


图 4 HVIC 拉电流

图 5 HVIC 灌电流

6.2 切换关系

2ED2734S01G 的输入和输出信号之间的关系如下图 6 所示。我们可以看到与该设备相关的几个时序参数（即 t_{ON} 、 t_{OFF} 、 t_R 和 t_F ）的定义。

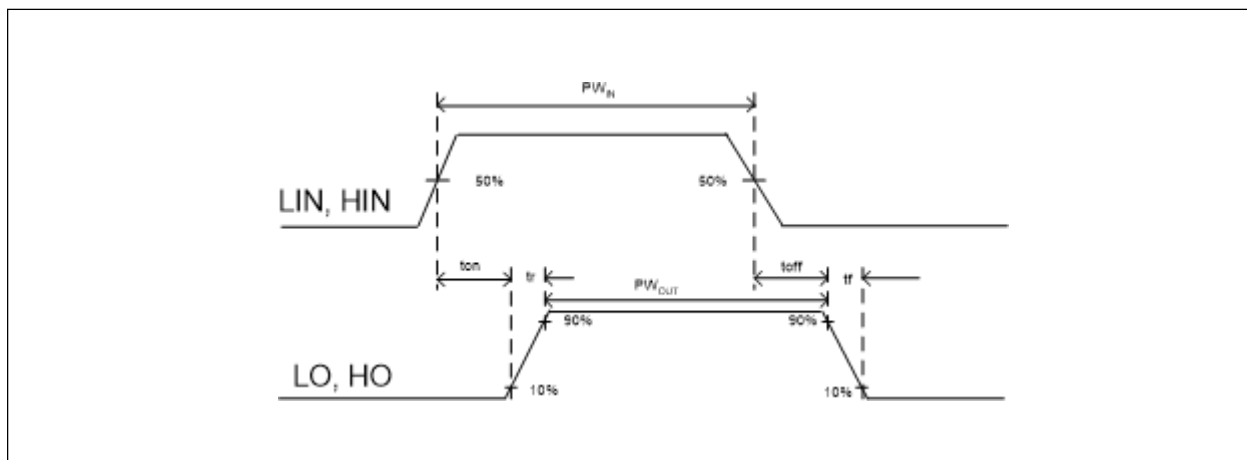


图 6 开关时序图

6.3 时序图

2ED2734S01G的输入和输出信号之间的关系如下图 7 所示。从这些图中，我们可以看到与该设备相关的几个时序参数（即 t_{ON} 、 t_{OFF} 、 t_R 和 t_F ）的定义。

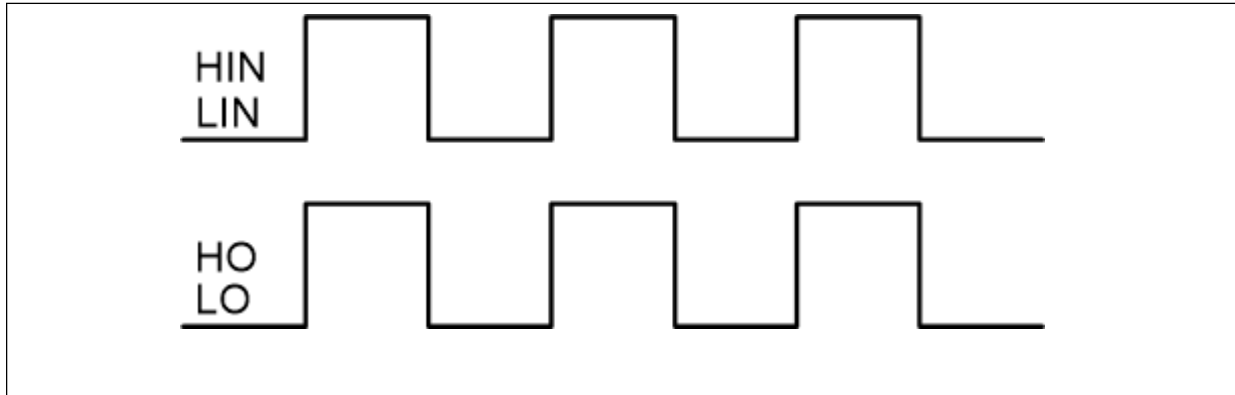


图7 输入/输出时序图

6.4 匹配传播延迟和延迟匹配

2ED2734S01G设计有传播延迟匹配电路。有了这一功能，集成电路输出端对输入端信号的响应在低压侧通道和高压侧通道都需要大致相同的持续时间（即 t_{ON} 、 t_{OFF} ）；最大差异由延迟匹配参数 (MT) 指定。2ED2734S01G的传播导通延迟 (t_{ON}) 与传播导通延迟 (t_{OFF}) 匹配。

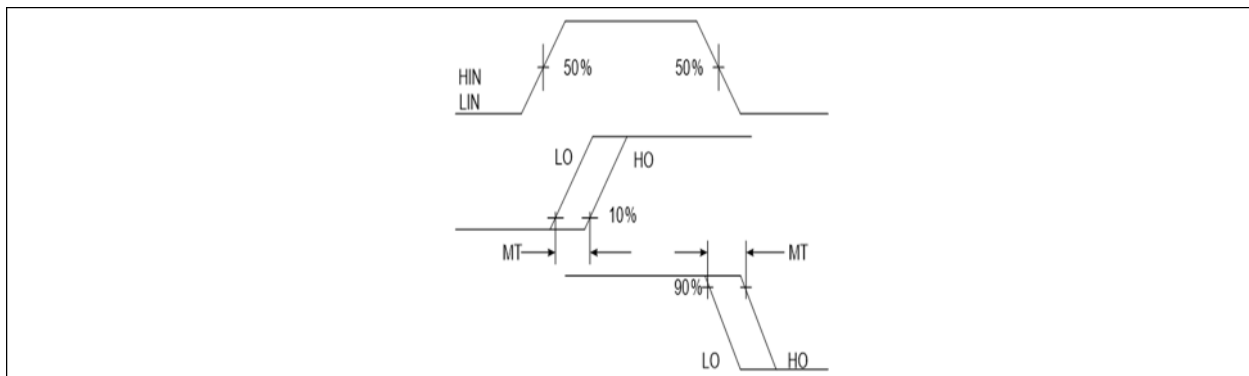


图 8 延迟匹配定义

6.5 输入逻辑电平兼容性

输入引脚基于 TTL 和 CMOS 兼容输入阈值逻辑，与 V_{CC} 电源电压无关。典型的高阈值 (V_{IH}) 为 2.0 V，典型的低阈值 (V_{IL}) 为 0.8 V，温度变化极小，如图 9 所示，输入引脚可方便地使用来自 3.3 V 和 5 V 数字电源控制器设备的逻辑电平 PWM 控制信号进行驱动。与磁滞通常小于 0.5 V 的传统 TTL 逻辑实现相比，更宽的磁滞（通常为 0.8 V）提供了更强的抗噪能力。2ED2734S01G还具有严格控制输入引脚阈值电压电平的特点，从而简化了系统设计考虑，并确保了跨温度稳定工作。2ED2734S01G 还具有浮动输入保护功能。

相应级的输出保持在低电平状态。如框图所示，在所有输入引脚（HIN、LIN）上使用下拉电阻器即可实现这一功能。2ED2734S01G的输入引脚能够承受高于器件 V_{CC} 引脚上偏置电压的电压。

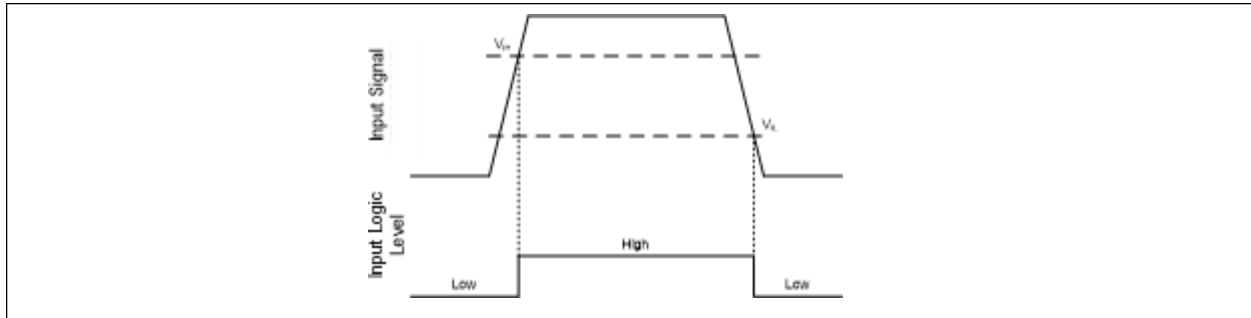


图 9 HIN & LIN 输入阈值

6.6 欠压锁定

该IC为 V_{CC} （逻辑和低侧电路）电源和 V_{BS} （高侧电路）电源提供欠压锁定保护。图10用于说明这一概念；绘制 V_{CC} （或 V_{BS} ）随时间的变化图，当波形超过 UVLO 阈值（ $V_{CC\ UVLO+/-}$ 或 $V_{BS\ UVLO+/-}$ ）时，启用或禁用欠压保护。

上电时，如果 V_{CC} 电压未达到 $V_{CC\ UV+}$ 阈值，IC 将无法开启。此外，如果 V_{CC} 电压在工作期间降至 $V_{CC\ UV-}$ 阈值以下，欠压锁定电路将识别故障状态并关闭高端和低端栅极驱动输出。

上电时，如果 V_{BS} 电压未达到 $V_{BS\ UV+}$ 阈值，IC 将无法开启。此外，如果 V_{BS} 电压在工作期间降至 $V_{BS\ UV-}$ 阈值以下，欠压锁定电路将识别故障状态，并关断 IC 的高端栅极驱动输出。

UVLO 保护确保 IC 仅当栅极电源电压足以充分增强功率器件时才驱动外部功率器件。如果没有这个特性，外部电源开关的栅极可以用低电压驱动，导致电源开关在通道阻抗很高时传导电流；这可能导致功率器件内非常高的传导损耗，并可能导致功率器件故障。

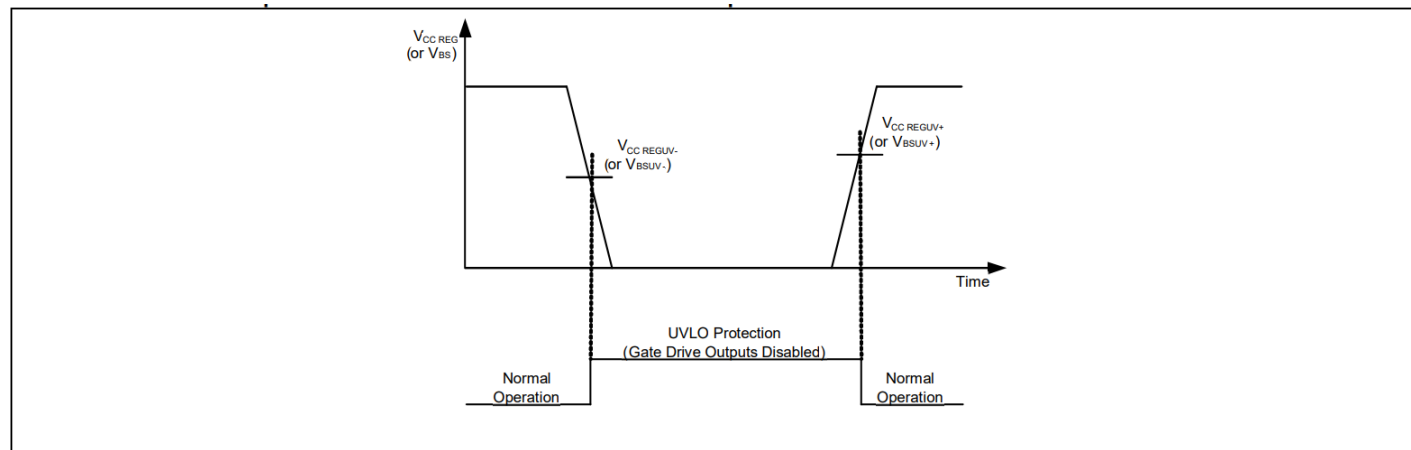


图 10 UVLO 保护

6.7 自举二极管

单片集成超快速自举二极管，用于建立高端电源。二极管的差分电阻有助于避免自举电容器初始充电时出现极高的浪涌电流。集成二极管及其电阻有助于减少外部元件，从而节省成本并提高可靠性，如下图 11 所示。

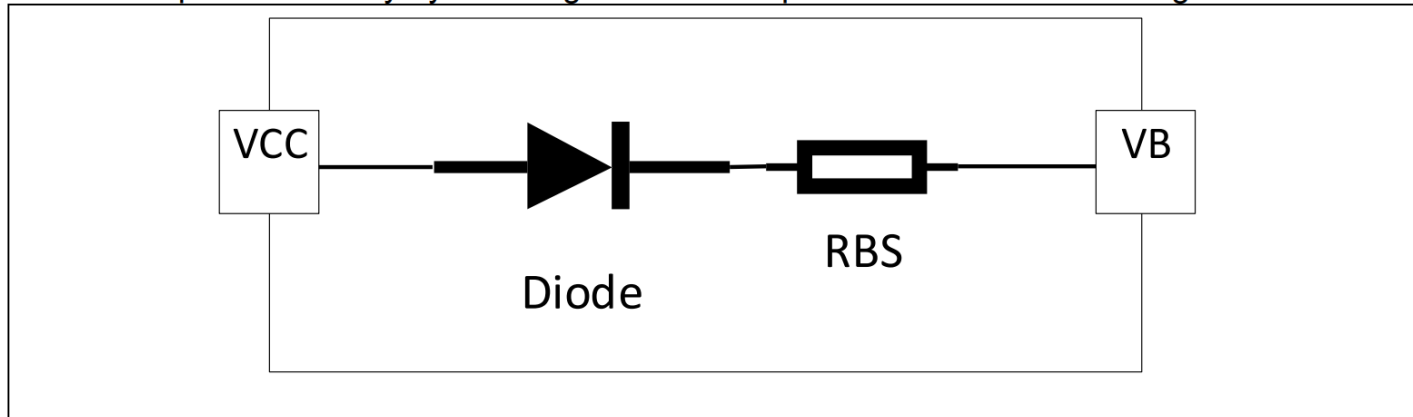


图 11 带集成器件的2ED2734S01G

低欧姆限流电阻器(通常为 25 欧姆)比具有高欧姆自举结构的其他竞争器件具有重要优势。2ED2734S01G等低欧姆电阻器允许在低压侧晶体管的小占空比期间对自举电容器进行更快的充电。自举二极管适用于所有类型的电力电子转换器。自举二极管是一个真正的单向 PN 二极管，具有温度稳定性。它可以在高温下使用，低侧晶体管的占空比较低。

2ED2734S01G的自举二极管适用于现代电力电子的所有控制算法，例如梯形或正弦电机驱动控制。

6.8 计算自举电容 C_{BS}

自举是一种将电荷从低电位泵送到高电位的常用方法。利用这种技术，可以轻松建立栅极驱动器浮动高端部分的电源电压，如图12所示该方法具有简单、成本低的优点，但可能会对占空比和导通时间造成一些限制，因为它们受到自举电容器中电荷刷新要求的限制。选择合适的电容器可以大大减少这些限制。

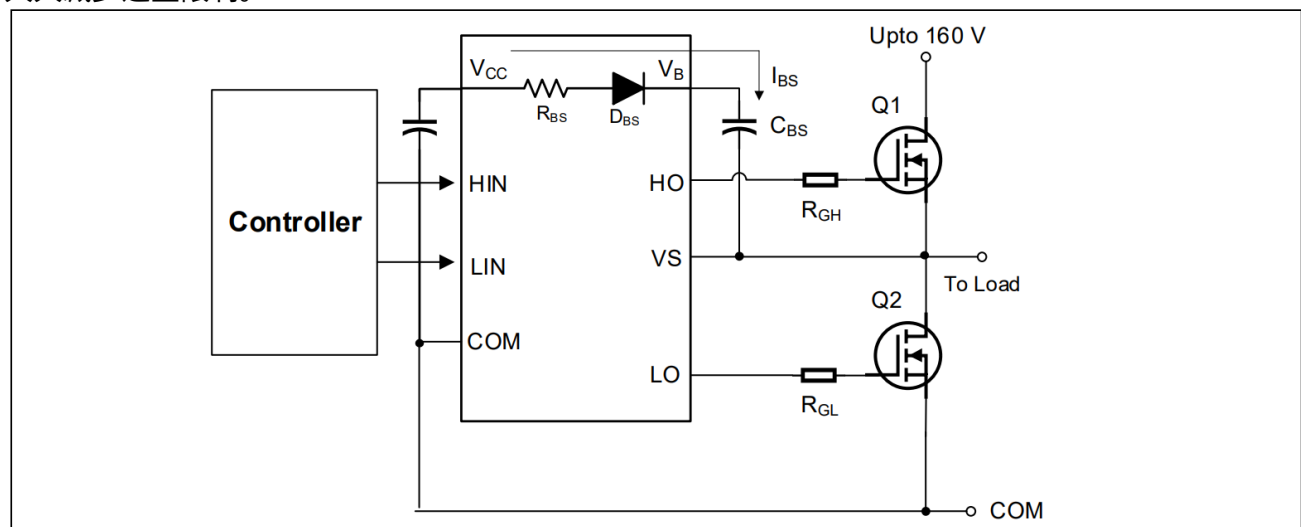


图 12 2ED2734S01G中的半桥桥自举电路

当低侧 MOSFET 导通时，它会将引脚 V_S 的电位强制为 GND。自举电容 V_{CBS} 和 V_{CC} 之间的电压差会导致充电电流 I_{BS} 流入电容 C_{BS} 。电流 I_{BS} 为脉冲电流，因此电容 C_{BS} 的 ESR 必须非常小，以避免电容损耗导致电容寿命缩短。低侧 MOSFET 关闭后，高侧 MOSFET 导通，该引脚再次处于高电位。但是此时自举二极管 D_{BS} 会阻断反向电流，使电容上的电荷无法回流至电容 C_{VCC} 。自举二极管 D_{BS} 还承担了引脚 V_B 和 V_{CC} 之间的阻断电压。自举电容的电压现在可以为高侧栅极驱动部分供电。自举电容 C_{BS} 的位置设计遵循一条通用规则：它们必须尽可能靠近 IC。否则，寄生电阻和电感可能会导致电压尖峰，从而触发单个高侧驱动器部分的欠压闭锁阈值。不过，2ED2734S01G 所有带有 UVLO 功能的器件，其每个电源部分都包含一个滤波器，以便主动避免此类不必要的 UVLO 触发。

根据图 12，限流电阻 R_{BS} 可降低低侧 MOSFET 导通期间脉冲电流的峰值。脉冲电流会在低侧 MOSFET 每次导通时产生，因此随着开关频率的增加，电容 C_{BS} 的充电频率也会更高。因此，在较高的开关频率下，较小的电容更合适。自举电容的放电主要受两种因素的影响：高压侧静态电流和待导通高压侧 MOSFET 的栅极电荷。

自举电容的最小尺寸由下式给出

$$C_{BS} = \frac{Q_{GTOT}}{\Delta V_{BS}}$$

ΔV_{BS} 是开关周期内自举电容上允许的最大压降，通常为 1V。建议将此压降保持在高侧欠压锁定 (UVLO) 范围以下，并限制

$$\Delta V_{BS} \leq (V_{CC} - V_F - V_{GSmin} - V_{Dson})$$

$V_{GSmin} > V_{BSUV}$ ， V_{GSmin} 是我们希望维持的最小栅极源电压， V_{BSUV} 是高端电源欠压负阈值。

V_{CC} 是 IC 电压电源， V_F 是自举二极管正向电压， V_{Dson} 是低压侧 MOSFET 的漏源电压。

请注意， Q_{GTOT} 值可能会根据如下所述的不同因素而变化到最大值，并且电容器会表现出其电容的电压相关降额行为。

导致 V_{BS} 下降的影响因素有：

- MOSFET 导通所需栅极电荷 (Q_G)
- MOSFET 栅源漏电流 (I_{LK_GS})
- 浮动部分静态电流 (I_{QBS})
- 浮地部分漏电流 (I_{LK})
- 自举二极管漏电流 (I_{LK_DIODE})
- 内部电平转换器所需电荷 (Q_{LS})：典型值 1nC
- 自举电容漏电流 (I_{LK_CAP})
- 高边开关导通时间 (T_{HON})

考虑到上述情况，

$$Q_{GTOT} = Q_G + Q_{LS} + (I_{QBS} + I_{LK_GS} + I_{LK} + I_{LK_DIODE} + I_{LK_CAP}) * T_{HON}$$

I_{LK_CAP} 仅在使用电解电容时才有意义，如果使用其他类型的电容，则可以忽略。强烈建议至少使用一个低 ESR 陶瓷电容（并联电解电容和低 ESR 陶瓷电容可能会产生更高效的解决方案）。

上述 C_{BS} 公式适用于逐脉冲计算。显而易见，当低侧以较小的占空比连续工作时，需要更高的电容值。因此，对于大多数开关频率，建议的自举电容值最高可达 $4.7 \mu\text{F}$ 。集成自举二极管的性能满足对小自举电容的要求。

6.9 vs 引脚的负电压瞬态耐受性

当今大功率开关转换器的一个常见问题是，当电源开关在承载大电流的同时快速开启和关闭时，开关节点电压的瞬态响应。典型的三相逆变器电路如图 13 所示，这里我们定义了逆变器的功率开关和二极管。

如果高边开关（例如图 14 和 15 中的 IGBT Q1）从导通切换至关断，同时 U 相电流流向感性负载，则会发生电流换向，从高端开关 (Q1) 到与同一逆变器桥臂的低端开关并联的二极管 (D2)。与此同时，电压节点 V_{S1} 会从正直流母线电压切换至负直流母线电压。

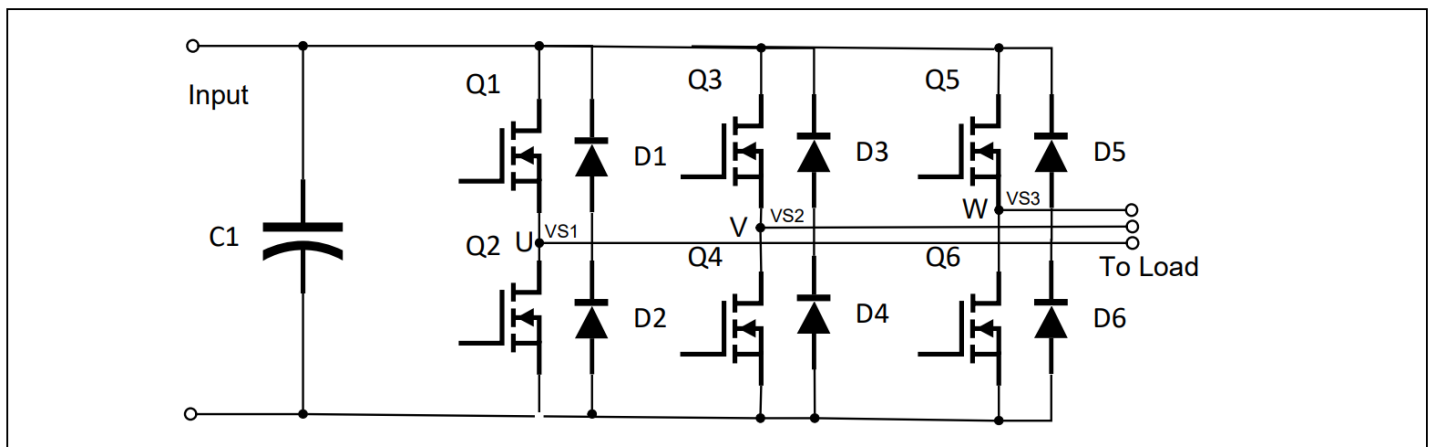


图 13 半桥逆变器

同样，当 V 相电流从感性负载流回逆变器（参见图 14 C) 和 D)）且 Q4 MOSFET 导通时，电流从 D3 换流至 Q4。与此同时，电压节点 V_{S2} 从正直流母线电压摆动至负直流母线电压。

然而，在实际的逆变器电路中， V_S 电压摆幅并不会停止在负直流母线的水平，而是会摆动到负直流母线的水平以下。这种下冲电压被称为“负 V_S 瞬态”。

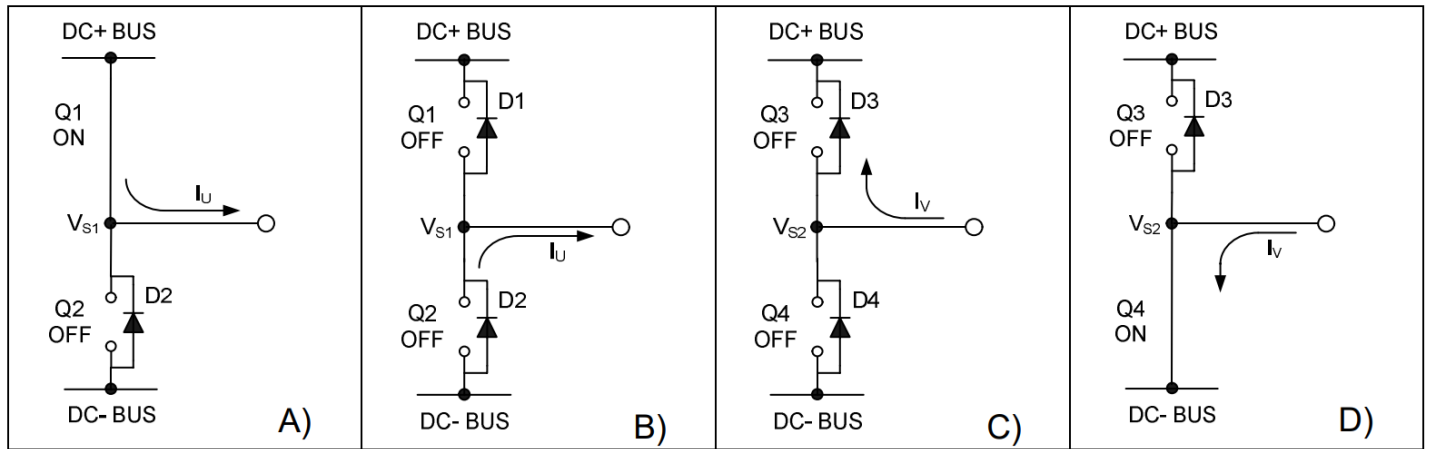


图 14 A) Q1 导通 B) D2 导通 C) D3 导通 D) Q4 导通

图 14-A 所示的电路描绘了三相逆变器的一个支路；图 15-B 和 15-C 分别简化了 Q1 和 D2 之间的电流换向。电源电路中从芯片键合到 PCB 走线的寄生电感，在每个 MOSFET 的 L_C 和 L_E 中集中在一起。当高边开关导通时， V_{S1} 低于 DC+ 电压，其压降由电源开关和电路寄生元件引起。当高边电源开关关断时，由于连接到 V_{S1} 的电感负载（这些图中未显示该负载），负载电流会瞬间流入低边续流二极管。该电流从直流母线（连接到 HVIC 的 COM 引脚）流向负载，并在 V_{S1} 和直流母线之间感应出负电压（即，HVIC 的 COM 引脚的电位高于 V_S 引脚）。

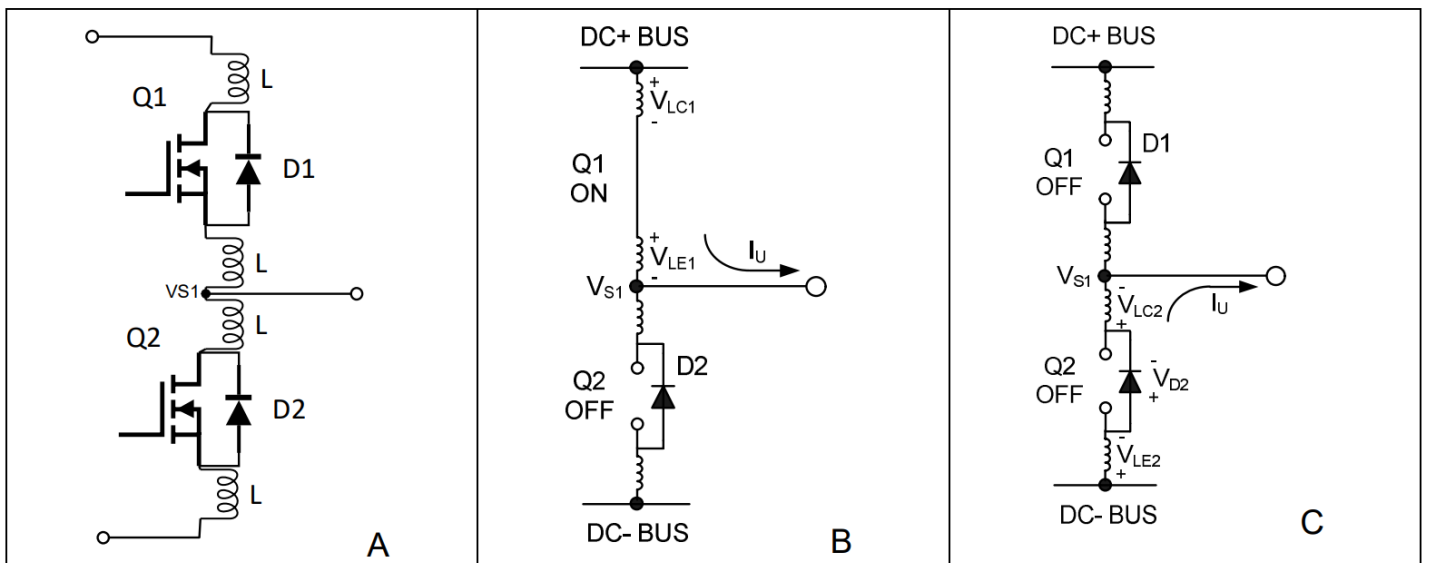


图 15 图 A 显示了寄生元件。图 B 显示了 V_S 正极的产生。图 C 显示了 V_S 负极的产生

6.10 PCB 布局技巧

高低压元件之间的距离：强烈建议将连接到浮动电压引脚（ V_B 和 V_S ）的元件放置在靠近器件相应高压部分的位置。详情请参阅本数据手册中的“外壳外形”信息。

接地平面：为了尽量减少噪声耦合，接地平面不应放置在高压浮动侧下方或附近。

栅极驱动环路： 电流回路就像天线一样，能够接收和发射电磁噪声（见图 16）。为了减少电磁耦合并提高电源开关的开/关性能，必须尽可能减少栅极驱动环路。此外，电流可通过 MOSFET 集电极到栅极的寄生电容注入栅极驱动环路内部。栅极回路的寄生自感有助于在栅极发射极上产生电压，从而增加自导通效应的可能性。

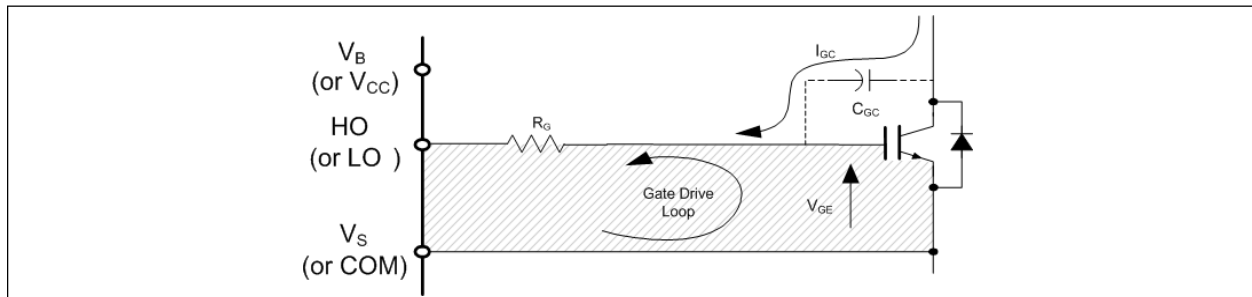


图 16 避免天线环路

电源电容器： 建议在 VCC 和 COM 引脚之间放置一个旁路电容器 (C_{IN})。1 μF 陶瓷电容器适用于大多数应用。该元件应尽可能靠近引脚，以减少寄生元件。

布线和布局： 功率级 PCB 寄生元件会在开关节点处产生较大的负瞬态电压；建议限制相电压负瞬态。为了避免这种情况，建议 1) 尽量减小高压侧发射极到低压侧集电极的距离；2) 尽量减小低压侧发射极到负母线轨道的杂散电感。但是，如果负 V_S 峰值仍然过大，则可采取进一步措施来减少峰值。这包括在 V_S 引脚和开关节点之间放置一个电阻器 (5 Ω 或更小)（见图 17），以及在某些情况下在 COM 和 V_S 之间使用一个箝位二极管（见图 18）。

更详细的解释见 www.infineon.com 上的 DT04-4。

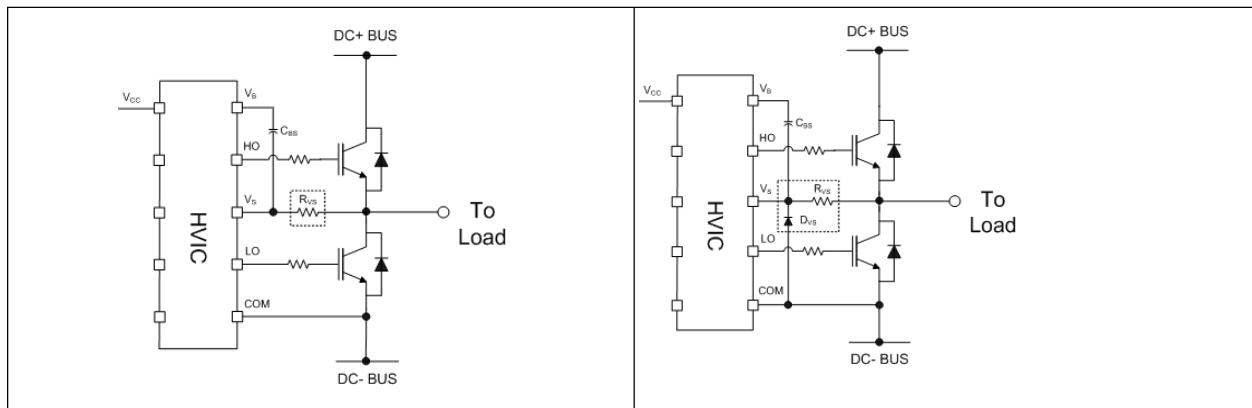


图 17 V_S 引脚与开关节点之间的电阻器

图 18 COM 之间的钳位二极管和 V_S

7 资格信息¹

表7 资质信息

Qualification level		Industrial ²	
		Note: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level.	
Moisture sensitivity level		VSON-10	MSL 2, 260 °C (per IPC/JEDEC J-STD-020)
ESD	Charged device model	Class C3 (1.0 kV) (per JEDEC standard JS-002)	
	Human body model	Class 2a (2.5 kV) (per JEDEC standard JS-001)	
IC latch-up test		Class II Level A (per JESD85)	
RoHS compliant		Yes	

8 相关产品

表 8

Product	Description
栅极驱动器 IC	
6EDL04N02PR	200 V three-phase gate driver IC with integrated bootstrap diode, over current protection, enable and fault reporting
IRS200x	The IRS2005/7/8 200 V devices are offered in eight-pin DSO-8 or fourteen-pin 4 x 4 mm VQFN14 packages (IRS2005M) with various logic input options and standard pin-out configurations for high design flexibility and fast time to market. All devices are MSL2 qualified.
6EDL003L02-F2	EiceDRIVER™ Compact - Full bridge 3 Phase gate driver IC with LS-SOI technology to control power devices like MOS-transistors or 180V IGBTs
功率开关	
OptiMOS™ 5	The new OptiMOS™ 5 150 V power MOSFETs from Infineon are particularly suitable for low voltage drives such as forklift and e-scooter, as well as telecom and solar applications
OptiMOS™ & StrongIRFET™	OptiMOS™ and StrongIRFET™ low- and medium voltage power MOSFETs enable innovation and performance in applications such as switch mode power supplies (SMPS), battery powered applications, motor control and drives, inverters, and computing
iMOTION™ 控制器	
IRMCK099	iMOTION™ Motor control IC for variable speed drives utilizing sensor-less Field Oriented Control (FOC) for Permanent Magnet Synchronous Motors (PMSM).
IMC101T	High performance Motor Control IC for variable speed drives based on field oriented control (FOC) of permanent magnet synchronous motors (PMSM).

¹Qualification standards can be found at Infineon's web site www.infineon.com

²如果用户有此要求，可提供更高的资质等级。请联系您的英飞凌销售代表了解更多信息。

9 封装信息

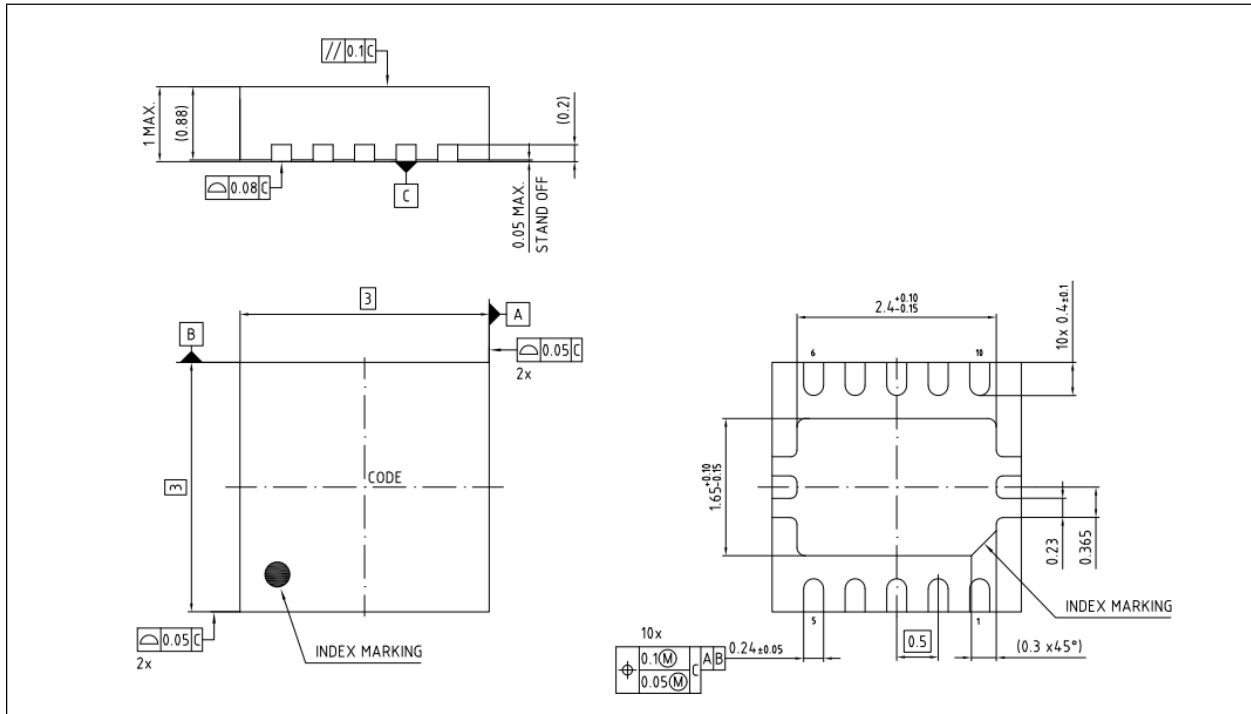


图 19 目标封装尺寸：PG-VSON-10-5 (2ED2734S01G)

10 其他文档和资源

www.infineon.com上提供了一些与 HVIC 使用相关的技术文档；您可以使用站点搜索功能和文档编号快速找到它们。以下是部分文档的简要列表。

应用笔记:

[Understanding HVIC Datasheet Specifications](#)

[HV Floating MOS-Gate Driver ICs](#)

[Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and MOSFETs Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality](#)

设计提示:

[Using Monolithic High Voltage Gate Drivers](#)

[Alleviating High Side Latch on Problem at Power Up](#)

[Keeping the Bootstrap Capacitor Charged in Buck Converters](#)

[Managing Transients in Control IC Driven Power Stages](#)

[Simple High Side Drive Provides Fast Switching and Continuous On-Time](#)

10.1 英飞凌在线论坛资源

栅极驱动器社区已在英飞凌社区（<https://community.infineon.com/t5/Gate-Driver-ICs/bd-p/GateDriverICs>）上线。英飞凌栅极驱动器集成电路社区在这个在线论坛上为客户提供技术指导--如何使用栅极驱动器集成电路、现有和新栅极驱动器信息、应用信息、演示板的可用性、500 多种栅极驱动器集成电路的在线培训材料。栅极驱动器社区还可作为常见问题库，用户可在此查看类似应用中常见或特定问题的解决方案。

请登录 <https://community.infineon.com/> 在线注册，了解在任何特定电力电子应用中有效驱动电源开关的细微差别。

11 修订记录

Document version	Date of release	Description of changes
1.0	June 01 2023	Final Datasheet



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-10-30

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。