

英飞凌 2ED2182 (4) S06F (J)

集成自举二极管的 650 V 半桥栅极驱动器

特性

- 独特的英飞凌薄膜绝缘硅 (SOI) 技术
- 负 VS 瞬态抗扰度为 100 V
- 浮动通道设计用于自举操作
- 工作电压 (VS 节点) 高达 +650 V
- 最大自举电压 (VB 节点) 为 +675 V
- 集成超快速、低电阻自举二极管
- VS 引脚上的逻辑操作电压高达 -11 V
- 输入端负电压容差为 -5V
- 双通道独立欠压锁定
- 具有滞后的施密特触发器特触发器输入
- 兼容 3.3 V、5 V 和 15 V 输入逻辑
- 最大电源电压为 25 V
- DSO-8 和 DSO-14 双封装选项
- 高压和低压引脚分开，以实现最大爬电距离和电气间隙
(2ED21824S06J 版本)
- 2ED21824S06J 版本具有独立的逻辑和电源接地
- 具有内部 400 ns 死区的互锁功能，可通过外部电阻器编程至 5 us (仅限 2ED21824S06J)
- 符合 RoHS 标准

潜在应用

在各种电力电子应用中驱动 IGBTs、增强型 N 沟道 MOSFETs。英飞凌的典型建议如下：

- 电机驱动器、具有 TRENCHSTOP™ IGBT6 或 600 V EasyPACK™ 模块的通用逆变器
- 制冷压缩机、电磁炉、其他具有 RCD 系列 IGBTs 或 TRENCHSTOP™ 系列 IGBTs 或其等效功率级的大型家用电器
- 使用低压 OptiMOS™ MOSFETs 或其等效功率级的电池供电小型家用电器，例如电动工具、吸尘器
- 工业 SMPS 离线 AC-DC 电源中的图腾柱、半桥和全桥转换器，具有高压 CoolMOS™ 超结 MOSFETs 或 TRENCHSTOP™ H3 和 WR5 IGBT 系列或其等效产品
- 具有 CoolMOS™ 超级结 MOSFETs 的大功率 LED 和 HID 照明
- 电动汽车 (EV) 充电站和电池管理系统
- 在上述应用中驱动 650 V SiC MOSFETs

产品验证

符合 JEDEC47/20/22 相关测试的工业应用要求

订购信息

Base part number	Package type	Standard pack		Orderable part number
		Form	Quantity	
2ED2182S06F	DSO-8	Tape and Reel	2500	2ED2182S06FXUMA1
2ED21824S06J	DSO-14	Tape and Reel	2500	2ED21824S06JXUMA1

产品概要

V_{S_OFFSET} = 650 V 最大值
 I_{o+pk}/I_{o-pk} (典型值) = +2.5 A / -2.5 A
 V_{CC} = 10 V 至 20 V
 延迟匹配 = 最大 35 ns。
 死区时间 (典型值) = 400 纳秒
 t_{ON}/t_{OFF} (典型值) = 200 ns / 200 ns

Packages



DSO-8



DSO-14

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

2ED2182(4)S06F(J) 是一款半桥高压、高速功率 MOSFET 和 IGBT 驱动器，具有独立的高侧和低侧参考输出通道。该驱动器基于英飞凌的 SOI 技术，具有出色的耐用性和抗噪性，能够在 VS 引脚 ($V_{cc} = 15 \text{ V}$) 上高达 -11 V_{DC} 的负电压下保持逻辑工作，即使出现瞬态电压。该器件中不存在任何寄生晶闸管结构，因此在任何温度和电压条件下都不会发生寄生闩锁。逻辑输入兼容标准 CMOS 或 LSTTL 输出，逻辑电压低至 3.3 V 。输出驱动器具有高脉冲电流缓冲级，旨在最大限度地减少驱动器交叉传导。浮动通道可用于驱动高侧配置中的 N 沟道功率 MOSFET、SiC MOSFET 或 IGBT，工作电压高达 650 V 。

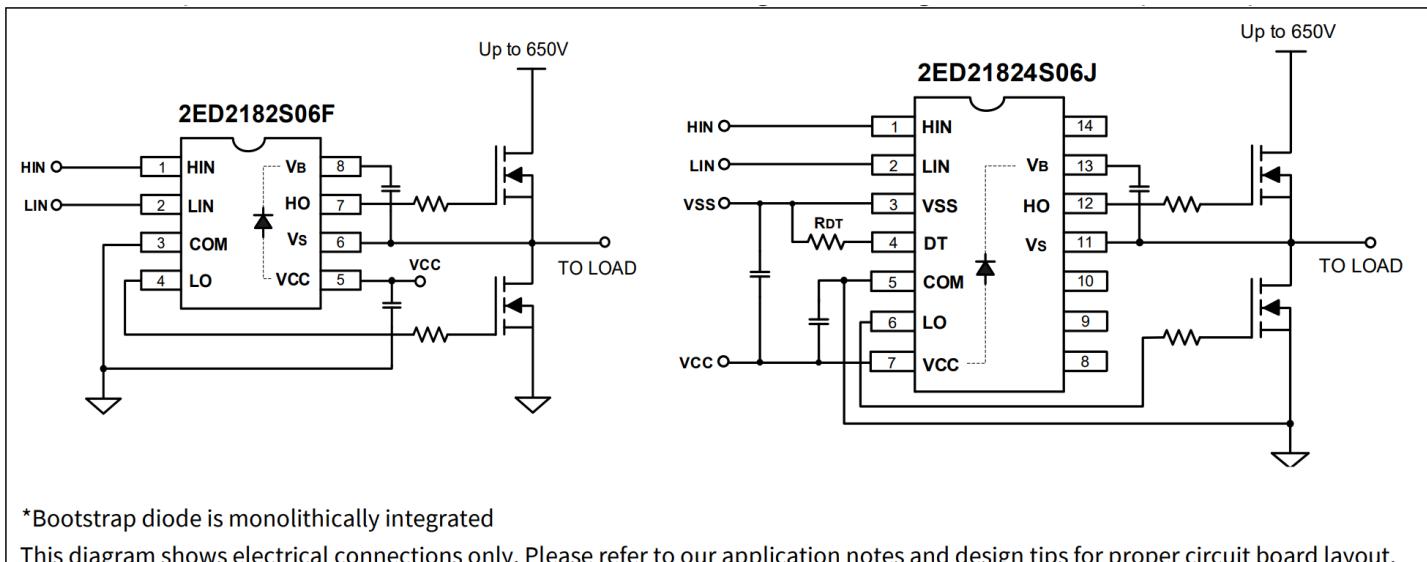


图1 典型应用框图

2ED218x 系列功能比较总结

表 1

Part No.	Package	Drive current source / sink	Input logic	Cross conduction prevention logic	Deadtime	Ground pins	t_{ON} / t_{OFF}
2ED2181S06F	DSO - 8	+ 2.5 A / - 2.5 A	HIN, LIN	No	None	COM	200 ns / 200 ns
2ED21814S06J	DSO - 14	+ 2.5 A / - 2.5 A				VSS / COM	
2ED2182S06F	DSO - 8	+ 2.5 A / - 2.5 A	HIN, LIN	Yes	Internal 400 ns	COM	200 ns / 200 ns
2ED21824S06J	DSO - 14	+ 2.5 A / - 2.5 A			Programmable 400 ns - 5000 ns	VSS / COM	
2ED2183S06F	DSO - 8	+ 2.5 A / - 2.5 A	HIN, LIN	Yes	Internal 400 ns	COM	600 ns / 200 ns
2ED21834S06J	DSO - 14	+ 2.5 A / - 2.5 A			Programmable 400 ns - 5000 ns	VSS / COM	
2ED2184S06F	DSO - 8	+ 2.5 A / - 2.5 A	IN, SD	Yes	Internal 400 ns	COM	600 ns / 200 ns
2ED21844S06J	DSO - 14	+ 2.5 A / - 2.5 A			Programmable 400 ns - 5000 ns	VSS / COM	

1 目录

产品概述	1
产品验证	1
描述	2
2ED218x 系列功能比较总结	2
1 目录	3
2 框图	4
3 引脚配置和功能	5
3.1 引脚配置	5
3.2 引脚功能	5
4 电气参数	6
4.1 绝对最大额定值	6
4.2 推荐操作条件	6
4.3 静态电气特性	7
4.4 动态电气特性	8
5 应用信息和其他详细信息	9
5.1 IGBT/MOSFET栅极驱动	9
5.2 开关和时间关系	9
5.3 死区时间和匹配的传播延迟	10
5.4 输入逻辑兼容性	12
5.5 欠压锁定	12
5.6 自举二极管	13
5.7 计算自举电容 C_{BS}	13
5.8 可耐受输入引脚上的负瞬变	15
5.9 VS引脚的负电压瞬态耐受性	15
5.10 NTSOA - 负瞬态安全工作区	17
5.11 逻辑运算输入到输出信号传输的更高余量高达 -11 V	18
5.12 最大开关频率	18
5.13 PCB布局技巧	19
6 资质信息	21
7 相关链接	21
8 封装详情	22
9 零件标记信息	23
10 其他文档和资源	24
10.1 英飞凌在线论坛资源	24
11 修订记录	25

2

框图

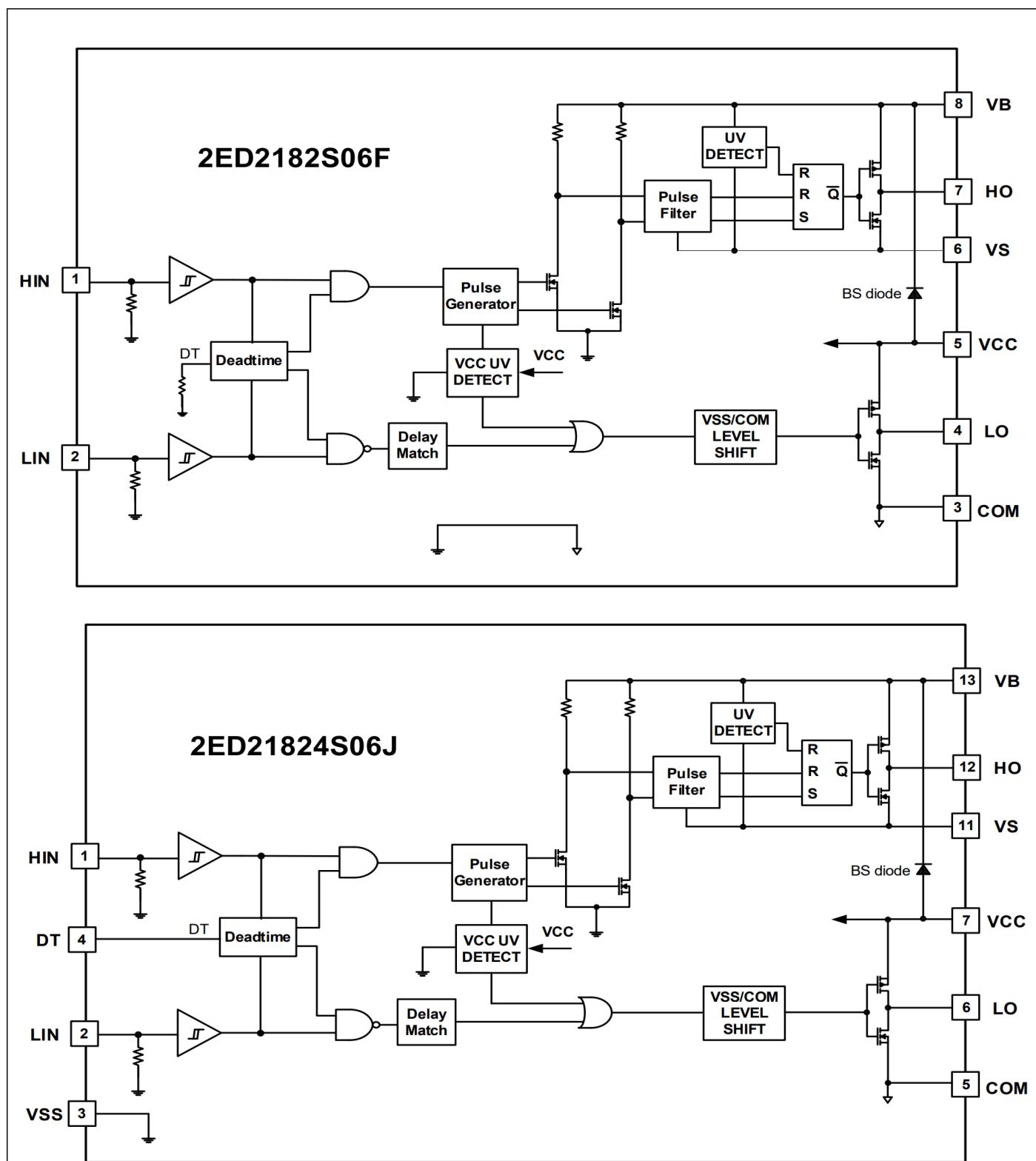


图 2 框图

3 引脚配置和功能

3.1 引脚配置

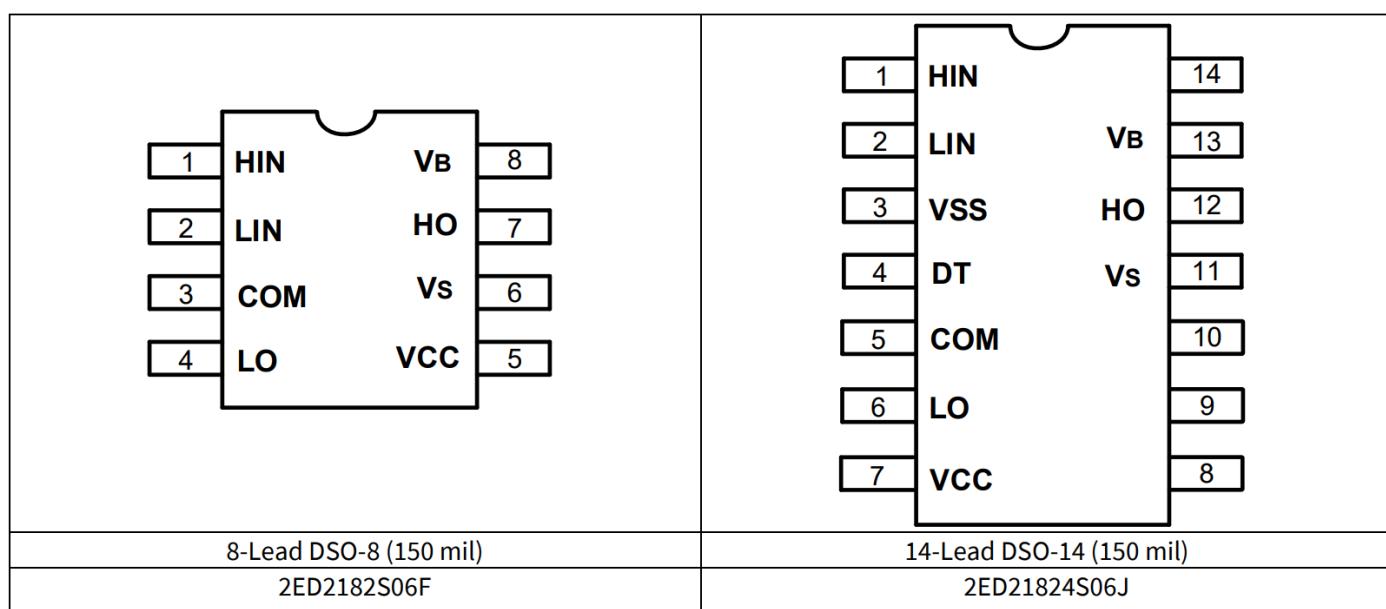


图 3 2ED2182(4)S06F(J) 引脚分配 (顶视图)

3.2 引脚功能

表 2

Symbol	Description
HIN	Logic input for high side gate driver output (HO), in phase with HO
LIN	Logic input for low side gate driver output (LO), in phase with LO
VSS	Logic ground (2ED21824S06J only)
DT	Programmable dead-time, referenced to VSS.(2ED21824S06J only)
COM	Low-side gate drive return
LO	Low-side driver output
VCC	Low-side and logic supply voltage
VS	High voltage floating supply return
HO	High-side driver output
VB	High-side gate drive floating supply

4 电气参数

4.1 绝对最大额定值

绝对最大额定值指器件必须应用在极限参数以内，否则可能导致器件损坏。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。热阻抗和功率耗散额定值是在装板和静止空气条件下测得的。

表 3 绝对最大额定值

Symbol	Definition		Min.	Max.	Units
V_B	High-side floating well supply voltage (Note 1)		$V_{CC} - 5$	675	V
V_S	High-side floating well supply return voltage		$V_{CC} - V_{BS} - 5$	650	
V_{HO}	Floating gate drive output voltage		$V_S - 0.5$	$V_B + 0.5$	
V_{CC}	Low side supply voltage		-1	25	
V_{LO}	Low-side output voltage		-0.5	$V_{CC} + 0.5$	
V_{IN}	Logic input voltage (HIN & LIN)		$-5 / (V_{SS} - 5)$	$V_{CC} + 0.5$	
V_{SS}	Logic ground (2ED21824S06J only)		$V_{CC} - 25$	$V_{CC} + 0.5$	
DT	Programmable dead time pin voltage (2ED21824S06J only)		$V_{SS} - 5$	$V_{CC} + 0.5$	
dV_S/dt	Allowable V_S offset supply transient relative to COM		—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$	8-Lead DSO-8	—	0.625	W
		14-Lead DSO-14	—	1	
R_{thJA}	Thermal resistance, junction to ambient	8-Lead DSO-8	—	200	$^\circ\text{C}/\text{W}$
		14-Lead DSO-14	—	120	
T_J	Junction temperature		—	150	$^\circ\text{C}$
T_S	Storage temperature		-55	150	
T_L	Lead temperature (soldering, 10 seconds)		—	300	

注 1：如果 $V_{CC} > V_B$ ，则引脚 V_{CC} 和 V_B 之间的内部自举二极管会产生额外的功率耗散。

4.2 推荐操作条件

为确保器件正常工作，应在建议的条件下使用。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。偏移额定值是在 $(V_{CC} - \text{COM}) = (V_B - V_S) = 15 \text{ V}$ 的电源电压下测试的。

Table 4 Recommended Operating Conditions

Symbol	Definition	Min	Max	Units
V_B	Bootstrap voltage	$V_S + 10$	$V_S + 20$	V
V_{BS}	High-side floating well supply voltage	10	20	
V_S	High-side floating well supply offset voltage	$V_{CC} - V_{BS} - 1$	650	
V_{HO}	Floating gate drive output voltage	V_S	V_B	
V_{CC}	Low-side supply voltage	10	20	
V_{LO}	Low-side output voltage	COM	V_{CC}	
V_{IN}	Logic input voltage(HIN & LIN)	$-4 / (V_{SS} - 4)$	$5 / (V_{SS} + 5)$	
V_{SS}	Logic ground (2ED21824S06J only) with respect to COM	-5	+5	
DT	Programmable dead time pin voltage (2ED21824S06J only)	$V_{SS} - 4$	5	
T_A	Ambient temperature	-40	125	$^\circ\text{C}$

注 2： V_S 的逻辑运算范围为 -10 V 至 +650 V。

4.3 静态电气特性

除非另有说明，否则(V_{CC} -COM) = (V_B - VS) = 15 V、 V_{SS} = COM 且 $T_A = 25^\circ\text{C}$ 。 V_{IL} 、 V_{IH} 和 I_{IN} 参数以 V_{SS} / COM 为基准，适用于相应的输入引脚：HIN 和 LIN。 V_o 和 I_o 参数以 V_s / COM 为基准，适用于相应的输出引脚 HO 或 LO。 V_{CCUV} 参数以 COM 为基准。 V_{BSUV} 参数以 V_s 为基准。

Table 5 Static electrical characteristics

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	7.6	8.2	8.9	V	$V_B = V_s = 650\text{ V}$ All inputs are in the off state
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	6.7	7.2	8.1		
V_{BSUVHY}	V_{BS} supply undervoltage hysteresis	—	1.0	—		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	8.4	9.1	9.8		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	7.5	8.2	8.9		
V_{CCUVHY}	V_{CC} supply undervoltage hysteresis	—	0.9	—		
I_{LK}	High-side floating well offset supply leakage	—	1	12.5	uA	$V_B = V_s = 650\text{ V}$ All inputs are in the off state
I_{QBS}	Quiescent V_{BS} supply current	—	170	—		
I_{QCC}	Quiescent V_{CC} supply current	2ED2182S06F	550	—		
		2ED21824S06J	1200	—		
V_{OH}	High level output voltage drop, $V_{CC} - V_{LO}, V_B - V_{HO}$	—	0.05	0.2	V	$I_o = 20\text{ mA}$
V_{OL}	Low level output voltage drop, V_o	—	0.02	0.1		
I_{o+mean}	Mean output current from 3 V to 6 V	1.65	2.2	—	A	$C_L = 22\text{ nF}$ $V_o = 0\text{ V}$ $PW \leq 10\text{ }\mu\text{s}$ $C_L = 22\text{ nF}$ $V_o = 15\text{ V}$ $PW \leq 10\text{ }\mu\text{s}$
I_{o+}	Peak output current turn-on ¹	—	2.5	—		
I_{o-mean}	Mean output current from 12 V to 9 V	1.65	2.2	—		
I_{o-}	Peak output current turn-off ¹	—	2.5	—		
V_{IH}	Logic “1” input voltage	1.7	2.1	2.4	V	$V_{CC} = 10\text{ V to } 20\text{ V}$
V_{IL}	Logic “0” input voltage	0.7	0.9	1.1		
I_{IN+}	Input bias current (Output = High)	—	25	50	\mu A	$V_{IN} = 5\text{ V}$ $V_{IN} = 0\text{ V}$
I_{IN-}	Input bias current (Output = Low)	—	—	1		
V_{FBSD}	Bootstrap diode forward voltage between V_{CC} and V_B	—	1	1.2	V	$I_F = 0.3\text{ mA}$
I_{FBSD}	Bootstrap diode forward current between V_{CC} and V_B	55	100	—	mA	$V_{CC} - V_B = 4\text{ V}$
R_{BSD}	Bootstrap diode resistance	15	25	40	\Omega	$V_{F1} = 4\text{ V}, V_{F2} = 5\text{ V}$
V_s	Allowable Negative VS pin voltage for IN Signal propagation to HO	—	-11	-10	V	$V_{CC} = 15\text{ V}$

¹未经过生产测试 - 经过设计/特性验证

4.4 动态电气特性

除非另有说明, $V_{CC} = V_{BS} = 15 \text{ V}$ 、 $V_{SS} = \text{COM}$ 、 $T_A = 25^\circ\text{C}$ 和 $C_L = 1000 \text{ pF}$ 。

表6 动态电气特性

Symbol	Definition	Min.	Typ.	Max.	Units	Test Conditions
t_{ON}	Turn-on propagation delay	—	200	300	ns	$V_S = 0 \text{ V or } 650 \text{ V}$
t_{OFF}	Turn-off propagation delay	—	200	300		
t_R	Turn-on rise time	—	15	30		
t_F	Turn-off fall time	—	15	30		
MT	Delay matching time (HS & LS turn-on/off)	—	—	35		
DT	Deadtime: LO Turn-off to HO Turn-on & HO Turn-off to LO turn-on	260	400	540	us	$RDT=0 \Omega$ $RDT=200 \text{ k}\Omega$ (2ED21824S06J)
		4	5	6		
MDT	Deadtime matching= DT _{LO-HO} - DT _{HO-LO}	—	—	60	ns	$RDT=0 \Omega$ $RDT=200 \text{ k}\Omega$ (2ED21824S06J)
		—	—	600		

5 应用信息和其他详细信息

5.1 IGBT/MOSFET栅极驱动

2ED2182 (4) S06F (J) HVIC 设计用于驱动 MOSFET 或 IGBT 功率器件。图 4 和图 5 显示了与 HVIC 栅极驱动功能相关的几个参数。用于驱动功率开关栅极的 HVIC 输出电流定义为 I_o 。驱动外部功率开关栅极的电压定义为：高边功率开关的 V_{HO} 和低边功率开关的 V_{LO} ；此参数有时统称为 V_{OUT} ，在这种情况下不区分高边和低边输出电压。

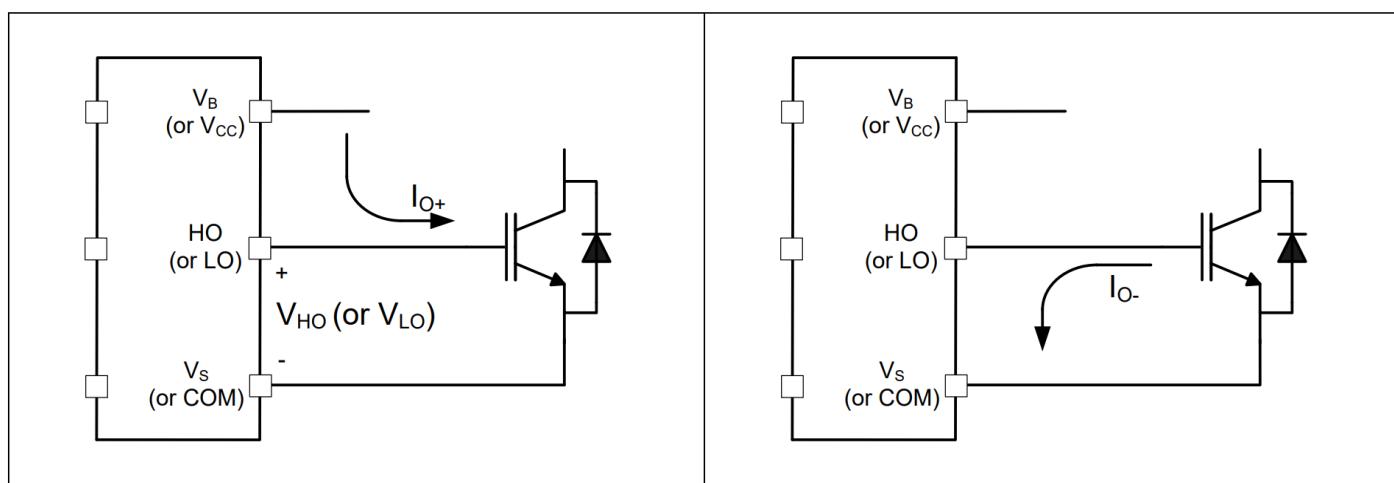


Figure 4 HVIC Sourcing current

Figure 5 HVIC Sinking current

5.2 开关和时间关系

2ED2182 (4) S06F (J) 的输入和输出信号之间的关系如下图 6 和图 7 所示。从这些图中，我们可以看到与该设备相关的几个时序参数（即 t_{ON} 、 t_{OFF} 、 t_R 和 t_F ）的定义。

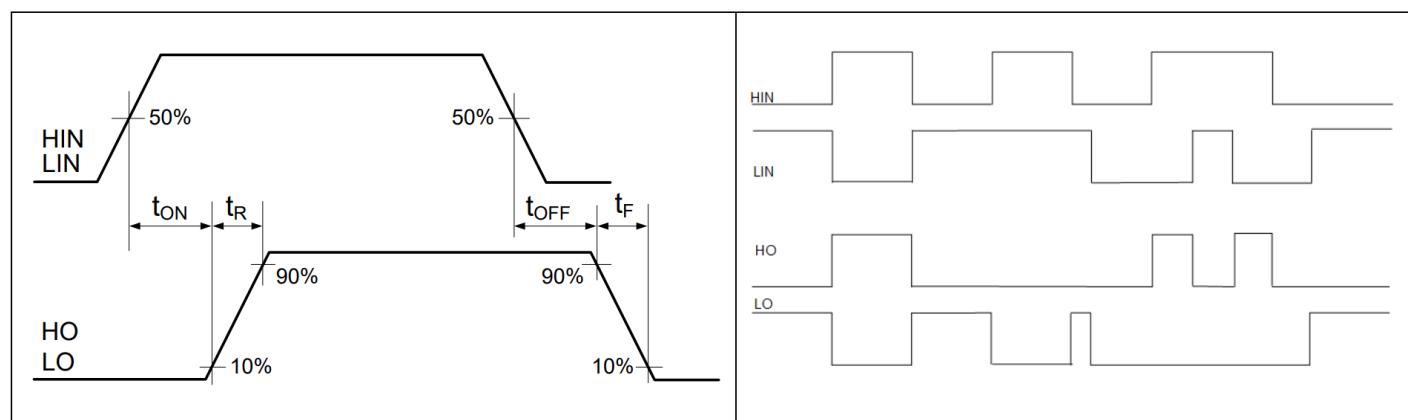


Figure 6 Switching timing diagram

Figure 7 Input/output logic diagram

5.3 死区时间和匹配的传播延迟

2ED2182 (4) S06F (J) 具有集成死区保护电路。2ED2182S06F 的死区时间是固定的；2ED2182S06J 的死区时间是可编程的，这提供了更大的设计灵活性。这个死区时间设置了一个最小死区时间时段，在这个时段，高边和低边功率开关都保持关断状态，这是为了确保在第二个功率开关导通前，第一个被关断的功率开关已彻底关断。只要外部死区时间短于 DT，最小死区时间都会被自动插入；当外部死区时间比 DT 更长，则使用外部死区时间，最小死区时间就不起作用。图 8 说明了死区时间段和输出门信号之间的关系。

2ED2182 (4) S06F (J) 的死区电路与高端和低端输出相匹配。图 9 定义了两个死区时间参数（即 DTLO-HO 和 DTHO-LO）；与 2ED2182S06F (J) 相关的死区时间匹配参数 (MDT) 指定了 DTLO-HO 和 DTHO-LO 之间的最大差异。

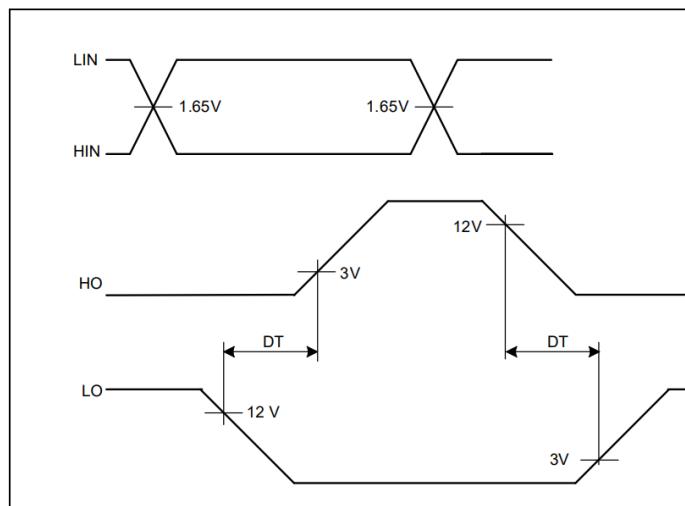


图8 死区时间定义

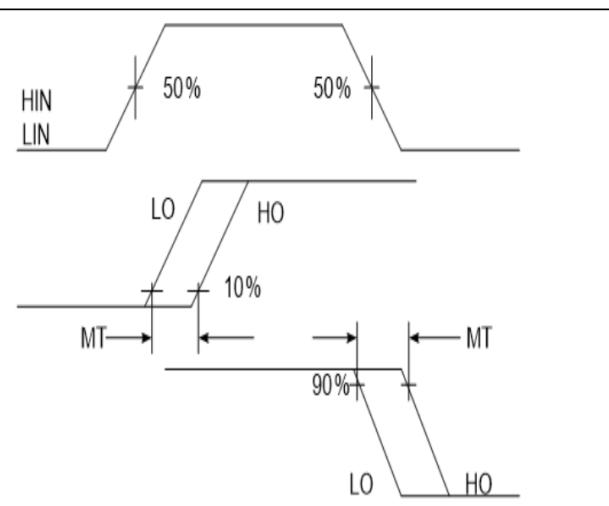


图9 延迟匹配波形定义

2ED2182 (4) S06F (J) 设计有传播延迟匹配电路。凭借此功能，IC 的输出端对输入端信号的响应所需的时间长度（即 t_{ON} 、 t_{OFF} ）对于低边通道和高边通道而言大致相同；最大差异由延迟匹配参数 (MT) 指定。2ED2182 (4) S06F (J) 的传播开启延迟 (t_{ON}) 与传播开启延迟 (t_{OFF}) 匹配。

14 引脚型号（2ED2182S06J）使用连接在 DT 引脚和 VSS 引脚之间的外部电阻器 (RDT) 提供可编程死区时间功能，从而提供更大的设计灵活性，如图 10 所示。建议使用与 RDT 并联的去耦陶瓷电容器 ($CDT > 1 \text{ nF}$)。

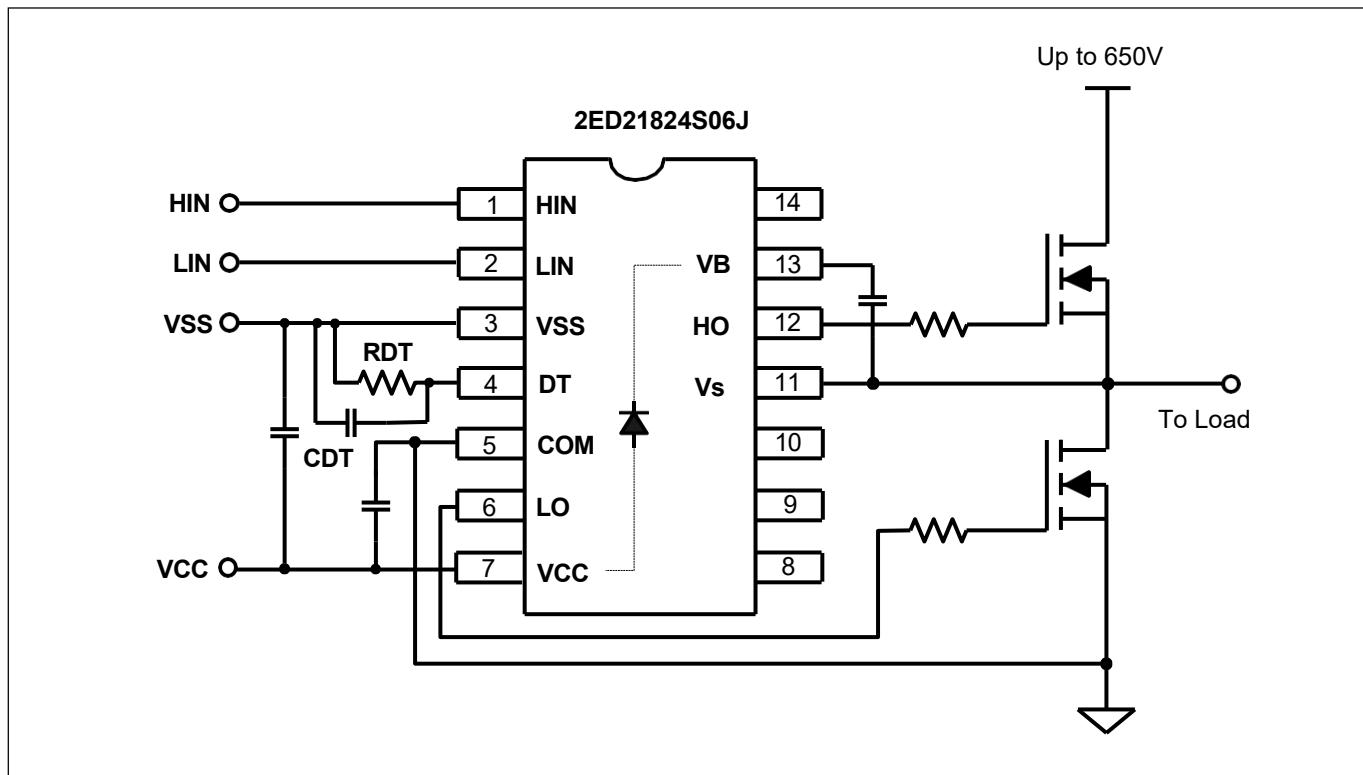


图 10 具有可调死区时间功能的 14 引脚半桥变体，可通过电阻器设置

图 11 显示了电阻 (RDT) 和死区时间之间的线性关系。根据最终应用，设计人员可以选择添加外部电阻来增加死区时间。如果 DT 引脚处于开路状态，栅极驱动器将进入保护模式并关闭输出级。因此，根据应用要求，该引脚必须通过 0 欧姆至 200 k 电阻连接到 VSS 引脚。0 欧姆（或短路）提供 400 ns 的最短死区时间，200 k 欧姆提供 5 us 的最长死区时间。

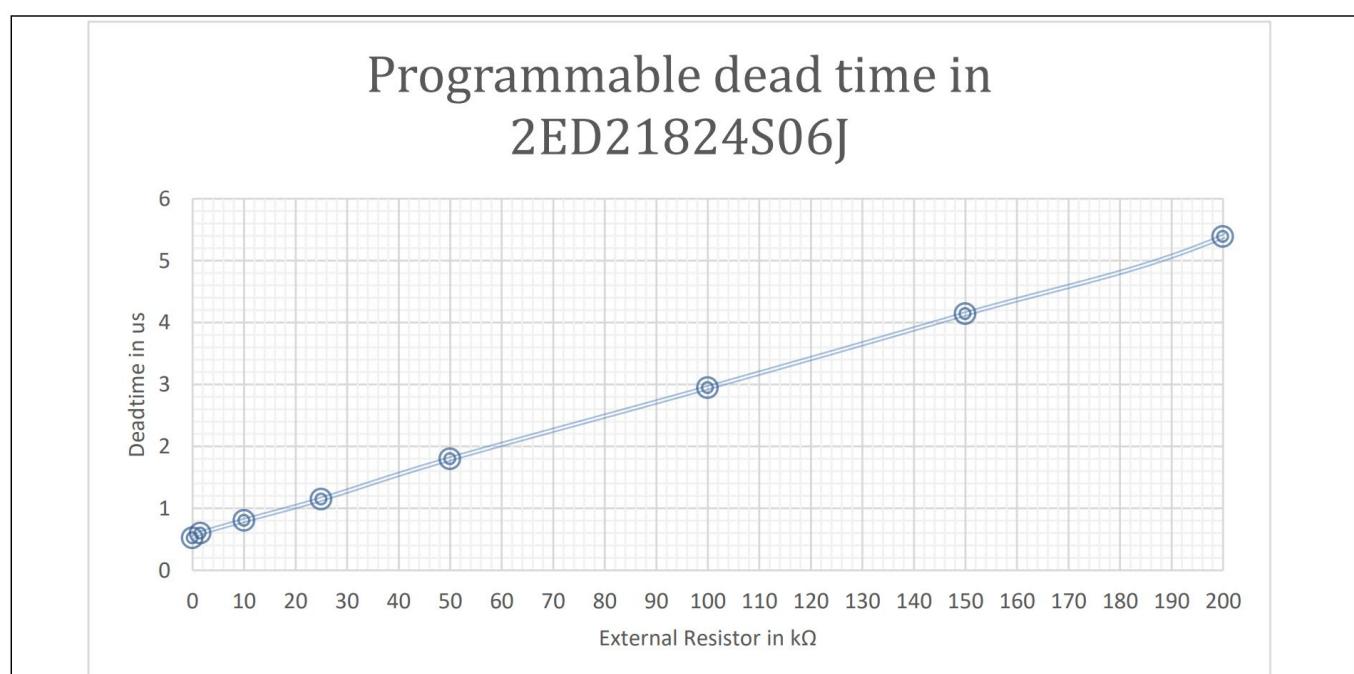


图 11 死区时间随外部电阻的变化

5.4 输入逻辑兼容性

输入引脚基于与 V_{CC} 电源电压无关的 TTL 和 CMOS 兼容的输入阈值逻辑。其典型高阈值 (V_{IH}) 为 2.1 V，典型低阈值 (V_{IL}) 为 0.9 V，并且温度变化非常小（如图 12 所示），输入引脚可方便地通过来自 3.3 V 和 5 V 数字电源控制器设备的逻辑电平 PWM 控制信号进行驱动。与传统 TTL 逻辑实现（其滞后通常小于 0.5 V）相比，更宽的滞后（通常为 0.9 V）提供了增强的抗噪能力。2ED218x 系列还具有对输入引脚阈值电压水平的严格控制，从而简化了系统设计考虑并确保在整个温度范围内稳定运行。2ED218x 具有浮动输入保护功能，如果任何输入引脚处于浮动状态，则相应级的输出将保持在低电平状态。如框图所示，这是通过在所有输入引脚（HIN、LIN）上安装下拉电阻来实现的。2ED218x 系列的输入引脚能够承受高于器件 V_{CC} 引脚上施加的偏置电压的电压。

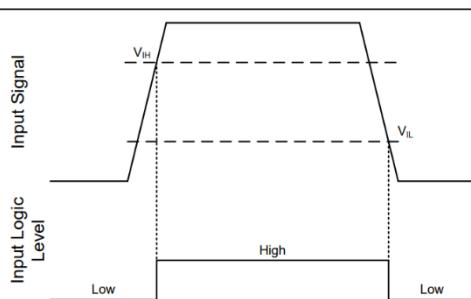


图 12 HIN 和 LIN 输入阈值

5.5 欠压锁定

该 IC 为 V_{CC} （逻辑和低侧电路）电源和 V_{BS} （高侧电路）电源提供欠压闭锁保护。图 13 用于说明这一概念；图中绘制了 V_{CC} （或 V_{BS} ）随时间的变化曲线，当波形超过 UVLO 阈值 ($V_{CCUV+/-}$ 或 $V_{BSUV+/-}$) 时，欠压保护功能将启用或禁用。

上电时，如果 V_{CC} 电压未达到 V_{CCUV+} 阈值，IC 将无法开启。此外，如果 V_{CC} 电压在工作期间降至 V_{CCUV-} 阈值以下，欠压锁定电路将识别故障状态并关闭高端和低端栅极驱动输出。

上电时，如果 V_{BS} 电压未达到 V_{BSUV+} 阈值，IC 将无法开启。此外，如果 V_{BS} 电压在工作期间降至 V_{BSUV-} 阈值以下，欠压锁定电路将识别故障状态，并关断 IC 的高端栅极驱动输出。

UVLO 保护确保 IC 仅当栅极电源电压足以充分增强功率器件时才驱动外部功率器件。如果没有这个特性，外部电源开关的栅极可以用低电压驱动，导致电源开关在通道阻抗很高时传导电流；这可能导致功率器件内非常高的传导损耗，并可能导致功率器件故障。

集成自举二极管的 650 V 半桥栅极驱动器

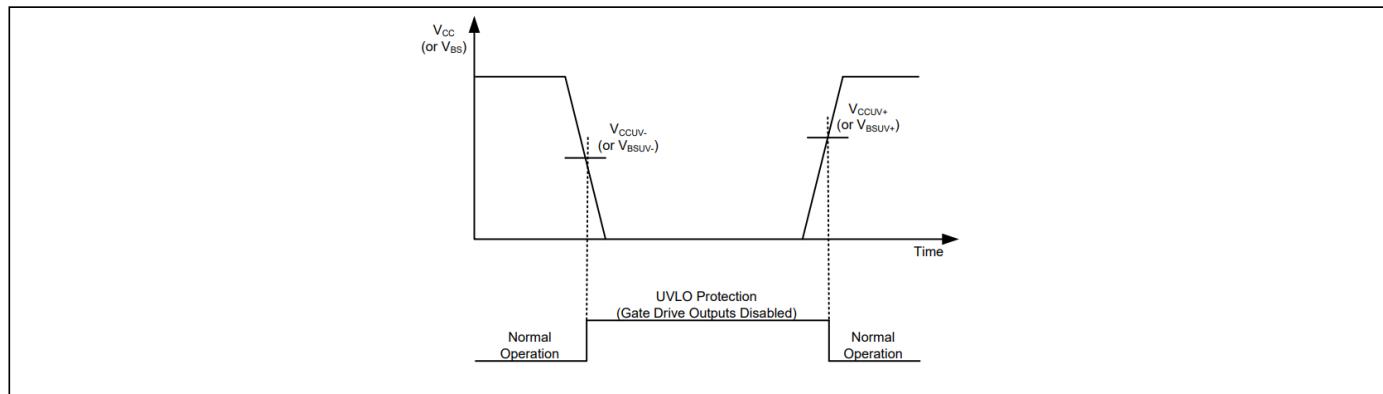


图13 UVLO保护

5.6 自举二极管

单片集成超快速自举二极管，用于建立高端电源。二极管的差分电阻有助于避免自举电容器初始充电时出现极高的浪涌电流。集成二极管及其电阻有助于减少外部元件，从而节省成本并提高可靠性，如下图 14 和 15 所示。

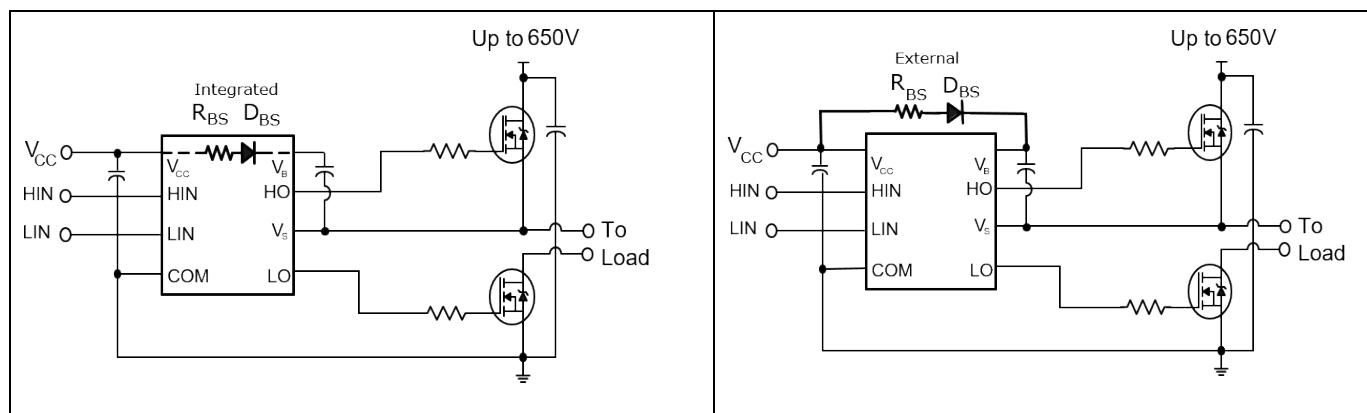


图 14 带集成组件的 2ED218x

图 15 标准自举栅极驱动器

低欧姆限流电阻器比具有高欧姆自举结构的其他竞争器件具有重要优势。低欧姆电阻（如 2ED218x 系列）可以在低端晶体管占空比较小的时段内更快地重新引导自举电容器。自举二极管适用于所有类型的电力电子转换器。自举二极管是真正的 pn 二极管，并且具有温度稳定性。它可以在高温下使用，低压侧晶体管的占空比较低。

2ED218x 系列自举二极管适用于现代电力电子的所有控制算法，例如梯形或正弦电机驱动控制。

5.7 计算自举电容 C_{BS}

自举是一种将电荷从低电位泵送到高电位的常用方法。利用这种技术，可以轻松建立栅极驱动器浮动高端部分的电源电压，如图16所示。该方法具有简单、成本低的优点，但可能会对占空比和导通时间造成一些限制，因为它们受到自举电容器中电荷刷新要求的限制。选择合适的电容器可以大大减少这些限制。

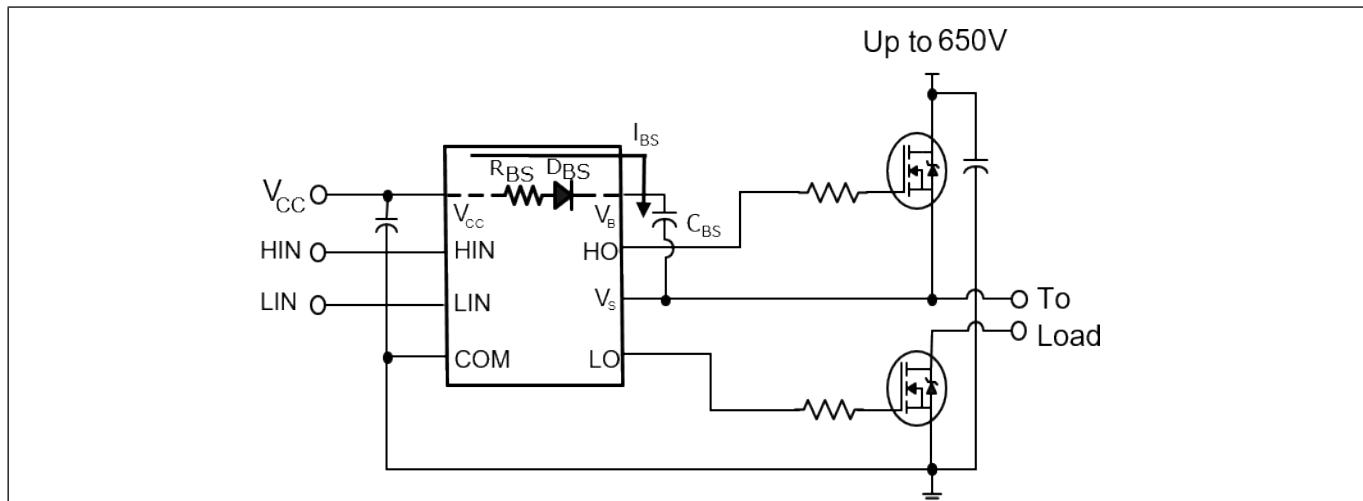


图16 2ED218x中的半桥桥自举电路

当低侧MOSFET导通时，它会将引脚 V_s 的电位强制为GND。自举电容 C_{BS} 和 V_{CC} 之间的电压差会导致充电电流 I_{BS} 流入电容 C_{BS} 。电流 I_{BS} 为脉冲电流，因此电容 C_{BS} 的ESR必须非常小，以避免电容损耗导致电容寿命缩短。低侧MOSFET关闭后，高侧MOSFET导通，该引脚再次处于高电位。但是此时自举二极管 D_{BS} 会阻断反向电流，使电容上的电荷无法回流至电容 C_{VCC} 。自举二极管 D_{BS} 还承担了引脚 V_B 和 V_{CC} 之间的阻断电压。自举电容的电压现在可以为高侧栅极驱动部分供电。自举电容 C_{BS} 的位置设计遵循一条通用规则：它们必须尽可能靠近IC。否则，寄生电阻和电感可能会导致电压尖峰，从而可能触发单个高端驱动器部分的欠压锁定阈值。

根据图16，限流电阻 R_{BS} 可降低低压侧MOSFET导通期间脉冲电流的峰值。脉冲电流会在低压侧MOSFET每次导通时产生，因此随着开关频率的增加，电容 C_{BS} 的充电频率也会更高。因此，在较高的开关频率下，较小的电容更合适。自举电容的放电主要受两种因素的影响：高压侧静态电流和待导通高压侧MOSFET的栅极电荷。

自举电容的最小尺寸由下式给出

$$C_{BS} = \frac{Q_{GTO\bar{T}}}{\Delta V_{BS}}$$

ΔV_{BS} 是开关周期内自举电容上允许的最大压降，通常为 1V。建议将此压降保持在高侧欠压锁定 (UVLO) 范围以下，并限制

$$\Delta V_{BS} \leq (V_{CC} - V_F - V_{GSmin} - V_{DSon})$$

$V_{GSmin} > V_{BSUV-}$ ， V_{GSmin} 是我们希望维持的最小栅极源电压， V_{BSUV-} 是高端电源欠压负阈值。

V_{CC} 是 IC 电压电源， V_F 是自举二极管正向电压， V_{DSon} 是低压侧 MOSFET 的漏源电压。

请注意， $Q_{GTO\bar{T}}$ 值可能会根据如下所述的不同因素而变化到最大值，并且电容器会表现出其电容的电压相关降额行为。

导致 V_{BS} 下降的影响因素有：

- MOSFET 导通所需栅极电荷 (Q_G)
- MOSFET 栅源漏电流 (I_{LK_GS})
- 浮动部分静态电流 (I_{QBS})
- 浮地部分漏电流 (I_{LK})
- 自举二极管漏电流 (I_{LK_DIODE})
- 内部电平转换器所需电荷 (Q_{LS})：典型值 1nC
- 自举电容漏电流 (I_{LK_CAP})
- 高边开关导通时间 (T_{HON})

考虑到上述情况，

$$Q_{GTOT} = Q_G + Q_{LS} + (I_{QBS} + I_{LKGS} + I_{LK} + I_{LKDIODE} + I_{LKCAP}) * T_{HON}$$

I_{LK_CAP} 仅在使用电解电容时才有意义，如果使用其他类型的电容，则可以忽略。强烈建议至少使用一个低 ESR 陶瓷电容（并联电解电容和低 ESR 陶瓷电容可能会产生更高效的解决方案）。

上述 C_{BS} 公式适用于逐脉冲计算。显而易见，当低边以较小的占空比连续工作时，需要更高的电容值。因此，对于大多数开关频率，建议的自举电容值最高可达 4.7 μF 。集成自举二极管的性能满足对小自举电容的要求。

5.8 可耐受输入引脚上的负瞬变

通常，驱动器的接地引脚靠近 MOSFET 或 IGBT 的源极引脚连接。发送 HIN 和 LIN PWM 信号的微控制器指的是同一个地，并且在大多数情况下，由于地反弹，微控制器接地引脚和驱动器地之间会存在偏移电压。2ED218x 系列可以处理高达 5 V 的负电压尖峰。建议的工作电压为负 4V，绝对最大值为负 5V。标准半桥或高端/低端驱动器仅允许低至 -0.3V 的负电压电平。2ED218x 系列在输入引脚上具有更好的抗噪能力。

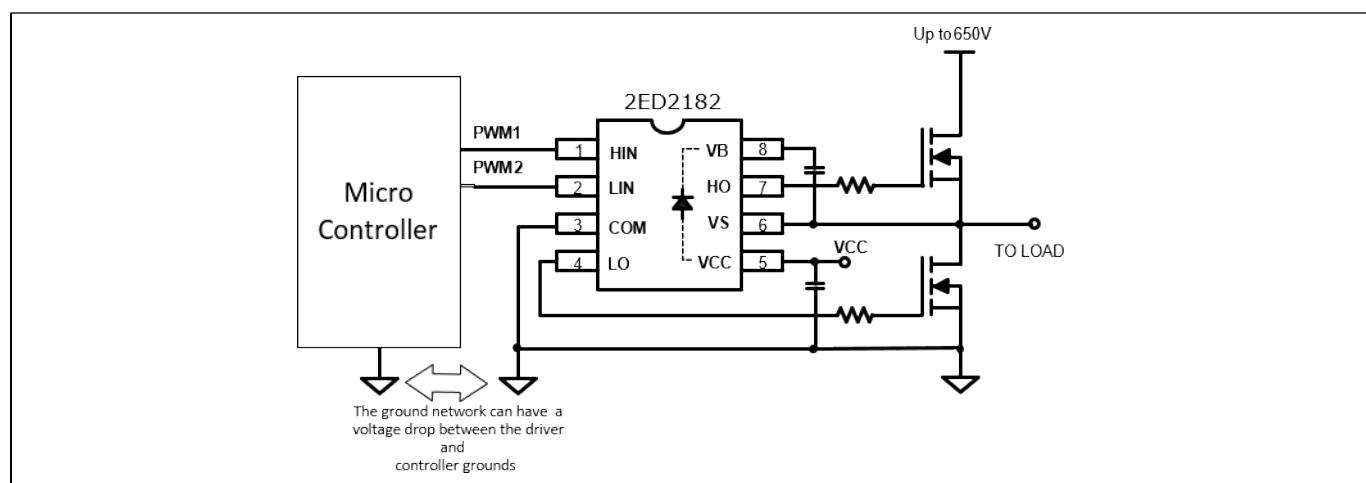


图 17 输入端负电压容差高达 -5 V

5.9 VS 引脚的负电压瞬态耐受性

当今大功率开关转换器的一个常见问题是，当电源开关在承载大电流的同时快速开启和关闭时，开关节点电压的瞬态响应。典型的三相逆变器电路如图 18 所示，这里我们定义了逆变器的功率开关和二极管。

集成自举二极管的 650 V 半桥栅极驱动器

如果高边开关（例如图 19 和 20 中的 IGBT Q1）从导通切换至关断，同时 U 相电流流向感性负载，则会发生电流换向，从高端开关 (Q1) 到与同一逆变器桥臂的低端开关并联的二极管 (D2)。与此同时，电压节点 V_{S1} 会从正直流母线电压切换至负直流母线电压。

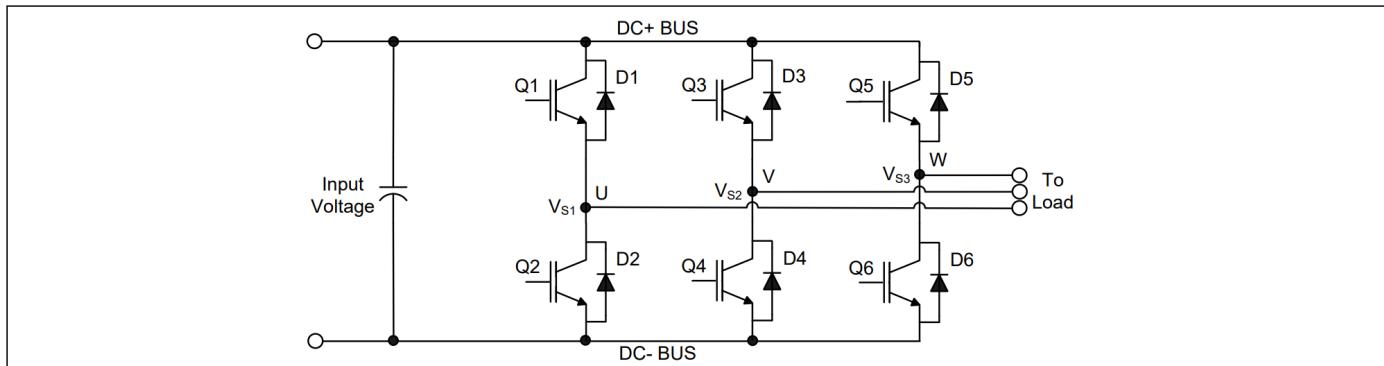


图18 三相逆变器

同样，当 V 相电流从感性负载流回逆变器（参见图 19 C) 和 D) 且 Q4 IGBT 导通时，电流从 D3 换流至 Q4。与此同时，电压节点 V_{S2} 从正直流母线电压摆动至负直流母线电压。

然而，在实际的逆变器电路中， V_S 电压摆幅并不会停止在负直流母线的水平，而是会摆动到负直流母线的水平以下。这种下冲电压被称为“负 V_S 瞬态”。

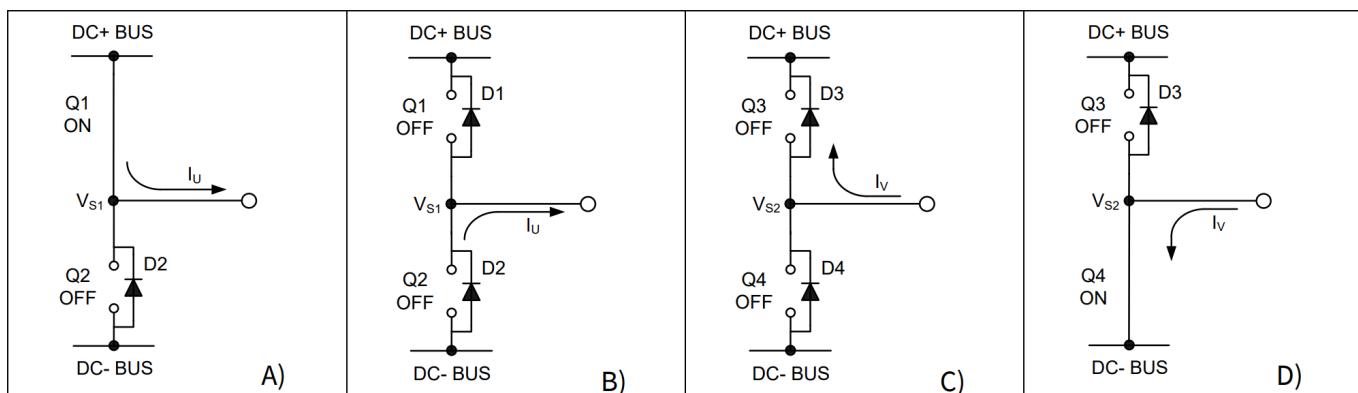


图 19 A) Q1 导通

B) D2 导通

C) D3 导通

D) Q4 导通

图 20-A 所示的电路描绘了三相逆变器的一个支路；图 20-B 和 20-C 分别简化了 Q1 和 D2 之间的电流换向。电源电路中从芯片键合到 PCB 走线的寄生电感，在每个 IGBT 的 L_C 和 L_E 中集中在一起。当高边开关导通时， V_{S1} 低于 DC+ 电压，其压降由电源开关和电路寄生元件引起。当高边电源开关关断时，由于连接到 V_{S1} 的电感负载（这些图中未显示该负载），负载电流会瞬间流入低边续流二极管。该电流从直流母线（连接到 HVIC 的 COM 引脚）流向负载，并在 V_{S1} 和直流母线之间感应出负电压（即，HVIC 的 COM 引脚的电位高于 V_S 引脚）。

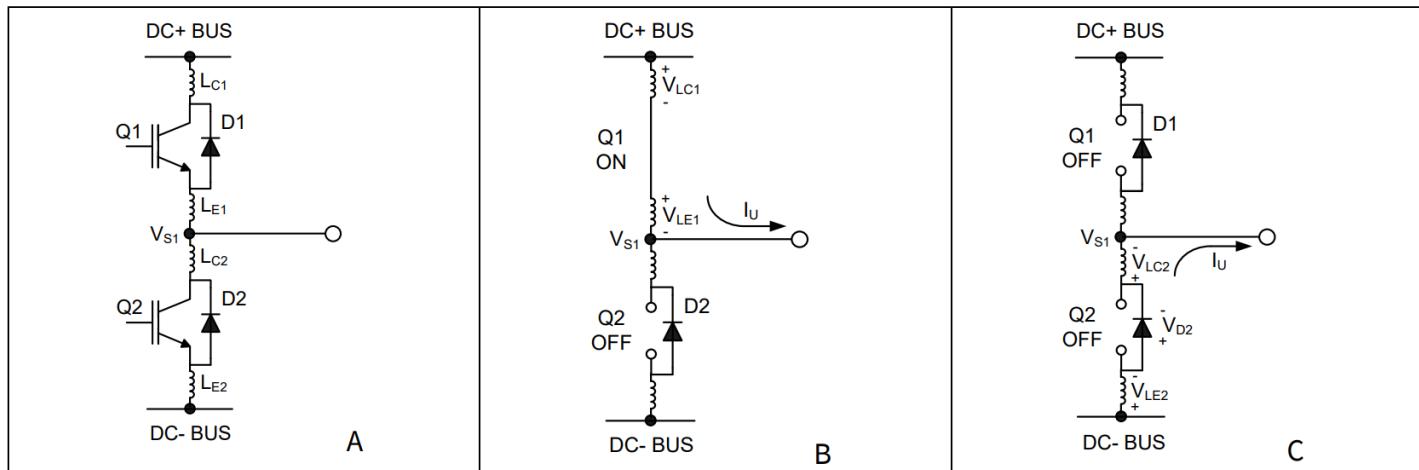


图20 图A显示了寄生元件。图B显示了 V_s 正极的产生。图C显示了 V_s 负极的产生。

5.10 NTSOA – 负瞬态安全工作区

在典型的电机驱动系统中， dV/dt 通常设计在 3 – 5 V / ns 范围内。在某些事件（例如短路和过流关断）期间，当 di/dt 大于正常工作值时，负 VS 瞬态电压可能会超过此范围。

英飞凌的 HVIC 专为满足当今众多严苛应用的稳健性要求而设计。图 21 展示了 2ED2182 的稳健性，其中基于重复的负 VS 尖峰，2ED2182 的安全工作区 (SOA) 为 $V_{BS}= 15$ V。如果负 VS 瞬变电压落在灰色区域（超出 SOA），则可能导致 IC 永久性损坏；反之，如果负 Vs 瞬变电压落在 SOA 范围内，则不会出现不必要的功能异常或 IC 永久性损坏。

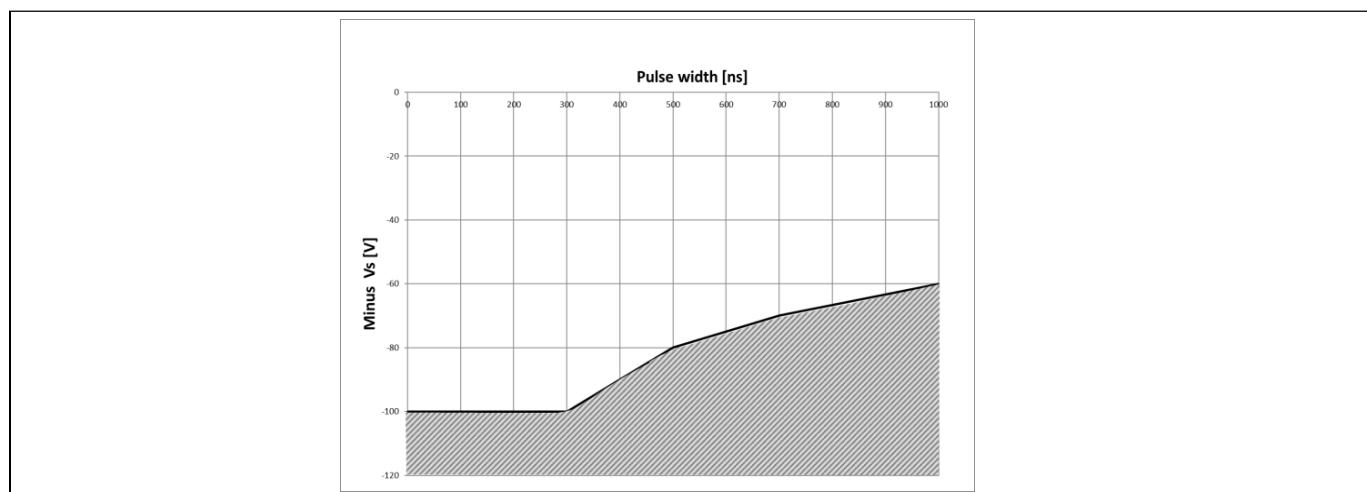


图 21 2ED2182(4)S06F(J) 的负 VS 瞬态 SOA @ $V_{BS}=15$ V

尽管 2ED2182S06F(J) 已证明能够处理这些较大的负 VS 瞬变条件，但强烈建议电路设计人员始终通过仔细的 PCB 布局和组件使用来尽可能地限制负 VS 瞬变。

5.11 逻辑运算输入到输出信号传输的更高余量高达 -11 V

如果电平转换器的电压不足以将有效信号传输到高端，高端驱动器将无法开启。电平转换器电路相对于 COM 为正（参见第 4 页的结构图），从 V_B 到 COM 的电压即为电平转换器的电源电压。当 V_S 相对于 COM 为负电压时， V_S -COM 的电压会降低，如图 22 所示。电平转换器存在一个最低工作电源电压，如果电平转换器的电源电压过低，电平转换器将无法将 HIN 信号传输到 HO。如果 V_B-V_S 电压不同， V_S 的最低电压也会相应变化。

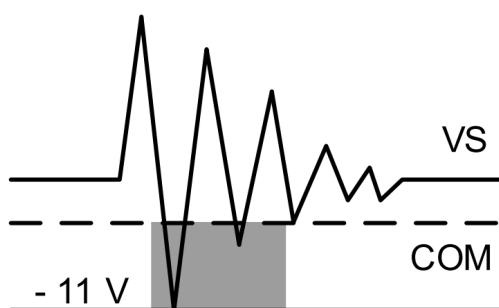


图 22 高压电平转换器数据传输的余量

5.12 最大开关频率

与标准半桥或高压侧/低压侧栅极驱动器相比，2ED218x 系列能够以更高的频率进行切换。它们有两种封装：PG-DSO-8 和 PG-DSO-14。必须确保组件在较高频率下运行时不会出现热过载。这可以通过结到环境的热阻以及耗散功率的计算或测量来检查。热阻抗在数据手册（第 4 部分）中给出，指的是特定的布局。这种布局的改变可能会导致热阻增加，从而降低驱动器 IC 的总耗散功率。因此，应该进行温度测量，以避免在应用相关的环境温度和外壳条件下出现热过载。

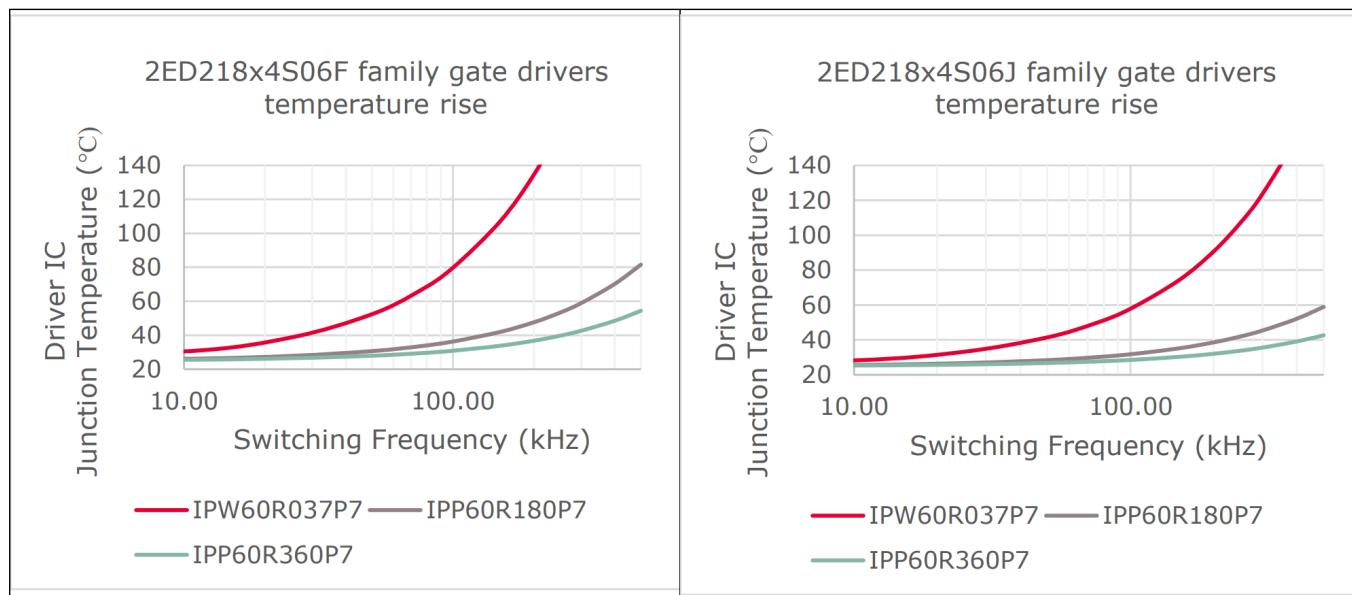
芯片最高温度 T_J 可以通过以下公式计算：

$$T_J = P_d \cdot R_{thJA} + T_{A_max}$$

其中 T_{A_max} 是最高环境温度。

驱动器 IC 的耗散功率 P_d 是多个来源的组合。应用说明“基于英飞凌绝缘体上硅 (SOI) 技术的高压栅极驱动器 IC (HVICs) 的优势”中对此进行了详细说明。

从上图我们得到下图 23，该图估计了以不同开关频率切换给定 MOSFET 时栅极驱动器 IC 的温升。



*以上曲线的假设： $T_a = 25^\circ\text{C}$ 、 $V_{\text{BUS}} = 400 \text{ V}$ 、 $V_{\text{CC}} = 12 \text{ V}$ 、 $R_{\text{gon}} = 10\Omega$ 、 $R_{\text{goff}} = 5\Omega$ 。P7CoolMOS™ 超级结 MOSFET 功率耗散必须在实验台上针对 >300 kHz 开关频率进行验证。

图 23 2ED218x 系列栅极驱动器在切换 CoolMOS™ SJ MOSFETs 时，在不同开关频率下的预估温升

5.13 PCB 布局技巧

高低压元件之间的距离：强烈建议将连接到浮动电压引脚 (V_B 和 V_S) 的元件放置在靠近器件相应高压部分的位置。详情请参阅本数据手册中的“外壳外形”信息。

接地平面：为尽量减少噪声耦合，接地平面不应置于高压浮动侧下方或附近。

栅极驱动环路：电流回路就像天线一样，能够接收和发射电磁噪声（见图 24）。为了减少电磁耦合并提高电源开关的开/关性能，必须尽可能减少栅极驱动环路。此外，电流可通过 IGBT 集电极到栅极的寄生电容注入栅极驱动环路内部。栅极回路的寄生自感有助于在栅极发射极上产生电压，从而增加自导通效应的可能性。

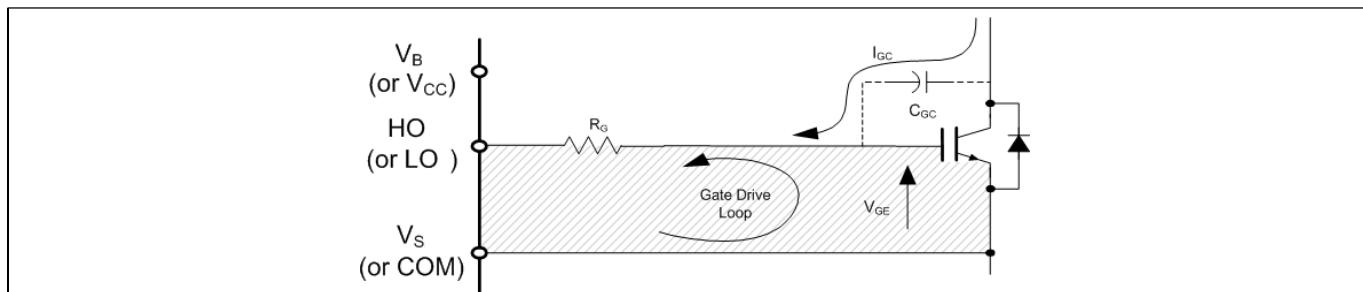


图 24 避免天线环路

电源电容：建议在 V_{CC} 和 COM 引脚之间放置一个旁路电容 (C_{IN})。1μF 陶瓷电容适用于大多数应用。该元件应尽可能靠近引脚放置，以减少寄生元件。

布线和布局：功率级 PCB 寄生元件可能导致开关节点出现较大的负电压瞬变；建议限制相电压负瞬变。为了避免这种情况，建议 1) 尽量缩短高端发射极到低端集电极的距离，以及 2) 尽量缩短低端发射极到负总线轨的杂散电感。但是，如果负 VS 尖峰仍然过大，可以采取进一步措施来降低尖峰。这包括在 VS 引脚和开关节点之间放置一个电阻（ 5Ω 或更小）（参见图 25），在某些情况下，在 COM 和 Vs 之间使用一个钳位二极管（参见图 26）。请参阅 www.infineon.com 上的 DT04-4 以获得更详细的解释。

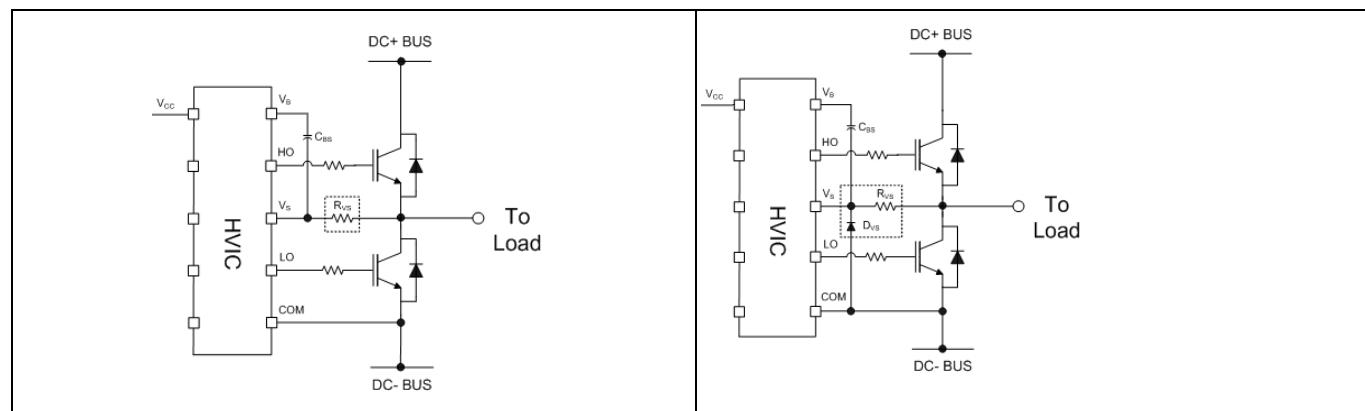


Figure 25 Resistor between the VS pin and the switch node

Figure 26 Clamping diode between COM and Vs

6 资质信息¹

表7 资质信息

		Industrial ²		
Qualification level		Note: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level.		
Moisture sensitivity level	DSO-8	MSL2, 260°C (per IPC/JEDEC J-STD-020)		
	DSO-14	MSL3 ³ , 260°C (per IPC/JEDEC J-STD-020)		
ESD	Charged device model	Class C3 (1.0 kV) (per JEDEC standard JS-002)		
	Human body model	DSO-8	Class 2 (2 kV) (per JEDEC standard JS-001)	
		DSO-14	Class 2 (2 kV) except pin 11,12,13 (per JEDEC standard JS-001)	
IC latch-up test		Class II Level A (per JESD78)		
RoHS compliant		Yes		

7 相关链接

表8

Product	Description
栅极驱动器 IC	
6EDL04I06 / 6EDL04N06	600 V, 3 phase level shift thin-film SOI gate driver with integrated high speed, low $R_{DS(ON)}$ bootstrap diodes with over-current protection (OCP), 240/420 mA source/sink current drive, Fault reporting, and Enable for MOSFET or IGBT switches.
2EDL23I06 / 2EDL23N06	600 V, Half-bridge thin-film SOI level shift gate driver with integrated high speed, low RDSON bootstrap diode, with over-current protection (OCP), 2.3/2.8 A source/sink current driver, and one pin Enable/Fault function for MOSFET or IGBT switches.
功率开关	
IKD04N60R / RF IKD06N65ET6 IPD65R950CFD IPN50R950CE	600 V TRENCHSTOP™ IGBT with integrated diode in PG-T0252-3 package 650 V TRENCHSTOP™ IGBT with integrated diode in DPAK 650 V CoolMOS CFD2 with integrated fast body diode in DPAK 500 V CoolMOS CE Superjunction MOSFET in PG-SOT223 package
iMOTION™ 控制器	
IRMCK099 IMC101T	iMOTION™ Motor control IC for variable speed drives utilizing sensor-less Field Oriented Control (FOC) for Permanent Magnet Synchronous Motors (PMSM). High performance Motor Control IC for variable speed drives based on field oriented control (FOC) of permanent magnet synchronous motors (PMSM).

¹ Qualification standards can be found at Infineon's web site www.infineon.com

² Higher qualification ratings may be available should the user have such requirements. Please contact your Infineon sales representative for further information.

³ DSO-14 package with MSL2 rating is available if required. Please contact your Infineon sales representative for further information.

8

封装详情

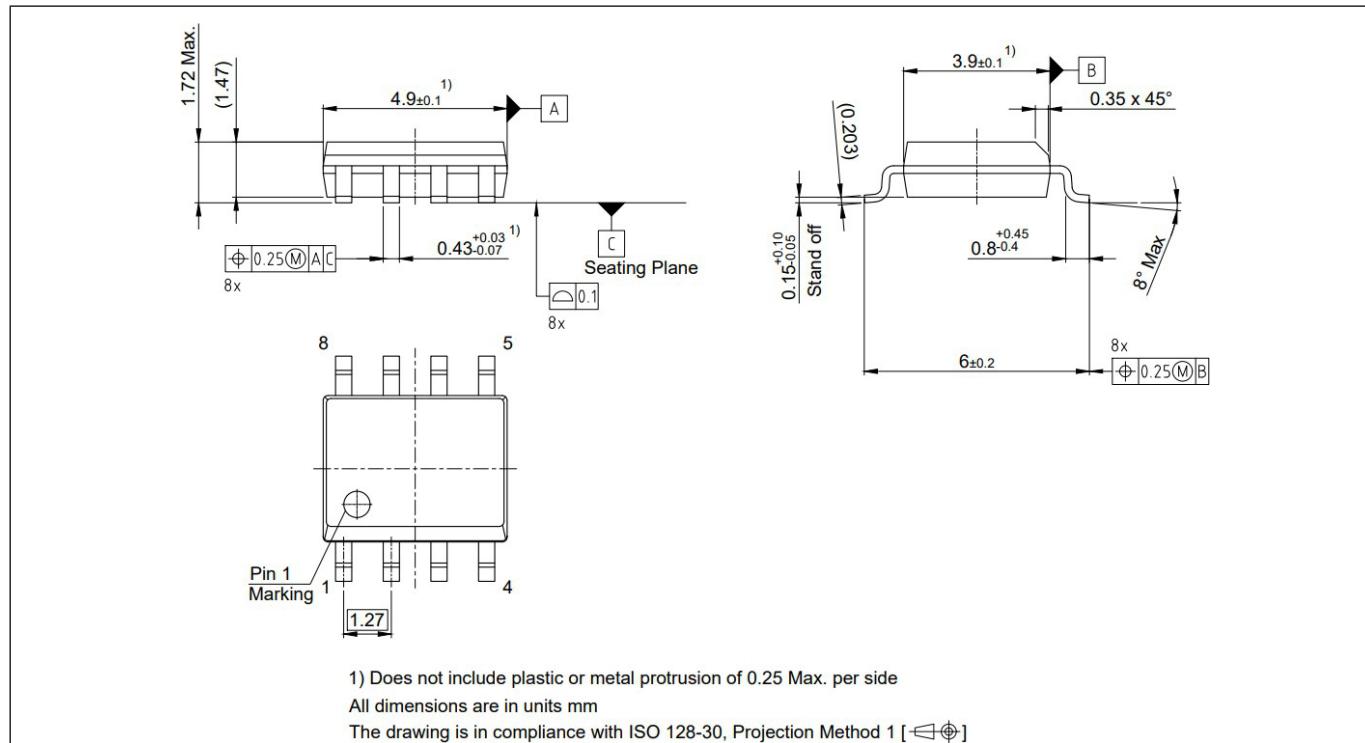


图 27 8 引线 DSO (2ED2182S06F)

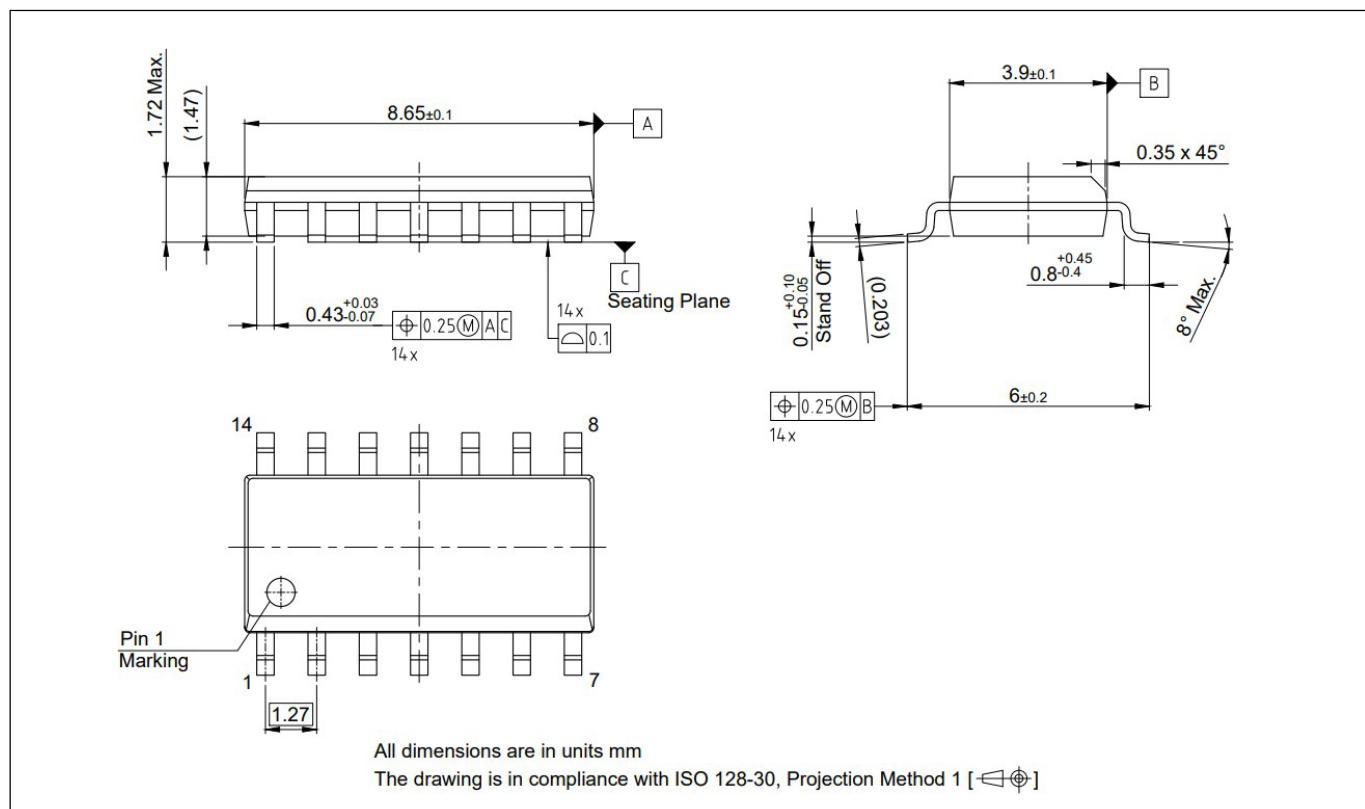


图 28 14 导联 DSO (2ED21824S06J)

9 零件标记信息

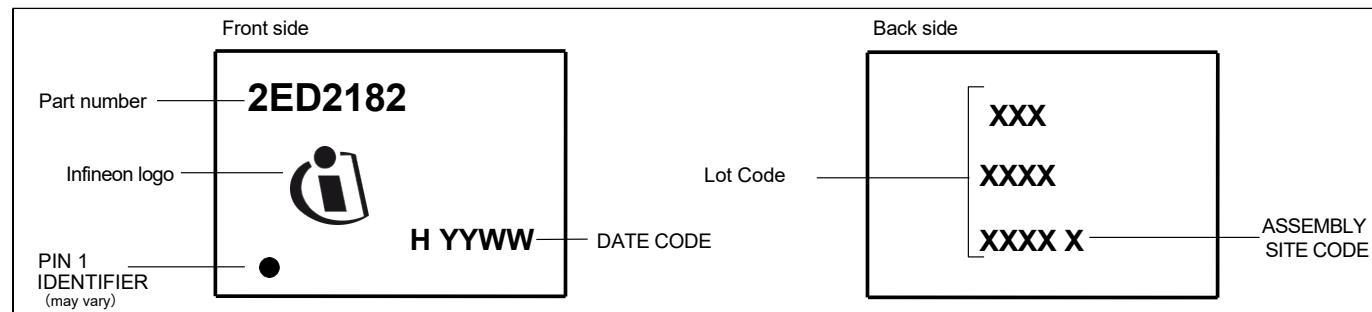


图 29 标记信息 PG-DSO-8

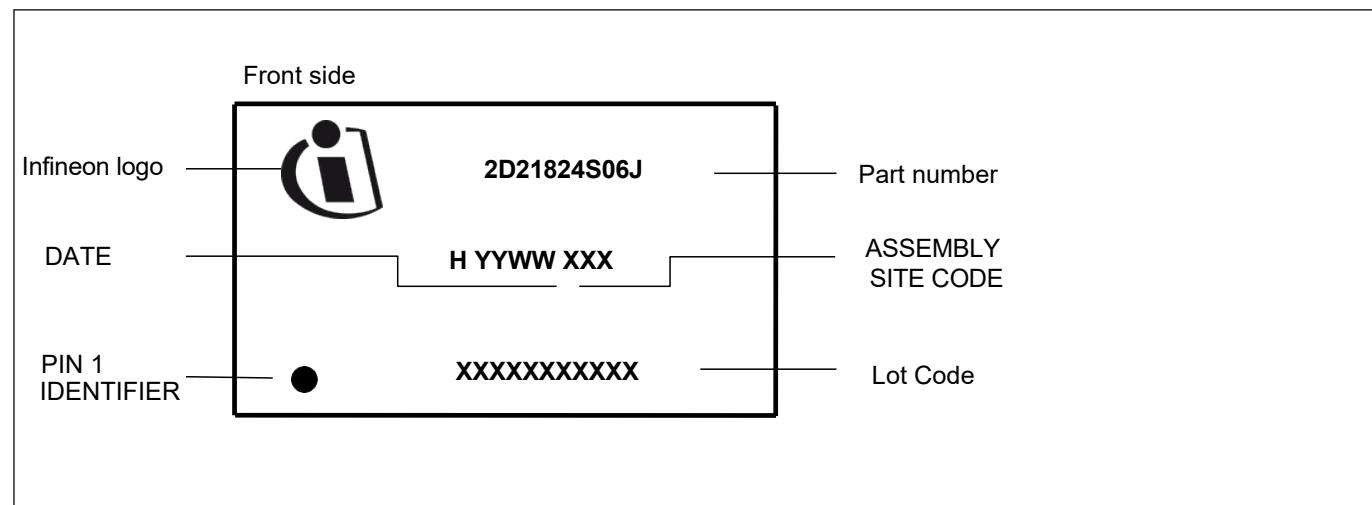


图 30 标记信息 PG-DSO-14

10 其他文档和资源

www.infineon.com 上提供了一些与 HVIC 使用相关的技术文档；您可以使用站点搜索功能和文档编号快速找到它们。以下是部分文档的简要列表。

应用笔记：

[Understanding HVIC Datasheet Specifications](#)

[HV Floating MOS-Gate Driver ICs](#)

[Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and IGBTs](#)

[Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality](#)

设计提示：

[Using Monolithic High Voltage Gate Drivers](#)

[Alleviating High Side Latch on Problem at Power Up](#)

[Keeping the Bootstrap Capacitor Charged in Buck Converters](#)

[Managing Transients in Control IC Driven Power Stages](#)

[Simple High Side Drive Provides Fast Switching and Continuous On-Time](#)

10.1 英飞凌在线论坛资源

栅极驱动器论坛已在英飞凌论坛 (www.infineonforums.com) 上线。在这个在线论坛上，英飞凌栅极驱动器 IC 社区将为客户提供技术指导，包括如何使用栅极驱动器 IC、现有和新型栅极驱动器信息、应用信息、演示板可用性以及 500 多种栅极驱动器 IC 的在线培训资料。栅极驱动器论坛同时也是一个常见问题解答库，用户可以在其中查找类似应用中常见或特定问题的解决方案。

在栅极驱动器论坛上在线注册并了解在任何给定的电力电子应用中有效驱动电源开关的细微差别。

11 修订记录

Document version	Date of release	Description of changes
2.00	July 30, 2019	Final Datasheet
2.10	September 12, 2019	Revised parameter values in Tables 5 & 7 to match the test conditions. Updated figure 1 to include 14 pin variant typical connection diagram.
2.20	January 14, 2020	Revised parameter values in Table 7 to match the test conditions. Added deadtime settings section in page 10-11, revised DSO-14 pin package marking
2.21	July 07, 2020	IC latch-up test per JESD78
2.30	June 1, 2021	Added the recommended CDT capacitor on deadtime pin as shown in figure 10. Updated block diagrams in Figure 2.
2.31	Oct. 11, 2021	Merge V2.21 and V2.30. Added interlocking function under Features section on page 1.
2.32	July 07, 2022	Remove I_{FBSD} maximum spec. Split I_{QCC} spec by part number. Update ESD specs.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

版本 2025-09-29

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）

（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文档中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担责任。

如果本文档包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及(b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 [https://www.infineon.com](http://www.infineon.com)。