

英飞凌 EiceDRIVER™ 1EDI 紧凑型 (1ED-AF)

带独立输出的单通道隔离栅极驱动器集成电路

特性

- 单通道隔离式栅极驱动器
- 用于 600 V/650 V/1200 V IGBT、MOSFET 和 SiC MOSFET
- 轨至轨输出的典型峰值电流高达 10 A
- 独立的 source/sink 输出
- 电气隔离无芯变压器栅极驱动器
- 宽输入电压工作范围
- 适合在高环境温度下运行以及快速开关应用
- 体积小、成本优化的 DSO-8 150 mil 封装，爬电距离为 4 mm
- 40 V 绝对最大输出供电电压

潜在应用

- 交流和直流无刷电机驱动器
- 高压 DC/DC 转换器和 DC/AC 逆变器
- 感应加热谐振应用
- UPS 系统
- 商用空调 (CAC)
- 服务器和电信开关模式电源 (SMPS)
- 太阳能



Product type	Typical output current and configuration	UVLO	Propagation delay	Package marking
1EDI05I12AF	1.3 A source and sink outputs	12 V	300 ns	1I05I12A
1EDI20I12AF	4.0 A source and sink outputs	12 V	300 ns	1I20I12A
1EDI20N12AF	4.0 A source and sink outputs	9.1 V	120 ns	1I20N12A
1EDI40I12AF	7.5 A source and sink outputs	12 V	300 ns	1I40I12A
1EDI60I12AF	10.0 A source and sink outputs	12 V	300 ns	1I60I12A
1EDI60N12AF	10.0 A source and sink outputs	9.1 V	120 ns	1I60N12A

产品验证

符合 JEDEC 47/20/22 相关的工业应用要求

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

描述

1EDIxxI12AF 和 1EDIxxN12AF 是采用 DSO-8 窄体封装的电隔离单通道栅极驱动器，可在分离的输出引脚上提供高达 10 A 的输出电流。

输入逻辑引脚使用 CMOS 阈值电平在 3 V 至 15 V 的宽输入电压范围内运行，以支持 3.3 V 微控制器。

跨越隔离栅的数据传输是通过无芯变压器技术实现的。

每个驱动器家族成员都具有逻辑输入和驱动器输出欠压锁定 (UVLO) 和有源关断功能。

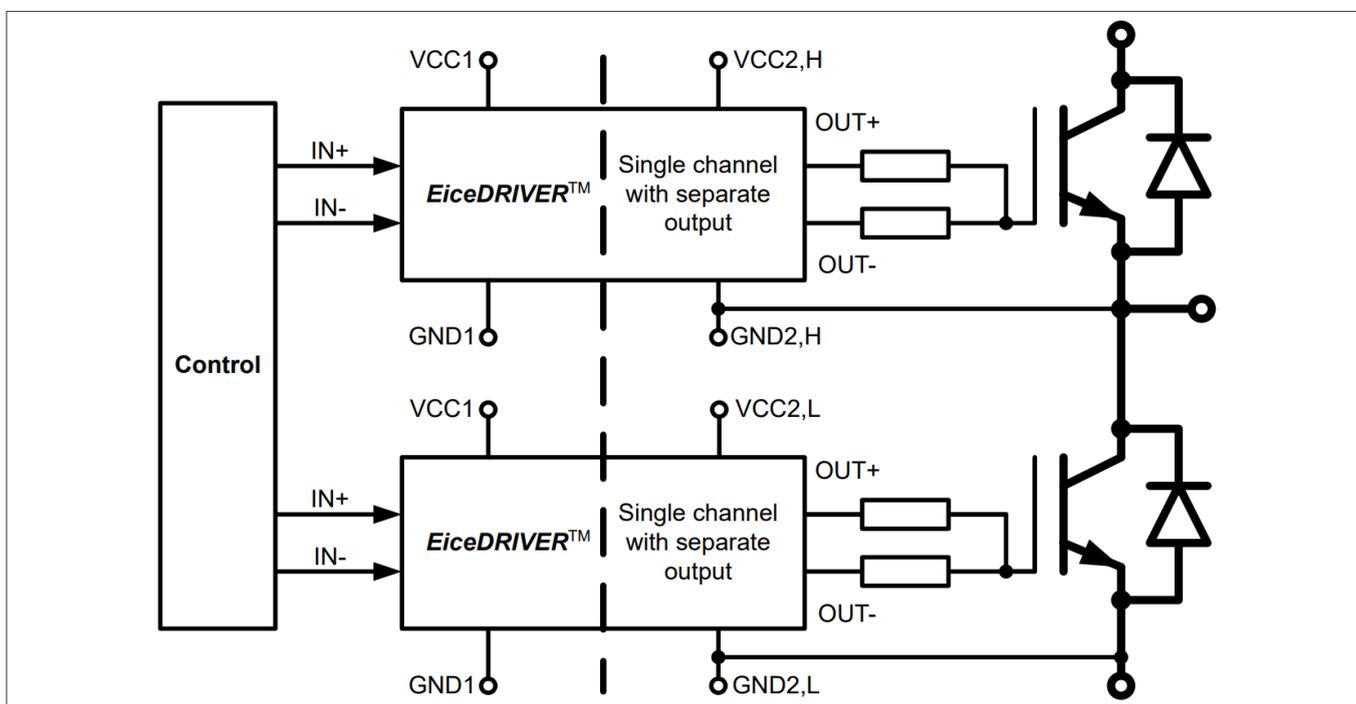


Figure 1 Typical application

目录

目录

	目录	3
1	框图	4
2	引脚配置和功能	5
2.1	引脚配置	5
2.2	引脚功能	5
3	功能说明	7
3.1	供应	7
3.2	保护功能	8
3.2.1	欠压锁定(UVLO)	8
3.2.2	主动关断	8
3.2.3	短路钳位	8
3.3	同相和反相输入	9
3.4	驱动器输出	9
4	电气参数	10
4.1	绝对最大额定值	10
4.2	操作参数	11
4.3	电气特性	11
4.3.1	电压电源	11
4.3.2	逻辑输入	12
4.3.3	栅极驱动器	13
4.3.4	短路钳位	14
4.3.5	动态特性	14
4.3.6	主动关闭	15
5	封装外形尺寸	16
6	应用注释	17
6.1	参考布局用于热敏数据	17
6.2	印刷电路板指南	17
	修订记录	17
	免责声明	18

框图

1 框图

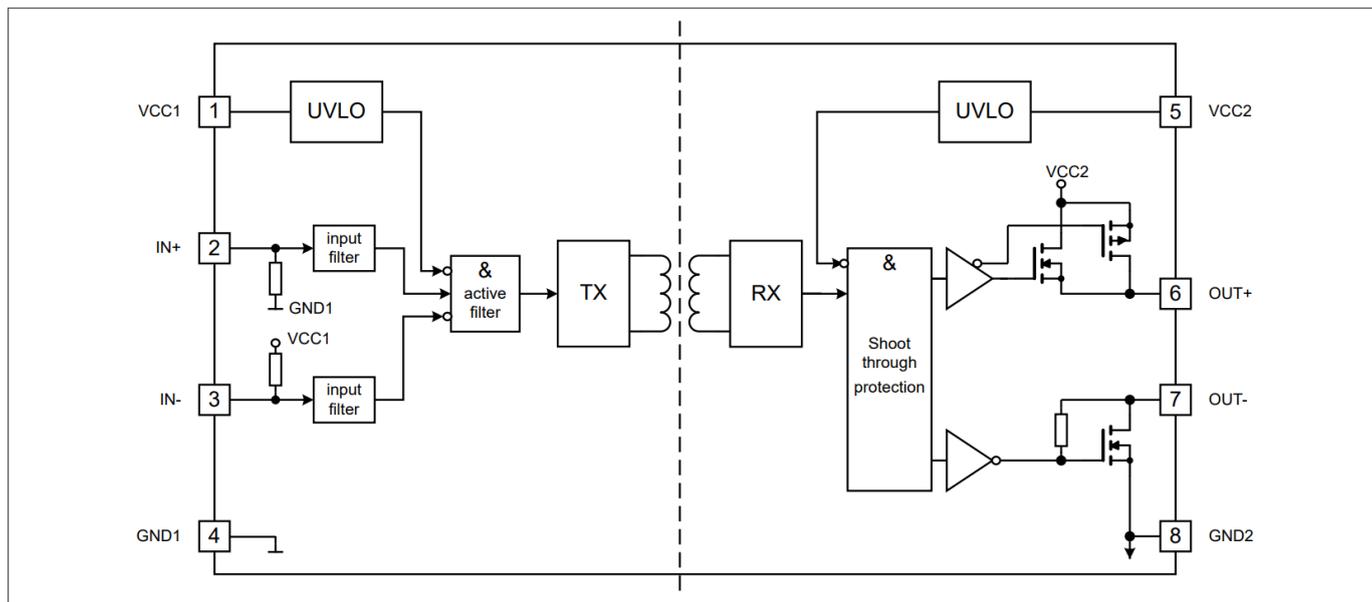


Figure 2 Block diagram

引脚配置和功能

2 引脚配置和功能

2.1 引脚配置

表1 引脚配置

Pin No.	Name	Function
1	VCC1	Positive logic supply
2	IN+	Non-inverted driver input (active high)
3	IN-	Inverted driver input (active low)
4	GND1	Logic ground
5	VCC2	Positive power supply output side
6	OUT+	Driver source output
7	OUT-	Driver sink output
8	GND2	Power ground

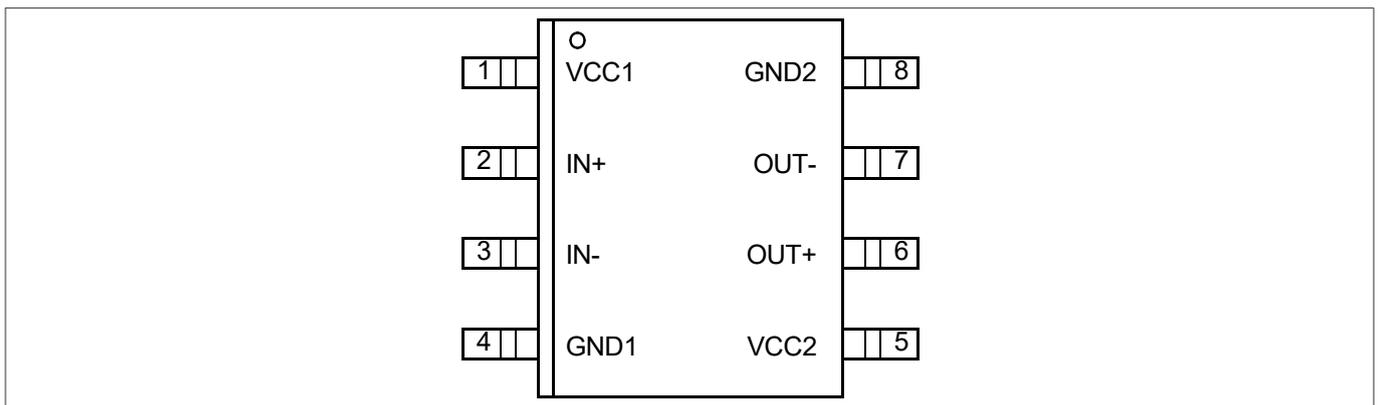


图3 DSO-8 窄机身（俯视图）

2.2 引脚功能

VCC1

逻辑输入电源电压为 3.3 V 至 15 V 宽工作范围。

IN+ 同相驱动器输入

如果 IN- 设置为低电平，则 IN+ 为驱动器输出的非反相控制信号。（在 IN+ = 高电平和 IN- = 低电平时，输出源有效。

IN- = 低）。

由于采用了内部滤波技术，因此规定了最小脉冲宽度，以确保 IN+ 不受噪声影响。内部的弱下拉电阻有利于关断状态。

IN- 反相驱动器输入

如果 IN+ 设置为高电平，则 IN- 反相控制信号用于驱动器输出。（当 IN- = 低电平和 IN+ = 高电平时，输出源有效 IN+ = 高电平）

由于采用了内部滤波，因此规定了最小脉冲宽度，以确保 IN- 不受噪声影响。内部弱上拉电阻有利于关断状态。

引脚配置和功能

GND1

输入电路的接地连接。

GND2参考地

输出驱动电路的参考地。

在双极电源（IGBT 发射极的正负电压）情况下，该引脚与负电源电压相连。

VCC2

输出驱动电路的正电源引脚。必须在该电源引脚附近放置一个适当的阻断电容器。

OUT+ 驱动源输出

驱动源输出引脚，用于开启外部 IGBT。在导通期间，驱动输出切换至 VCC2。该输出的切换由 *IN+* 和 *IN-* 控制。在 UVLO 事件发生时，该输出也将关闭。

在关断过程中，*OUT+* 端子可产生约 100 mA 的电流。如果 *OUT-* 端子未连接，则栅极电荷将通过该通道全部放电，从而导致缓慢关断。

OUT- 驱动器灌电流输出

驱动器灌电流输出引脚，用于关闭外部 IGBT。在关断状态下，驱动输出切换至 GND2。该输出的开关由 *IN+* 和 *IN-* 控制。在 UVLO 状态下，主动关断功能可将输出电压保持在低电平。

功能描述

3 功能描述

1EDIxxI12AF 和 1EDIxxN12AF 是通用隔离栅极驱动器。基本控制和保护功能支持快速、轻松地设计高可靠性系统。

控制输入逻辑和驱动输出级之间的集成电气隔离提供了额外的安全性。其输入电压供应范围支持 DSP 和微控制器等各种信号源的直接连接。

分离式轨至轨驱动器输出简化了栅极电阻选择，节省了外部大电流旁路二极管，并增强了 dv/dt 控制能力。

3.1 Supply

这些驱动器可以在很宽的电源电压范围内工作，无论是单极性还是双极性。

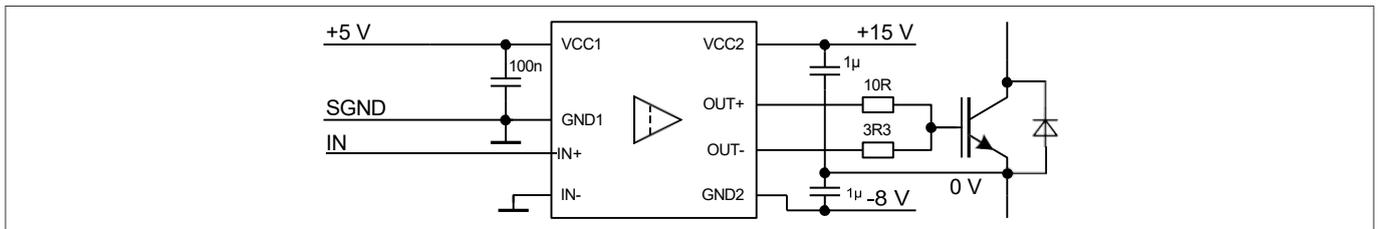


图4 双极电源应用示例

采用双极性电源时，驱动器通常在 $VCC2$ 处工作，正电压为 15 V， $VEE2$ 处负电压为 -8 V（相对于 IGBT 发射极）。负电源有助于防止 IGBT 输入电容产生的额外电荷导致的动态导通。

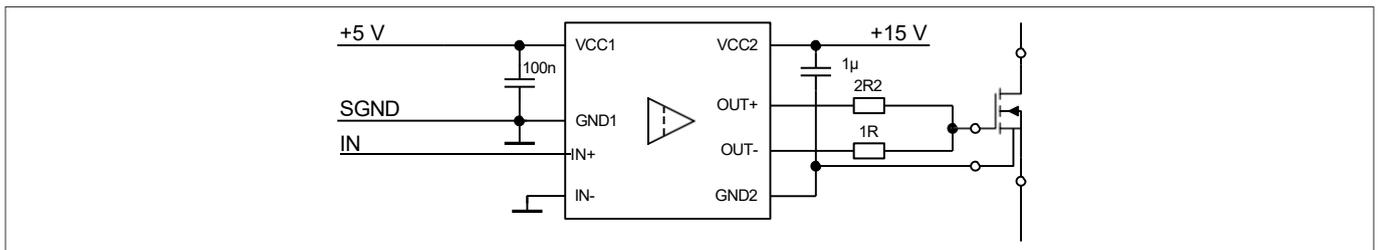


图5 单极电源应用示例

对于单极电源配置，驱动器通常在 $VCC2$ 上提供 15 V 的正电压。在这种情况下，建议仔细评估关断栅极电阻的选择，以避免动态开启。

功能描述

3.2 保护功能

3.2.1 欠压锁定(UVLO)

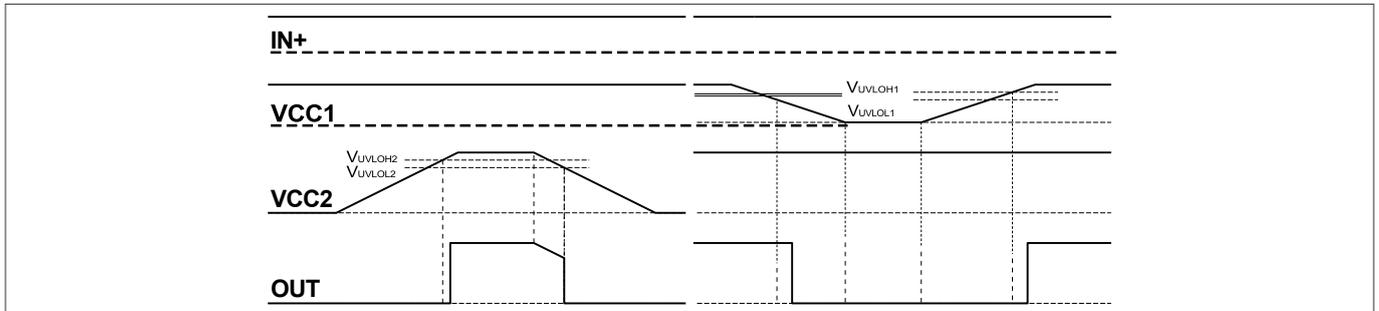


图 6 UVLO 行为

为确保IGBT正确开关，该器件配备了独立的输入和输出欠压锁定功能。只有当两个VCC电平均超过各自的 V_{UVLOH} 电平时，器件才会开始工作。

如果输入芯片的电源电压 V_{VCC1} 低于 V_{UVLOL1} ，则会在关断之前向输出芯片发送关断信号。IGBT 关断后， $IN+$ 和 $IN-$ 端的信号将被忽略，直到 V_{VCC1} 再次达到上电电压 V_{UVLOH1} 。

如果输出芯片的电源电压 V_{VCC2} 降至 V_{UVLOL2} 以下，则IGBT 将被关闭，并且来自输入芯片的信号将被忽略，直到 V_{VCC2} 再次达到上电电压 V_{UVLOH2} 。

注意： V_{VCC2} 始终指GND2，并且不区分单极电源或双极电源。

3.2.2 主动关断

主动关断功能可确保在输出芯片未连接到电源或欠压锁定生效的情况下，IGBT 安全地处于关断状态。IGBT 栅极在 $OUT-$ 至 $GND2$ 处被箝位。

3.2.3 短路钳位

短路时，由于米勒电容的反馈作用，IGBT 栅极电压往往会上升。 $OUT+$ 或 $CLAMP$ 引脚的内部保护电路会将此电压限制在略高于电源电压的水平。最大 500 mA 电流可通过此路径反馈至电源，持续 10 μ s。如果预期电流更大或需要更严格的钳位，可以添加外部肖特基二极管。

功能描述

3.3 同相和反相输入

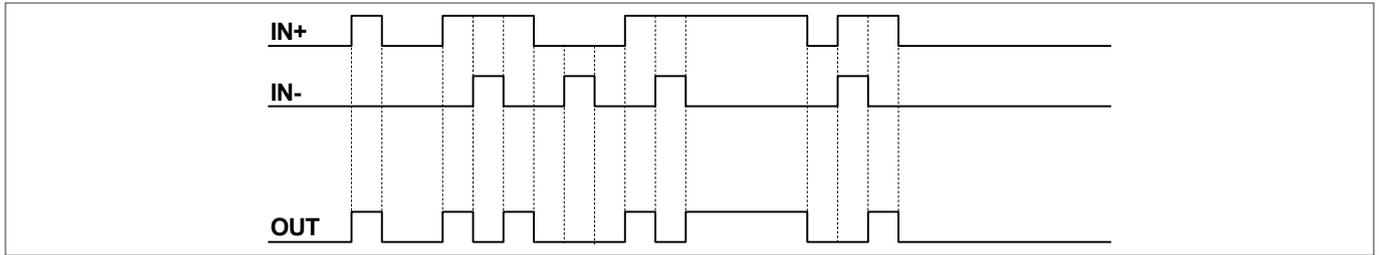


图 7 逻辑输入到输出的切换行为

IGBT 控制有两种可能的输入模式。在同相模式下， $IN+$ 控制驱动器输出， $IN-$ 设置为低电平。在反相模式下， $IN-$ 控制驱动器输出， $IN+$ 设置为高电平。最小输入脉冲宽度已定义，用于滤除偶发的毛刺。

3.4 驱动器输出

输出驱动器部分使用 MOSFET 提供轨到轨输出。只要驱动器的电源稳定，此功能就可以在导通状态和短路期间保持对栅极电压的严格控制。由于内部电压降较低，IGBT 的开关行为主要由栅极电阻控制。此外，它还降低了驱动器消耗的功率。

电气参数

4 电气参数

4.1 绝对最大额定值

注意： 绝对最大额定值定义为当超过该额定值时可能导致集成电路损坏的额定值。除非另有说明，所有参数均指GND1。

表2 绝对最大额定值

Parameter	Symbol	Values		Unit	Note / Test Condition
		Min.	Max.		
Power supply output side	V_{VCC2}	-0.3	40	V	¹⁾
Gate driver output	V_{OUT}	$V_{GND2}-0.3$	$V_{VCC2}+0.3$	V	¹⁾
Positive power supply input side	V_{VCC1}	-0.3	18.0	V	–
Logic input voltages (IN+,IN-)	$V_{LogicIN}$	-0.3	18.0	V	–
Input to output isolation voltage (GND2)	V_{GND2}	-1200	1200	V	GND2 - GND1
Junction temperature	T_J	-40	150	°C	–
Storage temperature	T_S	-55	150	°C	–
Comparative tracking index	CTI	600	–		IEC 60601-1: Material group II
Power dissipation (Input side)	$P_{D, IN}$	–	25	mW	²⁾ @ $T_A = 25^\circ\text{C}$
Power dissipation (Output side)	$P_{D, OUT}$	–	400	mW	²⁾ @ $T_A = 25^\circ\text{C}$
Thermal resistance (Input side)	$R_{THJA, IN}$	–	145	K/W	²⁾ @ $T_A = 85^\circ\text{C}$
Thermal resistance (Output side)	$R_{THJA, OUT}$	–	165	K/W	²⁾ @ $T_A = 85^\circ\text{C}$
ESD capability	$V_{ESD, HBM}$	–	2	kV	Human body model ³⁾
	$V_{ESD, CDM}$	–	1	kV	Charged device model ⁴⁾

¹⁾ 相对于GND2。

²⁾ 有关这些热数据的参考布局，请参见图 11。热性能可能会随着布局和相邻元件的散热而发生重大变化。

根据 ANSI/ESDA/JEDEC-JS-001-2017 (通过 1.5 kΩ 串联电阻放电 100 pF 电容器)。

根据 ANSI/ESDA/JEDEC-JS-002-2014 (TC = 测试条件，单位：伏特)

电气参数

4.2 工作参数

注：在工作范围内，IC 按照电路说明中的描述运行。除非另有说明，所有参数均指 GND1。

表3 工作参数

Parameter	Symbol	Values		Unit	Note / Test Condition
		Min.	Max.		
Power supply output side	V_{VCC2}	13	35	V	5)
Power supply input side	V_{VCC1}	3.1	17	V	-
Logic input voltages (IN+,IN-)	$V_{LogicIN}$	-0.3	17	V	-
Switching frequency	f_{sw}	-	1.0	MHz	6)7)
Ambient temperature	T_A	-40	125	°C	-
Thermal coefficient, junction-top	$\psi_{th,jt}$	-	4.8	K/W	7) at $T_A = 85^\circ\text{C}$
Common mode transient immunity (CMTI)	$ dV_{ISO}/dt $	-	100	kV/ μs	7) at 1000 V

4.3 电气特性

注：电气特性包括以下电源电压、负载和结温的数值范围。典型值代表 $T_A = 25^\circ\text{C}$ 时的中值。除非另有说明，所有电压均相对于其各自的 GND（引脚1 至3 为 GND1，引脚5 至7 为 GND2）。

4.3.1 电源电压

表 4 电源电压

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
UVLO threshold input chip	V_{UVLOH1}	-	2.85	3.1	V	-
	V_{UVLOL1}	2.55	2.75	-	V	-
UVLO hysteresis input chip ($V_{UVLOH1} - V_{UVLOL1}$)	V_{HYS1}	0.09	0.10	-	V	-
UVLO threshold output chip (1EDIxx12AF)	$V_{UVLOH2,1}$	-	12.0	12.7	V	8)
	$V_{UVLOL2,1}$	10.5	11.1	-	V	8)
UVLO hysteresis output chip ($V_{UVLOH2,1} - V_{UVLOL2,1}$)	$V_{HYS2,1}$	0.70	0.85	-	V	-

(表格续下页.....)

5 相对于 GND2。
6 不要超过最大功率耗散
7 参数无需经过生产测试 - 通过设计/特性验证
8 相对于 GND2。

电气参数

表 4 (续) 电源电压

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
UVLO threshold output chip (1EDIxxN12AF)	$V_{UVLOH2,2}$	-	9.1	10.0	V	8)
	$V_{UVLOL2,2}$	8.0	8.5	-	V	8)
UVLO hysteresis output chip ($V_{UVLOH2,2} - V_{UVLOL2,2}$)	$V_{HYS2,2}$	0.55	0.60	-	V	-
Quiescent current input chip	I_{Q1}	-	0.65	1.0	mA	$V_{VCC1} = 5\text{ V}$ $IN+ = \text{High}, IN- = \text{Low}$ $\Rightarrow OUT = \text{High}$
Quiescent current output chip	I_{Q2}	-	1.2	2.0	mA	$V_{VCC2} = 15\text{ V}$ $IN+ = \text{High}, IN- = \text{Low}$ $\Rightarrow OUT = \text{High}$

4.3.2 逻辑输入

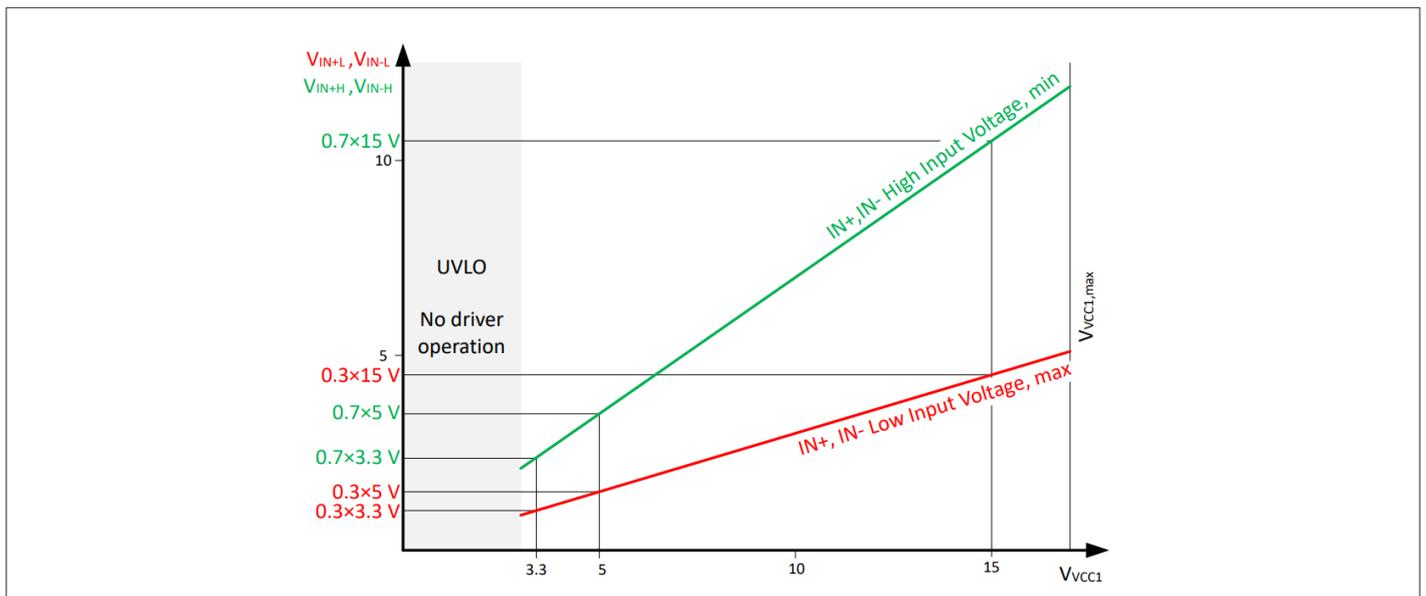


Figure 8 V_{CC1} scaled input threshold voltage of $IN+$ and $IN-$

从输入欠压锁定电平开始， $IN+$ 和 $IN-$ 的阈值电平与 V_{CC1} 成比例。高输入阈值为 V_{CC1} 的 70%，低输入阈值为 V_{CC1} 的 30%。

⁸ 相对于 $GND2$ 。

电气参数

表 5 逻辑输入

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
IN+,IN- low input voltage	V_{IN+L}	-	-	$0.3 \times V_{VCC1}$		9) $3.1 \text{ V} \leq V_{VCC1} \leq 17 \text{ V}$
	V_{IN-L}					
IN+,IN- high input voltage	V_{IN+H}	$0.7 \times V_{VCC1}$	-	-		
	V_{IN-H}					
IN+,IN- low input voltage	V_{IN+L}	-	-	1.5	V	$V_{VCC1} = 5.0 \text{ V}$
	V_{IN-L}					
IN+,IN- high input voltage	V_{IN+H}	3.5	-	-	V	
	V_{IN-H}					
IN- input current	I_{IN-}	-	70	200	μA	$V_{VCC1} = 5.0 \text{ V}$, $V_{IN-} = GND1$
IN+ input current	I_{IN+}	-	70	200	μA	$V_{VCC1} = 5.0 \text{ V}$, $V_{IN+} = V_{VCC1}$

4.3.3 Gate driver

注：最小峰值电流额定值在温度范围内有效！

表 6 栅极驱动器

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
High level output peak current (source)	$I_{OUT+,PEAK}$			-	A	10) 11) IN+ = High, IN- = Low, $V_{VCC2} = 15 \text{ V}$
1EDI05I12AF		0.5	1.3			
1EDI20I12AF, 1EDI20N12AF		2.0	4.0			
1EDI40I12AF		4.0	7.5			
1EDI60I12AF, 1EDI60N12AF		6.0	10.0			
Low level output peak current (sink)	$I_{OUT-,PEAK}$			-	A	10) 11) IN+ = Low, IN- = Low, $V_{VCC2} = 15 \text{ V}$
1EDI05I12AF		0.5	0.9			
1EDI20I12AF, 1EDI20N12AF		2.0	3.5			
1EDI40I12AF		4.0	6.8			
1EDI60I12AF, 1EDI60N12AF		6.0	9.4			

9 参数不是生产测试 - 通过设计/特性验证强制输出

10 个指定的最小电流；设备两端的电压为 $V_{(VCC2-OUT+)}$ 或 $V_{(OUT--GND2)} < V_{VCC2}$ 。

11 参数无需经过生产测试 - 通过设计/特性验证

电气参数

4.3.4 短路钳位

表 7 短路钳位

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Clamping voltage ($OUT+$) ($V_{OUT+} - V_{VCC2}$)	V_{CLPout}	-	0.9	1.3	V	¹²⁾ $IN+ = High, IN- = Low,$ $OUT = High$ $I_{OUT} = 500\text{ mA},$ (pulse test $t_{CLPmax} = 10\text{ }\mu\text{s}$)

4.3.5 动态特性

动态特性是通过 $V_{VCC1} = 5\text{ V}$ 和 $V_{VCC2} = 15\text{ V}$ 来测量的。

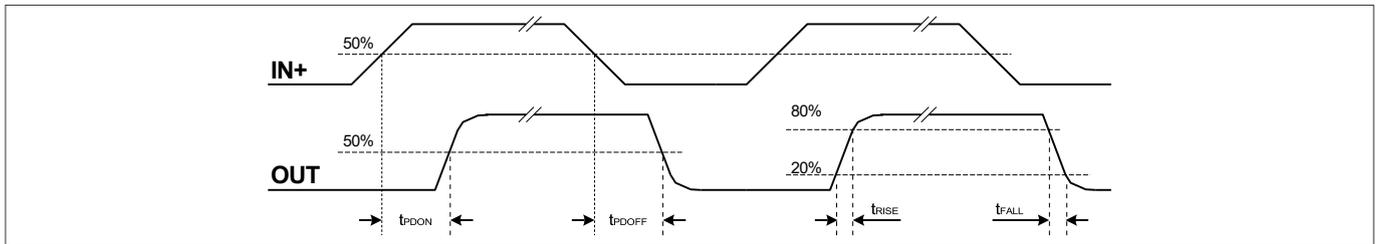


图 9 传播延迟、上升和下降时间

表 8 动态特性

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Input IN to output propagation delay ON	t_{PDON}	270	300	330	ns	$C_{LOAD} = 100\text{ pF}$ $V_{IN+} = 50\%,$ $V_{OUT} = 50\% @ 25^\circ\text{C}$ 1EDIxxI12AF
Input IN to output propagation delay OFF	t_{PDOFF}	270	300	330	ns	
Input IN to output propagation delay distortion ($t_{PDOFF} - t_{PDON}$)	t_{PDISTO}	-30	5	40	ns	
Input pulse suppression time $IN+$, $IN-$	$t_{MININ+},$ t_{MININ-}	230	240	-	ns	
Input IN to output propagation delay ON	t_{PDON}	95	120	142	ns	$C_{LOAD} = 100\text{ pF}$ $V_{IN+} = 50\%,$ $V_{OUT} = 50\% @ 25^\circ\text{C}$ 1EDIxxN12AF
Input IN to output propagation delay OFF	t_{PDOFF}	105	125	150	ns	
Input IN to output propagation delay distortion ($t_{PDOFF} - t_{PDON}$)	t_{PDISTO}	-15	5	25	ns	

¹⁴ 相对于 $GND2$ 。

电气参数

表 8 (续) 动态特性

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Input pulse suppression time /N+, /N-	t_{MININ+} , t_{MININ-}	30	40	-	ns	
Input IN to output propagation delay ON variation due to temp	t_{PDONt}	-	-	14	ns	¹³⁾ $C_{LOAD} = 100 \text{ pF}$ $V_{IN+} = 50\%$, $V_{OUT} = 50\%$
Input IN to output propagation delay OFF variation due to temp	t_{PDOFFt}	-	-	14	ns	
Input IN to output propagation delay distortion variation due to temp ($t_{PDOFFt} - t_{PDONt}$)	$t_{PDISTOt}$	-	-	8	ns	
Rise time	t_{RISE}	-	10	20	ns	$C_{LOAD} = 1 \text{ nF}$
Fall time	t_{FALL}	-	9	19	ns	$V_L 20\%$, $V_H 80\%$

4.3.6 主动关断

表9 主动关闭

Parameter	Symbol	Values			Unit	Note or Test Condition
		Min.	Typ.	Max.		
Active shut down voltage	V_{ACTSD}	-	2.2	2.5	V	¹⁴⁾ $I_{OUT-} / I_{OUT-,PEAK} = 0.1$, V_{CC2} open

13 参数无需经过生产测试 - 通过设计/特性验证

¹⁴ 相对于 $GND2$ 。

封装外形尺寸

5 封装外形尺寸

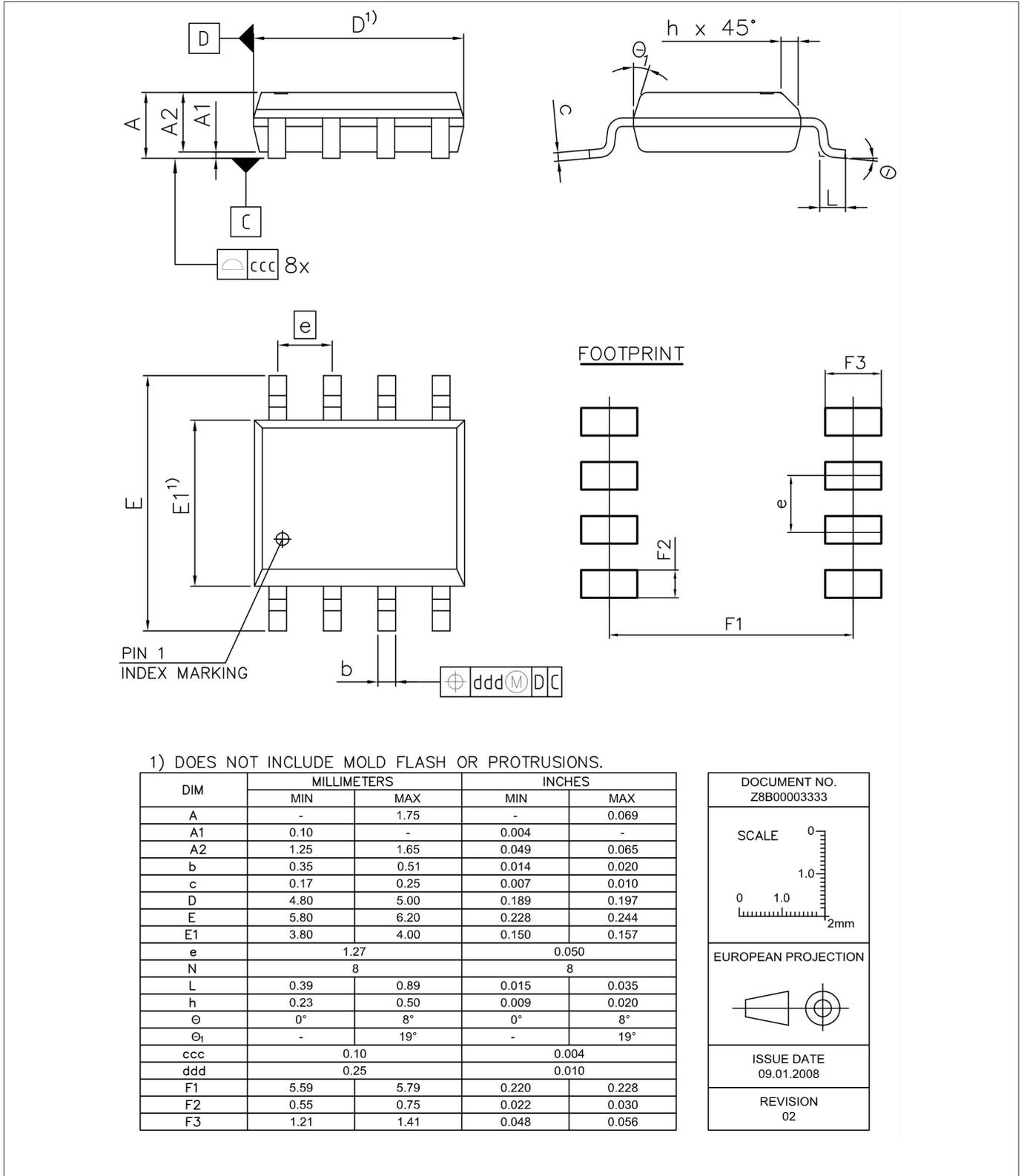


图 10 DSO-8宽体 (塑料 (绿色) 双小外形封装)

应用笔记

6 应用笔记

6.1 热数据参考布局

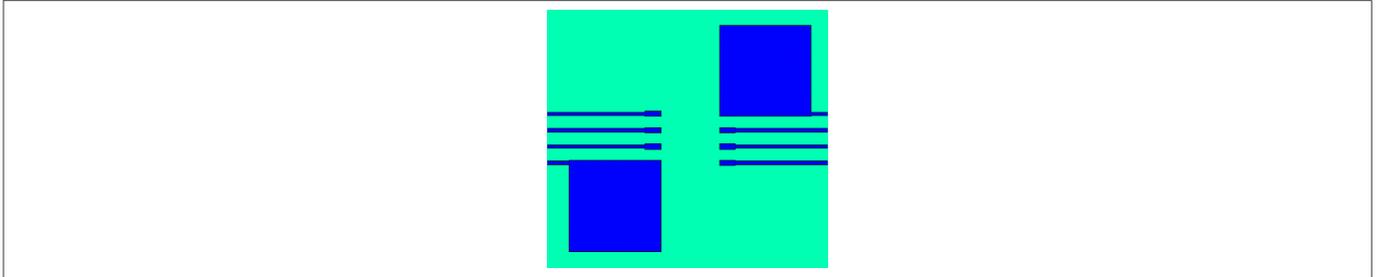


图11 热数据参考布局（铜厚度35µm）

该 PCB 布局代表用于热特性的参考布局。

引脚 4 (GND1) 和引脚 8 (GND2) 各需要 100 mm² 的接地层，以实现最大功率耗散。该封装的构造可将通过这些引脚产生的大部分热量散发出去。

结顶热系数 ($\Psi_{th,jt}$) 可用于计算给定顶壳温度和驱动器功率耗散时的结温：

$$T_j = \Psi_{th,jt} \cdot P_D + T_{top}$$

6.2 印刷电路板指南

为了实现最佳 PCB 布局，应考虑以下因素。

- 高压隔离侧与低压侧电路之间应保持足够的间距。
- PCB 的两个相邻高端隔离部分之间应保持相同的最小距离，以增加有效隔离并减少寄生耦合。
- 为了确保低电源纹波和干净的开关信号，旁路电容走线长度应尽可能短。

修订记录

Document version	Date of release	Description of changes
1.10	2023-06-23	Change of template and version numbering system formatting updated for electrical parameters and pins, separate output variant data sheets merged minimum value of t_{RISE} and t_{FALL} removed Added footnote for gate driver output current
2.0	2014-11-10	Completion of parameters and editorial changes
1.01	2014-10-14	Completion of parameters



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-12-24

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。