

# 英飞凌 1ED44176N01F 单通道低侧栅极驱动器

## IC

### 英飞凌具有过流保护功能的单通道低侧栅极驱动器 IC

#### 特性

- 正电压输入过流检测
- 0.5 V 过流阈值，精确公差为  $\pm 5\%$
- 用于故障输出和启用的单引脚
- 可编程故障清除时间
- 欠压锁定
- CMOS 施密特触发输入端
- 兼容 3.3 V、5 V 和 15 V 输入逻辑
- 输出与输入同相
- 独立的逻辑和电源接地
- 2 kV ESD HBM
- 符合 RoHS 标准
- 可用评估板 [EVAL-1ED44176N01F](#)

#### 潜在应用

- 数字控制 PFC
- 空调
- 家用电器
- 工业应用
- 用于单端拓扑结构的通用低端栅极驱动器



#### 描述

1ED44176N01F 是一款低压功率 MOSFET 和 IGBT 非反相栅极驱动器。专有的门锁免疫 CMOS 技术实现了坚固耐用的单片结构。逻辑输入与标准 CMOS 或 LSTTL 输出兼容。输出驱动器具有电流缓冲级。1ED44176N01F 的 OCP 引脚用于过流保护检测和故障状态输出（一旦激活，EN/FLT 引脚将被内部拉低）。还有一个专用引脚 (FLTC) 用于编程故障清除时间。EN/FLT 需要外部上拉才能正常工作，拉低 EN/FLT 会禁用驱动器。VCC 引脚上的内部电路提供欠压锁定保护，在 Vcc 电源电压处于工作范围之内之前保持输出低电平。

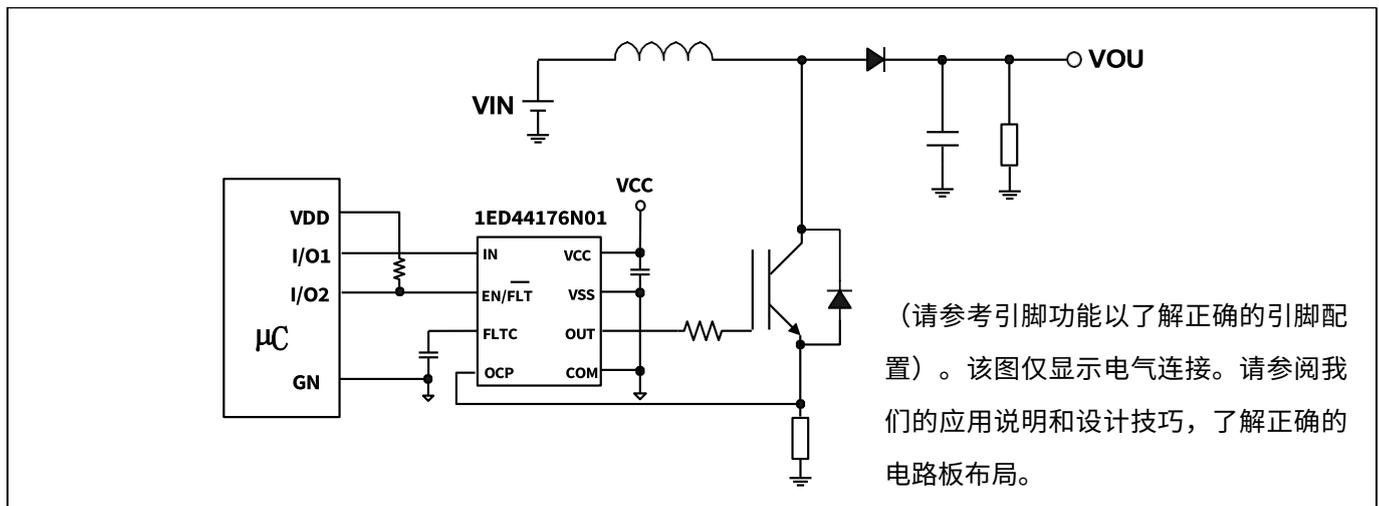


图1 典型应用

#### 订购信息

| Product type                 | Package  | Standard pack |          | Orderable part number |
|------------------------------|----------|---------------|----------|-----------------------|
|                              |          | Form          | Quantity |                       |
| <a href="#">1ED44176N01F</a> | PG-DSO-8 | Tape and Reel | 2500     | 1ED44176N01FXUMA1     |

#### 产品验证

符合 JEDEC JESD47/22 和 J-STD-020 相关测试的工业应用要求。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 [infineon.com](http://infineon.com) 参考最新的英文版本（控制文档）。

## 目录

## 目录

|                                |           |
|--------------------------------|-----------|
| 特性 .....                       | 1         |
| 目录 .....                       | 2         |
| <b>1 模块图表.....</b>             | <b>3</b>  |
| <b>2 引脚配置和功能 .....</b>         | <b>4</b>  |
| 2.1 引脚配置.....                  | 4         |
| 2.2 输入/输出逻辑真值表 .....           | 4         |
| <b>3 资质信息 .....</b>            | <b>6</b>  |
| <b>4 电气参数 .....</b>            | <b>7</b>  |
| 4.1 绝对最大额定值.....               | 7         |
| 4.2 推荐运行条件.....                | 7         |
| 4.3 静态电气特性                     |           |
| 4.4 动态的电气特征.....               | 8         |
| <b>5 应用信息和额外的细节.....</b>       | <b>9</b>  |
| 5.1 绝缘栅双极晶体管/场效应晶体管门极驱动.....   | 9         |
| 5.2 开关和时间关系.....               | 9         |
| 5.3 输入逻辑电平兼容性.....             | 10        |
| 5.4 欠压锁定 (Vcc).....            | 10        |
| 5.5 过电流保护 (OCP) .....          | 11        |
| 5.6 故障报告和可编程故障清除定时器.....       | 13        |
| 5.7 启用输入.....                  | 14        |
| <b>6 封装外形 .....</b>            | <b>15</b> |
| <b>7 磁带和卷筒详情： PG-DSO8.....</b> | <b>16</b> |
| <b>8 部分标识信息.....</b>           | <b>17</b> |
| <b>9 类似产品 .....</b>            | <b>18</b> |
| <b>10 相关文件 .....</b>           | <b>18</b> |
| 修订记录 .....                     | 19        |

框图

1 框图

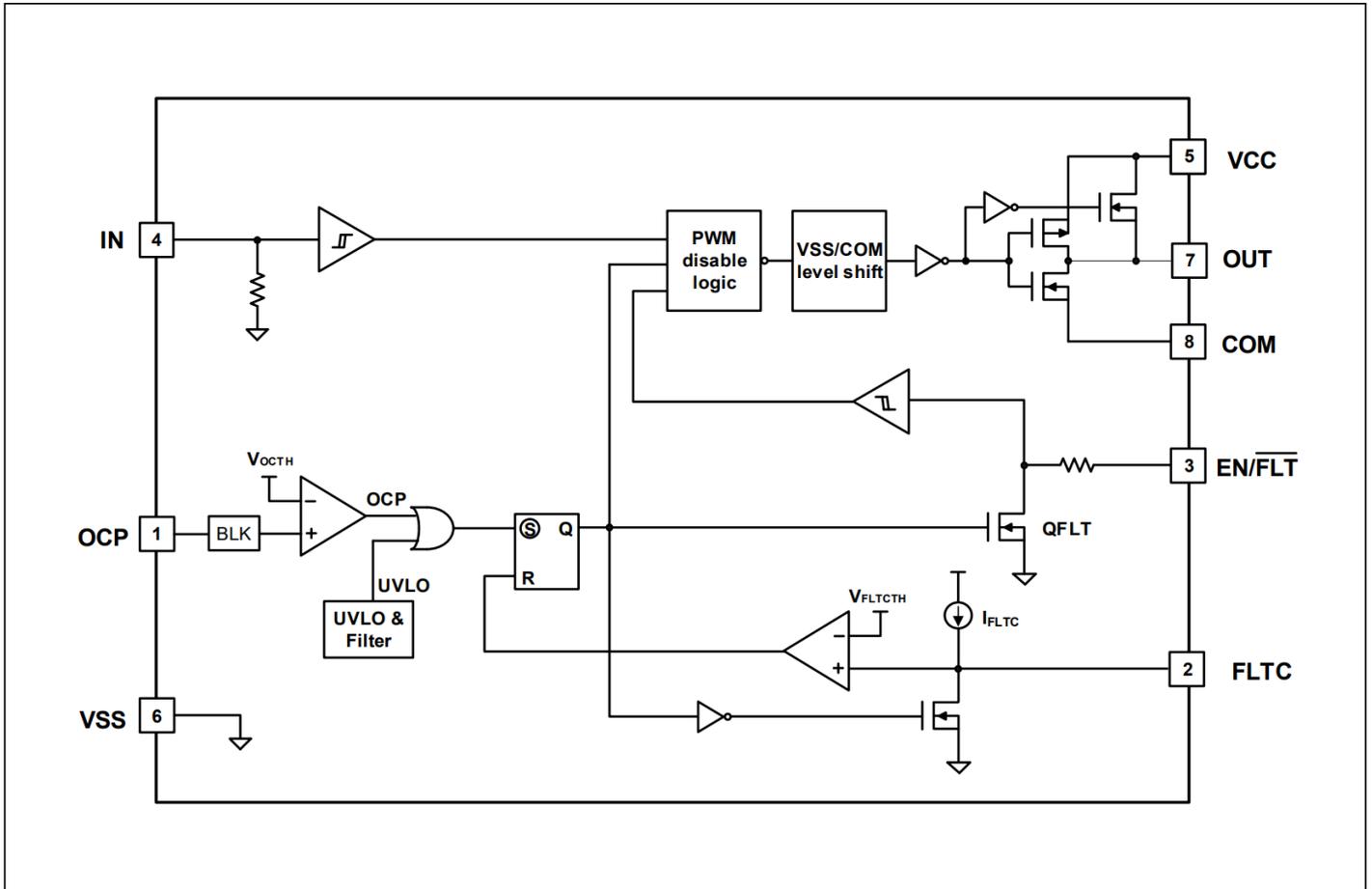


Figure 2 Block diagram

## 引脚配置和功能

## 2 引脚配置和功能

### 2.1 引脚配置

表1 引脚配置

| Pin no. | Name                        | Function   |
|---------|-----------------------------|--|
| 1       | OCP                         | Current sense input  |
| 2       | FLTC                        | Fault clear time program input   |
| 3       | EN/ $\overline{\text{FLT}}$ | Enable and fault reporting pin, two functions: <ol style="list-style-type: none"> <li>Logic input to enable I/O functionality. I/O logic functions when ENABLE is high and enable function is not latched.</li> <li>Fault reporting function like over-current or undervoltage lockout, this pin has negative logic and an open-drain output.</li> </ol> |
| 4       | IN                          | Logic input for gate driver output (OUT), in phase   |
| 5       | VCC                         | Supply voltage   |
| 6       | VSS                         | Logic ground   |
| 7       | OUT                         | Gate drive output  |
| 8       | COM                         | Gate drive return  |

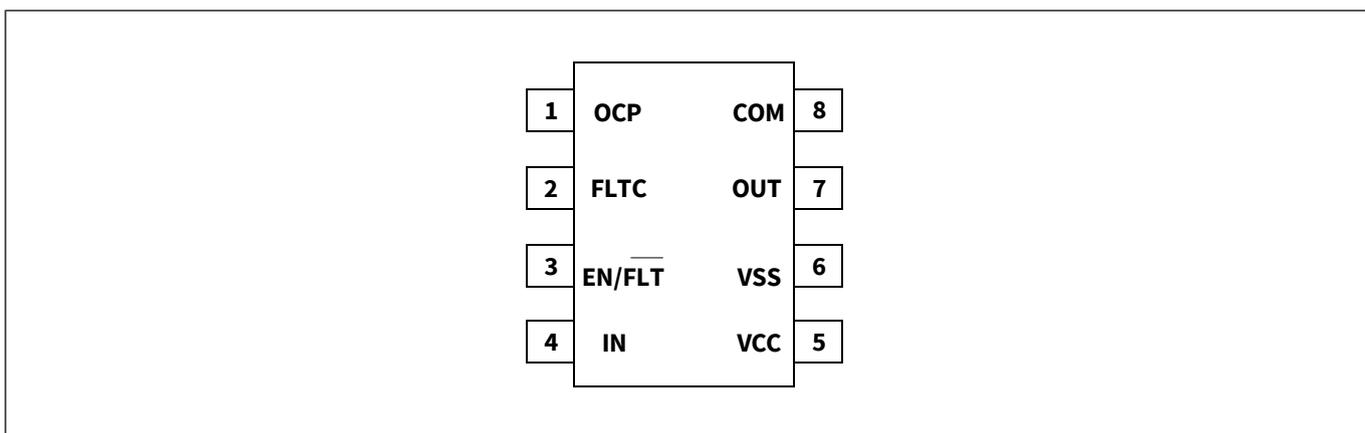


图3 PG-DSO-8-70 (顶视图)

## 引脚配置和功能

## 2.2 输入/输出逻辑真值表

表 2 输入/输出逻辑真值表

| IN | UVLO <sup>1)</sup> | OCP <sup>2)</sup> | EN/ $\overline{\text{FLT}}$ <sup>3)</sup> | OUT | Note  |
|----|--------------------|-------------------|---|-----|---|
| L  | L                  | L                 | H   | L   | OUT = L   |
| H  | L                  | L                 | H   | H   | OUT = H   |
| X  | H                  | X                 | L   | L   | OUT = L, $\overline{\text{EN/FLT}} = \text{L}$ , (UVLO protection will disable I/O logic until $\overline{\text{EN/FLT}}$ returns to high level.)         |
| X  | L                  | H                 | L   | L   | OUT = L, $\overline{\text{EN/FLT}} = \text{L}$ , (Over current protection will disable I/O logic until $\overline{\text{EN/FLT}}$ returns to high level.) |
| X  | L                  | X                 | L   | L   | OUT = L (Externally pull down $\overline{\text{EN/FLT}}$ pin will disable I/O logic until $\overline{\text{EN/FLT}}$ returns to high level.)              |

- 1) UVLO“L”状态为欠压保护。
- 2) OCP“H”状态为过流保护。
- 3) EN/FLT“H”状态表示EN/FLT引脚外部上拉，内部下拉MOSFET (QFLT) 关闭（参见框图。）

## 资质信息

## 3 资质信息

|                                   |                      |  |
|-----------------------------------|----------------------|--|
| <b>Qualification level</b>        |                      | Industrial <sup>1)</sup>   |
|                                   |                      | Comments: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level. |
| <b>Moisture sensitivity level</b> |                      | MSL2 260°C<br>(per JEDEC standard J-STD-020)   |
| <b>ESD</b>                        | Charged device model | 1000 V (Class C3)<br>(per ANSI/ESDA/JEDEC standard JS-002)   |
|                                   | Human body model     | Class 2<br>(per ANSI/ESDA/JEDEC standard JS-001)   |
| <b>IC latch-up test</b>           |                      | Class II, Level A<br>(per JESD78)  |
| <b>RoHS compliant</b>             |                      | Yes  |

- 1) Higher qualification ratings may be available should the user have such requirements. Please contact your Infineon sales representative for further information.

## 电气参数

## 4 电气参数

## 4.1 绝对最大额定值

绝对最大额定值表示持续的极限值，超过该极限值可能会损坏器件。器件可能无法正常工作或无法在建议工作条件以上运行，因此不建议对器件施加超过这些极限的应力。此外，长时间暴露于超过建议工作条件的应力可能会影响器件的可靠性。所有电压参数均为以COM为参考的绝对电压。热阻抗和功耗额定值是在电路板安装且空气静止的条件下测得的。

表 3 绝对最大额定值

| Symbol       | Definition  | Min       | Max            | Units                     |
|--------------|---|-----------|----------------|---------------------------|
| $V_{CC}$     | Fixed supply voltage                                    | - 0.5     | 25             | V                         |
| $V_O$        | Output voltage (OUT)                                    | COM - 0.5 | $V_{CC} + 0.5$ |                           |
| $V_{OCP}$    | Voltage at current sense pin (OCP)                      | - 0.5     | $V_{CC} + 0.5$ |                           |
| $V_{EN/FLT}$ | Voltage at enable and fault reporting pin (EN/FLT)      | - 0.5     | $V_{CC} + 0.5$ |                           |
| $V_{FLTC}$   | Voltage at fault clear time program pin (FLTC)          | - 0.5     | $V_{CC} + 0.5$ |                           |
| $V_{IN}$     | Logic input voltage ( IN )                              | - 0.5     | $V_{CC} + 0.5$ |                           |
| COM          | Driver return voltage                                   | - 5       | $V_{CC} + 0.5$ |                           |
| $P_D$        | Package power dissipation @ $T_A \leq 25^\circ\text{C}$ | —         | 0.625          | W                         |
| $R_{thJA}$   | Thermal resistance, junction to ambient                 | PG-DSO-8  | 200            | $^\circ\text{C}/\text{W}$ |
| $T_J$        | Junction temperature                                    | - 40      | 150            | $^\circ\text{C}$          |
| $T_S$        | Storage temperature                                     | - 55      | 150            |                           |
| $T_L$        | Lead temperature (soldering, 10 seconds)                | —         | 260            |                           |

## 4.2 推荐运行条件

为了正常运行，应在建议的条件下使用该设备。除非表中另有说明，所有电压参数均为以COM为参考的绝对电压。

表 4 推荐运行条件

| Symbol       | Definition   | Min  | Max      | Units            |
|--------------|--|------|----------|------------------|
| $V_{CC}$     | Fixed supply voltage                               | 12.7 | 20       | V                |
| $V_O$        | Output voltage                                     | COM  | $V_{CC}$ |                  |
| $V_{OCP}$    | Voltage at current sense pin (OCP)                 | 0    | $V_{CC}$ |                  |
| $V_{EN/FLT}$ | Voltage at enable and fault reporting pin (EN/FLT) | 0    | $V_{CC}$ |                  |
| $V_{FLTC}$   | Voltage at fault clear time program pin (FLTC)     | 0    | $V_{CC}$ |                  |
| $V_{IN}$     | Logic input voltage ( IN )                         | 0    | $V_{CC}$ |                  |
| COM          | Logic ground with respect to VSS                   | - 5  | +5       |                  |
| $T_A$        | Ambient temperature                                | - 40 | 125      | $^\circ\text{C}$ |

## 电气参数

## 4.3 静态电气特性

除非另有说明，否则  $V_{CC} = 15\text{ V}$ ， $V_{SS} = \text{COM}$ ， $T_A = 25^\circ\text{C}$ 。VIN、VEN、VFLTCTH、VOCTH、IIN、IFLT 和 IFLT C 参数以 VSS 为基准，适用于输入引线：IN、EN/FLT、FLT C 和 OCP。VO 和  $I_O$  参数以 COM 为基准，适用于输出引线：输出引线：OUT。

表 5 静态电气特性

| Symbol               | Definition                                       | Min  | Typ  | Max  | Units         | Test Conditions  |                     |
|----------------------|--|------|------|------|---------------|--|---------------------|
| $V_{CCUV+}$          | Vcc supply undervoltage positive going threshold | 11.2 | 11.9 | 12.7 | V             |  |                     |
| $V_{CCUV-}$          | Vcc supply undervoltage negative going threshold | 10.7 | 11.4 | 12.2 |               |  |                     |
| $V_{CCUVH}$          | Vcc supply undervoltage lockout hysteresis       | —    | 0.5  | —    |               |  |                     |
| $V_{INL}$            | Logic “0” input voltage (OUT = LO)               | 0.8  | 1    | 1.2  |               |  |                     |
| $V_{INH}$            | Logic “1” input voltage (OUT = HI)               | 1.7  | 2.1  | 2.5  |               |  |                     |
| $V_{ENL}$            | Logic “0” disable voltage                        | 0.8  | 1    | 1.2  |               |  |                     |
| $V_{ENH}$            | Logic “1” enable voltage                         | 1.7  | 2.1  | 2.5  |               |  |                     |
| $V_{FLTCTH}$         | Fault clear threshold Voltage                    | 2.4  | 2.7  | 3    |               |  |                     |
| $V_{OH}$             | High level output voltage, $V_{CC} - V_{OUT}$    | —    | 0.05 | 0.2  |               |  | $I_O = 2\text{ mA}$ |
| $V_{OL}$             | Low level output voltage, $V_{OUT}$              | —    | 0.02 | 0.1  |               |  | $I_O = 2\text{ mA}$ |
| $V_{OCTH}$           | Current limit threshold voltage                  | 475  | 500  | 525  | mV            |  |                     |
| $I_{IN+}$            | Logic “1” input bias current IN pin              | 35   | 50   | 70   | $\mu\text{A}$ | $V_{IN} = 5\text{ V}$                                  |                     |
| $I_{IN-}$            | Logic “0” input bias current IN pin              | -5   | —    | —    |               | $V_{IN} = 0\text{ V}$                                  |                     |
| $I_{QCC}$            | Quiescent $V_{CC}$ supply current                | —    | —    | 750  |               | $V_{IN} = 0\text{ V}$ or $5\text{ V}$                  |                     |
| $I_{O+}$             | Output sourcing short circuit pulsed current     | 0.56 | 0.8  | —    | A             | $V_O = 0\text{ V}$<br>$PW \leq 10\text{ }\mu\text{s}$  |                     |
| $I_{O-}$             | Output sinking short circuit pulsed current      | 1.23 | 1.75 | —    |               | $V_O = 15\text{ V}$<br>$PW \leq 10\text{ }\mu\text{s}$ |                     |
| $I_{\overline{FLT}}$ | EN/ $\overline{FLT}$ pull down sinking current   | 20   | —    | —    | mA            | $V_{EN/\overline{FLT}} = 0.4\text{ V}$                 |                     |
| $I_{FLT C}$          | Fault clear sourcing current                     | -40  | -25  | -15  | $\mu\text{A}$ | $V_{FLT C} = 0\text{ V}$                               |                     |

## 4.4 动态电气特性

除非另有说明， $V_{CC} = 15\text{ V}$ 、 $T_A = 25^\circ\text{C}$  和  $C_L = 1000\text{ pF}$ 。

表 6 动态电气特性

| Symbol       | Definition   | Min | Typ | Max | Units         | Test Conditions   |
|--------------|--|-----|-----|-----|---------------|---|
| $t_{on}$     | Turn-on propagation delay                          | —   | 50  | 95  | ns            | Figure 6<br>$V_{IN}$ pulse = 5 V  |
| $t_{off}$    | Turn-off propagation delay                         | —   | 50  | 95  |               |   |
| $t_r$        | Turn-on rise time                                  | —   | 50  | 80  |               |   |
| $t_f$        | Turn-off fall time                                 | —   | 25  | 35  |               |   |
| $t_{EN}$     | Enable propagation delay                           | —   | 50  | 95  |               | Figure 14<br>$V_{EN}$ pulse = 5 V   |
| $t_{DISA}$   | Disable propagation delay                          | —   | 50  | 95  |               |   |
| $t_{OCPDEL}$ | Over current protection propagation delay          | —   | 380 | 470 |               |   |
| $t_{OCPFLT}$ | OCP to low level EN/ $\overline{FLT}$ signal delay | —   | 350 | 440 |               |   |
| $t_{FLT C}$  | FAULT clear time                                   | 75  | 110 | 180 | $\mu\text{s}$ | Figure 10 Figure 11<br>$C_{FLT C} = 1\text{ nF}$ to $V_{SS}$                      |
| $t_{BLK}$    | Over current protection blanking time              | 100 | 180 | 250 | ns            | Figure 11<br>$R_{FLT} = 0\Omega$ , $C_{FLT} = \text{NC}$<br>$V_{OCP}$ pulse = 1 V |
| $t_{VCCUV}$  | VCC supply UVLO filter time                        | —   | 2   | —   | $\mu\text{s}$ | Figure 8  |

## 应用信息和其他详细信息

## 5 应用信息和其他详细信息

有关以下主题的信息包含在数据表的此部分中的小节中。

- IGBT/MOSFET栅极驱动
- 开关和时间关系
- 输入逻辑电平兼容性
- 欠压锁定保护
- 过流保护 (OCP)
- 故障报告和可编程故障清除定时器
- 具有使能引脚

有关接口电路示例和推荐布局指南，请参阅 1ED44176N01F 应用说明 AN2018-03 具有过电流保护和故障/使能功能的低端驱动器。

### 5.1 IGBT/MOSFET栅极驱动

1ED44176N01F 设计用于驱动 MOSFET 或 IGBT 功率器件。图 4 和 图 5 说明了与驱动器栅极驱动功能相关的几个参数。用于驱动功率开关栅极的驱动器输出电流定义为  $I_{O+}$ 。驱动外部功率开关栅极的电压定义为  $V_{OUT}$ 。

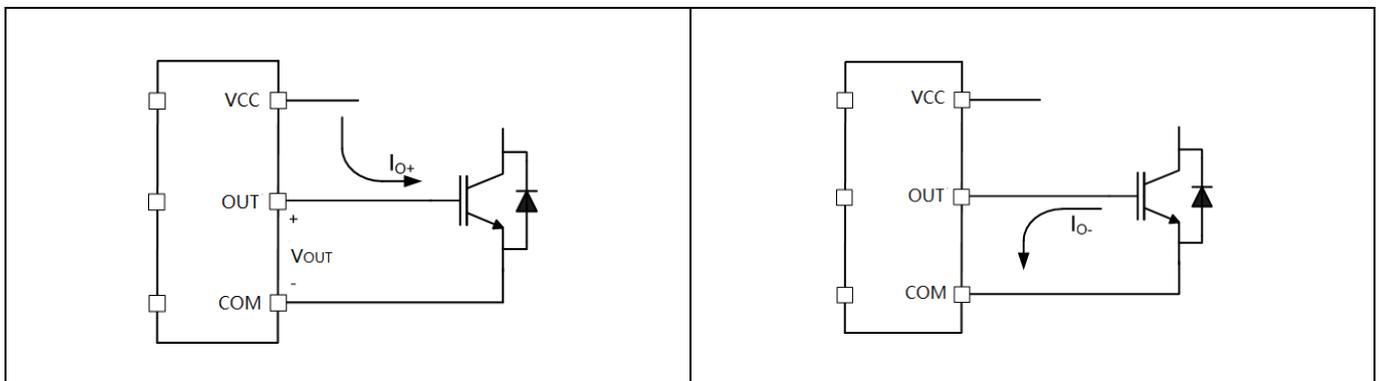


Figure 4 Gate output sourcing current

Figure 5 Gate output sinking current

### 5.2 开关和时间关系

1ED44176N01F 的输入和输出信号之间的关系如下图 6 所示。从图中，我们可以看到与该设备相关的几个时序参数（即  $t_{on}$ 、 $t_{off}$ 、 $t_r$  和  $t_f$ ）的定义。

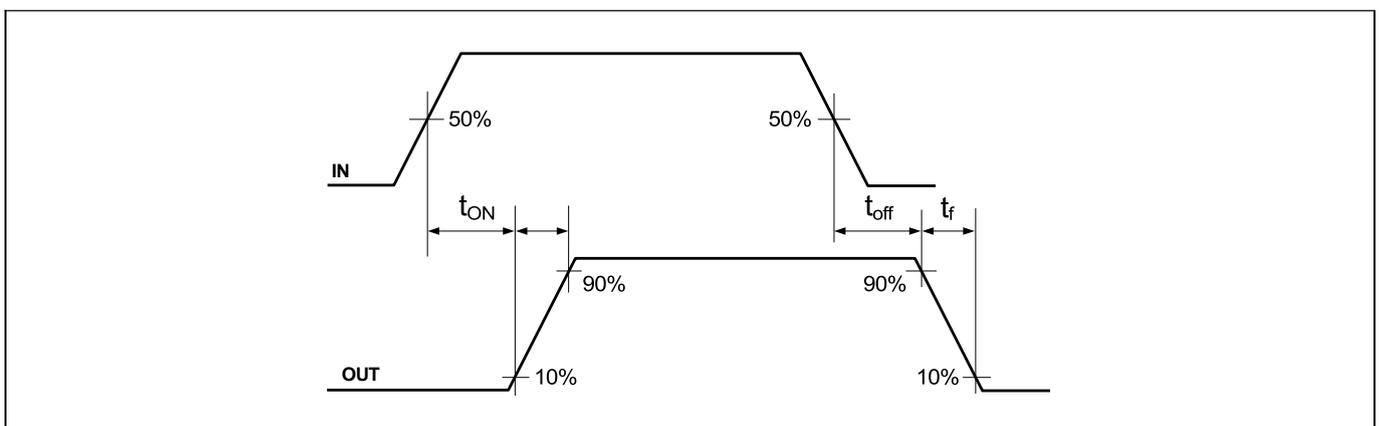


图 6 开关时间波形

### 5.3 输入逻辑电平兼容性

该 IC 的输入兼容标准 CMOS 和 TTL 输出。1ED44176N01F 设计兼容 3.3 V、5 V 和 15 V 逻辑电平信号。输入高阈值 ( $V_{INH}$ ) 典型值为 2.1 V，低阈值 ( $V_{INL}$ ) 典型值为 1 V。输入滞后功能可增强抗噪能力。1ED44176N01F 具有一项重要特性：当输入引脚处于悬空状态时，输出保持低电平状态。这是通过在输入引脚上使用 GND 下拉电阻实现的。图 7 显示了 1ED44176N01F 的输入信号、其输入阈值以及输入信号导致的 IC 逻辑状态。

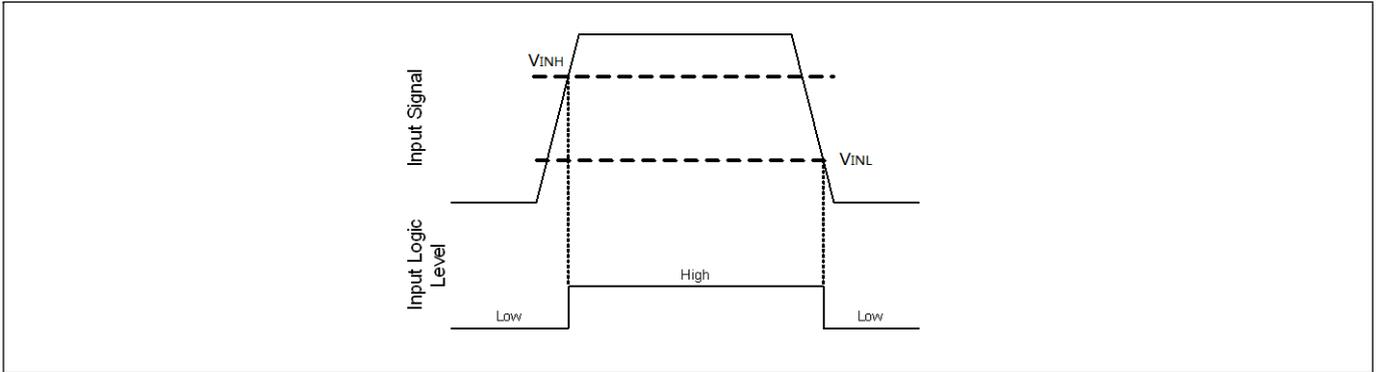


图 7 IN 输入阈值

### 5.4 欠压锁定 (Vcc)

1ED44176N01F 的 VCC 引脚供电电路块具有内部 UVLO 保护功能。上电后，如果 VCC 电压未达到  $V_{CCUV+}$  门限，驱动器将无法开启。此外，如果 VCC 电压降至  $V_{CCUV-}$  门限以下，且在工作期间 VCC 偏置电压低于  $V_{CCUV-}$  门限的时间超过 UVLO 滤波时间 ( $t_{VCCUV}$ )，欠压锁定电路将识别故障条件并关闭驱动器输出。此时，无论 IN 输入引脚的状态如何，EN/FLT 都将转为低电平状态，以便将故障情况通知控制器。约  $2\mu s$  的  $t_{VCCUV}$  有助于抑制 UVLO 电路产生的噪声，因此电源引脚上的负向电压尖峰可避免寄生 UVLO 事件。

当 VCC 高于  $V_{CCUV+}$  且长于  $t_{FLTCT}$  时，EN/FLT 变为高电平，OUT 将跟随输入信号 IN。(图 8 显示 UVLO 时间短于  $t_{FLTCT}$ )。

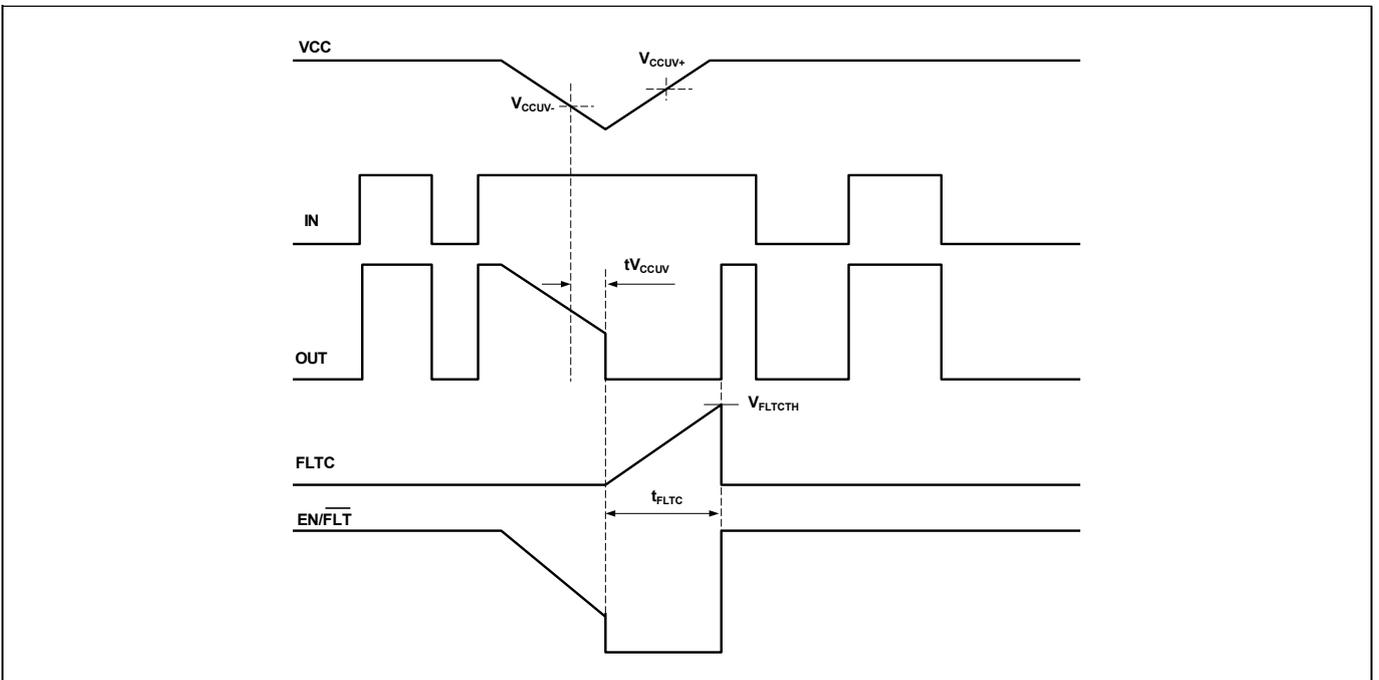


图 8 Vcc 欠压保护波形定义一

## 应用信息和其他详细信息

一旦 EN/FLT 进入 UVLO 模式，EN/FLT 将保持低电平，直到  $t_{FLT}$  结束且 VCC 电源电压高于  $V_{CCUV+}$ （图 9 显示 UVLO 时间长于  $t_{FLT}$ ）。

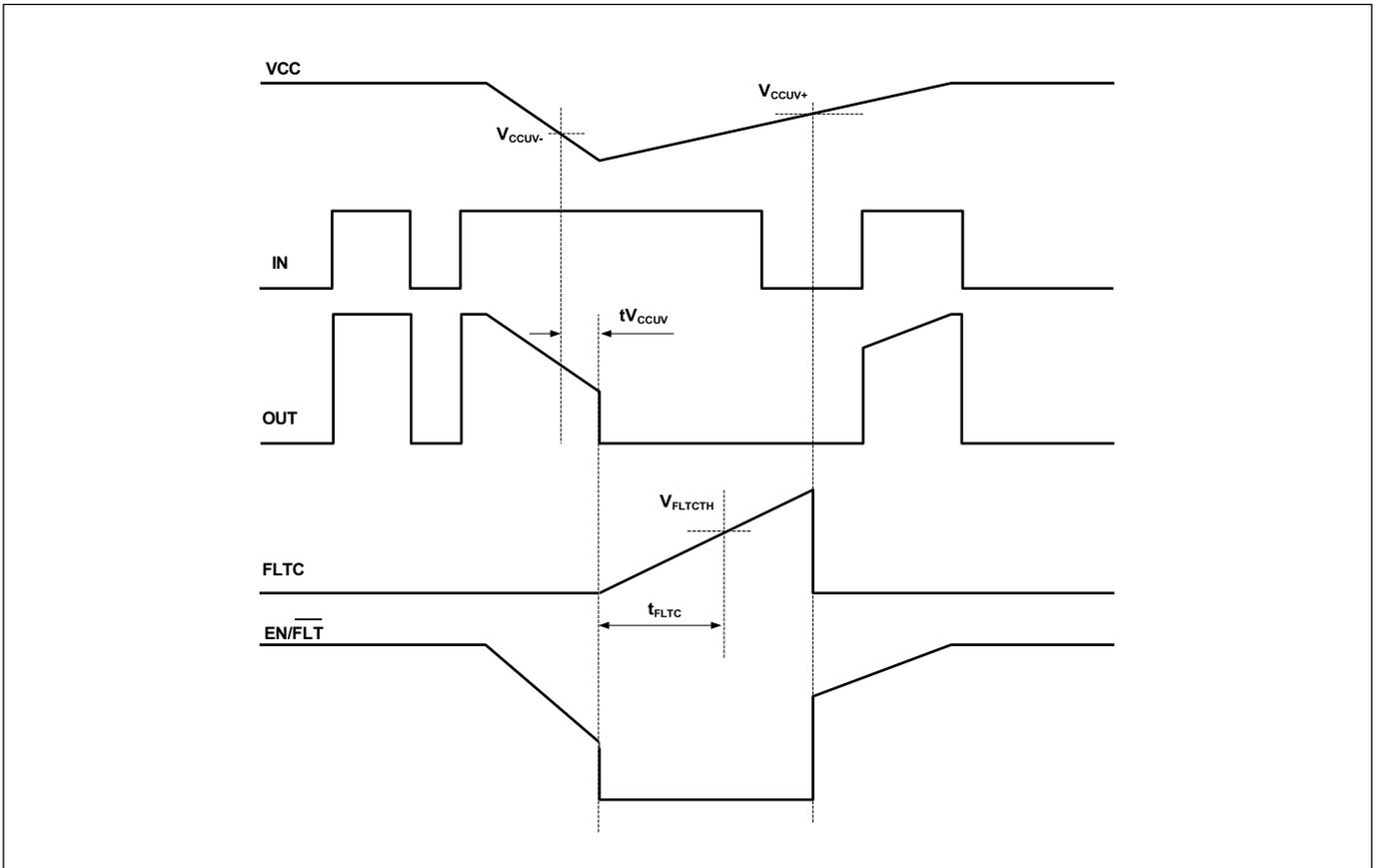


图 9 Vcc 欠压保护波形定义二

## 5.5 过流保护 (OCP)

1ED44176N01F 具有过流保护功能，其阈值  $V_{OCTH}$  位于 OCP 引脚。该引脚上的电压是电流检测电阻上的电压。为避免因电路寄生电容导致 MOSFET 或 IGBT 开关接通时出现快速大电流瞬态而误跳闸，在  $t_{BLK}$  期间有一个消隐间隔，可禁止过电流检测（如果内部  $t_{BLK}$  不足以抑制噪声，建议使用额外的 RC 滤波器）。 $t_{BLK}$  之后，当 OCP 引脚电压超过  $V_{OCTH}$  时，1ED44176N01F 将导致故障逻辑启动故障关断序列。该序列从产生故障信号开始。内部 MOSFET  $Q_{FLT}$  接通，EN/FLT 引脚下拉。

同时，1ED44176N01F 终止当前周期，并且栅极输出立即被拉低，并伴随内部传播延迟 ( $t_{OCPDEL}$ )，请参见图 10 和图 11。

图 10 是 1ED44176N01F 在升压应用中的示意图。图 11 是该应用的典型波形。

如果 EN/FLT 引脚进入过流保护模式，则 EN/FLT 引脚保持低电平，直至故障清除时间结束且 OCP 端电压低于过流阈值电压。

图 11 显示 OCP 时间短于  $t_{FLTCo}$ 。图 12 显示 OCP 时间长于  $t_{FLTCo}$ 。

应用信息和其他详细信息

注：如果 OCP 故障解除且时间长于故障清除时间 ( $t_{FLTC}$ )，EN/FLT 的内部下拉 MOSFET  $Q_{FLT}$  将被释放，EN/FLT 将再次被 Vdd 上拉，然后 OUT 将跟随输入信号 IN。

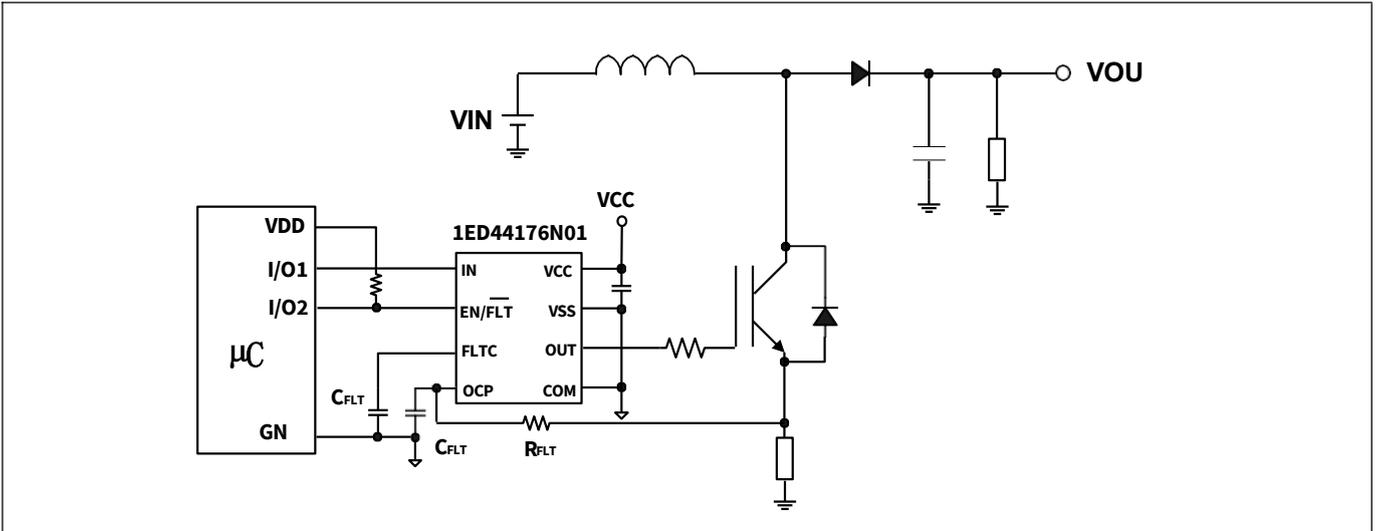


图 10 升压应用中的 1ED44176N01F

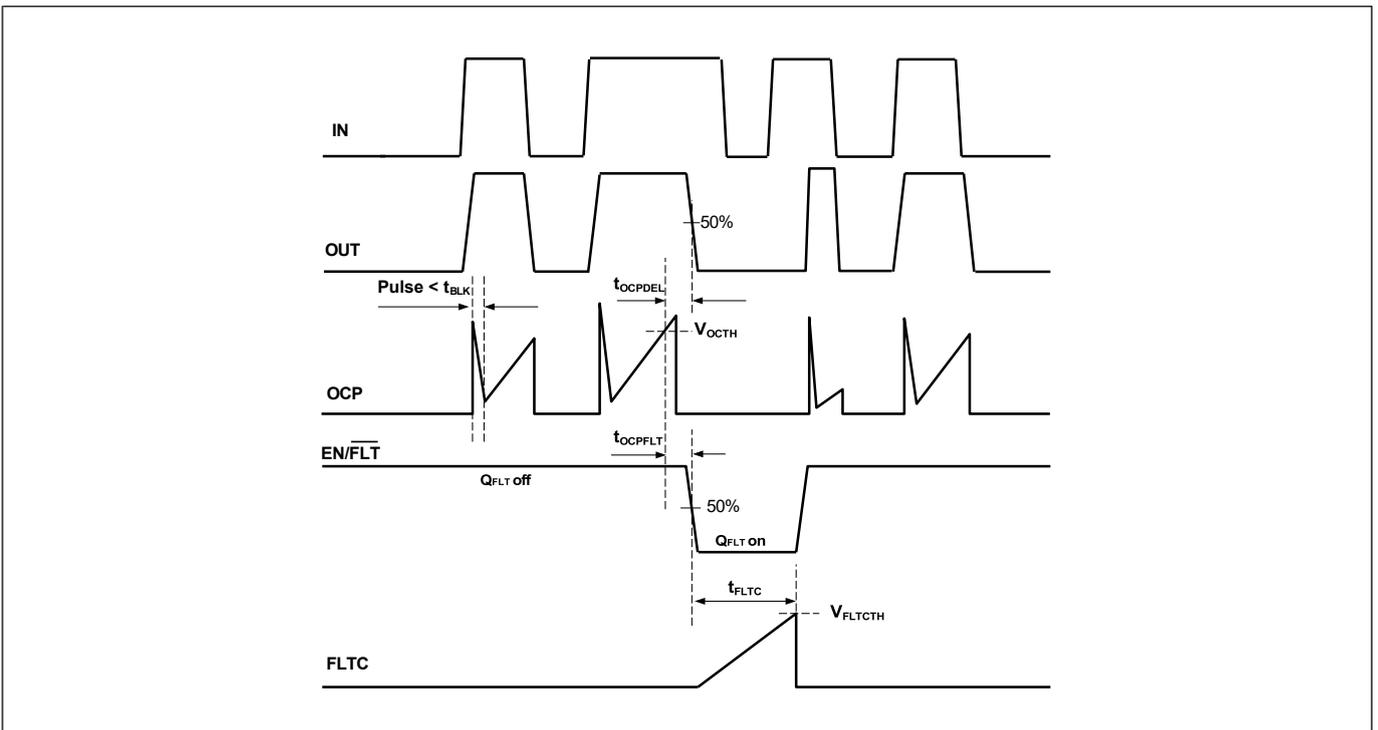


图 11 OCP 故障检测和故障清除波形

## 应用信息和其他详细信息

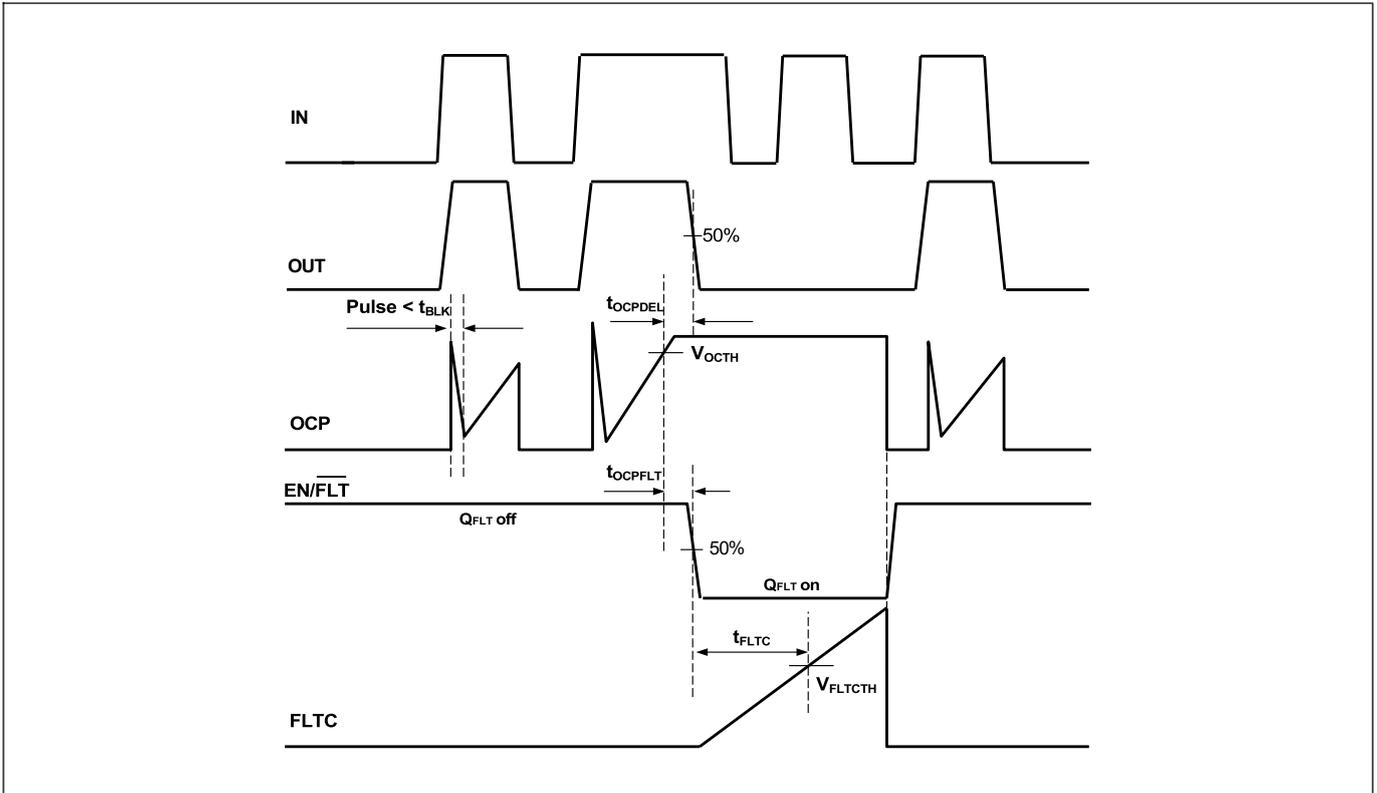


图 12 OCP 故障检测和故障清除波形

## 5.6 故障报告和可编程故障清除定时器

1ED44176N01F 提供一个专用故障报告输出引脚 (EN/FLT) 和一个可编程故障清除时间引脚 (FLTC)。有两种情况会导致驱动器通过 EN/FLT 引脚报告故障。第一种情况是 VCC 欠压，第二种情况是 OCP 引脚识别到故障。一旦发生故障，EN/FLT 引脚将被内部拉低至 VSS。EN/FLT 输出保持低电平状态，直到故障条件消除和故障清除计时器到期；一旦故障清除计时器到期，EN/FLT 引脚上的电压将恢复到其外部上拉电压。

故障清除时间段 ( $t_{FLTC}$ ) 的长度由连接在 FLTC 和 VSS ( $C_{FLTC}$ ) 之间的外部电容器编程设定。见图 10。

故障清除时间的长度可利用以下公式确定。

$$t_{FLTC} = C_{FLTC} * V_{FLTC TH} / I_{FLTC}$$

注：如果 OCP 最后时间长于  $t_{FLTC}$ ，则 EN/FLT 输出保持低电平，直到 OCP 输入电压低于 OCP 门限电压。参见图 12。

应用信息和其他详细信息

5.7 具有使能引脚

1ED44176N01F 具有使能功能，可关闭或启用输出。当 EN/FLT 被拉高（使能电压高于 $V_{ENH}$ ）时，输出可以正常工作；当 EN/FLT 被拉低（使能电压低于 $V_{ENL}$ ）时，输出被禁用。使能功能不锁存。1ED44176N01F 的输入、输出和使能信号之间的关系如下图 13 - 图 15 所示。从这些图中，我们可以看到与该器件相关的几个时序参数和阈值电压（即 $t_{DISA}$ 、 $t_{EN}$ 、 $V_{ENH}$ 和 $V_{ENL}$ ）的定义。

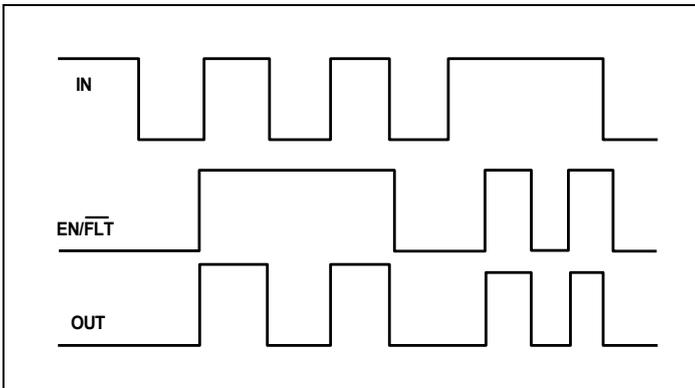


Figure 13 Input/output/enable pins timing diagram

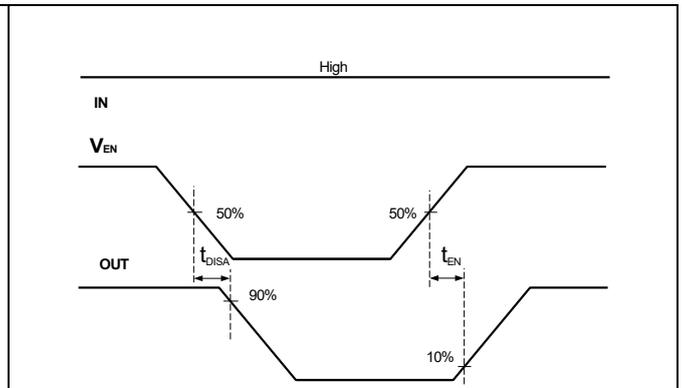


Figure 14 EN pin switching time waveform

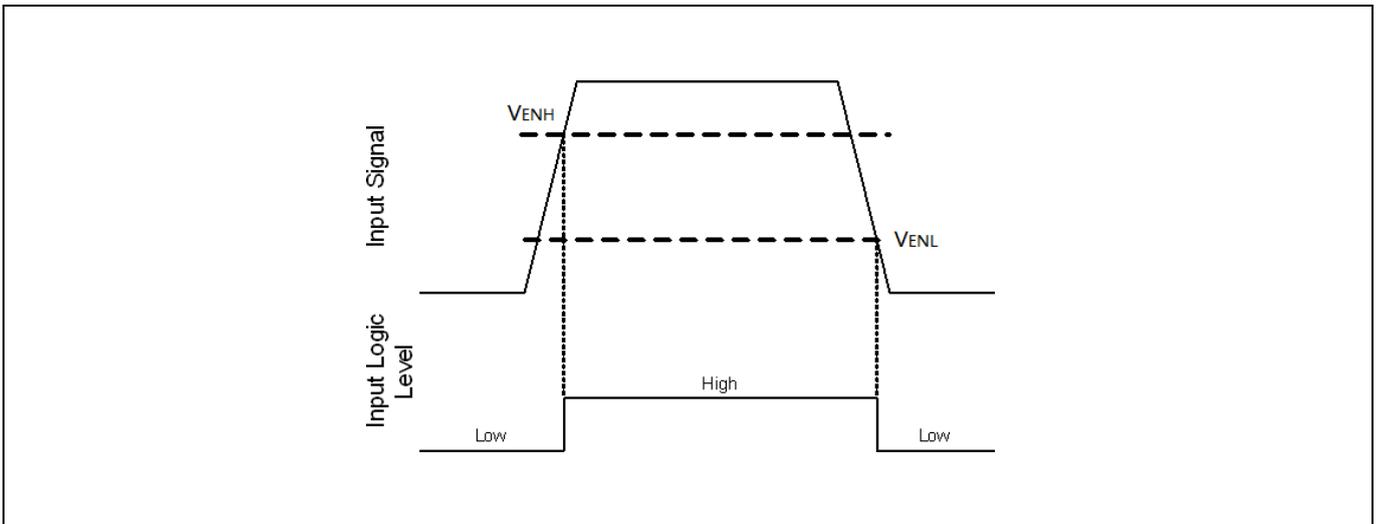


图 15 EN 输入阈值

封装外形尺寸

## 6 封装外形尺寸

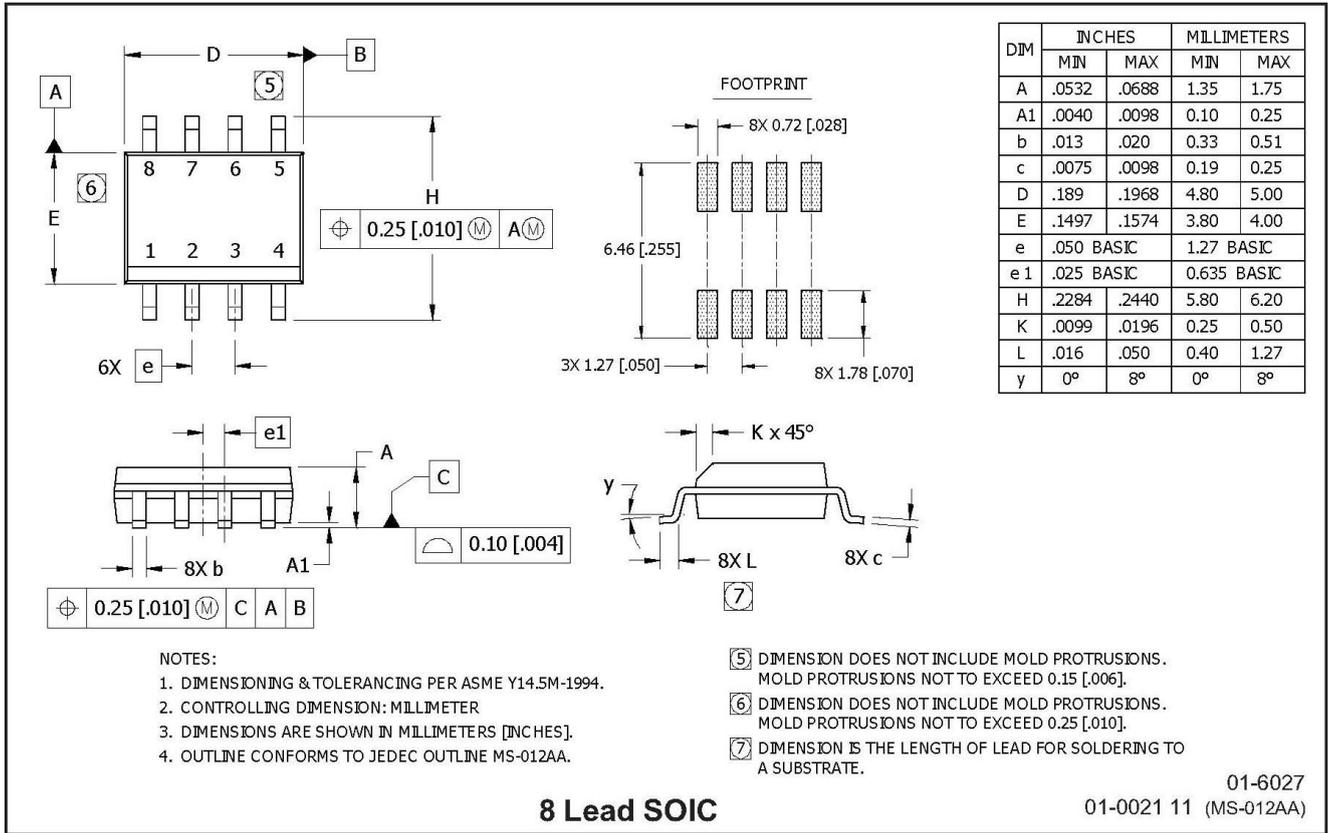
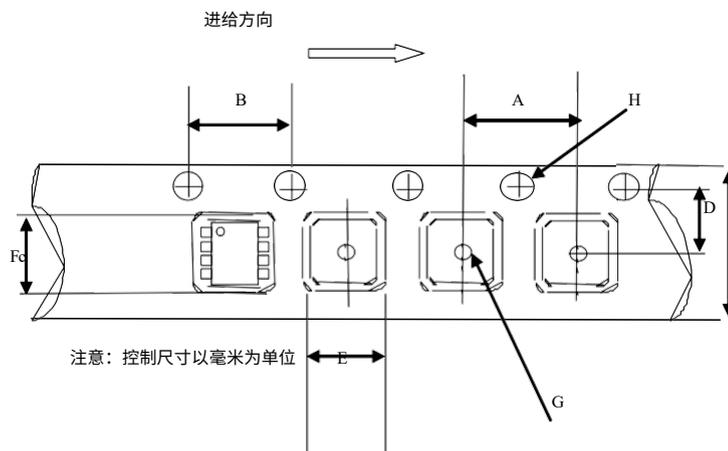


图 16 封装概述

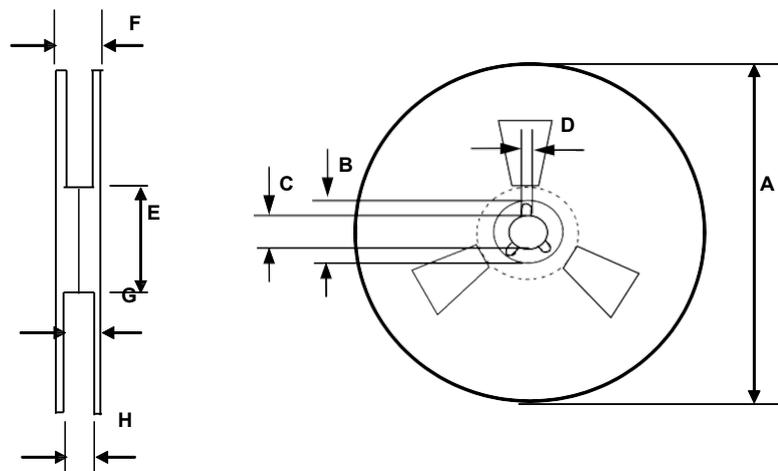
卷带详情: PG-DSO8

## 7 卷带详情: PG-DSO8



8SOICN 载带尺寸

| Code | Metric |       | Imperial |       |
|------|--------|-------|----------|-------|
|      | Min    | Max   | Min      | Max   |
| A    | 7.90   | 8.10  | 0.311    | 0.318 |
| B    | 3.90   | 4.10  | 0.153    | 0.161 |
| C    | 11.70  | 12.30 | 0.46     | 0.484 |
| D    | 5.45   | 5.55  | 0.214    | 0.218 |
| E    | 6.30   | 6.50  | 0.248    | 0.255 |
| F    | 5.10   | 5.30  | 0.200    | 0.208 |
| G    | 1.50   | n/a   | 0.059    | n/a   |
| H    | 1.50   | 1.60  | 0.059    | 0.062 |



8SOICN 卷轴尺寸

| Code | Metric |        | Imperial |        |
|------|--------|--------|----------|--------|
|      | Min    | Max    | Min      | Max    |
| A    | 329.60 | 330.25 | 12.976   | 13.001 |
| B    | 20.95  | 21.45  | 0.824    | 0.844  |
| C    | 12.80  | 13.20  | 0.503    | 0.519  |
| D    | 1.95   | 2.45   | 0.767    | 0.096  |
| E    | 98.00  | 102.00 | 3.858    | 4.015  |
| F    | n/a    | 18.40  | n/a      | 0.724  |
| G    | 14.50  | 17.10  | 0.570    | 0.673  |
| H    | 12.40  | 14.40  | 0.488    | 0.566  |

图 17 卷带包装细节

零件标记信息

### 8 零件标记信息

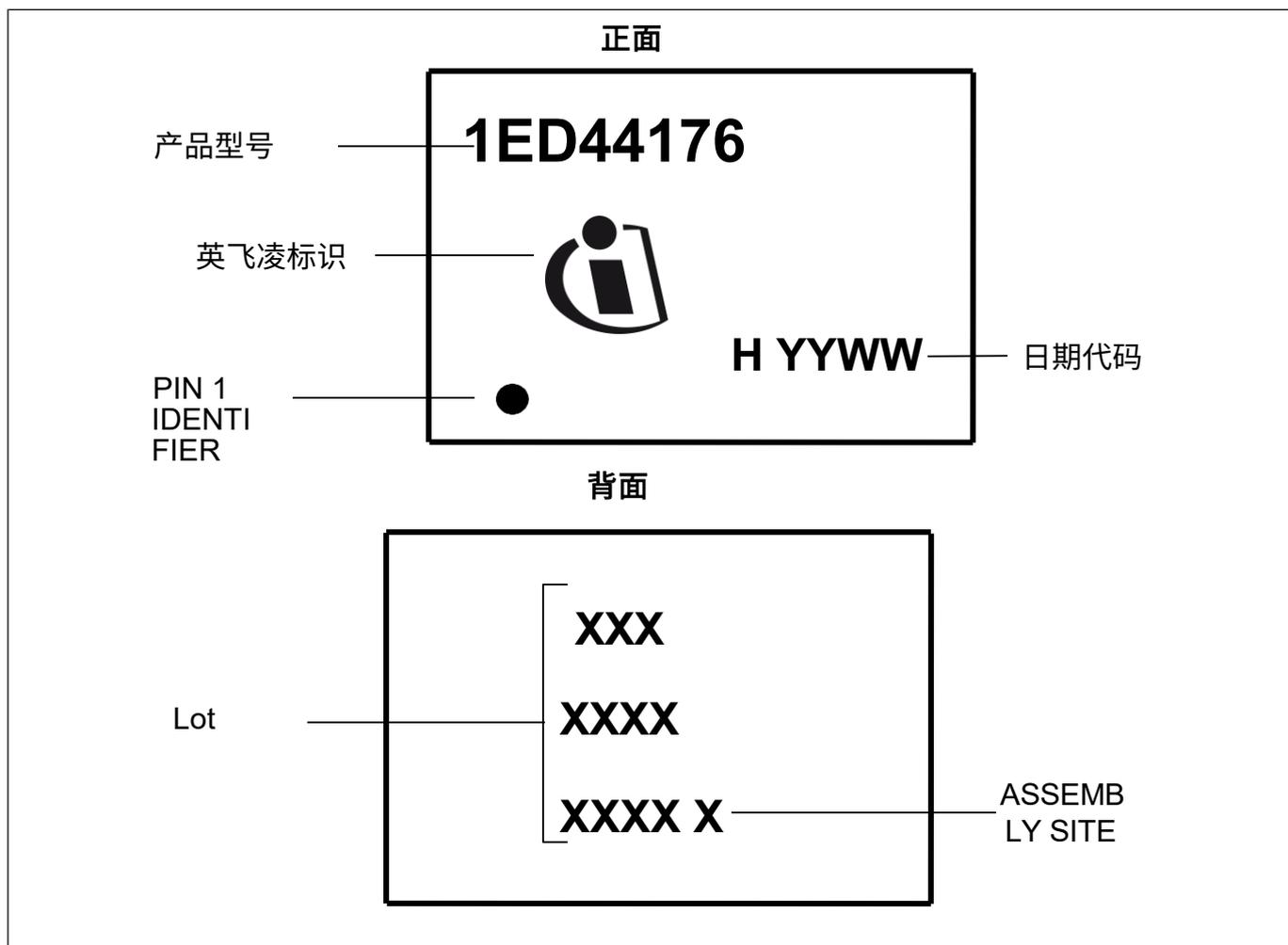


图 18 零件标记信息

## 类似产品

## 9 类似产品

| Channels | Typ. gate drive (I <sub>o+</sub> /I <sub>o-</sub> ) | Part number | Max supply voltage | UVLO (on/off) | Typ. prop. delay (on/off) | Logic  | Package options |
|----------|---|-------------|--------------------|---------------|---------------------------|--|-----------------|
|          | A   |             | V                  | V             | ns                        |  |                 |
| 1        | 1.5 / 1.5   | IRS44273L   | 25                 | 10.2 / 9.2    | 50 / 50                   | Single non-inverting channel<br>Dual OUT pins              | SOT23-5L        |
|          | 2.6 / 2.6   | 1ED44173    | 25                 | 8 / 7.3       | 34 / 34                   | Single negative current sense<br>OCP, fault out and ENABLE | SOT23-6-3       |
|          | 2.6 / 2.6   | 1ED44175    | 25                 | 11.9 / 11.4   | 50 / 50                   | Single negative current sense<br>OCP, fault out and ENABLE | SOT23-6-3       |
| 2        | 2.3 / 3.3   | IRS4426S    | 25                 |               | 50 / 50                   | Dual inverting channels                                    | SOIC-8L         |
|          |   | IRS44262S   | 20                 | 10.2 / 9.2    | 50 / 50                   | Dual inverting channels                                    | SOIC-8L         |
|          |   | IRS4427S    | 25                 |               | 50 / 50                   | Dual non-inverting channels                                | SOIC-8L         |
|          |   | IRS4428S    | 25                 |               | 50 / 50                   | Single inverting channel<br>Single non-inverting channel   | SOIC-8L         |

## 10 相关文档

1. AN2018-03 具有过电流保护和故障/使能功能的低压侧驱动器
2. AN2018-11 1ED44176N01F 评估板

## 修订记录

## 修订记录

| Document version | Date of release | Description of changes   |
|------------------|-----------------|--|
| 2.0              | 2018-06-27      | Create the document V 2.0  |
| 2.1              | 2019-06-13      | Optimize parameter in table 6                                      |
| 2.2              | 2019-10-15      | Optimize parameter in table 3                                      |
| 2.3              | 2020-07-16      | Update the truth table, part marking and table of similar products |
| 2.4              | 2025-01-30      | Update MSL specification   |



## 免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

**您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。**

## Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

## 重要通知

版本 2025-12-24

Infineon Technologies AG 出版，  
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG  
及其关联公司。  
保留所有权利。

Do you have a question about this  
document?

Email:

[erratum@infineon.com](mailto:erratum@infineon.com)

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。