

# 英飞凌 MOSFET 栅极驱动器 IED44173N01B

## 潜在应用

- 数字控制 PFC
- 家用电器
- 空调
- 工业应用
- 适用于单端拓扑的通用低侧栅极驱动器



1ED44173N01B 是一款低压功率 MOSFET 同相栅极驱动器。专有的抗门锁 CMOS 技术实现了坚固耐用的单片结构。逻辑输入兼容标准 CMOS 或 LSTTL 输出。输出驱动器具有电流缓冲级。1ED44173N01B 具有用于过流保护检测的 OCP 引脚和故障状态输出（一旦激活，EN/FLT 引脚将被内部下拉）。EN/FLT 需要外部上拉才能正常工作，下拉 EN/FLT 会禁用驱动器。V<sub>CC</sub> 引脚上的内部电路提供欠压锁定保护，可将输出保持在低位，直到 V<sub>CC</sub> 电源电压达到工作范围。

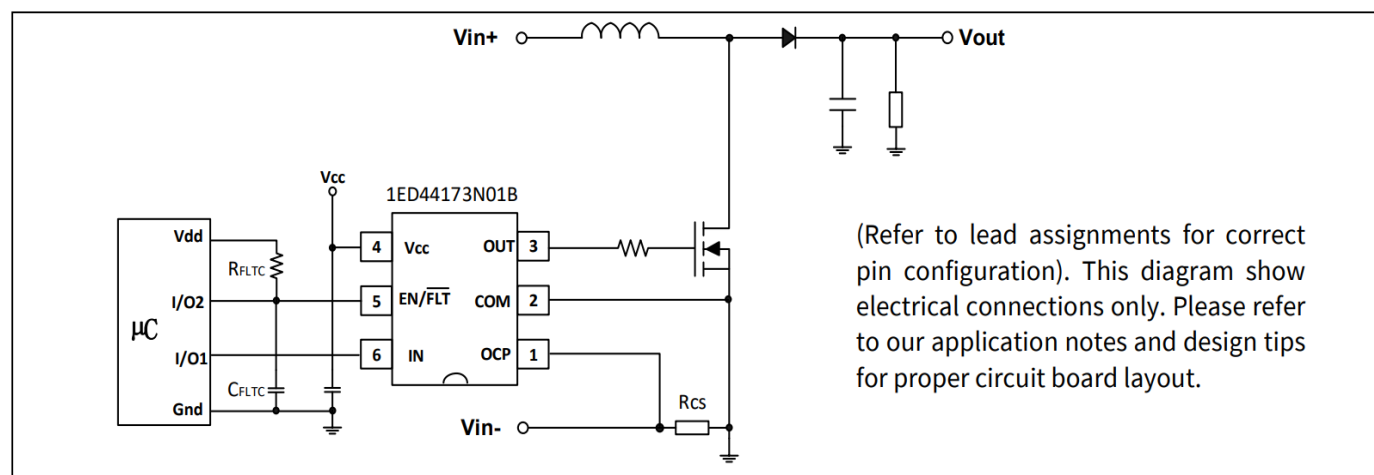


图 1 典型应用

| Product type | Package      | Standard pack |          | Orderable part number |
|--------------|--------------|---------------|----------|-----------------------|
|              |              | Form          | Quantity |                       |
| 1ED44173N01B | PG-SOT23-6-3 | Tape and Reel | 3000     | 1ED44173N01BXTSA1     |

符合 JEDEC JESD47/22 和 J-STD-020 相关测试的工业应用要求。

Revision 1.1  
2021-07-22

## 目录

|           |                                |           |
|-----------|--------------------------------|-----------|
| <b>1</b>  | <b>框图 .....</b>                | <b>3</b>  |
| <b>2</b>  | <b>引脚配置和功能 .....</b>           | <b>4</b>  |
| 2.1       | 引脚配置 .....                     | 4         |
| 2.2       | 输入/输出逻辑真值表 .....               | 5         |
| <b>3</b>  | <b>资质信息 .....</b>              | <b>6</b>  |
| <b>4</b>  | <b>电气参数 .....</b>              | <b>7</b>  |
| 4.1       | 绝对最大额定值 .....                  | 7         |
| 4.2       | 推荐运行条件 .....                   | 7         |
| 4.3       | 静态电气特性 .....                   | 8         |
| 4.4       | 动态电气特性 .....                   | 8         |
| <b>5</b>  | <b>应用信息和其他详细信息 .....</b>       | <b>10</b> |
| 5.1       | MOSFET 栅极驱动器 .....             | 10        |
| 5.2       | 开关和时间关系 .....                  | 10        |
| 5.3       | 输入逻辑兼容性 .....                  | 12        |
| 5.4       | 欠压锁定 ( $V_{CC}$ ) .....        | 12        |
| 5.5       | 过流保护 (OCP) .....               | 13        |
| 5.6       | 故障报告和可编程故障清除定时器 .....          | 14        |
| 5.7       | 具有使能引脚 .....                   | 14        |
| <b>6</b>  | <b>封装外形：PG-SOT23-6-3 .....</b> | <b>16</b> |
| <b>7</b>  | <b>卷带详情 .....</b>              | <b>17</b> |
| <b>8</b>  | <b>零件标记信息 .....</b>            | <b>18</b> |
| <b>9</b>  | <b>类似产品 .....</b>              | <b>19</b> |
| <b>10</b> | <b>相关文档 .....</b>              | <b>20</b> |
|           | <b>修订记录 .....</b>              | <b>21</b> |

## 1 框图

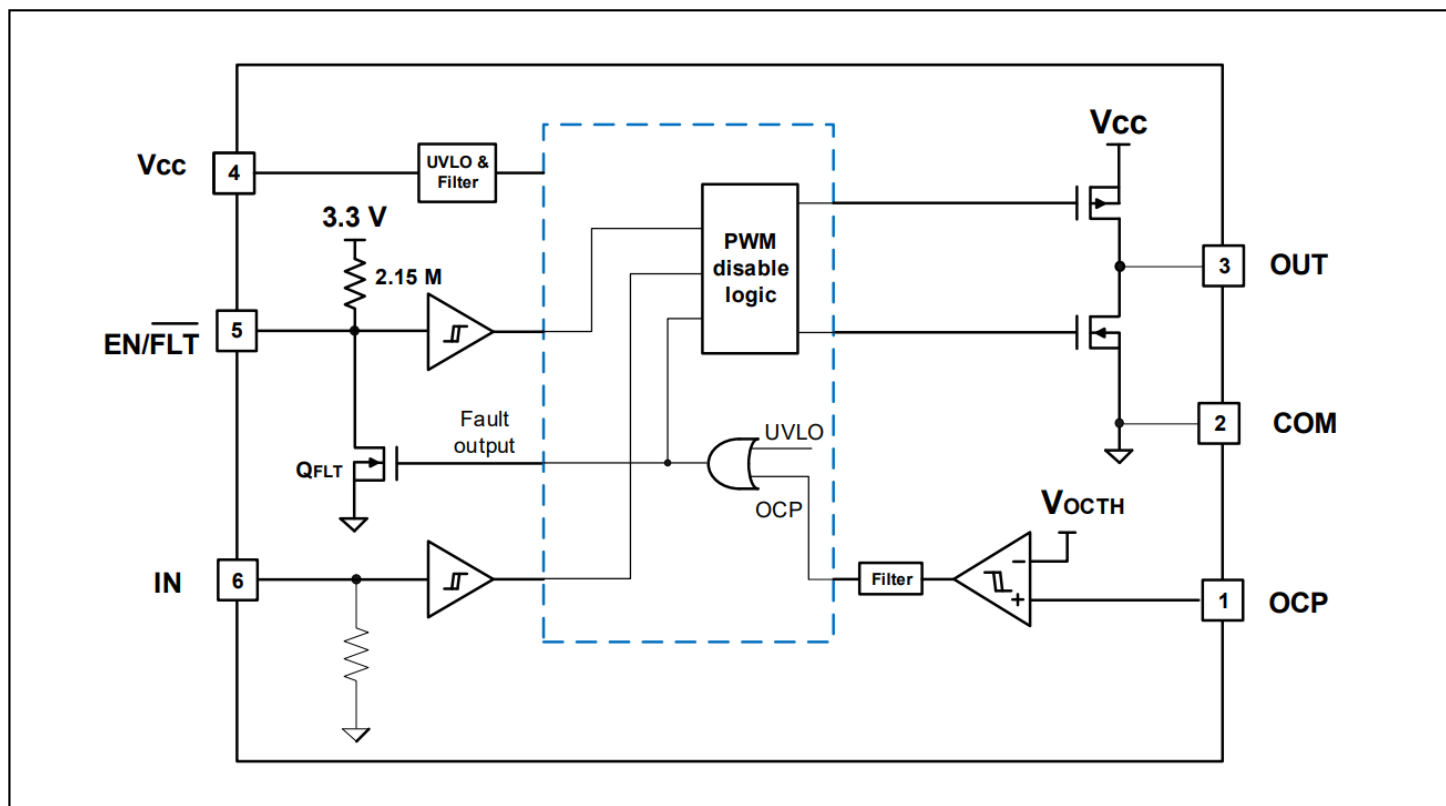


图 2 框图

## 2 引脚配置和功能

### 2.1 引脚配置

表 1 引脚配置

| Pin no. | Name                        | Function                                                                                                                                                                                                                                                                                                                                                                                                                           |
|---------|-----------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1       | OCP                         | Current sense input                                                                                                                                                                                                                                                                                                                                                                                                                |
| 2       | COM                         | Ground                                                                                                                                                                                                                                                                                                                                                                                                                             |
| 3       | OUT                         | Gate drive output                                                                                                                                                                                                                                                                                                                                                                                                                  |
| 4       | V <sub>CC</sub>             | Supply Voltage                                                                                                                                                                                                                                                                                                                                                                                                                     |
| 5       | EN/ $\overline{\text{FLT}}$ | Enable, fault reporting and fault clear time program pin, three functions: <ol style="list-style-type: none"> <li>1. Logic input to enable I/O functionality. I/O logic functions when ENABLE is high.</li> <li>2. Fault reporting function like over-current or undervoltage lockout, this pin has negative logic and an open-drain output.</li> <li>3. Fault clear time program with external resistor and capacitor.</li> </ol> |
| 6       | IN                          | Logic input for gate driver output (OUT), in phase                                                                                                                                                                                                                                                                                                                                                                                 |

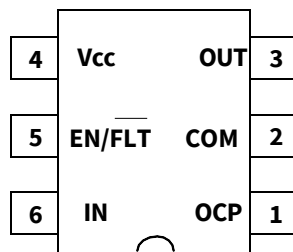


图 3 PG-SOT23-6-3 (顶视图)

## 2.2 输入/输出逻辑真值表

表 2 输入/输出逻辑真值表

| IN | UVLO <sup>1)</sup> | OCP <sup>2)</sup> | EN/ $\overline{\text{FLT}}$ <sup>3)</sup> | OUT | Note                                                                                                                                                    |
|----|--------------------|-------------------|-------------------------------------------|-----|---------------------------------------------------------------------------------------------------------------------------------------------------------|
| L  | H                  | L                 | H                                         | L   | OUT = L                                                                                                                                                 |
| H  | H                  | L                 | H                                         | H   | OUT = H                                                                                                                                                 |
| X  | L                  | X                 | L                                         | L   | OUT = L, EN/ $\overline{\text{FLT}}$ = L, (UVLO protection will disable input signals until EN/ $\overline{\text{FLT}}$ returns to high level.)         |
| X  | H                  | H                 | L                                         | L   | OUT = L, EN/ $\overline{\text{FLT}}$ = L, (Over current protection will disable input signals until EN/ $\overline{\text{FLT}}$ returns to high level.) |
| X  | H                  | X                 | L                                         | L   | OUT = L (Externally pull down EN/ $\overline{\text{FLT}}$ pin will disable I/O logic until EN/ $\overline{\text{FLT}}$ returns to high level.)          |

1) UVLO“L”状态为欠压保护。

2) OCP“H”状态为过流保护。

3) EN/ $\overline{\text{FLT}}$ “H”状态表示EN/ $\overline{\text{FLT}}$ 引脚外部上拉，内部下拉 MOSFET (QFLT) 关闭 (参见框图。)

### 3 资质信息

|                                   |                      |                                                                                                                                                                |
|-----------------------------------|----------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------|
| <b>Qualification level</b>        |                      | Industrial <sup>1)</sup>                                                                                                                                       |
|                                   |                      | Comments: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level. |
| <b>Moisture sensitivity level</b> |                      | MSL1 <sup>2)</sup> 260°C<br>(per JEDEC standard J-STD-020)                                                                                                     |
| <b>ESD</b>                        | Charged device model | 1.5 kV<br>(per ANSI/ESDA/JEDEC standard JS-002)                                                                                                                |
|                                   | Human body model     | 3 kV<br>(per ANSI/ESDA/JEDEC standard JS-001)                                                                                                                  |
| <b>IC latch-up test</b>           |                      | Class II, Level A<br>(per JESD78)                                                                                                                              |
| <b>RoHS compliant</b>             |                      | Yes                                                                                                                                                            |

- 1) 如果用户有此要求，可提供更高的资质等级。如需更多信息，请联系英飞凌销售代表。
- 2) 此处列出的特定封装类型可能具有更高的 MSL 等级。如需更多信息，请联系英飞凌销售代表。

## 4 电气参数

### 4.1 绝对最大额定值

绝对最大额定值表示持续的极限值，超过该极限值可能会损坏器件。器件可能无法正常工作或无法在建议工作条件以上运行，因此不建议对器件施加超过这些极限的应力。此外，长时间暴露于超过建议工作条件的应力可能会影响器件的可靠性。所有电压参数均为以COM为参考的绝对电压。热阻抗和功耗额定值是在电路板安装且空气静止的条件下测得的。

**表 3 绝对最大额定值**

| Symbol                  | Definition                                                        | Min   | Max            | Units                     |
|-------------------------|-------------------------------------------------------------------|-------|----------------|---------------------------|
| $V_{CC}$                | Fixed supply voltage                                              | - 0.3 | 25             | V                         |
| $V_O$                   | Output voltage (OUT)                                              | - 0.3 | $V_{CC} + 0.3$ |                           |
| $V_{OCP}$               | Voltage at current sense pin (OCP)                                | - 10  | $V_{CC} + 0.3$ |                           |
| $V_{EN/\overline{FLT}}$ | Voltage at enable and fault reporting pin (EN/ $\overline{FLT}$ ) | - 0.3 | $V_{CC} + 0.3$ |                           |
| $V_{IN}$                | Logic input voltage (IN)                                          | - 10  | $V_{CC} + 0.3$ |                           |
| $P_D$                   | Package power dissipation @ $T_A \leq 25^\circ\text{C}$           | —     | 0.5            | W                         |
| $R_{thJA}$              | Thermal resistance, junction to ambient                           |       | 250            | $^\circ\text{C}/\text{W}$ |
| $T_J$                   | Junction temperature                                              | - 40  | 150            | $^\circ\text{C}$          |
| $T_S$                   | Storage temperature                                               | - 55  | 150            |                           |
| $T_L$                   | Lead temperature (soldering, 10 seconds)                          | —     | 260            |                           |

### 4.2 推荐运行条件

为了正常运行，应在建议的条件下使用该设备。除非表中另有说明，所有电压参数均为以COM为参考的绝对电压。

**表 4 推荐运行条件**

| Symbol                  | Definition                                                        | Min  | Max      | Units            |
|-------------------------|-------------------------------------------------------------------|------|----------|------------------|
| $V_{CC}$                | Fixed supply voltage                                              | 8.6  | 20       | V                |
| $V_O$                   | Output voltage                                                    | COM  | $V_{CC}$ |                  |
| $V_{OCP}$               | Voltage at current sense pin (OCP)                                | -5   | $V_{CC}$ |                  |
| $V_{EN/\overline{FLT}}$ | Voltage at enable and fault reporting pin (EN/ $\overline{FLT}$ ) | 0    | $V_{CC}$ |                  |
| $V_{IN}$                | Logic input voltage (IN)                                          | - 5  | $V_{CC}$ |                  |
| $T_A$                   | Ambient temperature                                               | - 40 | 125      | $^\circ\text{C}$ |

### 4.3 静态电气特性

除非另有说明, 否则  $V_{CC}=15V$ ,  $T_A=25^{\circ}C$ 。  $V_{INL}$ ,  $V_{INH}$ ,  $V_{ENL}$ ,  $V_{ENH}$ ,  $V_{OCTH}$  以及  $I_{IN}$  和  $I_{FLT}$  参数以 COM 为参考, 适用于输入引脚: IN、OCP 和 EN/FLT。  $V_O$  和  $I_O$  参数以 COM 为参考, 适用于输出引脚: OUT。

表 5 静态电气特性

| Symbol      | Definition                                            | Min  | Typ  |  | Max  | Units   | Test Conditions                                   |
|-------------|-------------------------------------------------------|------|------|--|------|---------|---------------------------------------------------|
| $V_{CCUV+}$ | $V_{CC}$ supply undervoltage positive going threshold | 7.4  | 8.0  |  | 8.6  | V       |                                                   |
| $V_{CCUV-}$ | $V_{CC}$ supply undervoltage negative going threshold | 6.7  | 7.3  |  | 7.8  |         |                                                   |
| $V_{CCUVH}$ | $V_{CC}$ supply undervoltage lockout hysteresis       | —    | 0.7  |  | —    |         |                                                   |
| $V_{INL}$   | Logic “0” input voltage (OUT = LO)                    | 0.8  | 1.0  |  | 1.2  |         |                                                   |
| $V_{INH}$   | Logic “1” input voltage (OUT = HI)                    | 1.9  | 2.1  |  | 2.3  |         |                                                   |
| $V_{ENL}$   | Logic “0” disable voltage                             | 0.8  | 1.0  |  | 1.2  |         |                                                   |
| $V_{ENH}$   | Logic “1” enable voltage                              | 1.9  | 2.1  |  | 2.3  |         |                                                   |
| $V_{OH}$    | High level output voltage, $V_{CC}-V_{OUT}$           | —    | 0.02 |  | 0.1  |         |                                                   |
| $V_{OL}$    | Low level output voltage, $V_{OUT}$                   | —    | 0.02 |  | 0.1  | mV      | $I_O = 2\text{ mA}$                               |
| $V_{OCTH}$  | Current limit threshold voltage                       | -259 | -246 |  | -233 |         | $I_O = 2\text{ mA}$                               |
| $I_{IN+}$   | Logic “1” input bias current IN pin                   | 35   | 50   |  | 70   | $\mu A$ | $V_{IN} = 5\text{ V}$                             |
| $I_{IN-}$   | Logic “0” input bias current IN pin                   | -10  | -6   |  | —    |         | $V_{IN} = 0\text{ V}$                             |
| $I_{QCC}$   | Quiescent $V_{CC}$ supply current                     | —    | 700  |  | 1200 |         | $V_{IN} = 0\text{ V or } 5\text{ V}$              |
| $I_{O+}$    | Output sourcing short circuit pulsed current          | 2    | 2.6  |  | —    | A       | $V_O = 0\text{ V}, PW \leq 2\text{ }\mu s$        |
| $I_{O-}$    | Output sinking short circuit pulsed current           | 2    | 2.6  |  | —    |         | $V_O = 15\text{ V}, PW \leq 2\text{ }\mu s$       |
| $I_{FLT}$   | EN/FLT pull down sinking current                      | 18   | —    |  | —    | mA      | $V_{EN/FLT} = 0.4\text{ V}$                       |
| $V_{ACTSD}$ | Active shut down voltage                              | —    | 2.0  |  | 2.3  | V       | $V_{CC} = \text{open},$<br>$I_{OUT}/I_{O-} = 0.1$ |

### 4.4 动态电气特性

除非另有说明,  $V_{CC}=15\text{ V}$ 、 $T_A=25^{\circ}C$  和  $C_L=1000\text{ pF}$ 。

表 6 动态电气特性

| Symbol       | Definition                                | Min | Typ | Max | Units   | Test Conditions                                                                                                                 |
|--------------|-------------------------------------------|-----|-----|-----|---------|---------------------------------------------------------------------------------------------------------------------------------|
| $t_{on}$     | Turn-on propagation delay                 | 27  | 34  | 45  | ns      | Figure 6 $V_{IN}$ pulse = 5 V                                                                                                   |
| $t_{off}$    | Turn-off propagation delay                | 27  | 34  | 45  |         |                                                                                                                                 |
| $t_r$        | Turn-on rise time                         | —   | 5   | —   |         |                                                                                                                                 |
| $t_f$        | Turn-off fall time                        | —   | 5   | —   |         |                                                                                                                                 |
| $t_{DISA}$   | Disable propagation delay                 | 27  | 34  | 45  |         | Figure 12 $V_{EN}$ pulse = 5 V                                                                                                  |
| $t_{OCPDEL}$ | Over current protection propagation delay | —   | 97  | 140 |         | Figure 9, Figure 10 $R_{EN} = 10\text{ k}\Omega$ to $V_{CC}$<br>$V_{OCP}$ pulse = -0.5 V                                        |
| $t_{OCPFLT}$ | OCP to low level EN/FLT signal delay      | —   | 97  | 150 |         |                                                                                                                                 |
| $t_{FLTC}$   | FAULT clear time                          | 80  | 103 | 130 | $\mu s$ | Figure 9, Figure 10 $V_{dd} = 3.3\text{ V}$<br>$R_{FLTC} = 1\text{ M}\Omega$ to $V_{dd}$ ,<br>$C_{FLTC} = 150\text{ pF}$ to COM |
| $t_{BLK}$    | Over current protection blanking time     | 30  | 50  | 80  | ns      | $R_{FLT} = 0\text{ }\Omega$ , $C_{FLT} = \text{NC}$<br>$V_{OCP}$ pulse = -0.5 V                                                 |

**IED44173N01B**

**带过流保护的单通道低侧栅极驱动器 IC**

|                    |                                           |   |   |   |    |          |
|--------------------|-------------------------------------------|---|---|---|----|----------|
| tv <sub>CCUV</sub> | V <sub>CC</sub> supply UVLO filter time * | — | 2 | — | μs | Figure 8 |
|--------------------|-------------------------------------------|---|---|---|----|----------|

\*参数通过设计验证，未经生产测试。

## 5 应用信息和其他详细信息

有关以下主题的信息包含在数据表的此部分中的小节中。

- MOSFET 栅极驱动器
- 开关和时间关系
- 输入逻辑兼容性
- 欠压锁定功保护功能
- 过流保护 (OCP)
- 故障报告和可编程故障清除定时器
- 具有使能引脚

有关接口电路示例和推荐的布局指南，请参阅**1ED44173N01B 应用说明 AN2020-09**具有快速过流保护和故障/启用（负电流感应）的低侧 MOSFET 驱动器。

### 5.1 MOSFET 栅极驱动器

1ED44173N01B 设计用于驱动 MOSFET 功率器件。图 4 和图 5 展示了与驱动器栅极驱动功能相关的几个参数。用于驱动功率开关栅极的驱动器输出电流定义为  $I_{O+}$ 。驱动外部功率开关栅极的电压定义为  $V_{OUT}$ 。

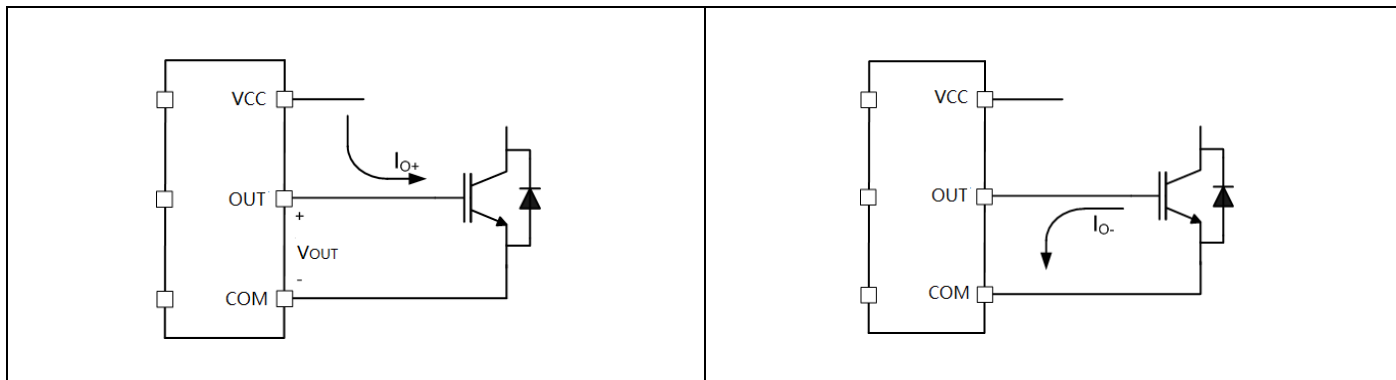


图 4 栅极输出拉电流

图 5 栅极输出灌电流

### 5.2 开关和时间关系

1ED44173N01B 的输入和输出信号之间的关系如下图 6 所示。从图中，我们可以看到与该设备相关的几个时序参数（即  $t_{on}$ ， $t_{off}$ ， $t_r$  和  $t_f$ ）的定义。

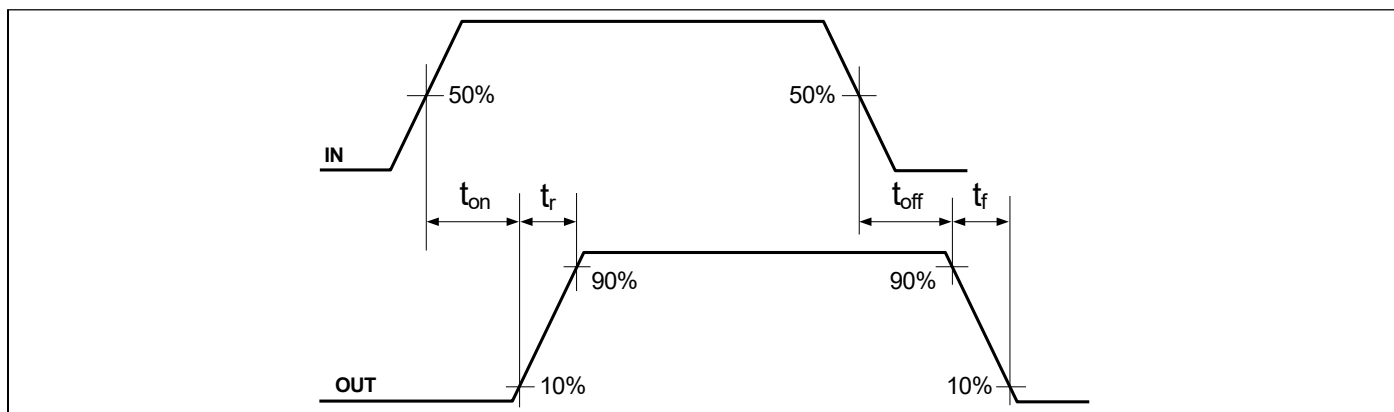


图 6 开关时间波形

### 5.3 输入逻辑兼容性

该 IC 的输入兼容标准 CMOS 和 TTL 输出。1ED44173N01B 设计兼容 3.3 V、5 V 和 15 V 逻辑电平信号。输入高阈值 ( $V_{INH}$ ) 典型值为 2.1 V，低阈值 ( $V_{INL}$ ) 典型值为 1 V。输入滞后功能可增强抗噪能力。1ED44173N01B 具有一项重要特性：当输入引脚处于悬空状态时，输出保持低电平状态。这是通过在输入引脚上使用 GND 下拉电阻实现的。图 7 显示了 1ED44173N01B 的输入信号、其输入阈值以及输入信号导致的 IC 逻辑状态。

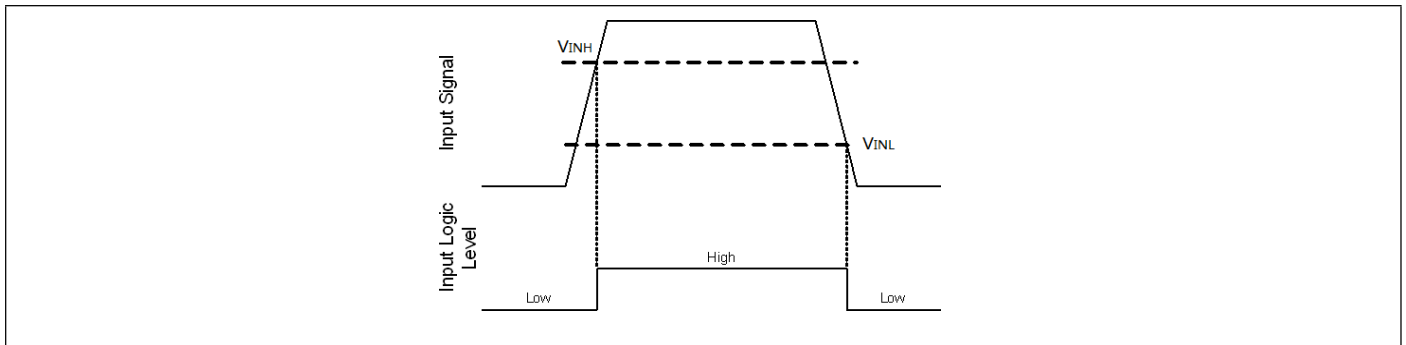


图 7 IN 输入阈值

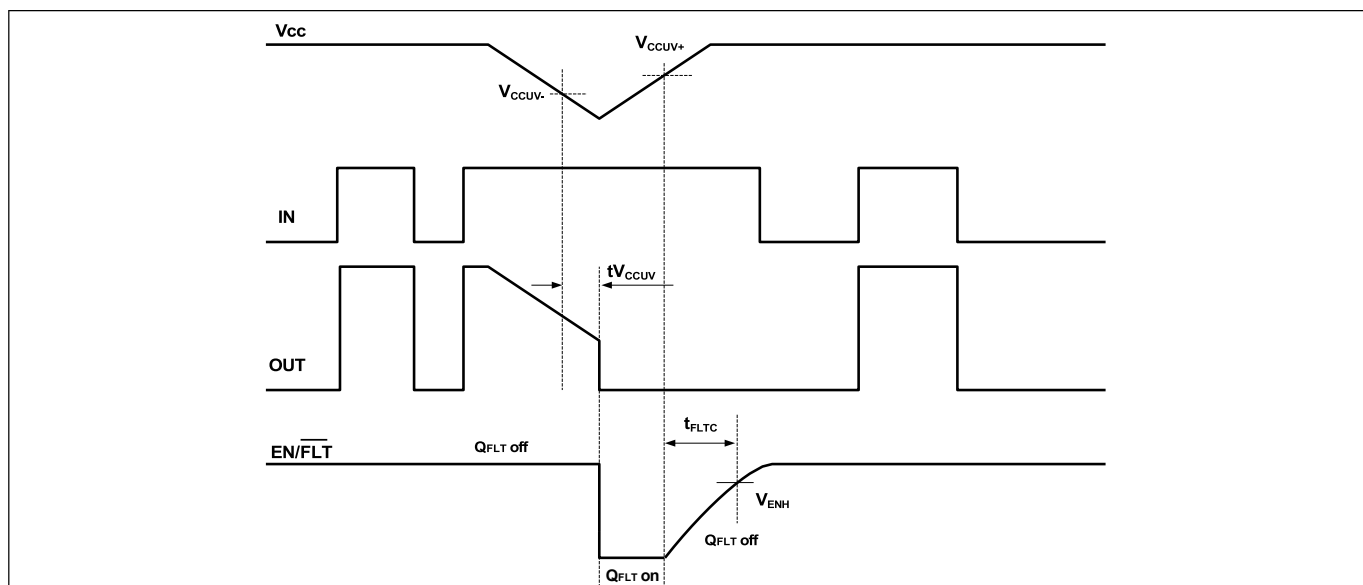
### 5.4 欠压锁定 ( $V_{CC}$ )

1ED44173N01B 的  $V_{CC}$  引脚电源电路模块内置有 UVLO 保护功能。当  $V_{CC}$  偏置电压低于  $V_{CCUV-}$  阈值的时间超过 UVLO 滤波时间 ( $t_{VCCUV}$ ) 时，无论 IN 输入状态如何， $V_{CC}$  UVLO 功能都会将输出保持在低电平。

同时，内部 MOSFET  $Q_{FLT}$  导通， $\overline{EN/FLT}$  引脚被内部下拉至 COM。 $\overline{EN/FLT}$  输出保持低电平状态，直至 UVLO 移除；一旦 UVLO 移除，内部 MOSFET  $Q_{FLT}$  关断， $\overline{EN/FLT}$  引脚上的电压由外部电压  $V_{DD}$  充电。故障清除时间 ( $t_{FLT}$ ) 的长度由电容的指数充电特性决定，其中时间常数由  $R_{FLT}$  和  $C_{FLT}$  设置。

当  $V_{CC}$  高于  $V_{CCUV+}$  且长于故障清除时间 ( $t_{FLT}$ ) 时，OUT 仍然保持低电平，直到下一个输入信号 IN 变为高电平。（见图 8）

大约 2  $\mu$ s 的滤波时间 ( $t_{VCCUV}$ ) 有助于抑制来自 UVLO 电路的噪声，从而避免电源引脚上的负向电压尖峰导致的 UVLO 事件。

图 8  $V_{CC}$  欠压保护波形定义

## 5.5 过流保护 (OCP)

1ED44173N01B 具有过流保护功能，其 OCP 引脚输入阈值为  $V_{CSTH}$ 。此引脚的电压是系统电流检测电阻上感测到的负压降。OCP 引脚最高可支持 -10 VDC 的负输入。为避免由于电路寄生电容导致 MOSFET 导通时发生快速大电流导通瞬态而导致误触发，设置了一个消隐间隔，该间隔可在  $t_{BLK}$  期间禁用过流检测（如果内部  $t_{BLK}$  在噪声很大的电路中不够用，建议使用额外的 RC 滤波器）。在  $t_{BLK}$  之后，如果 OCP 引脚电压超过  $V_{CSTH}$ ，1ED44173N01B 会引发故障逻辑，从而启动故障关断序列。该序列首先生成故障信号，然后内部 MOSFET  $Q_{FLT}$  导通， $\overline{EN/FLT}$  引脚被下拉。

同时，1ED44173N01B 终止当前周期，并且栅极输出立即被拉低，并伴随内部传播延迟 ( $t_{OCPDEL}$ )，请参见图 9 和图 10。

图 9 是 1ED44173N01B 在升压应用中的电路图。图 10 是该应用的典型波形图。如果 OCP 故障条件移除， $\overline{EN/FLT}$  的内部下拉 NMOS 管将被释放， $\overline{EN/FLT}$  将再次被  $V_{DD}$  上拉，但输出仍然保持低电平，直到下一个输入信号 IN 变为高电平。

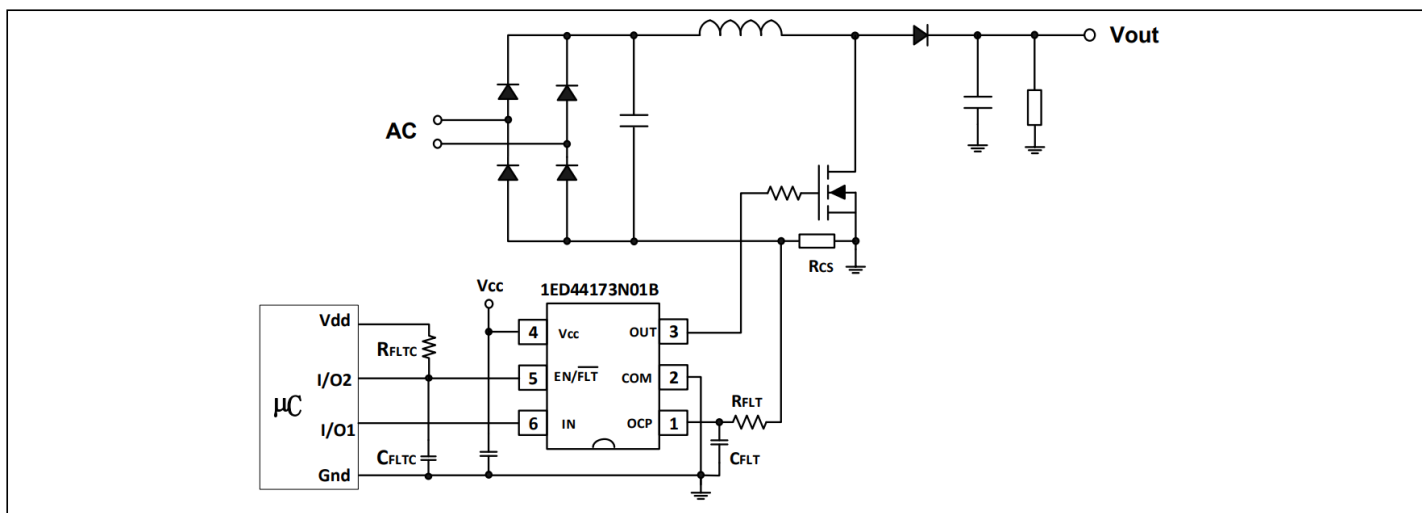


图 9 1ED44173N01B 在升压应用中

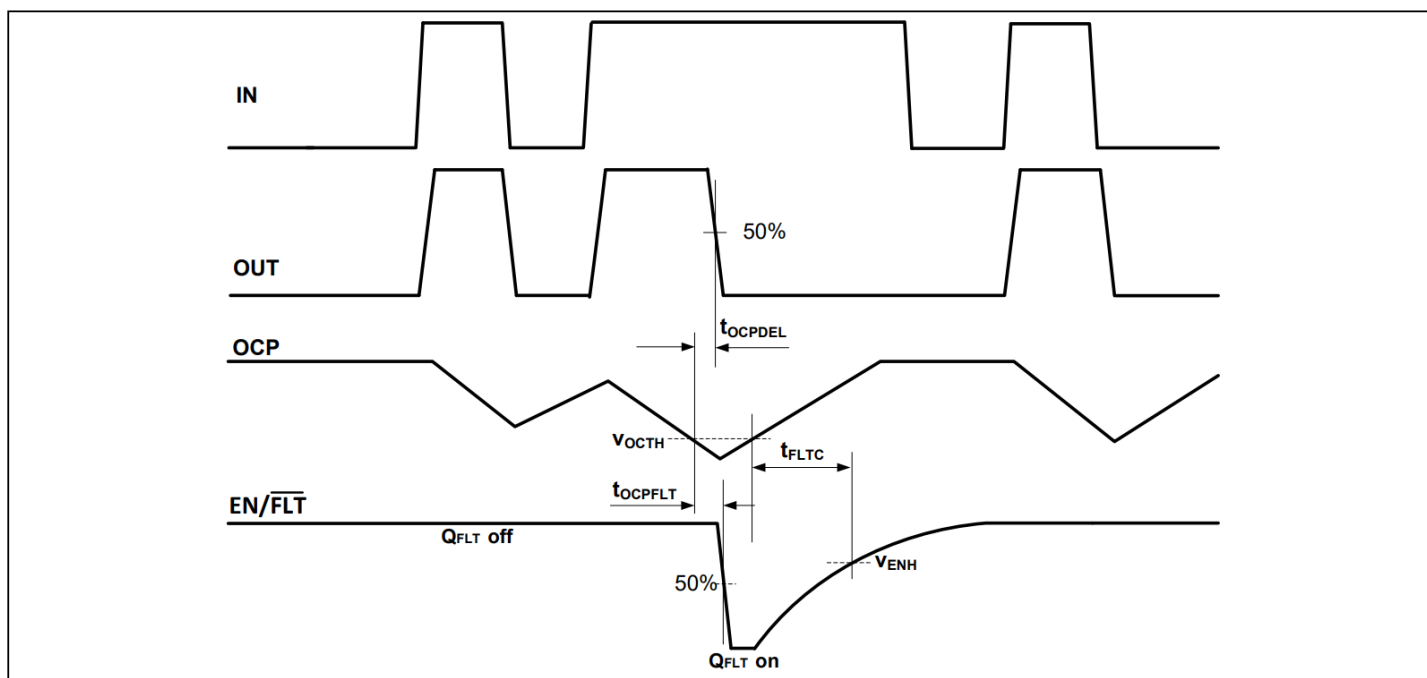


图 10 OCP 故障检测和故障清除波形

## 5.6 故障报告和可编程故障清除定时器

1ED44173N01B 提供集成故障报告输出和可调故障清除定时器。两种情况会导致驱动器通过 EN/FLT 引脚报告故障。第一种是 VCC 欠压，第二种是 OCP 引脚识别到故障。一旦发生故障，EN/FLT 引脚将被内部拉至 COM。EN/FLT 输出保持低电平状态，直到故障消除且内部下拉 NMOS QFLT 关闭，EN/FLT 引脚上的电压由外部上拉电压充电。

故障清除时间周期 (t<sub>FLTC</sub>) 的长度由电容器的指数充电特性决定，其中时间常数由 R<sub>FLTC</sub> 和 C<sub>FLTC</sub> 设置。图 9 显示，R<sub>FLTC</sub> 连接在外部电源 (V<sub>DD</sub>) 和 EN/FLT 引脚之间，而 C<sub>FLTC</sub> 连接在 EN/FLT 和 COM 引脚之间。EN/FLT 内部通过 2.15 MΩ 电阻弱上拉至 3.3 V 参考电压。因此，故障清除时间长度可利用以下公式确定（假设 V<sub>DD</sub> = 3.3 V）。

$$t_{FLTC} = - \left( \frac{R_{FLTC} \times 2.15M}{R_{FLTC} + 2.15M} \right) \times C_{FLTC} \times \ln \left( 1 - \frac{V_{ENH}}{V_{DD}} \right)$$

## 5.7 具有使能引脚

1ED44173N01B 提供使能功能，允许关闭或启用输出。当 EN/FLT 上拉（使能电压高于 V<sub>ENH</sub>）时，输出能够正常工作；当 EN/FLT 下拉（使能电压低于 V<sub>ENL</sub>）时，输出将被禁用。1ED44173N01B 的输入、输出和使能信号之间的关系如下图 11 至图 13 所示。从这些图中，我们可以看到与该器件相关的几个时序参数和阈值电压（即 t<sub>DISA</sub>、V<sub>ENH</sub> 和 V<sub>ENL</sub>）的定义。

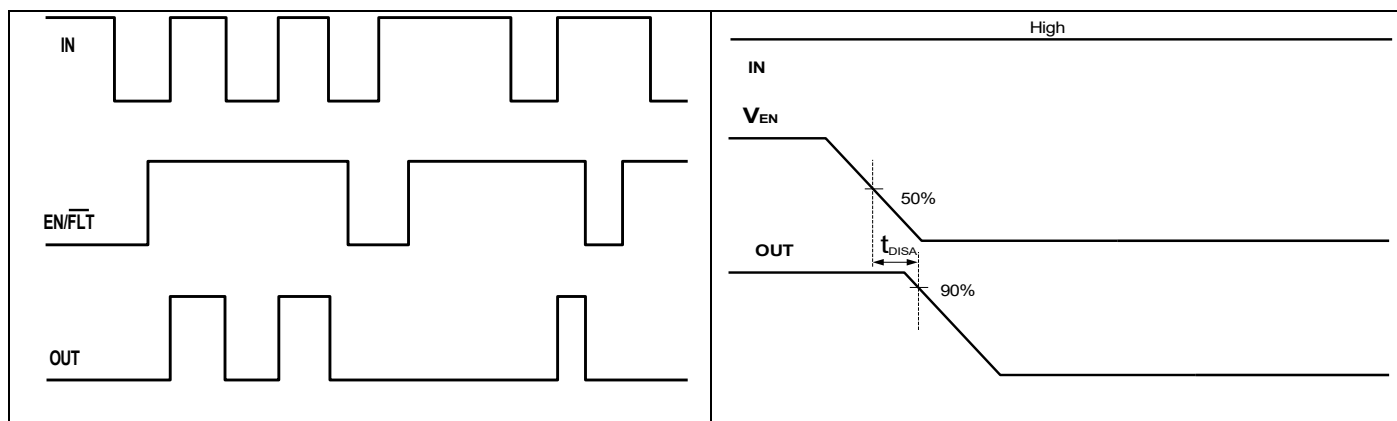


图 11 输入/输出/使能引脚时序图

图 12 使能引脚切换时序波形

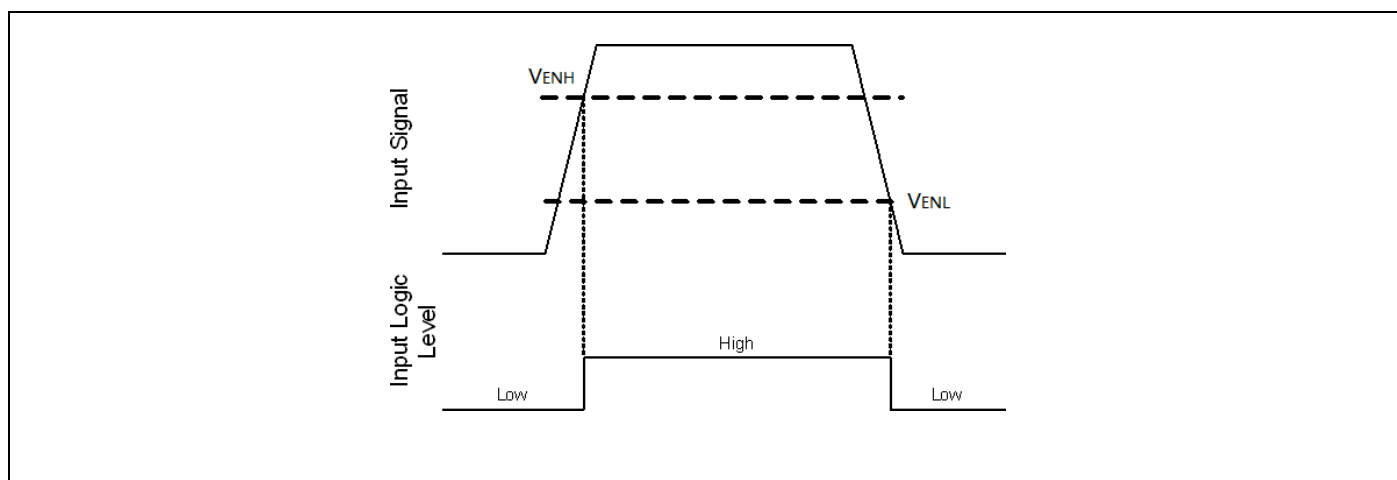
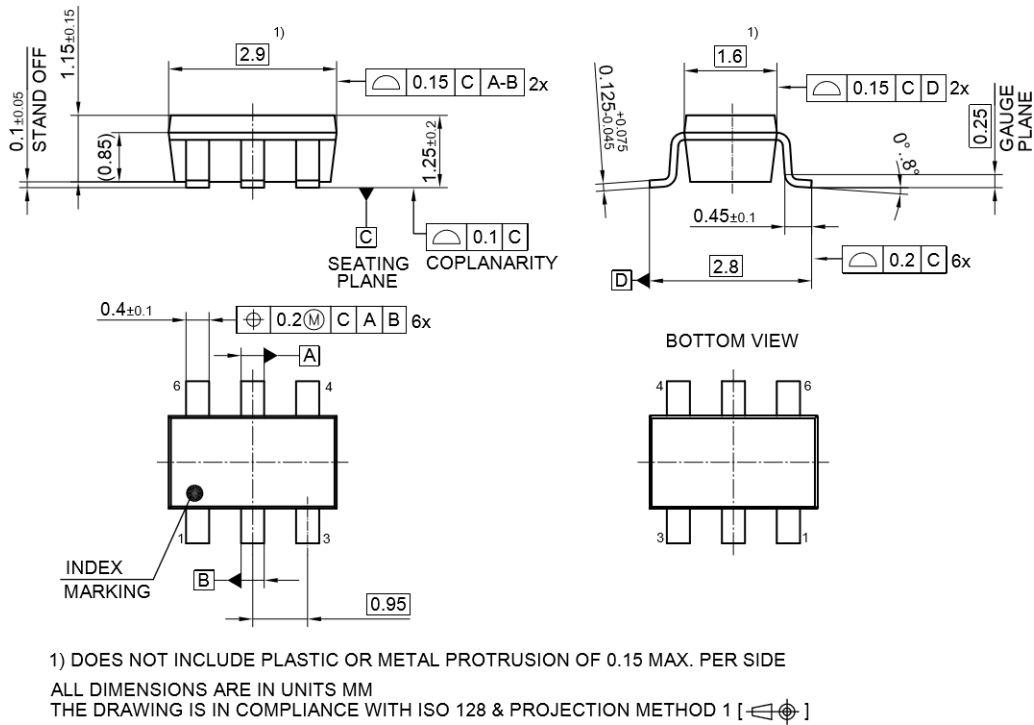
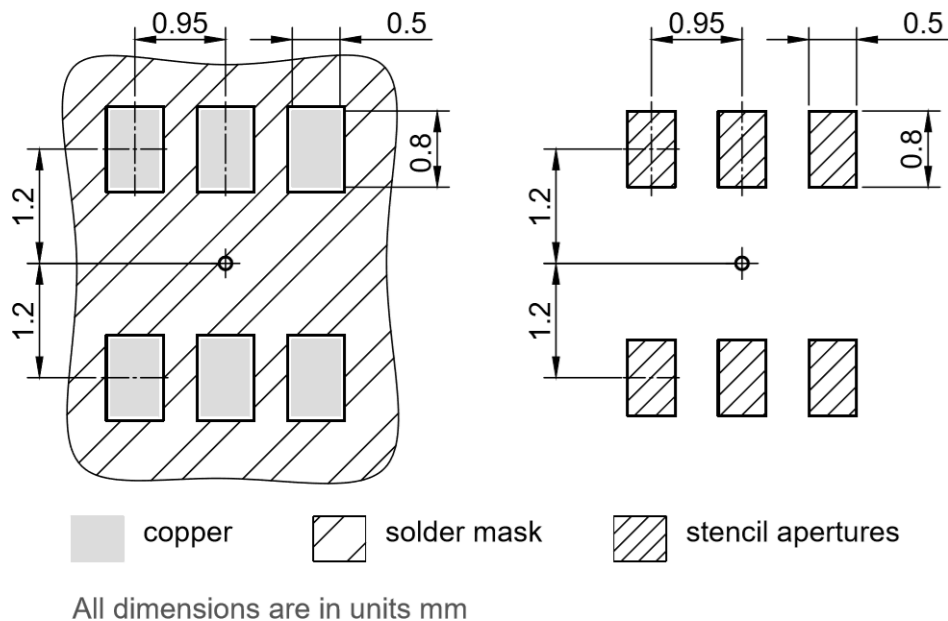


图 13 EN 输入阈值

## 6 封装外形：PG-SOT23-6-3



### Outline dimensions



### Footprint dimensions

图 14 封装外形图

## 7 卷带详情

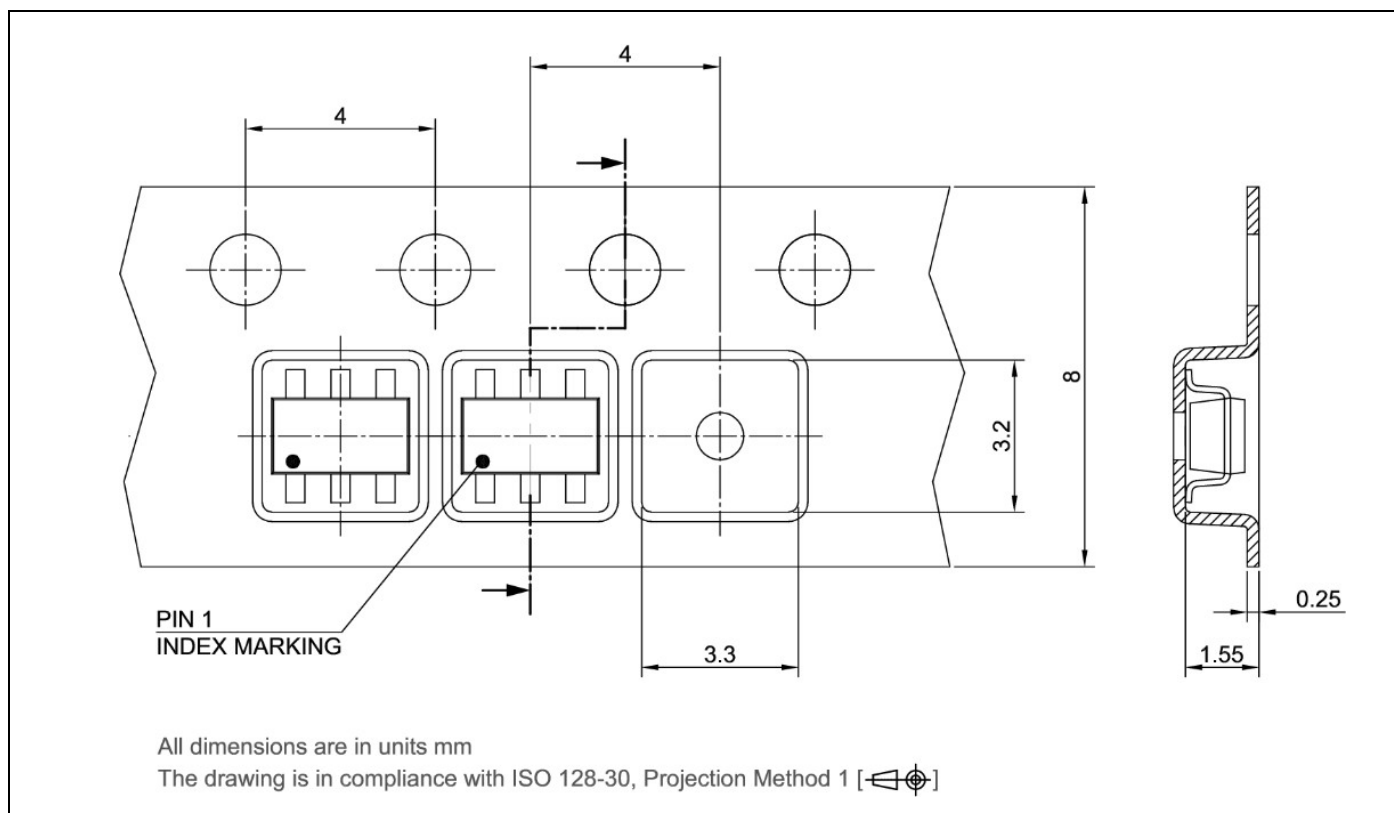
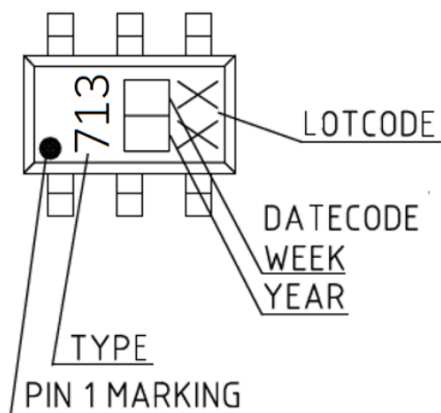


图 15 卷带尺寸

注：更多详情请访问 [www.infineon.com/packages](http://www.infineon.com/packages)

## 8 零件标记信息



### TOP MARKING

Note: New part marking implementation beginning in 2021. Refer to Information Note 001/21 for details.

图16 零件标记信息

## 9 类似产品

| Channels | Typ. gate drive (Io+/Io-) | Part number | Max supply voltage | UVLO (on/off) | Typ. prop. delay (on/off) | Logic and features                                         | Package options |
|----------|---------------------------|-------------|--------------------|---------------|---------------------------|------------------------------------------------------------|-----------------|
|          | A                         |             | V                  | V             | ns                        |                                                            |                 |
| 1        | 1.5 / 1.5                 | IRS44273L   | 25                 | 10.2 / 9.2    | 50 / 50                   | Single non-inverting channel<br>Dual OUT pins              | SOT23-5L        |
|          | 0.8/1.75                  | 1ED44176    | 25                 | 11.9/11.4     | 50 / 50                   | Single positive current sense<br>OCP, fault out and ENABLE | PG-DSO-8        |
|          | 2.6/2.6                   | 1ED44175    | 25                 | 11.9/11.4     | 50 / 50                   | Single negative current sense<br>OCP, fault out and ENABLE | SOT23-6-3       |
| 2        | 2.3 / 3.3                 | IRS4426S    | 25                 |               | 50 / 50                   | Dual inverting channels                                    | SOIC-8L         |
|          |                           | IRS44262S   | 20                 | 10.2 / 9.2    | 50 / 50                   | Dual inverting channels                                    | SOIC-8L         |
|          |                           | IRS4427S    | 25                 |               | 50 / 50                   | Dual non-inverting channels                                | SOIC-8L         |
|          |                           | IRS4428S    | 25                 |               | 50 / 50                   | Single inverting channel<br>Single non-inverting channel   | SOIC-8L         |
|          | 10/10                     | 2ED24427    | 24                 | 11.5/10       | 40 / 55                   | Dual non-inverting channels<br>with ENABLE                 | Power Pad DSO-8 |

## **10      相关文档**

1. **AN2020-09**具有快速过流保护和故障/启用（负电流感应）的低侧 MOSFET 驱动器
2. **1ED44175N01B** 和 **1ED44176N01B** 数据表

## 修订记录

| Document version | Date of release | Description of changes                                                                                                                                      |
|------------------|-----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1.0              | Apr. 1, 2020    | Final Datasheet                                                                                                                                             |
| 1.1              | Jul. 22, 2021   | Updated the marking, adding a line for lot code to improve traceability.<br>Updated the table of similar products (Deleted Gen.7 parts and added 2ED24427). |

#### Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

**Edition 2021-07-22**

**Published by**

**Infineon Technologies AG**

**81726 Munich, Germany**

**© 2021 Infineon Technologies AG.**

**All Rights Reserved.**

**Do you have a question about  
this document?**

**Email: [erratum@infineon.com](mailto:erratum@infineon.com)**

**Document reference**

#### IMPORTANT NOTICE

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenhheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

For further information on the product, technology delivery terms and conditions and prices please contact your nearest Infineon Technologies office ([www.infineon.com](http://www.infineon.com)).

#### WARNINGS

Due to technical requirements products may contain dangerous substances. For information on the type in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.