

英飞凌1ED44171N01B单通道低压侧栅极驱动器

英飞凌单通道低压侧栅极驱动器集成电路

特性

- CMOS 施密特触发输入
- 欠压锁定
- 单引脚集成故障输出和使能功能
- 可编程故障清除时间
- 兼容 3.3 V、5 V 和 15 V 逻辑电平输入
- 支持最高 25 V VCC 供电电压
- 输出与输入同相
- "IN"引脚支持 -10 Vdc 负压输入
- 3 kV ESD HBM
- 符合RoHS 标准

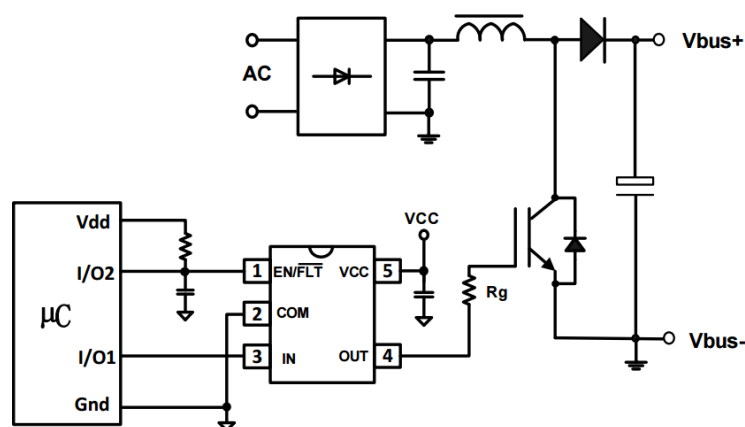
潜在应用

- PFC 级
- 家用电器
- 空调
- 工业应用
- 适用于单端拓扑的通用低侧栅极驱动器



描述

英飞凌1ED44171N01B 是一款低压功率器件（如：IGBT、MOSFET）非反相门驱动器。专有的抗门锁 CMOS 技术实现了坚固耐用的单片结构。逻辑输入与标准 CMOS 或 LSTTL 输出兼容。输出驱动器具有电流缓冲级。1ED44171N01B 提供欠压锁定保护，并具有故障状态输出（激活时，EN/FLT 引脚被内部拉低）。EN/FLT 需要外部上拉才能正常工作，将 EN/FLT 拉低则会禁用驱动器。欠压锁定保护将输出保持为低电平，直到 VCC 电源电压在工作范围内。



(Refer to lead assignments for correct pin configuration). This diagram shows electrical connections only. Please refer to our application notes and design tips for proper circuit board layout.

图1 典型应用

订购信息

Product type	Package	Standard pack		Orderable part number
		Form	Quantity	
1ED44171N01B	PG-SOT23-5-1	Tape and Reel	3000	1ED44171N01BXTSA1

产品验证

符合 JEDEC JESD47/22 和 J-STD-020 相关测试的工业应用要求。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

目录

描述	1
1 框图	3
2 引脚配置和功能	4
2.1 引脚配置	4
2.2 输入/输出逻辑真值表	5
3 资质信息	6
4 电气参数	7
4.1 绝对最大额定值	7
4.2 推荐运行条件	7
4.3 静态电气特性	8
4.4 动态电气特性	8
5 应用信息和其他详细信息	9
5.1 低侧栅极驱动器	9
5.2 开关和时间关系	9
5.3 输入逻辑电平兼容性	10
5.4 欠压锁定 (VCC)	10
5.5 故障报告和可编程故障清除定时器	11
5.6 具有使能引脚	11
6 封装外形: PG-SOT23-5-1	13
7 卷带详情	14
8 零件标记信息	15
9 类似产品	16
修订记录	17

1 框图

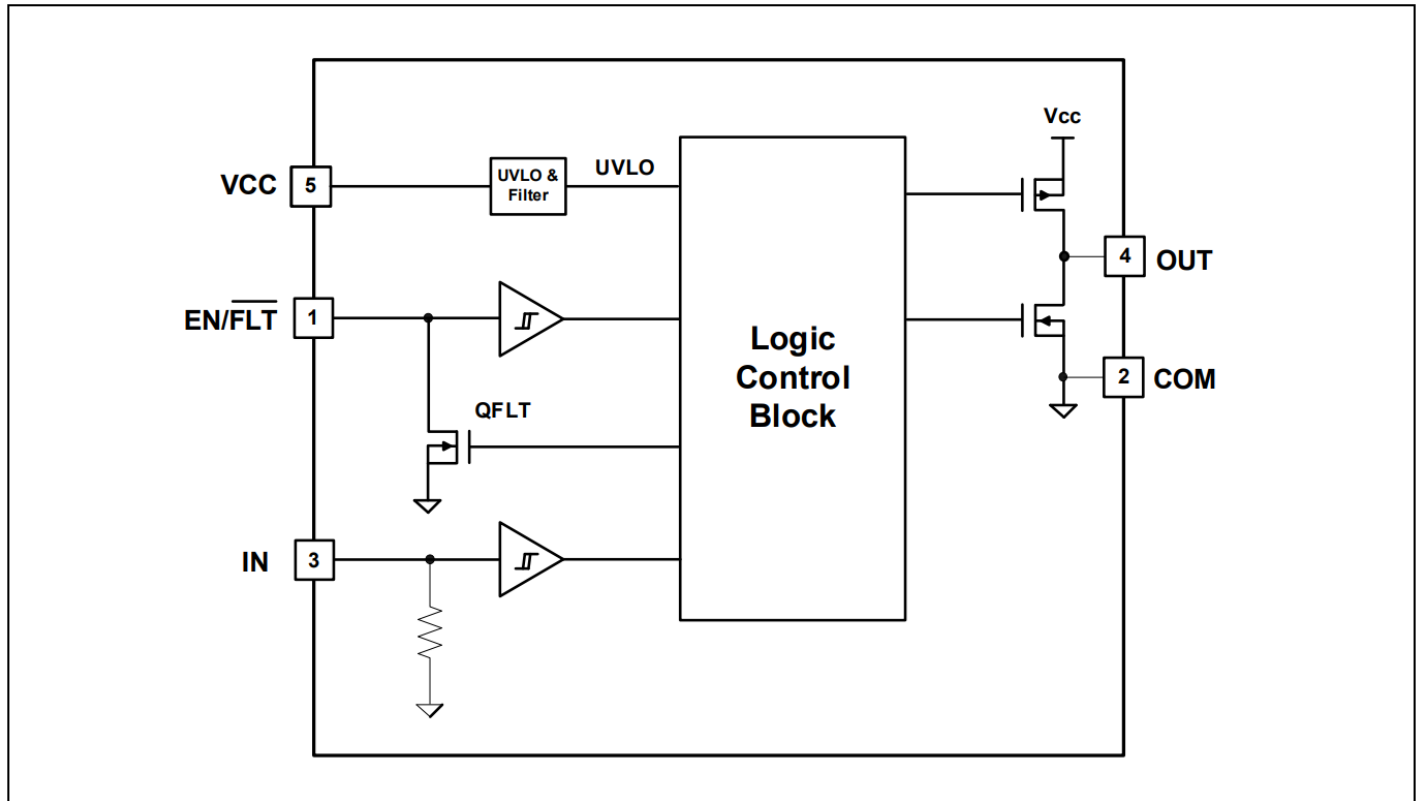


Figure 2 Block diagram

2 引脚配置和功能

2.1 引脚配置

表1 引脚配置

Pin no.	Name	Function
1	EN/ $\overline{\text{FLT}}$	Enable, fault reporting and fault clear time program pin, three functions: 1. Logic input to enable I/O functionality. I/O logic functions when ENABLE is high. 2. Fault reporting function with undervoltage lockout, this pin has negative logic and an open-drain output. 3. Fault clear time program with external resistor and capacitor.
2	COM	Ground
3	IN	Logic input for gate driver output (OUT), in phase
4	OUT	Gate drive output
5	VCC	Supply Voltage

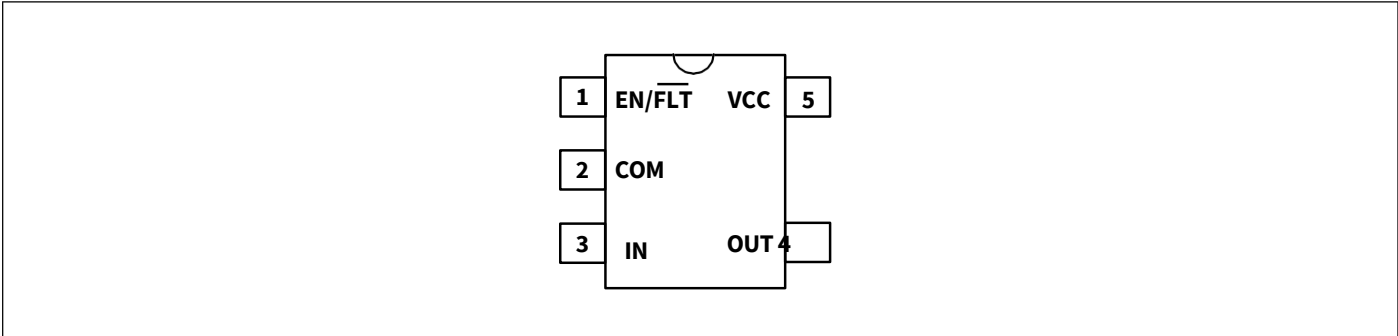


图 3 PG-SOT23-5-1 (顶视图)

2.2 输入/输出逻辑真值表

表 2 输入/输出逻辑真值表

IN	UVLO ¹⁾	EN/ $\overline{\text{FLT}}$ ²⁾	OUT	Note
L	H	H	L	OUT = L
H	H	H	H	OUT = H
X	L	L	L	OUT = L and EN/ $\overline{\text{FLT}}$ = L (UVLO protection will disable input signal and internally pull down EN/ $\overline{\text{FLT}}$ pin.)
X	H	L	L	OUT = L (Externally pull down EN/ $\overline{\text{FLT}}$ pin will disable I/O logic until EN/ $\overline{\text{FLT}}$ returns to high level.)

1) UVLO“L”状态为欠压保护。

2) EN/FLT“H”状态表示EN/FLT引脚外部上拉，内部下拉MOSFET (QFLT) 关闭（参见框图。）

3 资质信息

Qualification level		Industrial ¹⁾
		Comments: This family of ICs has passed JEDEC's Industrial qualification. Consumer qualification level is granted by extension of the higher Industrial level.
Moisture sensitivity level		MSL1 ²⁾ 260°C (per JEDEC standard J-STD-020)
ESD	Charged device model	1.5 kV (per ANSI/ESDA/JEDEC standard JS-002)
	Human body model	3 kV (per ANSI/ESDA/JEDEC standard JS-001)
IC latch-up test		Class II, Level A (per JESD78)
RoHS compliant		Yes

- 1) 如果用户有此要求，可提供更高的资质等级。如需更多信息，请联系英飞凌销售代表。
- 2) 此处列出的特定封装类型可能具有更高的 MSL 等级。如需更多信息，请联系英飞凌销售代表。

4 电气参数

4.1 绝对最大额定值

绝对最大额定值表示持续的极限值，超过该极限值可能会损坏器件。器件可能无法正常工作或无法在建议工作条件以上运行，因此不建议对器件施加超过这些极限的应力。此外，长时间暴露于超过建议工作条件的应力可能会影响器件的可靠性。所有电压参数均为以COM为参考的绝对电压。热阻抗和功耗额定值是在电路板安装且空气静止的条件下测得的。

表 3 绝对最大额定值

Symbol	Definition	Min	Max	Units
VCC	Fixed supply voltage	- 0.3	25	V
V _O	Output voltage (OUT)	- 0.3	VCC+ 0.3	
V _{EN/FLT}	Voltage at enable and fault reporting pin (EN/FLT)	- 0.3	VCC+ 0.3	
V _{IN}	Logic input voltage (IN)	- 10	VCC+ 0.3	
P _D	Package power dissipation @ T _A ≤ 25°C	—	0.5	W
R _{thJA}	Thermal resistance, junction to ambient		191	°C/W
		PG-SOT23-5		
T _J	Junction temperature	- 40	150	°C
T _S	Storage temperature	- 55	150	
T _L	Lead temperature (soldering, 10 seconds)	—	260	

4.2 推荐运行条件

为了正常运行，应在建议的条件下使用该设备。除非表中另有说明，所有电压参数均为以 COM 为参考的绝对电压。

表 4 推荐运行条件

Symbol	Definition	Min	Max	Units
VCC	Fixed supply voltage	12.7	20	V
V _O	Output voltage	COM	VCC	
V _{EN/FLT}	Voltage at enable and fault reporting pin (EN/FLT)	0	VCC	
V _{IN}	Logic input voltage (IN)	- 5	VCC	
T _A	Ambient temperature	- 40	125	°C

4.3 静态电气特性

除非另有规定，否则 $V_{CC} = 15V$ ， $T_A = 25^\circ C$ 。VINL、VINH、VENL、VENH 和 IIN、IFLT 参数以 COM 为基准，适用于输入引线：IN 和 EN/FLT。VO 和 IO 参数以 COM 为基准，适用于输出引线：OUT。

表 5 静态电气特性

Symbol	Definition	Min	Typ	Max	Units	Test Conditions
V_{CCUV+}	VCC supply undervoltage positive going threshold	11.2	11.9	12.7	V	
V_{CCUV-}	VCC supply undervoltage negative going threshold	10.3	11	11.8		
V_{CCUVH}	VCC supply undervoltage lockout hysteresis	—	0.9	—		
V_{INL}	Logic “0” input voltage (OUT = LO)	0.8	1.0	1.2		
V_{INH}	Logic “1” input voltage (OUT = HI)	1.9	2.1	2.3		
V_{ENL}	Logic “0” disable voltage	0.8	1.0	1.2		
V_{ENH}	Logic “1” enable voltage	1.9	2.1	2.3		
V_{OH}	High level output voltage, $V_{CC} - V_{OUT}$	—	0.02	0.1		$I_O = 2\text{ mA}$
V_{OL}	Low level output voltage, V_{OUT}	—	0.02	0.1	μA	$I_O = 2\text{ mA}$
I_{IN+}	Logic “1” input bias current IN pin	35	50	70		$V_{IN} = 5\text{ V}$
I_{IN-}	Logic “0” input bias current IN pin	-10	-6	—		$V_{IN} = 0\text{ V}$
I_{QCC}	Quiescent VCC supply current	—	700	1200		$V_{IN} = 0\text{ V or } 5\text{ V}$
I_{O+}	Output sourcing short circuit pulsed current	2	2.6	—	A	$V_O = 0\text{ V, PW} \leq 2\text{ }\mu s$
I_{O-}	Output sinking short circuit pulsed current	2	2.6	—		$V_O = 15\text{ V, PW} \leq 2\text{ }\mu s$
I_{FLT}	EN/FLT pull down sinking current	18	—	—	mA	$V_{EN/FLT} = 0.4\text{ V}$
V_{ACTSD}	Active shut down voltage	—	2.0	2.3	V	$V_{CC} = \text{open, } I_{OUT-}/I_{O-} = 0.1$

4.4 动态电气特性

除非另有规定，否则 $V_{CC} = 15\text{ V}$ ， $T_A = 25^\circ C$ ， $C_L = 1000\text{ pF}$ 。

表 6 动态电气特性

Symbol	Definition	Min	Typ	Max	Units	Test Conditions
t_{on}	Turn-on propagation delay	—	50	75	ns	Figure 6 $V_{IN}\text{ pulse} = 5\text{ V}$
t_{off}	Turn-off propagation delay	—	50	75		
t_r	Turn-on rise time	—	5	—		
t_f	Turn-off fall time	—	5	—		
t_{DISA}	Disable propagation delay	—	50	75		Figure 11 $V_{EN}\text{ pulse} = 5\text{ V}$
t_{FLTC}	FAULT clear time	80	103	130	μs	Figure 8 $V_{CC} = 3.3\text{ V}$ $R_{FLTC} = 1\text{ M}\Omega\text{ to Vdd, } C_{FLTC} = 150\text{ pF to COM}$
t_{VCCUV}	VCC supply UVLO filter time *	—	2	—	μs	Figure 8

*参数通过设计验证，未经生产测试。

5 应用信息和其他详细信息

有关以下主题的信息包含在数据表的此部分中的小节中。

- 低侧栅极驱动器
- 开关和时间关系
- 输入逻辑电平兼容性
- 欠压锁定保护
- 故障报告和可编程故障清除定时器
- 具有使能引脚

5.1 低侧栅极驱动器

1ED44171N01B 设计用于驱动功率器件（如：IGBT、MOSFET）的栅极。图 4 和 图 5 展示了与驱动器栅极驱动功能相关的几个参数。用于驱动功率开关栅极的驱动器输出电流定义为 I_{O+} 。驱动外部电源开关栅极的电压定义为 V_{OUT} 。

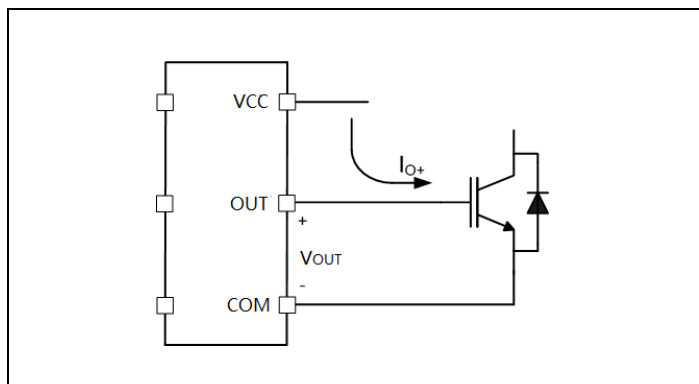


Figure 4 Gate output sourcing current

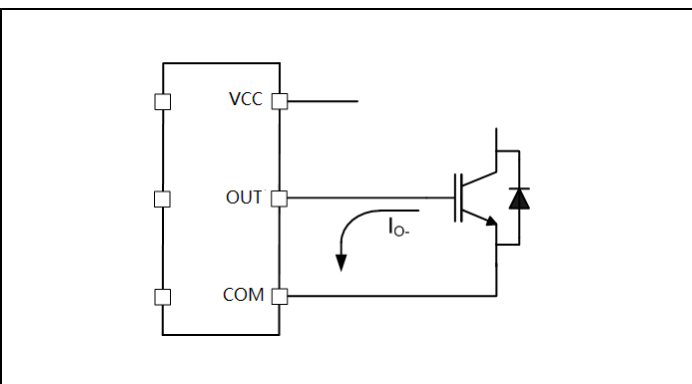


Figure 5 Gate output sinking current

5.2 开关和时间关系

1ED44171N01B 的输入和输出信号之间的关系如下图 6 所示。从图中，我们可以看到与该设备相关的几个时序参数（即 t_{on} ， t_{off} ， t_r 和 t_f ）的定义。

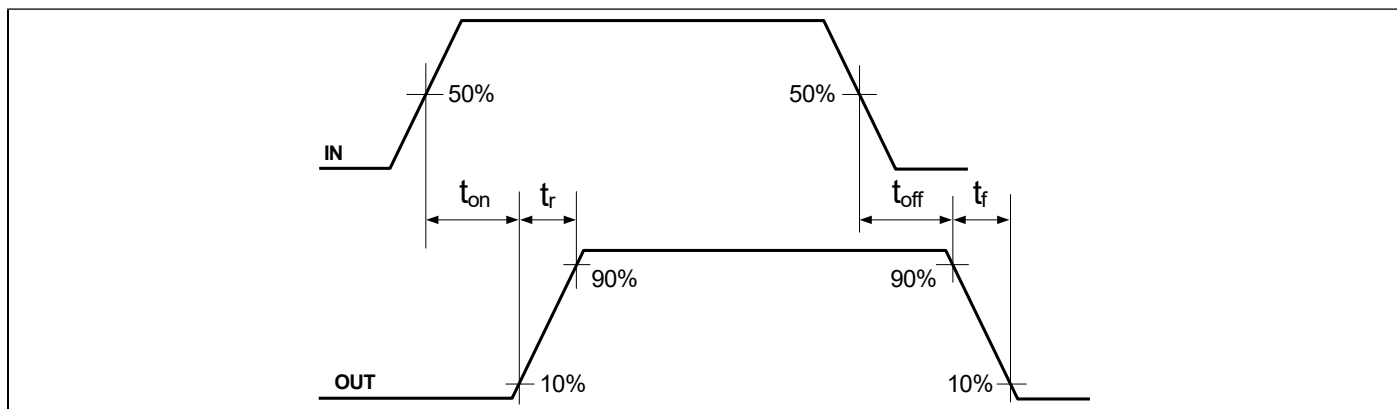


图 6 开关时间波形

5.3 输入逻辑电平兼容性

该 IC 的输入兼容标准 CMOS 和 TTL 输出。1ED44171N01B 设计兼容 3.3 V、5 V 和 15 V 逻辑电平信号。输入高阈值 (V_{INH}) 典型值为 2.1 V，低阈值 (V_{INL}) 典型值为 1 V。输入滞后功能可增强抗噪能力。1ED44171N01B 具有一项重要特性：当输入引脚处于悬空状态时，输出保持低电平状态。这是通过在输入引脚上使用 GND 下拉电阻实现的。图 7 显示了 1ED44171N01B 的输入信号、其输入阈值以及输入信号导致的 IC 逻辑状态。

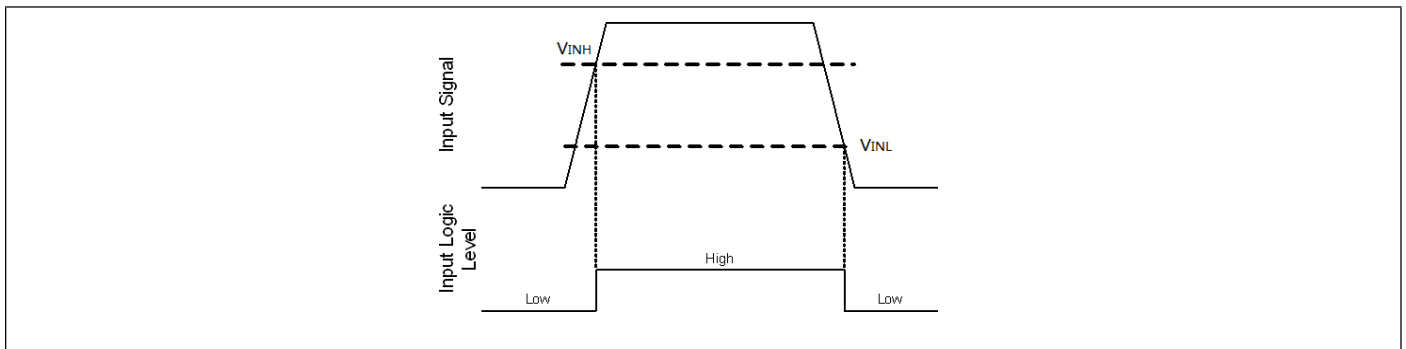


图 7 IN 输入阈值

5.4 欠压锁定 (VCC)

1ED44171N01B 的 VCC 引脚供电电路块具有内部 UVLO 保护功能。当 VCC 偏置电压低于 V_{CCUV-} 门限超过 UVLO 滤波时间 (t_{VCCUV}) 时，VCC UVLO 功能会将输出保持为低电平，与 IN 输入的状态无关。

与此同时，内部 MOSFET_{QFLT} 接通，EN/FLT 引脚内部下拉至 COM。EN/FLT 输出保持低电平状态，直到 UVLO 消除；UVLO 消除后，内部 MOSFET_{QFLT} 关闭，EN/FLT 引脚上的电压由外部电压 V_{dd} 充电。

当 VCC 高于 V_{CCUV+} 且长于故障清除时间 (t_{FLTC}) 时，OUT 仍保持低电平，直到下一个输入信号 IN 为高电平。(见图 8) 大约 2μs 的滤波时间 (t_{VCCUV}) 有助于抑制来自 UVLO 电路的噪声，从而避免电源引脚上的负向电压尖峰导致的 UVLO 事件。

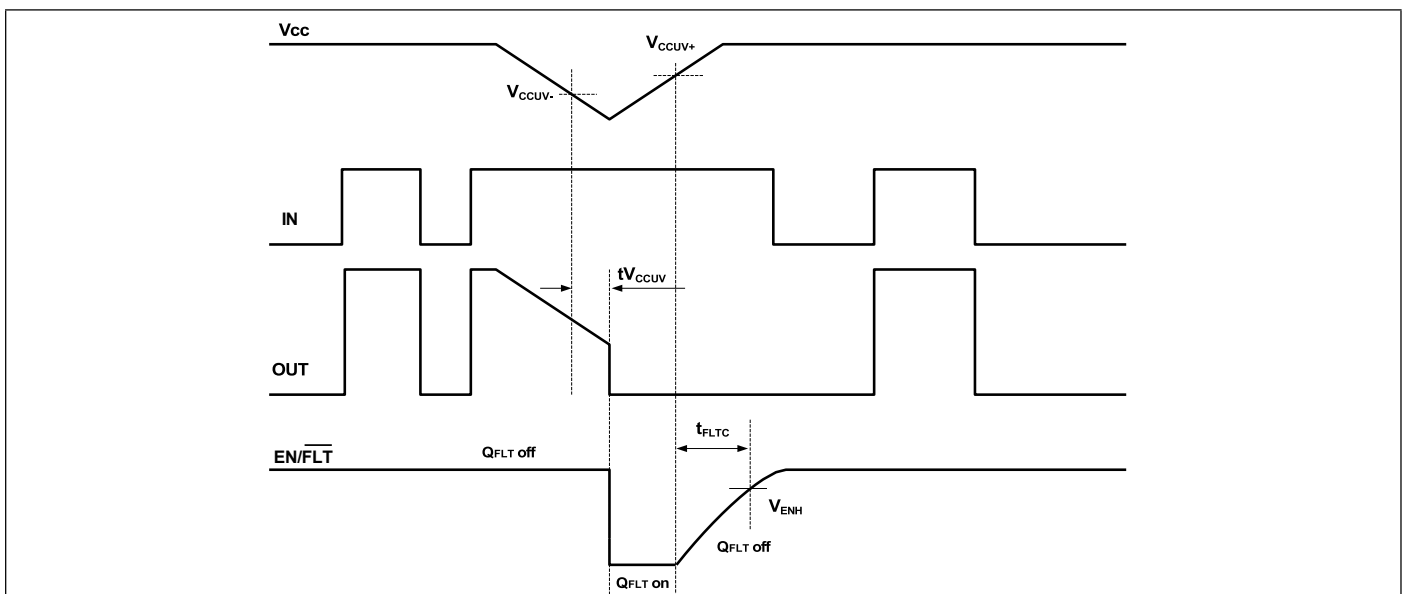


图 8 VCC 欠压保护波形定义

5.5 故障报告和可编程故障清除定时器

1ED44171N01B 在 VCC 欠压条件下提供集成故障报告输出和可调故障清除定时器。一旦出现 VCC 欠压，EN/FLT 引脚就会被内部拉至 COM。EN/FLT 输出保持低电平状态，直到故障条件消除，内部下拉 NMOS_{QFLT} 关断，EN/FLT 引脚上的电压通过外部上拉电压充电。

故障清除时间周期 (t_{FLT}) 的长度由电容器的指数充电特性决定，其中时间常数由 R_{FLT} 和 C_{FLT} 设置。图 9 显示， R_{FLT} 连接在外部电源 (V_{dd}) 和 EN/FLT 引脚之间，而 C_{FLT} 连接在 EN/FLT 和 COM 引脚之间。EN/FLT 内部通过 2.15 MΩ 电阻弱上拉至 3.3 V 参考电压。因此，故障清除时间长度可利用以下公式确定（假设 V_{dd} = 3.3 V）。

$$t_{FLT} = - \left(\frac{R_{FLT} \times 2.15M}{R_{FLT} + 2.15M} \right) \times C_{FLT} \times \ln \left(1 - \frac{V_{ENH}}{V_{dd}} \right)$$

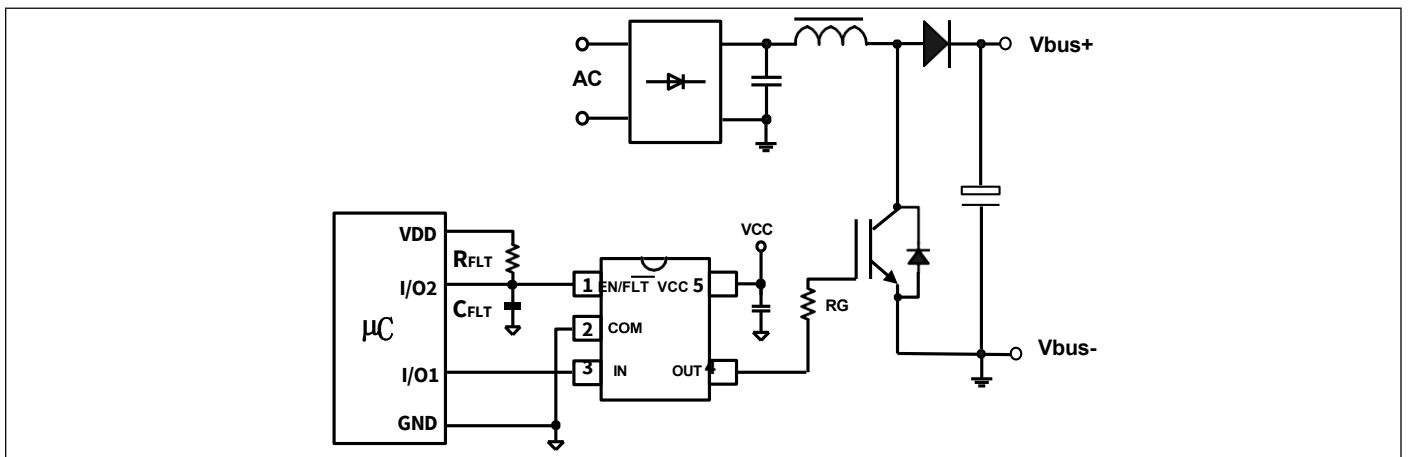


图 9 1ED44171N01B 在升压应用中

5.6 具有使能引脚

1ED44171N01B 提供使能功能，允许关闭或启用输出。当 EN/FLT 上拉（使能电压高于 V_{ENH} ）时，输出能够正常工作；当 EN/FLT 下拉（使能电压低于 V_{ENL} ）时，输出将被禁用。1ED44171N01B 的输入、输出和使能信号之间的关系如下图 11 至图 13 所示。从这些图中，我们可以看到与该器件相关的几个时序参数和阈值电压（即 t_{DISA} 、 V_{ENH} 和 V_{ENL} ）的定义。

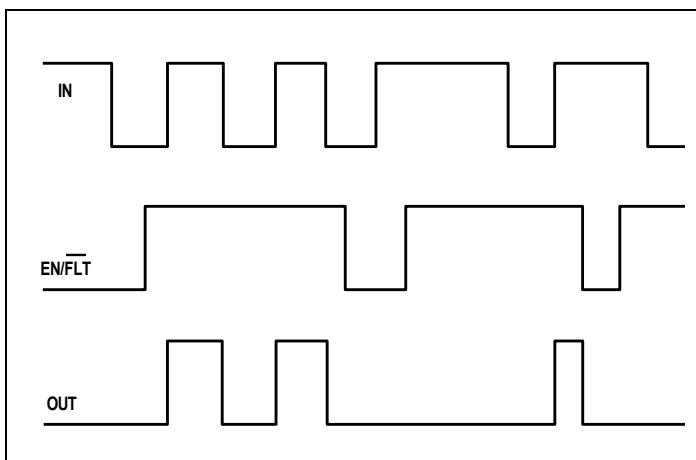


Figure 10 Input/output/enable pins timing diagram

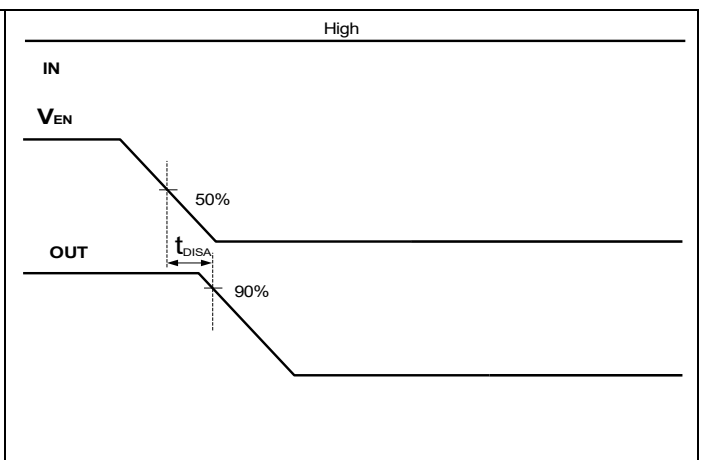


Figure 11 EN pin switching time waveform

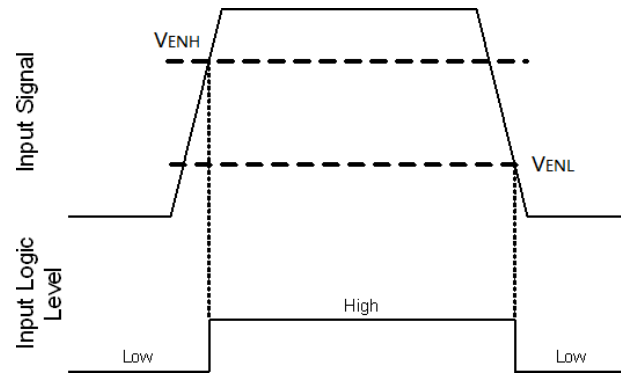
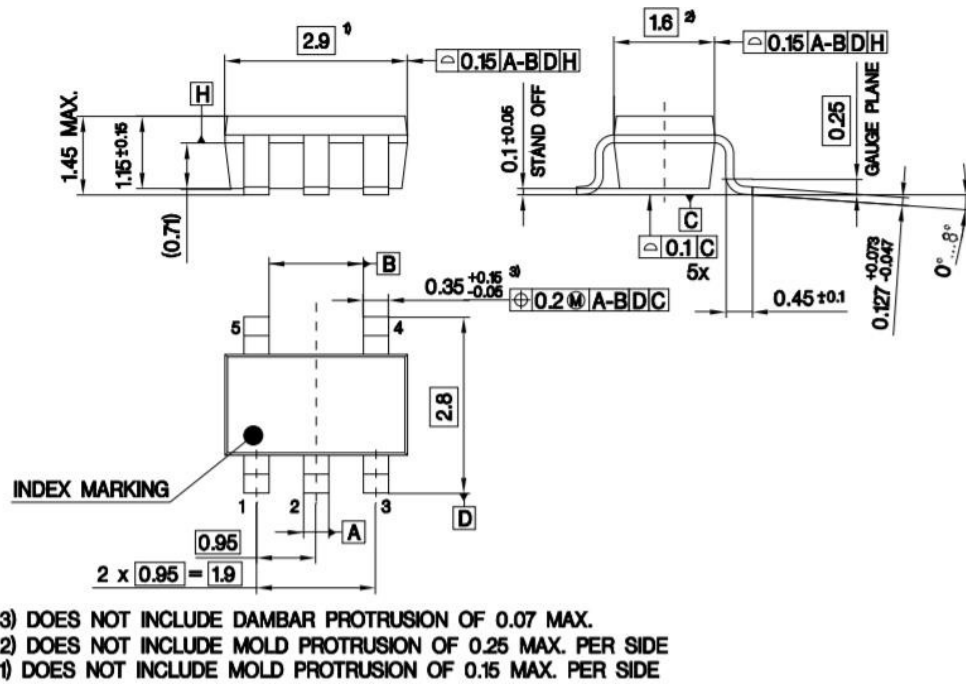
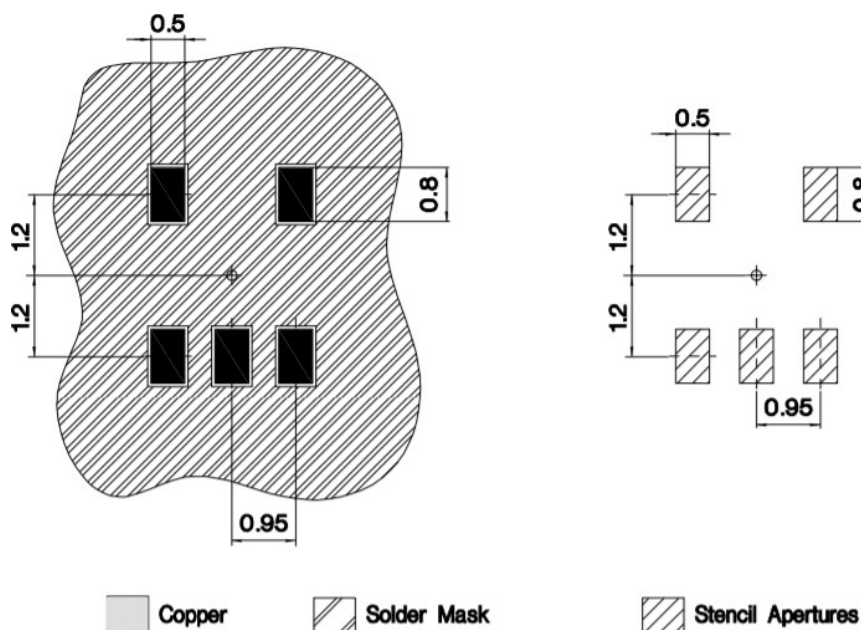


图 12 EN 输入阈值

6 封装外形: PG-SOT23-5-1



Outline dimensions



Footprint dimensions

Figure 13 Package outline

7 卷带详情

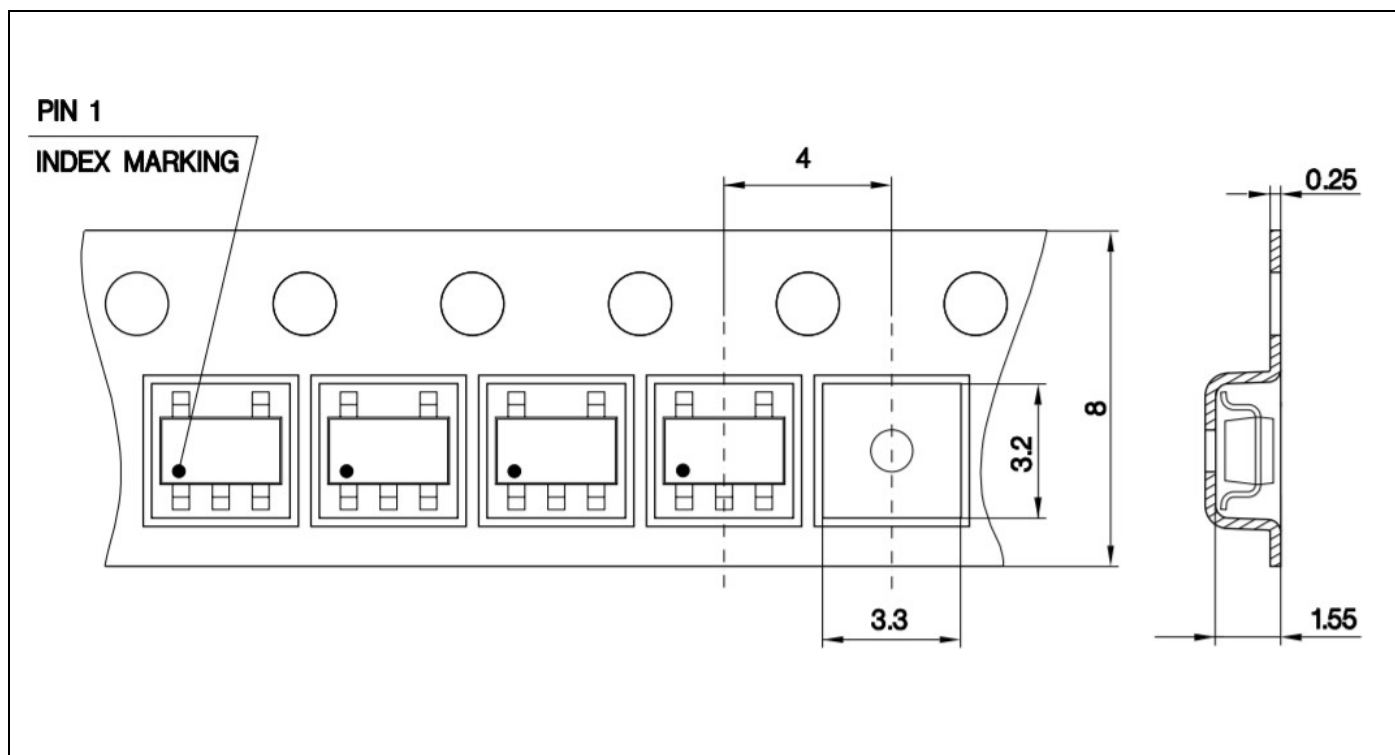
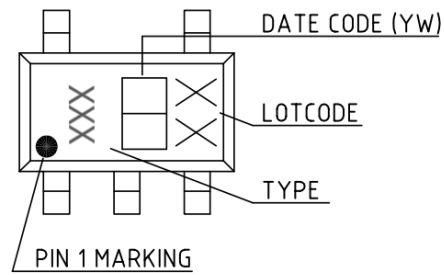


图 14 卷带尺寸

注：更多详情请访问www.infineon.com/packages

8 零件标记信息



顶部标记

图15 零件标记信息

9 类似产品

Channels	Typ. gate drive (Io+/Io-)	Part number	Max supply voltage	UVLO (on/off)	Typ. prop. delay (on/off)	Logic and features	Package options
	A		V	V	ns		
1	1.5 / 1.5	IRS44273L	25	10.2 / 9.2	50 / 50	Single non-inverting channel Dual OUT pins	SOT23-5L
	2.6/2.6	1ED44173	25	8.0/7.3	34 / 34	Single negative current sense OCP, fault out and ENABLE	SOT23-6-3
	2.6/2.6	1ED44175	25	11.9/11.4	50 / 50	Single negative current sense OCP, fault out and ENABLE	SOT23-6-3
	0.8/1.75	1ED44176	25	11.9/11.4	50 / 50	Single positive current sense OCP, fault out and ENABLE	PG-DSO-8
2	2.3 / 3.3	IRS4426S	25		50 / 50	Dual inverting channels	SOIC-8L
		IRS44262S	20	10.2 / 9.2	50 / 50	Dual inverting channels	SOIC-8L
		IRS4427S	25		50 / 50	Dual non-inverting channels	SOIC-8L
		IRS4428S	25		50 / 50	Single inverting channel Single non-inverting channel	SOIC-8L
	10/10	2ED24427	24	11.5/10	40 / 55	Dual non-inverting channels with ENABLE	Power Pad DSO-8

修订记录

Document version	Date of release	Description of changes
1.0	Jan. 17, 2022	Datasheet
1.1	Feb. 02, 2022	Final Datasheet



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-06-25

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

**Do you have a question about this
document?**

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。