

英飞凌 1ED3330MC12M

[Technical documents](#)
[Kits and boards](#)
[Support](#)

具有DESAT、软关断和CLAMP驱动器功能的单通道隔离栅极驱动器 IC

特性

- 集成保护功能，如短路保护 (DESAT)、软关断、有源米勒钳位驱动器和主动关断
- 适用于 600 V/650 V/1200 V/1700 V/2300 V IGBT、Si 和 SiC MOSFET
- 在米勒平台区实现高性能驱动的全尺寸PMOS
- 独立的拉电流和灌电流输出，典型峰值输出电流为 12 A
- 35 V 绝对最大输出电源电压 VCC2
- SiC MOSFET 的欠压锁定
- 75 ns 的短传播延迟（典型值）和紧密的 IC 到 IC 传播延迟匹配
- 极快的退饱和检测和通知
- 3.3 V 和 5 V 输入电源电压 VCC1
- 适合在高环境温度下运行以及快速开关应用
- 高共模瞬变抗扰度 CMTI > 200 kV/μs
- DSO-16 宽体封装，爬电距离为 8 毫米
- 安全认证：
 - UL 1577（计划中） $V_{ISO, test} = 6840\text{ V (rms)}$ ，持续 1 s， $V_{ISO} = 5700\text{ V (rms)}$ ，持续 60 s
 - 加强绝缘符合 IEC 60747-17 标准（计划）， $V_{ORM} = 1767\text{ V}$ （峰值，加强型）



RoHS



Green

潜在应用

- 电动汽车充电站
- 工业电机驱动器 - 紧凑型、标准型、高级型、伺服驱动器
- 太阳能逆变器，例如用于 1500 V（直流）系统
- UPS 系统
- 高压DC-DC变换器及DC-AC逆变器
- 焊接
- 商用和农用车辆 (CAV)
- 商用空调 (CAC)
- 高压隔离式DC-DC转换器
- 隔离开关电源 (SMPS)

产品验证

已通过 JEDEC47/20/22 相关测试，符合工业应用要求。

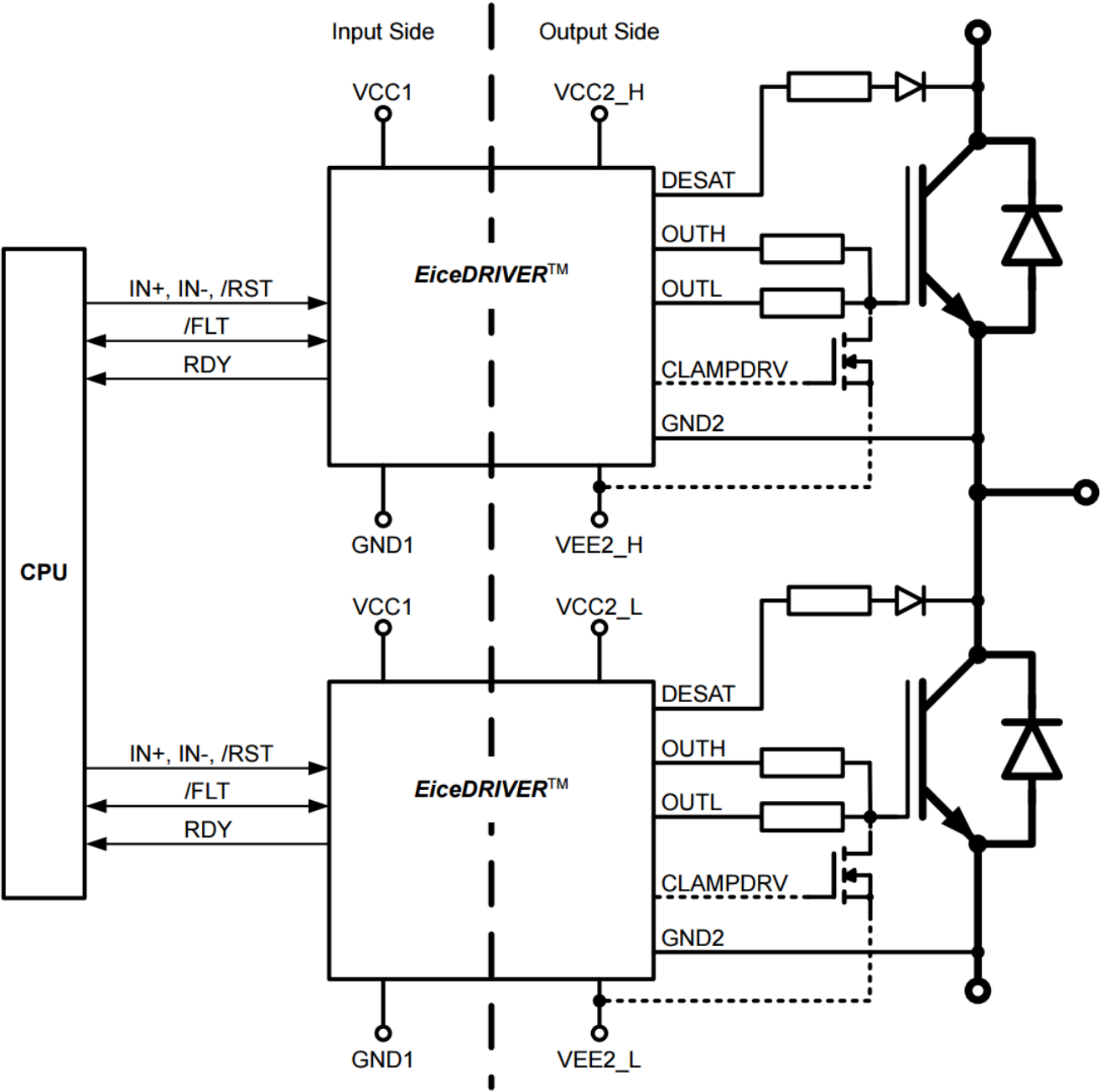
描述

英飞凌 1ED3330 (1ED-F4) 属于 EiceDRIVER™ 增强型单通道电气隔离栅极驱动器 IC，采用 DSO-16 宽体封装，集成短路保护、有源米勒钳位驱动器和主动关断等保护功能，适用于 IGBT、MOSFET 和 SiC MOSFET。这系列产品的典型输出电流高达 12 A。

所有逻辑引脚均兼容 3.3 V 和 5 V CMOS，可直接连接到微控制器。通过集成无芯变压器 (CT) 技术实现跨电气隔离的数据传输。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述



Type	Package	Marking
1ED3330MC12M	PG-DSO-16	3330MC12

目录

	特性	1
	潜在应用	1
	产品验证	1
	描述	1
	目录	3
1	框图参考	5
2	引脚配置和功能.....	5
2.1	引脚配置.....	5
2.2	引脚功能.....	6
3	功能描述	8
3.1	简介.....	8
3.2	电源.....	8
3.2.1	欠压锁定(UVLO)	8
3.3	输入侧逻辑引脚.....	10
3.3.1	同相和反相输入.....	10
3.3.2	RDY 就绪状态输出.....	11
3.3.3	复位.....	11
3.3.4	故障信号.....	11
3.4	驱动器输出.....	12
3.5	保护功能.....	12
3.5.1	短路保护 (DESAT)	12
3.5.2	有源米勒钳位.....	13
3.5.3	主动关断.....	14
4	电气参数	15
4.1	绝对最大额定值.....	15
4.2	热参数.....	16
4.3	推荐工作条件.....	16
4.4	电气特性.....	16
4.4.1	电源.....	17
4.4.2	逻辑输入和输出.....	17
4.4.3	栅极驱动器.....	18
4.4.4	有源米勒钳位.....	18
4.4.5	动态特性.....	19
4.4.6	软关断.....	20
4.4.7	退饱和保护.....	20
4.4.8	主动关断.....	21
4.4.9	过温保护.....	21



5	PG-DSO-16 封装的绝缘特性 (IEC 60747-17、UL 1577)	23
6	封装外形	24
	修订记录	26
	免责声明.....	27

1 框图参考

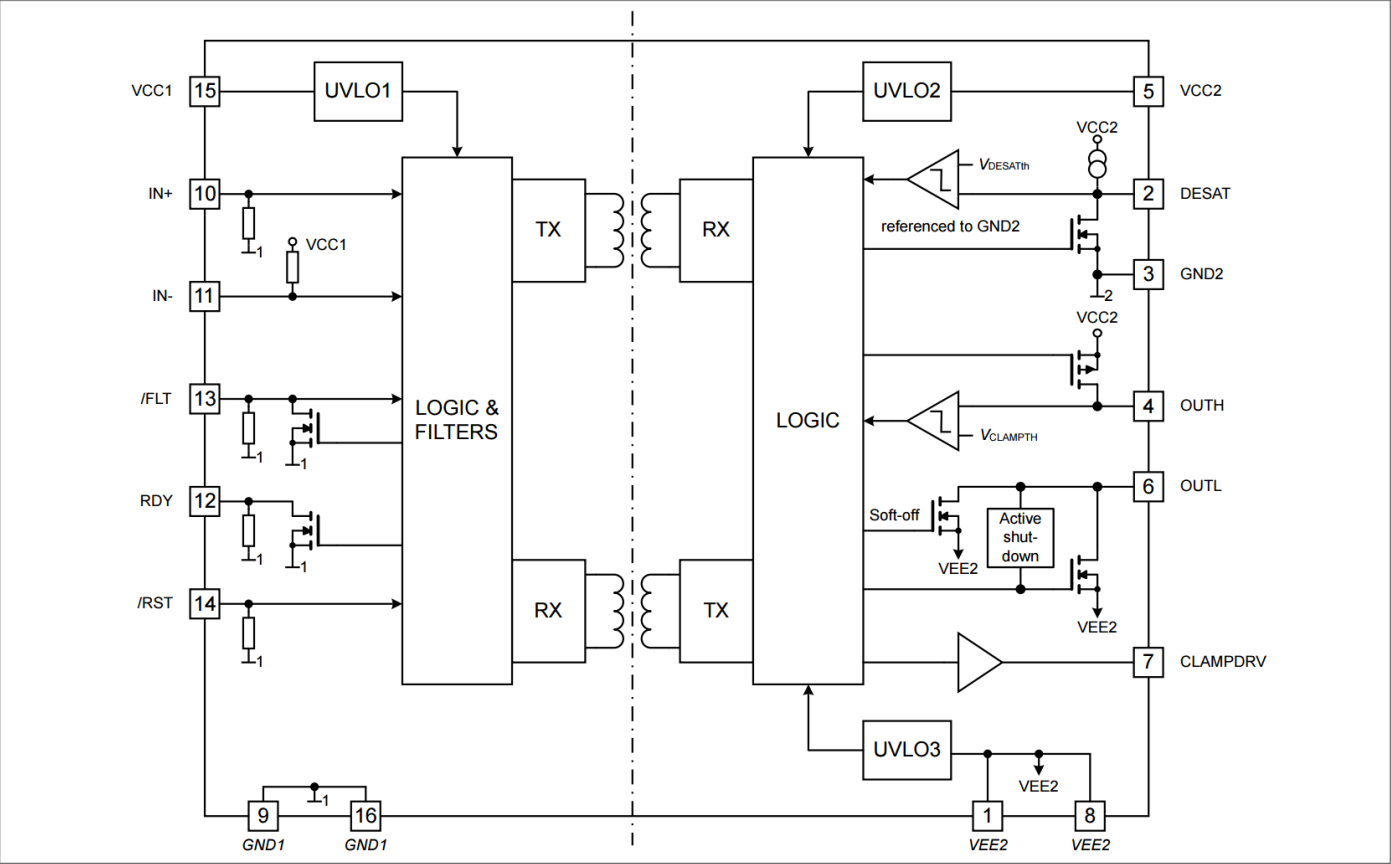


图 1 框图

2 引脚配置和功能

2.1 引脚配置

表 1 引脚配置

Pin No.	Name	Function
1	VEE2	Negative power supply output side
2	DESAT	Short circuit protection
3	GND2	Signal ground output side
4	OUTH	Driver charge output
5	VCC2	Positive power supply output side
6	OUTL	Driver discharge output
7	CLAMPDRV	Miller clamp driver
8	VEE2	Negative power supply output side
9	GND1	Ground input side

(表格续下页.....)

表 1 (续) 引脚配置

Pin No.	Name	Function
10	IN+	Non-inverting driver input
11	IN-	Inverting driver input
12	RDY	Ready output
13	/FLT	Fault input and output, low active
14	/RST	Reset input, low active
15	VCC1	Positive power supply input side
16	GND1	Ground input side

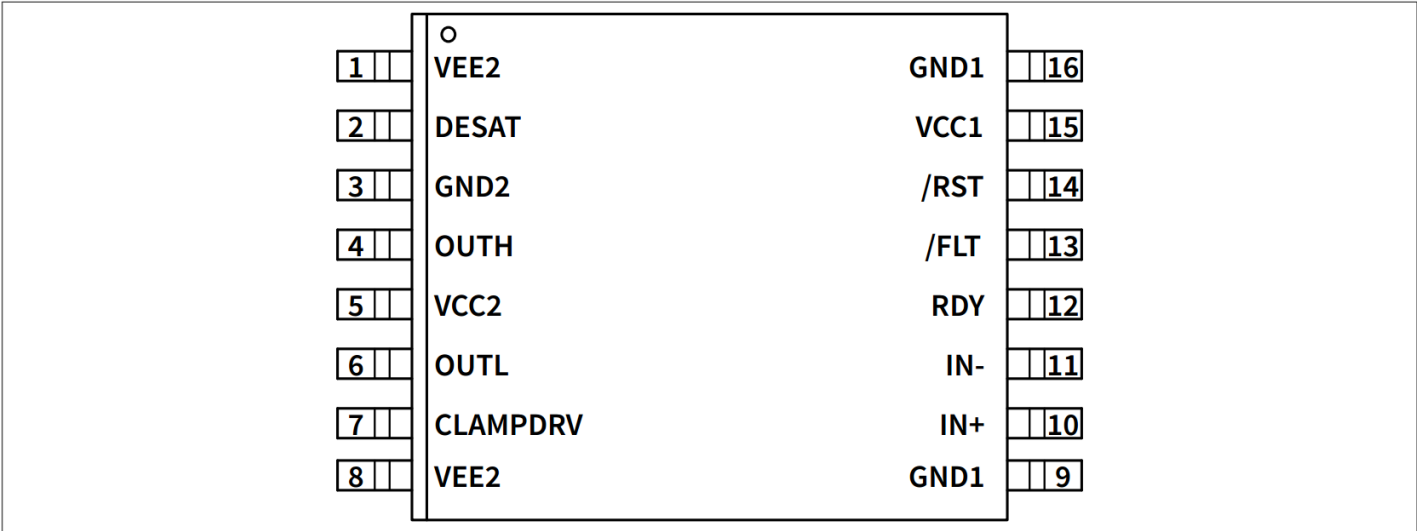


图 2 PG-DSO-16 (顶视图)

2.2 引脚功能

GND1

输入侧的接地。

IN+同相驱动器输入

如果 IN- 设置为低电平，则 IN+ 控制信号用于控制驱动器输出。当 IN+ 为高电平且 IN- 为低电平时，驱动器输出导通。定义了最小脉冲宽度，以确保 IC 能够抵抗 IN+ 处的毛刺。内部下拉电阻确保当 IN+ 引脚悬空时，输出为低电平。

IN-反相驱动器输入

如果 IN+ 设置为高电平，则 IN- 控制信号用于控制驱动器输出。当 IN+ 为高电平且 IN- 为低电平时，驱动器输出导通。定义了最小脉冲宽度，以确保 IC 能够抵抗引脚 IN- 处的毛刺。内部上拉电阻确保当输入 IN- 引脚悬空时，输出为低电平。

/RST 复位输入

功能 1：启用/关闭输入侧。如果 /RST = 低电平，驱动器输出关闭。定义了最小脉冲宽度，以确保 IC 能够抵抗 /RST 处的毛刺。

2 引脚配置和功能

功能 2: 如果 $/RST$ 低电平持续时间超过 t_{RST} ，则复位栅极驱动器 IC 的 DESAT 故障状态。内部上拉电阻用于初始启动。请连接至合适的故障复位逻辑。

$/FLT$ 故障输入和输出

功能 1: $/FLT$ 输入用于关闭驱动器输出。定义了最小脉冲宽度，以确保 IC 能够抵抗 $/FLT$ 处的毛刺。弱下拉电阻确保在引脚未被外部电阻主动上拉时，安全状态下不执行任何操作。

功能 2: 开漏输出，用于报告功率晶体管的锁存 DESAT 故障，如果发生 DESAT 事件，则 $/FLT$ 为低电平。

RDY 就绪状态

开漏输出与外部上拉电阻共同指示器件工作正常。如果输入和输出端均高于欠压锁定 (UVLO) 电平，过温保护未触发，且内部信号传输正常，则驱动器会将 RDY 设置为高电平。

VCC1

输入侧的 5 V 或 3.3 V 电源。

VEE2

输出侧的负电源引脚。

DESAT 去饱和检测输入

通过监测 IGBT 饱和电压 (V_{CE}) 来检测短路引起的退饱和 (DESAT) 现象。DESAT 监测在栅极驱动器输出导通且设定的前沿消隐时间结束后激活。如果 V_{CE} 电压高于设定的 DESAT 检测阈值 $V_{DESATth}$ 且持续时间超过 DESAT 滤波时间 $t_{DESATfilt}$ ，则 DESAT 保护机制启动。此时，电源开关关闭，并通过 $/FLT$ 接口报告 DESAT 事件。总消隐时间可通过外部电容进行调节。

CLAMPDRV 米勒钳位驱动器

在功率晶体管关断后，通过外部钳位晶体管将栅极电压连接到 $VEE2$ 。关断期间， $OUTH$ 引脚会监测栅极电压，当栅极电压低于 V_{CLAMP} （与 $VEE2$ 相关）时，钳位驱动器输出将被激活。将 n 沟道 MOSFET 的栅极连接到此引脚，并将漏极直接连接到功率开关的栅极。最后，将 MOSFET 的源极连接到 $VEE2$ 。

GND2 参考地

输出侧信号参考地。

OUTH 驱动器输出

输出引脚用于给功率晶体管的栅极充电。该引脚被上拉至 $VCC2$ 。在正常工作模式下， $OUTH$ 由 $IN+$ 、 $IN-$ 、 $/RST$ 和 $/FLT$ 控制。在错误模式（欠压锁定、过温保护、内部信号传输或 DESAT）和关断状态下， $OUTH$ 为高阻抗。

OUTL 驱动器输出

输出引脚用于对功率晶体管栅极进行放电。该引脚被下拉至 $VEE2$ 。在正常工作模式下， $OUTL$ 由 $IN+$ 、 $IN-$ 、 $/RST$ 和 $/FLT$ 控制。在错误模式下，驱动器将关闭，并表现出以下行为：

- $OUTL$ 下拉至 $VEE2$ （UVLO、过温保护或内部信号传输）
- $OUTL$ 使用软关断电流 I_{SOFF0} (DESAT) 下拉

VCC2

输出侧正电源引脚。

3 功能描述

3.1 简介

1ED3330 是一款适用于 IGBT、Si 和 SiC MOSFET 的先进栅极驱动器。其中包括控制和保护功能，以实现高可靠性系统的设计。

驱动器由两个电气隔离的部分组成。输入侧可直接连接到具有 CMOS 输入/输出的标准 3.3 V 或 5 V DSP 或微控制器，输出侧连接到高压侧。

轨到轨驱动器输出在短路情况下为功率晶体管栅极电压提供钳位路径。因此，通过米勒电容反馈引起的短路电流增加可以根据栅极电阻的大小来减小。此外，轨到轨输出可降低功耗。

该设备还包括 IGBT 短路保护 (DESAT) 和 /FLT 状态输出。

RDY 状态输出表明栅极驱动器 IC 已正确供电并准备就绪。

3.2 电源

驱动器 1ED3330 设计用于支持负电源低于 -3 V 的双极性电源。

栅极驱动器通常在 VCC2 处由 15 V 的正电压供电，在 VEE2 处由 -8 V 的负电压供电，请参见图 3。负电源可防止动态导通。

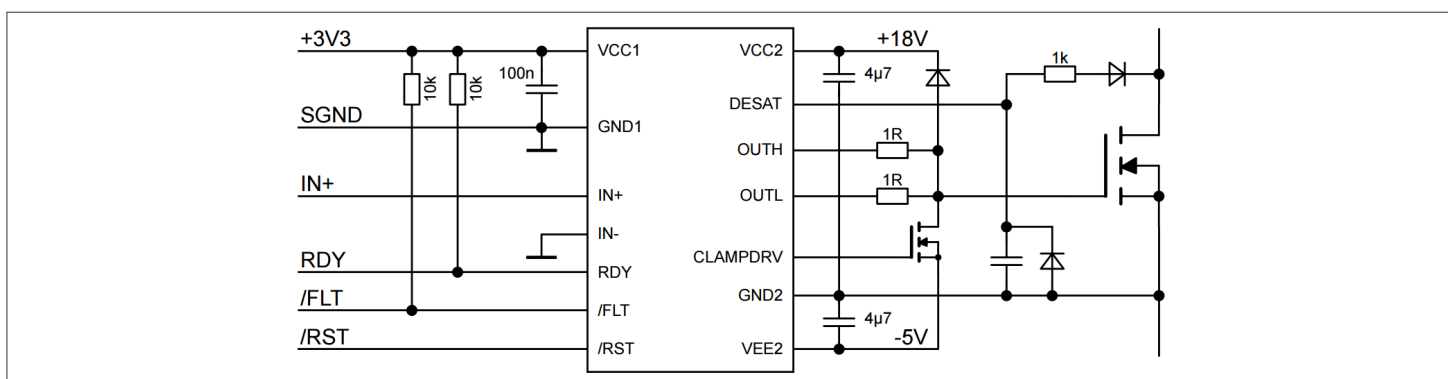


图3 双极电源应用示例

3.2.1 欠压锁定 (UVLO)

为确保功率晶体管的正确开关，栅极驱动器 IC 配备了输入侧和两个输出侧欠压锁定电路。请参考图 4 中 VCC1、图 5 中 VCC2 和图 6 中 VEE2 的欠压锁定功能图。

3 功能描述

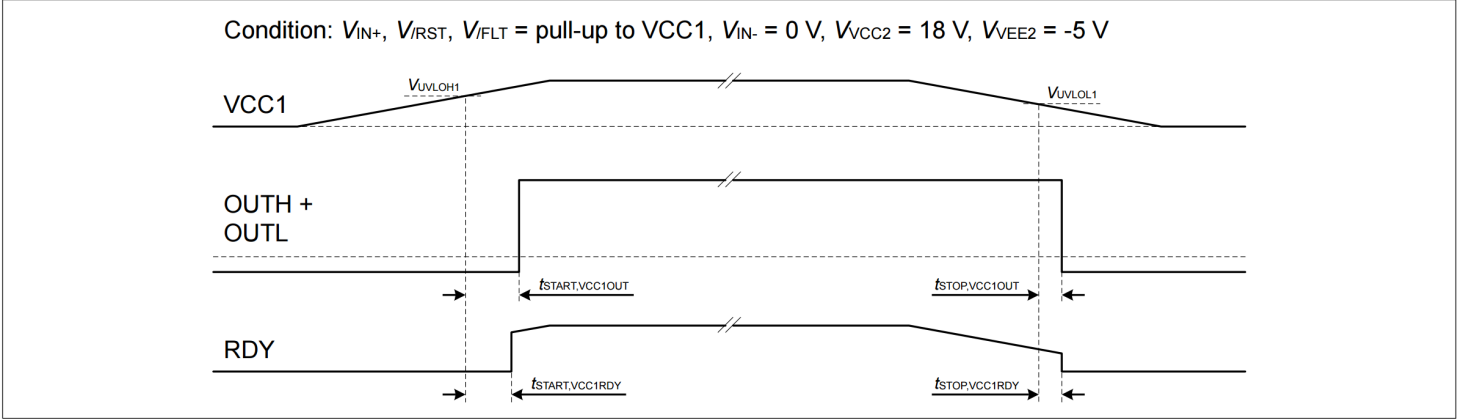


图 4 UVLO1

如果输入侧的电源电压 V_{CC1} 低于 V_{UVLOL1} ，则在输入侧断电之前，会向输出侧发送关断信号。只要 V_{CC1} 低于上电电压 V_{UVLOH1} ，功率晶体管就会关闭，并且 $IN+$ 和 $IN-$ 处的信号将被忽略。

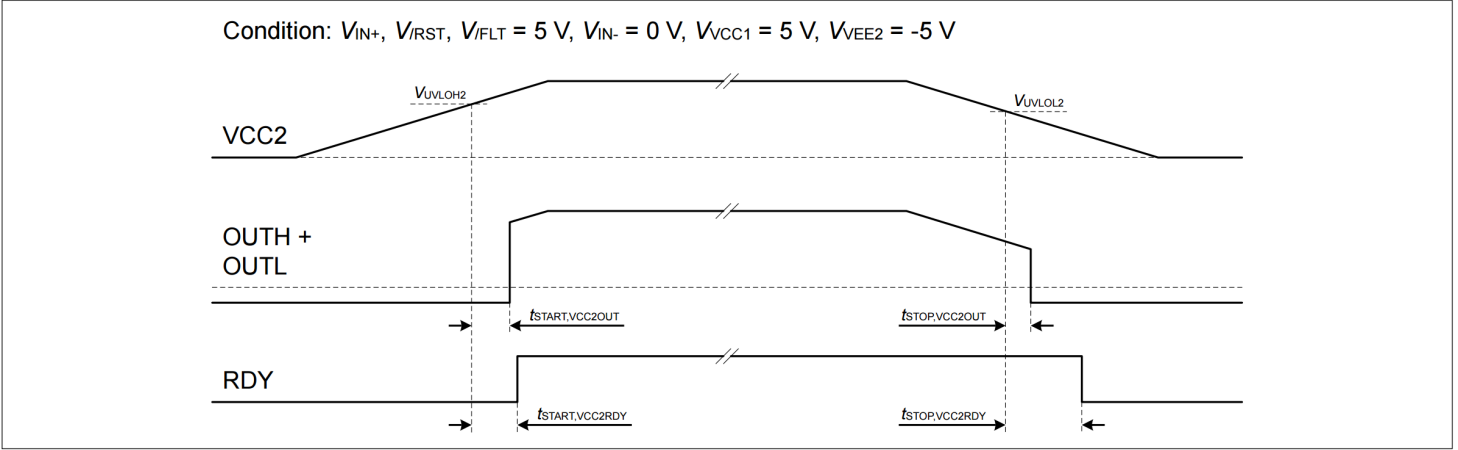


图 5 UVLO2

如果输出侧的电源电压 V_{CC2} 低于 V_{UVLOL2} ，则功率晶体管关闭，只要 V_{CC2} 保持在上电电压 V_{UVLOH2} 以下，来自输入侧的信号就会被忽略。

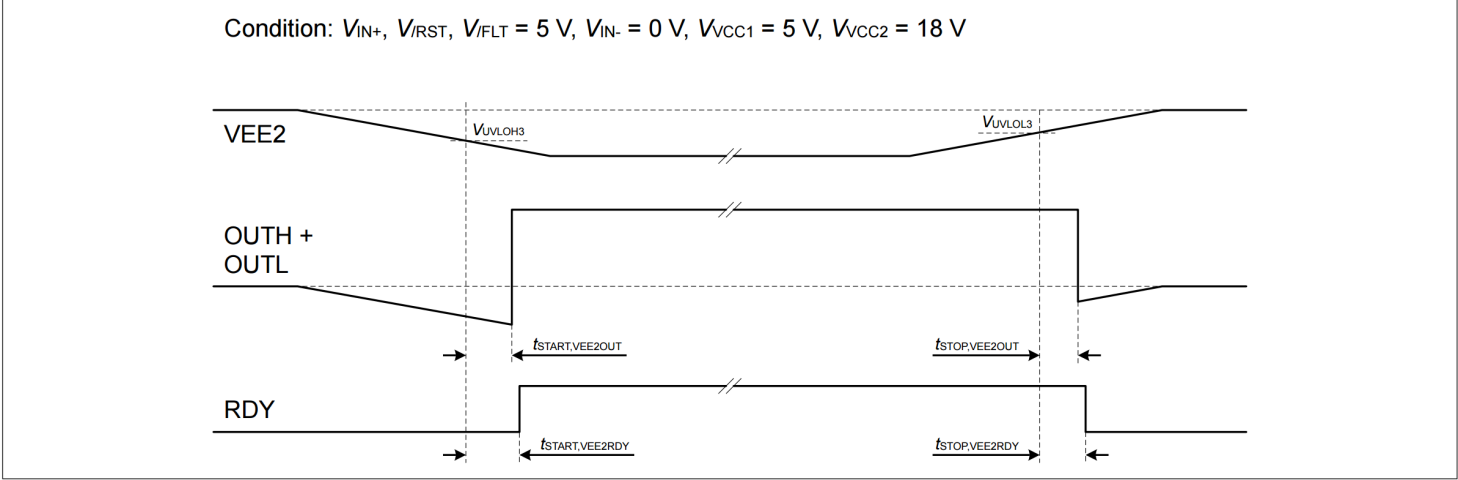


图 6 UVLO3

如果输出侧 $VEE2$ 的电源电压高于 V_{UVLOL3} ，则功率晶体管关闭。只要 $VEE2$ 保持在上电电压 V_{UVLOH3} 以上，来自输入侧的信号就会被忽略。

3.3 输入侧逻辑引脚

3.3.1 同相和反相输入

有两种输入模式来控制功率开关。

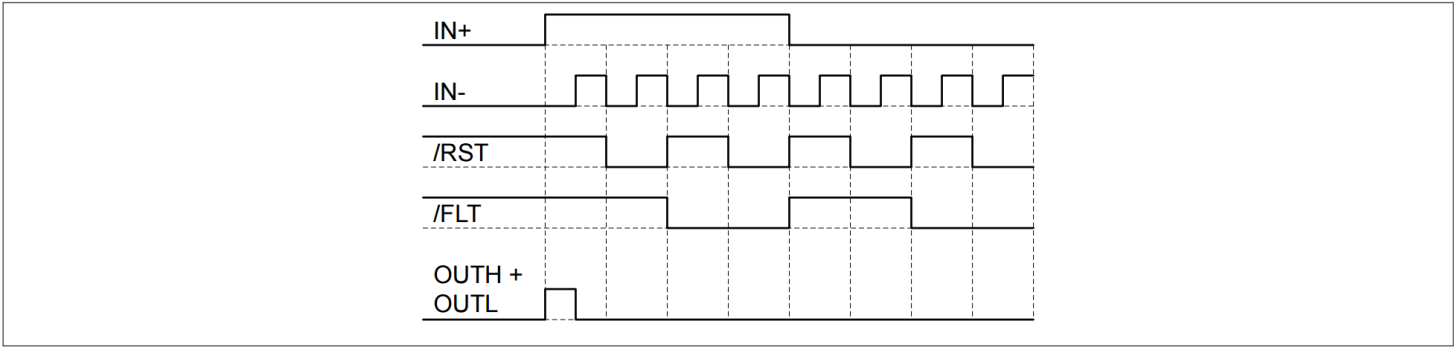


图 7 典型开关行为

在同相模式下， $IN+$ 控制驱动器输出， $IN-$ 设置为低电平。在反相模式下， $IN-$ 控制驱动器输出， $IN+$ 设置为高电平。

逻辑： $OUTL / OUTH = IN+ \text{ AND NOT}(IN-) \text{ AND } /RST \text{ AND } /FLT$

定义最小输入脉冲宽度来过滤偶尔出现的毛刺。

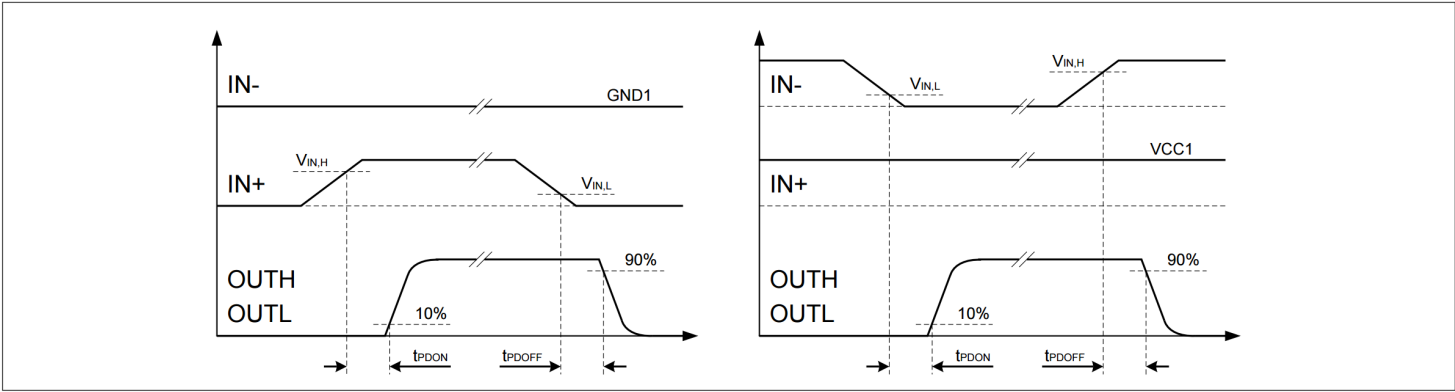


图 8 $IN+$ 和 $IN-$ 的传播延迟时间

输入信号变化后，输出信号会根据传播延迟时间做出反应。图 8 显示各个 PWM 输入引脚的传播延迟时间。

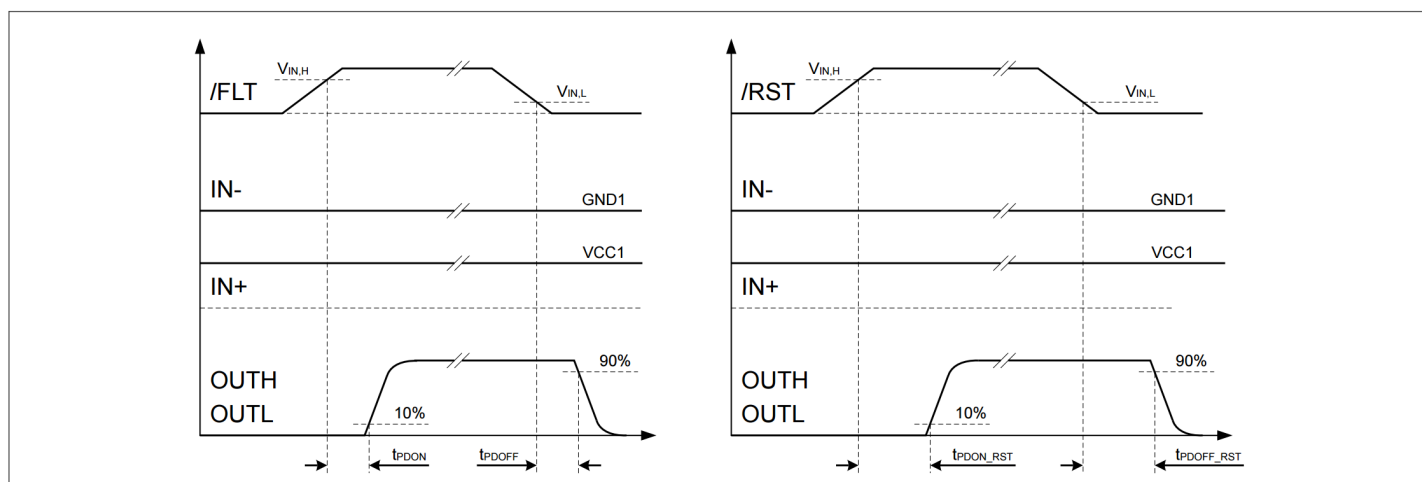


图 9 传播延迟时间/*FLT*和/*RST*

/*FLT* 的传播延迟 等于输入 *IN* 的传播延迟。/*RST* 引脚的传播延迟与常规 PWM 输入引脚不同，以确保更强的滤波效果。

3.3.2 RDY 就绪状态输出

RDY 输出显示以下三个内部保护功能的状态：

- 输入侧的欠压锁定
- 输出侧 *VCC2* 和 *VEE2* 的欠压锁定
- 内部信号传输（看门狗）

正常运行期间，内部信号传输由看门狗定时器监控。如果传输在规定时间内失败，则 IGBT 关断，并且 *RDY* 输出报告内部错误。

- 输出侧过温保护 (OTP)
- DESAT 事件后准备清除锁定故障状态

没有必要重置 *RDY* 信号，因为其状态仅取决于前面提到的保护信号的状态。

3.3.3 复位

复位信号 */RST* 负责清除 */FLT* 输出。如果 */RST* 保持低电平的时间超过给定时间 t_{RST} ，则在 */RST* 的上升沿，*/FLT* 将被清零，参见图 11。否则，它将保持不变。

DESAT 事件后的复位（*/RST* 保持低电平超过 t_{RST} ）只能在 *RDY* 恢复为高电平后才能执行。这表明外部电源开关的栅极已完全放电，电源开关已关闭。

复位 */RST* 作为输入逻辑的启用/关闭，参考图 7。

3.3.4 故障信号

/*FLT* 引脚的主要功能是向微控制器发出 DESAT 事件信号。检测到 DESAT 事件后，栅极驱动器通常需要 60 ns 将 */FLT* 引脚拉低。

此外，当该引脚被外部拉低时，它还可以作为输入，触发输出端的硬关断。通过将多个栅极驱动器 IC 的 */FLT* 引脚组合成一个单一信号，当单个驱动器检测到 DESAT 事件时，所有栅极驱动器 IC 都将关断。

3.4 驱动器输出

输出驱动级仅使用互补型 MOSFET 来提供轨到轨输出。只要保持稳定的驱动器电源电压，该特性就可以在导通状态和短路期间对栅极电压进行严格控制。

由于内部电压降较低，功率开关的开关行为主要由栅极电阻控制。此外，它还降低了驱动器消耗的功率。

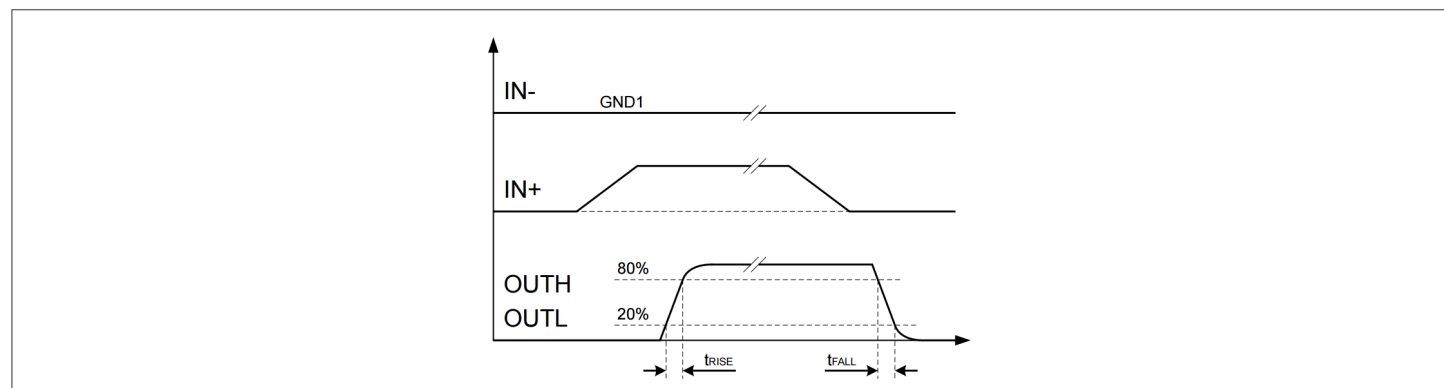


图 10 上升和下降时间

输出信号无法瞬时改变其电平。各个信号的开启和关闭持续时间分别由参数 t_{RISE} 和 t_{FALL} 指定。

3.5 保护功能

3.5.1 短路保护 (DESAT)

短路保护 (DESAT) 可确保电源开关在短路时得到保护。当 *DESAT* 电压上升并持续高于 9 V 的 *DESAT* 检测阈值超过 *DESAT* 滤波时间时，输出将采用软关断方式拉低。此外，在 *DESAT* 到 */FLT* 的延迟之后，*/FLT* 输出将被激活。

使用增强型非对称上/复位滤波器对 *DESAT* 信号进行滤波，以提高其对误触发 *DESAT* 信号的鲁棒性。

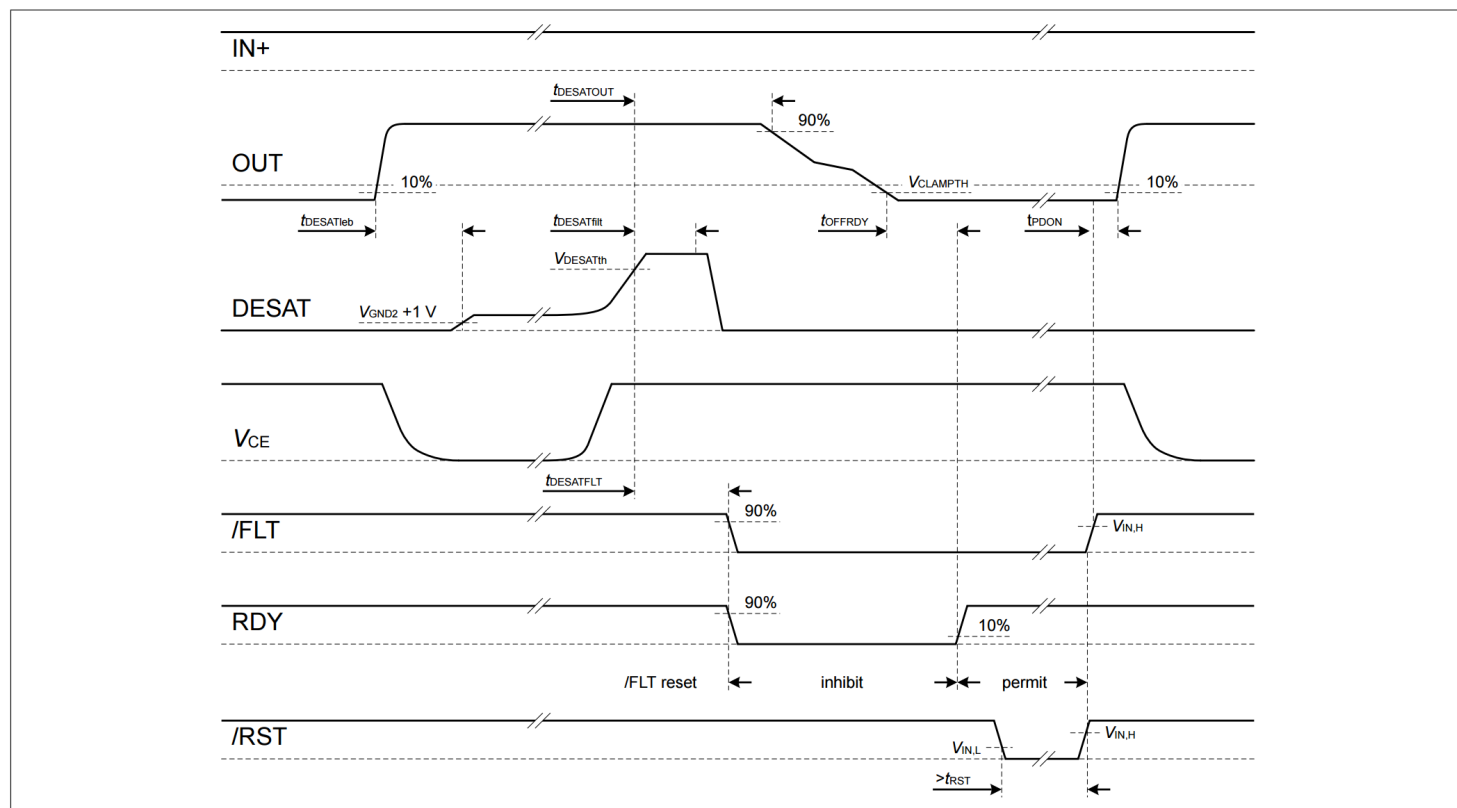


图 11 DESAT 软关断行为和时序

前沿消隐时间用于给功率开关足够的时间达到饱和状态。DESAT电平上升时间受精确的内部电流源和外部电容器的影响。

3.5.2 有源米勒钳位

栅极驱动 IC 配备了有源米勒钳位功能，以防止开关在快速开关应用中出现寄生导通。

发出关断命令后，栅极驱动器 IC 遵循以下实施序列：

1. 栅极放电，同时监测 $OUTH$ 引脚的电压水平
2. 检测到 $OUTH$ 电压低于钳位阈值电平 $V_{CLAMPTH}$
3. 过滤检测以避免错误的 CLAMP 激活并且不影响正常的关断行为
4. 激活钳位功能，使开关的栅极保持在 $VEE2$ 电平

预驱动器输出

钳位功能以具有有限输出电压的预驱动器的形式实现，通过外部晶体管钳位开关栅极，以实现高钳位电流。根据外部 MOSFET 的不同，米勒电流钳位可达 20 A。

外部小信号 n 沟道 MOSFET 晶体管与预驱动器输出配合使用，可实现高栅极电流钳位。将 MOSFET 连接在 $CLAMPDRV$ 输出端、 $VEE2$ 引脚和开关栅极之间。钳位 MOSFET 必须靠近开关栅极放置，以最大程度地降低线路电阻和电感。

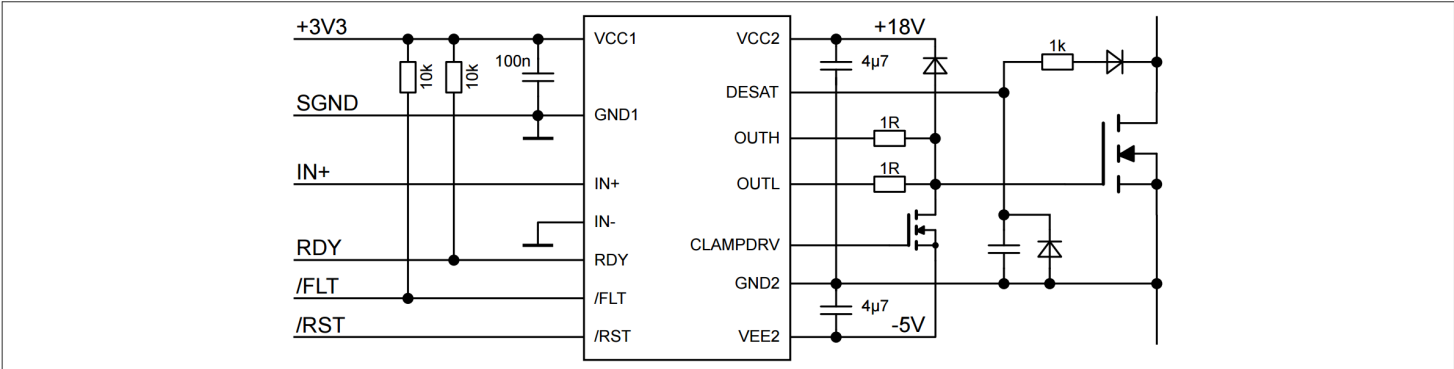


图 12 采用双极电源和钳位预驱动器输出的应用示例

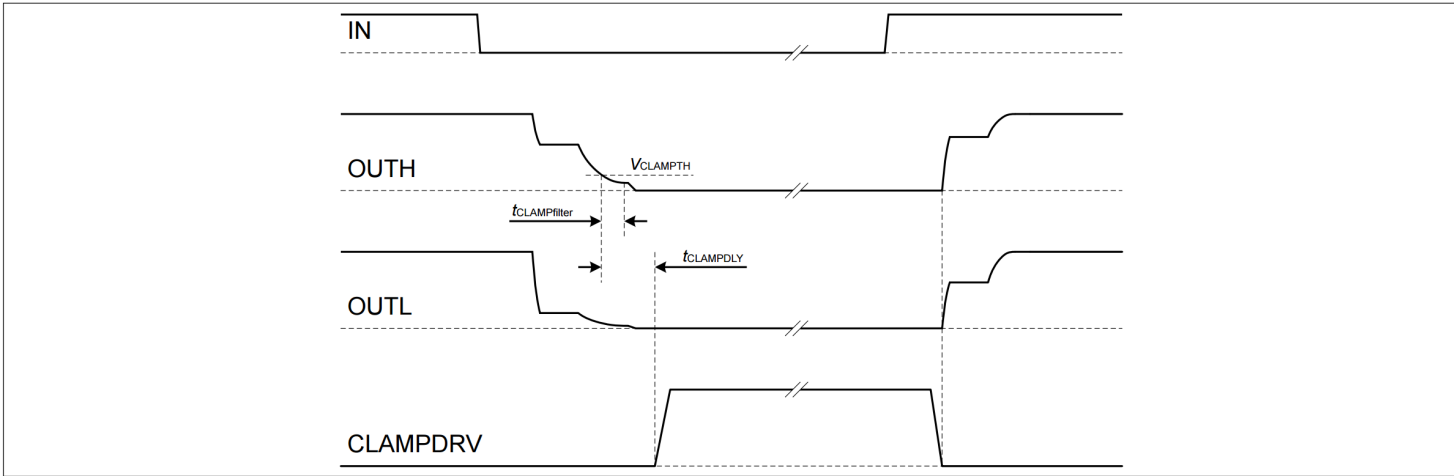


图 13 钳位预驱动器输出行为

3.5.3 主动关断

主动关断功能可确保输出侧未连接到电源时功率晶体管处于安全关断状态。功率晶体管栅极通过OUTL钳位至VEE2。

4 电气参数

4.1 绝对最大额定值

表 2 绝对最大额定值

超出所列的绝对最大额定值的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件可以在这些条件下或任何其他超出推荐工作条件的情况下工作。长时间暴露于绝对最大额定值条件下可能会影响器件的可靠性。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Power supply input side voltage	V_{VCC1}	-0.3		6.5	V	$V_{VCC1} - V_{GND1}$
Positive power supply output side voltage	V_{VCC2}	-0.3		35	V	$V_{VCC2} - V_{GND2}$
Negative power supply output side voltage	V_{VEE2}	-35		0.3	V	$V_{VEE2} - V_{GND2}$
Differential power supply output side voltage	V_{DVMAX2}	-0.3		35	V	$V_{VCC2} - V_{VEE2}$
Gate driver source output voltage	V_{OUTH}	$V_{VCC2} - 35$		$V_{VCC2} + 0.3$	V	
Gate driver sink output voltage	V_{OUTL}	$V_{VEE2} - 0.3$		$V_{VEE2} + 35$	V	
Dynamic CLAMPDRV voltage	V_{CLPDRV}	$V_{VEE2} - 0.3$		15	V	for 1 μ s, vs. VEE2
DESAT voltage	V_{DESAT}	- 0.3		$V_{VCC2} + 0.3$	V	
Logic input pin voltages (IN+, IN-, / RST)	V_{IN}	-0.3		6.5	V	
Logic pin voltages, open drain (/ FLT, RDY)	V_{FLT}, V_{RDY}	- 0.3		6.5	V	
Logic output currents, open drain (/FLT, RDY)	I_{FLT}, I_{RDY}			50	mA	
Input to output offset voltage	V_{OFFSET}			2300	V	¹⁾ $V_{OFFSET} = V_{GND2} - V_{GND1} $
ESD robustness - human body model	$ V_{ESD,HBM} $			4	kV	²⁾
ESD robustness - charged device model	ESD_{CDM}			TC1500		³⁾
Junction temperature	T_J	-40		150	°C	
Storage temperature	T_{Stg}	-55		150	°C	
Power dissipation (input side)	$P_{D,IN}$			33	mW	⁴⁾ $T_A = 85^\circ\text{C}$
Power dissipation (output side)	$P_{D,OUT}$			738	mW	^{4) 5)} $T_A = 85^\circ\text{C}$
Power dissipation, total	P_D			771	mW	^{4) 5)} $T_A = 85^\circ\text{C}$

1) 仅用于功能操作

2) 根据 ANSI/ESDA/JEDEC-JS-001-2017 (通过 1.5 k Ω 串联电阻对 100 pF 电容器放电)。

3) 根据 ANSI/ESDA/JEDEC-JS-002-2014 (TC = 测试条件, 单位: 伏特)

4 电气参数

- 4) IC 总功耗在 85°C 以上时线性降额, 下降率为 11.9 mW/K
- 5) 符合 JESD 51-7 标准的 R_{thJA} , 2s2p, 金属化层厚度为 70 / 35 / 35 / 70 [μm]

4.2 热参数

表 3 热参数

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Thermal resistance junction to ambient	R_{thJA}		84.3		K/W	¹⁾ $T_A = 85^\circ\text{C}$, $P_D = 771\text{ mW}$
Characterization parameter junction to package top	Ψ_{Jtop}		13		K/W	¹⁾ $T_A = 85^\circ\text{C}$, $P_D = 771\text{ mW}$

1) 根据 JESD 51-7 标准, 2s2p, 金属化层厚度为 70 / 35 / 35 / 70 [μm], $P_{D,IN} = 33\text{ mW}$, $P_{D,OUT} = 738\text{ mW}$

4.3 推荐工作条件

表 4 推荐工作条件

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Power supply input side voltage	V_{VCC1}	3.0		5.5	V	$V_{VCC1} - V_{GND1}$
Positive power supply output side voltage	V_{VCC2}	14		32	V	$V_{VCC2} - V_{GND2}$, 1ED3330
Negative power supply output side voltage	V_{VEE2}	-10		-2.85	V	$V_{VEE2} - V_{GND2}$, 1ED3330
Differential power supply output side voltage	V_{DVMAX2}	16.85		32	V	$V_{VCC2} - V_{VEE2}$, 1ED3330
Logic input voltages (IN+, IN-, /FLT, /RST)	V_{IN}	-0.3		5.5	V	
DESAT voltage	V_{DESAT}	-0.3		$V_{VCC2} + 0.3$	V	
Ambient temperature	T_A	-40		125	°C	
Junction temperature	T_J	-40		150	°C	

4.4 电气特性

电气特性包括在推荐工作条件范围内, 电源电压和温度变化下的参数分布。电气特性在生产环境中于 $T_A = 25^\circ\text{C}$ 下测试。典型值代表在 $V_{VCC1} = 5.0\text{ V}$ 、 $V_{VCC2} = 18\text{ V}$ 、 $V_{VEE2} = -5\text{ V}$ 和 $T_A = 25^\circ\text{C}$ 下测得的中值。特性中的最小值和最大值由特性/设计验证。除非另有说明, 否则这适用于所有电气特性。

4 电气参数

4.4.1 电源

表 5 电源

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
UVLO1 threshold input side (on)	V_{UVLOH1}		2.83	3.0	V	$V_{VCC1} - V_{GND1}$
UVLO1 threshold input side (off)	V_{UVLOL1}	2.5	2.61		V	$V_{VCC1} - V_{GND1}$
UVLO1 hysteresis input side	V_{HYS1}	0.17	0.22	0.27	V	$V_{UVLOH1} - V_{UVLOL1}$
UVLO1 filter (off)	$t_{UVLOL1ft}$	400	600	900	ns	¹⁾
Quiescent current input side	I_{Q1}			3	mA	²⁾ , ³⁾
Operating current input side	I_{O1}			3	mA	⁴⁾
UVLO2 threshold output side (on)	V_{UVLOH2}		13.6	14	V	$V_{VCC2} - V_{GND2}$
UVLO2 threshold output side (off)	V_{UVLOL2}	12.15	12.55		V	$V_{VCC2} - V_{GND2}$
UVLO2 hysteresis output side	V_{HYS2}		1.05		V	$V_{UVLOH2} - V_{UVLOL2}$
UVLO2 filter (off)	$t_{UVLOL2ft}$	0.5	0.75	1	μs	¹⁾
Quiescent current output side, ON state	$I_{QVCC2,ON}$			3	mA	²⁾
Quiescent current output side, OFF state	$I_{QVCC2,OFF}$			2.1	mA	³⁾
Operating current output side	I_{OVCC2}			3	mA	⁴⁾
UVLO3 threshold output side (on)	V_{UVLOH3}	-2.85	-2.7	-2.5	V	$V_{VEE2} - V_{GND2}$
UVLO3 threshold output side (off)	V_{UVLOL3}	-1.7	-1.5	-1.3	V	$V_{VEE2} - V_{GND2}$
UVLO3 hysteresis output side	V_{HYS3}		1.2		V	$V_{UVLOL3} - V_{UVLOH3}$
UVLO3 filter (off)	$t_{UVLOL3ft}$	6	8	11	μs	¹⁾

1) 参数不经过生产测试 - 通过设计/特征测试验证。

2) $V_{VCC1} = 5\text{ V}$, $V_{VCC2} = 18\text{ V}$, $V_{VEE2} = -5\text{ V}$, $IN+$ = 高电平, $IN-$ = 低电平, OUT = 高电平, RDY 、 $/RST$ 、 $/FLT$ = 高电平, $V_{DESAT} = 0\text{ V}$

3) $V_{VCC1} = 5\text{ V}$, $V_{VCC2} = 18\text{ V}$, $V_{VEE2} = -5\text{ V}$, $IN+$ = 低电平, $IN-$ = 高电平, OUT = 低电平, RDY 、 $/RST$ 、 $/FLT$ = 高电平, $V_{DESAT} = 0\text{ V}$

4) $V_{VCC1} = 5\text{ V}$, $V_{VCC2} = 18\text{ V}$, $V_{VEE2} = -5\text{ V}$, $IN+$ = 50 kHz, 50%, $IN-$ = 低电平, RDY = 高电平, $/FLT$ = 高电平, $C_L = 100\text{ pF}$, $V_{DESAT} = 0\text{ V}$

4.4.2 逻辑输入和输出

表 6 逻辑输入和输出

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input low threshold voltage $IN+$, $IN-$, $/RST$, $/FLT$	$V_{IN,L}$	0.3 * V_{VCC1}			V	
Input high threshold voltage $IN+$, $IN-$, $/RST$, $/FLT$	$V_{IN,H}$			0.7 * V_{VCC1}	V	
Input hysteresis voltage $IN+$, $IN-$, RST , $/FLT$	$V_{IN,HYS}$	0.1 * V_{VCC1}			V	
Input pull-up resistance $IN-$	R_{IN-}	34	45	56	kΩ	$V_{IN-} = GND1$

(表格续下页.....)

4 电气参数

表6 (续) 逻辑输入和输出

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input pull-down resistance IN+, /RST	R_{IN+}, R_{RST}	42	56	70	k Ω	$V_{IN+}, V_{RST} = V_{VCC1}$
Input pull-down resistance RDY, /FLT	R_{RDY}, R_{FLT}	330	450	565	k Ω	$V_{RDY}, V_{FLT} = GND1$
Output low voltage RDY, /FLT	V_{RDYL}, V_{FLTL}			300	mV	$I_{SINK} = 10 \text{ mA}$

4.4.3 栅极驱动器

表7 栅极驱动器

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
High level output peak current	I_{OUTH}	7	12		A	IN+ = High, IN- = Low ^{1) 2)}
Low level output peak current	I_{OUTL}	7	13		A	IN+ = High, IN- = Low ^{1) 2)}
High level output on resistance	$R_{DSON,H}$	0.15	0.45	1.05	Ω	$I_{OUTH} = 0.2 \text{ A}$
Low level output on resistance	$R_{DSON,L}$	0.1	0.25	0.55	Ω	$I_{OUTL} = 0.2 \text{ A}$

- 1) $V_{VCC2} = 18 \text{ V}$, $V_{VEE2} = -5 \text{ V}$, $C_L = 100 \text{ nF}$, $R_L = 0.1 \Omega$
 2) 参数无需经过生产测试 - 通过设计/特性验证

4.4.4 有源米勒钳位

表8 有源米勒钳位

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Clamp threshold voltage	$V_{CLAMP\ TH}$	$V_{VEE2} + 2$	$V_{VEE2} + 2.4$	$V_{VEE2} + 2.8$	V	
Clamp filter time	$t_{CLAMP\ filter}$	18		30	ns	
Clamp activation delay	$t_{CLAMP\ DLY}$			70	ns	$V_{OUTH} \leq V_{CLAMP\ TH}$ to $V_{CLAMP\ DRV} \geq V_{VEE2} + 2 \text{ V}$, $C_{CLAMP\ DRV}$, $C_{LOAD} = 100 \text{ pF}$
Clamp driver high level output peak current	$I_{CLAMP\ DH}$	0.15	0.27		A	$R_{CLAMP\ DRV} = 1 \Omega$ ^{1) 2)}
Clamp driver low level output peak current	$I_{CLAMP\ DL}$	1	1.5		A	$R_{CLAMP\ DRV} = 1 \Omega$ ^{1) 2)}
Clamp driver high level output voltage	$V_{CLAMP\ DH}$	$V_{VEE2} + 6$	$V_{VEE2} + 8$	$V_{VEE2} + 10$	V	$V_{VCC2} = 18 \text{ V}$, $V_{VEE2} = -5 \text{ V}$, $I_{LOAD} = 0 \text{ mA}$
Low level clamp driver on resistance	$R_{DSON,CLP}$	0.4	1	2.2	Ω	$I_{CLAMP\ PL} = 0.1 \text{ A}$

- 1) 参数无需经过生产测试 - 通过设计/特性验证
 2) $V_{VCC2} = 18 \text{ V}$, $V_{VEE2} = -5 \text{ V}$, $C_{CLAMP\ DRV} = 100 \text{ nF}$

4 电气参数

4.4.5 动态特性

表 9 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input to output propagation delay ON for IN+, IN-, /FLT	t_{PDON}	61	73	85	ns	$V_{CC2} - V_{VEE2} = 23\text{ V}$, $C_L = 100\text{ pF}$
Input to output propagation delay OFF for IN+, IN-, /FLT	t_{PDOFF}	61	74	85	ns	$V_{CC2} - V_{VEE2} = 23\text{ V}$, $C_L = 100\text{ pF}$
Input to output propagation delay distortion IN+	$ t_{PDISTO,IN+} $		0	6	ns	¹⁾ $ t_{PDOFF} - t_{PDON} $
Input to output propagation delay distortion IN-	$ t_{PDISTO,IN-} $		0	6	ns	¹⁾ $ t_{PDOFF} - t_{PDON} $
Input to output, part to part skew	t_{SKEW}			6	ns	²⁾ $C_L = 100\text{ pF}$
Input to output, part to part skew plus	t_{SKEW+}		0	8	ns	³⁾ $C_L = 100\text{ pF}$
Input pulse suppression filter time	t_{IPSF}	26	33	40	ns	⁴⁾
/RST input pulse suppression time (filter time)	$t_{RSTfilt}$	180		330	ns	$V_{CC1} = 3.3\text{ V}$
Input-side start-up time	$t_{START,VCC1O}$ UT , $t_{START,VC}$ $C1RDY$		2.5	10	μs	⁵⁾ IN+ = High, $C_L = 100\text{ pF}$, fast V_{CC1} ramp, OUTH, RDY 10%
Output-side start-up time	$t_{START,VCC2O}$ UT , $t_{START,VC}$ $C2RDY$		5	12	μs	⁵⁾ IN+ = High, $C_L = 100\text{ pF}$, fast V_{CC2} ramp, OUTH, RDY 10%
Output-side start-up time	$t_{START,VEE2O}$ UT , $t_{START,VEE2}$ RDY	0.1		2.2	μs	⁵⁾ IN+ = High, $C_L = 100\text{ pF}$, fast V_{VEE2} ramp, OUTH, RDY 10%
Input-side deactivation time	$t_{STOP,VCC1OU}$ T , $t_{STOP,VCC1}$ RDY		2.5	10	μs	⁵⁾ IN+ = High, IN- = Low, ramp $V_{CC1} = 3.3\text{ V}$ to 0 V, $C_L = 100\text{ pF}$, OUTH, RDY to 90%
Output-side VCC2 to OUT deactivation time	$t_{STOP,VCC2OU}$ T	0.5		1.2	μs	⁵⁾ IN+ = High, IN- = Low, ramp $V_{CC2} = 18\text{ V}$ to 0 V, $C_L = 100\text{ pF}$
Output-side VEE2 to OUT deactivation time	$t_{STOP,VEE2OU}$ T	0.2 + t_{UVLOL} 3ft		1 + t_{UVLOL} 3ft	μs	⁵⁾ IN+ = High, IN- = Low, ramp $V_{VEE2} = -5\text{ V}$ to 0 V, $C_L = 100\text{ pF}$
Rise time	t_{RISE}			20	ns	$V_{CC2} = 18\text{ V}$, $V_{VEE2} = -5\text{ V}$, $C_L = 1\text{ nF}$, V_{OUTH} rising from 20% to 80%
Rise time	t_{RISE}		65	90	ns	$V_{CC2} = 18\text{ V}$, $V_{VEE2} = -5\text{ V}$, $C_L = 20\text{ nF}$, $R_L = 1\text{ }\Omega$, V_{OUTH} rising from 10% to 90%, valid only for 1ED3330, rise time measured at C_L ⁵⁾

(表格续下页.....)

4 电气参数

表 9 (续) 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Fall time	t_{FALL}			20	ns	$V_{\text{CC2}} = 18 \text{ V}$, $V_{\text{VEE2}} = -5 \text{ V}$, $C_L = 1 \text{ nF}$, V_{OUTL} falling from 80% to 20%
Fall time	t_{FALL}		60	85	ns	$V_{\text{CC2}} = 18 \text{ V}$, $V_{\text{VEE2}} = -5 \text{ V}$, $C_L = 20 \text{ nF}$, $R_L = 1 \Omega$, V_{OUTL} falling from 90% to 10%, valid only for 1ED3330, Fall time measured at C_L ⁵⁾
Common-mode transient immunity	$ CM_{\text{Static}} $	200			kV/ μs	@ $V_{\text{CM}} = 1.5 \text{ kV}$ ⁵⁾
Dynamic common-mode transient immunity	$ CM_{\text{Dynamic}} $	200			kV/ μs	$V_{\text{CM}} = 1.5 \text{ kV}$; $IN-$ tied to $GND1$; $IN+$ = 10 MHz square wave ⁵⁾

- 1) 相同环境温度和工作条件下的值。
- 2) 由同一输入引脚 ($IN+$ 或 $IN-$ ，而不是两个引脚的混合) 驱动的 ON 或 OFF 命令的传播延迟差异，以及相同边沿的差异。相同环境温度和工作条件下的值。该参数以前称为输入到输出、器件与器件的传播延迟变化
- 3) 该参数表示在相同的环境温度和工作条件下，一个驱动器的 ON 传播延迟与另一个驱动器的 OFF 传播延迟之间的差异，以及输入信号 $IN+$ 、 $IN-$ 的任何输入组合。
- 4) 短于 $t_{\text{IPSF,min}}$ 的输入脉冲将始终被抑制，长于 $t_{\text{IPSF,max}}$ 的输入脉冲将始终被传播。
- 5) 参数无需经过生产测试 - 通过设计/特性验证

4.4.6 软关断

表 10 软关断

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Soft-off current	I_{SOFF0}	770	1100	1430	mA	$V_{\text{OUTL}} = V_{\text{VEE2}} + 4 \dots 20 \text{ V}$ ^{1) 2)}
Soft-off time-out time	t_{SOFFTO}	$t_{\text{DESATfilt}} + 2.6$	$t_{\text{DESATfilt}} + 2.9$	$t_{\text{DESATfilt}} + 3.1$	μs	³⁾

- 1) $V_{\text{CC2}} = 18 \text{ V}$, $V_{\text{VEE2}} = -5 \text{ V}$, $C_L = 22 \text{ nF}$, $R_L = 1 \Omega$
- 2) 参数不经过生产测试 - 通过设计/特征测试验证。
- 3) $V_{\text{CC2}} = 18 \text{ V}$, $V_{\text{VEE2}} = -5 \text{ V}$, $C_L = 22 \text{ nF}$, $R_L = 1 \Omega$

4.4.7 退饱和保护

表 11 退饱和保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
DESAT threshold level	V_{DESATth}	8.54	9	9.46	V	$V_{\text{CC2}} = 18 \text{ V}$, $V_{\text{VEE2}} = -5 \text{ V}$

(表格续下页.....)

4 电气参数

表 11 (续) 退饱和保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
DESAT capacitor charge current	I_{DESATC}	425	500	575	μA	$V_{\text{VCC2}} = 18\text{ V}$, $V_{\text{VEE2}} = -5\text{ V}$, $V_{\text{DESAT}} - V_{\text{GND2}} = 0\text{ V}$
DESAT clamp current	$I_{\text{DESATCLAMP}}$	90	150		mA	$V_{\text{VCC2}} = 18\text{ V}$, $V_{\text{VEE2}} = -5\text{ V}$, $V_{\text{DESAT}} - V_{\text{GND2}} = 6\text{ V}$
DESAT sense voltage divider resistance	R_{DVD}		750		$\text{k}\Omega$	between DESAT and GND2
DESAT clamp on resistance	$R_{\text{DSOND,L}}$		7	14	Ω	$I_{\text{DESAT}} = 70\text{ mA}$
Leading edge blanking	t_{DESATleb}	25	40	50	ns	¹⁾ V_{OUTH} rising 10% to V_{DESAT} rising 1 V
DESAT filter time	$t_{\text{DESATfilt}}$	75	100	125	ns	¹⁾
DESAT sense to /FLT delay	t_{DESATFLT}			$t_{\text{DESATfilt}} + 75$	ns	$V_{\text{DESAT}} \geq V_{\text{DESATth}}$ rising to $V_{\text{FLT}} = 90\%$ falling, $I_{\text{FLT}} = 10\text{ mA}$, $C_{\text{FLT}} = 100\text{ pF}$
DESAT sense to soft-off delay	t_{DESATOUT}			$t_{\text{DESATfilt}} + 150$	ns	$V_{\text{DESAT}} \geq V_{\text{DESATth}}$ rising to $V_{\text{OUTL}} 90\%$, $C_{\text{L}} = 100\text{ pF}$
DESAT OUTH low to RDY delay	t_{OFFRDY}	0.2		30	μs	¹⁾
DESAT to soft-off discharge time	$t_{\text{DESATSOO0}}$	$t_{\text{DESATfilt}} + 350$	$t_{\text{DESATfilt}} + 470$	$t_{\text{DESATfilt}} + 700$	ns	I_{SOFF0} ²⁾
Fault-clear time	t_{RST}	800			ns	$\text{RDY} = \text{high}$, $/\text{FLT} = \text{low}$

1) 参数无需经过生产测试 - 通过设计/特性验证

2) $V_{\text{DESAT}} \geq V_{\text{DESATth}}$ 上升至 $V_{\text{OUTL}} = V_{\text{VEE2}} + 5\text{ V}$, $C_{\text{L}} = 22\text{ nF}$, OUTH 连接至 OUTL, $V_{\text{VCC2}} = 18\text{ V}$, $V_{\text{VEE2}} = -5\text{ V}$

4.4.8 主动关断

表 12 主动关断

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Active shut down voltage	V_{ACTSD}			1.8	V	$V_{\text{OUTL}} - V_{\text{VEE2}}$, $I_{\text{OUTL}} = 1\text{ A}$, V_{CC2} open, OUTH connected to R_{G}

4.4.9 过温保护

表 13 过温保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Over temperature protection temperature	T_{OTPOFF}	155	165	175	$^{\circ}\text{C}$	¹⁾
Over temperature protection release level	T_{OTPREL}	135	145	155	$^{\circ}\text{C}$	¹⁾

(表格续下页.....)



4 电气参数

表 13 (续) 过温保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Over temperature protection hysteresis	T_{OTPHYS}		20		°C	1)

1) 参数无需经过生产测试 - 通过设计/特性验证

5 PG-DSO-16 封装的绝缘特性 (IEC 60747-17、UL 1577)

该耦合器仅适用于给定安全等级内的额定绝缘。应通过适当的保护电路确保符合安全额定值。

表 14 PG-DSO-16 封装绝缘规格

Description	Symbol	Characteristic	Unit
安全限值			
Maximum ambient safety temperature	T_s	150	°C
Maximum input-side power dissipation at $T_A = 25^\circ\text{C}^{1)}$	P_{SI}	100	mW
Maximum output-side power dissipation at $T_A = 25^\circ\text{C}^{2)}$	P_{SO}	1380	mW

封装特定的绝缘特性

External clearance	CLR	> 8	mm
External creepage	CPG	> 8	mm
Comparative tracking index	CTI	> 400	–
Isolation capacitance	C_{IO}	1.7	pF

符合 IEC 60747-17 的加强绝缘 (计划)

Installation classification per IEC 60664-1, Table F.1 for rated mains voltage $\leq 150\text{ V (rms)}$ for rated mains voltage $\leq 300\text{ V (rms)}$ for rated mains voltage $\leq 600\text{ V (rms)}$ for rated mains voltage $\leq 1000\text{ V (rms)}$		I-IV I-IV I-III I-II	–
Climatic classification		40/125/21	–
Pollution degree (IEC 60664-1)		2	–
Apparent charge, method a $V_{pd(ini),a} = V_{IOTM}$, $V_{pd(m)} = 1.6 \times V_{IORM}$, $t_{ini} = 1\text{ min}$, $t_m = 10\text{ s}$	q_{pd}	< 5	pC
Apparent charge, method b $V_{pd(ini),b} = V_{IOTM} \times 1.2$, $V_{pd(m)} = 1.875 \times V_{IORM}$, $t_{ini} = 1\text{ s}$, $t_m = 1\text{ s}$	q_{pd}	< 5	pC
Isolation resistance at $T_{A,max}$; $V_{IO} = 500\text{ V}_{DC}$, $T_A = 125^\circ\text{C}$	R_{IO}	> 10^{11}	Ω
Isolation resistance at T_s ; $V_{IO} = 500\text{ V}_{DC}$, $T_s = 150^\circ\text{C}$	R_{IO_S}	> 10^9	Ω
Maximum rated transient isolation voltage	V_{IOTM}	8000	V(peak)
Maximum repetitive isolation voltage	V_{IORM}	1767	V(peak)
Maximum working isolation voltage	V_{IOWM}	1250	V(rms)
Impulse voltage	V_{IMP}	8000	V(peak)
Maximum surge isolation voltage for reinforced isolation; $V_{TEST} \geq V_{IMP} \times 1.3$	V_{IOSM}	11000	V(peak)

获得 UL 1577 认证 (计划中)

Insulation withstand voltage (60 s)	V_{ISO}	5700	V(rms)
Insulation test voltage (1 s)	$V_{ISO,TEST}$	6840	V(rms)

- 1) IC 总功耗在 25°C 以上呈线性下降, 降额率为 11.9 mW/K ; R_{thJA} 符合 JESD 51-7 标准, $2s2p$, 金属化层厚度为 $70/35/35/70\text{ }\mu\text{m}$ 。
2) IC 总功耗在 25°C 以上呈线性下降, 降额率为 11.9 mW/K ; R_{thJA} 符合 JESD 51-7 标准, $2s2p$, 金属化层厚度为 $70/35/35/70\text{ }\mu\text{m}$ 。

6 封装外形

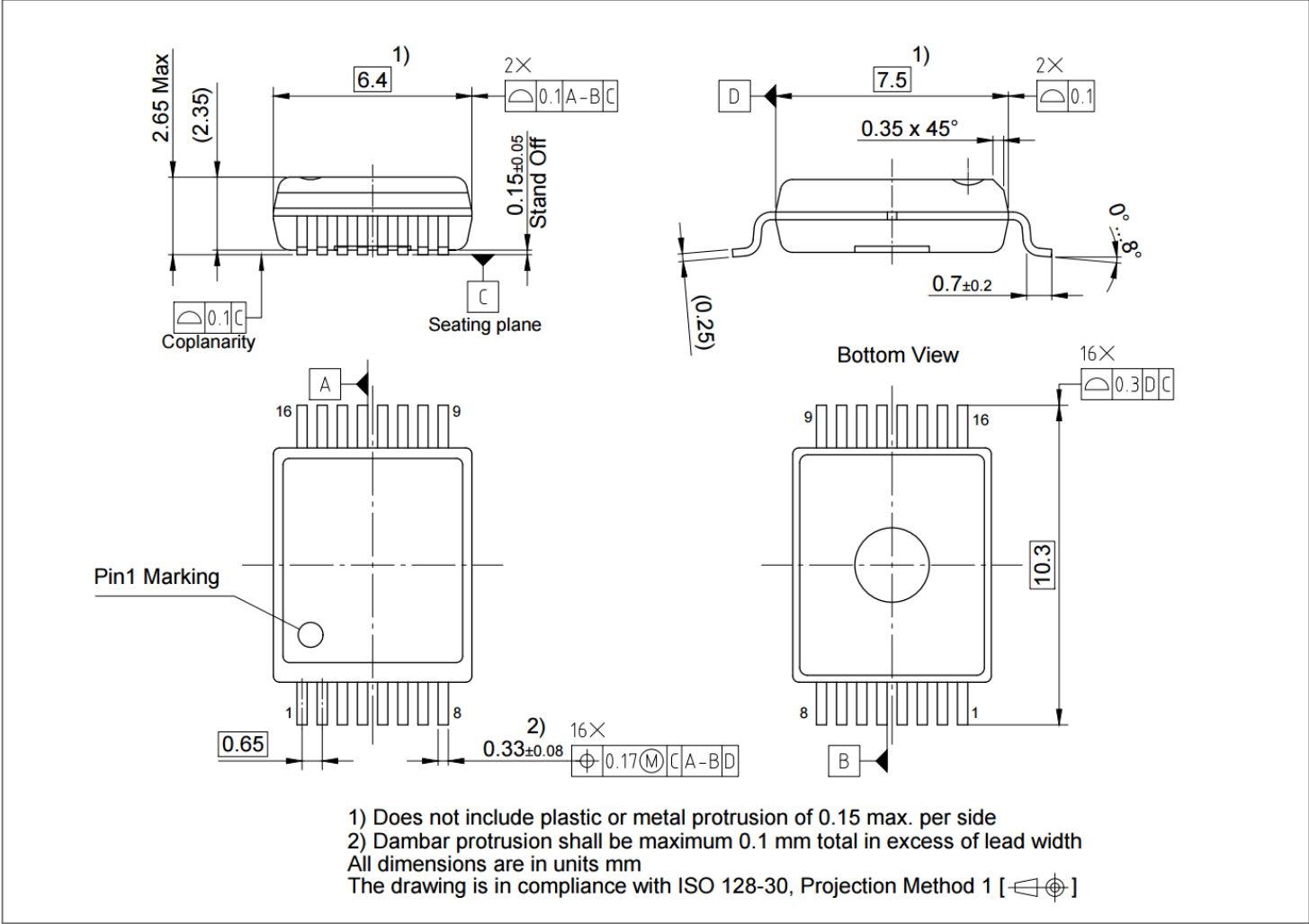


图 14 PG-DSO-16 - 300 mil 16 引脚细间距封装

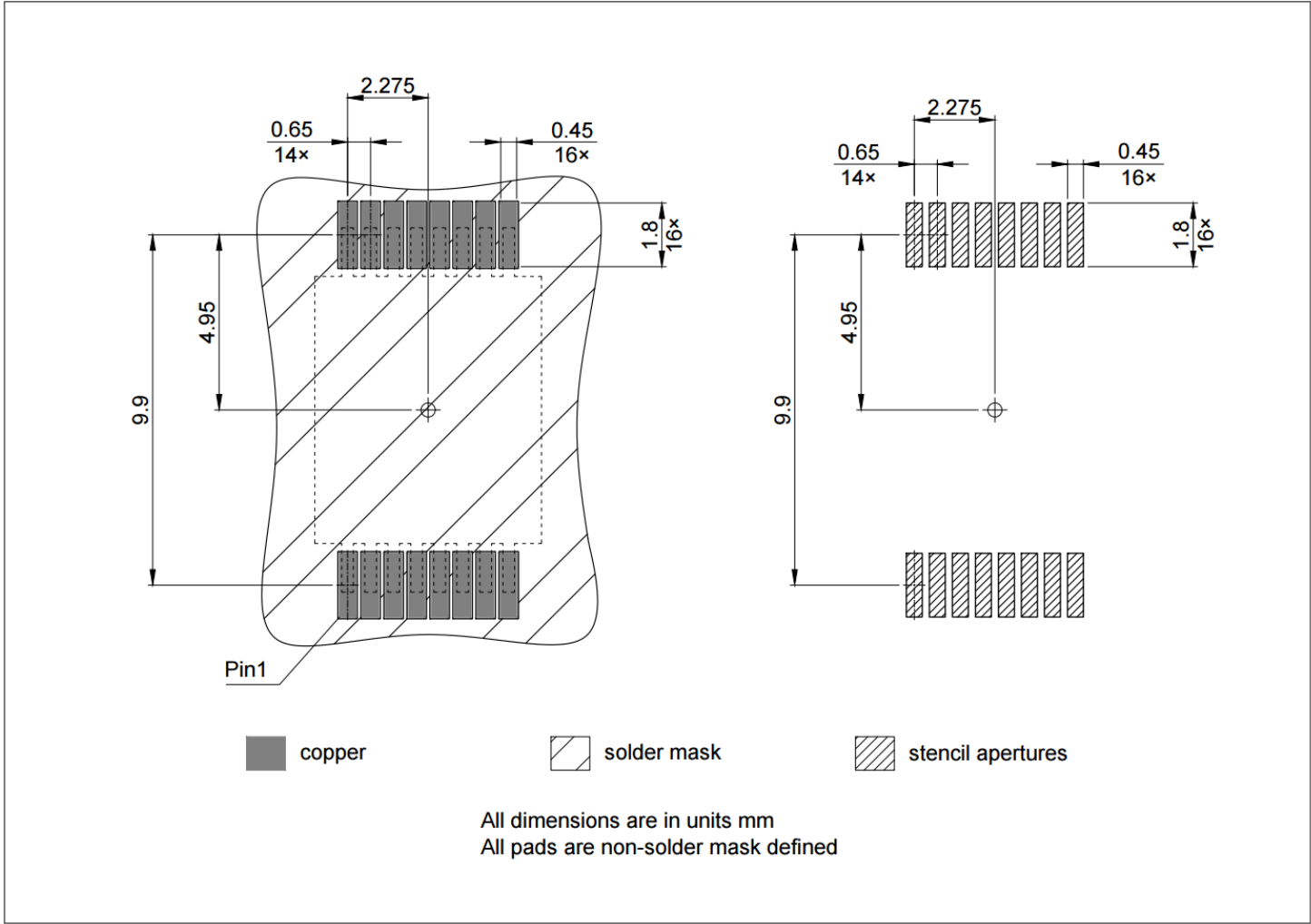


图 15 焊盘图形



修订记录

修订记录

Document version	Date of release	Description of changes
v1.00	2025-07-11	Update for final block diagram and electrical characteristics; editorial changes
v0.50	2025-02-18	First public version

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2025-07-11

Published by
Infineon Technologies AG
81726 Munich, Germany

© 2025 Infineon Technologies AG
All Rights Reserved.

Do you have a question about
any aspect of this document?
Email: erratum@infineon.com

Document reference
IFX-sgs1686296165748

Important notice

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

Warnings

Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

版本 2026-09-14

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:

erratum@infineon.com

重要通知

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。