

英飞凌EiceDRIVER™ 1ED332xMC12N 增强型单通道 5.7 kV (rms) 隔离栅极驱动器 IC (1ED-F3)

数据手册

具有 DESAT 和软关断功能的单通道 5.7 kV (rms) 隔离栅极驱动器 IC

特性

- 单通道电气隔离无芯变压器 (CT) 栅极驱动器
- 集成保护功能，如短路保护 (DESAT)、软关断、有源米勒钳位和主动关闭
- 适用于 600 V/650 V/1200 V/1700 V/2300 V IGBT、Si 和 SiC MOSFET
- 典型峰值输出电流高达 +6 A / -8.5 A
- 40 V 绝对最大输出电源电压 V_{CC2}
- 高共模瞬变抗扰度 $CMTI > 300 \text{ kV}/\mu\text{s}$
- 85 ns 短传播延迟 (典型值)
- 紧密的 IC 到 IC 传播延迟匹配 (最大 15 ns)
- 3.3 V 和 5 V 输入电源电压 V_{CC1}
- 适合在高环境温度下运行以及快速开关应用
- DSO-16 宽体封装，爬电距离为 8 毫米
- 安全认证：
 - UL 1577 (文件 E311313)， $V_{ISO, test} = 6840 \text{ V (rms)}$ ，持续 1 秒， $V_{ISO} = 5700 \text{ V (rms)}$ ，持续 60 秒
 - 加强绝缘符合 IEC 60747-17 标准 (证书编号 40055138)， $V_{ORM} = 1767 \text{ V}$ (峰值，加强型)



潜在应用

- 工业电机驱动器 - 紧凑型、标准型、高级型、伺服驱动器
- 太阳能逆变器，例如用于 1500 V (直流) 系统
- UPS 系统
- 高压 DC-DC 变换器及 DC-AC 逆变器
- 焊接
- 商用和农用车辆 (CAV)
- 商用空调 (CAC)
- 高压隔离式 DC-DC 变换器
- 隔离开关电源 (SMPS)

产品验证

符合 JEDEC47/20/22 相关测试的工业应用要求

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性请务必访问 infineon.com 参考最新的英文版本 (控制文档)。

器件信息

器件信息

Product name	Gate drive current (typ.)	Outputs	UVLO (typ.)	Fault switch off	Packag e markin g
1ED3320MC12N	+3.3 A / -6 A	OUTH/OUTL	12 V	Soft-off	1ED3320MC12
1ED3321MC12N	+6 A / -8.5 A	OUTH/OUTL	12 V	Soft-off	1ED3321MC12
1ED3322MC12N	+6 A / -8.5 A	OUTH/OUTL	13.6 V	Hard-off	1ED3322MC12
1ED3323MC12N	+6 A / -8.5 A	OUT	12 V	Hard-off	1ED3323MC12

描述

1ED332xMC12N (1ED-F3) 属于 EiceDRIVER™ 增强型单通道电气隔离栅极驱动器系列，采用 DSO-16 宽体封装，集成短路保护、有源米勒钳位和主动关闭等保护功能，适用于 IGBT、MOSFET 和 SiC MOSFET。这系列产品的典型输出电流高达 +6 A / -8.5 A。

所有逻辑引脚均兼容 3.3 V 和 5 V CMOS，可直接连接到微控制器。通过集成无芯变压器 (CT) 技术实现跨电气隔离的数据传输。

描述

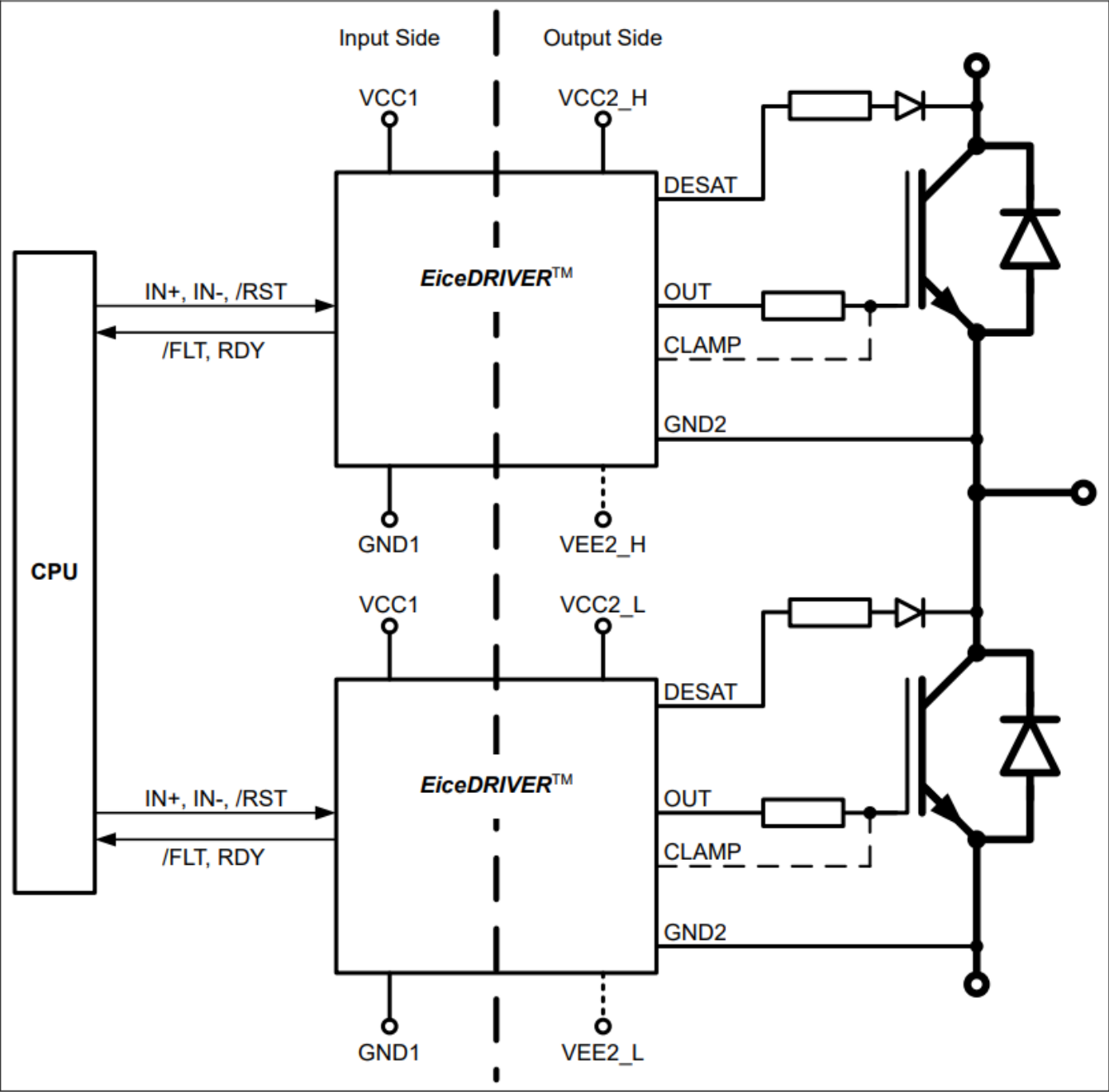


图1 1ED332xMC12N的典型应用

目录

目录

	目录	4
1	框图	6
2	相关链接	7
3	引脚配置和功能	8
3.1	引脚配置	8
3.2	引脚功能	9
4	功能说明	12
4.1	简介	12
4.2	电源	12
4.3	内部保护功能	13
4.3.1	欠压锁定(UVLO)	13
4.3.2	READY 状态输出 RDY	14
4.3.3	看门狗定时器	14
4.3.4	主动关闭	14
4.4	同相和反相输入	14
4.5	驱动器输出	15
4.6	外部保护功能	15
4.6.1	短路保护(DESAT)	15
4.6.2	有源米勒钳位	16
4.6.3	短路钳位	17
4.7	复位	17
5	电气参数	18
5.1	绝对最大额定值	18
5.2	热参数	19
5.3	工作参数	20
5.4	电气特性	21
5.4.1	电源	21
5.4.2	逻辑输入和输出	21
5.4.3	栅极驱动器	22
5.4.4	有源米勒钳位	23
5.4.5	动态特性	23
5.4.6	退饱和保护	24
5.4.7	主动关闭	25
5.4.8	DSO-16 宽体封装的绝缘特性(IEC 60747-17, UL 1577)	26
6	封装外形	27
7	应用笔记	29
8	热数据参考布局	29

目录

8.1 印刷电路板指南..... 29

9 修订记录 31

 免责声明 32

1 框图

1 框图

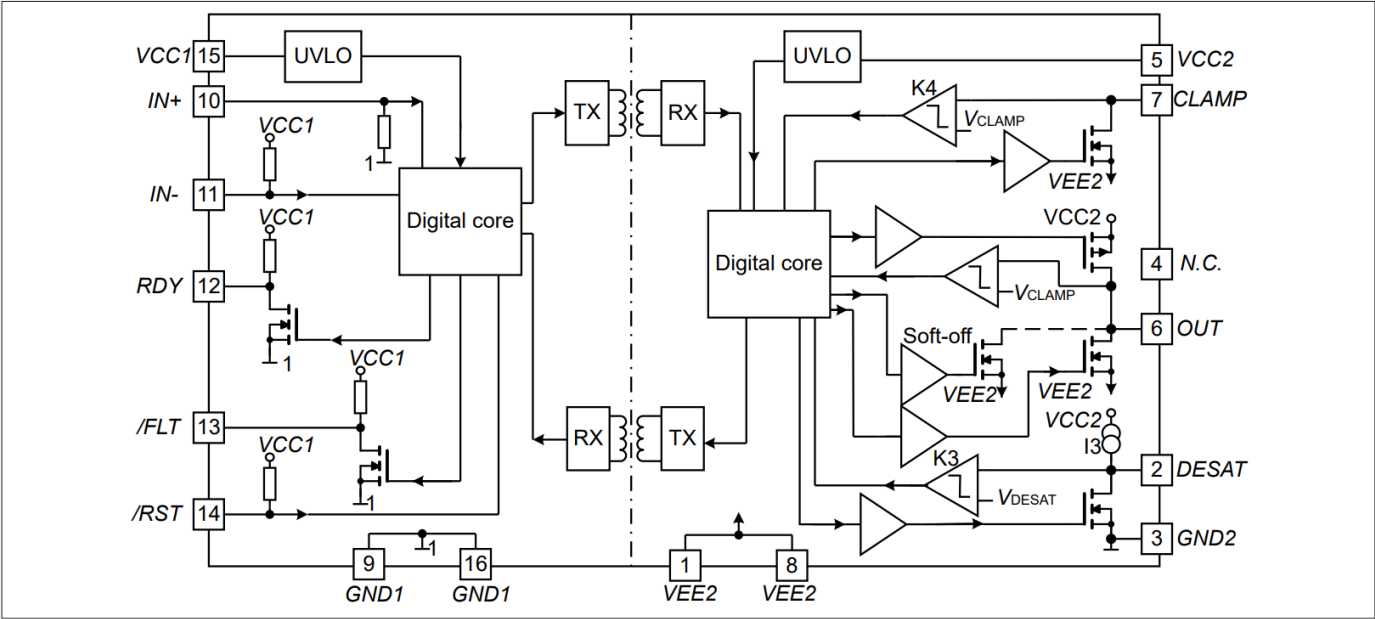


图2 1ED3323MC12N框图

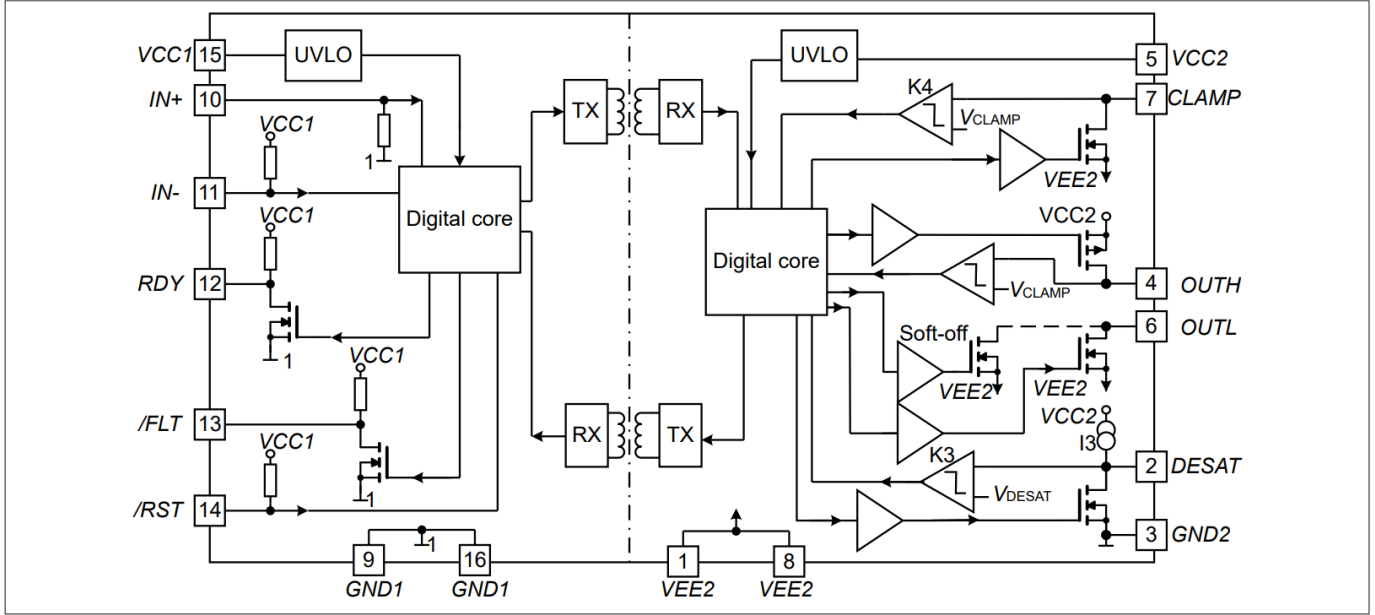


图3 1ED3320MC12N、1ED3321MC12N和1ED3322MC12N框图

2 相关链接

2 相关链接

注： 请为所选功率开关和运行条件考虑栅极驱动器IC 的功率耗散和绝缘要求。

Product group	Product name	Description
TRENCHSTOP™ IGBT Discrete	IKWH40N65WR6	650 V, 40 A IGBT with anti-parallel diode in TO-247-3-HCC
	IHW30N160R5	1600 V, 30 A IGBT Discrete with anti-parallel diode in TO-247
	IKW15N120CS7	1200 V IGBT7 S7, 15 A IGBT with anti-parallel diode in TO247
	IKQ75N120CS7	1200 V IGBT7 S7, 75 A IGBT with anti-parallel diode in TO247-3
CoolSiC™ SiC MOSFET Discrete	IMBF170R1K0M1	1700 V, 1000 mΩ SiC MOSFET in TO-263-7 with extended creepage
	IMZA120R040M1H	1200 V, 40 mΩ SiC MOSFET in TO247-4 package
	IMZA120R014M1H	1200 V, 14 mΩ SiC MOSFET in TO247-4 package
	IMBG120R030M1H	1200 V, 30 mΩ SiC MOSFET in TO-263-7 package
CoolSiC™ SiC MOSFET Module	FS33MR12W1M1H_B11	EasyPACK™ 1B 1200 V, 33 mΩ sixpack module
	FF17MR12W1M1H_B11	EasyDUAL™ 1B 1200 V, 17 mΩ half-bridge module
	FF4MR12W2M1H_B11	EasyDUAL™ 2B 1200 V, 4 mΩ half-bridge module
	F4-17MR12W1M1H_B11	EasyPACK™ 1B 1200 V, 17 mΩ fourpack module
TRENCHSTOP™ IGBT Modules	F4-100R17N3E4	EconoPACK™ 3 1700 V, 100 A fourpack IGBT module
	F4-200R17N3E4	EconoPACK™ 3 1700 V, 200 A fourpack IGBT module
	FP10R12W1T7_B11	EasyPIM™ 1B 1200 V, 10 A three phase input rectifier PIM IGBT module
	FS100R12W2T7_B11	EasyPACK™ 2B 1200 V, 100 A sixpack IGBT module
	FP150R12KT4_B11	EconoPIM™ 3 1200V three-phase PIM IGBT module
	FS200R12KT4R_B11	EconoPACK™ 3 1200 V, 200 A sixpack IGBT module

表1 评估板

Part number	Description
EVAL-1ED3321MC12N	Half-bridge evaluation board for 1ED3321MC12N

3 引脚配置和功能

3 引脚配置和功能

3.1 引脚配置

表2 1ED3323MC12N公共输出引脚配置

Pin No.	Name	Function
1	VEE2	Negative power supply output side
2	DESAT	Short circuit protection (Desaturation)
3	GND2	Signal ground output side
4	NC	Not connected
5	VCC2	Positive power supply output side
6	OUT	Driver charge / discharge output
7	CLAMP	Miller clamp
8	VEE2	Negative power supply output side
9	GND1	Ground input side
10	IN+	Non-inverting driver input
11	IN-	Inverting driver input
12	RDY	Ready output
13	/FLT	Fault output, low active
14	/RST	Reset input, low active
15	VCC1	Positive power supply input side
16	GND1	Ground input side

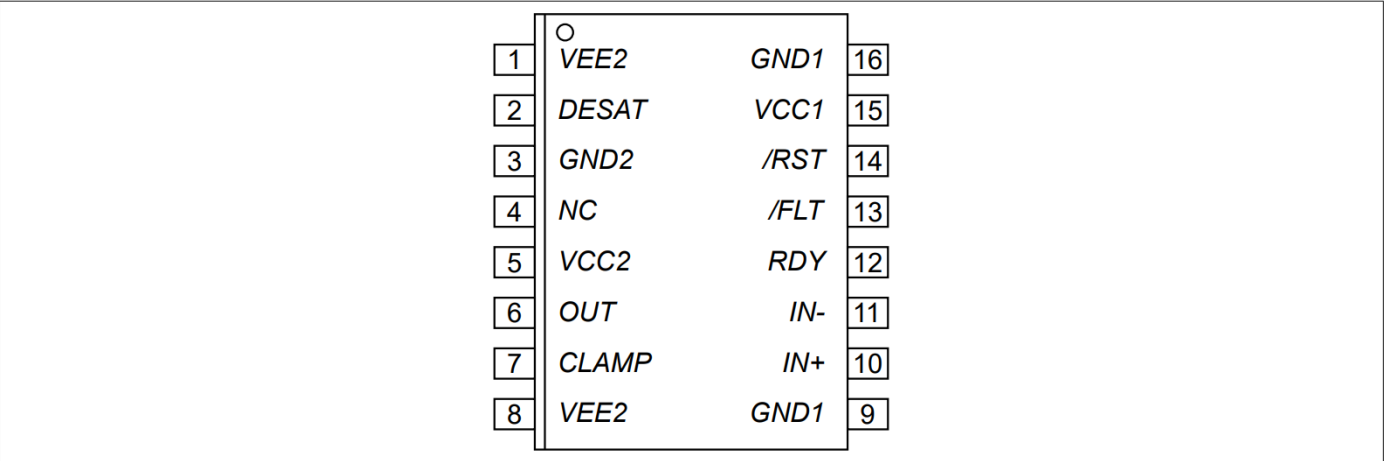


图4 DSO-16宽体（顶视图），1ED3323MC12N
表 3 单独输出引脚配置，1ED3320MC12N、1ED3321MC12N 和 1ED3322MC12N

Pin No.	Name	Function
1	VEE2	Negative power supply output side

(表格续下页.....)

3 引脚配置和功能

表 3 (续) 单独输出的引脚配置，1ED3320MC12N、1ED3321MC12N 和 1ED3322MC12N

Pin No.	Name	Function
2	DESAT	Short circuit protection (Desaturation)
3	GND2	Signal ground output side
4	OUTH	Driver charge output
5	VCC2	Positive power supply output side
6	OUTL	Driver discharge output
7	CLAMP	Miller clamp
8	VEE2	Negative power supply output side
9	GND1	Ground input side
10	IN+	Non-inverting driver input
11	IN-	Inverting driver input
12	RDY	Ready output
13	/FLT	Fault output, low active
14	/RST	Reset input, low active
15	VCC1	Positive power supply input side
16	GND1	Ground input side

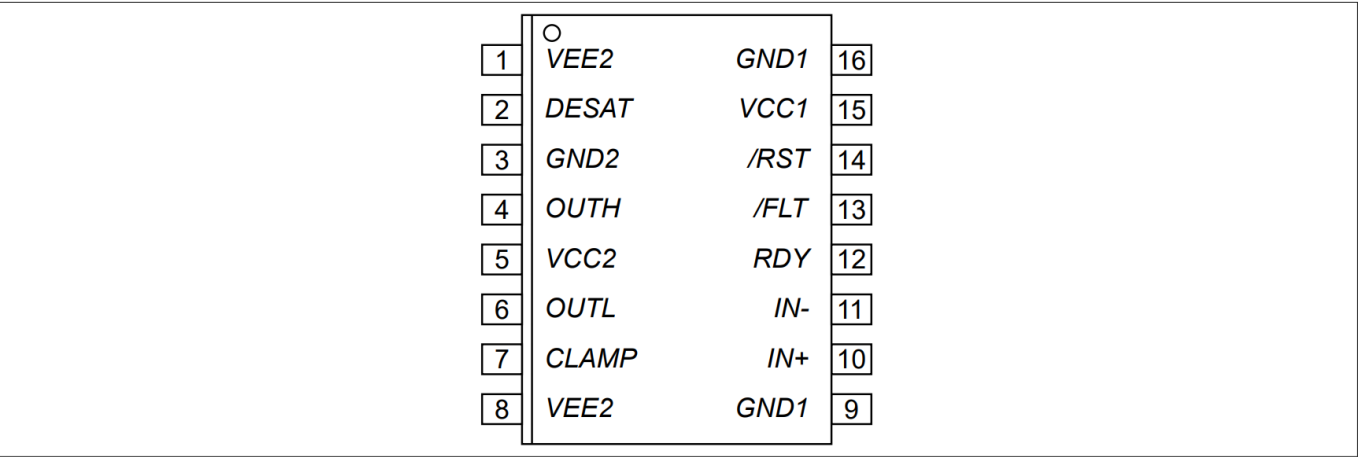


图5 DSO-16宽体（顶视图），1ED3320MC12N，1ED3321MC12N和1ED3322MC12N

3.2 引脚功能

GND1

输入侧的接地。

IN+同相驱动器输入

如果IN-设置为低电平，则IN+为驱动器输出的控制信号。如果IN+为高电平且IN-为低电平，则功率晶体管导通。

定义了最小脉冲宽度，以确保IC能够有效抵御IN+上的毛刺。内部下拉电阻确保输出低电平。

3 引脚配置和功能

IN-反相驱动器输入

如果 $IN+$ 设置为高电平，则 $IN-$ 为驱动器输出的控制信号。如果 $IN-$ 为低电平且 $IN+$ 为高电平，则功率晶体管导通。

定义了最小脉冲宽度，以确保 IC 能够有效抵御 $IN-$ 端的毛刺干扰。内部上拉电阻确保输出低电平。

/RST复位输入

功能 1：启用/关闭输入芯片。如果 $/RST =$ 低电平，功率晶体管关闭。定义了最小脉冲宽度，以确保 IC 能够耐受 $/RST$ 处的毛刺干扰。

功能 2：如果 $/RST$ 处于低电平状态并持续 t_{RST} 时间，则复位芯片的 DESAT-FAULT 状态。内部上拉电阻用于确保 $/FLT$ 状态输出。

/FLT故障输出

开漏输出报告功率晶体管的去饱和故障，如果发生去饱和则 $/FLT$ 为低。

RDY就绪状态

开漏输出用于报告器件工作正常。如果两个芯片的电压均高于 UVLO 电平，且内部芯片传输无故障，则 $RDY =$ 高电平。

VCC1

输入芯片的 5V 或 3.3V 电源。

VEE2

输出芯片的负电源引脚。如果没有负电源电压，则所有 $VEE2$ 引脚必须连接到 $GND2$ 。

DESAT去饱和检测输入

监测 IGBT 饱和电压 (V_{CE})，以检测短路引起的去饱和现象。如果输出 OUT 或 $OUTH$ 为高电平， V_{CE} 高于规定值，且消隐时间已过，则去饱和保护功能将激活，IGBT 将关断。消隐时间可通过外部电容调节。

CLAMP米勒钳位

功率晶体管关断后，将栅极电压连接至 $VEE2$ 。关断期间，栅极电压受到监控，当栅极电压低于 V_{CLAMP} (相对于 $VEE2$) 时，钳位输出激活。钳位电路设计用于高达 2 A 的米勒电流。

GND2参考地

输出芯片的参考地。

1ED3320MC12N、1ED3321MC12N 和 1ED3322MC12N 的OUTH驱动器输出

输出引脚用于对功率晶体管栅极充电。电压切换至 $VCC2$ 。正常工作模式下， $OUTH$ 由 $IN+$ 、 $IN-$ 和 $/RST$ 控制。在错误模式 (UVLO、内部错误或 DESAT) 和关闭模式下， $OUTH$ 处于高阻态。

1ED3320MC12N、1ED3321MC12N 和 1ED3322MC12N 的OUTL驱动器输出

输出引脚用于对功率晶体管栅极放电。电压切换到 $VEE2$ 。在正常工作模式下 $OUTL$ 由 $IN+$ 、 $IN-$ 和 $/RST$ 控制。在错误模式 (UVLO、内部错误或 DESAT) 下， $OUTL$ 处于开启状态。

3 引脚配置和功能

1ED3323MC12N 的OUT驱动器输出

公共输出引脚用于对功率晶体管栅极进行充电和放电。电压切换至 $VEE2$ 。在正常工作模式下， OUT 由 $IN+$ 、 $IN-$ 和 $/RST$ 控制。在错误模式（ $UVLO$ 、内部错误或 $DESAT$ ）和关闭模式下， OUT 为低电平。

VCC2

输出侧正电源引脚。

4 功能说明

4 功能说明

4.1 简介

1ED332xMC12N 是一种先进的 IGBT 栅极驱动器，也可用于驱动功率 MOSFET 器件。其中包括控制和保护功能，使得高可靠性系统的设计成为可能。

该装置由两个电气隔离的芯片组成。输入芯片可直接连接到标准具有 CMOS 输入/输出的 3.3 V 或 5 V DSP 或微控制器，输出芯片连接到高压侧。

轨到轨驱动器输出使用户能够在功率晶体管短路期间轻松钳位功率晶体管栅极电压。因此，可以避免由于通过米勒电容的反馈而导致的短路电流的增加。此外，轨到轨输出可降低功耗。

该设备还包含带有 /FLT 状态输出的 IGBT 短路保护 (DESAT)。READY 状态输出用于报告设备是否已供电且运行正常。

4.2 电源

驱动器 1ED332xMC12N 设计支持两种不同的电源配置：双极电源和单极电源。

在双极电源中，驱动器通常由 VCC2 上的 15 V 正电压和 VEE2 上的 -8 V 负压供电，请参见图6。负电源会阻止动态导通。如果使用合适的负电源电压，则将 CLAMP 连接到 IGBT 栅极是多余的，因此通常不需要。

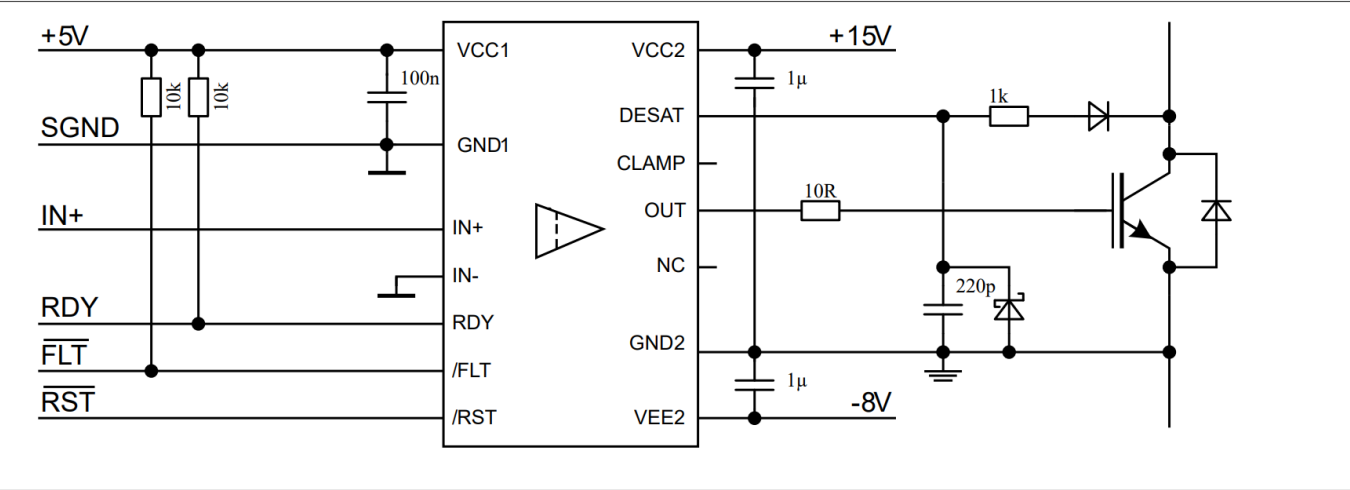


图6 双极电源应用示例

对于单极电源配置驱动器通常由 VCC2 提供 15 V 的正电压。VEE2 连接至 GND2。

通过有源米勒钳位功能可以防止 IGBT 的不稳定动态导通，因此 CLAMP 输出直接连接到 IGBT 栅极，请参考图7。

4 功能说明

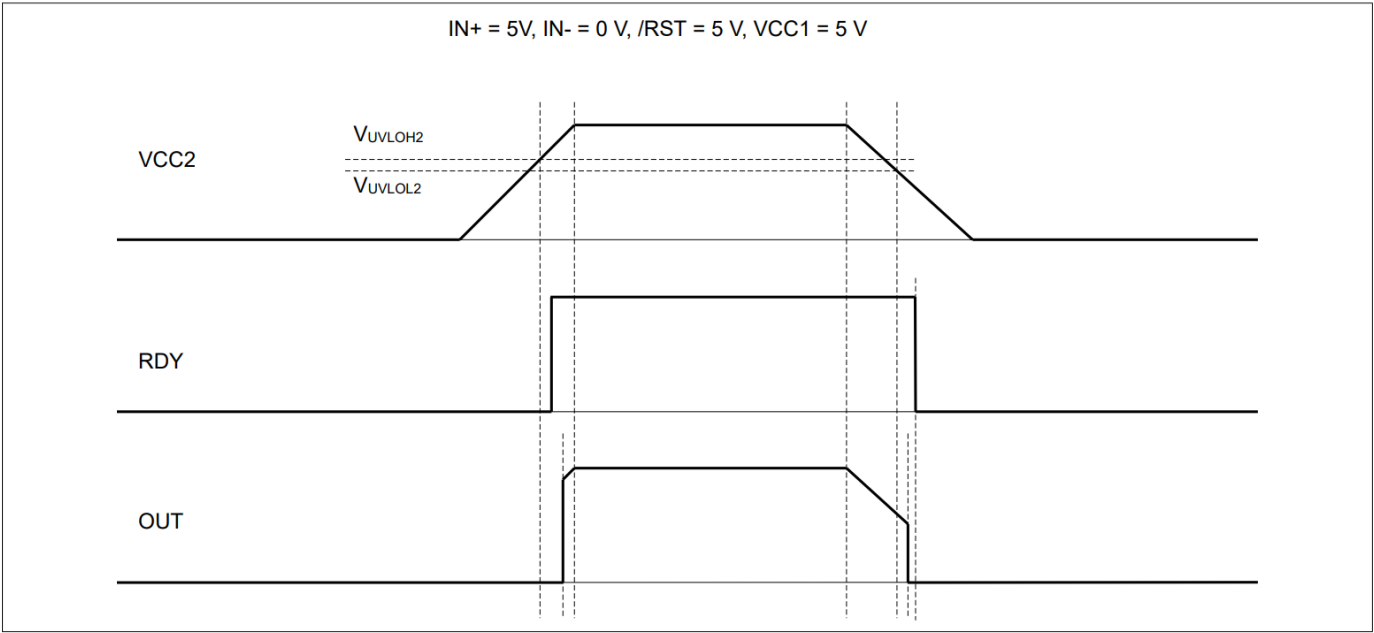


图 9 UVLO2

如果输入芯片的电源电压 $VCC1$ 低于 $VUVLOL1$ ，则会在输入芯片断电之前向输出芯片发送关断信号。只要 $VCC1$ 低于上电电压 $VUVLOH1$ ，功率晶体管就会关闭，并且 $IN+$ 和 $IN-$ 处的信号就会被忽略。

如果输出芯片的电源电压 $VCC2$ 低于 $VUVLOL2$ ，则功率晶体管将关闭，只要 $VCC2$ 低于上电电压 $VUVLOH2$ ，来自输入芯片的信号就会被忽略。 $VEE2$ 不受监控，否则 0 V 到 -12 V 的负电源电压范围是不可能的。

4.3.2 READY状态输出 RDY

RDY 输出显示三个内部保护功能的状态：

- 输入芯片的 UVLO
- 输出芯片的 UVLO
- 内部信号传输

没有必要重置 RDY 信号，因为其状态仅取决于前面提到的保护信号的状态。

4.3.3 看门狗定时器

正常工作期间，内部信号传输由看门狗定时器监控。如果传输在规定时间内失败，则 IGBT 关断， RDY 输出报告内部错误。

4.3.4 主动关闭

主动关闭功能可确保输出芯片未连接到电源时功率晶体管处于安全关断状态。功率晶体管栅极通过 OUT 或 $OUTL$ 钳位至 $VEE2$ 。

4.4 同相和反相输入

IGBT 的控制输入模式有两种。在同相模式下， $IN+$ 控制驱动器输出， $IN-$ 设置为低电平。在反相模式下， $IN-$ 控制驱动器输出， $IN+$ 设置为高电平，如 [图 10](#) 所示。

4 功能说明

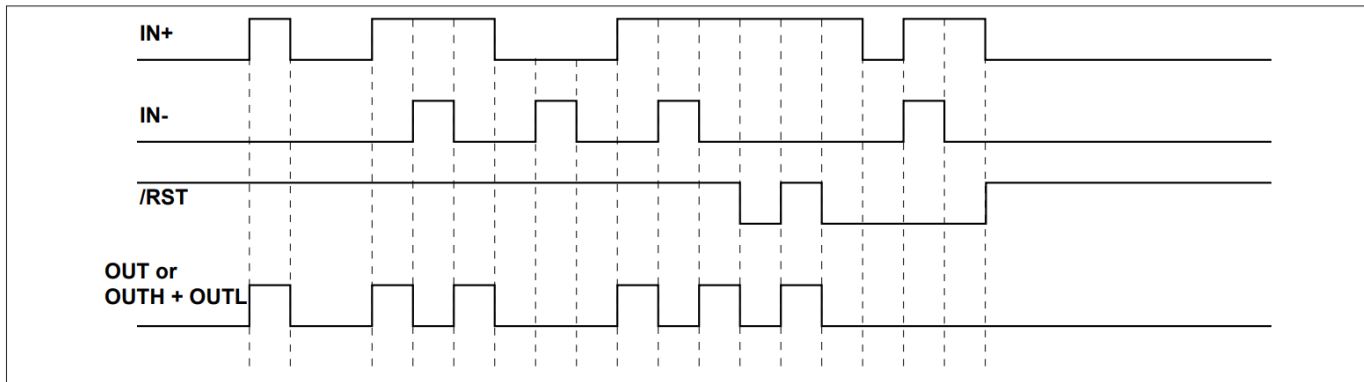


图 10 典型开关行为

定义最小输入脉冲宽度来过滤偶尔出现的毛刺。

输入信号改变后，输出将在传播延迟时间后做出反应。图11 显示了传播延迟时间和输出电压的上升和下降时间。

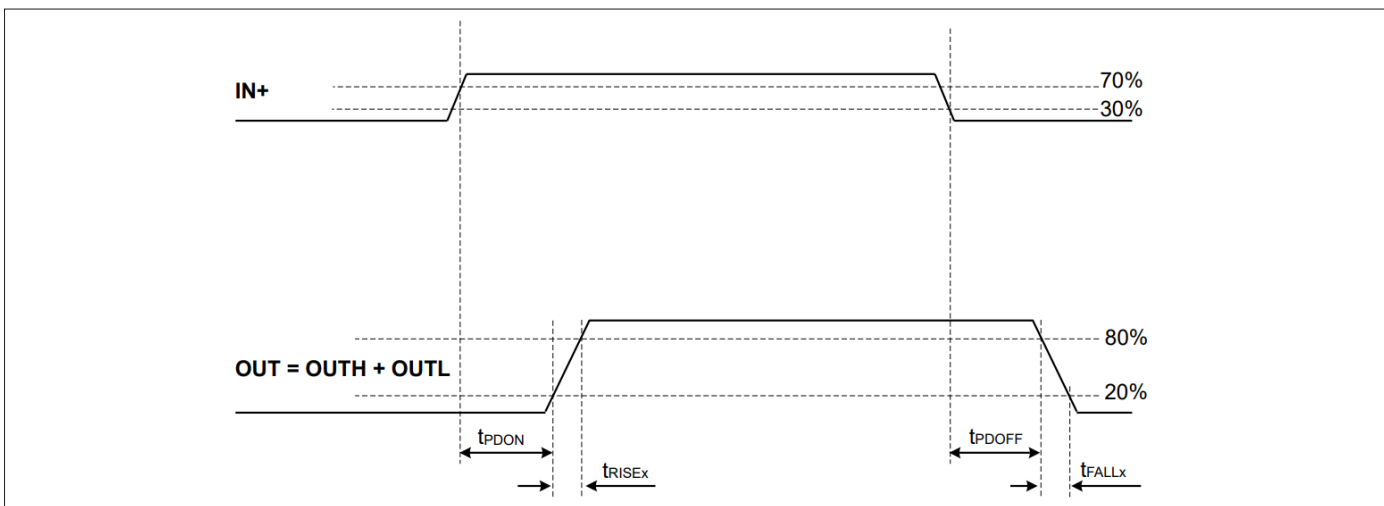


图11 传播延迟时间

4.5 驱动器输出

输出驱动器部分仅使用 MOSFET 来提供轨到轨输出。只要驱动器电源稳定，此功能就可以在导通和短路期间保持对栅极电压的严格控制。由于内部电压降较低，IGBT 的开关行为主要由栅极电阻控制。此外，它还降低了驱动器消耗的功率。

4.6 外部保护功能

4.6.1 短路保护 (DESAT)

短路保护 (DESAT) 可在短路期间保护 IGBT。当 DESAT 电压上升至 9V 时，输出将被拉低。此外，在 DESAT 至 /FLT 关闭延迟后，/FLT 输出将被激活，参见图 12 用于在 DESAT 事件后关闭。

4 功能说明

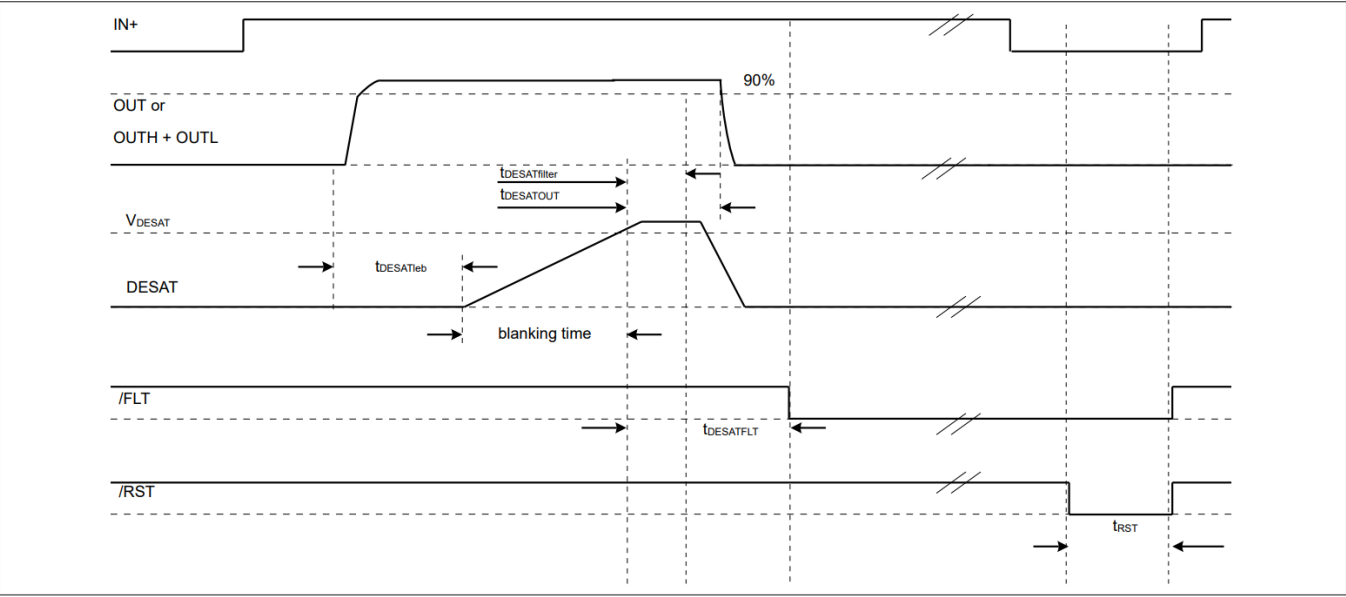


图 12 DESAT 硬关断行为

图13 展示了软关断行为。

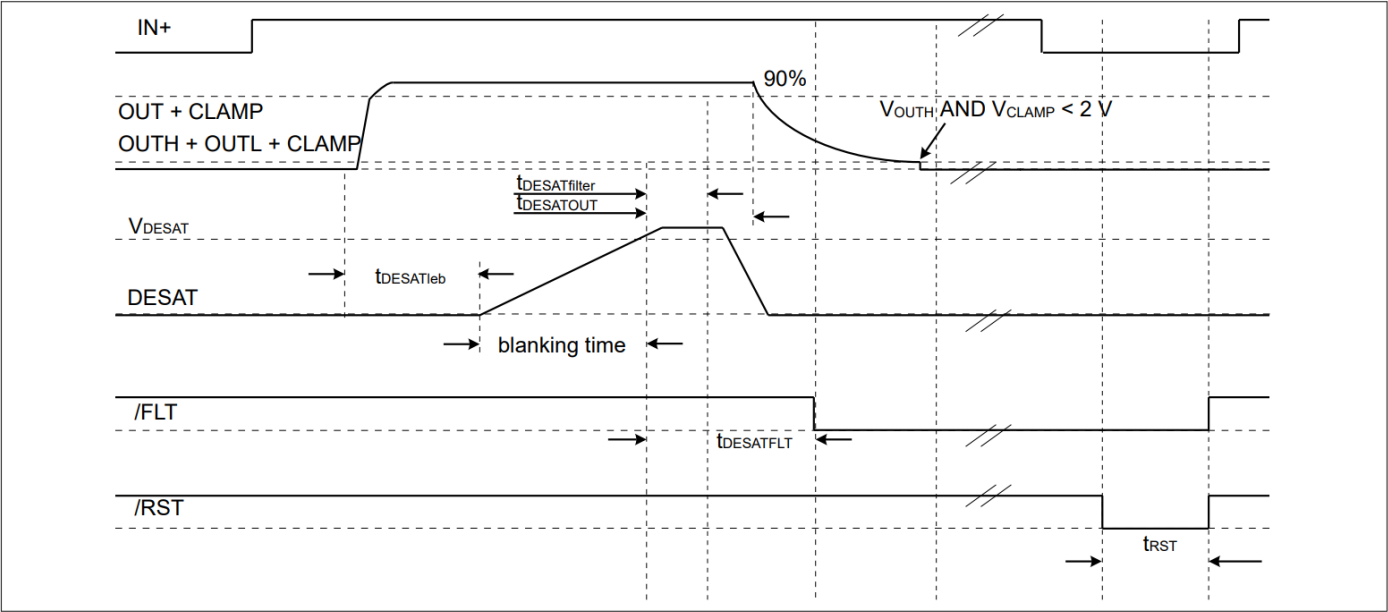


图 13 DESAT软关断行为

消隐时间用于为 IGBT 饱和提供足够的时间。消隐时间由高精度内部电流源和外部电容器提供。

4.6.2 有源米勒钳位

在半桥配置中，关闭的功率晶体管倾向于在相反的功率晶体管导通阶段动态导通。在这种高 dV/dt 情况下，米勒钳位允许米勒电流通过低阻抗路径吸收。因此，在许多应用中，使用负电源电压可以避免这种情况。关断期间，栅极电压受到监控，当栅极电压低于典型值 2 V（相对于 VEE2）时，CLAMP 输出激活。CLAMP 设计上有高达 2 A 的米勒电流。

4 功能说明

4.6.3 短路钳位

短路时，功率晶体管栅极电压由于米勒电容的反馈而趋于上升。连接到OUT和CLAMP的附加内部保护电路将此电压限制在略高于电源电压的水平。最大500 mA的电流可以通过其中一条路径反馈到电源，持续10 μ s。如果预期电流更大或需要更严格的钳位，可以添加外部肖特基二极管。

4.7 复位

复位输入有两个功能：

复位 /RST 引脚负责复位 /FLT 输出。如果 /RST 保持低电平的时间超过给定时间，/FLT 将在 /RST 上升沿被清除，参见图 12 或图 13 否则，它将保持不变。

只有在外部功率晶体管的栅极完全放电并关闭后，才应执行 DESAT 事件后的复位（/RST = t_{RST} 内的低电平）。

复位/RST作为输入逻辑的启用/关闭，参考图 10。

5 电气参数

5 电气参数

5.1 绝对最大额定值

表 4 绝对最大额定值

此处定义了绝对最大额定值，如果超过规定值，则可能会导致集成电路损坏。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Positive power supply output side voltage	V_{VCC2}	- 0.3		40	V	¹⁾
Negative power supply output side voltage	V_{VEE2}	- 22		0.3	V	¹⁾
Maximum power supply voltage difference output side	V_{max2}	- 0.3		40	V	²⁾
Gate driver output voltage	V_{OUT}	V_{VEE2} - 0.3		V_{VCC2} + 0.3	V	¹⁾ , 1ED3323
Gate driver output voltage	V_{OUTH}, V_{OUTL}	V_{VEE2} - 0.3		V_{VCC2} + 0.3	V	¹⁾ , 1ED3320, 1ED3321, 1ED3322
Gate driver output difference	$V_{OUTH-OUTL}$	-40		40	V	1D3320, 1ED3321, 1ED3322
Gate driver output current	I_{OUT}	-9		9	A	³⁾ , ⁴⁾ , 1ED3323
Gate driver output current	I_{OUTH}, I_{OUTL}	-5		5	A	³⁾ , ⁴⁾ , 1ED3320
Gate driver output current	I_{OUTH}, I_{OUTL}	-9		9	A	³⁾ , ⁴⁾ , 1ED3321, 1ED3322
CLAMP voltage	V_{CLAMP}	V_{VEE2} - 0.3		V_{VCC2} + 0.3	V	¹⁾
CLAMP to gate driver output difference	$V_{OUTH-CLAMP}, V_{OUTL-CLAMP}$	-40		40	V	1D3320, 1ED3321, 1ED3322
CLAMP to gate driver output difference	$V_{OUT-CLAMP}$	-40		40	V	1ED3323
CLAMP output current	I_{CLAMP}	-4.5		4.5	A	³⁾ , ⁴⁾
Short circuit clamping time	t_{CPL}			10	μs	$I_{CLAMP} = 0.5 A, V_{CLAMP} < 2 V,$ $I_{OUT} = 0.5 A, V_{OUT} < 2 V,$ ⁴⁾
DESAT voltage	V_{DESAT}	- 0.3		V_{VCC2} + 0.3	V	¹⁾ , $I_{DESAT} \text{ limited } \leq 5 \text{ mA},$ ⁴⁾
Positive power supply voltage input side	V_{VCC1}	- 0.3		7	V	⁵⁾
Logic input voltages IN+, IN-, /RST	$V_{LogicIN}$	- 0.3		V_{VCC1} + 0.3	V	⁵⁾
Open drain logic output voltage / FLT, RDY	V_{FLT}, V_{RDY}	- 0.3		V_{VCC1} + 0.3	V	open drain output in high state, ⁵⁾
Open drain output current /FLT, RDY	I_{FLT}, I_{RDY}			10	mA	open drain output in low state, output voltage $\leq V_{VCC1}$

(表格续下页.....)

5 电气参数

表 4 (续) 绝对最大额定值

此处定义了绝对最大额定值，如果超过规定值，则可能会导致集成电路损坏。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input to output offset voltage	V_{OFFSET}	-		2300	V	$V_{\text{VEE2,max}} - V_{\text{VEE2,min}}$ with $V_{\text{VEE2,max}} \geq V_{\text{GND1}} \geq V_{\text{VEE2,min}}$, ⁶⁾
Junction temperature	T_J	-40		150	°C	
Storage temperature	T_{ST}	-55		150	°C	
Power dissipation input part	P_{DIN}			100	mW	@ $T_A = 85^\circ\text{C}$
Power dissipation output part DSO-16 wide body	$P_{\text{DOUT-16}}$			810	mW	@ $T_A = 85^\circ\text{C}$, JEDEC 2s2p no cooling, Package DSO-16 wide body
ESD capability HBM model	V_{ESDHBM}	-4		+4	kV	HBM model according ANSI/ESDA/JEDEC JS-001 (discharge 100 pF capacitor through 1.5 kOhm series resistor)
ESD capability CDM model	ESD_CDM		TC 1500			Charged device model ⁷⁾
Maximum switching frequency	f_{SW}			1	MHz	

- 1) 相对于 GND2
- 2) 相对于 VEE2
- 3) $t = 1 \mu\text{s}$ 开启, $5 \mu\text{s}$ 周期, 受最大功耗限制
- 4) 参数无需经过生产测试 - 通过设计/特性验证
- 5) 相对于 GND1
- 6) 仅用于功能操作
- 7) 根据 ANSI/ESDA/JEDEC-JS-002-2014 (TC = 测试条件, 单位: 伏特)

5.2 热参数

表5 热参数

热性能可能会随着附近器件的布局和散热而发生显著变化。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Thermal resistance junction to ambient DSO-16 wide body JEDEC 1s0p PCB with cooling	R_{THJAwc}		86.7		K/W	@ $T_A = 85^\circ\text{C}$, $P_{\text{DIN}} = 100 \text{ mW}$, $P_{\text{DOUT}} = 650 \text{ mW}$, JEDEC 1s0p PCB, DSO-16 wide body with cooling
Thermal resistance junction to ambient DSO-16 wide body JEDEC 2s2p PCB no cooling	R_{THJAnc}		71.4		K/W	@ $T_A = 85^\circ\text{C}$, $P_{\text{DIN}} = 100 \text{ mW}$, $P_{\text{DOUT}} = 810 \text{ mW}$, JEDEC 2s2p PCB, DSO-16 wide body no cooling

(表格续下页.....)

5 电气参数

表 5 (续) 热参数

热性能可能会随着附近器件的布局和散热而发生显著变化。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Characterization parameter junction to package DSO-16 wide body JEDEC 1s0p PCB with cooling	Ψ_{JTWC}		9.82		K/W	@ $T_A = 85^\circ\text{C}$, $P_{DIN} = 100\text{ mW}$, $P_{DOUT} = 650\text{ mW}$, JEDEC 1s0p, DSO-16 wide body with cooling
Characterization parameter junction to package DSO-16 wide body JEDEC 2s2p PCB no cooling	Ψ_{JTnc}		9.93		K/W	@ $T_A = 85^\circ\text{C}$, $P_{DIN} = 100\text{ mW}$, $P_{DOUT} = 81\text{ mW}$, JEDEC 2s2p PCB, DSO-16 wide body no cooling

5.3 工作参数

表6 工作参数

在工作范围内，IC按照功能描述和电气特性中所述运行。

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Positive power supply output side	V_{VCC2}	$V_{UVLO\ H2}$		35	V	¹⁾
Negative power supply output side	V_{VEE2}	-20		0	V	¹⁾
Power supply difference output side	V_{max2}	²⁾		35	V	$V_{max2} = V_{VCC2} - V_{VEE2}$
Power supply input side	V_{VCC1}	$V_{UVLO\ H1}$		5.5	V	³⁾
Logic input voltages	$V_{LogicIN}$	-0.3		V_{VCC1}	V	³⁾
CLAMP voltage	V_{CLAMP}	$V_{VEE2} - 0.3$		$V_{VCC2} + 0.3$	V	¹⁾
DESAT voltage	V_{DESAT}	-0.3		$V_{VCC2} + 0.3$	V	¹⁾
Ambient temperature	T_A	-40		125	°C	
Operating junction temperature	T_{Jop}	-40		150	°C	
Common Mode Transient Immunity	$CMTI$	-300		300	kV/μs	@ $V_{ISO} = 1.5\text{ kV}$, ⁴⁾

1) 相对于GND2

2) $V_{UVLOH2} + (V_{GND2} - V_{VEE2})$

3) 相对于GND1

4) 参数无需经过生产测试 - 通过设计/特性验证

5 电气参数

5.4 电气特性

除非另有说明，电气特性包括工作参数和默认参数设置下的电源电压、负载和结温 T_{Jop} 的数值范围。典型值表示 $T_A = 25^\circ\text{C}$ 时的中值。

5.4.1 电源

表 7 电源

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
UVLO threshold input side (on)	V_{UVLOH1}			3.1	V	$V_{VCC1}-V_{GND1}$
UVLO threshold input side (off)	V_{UVLOL1}	2.5			V	$V_{VCC1}-V_{GND1}$
UVLO hysteresis input side	V_{HYS1}	0.1	0.2		V	$V_{UVLOH1}-V_{UVLOL1}$
UVLO threshold output side (on)	V_{UVLOH2}		12.0	12.6	V	$V_{VCC2}-V_{GND2}$, 1D3320, 1ED3321, 1ED3323
UVLO threshold output side (on)	V_{ULVOH2}		13.6	14.2	V	$V_{VCC2}-V_{GND2}$, 1ED3322
UVLO threshold output side (off)	V_{UVLOL2}	10.4	11.0		V	$V_{VCC2}-V_{GND2}$, 1ED3320, 1ED3321, 1ED3323
UVLO threshold output side (off)	V_{UVL0L2}	11.9	12.6		V	$V_{VCC2}-V_{GND2}$, 1ED3322
UVLO hysteresis output side	V_{HYS2}	0.6	0.9		V	$V_{UVLOH2}-V_{UVLOL2}$
Quiescent current input side	I_{Q1}		1.1	3	mA	¹⁾
Quiescent current output side	I_{Q2}		2	3	mA	¹⁾

1) $V_{VCC1} = 5\text{ V}$ 、 $V_{VCC2} = 15\text{ V}$ 、 $V_{VEE2} = -8\text{ V}$ 、 $IN+$ = 高、 $IN-$ = 低、 OUT = 高、 RDY = 高、 $/FLT$ = 高、 $V_{DESAT} = 0\text{ V}$

5.4.2 逻辑输入和输出

表 8 逻辑输入和输出

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Digital input low threshold voltage $IN+$, $IN-$, $/RST$	$V_{IN+L}, V_{IN-L}, V_{RST-L}$	0.3 * V_{VCC1}			V	
Digital input high threshold voltage $IN+$, $IN-$, $/RST$	$V_{IN+H}, V_{IN-H}, V_{RST-H}$			0.7 * V_{VCC1}	V	
Digital input current $IN-$, $/RST$	I_{IN-}, I_{RST}	-200		-40	μA	$V_{IN-} = GND1, V_{RST} = GND1$
Digital input current $IN+$	I_{IN+}	40		200	μA	$V_{IN+} = V_{VCC1}$
Digital pull up current RDY , $/FLT$	I_{PRDY}, I_{PFLT}	-400	-100		μA	$V_{RDY} = GND1, V_{FLT} = GND1$
$/FLT$ Low Voltage	V_{FLT_L}			300	mV	$I_{SINK(FLT)} = 5\text{ mA}$, ¹⁾
RDY Low Voltage	V_{RDY_L}			300	mV	$I_{SINK(RDY)} = 5\text{ mA}$, ¹⁾

1) 连接到 RDY 或 $/FLT$ 的负载电容应低于22 nF。

5 电气参数

5.4.3 栅极驱动器

表 9 栅极驱动器

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
High level output peak current	I_{OUTH}	4	6		A	¹⁾ 1ED3321, 1ED3322, 1ED3323, ⁶⁾
High level output peak current	I_{OUTH}	2	3.3		A	²⁾ 1ED3320, ⁶⁾
High level output on resistance	$R_{DS(on),H}$	0.5	0.79	1.3	Ω	$I_{OUTH} = 0.1$ A, 1ED3321, 1ED3322, 1ED3323
High level output on resistance	$R_{DS(on),H}$	0.9	1.4	2.35	Ω	$I_{OUTH} = 0.1$ A, 1ED3320
High side sink current	$I_{OUT+,sink}$			30	μ A	$I_{N+} = \text{low}$ or $I_{N-} = \text{high}$, $V_{VCC2} = 15$ V, $V_{VEE2} = -8$ V, $V_{OUTH} = 15$ V, ³⁾
Low level output peak current	I_{OUTL}	4	8.5		A	⁴⁾ 1ED3321, 1ED3322, 1ED3323, ⁶⁾
Low level output peak current	I_{OUTL}	2	6		A	⁵⁾ 1ED3320, ⁶⁾
Low level output on resistance	$R_{DS(on),L}$	0.35	0.51	0.85	Ω	$I_{OUTL} = 0.1$ A, 1ED3321, 1ED3322, 1ED3323
Low level output on resistance	$R_{DS(on),L}$	0.6	0.89	1.4	Ω	$I_{OUTL} = 0.1$ A, 1ED3320
Soft-off sink current	I_{OUTLF}		230		mA	after DESAT detected, $V_{OUTH} - V_{VEE2} > V_{CLAMP}$
Soft-off watchdog time	t_{WDSoff}	5		9	μ s	DESAT with soft-off activated, $OUTH$ or $CLAMP$ above miller clamp voltage
Short circuit clamp voltage $OUTH / V_{CC2}$	V_{CLP_OUTH}		1	1.5	V	Path off, $I_{OUTH} = 500$ mA, $t < 10$ μ s, 1D3320, 1ED3321, 1ED3322, ⁶⁾
Short circuit clamp voltage $OUTL / V_{CC2}$	V_{CLP_OUTL}		1.6	2	V	Path off, $I_{OUTL} = 500$ mA, $t < 10$ μ s, 1D3320, 1ED3321, 1ED3322, ⁶⁾
Short circuit clamp voltage OUT / V_{CC2}	V_{CLP_OUT}		1	1.5	V	Path off, $I_{OUT} = 500$ mA, $t < 10$ μ s, 1ED3323, ⁶⁾

1) $I_{N+} = \text{高}$, $I_{N-} = \text{低}$, $V_{OUT} = V_{VCC2} - 15$ V, $V_{VCC2} = 15$ V, 负载条件 $C_L = 100$ nF, $R_L = 0.1$ Ohm,

2) $I_{N+} = \text{高}$, $I_{N-} = \text{低}$, $V_{OUT} = V_{VCC2} - 15$ V, $V_{VCC2} = 15$ V, 负载条件 $C_L = 100$ nF, $R_L = 0.1$ Ohm,

3) 相对于 $GND2$

4) $I_{N+} = \text{低}$, $I_{N-} = \text{低}$, $OUT = V_{VEE2} + 15$ V, $V_{VCC2} = 15$ V, 负载条件 $C_L = 100$ nF, $R_L = 0.1$ Ohm

5) $I_{N+} = \text{低}$, $I_{N-} = \text{低}$, $OUT = V_{VEE2} + 15$ V, $V_{VCC2} = 15$ V, 负载条件 $C_L = 100$ nF, $R_L = 0.1$ Ohm

6) 参数无需经过生产测试 - 通过设计/特性验证

5 电气参数

5.4.4 有源米勒钳位

表 10 有源米勒钳位

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Low level clamp current	$I_{CLAMP,L}$	2	3		A	$V_{CLAMP} = 1.5 \text{ V}$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = 0 \text{ V}$, $R_g = 0.1 \Omega$, $C_g = 1 \mu\text{F}$, ¹⁾
Low level clamp on resistance	$R_{DS(on),CLP}$	0.4	0.6	1.0	Ω	$I_{OUTL} = 0.1 \text{ A}$
Clamp threshold voltage	V_{CLAMP}	1.6	2.1	2.4	V	in respect to $VEE2$
Clamp activation time	t_{CLPDLY}			80	ns	$V_{CLAMP} \leq V_{CLAMPth}$
Short circuit clamp voltage CLAMP / VCC2	V_{CLP}		1.8	2	V	Path off, $I_{CLAMP} = 500 \text{ mA}$, $t < 10 \mu\text{s}$, ¹⁾

1) 参数无需经过生产测试 - 通过设计/特性验证

5.4.5 动态特性

表 11 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input IN+, IN-, /RST to output propagation delay on	t_{PDON}	74	80	84	ns	$C_{LOAD} = 100 \text{ pF}$, $V_{IN+} = 70 \%$, $V_{OUT} = 20 \%$, $T_A = 25 \text{ }^\circ\text{C}$
Input IN+, IN-, /RST to output propagation delay off	t_{PDOFF}	81	86	92	ns	$C_{LOAD} = 100 \text{ pF}$, $V_{IN+} = 30 \%$, $V_{OUT} = 80 \%$, $T_A = 25 \text{ }^\circ\text{C}$
Input IN+ to output propagation delay distortion	$ t_{PDDISTO} $			11	ns	$C_{LOAD} = 100 \text{ pF}$, $T_A = 25 \text{ }^\circ\text{C}$
Input IN-, /RST to output propagation delay distortion	$ t_{PDDISTO} $			17	ns	$C_{LOAD} = 100 \text{ pF}$, $T_A = 25 \text{ }^\circ\text{C}$
Input IN+, IN-, /RST pulse suppression time (filter time)	t_{INFLT}	29	35	41	ns	shorter pulses will not propagate to the output
Input IN+, IN-, /RST to output propagation delay on variation due to temperature	$ t_{PDONt} $			15	ns	$C_{LOAD} = 100 \text{ pF}$, ¹⁾
Input IN+, IN-, /RST to output propagation delay off variation due to temperature	t_{PDOFFt}			15	ns	$C_{LOAD} = 100 \text{ pF}$, ¹⁾
Input IN+ to output propagation delay distortion variation due to temperature	$t_{PDISTot}$			13	ns	$C_{LOAD} = 100 \text{ pF}$, ¹⁾
Input IN-, /RST to output propagation delay distortion variation due to temperature	$t_{PDISTot}$			17	ns	$C_{LOAD} = 100 \text{ pF}$, ¹⁾

(表格续下页.....)

5 电气参数

表 11 (续) 动态特性

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Input IN+, IN-, /RST to output propagation delay variation part to part	$ t_{PD,P2P} $			15	ns	$C_{LOAD} = 100 \text{ pF}$, Same T_A , slopes and supply voltages
Rise time 1	t_{rise1}		15	20	ns	$C_{LOAD} = 1 \text{ nF}$, $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$
Rise time 2	t_{rise2}		10	15	ns	$C_{LOAD} = 100 \text{ pF}$, $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, ¹⁾
Rise time 3	t_{rise3}		300		ns	$C_{LOAD} = 100 \text{ nF}$, 0.1 Ohm , $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, 1ED3321, 1ED3322, 1ED3323, ¹⁾
Rise time 4	t_{rise4}		530		ns	$C_{LOAD} = 100 \text{ nF}$, 0.1 Ohm , $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, 1ED3320, ¹⁾
Fall time 1	t_{fall1}		15	20	ns	$C_{LOAD} = 1 \text{ nF}$, $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$
Fall time 2	t_{fall2}		10	15	ns	$C_{LOAD} = 100 \text{ pF}$, $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, ¹⁾
Fall time 3	t_{fall3}		234		ns	$C_{LOAD} = 100 \text{ nF}$, 0.1 Ohm , $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, 1ED3321, 1ED3322, 1ED3323, ¹⁾
Fall time 4	t_{fall4}		370		ns	$C_{LOAD} = 100 \text{ nF}$, 0.1 Ohm , $V_L 20\%$, $V_H 80\%$, $V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2 = 0 \text{ V}$, 1ED3320, ¹⁾

1) 参数无需经过生产测试 - 通过设计/特性验证

5.4.6 退饱和保护

表 12 退饱和保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Blanking capacitor charge current	I_{DESATC}	438	510	582	μA	$V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2$, $V_{DESAT} - V_{GND2} = 2 \text{ V}$
Blanking capacitor discharge current	I_{DESATD}	90	150		mA	$V_{VCC2} = 15 \text{ V}$, $V_{VEE2} = GND2$, $V_{DESAT} - V_{GND2} = 6 \text{ V}$
Desaturation reference level	$V_{DESATth}$	8.5	9	9.5	V	$V_{VCC2} = 15 \text{ V}$, in respect to $GND2$

(表格续下页.....)

5 电气参数

表 12 (续) 退饱和保护

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Pulse suppression filter time	$t_{\text{DESATfilter}}$		250		ns	1)
Desaturation sense to out low delay	t_{DESATOUT}		350	430	ns	$V_{\text{OUT}} = 90\%$, $C_{\text{OUT}} = 1\text{ nF}$, $\text{OUT} = \text{OUTH} + \text{OUTL}$ shorted, 1ED3322, 1ED3323
Desaturation sense to out low delay	$t_{\text{DESATOUT_SO}}$		380	500	ns	$V_{\text{OUT}} = 90\%$, $C_{\text{OUT}} = 1\text{ nF}$, $\text{OUT} = \text{OUTH} + \text{OUTL}$ shorted, 1ED3320, 1ED3321
Desaturation out slope with capacitive load	$t_{\text{DESATOUT_CL_SO}}$	1	3.5	6	us	$V_{\text{VCC2}} = 15\text{ V}$, $V_{\text{VEE2}} = 0\text{ V}$, $V_{\text{OUT}} = 10\%$, $C_{\text{OUT}} = 47\text{ nF}$, OUTH tied to OUTL , $V_{\text{CLAMP}} = 5\text{ V}$, 1ED3320, 1ED3321
Desaturation sense to flt low delay	t_{DESATFLT}			2.25	μs	$V_{\text{FLTL}} = 10\%$, $I_{\text{FLT}} = 5\text{ mA}$
Desaturation low voltage	V_{DESATL}	0.25	0.5	0.95	V	$\text{IN+} = \text{Low}$, $\text{IN-} = \text{Low}$, $\text{OUT(H,L)} = \text{Low}$, $I_{\text{DESAT}} = 70\text{ mA}$
Leading edge blanking	t_{DESATleb}	280	400	500	ns	
Pulse width /rst for resetting /flt	t_{RST}	800			ns	
Short circuit clamp voltage desat/vcc2	$V_{\text{CLP_DESAT}}$		1.4	1.6	V	Path off, $I_{\text{DESAT}} = 500\text{ mA}$, $t < 10\text{ μs}$, 1)

1) 参数无需经过生产测试 - 通过设计/特性验证

5.4.7 主动关闭

表13 主动关闭

Parameter	Symbol	Values			Unit	Note or condition
		Min.	Typ.	Max.		
Active shut down voltage	V_{ACTSD}		2	2.6	V	$I_{\text{OUT}} = 200\text{ mA}$; $V_{\text{VCC2}} = \text{open}$

6 DSO-16 宽体封装的绝缘特性 (IEC 60747-17、UL 1577)

6 DSO-16 宽体封装的绝缘特性 (IEC 60747-17、UL 1577)

该耦合器仅适用于给定安全等级内的额定绝缘。应通过适当的保护电路确保符合安全额定值。

表14 DSO-16宽体封装绝缘规范

Description	Symbol	Characteristic	Unit
安全限值			
Maximum ambient safety temperature	T_S	150	°C
Maximum input-side power dissipation at $T_A = 25^\circ\text{C}^{1)}$	P_{SI}	100	mW
Maximum output-side power dissipation at $T_A = 25^\circ\text{C}^{2)}$	P_{SO}	810	mW
封装特定的绝缘特性			
External clearance	CLR	> 8	mm
External creepage	CPG	> 8	mm
Comparative tracking index	CTI	> 400	–
Isolation capacitance	C_{IO}	1.4	pF
加强绝缘符合 IEC 60747-17 标准 (证书编号: 40055138)			
Installation classification per EN 60664-1, Table 1 for rated mains voltage $\leq 150\text{ V (rms)}$ for rated mains voltage $\leq 300\text{ V (rms)}$ for rated mains voltage $\leq 600\text{ V (rms)}$ for rated mains voltage $\leq 1000\text{ V (rms)}$		I-IV I-IV I-III I-II	–
Climatic classification		40/125/21	–
Pollution degree (EN 60664-1)		2	–
Apparent charge, method a $V_{pd(ini),a} = V_{IOTM}$, $V_{pd(m)} = 1.6 \times V_{IORM}$, $t_{ini} = 1\text{ min}$, $t_m = 10\text{ s}$	q_{pd}	<5	pC
Apparent charge, method b $V_{pd(ini),b} = V_{IOTM} \times 1.2$, $V_{pd(m)} = 1.875 \times V_{IORM}$, $t_{ini} = 1\text{ s}$, $t_m = 1\text{ s}$	q_{pd}	<5	pC
Isolation resistance at $T_{A,max}$; $V_{IO} = 500\text{ V}_{DC}$, $T_A = 125^\circ\text{C}$	R_{IO}	$>10^{11}$	Ω
Isolation resistance at T_S ; $V_{IO} = 500\text{ V}_{DC}$, $T_S = 150^\circ\text{C}$	R_{IO_S}	$>10^9$	Ω
Maximum rated transient isolation voltage	V_{IOTM}	8000	V(peak)
Maximum repetitive isolation voltage	V_{IORM}	1767	V(peak)
Maximum working isolation voltage	V_{IOWM}	1249	V(rms)
Impulse voltage	V_{IMP}	8000	V(peak)
Maximum surge isolation voltage for reinforced isolation $V_{TEST} \geq V_{IMP} \times 1.3$	V_{IOSM}	11000	V(peak)
获得 UL 1577 认证 (文件 E311313)			
Insulation withstand voltage (60 s)	V_{ISO}	5700	V(rms)
Insulation test voltage (1 s)	$V_{ISO,TEST}$	6840	V(rms)

1) IC输入侧功耗在141°C以上11.53 mW/°C时线性降低

2) IC输出侧功耗在25°C以上8.98mW/°C时线性降低

7 封装外形

7 封装外形

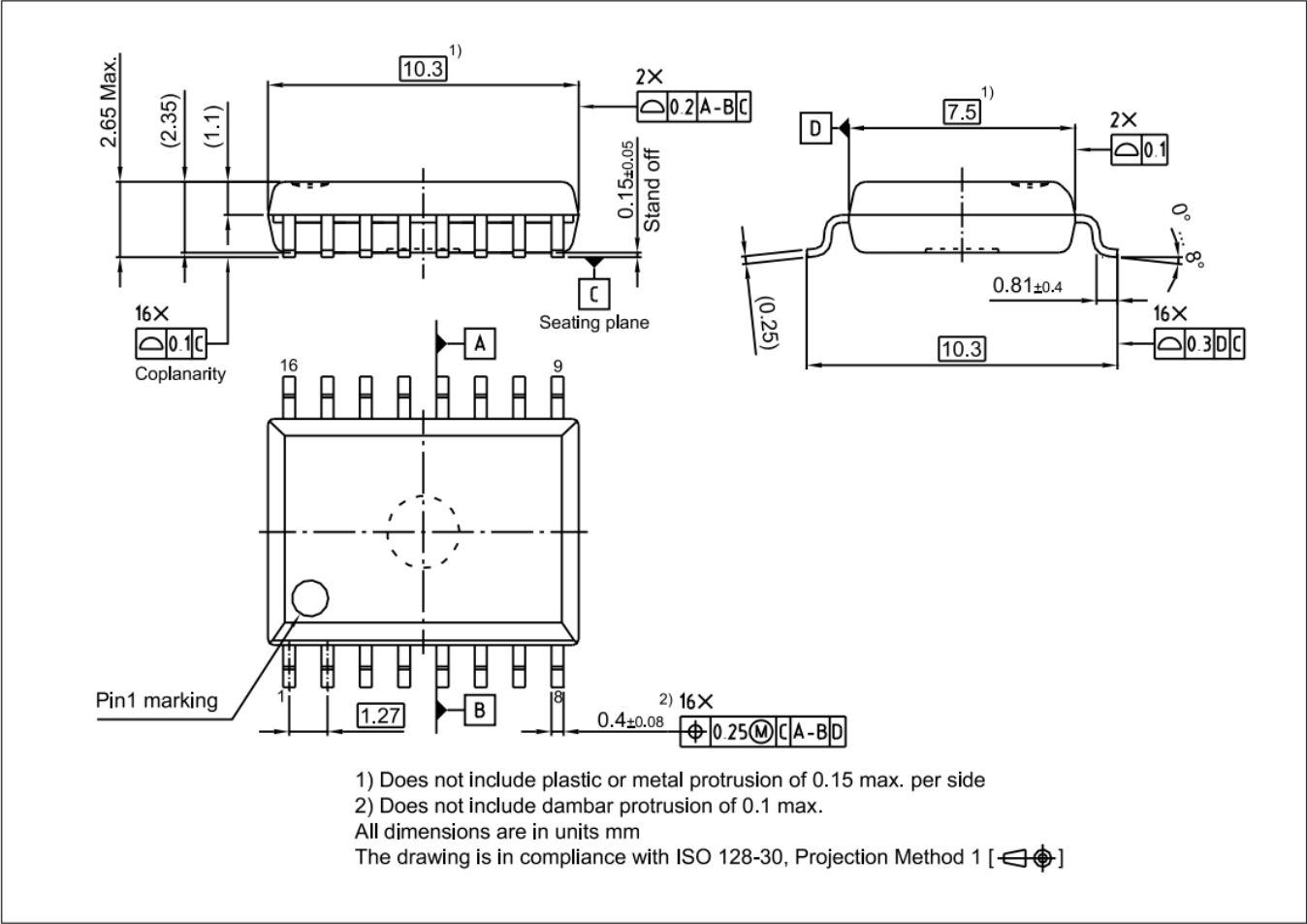


图14 DSO-16宽体（塑料（绿色）双小外形封装）

7 封装外形

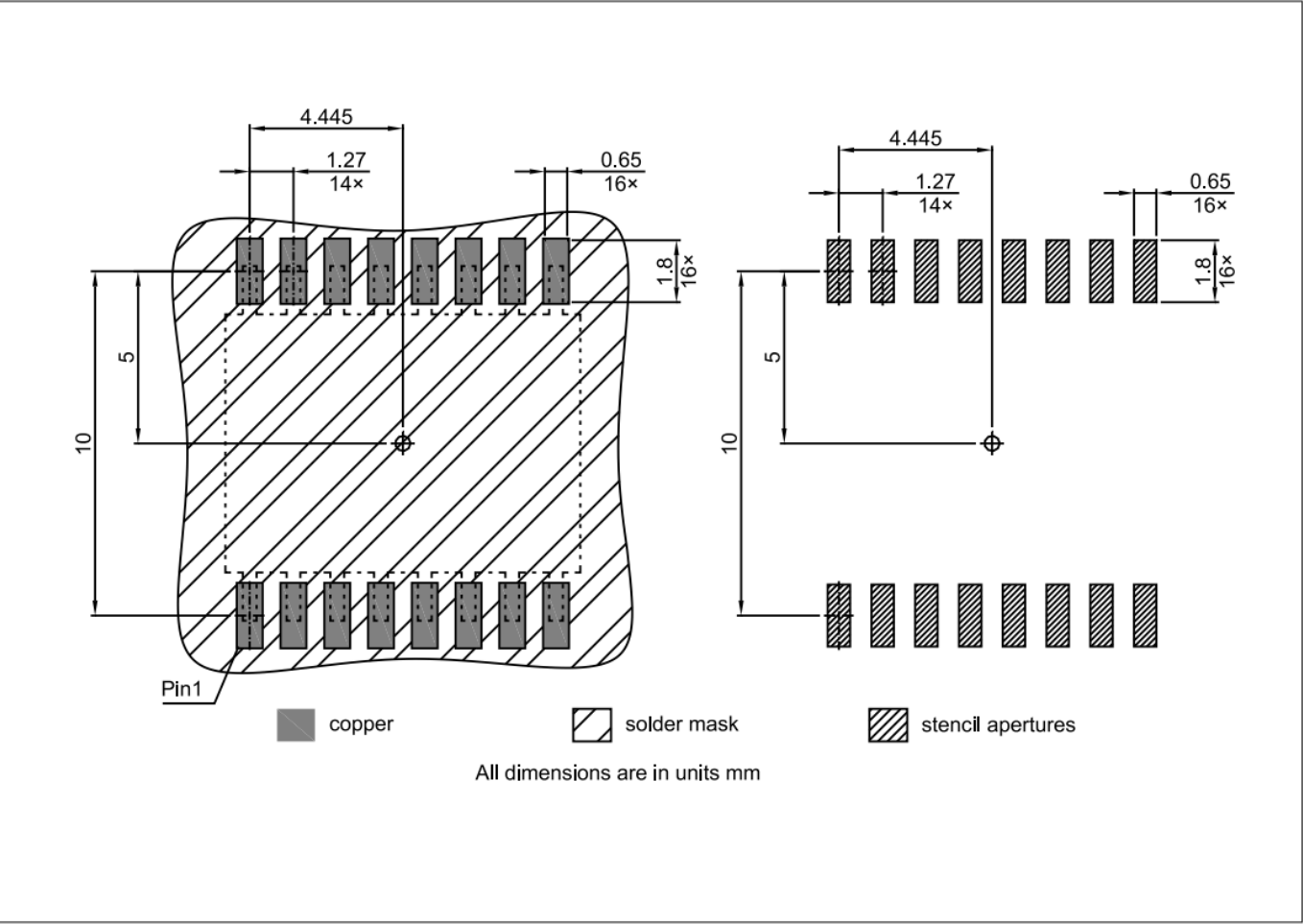


图 15 封装

8 应用笔记

8 应用笔记

8.1 热数据参考布局

PCB布局如图16所示表示用于热特性的参考布局。引脚 9 和 16 (GND1) 以及引脚 1 和 8 (VEE2) 需要接地层连接，以实现最大功率耗散。1ED332xMC12N 的设计目标是通过这些引脚耗散大部分产生的热量。

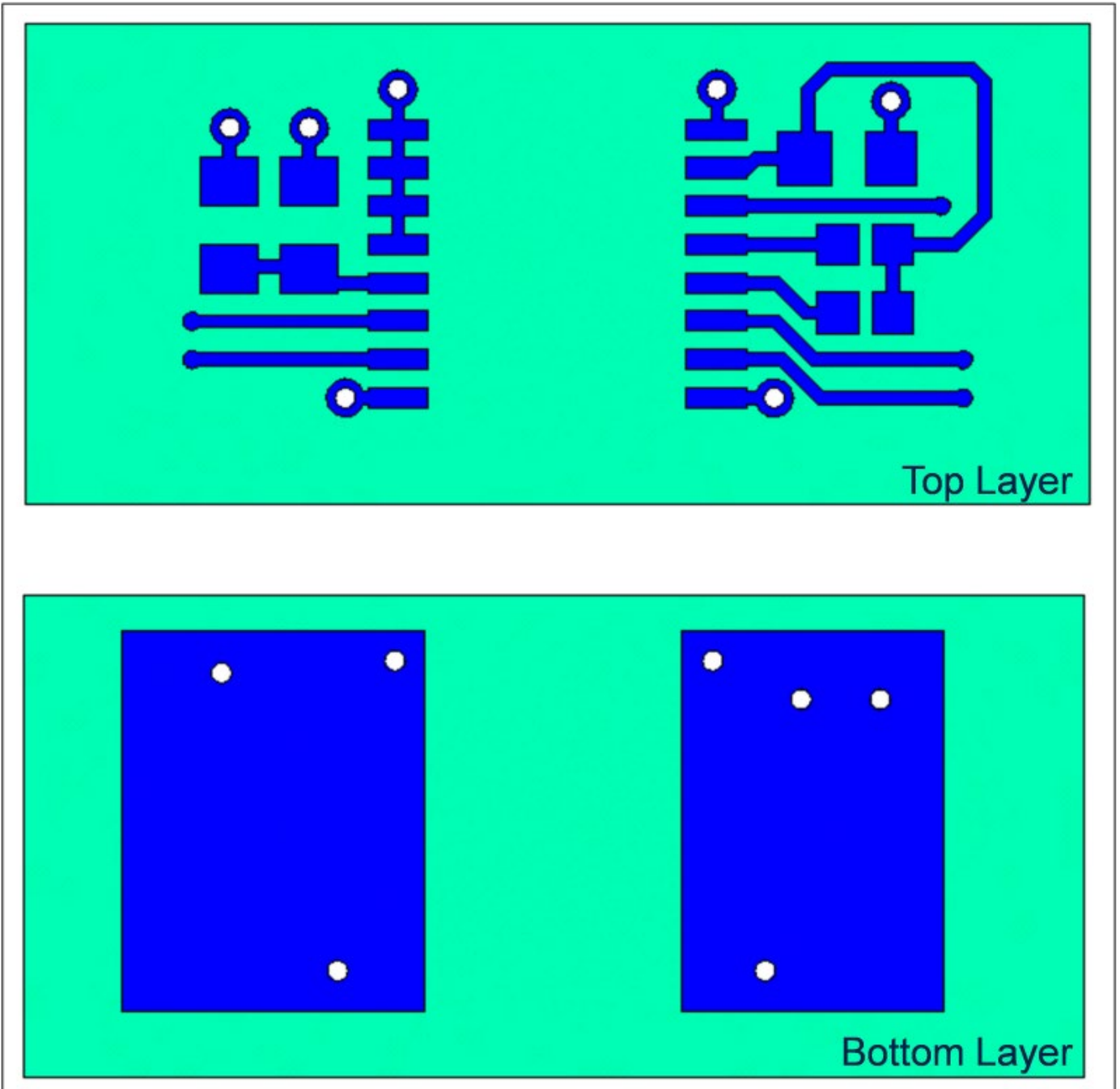


图16 热数据参考布局 (铜厚102 μ m)

8.2 印刷电路板指南

为了实现最佳 PCB 布局，应考虑以下因素。

- 高压隔离侧与低压侧电路之间应保持足够的间距。

8 应用笔记

- PCB 的两个相邻高端隔离部分之间应保持相同的最小距离，以增加有效隔离并减少寄生耦合。
- 为了确保低电源纹波和干净的开关信号，旁路电容走线长度应尽可能短。
- 直流电容应尽可能靠近 *VEE2* 和 *GND2*、引脚 1 和 3。

9 修订记录

9 修订记录

修订记录	
Page or item	Subjects (major changes since previous revision)
修订版 1.00, 2021-11-18	
All	Initial version
修订版 1.01, 2021-12-14	
page 1, 2	update device information
Table 7	UVLO names updated
修订版 1.02, 2023-05-09	
page 1	Updated the VDE 0884-11 certificate information
page 7	Updated the related products
Table 15	Pending status of the VDE0884-11 certification deleted and added insulation capacitance parameter
Figure 10	Correction of OUTH parameter name
Figure 11	Correction of V_{IN+} threshold levels
修订版 1.03, 2024-04-17	
page 1	Updated the certification information
page 2	Updated the package marking information
page 26	Updated the certification information from VDE 0884-11 to IEC 60747-17



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2025-08-28

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2025 Infineon Technologies AG
及其关联公司。
保留所有权利。

Do you have a question about this
document?

Email:
erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。