英飞凌 EiceDRIVER™ 1ED020I12-BT 增强型单通道隔离栅极驱动器IC

具有退饱和保护和两电平关断功能的单通道隔离栅极驱动器IC

特性

- 单通道无芯变压器隔离栅极驱动器 IC
- 适用于 600 V/1200 V IGBT 和 SiC MOSFET
- 2 A 轨到轨典型输出电流
- 集成的保护功能，如
  - V_{CEsat} -检测 (*DESAT*)
  - 短路钳位
  - 主动关断
  - 有源米勒钳位
  - 两级关断 (TLTOff)
- 28 V 绝对最大输出电源电压
- 2.0/2.0 µs 最大传输延迟
- 50 kV/µs 共模瞬变抗扰度 (CMTI)
- 12/11 V 输出欠压锁定 (UVLO)
- 适合在高环境温度下运行
- 符合 UL 1577 认证， V_{ISO} = 3750 V (rms)，持续 1 分钟
- 经基本绝缘测试

潜在应用

- 交流和无刷直流电机驱动器
- 高压DC/DC转换器
- UPS系统
- 太阳能逆变器
- 电动汽车充电桩
- 商用、建筑和农用车辆 (CAV)
- 商用空调（CAC）
- 工业电源



PG-DSO-16-15

产品验证

根据JEDEC20/22相关测试的测试条件，符合上述应用要求。

器件信息

Product type	Typical output current	Certification(File E311313)	Package	Evaluation board
1ED020I12-BT	± 2 A	UL 1577	PG-DSO-16-15	***EVAL-1ED020I12-BT***

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。 为确认准确性请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

表1 同类产品

Product type	Typical output current	Certification(File E311313)	Package	Evaluation board
1ED020I12-F2	± 2 A	–	PG-DSO-16-15	*2ED100E12-F2*
1ED020I12-B2	± 2 A	UL 1577	PG-DSO-16-15	*EVAL-1ED020I12-B2*
1ED020I12-FT	± 2 A	–	PG-DSO-16-15	–
2ED020I12-F2	± 2 A	–	PG-DSO-36-58	*EVAL-2ED020I12-F2*

描述

1ED020I12-BT 是一款电气隔离单通道驱动器，采用 PG-DSO-16-15 300 mil 宽体封装，输出电流能力通常为 2 A。
所有逻辑引脚均兼容 5 V CMOS，可直接连接到微控制器。
通过集成无芯变压器技术实现跨电气隔离的数据传输。
1ED020I12-BT 提供多种保护功能，如 IGBT 两级关断、退饱和保护、有源米勒钳位和有源关断。

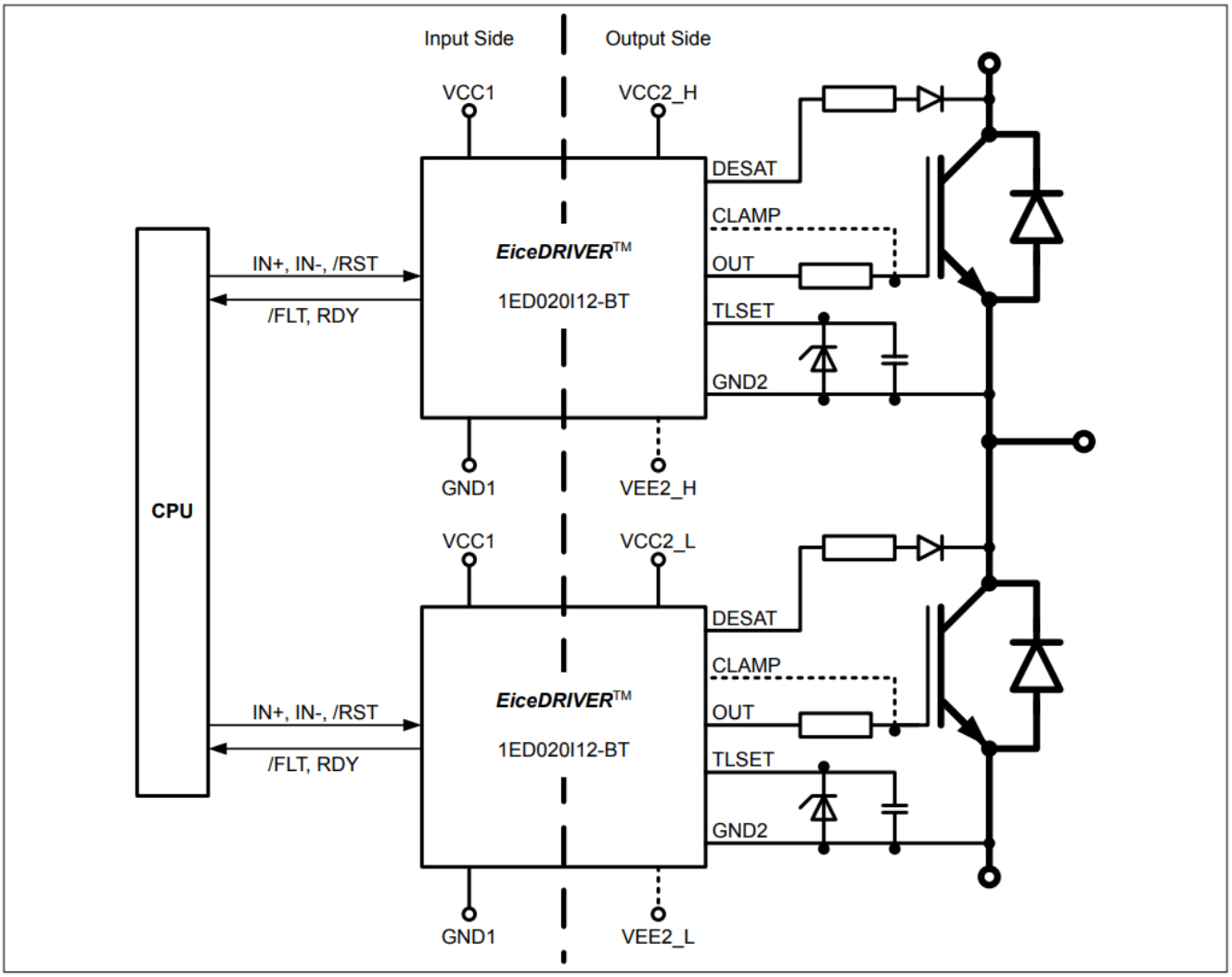


图1 典型应用

目录

目录 3

1 框图 5

2 引脚配置和功能 5

2.1 引脚配置 5

2.2 引脚功能 6

3 功能说明 7

3.1 电源 8

3.2 内部保护功能 8

3.2.1 欠压锁定(UVLO) 8

3.2.2 *RDY* 就绪状态输出 9

3.2.3 看门狗定时器 10

3.2.4 主动关断 10

3.3 同相和反相输入 10

3.4 驱动器输出 10

3.5 两级关断 10

3.6 两级关断操作下的最短开/关时间 11

3.7 外部保护功能 12

3.7.1 退饱和保护 12

3.7.2 有源米勒钳位 12

3.7.3 短路钳位 12

3.8 /RST 重置 13

4 电气参数 13

4.1 绝对最大额定值 13

4.2 工作参数 14

4.3 推荐工作参数 14

4.4 电气特性 16

4.4.1 电源电压 16

4.4.2 逻辑输入和输出 17

4.4.3 栅极驱动器 18

4.4.4 有源米勒钳位 18

4.4.5 短路钳位 19

4.4.6 动态特性 19

4.4.7 退饱和保护 20

4.4.8 主动关断 22

4.4.9 两级关断 22

5 绝缘特性 23

5.1 根据 VDE 0884-10进行测试（标准于 2019 年 12 月 31 日到期） 23

5.2 获得 UL 1577 认证（文件 E311313) 23

目录

6 时序图 24
7 封装外形尺寸 26
8 应用笔记 26
8.1 热数据参考布局 26
8.2 印刷电路板指南 27
修订记录 27
免责声明 28

1 框图

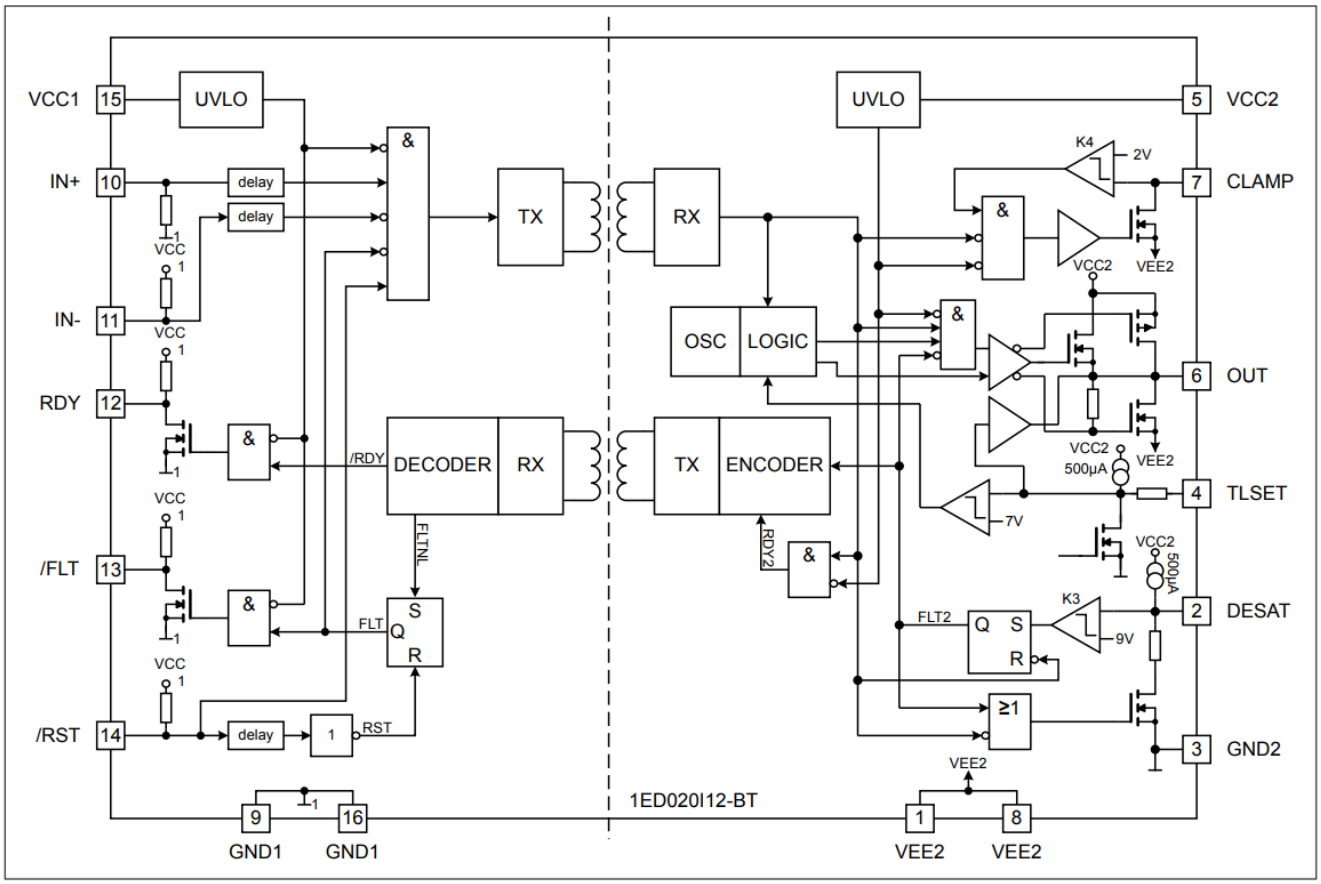


图2 1ED020I12-BT框图

2 引脚配置和功能

2.1 引脚配置

表2 引脚配置

Pin No.	Name	Function
1	*VEE2*	Negative power supply output side
2	*DESAT*	Desaturation protection
3	*GND2*	Signal ground output side
4	*TLSET*	Two-level turn-off configuration pin
5	*VCC2*	Positive power supply output side
6	*OUT*	Driver output
7	*CLAMP*	Miller clamping
8	*VEE2*	Negative power supply output side
9	*GND1*	Ground input side
10	*IN+*	Non inverted driver input

2 引脚配置和功能

表 2　　引脚配置（续）

Pin No.	Name	Function
11	*IN-*	Inverted driver input
12	*RDY*	Ready output
13	*/FLT*	Fault output, low active
14	*/RST*	Reset input, low active
15	*VCC1*	Positive power supply input side
16	*GND1*	Ground input side

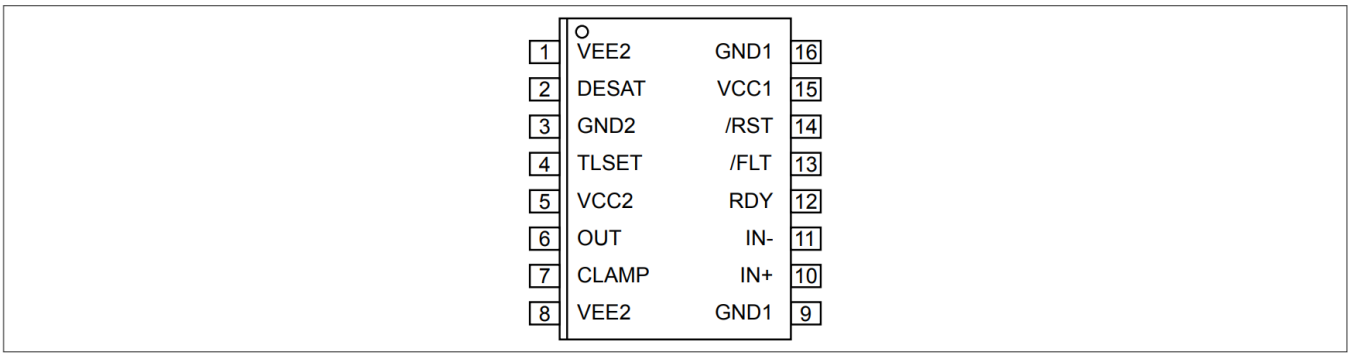


图3　　1ED020I12-BT（顶视图）

2.2　引脚功能

GND1

输入侧的接地。

***IN+*同相栅极驱动器输入**

如果 *IN-* 设置为低电平， 则 *IN+* 为驱动器输出的控制信号。（如果 IN+ 为高电平且 IN- 为低电平，则 IGBT 导通）

定义了最小脉冲宽度，以确保IC能够有效抵御*IN+*上的毛刺干扰。内部下拉电阻确保IGBT处于关断状态。

***IN-*反相栅极驱动器输入**

如果 *IN+* 设置为高电平， 则 *IN-* 为驱动器输出的控制信号 。（如果*IN-*为低电平且 *IN+* 为高电平，则 IGBT 导通）

定义了最小脉冲宽度，以确保IC能够有效抵御*IN-*处的毛刺干扰。内部上拉电阻确保IGBT处于关断状态。

***/RST*复位输入**

功能 1：启用/关闭输入芯片。（*/RST* = 低电平时，IGBT 关闭）。定义了最小脉冲宽度，以确保 IC 能够耐受*/RST*处的毛刺干扰。

功能2：如果 */RST* 处于低电平状态并持续 t_{RST} 时间， 则复位芯片的DESAT故障状态。内部上拉电阻用于确保 */FLT* 状态输出。

***/FLT*故障输出**

漏极开路输出用于报告 IGBT 的退饱和错误（如果发生退饱和，则*/FLT*为低）

***RDY*就绪状态**

漏极开路输出报告设备是否正确运行（如果两个芯片都高于 UVLO 电平，且内部芯片传输无故障，则*RDY* = 高）。

VCC1

输入芯片的5 V电源

VEE2

输出芯片的负电源引脚。如果没有负电源电压，则所有*VEE2*引脚必须连接到*GND2* 。

***DESAT*退饱和检测输入**

监测 IGBT 饱和电压 (V_{CE})，以检测短路引起的退饱和现象。如果*OUT*为高电平， V_{CE}高于设定值，且消隐时间已过，则退饱和保护功能将被激活，IGBT 将被关断。消隐时间可通过外部电容调节。

***CLAMP*米勒钳位**

IGBT 以规定电压关断后，将栅极电压接地，以避免 IGBT 的寄生导通。关断期间，栅极电压受到监控，当栅极电压低于 2 V（相对于*VEE2*）时，钳位输出激活。该钳位电路设计用于高达 2 A 的米勒电流。

***GND2*参考地**

输出芯片的参考地。

***OUT* 驱动器输出**

输出引脚用于驱动IGBT。电压在 *VEE2* 和 *VCC2* 之间切换。在正常工作模式下， V_{OUT} 由 *IN+* 、 *IN-* 和 */RST* 控制。在错误模式（UVLO、内部错误或DESAT）下， V_{OUT} 设置为 *VEE2* ，与输入控制信号无关。

VCC2

输出侧正电源引脚。

***TLSET*两级关断配置**

TLSET 处的电路利用连接至 *GND2* 的外部电容器来调整两级关断时间，并利用连接至 *GND2* 的外部齐纳二极管来调整两级电压。

3 功能说明

1ED020I12-BT 是一款先进的 IGBT 栅极驱动器，也可用于驱动功率 MOS 器件。其中包括控制和保护功能，以实现高可靠性系统的设计。

该装置由两个电气隔离的部分组成。芯片输入侧可直接连接到具有 CMOS 输入/输出的标准 5 V DSP 或微控制器，芯片输出侧连接到高压侧。

轨到轨驱动器输出使用户能够在 IGBT 短路期间轻松钳位 IGBT 栅极电压。因此可以避免由于通过米勒电容的反馈而导致的短路电流的增加。此外，轨到轨输出可降低系统级的功耗。

该设备还包括带有*/FLT*状态输出的 IGBT 退饱和保护。

具有可调延迟的两级关断功能可在过流或短路情况下防止关断时出现过压。开启时应用相同的延迟以防止脉冲宽度失真。

*RDY*状态输出报告设备是否供电并正常运行。

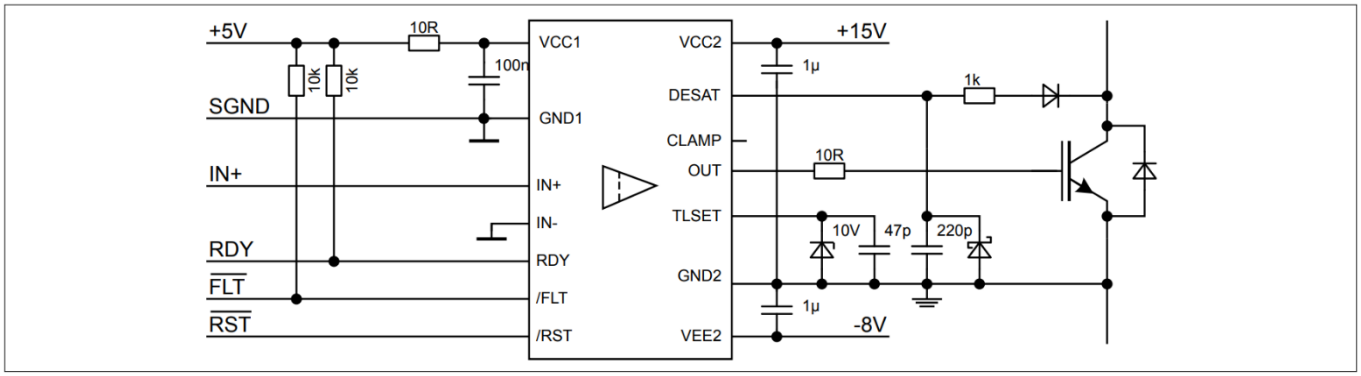


图4 双极电源应用示例

3.1 电源

驱动器 1ED020I12-BT 设计支持两种不同的电源配置：双极电源和单极电源。

在双极电源中，驱动器通常由 *VCC2* 上的 15 V 正电压和 *VEE2*上的 -8 V 负电压。负电源电压会阻止动态导通，因为 IGBT输入电容乘以负电源电压会产生额外的电荷。如果使用合适的负电源电压，则将 *CLAMP* 连接到 IGBT 栅极是多余的，因此通常不需要。

对于单极电源配置，驱动器通常由 *VCC2* 供电，电压为 15 V。有源米勒钳位功能可以防止 IGBT 的动态不稳定开启，因此 *CLAMP* 输出直接连接到 IGBT 栅极。

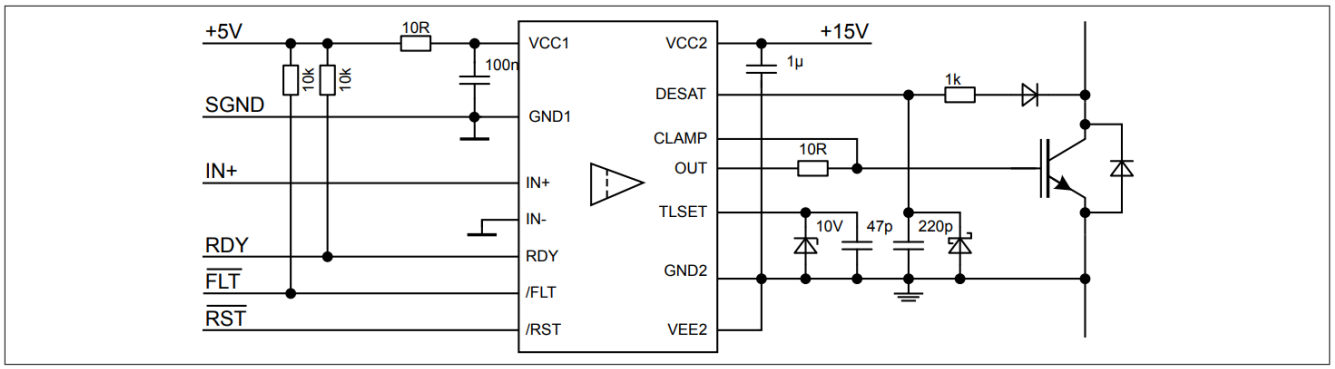


图5 单极电源应用示例

3.2 内部保护功能

3.2.1 欠压锁定(UVLO)

为确保 IGBT 的正确切换，该设备配备了两个芯片的欠压锁定功能，请参阅图 16 。

如果输入芯片的电源电压 V_{VCC1} 低于 V_{UVLOL1} ，则会在关断之前向输出芯片发送关断信号。只要 V_{VCC1} 达到上电电压 V_{UVLOH1} ， IGBT 就会关断，并且 *IN+* 和 *IN-* 处的信号将被忽略。

如果输出芯片的电源电压 V_{VCC2} 降至 V_{UVLOL2} 以下，则 IGBT 将被关断，并且只要 V_{VCC2} 达到上电电压 V_{UVLOH2} ，来自输入芯片的信号就会被忽略。 *VEE2* 不受监控，否则将无法实现 0 V 至 -12 V 的负电源电压范围 。

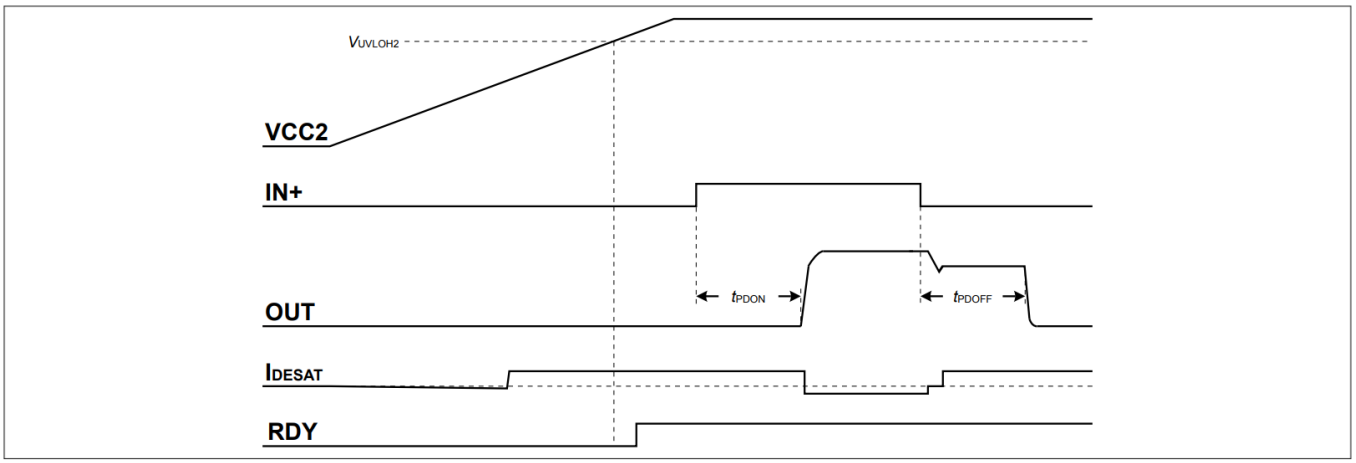


图 6 VCC2 上升

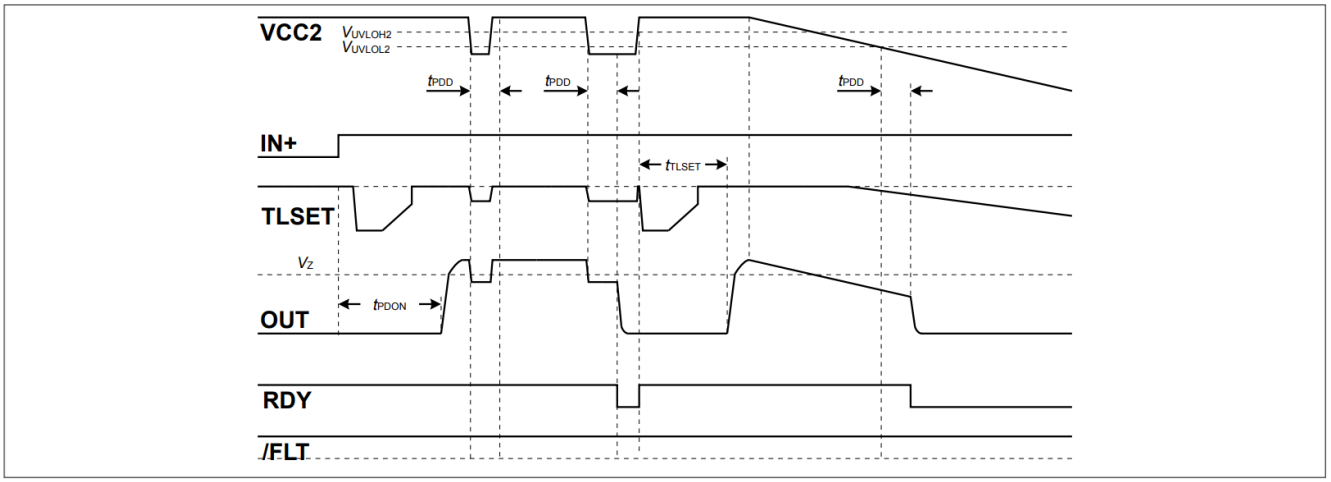


图 7 VCC2 斜坡下降和 VCC2 下降

3.2.2 *RDY* 就绪状态输出

*RDY*输出显示三个内部保护功能的状态。

- 输入芯片的UVLO
- 短暂延迟后输出芯片的 UVLO
- 短暂延迟后的内部信号传输

没有必要重置*RDY*信号，因为其状态仅取决于前面提到的保护信号的状态。

3.2.3 看门狗定时器

正常运行期间，内部信号传输由看门狗定时器监控。如果传输在规定时间内失败，则 IGBT 关断，并且*RDY*就绪输出报告内部错误。

3.2.4 主动关断

如果输出芯片未连接到电源，则主动关断功能可确保 IGBT 处于安全的关断状态，IGBT 栅极被钳位在*OUT*至*VEE2*处。

3.3 同相和反相输入

IGBT 控制有两种输入模式。在同相模式下， *IN*+控制驱动器输出， *IN*-设置为低电平。在反相模式下，IN-控制驱动器输出， *IN*+设置为高电平，如*图14*所示。定义最小输入脉冲宽度来滤除偶尔出现的毛刺。

3.4 驱动器输出

输出驱动器部分仅使用 MOSFET 来提供轨到轨输出。只要驱动器电源稳定，此功能就可以在导通状态和短路期间保持对栅极电压的严格控制。

由于内部电压降较低，IGBT 的开关行为主要由栅极电阻控制。此外，它还降低了驱动器消耗的功率。

3.5 两级关断

两级关断在驱动器输出端引入了介于导通电平和关断电平之间的第二个关断电压电平。该附加电平通过在短路或过流事件中降低 IGBT 的栅极发射极电压，确保关断时 V_{CE}过冲较低。V_{GE} 电平用于调节两级关断间隔结束时 IGBT 的电流，所需时序取决于两级关断间隔开始时的杂散电感和过流情况。

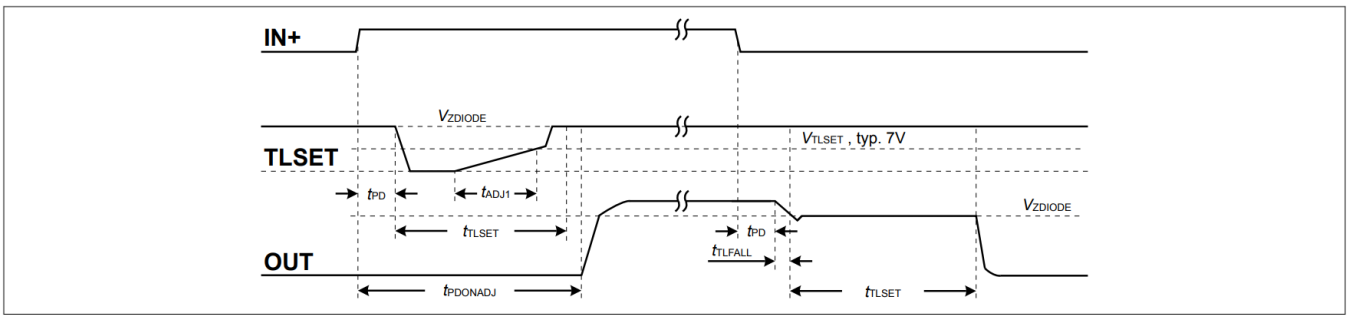


图8 典型的两级关断开关行为

参考电压和保持时间可在 *TLSET* 引脚上调节。参考电压由连接在 *TLSET* 引脚和 *GND2* 引脚之间的齐纳二极管设置。保持时间由连接在 *TLSET* 引脚和 *GND2* 引脚之间的电容设置。

3 功能说明

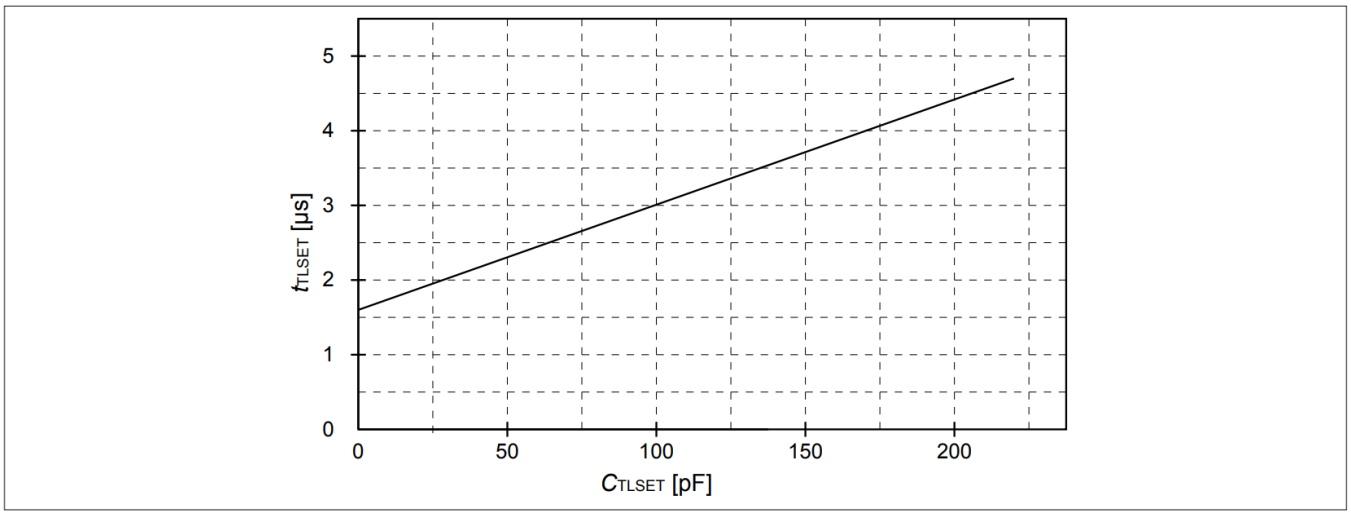


图 9　　典型t_{TLSET}时间与C_{TLSET}电容的关系

开启期间，可以使用连接在 *TLSET* 引脚上的全部电容 （包括电容、寄生线路电容和齐纳二极管的结电容）来调整保持时间。当发出开启信号时，IC 开始对 C_{TLSET} 放电。500 ns 后停止对 C_{TLSET} 放电。然后， C_{TLSET} 由内部充电电流 I_{TLSET} 充电。当电容 C_{TLSET} 的电压超过 7 V 时，第二个电流源开始对 C_{TLSET} 充电， 直至电压达到 V_{ZDIODE}。 在此放电-充电周期结束时，栅极驱动器开启。

IN 启动导通信号（减去约 200 ns 的内部传播延迟）与栅极驱动器导通之间的时间被采样并以数字方式存储。该时间代表关断期间的两级关断设定时间 t_{TLSET}。 由于数字化，t_{PDon} 时间可以 50 ns 的时间步长变化。

如果从 *IN+* 、 *IN-* 或 */RST* 信号启动关闭 ，则栅极驱动器在约 200 ns 的内部传播延迟之后立即关闭，并且 V_{OUT} 开始降至第二个栅极电压电平。对于由 *DESAT* 启动的关闭 ，栅极驱动器关闭被去饱和感测延迟至 *OUT* 延迟，随后 V_{OUT} 开始下降至第二个栅极电压电平。

为了达到第二个栅极电压水平，输出电压 V_{OUT} 被检测并与齐纳二极管电压 V_{ZDIODE} 进行比较。当 V_{OUT} 低于齐纳二极管的参考电压 V_{ZDIODE} 时 ，开关关断过程被中断， V_{OUT} 被调整至 V_{ZDIODE}。 保持时间过后， *OUT*切换到 *VEE2*。

两级关闭功能无法禁用。

3.6　　两级关断操作下的最短开/关时间

1ED020I12-BT 驱动器需要最短的开启和关闭时间才能在应用中正常运行。

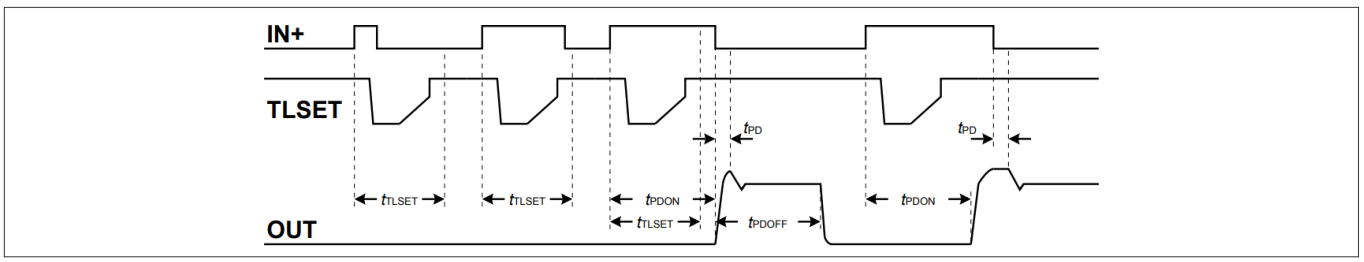


图 10　　短开启脉冲

最小导通时间必须大于可调两级平台时间t_{TLSET} ，较短的导通时间将被平台时间的产生所抑制。由于导通时间较短， *TLSET*引脚的电压达不到比较器阈值，因此驱动器无法导通。

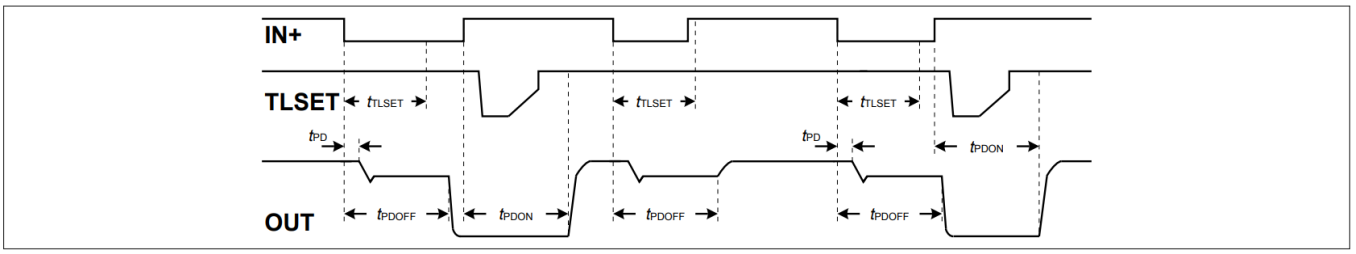


图 11　　短关断脉冲

关断时间也适用类似的原理。最小关断时间必须大于t_{TLSET}；更短的关断时间会受到抑制，这意味着*OUT*保持导通。

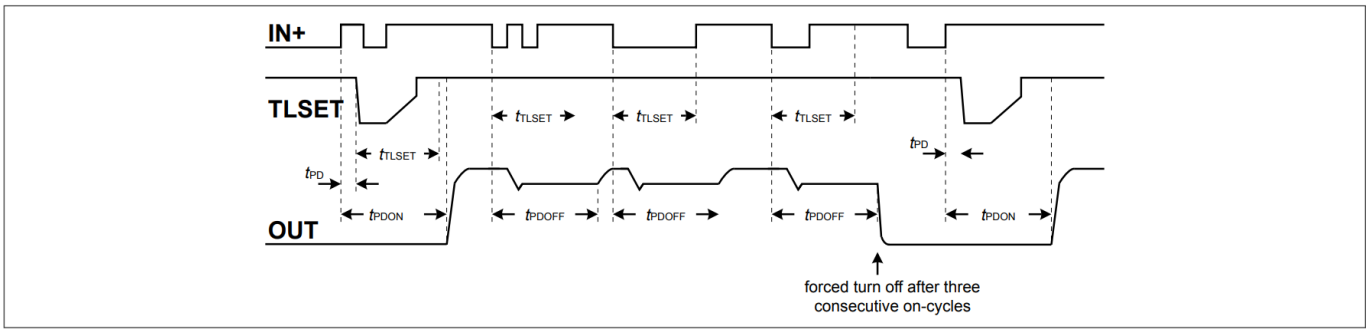


图12　　短关断脉冲和振铃抑制

两级关断平台无法通过驱动器缩短。如果驱动器已进入关断序列，则由于驱动器已进入关断模式，因此无法关闭。但是，如果驱动器输入信号再次打开，它将在t_{TLSET}时间后通过将*OUT*切换至高电平而离开低电平。

3.7　外部保护功能

3.7.1　退饱和保护

退饱和保护可确保 IGBT 在短路时得到保护。

当 DESAT 电压上升至 9 V 时，输出被驱动至低电平。此外，在DESAT 至故障关断延迟后，*/FLT*输出被激活，请参见 ***图15*** 。在 DESAT 至故障关断延迟期间， *IN* 上的关闭命令将清除故障状态。可编程消隐时间用于为 IGBT 饱和提供足够的时间。

消隐时间由高精度内部电流源和外部电容器提供。

3.7.2　有源米勒钳位

在半桥配置中，关断的IGBT往往会在对侧IGBT导通阶段动态导通。米勒钳位电路允许在这种高d *V* /d *t* 情况下，通过低阻抗路径吸收米勒电流。因此，在许多应用中，可以避免使用负电源电压。在关断期间，会监控栅极电压，并在栅极电压低于典型值2 V（相对于 *VEE2*） 时激活钳位输出。该钳位电路设计用于高达2 A的米勒电流。

3.7.3　短路钳位

短路时，由于米勒电容的反馈作用，IGBT 栅极电压往往会上升。连接到*OUT*和*CLAMP* 的附加保护电路会将此电压限制在略高于电源电压的水平。最大 500 mA 的电流可通过其中一条路径反馈至电源，持续 10 µs。如果预期电流更大或需要更严格的钳位，可以添加外部肖特基二极管。

3.8 /RST 重置

复位输入有两个功能。

- */RST* 负责复位 */FLT* 输出。如果 */RST* 保持低电平的时间超过给定时间，*/FLT* 将在 */RST* 的上升沿被清除 （参见 ***图15***）；否则，/FLT 将保持不变。
- */RST*用作输入逻辑的启用/关闭，参考 ***图14***

4 电气参数

4.1 绝对最大额定值

注意： *绝对最大额定值定义为当超过该额定值时可能导致集成电路损坏的额定值。除非另有说明，所有参数均指GND1。*

表 3 绝对最大额定值

Parameter	Symbol	Values		Unit	Note / Test condition
		Min.	Max.		
Positive power supply output side	V_{VCC2}	-0.3	20	V	1)
Negative power supply output side	V_{VEE2}	-12	0.3	V	1)
Maximum power supply voltage output side (V_{VCC2} - V_{VEE2})	V_{max2}	–	28	V	–
Gate driver output	V_{OUT}	V_{VEE2}-0.3	V_{VCC2}+0.3	V	–
Gate driver high output maximum current	I_{OUT}	–	2.4	A	t = 2 µs
Gate & clamp driver low output maximum current	I_{OUT}	–	2.4	A	t = 2 µs
Maximum short circuit clamping time	t_{CLP}	–	10	µs	$I_{CLAMP/OUT}$ = 500 mA
Positive power supply input side	V_{VCC1}	-0.3	6.5	V	–
Logic input voltages (*IN+*,*IN-*,*/RST*)	$V_{LogicIN}$	-0.3	6.5	V	–
Opendrain Logic output voltage (*/FLT*)	$V_{/FLT}$	-0.3	6.5	V	–
Opendrain Logic output voltage (*RDY*)	V_{RDY}	-0.3	6.5	V	–
Opendrain Logic output current (*/FLT*)	$I_{/FLT}$	–	10	mA	–
Opendrain Logic output current (*RDY*)	I_{RDY}	–	10	mA	–
Pin *DESAT* voltage	V_{DESAT}	-0.3	V_{VCC2} +0.3	V	1)
Pin *CLAMP* voltage	V_{CLAMP}	-0.3	V_{VCC2} +0.3 2)	V	3)
Input to output isolation voltage (*GND2*)	V_{offset}	-1200	1200	V	
Junction temperature	T_J	-40	150	°C	–

1 相对于*GND2*。
2 短路钳位期间可能会超过此值。
3 关于*VEE2*。

4 电气参数

表 3　　绝对最大额定值（续）

Parameter	Symbol	Values		Unit	Note / Test condition
		Min.	Max.		
Storage temperature	T_S	-55	150	°C	–
Power dissipation, per input part	$P_{D, IN}$	–	100	mW	[4] @T_A = 25°C
Power dissipation, at output side	$P_{D, OUT}$	–	700	mW	[4] @T_A = 25°C
Thermal resistance (input side)	$R_{thJA,IN}$	–	160	K/W	[4] @T_A = 25°C
Thermal resistance (output side)	$R_{thJA,OUT}$	–	125	K/W	[4] @T_A = 25°C
ESD capability	$V_{ESD,HBM}$	–	1.5	kV	Human Body Model[5]

4.2　　工作参数

注：　在工作范围内，IC按照电路说明中的描述运行。除非另有说明，所有参数均指 GND1。

表 4　　工作范围

Parameter	Symbol	Values		Unit	Note / Test condition
		Min.	Max.		
Positive power supply output side	V_{VCC2}	13	20	V	[6]
Negative power supply output side	V_{VEE2}	-12	0	V	[6]
Maximum power supply voltage output side (V_{VCC2} - V_{VEE2})	V_{max2}	–	28	V	–
Positive power supply input side	V_{VCC1}	4.5	5.5	V	–
Logic input voltages (*IN+*,*IN-*,*RST*)	$V_{LogicIN}$	-0.3	5.5	V	–
Pin *CLAMP* voltage	V_{CLAMP}	V_{VEE2}-0.3	V_{VCC2} [7]	V	–
Pin *DESAT* voltage	V_{DESAT}	-0.3	V_{VCC2}	V	[6]
Pin TLSET voltage	V_{TLSET}	-0.3	V_{VCC2}	V	[6]
Ambient temperature	T_A	-40	105	°C	–
Common mode transient immunity[8]	$\|dV_{ISO}/dt\|$	–	50	kV/µs	@ 500 V

4.3　　推荐工作参数

4　输出 IC 功耗在 62°C 以上时以 10 mW/°C 的速率线性下降。输入 IC 功耗无需下降。参见*图 18* 请参阅这些热数据的参考布局。热性能可能会随着近距离组件的布局和散热而发生显著变化。

5　根据 EIA/JESD22-A114-B（通过 1.5 kΩ 串联电阻放电 100 pF 电容器）。

6　相对于*GND2*。

7　短路钳位期间可能会超过此值。

8　该参数无需经过生产测试 - 通过设计/特性验证

4 电气参数

注意：　　除非另有说明，所有参数均指GND1。

表5　　推荐操作条件

Parameter	Symbol	Value	Unit	Note / Test condition
Positive power supply output side	V_{VCC2}	15	V	9)
Negative power supply output side	V_{VEE2}	-8	V	9)
Positive power supply input side	V_{VCC1}	5	V	–

9　相对于*GND2*。

4.4 电气特性

注：电气特性包括以下电源电压、负载和结温的数值范围。典型值代表 T_A = 25°C 时的中值。除非另有说明，所有电压均相对于其各自的GND（引脚9 至16 为GND1，引脚1 至8 为GND2）。

4.4.1 电源电压

表 6 电源电压

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
UVLO threshold input chip	V_{UVLOH1}	–	4.1	4.3	V	–
	V_{UVLOL1}	3.5	3.8	–	V	–
UVLO hysteresis input chip (V_{UVLOH1} - V_{UVLOL1})	V_{HYS1}	0.15	–	–	V	–
UVLO threshold output chip	V_{UVLOH2}	–	12.0	12.6	V	–
	V_{UVLOL2}	10.4	11.0	–	V	–
UVLO hysteresis output chip (V_{UVLOH2} - V_{UVLOL2})	V_{HYS2}	0.7	0.9	–	V	–
Quiescent current input chip	I_{Q1}	–	7	9	mA	V_{VCC1} = 5 V *IN+* = High, *IN-* = Low =>*OUT* = High, *RDY* = High, */FLT* = High
Quiescent current output chip	I_{Q2}	–	4	6	mA	V_{VCC2} = 15 V V_{VEE2} = -8 V *IN+* = High, *IN-* = Low =>*OUT* = High, *RDY* = High, */FLT* = High

4.4.2 逻辑输入和输出

表 7 逻辑输入和输出

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
IN+,*IN-*, */RST* low input voltage	$V_{IN+,L}$, $V_{IN-,L}$, $V_{/RST,L}$	–	–	1.5	V	–
IN+,*IN-*, */RST* high input voltage	$V_{IN+,H}$, $V_{IN-,H}$, $V_{/RST,H}$	3.5	–	–	V	–
IN-, */RST* input current	I_{IN-}, $I_{/RST}$	-400	-100	–	µA	V_{IN-} = *GND1* $V_{/RST}$ = *GND1*
IN+ input current	I_{IN+},	–	100	400	µA	V_{IN+} = *VCC1*
RDY,*/FLT* pull-up current	$I_{P,RDY}$, $I_{P,/FLT}$	-400	-100	–	µA	V_{RDY} = *GND1* $V_{/FLT}$ = *GND1*
Input pulse suppression *IN+*, *IN-*	t_{MININ+}, t_{MININ-}	30	40	–	ns	–
Input pulse suppression */RST* for enable/shutdown	t_{MINRST}	30	40	–	ns	–
Pulse width */RST* for reseting */FLT*	$t_{/RST}$	800	–	–	ns	–
/FLT low woltage	$V_{/FLT,L}$	–	–	300	mV	$I_{SINK,/FLT}$ = 5 mA
RDY low voltage	$V_{RDY,L}$	–	–	300	mV	$I_{SINK,RDY}$ = 5 mA

4.4.3 栅极驱动器

表 8 栅极驱动器

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
High level output voltage	V_{OUTH1}	V_{CC2} -1.2	V_{CC2} -0.8	–	V	I_{OUTH} = -20 mA
	V_{OUTH2}	V_{CC2} -2.5	V_{CC2}-2.0	–	V	I_{OUTH} = -200 mA
	V_{OUTH3}	V_{CC2} -9	V_{CC2}-5	–	V	I_{OUTH} = -1 A
	V_{OUTH4}		V_{CC2}-10	–	V	I_{OUTH} = -2 A
High level output peak current	I_{OUTH}	-1.5	-2.0	–	A	*IN+* = High, *IN-* = Low; *OUT* = High
Low level output voltage	V_{OUTL1}	–	V_{VEE2} +0.04	V_{VEE2}+0.09	V	I_{OUTL} = 20 mA
	V_{OUTL2}	–	V_{VEE2} +0.3	V_{VEE2}+0.85	V	I_{OUTL} = 200 mA
	V_{OUTL3}	–	V_{VEE2} +2.1	V_{VEE2}+5	V	I_{OUTL} = 1 A
	V_{OUTL4}	–	V_{VEE2} +7	–	V	I_{OUTL} = 2 A
Low level output peak current	I_{OUTL}	1.5	2.0	–	A	*IN+* = Low, *IN-* = Low; *OUT* = Low, V_{VCC2} = 15 V, V_{VEE2} = -8 V

4.4.4 有源米勒钳位

表 9 有源米勒钳位

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Low level clamp voltage	$V_{CLAMPL1}$	–	V_{VEE2}+0.03	V_{VEE2} +0.08	V	I_{OUTL} = 20 mA
	$V_{CLAMPL2}$	–	V_{VEE2}+0.3	V_{VEE2} +0.8	V	I_{OUTL} = 200 mA
	$V_{CLAMPL3}$	–	V_{VEE2}+1.9	V_{VEE2} +4.8	V	I_{OUTL} = 1 A
Low level clamp current	I_{CLAMPL}	2	–	–	A	*10)*
Clamp threshold voltage	V_{CLAMP}	1.6	2.1	2.4	V	Related to *VEE2*

10 该参数无需经过生产测试 - 通过设计/特性验证

4.4.5 短路钳位

表10 短路钳位

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Clamping voltage (*OUT*) (V_{OUT} - V_{VCC2})	V_{CLPout}	–	0.8	1.3	V	*IN+* = High, *IN-* = Low, *OUT* = High I_{OUT} = 500 mA pulse test, t_{CLPmax} = 10 µs)
Clamping voltage (*CLAMP*) (V_{VCLAMP}-V_{VCC2})	$V_{CLPclamp}$	–	1.3	–	V	*IN+* = High, *IN-* = Low, *OUT* = High I_{CLAMP} = 500 mA (pulse test, t_{CLPmax} = 10 µs)
Clamping voltage (*CLAMP*)	$V_{CLPclamp}$	–	0.7	1.1	V	*IN+* = High, *IN-* = Low, *OUT* = High I_{CLAMP} = 20 mA

4.4.6 动态特性

动态特性是通过V_{VCC1} = 5 V、 V_{VCC2} = 15 V 和V_{VEE2} = -8 V来测量的。

表 11 动态特性

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Input *IN+*, *IN-* to output propagation delay ON and OFF	t_{PDON},t_{PDOFF}	1.5	1.75	2.0	µs	C_{TLSET} = 0 T_A= 25°C
Input *IN+*, *IN-* to output propagation delay distortion (t_{PDOFF} - t_{PDON})	t_{PDISTO}	-40	-10	20	ns	
IN+, *IN-* input to output propagation delay ON variation due to temp	$t_{PDON,t}$	–	–	200	ns	[11] C_{TLSET} = 0
IN+, *IN-* input to output propagation delay OFF variation due to temp	$t_{PDOFF,t}$	–	–	230	ns	[11] C_{TLSET} = 0

11 该参数无需经过生产测试 - 通过设计/特性验证

表 11 动态特性（续）

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
IN+, *IN-* input to output propagation delay distortion variation due to temp (t_{PDOFF}-t_{PDON})	$t_{PDISTO,t}$	–	–	25	ns	[11] C_{TLSET} = 0
Rise time	t_{RISE}	10	30	60	ns	C_{LOAD} = 1 nF V_L 10%, V_H 90%
		150	400	800	ns	C_{LOAD} = 34 nF V_L 10%, V_H 90%
Fall time	t_{FALL}	10	20	40	ns	C_{LOAD} = 1 nF V_L 10%, V_H 90%
		100	250	500	ns	C_{LOAD} = 34 nF V_L 10%, V_H 90%

4.4.7 退饱和保护

表 12 退饱和保护

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Blanking capacitor charge current	I_{DESATC}	450	500	550	µA	V_{VCC2}=15 V, V_{VEE2}=- 8 V V_{DESAT} = 2 V
Blanking capacitor discharge current	I_{DESATD}	11	15	–	mA	V_{VCC2}=15 V, V_{VEE2} = -8 V V_{DESAT} = 6 V
Desaturation reference level	V_{DESAT}	8.5	9	9.5	V	V_{VCC2} = 15 V
Desaturation sense to *OUT* low delay	$t_{DESATOUT}$	–	250	320	ns	V_{OUT} = 90% C_{LOAD} = 1 nF
Desaturation sense to */FLT* low delay	$t_{DESATFLT}$	–	–	2.25	µs	$V_{/FLT}$ = 10%; $I_{/FLT}$ = 5 mA

11 该参数无需经过生产测试 - 通过设计/特性验证

4 电气参数

表 12 退饱和保护（续）

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Desaturation low voltage	V_{DESATL}	40	70	110	mV	*IN+* = low, *IN-* = low, *OUT* = low

4.4.8 主动关断

表 13 主动关断

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
Active shut-down voltage	V_{ACTSD} [12)]	–	–	2.0	V	I_{OUT} = -200 mA, V_{VCC2} open

4.4.9 两级关断

表 14 两级关断

Parameter	Symbol	Values			Unit	Note / Test condition
		Min.	Typ.	Max.		
External reference voltage range (Zener-Diode)	V_{ZDIODE}	7.5	–	V_{CC2}-0.5	V	–
Reference voltage for setting two-level delay time	V_{TLSET}	6.6	7	7.3	V	–
Current for setting two-level delay time and external reference voltage (Zener-Diode)	I_{TLSET}	420	500	550	µA	V_{TLSET} = 10 V
Exteral capacitance range	C_{TLSET}	0	–	220	pF	–

12 参考*VEE2*

5 绝缘特性

绝缘特性仅在安全最大额定值范围内得到保证，应用中必须通过保护电路来确保。表面贴装分类按照 CECCOO802 为 A 类。
该耦合器仅适用于安全等级内的额定绝缘。应通过适当的保护电路确保符合安全额定值。

5.1 根据 VDE 0884-10 进行测试（标准于 2019 年 12 月 31 日到期）

由于该标准已于2019年12月31日到期，因此该产品及其测试并未发生改变。

表 15 根据 VDE 0884-10（标准于 2019 年 12 月 31 日到期）

Description	Symbol	Characteristic	Unit
Installation classification per EN 60664-1, Table 1 for rated mains voltage ≤ 150 V (rms) for rated mains voltage ≤ 300 V (rms) for rated mains voltage ≤ 600 V (rms)		 I-IV I-III I-II	–
Climatic classification (IEC68-1)		40/105/21	–
Pollution degree (EN 60664-1)		2	–
Minimum external clearance	CLR	8.12	mm
Minimum external creepage	CPG	8.24	mm
Minimum comparative tracking index	CTI	175	–
Maximum repetitive insulation voltage	V_{IORM}	1420	V(pk)
Input to output test voltage, method b[13)] V_{IORM} * 1.875 = V_{PR}, 100% production test with t_m = 1 sec, partial discharge < 5 pC	V_{PR}	2663	V(pk)
Input to output test voltage, method a[13)] V_{IORM} * 1.6 = V_{PR}, 100% production test with t_m = 60 sec, partial discharge < 5 pC	V_{PR}	2272	V(pk)
Highest allowable overvoltage	V_{IOTM}	6000	V(pk)
Maximum surge insulation voltage	V_{IOSM}	6000	V
Insulation resistance at T_S, V_{IO} = 500 V	R_{IO}	> 10^9	Ω

5.2 获得 UL 1577 认证（文件 E311313）

表 16 经 UL 1577 认可

Description	Symbol	Characteristic	Unit
Insulation withstand voltage / 1 min	V_{ISO}	3750	V(rms)
Insulation test voltage / 1 s	$V_{ISO,test}$	4500	V(rms)

13 有关方法 a 和方法 b 局部放电试验曲线的详细说明，请参阅 VDE 0884。

6 时序图

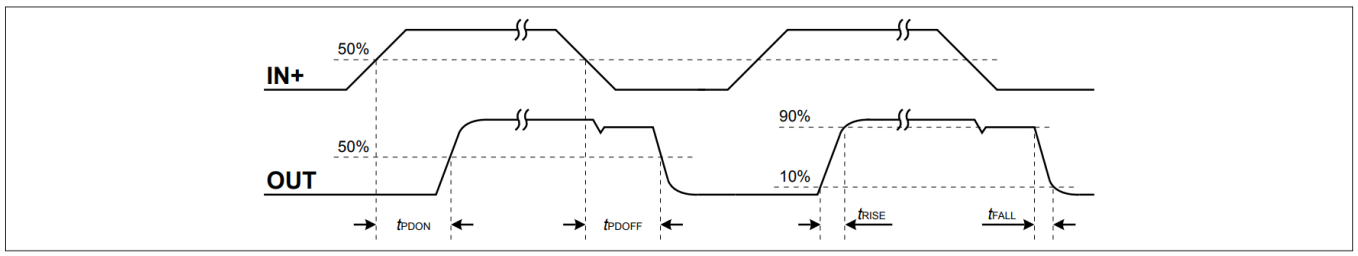


图13 传播延迟、上升和下降时间

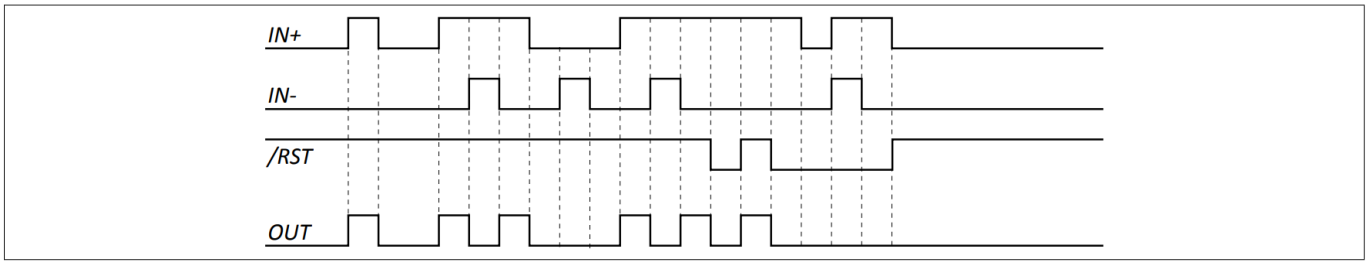


图 14 典型开关行为

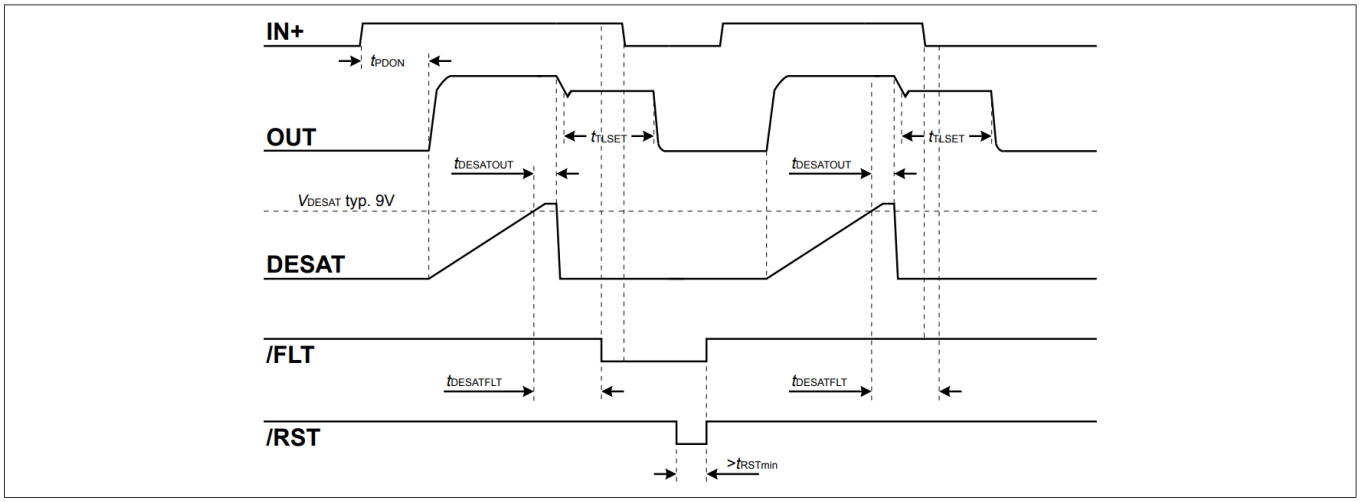


图 15 DESAT 关闭行为

6 时序图

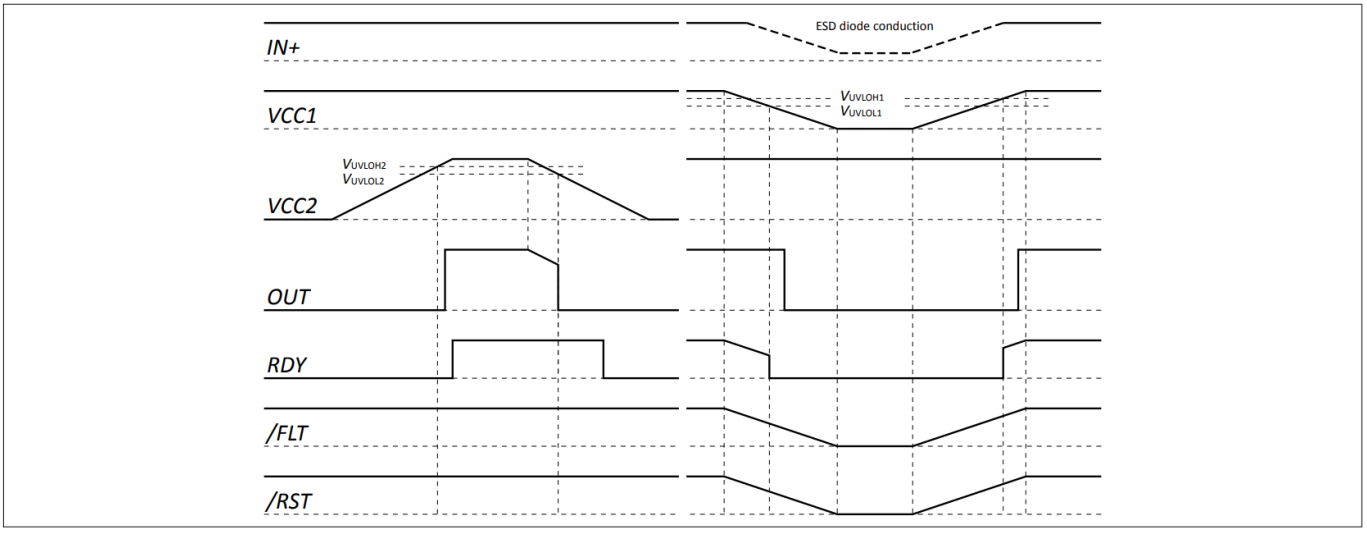


图 16　　UVLO 行为

7 封装外形尺寸

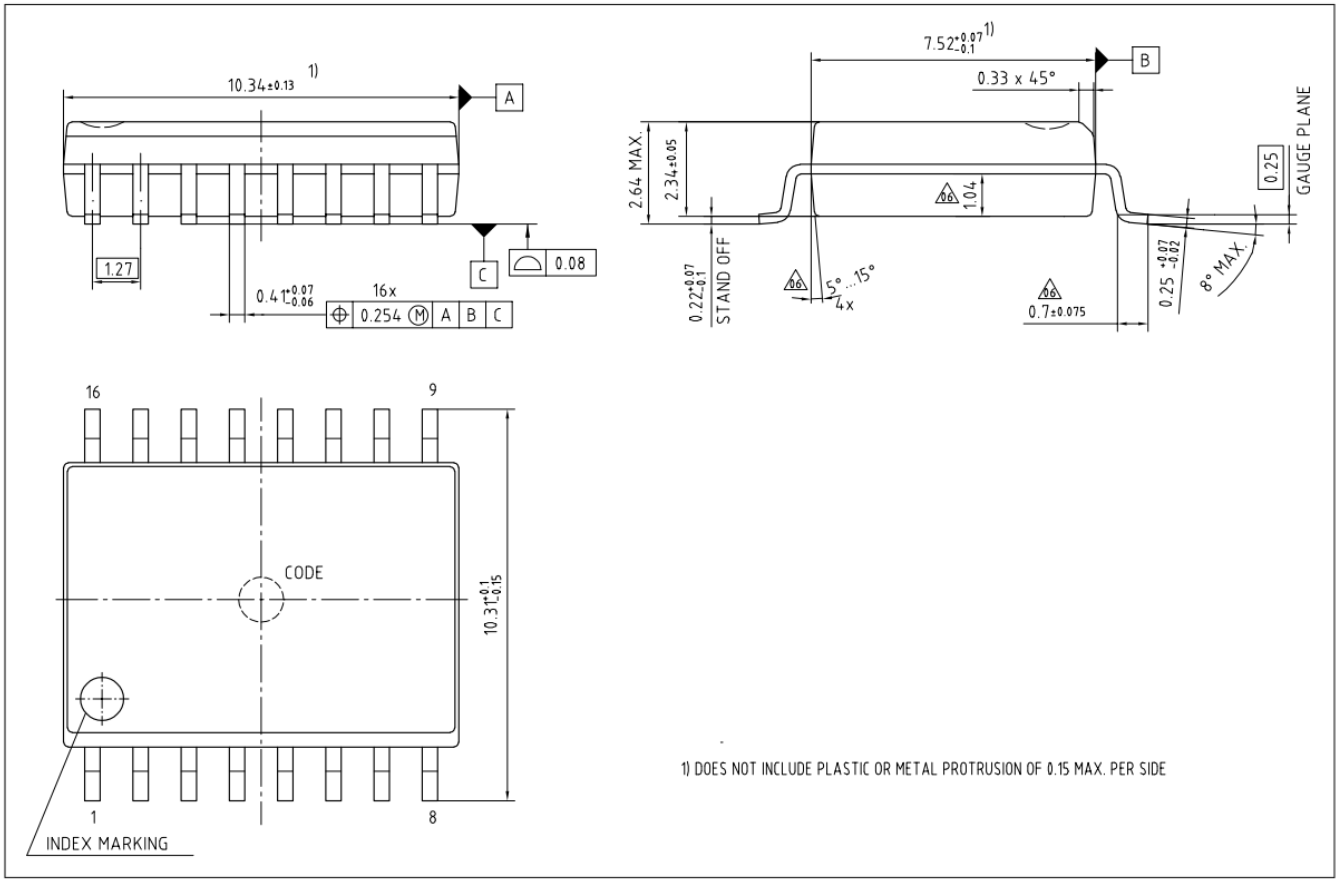


图17 PG-DSO-16-15 300mil机身

8 应用笔记

8.1 热数据参考布局

PCB布局如*图18*所示，表示用于热特性测试的参考布局。引脚 9 和 16 (*GND1*) 以及引脚 1 和 8 (*VEE2*) 需要接地层连接，以实现最大功率耗散。1ED020I12-BT 的设计目标是通过这些引脚耗散大部分产生的热量。

7 封装外形尺寸

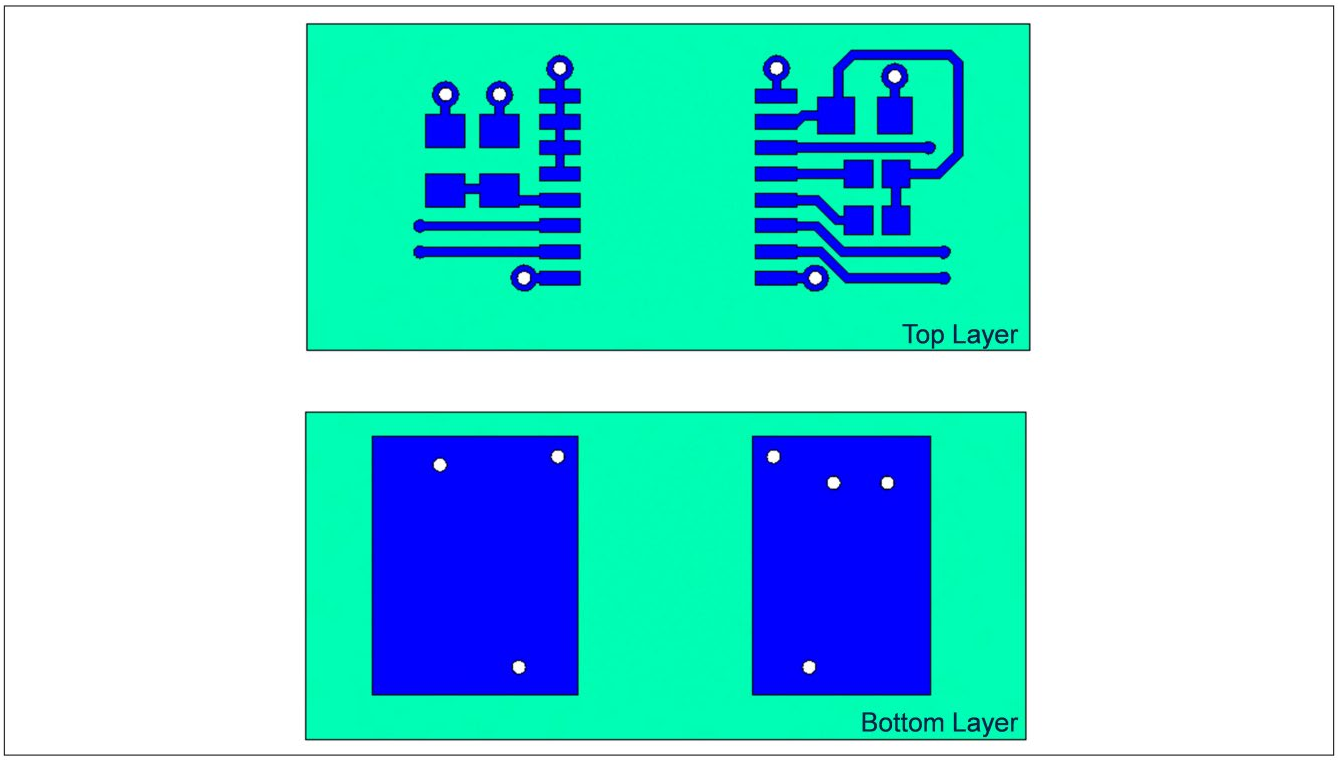


图 18 热数据参考布局（铜厚度 102 µm）

8.2 印刷电路板指南

为了实现最佳 PCB 布局，应考虑以下因素。

- 高压隔离侧与低压侧电路之间应保持足够的间距。
- PCB 的两个相邻高边隔离部分之间应保持相同的最小距离，以增加有效隔离并减少寄生耦合。
- 为了确保低电源纹波和干净的开关信号，旁路电容走线长度应尽可能短。
- 通过将电容器靠近引脚 1 和 3，可以实现 *VEE2* 至 *GND2*去耦的最短走线长度。

修订记录

Document version	Date of release	Description of changes
v2.1	2020-01-01	• Update to new template • Editorial changes to headlines, descriptions and figures • Update to VDE 0884-10 expiration date, product and testing have not been changed
v2.0	2012-07-31	• first data sheet release

免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。
由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。
因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 http://www.infineon.com
英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。
您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

版本 **2025-08-28**

Infineon Technologies AG 出版，
德国 **Neubiberg 85579**

版权 © **2025 Infineon Technologies AG** 及其关联公司。
保留所有权利。

Do you have a question about this document?

Email:

erratum@infineon.com

重要通知

Infineon Technologies AG 及其关联公司（以下简称 "英飞凌"）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称 "产品"），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文档中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：
由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称"安全漏洞"），英飞凌对任何安全漏洞不承担任何责任。

如果本文档包含或引用软件：
根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码(binary code)形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 **https://www.infineon.com**。