

高電圧アプリケーション向けの革新的な上面放熱パッケージソリューション

アプリケーションの高性能化のために必要なこと

本書について

適用範囲と目的

本アプリケーションノートでは、高電圧 (HV) アプリケーションで上面放熱 (TSC) パワーデバイスを使用する利点を示します。このようなアプリケーションの設計者に、デバイスの使用方法や、TSC デバイスをシステムに実装するうえで、どうすれば効率的で組み立てが容易なアプローチを選択できるかを説明します。さらに、このアプリケーションノートでは、以下を説明します。

- HV アプリケーション向けに設計された TSC 表面実装デバイス(SMD) で構成される、インフィニオンの新しいヒートスプレッダ デュアルスマールアウトライナーパッケージ (HDSOP) ファミリーについて
- TSC の利点
- さまざまな組立法とサーマルスタック、およびそれらが熱性能に及ぼす影響について
- TSC パッケージを使用する際にハードウェア設計者が考慮すべき、さまざまな製造上の課題について

このドキュメントで提供される情報は、ガイドラインとしての内容です。デバイスの特定の機能、条件、または品質の説明または保証するものではありません。

対象者

本書の対象者は、電子システムの設計エンジニア、技術者、および開発者です。

目次

目次

本書について	1
1 はじめに	3
2 上面放熱デバイスの利点	4
2.1 「放熱性」の定義	4
2.2 スルーホール デバイスとの比較	5
2.3 底面放熱デバイスとの比較	5
3 HDSOP パッケージ ファミリー	8
3.1 パッケージ ファミリー概要	8
3.2 ポジティブ スタンドオフ	9
3.3 HDSOP パッケージの信頼性	9
4 組立方法	11
4.1 熱伝導材料 (TIM)	11
4.1.1 リキッドギャップフィラー	11
4.1.2 相変化材料	11
4.1.3 ギャップパッド	12
4.1.4 セラミック絶縁体	12
4.2 リキッドギャップフィラー - 実験結果	12
4.2.1 テスト PCB の説明	12
4.2.2 熱性能結果	14
4.2.3 インターフェースの厚さ	16
4.2.4 測定結果の解釈	18
4.3 ギャップパッド - 実験結果	18
4.3.1 テスト PCB の説明	18
4.3.2 熱性能の結果	22
4.3.3 長期応力の適用	24
4.4 セラミック絶縁体 - 実験結果	25
4.5 機械的公差の低減による熱性能の向上	27
4.5.1 PCB の反りを低減	27
4.5.2 ボード実装位置	28
4.5.3 パッケージの傾きを低減	29
4.6 断熱に関する考慮事項	30
4.6.1 最小垂直距離を維持	31
4.6.2 強化絶縁 - 追加の絶縁箔の使用	32
4.6.3 沿面距離とクリアランスの最適化	33
5 結論	36
6 参考資料	37
改訂履歴	38

はじめに

1 はじめに

TSC デバイスは、プリント基板 (PCB) にはんだ付けされる表面実装デバイスです。半導体ダイで発生した熱は、パッケージの上面から付属のコールドプレートに排出されます。これにより、熱経路は電気接続と PCB 自体から切り離されます。パッケージの上面には、発生する熱を放散するための露出パッドがあります。Figure 1 に、PCB 上に組み立てられ、コールドプレートに取り付けられた TSC パッケージの概念を概略的に示します。

TSC アプローチを適用すると、システムレベルでさまざまな課題が生じます。機械的な課題さえ解決できれば、TSC システムはシステムの問題を解決するのに役立つ優れたデバイスコンセプトです。TSC 設計により、電力密度は大幅に向上し、電力損失の低減、製造の簡素化、電気的性能の向上がもたらされます。

製造工程の違いにより、すべての TSC パッケージにおいてパッケージ上面からコールドプレートまでの距離が同じになるわけではありません。したがって、高さ許容差は、ある種の熱伝導材料 (TIM) とバランスをとる必要があります。

次の章では、TSC パッケージファミリーを紹介し、可能なアセンブリ方法について説明します。また、さまざまな組み立てられた基板の熱性能を示すために行われた実験の結果についても説明します。

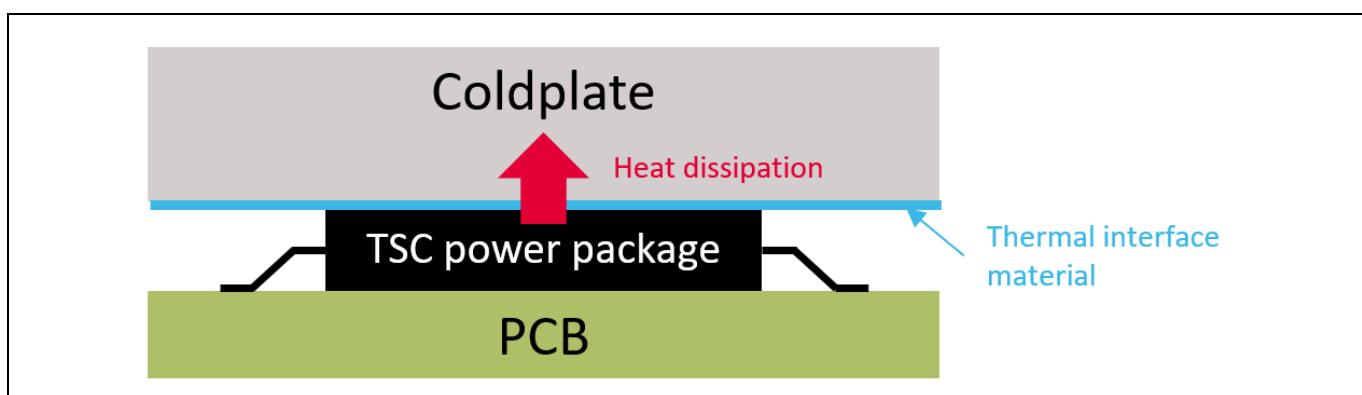


Figure 1 TSC パッケージの概念

上面放熱デバイスの利点

2 上面放熱デバイスの利点

2.1 「放熱性」の定義

本アプリケーションノートにおいて、「放熱性」は、ケルビン/ワット(K/W)単位の熱抵抗(R_{th})として測定されます。この値が小さいほど、放熱性は向上します。

一般的に、伝導材料の面積あたりの熱抵抗は、その熱伝導率と材料の厚さに依存します。接触抵抗は、材料と表面に依存する付加的な要因です。

したがって、等価な R_{th} は、次のように計算できます。

$$R_{th} = R_{contact} + R_{th_material_thickness} \quad (1)$$

接触抵抗($R_{contact}$)は材料に依存し、コールドプレートとパワーパッケージの間により高い力を加えることで低減できます。これにより、接触面への TIM の適合性が向上し、接触抵抗が低減されます。しかし、半導体に大きな力がかかると、半導体部品のはんだ接合部に負荷がかかり、接合部の信頼性が低下するおそれがあります。

Note: インフィニオンの TSC パッケージについては、パッケージに対する長期的な応力の影響を徹底的に分析しています。応力と温度サイクルのテストでは、最大 100 N の力が最大 3700 温度サイクルまでの信頼性に目に見える影響を与えないことが示されています。この調査の詳細は、[セクション3.3](#) に記載されています。

方程式の 2 番目の部分($R_{th_material_thickness}$)は、純粋に材料の導電率と厚さに依存し、次のように表すことができます。

$$R_{th_material_thickness} = \frac{TIM_thickness}{TIM_therm_cond} \quad (2)$$

これらの式を [Figure 2](#) に示します。

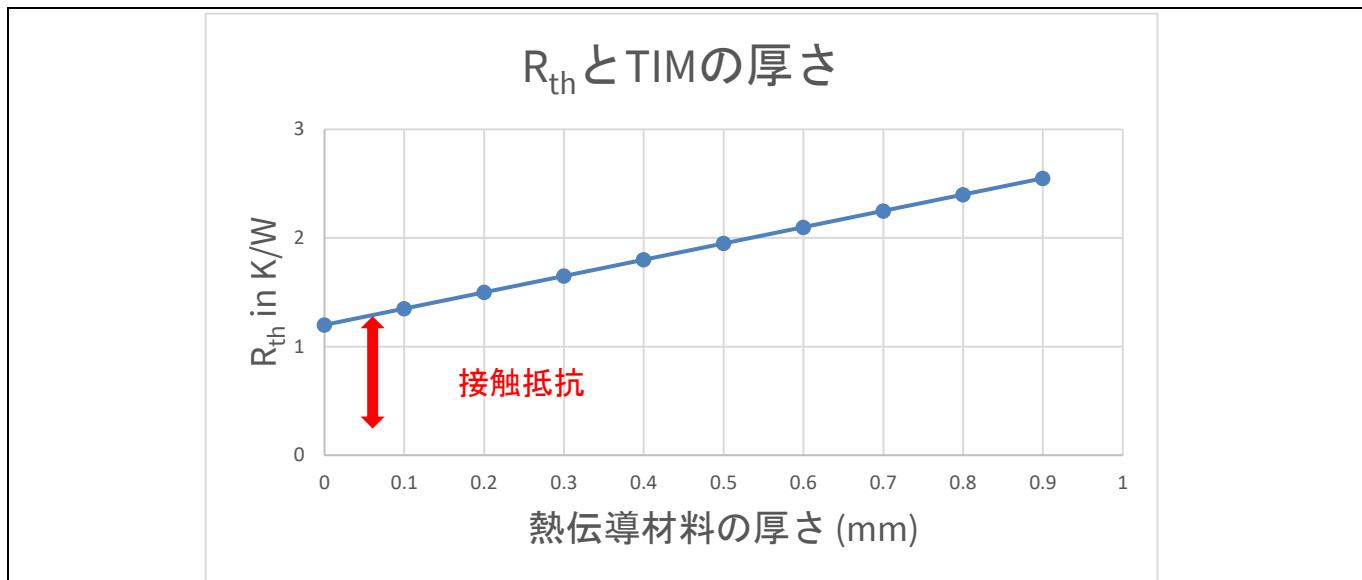


Figure 2 热抵抗 (R_{th}) 対厚さ (接触抵抗が一定の場合)

上面放熱デバイスの利点

2.2 スルーホールデバイスとの比較

TO-247 や TO-220 パッケージなどのスルーホールデバイス (THD) は、いまなお多くのアプリケーションで主流となっています。ただし、これらのデバイスは、手動で PCB に挿入し、手動またはフローはんだ付けで底面にはんだ付けする必要があるため、製造コストが高くなります。そのためスルーホール技術は、エレクトロニクス業界における標準プロセスであり、利点が複数ある表面実装技術 (SMT) へと置き換えられています。SMD の自動配置により、スループットと信頼性の向上が実現され、システムコストが削減されます。THT と SMT の違いの詳細については[\[3\]](#)で説明していますので、本アプリケーションノートではこれ以上は説明しません。

2.3 底面放熱デバイスとの比較

TSC 装置と底面放熱 (BSC) デバイスは、自動ピックアンドプレース装置で組み立てることができます。TSC パッケージ ファミリーには、(D2PAK や DPAK などの) BSC SMD パッケージのバリエーションに比べて多くの利点があります。しかし、まず FR4 PCB 上の BSC と絶縁金属基板 (IMS) 上の BSC を区別することが重要です。

一般的な放熱プロセスを [Figure 3](#) に示します。

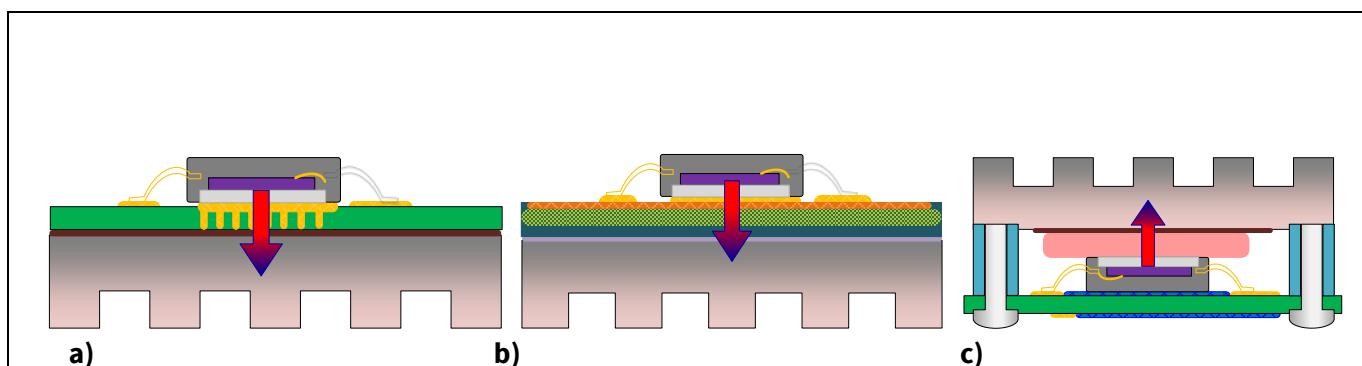


Figure 3 SMD デバイスの一般的な冷却コンセプト: a) サーマルビアを使用した FR4 PCB の BSC アプローチ; b) IMS ボードでの BSC 設計; c) 二重絶縁アプローチ (ギャップフィラーと絶縁箔) を備えた TSC

TSC の放熱性は、チップからコールドプレートまでの熱スタックの熱抵抗が低いため、FR4 PCB 上の BSC よりも優れています。PCB は熱伝導に最適化されておらず、基板上に配置された SMD デバイスに大きな熱障壁を作り出します。設計者は、PCB にサーマルビアを配置することで熱放散を改善する必要があります。ただし、最適化された熱設計を使用しても、[Figure 4](#) に示すように、3D FEM シミュレーションの結果から、TSC と比較して熱抵抗が高くなります。グラフは、FR4 PCB の BSC と TSC を比較すると、接合部からコールドプレートまでの熱抵抗が 30% 減少することを示しています。さらに、PCB の広い領域が放熱設計のために失われるため、BSC を用いた場合では PCB 上の配線は難しくなります。TSC のように電気経路と熱経路を分離することで、PCB 設計がはるかに容易で柔軟になります。PCB 面積の削減や EMC ノイズの低減による効果が期待できます。

上面放熱デバイスの利点

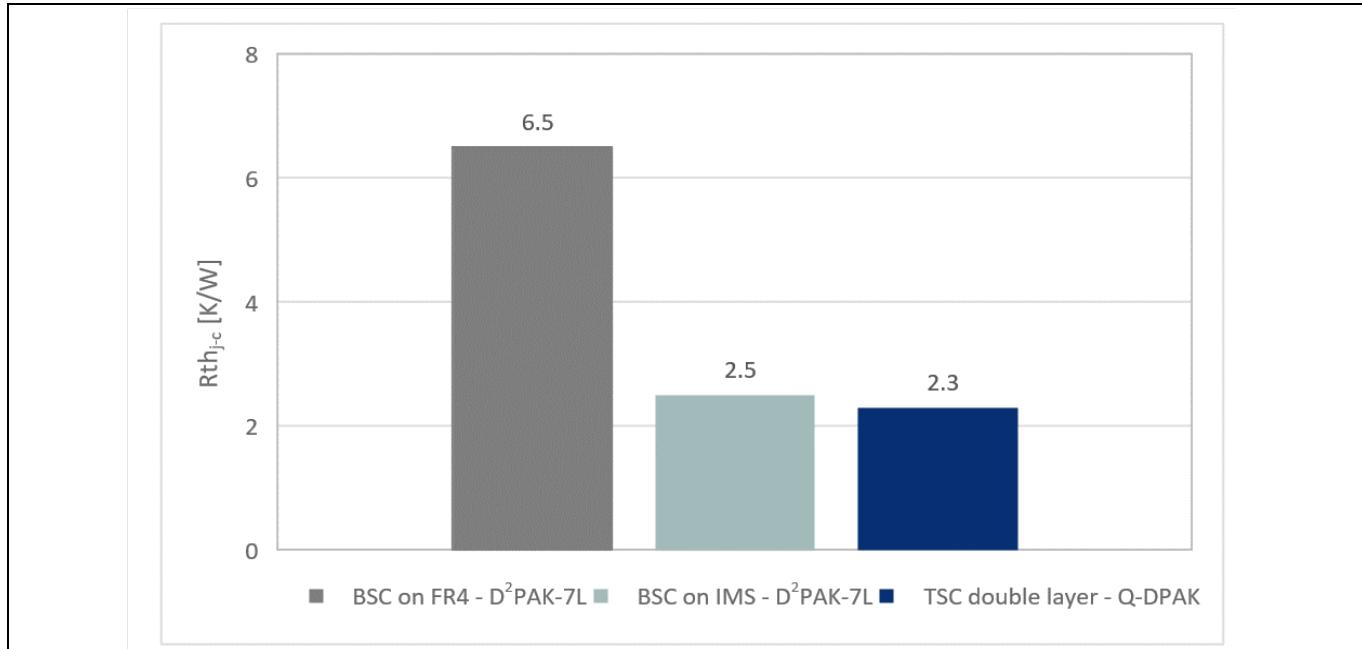


Figure 4 D²PAK-7L を使用した FR4 PCB 上の BSC、D²PAK-7L を使用した IMS 上の BSC、および二重絶縁(ギャップフィラー: 5.1 W / (m·K)、200 μ m、絶縁箔: 0.46 W / (m·K)、70 μ m)の R_{thj-c} (ジャンクションとコールドプレート)の熱シミュレーション

IMS ソリューションの BSC と TSC ソリューションを比較する場合、熱性能の違いは重要な差別化要因ではありません。シミュレーション結果によると、50 μ m の銅を使用した単層 IMS ボードでは、ギャップフィラー材料と絶縁箔を使用した TSC と同様の熱結果が得られることが示されています。TSC の主な利点は、PCB コストの削減と必要となるスペースの削減です。IMS ボードは熱的に非常に優れていますが、コストもかなり高くなります。TSC ソリューションでは、接合部からコールドプレートまで、熱抵抗が低い経路を維持しながら、高価な IMS を低コストの FR4 PCB ソリューションに置き換えることができます。

IMS ボードはきわめて高価であるため、IMS ボードには高出力部品のみが配置され、他のすべての電気部品は標準的な FR4 PCB に配置されてから IMS に接続されるのが通常です。TSC ではこれらの接続が不要なため、スイッチングセルループ設計を改善できます。PCB の両面を、配線に使用できます。例えば、ゲートドライバを、PCB の反対側にあるスイッチの真上に配置できるため、ゲートループと電源ループの寄生を低減できます。これにより、ゲート制御の精度が向上し、リングイングが少なくなり、性能が向上し、故障のリスクが低くなります。

IMS または FR4 PCB 上の BSC と比較した TSC の主な利点の 1 つは、電力密度の向上です。コールドプレートが PCB に直接取り付けられず、熱が PCB を介して伝導されないため、TSC を使用すると使用可能な PCB 面積が 2 倍になります。これを Figure 5 に示し、高い電力密度を模式的に表しています。TSC パッケージを使用することで、PCB の 1 つの追加層を使用してデバイスを実装することができ、組立の電力密度が実質的に 2 倍になります。

上面放熱デバイスの利点

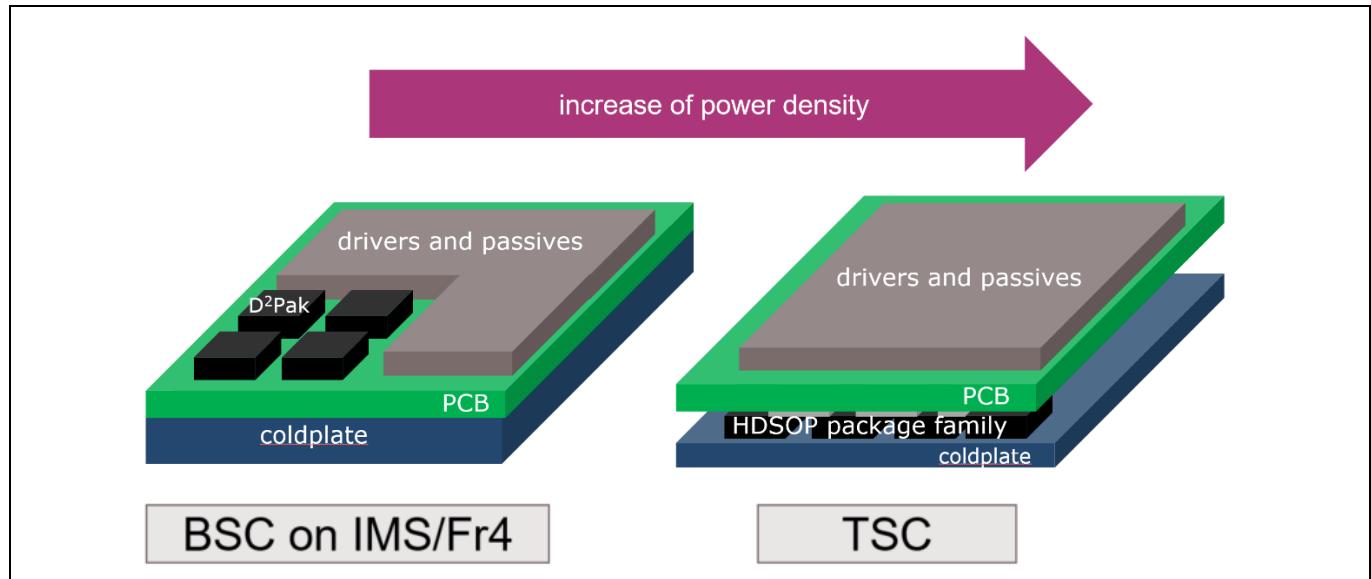


Figure 5 TSC アプローチによる高電力密度

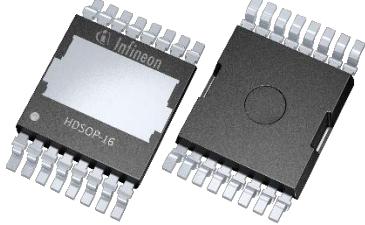
HDSOP パッケージ ファミリー

3 HDSOP パッケージ ファミリー

3.1 パッケージ ファミリー概要

インフィニオンは、600V を超える高耐圧デバイス用の HDSOP パッケージ ファミリーを発表しました。Table 1 に、この ファミリー すでにリリースされているパッケージと、主要なパッケージ情報を示します。これらに共通するパラメータの 1 つは、パッケージの高さが 2.3mm であることです。この標準規格高さにより、650V SiC ダイオードや高耐圧、低耐圧 MOSFET などの異なるディスクリート素子を混合して、1 つの共通コールドプレートに取り付けることができます。組立てプロセスは最適化されており、コールドプレートからパッケージの上面までの距離は、PCB に実装されたすべてのパワーデバイスで同じです。これにより、組立工数が軽減され、コールドプレートの特別な構造化が不要になります。インフィニオンの LV MOSFET の TSC パッケージは、Table 1 には含まれていません。

Table 1 HDSOP パッケージ ファミリーの詳細

パッケージ識別子	パッケージ名	導体の
PG-HDSOP-10-1	D-DPAK	
PG-HDSOP-16-6	TOLT-HV	
PG-HDSOP-22-1	Q-DPAK	
PG-HDSOP-22-3	Q-DPAK	

HDSOP パッケージ ファミリー

パッケージ識別子	パッケージ名	導体の
PG-HDSOP-16-221	Q-DPAK デュアル	

3.2 ポジティブ スタンドオフ

HV アプリケーション向けの TSC HDSOP ファミリーでは、Figure 6 に示す業界標準のポジティブ スタンドオフです。パッケージ本体は、パッケージの下端より最大 150 μm 高くなっています。ポジティブ スタンドオフの利点の 1 つは、リフローはんだ付け用の標準的なステンシルの高さで使用できます。デバイスを PCB 上に配置するだけで、リフローはんだ付けをでデバイスをはんだ付けできます。ポジティブ スタンドオフでは、リフローはんだ付け用に SMD デバイスを PCB に配置する前に、追加のクリーニングは必要ありません。これにより、ピンとはんだステンシルの直接接触が可能になります。

また、パッケージは接着材 (SMD 接着剤など) でボードに固定することもでき、剛性の高い組み立てや両面部品のはんだ付けが可能です。

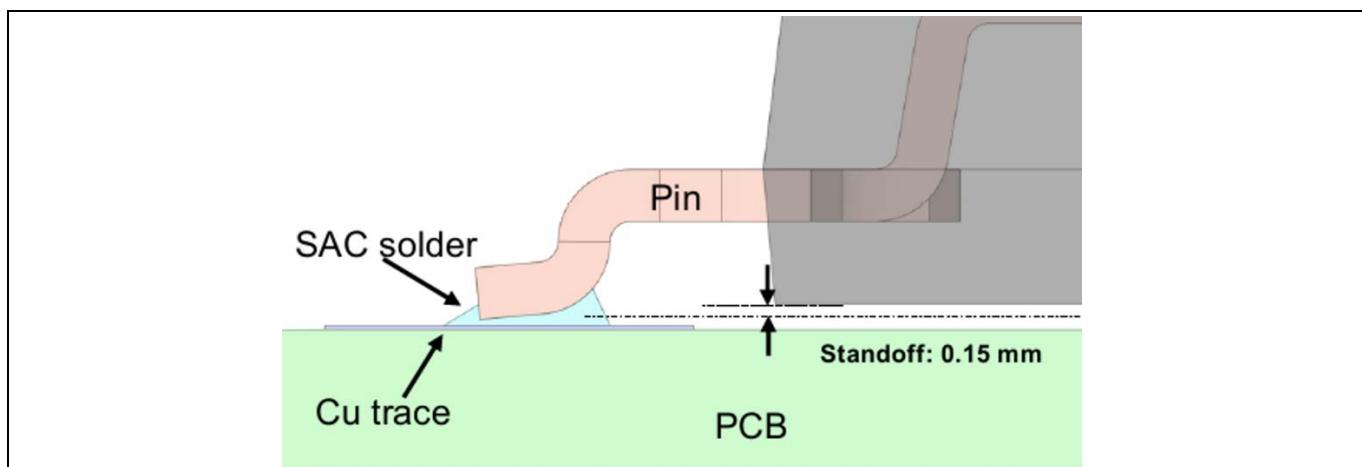


Figure 6 すべての Q-DPAK パッケージには、150 μm (公称) のポジティブ スタンドオフがあります

3.3 HDSOP パッケージの信頼性

インフィニオンのアプリケーションノート 「600 V CoolMOS™ G7 and 650 V CoolSiC™ G6 come in a new top-side cooling package – the D-DPAK」 [1] は、HDSOP パッケージ ファミリーの 1 つである HDSOP-10-1 (D-DPAK) の信頼性調査の結果を示しています。アプリケーションノートのセクション 4.3 では、D-DPAK の オンボード 温度サイクル (TCoB (ボードレベルでの冷熱サイクル試験)) について説明します。TCoB テストは、4 層 PCB にはんだ付けされたデバイスに対して実行されました。2000 回以上の温度サイクルで電気的不具合や光学的異常は観察されませんでした [1]。TCoB テストに加えて、D-DPAK の圧縮信頼性を調査するために、いくつかの機械的テストも実行されました ([1] のセクション 4.4)。デバイスを PCB にはんだ付けし、圧力を加えました。装置が故障するまで圧力を連続的に上昇させました。試験は、最大許容力値を決定するために実施されました。2500 N までの力で不具合は観察されませんでした。

HDSOP パッケージ ファミリー

デバイス上部に圧力を加えることで、リード線がバネとして働き、パッケージ本体が PCB レベルまで押し下げられます。このデバイスのユニークな特長により、非常に高い機械的ストレス耐性が得られます [1]。

Q-DPAK パッケージについて同様の調査を行い、パッケージ ファミリーの他の製品の信頼性を証明しました。2 つの異なる調査が並行して行われました。1 セットのボードは、標準の FR4 PCB にはんだ付けされたデバイスを使用して準備されました。別のボードセットには、パッケージあたり 100N の応力がかけられました。PCB にはんだ付け後、デバイスの上部に圧力が加えられました。その後、パッケージの TCoB の耐久性に及ぼす影響を特定するために、両方のセットアップに対して TCoB 調査が実施されました。選択したコールドプレートによっては、デバイスをコールドプレートに押し付ける力が必要になる場合があります。さまざまなサーマルスタックの詳細については、セクション 4.1 を参照してください。Figure 7 に、両方のバリエーションのはんだ接合部を示します。パッケージに力が加わっても、はんだ接合部の接続が変わらず、応力の影響を直接受けないことがはっきりとわかります。パッケージのリード線はバネのような働きをして、加えられた力を受けとめます。リード線はパッケージのショルダー領域で変形します。その後のデバイス調査では、温度サイクル後のはんだ接合部は、負荷がかからないデバイスよりも大きなストレスがかかることが示されました。それにもかかわらず、2000 TCoB サイクルをはるかに超えるサイクルでは、どちらのセットアップでも故障は観察されず、どちらも非常に高い信頼性と機械的安定性を証明しました（無負荷で 100N が加えられたデバイス）。この非常に優れた TCoB の信頼性は、パッケージがバネのような動作によるものです。

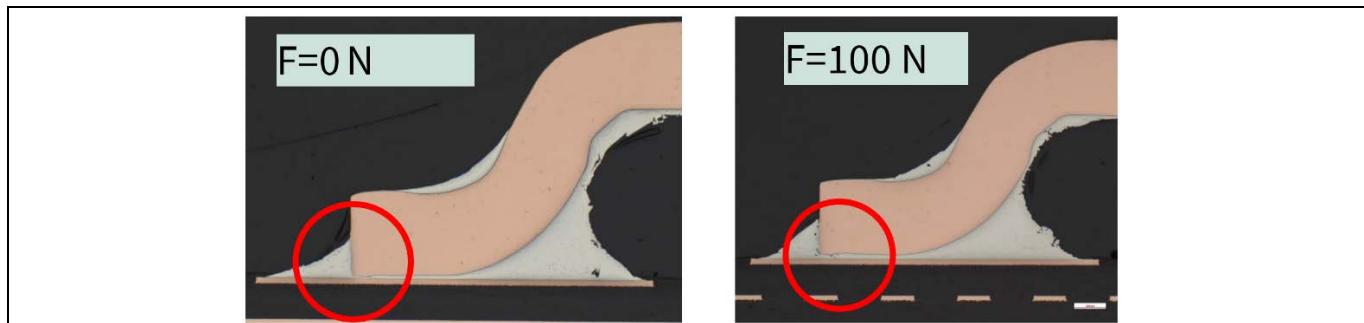


Figure 7 100 N の力が加わった場合と適応した場合のはんだ接合部: はんだ接合部への影響は見られません

組立方法

4 組立方法

この章では、TSC パッケージを一般的なコールドプレートに取り付ける方法の最適な例を示します。設計目標は、適切な電気絶縁を確保しながら、熱性能を最大化することです。そのため、HDSOP パワーパッケージの露出した金属パッドとヒートシンクとの間には、界面材料が必要です。この TIM は、いくつかの問題を引き起こす可能性があるため、パワーパッケージとコールドプレートにしっかりと適合し、空気の隙間を避ける必要があります。空気は非常に悪い熱伝導体であるため、熱性能が低下します。また、空気の隙間は絶縁と沿面距離の要件と信頼性の点で問題があります。そのため、高い性能と長期的な信頼性を実現するためには、空気の隙間を極力避ける必要があります。

Note: 小型の TSC パッケージを個々のヒートシンクに取り付けることは、機械的公差を考慮する必要がないため、比較的簡単です。したがって、単一パッケージの個別のヒートシンクの取り付けについては、このドキュメントでは説明しません。個々のヒートシンクの取り付けについては、[\[1\]](#) を参照してください。

4.1 熱伝導材料 (TIM)

[Table 2](#) に、電気的非導電性の熱伝導材料の一般的なクラスを示します。

Table 2 熱伝導材料

識別子	一貫性	接触圧力	Comment
リキッドギャップフィラー	硬化後に固まる液状ペースト	圧力不要	不便なことが多いが、塗布は自動化可能
相変化材料	固体 (常温)	低	所定の温度で固体から半液体に変化し、隙間を充填する粘着性材料
ギャップパッド	固体 (シリコーンまたはアクリル)	高	グラスファイバーで強化可
セラミック絶縁体	硬質	高	クラス最高の熱伝導率

代表的な電気伝導性材料や熱伝導性材料はグリースですが、絶縁する能力が非常に限られているため、本内容では対象外としています。

4.1.1 リキッドギャップフィラー

リキッドギャップフィラー材料は、接続された部品に与える力がほぼゼロで適用できます。

液体状態のため、さまざまな形状に非常によく適合します。溝、空気の隙間、およびすべての表面粗さを埋めて、優れた熱性能を提供します。これらの材料はその場で硬化して固体になります。最先端のリキッドギャップフィラーは、最大 $7 \text{ W}/(\text{m} \cdot \text{K})$ の熱伝導率を実現します [\[13\]](#)。

4.1.2 相変化材料

相変化材料は、常温付近では固体ですが、動作中に温度が上昇すると液体になります。利点は、生産での取り扱いがはるかに簡単になることです (設置時に固体であるため)。また、絶縁または非絶縁材料として利用可能であり、良好な熱性能のために低圧のみを必要とします。こうした材料の欠点は、狭い機械的公差 (最大 100 μm) しか補正できないことです。

組立方法

4.1.3 ギャップパッド

ギャップパッドは、熱伝導率を向上させるためにセラミック粉末材料を充填した事前硬化済みのシリコンシートです。

ギャップパッドは、良好な熱性能を得るために必要な圧力を加えるために、慎重な機械設計と取り付けの考慮が必要です。パッドは、追加の塗布工程なしで、Q-DPAK の上面またはヒートシンクに簡単に取り付けられます。

ギャップパッドは動作温度が高く、相変化製品よりも高い動作温度に対応し、より安定しています。

4.1.4 セラミック絶縁体

セラミック絶縁体は、パワーエレクトロニクス業界において広く知られています。長年にわたりディスクリートパワーデバイス(TO-247 など)に使用されてきました。必要な熱性能に応じて、アルミナセラミクス (Al_2O_3) や窒化アルミニウムセラミクス (AlN) など、さまざまな材料が使用されます。

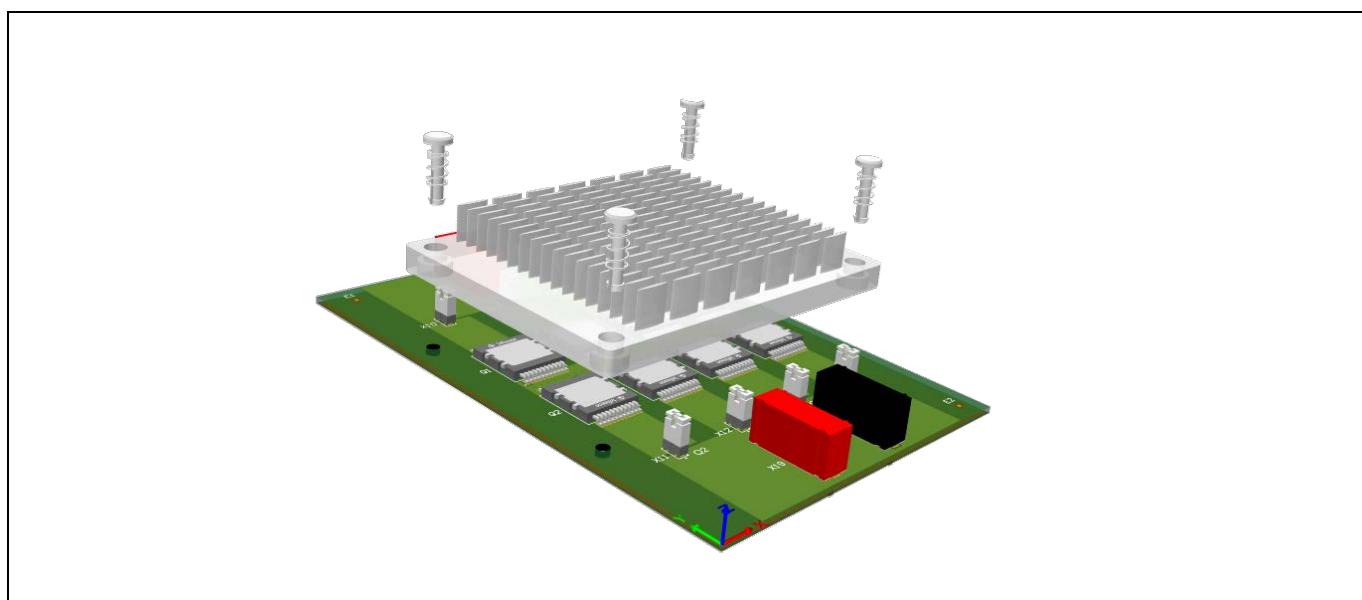
4.2 リキッドギャップフィラー - 実験結果

実験測定の目的は、異なる組み立て方法と異なる材料を互いにベンチマークすることでした。接合部からコールドプレートまでの熱抵抗は、ベンチマークパラメーターとして使用されます。

4.2.1 テスト PCB の説明

テストボードには、スプリング プッシュピンで固定された共通のコールドプレートの下に 8 つの Q-DPAK があり、その間に異なるインターフェースがあります (Figure 9~Figure 11)。電気的には、Figure 8 に示すように、各 MOSFET はジャンパ設定によって個別に駆動できます。

部品とコールドプレートとの間に明確なギャップを持たせるために、一部のボードでは距離スペーサーをプッシュピンに差し込みました。Q-DPAK の垂直方向の力は、ボード スタックとスプリングの選択の結果です。このセットアップでの力は、パッケージあたり 20 N と定義され、自由高さとバネ力を考慮して計算されています。



組立方法

Table 3 テストボードの構成

ボード番号	インター フェース	メーカー	種類	熱伝導率	Comment
4	リキッド ギャップ フィラー	信越化学工業	SDP- 5040A/B	5.1 W/(m·K)	ディスタンスホルダーなしのスプリングマウント
18	ギャップ パッド	Henkel	TGP HC 5000	5.0 W/(m·K)	ディスタンスホルダーなしのスプリングマウント
24	リキッド ギャップ フィラー	Kerafol	GFL 3020	1.8 W/(m·K)	ディスタンスホルダーなしのスプリングマウント
40	リキッド ギャップ フィラー	Henkel	TGF 3600	3.6 W/(m·K)	ディスタンスホルダーなしのスプリングマウント

十分な電気絶縁能力を確保するために、さまざまな種類の電気絶縁性材料および熱伝導性材料を使用できます。スルーホールデバイス (TO-247 パッケージなど) で使用されるよく知られた材料に加え、ポリイミド(PI)フィルムも使用できます。ポリイミド(PI)層は、50 μm の薄い層でも良好な電気絶縁性と許容可能な熱性能を提供します。

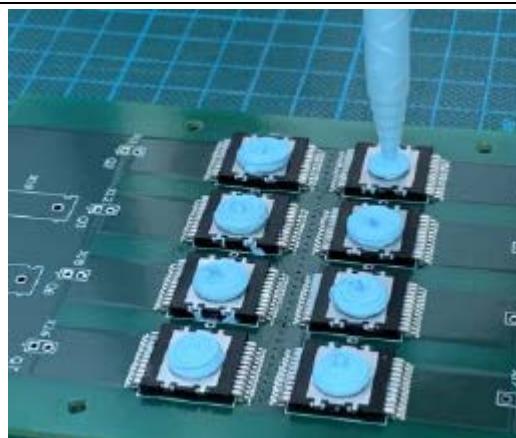
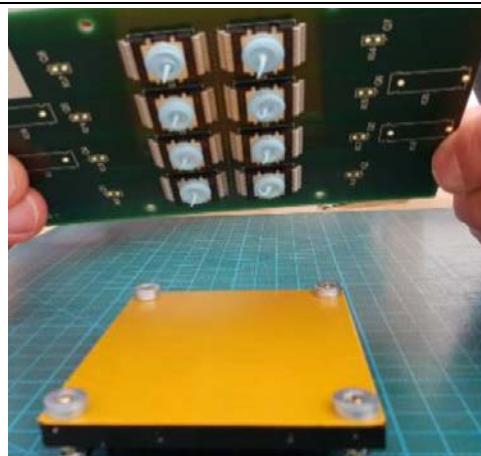


Figure 9 リキッドギャップフィラーの塗布



組立方法

Figure 10 ボードの組み立て (追加の絶縁箔と距離ホルダーを備えたリキッドギャップフィラー)

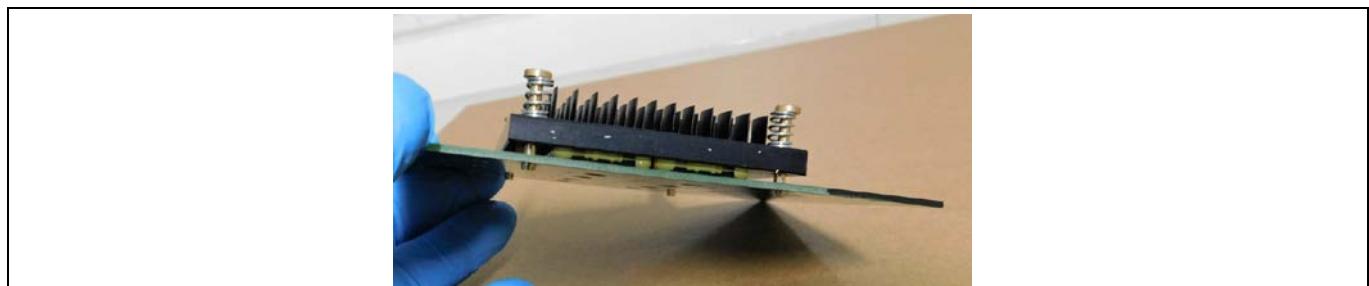


Figure 11 最終組み立て (TIM のリキッドギャップフィラー、追加の距離ホルダーなしのスプリングマウントコールドプレート)

4.2.2 热性能結果

各ソリューションについて、チップ接合部からコールドプレートまでの熱性能 (R_{th,j_cp}) の指標を得るための実験を行いました。

半導体スイッチの接合部温度[7]を決定するための P-N 接続温度の温度挙動は、MOSFET 体ダイオードに使用されます。

最初のステップは、定電流源を使用して定常状態の温度でボディダイオードの順方向電圧を較正することです。これは、ダイオードの順方向電圧を測定しながら、気候チャンバーを使用して周囲温度を制御することによって行われました。順方向電圧は、 R_{th} 結果の変動を評価するために、各 PCB 上の 4 つのスイッチについて測定されました。

PCB #40 上のスイッチ Q1 の結果を Figure 12 に示します。

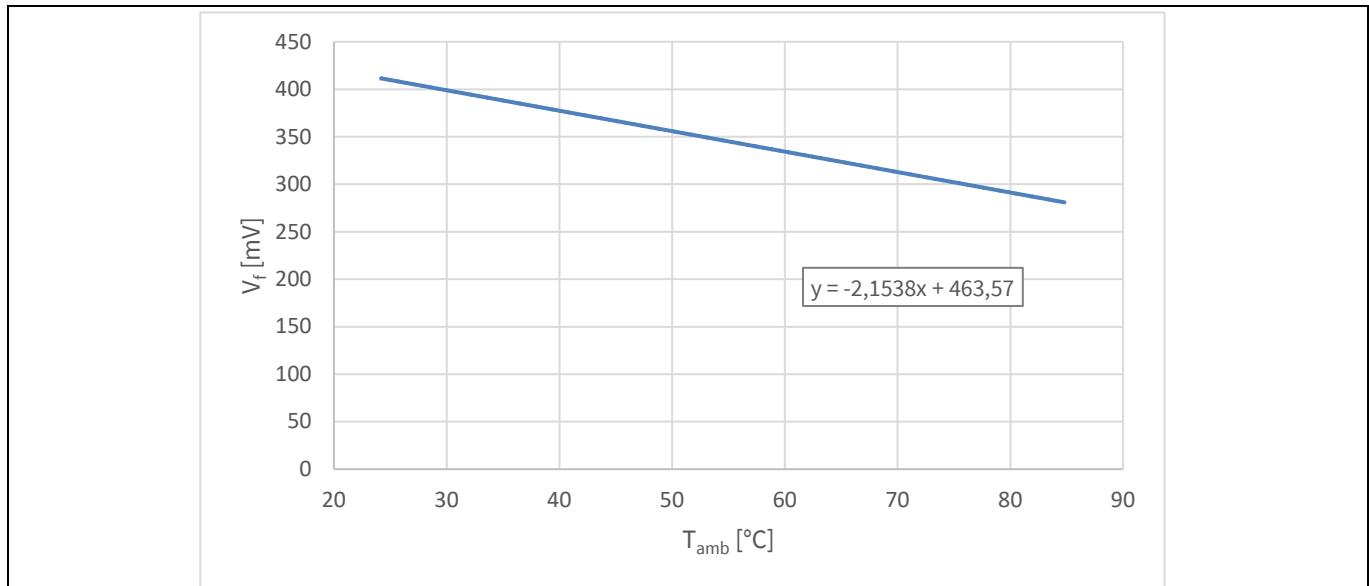


Figure 12 ダイオード順方向電圧とテストボード #40 の温度の関係

2 番目のステップは、熱定常状態でコールドプレートの温度を測定しながら、半導体スイッチ内で消費される既知の電力量から実際の R_{th,j_cp} 値を計算することです。コールドプレートの環境条件を一定に保つために、エンクロージャーを使用して大きな対流を防ぎました。その後、出力をオフにし、直後にダイオードの電圧降下を測定しました。

組立方法

キャリブレーションデータを用いて半導体チップの接合部温度を求めました。実際の R_{th,j_cp} 値が計算されました。Table 4 と Figure 13 は、これらの結果をまとめたものです。結果については、セクション 4.2.4 で説明します。

Table 4 R_{th} [K/W] の結果 - テストボード

ボード番号	$R_{th,j_cp_averaged}$	R_{th,j_cp_Q1}	R_{th,j_cp_Q4}	R_{th,j_cp_Q7}	R_{th,j_cp_Q8}
4	1.5	1.5	1.5	1.5	1.5
18	2.2	3.2	2.5	2.0	2.5
24	1.7	1.8	1.9	1.8	1.8
40	1.6	1.6	1.6	1.6	1.6

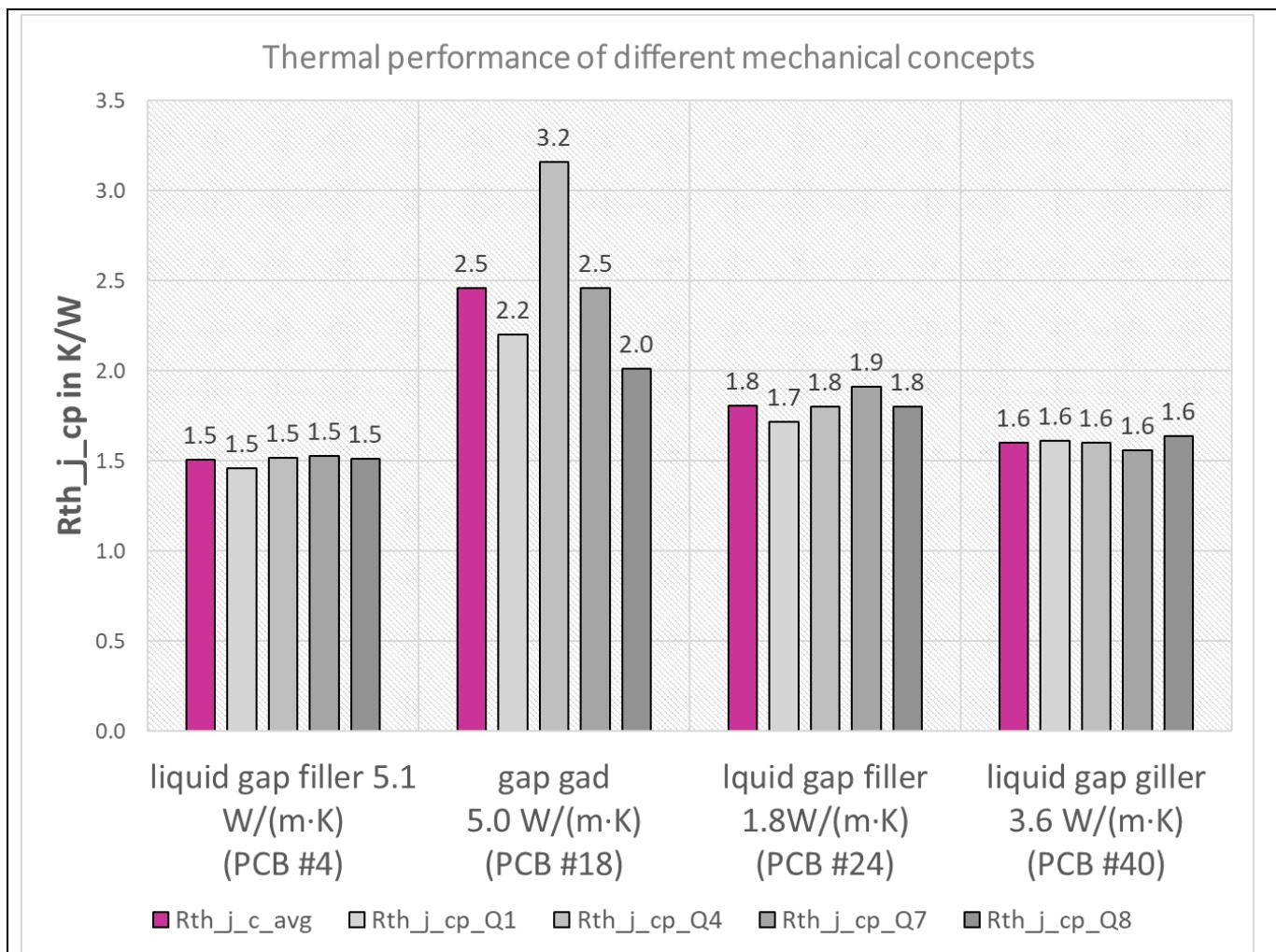


Figure 13 さまざまな基板の半導体接合部からコールドプレートまでの平均熱抵抗と、さまざまなパワースイッチ (Q1, Q4, Q7, Q8) で測定された R_{th,j_cp} を示す実験結果

組立方法

4.2.3 インターフェースの厚さ

熱伝導材料 (TIM) の厚さは、重要な設計パラメータです。薄いほど熱性能は高くなります。したがって、Z 方向のすべての機械的公差を最小化することが重要です (最終的には TIM によって補正する必要があります)。一方で TIM が薄くなるほど、絶縁は低下します。したがって、機械的手段 (距離ホルダーなど) によって TIM の最小厚さを保証し、最小の電気的絶縁強度を保証することが重要です。

テストボード上の個々の TIM 層の厚さは、表面の 3D 光学スキャンを介して分析されました。これらの結果を [Figure 14](#)、[Figure 15](#)、および [Figure 16](#) に示します。この分析に基づいて、さまざまなテストボードの TIM の最大厚さが抽出され、PCB #24 は最大 160 μm 、PCB #40 は最大 220 μm 、PCB #4 は最大 270 μm でした。

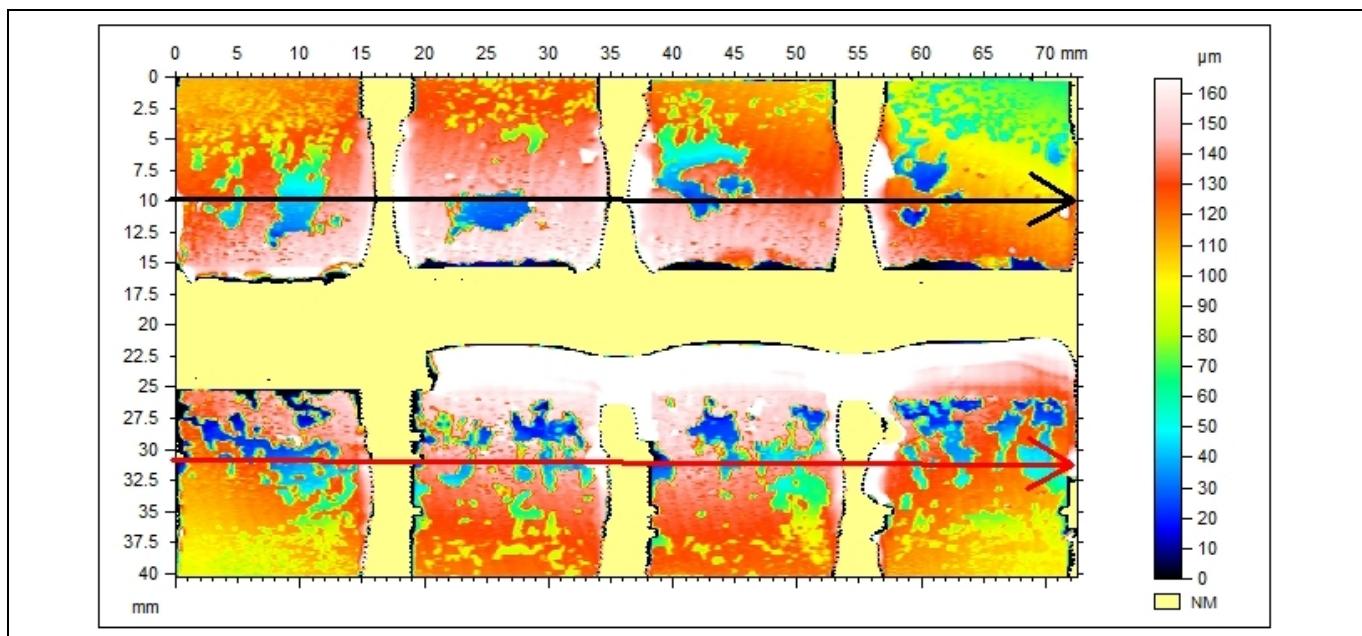


Figure 14 ボード #24 の TIM の 3D 光学面測定

組立方法

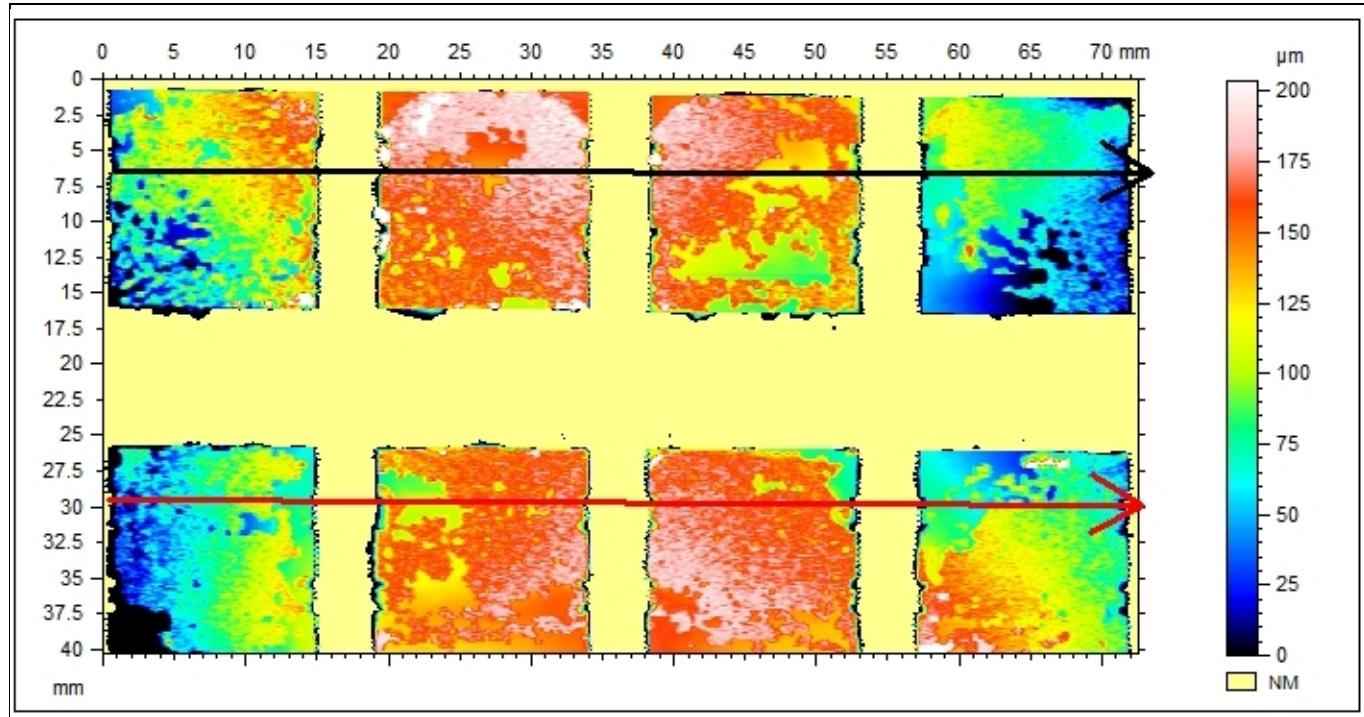


Figure 15 ボード #40 の TIM の 3D 光学面測定

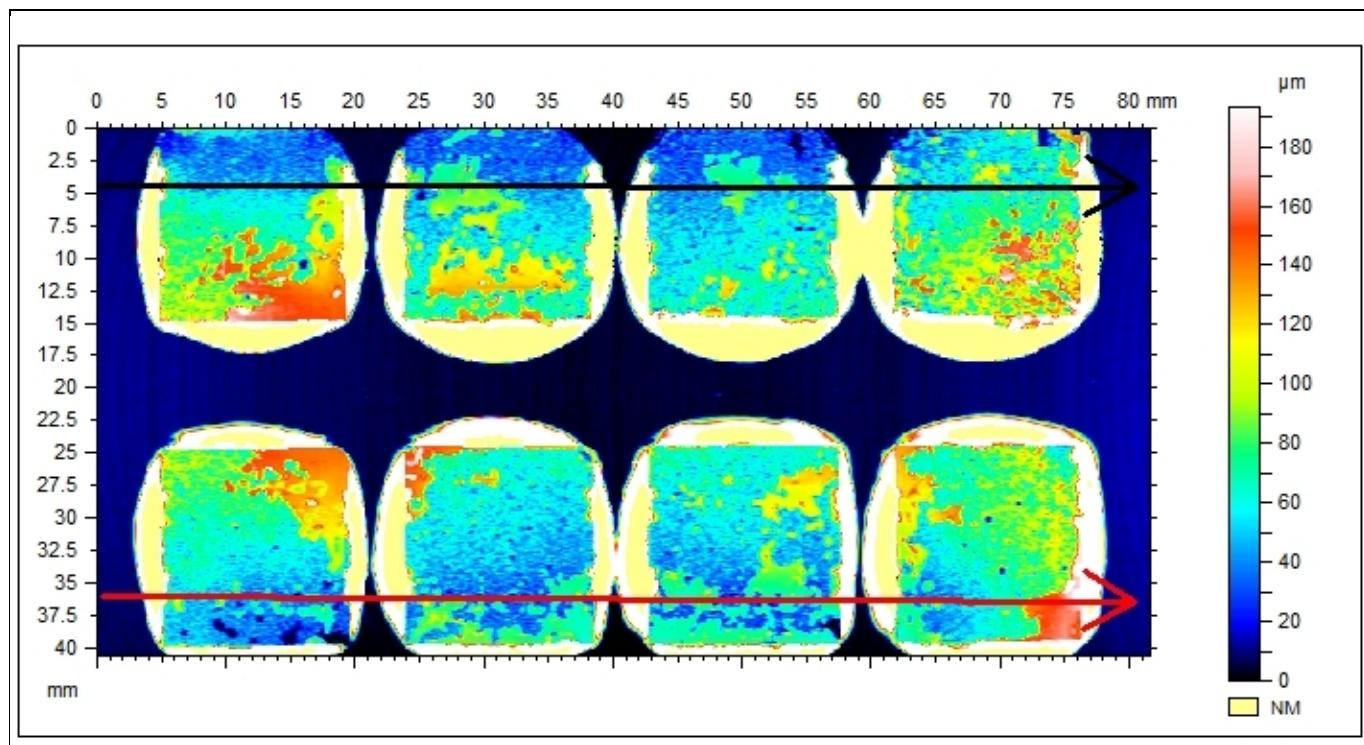


Figure 16 ボード #40 のコールドプレート上の TIM 残渣の 3D 光学面測定

組立方法

4.2.4 測定結果の解釈

Figure 13 に示す測定結果から、最も良い $R_{th,j-cp_avg}$ 値を達成したのは#4 基板で、次いで#24 と#40 の順となり、いずれもリキッドギャップフィラーを TIM として使用しています。絶対値は別として、同居パッケージ間のスプレッドは無視できる程度であったことは言及する価値があります。高さ測定の結果、#4 基板のギャップフィラーの厚さは約 270 μ m でした。ギャップフィラーの熱伝導率は 5.1 W/(m · K) と最も高いです。

ギャップフィラーの厚さは実験で測定された中で最も薄いものではありませんが、全体的な熱性能は優っていました。これはギャップフィラーの非常に優れた熱伝導率に起因する可能性があります。

4.3 ギャップパッド - 実験結果

ギャップパッドは、熱伝導率を向上させるためにセラミック粉末材料を充填した予備硬化シリコンシートです。パッドは、接触面に塗布するリキッドギャップフィラーに代わる選択肢です。あらかじめ成形されたギャップパッドを使用することで、界面層にボイドが生じるリスクを低減し、熱伝導性を向上させることができます。また、追加の絶縁シートを使用せずに信頼性の高い電気絶縁を確保できます。

通常、ギャップパッドは圧縮状態で使われるため、PCB からヒートシンクへの組立によって提供される機械的な力が必要です。

4.3.1 テスト PCB の説明

このテストボードは、共通のヒートシンクに取り付けられた単一のボード上の 3 つの Q-DPAK デバイスの熱性能を検証するように設計されています。このテストは、パワーデバイス自体の機械的公差(パッケージ公差)と、ボードの組立とはんだ付けから生じる機械的公差を考慮して設定されました。標準的な 4 層 FR4 基板材料が、標準的なリフローはんだ付けプロセスと組み合わせて使用されました。

組立方法

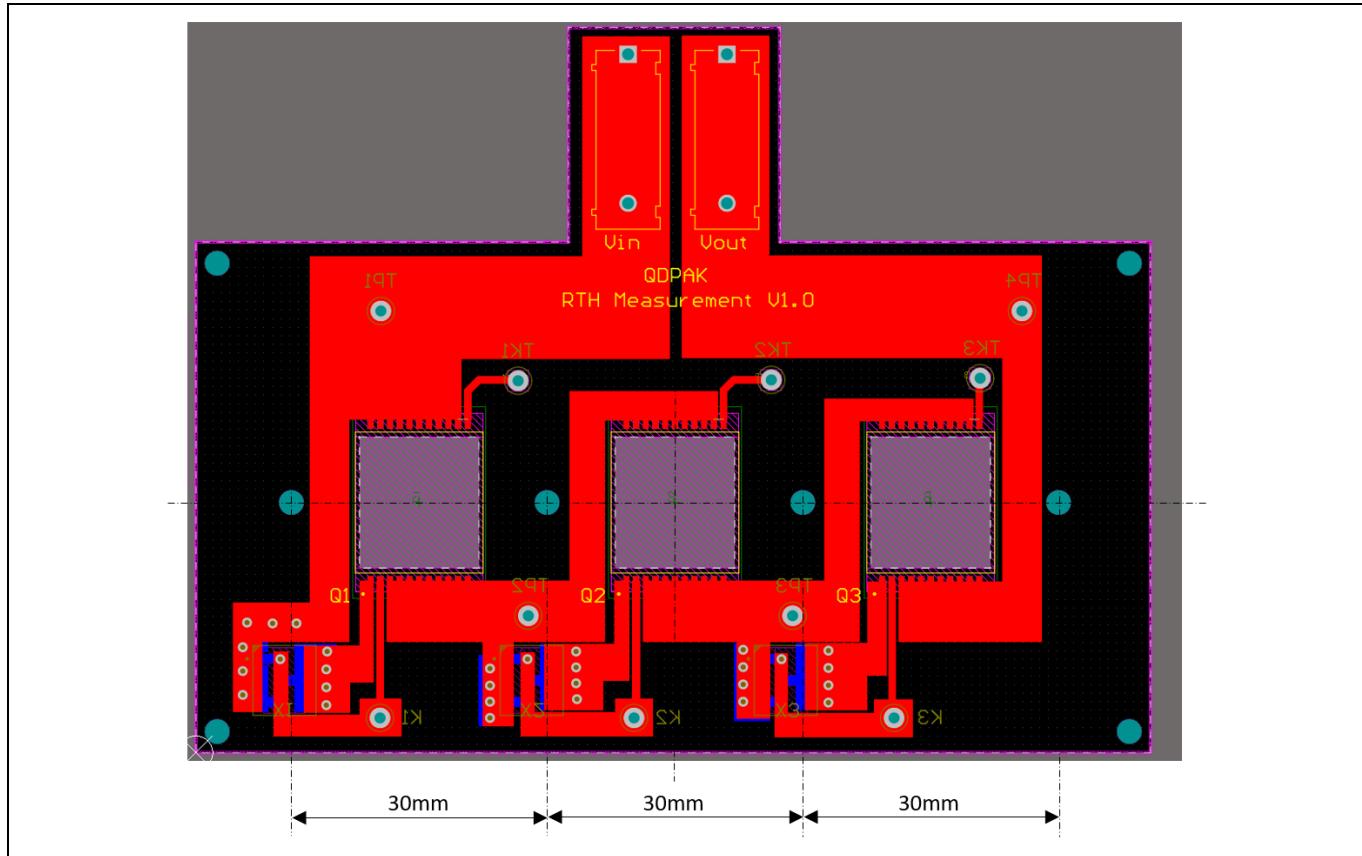


Figure 17 異なるネジ位置を備えた単一のヒートシンクに取り付けられた3つのQ-DPAKを使用したテストボード(Q-DPAKパッケージ幅 = 15 mm)

電気的には、3つのパワーデバイスを直列に接続し、すべてが同程度の電力損失を受けるようにしました。このボードは、すべてのパワーデバイスそれぞれの電圧降下に加え、各デバイスのモールドボディの温度を測定できるように設計されています。熱評価は、SiC MOSFETのボディダイオードの電圧降下を仮想接合温度(T_{vj})の関数として得た校正データに基づいています。

機械的組立の設計は、ヒートシンクとPCBの間にスペーサを使用することで、ギャップパッドが取り付けられていない場合でも、上面冷却パワーデバイス(Q-DPAK)とヒートシンク表面との間に明確なギャップが確保されるように設計されました。ギャップは、非圧縮ギャップパッドの厚さの半分に設定されました。テストボードでは、さまざまなネジ位置を使用してヒートシンクを取り付けることができました。

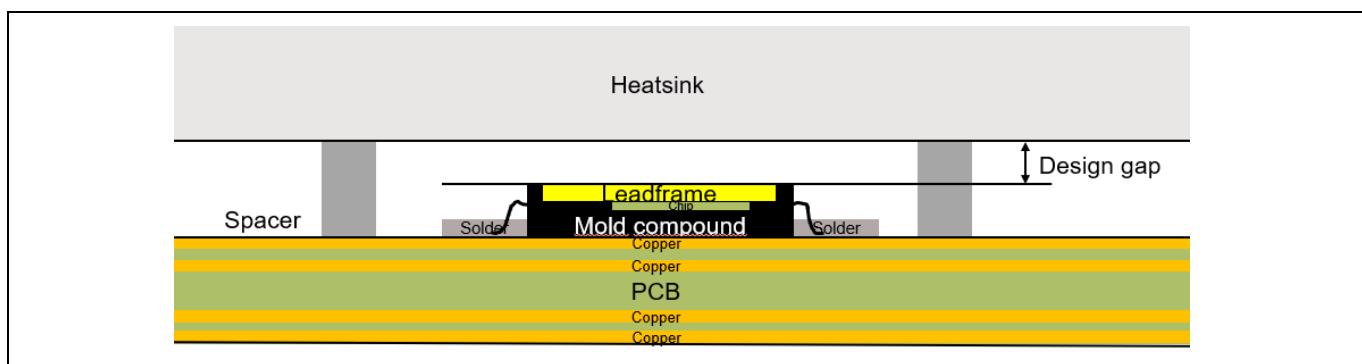


Figure 18 ラボのテストセットアップ - ギャップパッドが取り付けられていない場合に指定された設計ギャップを提供するように設計されたスペーサー(縮尺どおりではありません)

組立方法

ギャップパッドを取り付けた後、ボードをスペーサーの限界までねじ込み、ギャップパッドを圧縮しました。圧力により、パッケージの上面冷却インターフェースとギャップパッドの間の良好な熱接触、およびギャップパッドとヒートシンクの間の良好な接触が確保されます。優れた熱接触特性を提供する一方で、スペーサーはギャップパッドの最小厚さを確保し、必要な電気絶縁性を確保します。

ギャップパッドの特性(柔らかさなど)に応じて、圧縮率を50%~80%とすることで、ボードに過大な機械的力を加えることなく、最良の熱接触を得られます。インフィニオンは、パッケージごとに最大100Nの力をデバイスに加える上面冷却パッケージの長期的な信頼性を検証しました([セクション3.3](#))。

Table 5 テスト設定

テスト番号	厚さ(非圧縮)	メーカー	種類	熱伝導率	Comment
1	1 mm	HALA Contec GmbH	TGF-WP1000-SI	6 W/(m·K)	非常に柔らかく、低圧
2	0.5 mm	HALA Contec GmbH	TGF-WP500-SI	6 W/(m·K)	非常に薄いパッド、非常に柔らかく、低圧
3	1 mm	HALA Contec GmbH	TGF-WSS1000-SI	8 W/(m·K)	高い熱伝導率

上記のテストセットアップを使用して、さまざまなギャップパッドの材質と厚さを評価し、ギャップパッドの材質と厚さの影響を実証しました。テスト組立を [Figure 19](#) に示します。

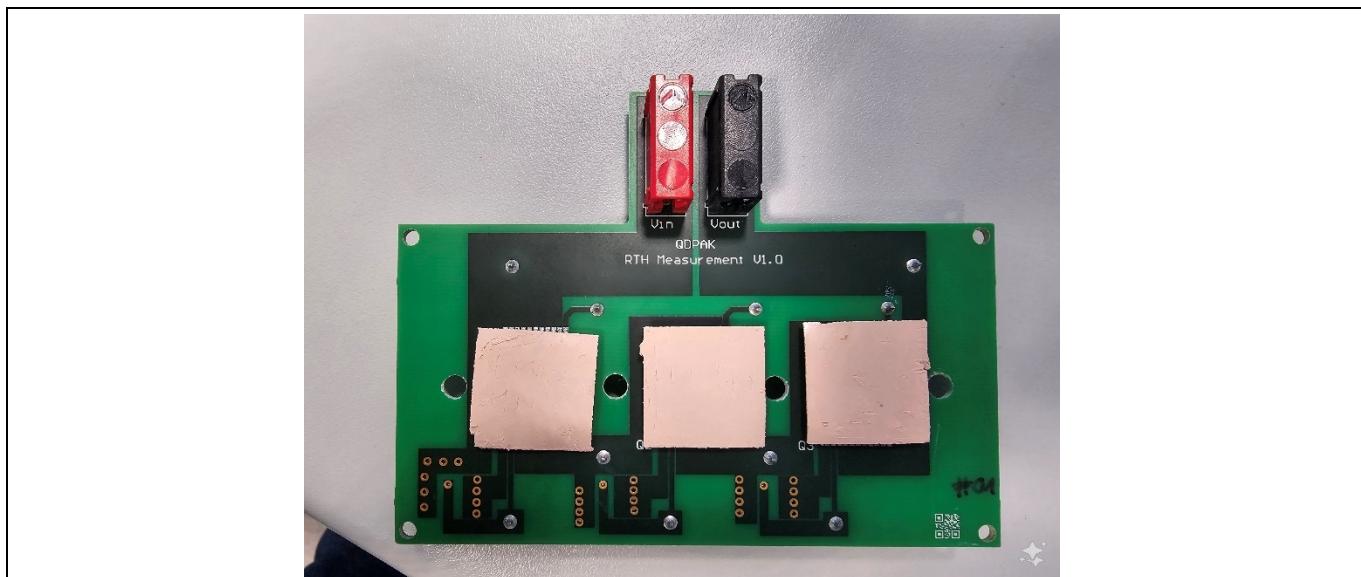


Figure 19 ラボのテストセットアップ - ギャップパッドが取り付けられたテストボード

組立方法

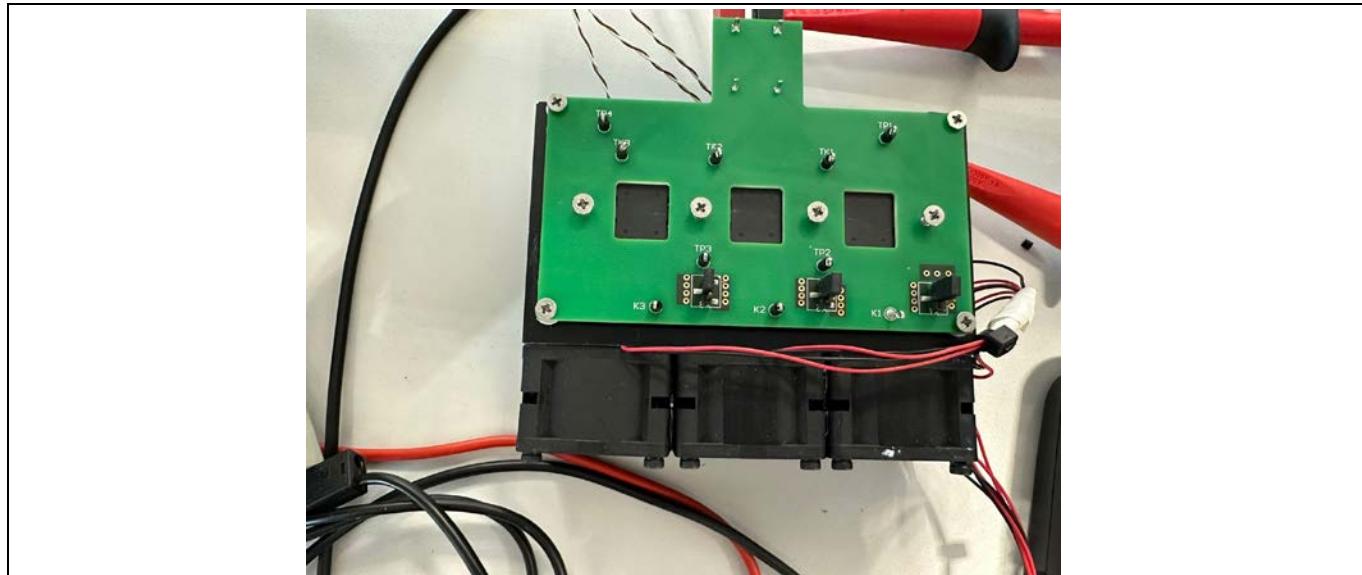


Figure 20 ラボのテストセットアップ - ボードの中央の列と角にそれぞれ 4 本のネジを使用してヒートシンクに取り付けられたボード

温度を調整するために、テストボードはパッケージ本体の下に開口部を設けて設計されています。各テストデバイスの温度および温度勾配は、サーマルカメラを使用して監視できます。テストボードとヒートシンクの間に小さなギャップ(約 2.3 mm の距離)内の温度を測定する代替手段として、薄型の PT1000 温度センサーを使用する方法があります。

小型のセンサーは、PCB テストボードの小さなスロットを介してパッケージ本体に直接取り付けるか、パッケージ本体の側面に取り付けられます。テスト対象のデバイスの隣にあるヒートシンクに取り付けると、ヒートシンクの温度を正確に測定できます。

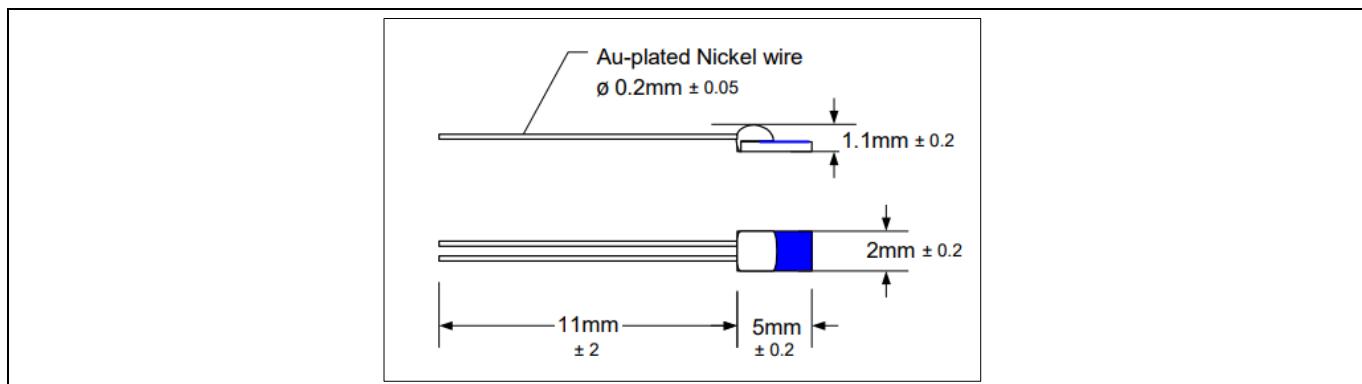


Figure 21 小型温度センサー PT1000(測温抵抗体)の例

テスト条件:

- 加熱および温度測定に用いる MOSFET ボディダイオード
- T_{amb} 最大 24°C
- 強制空冷ヒートシンク、 $R_{th,hsk}$ 最大 0.95 K/W
- テスト電力 最大 35 W/デバイス (Q-DPAK)

組立方法

機械的なセットアップ:

- スペーサーで確保されたヒートシンクギャップ
- 中列に 4 本のネジおよび角に 4 本のネジ
- 0.7 Nm のトルクで締め付けるネジ

組立の熱性能を評価するには、デバイスあたりの正確な損失、接合部温度、およびヒートシンク温度を測定する必要があります。

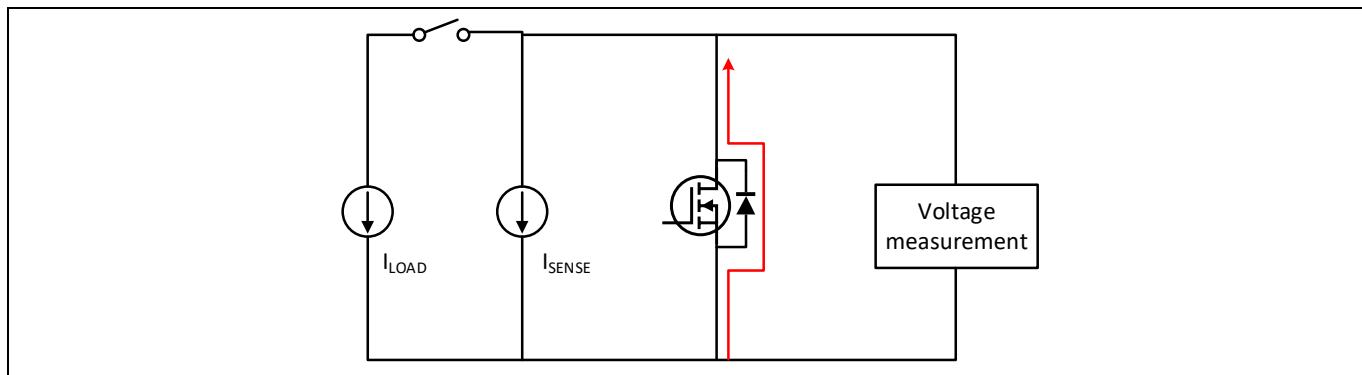


Figure 22 接合部温度の測定原理

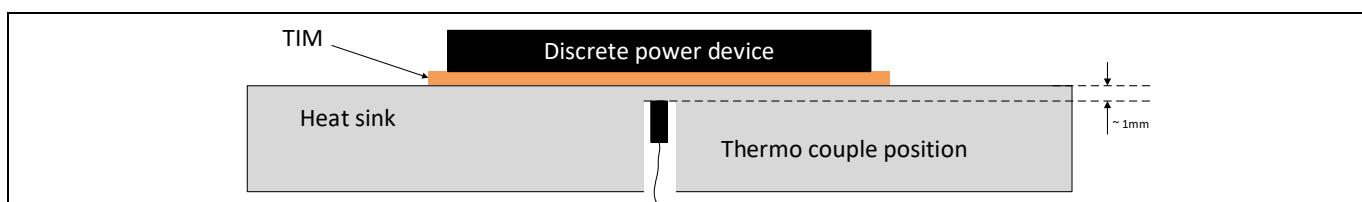


Figure 23 ヒートシンク温度の測定

ヒートシンクの温度は、テスト対象の各デバイス (DUT) の近くで記録されます。

4.3.2 热性能の結果

前のセクションで示した測定に加えて、温度分布の概要を把握し、個々のデバイスのモールドボディの温度を示すために、サーモグラフィをキャプチャしました。

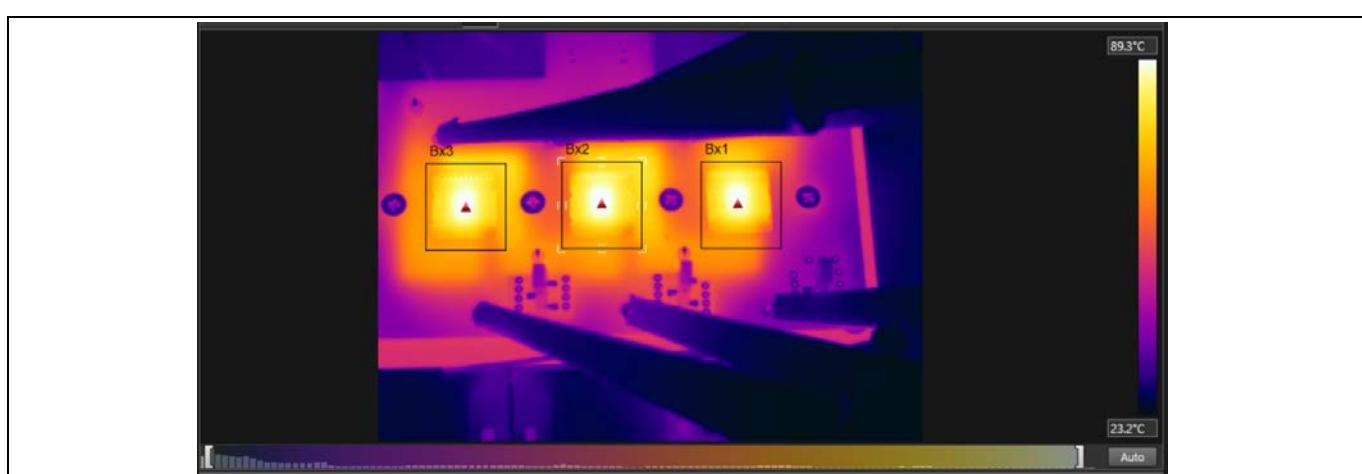


Figure 24 定常状態の熱画像

組立方法

すべての温度と電力損失の測定は、テスト対象の3つのデバイスすべてに行われました。電力損失と温度測定値のわずかな変動が記録され、システム固有の許容誤差が浮き彫りになっています。

Table 6~9 に、仮想接合部温度(T_j)とモールドボディの温度(T_{mc})を示します。したがって、サーマルカーラからの測定値は、テスト対象のデバイスの仮想接合部温度と相関関係にあります。モールドボディの温度は、半導体デバイスの熱負荷を示す有効な指標です。

Table 6 テスト結果 - テストセットアップ 1

パラメーター	TGF-WP1000-SI (6 W/m·K) 設計ギャップ 0.50 mm (=圧縮比 50%)		
	デバイス 1	デバイス 2	デバイス 3
T_j (°C)	91.15	94.97	93.68
T_{mc} (°C)	89.80	90.50	90.00
T_{hsk} (°C)	58.80	58.00	55.90
パワー(W)	36.14	36.44	36.26
Delta T_j-T_{hsk} (K)	32.35	36.97	37.78
Delta $T_{mc}-T_{hsk}$ (K)	31.00	32.50	34.10
$R_{thj-hsk}$ (K/W)	0.90	1.01	1.04

Table 7 テスト結果 - テストセットアップ 2

パラメーター	TGF-WP500-SI (6 W/m·K) 設計ギャップ 0.25 mm (=圧縮比 50%)		
	デバイス 1	デバイス 2	デバイス 3
T_j (°C)	88.32	89.81	88.38
T_{mc} (°C)	87.10	88.60	88.30
T_{hsk} (°C)	60.20	59.10	57.10
パワー(W)	36.47	36.48	35.85
Delta T_j-T_{hsk} (K)	28.12	30.71	31.28
Delta $T_{mc}-T_{hsk}$ (K)	26.90	29.50	31.20
$R_{thj-hsk}$ (K/W)	0.77	0.84	0.87

組立方法

Table 8 テスト結果 - テストセットアップ 3

パラメーター	TGF-YSP1000-SI (8 W/m·K) 設計ギャップ 0.50 mm (= 圧縮比 50%)		
	デバイス 1	デバイス 2	デバイス 3
T _j (°C)	94.93	96.37	95.43
T _{mc} (°C)	91.60	92.10	91.60
T _{hsk} (°C)	60.00	58.70	56.60
パワー(W)	36.35	36.29	35.97
Delta T _j -T _{hsk} (K)	34.93	37.67	38.83
Delta T _{mc} -T _{hsk} (K)	31.60	33.40	35.00
R_{thj-hsk} (K/W)	0.96	1.04	1.08

3つすべての熱テストセットアップのテスト結果を比較すると、R_{thj-hsk} の差が比較的小さいことがわかります。選択した材料の特性と層の厚さは、R_{thj-hsk} のほんの一部にすぎませんが、デバイス自体と接触層はほぼ同じです。

Table 9 熱性能 - ギャップパッド

パラメーター	Q-DPAK (PG-HDSOP-22-3)		
	テスト番号 1	テスト番号 2	テスト番号 3
熱伝導率	6 W/(m·K)	6 W/(m·K)	8 W/(m·K)
厚さ(非圧縮)	1 mm	0.5 ms	1 mm
R_{thj-hsk} (K/W) (平均)	0.98	0.83	1.03

Table 9 は、最も性能の良い熱伝導材 (No. 3 vs. No. 1) の熱伝導率の向上が、接合部からヒートシンクまでの熱抵抗の低減にはつながらないことを示しています。さまざまな熱伝導材料を慎重に評価することを推奨します。

4.3.3 長期応力の適用

パワー半導体に長期応力が加わると、パッケージリードのスタンドオフ公差が小さくなるため、機械的公差が小さくなります。このため、TIM の厚さを薄くすることで、熱性能を向上させることができます。Figure 25 に、この手法の例を示します。左の図は、PCB の表面から TSC パワー パッケージの本体までの測定距離を示しています。パワーパッケージに外力が加わっていない場合、96.2 μm のスタンドオフが確認できます。

右の画像は、100 N の外力が加わった場合の同じ距離を示しています。ここでは、パッケージのスタンドオフ(垂直距離)が、最大 15 μm まで減少します。これは、TIM を最大 80 μm 薄くでき、熱性能も向上できることを意味します。

Note: 信頼性試験では、熱サイクル試験への影響は認められませんでした。これは、パッケージリードのバネのような動作によって説明できます。この調査の詳細については、セクション 3.3 を参照してください。

組立方法

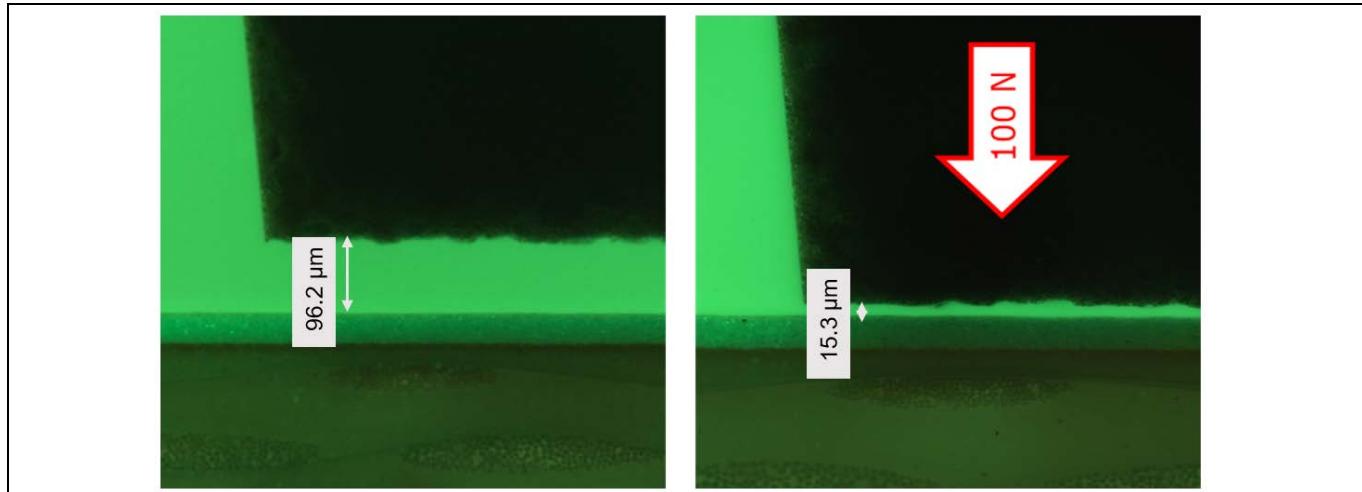


Figure 25 垂直方向の力によるパッケージのスタンドオフ公差の減少

前述の場合、パッケージリードはバネのように機能します。上面の冷却装置に加えられる力が大きくなると、PCB 基板からのパッケージ距離が短くなり、1枚の基板上の複数のパッケージの公差が均等化されます。パッケージ本体が PCB ボードの表面に到達した後は、それ以上動くことはなく、パッケージリードの曲げ応力はそれ以上増加しません。

4.4 セラミック絶縁体 - 実験結果

セラミック絶縁体パッドは、良好な熱接触を実現し、電気絶縁を確保するためにパワー エレクトロニクスシステムで広く使用されています。ここでは、この確立された冷却方式を比較することに焦点を当てます。

TO-247 は、上面冷却デバイス (Q-DPAK) を備えた同様のセットアップにパッケージ化されています。

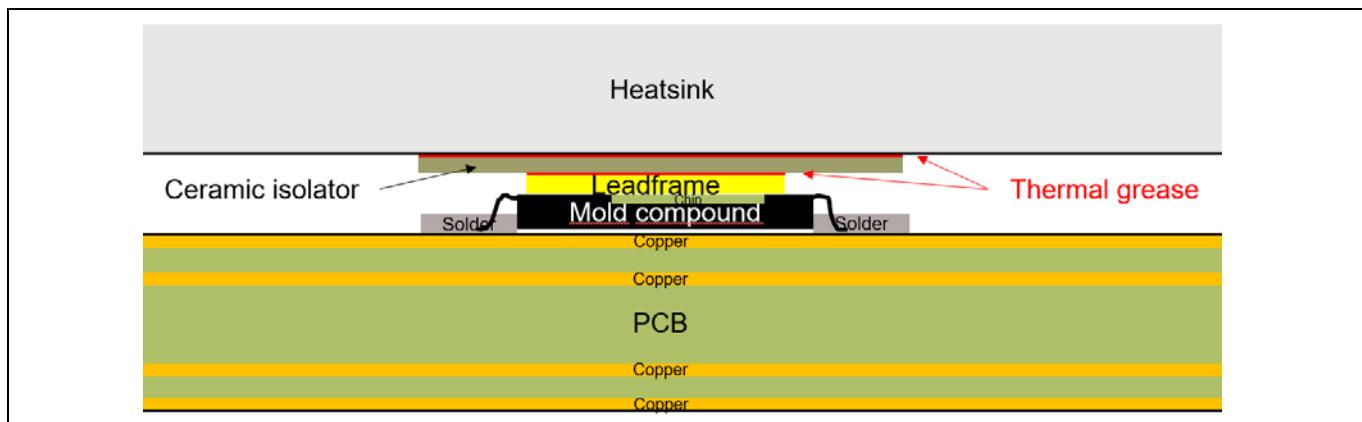


Figure 26 セラミックアイソレータを使用した上面冷却テストセットアップ

Figure 26 に示すテストセットアップによって、セラミック絶縁体を使用した熱性能を解析しました。業界で広く使用されている 1.5 mm Al_2O_3 セラミックシートをベースにしました。セラミックシートに加えて、セラミック絶縁体の両側に非常に薄い層 (最大 50 μm) のサーマルグリスを塗布し、熱接触を改善しました。

参考までに、Q-DPAK 上面冷却装置と標準 TO-247 装置についても同様のセットアップを測定しました。

組立方法

テスト条件:

- 加熱および温度測定用の MOSFET ボディダイオード
- T_{amb} 最大 24°C
- 強制空冷ヒートシンク、 $R_{th,hsk}$ 最大 0.95 K/W
- テスト電力 最大 35 W/デバイス (Q-DPAK)

機械的なセットアップ:

- Q-DPAK と TO-247 の両方に対応する Al_2O_3 (1.5 mm) セラミック絶縁体
- 熱伝導材料の厚さ: 最大 50 μm
- 適用されるスクリュートルク: 最大 0.6 Nm

テスト対象のすべてのデバイスは、7 mR R_{DSon} を備えた CoolSiC™ G2 デバイスです。Q-DPAK と TO-247 のどちらのサンプルも、パッケージ内に同様の SiC チップを搭載しています。パワーデバイスの取り付けに伴う不確実性を排除するために、テストを 2 回繰り返しました。

Table 10 テスト結果 - セラミックアイソレータに取り付けられた Q-DPAK

パラメーター	Q-DPAK			
	テスト 1		テスト 2	
	DUT 1	DUT 2	DUT 1	DUT 2
T_j (°C)	91.74	91.70	90.92	91.45
T_{mc} (°C)	89.50	90.80	88.90	89.80
T_{hsk} (°C)	48.50	47.20	48.50	47.20
パワー(W)	36.62	36.03	36.47	36.09
Delta T_j-T_{hsk} (K)	43.24	44.50	42.42	44.25
Delta $T_{mc}-T_{hsk}$ (K)	41.00	43.60	40.40	42.60
$R_{thj-hsk}$ (K/W)	1.18	1.23	1.16	1.23

Table 11 テスト結果 - セラミックアイソレータに取り付けられた TO-247

パラメーター	TO-247			
	テスト 1		テスト 2	
	DUT 1	DUT 2	DUT 1	DUT 2
T_j (°C)	100.07	96.58	99.18	97.12
T_{mc} (°C)	76.60	80.10	76.50	79.50
T_{hsk} (°C)	51.40	50.30	51.40	50.40
パワー(W)	40.28	39.90	40.35	39.95

組立方法

Delta $T_j - T_{hsk}$ (K)	48.67	46.28	47.78	46.72
Delta $T_{mc} - T_{hsk}$ (K)	25.20	29.80	25.10	29.10
$R_{th,j-hsk}$ (K/W)	1.21	1.16	1.18	1.17

DUT と実施したすべてのテストの平均 R_{th} を計算した結果、上面冷却 Q-DPAK の $R_{th,j-hsk}$ の値は $1.21^{\circ}\text{C}/\text{W}$ でした。TO-247 パッケージの場合、 $R_{th,j-hsk}$ の値は 1.18 K/W でした。

どちらのパッケージオプションも、同様の取り付け技術を前提とすると、非常に同等の熱性能を提供します。



Figure 27 サーモグラフィ

4.5 機械的公差の低減による熱性能の向上

冷却アセンブリの一般的な推奨事項は、機械的公差を可能な限り最小限に抑えて熱性能を最適化すると同時に、TIM の最小厚さを保証して絶縁強度を保証することです。インフィニオンは、HDSOP ファミリーの狭い製造公差でこの最適化に貢献しています。

4.5.1 PCB の反りを低減

熱性能を最適化するために、反りをできるだけ低減することを推奨します。これは、剛性の高い PCB 材料または機械的補強材 (PCB の下に金属キャリアア構造など) を使用することで実現できます。また、PCB の寸法は反りと関連しており、PCB が大きいほど、PCB の反りが大きくなります。したがって、Figure 29 に示すように、多くの分散された機械的接点を使用して、ヒートシンクへの PCB の適合性を向上させることが有益です。

組立方法

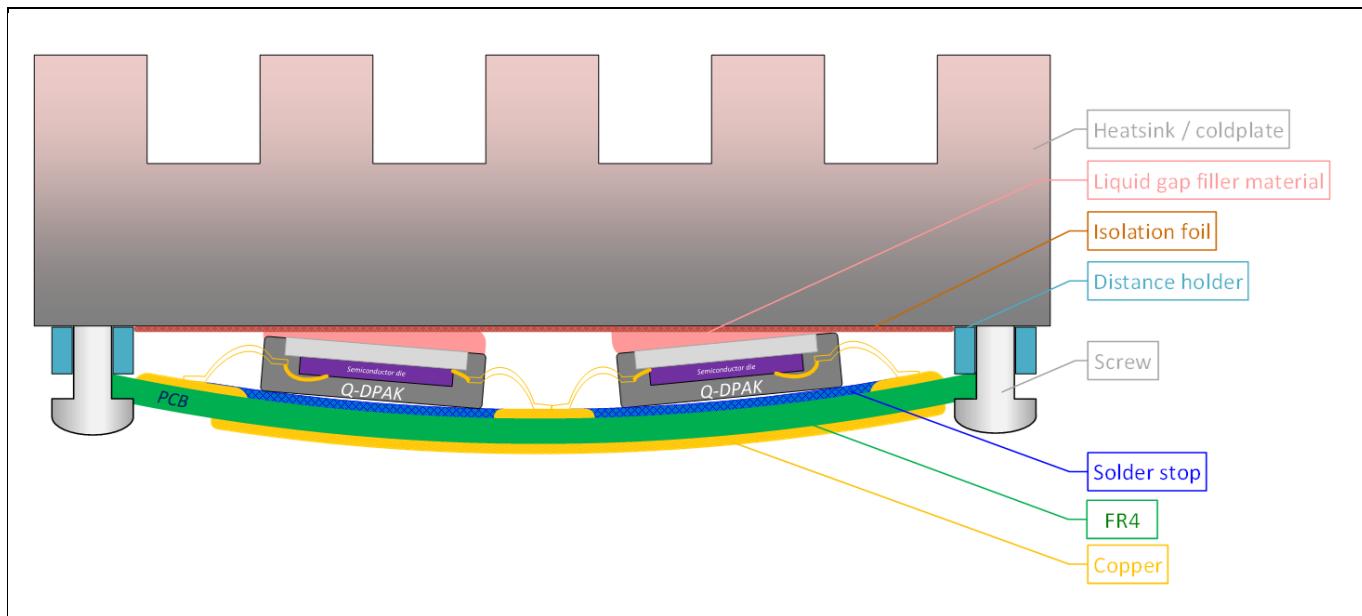


Figure 28 PCB の反り (誇張表示)。推奨事項:できるだけ多くの分散された機械的接点(より多くのネジ)を使用してください。

4.5.2 ボード実装位置

もう一つ考慮すべき点は、ボード取り付け要素の位置です。特に、一定の圧力を必要とするギャップパッドまたはセラミックパッドを使用する場合。ボードの反りや曲がりにより、熱性能が著しく低下します。

テスト組立は、取り付けネジの推奨位置を示しています (Figure 29)。これにより、基板上のすべての上面冷却装置にバランスの取れた力を与えながら、基板の反りを防げます。マークされたネジの位置は、Q-DPAK が中央に配置されたボード上で互いに等距離にあります。

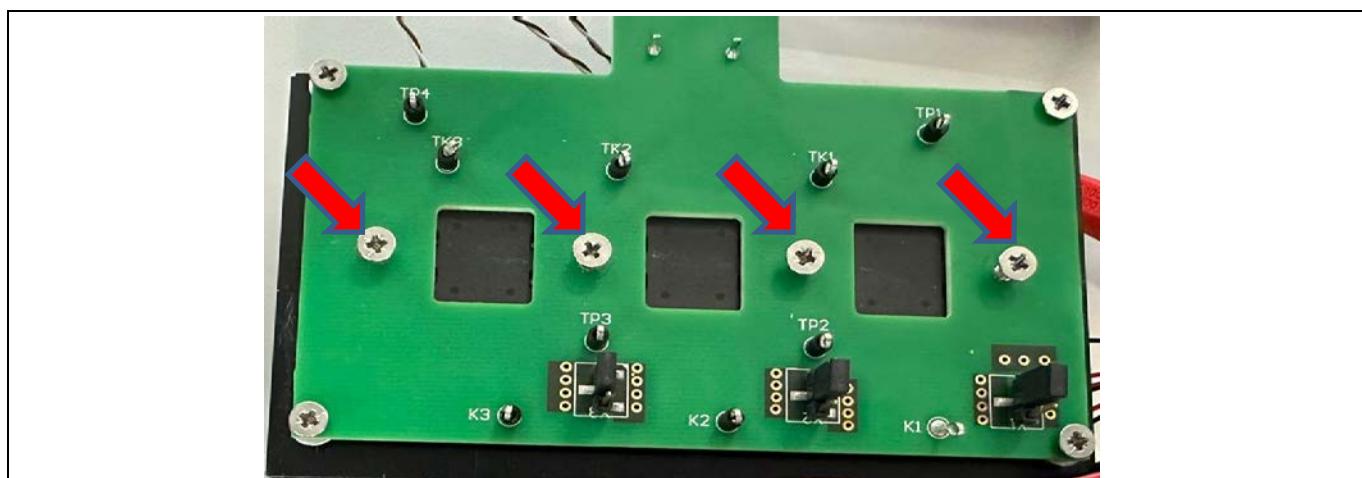


Figure 29 上面冷却デバイスと等距離にある基板取り付け位置を示すテスト PCB

Figure 30 に、コーナー取り付けポイントのみを使用して PCB ボードを実装する場合を示します。この場合、温度分布が非常に不均一になります (Figure 31)。

組立方法

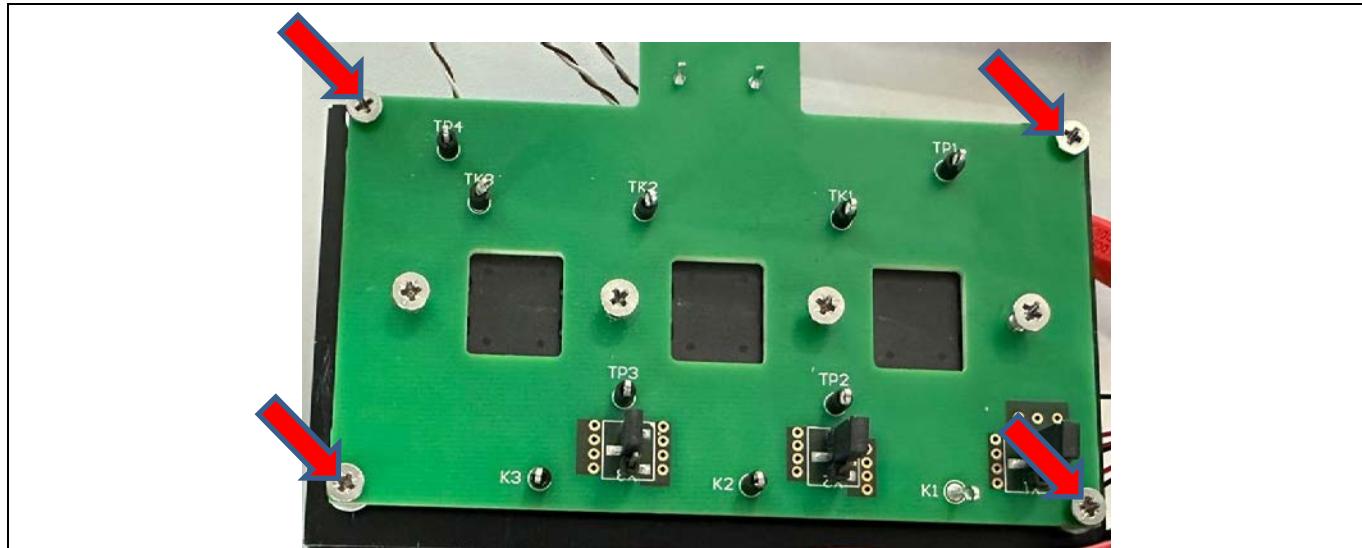


Figure 30 コーナー取り付け位置を示すテスト PCB



Figure 31 コーナー取り付け位置のみを使用した場合の不均一な温度分布

4.5.3 パッケージの傾きを低減

熱性能を最大限に引き出すには、PCB の表面をできるだけ平面にして、パワーパッケージの傾きを避ける必要があります。ボードの洗浄は、組み立て中にパワーパッケージの粒子による不要な傾きを防ぐ方法の 1 つです (Figure 32)。

また、リフロープロセスによって引き起こされる SMD コンポーネントの傾き効果 (「トゥームストーン現象」など) は避ける必要があります [13]。

組立方法

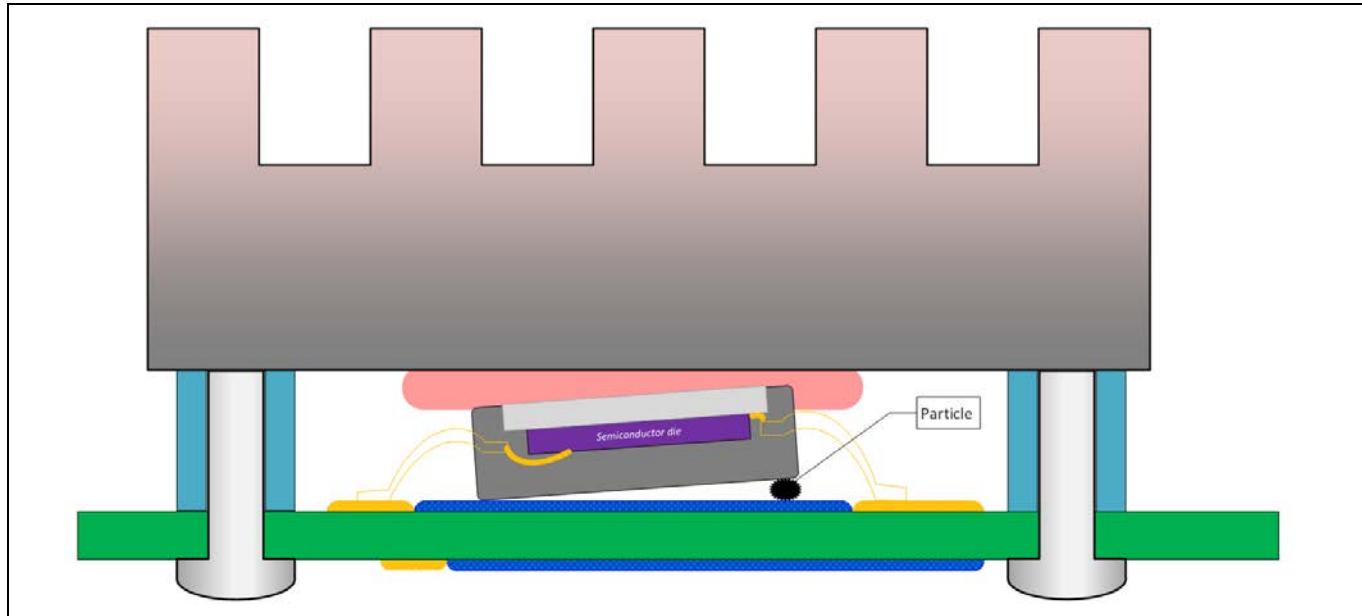


Figure 32 Q-DPAK 下の非平坦な表面によって引き起こされる SMD 部品の傾き。推奨事項: 組み立てる前に PCB から粒子を取り除いてください。リフロープロセスでのトゥームストーン現象を軽減します。

4.6 断熱に関する考慮事項

優れた熱性能の実現に加えて、HV 電位とコールドプレートの間の電気絶縁を確保することが重要です。ギャップフィラー材料のボイドは、部分放電イベントを引き起こし、絶縁体を侵食し、最終的には完全に破壊する可能性があります。

Figure 33 に、絶縁ギャップフィラー材料を介してコールドプレートに取り付けられたパワーデバイスによる部分放電についてシミュレートされたリスクを示します。変化したパラメーターは、ギャップフィラーの厚さ、印加電圧、および単層絶縁体内のボイド直径でした。リスクは「低/緑色」、「中/黄色」、「高/赤色」で表示されます。シミュレーションでは、多層誘電体モデルに基づく解析手法を適用しました。

その結果、ボイド径が 200 μm までの場合でも、600 V のアプリケーションには厚さ 300 μm の単層絶縁体で十分であることが示されました。1200 V アプリケーションの場合、部分放電のリスクを回避するために、より厚い単層絶縁 (500 μm 以上) を適用する必要があります。

ギャップフィラーのボイドを防ぐか、ボイドの最大サイズを厳密に制御することを推奨します。

Note: 2 層絶縁の場合、2 層絶縁と見なされるには、各層が少なくとも 50 μm の厚さである必要があります。1 つの層が薄い場合(コーティングなど)は、単層断熱材の結果 (Figure 33) を使用する必要があります。

これらの結果とは無関係に、用途で選択された断熱材の厚さは、单一の考慮事項だけに基づいてではなく、総合的に評価する必要があります。製造プロセスでは、最小ボイドレベルを保証できるように、リキッドギャップフィラーのボイド比率を監視することが重要です。

組立方法

Single Layer Insulation		gap filler thickness (μm)											
		100			300			500			1000		
Voltage [Vp]	Void diameter (μm)	10	50	200	10	50	200	10	50	200	10	50	200
	600	Yellow	Red	Grey	Green	Green	Green	Green	Green	Green	Green	Green	Green
	800	Red	Red	Grey	Green	Yellow	Green	Green	Green	Green	Green	Green	Green
	1200	Red	Red	Grey	Yellow	Red	Yellow	Green	Yellow	Green	Green	Green	Green

Figure 33 単層絶縁体の部分放電事象のリスク

Double Layer Insulation		gap filler thickness (μm)											
		100			300			500			1000		
Voltage [Vp]	Void diameter (μm)	10	50	200	10	50	200	10	50	200	10	50	200
	600	Green	Green	Grey	Green	Green	Green	Green	Green	Green	Green	Green	Green
	800	Green	Yellow	Grey	Green	Green	Green	Green	Green	Green	Green	Green	Green
	1200	Yellow	Red	Grey	Green	Yellow	Green						

Figure 34 2層絶縁の部分放電事象のリスク

Figure 34 の表に示すように、絶縁箔とギャップフィラーの組み合わせからなる 2 層絶縁は、一般的な絶縁の堅牢性を向上させます。ギャップフィラーの厚さが 300 μm の単層システムは、最大 600 V_{peak} のシステム電圧に十分です。ギャップフィラーの厚さが 300 μm の 2 層システムは、最大 800 V_{peak} の絶縁を提供します。厚さ 500 μm のギャップフィラーは、最大 1200 V_{peak} のピーク電圧を安全に処理できます。ボイド率は、2 層絶縁アプローチが選択されている場合、それほど重要ではありません。

製造済みのギャップパッドを使用した熱伝導設計の場合、ボイドのリスクが大幅に軽減されます。厚さ 1 mm のギャップパッドを使用した実験結果は、非常に堅牢な絶縁能力を示しています。

セラミックパッドは、部分放電イベントの場合でも劣化しません。

4.6.1 最小垂直距離を維持

機械設計では、コールドプレートとパワー パッケージの冷却プレート (HV 電位) の間の最小距離を保証するために、距離ホルダーを考慮する必要があります。これは、スペーサーを使用することで実現できます。

さらに、ガラスボール (材料ミックスの一部) との最小垂直距離を確保するリキッド ギャップフィラー材料が利用可能です。

組立方法

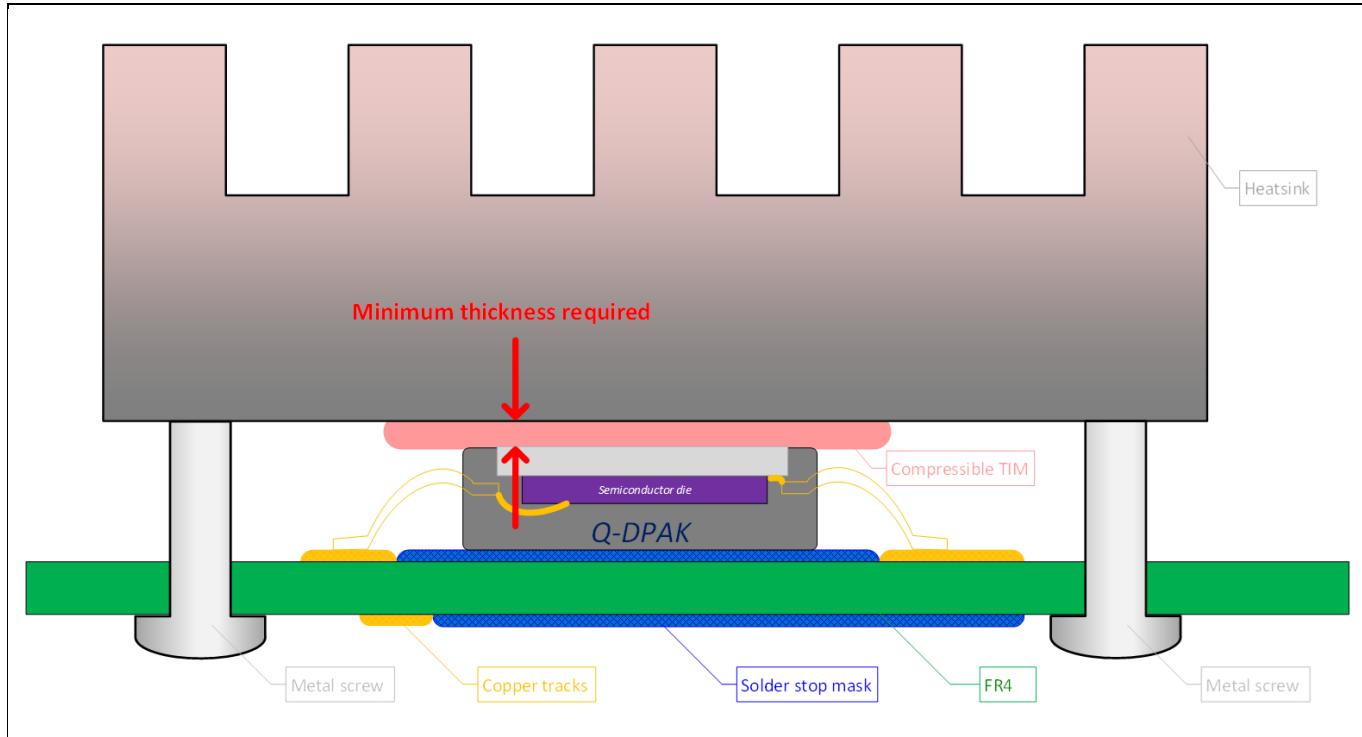


Figure 35 問題: 必要な断熱材を保護するには、圧縮性 TIM の最小の厚さの維持が必要

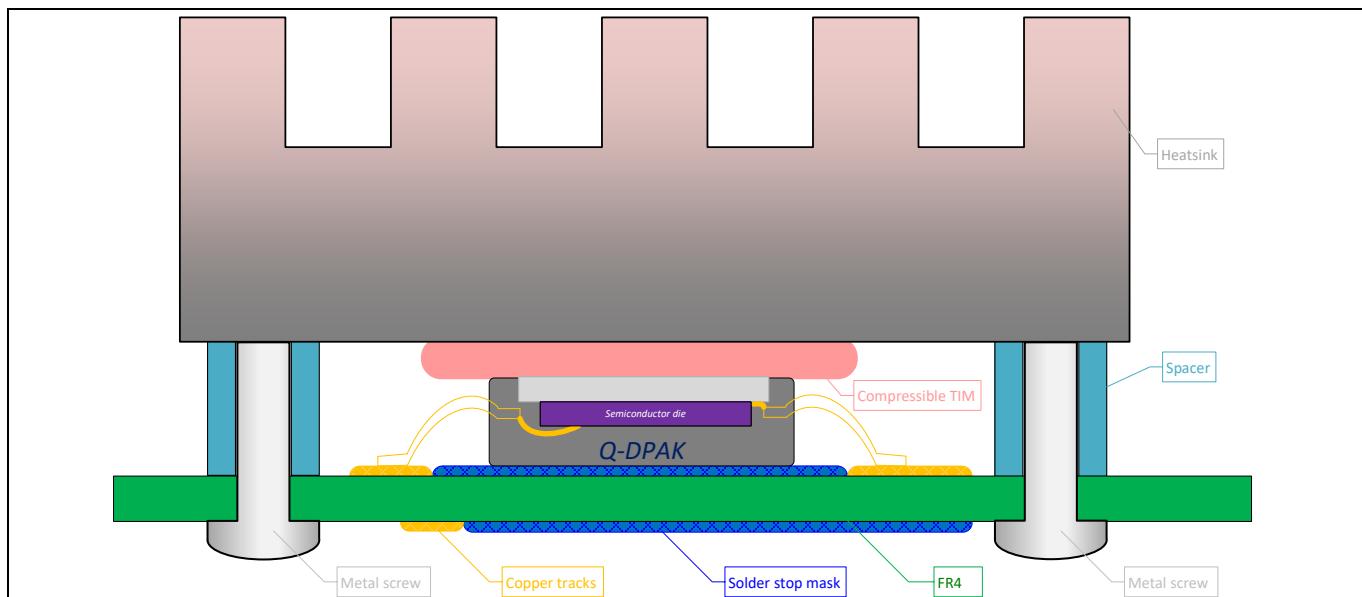


Figure 36 推奨事項: 圧縮性 TIM の最小厚さを確保するためにスペーサーを使用してください

4.6.2 強化絶縁 - 追加の絶縁箔の使用

セクション 4.6 で紹介した部分放電シミュレーションにおいて、単層絶縁体は、ボイド率とサイズを制御できる場合にのみ、HV 用途に使用できることが明らかになりました。2 層絶縁システムを使用すると、Figure 34 に示すように、部分放電のリスクが大幅に減少します。したがって、コールドプレートに塗布される追加の絶縁箔を使用して、より堅牢な絶縁を実現できます。このアプローチを Figure 37 に概

組立方法

略的に示します。このアプローチでは、絶縁要件を満たすためにギャップフィラーの高さを最小限にすることなく、ギャップフィラー材料を必要なだけ薄く塗布できます。

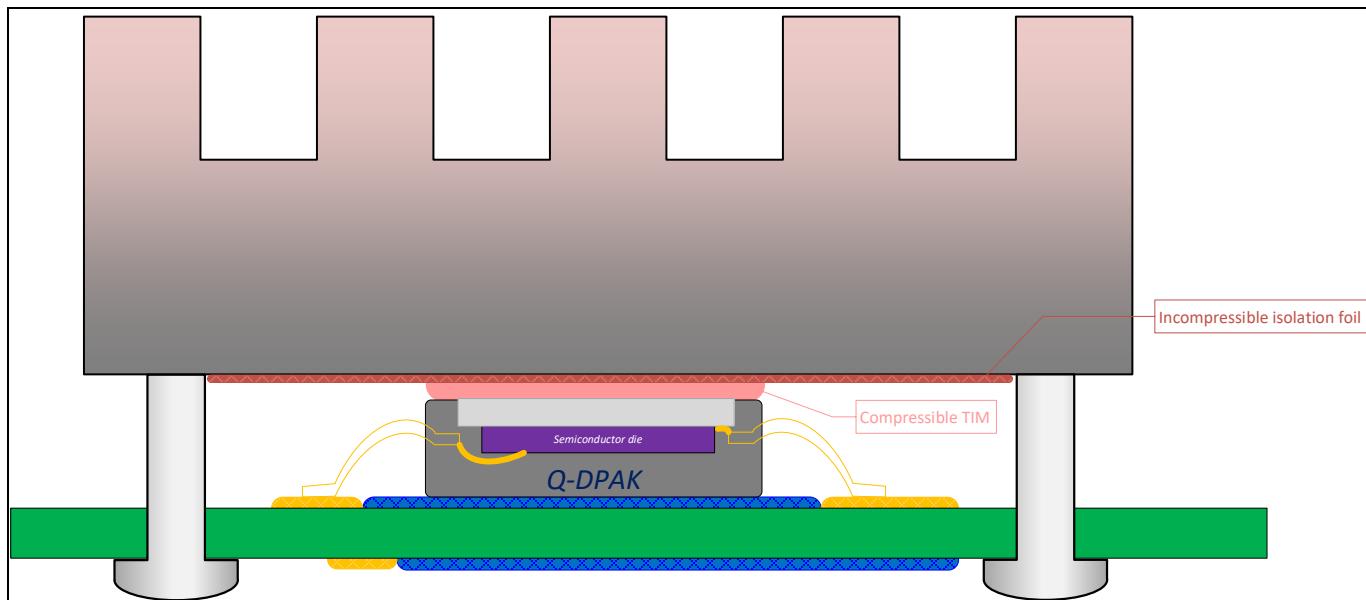


Figure 37 推奨事項:絶縁をより強固にするために追加の絶縁箔を使用してください

4.6.3 沿面距離とクリアランスの最適化

Figure 38 に、ギャップフィラー材料がパワーパッケージの上面のみを覆っている場合に、沿面距離とクリアランスの両方の違反が観察されることを示します。パッケージからコールドプレートまでの距離も考慮する必要があります。パッケージリードからヒートシンクまでの沿面距離を改善するためには、パッケージリードの範囲を超えて、リキッド ギャップフィラーまたは絶縁箔を適用することを推奨します。絶縁箔は、Figure 39 に示すように、コールドプレート領域全体に適用することもできます。このようにして、パッケージからコールドプレートまでの沿面距離とクリアランスの要件を満たすことができます。

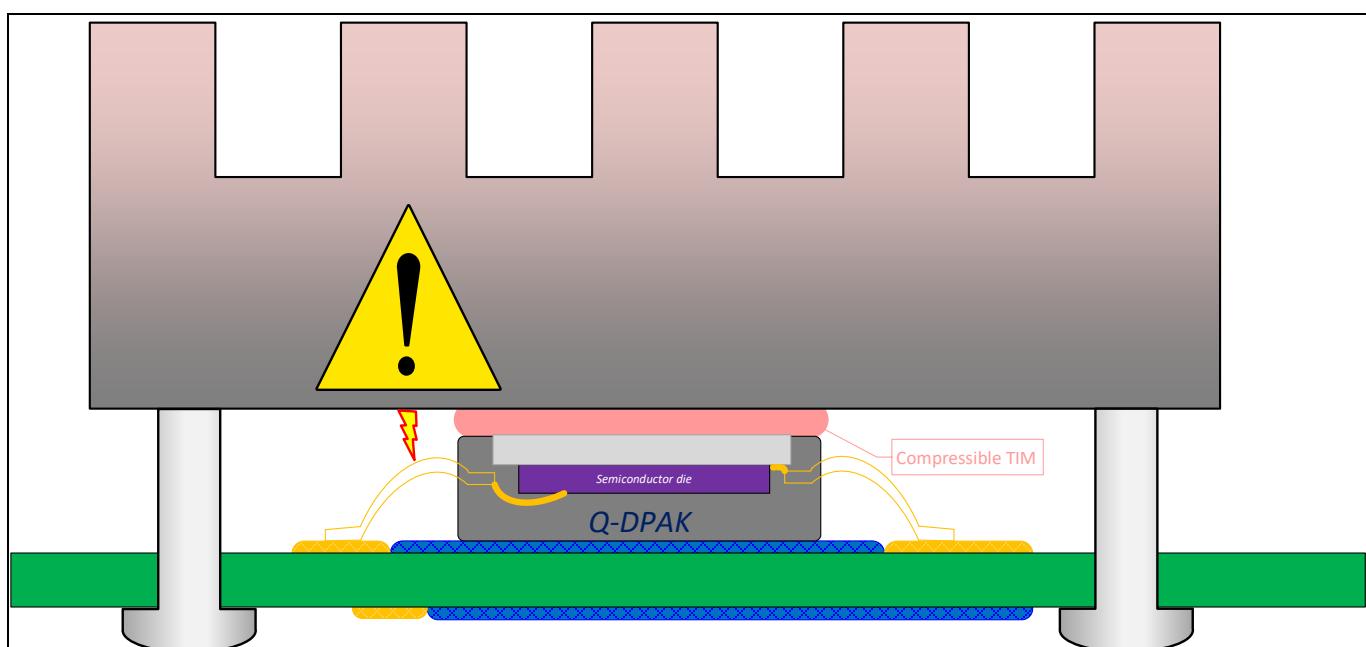


Figure 38 クリアランスと沿面距離違反の位置

組立方法

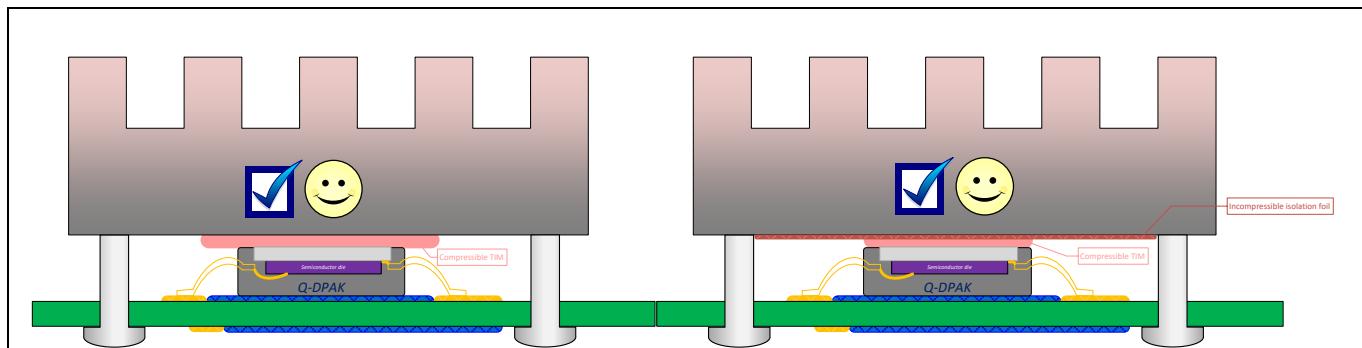


Figure 39 推奨事項: リード領域にギャップフィラーを塗布するか、コールドプレートを絶縁箔で覆ってください

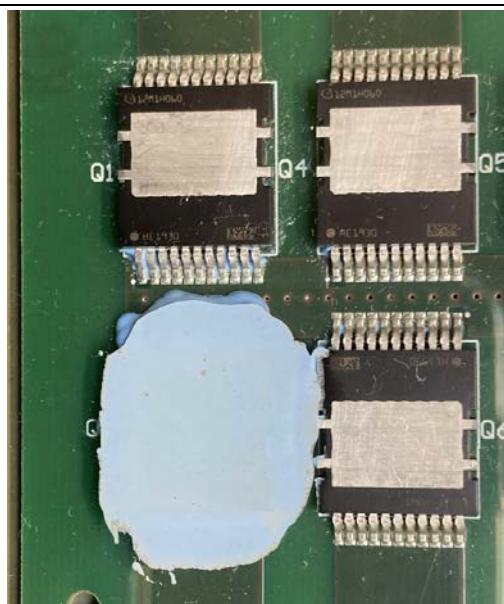


Figure 40 例: 露出したヒートパッドとパッケージリードに手動で塗布されたギャップフィラー

Note:

硬化中にギャップフィラーマテリアルが収縮する場合があります。これはバネ式のコールドプレートでは無視できますが、リキッドギャップフィラーマテリアルを塗布して硬化させた後、PCBとコールドプレートの間の接続のネジを締め直すことが重要です。これにより、コールドプレートとパワーデバイス間の良好な接触が確保されます。

溝付きパッケージの場合、熱伝導材料を選択して適用する際には特別な注意を払う必要があります。溝が隙間なく完全に埋められ、沿面距離が減少しないようにすることが重要です。放熱グリスを適切に塗布すると、溝に隙間なく充填されることが実証されています (Figure 41 に示すシミュレーション結果)。超軟質なギャップパッド材料を選択しても、同じ結果を得ることができます。

組立方法

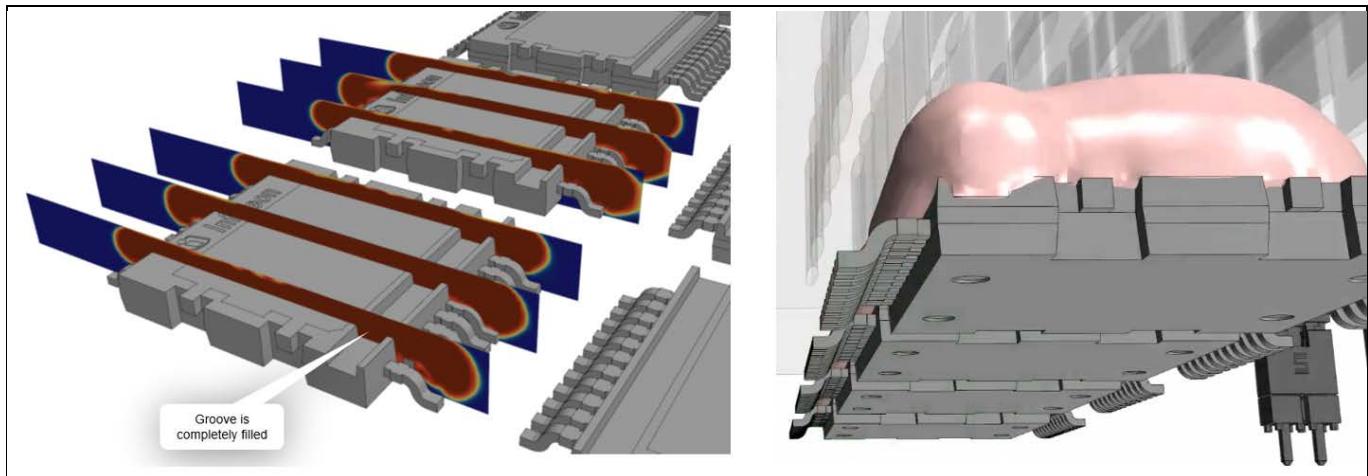


Figure 41 ギャップフィラーによるパッケージ溝の完全充填(シミュレーション)

結論

5 結論

上面冷却 (TSC) パワーパッケージは、熱性能と電気性能を向上させる有望なソリューションです。これらのパッケージは、電力密度を高め、製造工数を削減するのにも役立ちます。

設計目標は、機械的公差を慎重に管理して最小化することによって、最高の熱性能を達成することです。熱伝導を実装するためのさまざまな設計オプションが提案されています。それらの選択は、最終設計から要求されるパフォーマンス、製造環境、顧客の好みなどのさまざまな要素に基づいて行う必要があります。熱性能と必要な電気絶縁は、剛性の高い PCB ボードと基板の反りを防ぐためのフィッティング取り付け方式を使用し、PCB ボードとヒートシンクを事前に洗浄することで最適化できます。反りが続く場合は、力のバランスをとるために PCB の下に追加の機械的サポートを提供することを推奨します。

テストの結果、上面冷却パッケージ (HDSOP など) を使用すると、パッケージに大きな力が加わっても、長期信頼性に悪影響が及ばないことが示されました。リード線はバネのような働きをするため、加えられた力はリード線に吸収されます。TCoB テストで証明されたように、はんだ接合部の接続部にも悪影響が及びません。

もう一つの重要な設計目標は、必要なレベルの絶縁を確保することです。単層断熱方式の場合、ボイドを避けるために一定の厚さの TIM が必要です。製造済みのギャップパッドの使用を推奨します。また、パッケージからコールドプレートまでの沿面距離を改善するために、リードを含むパッケージ領域全体にギャップフィラーを適用することを推奨します。

より高い絶縁能力が必要な場合は、2 番目の絶縁層 (誘電体箔またはセラミック パッド) を追加すると役立ちます。特に高い安全要件があるアプリケーションや HV アプリケーション (ピーク電圧が 800V から 1200V に達する) では、誘電体箔を導入することで、部分放電のリスクを軽減できます ([セクション 4.6](#))。ただし、これにより熱抵抗が追加されるため、熱性能が低下します。

要約すると、TSC ソリューションは、必要な機械的課題がそれに応じて処理されれば、アプリケーションにおいて多くの利点を提供します。インフィニオンの TSC パッケージファミリーは、アプリケーションで上面冷却を成功させるための最適なソリューションを提供します。

参考資料

6 参考資料

- [1] Infineon Technologies AG. Application Note “[600 V CoolMOS™ G7 and 650 V CoolSiC™ G6 come in a new top-side cooling package – the D-DPAK](#)”, www.infineon.com
- [2] AEC – Q101: Failure Mechanism Based Stress Test Qualification for Discrete Semiconductors in Automotive Applications. Rev. D1
- [3] Infineon Publication Additional Information “[General Recommendations for Assembly of Infineon Packages](#)”, JEDEC Solid State Technology Association: IPC/JEDEC J-STD-020*. Moisture/Reflow Sensitivity Classification for Nonhermetic Surface Mount Devices
- [4] JEDEC Solid State Technology Association: IPC/JEDEC J-STD-033*. Handling, Packing, Shipping and Use of Moisture/Reflow Sensitive Surface Mount Devices
- [5] Infineon Technologies AG. Guidelines “[Storage of Products Supplied by Infineon Technologies](#)” Revision 7.0
- [6] Infineon Technologies AG. Application Note “[Electrical safety and isolation in high voltage discrete component applications and design hints](#)”, www.infineon.com
- [7] Technical Paper “[Using Forward Voltage to Measure Semiconductor Junction Temperature](#)” by Keithley Instruments, Inc.
- [8] Technical Datasheet “[BERGQUIST GAP PAD TGP HC5000](#)” by Henkel
- [9] Technical Datasheet “[GFL 3020 & GFL 3025 Gap Filler Liquid](#)” by KERAFOL
- [10] Technical Datasheet “[BERGQUIST GAP FILLER TGF 3600](#)” by Henkel
- [11] Technical Datasheet “[Gap Filler SDP-5040A/B](#)” by Shin-Etsu
- [12] Technical Datasheet “[2-PART SILICONE GAP FILLER TDG-U-SI-2C](#)” by HALA
- [13] Technical Paper “[Tombstone Troubleshooting](#)” by EFD
- [14] Technical Information “[Henkel TGF 7000](#)” by Henkel

改訂履歴

改訂履歴

版数	発行日	変更内容
V 1.0	2024-01-10	これは英語版 Innovative top-side cooled package solution for high-voltage applications V1.0 を翻訳した日本語版 V1.0 です。
V 1.1	2025-09-09	これは英語版 Innovative top-side cooled package solution for high-voltage applications V1.1 を翻訳した日本語版 V1.1 です。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2025-09-09

Published by

**Infineon Technologies AG
81726 Munich, Germany**

**© 2025 Infineon Technologies AG.
All Rights Reserved.**

**Do you have a question about this
document?**

Email: erratum@infineon.com

Document reference

AN_2101_PL52_2103_112902_JA

重要事項

本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用の前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。