絶縁型ゲートドライバソリューション

絶縁型ゲートドライバによる電力密度と堅牢性の向上

About this document

Scope and purpose

このアプリケーションノートでは、高性能電力変換アプリケーションのシステム効率、電力密度、および堅牢性を向上させる絶縁型ゲートドライバソリューションについて説明します。パルストランスをベースとした従来の絶縁型ゲートドライバソリューションと、絶縁型ゲートドライバ IC またはデジタルアイソレータを採用した最新のソリューションとの比較を示します。この異なるドライバソリューション間の比較は、絶縁レベル、伝搬遅延、寄生漏れインダクタンス、寄生入出力容量、コモンモード過渡イミュニティ (CMTI)、コンポーネントのサイズと厚さ、PCB レイアウト柔軟性とコンパクトさなどの主なパラメータと機能に基づきます。各ソリューションは、スーパージャンクション (SJ) MOSFET、炭化ケイ素 (Si) MOSFET、窒化ガリウム (GaN) 高電子移動度トランジスタ (HEMT) の駆動における長所と短所を考慮して詳細に分析されます。EiceDRIVER™ GaN および EiceDRIVER™ **2EDi**, **1EDB**, **2EDN**, **1EDN**, および **1EDN-TDI** 製品ファミリは、さまざまな絶縁型ゲートドライバソリューションに推奨されます。

Intended audience

このアプリケーションノートは、SJ MOSFET, SiC MOSFET, および GaN HEMT 用の絶縁型ゲートドライバソリューションを探している SMPS のアプリケーションエンジニアおよび設計者を対象とします。ここでは、ゲートドライバ IC のインフィニオン EiceDRIVER™ 製品ファミリに焦点を当てて、さまざまな絶縁型ゲートドライバソリューションの最先端の分析を紹介します。このアプリケーションノートの目的は、アプリケーションの特定のニーズと制約に応じた、適切なドライバソリューションの選択を設計者に理解していただくことです。

Table of contents

About this document **1**
Table of contents **1**
1 はじめに **2**
1.1 動機と背景 2
1.2 最新の SMPS におけるガルバニック絶縁 3
2 絶縁型ゲートドライバソリューション **6**
2.1 ソリューション A – パルストランス 6
2.2 ソリューション B – デュアルチャネル絶縁型ゲートドライバ IC 8
2.3 ソリューション C – デジタルアイソレータとデュアルチャネル絶縁型ゲートドライバ IC 11
2.4 ソリューション D – 2 つのシングルチャネル絶縁型ゲートドライバ IC 12
2.5 ソリューション E – シングルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC 13
2.6 ソリューション F – デュアルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC . 15
3 絶縁型ゲートドライバソリューションの比較 **16**
4 まとめ **19**
参考資料 **20**
改訂履歴 **22**

1 はじめに

ガルバニック絶縁は、SMPS の設計時に考慮すべき重要な要素です。ガルバニック絶縁の必要性について簡単に説明した後、SJ MOSFET、SiC MOSFET、および GaN HEMT を採用した最新の SMPS 用の最先端の絶縁型ゲートドライバソリューションを紹介します。

1.1 動機と背景

世界の電力需要は年々増加し続けており、エネルギー需要全体を上回るペースで増加しています[1]。発展途上国は、人々が照明、暖房、および家電製品の供給に必要な電力にアクセスできるようにするために、送電網のインフラ整備が進められています。車両、船舶、列車、飛行機、オフグリッドアプリケーションの電化に加えて、産業オートメーションとモータードライブも、より多くの電力需要を促進しています。高速通信インフラへのアクセスとデータ通信量の増加により、通信基地局のエネルギー需要が増加しています[2]。さらに、ハイパースケールデータセンター、クラウドサーバー、エッジコンピューティングの処理能力も拡大しており、指数関数的に増加し続けるインターネットトラフィックをサポートしています[3]。再生可能エネルギーは、世界の発電量増加に占める割合が大きく、現在、世界の発電量の 4 分の 1 以上を占めています[1]。太陽光発電(PV) インバーター、水力発電、風力発電機は、すでに一部の国の数時間または数日間の電力需要を満たしています。バッテリーエネルギー貯蔵システム(BESS)は発電と需要のバランスを維持し、再生可能エネルギー源の断続的な性質への対処に効果的です。これによって電力システムの信頼性が向上し、電圧変動などの地域課題が安定化します。

パワーエレクトロニクス技術は、太陽光発電インバーター、風力発電機、産業オートメーション、EV 急速充電器およびモーターインバーター、BESS、通信基地局、データセンター、クラウドサーバー、家電製品、およびツールのエネルギー変換および電力管理に使用されます。人間は、ヒューマンマシンインターフェース(HMI) を介してこれらのシステムの運用と保守に関与します。HMI に接続されているコントローラと通信周辺機器には、電力変換システム(PCS) の高電圧回路からの保護と、機器の損傷や人体への危害を引き起こす可能性のある高電圧サージからの保護が必要です。この保護は、システムの 2 つの部分間で信号と電力の転送を可能にしながら、システムの 2 つの部分間の不要な漏れ電流を防ぐガルバニック絶縁によって実現できます。さらに、ガルバニック絶縁により、ノイズ耐性が向上し、電力変換ステージの 1 次側と 2 次側の間に大きな接地電位差(GPD) があるシステムでの破壊的な接地ループが防止されます。**Figure 1** に示すように、アイソレータ要素によって提供されるガルバニック絶縁は、システムの 1 次側を 2 次側から完全に分離します。グランドループは遮断され、差動モード(DM) 信号のみがアイソレータエレメントを通過できますが、コモンモード(CM)ノイズは完全にブロックされます。最後に、システムのローサイド(LS)とハイサイド(HS)コンポーネント間の通信を可能にするためにも、ガルバニック絶縁が必要です。このコンポーネント間の通信とは、ハーフブリッジ(HB)トポロジの HS 電源スイッチを駆動するために、コントローラ (LS グランドと呼ばれる) からの PWM 信号転送などです。

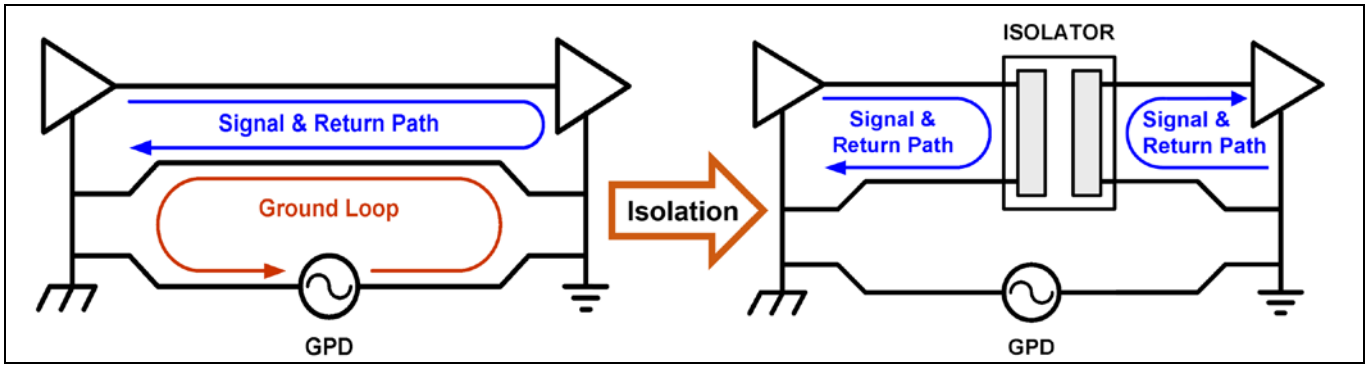


Figure 1 グランドループの遮断と、2 次側から 1 次側のシステム分離を行うアイソレータ要素によって提供されたガルバニック絶縁

1.2 最新の SMPS におけるガルバニック絶縁

パルストランスは、LS ゲートドライバからのコマンド信号を絶縁することにより、コントローラと電源スイッチ間のガルバニック絶縁を実現するために広く使用されています。ただし、かさ張ったソリューションであることに加えて、コアの飽和に関連する他の動作上の制限があります。**Figure 2** に示すように、たとえばインフィニオンのコアレス トランス(CT)テクノロジーを利用して、ゲートドライバにアイソレータ要素を組み込むことにより、機能的で強化された絶縁型ゲートドライバ IC を製造できます。EiceDRIVER™ **2EDi** 製品ファミリ**[4]**は、PCB レイアウトを容易にし、堅牢性とタイミング精度を向上させた高電力密度設計を可能にする、これらの統合ゲートドライバ ソリューションの一例です。

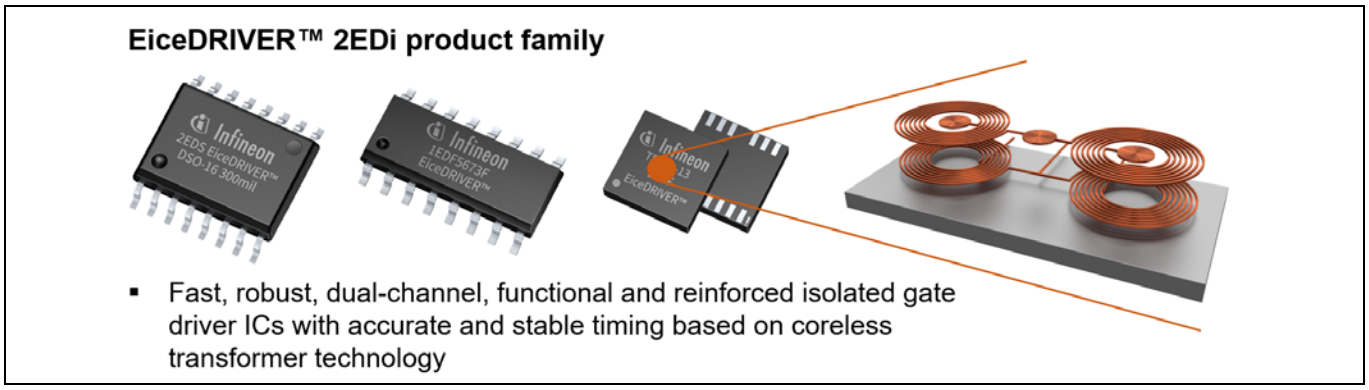


Figure 2 コアレス トランス技術により、機能強化型絶縁型ゲートドライバ IC を実現

電力変換に関する技術分野では、効率を改善し、電力密度を高め、トータルシステムコストを削減するために、常に新しいソリューションが追求されています。ワイドバンドギャップ (WBG) 半導体は、市場で入手可能な最高のシリコンベースの技術よりも、特定の領域あたりのオン状態抵抗 (Ron *A) が優れています**[5]**。これにより、伝導損失が減少し、その結果、はるかに高い温度での動作が可能です。出力容量 (Qoss) に蓄積された電荷に関して、GaN HEMT は、シリコン製のものよりもほぼ 1 桁優れており、SiC MOSFET の半分未満です**[5]** 。このような WBG 半導体の特性により、スイッチング損失が大幅に改善され、高いスイッチング周波数での動作が可能になり、磁性体部品の体積が減少し、それにともなって PCS も縮小します。ただし、SiC MOSFET と GaN HEMT の高速スイッチングは、大きな di/dt および dv/dt 過渡現象を生成し、高いリンギングと EMI 放射に加えて、ゲートへの誘導性および容量性フィードバックにより、電源スイッチの誤ったターンオンを引き起こす可能性があります**[6]**。そのため、絶縁型ゲートドライバ回路では寄生容量を最小限に抑えることが重要です**[7]**。セクション **2.1** で説明するように、これはパルストランスの主な欠点であり、WBG 半導体の絶縁型ゲートドライバ回路への適用を妨げる可能性があります。アイソレータデバイスの CMTI は、システムの 2 つの別々のグランド間に適用される高速過度現象中に信号の破損が発生しないようにするためにも重要です。GaN HEMT は、100 V/ns を超える超高速スルーレート過渡電圧を簡単に生成できます。これが、特に WBG 電源スイッチの出現により、CMTI が絶縁型ゲートドライバソリューションの選択時に考慮すべき重要なパラメータである理由です。EiceDRIVER™ GaN 製品ファミリ**[8]**は、高電圧 CoolGaN™ HEMT の堅牢で効率的なスイッチングを保証すると同時に、研究開発の労力を最小限に抑え、市場投入までの時間を短縮するために特別に開発された製品です。

Figure 3 に、インフィニオンの統合ガルバニック絶縁型ゲートドライバソリューションを使用した SMPS の典型的なアプリケーションダイアグラムを示します。変換ステージは、1 次側で制御されるトーテムポール PFC と、フルブリッジ(FB)同期整流器(SR)を備えた 2 次側で制御される共振 LLC コンバータで構成されます。

はじめに

グリッド接続されたトーテムポール PFC は、同じ側、つまりメインの強化絶縁バリアの 1 次側にあるコントローラから PWM 信号を受信します。隔離バリアの超低電圧(ELV)[1] 2 次側にある HMI またはその他の通信インターフェースとの接続がないため、安全のための隔離要件はありません。HS ドライバの入力から出力への電圧要件により、電気的に絶縁されたゲートドライバ IC は、レベルシフトゲートドライバの代替として、隔離要件にかかわらず、効果的に使用できます。この場合、絶縁要件は、強化された絶縁標準と比較して緩和できます。IC の絶縁は、最大 PFC 動作電圧に耐える必要があります。これは、最終的に HS ドライバの入力側と出力側の間に印加されるストレス電圧です。この絶縁要件は、HB システムの正しい機能を保証する必要があるため、「機能的絶縁」と呼ばれます。高速スイッチングレッグの CoolGaN™ 電源スイッチと位相整流 HB の CoolMOS™ SJMOSFET をそれぞれ駆動するためには、機能的に絶縁された EiceDRIVER™ GaN **1EDF5673F** と EiceDRIVER™ **2EDF7275F** を推奨します (**Figure 3** を参照)。

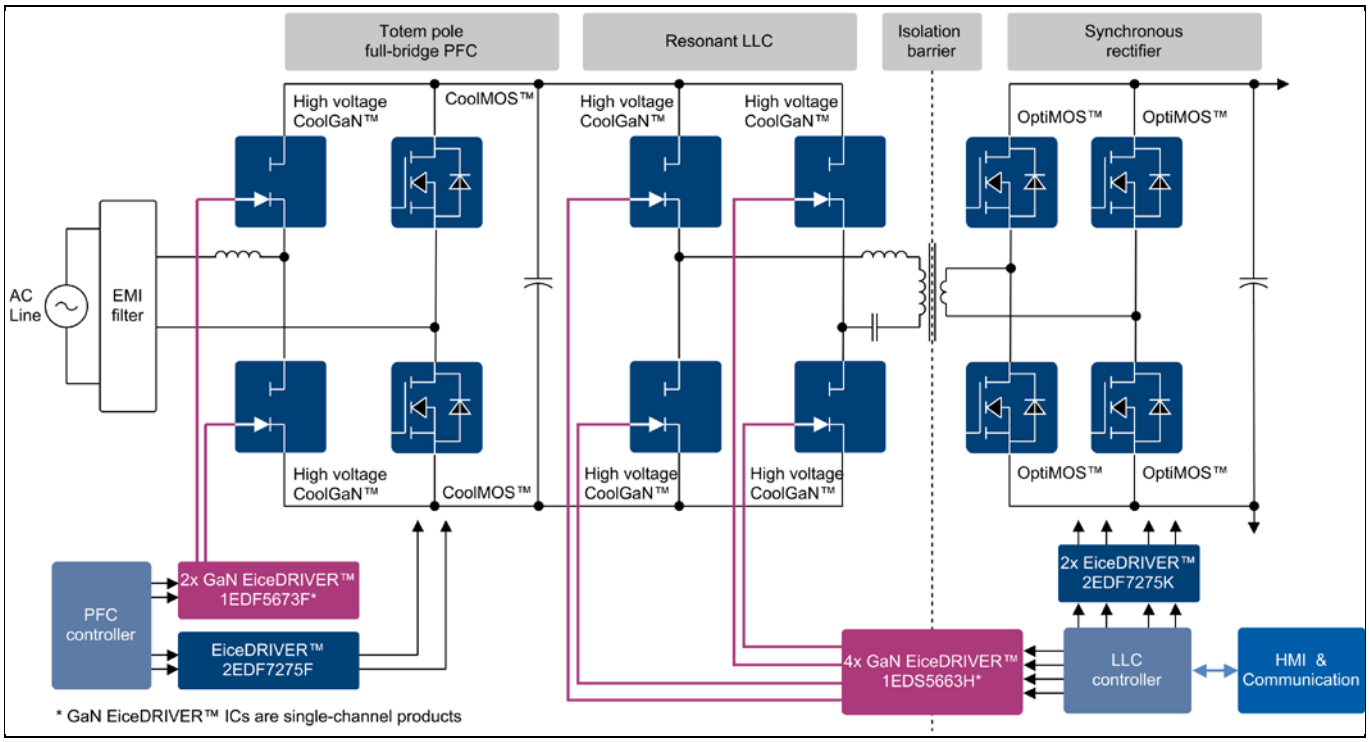


Figure 3　1 次側制御トーテムポール PFC および FB SR を備えた 2 次側制御共振 LLC コンバータ用の統合ガルバニック絶縁型ゲートドライバソリューションを使用した SMPS の典型的なアプリケーションダイアグラム

共振 LLC コンバータは、2 次側にあるコントローラから PWM 信号を受信します。このコントローラは HMI と通信インターフェースに接続されているため、共振 LLC FB との絶縁を強化する必要があります。最初のステップは、コンバータの 1 次側と 2 次側の間に通常 8 mm の間隔で、PCB 上に強化絶縁バリアを作成することです。**Figure 4** は、共振 LLC コンバータの PCB 上の強化された絶縁バリアを示しています。2 番目のステップは、コンポーネントを使用してこのバリアを越えて信号を送信し、国際規格 [2]に準拠した絶縁レベルを提供することです。このようにして、SMPS の 2 次側が AC 主電源から絶縁されたアースフリー回路であることを保証できます。

[1] ELV は、導体または導電体とアース (グランド) 間の定格供給電圧で、公称値の 50 VAC または 120V DC (リップルフリー) を超えない電源電圧です。

[2] 安全隔離規格と認証の概要は、以前のアプリケーションノート[9]に記載されています。

はじめに

EiceDRIVER™ GaN および 2EDi ファミリの強化絶縁型ゲートドライバ IC は、CoolGaN™ および CoolMOS™ パワートランジスタを駆動するために絶縁バリアを越えて実装するために適しています。LLC MOSFET のいずれかに欠陥があると、ゲートがドレインに短絡し、その結果、バルク電圧がゲートドライバ IC に印加される可能性があります。ドライバ IC は強化された絶縁バリアを越えて配置されているため、この高エネルギー障害が発生しても IC 内部の絶縁が損なわれないようにすることが、システムの安全性に直結します。EiceDRIVER™ GaN **1EDS5663H** および EiceDRIVER™ **2EDS8265H** は、CT テクノロジーによって保証された堅牢な入出力間絶縁強化を実現したゲートドライバ IC の例です。

SR の出力電圧は ELV の範囲内であるため、危険な感電のリスクは限定的です。この場合、OptiMOS™ パワーMOSFET を駆動するために必要なのは機能的絶縁だけです。SR の OptiMOS™ 電源スイッチを駆動するためには、小型の LGA-13 パッケージで提供される EiceDRIVER™ **2EDF7275K** 機能絶縁型ゲートドライバを推奨します。

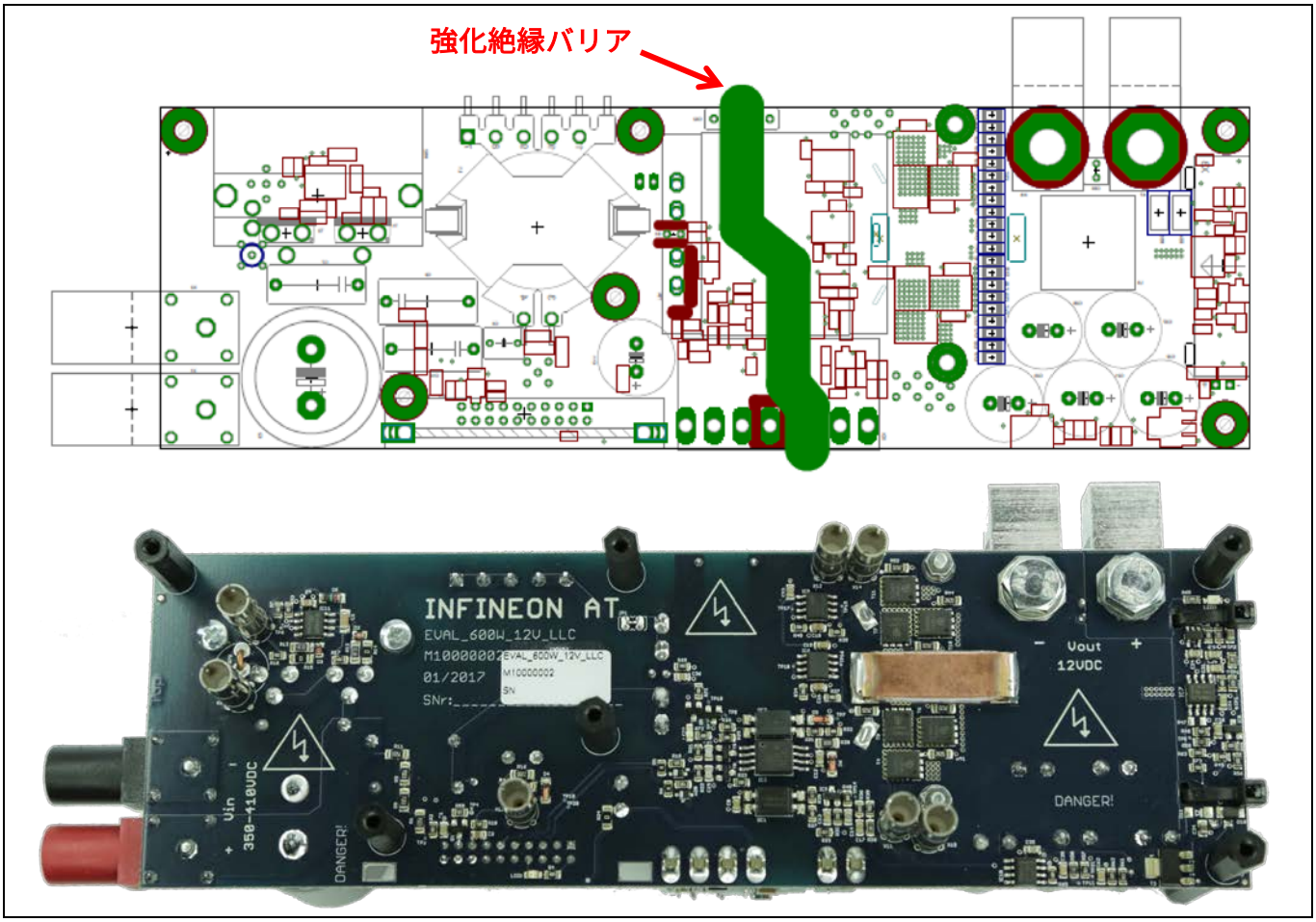


Figure 4　共振 LLC コンバータの PCB 上の強化絶縁バリアの説明図

このアプリケーションノートのセクション 2 では、最も一般的な絶縁型ゲートドライバソリューションを紹介し、それぞれの長所と短所について説明します。セクション 3 では、主要なパラメータと機能 (絶縁レベル、伝搬遅延、寄生漏れインダクタンス、寄生入出力容量、CMTI、コンポーネントのサイズと厚さ、PCB レイアウトの柔軟性とコンパクトさ) に基づいてさまざまなソリューションを比較します。最後に、まとめと主な結論をセクション 4 に示します。

2 絶縁型ゲートドライバソリューション

コントローラと電源スイッチの間に必要なガルバニック絶縁を提供しながら、HB を駆動するためにいくつかのソリューションを使用できます。ここでは、最も一般的なアプローチについて、それぞれの長所と短所とともに詳しく説明します。ソリューション A はパルストランスに基づいており、通常、IGBT および SJ MOSFET を駆動するために使用されます。ただし、寄生インダクタンスと寄生容量のため、パルストランスは、高い di/dt および dv/dt の過渡現象が発生するアプリケーションで SiC MOSFET および GaN HEMT を駆動するためには適しません。別の方法として、*ソリューション B から F* は、絶縁型ゲートドライバ IC とデジタルアイソレータに基づいているため、SJ MOSFET、SiC MOSFET、および GaN HEMT を使用するアプリケーションに対して強くなります。これら最新の絶縁型ゲートドライバソリューションは、機能的、基本的または強化された絶縁レベルを備えた高電力密度設計を可能にします。

2.1 ソリューション A – パルストランス

HB を駆動するための主流のソリューションの 1 つは、パルストランスをベースにしたものです。このトランスは、コントローラと HB の電源スイッチの間にガルバニック絶縁を提供します。基本的な絶縁および強化絶縁アプリケーションの場合、パルストランスは絶縁バリアを挟んで PCB に取り付けられます。このアプリケーションにおけるパルストランスの主な利点の 1 つは、MOSFET を駆動するための絶縁型 DC-DC 電源が不要なことです。**Figure 5** に示すように、デュアルチャネル LS ドライバ IC を使用して、電源スイッチのゲート容量を充電するために必要な大電流を供給します。ゲートドライバ IC には、パルストランスの 1 次側を差動駆動するためのソース/シンク出力が必要です。OUTA は、PWM の最初の半サイクル中にアクティブになり、パルストランスの 1 次巻線の両端に正の電圧を生成します。PWM の残りの半サイクルでは、同じ期間に OUTB がアクティブになり、1 次巻線に負の電圧が供給されます。トランスの磁化電流がゲート電流に追加されるため、ドライバの出力電流は極性を変えることができます。したがって、ドライバ IC の出力段は、パルストランスと結合したときに双方向電流を処理できる必要があります。EiceDRIVER™ **2EDN [10]**は、出力段にダイオードを内蔵しており、高い逆電流に耐え、このアプリケーションで高い堅牢性を保証します**[11]**。さらに、ソース/シンク電流能力は最大 5A/5A (パッケージによって異なります) になり、SJ MOSFET、SiC MOSFET および GaN HEMT のさまざまな $R_{DS(on)}$ クラスの要求に適合します。

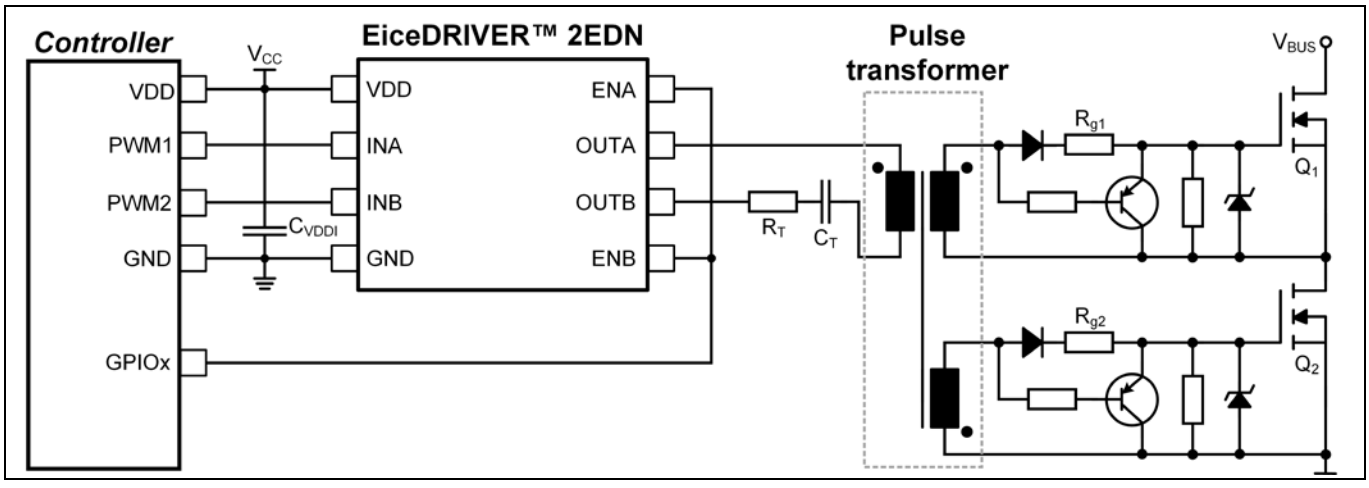


Figure 5 デュアルチャネル LS ドライバ IC とパルストランスを用いたソリューション A

磁化インダクタンスの両端に印加される電圧・時間積は、コア磁束を相殺するために、任意の 2 つの連続する半サイクルで常に対称である必要があります。これにより、ターンオンとターンオフに同じ駆動電圧を使用する場合、デューティサイクルが最大 50%に制限されます。50%の一定デューティサイクルで動作する LLC トポロジの場合、これは大きな問題ではありません。しかし、75%から 85%の範囲のデューティサイクルで動作する 2 次側の FB SR の場合、パルストランスに基づくソリューションは使用できません**[12]**。さらに、特定のパルストランスの場合、電圧・時間積の制限によるコアの飽和を回避す

るために、最小スイッチング周波数が制限されます。たとえば、GT06-111-100 [13]の E-T 積は 100V-µs です。これは、12V の駆動電圧の場合の最小スイッチング周波数が 60kHz であることを意味します。したがって、スイッチング周波数が低い場合は、E-T 積が高く、よりかさの張ったパルストランスが必要です。一般に、パルストランスのスイッチング周波数は 40 kHz～1 MHz の範囲に制限されています。

C_T は通常、小さな電圧・時間積の非対称性による DC 磁束の「偏移」を防ぐために、変圧器の 1 次巻線と直列に接続されます。しかし、この手法では、デューティサイクルの非対称性による磁束の飽和を防ぐことはできません。さらに、1 次巻線の DC 抵抗が比較的低いため、DC 磁化電流成分に関連する電圧降下は、通常、コアが飽和に達するまで電圧・時間積の非対称性をキャンセルするために十分ではありません。そのため、抵抗 R_T も変圧器の 1 次巻線と直列に接続され、DC 磁化電流成分に関連する電圧降下を増加させ、電圧・時間積の非対称性のキャンセルを促進します。

漏れインダクタンス L_{LK} は、このドライバソリューションの性能に大きな影響を与える可能性のあるパルストランスのもう 1 つの重要なパラメータです。これは主に、磁気コアの使用可能なウィンドウ領域内に巻線を配置する方法に依存します。パルストランスの L_{LK} は、通常、1 次インダクタンスの約 0.5% であり、数十 µH に簡単に達する可能性があります。これは、急速に変化する信号に対して比較的高いインピーダンスを示します。トロイダルコアを使用すると、他のコア形状と比較して漏れインダクタンスを大幅に減らせますが、それでも通常は 300nH を超えます。トランスの入出力間伝搬遅延は漏れインダクタンスに直接関係するため、最小化する必要があります。1 例として GT06-111-100 パルストランス (トロイダルコアをベースにしたもの) と 600V CoolMOS™ CFD7SJ MOSFET IPB60R105CFD7 [14]を考えてみましょう。

V_{CC} = 12 V

L_{LK} = 470 nH

$R_{DS(on)}$ = 105 mΩ, Q_{gs} = 10 nC, Q_{gd} = 14 nC

L_{LK} はゲートループ内にあるため、di/dt は 25.5mA/ns 程度に制限されます。ゲート抵抗が電流の上昇を制限していないと仮定すると、Q_{gs} を充電してミラープラトーに到達するまでに約 28ns かかります。LLC などの共振コンバータでは、ZVS 条件下でターンオンが発生し、ミラープラトーに達した時点でスイッチがオンであると見なされます。ハードスイッチングアプリケーションでは、ミラープラトーの終端に到達するために追加充電をする必要があります。この場合、Q_{gd} を完全に充電するまでにはさらに 15ns かかります。したがって、ハードスイッチングアプリケーションで SJ MOSFET を完全にオンにするまでに約 43ns かかります。伝搬遅延が 19ns の EiceDRIVER™ **2EDN** を想定すると、パルストランスに基づくこのソリューションでは、SJMOSFET をオンにするためにソフトスイッチングアプリケーションで約 47ns、ハードスイッチングアプリケーションで約 62ns が必要です。

対照的に、絶縁型ゲートドライバ IC をベースにしたソリューションを使用する場合、ゲートループインダクタンスは主に PCB レイアウトに依存します。総ゲートループインダクタンスの一般的な値は 10nH です。したがって、大幅に高い di/dt 過度現象により、C_{gs} および C_{gd} の充電が非常に速くなり、パルストランスソリューションと比較した場合、充電時間はほとんど無視できます。

HS 巻線と LS 巻線の伝搬遅延の不一致に起因するスイッチの相互伝導に関連する問題を回避するために、漏れインダクタンスも最小限に抑える必要があります。正確なタイミングを確保するために、パルストランスの製造公差は厳しくする必要があります。さらに、漏れインダクタンスに流れる電流の di/dt が大きいため、リンギングが発生する可能性があります。これにより、ゲートが誤ってオンになり、最終的に DC リンク (V_{BUS}) がシュートスルーし、最終的には HB MOSFET が損傷する可能性があります。したがって、パルストランスの使用は、過渡電流が比較的遅いアプリケーションに限定されます。

さらに、パルストランスは、巻線間寄生入出力容量 (C_{IO}) が高くなります。位相ノードの高いスルーレート過渡電圧 (dv/dt) により、変位電流が誘導され、C_{IO} を介して絶縁バリアを通過します。**Figure 6** に示す

ように、この電流は LS ドライバ IC の出力段を循環し、誤ったトリガーやシュートスルーイベントのリスクを生み出します。その結果、C_{IO} はこのソリューションの CMTI を制限します。[15]によると、パルストランスの CMTI 機能は約 50 V/ns に制限されます。したがって、パルストランスの使用は、過渡電圧が比較的遅いアプリケーションに限定されます。

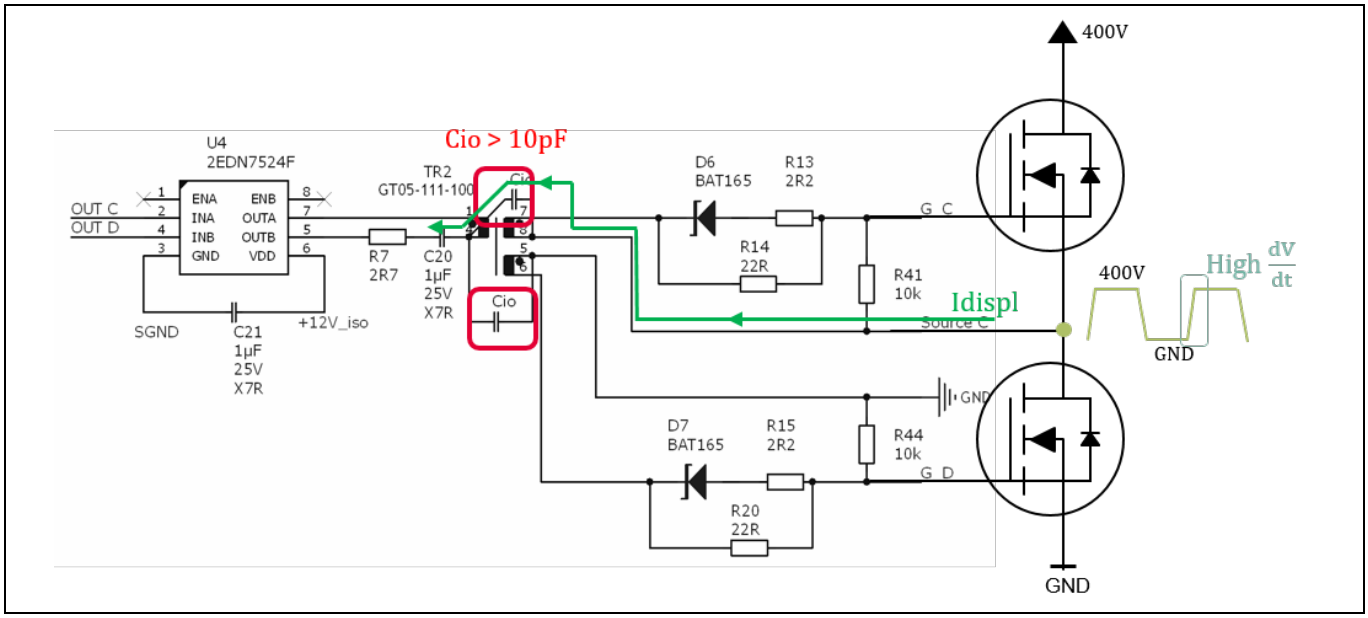


Figure 6　C_{IO} を介して絶縁バリアを通過し、*ソリューションA* の CMTI 機能を制限する誘導変位電流

パルストランスの磁気コアと絶縁巻線には比較的大きなパッケージが必要であり、ゲートドライバ IC やその他のディスクリートコンポーネントと組み合わせると、PCB レイアウトが困難になり、多くの高密度アプリケーション[16]には大きすぎる可能性がある、かさ張ったソリューションが作成されます。さらに、トランスの高さは、SMD コンポーネントのみを使用するパワーモジュールを並列に使用する薄型 SMPS の現在の傾向には適していません。かさ張ったパルストランスを駆動回路に使用する場合、SMD 電源スイッチの上面冷却も実装が困難です。最後に、パルストランスは、動作温度による磁気特性の変化や老化の加速に悩まされます。これは、たとえば最大 175°Cの接合部温度で動作可能な Infineon CoolSiC™ 炭化ケイ素 MOSFET テクノロジー[17]を使用して高温で動作するような、高密度電力変換器で特に重要になる可能性があります。

2.2　ソリューション B – デュアルチャネル絶縁型ゲートドライバ IC

ガルバニック絶縁は、たとえばインフィニオンの CT 技術を使用してゲートドライバ IC に統合できます。2 つのオンチップトランスコイル間の距離が短いため、磁気コアは必要ありません。このテクノロジーを使用すると、機能的、基本的または強化された絶縁レベルを実現できます。基本的および強化された絶縁アプリケーションの場合、ゲートドライバ IC のパッケージには、絶縁バリアを越えて取り付けるために十分な沿面距離とクリアランス距離があります。**Figure 7** に、デュアルチャネル絶縁型ゲートドライバ IC (EiceDRIVER™ **2EDS8265H** など)に基づく回路図を示します。HS チャネルには、フローティング グランド (HB のフェーズノード) を基準とする電源電圧が必要です。この電源装置は、*ソリューションA* と比較して、少数の安価な受動部品追加のみを必要とするブートストラップ回路 (D_B、R_B、C_B) を使用して実装できます。あるいは、絶縁型の DC-DC 電源装置を使用できます、これは一般的に高価ですが、より統合されたソリューションです。

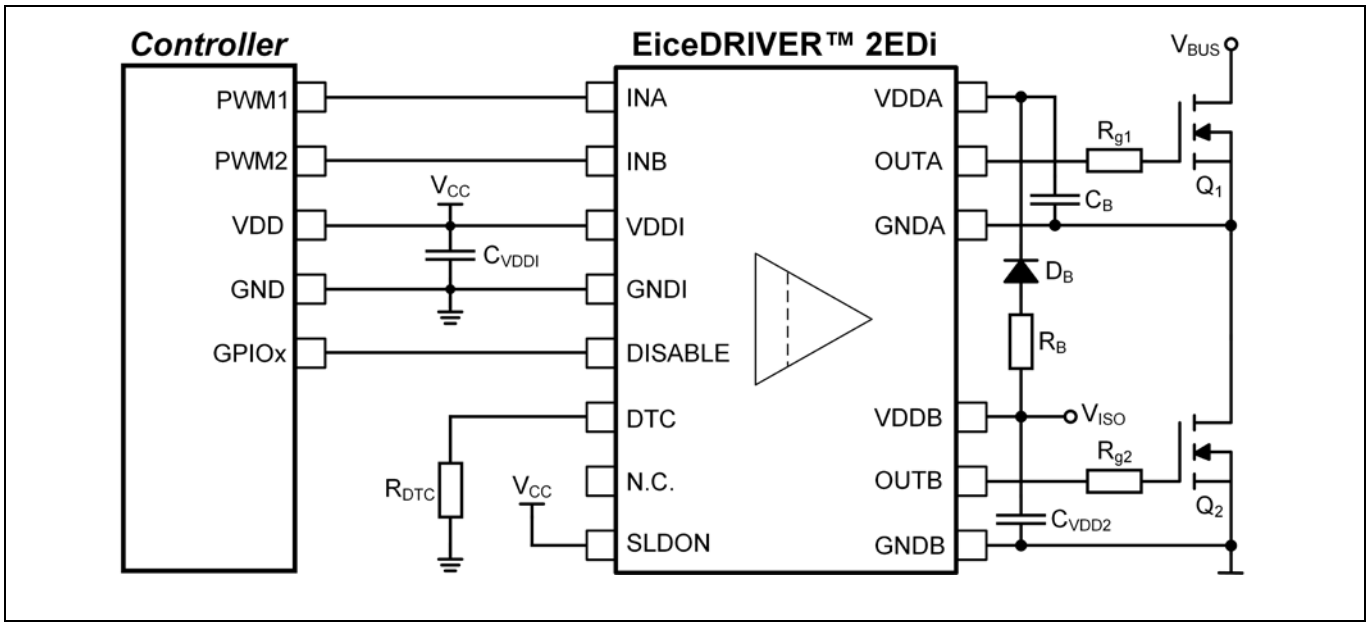


Figure 7　デュアルチャネル絶縁型ゲートドライバ IC を備えたソリューション B

EiceDRIVER™ **2EDi [4]**は、CT テクノロジーによって機能的 (**2EDFx**) または強化された (**2EDSx**) 入出力絶縁を提供するデュアルチャネル分離ゲートドライバ IC のファミリです。**2EDi** ゲートドライバ IC は、高い駆動電流能力、優れた CM 除去、および高速信号伝搬により、高速スイッチング電力変換システムで中電圧から高電圧の MOSFET を駆動するために特に適します。伝搬遅延はパルストランス (*ソリューション A*) と同等かそれよりも優れており、チャネル間不整合も最大でも 3ns と、広範囲の周囲温度で正確なタイミングと信頼性の高い動作を保証します。CMTI は、ゲートドライバの堅牢性を決定する重要なパラメータです。CT の構造と実装された通信プロトコルにより、**2EDi** ゲートドライバ IC の CMTI 機能は 150 V/ns を超え**[18]**、SJ MOSFET、SiC MOSFET、および GaN HEMT を安全に駆動できます。

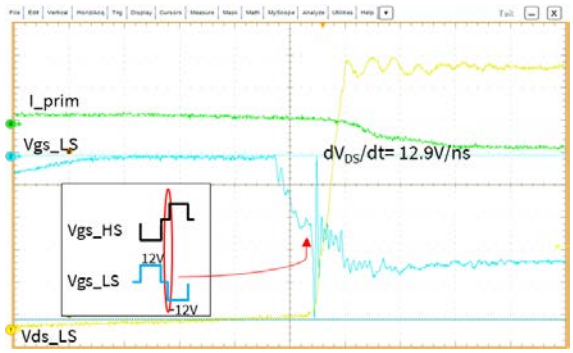
CT テクノロジーに基づく製品は、ゲートループに大きな寄生インダクタンスを発生しないため、HB のスイッチングイベント中に誘導されるノイズはほとんど無視できます。これは 800W ZVS PSFB 評価ボードの 2 つのバージョン**[8][19]**と、次のゲートドライバソリューションを使用して評価されます。

- GT05-111-100 パルストランスと EiceDRIVER™ **2EDN7524F** ゲートドライバ IC (*ソリューション A*)
- EiceDRIVER™ **2EDS8265H** 強化絶縁型ゲートドライバ IC (*ソリューション B*)

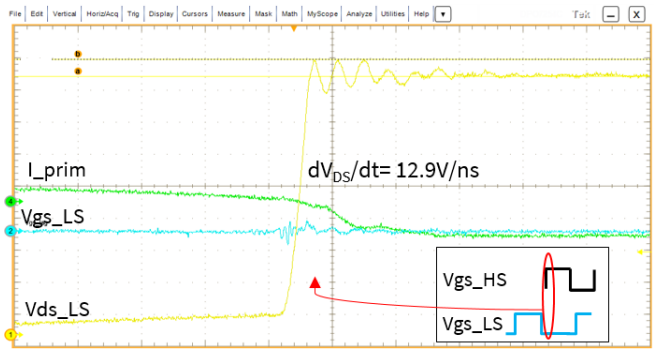
Figure 8 は、HS MOSFET のハードターンオン遷移 (負荷 10A) 時の LS MOSFET のゲートからソースへの電圧を測定することによって 2 つのバージョンの結果を比較します。ボードの 2 つのバージョン間の比較を公正に行うために、実験では dV_{DS}/dt の遷移速度を同じ 12.9V/ns にします。

パルストランスに基づく駆動回路 (*ソリューション A*) は、ゲートループに大きな寄生インダクタンスを発生し、ゲート-ソース間およびゲート-ドレイン間容量との共振によりリンギングを発生させます。**Figure 8**(a)に示すように、LS MOSFET の V_{GS} に誘導されるノイズは、スイッチ素子のしきい値電圧 ($V_{(GS)th}$ = 4 V) を大幅に上回ります。重大な誘導ノイズによる HB の相互伝導を回避するために、パルストランスボードにバイポーラ電圧駆動方式が実装されました。しかし、バイポーラ電圧動作を使用すると、駆動損失が大きくなり、コンバータ全体の効率に影響を与えます。

逆に、**Figure 8**(b)から明らかなように、EiceDRIVER™ **2EDS8265H** 強化絶縁型ゲートドライバ (*ソリューション B*) では、このスイッチングイベント中に誘導されるノイズは、ほとんど無視できます。これにより、HB での再ターンオンとその結果としての相互伝導のリスクがないため、ユニポーラ電圧での駆動回路の実装が可能です。さらに、**2EDS8265H** 駆動ソリューションで得られる低ノイズは、ゲート抵抗を減らすことによって dV_{DS}/dt を増加させる余裕を提供し、それによってスイッチング過度現象を高速化し、結果的にコンバータの堅牢性と信頼性を損なうことなく効率を向上させます。



(a) GT05-111-100 パルストランスと EiceDRIVER™ 2EDN7524F



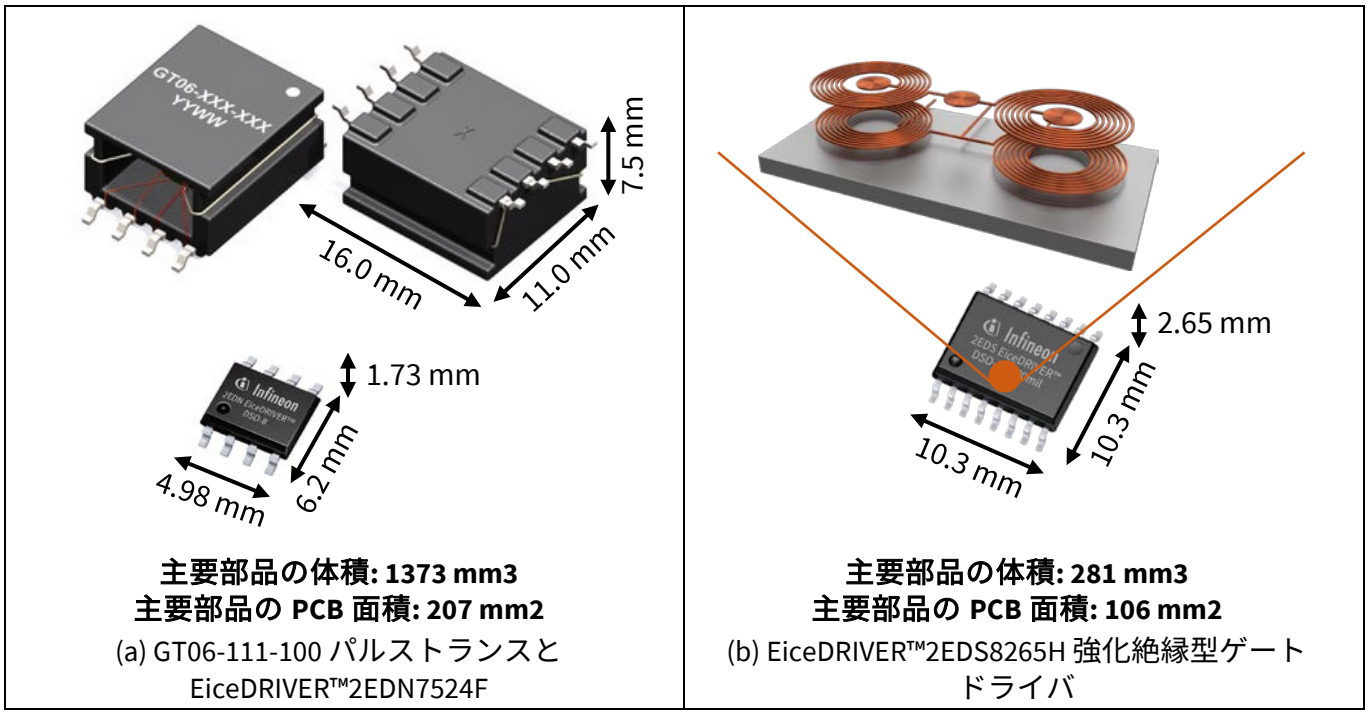
(b) EiceDRIVER™ 2EDS8265H 強化絶縁型ゲートドライバ

Figure 8　800 W ZVS PSFB 評価ボードの HSMOSFET のハードターンオン遷移 (10A 負荷) 中のゲート電圧ノイズ[8][19]: LS MOSFET のゲート-ソース間電圧[シアン]、そのドレイン-ソース間電圧[黄]と主変圧器の電流[緑]。(a) GT05-111-100 パルストランスと EiceDRIVER™ 2EDN7524F (*ソリューションA*) を備えたボード。(b) EiceDRIVER™ 2EDS8265H 強化絶縁型ゲートドライバを備えたボード (*ソリューションB*)。

CT は飽和の影響を受けにくいため、PWM 信号のデューティサイクルは 0～100 パーセントの全範囲をカバーできます。さらに、ゲートドライバ IC を介して連続的なオンまたはオフの PWM 信号を送信することも可能です。最大スイッチング周波数は通常、最大 10MHz まで上げられます。

デュアルチャネルドライバは、デッドタイムコントロール(DTC)やシュートスルー保護 (STP) などの追加機能も提供します。これは、クロスコンダクター、オーバーラップ、またはインターロック保護とも呼ばれます。コントローラからの PWM 信号に追加される固定デッドタイムは、外部抵抗 (R_{DTC}) を介してプログラムできます。STP は、コントローラが誤った PWM 信号を生成した場合に備えて、追加の安全層をもたらし、変換システムの信頼性を高めます。

Figure 9 に示すように、*ソリューションA* と比較した場合、EiceDRIVER™ **2EDS8265H** 強化絶縁型ゲートドライバを使用することで、主要コンポーネントの体積を 75%以上削減できます。明らかにパルストランスは、PCB レイアウトやコンバータの機械設計に関していくつかの制約を生じる、かさ張ったコンポーネントです。PCB 関しては、*ソリューションB* は、ドライバ IC のサイズが小さく、追加のコンポーネントも少数しか必要としないため、最もコンパクトな設計を保証できます。さらに、ドライバ IC の厚みが薄いため、SMD コンポーネントのみを使用してパワーモジュールを並列に使用する薄型 SMPS に適しています。最後に、CT を使用しているため、EiceDRIVER™ **2EDi** 製品は優れた温度安定性を提供します。したがって、デュアルチャネル絶縁型ゲートドライバ IC に基づく *ソリューションB* は、SJ MOSFET、SiC MOSFET、および GaN HEMT を使用する高密度電力変換アプリケーション向けの高度に統合された信頼性の高いソリューションです。



主要部品の体積: 1373 mm3
主要部品の PCB 面積: 207 mm2
(a) GT06-111-100 パルストランスと EiceDRIVER™2EDN7524F

主要部品の体積: 281 mm3
主要部品の PCB 面積: 106 mm2
(b) EiceDRIVER™2EDS8265H 強化絶縁型ゲートドライバ

Figure 9 (a) GT06-111-100 パルストランスベースの *ソリューション A* および (b) EiceDRIVER™ 2EDS8265H ベースの *ソリューション B* の主要部品の寸法、体積、および PCB 面積

2.3 ソリューション C – デジタルアイソレータとデュアルチャネル絶縁型ゲートドライバ IC

デジタルアイソレータをデュアルチャネル絶縁型ゲートドライバ IC と組み合わせることにより、異なるシステム分割を検討できます。このドライバソリューションを使用する典型的なアプリケーションは、絶縁型 DC-DC テレコム ブリック パワーモジュールです。コントローラは、基本的な絶縁または強化された絶縁を提供するデジタルアイソレータによって絶縁バリアを越えて送信される PWM 信号を生成します。このアプローチにより、ドライバ IC を HB のすぐ近くに配置できるため、ゲートループの寄生インダクタンスが減少します。**Figure 10** に、*ソリューション B* と比較した場合に、唯一の追加コンポーネントとしてデジタルアイソレータを使用した回路図を示します。基本的な絶縁または強化された絶縁はデジタルアイソレータによってすでに保証されるため、ゲートドライバ IC (EiceDRIVER™ **2EDF7275F** など) には、LS と HS の両方の電源スイッチを駆動するための機能的な絶縁と十分なチャネル間沿面距離が必要です。この構成により、設計が PCB レイアウトにコンポーネントを配置する際の柔軟性が高くなります。

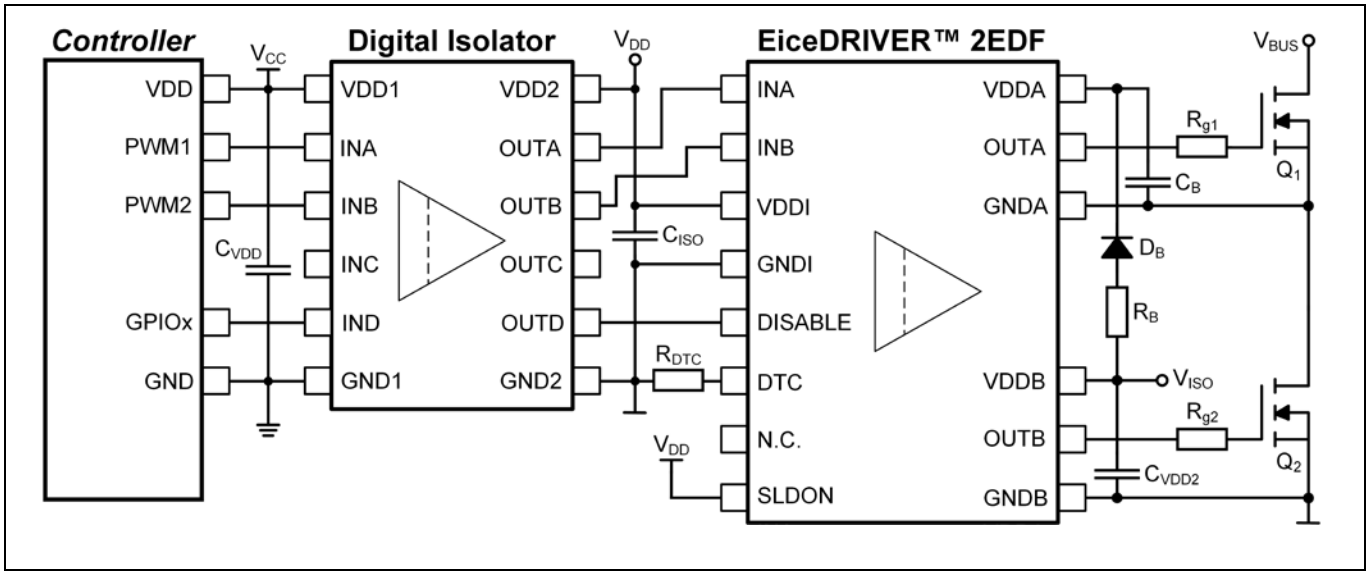


Figure 10　デジタルアイソレータとデュアルチャネル絶縁型ゲートドライバ IC のソリューション C

EiceDRIVER™ **2EDFx** は、**2EDi** 製品ファミリに属する機能絶縁型デュアルチャネルゲートドライバ IC です **[4]**。このドライバ IC は、LGA-13 (5x5 mm) および DSO/SOIC-16 150 mil (10x6 mm) パッケージで提供されています。どちらのバージョンも 1500V DC 機能絶縁を特長とし、最大 510V_{RMS} の動作電圧をサポートしています。ソース/シンク電流能力に関しては SJ MOSFET、SiC MOSFET、および GaN HEMT のさまざまな $R_{DS(on)}$ クラスのニーズに合わせて 4A/8A と 1A/2A の両方が用意されます。

2.4　ソリューション D – 2 つのシングルチャネル絶縁型ゲートドライバ IC

システムパーティショニングの別のソリューションは、**Figure 11** に示すように、2 つのシングルチャネル絶縁型ゲートドライバ IC (EiceDRIVER™ **1EDB8275F** など) を使用することです。これは *ソリューション B* の代替案で、HS スイッチ用に 1 つの専用ゲートドライバを使用し、LS スイッチ用にもう 1 つのドライバ IC を使用します。設計者がドライバ IC をスイッチ素子の近くに配置しやすくすることで、PCB レイアウトの柔軟性が向上します。さらに、スイッチごとに専用のドライバを使用することで、トレース ルーティング プロセスも簡素化できます。

今日、屋外通信スモールセルには、薄型で高電力密度の SMPS が求められます。電源は、ポールまたは壁の通信機器の近くに取り付けられます。そのため、SMPS は目立たないように小型で、設置対象への負担軽減と設置作業を容易にするために軽量である必要があります。低頻度保守の要求 (運用費削減)、IP65 ハウジングの必要性から SMPS は対流/ベースプレート冷却 (ファンレス) で運用できる必要があります。したがって、最大負荷時の発熱を低減するようにパワーステージを設計する必要があります。2 つの方法が考えられます。

- 同じ P_{out} で強制冷却の場合使用されるものと比較して $R_{DS(on)}$ の低いパワースイッチ
- より $R_{DS(on)}$ の高いスイッチ素子のインターリーブ/並列化と専用トポロジの使用。

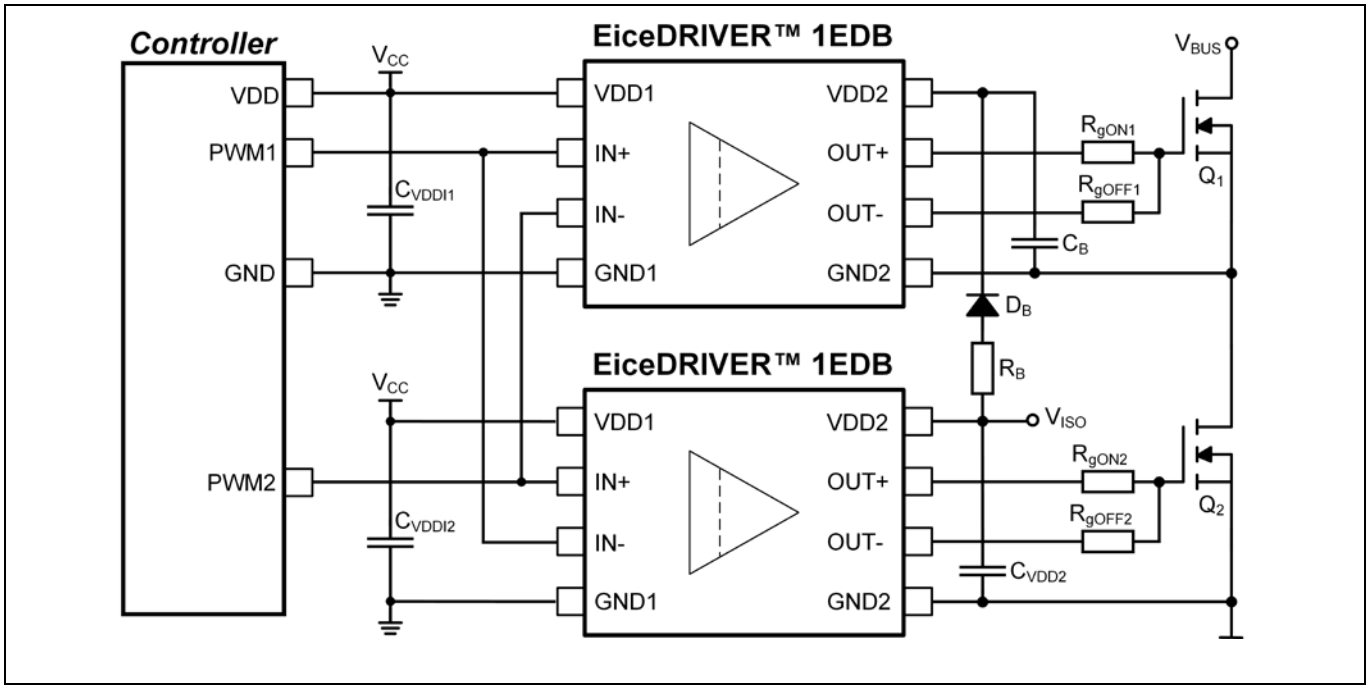


Figure 11　STP を備えた 2 つのシングルチャネル絶縁型ゲートドライバ IC を備えたソリューション D

ファンレス SMPS で並列電源スイッチのアレイを駆動する場合は、HS 専用のゲートドライバ IC と LS 専用のゲートドライバ IC を用意することを推奨します。このアプローチは、電力ループに関連する寄生インダクタンスを低減するためのパターンレイアウトに柔軟性を与えます。さらに、デュアルチャネルゲートドライバ IC と比較して、電源スイッチの全ゲートのトレース配線も簡素化できます。

EiceDRIVER™ **1EDB** [20]は、分割出力と大電流駆動機能を備えたシングルチャネル絶縁型ゲートドライバ IC のファミリです。これらの機能は、電源スイッチの駆動回路を並列に最適化するための鍵です。分割出力 (OUT+ および OUT-) により、お客様はターンオンとターンオフに異なるゲート抵抗を使用できます。これにより、単一出力のゲートドライバを使用するときにこの柔軟性を提供するために通常使用される 1 つの外部ダイオード (追加コストと PCB スペース) を節約できます。さらに、高いソース/シンク電流容量 (4A/8A) により、高速スイッチング PCS で複数の中電圧から高電圧の SJ MOSFET、SiC MOSFET、または GaN HEMT を並列に駆動できます。[21]で詳しく説明されるように、発振を防ぐために必要なダンピングとゲートデカップリングを提供するために、各電源スイッチに個別のゲート抵抗を使用することを推奨します。

HS と LS ゲートドライバ IC 間の伝搬遅延の一致も、HB での相互伝導を回避するために重要です。EiceDRIVER™ **1EDB** は、伝播遅延の変動が小さい (+6/-4 ns) ため、広範囲の周囲温度で正確なタイミングと信頼性の高い動作を保証します。さらに、このゲートドライバ IC には、STP を実現するために **Figure 11** に示すように接続できる非反転および反転入力 (IN+ および IN-) があります。この機能は、コントローラが誤った PWM 信号を生成した場合に備えて追加の安全層を提供し、このようにして PCS の堅牢性を向上させます。

2.5　ソリューション E – シングルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC

機能的な絶縁のみが必要なアプリケーションでは、LS 電源スイッチの駆動に非絶縁型ゲートドライバ IC を使用できます。これで、より小さなパッケージのドライバ IC を使用できるようになり、スペースの制約が厳しいアプリケーションに有効です。たとえば、1 次側 PWM コントローラによって制御される LLC コンバータは、基本的な絶縁または強化絶縁が必要ないため、このソリューションを使用できます。

Figure 12 に、シングルチャネル絶縁型ドライバ IC (EiceDRIVER™ **1EDB8275F** など) と、真性差動入力を備えた非絶縁型ゲートドライバ IC (EiceDRIVER™ **1EDN7550B** など) を使用したこのソリューションの回路図を示します。

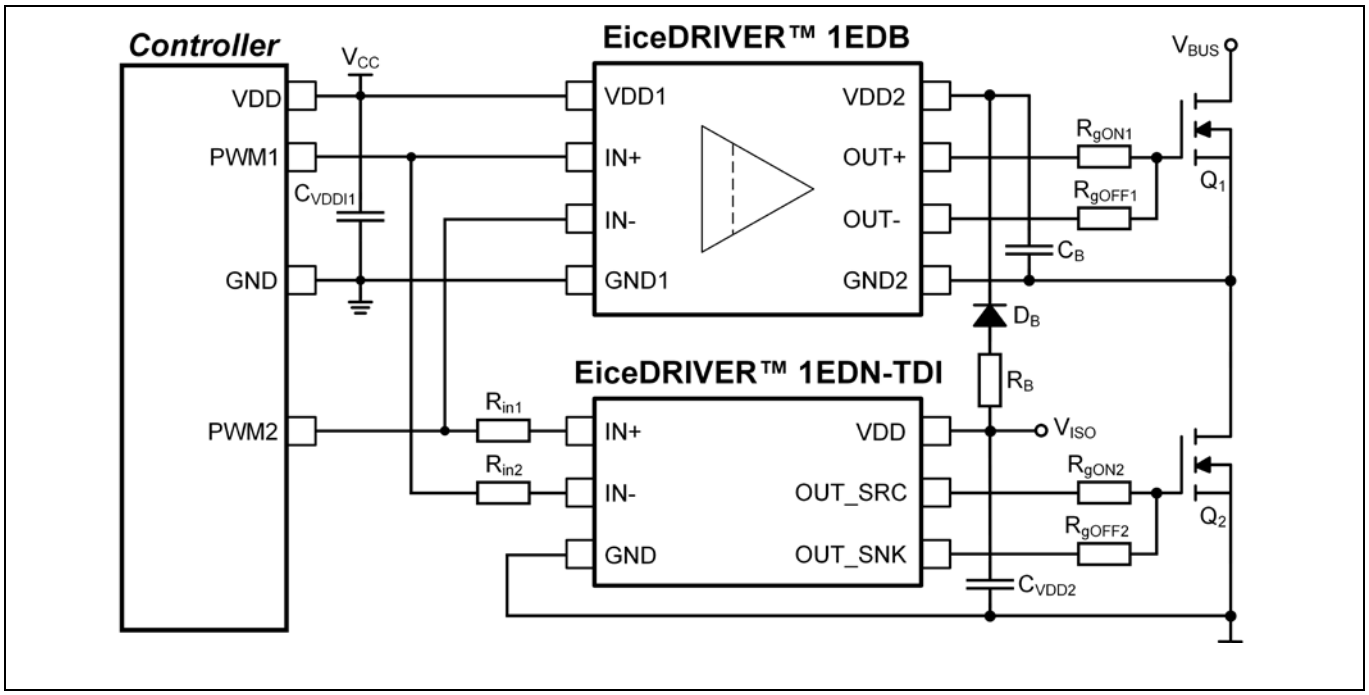


Figure 12　シングルチャネル絶縁ドライバ IC と TDI 非絶縁型ゲートドライバ IC を使用した ソリューション E

EiceDRIVER™ **1EDN-TDI** [22]は、SJ MOSFET の誤トリガーを防止する真性差動入力 (TDI) を備えたシングルチャネル LS ゲートドライバのファミリです。制御信号入力は、グランド電位にほとんど依存しません。入力ピン (IN+ と IN-) 間の電圧差のみが関係します。したがって、このドライバ IC は、AC および DC グランドシフトを伴うアプリケーションで堅牢なソリューションで、以下の入力電圧範囲で使用可能です。

- 3.3V PWM 信号の場合、最大 ±150V の動的コモンモード範囲 (CMR)
- 3.3V PWM 信号の場合、最大 -72V/+84V の静的 CMR

これにより、誤ったトリガーのリスクが排除されるため、ドライバとコントローラのアース間に電圧差が見られるすべてのアプリケーションで大きなメリットが得られます。これは、次のようなシステムで一般的な問題です。

- 4 ピン パッケージ (ケルビンソース接続)
- 大きい寄生 PCB インダクタンス (長距離、単層 PCB)
- バイポーラ電圧駆動方式

EiceDRIVER™ **1EDB** と同様に、EiceDRIVER™ **1EDN-TDI** は、分割出力、高いソース/シンク電流容量 (4A/8A)、および同じ入出力間伝搬遅延(45 ns)を提供します。そのため、両方のドライバ IC の組合せは、機能の絶縁だけを必要とする HB アプリケーションに最適です。このハイブリッド構成は、SJ および SiC MOSFET だけでなく、GaN HEMT の高電圧ハーフブリッジにも適します[23]。

2.6 ソリューション F – デュアルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC

システム分割の別のソリューションは、デュアルチャネル絶縁型と 2 つの非絶縁型ゲートドライバ IC を使用することです。**Figure 13** に、このソリューションの回路図を示します。ここでは、EiceDRIVER™ **2EDS [4]**が必要な強化絶縁を提供するために PCB の絶縁バリアを挟んで実装されます (たとえば、2 次側から制御される LLC コンバータ)。さらに、このドライバ IC は、コントローラからの PWM 信号に DTC 機能を追加する構成も可能にします。加えて、STP は、コントローラが誤った PWM 信号を生成した場合に備えて、追加の安全層をもたらし、変換システムの信頼性を高めます。

ゲートループの寄生インダクタンスを低減するために、専用の非絶縁型ゲートドライバ IC が各電源スイッチの近くに配置されます。EiceDRIVER™ **1EDN-TDI [22]**は、小型パッケージ (SOT-23-6 および TSNP-6) で提供され、動的 CMR が高く、HS アプリケーションでも使用できるため、この目的に最適です。また、分割出力により異なるゲート抵抗を適用してターンオンおよびターンオフの性能を最適化する柔軟性を提供します。さらに、高いソース/シンク電流容量 (4A/8A) により、高速スイッチング電力変換システムで、複数の中電圧から高電圧の SJ MOSFET、SiC MOSFET、または GaN HEMT の駆動が可能です。最後に、真性差動入力は、パワースイッチの誤トリガーを防ぎます。これは、フェーズノードの遷移が高速の GaN ベースのアプリケーションでは特に重要です。

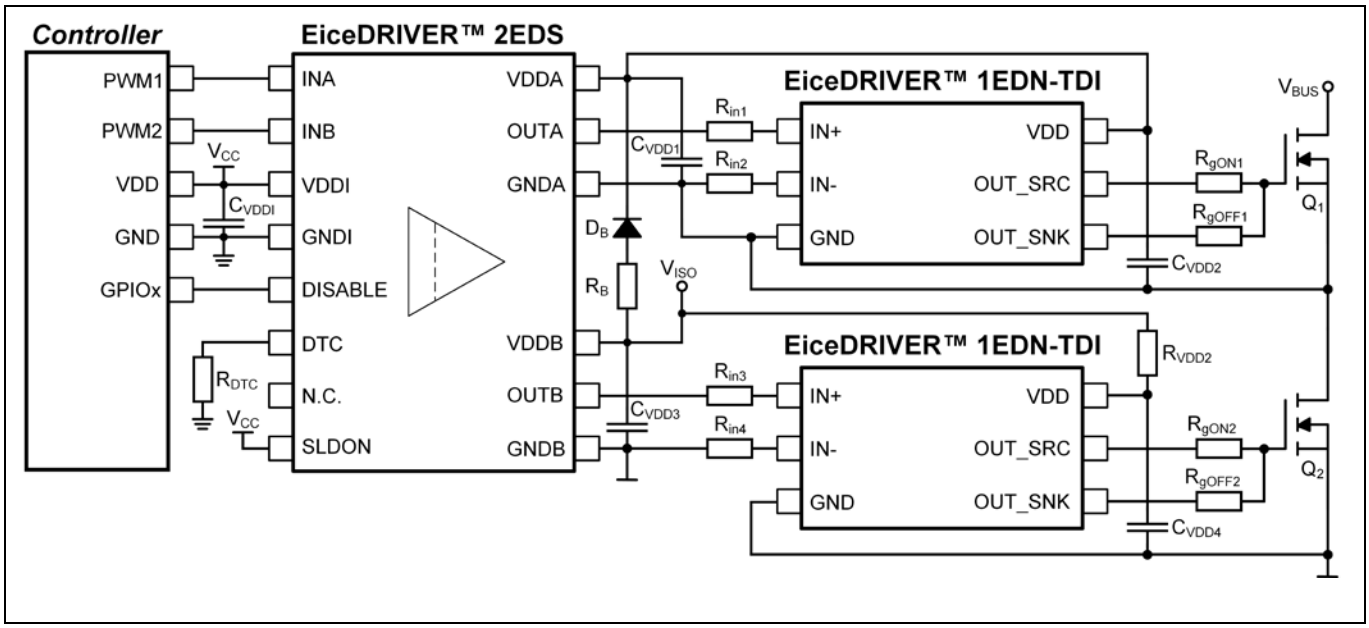


Figure 13 デュアルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC を備えたソリューション F

3 絶縁型ゲートドライバソリューションの比較

前のセクションでは、それぞれの絶縁型ゲートドライバソリューションについて説明しました。**Table 1** に詳細を示したように、主なパラメータと機能に基づいて、それらを比較することが重要です。HB 用の絶縁型ゲートドライバソリューションとして、最良 (緑)、平均 (青)、最悪 (赤)の配色を使用します。

Table 1 HB の絶縁型ゲートドライバのさまざまなソリューション間の比較

項目	ソリューション A パルストランス/以前のソリューション	ソリューション B デュアルチャネル絶縁型ゲートドライバ IC	ソリューション C デジタルアイソレータとデュアルチャネル絶縁型ゲートドライバ IC	ソリューション D 2 つのシングルチャネル絶縁型ゲートドライバ IC	ソリューション E シングルチャネル絶縁型ドライバ IC および TDI 非絶縁型ゲートドライバ IC	ソリューション F デュアルチャネル絶縁型ドライバ IC と TDI 非絶縁型ゲートドライバ IC
絶縁レベル	強化、基本または機能	強化、基本または機能	強化、基本または機能	強化、基本または機能	機能	強化、基本または機能
伝播遅延	≥ 35 ns	≈ 35 ns	≈ 50 ns	≈ 45 ns	≈ 45 ns	≈ 80 ns
寄生漏れインダクタンス(L_{LK})	≥ 300 nH	該当なし	該当なし	該当なし	該当なし	該当なし
入出力寄生容量(C_{IO})	≥ 10 pF	≤ 2 pF	≤ 1 pF	≤ 2 pF	≤ ～2 pF	≤ 2 pF
CMTI	≥ 50 V/ns	≥ 150 V/ns	≥ 150 V/ns	≥ 150 V/ns	≥ 150 V/ns	≥ 150 V/ns
デューティサイクル	≤ 50%	0～100%	0～100%	0～100%	0～100%	0～100%
Transformer saturation	有り	無し	無し	無し	無し	無し
スイッチング周波数	40 kHz～1 MHz	0～10 MHz	0～10 MHz	0～10 MHz	0～10 MHz	0～10 MHz
コンポーネントサイズ	大	小	小	小	小	小
コンポーネントの厚さ	大	小	小	小	小	小
PCB レイアウトの柔軟性	悪い	中	高	高	高	最高
PCB レイアウトのコンパクトさ	悪い	高	中	高	最高	中
絶縁電源の要求	無し	有り、またはブートストラップ	有り、またはブートストラップ	有り、またはブートストラップ	有り、またはブートストラップ	有り、またはブートストラップ

絶縁型ゲートドライバソリューションの比較

達成可能な絶縁レベルは、さまざまなソリューションを比較するために最初のパラメータとして使用されます。アプリケーションの要件に応じて、絶縁は機能、基本、または強化を検討する必要があります。たとえば、1 次側にある PWM コントローラから制御される LLC コンバータには機能絶縁で充分です。したがって、*ソリューション E* は、HS スイッチが機能絶縁型ゲートドライバによって制御される場合のオプションです。PWM コントローラにレベルシフト機能がある場合、EiceDRIVER™ **1EDN-TDI** を使用して HS スイッチを駆動することもできます**[23]**。ただし、2 つの EiceDRIVER™ **1EDN-TDI** のみを使用したソリューションは、このドキュメントの範囲には含まれません。**Figure 3** に示される LLC コンバータの場合、2 次側にある PWM コントローラからのコマンド信号が絶縁バリアを通過する必要があるため、基本または強化絶縁が必要です。この場合、*ソリューション A*、*B*、*C*、*D*、または *F* を使用して、必要な絶縁レベルを提供できます。

伝搬遅延は、さまざまなドライバソリューションを比較するための重要なパラメータです。セクション **2.1** で説明したように、パルストランスの漏れインダクタンスはゲートループと直列であり、その結果、di/dt が制限されるため、スイッチのターンオンとターンオフが遅延します。そのため、*ソリューション A* の伝搬遅延は、主に電源トランスの漏れインダクタンスに依存します。*ソリューション A* の伝搬遅延の最小値は 35ns です。これは、EiceDRIVER™ **2EDi** 製品ファミリのデュアルチャネル絶縁型ゲートドライバ IC ベースの *ソリューション B* に相当します。これらのゲートドライバ IC は、2 つのチャネル間の伝搬遅延精度が優れるため、変換効率が向上します**[24]**。*ソリューション C* の場合、ゲートドライバ IC と直列のデジタルアイソレータに対してさらに 15ns を考慮する必要があり、その結果、合計伝搬遅延は約 50ns になります。EiceDRIVER™ **1EDB** を使用した *ソリューション D* および *ソリューション E* は、約 45ns の伝搬遅延をもたらします。最後に、*ソリューション F* には、EiceDRIVER™ **1EDN-TDI** 非絶縁型ゲートドライバと直列に 1 つの絶縁ドライバ IC があり、これは約 80ns の伝搬遅延に相当します。

パルストランスの主な利点の 1 つは、MOSFET を駆動するために絶縁型 DC-DC 電源を必要としないことです。逆に、*ソリューション B から F* には、HS スイッチのフローティンググランド (HB のフェーズノード) を基準とした電源電圧が必要です。この電源は、必要なレベルシフトを実行するブートストラップ回路を使用して実装できます。絶縁型 DC-DC 電源は、ブートストラップ回路の代替案として考えられますが、通常はより高価なソリューションです。

パルストランスの高い寄生入出力容量 (C_{IO}) は、コンバータの堅牢性を大幅に低下させるため、*ソリューション A* の大きな欠点です。これにより、誤トリガーやシュートスルーイベントのリスクが発生し、結果的に、このソリューションの CMTI 能力が 50V/ns に制限されます。*ソリューション B から F* は C_{IO} 値が小さく、150V/ns を超える CMTI 能力を容易に実現できます。

パルストランスの動作は、小さな電圧・時間積の非対称性の結果としてコアが飽和するため、損なわれる可能性があります。パルストランスのこの物理的制限により、ターンオンとターンオフに同じ駆動電圧を使用する場合、最大デューティサイクルが 50%に制限されます。これは、幅広い用途でのパルストランスの使用を完全に妨げます。さらに、スイッチング周波数も 40kHz～1MHz の範囲に制限されます。CT は飽和の影響を受けにくいため、最小スイッチング周波数に制限はありません。つまり、連続的なオン/オフの PWM 信号をゲートドライバ IC を介して送信できます。最大スイッチング周波数は通常 10MHz に達します。さらに、PWM 信号のデューティサイクルは、0～100%の全範囲をカバーできます。これらは、*ソリューション B から F* を *ソリューション A* よりもはるかに優れたものにする絶縁型ゲートドライバ IC を使用することの明らかな利点です。

パルストランスはかさ張った部品であるため、かなりの PCB スペースが必要とし、結果的に PCB レイアウトのコンパクトさが低下します。さらに、絶縁バリアを越えてパルストランスを配置すると、PCB レイアウトの柔軟性が制限されることは間違いありません。パルストランスの厚さは、SMD コンポーネントのみを使用して並列に取り付けられた複数の PCB を使用する高電力密度設計への適用も妨げます。

対照的に、絶縁型ゲートドライバ IC は、その薄さと小さなフットプリントにより、駆動回路のボリュームを大幅に削減できます。実際の例として、EiceDRIVER™ **2EDS8265H** は、GT06-111-100 パルストランスと比較した場合、コンポーネントレベルで最大 75%のボリュームを節約できます。ゲートドライバ IC は、コンポーネントを絶縁バリアを越えて配置する際の PCB レイアウトの柔軟性も向上させます。特

に、*ソリューションF* は、ゲートループの寄生インダクタンスを最小限に抑えた最適なレイアウトを可能にします。これは、EiceDRIVER™ **1EDN-TDI** を電源スイッチのできるだけ近くに配置し、EiceDRIVER™ **2EDS** をバリアを越えて実装し、絶縁を強化することで実現されます。PCB レイアウトのコンパクトさの観点から、絶縁型ゲートドライバ IC とデジタルアイソレータを使用することで、最高の電力密度を達成できる高度に統合された信頼性の高い設計を実現できます。

4 まとめ

SJ MOSFET、SiC MOSFET、および GaN HEMT に適した、いくつかの絶縁型ゲートドライバソリューションがあります。WBG 半導体は、高速な過渡電圧と高いスイッチング周波数のため、駆動回路に追加の要件をもたらします。パルストランスに基づく従来の絶縁型ゲートドライバソリューションでは、これらの要件を満たせません。さらに、パルストランスはかさ張ったコンポーネントであり、PCB レイアウトの柔軟性とコンパクトさに関して大きな制約を生み出し、高電力密度設計でのアプリケーションへの適用が困難です。絶縁型ゲートドライバ IC とデジタルアイソレータを採用した最新のソリューションは、CMTI 機能が大きく、寄生容量が非常に小さいため、スプリアスターンオンに対して堅牢です。ゲートドライバ IC とデジタルアイソレータの薄さや小さなフットプリントが、最高に柔軟でコンパクトな PCB レイアウトを可能にします。DFM (Design For Manufacturing) と DFA (Design For Assembly) の改善により、システムの総コストも削減できます。最後に、絶縁型ゲートドライバ IC とデジタルアイソレータを使用することで、高性能な電力変換アプリケーションに最適な電力密度を達成する高度に統合された信頼性の高い設計を実現します。

参考資料

[1] 国際エネルギー機関 (IEA)、グローバルエネルギー& CO2 ステータスレポート、2019 年 3 月、[オンライン]。利用可能：**https://www.iea.org/reports/global-energy-co2-status-report-2019** [2019 年 9 月 9 日にアクセス確認実施]

[2] Michael Koziol、「5G's Waveform Is a Battery Vampire」、IEEE Spectrum、2019 年 7 月、[オンライン]。利用可能：**https://spectrum.ieee.org/telecom/wireless/5gs-waveform-is-a-battery-vampire** [2019 年 9 月 11 日にアクセス確認実施]

[3] Nicola Jones、「How to stop data centres from gobbling up the world's electricity」、Nature、2018 年 9 月、[オンライン]。利用可能：**https://www.nature.com/articles/d41586-018-06610-y** [2019 年 9 月 11 日にアクセス確認実施]

[4] EiceDRIVER™ 2EDi ハーフブリッジゲートドライバ、インフィニオンテクノロジーズ、2019、**https://www.infineon.com/2edi**

[5] Gerald Deboy と RenéMente、「The Road to Success for Power Semiconductors」、Power Systems Design、2019 年 8 月、[オンライン]。利用可能：**https://www.powersystemsdesign.com/articles/the-road-to-success-for-power-semiconductors/22/15065** [2019 年 9 月 6 日にアクセス確認実施]

[6] K.Sobe、T.Basler、B.Klobucar、「Characterization of the parasitic turn-on behavior of discrete CoolSiC™ MOSFETs」、PCIM Europe 2019; パワーエレクトロニクス、インテリジェントモーション、再生可能エネルギーおよびエネルギー管理のための国際展示会および会議、ニュルンベルク、ドイツ、2019、pp. 1–7

[7] AN_1909_PL52_1911_173913、「**CoolMOS™ – gate drive and switching dynamics**」、インフィニオンテクノロジーズ、2020

[8] EiceDRIVER™ GaN 高電圧 GaNHEMT 用のハイサイド絶縁型ゲートドライバ、インフィニオンテクノロジーズ、2019、**http://www.infineon.com/gan-eicedriver**

[9] AN_1805_PL52_1806_095202、「Using the EiceDRIVER™ 2EDi product family」、インフィニオン、2019

[10] MOSFET 用 EiceDRIVER™ 2EDN ゲートドライバ、インフィニオンテクノロジーズ、2019、**https://www.infineon.com/2edn**

[11] AN_201609_PL52_031、「Benefits of low-side MOSFET drivers in SMPS」、インフィニオンテクノロジーズ、2016

[12] AN_1809_PL52_1809_081412、「3300 W 54 V bi-directional phase-shift full-bridge with 600 V CoolMOS™ CFD7 and XMC™」、インフィニオンテクノロジーズ、2018

[13] GT06 シリーズゲートドライバトランス– GT06-111-100、ICE コンポーネント、2017、**https://www.icecomponents.com/gate-drive-transformers/gt06-series**

[14] データシート Rev.2.0、「600 V CoolMOS™ CFD7 power transistor – IPB60R105CFD7」、インフィニオンテクノロジーズ、2019

[15] MattinTxapartegi と JonathanLiao、「Gate Driver Market and Technology Trends」、レポート、YoleDéveloppement、2017

[16] TA_MS-2318、「Design Fundamentals of Implementing an Isolated Half-Bridge Gate Driver」、アナログデバイセズ、2012

[17] CoolSiC™ MOSFET、インフィニオンテクノロジーズ、2019、**https://www.infineon.com/coolsic**

[18] データシート Rev. 2.4「EiceDRIVER™ 2EDi product family – fast, robust, dual-channel, functional and reinforced isolated MOSFET gate driver with accurate and stable timing」、インフィニオンテクノロジーズ、2019

[19] AN_201709_PL52_027、「**800 W ZVS Phase-shift full-bridge evaluation board** – using 600 V CoolMOS™ CFD7 and digital control by XMC4200」、インフィニオンテクノロジーズ、2017

[20] EiceDRIVER™1EDB シングルチャネル絶縁型ゲートドライバ、インフィニオンテクノロジーズ、2020、**https://www.infineon.com/1edb**

[21] AN-941、並列パワーMOSFET、INTERNATIONALRECTIFIER™

[22] EiceDRIVER™1EDN-TDI ローサイドゲートドライバ、インフィニオンテクノロジーズ、2019、**https://www.infineon.com/1edn-tdi**

[23] D. Varajao、T.Ferianz、V.Zhang、C.Matrisciano、「Driving GaN HEMT High-Voltage Half-Bridge with a Single-Channel Non-Isolated Gate Driver with Truly Differential Inputs」、PCIM Europe2020 で承認。パワーエレクトロニクス、インテリジェントモーション、再生可能エネルギーおよびエネルギー管理のための国際展示会および会議、ドイツ、ニュルンベルク、2020、pp. 1–8

[24] AN_2002_PL52_2003_165036、「**Dual-channel isolated EiceDRIVER™ 2EDF7275K in telecom bricks**」、インフィニオンテクノロジーズ、2020

改訂履歴

Document version	Date of release	Description of changes
V1.0	2021-05-07	本版は英語版 AN_1909_PL52_1910_201256 について、CYPRESS DEVELOPER COMMUNITY の参画者によって日本語に翻訳されたドキュメントです。
V1.1	2022-06-17	本版は英語版 AN_1909_PL52_1910_201256 V1.1 を翻訳した日本語版です。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2022-06-17
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2022 Infineon Technologies AG. All Rights Reserved.

Do you have a question about this document?
Go to erratum@infineon.com

Document reference
AN_1909_PL52_1910_201256_JA

重要事項
本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記された一切の事例、手引き、もしくは一般的価値、および／または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください（**www.infineon.com**）。

警告事項
技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。