面向模块的 CoolSiC™ MOSFET M1H 技术— 应用笔记

关于本文档

范围和目的

宽禁带碳化硅 (SiC) 半导体的优势源于其相比于硅 (Si) 半导体，具备更高击穿电场强度、更大热导率、更高电子饱和速度以及更低本征载流子浓度。基于 SiC 材料的这些优点，SiC MOSFET 是一种颇具吸引力的开关晶体管，适用于诸如光伏逆变器、非车载/车载电动汽车 (EV) 充电器等大功率应用。

本应用笔记介绍了适用于模块的 CoolSiC™沟槽式 MOSFET M1H 技术，阐述了 CoolSiC™ MOSFET M1H 技术的一般特性和特征，这有助于使用这种新型晶体管来高效设计电源系统。

目标读者

本应用笔记的目标读者是使用 CoolSiC™ MOSFET M1H 模块进行研发、设计和质量检验的工程师。

目录

关于本文档 1
目录 2
1 英飞凌 1200 V SiC 沟槽式 CoolSiC™ MOSFET M1H 3
2 栅源电压——正确选择 4
2.1 栅源电压的数据表定义 5
2.2 正确选择栅极电压所需考虑的 CoolSiC™ MOSFET M1H 器件特性 6
2.2.1 通态电阻 $R_{DS(on)}$ 6
2.2.2 体二极管正向特性 8
2.2.3 动态特性 9
2.2.4 寄生导通 10
2.2.5 被动器件动态特性 12
2.2.6 栅极电荷和栅极驱动器额定输出功率 12
2.2.7 短路承受能力 13
2.2.8 $V_{GS(th)}$漂移 14
2.2.9 FIT 失效率和使用寿命 16
3 最高虚拟结温 $T_{vj\,op}$ 17
3.1 175°C 工作结温定义 17
3.1.1 支持更高工作温度的系统温度限制 18
3.1.1.1 框架温度限制 18
3.1.1.2 PCB 温度限制 18
3.1.1.3 散热器温度限制 18
4 词汇表 19
5 参考资料 20
文档修订记录 21
免责声明 22

1 英飞凌 1200 V SiC 沟槽式 CoolSiC™ MOSFET M1H

CoolSiC™ MOSFET M1H 是目前在售的 CoolSiC™ MOSFET M1 的后继产品，它为诸多应用带来了显著优势。下面我们将重点介绍一些主要特性和优点:

- 通态电阻 $R_{DS(on)}$:

  在应用相对温度 $T_{vj\,op}$ = 125 °C 和 $V_{GS(on)}$ = 18V 条件下，相比于 M1 技术，CoolSiC™ MOSFET 1200V M1H 的 $R_{DS(on)}$降低了 12%

- 栅源电压:

  CoolSiC™ MOSFET 1200V M1H 的数据表给出了新的栅源电压规格，可实现最大灵活性:

  – 新的推荐栅源电压由 0V~15V 扩展为-5V~18V。
  – 最大额定栅源电压 (V_{GS}) 扩展至 23 V 和-10 V，以满足电压正负电压过冲要求

- 最高虚拟结温:

  在过载工况下，CoolSiC™ MOSFET 1200V M1H 允许工作温度达到 $T_{vj\,op}$ = 175°C。

- 增强稳定性:

  1200 V CoolSiC™ MOSFET M1H 可在实际应用工况下实现更高阈值电压稳定性

2 栅源电压——正确选择

CoolSiC™ MOSFET 技术广泛用于众多应用，这些应用在本质上具有各不相同的独特需求。新近推出的 CoolSiC™ MOSFET M1H 技术提供了灵活的栅源电压范围，以便简化设计流程，并在相应的应用中充分发挥这项技术的潜力。

在选择合适的栅源电压时，需要权衡考虑多种因素。下面的标准概括了栅源电压选择涉及的一些最重要的参数:

- 性能:
  - 通态电阻 $R_{DS(on)}$
  - 体二极管 I-V 特性
  - 动态开关特性
- 驱动级:
  - 栅极电荷:额定驱动输出功率
  - 驱动级复杂度:单极电源与双极电源之比较
- 寄生导通
- $V_{GS(th)}$漂移
- FIT 失效率
- 短路承受能力

本章阐释了栅源电压对上文列出的各项参数的影响。

本章所列数据是使用 1200 V 53 mΩ Easy 1B 器件测得的数据，对模块型号 FS55MR12W1M1H_B11 有效。一般特性可以推而及之用于其他采用 CoolSiC™ MOSFET M1H 技术的封装或芯片。

0 显示了当前的 CoolSiC™ MOSFET M1H 模块产品系列。

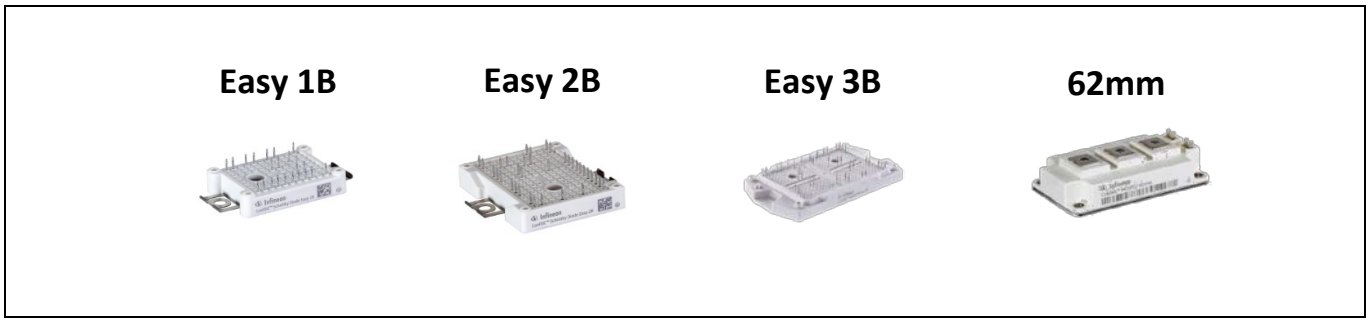


Figure 1 CoolSiC™ MOSFET 模块解决方案

栅源电压——正确选择

2.1 栅源电压的数据表定义

CoolSiC™ MOSFET M1H 技术的优势之一，是这些器件可以在灵活的栅源电压范围内工作。其正电压和负电压的栅极驱动电压窗口较大，这为应用带来了灵活性，可以根据具体用例来选择最佳工作点。

Parameter	Symbol	Note or test condition		Values	Unit
Drain-source voltage	V_{DSS}		T_{vj} = 25 °C	1200	V
Implemented drain current	I_{DN}			15	A
Continuous DC drain current	I_{DDC}	T_{vj} = 175 °C, V_{GS} = 18 V	T_H = 105 °C	15	A
Repetitive peak drain current	I_{DRM}	verified by design, t_p limited by T_{vjmax}		30	A
Gate-source voltage, max. transient voltage	V_{GS}	D<0.01		-10/23	V
Gate-source voltage, max. static voltage	V_{GS}			-7/20	V

Table 4 Recommended values

Parameter	Symbol	Note or test condition	Values	Unit
On-state gate voltage	$V_{GS(on)}$		15 ... 18	V
Off-state gate voltage	$V_{GS(off)}$		0 ... -5	V

Figure 2 栅源电压数据表值

在栅源电压方面，我们必须区分最大静态栅源电压、最大动态栅源电压以及推荐的通态和关态栅极电压。

最大静态栅源电压描述了稳态工况。最高+20 V 栅源电压为上限，最低-7 V 为下限。这个额定值被规定为最大额定值，因此除在下述动态工况下之外，不得超过该额定值。

最大动态栅源电压描述了导通和关断事件过程中的瞬态电压峰值。当占空比小于 1%时，最大峰值电压可以达到+23 V 和-10 V。这个额定值被规定为最大额定值，因此不得超过该额定值。

占空比定义为栅源电压超过最大静态栅源电压的时间占整个周期的比值。Figure 3 所示为典型栅源电压波形。为简洁起见，可以使用包络线 (Figure 3 中的绿色虚线) 来提取时间段 t1 和 t2。等式[1]表明了占空比计算方法。

$$D = \frac{t1}{T} = < 1\%; \qquad D = \frac{t2}{T} = < 1\% \qquad [1]$$

除最大额定值之外，英飞凌还建议用户将器件驱动电压限定在一定范围内。通态驱动电压范围为+15 V 至+18 V，关态栅极电压范围为 0 至-5 V。取决于相应应用的个别要求，需要精心确定 $V_{GS(on)}$和 $V_{GS(off)}$。

CoolSiC™ MOSFET M1H 数据表中的特性值规定为 $V_{GS(on)}$ = +18 V 和 $V_{GS(off)}$ = -3 V，这对于许多应用都能实现性能与使用寿命的良好折衷。

栅源电压——正确选择

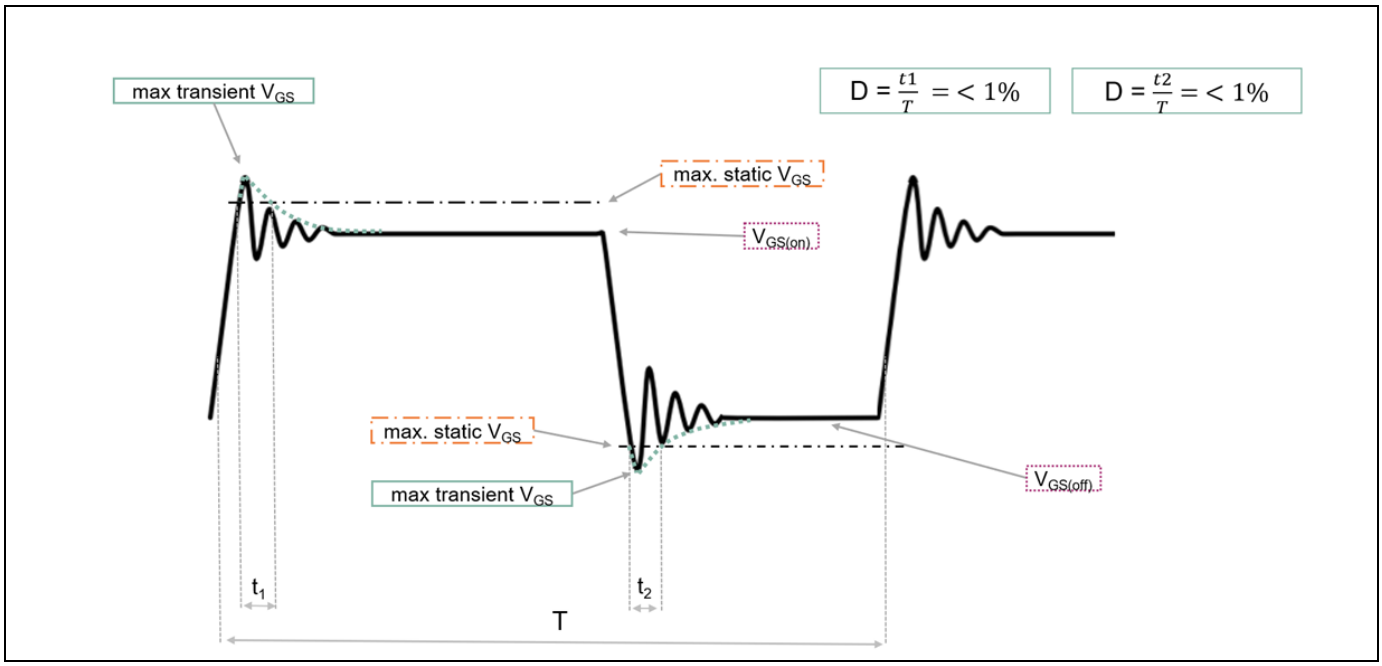


Figure 3　栅源电压波形示意图

2.2　正确选择栅极电压所需考虑的 CoolSiC™ MOSFET M1H 器件特性

本章阐述了栅源电压对 CoolSiC™ MOSFET M1H 的几个关键参数的影响。

2.2.1　通态电阻 $R_{DS(on)}$

如前一章所述，建议将器件驱动电压设定为通态电压+15 V 至+18 V，关态电压 0 V 至-5 V。开关事件过程中的瞬态峰值电压可以达到最大+23 V 和-10 V，且占空比为 1%。因此，相应的数据表中给出的器件典型通态电阻是在 $V_{GS(on)}$=+18 V 和+15 V 条件下测得。

选择的通态栅极电压对器件的静态性能有影响。在不同的通态栅极电压条件下，室温下的 $R_{DS(on)}$以及温度依赖性也不尽相同。

分别在 25°C、125°C和 175°C三种不同结温下，以脉冲模式测量了 MOSFET 的 I-V 曲线或输出特性。Figure 4 (左图和右图) 显示了在不同通态栅源电压 $V_{GS(on)}$条件下，漏极电流与漏源电压 V_{DS} 的函数关系。黑色实线是在 25°C 结温下测得的典型结果，虚线是在较高的 125°C 和 175°C 结温下测得的典型结果。

总电阻 $R_{DS(on)}$由单个电阻之和决定，即，沟道电阻 (R_{ch})、结型场效应晶体管电阻 (R_{JFET})、漂移区外延层电阻 (R_{epi}) 和高掺杂 SiC 衬底电阻 (R_{Sub})。受界面态特性影响，MOSFET 的沟道电阻具有负温度特性，而漂移区和本征 JFET 则具有正温度特性。由于沿择优晶面的沟道取向更具优势并且界面缺陷密度较低，在 CoolSiC™ MOSFET 的总 $R_{DS(on)}$中，MOSFET 的沟道电阻并不占主要，所以在整个温度范围内，总 $R_{DS(on)}$表现出正温度系数。这样的特性有利于平衡并联器件的电流分布。[1]

特别是 MOSFET 沟道电阻取决于施加的正通态栅极电压。通态栅极电压越高，$R_{DS(on)}$越低。

栅源电压——正确选择

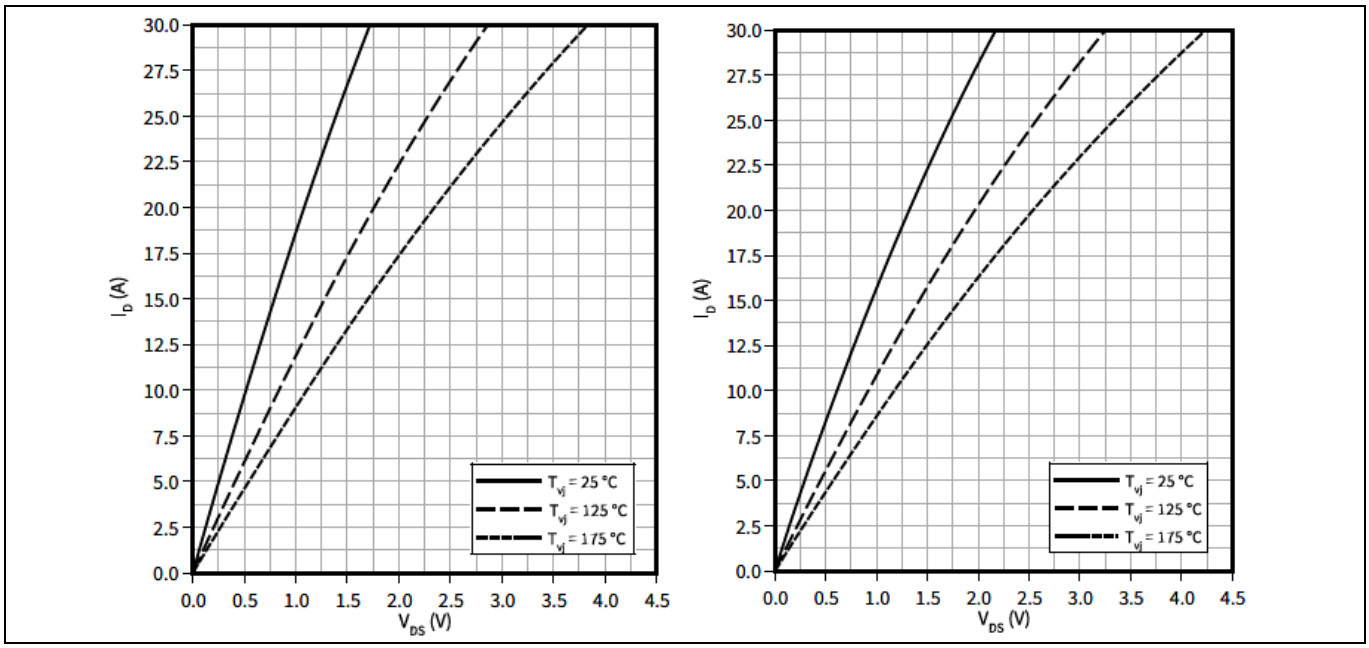


Figure 4　(左图) 典型输出特性，参数为 V_{GS} = 18 V，分别在 T_j=25°C、125°C 和 175°C 温度下；(右图) 典型输出特性，参数为 V_{GS} = 15 V，分别在 T_j=25°C、125°C 和 175°C 温度下

Figure 5 (左图) 显示了通态电阻 $R_{DS(on)}$与结温 T_{vj} 的函数关系。在额定电流 I_{DS} = 15 A 条件下，当 T_j=25°C、$V_{GS(on)}$ = +18 V 时，$R_{DS(on)}$ =53 mΩ；当 T_j = 25°C、$V_{GS(on)}$ = +15 V 时，$R_{DS(on)}$ = 63.5 mΩ。
可以看到，相比于 $V_{GS(on)}$ = +15 V 时，$V_{GS(on)}$ = +18 V 时的温度依赖性更明显。这种现象是由于在不同通态栅极电压条件下，MOSFET 沟道电阻占比较小，更主要的是外延层电阻。[1]

SiC MOSFET 是一种电压控制器件，因此，它随着栅源电压的升高而逐渐导通。如果栅源电压高于 13 V，则 Figure 5 右图中的曲线几乎呈线性，直至漏极电流达到 30 A 左右。当漏极电流更高或栅源电压更低时，电流随 V_{DS} 升高而增长的斜率显著减小。这样的特性是深 p+阱形成的内在结型场效应晶体管 (JFET) 带来的结果。由于 p+阱与源极相连，JFET 的结型沟道由漏源压降控制。因此，JFET 沟道随 V_{DS} 的升高而变窄。[1]

栅极电压超过 13 V 时，漏极电流随温度升高而降低，从而提升多器件并联性能。栅极电压低于 13 V 时，漏极电流随温度升高而增大。建议通态栅极电压 $V_{GS(on)}$不低于+13 V。

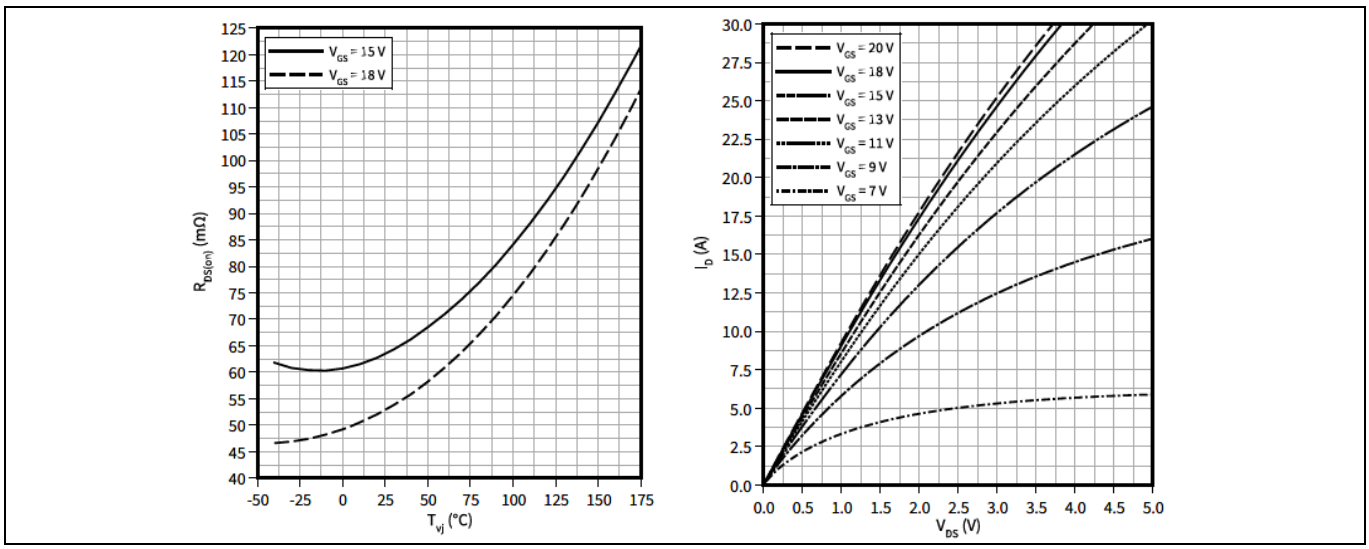


Figure 5　(左图) 典型通态电阻与结温关系，测试条件: I_{DS} = 15 A、V_{GS} = 18 V 和 15 V (右图) 典型输出特性，参数为 V_{GS} = +7 V 至+20 V、T_j = 175°C

栅源电压——正确选择

2.2.2 体二极管正向特性

关态栅极电压的选择也会影响体二极管性能。
CoolSiC™ MOSFET M1H 集成了具有 p-n 结特性的本征体二极管。如 Figure 6 (左图) 所示，相比于硅组件，本征双极体二极管具有相对较高的正向电压 V_{SD} (15 A、V_{GS}=-3 V 条件下为 4.2 V 左右)。正向压降随负栅极电压而变化。0 V 时的正向电压低于-5 V 时。

正向电压 V_{SD} 具有负温度系数，当栅极电压在 0 V 到-5 V 之间时，温度依赖性几乎类似 (参见 Figure 6 右图)。

由于电压降很大，所以使用体二极管长时间导通电流效果不好。幸运的是，如果对栅极施加正偏压，CoolSiC™ MOSFET M1H 可以通过沟道将反向电流从源极导通到漏极。这种工作模式被称为同步整流 (或第三象限操作)，这是通过在栅极上施加典型值在+15 V 至+18 V 之间的正通态栅极电压来实现的。如 Figure 6 (左图) 所示，强烈建议采用同步整流模式来限制导通损耗。类似于 MOSFET 正向特性，+18 V 时的 V_f 低于 +15 V 时。

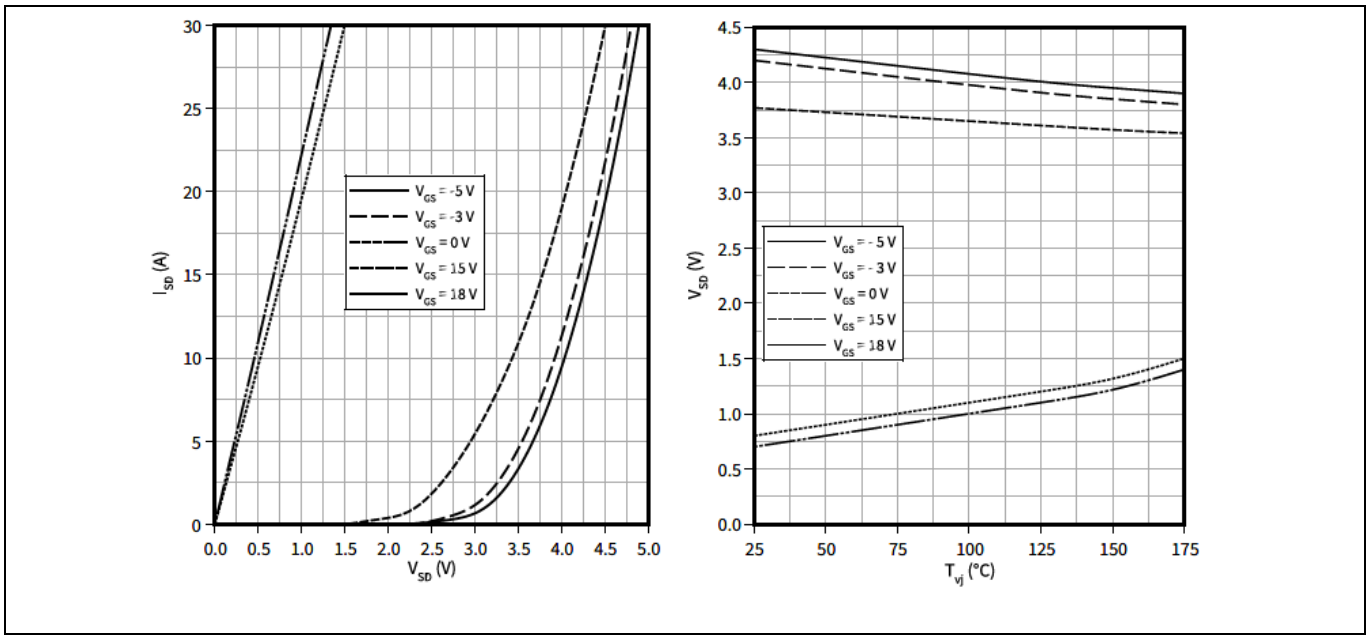


Figure 6 (左图) 当 T_{vj} =25°C 时，不同栅极电压条件下的反向电流 I_{SD} 与电压的函数关系
(右图) 不同栅极电压条件下的 V_{SD} 温度依赖性

采用同步整流的另一个好处是，反向 MOSFET 正温度系数将支持并联均流。Figure 7 所示为四个模块并联的典型波形。第一个脉冲在死区时间后执行了同步整流，而第二个脉冲则是体二极管导通电流。结果证实，同步整流可以在电流波形之间实现更好的均流。

栅源电压——正确选择

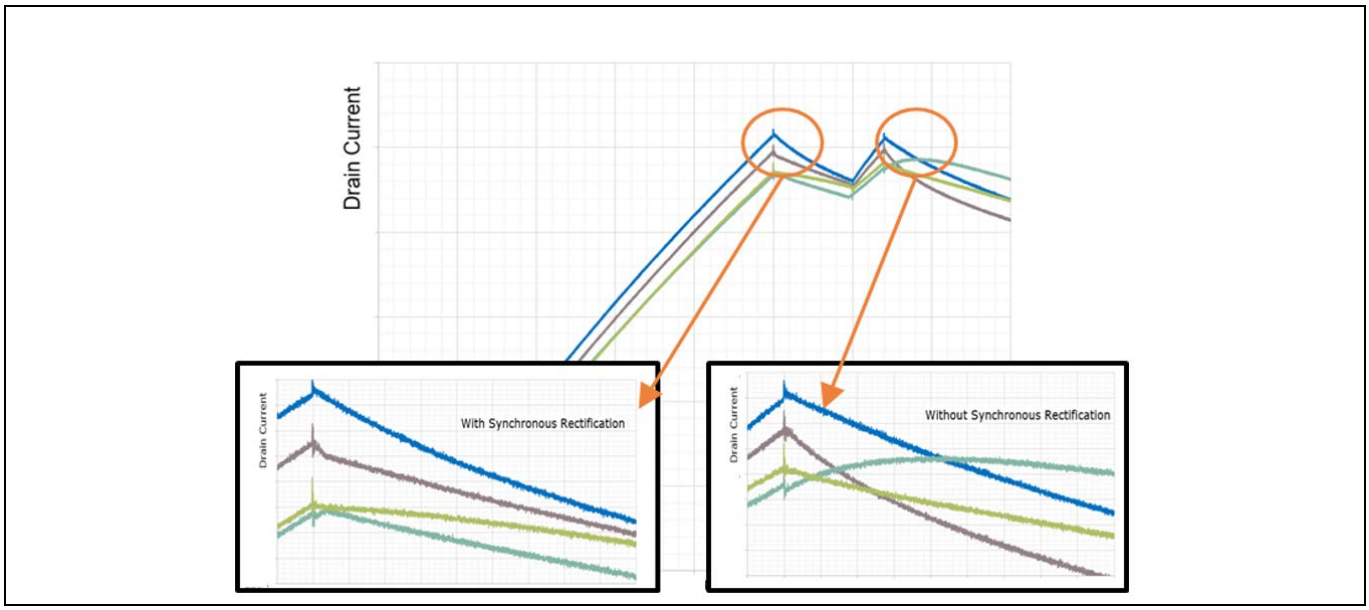


Figure 7　四个模块并联:执行和未执行同步整流的漏极电流波形

2.2.3　动态特性

在每个开关事件过程中，都可以观察到 $V_{GS(th)}$滞后效应。通过测定栅极电荷、跨导，或者通过对比导通和关断的开关波形，可以十分清楚地看到这种效应。$V_{GS(off)}$越低，滞后效应越明显。
相比于从 $V_{GS(off)}$ = -0 V 导通，从 $V_{GS(off)}$ = -5 V 导通会产生动态降低的阈值电压。在-5 V 电压下，可以观察到较早进入米勒平台阶段，并且米勒平台阶段的电压较低，从而导致更高跨导。[3]

研究表明，当 $V_{GS(off)}$与 $V_{GS(on)}$之间的差值恒定时，如-5 V/+15 V 和-2 V/+18 V，$V_{GS(off)}$最低时最早进入米勒平台阶段，所产生的跨导最高。[3]

在 $V_{GS(on)}$保持恒定的情况下，如保持在 18 V 时，最低 $V_{GS(off)}$电压在导通过程中形成的 dv/dt 最高。Figure 8 (左图) 显示了当 $V_{GS(on)}$ 恒为 18 V 时，不同 $V_{GS(off)}$电压在导通过程中的最大 dv/dt。然而，在关断过程中，米勒斜坡与同一位置的 $V_{GS(off)}$无关。尽管如此，可以观察到轻微加速，但这主要是由于更高驱动电压，如 0 V/+18 V 较之于-5 V/+18 V (参见 Figure 8 (右图))。[4]

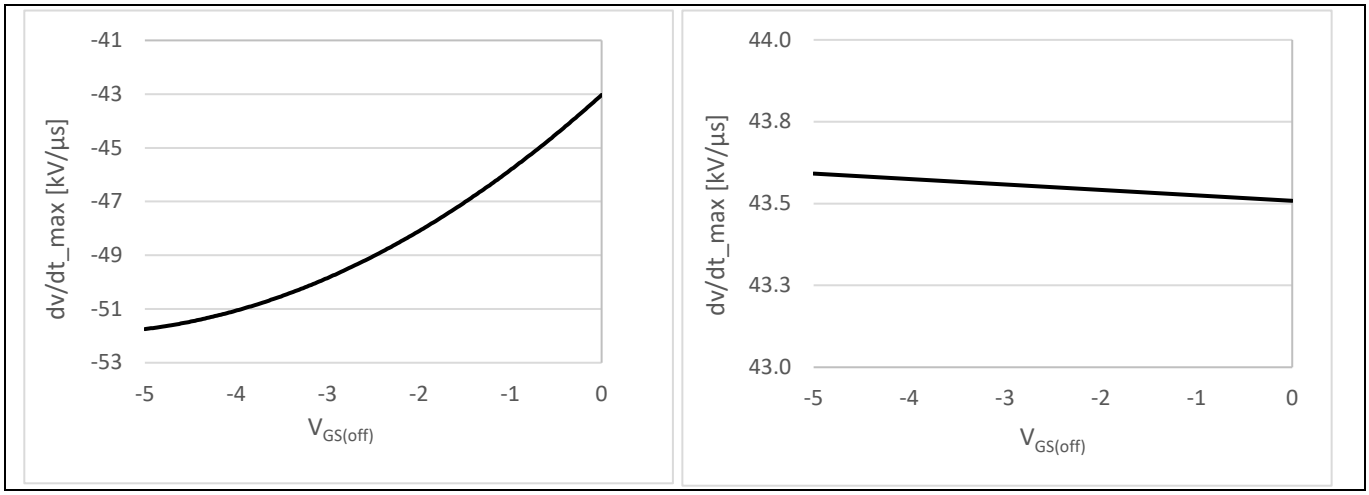


Figure 8 **(左图) FS55MR12W1M1H_B11 导通:dv/dt 与 $V_{GS(off)}$的关系，测试条件:DC-link=600 V、T_{vjop} = 25°C、R_{gon} = 4 Ω、R_{goff} = 3 Ω、I_{DS} = 15 A、V_{GS} = 18 V**
(右图) FS55MR12W1M1H_B11 关断:dv/dt 与 $V_{GS(off)}$的关系，测试条件:DC-link=600 V、T_{vjop} = 25°C、R_{gon} = 4 Ω、R_{goff} = 3 Ω、I_{DS} = 15 A、V_{GS} = 18 V

2.2.4 寄生导通

许多使用 CoolSiC™ MOSFET 模块的应用试图通过接受急剧变化的电压和电流瞬变来最大限度地降低开关损耗。因此，器件对寄生导通的抗扰度至关重要。CoolSiC™ MOSFET M1H 在芯片设计中解决了这个问题。

当半导体开关的反并联二极管处于关断状态时，可能发生不必要的寄生导通。寄生导通现象示意图如 Figure 9 所示。电流 I_L 经低边器件 S2 的体二极管续流，直到开关 S1 导通。当负载电流完全换相到 S1 时，S2 开始阻断漏极与源极之间的电压。通过米勒电容 C_{GD}，S2 上不断升高的漏极电势拉高栅极电压。如果超过阈值，则发生直通。[2]

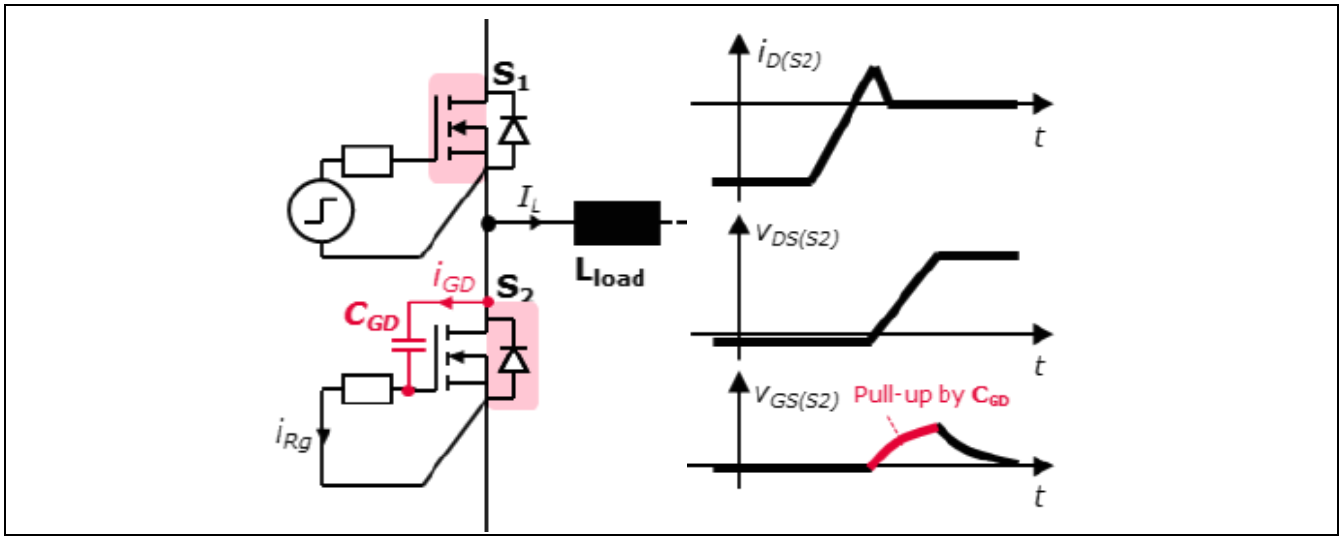


Figure 9 **寄生导通事件示意图[2]**

器件的栅极电荷特性表明了其对寄生导通的主要耐受能力。器件的 $Q_{GD}/Q_{GS,th}$ 比越低，其耐受能力越高。一般认为，只要感性电压降可以忽略不计，电荷比小于 1 的器件就不易受寄生导通影响。CoolSiC™ MOSFET M1H 技术正是这样。虽然只要略看一下开关数据表就足以了解其电荷比，以及其是否容易受到寄生导通的影响，但数据表的这些信息往往只表明其性质。首先，数据表通常不会显示阻断电压的影响，其次，由于漏致势垒降低效应 (DIBL)，很难明确区分 $Q_{GS,th}$ 和 Q_{GD}。

栅源电压——正确选择

阈值电压 $V_{GS(th)}$也能表明器件的寄生导通抗扰度。阈值电压是让电流开始以特定的漏源电流流过器件沟道所需的栅源电压。Figure 10 (左图) 显示了在 I_{DS} = 6 mA 条件下 53 mΩ器件的阈值电压与温度的关系。首先在 V_{GS} = +20 V 条件下施加一个 1 ms 脉冲栅极电压作为先决条件[1, 6]，然后在 V_{GS}= V_{DS} 条件下，通过导通电流 I_{DS} = 6 mA 测得 $V_{GS(th)}$阈值电压。从测试结果可以看到，在 25°C 和 I_{DS}= 6 mA 条件下，典型阈值电压 $V_{GS(th)}$ =4.3 V，这能够实现良好的寄生导通抗扰度，同时也意味着器件易于使用。

一般而言，SiC MOSFET 存在短沟道效应，会在漏极电压较高时发生阈值电压降低。这种效应被称为 DIBL，并且已经从低压硅功率 MOSFET 了解到这种现象。[1]。对于 CoolSiC™ MOSFET M1H，即为阻断电压 V_{DS} 升高时 $V_{GS(th)}$降低，如 Figure 10 右图所示。在 150°C 结温条件下，当直流电压达到标称最大工作电压 800 V 时，CoolSiC™ MOSFET M1H 的 $V_{GS(th)}$典型值为 2.6 V。

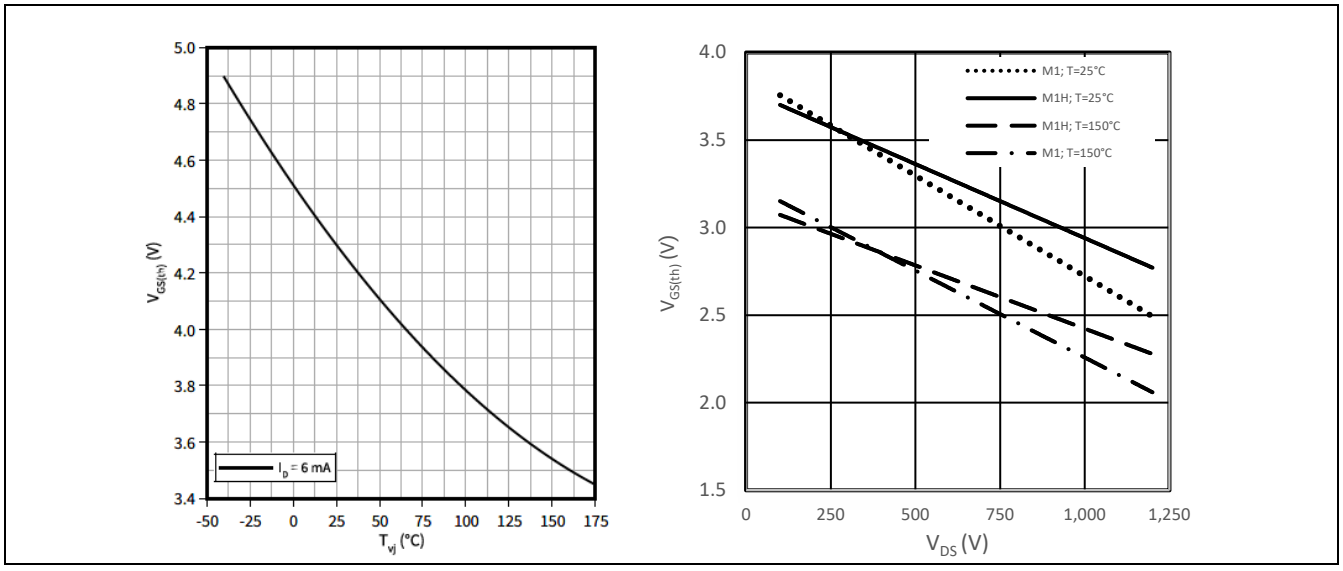


Figure 10　(左图) 典型栅源阈值电压与结温的函数关系 (I_{DS}=6 mA、V_{GS}=V_{DS})；(右图) 典型栅源阈值电压与漏源电压的函数关系 ($T_{vj,op}$ = 150°C)

如果发生寄生导通，可以观察到额外的损耗。Figure 11 显示了 FS55MR12W1M1H_B11 在不同 $V_{GS(off)}$电压下的导通损耗。使用双脉冲测试装置进行测定，测试中，主动器件的关断电压为-3 V，而被动器件的负栅源电压则在 0 V 至-5 V 之间变化。当被动器件电压达到-2 V 时，主动器件的导通损耗开始略微上升，这表明发生了寄生导通。

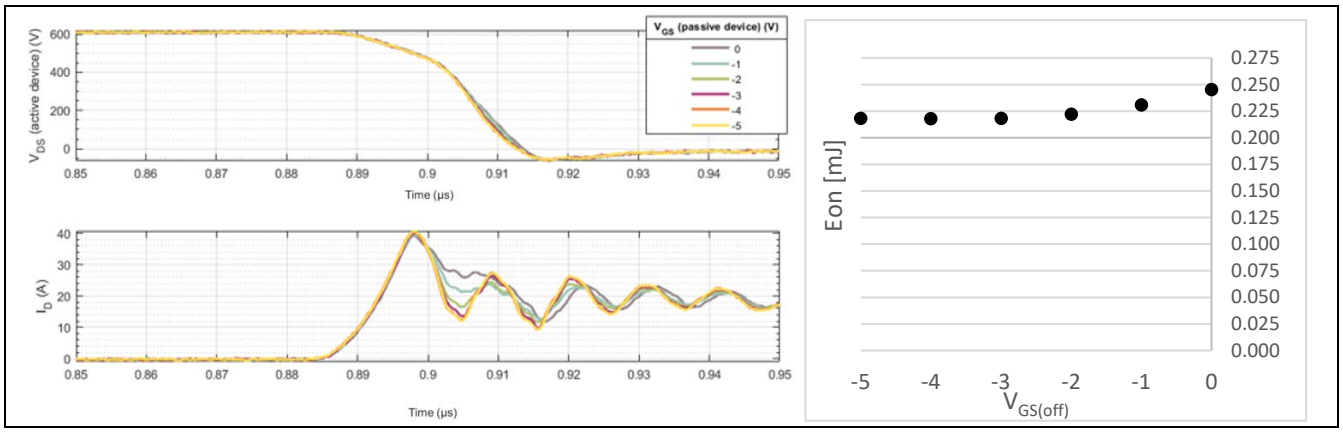


Figure 11　(左图) FS55MR12W1M1H_B11: 在 DC-link=600 V、T_{vjop} = 25°C、R_{gon} = 4 Ω、R_{goff} = 3 Ω、I_D = 15 A 条件下的导通情况。被动器件 $V_{GS(off)}$ = 0⋯-5 V；主动器件 $V_{GS(off)}$ = -3 V (右图) FS55MR12W1M1H_B11: 在 DC-link = 600 V、T_{vjop} = 25°C、R_{gon} = 4 Ω、R_{goff} = 3 Ω、I_D = 15 A 条件下，Eon (主动器件) 与 $V_{GS(off)}$ (被动器件) 的关系，主动器件 $V_{GS(off)}$ = -3 V

栅源电压——正确选择

下列参数会产生影响:

- 温度:$T_{vj\,op}$
- DC-link 电压:V_{DS}
- 主动器件 R_{gon} 和被动器件 R_{goff}
- 栅源电压:$V_{GS(on)}$和 $V_{GS(off)}$
- 电流:I_D

取决于相应应用的个别要求，需要精心确定 $V_{GS(off)}$，以便防止寄生导通或者将额外损耗控制在可接受限度内。

2.2.5 被动器件动态特性

在续流路径 (Figure 9 中的 S2) 中工作的 SiC-MOSFET 管芯包含两个内部结构，即具有栅极和沟道的 MOSFET，以及通常称为体二极管的双极二极管结构。这两个结构会通过以下方式影响动态特性:

- 两个部件的容性结构导致容性电荷 Q_C 和储能 E_{oss}
- 双极二极管中的等离子体产生的影响，在中等电流和温度条件下可以忽略不计，但在更为苛刻的条件下则变得相关
- SiC-MOSFET 通过寄生导通产生影响

当按照 IEC 60747-8 的规定测量 E_{fr} 时，与测量二极管的反向恢复类似，测得数据仅表明这三种影响因素的综合作用结果。然而，依赖性和热效应将有所不同。

- 对于容性影响，除 DC-link 电压之外，没有其他重要参数与此相关。在硬开关情况下，储能 E_{oss} 会在器件的下一次导通事件中耗散，而在软开关情况下则会被恢复。
- 除已经提到的参数之外，等离子体产生的影响与 di/dt 和杂散电感存在函数关系。由于关态电压还控制着通道与二极管结构之间的均流，因此必须将之视为另一项参数。这些能量必须被视为开关损耗。
- 取决于被动器件的栅极状态和二极管处于导通模式的持续时间，寄生导通产生的影响不尽相同。Figure 11 显示了栅极驱动工况对被动开关的影响。关于导通时间的影响的详细分析请参阅[7]。这些能量也会加剧开关损耗。

为保持数据简洁、透明，数据表仅记录电荷和能量总值。相对于 E_{on} 和 E_{off}，这些损耗通常很小，因此被认为是可接受的。

2.2.6 栅极电荷和栅极驱动器额定输出功率

总栅极电荷 Q_G 定义为从原点 (如 $V_{GS(off)}$ = -3 V) 到曲线上驱动电压等于器件实际栅源电压的点 (如 $V_{GS(on)}$ = 18 V) 的电荷。因此，在使用较低电压范围的驱动时，通态和关态栅极电压的选择影响所需的栅极驱动电荷大小 Figure 12 所示为 FS55MR12W1M1H_B11 在 I_{DS}=15 A 条件下的栅极电荷特性。图中可以看到，典型值为 Q_G=0.045 µC。这意味着，根据施加的栅源电压，可以相应地推算出所需的栅极驱动器输出功率 (P_{GD})。

$P_{GD} = f_{sw} \times Q'_G \times \Delta V_{GS}$

f_{sw} = SiC MOSFET 开关频率

Q'_G = 栅极电荷，按照实际使用的电压范围，读取图表数据

$\Delta V_{GS} = |V_{GS(on)}| + |V_{GS(off)}|$ (稳态值)

如第 2.2.3 章所述，米勒斜坡起点取决于施加的负栅源电压。

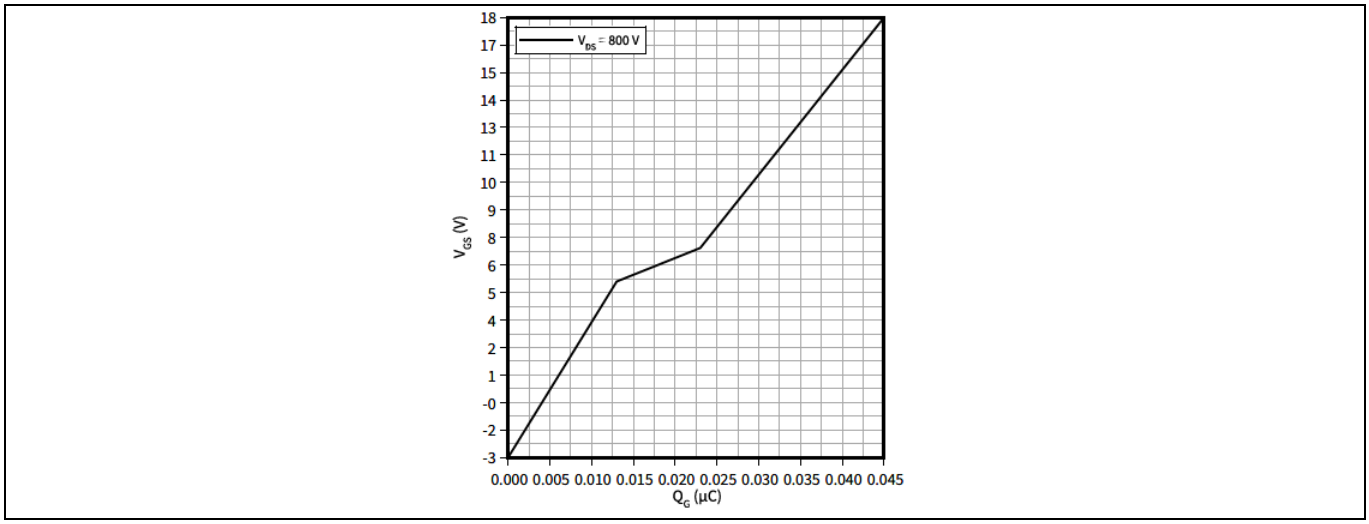


Figure 12　典型栅极电荷，V_{GS} = f (Q_G)、I_{DS} = 15 A、V_{DS} = 800 V、脉冲开通

2.2.7　短路承受能力

Figure 13 显示了在不同 $V_{GS(off)}$电压下的典型短路波形。开始时，漏极电流迅速升高并达到峰值电流。在达到峰值电流之后，漏极电流显著降低。这是因为自发热导致温度上升，载流子迁移率和 JFET 效应随之降低。波形显示出清晰而稳健的特性，这证明了典型的 2µs 短路承受能力。通常，相应的模块在使用寿命期间可以承受 10 次短路事件。

短路时的峰值电流与 DC-link 电压、温度、模块内部布局概念以及施加的 $V_{GS(on)}$和 $V_{GS(off)}$密切相关。
受 DIBL 效应影响，随着 DC-link 电压或温度的升高，饱和电流上升愈加迅猛。[4]
施加的 $V_{GS(off)}$电压也是这种情况。施加的 $V_{GS(off)}$电压越低，短路开始发生时的峰值电流越高。Figure 13 清楚地表明，$V_{GS(off)}$ = -5 V 时的峰值电流高于 $V_{GS(off)}$ = 0 V 时。短路保护设计需要考虑这种影响。
取决于模块的内部布局概念，当通过 di/dt 对施加的 V_{GS} 产生负反馈时，电流上升减慢。在这种情况下，峰值电流降低，但动态损耗更高。

请注意:

并非所有模块都在各自的数据表中规定了短路承受能力。在规定了短路承受能力的情况下，出于上述原因，施加的电压必须为 $V_{GS(on)}$ = +15 V，$V_{GS(off)}$ = 0 V 至-5 V。

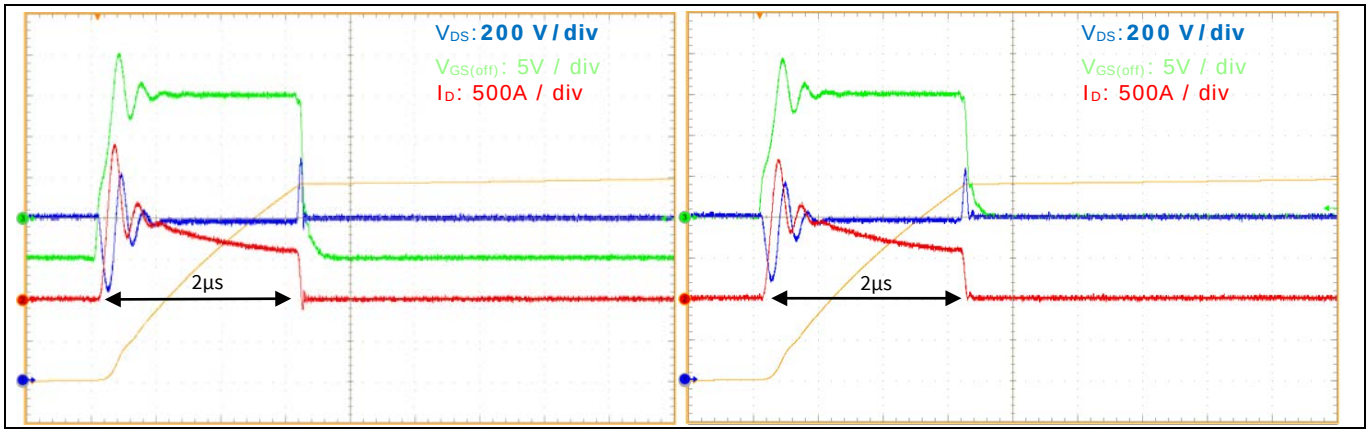


Figure 13　(左图) VDS = 800 V 和 VGS = -5 V 条件下的典型短路波形
(右图) VDS = 800 V 和 VGS = 0 V 条件下的典型短路波形

栅源电压——正确选择

2.2.8 $V_{GS(th)}$漂移

1200 V CoolSiC™ MOSFET M1H 在阈值电压稳定性方面取得了显著改善。得益于此，设计人员可以比 1200 V M1 大幅扩展允许的栅极工作窗口。英飞凌通过在多种不同工作条件下进行广泛测试，开发出一个基于 $R_{DS(on)}$变化与循环次数 (N_{cycles}) 的函数关系的预测模型。利用这个模型，可以为任何任务概要准确预测最糟情况 $R_{DS(on)}$变化。

为了评估个别应用的最糟情况任务结束概要 (EoMP) $R_{DS(on)}$漂移，需要考虑 EoMP 之前的开关事件总数。根据使用寿命目标、总工作时间和应用开关频率，可以轻松计算出这个数字。利用开关循环次数 (N_{cycles})，可以从 Figure 14 提取出 $R_{DS(on)}$相对变化。

请注意:

Figure 14 考虑了相应数据表中的最大正、负动态栅源电压。两个图表都显示了最糟情况下的漂移值，只要器件不超过相应产品的数据表限值，这些数据就是有效的。利用这些图表，客户可以在数据表框架内选择最符合其应用要求的任何参数集，而无需耗费太多精力考虑漂移影响和栅极信号寄生过冲和下冲。

在运行中将栅极偏压有效控制在远低于数据表最大限值的应用，可以在相同开关循环次数情况下表现出更低 $R_{DS(on)}$漂移值，如 Figure 14 所示。[3]

当在较低负关断栅极电压 (如-2 V，而不是-5 V) 下工作时，对应用的影响很小。应当考虑几个与应用相关的参数，如 E_{on} 和 E_{off} 将略有变化，并且 SiC MOSFET 体二极管的正向电压将降低。

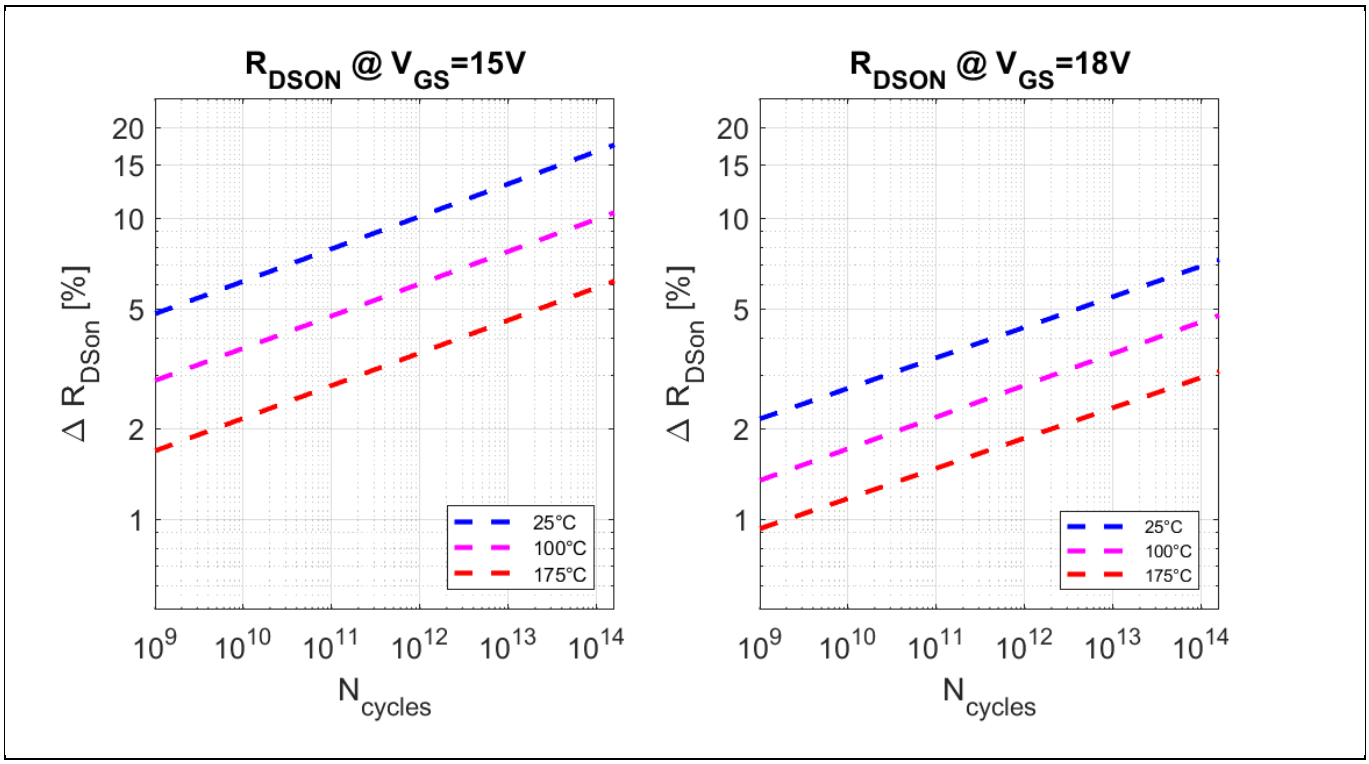


Figure 14 (左图) 在 $V_{GS(on)}$ = 15 V、T_{vjop} = 25°C、125°C 和 175°C 条件下，相对 $R_{DS(on)}$变化情况；(右图) 在 $V_{GS(on)}$ = 18 V、T_{vjop} = 25°C、125°C 和 175°C 条件下，相对 $R_{DS(on)}$变化情况

下面的示例说明了如何使用这些信息:

目标使用寿命: 20 年

实际工作时间: 50%=10 年

实际工作时间: 315360000 s (10 年)

栅源电压——正确选择

开关频率: 48 kHz

循环持续时长: 1/开关频率 = 0.0000208 s

使用寿命结束时的循环次数:工作时间/循环持续时长= ~1.52E+13

若导通电压为 18 V，则预计 $R_{DS(on)}$变化为~6% @ 25°C 和~3% @ 175°C，如 Figure 14 右图所示。

若导通电压为 15 V，则预计 $R_{DS(on)}$变化为~13% (25°C) 和~5% (175°C) (参见 Figure 14 左图)。

如欲了解更多信息，请参阅: AN2018-09《CoolSiC MOSFET 栅极驱动电压窗口指南》

栅源电压——正确选择

2.2.9 FIT 失效率和使用寿命

FIT 失效率普遍使用 U 型曲线来描述。U 型曲线可以分为三个部分。第一部分显示失效率逐步降低，这部分失效率亦称早期失效。生产线上的筛查过程将清理出易损器件，避免投入使用。
第二部分曲线平坦，显示稳定的失效率。对于 SiC MOSFET，这部分失效率主要由栅极氧化层失效和宇宙射线影响决定。
在最后的第三部分，可以观察到失效率不断上升。这部分失效也被称为磨损 (固有材料失效)。

对于通态工作，英飞凌建议 CoolSiC™使用 V_{GS} = +15 V…+18 V，对于关态工作，建议 CoolSiC™ MOSFET M1H 使用 V_{GS} = 0 V…-5 V。在这样的工作电压，可以很好地平衡较长使用寿命和性能。
一般来说，英飞凌器件可以由高于 18 V 的栅源电压驱动，这将进一步优化通态特性。然而，由于栅极氧化层应力较高，栅极氧化层的寿命将缩短，从而加速器件老化。此外，使用高于 18 V 的栅源电压会增加失效率。

若工作条件与英飞凌的建议不同，请与英飞凌核实其对使用寿命和 FIT 失效率的影响。

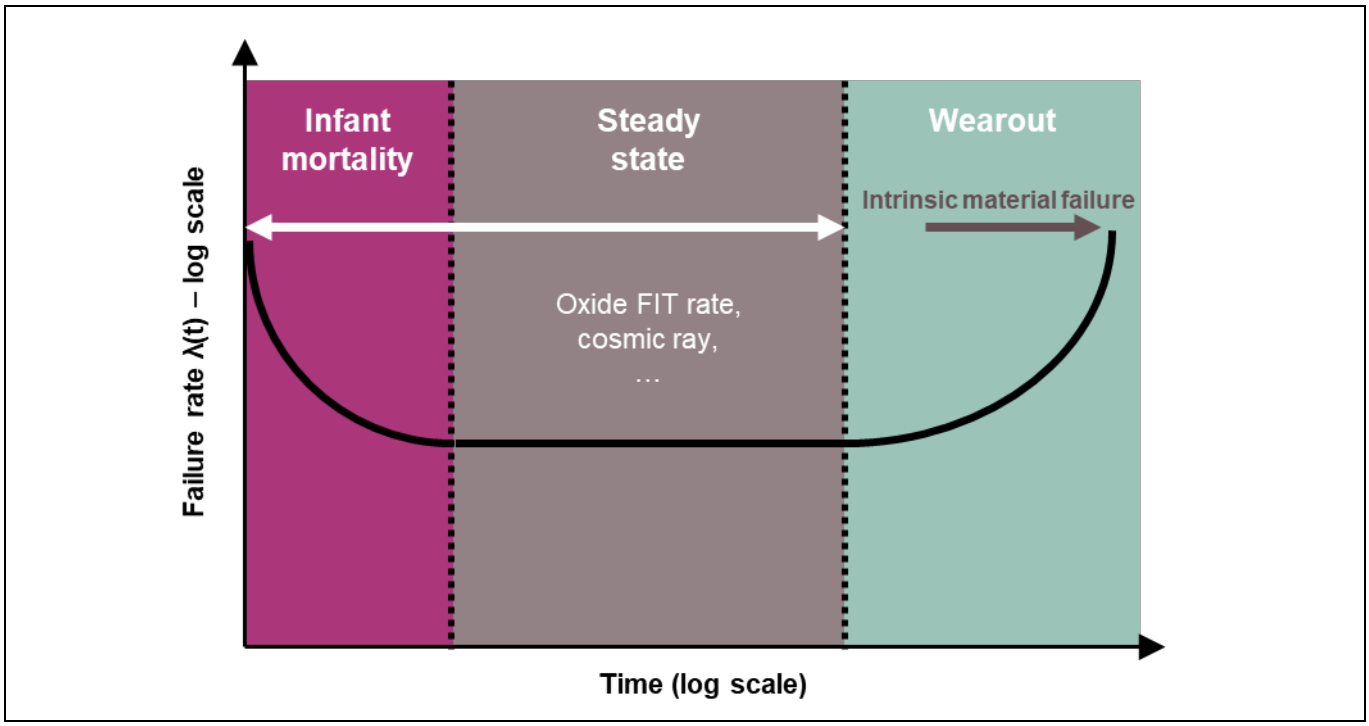


Figure 15　典型 U 型曲线

3 最高虚拟结温 $T_{vj\,op}$

3.1 175°C 工作结温定义

在过载工况下，CoolSiC™ MOSFET 1200V M1H 允许工作温度达到 $T_{vj\,op}$ = 175°C。这符合一些应用的典型要求，即，仅需在短时间内支持较高电流和温度。

Figure 16 显示了 CoolSiC™ MOSFET 1200V M1H 在开关工况下的允许工作结温定义。在正常工作中，最高结温为 150°C。在过载工况下，允许的最高结温可以超过 T_{vjop} = 150°C，最高可达 T_{vjop} = 175°C，且最长持续时间为 t_1 = 60 秒。当 T_{vjop} 高于 150°C 时，过载持续时间必须在负载循环周期 (T) 的 20%以内，如，当 T=300 s 时，t_1 =60 s。相比于最高 T_{vjop} =150°C，利用这种更高结温能力可以实现更高功率密度，但同时也会导致更高散热器温度。

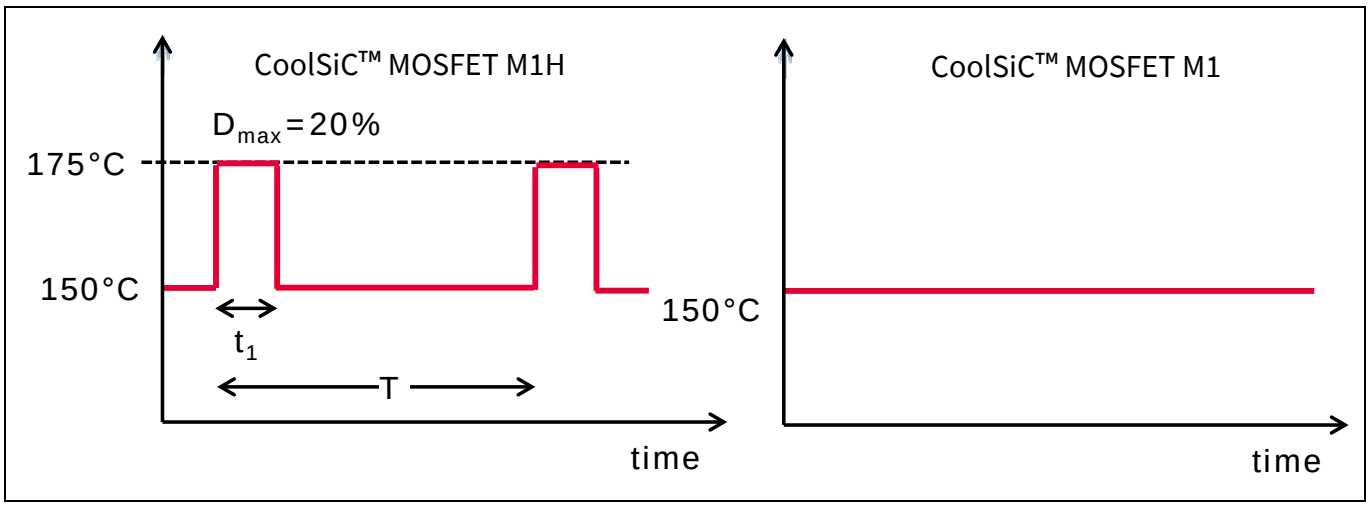


Figure 16 CoolSiC™ MOSFET M1H 和 M1 最高工作结温定义

Figure 16 所示的最高工作温度定义应当被视为最大 T_{vjop} 限值，包括因基本输出频率引起的温度波动。Figure 17 给出了两个结温曲线图示例。在 Figure 17 (左图) 中，T_{vjop} 超过 150°C 的持续时间为 t_1 = 50 s。在 T = 300 s 循环周期内，其余时间温度均低于 150°C。因此，占空比为 16.7%。从最高工作结温的角度来看，这样的工况是允许的。Figure 17 右图显示了另一个示例。在这个例子中，在整个负载周期内，温度都超过最高结温。因此，这样的工况是不允许的。

应用允许温度超过 150°C 的小时数取决于散热器的时间常数。此外，在边界条件下以这种负载曲线保持过度运行达到数百小时以上，可能导致模块外壳上出现硅油痕迹。如果要在很多个小时内以这种类型的负载曲线工作，请联系当地的英飞凌支持团队，以便就这个技术要求进行详尽分析。

最高虚拟结温 Tvj op

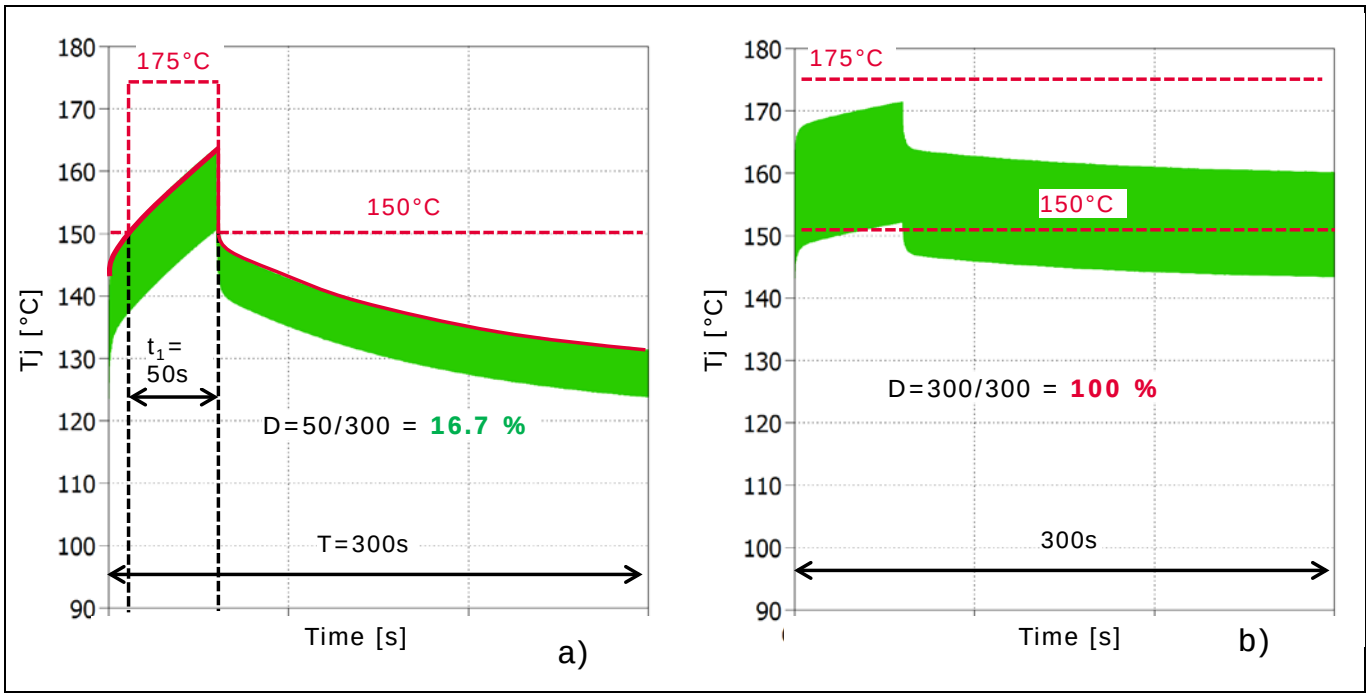


Figure 17　175°C 结温条件下允许工况 (左图) 和不允许工况 (右图) 示例

3.1.1　支持更高工作温度的系统温度限制

CoolSiC™ MOSFET M1H 允许的最高工作结温比 M1 高 25 K。得益于这个特性，采用 M1H 的系统可实现更高功率密度和组件温度，如 PCB、散热器和模块框架。应当考虑以下几种限制。

3.1.1.1　框架温度限制

数据表中规定了 RTI (相对温度指数) 值。这个值是与塑料材料热降解相关的特征参数。在工作期间，模块框架温度不应超过这个值。否则，将违反 UL 标准等级要求。

3.1.1.2　PCB 温度限制

随着结温升高，系统功率密度亦可提高。这意味着流经各个引脚的电流可能增加，因为 M1 和 M1H 模块的一些引脚是相同的。由于电流增加，应当仔细考虑 PCB 温度升高情况。允许的最高 PCB 温度取决于 PCB 材料本身。更厚铜层、更宽迹线、更多层数和系统冷却等均有助于降低 PCB 温度。

3.1.1.3　散热器温度限制

如果模块预涂了英飞凌导热介质 (TIM)，那么，散热器温度不应超过导热介质的允许工作温度。

4 词汇表

$R_{DS(on)}$: 实际结温下的电阻，按数据表电流 I_{DS} 给出

$V_{GS(th)}$: 电流开始流动时栅极和源极之间的电压

I_{DSS}: 短路栅源电压=0 V 且 V_{DSS}= 1200 V 条件下的漏源泄漏电流

V_{GS}: 栅极和源极之间的偏压，对应于 IGBT 的 V_{ge}

I_{DS}: 在漏极和源极之间流动的负载电流

V_{DS}: 漏极和源极之间的偏压，对应于 IGBT 的 V_{ce}

C_{rss}: 这个值定义为栅极与漏极之间的有效电容。测试采用 800 V 电压，这是应用中的典型 DC-link 电压。它等于栅漏电容

C_{gs}: 源极与栅极之间的有效电容

C_{iss}: 这个值定义为栅极与源极之间的有效电容。测试采用 800 V 电压，这是应用中的典型 DC-link 电压。它等于栅源电容和栅漏电容之和

C_{gd}: 漏极与栅极之间的有效电容

C_{oss}: 这个值定义为源极与漏极之间的有效电容。测试采用 800 V 电压，这是应用中的典型 DC-link 电压。它等于栅漏电容和栅源电容之和

C_{ds}: 源极与漏极之间的有效电容

R_{G_int}: 有效内部栅极电阻，等于分布式栅极网络电阻与栅极垫附加电阻之和

E_{on}: 导通能耗，按照 IEC 60747-8 规定测得

E_{off}: 关断能耗，按照 IEC 60747-8 规定测得

E_{tot}: 总能耗，等于 E_{on} 与 E_{off} 之和

Q_{GD}: 通常为通过米勒平台所需的栅极电荷

Q_G: 总栅极电荷

$Q_{GS,pl}$: 从关态 V_{GS} 到达米勒平台所需的栅极电荷

R_G: 外部施加的栅极电阻，增加 R_{G_int}

$R_{G(on)}$: 外部施加的导通栅极电阻

$R_{G(off)}$: 外部施加的关断栅极电阻

$T_{vj\,op}$: 工作期间的虚拟结温。“虚拟”一词系指按照 IEC 60747 系列标准的规定，采用温度敏感电气参数测得的温度

5 参考资料

[1] AN2017-46: CoolSiC™ 1200 V SiC MOSFET 应用笔记，2018 年 7 月

[2] K. Sobe: CoolSiC™ MOSFET 单管寄生导通特性表征，2019 年 5 月

[3] AN2018-09: CoolSiC MOSFET 栅极驱动电压窗口指南，2022 年 3 月

[4] T. Basler: 1200 V SiC 沟槽式 MOSFET 实用性及其体二极管坚固耐用性

[5] AN2018-14: TRENCHSTOP™ 1200 V IGBT7 T7 应用笔记，2021 年 6 月

[6] FS55MR12W1M1H_B11 数据表: 版本 1.20，2022 年 6 月 9 日

[7] 理解 SiC MOSFET 体二极管在快速开关应用中的关断特性，2021 年 5 月

文档修订记录

文档版本	提交日期	变更说明
Revision 1.0	2023-03-16	翻译自: AN2021-13, CoolSiC™ MOSFET M1H for modules - Application Note, Revision 1.0
Revision 1.0.1	2023-03-29	翻译自: AN2021-13, CoolSiC™ MOSFET M1H for modules - Application Note, Revision 1.0 2.2.1、2.2.2、2.2.4 和 2.2.5 的术语从"沟槽"改为"沟道"。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2023-03-29
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2023 Infineon Technologies AG.
All Rights Reserved.

Do you have a question about this document?
Email: erratum@infineon.com

Document reference
AN2021-13_ZH

重要提示

本文档所提供的任何信息**绝不应当**被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及/或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。

此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。
本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。

警告事项

由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。

除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况外，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。