

CoolSiC™ 650 V G2 MOSFET

最新世代の炭化ケイ素 (SiC) MOSFET

本書について

適用範囲と目的

本書では、インフィニオンの前世代 **CoolSiC™ MOSFET** と最新の CoolSiC™ 650 V G2 炭化ケイ素 (SiC) MOSFET の違いについて説明します。

本アプリケーションノートは、技術的パラメーターや設計者にとって最新かつ最も重要な補足的利点を記載しています。最後に、このドキュメントでは、対象とするトポロジーにおける、入手可能な多数 SiC MOSFET ベンダーに対するベンチマークを掲載しています。

対象者

このドキュメントの対象者は、電子システムの設計エンジニア, 技術者, および開発者です。

目次

目次

本書について.....	1
目次	2
1 はじめに	3
1.1 製品ラインアップ	3
1.2 対象トポロジ	3
1.2.1 トーテムポール PFC	4
1.2.2 LLC コンバーター	5
2 技術的パラメーター	6
2.1 ジャンクション温度に対する $R_{DS(on)}$	6
2.2 Q_{fr} - MOSFET 順方向回復電荷	7
2.3 V_{DSS} - ドレインソース間電圧制限	8
2.4 伝達特性	9
2.5 C_{oss} - 出力容量	10
2.6 Q_G - ゲート電荷	12
3 負のゲート駆動電圧	14
4 アプリケーションテスト	15
4.1 3.3 kW CCM トーテムポール型力率改善回路 (PFC)	15
4.1.1 D2PAK	15
4.1.2 TO-247-4	17
4.2 3.3 kW LLC コンバーター	18
5 まとめ	20
改訂履歴	21
免責事項	22

1 はじめに

1 はじめに

CoolSiC™ 650 V MOSFET は、CCM トーテムポール PFC (連続導通モード トーテムポール力率改善回路) のような、ボディダイオードを導通するハードコミュテーションが断続的に発生するハードスイッチングトポロジにおいて、特に高い効率が得られるよう調整/設計されています。

インフィニオンは、製品性能の向上、システム効率の向上、新しいアプリケーションを設計できる高い自由度を提供することに常に取り組んでいます。この新世代の SiC トレンチ MOSFET は、こうしたニーズに対応します。

1.1 製品ラインアップ

Table 1 CoolSiC™ 650V G2 MOSFET のラインアップ

R _{DS(on),typ} [mΩ]	TO-247-3	TO-247-4	D ² PAK-7
			
50	IMW65R050M2H	IMZA65R050M2H	IMBG65R050M2H
40	IMW65R040M2H	IMZA65R040M2H	IMBG65R040M2H
20	IMW65R020M2H	IMZA65R020M2H	IMBG65R020M2H
15	IMW65R015M2H	IMZA65R015M2H	IMBG65R015M2H
7	IMW65R007M2H	IMZA65R007M2H	IMBG65R007M2H

Table 1 は、製品ロードマップの第一弾を示し、今後数年間にわたり、さまざまなパッケージ、さらに高い粒度の R_{DS(on)}へとポートフォリオを拡大していく予定です。本書の次の章では、AI, サーバー, テレコム, EV 充電, ソーラー, TV, およびアダプター アプリケーションなど、大電力および低電力アプリケーションにおけるターゲット アプリケーション、正確には市場でより魅力を増すトポロジについて簡単に紹介します。

インフィニオン製品の詳細については、www.infineon.com にアクセスしてください。

1.2 対象トポロジ

この新世代技術は、ボディダイオードを導通するハードコミュテーションが継続的に発生するさまざまなアプリケーションに最適となっています。以下の項目では、設計者が制限なく使用できるシナリオを提供するアプリケーションを紹介します。

1 はじめに

1.2.1 トーテムポール PFC

CCM トーテムポール PFC の動作原理は、AC 入力電圧の正のサイクルが 2 相、負のサイクルが 2 相、合計 4 相に分割しています。

正の AC ラインサイクル:

低抵抗スーパー Junction (SJ) MOSFET (SJ2) は常時導通状態にあります。磁化時は、SiC MOSFET (SiC2) がオンになり、標準的な PFC と同様に動作します。SiC2 がターンオフした後、SiC1 のボディダイオードが導通します。最後に SiC1 がアクティブになり、消磁フェーズが始まります。この間、SiC1 は同期昇圧として動作します。同期昇圧がオフになるのと同じタイミングで、SiC1 のボディダイオードが再び導通し、SiC2 がアクティブにオンになる短い期間があり、導通したボディダイオードにハードスイッチングが発生します。このハードスイッチングは、いずれかの SiC MOSFET のスイッチングサイクルごとに発生します。したがって、 Q_{fr} に基づくこのターンオン中に、スイッチングエネルギーと損失が増加します。

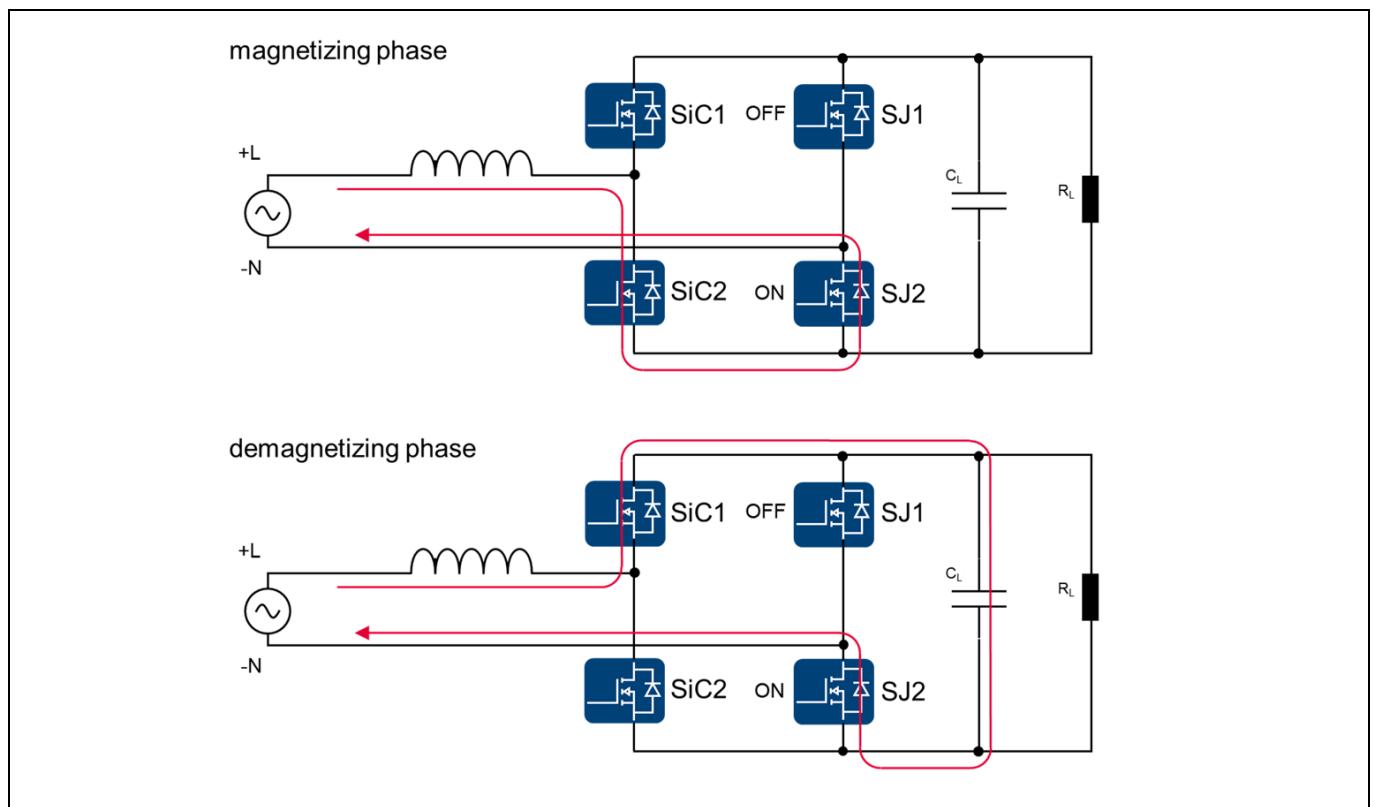


Figure 1 正の AC ラインサイクルの動作原理

負の AC ラインサイクル:

負の AC ラインサイクルの動作は、反転した正の AC ラインサイクルと同じです。この場合、低抵抗 SJ MOSFET (SJ1) は常時導通状態にあります。力率改善用チョークを磁化しなければならないため、磁化フェーズでは、SiC MOSFET (SiC1) がオンし、標準的な PFC と同様に動作します。SiC1 がターンオフした後、SiC2 のボディダイオードが導通します。最後に SiC2 がアクティブにオンし、消磁フェーズが始まります。この間、SiC2 は同期昇圧として動作します。このトポロジーに見られるように、すべてのスイッチングサイクルにおいて、可能な限り低い Q_{fr} が必要になります。

1 はじめに

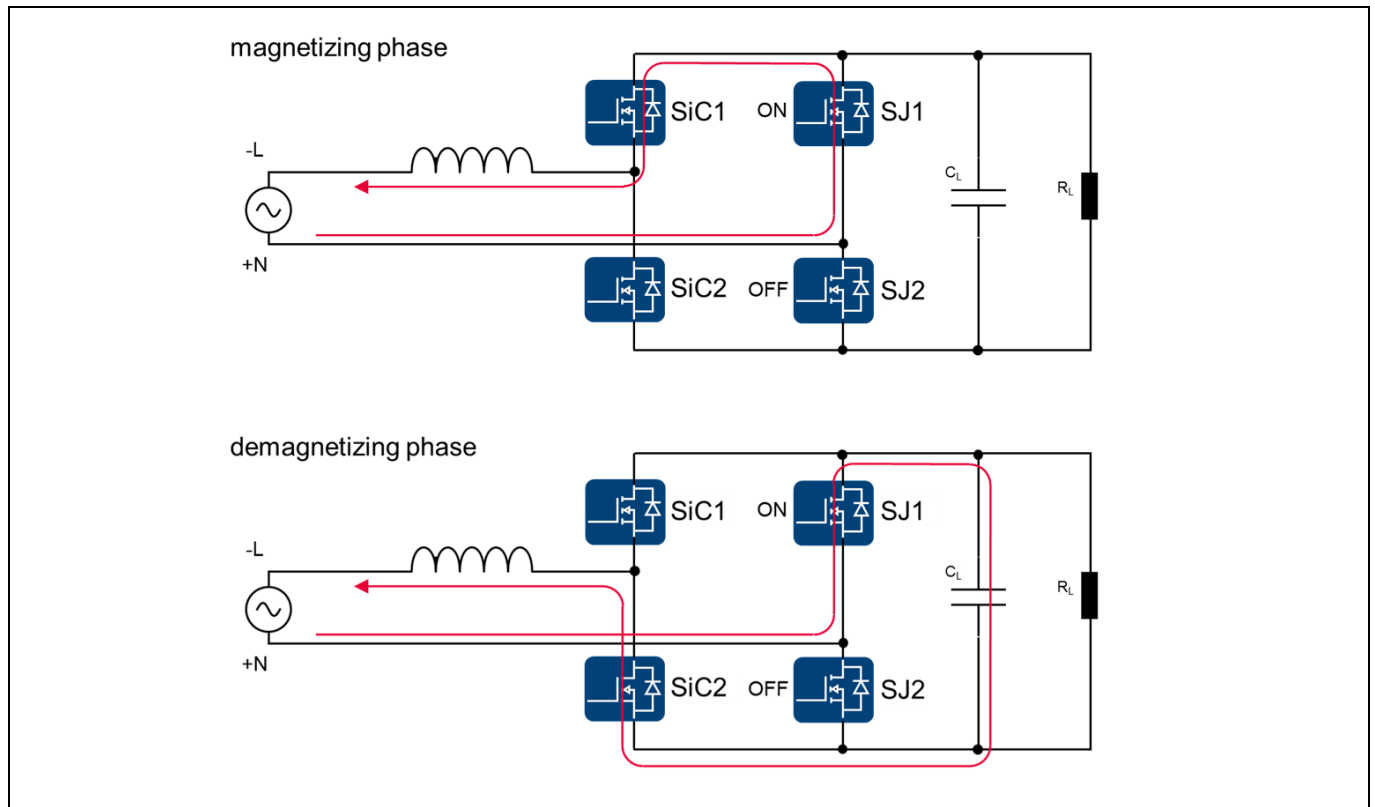


Figure 2 負の AC ラインサイクルの動作原理

したがって、SiC MOSFET とその関連技術のパラメーターは、容易に 99%の効率を達成して、第 1 世代に比べてシステム効率をさらに向上させるためには最適な選択となります。

1.2.2 LLC コンバーター

CoolSiC™ MOSFET は Q_{fr} が低いため、異常動作状態や負荷ジャンプなど、スイッチング周波数が高速に変化した際に、システムの信頼性を向上させることができます。さらに、CoolSiC™ MOSFET は、あらゆる負荷条件において完全なゼロ電圧スイッチング (ZVS) を容易に実現できることから、高効率、高スイッチング周波数を実現でき、共振電流の低減も可能です。

2 技術的パラメーター

2 技術的パラメーター

ここでは、最も重要な技術的パラメーターについて解説し、CoolSiC™ MOSFET の使用に関する一般的な推奨事項を示します。IMBG65R040M2H と IMBG65R039M1H を比較するのは、これらの製品の $R_{DS(on)}$ が最も近いからです。

2.1 ジャンクション温度に対する $R_{DS(on)}$

全デバイスのデータシートにおいて、標準的な $R_{DS(on)}$ 値はジャンクション温度 25°C 時の値です。通常、デバイスはこれよりも高いジャンクション温度で動作します。そのため、100°C など、より高い温度での $R_{DS(on)}$ 値を知ることが不可欠です。 $R_{DS(on)}$ は正の温度係数を示し、高温では $R_{DS(on)}$ が増加します。

Figure 3 に示すように、X 軸はジャンクション温度、Y 軸は正規化 $R_{DS(on)}$ 値です。25°C での $R_{DS(on)}$ は、CoolSiC™ MOSFET の Gen1 と Gen2 で同じであることを示しています。この 25°C の値は、データシートと型番の命名法によっても示されています。

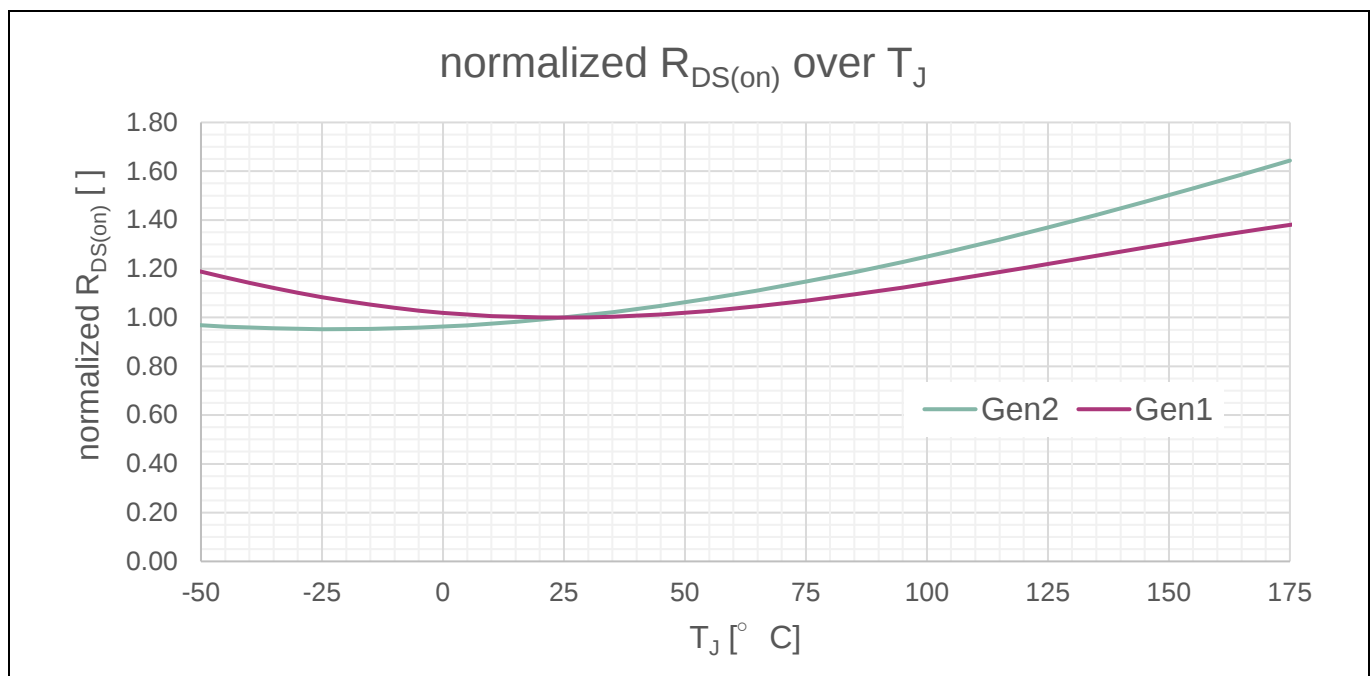


Figure 3 温度に対する正規化 $R_{DS(on)}$ 値: CoolSiC™ MOSFET Gen1 と Gen2 の比較

CoolSiC™ Gen2 MOSFET は、CoolSiC™ Gen1 MOSFET に比べてわずかに動作の点で劣りますが、CoolSiC™ Gen2 MOSFET ではスイッチング損失が減少しているため、この取るに足らない欠点は問題視する必要がありません。CoolSiC™ Gen2 MOSFET は、ターゲットアプリケーション (本書後半のセクションで解説) において、依然として CoolSiC™ Gen1 MOSFET よりも優れた効率を達成します。さらに、この動作はチャネルの改善によるものです。そのため、 $R_{DS(on)}$ の分布はデバイスのドリフト領域にシフトするため、プロセスの安定性が向上し、CoolSiC™ Gen2 MOSFET の最終データシートで要求される標準～最大 $R_{DS(on)}$ のマージンが減少します。

2 技術的パラメーター

2.2 Q_{fr} – MOSFET 順方向回復電荷

CoolSiC™ Gen2 MOSFET は、CoolSiC™ Gen1 MOSFET とは異なるボディダイオード回復パラメーターの命名法を使用していることに注意してください。 Q_{rr} という従来の命名法では、基準の観点で表される値を説明するには不十分なため、 Q_{rr} は逆回復電荷のみを表します。逆回復電荷の測定中、アクティブスイッチには Q_{oss} も存在します。つまり、データシートに記載されている Q_{fr} の値は、 Q_{oss} と Q_{rr} の合計です。

Figure 4 に、命名法と定義の違いを示します。

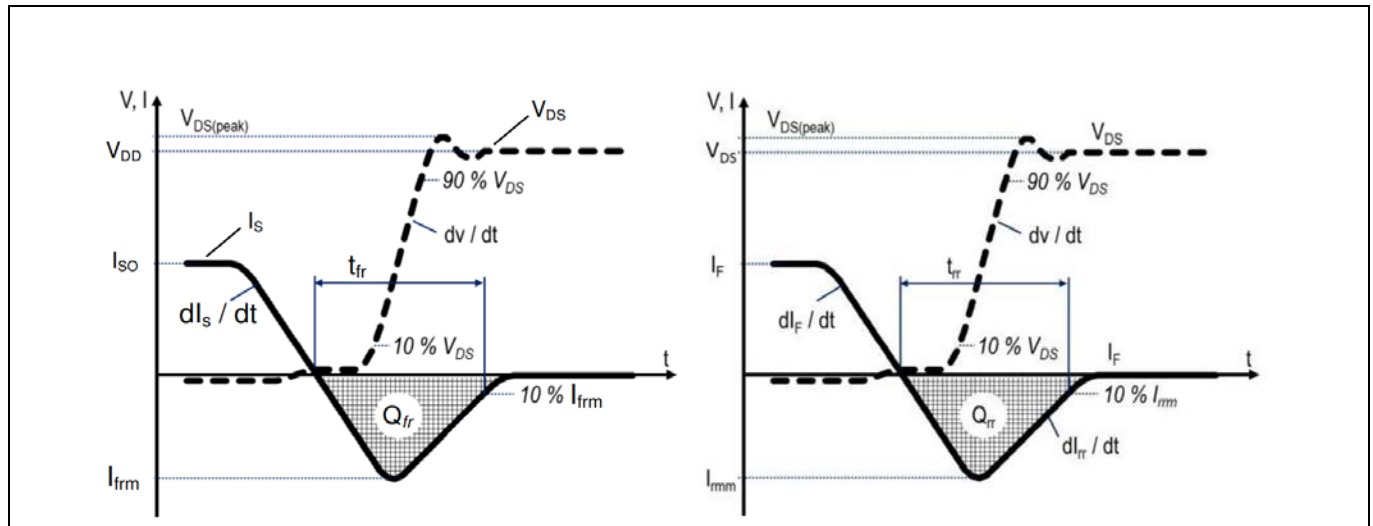


Figure 4 CoolSiC™ Gen2 と Gen1 MOSFET の MOSFET ダイオード回復波形の比較

この命名法は、一部の CoolSiC™ Gen1 MOSFET のデータシートでは、既に新しい定義に変更されており、すべての CoolSiC™ 製品が同期化されるまで継続される予定です。

CoolSiC™ Gen2 MOSFET は、ほぼ同じテスト条件において、CoolSiC™ Gen1 MOSFET よりも Q_{fr} が約 45% 低減されています。

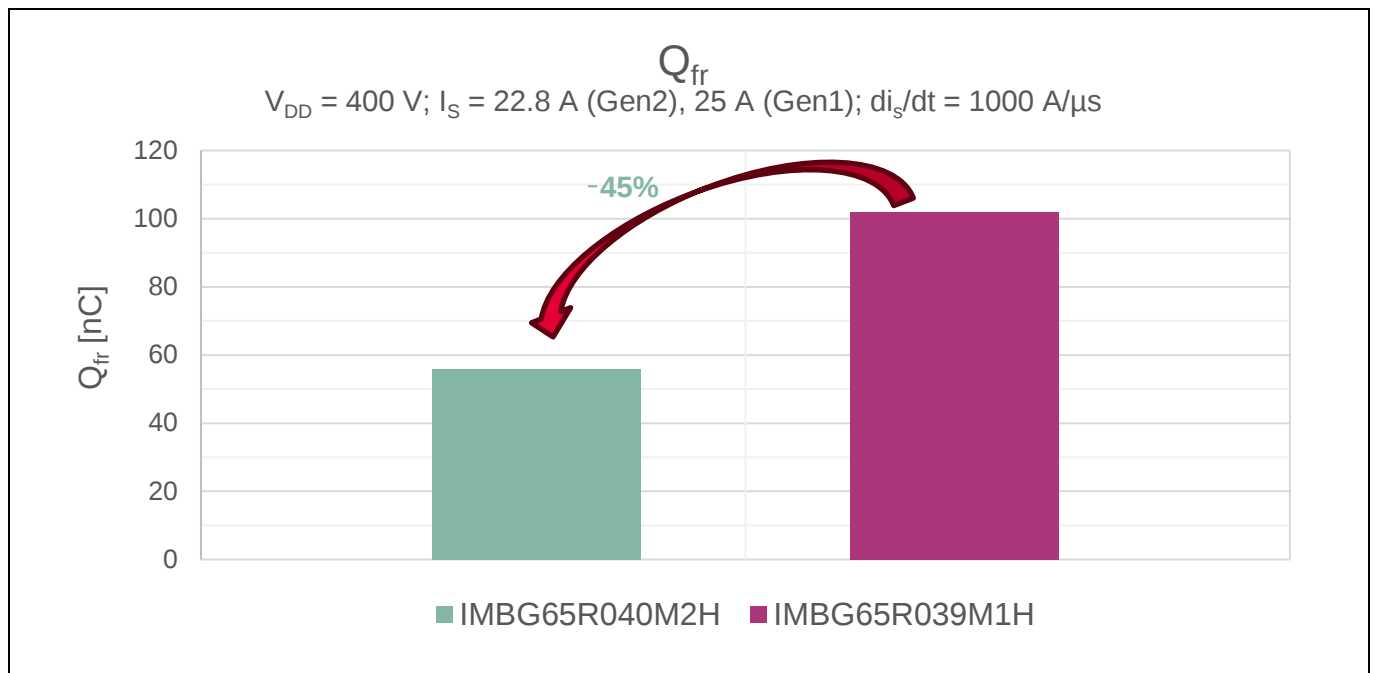


Figure 5 Q_{fr} の比較: CoolSiC™ Gen1 と Gen2 MOSFET

2 技術的パラメーター

Figure 5 は、同じテスト条件下で、CoolSiC™ Gen2 のターンオン損失が、CoolSiC™ MOSFET Gen1 に比べて劇的に減少していることも示唆しています。

2.3 V_{DSS} – ドレインソース間電圧制限

一般的に、CoolSiC™ Gen2 と Gen1 MOSFET の降伏電圧の挙動は同じです。Figure 6 に示すように、X 軸がジャンクション温度、Y 軸が降伏電圧を表すと、CoolSiC™ Gen2 MOSFET の方が、傾きが小さい点が主な違いです。その大きな違いは、低温では CoolSiC™ Gen2 MOSFET の方が、CoolSiC™ Gen1 MOSFET に比べて降伏電圧が高いことで、屋外用途や低温で起動するアプリケーションのお客様にメリットがあります。さらに、定格ブロッキング電圧は全ジャンクション温度範囲 T_J で 650 V 以上です。

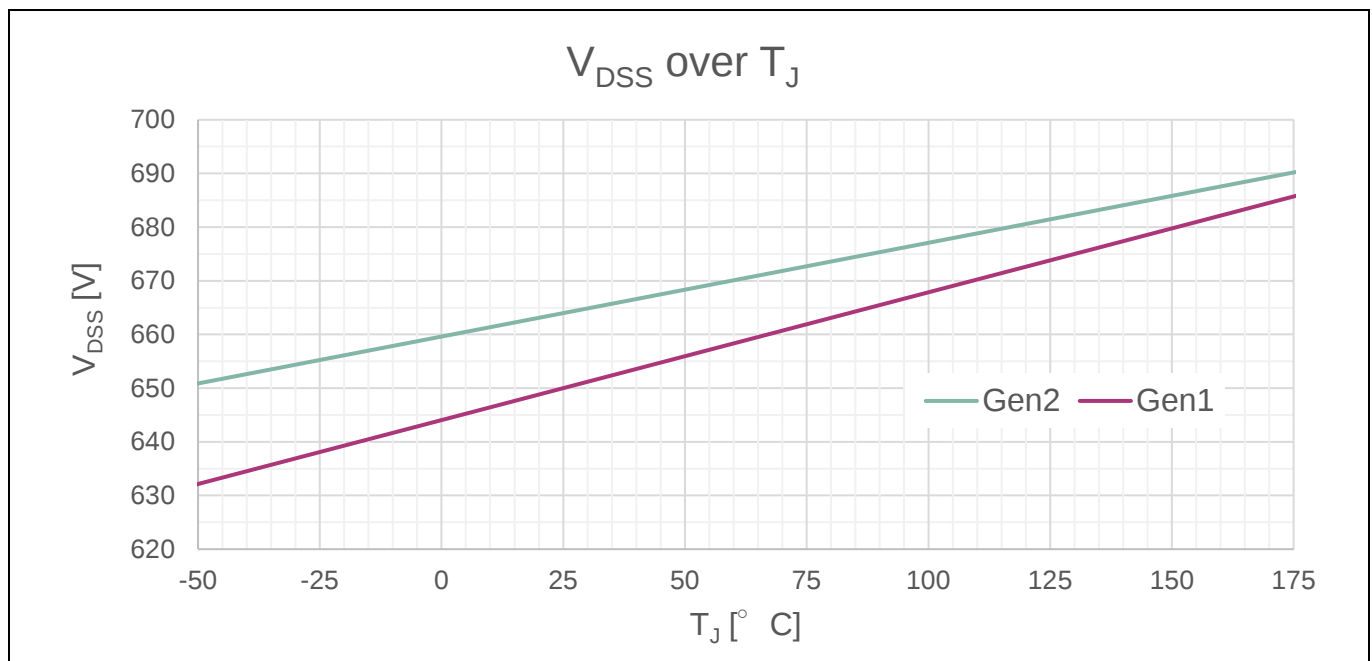


Figure 6 V_{DSS} の比較: CoolSiC™ Gen1 と Gen2 MOSFET

Note: スイッチング過渡時や異常動作時であっても、定格降伏電圧を超える電圧の印加は推奨されません。

2 技術的パラメーター

2.4 伝達特性

伝達特性は、新世代の駆動能力に関連した重要な違いを示しています。25°C (直線) と 175°C (破線) の交点を「熱的不安定点」と呼んでいます。熱的不安定点よりも下では、MOSFET はより高い温度でより高い電流伝達を可能にし、印加されるゲートソース電圧によっては、アプリケーションで熱暴走につながる可能性があります。

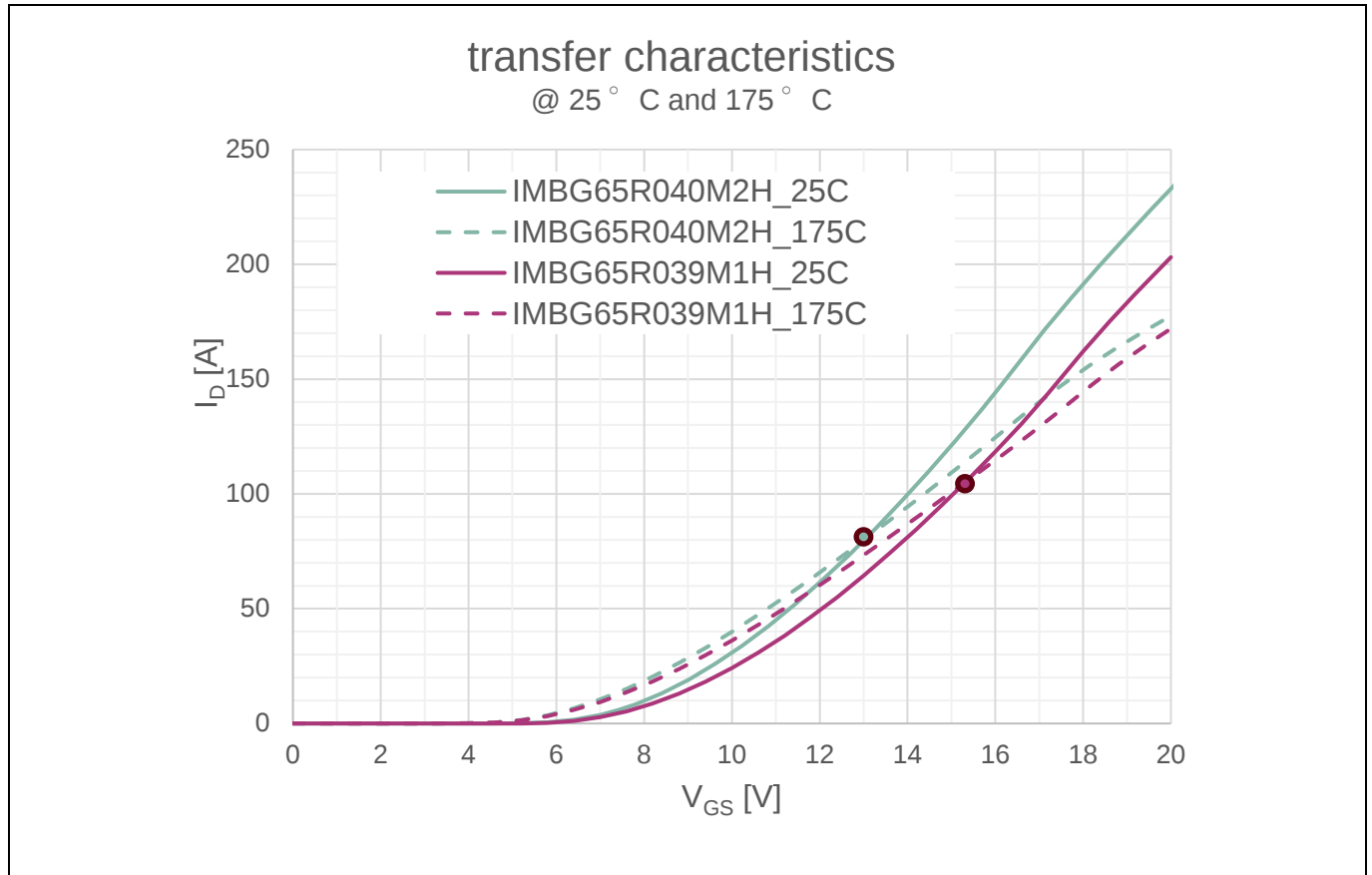


Figure 7 伝達特性の比較: CoolSiC™ Gen1 と Gen2 MOSFET

CoolSiC™ MOSFET Gen1 の熱的不安定点は $V_{GS} \approx 15.3 \text{ V}$ で、15 V 駆動が可能です。一方、CoolSiC™ MOSFET Gen2 の熱的不安定点は $V_{GS} = 13 \text{ V}$ であり、完全互換の 15 V ゲート駆動となります。しかし、インフィニオンは、約 30% の $R_{DS(on)}$ の追加メリットがあるため、18 V の駆動電圧でデバイスを動作させることを推奨しています。

2 技術的パラメーター

2.5 C_{oss} - 出力容量

出力容量はスイッチング損失の指標であり、アプリケーションの動作と効率に影響を与える 2 つの追加要因である Q_{oss} と E_{oss} を含みます。

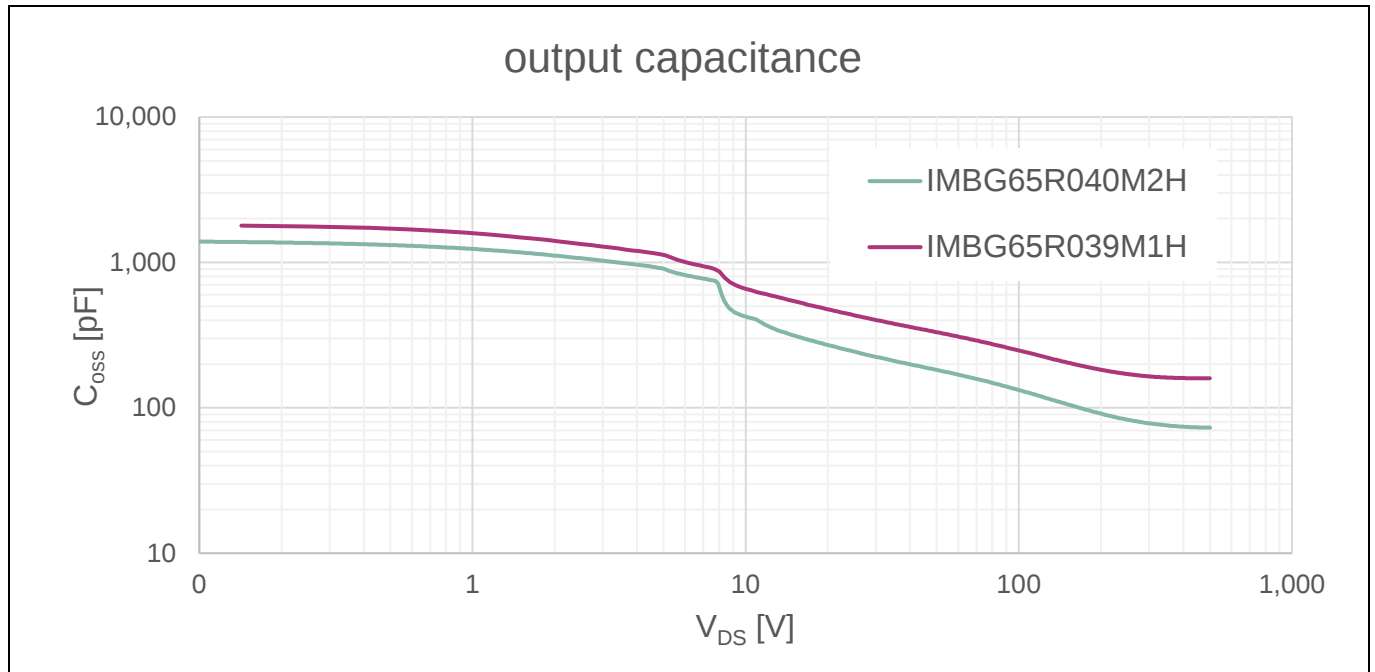
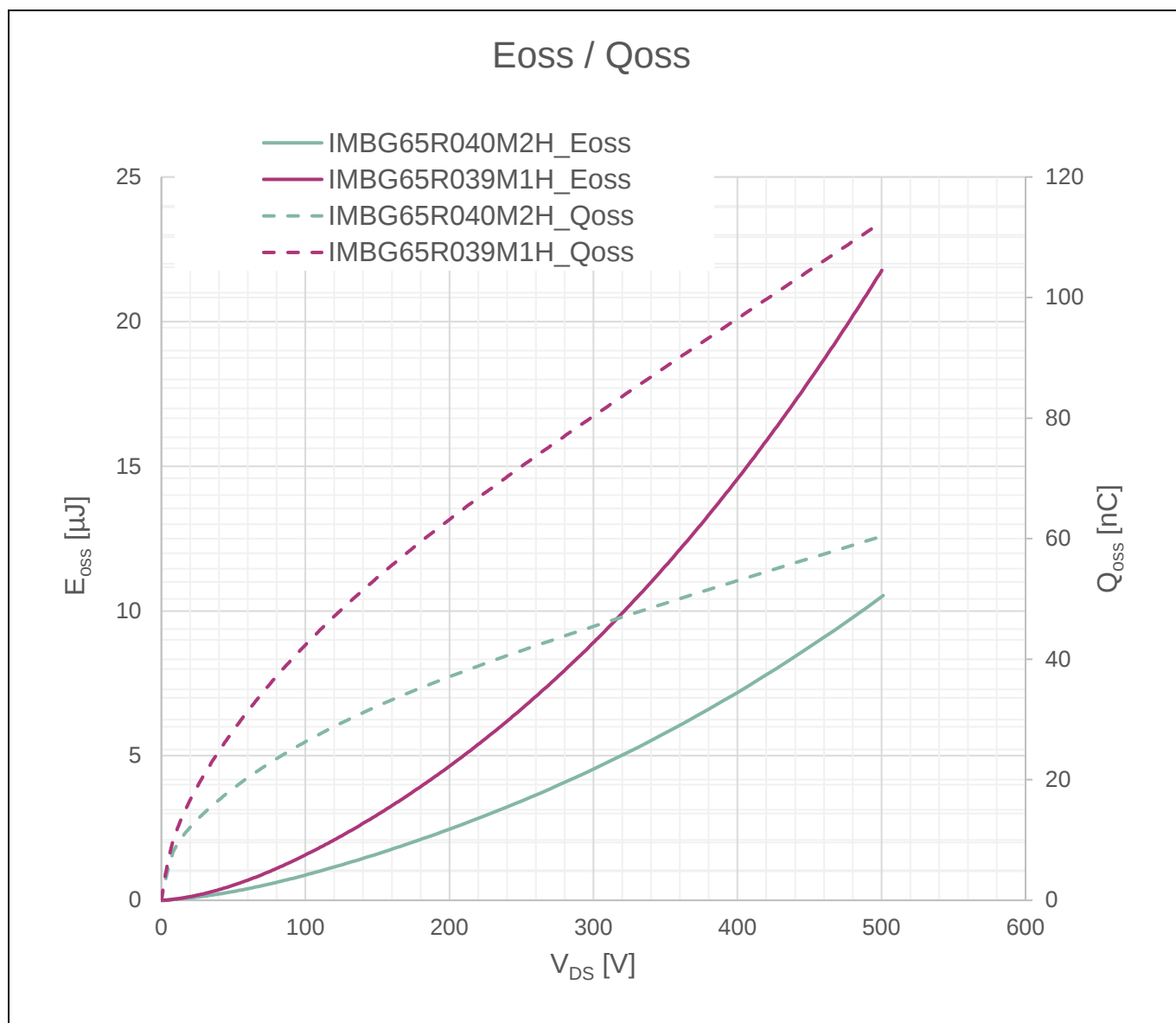


Figure 8 出力容量の比較: CoolSiC™ Gen1 と Gen2 MOSFET

CoolSiC™ MOSFET Gen2 の C_{oss} は、CoolSiC™ MOSFET Gen1 と同じパターンですが、絶対値が低下しています。 $V_{DS} = 400$ V では ~54% の減少です。CoolSiC™ MOSFET Gen1 の主な欠点は、 C_{oss} が大きいため E_{oss} が増加することです。Figure 9 は V_{DS} における E_{oss} と Q_{oss} の比較です。

2 技術的パラメーター

Figure 9 E_{oss} と Q_{oss} の比較: CoolSiC™ Gen1 と Gen2 MOSFET

E_{oss} と Q_{oss} は、以下の2つの式に従って C_{oss} によって得られます。

$$E_{oss} = \int_0^{400V} C_{oss} \cdot V \, dV$$

$$Q_{oss} = \int_0^{400V} C_{oss} \cdot \frac{dV}{dt} \, dt$$

式 1 E_{oss} と Q_{oss} の計算

CoolSiC™ Gen2 MOSFET の全電圧範囲にわたって C_{oss} が低いことの利点は、CoolSiC™ MOSFET Gen1 と比較して 45～50%減少されて、E_{oss} と Q_{oss} が同じ挙動を示すことです。

2 技術的パラメーター

2.6 Q_G – ゲート電荷

ゲート電荷は、デバイスのオンとオフの速さを示す指標です。さらに、デバイスを完全に起動するのに必要な電荷も表しており、スイッチング損失の指標にもなります。

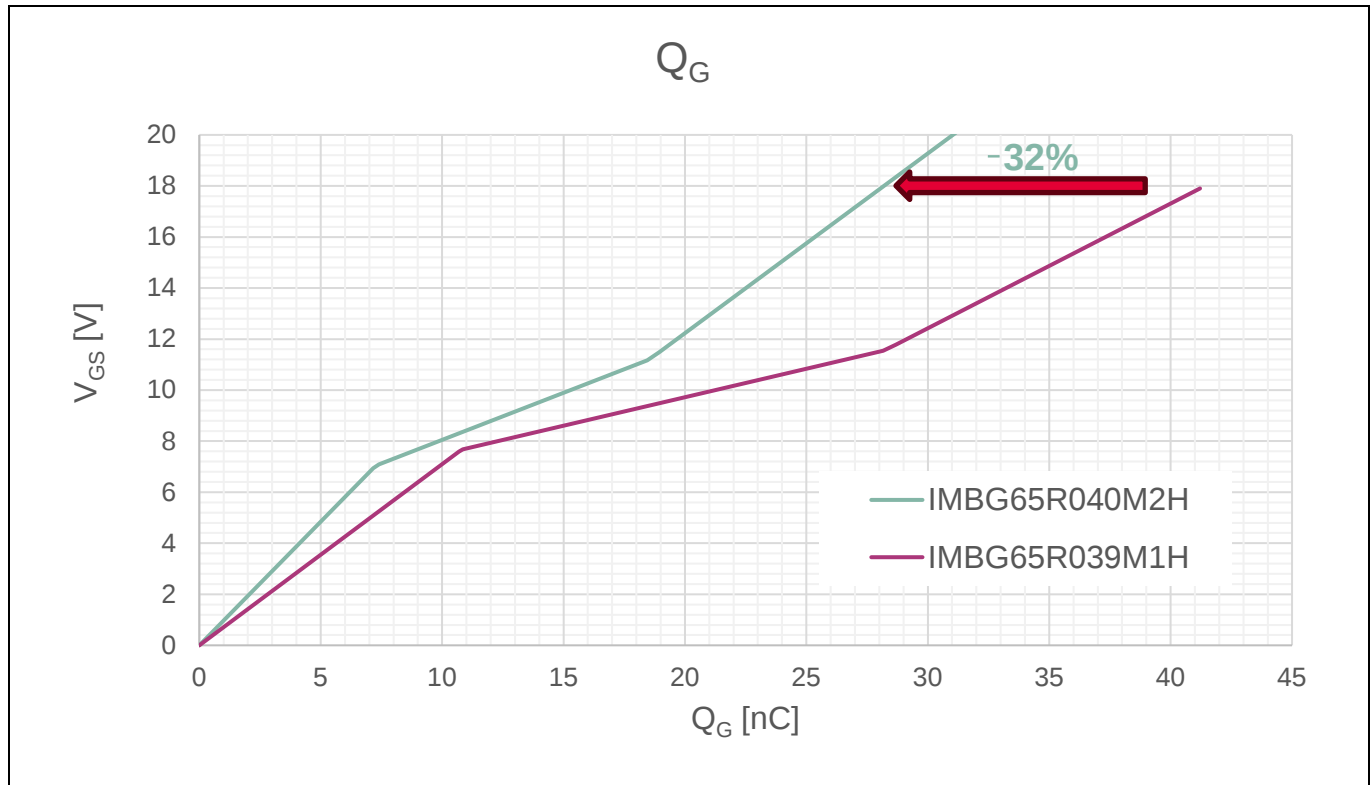


Figure 10 Q_G の比較: CoolSiC™ Gen1 と Gen2 MOSFET

CoolSiC™ Gen2 MOSFET からのゲート電荷は、CoolSiC™ MOSFET Gen1 に比べて大幅に減少しています。これは、CoolSiC™ MOSFET Gen2 が PCB の寄生成分による影響、特に電圧ピークによる V_{GS} 発振、およびデータシートに記載された制限を受けやすいことを示しています。しかし、インフィニオンはこうした制限を引き上げているため、CoolSiC™ MOSFET Gen1 と同じ $R_{G,ext}$ を使用し、低いスイッチング損失のメリットを得ることが可能です。

さらに、 C_{GS} と C_{GD} の比が劇的に減少するため、 dV/dt による再ターンオンの可能性が減少します。この寄生ターンオン (PTO) ファクターは、データシートの値に基づき、以下の式で表されます。

$$PTO\ factor = \frac{Q_{GD @ 400\ V}}{Q_{GS @ V_{GS(th)} @ 25^\circ C}}$$

式 2 寄生ターンオン ファクターの計算

この計算式を CoolSiC™ MOSFET Gen1 および Gen2 に適用すると、次の図になります。

2 技術的パラメーター

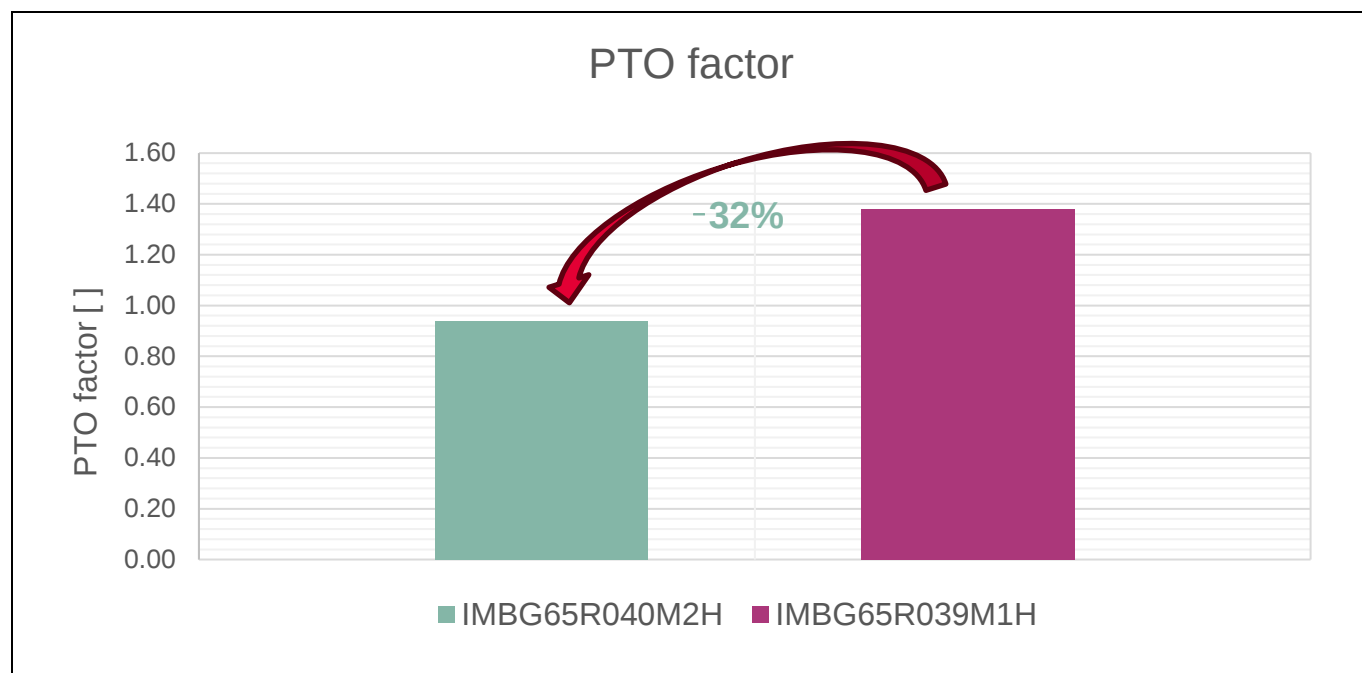


Figure 11 PTO ファクターの比較: CoolSiC™ Gen1 と Gen2 MOSFET

Figure 11 に示すように、CoolSiC™ MOSFET Gen2 の値は CoolSiC™ MOSFET Gen1 よりも低くなります。値が低いほど、 dV/dt 駆動による誤ターンオンの可能性が下がります。なお、これはターンオフ電圧が 0 V のときのままです。

3 負のゲート駆動電圧

3 負のゲート駆動電圧

インフィニオンの CoolSiC™ MOSFET は、PTO ファクターがきわめて低いため、負のゲート駆動電圧が不要で、市場で最も優れた誤ターンオン動作に対する耐性を示します。一方で、CoolSiC™ Gen2 MOSFET は他社製品に対するセカンドソースとして利用されることも想定し、負のゲートソース電圧をターンオフ電圧として使用するためにゲート酸化膜が改良されています。市場の多くの SiC MOSFET は $V_{GS} = -5V$ で動作するため、この新しいゲート酸化膜が導入されました。この結果、CoolSiC™ Gen2 MOSFET はさらに使いやすく、駆動しやすくなりました。

市場に流通するすべての SiC MOSFET と同様に、 V_{th} ドリフトとそれに対応する $R_{DS(on)}$ ドリフトの存在は、製品寿命にわたり無視はできません。しかし、Figure 12 に示すように、この $R_{DS(on)}$ の影響は無視できるほどです。

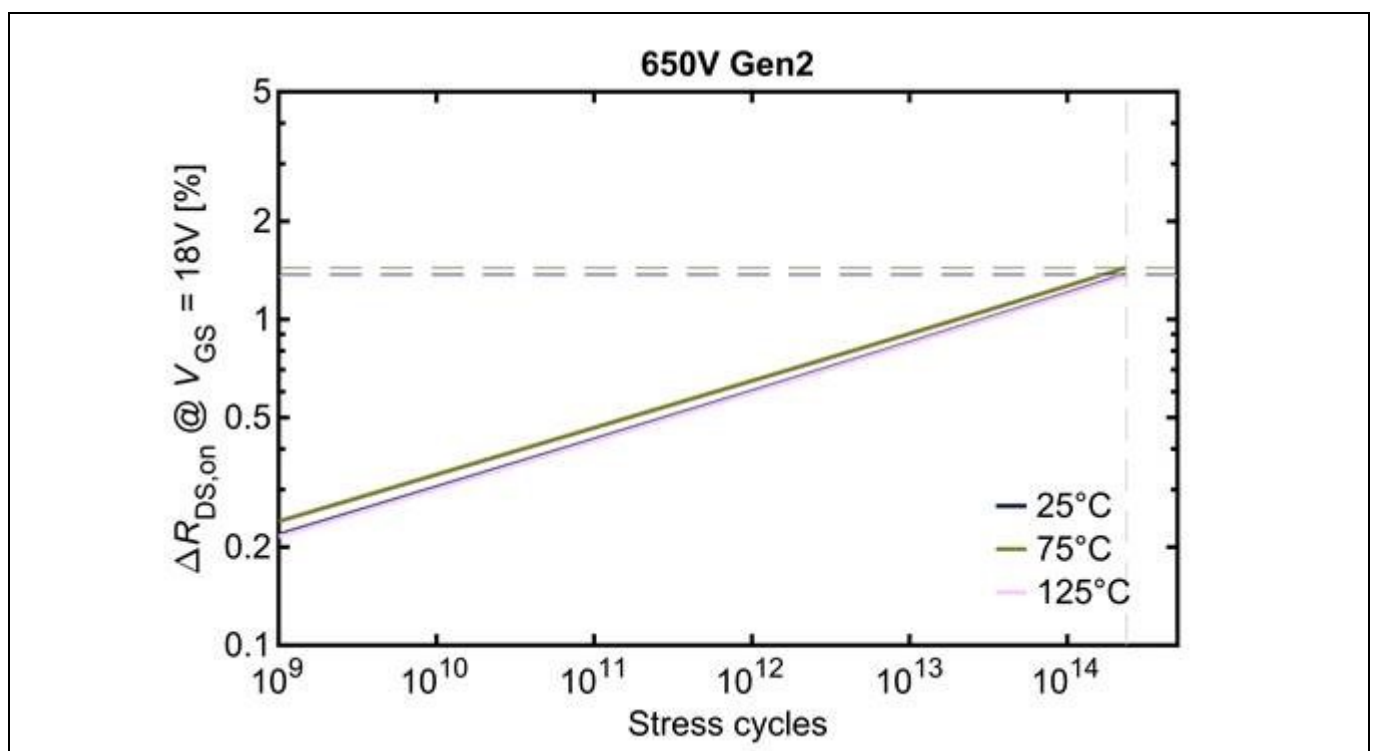


Figure 12 製品寿命期間にわたる $R_{DS(on)}$ ドリフト

Figure 12 に示すように、寿命にわたる $R_{DS(on)}$ ドリフトは、75°C～125°C、-5V～18V のゲート駆動という一般的な動作条件においては2%を超えません。このドリフトは効率や性能に影響を与えません。このドリフトは効率や性能に影響を与えません。さらに、ゲート酸化膜の信頼性とスクリーニングは、CoolSiC™ MOSFET Gen1 と同じです。

さらに、CoolSiC™ Gen2 MOSFET は-10V までの電圧ピークに対応するため、高い dV/dt や PCB 設計の寄生インダクタンスに起因する電圧ピークに対して余裕を確保できます。

4 アプリケーションテスト

4 アプリケーションテスト

ここでは、現在市販されている 3.3 kW の CCM トーテムポール型力率改善回路 (PFC) および 3.3kW の LLC コンバーターの SiC MOSFET に対するベンチマークを示します。

4.1 3.3 kW CCM トーテムポール型力率改善回路 (PFC)

トーテムポール型力率改善回路 (PFC) は、ピーク効率 99%以上を達成する最高効率のブリッジレス トポロジです。効率 99%は、98%以上の SMPS のシステム効率の達成には必須です。この AC/DC コンバーターは、CoolMOS™ 600 V、グリッド接続整流器に C7 17 mΩデバイス、インフィニオン製 18 V 補助バイアス電源、XMC1404、昇圧段として IMZA6R048M1H を使用するなど、インフィニオンの完全なソリューションです。入力電圧は 176 V AC~360 V AC で、出力電圧 400 V、スイッチング周波数 65 kHz で 3.3 kW 出力が可能です。

システムのベンチマーク用に、ZVS 動作が最大 20~30 ns になるよう各デバイスのデッドタイム設定を最適化しています。さらに、 $R_{G,ext}$ は、すべての電圧 (V_{GS} および V_{DS}) がデータシートの制限内に収まるように調整されています。効率測定は、横河計測製の WT3000 パワーアナライザを使用し、被測定デバイスごとに 500 Hz のラインフィルタを適用し、ファン (冷却コンセプト) を外部供給して行います。

4.1.1 D2PAK

複数デバイスについてテストを実施しています。ここでは、D2PAK のデバイスから始めます。以下の $R_{G,ext}$ 設定が使用されています。

Table 2 3.3 kW CCM トーテムポール型力率改善回路 (PFC) 用 D2PAK $R_{G,ext}$ 設定

DUT	$R_{G,ext}$	$V_{GS,min}$ $V_{in} = 176 \text{ V AC}$ $I_{out} = 8.3 \text{ A}$	$V_{DS,max}$ $V_{in} = 176 \text{ V AC}$ $I_{out} = 8.3 \text{ A}$	ピーク効率 (eta) $V_{in} = 230 \text{ V AC}$
IMBG65R040M2H	10 Ω	-9.9 V (-10 V)	525 V (580 V)	99.16%
IMBG65R039M1H	10 Ω	-6.4 V (-7 V)	579 V (580 V)	99.00%
ベンダー1 の MOSFET	8.2 Ω	-10.8 V (-11 V)	564 V (580 V)	98.83%

前述のとおり、CoolSiC™ MOSFET Gen2 と Gen1 は、データシートの制限値 (括弧内の値) に記載されているのと同じ 10 Ω の $R_{G,ext}$ を使用できます。この CoolSiC™ MOSFET Gen2 では、99.16%という最高のピーク効率を実現できます。Figure 13 と Figure 14 に、AC 230 V と AC 176 V での効率差を示します。

4 アプリケーションテスト

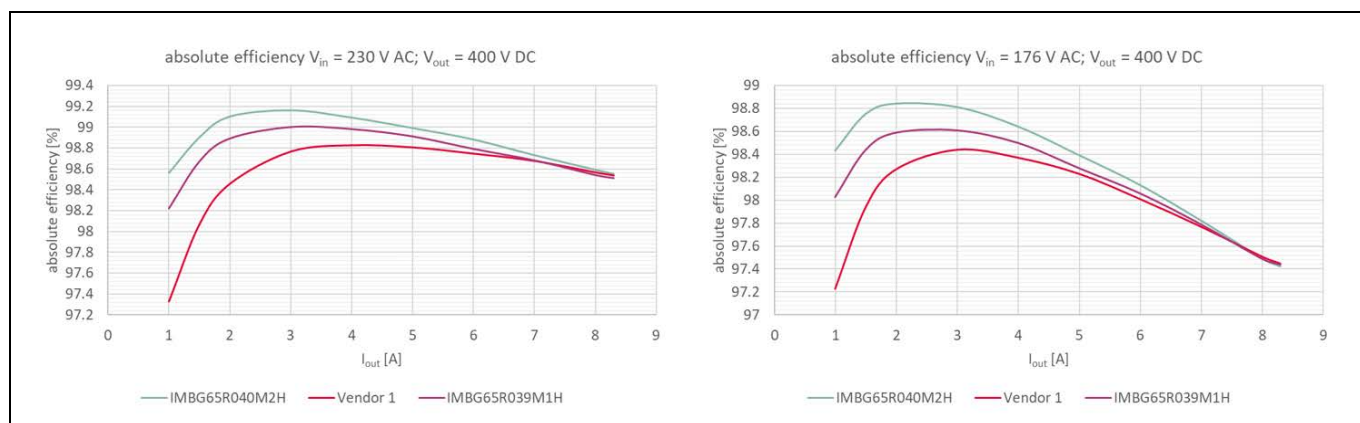


Figure 13 D2PAK 絶対効率の比較: 3.3 kW CCM トーテムポール型力率改善回路 (PFC)

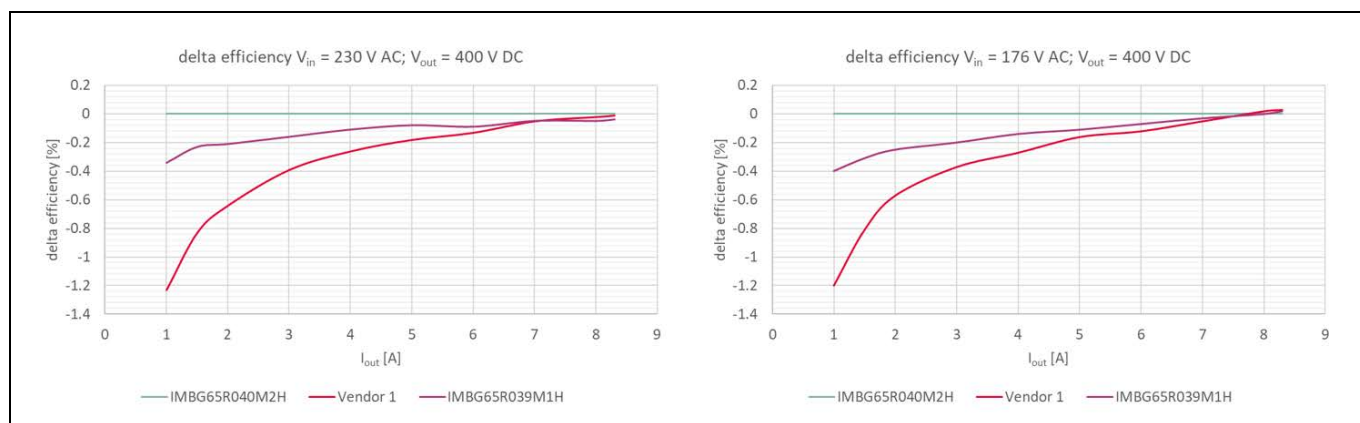


Figure 14 D2PAK 効率差の比較: 3.3 kW CCM トーテムポール型力率改善回路 (PFC)

Figure 14 に示すように、ベンダー 1 の製品は全負荷範囲において効率面で大きな欠点が見られます。これは 0 V ゲート駆動に起因するもので、ベンダー 1 の製品は、Figure 15 に示すように強い寄生ターンオン動作を示します。

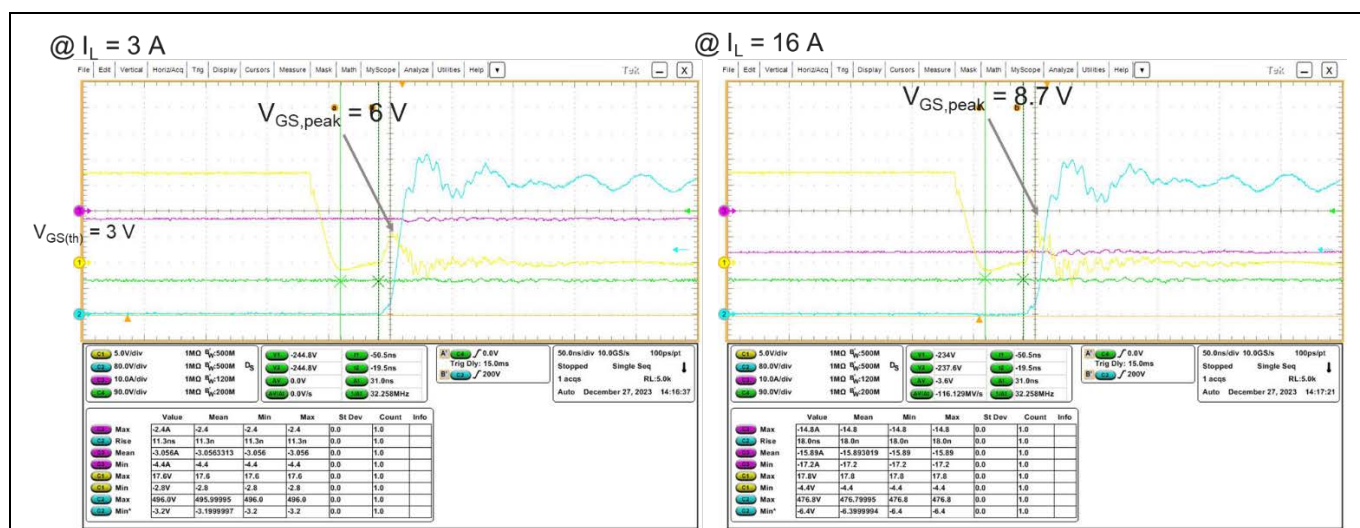


Figure 15 ベンダー 1 製品の D2PAK 寄生ターンオン

4 アプリケーションテスト

ベンダー1 の製品が高い効率を得るには、 -5 V のターンオフ電圧でしか使用できません。しかし、それでも寄生ターンオンが見られます。データシートによると、チョーク電流 (I_L) が 16 A のとき、すでに $V_{GS,peak}$ は 8.7 V で、 $V_{GS(th)}$ は 1.8 V から 4.2 V の間です。

4.1.2 TO-247-4

複数のデバイス間の効率の違いや $R_{DS(on)}$ の影響を見るには、以下のようなテストシナリオがあります。

Table 3 TO-247-4 $R_{G,ext}$ 設定: 3.3 kW CCM トーテムポール PFC

DUT	$R_{G,ext}$	$V_{GS,min}$ $V_{in} = 176\text{ V AC}$ $I_{out} = 8.3\text{ A}$	$V_{DS,max}$ $V_{in} = 176\text{ V AC}$ $I_{out} = 8.3\text{ A}$	ピーク効率 (η) $V_{in} = 230\text{ V AC}$
IMZA65R040M2H	$6.8\ \Omega$	$-9.6\text{ V} (-10\text{ V})$	$510\text{ V} (580\text{ V})$	99.19%
IMZA65R050M2H	$6.8\ \Omega$	$-9.8\text{ V} (-10\text{ V})$	$521\text{ V} (580\text{ V})$	99.20%
IMZA65R039M1H	$6.8\ \Omega$	$-6\text{ V} (-7\text{ V})$	$511\text{ V} (580\text{ V})$	99.03%
IMZA65R048M1H	$6.8\ \Omega$	$-6.8\text{ V} (-7\text{ V})$	$512\text{ V} (580\text{ V})$	99.04%
ベンダー2	$10\ \Omega$	$-4\text{ V} (-4\text{ V})$	$477\text{ V} (580\text{ V})$	98.99%
ベンダー3	$3.8\ \Omega$	$-6\text{ V} (-8\text{ V})$	$508\text{ V} (580\text{ V})$	98.83%

このベンチマークも同じ手順で実行されます。ベンダー3 の製品に限り、 $3.8\ \Omega$ から $3.2\ \Omega$ に変更するとゲートソース電圧の -8 V に違反するため、 $R_{G,ext}$ はこれ以上下げられません。これらの設定を適用すると、以下の効率差が得られます。

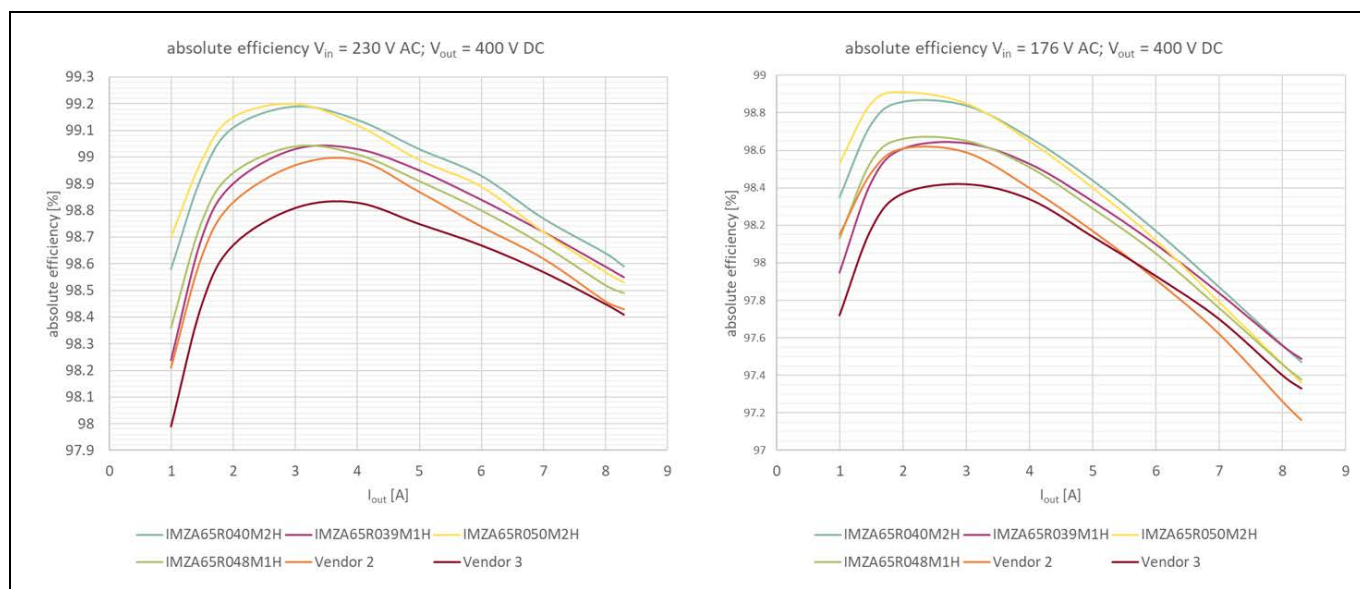


Figure 16 TO-247-4 絶対効率の比較: 3.3 kW CCM トーテムポール型力率改善回路 (PFC)

4 アプリケーションテスト

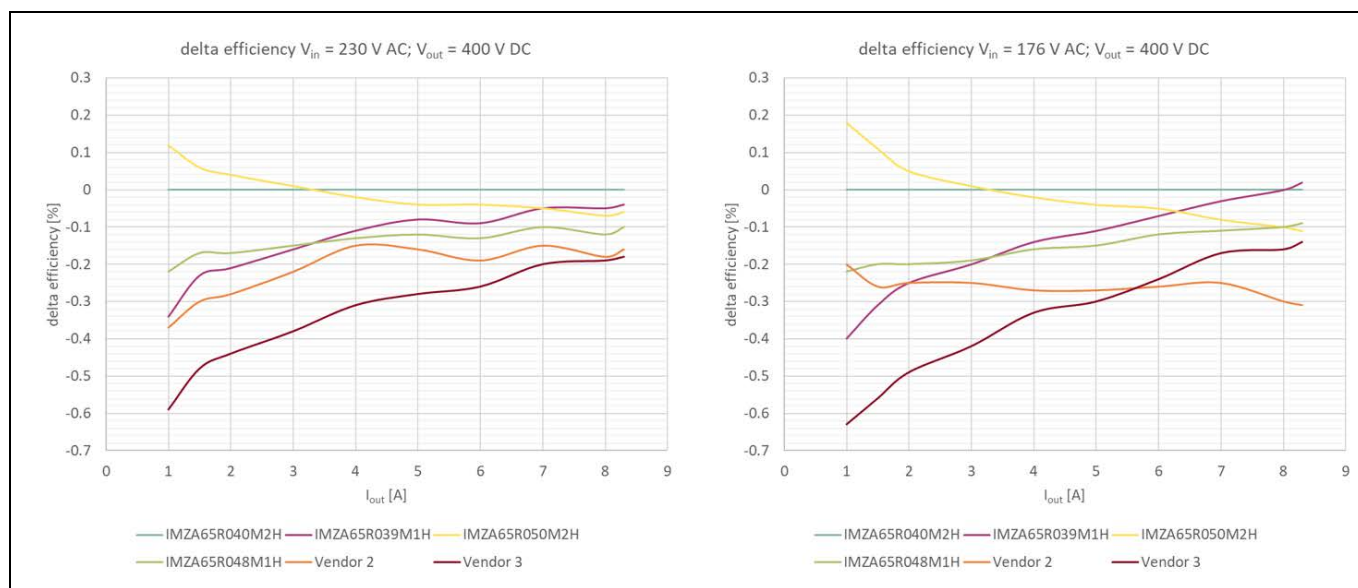


Figure 17 TO-247-4 効率差の比較: 3.3 kW CCM トーテムポール型力率改善回路 (PFC)

この結果は、両入力電圧において、CoolSiC™ Gen2 MOSFET が他のすべてのテスト対象デバイスよりも優れていることを示します。さらに、50 mΩ デバイスは予想通りの挙動を示し、軽負荷では高効率ですが、容量 (軽負荷) と $R_{DS(on)}$ (全負荷) により、全負荷で低効率になります。特に、チップサイズが小さくなくても、こうした動作が実現可能なのは、インフィニオンが使用する拡散はんだプロセスにより、製品の R_{th} 値が改善されているからです。その結果、CoolSiC™ Gen2 MOSFET の R_{th} は CoolSiC™ Gen1 MOSFET と同じ値に保たれています。

Table 4 R_{th} の比較: Gen2 と Gen1

DUT	$R_{th,jc} \text{ max [K/W]}$
IMZA65R040M2H	0.87
IMZA65R039M1H	0.85

4.2 3.3 kW LLC コンバーター

技術的パラメーターで説明したように、CoolSiC™ MOSFET は LLC コンバーターのような共振トポロジに適しています。ボディダイオードの動作は、転流用の本格使用を想定した特定の動作条件下で、システムの安定性を向上させます。

本テストボードは、入力電圧 380 V DC、出力電圧 52 V 時の出力電力 3.3 kW のテレコムでの要件に基づいています。

本テストを継続すると、セットアップは常にテスト対象の各デバイス向けに最適化され、次のような設定になります。

CoolSiC™ 650 V G2 MOSFET

最新世代の炭化ケイ素 (SiC) MOSFET

4 アプリケーションテスト

Table 5 TO-247-4 $R_{G,ext}$ 設定: 3.3 kW LLC コンバーター

DUT	$R_{G,on}$	$R_{G,off}$	$V_{DS,max}$ 起動時 (無負荷)
IMZA65R040M2H	10 Ω	9 Ω	453.1 V
IMZA65R050M2H	20 Ω	10 Ω	453.1 V
IMZA65R039M1H	6 Ω	4 Ω	444.3 V
IMZA65R048M1H	6 Ω	4 Ω	451.7 V
ベンダー2	3 Ω	1 Ω	460.5 V
ベンダー4	6 Ω	5 Ω	464.9 V
ベンダー3	4 Ω	2 Ω	438.9 V

この設定により、次のような結果が得られます。

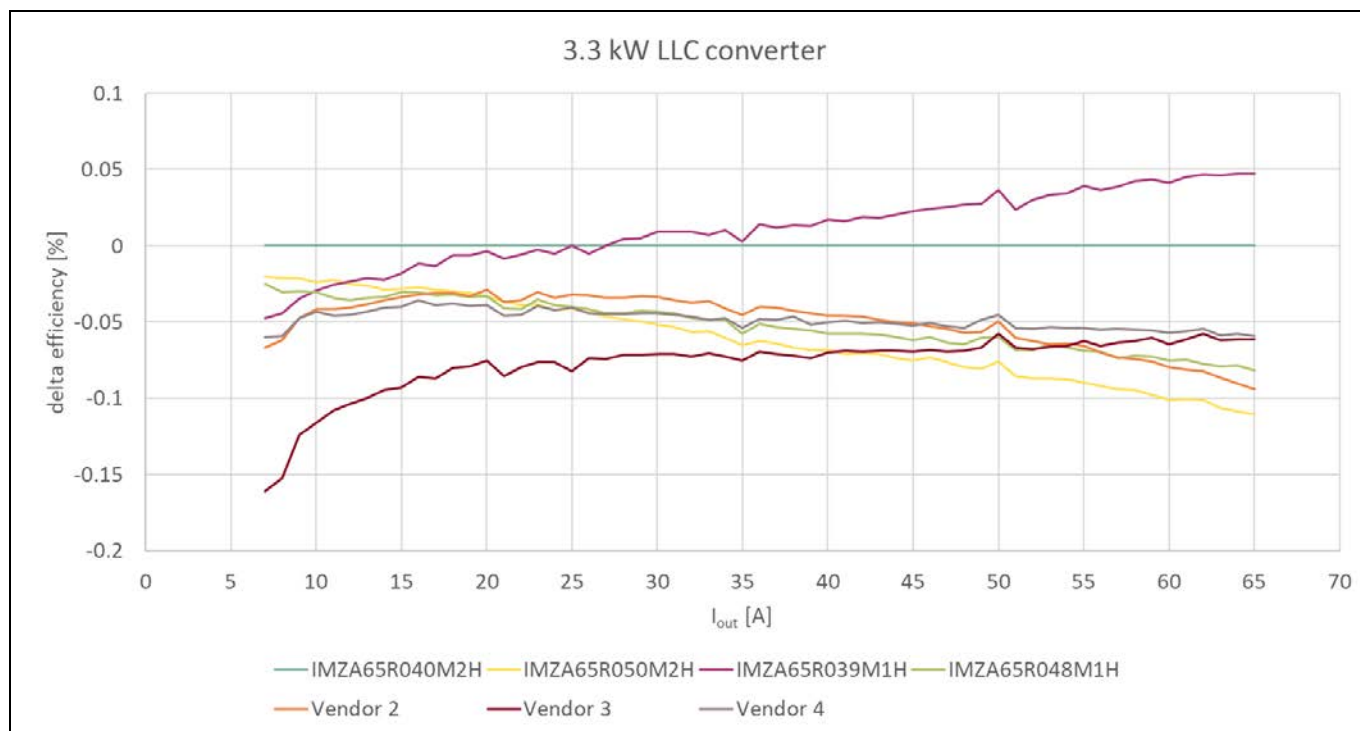


Figure 18 CoolSiC™の効率比較: 3.3kW LLC コンバーター

CoolSiC™ Gen2 MOSFET は、LLC コンバーターにおいても期待どおりの性能を発揮します。しかし、その差は 3.3 kW の CCM トーテムポール PFC ほど顕著ではなく、ほぼすべてのデバイスが測定許容差 0.1% 以内に収まっています。このベンチマークでは、ベンダー3 の製品のみが最も低い性能を示しています。

このテスト設定では 70 kHz の共振周波数を使用しているため、多くの最適化が可能です。CoolSiC™ Gen2 MOSFET の Q_{oss} , Q_g , および C_{oss} などの技術的パラメーターの改善や PCB 寄生の改善を含めると、CoolSiC™ Gen2 MOSFET の利点は、スイッチング周波数の高周波化や効率のさらなる向上により、高電力密度を実現します。

5 まとめ

5 まとめ

本書では、CoolSiC™ MOSFET の最新世代を旧世代製品と比較し、解説しました。優れたゲート酸化膜により、熱係数が 15V 未満でありながら負ゲート駆動が可能で、フル 15V 対応の駆動スキームが得られます。さらに、技術的パラメーターが大幅に改善され、エンドユーザーアプリケーションでの動作が向上し、最高の効率と使いやすさを実現します。

改訂履歴

改訂履歴

版数	発行日	変更内容
V 1.0	2024-04-16	これは英語版 CoolSiC™ 650 V G2 MOSFET V1.0 を翻訳した日本語版 V1.0 です。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-04-16

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2024 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Email: erratum@infineon.com

Document reference

AN112138_JA

重要事項

本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用の前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記載された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。