CoolGaN™ 600V 高電子移動度トランジスタの駆動

About this document

Scope and purpose

このドキュメントでは、インフィニオンの第 1 世代 600 V e モード窒化ガリウム (GaN) トランジスタ、非絶縁ゲートを備えた p-GaN タイプのスイッチ (ここでは CoolGaN™ 600 V 高電子移動度トランジスタ (HEMT) と呼びます) の推奨駆動方式について説明します。インフィニオンのドライバーIC 1EDI20N12AF と専用のカップリングネットワークに基づく駆動コンセプトを説明し、徹底的に分析します。物理的な GaN の特性とアプリケーション固有の考慮事項の両方が考慮されます。理論とシミュレーションの結果が、測定値と一致することも示します。

このドキュメントの目的は、読者が特定の目標とニーズに応じて駆動回路を理解し、最適化できるようにすることです。

Intended audience

このアプリケーションノートは、主にスイッチング回路とパワートランジスタの基本的な知識を持つ読者を対象とします。ただし、GaN HEMT に特に精通していることは想定されておらず、必須でもありません。

Table of contents

About this document **1**
Table of contents **1**
1 はじめに **3**
2 ゲート駆動に関する一般的な考慮事項 **4**
2.1 絶縁ゲート (MOSFET) 4
2.2 非絶縁ゲート (p-GaN) 5
3 インフィニオンの e モード GaN ソリューション **8**
3.1 GaN HEMT の特性 8
3.2 ドライバーのプロパティ 9
3.3 インターフェース回路 9
4 RC インターフェースの定数選定 **11**
4.1 基本的な関係 11
4.2 実際の GaN トランジスタゲートの駆動 13
5 アプリケーション固有の考慮事項 **16**
5.1 ハードスイッチアプリケーション (トーテムポール PFC) 16
5.1.1 トーテムポール PFC トポロジー 16
5.1.2 逆導通の GaN トランジスタ (ダイオード) 17
5.1.3 ハードスイッチトポロジーでの特定の影響 18
5.1.4 トーテムポール PFC の例 18
5.2 ソフトスイッチアプリケーション (LLC) 23

Table of contents

6 測定結果 24
7 まとめとガイドライン 25
8 参考資料 26
改訂履歴 27

1 はじめに

窒化ガリウム (GaN) は、パワー半導体にとって非常に有望な材料です。何十年も前から知られていますが、外国産で高価な基板材料の必要性により、その有用な応用分野は厳しく制限されています。しかし、この状況は近年変化しています。世界中の努力により、安価なシリコン基板上での信頼性の高い GaN トランジスタの実現に大きな進歩がもたらされ、これが経済的成功の鍵となっています。技術的には、GaN のワイドバンドギャップにより、より高い電界強度が可能になり、シリコンと比較してよりコンパクトな HV スイッチが得られ、関連するすべての性能指数 (FOM) の点で最先端のシリコントランジスタをはるかに上回ります。

さらに注視すべきは、GaN スイッチが、いわゆるヘテロ接合高電子移動度トランジスタ (HEMT) であることです。導電性チャネルは、高導電性の二次元電子ガス (2DEG) によって AlGaN/GaN 界面に形成されます。したがって、デバイスは純粋に横方向であり、物理的な pn 接合は含まれません。そのため、GaN トランジスタは電源スイッチとしてだけでなく、ダイオードとしても動作させられます。つまり、逆方向の回復電荷 Q_{rr} はごくわずかです。これは、シリコン MOSFET では固有の pn 接合ダイオードの Q_{rr} が高いため、不可能です。さらに結果として、スイッチによるダイオードの代替の可能性ができ、これにより、コストと効率の点で大きな利点を持つ新しい電力トポロジーの利用が可能です[1]。

しかし当然のことながら、安価なものではありません。GaN の場合、その価値は、電源スイッチのアプリケーションを扱うエンジニアには評価されないプロパティで構成されます。GaN HEMT は本質的に「通常オン」です。つまり、電子ガスは外部電圧を必要とせずに形成されます。ただし、チャネルを中断してトランジスタをオフにするには、ソースに対してゲートに負の電圧が必要です。あきらかに、この電圧が利用できない場合、たとえば故障モードや電源投入時または電源切断時など、この動作は電源短絡を引き起こす可能性があり、破壊的でさえある可能性があります。この問題の最も一般的な解決策は、カスコード構成で GaNHEMT と直列に低電圧 e モードシリコン MOSFET を追加することです[2]。ただし、追加の損失と HV ストレスに関する重大な欠点は、このアプローチに関連しています。

正のしきい値電圧を達成するように GaN トランジスタを変更するために非常に多くの試みがなされてきました。最も成熟した概念では、ゲートの下に p ドープ GaN の層を使用します (**Figure 1**a)。これにより、デバイスのスレッショルド電圧が正の値にシフトしますが、通常は比較的低い値 (1〜1.5 V) です。そして、さらに重要なことに、この概念は、ゲートの下に絶縁層がなくても十分に機能します。これは、ゲートが約 3 V の順方向電圧と数オームの抵抗を持つ pn ダイオードを形成することを意味します (**Figure 1**b)。そして、このゲート特性は、このようなトランジスタの駆動方法に大きな影響を与えます。

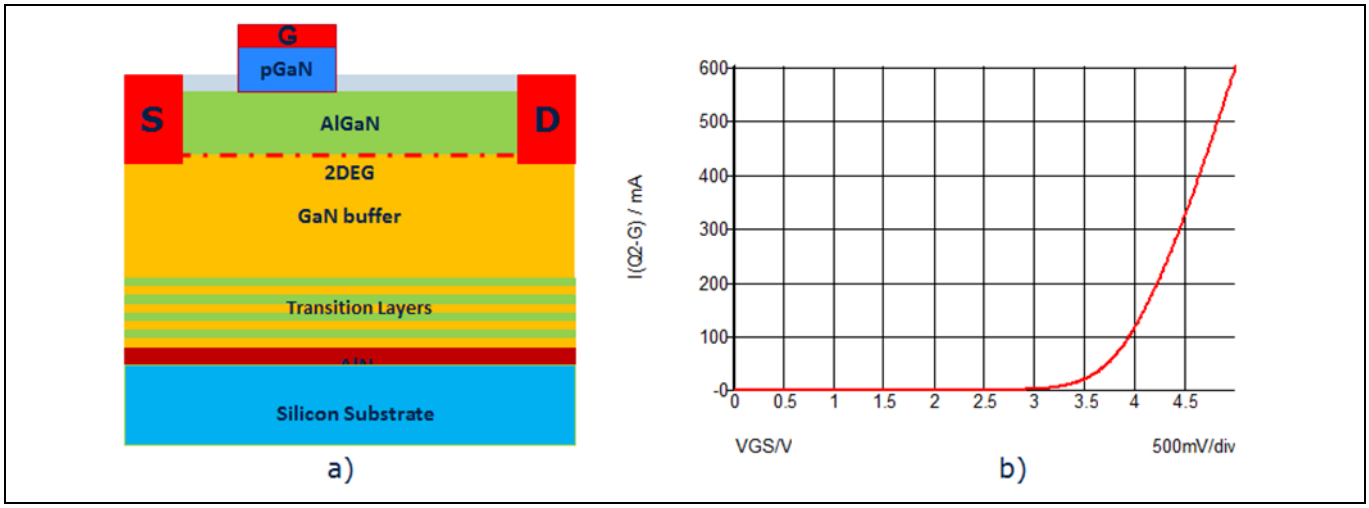

Figure 1 **p-GaN トランジスタの断面 (a) とゲート特性 (b)**

2 ゲート駆動に関する一般的な考慮事項

2.1 絶縁ゲート (MOSFET)

理解を深めるために、古典的な MOSFET ゲート駆動プロセスの概要から始めます。**Figure 2**a は、同等のスイッチとドライバー回路の関連要素を示します。このスイッチは、理想的なトランジスタ、つまり 3 つの関連する非線形容量 C_{GS}、C_{GD}、および C_{DS} を備えた電圧制御型の電流源で構成されます。その分散性にもかかわらず、ゲート電極の抵抗は通常、単純な集中抵抗 R_{int} によってモデル化されます。ほとんどのアプリケーションでは、この近似は十分に正確です。

ドライバー自体は、ゲートに正または負の電圧、それぞれ V_P および V_N に交互に接続するために使用される 2 つのスイッチで構成されます。これらの電圧は、これが固定されているか、システムグランドに対してスイッチングしているかに関係なく、スイッチのソースノードに関連します。多くの場合、ユニポーラ電圧 V_P が使用されますが、ここではバイポーラ電源電圧を想定しています。後で説明するように、スイッチングダイナミクスはゲート駆動ループに特定の最小抵抗を必要とします。これは通常、外部ゲート抵抗を追加することによって実現されます。ドライバーが 2 つのスイッチに別々の出力を提供する場合 (提案された IFX ドライバーが提供するように)、これらの抵抗 R_{on} と R_{off} を個別に選択して、スイッチングパフォーマンスを最適化できます。

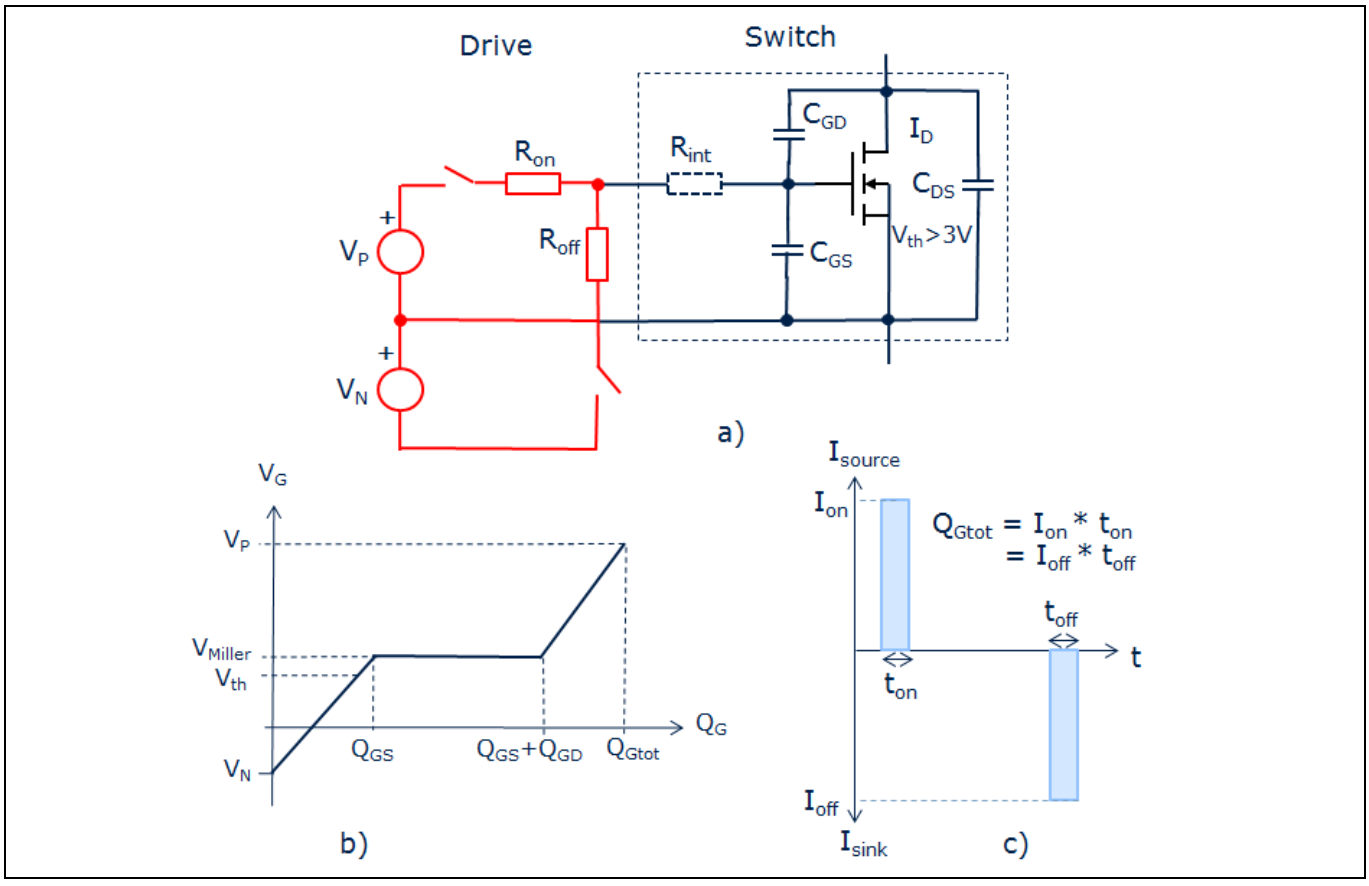

Figure 2 **MOSFET: 等価回路 (a)、ゲートチャージ特性 (b) およびゲートチャージ電流 (c)**

関連するゲートチャージ曲線を **Figure 2**b に示します。スイッチオン時に、最初に C_{GS} をミラープラトー電圧 V_{Miller} に充電する必要があります。つまり、実際のスイッチング電流 I_D (伝達特性から導き出せます) に対応するゲート電圧レベルです。これには、ドライバーから充電された Q_{GS} を提供する必要があります。次に、ドレイン電圧を変更できるようにするには、それに応じて C_{GD} を充電する必要があり、その結果、ゲートチャージコンポーネント Q_{GD} が発生します。ゲートループを介して Q_{GD} を提供するために

ゲート駆動に関する一般的な考慮事項

必要な時間は、達成可能なスイッチング速度を制限します。ドレイン電圧がそれ以上変化しなくなると、ゲートは最終的に V_S まで充電され、トータルゲートチャージは最終値 Q_{Gtot} に達します。

結果として得られる時間の経過に伴うゲート駆動電流を **Figure 2**c に示します。これは基本的に、各スイッチングイベントの Q_{Gtot} 面積の正と負の短い電流ピークで構成されます。スイッチング電流が大きいほど、スイッチング過渡現象が速くなります。スイッチオンの電流値は次の式で与えられます。

$$I_{on} = \frac{V_P - V_{Miller}}{R_{on} + R_{int}} \quad (1)$$

そして同様にスイッチオフの電流値の式です。

$$I_{off} = \frac{V_{Miller} - V_N}{R_{off} + R_{int}} \quad (2)$$

すでに述べたように、V_N はしばしばゼロです。これは、十分に高い V_{th} が十分に高い I_{off} を保証する場合に可能です。

2.2 非絶縁ゲート (p-GaN)

e モード GaN スイッチは、説明された動作と異なるでしょうか？あきらかな主な違いは、物理的な pn 接合ダイオードがゲートとソースの間、およびゲートとドレインの間にも形成されることです。これらのダイオードの順方向電圧 V_F は、GaN の物理的バンド構造によって定義され、3〜3.5V の範囲にあります。V_F は常にミラー電圧より高くなければならないことはあきらかです。実際の差 V_F– V_{Miller} は温度と電流に依存し、統計的な変動の影響を受けますが、これはデバイスの物理学から保証されます。さらに、達成可能な GaN スレッショルド電圧は 1 V の範囲にあるため、通常の MOSFET スレッショルドよりも大幅に低くなります。したがって、**Figure 3**a に示す GaN スイッチの等価回路も、しきい値 V_{th} が低い理想的な MOSFET、電圧依存の非線形容量 C_{GS}、C_{GD}、C_{DS}、および内部ゲート抵抗 R_{int} で構成されます。ただし、ここでは、ゲートからソースおよびゲートからドレインの 2 つのダイオードをそれぞれ追加する必要があります。そして、その構造によって従来の MOSFET のような駆動を妨ぐのが、これらのダイオードです。

ここで **Figure 3**b のゲートチャージ図を見ると、スイッチングプロセスは従来の MOSFET と同様に行われます。唯一の違いは、ミラープラトーを通過した後、ゲートノードがダイオードによってダイオードしきい値 V_F に近い電圧にクランプされることです。前と同じように、スイッチング速度は、それぞれ式 (1) と (2) に従ってミラープラトーで利用可能なゲート電流に依存します。しかし今、スイッチング遷移が終わっても、定常電流

$$I_{ss} = \frac{V_P - V_F}{R_{on} + R_{int}} \quad (3)$$

はオン状態の間にゲートダイオードに流れ込み、R_{ss} は関連する駆動インピーダンスを示します。この電流は追加の損失を引き起こすため、可能な限り小さく保つ必要があります。**Figure 3**c はゲート電流波形を示します。そして、よりあきらかなゴールは、小さな定常電流 I_{SS} で、大きなピーク電流 I_{ON} および I_{OFF} を提供することです。

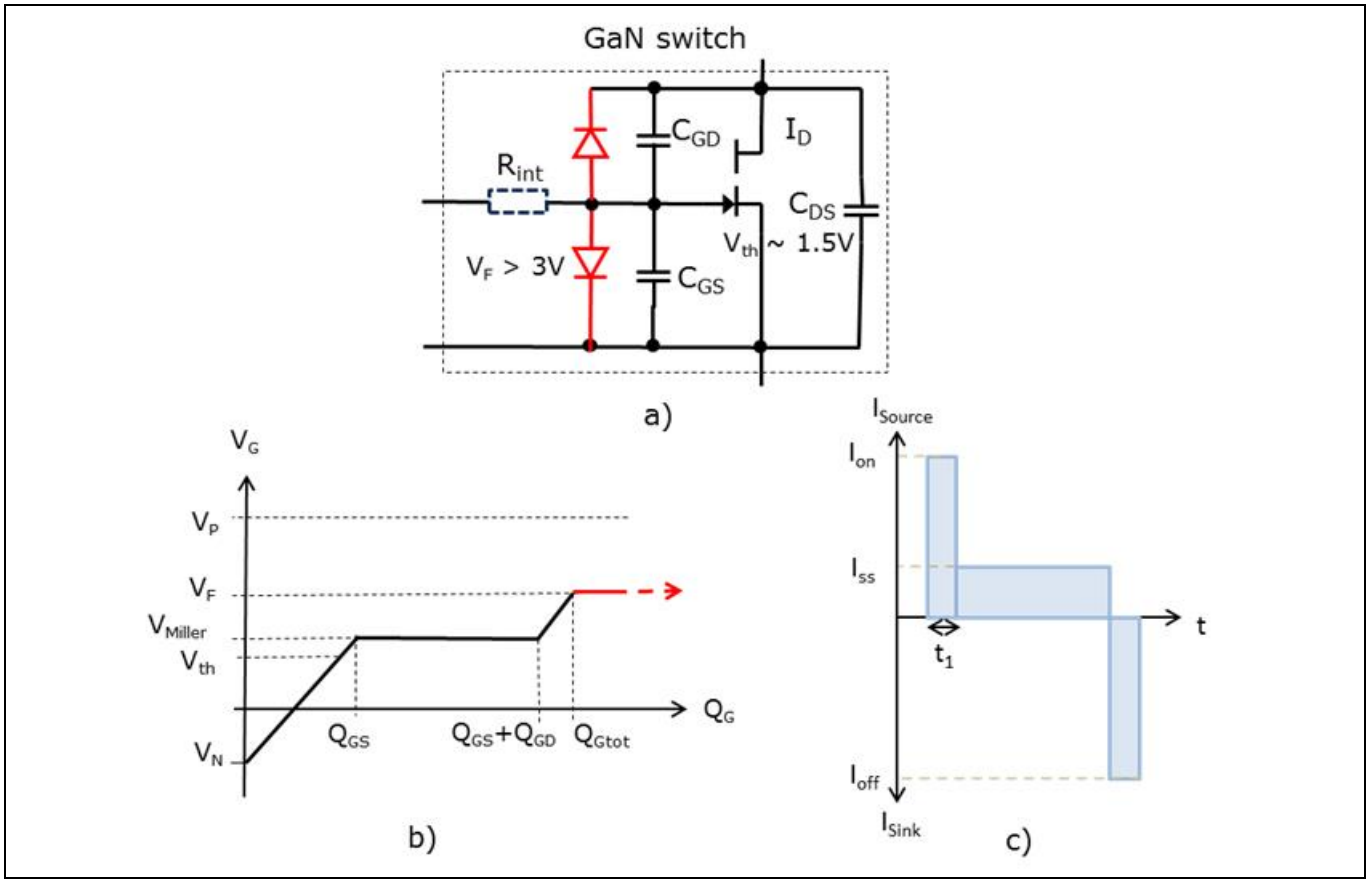

Figure 3 **E モード GaNHEMT: 等価回路 (a)、ゲートチャージ特性 (b) およびゲートチャージ電流 (c)**

しかし、これはどのように達成できるでしょうか？

スイッチオフプロセスから始めます。ここで、負の電源電圧が使用されない場合、V_{th} が小さいと I_{off} 電流は小さくなります。これは、「オフ」状態のトランジスタのドレイン電圧の遷移が速いハードスイッチングハーフブリッジアプリケーションでは特に重要です。結果として生じる C_{GD} を流れる電流は、ドライバーによって V_{GS} が V_{th} を下回ったままに維持される必要があります。そうしないと、結果として生じる貫通電流が損失の増加 (「リターンオン」効果) につながり、破壊的でさえあります。これを回避するために、ハードスイッチアプリケーションでは、通常数ボルトの負の駆動電圧 V_N が必要です。

スイッチをオンにすると、**Figure 2**a の標準的な駆動方式では機能しないことがあきらかです。式 (1) と (3) から、固定のゲート駆動インピーダンス ($R_{ss} = R_{on}$) は、V_F と V_{Miller} の違いにのみ依存して、I_{on} と I_{ss} の比率を低い値に制限します。I_{on} と I_{ss} の比率を高くするには、オフ/オントランジェントと定常オン状態での駆動インピーダンスに大きな違いが必要です。理論的には、これは、インピーダンスや電源電圧が異なる過渡状態と定常状態の 2 つの異なるドライバーステージを利用して実現できます。ただし、この種のソリューションは、専用の統合ドライバーが存在しないため、ハードウェアに高い労力がかかることを意味します。

そのため、インフィニオンは **Figure 4** に示すゲートドライブの概念の使用を推奨します。ここでは、従来のドライブコンセプトの R_{on} が、2 つの並列パスを提供する RC ネットワークに置き換えられます。小さな抵抗 R_{on} は容量 C_{on} を介してゲートに結合され、高い抵抗 R_{ss} は直接パスを提供します。適切な定数が設定される場合、オントランジェント電流 I_{on} は R_{on} によって定義され、R_{ss} は定常状態のダイオード電流を決定します。

ゲート駆動に関する一般的な考慮事項

Figure 4 では、負電源 V_N が欠落しているように見えますが、これは正しくありません。実際、C_{on} を介してゲート駆動レベルを負の値にシフトできるため、V_N は必要ありません。

このネットワークの定数を決める方法の詳細は、第 4 章で説明します。これに先立ち、第 3 章では、スイッチとドライバーの主な機能を要約します。

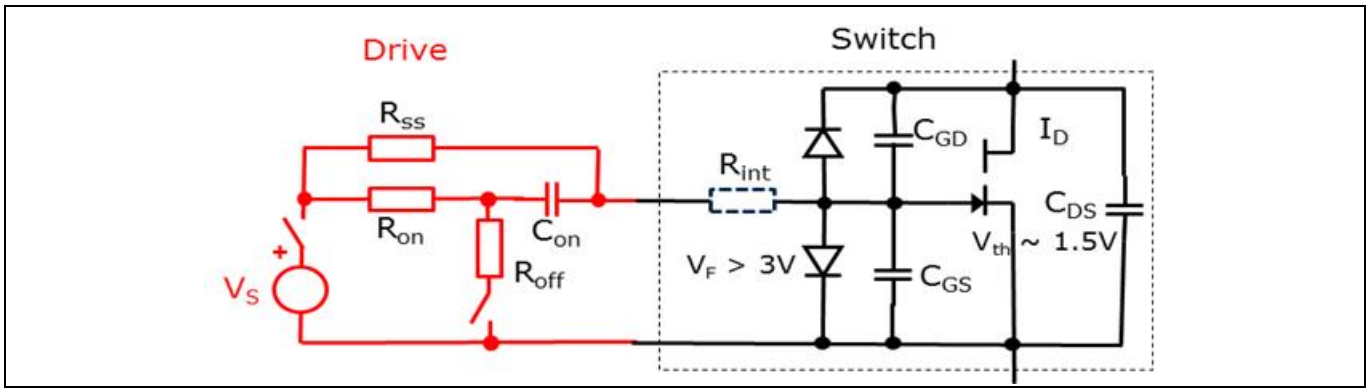

Figure 4　　e モード GaN HEMT の提案されたゲート駆動方式

3 インフィニオンの e モード GaN ソリューション

3.1 GaN HEMT の特性

インフィニオンは、p-GaN の概念に基づいた 600V 定格の GaN パワースイッチのファミリを提供します。利用可能なデバイスの最初のファミリは、公称 $R_{DS(on)}$が 70mΩ[3]の IGx60R070D1 です。最も重要なトランジスタパラメーターを Table 1 にまとめます。

Table 1 600V /70mΩ GaN トランジスタの主なパラメーター

		IGO60R070D1		
項目	**名称**	**値**	**単位**	**条件**
動作電圧	V_{DS}	600	V	
オン抵抗	$R_{DS(on)}$	70	mΩ	T = 25°C
閾値電圧	V_{th}	1.2	V	T = 25°C
ゲートチャージ	$Q_{GS} + Q_{GD}$	2 + 3	nC	V_{DS} = 400 V
ゲートダイオードフォワード電圧	V_F	3.5	V	I_{gate} = 20 mA
ゲート抵抗	R_{int}	1	Ω	
相互コンダクタンス dI_D/dV_{GS}	g_m	30	A/V	
出力電荷	Q_{oss}	45	nC	V_{DS} = 400 V
出力容量に蓄えられたエネルギー	E_{oss}	7	µJ	V_{DS} = 400 V

すでに述べたように、しきい値電圧 V_{th} は正ですが、かなり低い値です。これは、必要なゲートドライブレベルに影響を与えます。さらに、すべての端子容量と関連する蓄積電荷が非常に低いため、非常に高速なスイッチングが可能です。Figure 5 に、これらの静電容量の典型的な電圧依存性とその高度な非線形性を示します。

ゲートを駆動するには、数百 pF の入力容量 C_{iss} をダイオード電圧 V_F まで充電する必要があり、その結果、ゲートチャージの寄与は約 2nC になります。トータルゲートチャージの残りの部分は、$C_{GD} = C_{rss}$ の電荷によるものです。ドレイン電圧振幅を 400V とすると、電圧に対する C_{rss} 曲線の積分により、さらに 3 nC が得られ、トータルゲートチャージは約 5nC になります。

GaN ダイは、露出した底面/上面の冷却ダイパッドを備えた 20 ピン DSO パッケージにパッケージ化されています。ゲートドライバーのリファレンスとして別のソースピンを使用して、臨界ソースインダクタンスを最小限に抑えます[4]。このパッケージは、非常に低い寄生インダクタンスと優れた熱的挙動を兼ね備えます。

このドキュメントのすべての GaN HEMT データは、底面冷却用に最適化された DSO-20 CoolGaN™である IGOT60R070D1 を参照します。

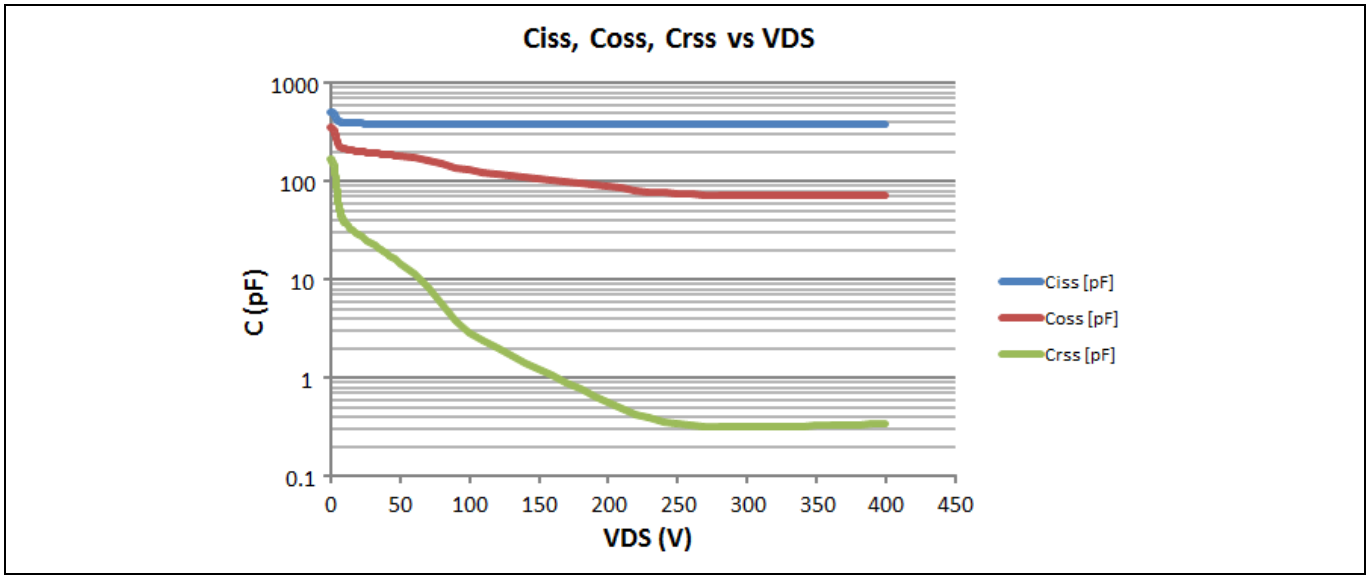

Figure 5　　IGOT60R070D1 の端子容量の電圧依存性

3.2　　ドライバーのプロパティ

インフィニオンの 1EDI20N12AF、PG-DSO-8 パッケージに統合されたガルバニック絶縁ゲートドライバー IC を使用して GaN スイッチを駆動することを推奨します。分離されたシンクとソースの出力は、最大 2A の駆動電流を供給できます。このドライバーは、インフィニオンの EiceDRIVER™ Compact ファミリの 1 つであり、すべての分離方法の中で最高のコモンモード過渡イミュニティ (CMTI) を提供するコアレストランステクノロジー (CTT) によって分離バリアを実現するため、非常に高速なスイッチングに特に適しています。**Table 2** は、主要なドライバーパラメーターをまとめたものです**[5]**。

Table 2　　1EDI20N12AF ゲートドライバーの主なパラメーター

1EDI20N12AF				
項目	**名称**	**値**	**単位**	**コメント**
最大供給電圧	VCC	35	V	
最小供給電圧	UVLO	9	V	低電圧ロックアウト (UVLO) 機能
入力から出力への分離		+/- 1200	V	
最小出力電流	I_{out}	2	A	
出力インピーダンス	R_{out}	2	Ω	出力特性の抵抗領域
立ち上り/立ち下り時間	t_r/t_f	15	ns	
伝搬遅延マッチング	Δt_d	20	ns	
コモンモード過渡イミュニティ	CMTI	100	V/ns	

3.3　　インターフェース回路

Figure 6 に、スイッチ、ドライバー、および提案された RC インターフェースを、関連するすべての寄生要素とともに示します。

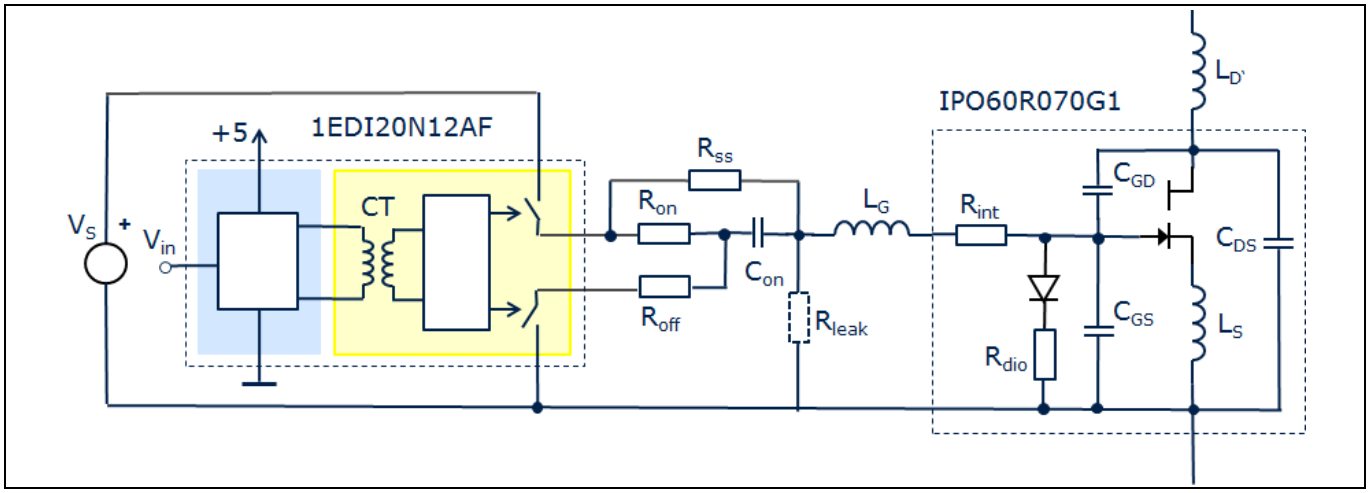

Figure 6　　スイッチ、ドライバー、寄生要素とのインターフェース

示されているように、ドライバーは、オンチップトランス CT によって結合された 2 つのダイをパッケージに内蔵します。ドライバー出力は、立ち上り時間と立ち下り時間が 15 ns、オン抵抗が 2Ω、電流制限が 2A のスイッチと見なせます。RC 回路の詳細な動作については、第 4 章で説明します。ゲートとソース間のオプション抵抗 R_{leak} を使用して、最悪の場合の静的条件 (連続的な高ドレイン電圧、高温) でもスイッチをオンにせずに潜在的なリーク電流をシンクできます。抵抗値は 5kΩ を推奨します。等価スイッチ回路は、ダイオードの直列抵抗 R_{dio} と寄生インダクタンスによって拡張されます。L_S は、ゲートループ内のソースインダクタンスの部分のみを示します。ソースセンスの概念により、この重大な寄生成分は無視できるほど小さく保てます。L_S の残りの部分は、ドレインインダクタンスと一緒にまとめて、実効ドレインインダクタンス $L_{D'}$を形成できます。最後に、ゲートループインダクタンス L_G もゲートドライブダイナミクスに影響を与えます。

これらの寄生要素の一般的な値は次のとおりです。

- R_{dio} = 2 Ω
- L_S < 0.1 nH
- L_D = 3 nH
- L_G = 10 nH

インダクタンス値は予想よりも低いですが、高度に最適化された PCB レイアウトとパワーループのインダクタンスキャンセル技術を組み合わせることで実際に達成できます[6]。

4 RC インターフェースの定数選定

4.1 基本的な関係

提案されたインターフェースがどのように機能するかを理解するために、**Figure 7** に示される単純な回路を詳しく調べると役立ちます。ここで、トランジスタは、3.5V の順方向電圧と 3Ω の直列抵抗 R_{dio} を持つ理想ダイオードと並列の 2nF の定容量 C_G に置き換えられます。ゼロと V_S の間で切り替わる電圧源は、2 nF の結合容量 C_{on} と、低インピーダンス AC パスとして 10Ω の小さな直列抵抗 R_{on} を介して接続されます。並列 DC パスは 500Ω の抵抗で形成されます。簡単にするために、駆動電圧はステップ関数のように動作すると仮定します。

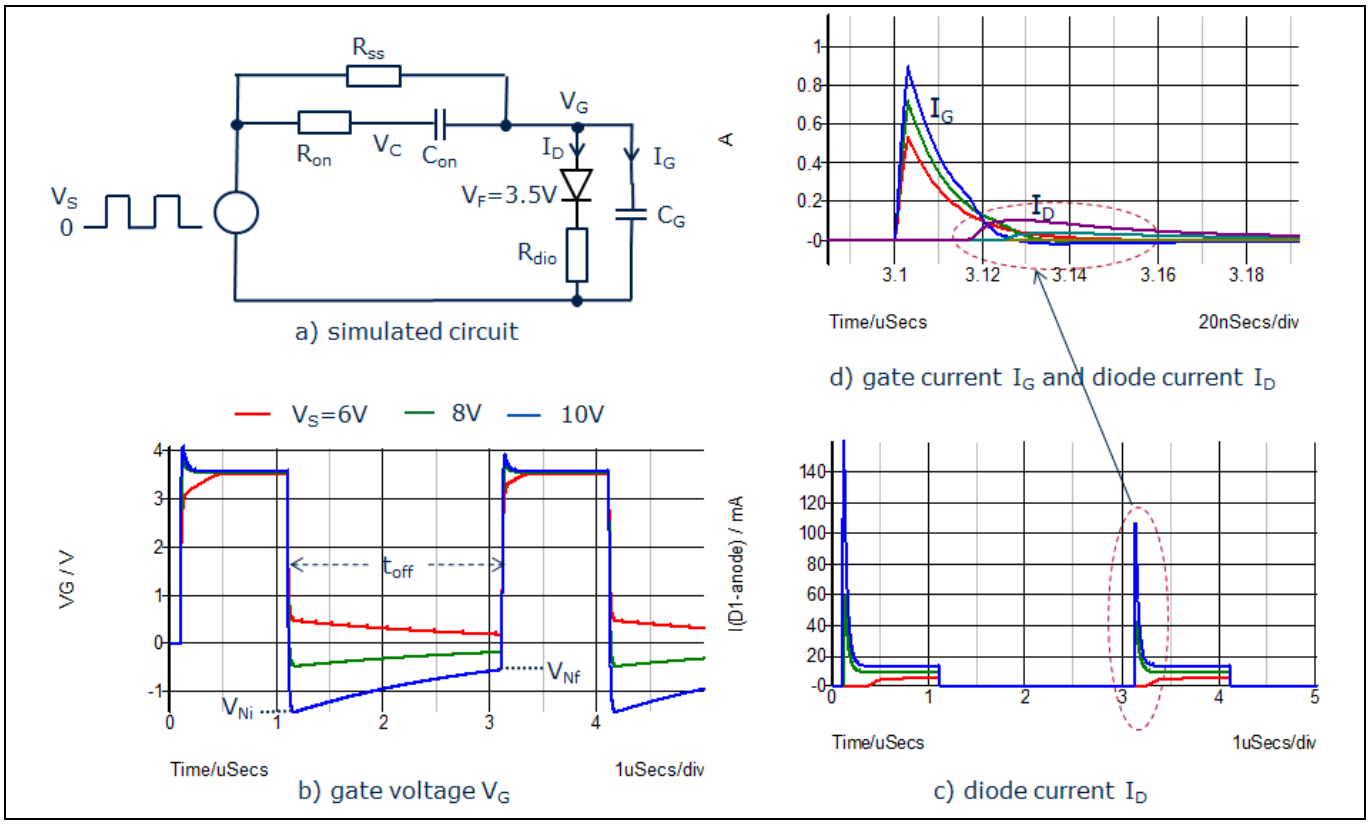

Figure 7 **ゲート電圧 (b)、ダイオード電流 (c)、ゲート電流 (d) を使用した簡略化されたゲートチャージ回路 (a) のシミュレーション結果**

最初の切り替えイベントの前は、C_G と C_{on} の両方が充電されていません。駆動電圧がゼロから「オン」レベル V_S に遷移すると、両方の静電容量は、充電電流で V_G が 3.5V に達するまで充電されます。

$$I_G(t) = \frac{V_S - V_C(t)}{R_{on}} \tag{4}$$

ダイオード電流が流れていない限り、C_G の電荷は C_{on} の電荷と等しくなります。

$$(V_C - V_G) \cdot C_{on} = V_G \cdot C_G$$

$$V_C = V_G \cdot (1 + \frac{C_G}{C_{on}}) \tag{5}$$

ここでは、例として、C_{on} が C_G と等しいものとして選択されます。次に、$V_C = 2 * V_G$ (V_G が V_F 未満の場合)。ダイオードが導通を開始するとすぐに、V_G は 7V の V_C に対応する 3.5V に近い値にクランプされます。V_S がこの値を超えると、V_C が V_S に達するまで C_{on} がさらに充電されます。したがって、C_{on} の最終電

RC インターフェースの定数選定

荷は C_G の最終電荷よりも（V_S – 7 V）* C_{on} の量だけ大きくなります。一方、V_S が十分に大きくない場合 (ここでは V_S は 7 V 未満)、V_G は容量性パスを介して V_G より低いレベルに充電され、残りのゲートチャージは抵抗 R_{ss} によって提供されます。

この動作を **Figure 7**b に示します。最初のスイッチオンイベントを見ると、あきらかに V_S = 6 V は低すぎて、高速パスを介して C_G を完全に充電できません。予想通り、V_G は 3 V まで上昇し、500Ω の抵抗を介して 3.5V までゆっくりと充電されます。V_S が 7V より高い場合、V_F への C_G の充電は速く、それぞれ 8V と 10V の V_S でのゲート電圧の動作に大きな違いはありません。一般に、安定したオン状態は次の特長があります。

$$V_G = V_F \rightarrow Q(C_G) = V_F \cdot C_G \tag{6}$$

$$V_C = V_S \rightarrow Q(C_{on}) = (V_S - V_F) \cdot C_{on} \tag{7}$$

$$I_{ss} = \frac{V_S - V_F}{R_{ss}} \tag{8}$$

駆動電圧がゼロに戻っている場合 (t = 0 と仮定してスイッチオフ)、ゲート電圧の動作の違いはあきらかです。外部から 0V を印加すると、R_{on} を介した C_G と C_{on} の電荷の高速バランスが発生し、ゲート電圧が発生します。

$$V_G(0) = -\frac{Q(C_{on}) - Q(C_G)}{C_{on} + C_G} \tag{9}$$

Q (C_{on}) が Q (C_G) よりも小さい場合、電荷の差により、オフフェーズの開始時に正のゲート電圧が発生し (**Figure 7**b の赤い曲線)、R_{ss} を介してゆっくりと放電されます。GaN のしきい値電圧が低いため、このような状況は許容できません。したがって、Q (C_G) よりも大きい Q (C_{on}) は、トランジスタを安全にオフにするための必須条件です。

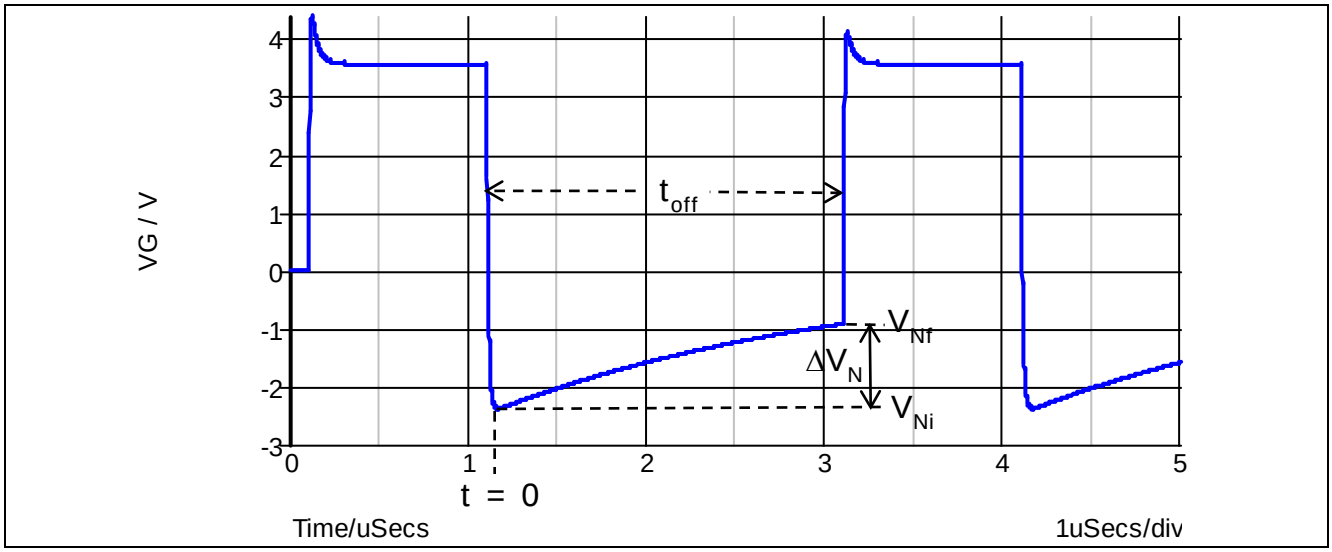

Figure 8　　V_S = 12V のゲート電圧波形

Figure 8 に、V_S = 12V での **Figure 7**a のゲート電圧の動作をもう一度示します。C_{on} と C_G の電荷の違いにより、V_G は負になります。初期の負電圧 V_{Ni} は、式 (6) および (7) を (9) に挿入して、次のように計算できます。

$$V_G(0) = V_{Ni} = V_F - V_S \cdot \frac{C_{on}}{C_{on} + C_G} \tag{10}$$

RC インターフェースの定数選定

この初期値 V_{Ni} は、時定数とともに減少します。

$$\tau = R_{ss} \cdot (C_{on} + C_G) \tag{11}$$

オフフェーズ（$t = t_{off}$）の終わりに、最終値 V_{Nf} に到達します。

$$V_G(t_{off}) = V_{Nf} = V_{Ni} \cdot e^{-t_{off}/\tau} \tag{12}$$

したがって、オフフェーズ中に、C_{on} は次の量だけ放電されます。

$$\Delta V_N = V_{Nf} - V_{Ni} = -V_{Ni} \cdot (e^{-t_{off}/\tau} - 1) \tag{13}$$

したがって、次のスイッチオンイベントは負のゲート電圧値 V_{Nf} で始まります。このプリチャージにより、V_G が V_F に達した後に C_{on} を完全に充電するために必要な追加充電が少なくなりました。これは、**Figure 7**c に示されるダイオード電流 I_D に見られます。これは、最初のスイッチングパルスよりも 2 番目のスイッチングパルスの方が低くなります。また、スイッチオン時に表示されるゲート電圧のピークは、ダイオードのオン抵抗 R_{dio} に対して発生する電圧降下 I_D にすぎないことにも注意してください。**Figure 7**c から、V_S が小さすぎる場合 (赤い曲線)、スイッチング過渡時にダイオード電流が流れないこともあきらかです。いずれにせよ、I_D はゆっくりと式 (8) の定常状態の値に近づきます。

しかし、より高い時間分解能で **Figure 7**d に示すように、ゲートチャージ電流 I_G も、前のオフフェーズの V_{Nf} に依存します。C_{on} に残りの電荷があるため、充電フェーズ中の V_C (V_G は V_F 未満) は–V_{Nf} および式 (5) によって増加し、次のように変更する必要があります。

$$V_C(t) = V_G(t) \cdot \left(1 + \frac{C_G}{C_{on}}\right) - V_{Nf} \tag{14}$$

式 (4) によると、これは放電された C_G による初期スイッチングと比較して、ゲートチャージ電流 I_G の減少も意味します。式 (12) から、この効果は t_{off} によって異なります。起動時または t_{off} が非常に長い場合、C_{on} は完全に放電されます ($V_{Nf} = 0$) が、t_{off} が短い場合は V_{Nf}～V_{Ni} であり、ゲートチャージ電流は最小です。これにより、デューティサイクルによってスイッチング動作が変化します。この変動を小さく保つために、必要最小限の V_{Ni} を選択する必要があります (セクション **5.1** を参照)。

4.2 実際の GaN トランジスタゲートの駆動

理想的なステップ電圧源によって定容量を駆動するのではなく、実際のゲートドライバーによって実際のスイッチングトランジスタを駆動する場合、基本的に上記の考慮事項も当てはまります。まず、駆動電圧はステップ関数ではありませんが、立ち上り時間と立ち下り時間が有限です。この効果は、セクション **5.1.4** に示すように、駆動電流のデューティサイクル依存性を部分的に補償できます。次に、Q_G 対 V_G の特性は、一定の静電容量の直線から、**Figure 2**b に示すようによく知られているステップチャージ曲線に変化します。ミラープラトーは、ドレインでの電圧スイングに関連する C_{GD} の電荷を示します。この領域では、ゲートは巨大な静電容量のように動作しますが、ミラーレベルの上下では、**Figure 5** に示すように物理的な静電容量を示します。

トータルゲートチャージ Q_{Gtot} は、V_{GS} を 0 から V_F に変更するために必要な電荷を示します。与えられたトランジスタとスイッチング電圧に対して、この値は固定されており、**3.1** で説明されているスイッチの指定されたゲートチャージ 7 nC に近い値です (ミラーレベルから V_F への充電はわずかな寄与しか与えないため)。V_{Ni} は、式 (9) の電荷再分配関係によって再び計算できます。ただし、定容量の場合とは対照的に、C_G は物理容量、つまり $C_G = C_{iss}$ になり、Q (C_G) はトータルゲートチャージ Q_{Gtot} になります。したがって、式 (10) は次のとおりです。

$$V_{Ni} = -\frac{C_{on} \cdot (V_S - V_F) - Q_{Gtot}}{C_{on} + C_{iss}} \tag{15}$$

V_{Ni} の最適値はアプリケーションによって異なりますが、目標値が定義されると、式 (15) を使用して式 (4)、(8)、(11)、(12) および (14) で説明されるように、より高速なスイッチと、より高い定常電流の間の

RC インターフェースの定数選定

トレードオフでの V_S と C_{on} の可能な組合せを見つけられます。**Figure 9** は、式 (15) の表現をグラフで表したもので、5nC のトータルゲートチャージと仮定します。

放電の時定数についても、式 (11) の C_G は、実際のゲート容量で置き換える必要があります。したがって、次のようになります。

$$\tau = R_{ss} \cdot (C_{on} + C_{iss})$$

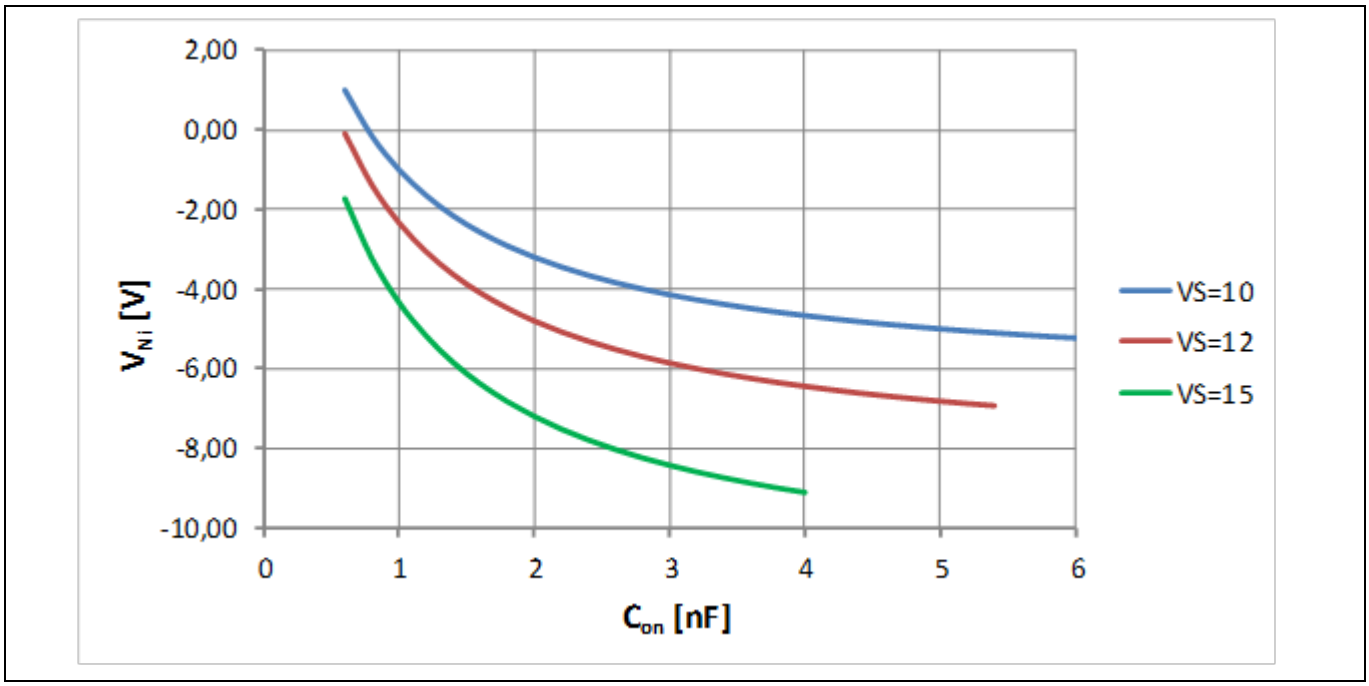

Figure 9　　式（15）による C_{on} および V_S の関数としての V_{Ni}

実際のトランジスタ容量の強い非線形動作に加えて、**Figure 7**a の簡略化された回路と **Figure 6** のより現実的な回路の間にはさらに違いがあります。これらが寄生インダクタンスであることは容易に理解できます。しかし、それらが原因となっているすべての影響を特定することはそれほど簡単ではありません。そして、それらの影響を定量化することは非常に困難です。

ゲートドライブに強く影響する 2 つのよく知られた現象が確かにあります。どちらも R_{on} の最小値に関係します。

1. **Figure 6** から、ゲートループは本質的に寄生ゲートインダクタンス L_G と C_{GS} と C_{on} の直列接続によって形成された LC 回路です。このループの発振を避けるためには、十分に高い減衰抵抗 R が必要です。単純な発振器理論から、非周期的な場合 (オーバーシュートなし) には最小の抵抗が必要です。

   $$R = 2 \cdot \sqrt{L/C}$$

   このループは非線形でより複雑ですが、これは大まかな見積もりに使用できます。**Figure 5** から、ゲート容量が 0.5～1nF の範囲にあることがわかります。現実的なゲートループインダクタンスの範囲は 10～20 nH であり、約 6～12Ω の減衰抵抗範囲が得られます。これは、約 2Ω のドライバー抵抗と内部ゲート抵抗 R_{int} を含むトータルループ抵抗です。静的 R_{int} は通常小さい (～1Ω) が、R_{int} の分散性により、単純なモデルの有効性が制限されます。いずれにしても、ほとんどのアプリケーションでは、5～10Ω の範囲の小さな外部ゲート抵抗が、不要な発振を回避するのに役立つはずです。

2. スイッチング速度に制限を与える別の現象があります。これは、電源ループのインダクタンスが原因です (**Figure 6** では L_D に一括)。高速スイッチングトランジェントは通常、わずか数 ns で発生します。関連する di/dt 値は、パワーループインダクタンスと交差して関連する高電圧ドロップを伴う

RC インターフェースの定数選定

数十アンペア/ns に達する可能性があります。この電圧は、上昇電流の場合はドレイン-ソース間電圧から差し引かれますが、下降電流の場合は加算されます。したがって、GaN スイッチの電圧制限を超えないように特に注意する必要があります。これはスイッチング速度の低下、つまり R_{on} の増加が必要になる場合があります。通常、スイッチオン時に最大の di/dt 値が見られ、ハーフブリッジ構成のダイオード部で電圧ストレスが発生するためです。

5 アプリケーション固有の考慮事項

前の章で示した理論的背景により、提案されたゲートドライブネットワークの寸法を合理的な方法で決定できるようになりました。要件と特性は大きく異なる可能性があるため、GaN スイッチの最も重要で最も有望なアプリケーションをカバーする例を以下に示します。

5.1 ハードスイッチアプリケーション (トーテムポール PFC)

5.1.1 トーテムポール PFC トポロジー

GaN HEMT の最も重要な利点は、面積と静電容量が小さいことではなく、ボディダイオードがないことです。これは単に、GaN トランジスタがスイッチとしてだけでなくダイオードとしても動作できることを意味します。つまり、V_{DS} の極性が負です。ソースとドレイン間の物理的な pn ダイオードが遅いため、これは MOSFET では無理です。そして、決定的な利益をもたらすのは本質的に GaN のこの特長です。

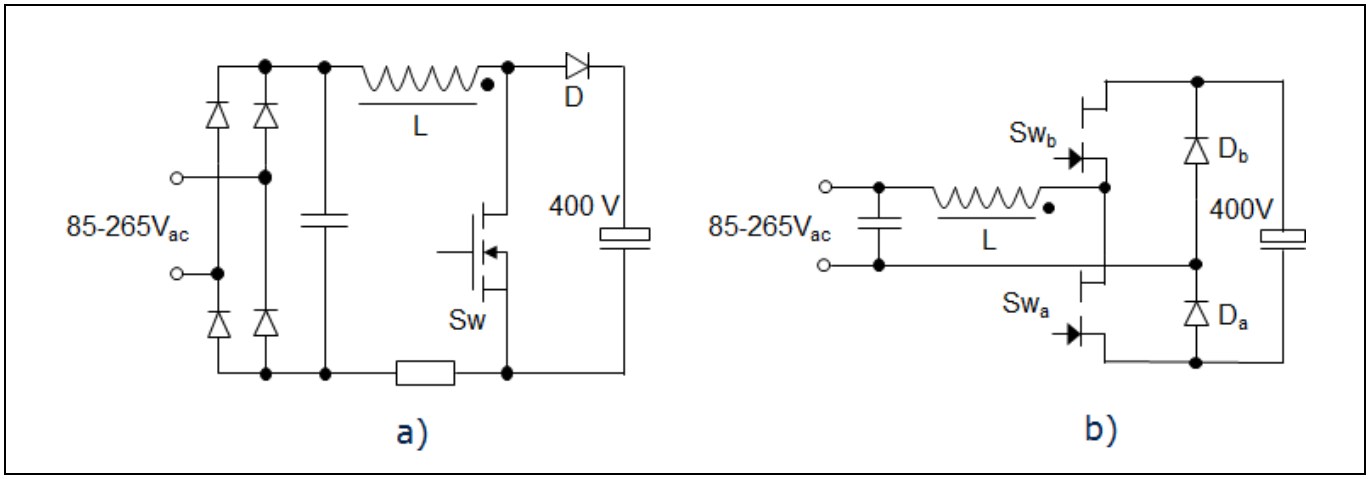

Figure 10 クラシック (a) およびトーテムポール PFC (b)

Figure 10a に、古典的な力率補正 (PFC) ステージを示します。AC 入力電圧は整流され、400V にブーストされます。通常、ブーストコンバータはスイッチ Sw、インダクタンス L、ダイオード D で構成されます。L の (連続) 電流は、100kHz の範囲の周波数で Sw と D の間で切り替えられます。過渡状態の間、スイッチは高電圧と高電流の両方を認識し、その結果、スイッチング電力が高くなります。したがって、このような「ハードスイッチ」の場合、トランジェントを可能な限り短くする必要があります。

ダイオードをトランジスタで置き換えられれば、**Figure 10**b のいわゆるトーテムポールトポロジーが同じ機能を果たすことが可能になります。この背後にある主な考え方は、トランジスタ Sw_a と Sw_b の両方がスイッチとダイオードの両方の機能を引き継ぎ、**Figure 10**b の 2 つのダイオード D_a と D_b で置き換えられますので整流用のダイオードブリッジはもう必要ないということです。入力電圧の正の半波の間、Sw_a がアクティブスイッチであり、Sw_b がダイオード機能を引き継ぎます。リターンパスはダイオード D_a によって形成されます。負の半波では、Sw_a と Sw_b はそれらの機能を交換し、電流は D_b を介して流れます。D_a と D_b は (主電源の極性が変化して) 非常に低い速度で状態が変化するため、同期整流器として動作する標準の MOSFET に簡単に置き換えることもできます。したがって、トーテムポールトポロジーでは、入力整流器によって引き起こされる損失が大幅に減少します。

5.1.2 逆導通の GaN トランジスタ (ダイオード)

Figure 1a に、非常に単純なラテラルデバイスとしての GaN トランジスタを示します。機能的には、ソースとドレインに関して対称です。つまり、ドレインとソース間の正と負の電圧に対して基本的に同じように動作します。ただし、ゲートとドレイン間の距離はゲートとソース間の距離よりも大きいため、通常モードと逆モードの間で電気的パラメーターにわずかな違いが見られます。GaN トランジスタの逆の動作は、固有のボディダイオードを備えた通常の MOSFET とはあきらかに対照的であり、Figure 11 に示すような電気的動作をもたらします。

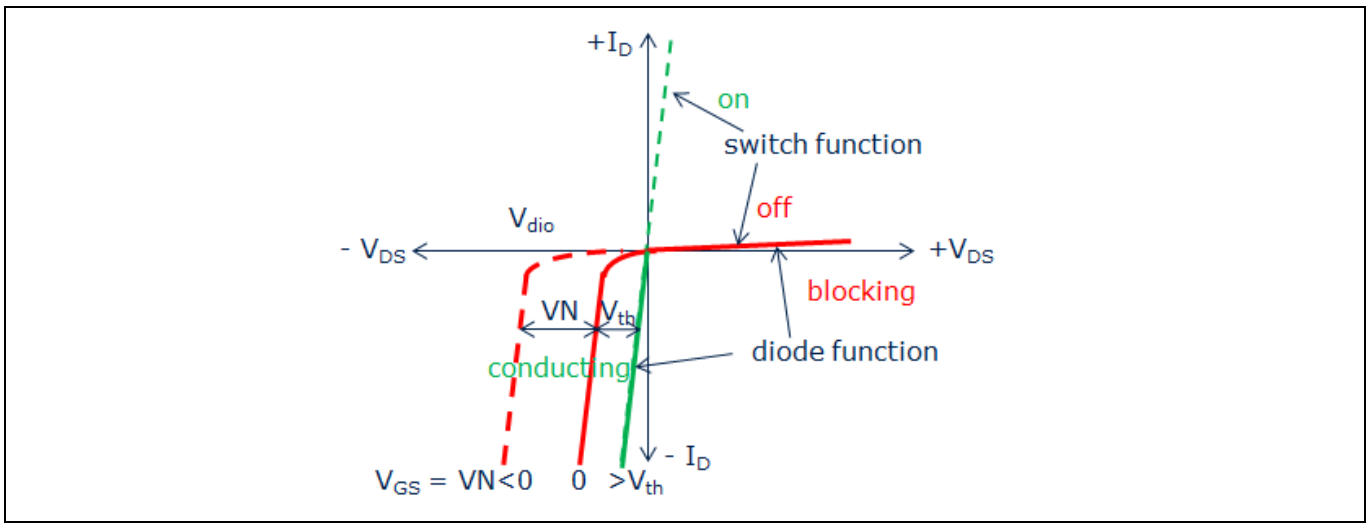

Figure 11 通常 (スイッチ) および逆 (ダイオード) 動作での GaN トランジスタの基本的な電気的特性

基本的に、スイッチは V_{DS} と I_D の第 1 象限でのみ操作されます。オンまたはオフ (低インピーダンスまたは高インピーダンス) のいずれかです。ただし、ダイオードは常に一方の極性で電圧をブロックし、もう一方の極性で導通する必要があります。したがって、理想的なダイオードの動作は、第 1 象限の赤い分岐と第 3 象限の低インピーダンスの緑の分岐によって特長づけられます。これはスイッチオントランジスタ（V_{GS} は V_{th} より大きい）に対応しますが、実際のダイオードは赤い実線の曲線に従います。つまり、しきい値電圧のために高い電圧降下を示します。ダイオードと比較したトランジスタスイッチのこの基本的な利点は、電源回路 (同期整流) でよく利用されます。

ただし、このような「ダイオード」トランジスタは、関連するアクティブスイッチがオンのときにオンにしないでください。これは、破壊的な可能性のある高いシュートスルー電流を回避するためです。結果として、「スイッチオフ」と「ダイオードオン」の遷移の間に一定の時間遅延が必要です。この間、デッドタイム t_d と呼ばれることが多く、ダイオードトランジスタのゲートはオフレベルを維持します。これにより、Figure 11 の赤い曲線で示されるように、逆方向動作での電圧降下が増加します (V_{DS} は 0 未満)。

理由は簡単です。ゲートがソース電極とドレイン電極のそれぞれの負の値に対してしきい値 V_{th} を超えると、トランジスタは常に導通します。通常動作では、これは V_{GS} が V_{th} より大きいことを意味し、逆方向動作では V_{GD} が V_{th} より大きいことを意味します。V_{GS} が V_{th} より大きいと、V_{SD} が 0 より大きい場合に V_{GD} が V_{th} より大きいことはあきらかであるため、オン状態のトランジスタは逆方向にもオンのままになります。これは、Figure 11 (緑色の線) の対称特性に反映されます。$V_{GS} = 0$ の場合、あきらかに通常の動作ではトランジスタはオフになります。逆方向では、V_{SD} が V_{th} を超えると、$V_{GD} = V_{GS} + V_{SD}$ が V_{th} より大きいため、導通を開始します (赤い実線)。同様に、オフ状態の V_{GS} が負の電圧 V_N である場合、導通を開始するには、V_{SD} が $V_{th} - V_N$ を超える必要があります。したがって、特性は V_N の量だけさらに左にシフトします (赤い破線)。

アプリケーション固有の考慮事項

これは、GaN トランジスタがオフ状態のときに逆方向にダイオードのような動作を示すことを意味します。関連するダイオードの電圧降下 V_{dio} は、トランジスタのしきい値とオフ状態のゲート電圧レベルの差によって決まります。

$$V_{dio} = V_{th} - V_{GS,off}$$

したがって、負の電圧 V_N をゲートに印加して GaN トランジスタをオフにした場合でも、逆方向に導通できますが、電圧降下は V_N だけ増加します。横型トランジスタは同様に動作するため、これは GaN 固有の動作ではありません。

5.1.3 ハードスイッチトポロジーでの特定の影響

説明したように、ハードスイッチングは高速トランジェントを必要とします。**Figure 10**b でスイッチ Sw_a がオンの場合、スイッチングノードは 200 V/ns を超える可能性のある非常に急な勾配で 400V から 0 にスイングします。あきらかに、この過渡状態の間、パッシブスイッチ Swb をオフにしておく必要があります。そうしないと、相互伝導と高損失が発生します。立ち下りスイッチングノードは、Sw_b の急上昇ドレインノードに相当します。**Figure 6** から、ドレインの上昇により C_{GD} に電流が流れ、ゲートドライバーによってシンクされる必要があります。ゲートとソース間の電圧降下が V_{th} を超えると、トランジスタがオンになり、スイッチング電流と損失が増加します。この現象は、しばしば「リターンオン」と呼ばれます。これは、低い駆動インピーダンスやオフ状態での低い駆動電圧レベルによって最小限に抑えられます。

あきらかに、e モード GaN HEMT は、しきい値電圧が低いため、リターンオンに特に敏感です。そしてこれが、提案されたゲートドライブに起因する負のオフ電圧へのシフトがハードスイッチングにおいて非常に価値がある理由です。セクション 4.1 で説明したように、パッシブトランジスタ (ダイオード) のゲートに現れるのは初期の負電圧 V_{Ni} であり、スイッチング過渡時の再ターンオンを回避するのに役立ちます。

ハードスイッチングのさらなる影響は、電圧オーバーシュートです。最悪の状況は、スイッチ電流の立ち下がりエッジ中にパッシブトランジスタ (「ダイオード」) で発生します。したがって、スイッチで V_{Nf} = 0 の最悪の場合 (最速のスイッチング) でも、電圧定格を超えないようにする必要があります。さらに、ダイオードで V_N = 0 のスイッチオンイベントが大幅なリターンオンにつながるため、両方のトランジスタが長期間オフ状態にある状況では、慎重に検討する必要があります。このような状況は低レートでのみ発生するため、たとえあったとしても、結果として生じる高いスイッチング損失はそれほど重要ではありません。ただし、電流が増加すると、電圧のオーバーシュートが高くなる可能性がありますが、強いリターンオンは過電圧の減衰効果もあります。いずれにしても、両方のスイッチの長いオフ時間の後、ダイオードが常に最初にオンになる場合は、この状況を回避できます。

5.1.4 トーテムポール PFC の例

ここで、ゲートドライブネットワークの定数を決める具体的な例を示します。**Figure 10**b のトーテムポール PFC は、100 kHz で切り替えられ、動作電流レベルは最大 10 A になります (処理される最大電流は 30 A ですが、10 分の数ミリ秒のみです)。デッドタイムは、10µs のスイッチング周期あたり 100ns が 2 回であると想定されます。スイッチ Sw_a と Sw_b はどちらも、**Figure 6** に示す要素で構成されます。

スイッチングシミュレーションと測定は、リターンオンを最小限に抑えるために数ボルトの V_{Ni} が必要であることを示します。一方、デッドタイム中、インダクタ電流は、それぞれ負のゲート電圧 V_{Ni} (「スイッチオン」の前) および V_{Nf} (「ダイオードオン」の前) のダイオード上を流れ、電圧降下の増加によって追加の損失を引き起こします。 これらの考慮事項から、最良の戦略は V_{Ni} を最小化し、ΔV_N を最大化することです。

シミュレーションは、**Figure 12** に示す回路図に従って実行されました。参考として、C_{on} = 2nF および V_S = 12 V を選択して、約-4 V の V_{Ni} を生成しました (**Figure 9** を参照)。スイッチングシミュレーションから、10Ω の合計ゲート抵抗は、ドレインおよびゲート電圧のオーバーシュートを安全な値に制限するの

アプリケーション固有の考慮事項

に適切であるように思われます (合計パワーループが 6 nH、ゲートループインダクタンスが 10nH)。ドライバーと固有のゲート抵抗を考慮して、R_{on} と R_{off} の 5Ω が最初の選択です。1kΩ の R_{ss} は、2µs の放電時定数τにつながります。100kHz ではトータルスイッチング周期が 10µs であるため、これは妥当な値です。オフ時間が短い場合でも、ある程度放電が発生します。(デューティサイクルは通常、最小 0.1 に制限されます。)

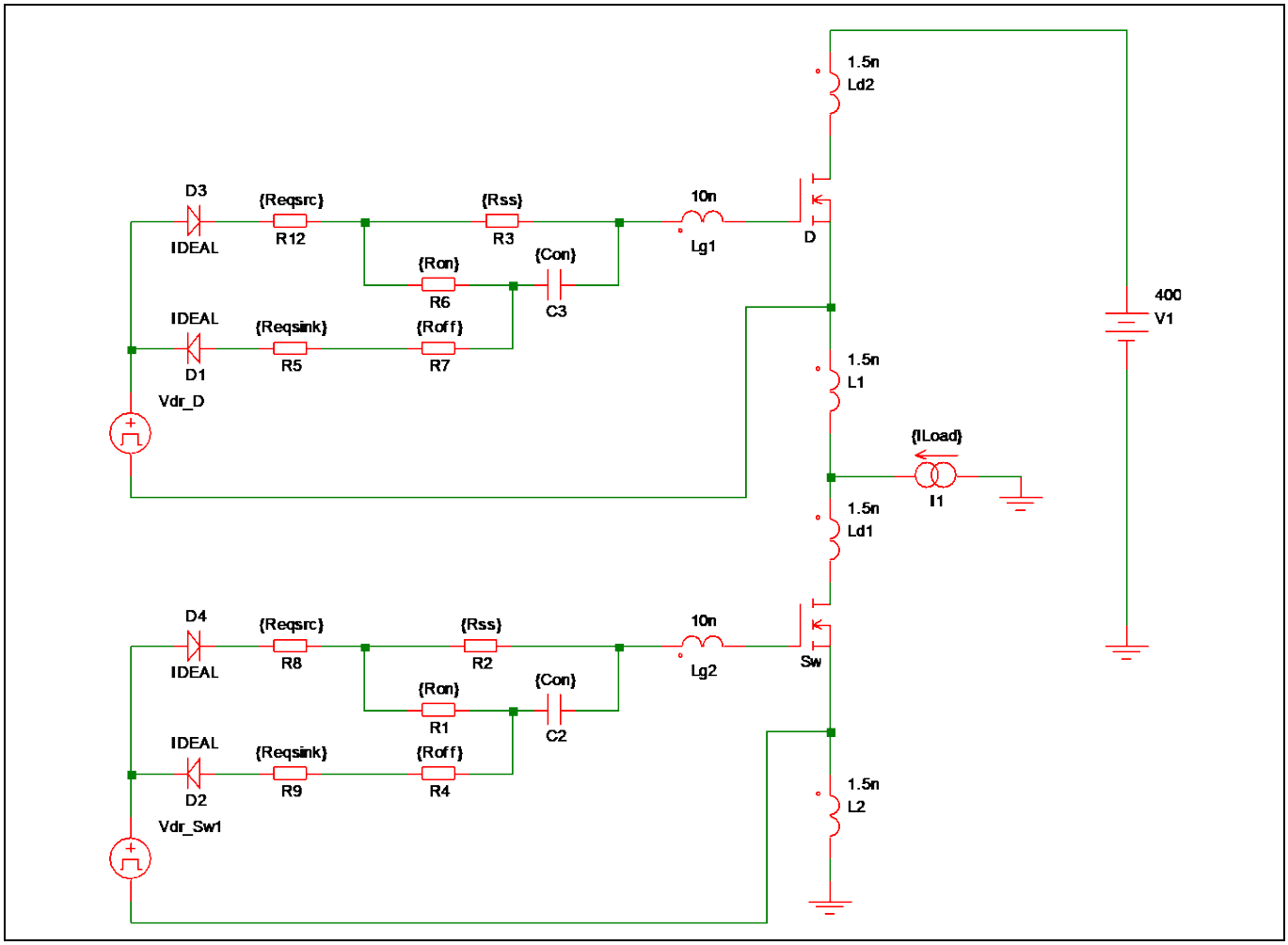

Figure 12　　トーテムポール PFC ステージのシミュレーション回路

スイッチング電流とスイッチング電圧のシミュレーション波形を **Figure 13** に示します。あきらかに、最初のスイッチオン (「on1」) の前に、スイッチ Sw の C_{on} は完全に放電されます。ダイオードトランジスタ D はオン状態からオフ状態に切り替えられ、その結果、そのゲートに負の電圧 V_{NI_D} が生じます。現在の I_{Load} (10 A) はまだ「ダイオード」を流れており、約 8 V の比較的高い電圧降下を引き起こします。これは、V_{DS} の小さなステップとさえ見なせます (グラフ d)。100 ns のデッドタイムの後、Sw が切り替えられ、関連するスイッチングノードのトランジェントが発生します。グラフ c に見られるスイッチ電流ピークによる出力容量の充電は、主にスイッチング損失の原因です。「on1」Sw の 1µ 秒後にスイッチがオフになり、I_{Load} はスイッチングノードを起動します。わずか 0.5µs の短いオフ状態の後、2 番目のスイッチオンイベント「on2」が発生します。C_{on} はまだ充電されているため、ゲート電圧はゼロではなく、約-4V です。これまでの考察から、**Figure 13**b に示すように、ゲートチャージ電流が減少するため、トランジェントが大幅に遅くなることが予想されます。ただし、これは **Figure 13**c および d のトランジェントには反映されないようです。

非常に高い時間分解能 (**Figure 14**) でも、それぞれのゲート電圧と電流の波形にあきらかな違いがあるにもかかわらず、2 つのスイッチングトランジェントはかなり似ています。その理由は、駆動電圧の立ち

アプリケーション固有の考慮事項

上り時間が限られているため、ステップ関数とは絶対に考えられません。したがって、Sw のゲート電圧がミラープラトーにある場合、駆動電圧 V_{dr_Sw} は「on1」トランジェントの最終値に達していません (**Figure 14**a の左側のグラフ)。「On2」は負の V_{GS} から始まるため、ミラープラトーに到達するのに必要な時間が長くなります。これが過渡期の V_{dr_Sw} を高くし (**Figure 14** の右側のグラフ)、プリチャージされた C_{on} の影響を部分的に補償します。その結果、**Figure 14**c と d のスイッチング波形は非常に似ており、「on2」トランジェントが少し遅くなります。また、スイッチング損失に対するデューティサイクルの影響は予想よりも深刻でないことがわかります。

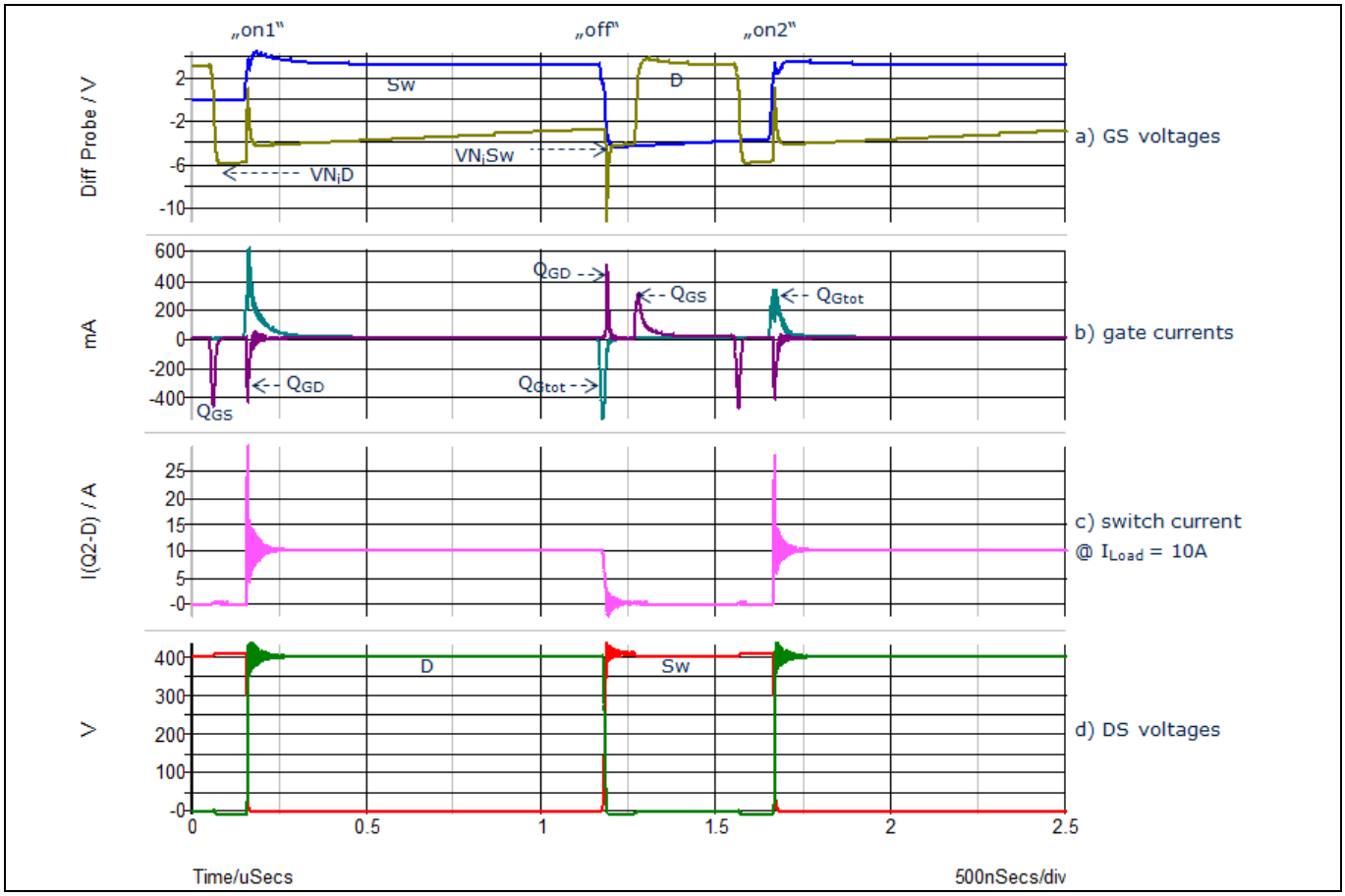

Figure 13 **PFC ステージのシミュレーション波形: ゲート-ソース間電圧 (a)、ゲート電流 (b)、スイッチドレイン電流 (c) およびドレイン-ソース間電圧 (d)**

アプリケーション固有の考慮事項

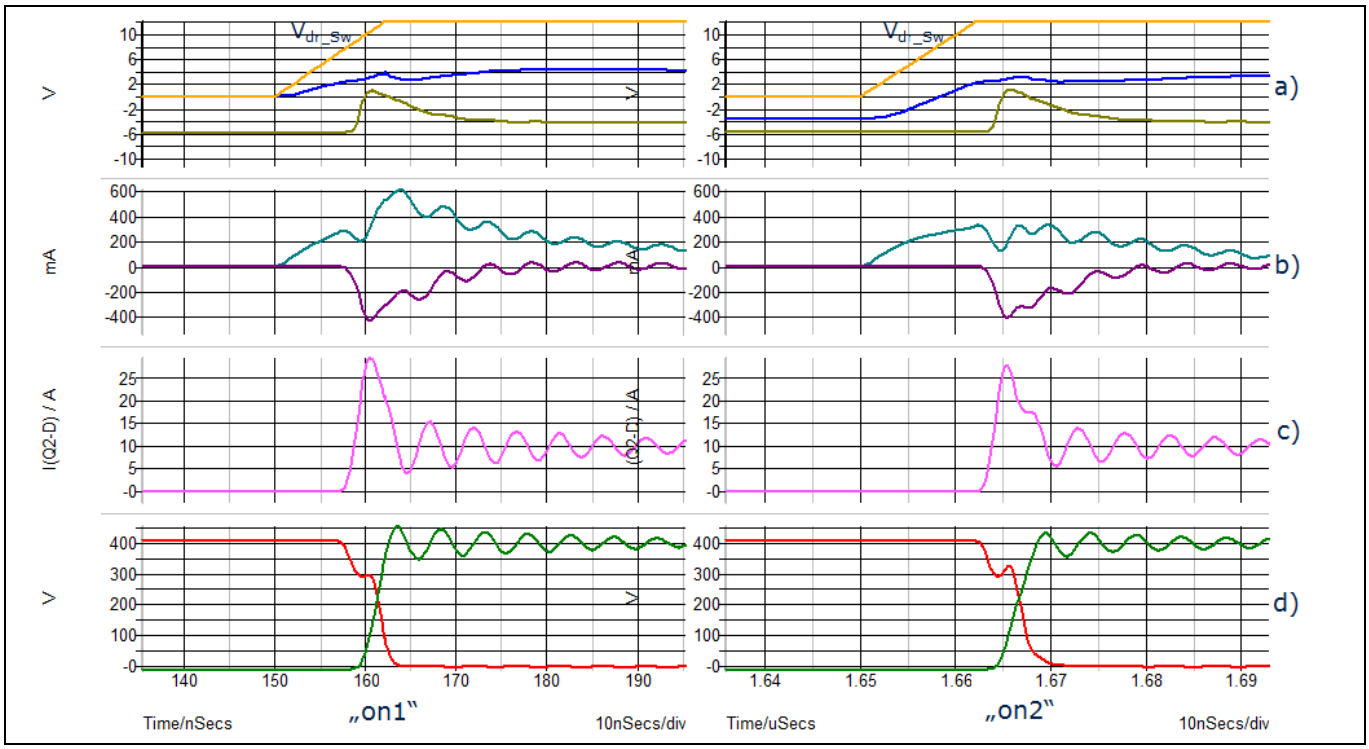

Figure 14　　Figure 13 の「on1」および「on2」トランジェントの詳細

Figure 13 の波形は、さらに詳しく調べる価値があります。見てわかるように、ゲート電流は数百 mA の比較的低いレベルにとどまります。静電容量が非常に小さいため、これは、200 V/ns に近い電圧スルーレートで **Figure 14** の高速トランジェントを実現するのに十分です。もちろん、より高いゲート充電電流が意味をなすかどうかという疑問が生じます。私たちの観点からは、スイッチング速度の増加はより高いピーク電流を意味するため、**Figure 14**c で観察されたものと比較して、より高い di/dt とより高い電圧ピークを意味します。また、わずか 6nH の想定されるパワーループインダクタンス値を達成するのは容易ではないことを指摘しておく必要があります。したがって、ある程度のマージンがあるように見えても、最悪の場合でも、100V のオーバーシュートを大幅に超えることは推奨できません。より理想的な駆動電圧は、実際にはより高いゲート抵抗の必要性をもたらし、スイッチング損失を低減するための非常に限られた可能性しか残しません。

さらに興味深い詳細情報は、**Figure 13**b のゲート電流波形から導き出せます。あきらかに、スイッチとダイオードの動作には違いがあります。スイッチのゲート電流は、トータルゲートチャージ Q_{Gtot} を提供する単一のピークを示しますが、ダイオード波形は 2 つの小さなピークを示します。その理由はあきらかです。ダイオードゲート電圧とスイッチングノードのトランジェントが一致していません。そのため、ダイオードがオンになり、オントランジェントの 100 ns 前に関連する Q_{GS} ピークが発生します。これは、電荷 Q_{GD} の 2 番目のピークの原因となります。これは V_{GS} 波形にも反映されます。ダイオードのゲート電圧は、スイッチング過渡後のステップで、より低い初期電圧 V_{Ni_D} を示します。V_{Ni_D} は、引き続き式 (15) で計算できます。ただし、デッドタイム中に正しい値を生成するには、Q_{Gtot} を Q_{GS} に置き換える必要があります。したがって、ダイオードの逆電圧降下は $Q_{GD}/(C_{on} + C_{iss})$、この場合は約 1.5 V 増加するため、これは重要です。

Figure 15 に、2 つのトランジスタで消費される総エネルギーを示します。グラフは、1 および 10A の I_{Load} に対する **Figure 13**c および d のそれぞれの電流-電圧積の積分および合計から得られます。さまざまな種類の損失を簡単に区別できます。周期あたりの総スイッチングエネルギーE_{tot} は、低電流で約 22µJ であり、10A で 33µJ に増加します。より高速な切り替えによって最終的に数 µJ 削減できるのは後者だけです。**Figure 15** は、比較的高い負の V_{GS} が、デッドタイム中に高い逆電圧とダイオードの導通損失につながることも示します。

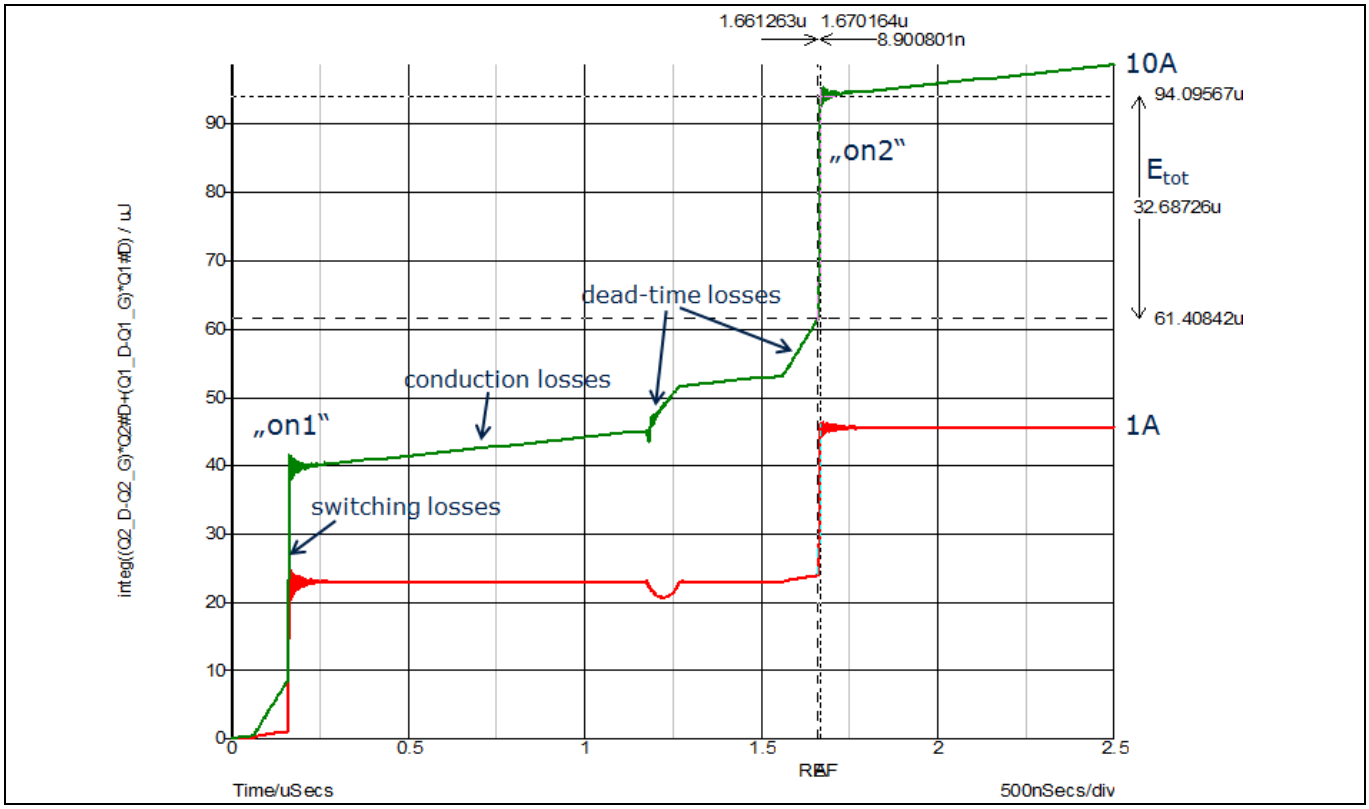

Figure 15　　I_{Load} = 1 および 10A の場合の Figure 13 の波形に関連するトータルスイッチング損失

同様のシミュレーションに基づいて、**Table 3** および **Table 4** に、結果として生じるスイッチング損失 P_{sw} とともにさまざまなパラメーターの組合せを示します。また、シミュレートされたデッドタイム損失 P_{dio} と、定常状態のゲート電流 P_{ss} によって引き起こされる損失も含まれます。P_{dio} の場合、スイッチング周期ごとにそれぞれ 100ns の 2 つのデッドタイム t_d が想定されます。損失は次のように計算できます。

$$P_{sw} = f_{sw} \cdot E_{tot}$$

$$P_{dio} = f_{sw} \cdot I_L \cdot (2 \cdot (V_{th} - V_{Ni_D}) - \Delta V_N) \cdot t_d$$

$$P_{ss} = I_{ss} \cdot V_S$$

Table 3　　損失シミュレーションに使用される駆動回路パラメーターの組合せ

駆動回路	R_{on}/R_{off} [Ω]	V_S [V]	C_{on} [nF]	R_{ss} [Ω]	V_{Ni_D} [V]	ΔV_N(1 µs) [V]	I_{SS} [mA]
A	5 / 5	12	2	1000	-5.9	1.5	9
B	5 / 5	12	2	500	-5.6	2.6	17
C	10 / 10	12	2	1000	-6	1.6	9
D	5 / 5	12	3.3	1000	-7	1.5	9
E	5 / 5	12	1.5	1000	-5.2	1.5	9
F	5 / 5	15	1	1000	-6	2	12

アプリケーション固有の考慮事項

Table 4 **Table 3 の駆動回路の 400V/100kHz トーテムポール PFC ステージのシミュレーションによる電力損失 (単位 W)**

	P_{sw}	P_{dio}	P_{ss}	P_{cond}	$P_{sw1/2}$	P_{dio}	P_{ss}	P_{cond}
	I_{Load} = 1 A				I_{Load} = 10 A			
A	2.2	.1	.1	.07	3.0 / 3.3	1.4	.1	7
B	2.2	.1	.2	.07	3.0 / 3.1	1.3	.2	7
C	2.2	.1	.1	.07	3.1 / 3.5	1.4	.1	7
D	2.2	.1	.1	.07	3.1 / 3.6	1.7	.1	7
E	2.2	.1	.1	.07	3.1 / 3.1	1.35	.1	7
F	2.2	.1	.18	.07	3.0 / 3.0	1.45	.18	7

Table 4 の比較のために、伝導損失は

$$P_{cond} = {I_{Load}}^2 \cdot R_{dson}$$

も含まれます (室温で)。あきらかに、低電流ではスイッチング損失が支配的であり、使用されるゲート駆動回路とは無関係です。I_{Load} が大きくなると、スイッチング損失も増加し、ゲート駆動回路へのわずかな依存が見られます。したがって、**Table 4** に、P_{sw1} と P_{sw2} は、前のグラフの「on1」と「on2」の遷移に対応する、長いダイオードと短いダイオードのオフ時間のそれぞれの損失を示します。10 A の範囲では導通損失が支配的ですが、スイッチング損失とダイオードデッドタイム損失の両方が重要です。損失値は、理論上の考慮事項を明確に確認します。ドライブ回路 A、B、E、および F は同様の小さな損失を示しますが、C はわずかに高い損失と引き換えに電圧オーバーシュートを低減します。回路 D に起因する V_N のさらなる増加は、必須でも推奨でもありません。

5.2 ソフトスイッチアプリケーション (LLC)

「ソフトスイッチング」とは、電源スイッチの高電流と高電圧の同時発生を回避すること、つまり、スイッチをゼロ電圧またはゼロ電流のいずれかで操作することを意味します。これは、今日の最も一般的な SMPS アーキテクチャの PFC ステージに続く DC-DC コンバータステージのよく知られた LLC トポロジーで行われるように、共振遷移を利用してスイッチングノードの静電容量を充電することで実現できます[7]。

ソフトスイッチングでは、通常、わずか数 V/ns のスロープで非常に遅い過渡電圧が発生するため、パフォーマンスを最適化するには、RC 駆動ネットワークをわずかに変更する必要があります。特に、大きな負のオフ電圧は必要ないため、V_{Ni} はできるだけ低くするように選択する必要があります。安全な動作が必須であるため、-1V 範囲のわずかに負の V_{Ni} を推奨します。R_{on} と R_{off} は、あきらかにそれほど重要ではなく、ハードスイッチアプリケーションよりも高く選択できます (例: 10～20Ω)。トータルゲートチャージは、全体的な電圧振幅のみに依存するため、同じままです。したがって、**Figure 9** から、12 V/1nF または 10V/1.5nF が妥当な V_S/C_{on} の組合せであることがわかります。残念ながら、上で説明したように、ダイオードのデッドタイム中の負のゲート電圧 V_{Ni_D} は約 Q_{GD}/C_{on} だけ増加するため、-4V の範囲に留まります。サイクルあたりのデッドタイム損失はわずかに減らせますが、LLC 回路が最大 300 kHz の周波数で切り替えられるため、P_{dio} の重要性が増します。**Table 4** に示すように、スイッチング損失は出力容量に蓄積されたエネルギーによって決定されるため、低電流での P_{Sw} に対応します。

すでに述べたように、ソフトスイッチシステムは、通常動作でのリターンオンに対する感度がはるかに低くなります。したがって、逆ダイオード損失 P_{dio} が依然として高すぎると見なされる場合は、負の V_{GS} のクランプがオプションになる可能性があります。ただし、このようなアプローチの詳細は、このアプリケーションノートの範囲を超えます。

6 測定結果

前の章で与えられた理論とシミュレーション結果を検証するために、2 つの GaN スイッチ IGOT60R070D1 と 2 つの 1EDI20N12AF ゲートドライバーを備えたボードが設計されています (**Figure 16**)。パワーループインダクタンスを最小化するために、特定の補償技術が使用されます。Q3D シミュレーションでは、最終的に 6～7nH という非常に低い値が得られました。

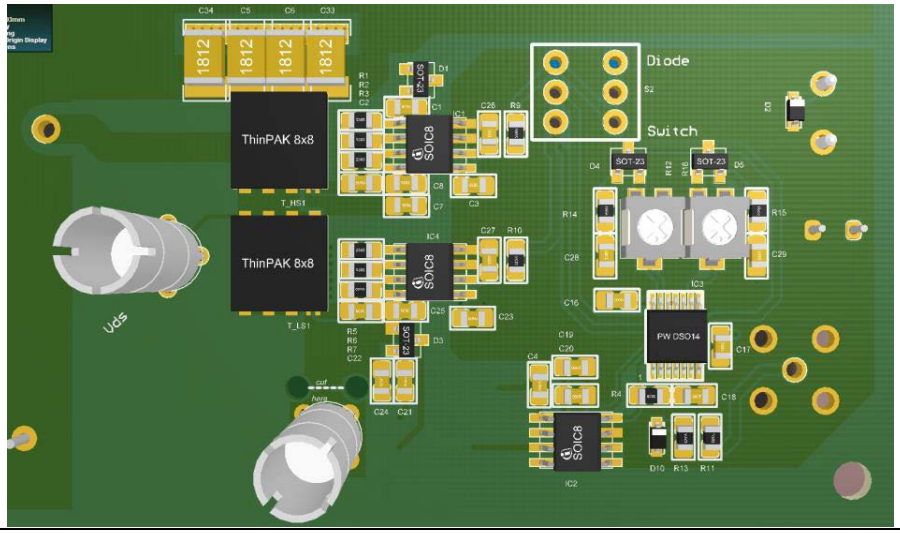

Figure 16 スイッチング測定のための PCB

GaN の極端な速度でのスイッチング過渡現象の正確な測定は重要なタスクであり、専用のアプリケーションノートに値するものですが、これまでの結果は理論と一致しています。例として、**Figure 17** に、**Table 3** の駆動回路 D を使用して 10A の負荷電流で測定されたスイッチオン波形を示します。シミュレーションで見られる正確な波形を再現することは困難ですが、ピーク電流、電圧オーバーシュート、スイッチング時間、スイッチング損失などの主要なパラメーターは一致します。これにより、実際のシステムのパフォーマンスを十分な精度で予測できます。

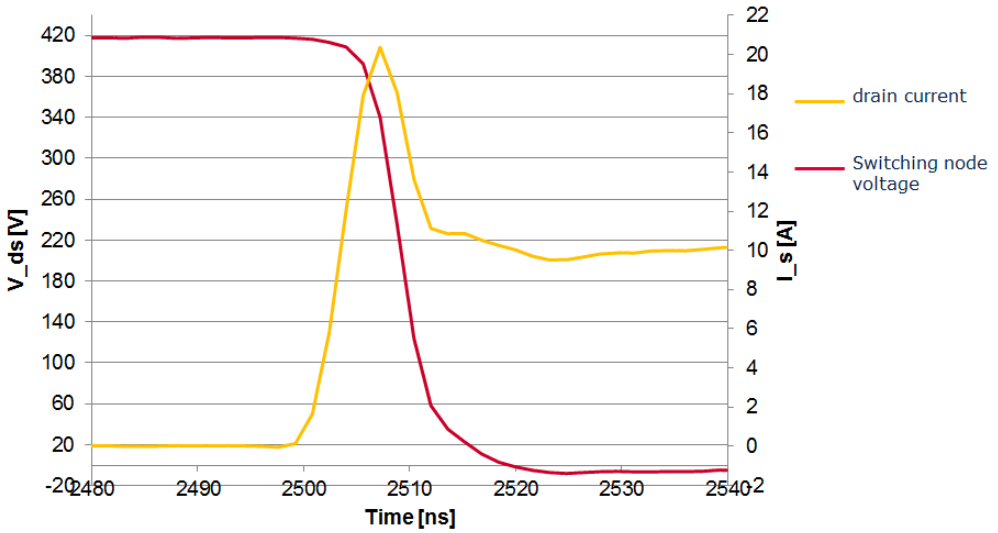

Figure 17 I_{Load} = 10A で測定されたスイッチング電圧と電流

7 まとめとガイドライン

インフィニオンの絶縁ゲートドライブ IC1EDI20N12AF によって駆動されるインフィニオンの e モード GaN HEMT で最適なスイッチング性能を実現するには、次のことを推奨します。

- 可能な最小のゲート抵抗 R_{on} および R_{off} を選択してください。実際の値は、パワーループの設計によって異なります。基準として、完全に放電された C_{on} であっても、電圧ストレスは指定された制限を超えてはいけません。
- 初期の負のスイッチオフ電圧 V_{Ni} の要件を満たす供給電圧 V_S と結合容量 C_{on} の組合せを選択してください。経験則として、ハードスイッチングの場合は V_{Ni} = -3〜-4 V、ソフトスイッチングの場合は V_{Ni} = -1〜-2V が適切な選択です。
- 特定の V_{Ni} では、ハードスイッチングでは高 V_S と低 C_{on} が推奨されますが、ソフトスイッチングでは低 V_S と高 C_{on} が推奨されます。
- ドライバーとスイッチの動的特性はバランスが取れているため、堅牢な動作が得られ、駆動回路のパラメーターに関して比較的鈍感です。
- したがって、R_{ss} の選択は重要ではありません。数 µs の範囲の時定数$\tau = R_{ss} * (C_{on} + C_{iss})$ を推奨します。
- ソフトスイッチングアプリケーションでは、負の V_{GS} をクランプすることは価値のあるオプションです。
- システムが両方のスイッチ (両方の C_{on} 放電) で長いオフ時間を許容する場合は、リターンオンによる過度の電流ピークを回避するために、「ダイオード」でスイッチングを開始することを推奨します。

8 参考資料

[1] L. Huber, Y. Jang, M. Jovanovic, “Performance Evaluation of Bridgeless PFC Boost Rectifiers”, IEEE Tran. Power Electr. May 2008, pp. 1381–1390

[2] X. Huang, Q. Li, Z. Liu, F. C. Lee, “Analytical Loss Model of High Voltage GaN HEMT in Cascode Configuration”, IEEE Tran. Power Electr. May 2014, pp. 2208–2219

[3] Infineon Technologies, Datasheet IGOT60R070D1, 公開予定

[4] F. Stückler, E. Vecino, B. Zojer, M. Kutschak, R. Quaglino, M. Benda, H. Rettinger, “Performance improvement of a CoolMOS C7 650 V switch in a Kelvin source configuration”, Dig. Techn. Papers PCIM 2013

[5] Infineon Technologies, Prel. Datasheet 1EDI20N12AF Rev. 1.02, April 2014, オンラインで入手可能

[6] D. Reusch, D. Gilham, S. Yipeng, F. C. Lee, “Gallium Nitride based 3D integrated non-isolated point of load module”, APEC 2012 Dig. Tech. Papers, pp. 38–45

[7] Infineon Technologies, “Resonant LLC Converter: Operation and Design”, Application Note Sep. 2012

改訂履歴

Document version	Date of release	Description of changes
1.0	2021-08-03	本版は英語版 AN_201702_PL52_012 V1.0 について、CYPRESS DEVELOPER COMMUNITY の参画者によって日本語に翻訳されたドキュメントです。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2021-08-03
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2021 Infineon Technologies AG.
All Rights Reserved.

Do you have a question about this document?
Email: erratum@infineon.com

Document reference
AN_201702_PL52_012_JA

重要事項
本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記された一切の事例、手引き、もしくは一般的価値、および／または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください（**www.infineon.com**）。

警告事項
技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。