

500V CoolMOS™ CE

適合消費產品與照明應用的 500V 超接面 MOSFET

IFAT PMM APS SE SL

René Mente

Francesco Di Domenico

版本 2011-02-02

奧地利英飛凌科技出版 9500 Villach, Austria

© 奧地利英飛凌科技 2012

版權所有。

請注意！

本應用手冊提及的資訊僅作為建置英飛凌科技元件時的提示，且不可視為英飛凌科技元件之特定功能、狀態或品質的任何說明或保證。本應用手冊的使用者必須在實際應用上核實本手冊中所說明的任何功能。英飛凌科技對於本應用手冊提及的任何和所有資訊並不提供任何保證和責任（包括不含任何第三方之智慧財產權的無侵權有限保證）。

資訊

如需技術、交付條款內容及價格等相關資訊，請聯絡最近的英飛凌科技辦公室 (www.infineon.com)。

警告

由於技術需求，元件可能包含危險物質，如需上述危險物質類型的相關資訊，請聯絡最近的英飛凌科技辦公室。若生命支援裝置或系統使用的英飛凌科技元件故障，合理預期將造成該裝置或系統故障，或影響該裝置或系統之安全或效果，則必須獲得英飛凌科技書面同意，才能於生命支援裝置或系統使用英飛凌科技元件。生命支援裝置或系統係植入人體內部，或用於支援及／或維持及支持及／或保護人類生命。若生命支援裝置故障，可合理推斷將危及使用者或其他人員的健康狀況。

AN 2012-04

改版記錄：日期 (12-04-20)，V1.0

上一版本：無

主旨：第 1 版

作者： IFAT PMM APS SE SL

René Mente

Francesco Di Domenico

我們傾聽您的意見

如您發現本文件所提供的資訊有誤、不清楚或有遺漏之處，煩請將您的意見（包括本文參考資料）[寄至 rene.mente@infineon.com](mailto:rene.mente@infineon.com)，您的回應將協助我們持續提升本文件的品質，謝謝！

目錄

1 簡介	4
1.1 功能及優點	4
1.2 應用（目標市場）	5
2 超接面 (SJ) 原則	5
2.1 一般說明	5
2.2 500V CE 的超接面優點	7
2.2.1 切換速度	7
2.2.2 雙極接面電晶體 (BJT) 效應	9
3 技術參數	11
3.1 閘極電荷 (Q_g)	11
3.2 輸出電容的儲存電力 (E_{oss})	12
4 測量結果	13
4.1 CCM PFC 的效率	13
4.2 導通本體二極體的硬式整流	15
5 使用 500V CE 的設計指南	16
5.1 最小外部閘極電阻 ($R_{G,ext}$)	16
5.2 保護模式後的安全操作	17
6 產品組合	19
7 參考資料	20

1 簡介

全新 CoolMOS™ CE 為英飛凌領先業界之高電壓功率 MOSFET 的第四代技術平台，是根據在 500V 級別中的革命性超接面 (SJ) 原則設計而成。500V CE 產品組合可提供快速切換超接面 (SJ) MOSFET 的所有優點，同時保有容易使用和建置的特性。此完整 CE 系列 MOSFET 能將導通損耗和切換損耗降到最低，讓應用更有效率、體積更小、重量更輕且冷卻效果更佳。

本應用手冊將敘述 SJ MOSFET 和標準型 MOSFET 間的基本差異，並敘述影響目標應用的所有功能及優點。此外，所有功能將同時從理論觀點和硬體測量兩方面來加以描述，並且也將說明 CoolMOS™ CE 是較標準型 MOSFET 更具成本效益的替代選擇，可提升能源效率，同時提供極為吸引人的性價比。

1.1 功能及優點

下表說明 CoolMOS™ CE 相較於標準型 MOSFET 的功能及優點，稍後將於本應用手冊的主要內容中深入討論。

表 1：功能及優點

功能	優點
降低輸出電容的儲存電力 (E_{oss})	降低切換損耗，提升輕負載效率
高度耐用的本體二極體	在嚴苛的操作條件下具備更高的可靠性
降低逆復原電荷 (Q_{rr})	在諧振拓樸中不易產生硬式整流
降低閘極電荷 (Q_g)	提升輕負載效率 減少必要的閘極驅動功能
整體功能	輕鬆控制切換運作 以深獲肯定的 CoolMOS™ 品質提供出众的可靠性

1.2 應用（目標市場）

下表說明新型 MOSFET 的目標應用及拓樸。

表 2：目標應用及拓樸

應用	PFC	PWM
PC Silverbox	升壓級	TTF
		LLC
LCD/LED/PDP TV	升壓級	LLC
遊戲	升壓級	TTF
		LLC
照明	升壓級	LLC

500V CE 與目標應用及拓樸有關的所有功能及優點，將於第 4 節中分析。下一節將敘述 SJ MOSFET 和標準型 MOSFET 間的差異。

2 超接面 (SJ) 原則

過去，消費市場一直都是由標準型 MOSFET 所主導。因此，本手冊加入此章來說明 SJ MOSFET 的差異。

2.1 一般說明

「所有 CoolMOS™ 系列產品皆以超接面原則為基礎，是一種適合高電壓功率 MOSFET 的革命性技術 [1, 2]，英飛凌科技是全球首家將此概念應用到市場商品的公司 [4]。傳統功率 MOSFET 只能單自由度同時掌控導通電阻和阻斷電壓，超接面原則則支援雙自由度來進行此作業。因此，傳統 MOSFET 會受到矽的限制，此障礙在特定電壓等級時會影響最佳摻雜分布，此限制線的理論根據已由 Chen 及 Hu 在 80 年代末期提出 [3]。沒有任何商業產品的導通電阻優於矽的限制線。」 [5] 圖 1 說明區域特定導通電阻與崩潰電壓的關係。

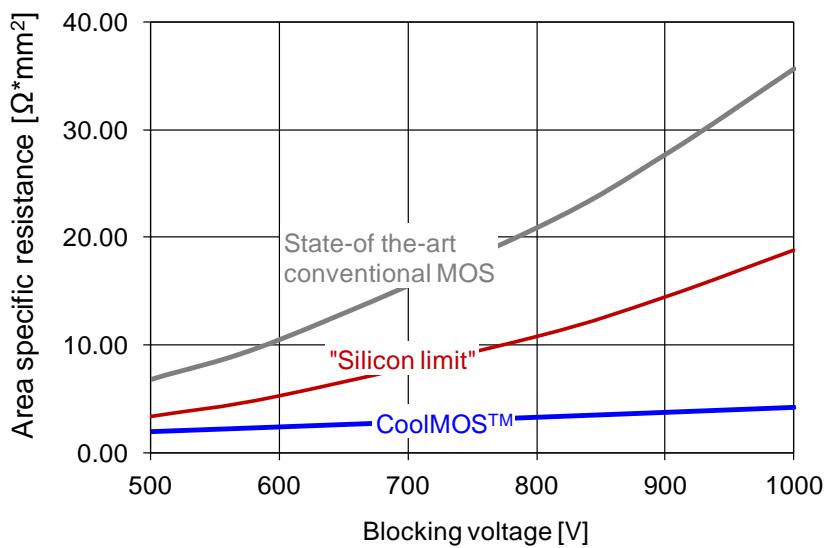


圖 1：標準型 MOSFET 及 CoolMOS™ 技術之區域特定導通電阻與崩潰電壓的關係比較 [6]

「相反地，超接面原則可將高電壓 MOSFET 的導通電阻降至幾乎為零，僅受限於技術效能及製造能力。」 [5]

「基本概念很簡單：我們不讓電子通過阻力極高（高電壓阻斷）的 n 區，而是通過摻雜度極高的 n 區，藉此提供極低的導通電阻。SJ 技術的重點在於讓晶片阻斷本身的最高電壓，此需要透過相鄰放置深度 p 柱來仔細平衡額外的 n 電荷，此 p 柱是垂直穿過 n_{epi} 到靠近底部 $n+$ 的接觸面。此為製造能力所及之處，因為裝置內的電荷必須在量產產線的控制之下，獲得精確的補償。」 [5] 圖 2 顯示標準 MOSFET (左) 及 SJ MOSFET (右) 的剖面圖。

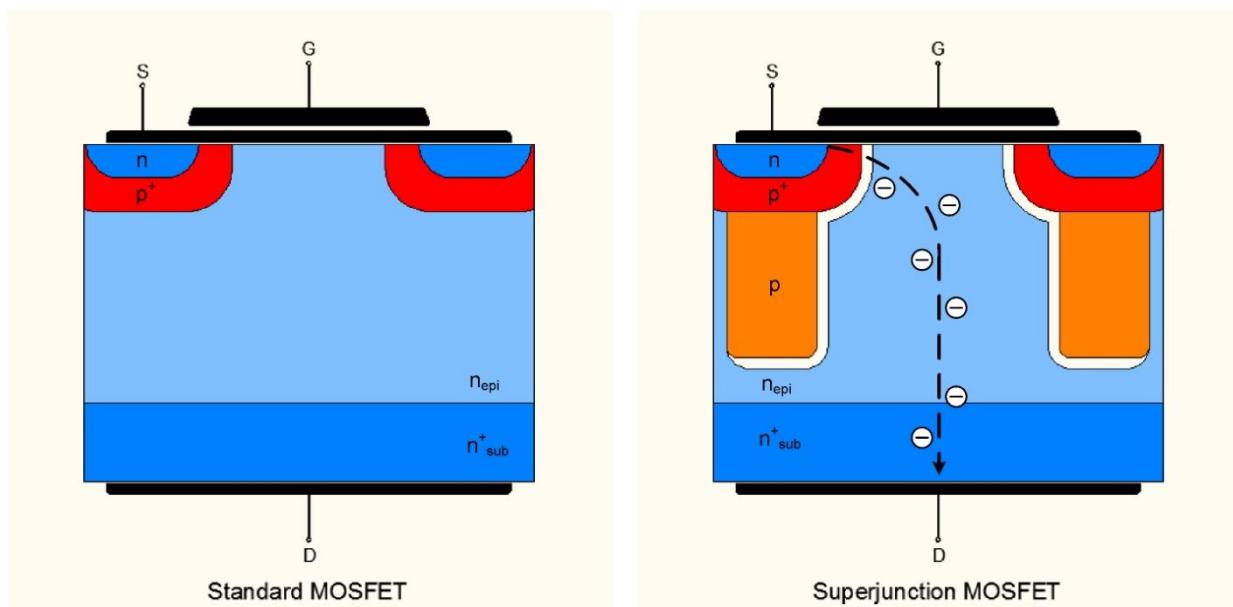


圖 2：標準型 MOSFET (左) 及 SJ MOSFET (右) 的剖面圖 [5]

「SJ 原理為我們提供創造標竿產品的機會，這是在此之前採用如 TO-220 封裝的 100 mΩ/600V 零件所無法達成的，同時還能為零件在特定的 RDS(on) 提供極低的電容，因為矽晶片的尺寸要比傳統功率 MOSFET 小很多。輸出電容的輸入和高電壓位準會同時且直接隨晶片大小而增減，而逆向電容以及就某種程度上的輸出電容之低電壓位準則必須依賴技術。所有超接面裝置的特性具有強烈的非線性輸出電容，在低電壓時擁有較高的值，在高電壓時擁有較低的值。若您想成輸出電容與阻斷 pn 接面的區域成比例，而逆向電容與空間電荷層（或電壓承受區域）的寬度成比例，就可以很容易瞭解此運作。在低電壓時，p 柱不會耗盡且會形成極大的表面，同時空間電荷層的寬度會變得極為狹窄（圖 2 中的白色區域）。但是在高電壓時，p 柱會完全耗盡，空間電荷層會到達約 45µm 的最大範圍供 600V 裝置使用。重要的是，非線性輸出電容可支援零電壓切換準諧振(ZVS) 關閉裝置，可降低 turn-off 損耗。超接面裝置具有快速切換的本質。極小電容和低閘極電荷讓上升和下降時間在幾毫微秒內即可完成。」[5] 有關超接面裝置的詳細資訊，請至 www.infineon.com 參閱「Mastering the Art of Slowness」一文。

2.2 500V CE 的超接面優點

第 2.1 章說明 SJ MOSFET 相較於標準型 MOSFET 的一般特性。現在，問題來了：「500V CE 有何優點？」本應用手冊將敘述其中兩個最重要的因素，從切換速度開始談起。

2.2.1 切換速度

如一般說明中所述，切換速度獲得大幅提升，這是因為相較於標準型 MOSFET，SJ MOSFET 的寄生電容較低。SJ MOSFET 的輸入及輸出電容值僅一半，因此具備降低切換損耗和驅動損耗的優點。圖 3 以簡圖說明這些寄生電容（紅色圓圈）。

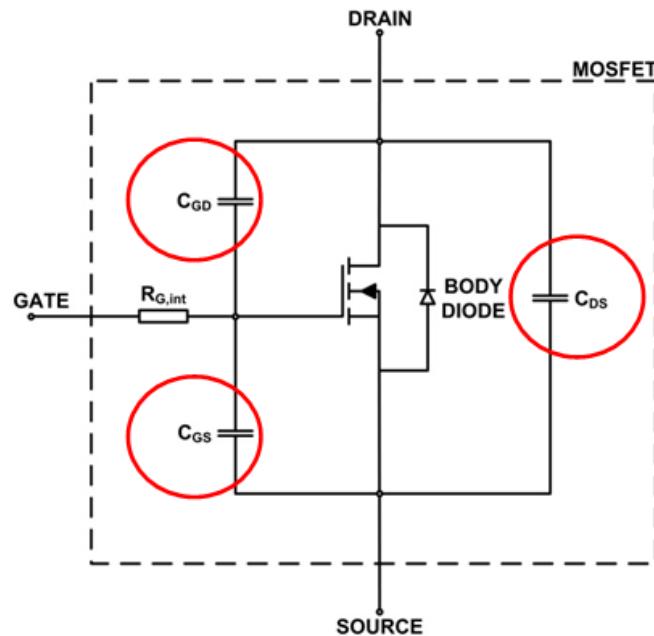


圖 3：簡化的小訊號 MOSFET 等效電路

因為 500V CE 之 E_{on} 和 E_{off} 的電容縮減僅約標準 MOSFET 的一半。再者，此電容縮減也會降低閘極電荷 Q_g ，因此具有降低驅動損耗的優點，並且能夠使用閘極驅動能力較低的低價驅動器。圖 4 說明 500V CE (280mOhm) 與類似標準 MOSFET 的電容比較。

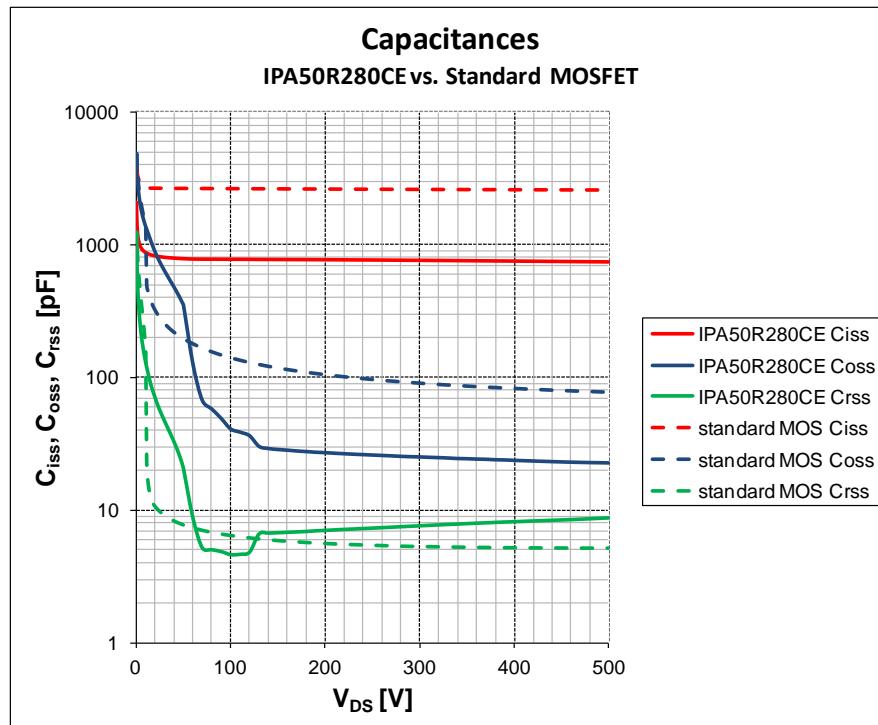


圖 4：500V CE 與標準型 MOSFET 的電容比較

「所有超接面裝置的基本特性，在於輸出和逆向電容皆具有強烈的非線性。超接面電容的非線性特性，實際上來自於 p 及 n 柱在特定電壓（其範圍一般為 1/10 額定阻斷電壓）下相互消耗，進而導致空間電荷層在整個結構之間快速擴展。此意謂，500V 額定裝置的電壓超出 50V 時，輸出和逆向電容僅會到達些許 pF 的最小值，若負載電流可於關閉期間完全轉移至輸出電容，將導致 dv/dt 超出 100V/ns，且 di/dt 為數千 A/μs。輸出電容會充電至匯流排電壓的等級，此時電壓會依下列公式上升：

$$dv/dt = \frac{I_{load}}{C_{oss}} \quad (1)$$

因此，電壓上升會與負載電流 I_{load} 成正比，與輸出電容 C_{oss} 的值成反比。由於減少的 C_{oss} 有助於更高的電壓，因此在到達匯流排電壓之前，會迅速到達最高的 dv/dt 。對應的 di/dt 主要受限於封裝和 PCB 線路的電感值。現在，透過此方式關閉裝置將能獲得最高效率，因為可將發生的切換損耗有效降低至輸出電容的儲存電力等級。」 [7]

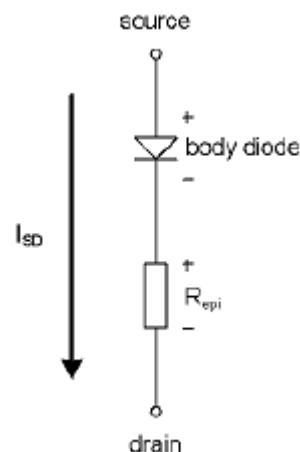
上述所有優點在效率成果中將可明顯看出，此部分將於第 4 章敘述。第二項差異就是所謂的雙極接面電晶體效應 (BJT-Effect)。

2.2.2 雙極接面電晶體 (BJT) 效應

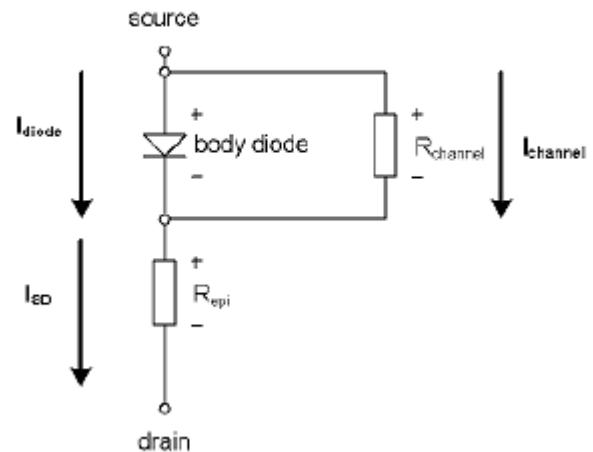
若本體二極體正向導通，殘留在基極區上的少數載子 (minority carrier) 在二極體回復期間，會產生具破壞性結果的 BJT 動作（高電壓作用時的汲極源極短路）。

如何才能觸發雙極接面電晶體效應？以下將逐步說明：

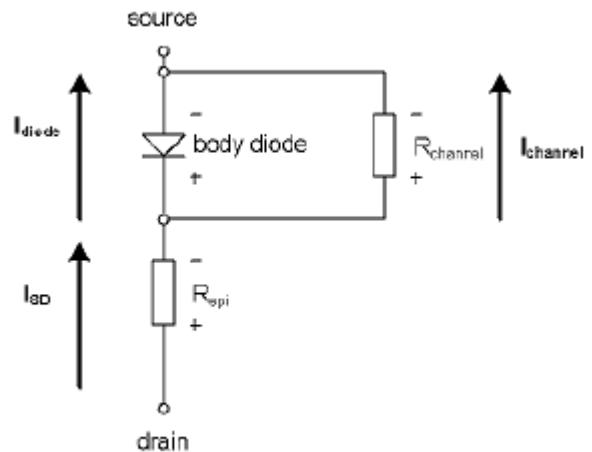
在零電壓切換拓樸中，正向電流 (I_{SD}) 會被迫進入本體二極體來箝制輸出到正端或負端，接著電流將轉向成汲極到源極。此正向電流會同時讓 p 摻雜本體（電子）和 n_{epi} 區（電洞）產生少數載子。



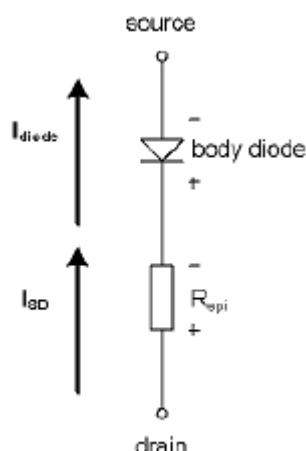
MOSFET 通道為 ON 並將部分電流經由通道轉離本體二極體，其仍為正向導通（MOSFET 可雙向導通電流）。此流經本體二極體的較低電流可減少產生少數載子，但無法阻止產生。



外部電路經由裝置逆轉電流 \rightarrow 少量逆電流流入本體二極體（量少是因為流入低電阻通道的極低電流產生極微弱的電壓，特別是在輕負載運作時）。部分少數載子將自 p-n 接面移除但並非全部，這是因為有關本質載子生命期的導通時期短暫。



若 MOSFET 完全為 ON，電流將完全被轉移至通道，但若本體二極體中仍有少數載子而 MOSFET 為 OFF 時，則會出現下列狀況：MOSFET 將開始阻斷電壓，以高 dv/dt 為本體二極體施加更高的逆向電壓，本體二極體的高逆向電壓應用，將快速驅趕整個接面的殘留載子。 n_{epi} 區的少數載子會被驅趕至 p+ 本體。 \rightarrow 若此電流（流入 R_B ，如圖 5 所示）的電量強度足夠啟動本質雙極電晶體，將發生第二次破壞以毀損 MOSFET。



在傳統 MOSFET 中，由逆向回復電荷提供的電洞流在到達閘極電極下方之裝置的上端之前，會橫向流入 p 摻雜區通過 n 區下方的區域：故此電流會流經整個寄生雙極結構的 R_B ，進而可能產生正向偏壓的 npn 接面及後繼觸發寄生 BJT。

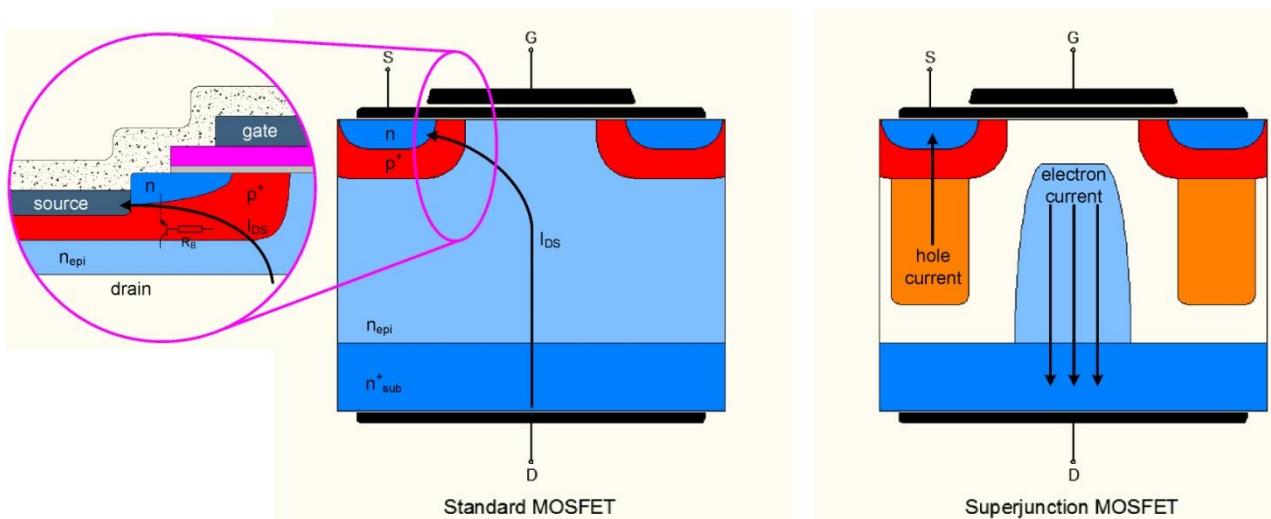


圖 5：雙極接面電晶體效應

如圖 5 (右邊) 所示，在 CoolMOS™ 中，電洞流在到達金屬接點之前，會向上流經 p 柱，但是沒有橫向電流順利通過 p 摻雜，因此沒有電流會流經 R_B ，將觸發雙極接面電晶體效應的機會降至趨近於零。

截至目前為止，本文已討論過 SJ MOSFET 的基礎，後續將說明技術參數及其對特定拓樸之應用的影響。

3 技術參數

3.1 閘極電荷 (Q_g)

最重要的改善之一是減少 Q_g ，因降低驅動損耗而帶來效益，特別是在輕載狀況時。一般而言，在整個 $R_{DS(on)}$ 範圍，500V CE 相較於同級標準型 MOSFET 可減少約 40% 的 Q_g 。圖 6 顯示 $R_{DS(on),max}$ 期間，範圍從 $190\text{m}\Omega$ 到 $950\text{m}\Omega$ ，500V CE 與標準型 MOSFET 的 Q_g [nc] 比較，。

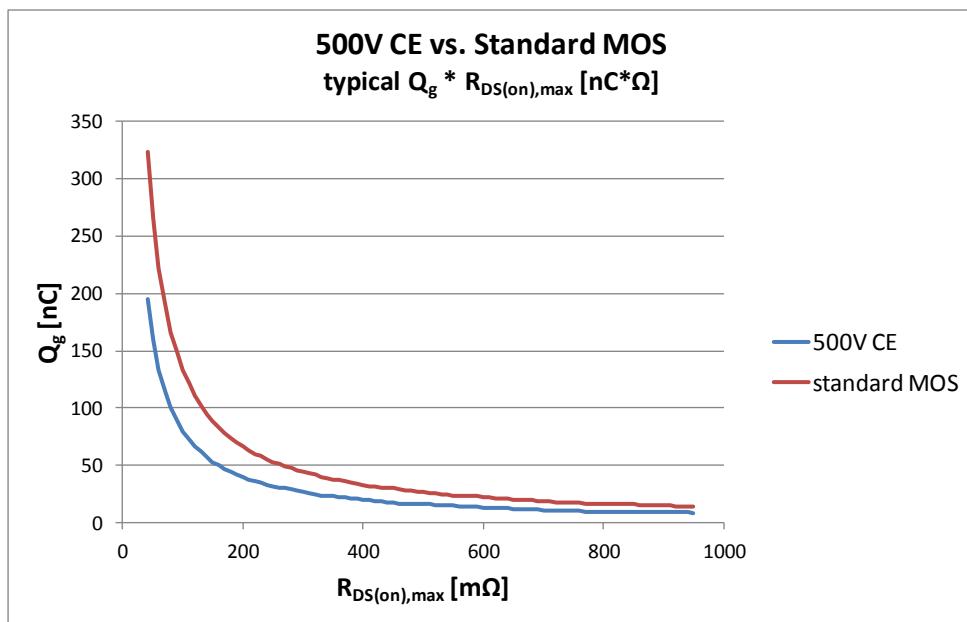


圖 6：500V CE 與標準型 MOSFET 的 Q_g 比較

3.2 輸出電容的儲存電力 (E_{oss})

降低輸出電容的儲存電力是硬式切換拓樸最重要的差異，但是它仍會影響諧振拓樸的切換損耗，通常可選擇零電壓切換 (ZVS) 或零電流切換 (ZCS)，此兩種情況皆可能消除 turn-on 損耗 (ZVS) 或 turn-off 損耗 (ZCS)，但無法同時在此兩種操作模式中進行。一般來說，ZVS 操作比較適合 MOSFET，這是因為輸出電容通常對 turn-on 損耗的貢獻較重要（若為硬式切換）。因此，部分切換損耗仍一直作用， E_{oss} 降低則會減少這些切換損耗。圖 7 說明 500mΩ 裝置之 500V CE 與相對應的標準型 MOSFET 間的 E_{oss} 比較*。

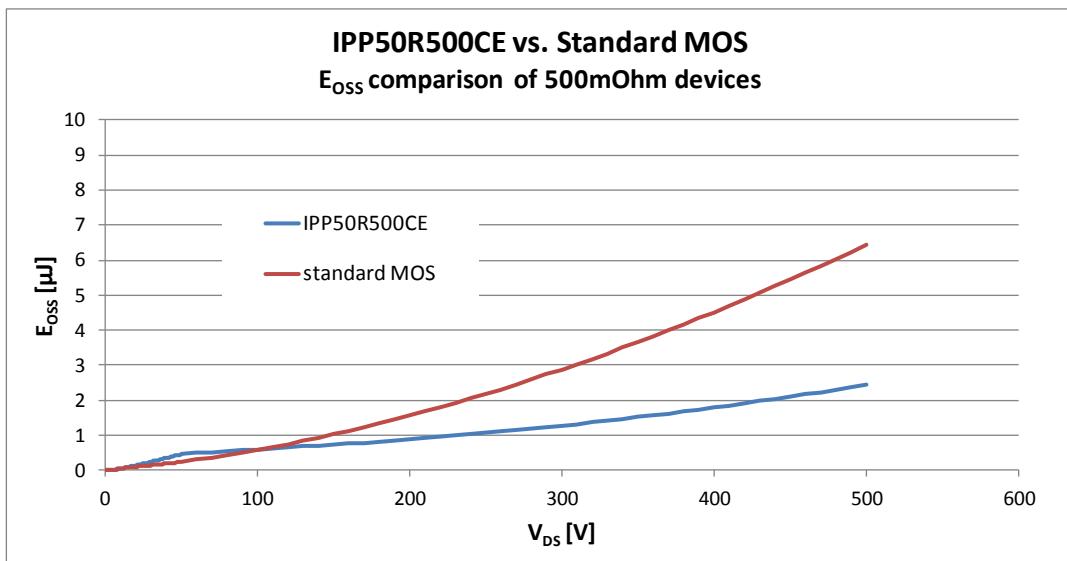


圖 7：500V CE 與標準型 MOSFET 的 E_{oss} 比較

E_{oss} 損耗與輸出電容成正比，為 MOSFET 之汲極到源極電壓的函數。在此情況中，可明顯看出 C_{oss} 降低的影響。此影響的另一項優點為在諧振拓樸中提供更快的 V_{DS} 轉換時間，意謂著可減少諧振電感和迴流電流損耗，這是因為能夠以較低的電流完全將 C_{oss} 放電。

4 測量結果

為了證明前述技術參數的影響，本節將敘述一些測量方法，首先是比較 CCM PFC 的效率，其為在硬式切換中驗證新型 MOSFET 的最適合拓樸之一。

4.1 CCM PFC 的效率

此測量以 500V CE 與相對應的標準型 MOSFET 進行比較，範圍為 280mΩ[$R_{DS(on)}$]。

設定參數：

- CCM PFC
- $V_{in}=90\text{VAC}$
- $V_{out}=400\text{VDC}$
- $P_{out}=0\text{W}$ 至 400W
- 頻率 =100kHz
- $R_{G,ext}=5\Omega\Omega$
- 環境溫度 25°C
- 散熱片溫度預熱至 60°C
- 500V CE 與標準型 MOSFET 之間的直接替換

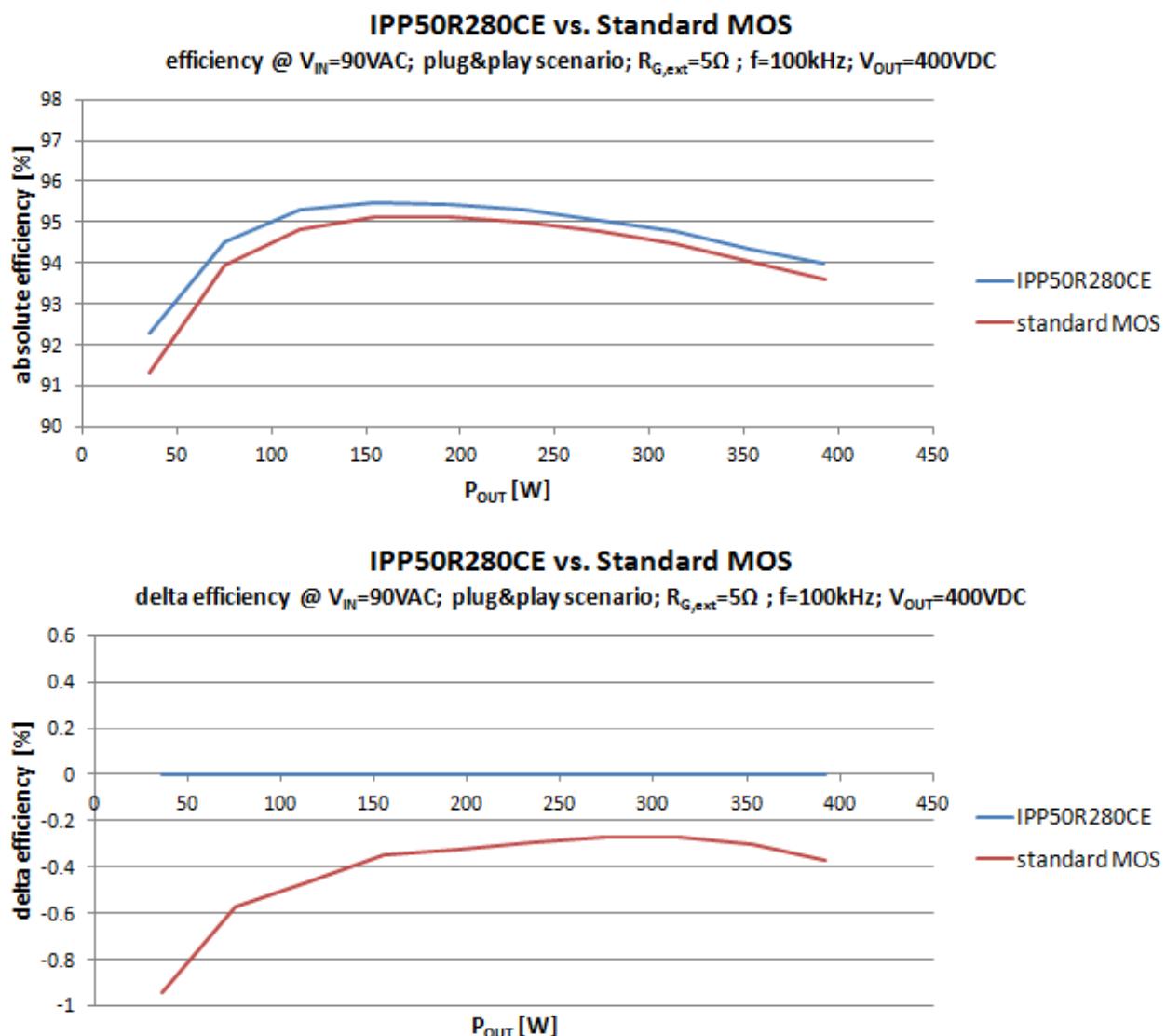


圖 8：500V CE 與標準型 MOSFET 在絕對效率（上圖）與 delta 效率（下圖）的比較

此直接替換測量顯示 SJ MOSFET 與標準型 MOSFET 的優點比較。在輕載狀況 (~40W)。由於 Q_g 降低，因此可看見輕負載運作的效率 (~40W) 出現 0.9% 以上的差異。在整個負載範圍期間，IPP50R280CE 的平均效率較直接替換標準型 MOSFET 高 0.4%，也可看見較低 E_{on} 和 E_{off} 的影響。

圖 9 說明於 $R_{G,ext}$ 期間，在不同汲極電流 (I_b) 和測試環境溫度 (T_c) $25^\circ C$ 下，IPA50R500CE 與相對應的標準型 MOSFET 的 E_{on} 和 E_{off} 比較值。

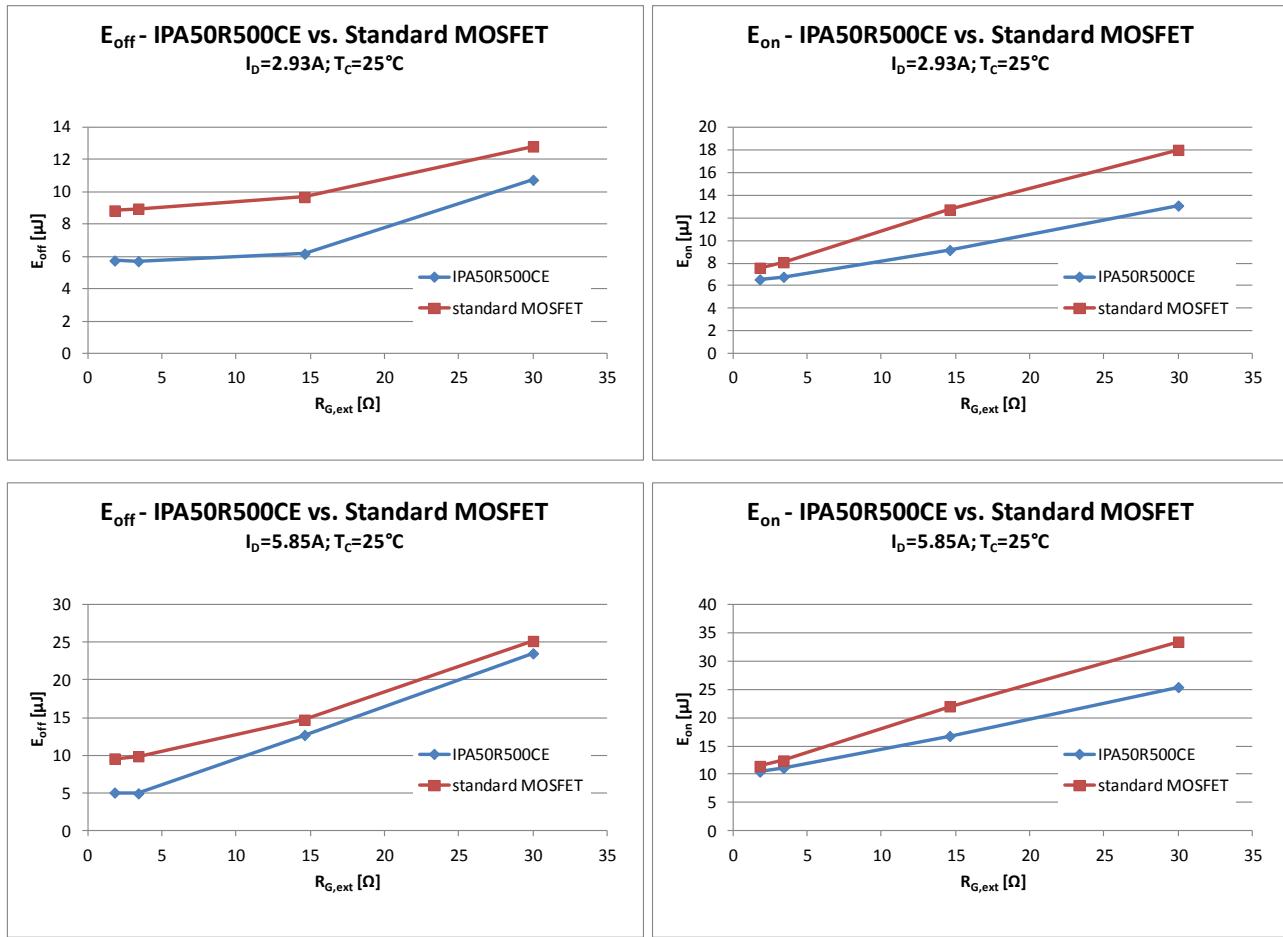


圖 9：EIPA50R500CE 與標準型 MOSFET 在 $I_D=2.93A$ (上圖) 和 $I_D=5.85A$ (下圖) 時的 E_{on} 及 E_{off} 比較

圖片顯示 500V CE 的 E_{on} 和 E_{off} 相當低，還可看見由於 E_{off} 運作的差異，因此相較於標準型 MOSFET，對於 turn-off 損耗顯著的硬式切換 DCM 模式 PFC 和軟切換／諧振拓樸，可能降低其切換損耗。特別是在負載較高時，可看見如降低 4Ω $R_{G,ext}$ ，則可減少約 $5\mu J$ E_{off} 。

4.2 導通本體二極體的硬式整流

較高的切換速度也可能是缺點，舉例來說，高 di/dt 在導通本體二極體的硬式整流期間可能會激發高壓突波。下圖說明此電壓突波在 $2\mu s$ 本體二極體導通時間後的硬式整流時，與相對應的標準型 MOSFET 的比較（在正常操作狀況下，不會發現超過 $400ns$ 的本體二極體導通時間）。

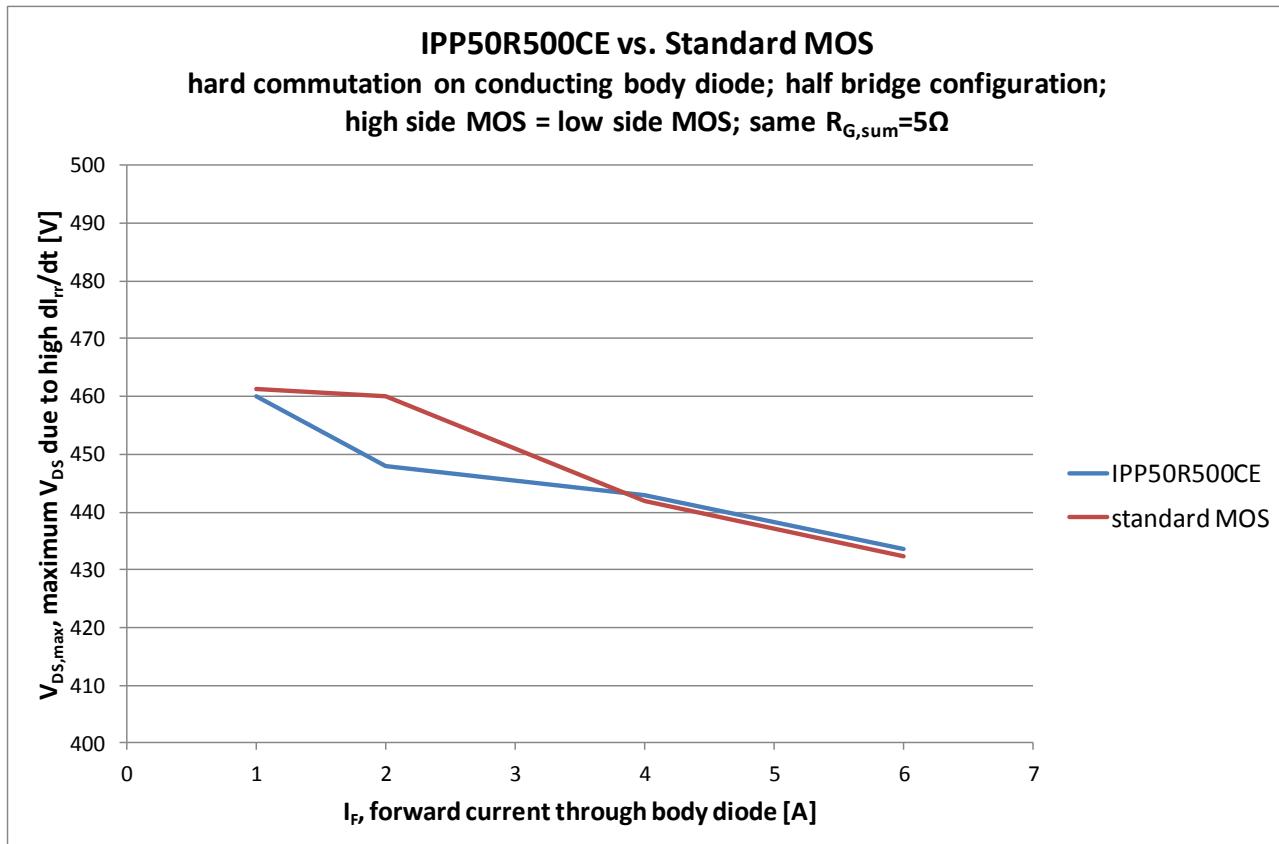


圖 10：導通本體二極體的硬式整流

圖 10 顯示，最大 V_{DS} 的值低於或等於速度較低的標準型 MOS。換言之，500V CE 擁有與相對應的標準型 MOSFET 相同甚至更好的運作，這是因為此 SJ MOSFET 系列具備自限的 dv/dt 運作。

上述兩項測量和技術參數顯示，500V CE 可為硬式切換拓樸和軟式切換拓樸帶來效益。

下一章將說明使用 SJ MOSFET 的重要設計指南。

5 使用 500V CE 的設計指南

5.1 最小外部閘極電阻 ($R_{G,ext}$)

規格表中的規定為 $R_{G,int}$ (內部閘極電阻)，但是建議使用電阻值高於 2Ω 的 $R_{G,ext}$ (外部閘極電阻)。

5.2 500V CE 的並聯

若要並聯 500V CE，一般建議在閘極上使用鐵氧磁珠 (ferrite bead) 或使用分離圖騰柱 (totem pole) 接法。

5.2 保護模式後的安全操作

本章將敘述的設計指南，是必須採取的安全預防措施。若要在任何保護（過電壓保護 (OVP)、過電流保護 (OCP)、過功率保護 (OPP) 等）之後，於 LLC 拓樸中使用 500V CE 連接具自動重新啟動的控制器，必須遵循本指南。若控制器用於具完整閂鎖 (latch-off) 保護的應用（必須手動重新啟動系統）時，本指南則不適用。

為了提供安全的操作，必須根據下列方程式設定保護狀態發生與自動重新啟動之間的暫停時間（本文將暫停時間命名為 $tp_restart$ ）。

$$t_{p_restart} = (L_r + 5\mu H) \cdot \frac{0.5 \cdot I_s}{V_F} \quad (2)$$

$t_{p_restart}$ [μs] … 保護狀態發生與自動重新啟動之間的暫停時間

L_r [μH] … 主變壓器的諧振電感或漏電感

I_s [A] … 本體二極體的連續正向電流

V_F [V] … 本體二極體的正向電壓

下圖為說明 LLC 半橋接以及與閘極訊號對應之 $t_{p_restart}$ 的簡圖。

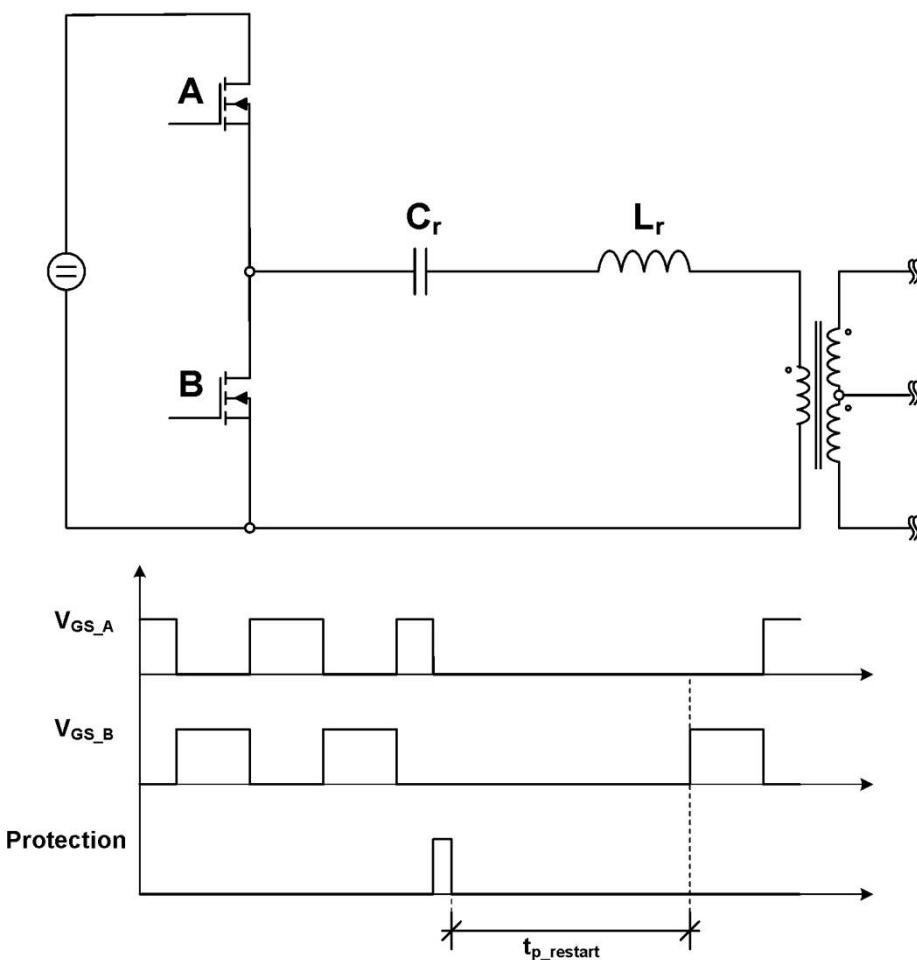


圖 11：LLC 半橋接和具自動重新啟動之對應閘極驅動訊號的簡單電路圖

最後但同樣重要的，下一章將敘述 500V CoolMOS™ CE 的命名系統及產品組合。

6 產品組合

500V CoolMOS™ CE 系列的命名原則遵循現有的 CP 系列，例如 IPP50R500CE：

I	...	英飛凌科技
P	...	功率 MOSFET
P	...	封裝類型 (TO-220)
50	...	電壓等級除以 10
R500	...	導通電阻，單位為毫歐姆 (milli Ohm)
CE	...	系列名稱

   				
R_{DS(on)} [mΩ]	TO-220 FullPAK	DPAK (TO-252)	TO-220	TO-247
3000		IPD50R3K0CE		
1400		IPD50R1K4CE		
950	IPA50R950CE	IPD50R950CE		
800	IPA50R800CE	IPD50R800CE		
650	IPA50R650CE	IPD50R650CE		
500	IPA50R500CE	IPD50R500CE	IPP50R500CE	
380	IPA50R380CE	IPD50R380CE	IPP50R380CE	
280	IPA50R280CE	IPD50R280CE	IPP50R280CE	IPW50R280CE
190	IPA50R190CE		IPP50R190CE	IPW50R190CE
Applications		■ Consumer ■ Lighting	■ Consumer ■ PC Silverbox	■ PC Silverbox

應用	■ 消費產品	■ 消費產品	■ PC SilverBox	■ PC Silverbox
		■ 照明		

圖 12 : 500V CoolMOS™ CE 系列產品組合

7 參考資料

- [1] T. Fujihira: "Theory of Semiconductor Superjunction Devices", Jpn. J. Appl. Phys., Vol.36, pp. 6254-6262, 1997
- [2] A.W. Ludikhuize: "A review of the RESURF technology", Proc. ISPSD 2000, pp. 11-18
- [3] X. B. Chen and C. Hu, "Optimum doping profile of power MOSFET's epitaxial Layer.", IEEE Trans. Electron Devices, vol. ED-29, pp. 985-987, 1982
- [4] G. Deboy, F. Dahlquist, T. Reiman and M. Scherf: "Latest generation of Superjunction power MOSFETs permits the use of hard-switching topologies for high power applications", Proceedings of PCIM Nürnberg, 2005, pp. 38-40
- [5] G. Deboy, L. Lin, R. Wu: "CoolMOS™ C6 Mastering the Art of Slowness", Application Note revision 1.0 2009-12-21, pp. 5-6
- [6] IXF: "CoolMOS™ 900V – New 900V class for superjunction devices – A new horizon for SMPS and renewable energy applications", Application Note revision 1.0 2008-02, pp. 6, figure 1
- [7] Dr. H. Kapels: "Superjunction MOS devices – From device development towards system optimization", paper EPE 2009 – Barcelona, ISBN 9789075815009, pp. 3