新型 800V CoolMOS™P7 および ICE2QS03G 疑似共振 PWM コントローラを使用した 45W アダプタ　デモボード

著者： Jared Huntington
Stefan Preimel

範囲と目的

本アプリケーション ノートで説明されているデモボードは、新型 800V CoolMOS™ P7 シリーズの高電圧 MOSFET 用のテスト プラットフォームを提供するものです。アダプタには第二世代の電流モード制御疑似共振フライバック コントローラ ICE2QS03G と IPA80R450P7 800V CoolMOS™ P7 シリーズ パワーMOSFET が使用されています。本アプリケーション ノートは、フライバック コンバータ設計の経験があるエンジニア向けであり、フライバック コンバータの全体的な設計の詳細には踏み込みませんが、充電器およびアダプタ用途における本コントローラと 800V CoolMOS™ P7 に関する特定の設計面については取り上げることにします。また、800V CoolMOS™ P7 によってスイッチモード電源に提供される全体的な利点についても考察します。フライバック コンバータ設計の詳細な紹介については、『Design guide for QR Flyback converter』[1]をお読みください。

対象読者

電源設計エンジニア

目次

1 説明 2
2 疑似共振フライバックの概要 3
3 ICE2QS03G の機能概要 4
4 800V CoolMOS™ P7 の概要 5
4.1 FullPAK と DPAK の熱的性能 7
5 設計検討事項 9
5.1 800V MOSFET 9
5.2 UVLO 回路 10
6 デモボードの概要 12
6.1 デモボードの写真 12
6.2 デモボードの仕様 12
6.3 デモボードの機能 13
6.4 回路図 14
6.5 インフィニオンのコンポーネントを太字表記した部品表（BOM） 15
6.6 PCB のレイアウト 16
6.7 トランスの構造 17
7 測定 19
7.1 さまざまなラインおよび負荷条件下での試験測定 19
7.2 通常動作 20
7.3 サージ試験 22
7.4 標準動作条件下での熱的性能 23
8 結論 26
9 参考資料 27

1 説明

この 45W アダプタ デモボードは、800V CoolMOS™ P7 および全体的なコントローラ設計の動作を示すために、充電器およびアダプタ用途を対象とした形状、適合および機能テスト プラットフォームであることを目的としています。このデモボードは、スイッチング損失を改善するための疑似共振フライバック トポロジに基づいて設計され、高電力密度設計と輻射および雑音端子電圧の低減が可能になります。本アプリケーション ノートでは、ICE2QS03G コントローラおよび P7 MOSFET に基づく 19V 出力を備えた 45W 汎用入力絶縁型フライバック デモボードについて説明し、試験結果を示します。

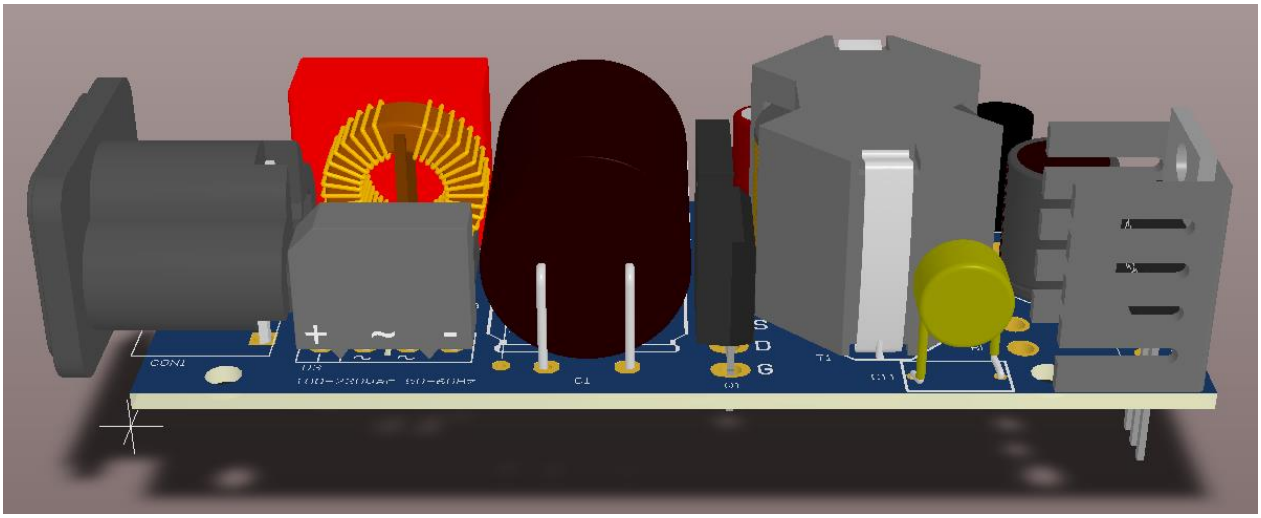


図 1 45W フライバック デモボード

2 疑似共振フライバックの概要

疑似共振フライバックでは、スイッチング損失の低減により従来の固定周波数フライバック コンバータに対して効率と EMI 性能が向上します。これは一次側 MOSFET のターンオン時間（図 3 の Q_{pri}）を制御することによって達成されます。不連続導通モード（DCM）で動作しているフライバックにおいては、一次側 MOSFET Q_{pri} がターンオンされるとエネルギーが一次側にまず蓄えられ、一次側の電流が上昇します。一次側 MOSFET（Q_{pri}）がターンオフすると、トランスに蓄えられているエネルギーが二次側のコンデンサに移動します。エネルギーが二次側に移動した後で一次側インダクタンス（L_{pri}）内に残されたエネルギーは、MOSFET 出力容量（C_{OSS}）、トランスおよびレイアウトからの浮遊ドレイン ソース容量、およびこのノード上のすべての付加的な追加外部ドレイン ソース容量から成る MOSFET（$C_{DS_parasitic}$）の合成出力容量と共振します。固定周波数フライバックにおいては、MOSFET のドレインからソースへの電圧 V_{DS} に関係なくスイッチのターンオンが発生します。スイッチングが高い V_{DS} で生じた場合（図 2）、これは大きなスイッチング損失に相当します（E_{OSS} 損失）。疑似共振フライバックでは、V_{DS} が図 2 に示されている最小電圧に到達するまで Q_{pri} のターンオンが待機され、次に MOSFET がターンオンされます。

$$P_{sw_on} = 0.5 f_{sw} C_{OSS} V_{DS}^2$$

ターンオン スイッチング損失は V^2 の関数であるため（上式参照）、これによりシステム全体のスイッチング損失が大幅に低減されます。これにはスイッチング エネルギーの量を低減する追加の利点があり、コンバータからのスイッチング ノイズの低減に役立ち、輻射および雑音端子電圧が低減されます。

800V CoolMOS™ P7 テクノロジーは、反射電圧の増加を許容できるため、疑似共振フライバックの性能向上に役立ちます。この反射電圧の増加により、一層低い電圧 V_{DS} でのスイッチングが可能な DCM 期間中に磁化インダクタンス内に蓄えられるエネルギーが増大し、スイッチング損失が一層低減されます。また、800V CoolMOS™ P7 では、ゲート電荷量（Q_G）と出力容量（C_{OSS}）も少ないため、MOSFET のスイッチング損失のさらなる低減に役立ちます。

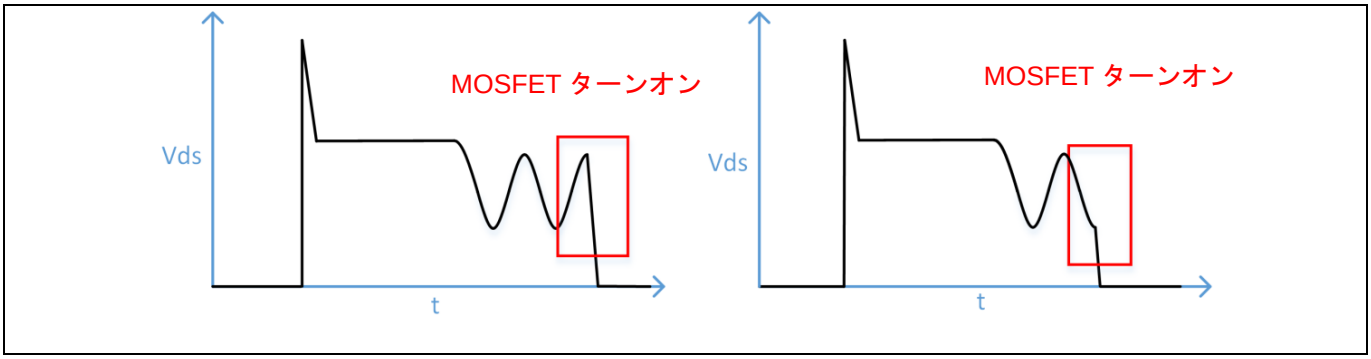


図 2 固定周波数フライバックの一次側 MOSFET ドレイン ソース波形（左）と疑似共振フライバックの一次 MOSFET ドレイン ソース波形（右）

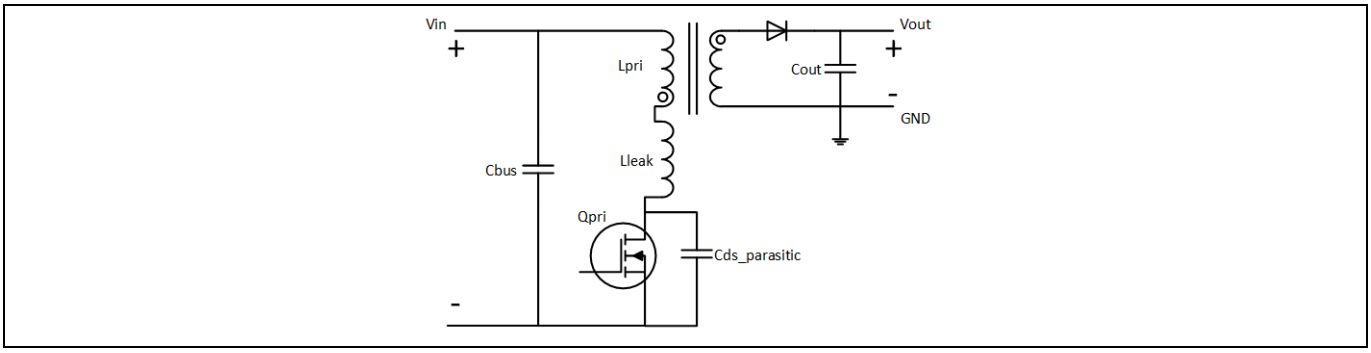


図 3 簡略化したフライバック回路図

3 ICE2QS03G の機能概要

PWM コントローラ ICE2QS03G は、Infineon Technologies AG によって開発された第二世代の疑似共振フライバック コントローラ IC です。標準用途には、テレビや DVD プレーヤー、セットトップ ボックス、ネットブック アダプタ、ホームオーディオ、プリンタでの用途が含まれます。このコントローラは、最低のリンギング電圧でスイッチングを実施し、広範囲にわたる負荷で最大限の効率を得るための軽負荷でのパルス スキッピングも含まれています。

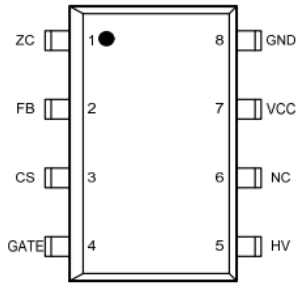


図 4 ICE2QS03G のピン配列

表 1 ICE2QS03G のピンの説明

ピン	名称	説明
1	ゼロクロス（ZC）	一次側スイッチ ターンオン時間のターンオン用の最小トラフ（谷）電圧を検出
2	帰還（FB）	出力調整用の電圧帰還
3	電流検出（CS）	短絡保護および電流モード制御用の一次側電流検出
4	ゲートドライブ出力（GATE）	MOSFET ゲート ドライバ ピン
5	高耐圧（HV）	高耐圧スタートアップ セルを介した初期スタートアップのためにバス電圧に接続
6	接続なし（NC）	接続なし
7	電源（VCC）	電源用のポジティブ IC
8	グランド（GND）	コントローラグランド

4 800V CoolMOS™ P7 の概要

800V P7 ファミリーの MOSFET は、フライバック コンバータにいくつかの利点をもたらします。800V CoolMOS™ P7 では、C3 シリーズと比較した場合、性能改善を伴って同じ $R_{DS(on)}$のデバイスのコストが低減されます。C_{OSS} や Q_G などのデバイス寄生要素の低減により、デバイスのスイッチング損失が低減されます。これらの改善効果は、ターンオン中の MOSFET ドレイン ソース電圧の低下につれて減少します。スイッチング損失の最大の低減は、出力寄生要素（C_{OSS}）の改善による高いドレイン ソース スイッチング電圧と低い出力電力において得られます。デバイスの全体的なスイッチング損失の低減により、BOM コストをさらに低減するために $R_{DS(ON)}$の増加が可能になったり、電源設計の電力密度の増大が可能になったりします。

P7 800V MOSFET の PSpice モデルは、インフィニオンの Web サイトで提供されています。これらのモデルには各種デバイスの測定が含まれており、高い精度が提供されます。下記の図 5 は、インフィニオン 45W アダプタで測定した波形とシミュレートされた波形の違いを示しています。これらのモデルは、フライバック コンバータの一次 MOSFET 内での電力損失の原因である損失メカニズムの理解を深め、設計の最適化に役立てるために使用することが可能です。

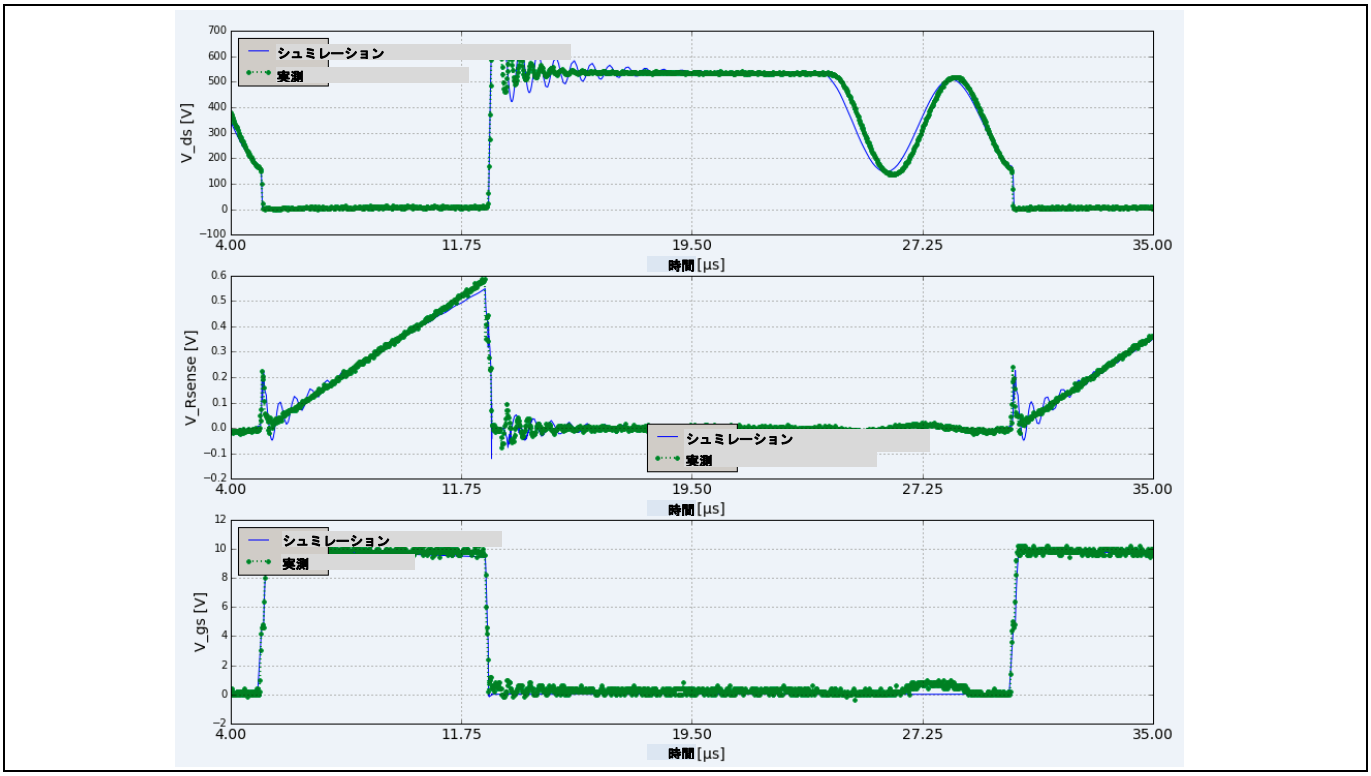


図 5 シュミレーションと実測したスイッチング（230V_{AC} 動作時）

800V CoolMOS™ P7 の概要

45W アダプタ用の P7 PSpice モデルを使用して、45W アダプタのフライバック コンバータの MOSFET 内で発生する損失を考察することが可能です。下図は、MOSFET のターンオン損失、ターンオフ損失および導通損失の内訳を示しています。図 6 に示すように、MOSFET のスイッチング損失はハイラインでの損失の重要な原因です。下図は、ハイラインでの MOSFET のターンオン損失、ターンオフ損失および導通損失の内訳を示しています。ローラインでは、導通損失（$R_{DS(ON)}$）が支配的であり、C_{OSS} の改善はそれほど大きな改善になりません。IPA80R1K4P7 MOSFET では、スイッチング損失が低減され、コストの大幅な低減とともに、オリジナルの C3 シリーズの SPA06N80C3 に対してハイラインで 15.6mW の総電力が節約されます。

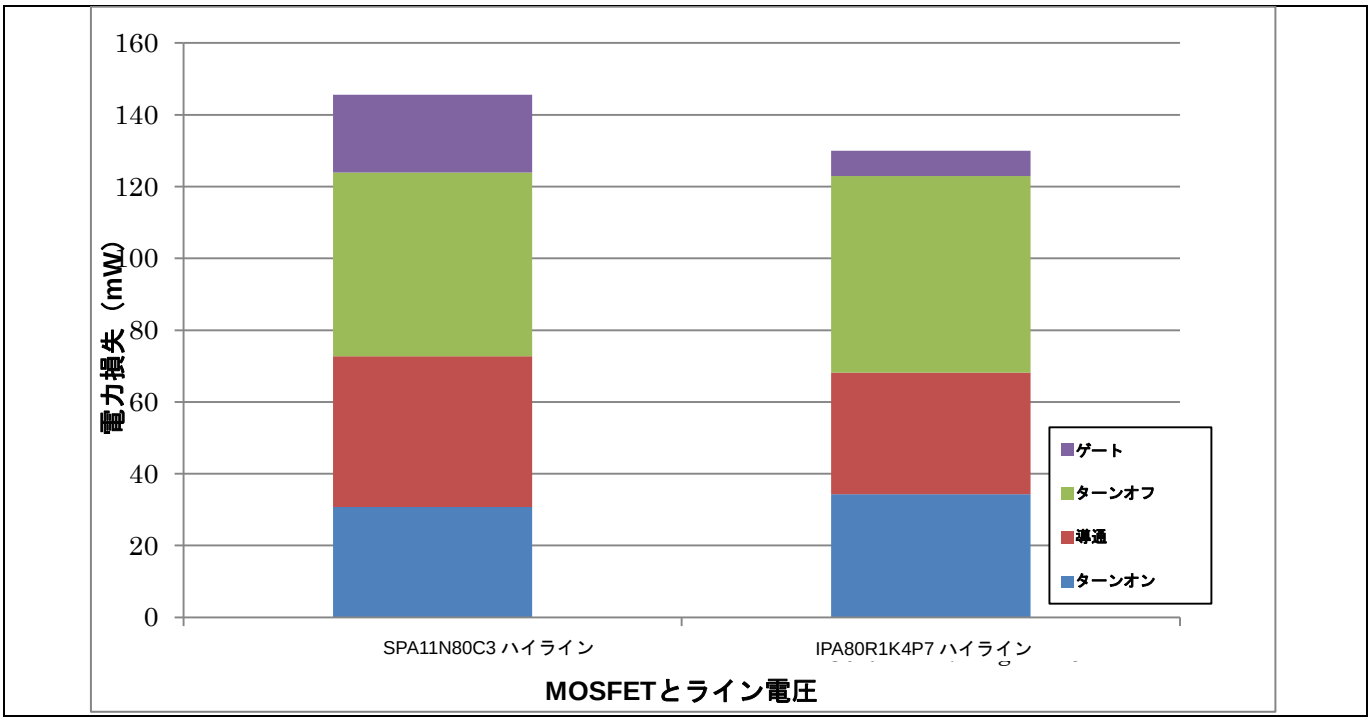


図 6　SPA11N80C3 と IPA80R450P7 のスイッチング損失（230V_{AC} 入力時）

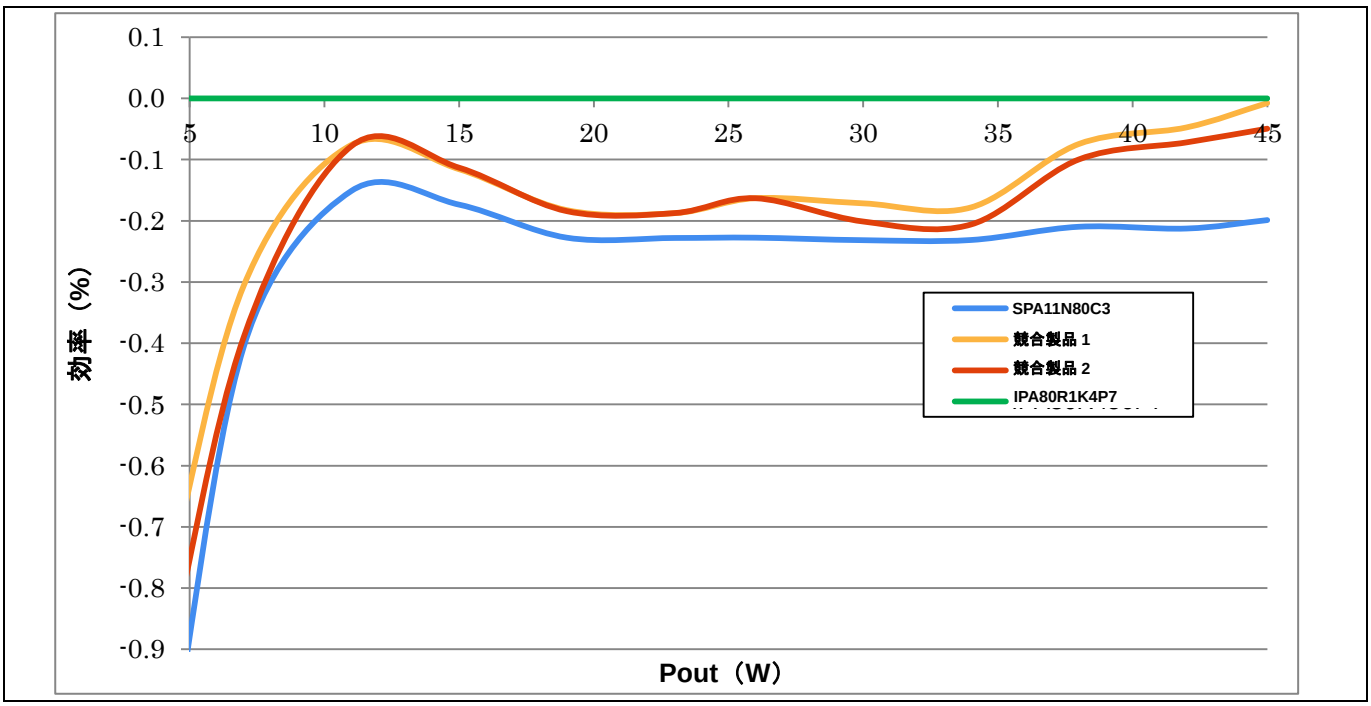


図 7　230VAC にて SPA11N80C3 および競合他社の同等製品と比較し、45W アダプタで測定した効率の基準として IPA80R450P7 を設定

図 7 では、C3 シリーズの MOSFET と競合他社の最新世代の 2 つの MOSFET と比較した場合、IPA80R450P7 の性能が向上していることがわかります。軽負荷ではスイッチング損失が支配的であり、P7 のスイッチング性能がはるかに優れていることがわかります。

4.1 FullPAK と DPAK の熱的性能

DPAK MOSFET パッケージは、充電器やアダプタなどの低コスト用途に理想的です。熱的性能は TO-220 FullPAK（TO-220FP）よりもやや劣りますが、パッケージ コストが低く、全体的な BOM コストの節減が可能になります。DPAK は外形も小さく、高電力密度設計と面実装が可能になります。インフィニオン 45W アダプタでは、TO-220FP または DPAK フットプリントが可能になります。これら 2 つのパッケージの熱的性能の違いを示すために、25°C 環境における 120V_{AC} および 230V_{AC} での全負荷（45W）にて、同一ボード上で 2 つのパッケージが試験されました。

表 2 FullPAK と DPAK の熱的性能（25°C 環境）

試験条件	IPA80R450P7 FullPAK ケース温度上昇（°C）	IPD80R450P7 DPAK ケース温度上昇（°C）	FullPAK から DPAK の温度増加（°C）
$_{45W}$、120V_{AC}、60Hz	27.7°C	56.8°C	25.9 °C
$_{45W}$、230V_{AC}、50Hz	25.9°C	51.8°C	29.1 °C

次の赤外線熱画像において、一次側 MOSFET Q1 は黒線の枠内にあります。DPAK の温度が FullPAK よりも 29.1°C 高いことがわかります。この温度差の大部分は、（プリント基板の下側に配置した場合）MOSFET が周囲の部品（スナバーとトランス）からある程度の加熱を受けるという事実によるものです。図 10 は、FullPAK を使用して電源が動作している間の DPAK フットプリントの温度上昇を示しています。これにより、パッケージの熱抵抗の違いに加えて、パッケージ温度が上昇し、さらに温度が上昇します。ボード上で最も温度の高い部品は、図 8 に示されているスナバー ネットワーク抵抗 R22 および R23 です。表 3 は、DPAK の温度上昇（基板からのあおりを抜いたもの）は、FullPAK の温度上昇とほとんど変わらないということを示しています。

表 3 PCB の温度上昇に対して正規化された FullPAK と DPAK の熱的性能（25 °C 環境）

50°C 環境では、この特定の設計において DPAK の全温度が 106.8°C に押し上げられます。必要とされる動作環境温度に応じて、この用途の DPAK パッケージでは、最悪条件の下で十分な熱的余裕を得るために、銅面積の増加または出力電力の低減が必要になります。

DPAK パッケージはスペース、コストおよび組み立てを節減するために使用可能ですが、FullPAK から DPAK パッケージに切り替える場合は、周囲コンポーネントの追加加熱と熱的性能の低下を考慮することが必要です。

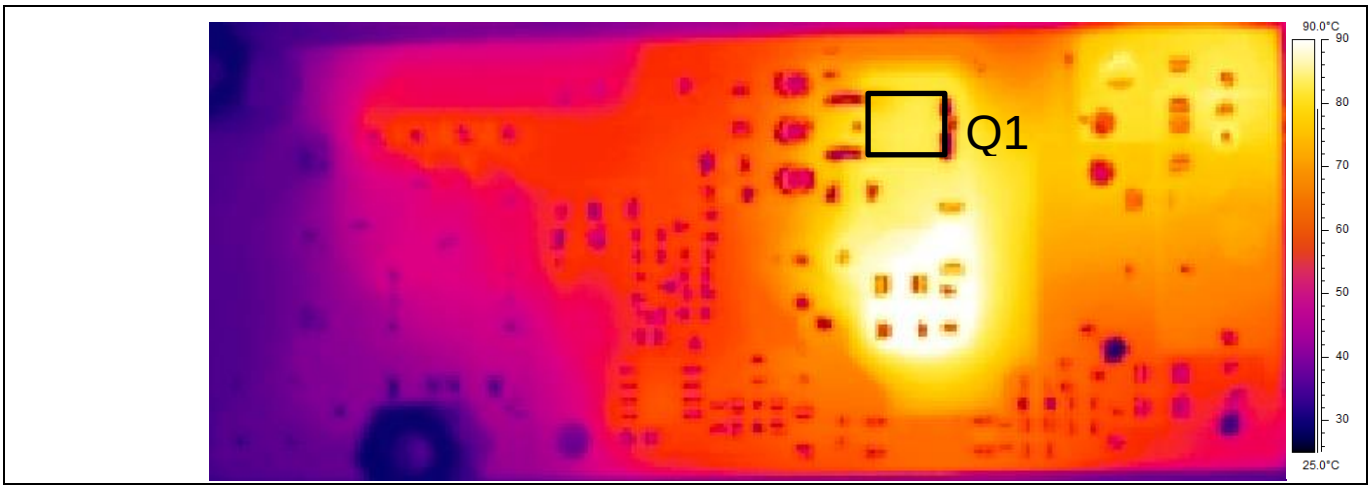


図 8　45W 負荷および 120V_{AC} で DPAK を使用している 45W アダプタの下側。黒線の枠内にある上記の Q1 は、フライバック コンバータの一次側 MOSFET。MOSFET Q1 が周囲のコンポーネントからのある程度の加熱を受け、それが DPAK 温度の上昇に寄与していることに注意。

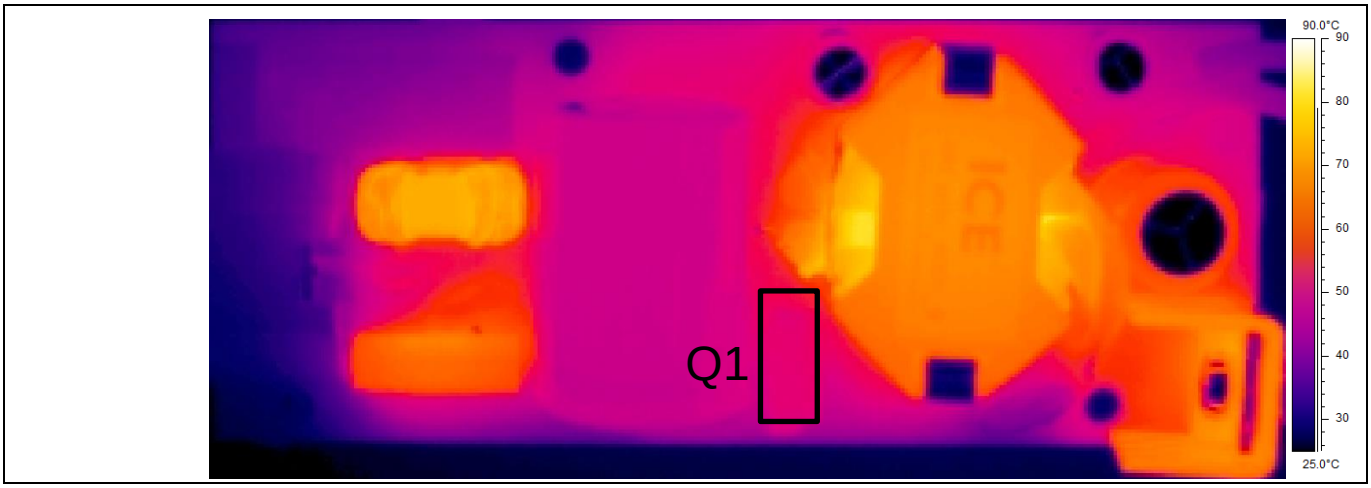


図 9　45W 負荷および 120V_{AC} で FullPAK を使用している 45W アダプタの上側。黒線の枠内にある上記の Q1 は、フライバック コンバータの一次側 MOSFET。

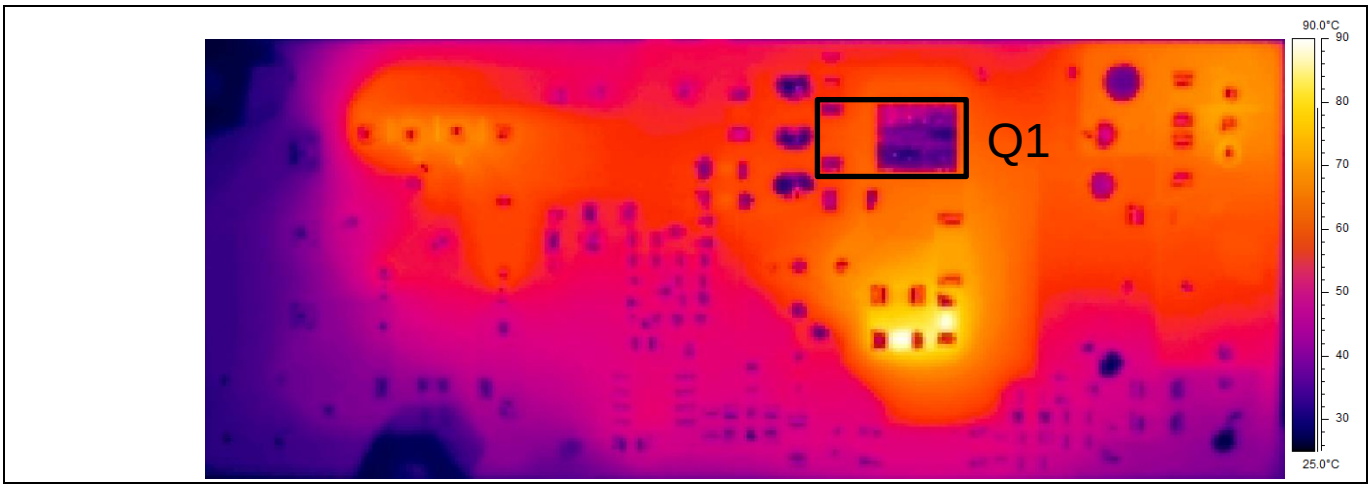


図 10　45W 負荷および 100V_{AC} で FullPAK を使用している 45W アダプタの下側。DPAK フットプリントが示され、DPAK 温度をさらに増加させる局所的な PCB 温度の上昇が分かる。

5 設計検討事項

5.1 800V MOSFET

800V CoolMOS™ P7 は、充電器およびアダプタ用途にいくつかの利点をもたらします。800V のブレークダウン電圧によって、600V または 650V のデバイスによって達成可能なものよりも高いバス電圧、反射電圧およびスナバー電圧の組み合わせが可能になります。高い反射電圧およびスナバー電圧が可能になることで、大きなブレークダウン電圧マージンを維持しつつ、システムの電力損失を低減することが可能になります。

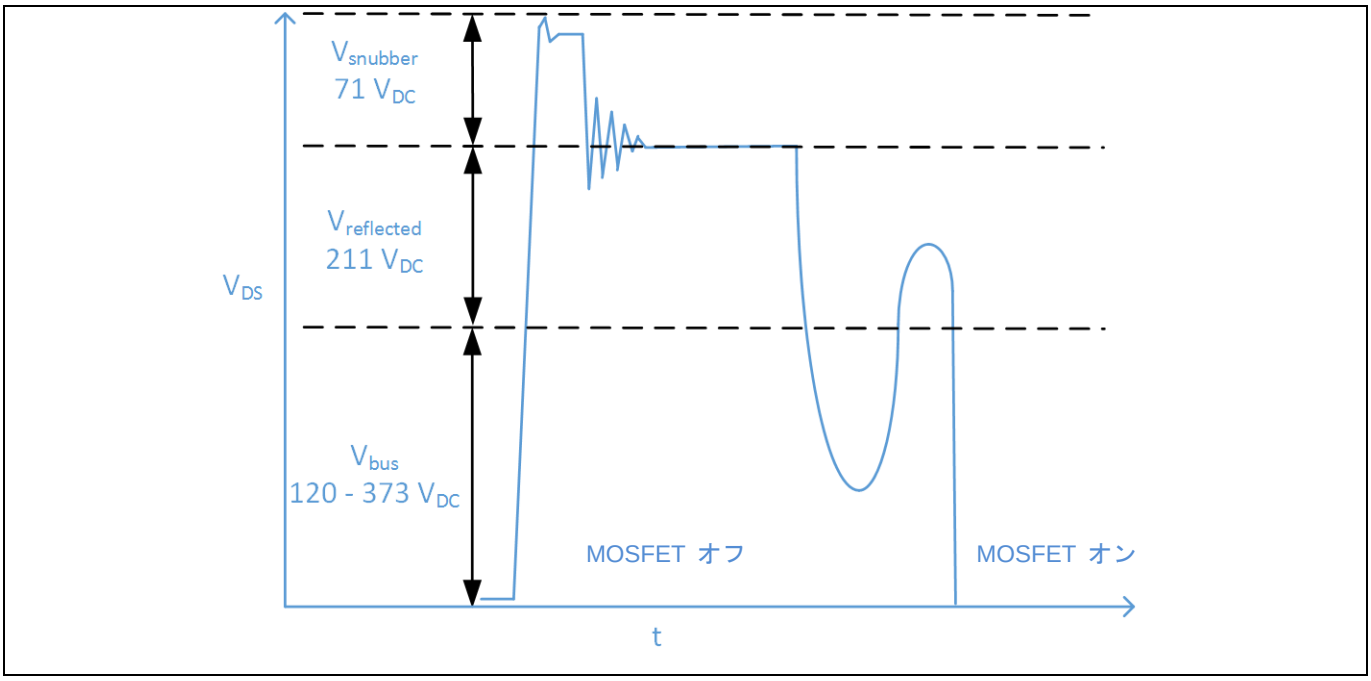


図 11 インフィニオン 45W アダプタにおけるターンオフ時の MOSFET V_{DS}

この特定の設計では、反射電圧が 600V デバイスを使用したインフィニオン 35W アダプタから上昇しました。この節では、600V MOSFET を使用したインフィニオン 35W アダプタ設計と 800V MOSFET を使用したインフィニオン 45W アダプタ設計を比較し、2 つの設計の性能の違いを示します。

反射電圧により、疑似共振フライバック コンバータ内でスイッチがターンオンする DCM リンギング中のトラフ（谷）電圧が決定されます。高い反射電圧が可能になることで、リンギング波形で得られるトラフが低くなります。これにより、コンバータが低い電圧 V_{DS} でスイッチし、特にハイライン（$265V_{AC}$）動作でのシステムのスイッチング損失の低減が可能になります。

$$P_{sw_on} = 0.5 f_{sw} C_{DS_parasitic} V_{DS}^2$$

$$V_{reflected} = \frac{N_P}{N_S}\left(V_{output} + V_{forward}\right)$$

表 4

パラメーター	記号	600V 設計	800V P7 設計
トランス一次側巻数	N_P	66 回	87 回
トランス二次側巻数	N_S	11 回	8 回
出力電圧	V_{output}	19V	19V
ダイオード順電圧	$V_{forward}$	0.55V	0.4V
トランス反射電圧	$V_{reflected}$	117V	211V

設計検討事項

一次側抵抗、コンデンサおよびダイオード（RCD）スナバー ネットワーク抵抗の電力損失が低減され、スナバー電圧が高水準に到達することが可能になり、スナバー抵抗内で消費されるエネルギー量が低下します。この効果は、非常に軽い負荷での動作において特に生じるものです。

$$V_{snubber} = \frac{1}{2}\left(\sqrt{V_{reflected}^2 + 2\frac{L_{leakage} I_{Pri}^2 R_{snubber}}{T_S}} - V_{reflected}\right)$$

$$P_{snubber} = \frac{\left(V_{snubber}+V_{reflected}\right)^2}{R_{snubber}}$$

表 5

パラメーター	記号	600V 設計	800V P7 設計
漏れインダクタンス	$L_{leakage}$	25µH	25µH
ハイラインでの負荷下のピーク一次側電流	I_{pri}	0.43A	0.48A
スナバー抵抗	$R_{snubber}$	54kΩ	300kΩ
スイッチング期間	T_s	28.6µs	28.6µs
スナバー電圧	$V_{snubber}$	40.1V	127V

反射電圧を増加させ、スナバー内で消散されるエネルギー量を低減すると、システム全体の損失が低下し、図 5 に示すように 600V MOSFET では不可能です。反射電圧を 94V 増加させ、スナバー電圧を 30.4V 増加させたとしても、MOSFET ブレークダウン電圧からのマージンは依然として増加します。この新設計では、電圧 V_{DS} を増加させたとしても、マージンが 12%から 15%に増加しました。これにより、高い入力バス電圧から作動するフライバック コンバータまたはサージなどの異常条件に対するマージンを必要とするフライバック コンバータの設計が可能になります。

表 6

パラメーター	記号	600V 設計	800V P7 設計
一次バス電圧@265V_{AC}	V_{bus}	373V	373V
反射電圧	$V_{reflected}$	117V	211V
スナバー電圧	$V_{snubber}$	40.1V	70.5V
最大ドレイン ソース電圧	V_{DS_max}	526V	622V
ブレークダウン電圧からのマージン	V_{DS_margin}	12%	15%

5.2 UVLO 回路

低電圧ロックアウト（UVLO）回路は、AC ライン入力電圧が指定の電圧範囲よりも低い場合に電源をシャットダウンするメカニズムを提供するものです。UVLO イベントは、バルクコンデンサ C1 から電圧分割抵抗（図 12 の R12、R13、R14 および R17）を介して U2（TL431）の REF ピン（V_{REF_typ} = 2.5V）での電圧レベルを検知することによって検出されます。Q2 は、FB ピン電圧を制御することによって、UVLO モードに出入りするためのスイッチとしての役割を果たします。Q3 は R17 とともに UVLO 回路の電圧ヒステリシスとしての役割を果たし、U2（TL431）はコンパレータとしての役割を果たします。システムは、（電圧入力レベルが入力電圧範囲に戻っている場合）U1 の FB ピン電圧を 0V に制御することによって UVLO モードに入り、V_{REF} が 2.5V に上昇し（次に Q2 および Q3 をオフにスイッチし）、V_{cc} が 18V に到達すると、UVLO モードが解除されます。UVLO 回路の計算は以下に示すとおりです。

V_{REF} = 2.5V

R12 = 4.99MΩ　R13 = 4.99MΩ　R14 = 330kΩ　R17 = 681kΩ

$$V_{bulk_enterUVLO} = \frac{(R12 + R13 + R14)Vref}{R14}$$

設計検討事項

$$V_{bulk_leaveUVLO} = \frac{\left[\left(\frac{R14R17}{R14+R17}\right)+R12+R13\right]Vref}{\left(\frac{R14R17}{R14+R17}\right)}$$

$$V_{bulk_enterUVLO} = 77.8\,V_{DC}$$

$$V_{bulk_leaveUVLO} = 114.3\,V_{DC}$$

「UVLO に入る」しきい値は、誤ったトリガーを回避するためのある程度のマージンを伴って、全負荷動作でバス容量が 90V_{AC} 未満に下がることができるように、77.8 V_{DC}に設定されます。

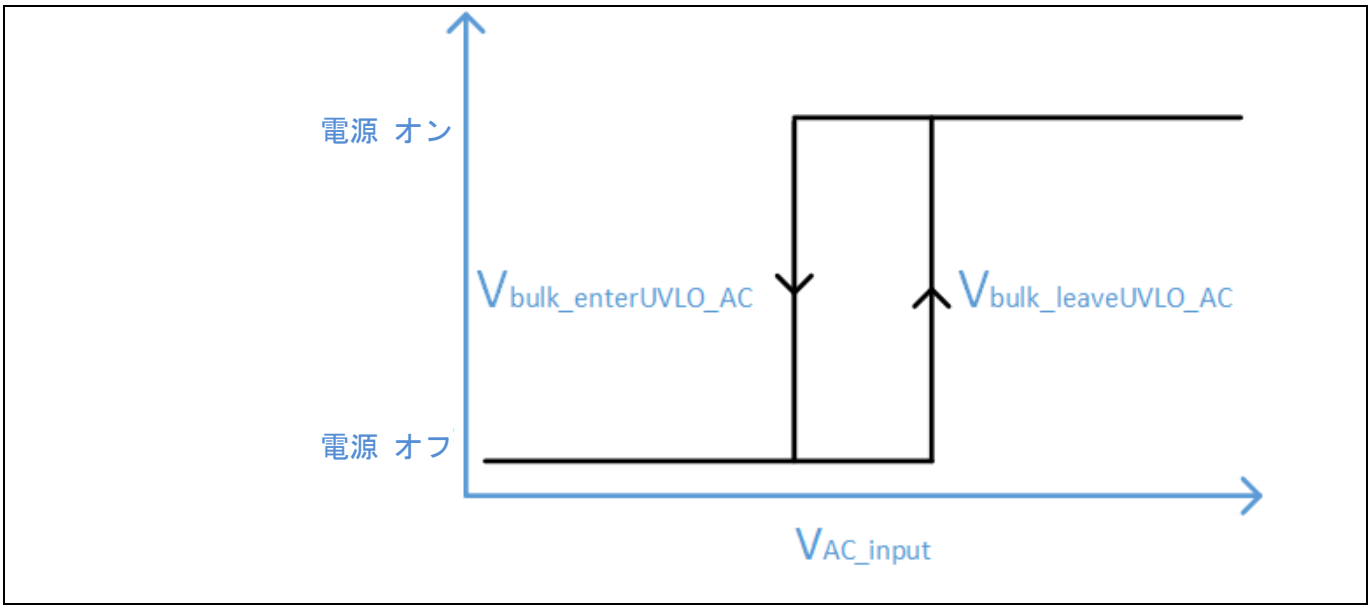


図 12 UVLO 回路のヒステリシス挙動を示す電源状態対 AC 入力電圧

6 デモボードの概要

6.1 デモボードの写真

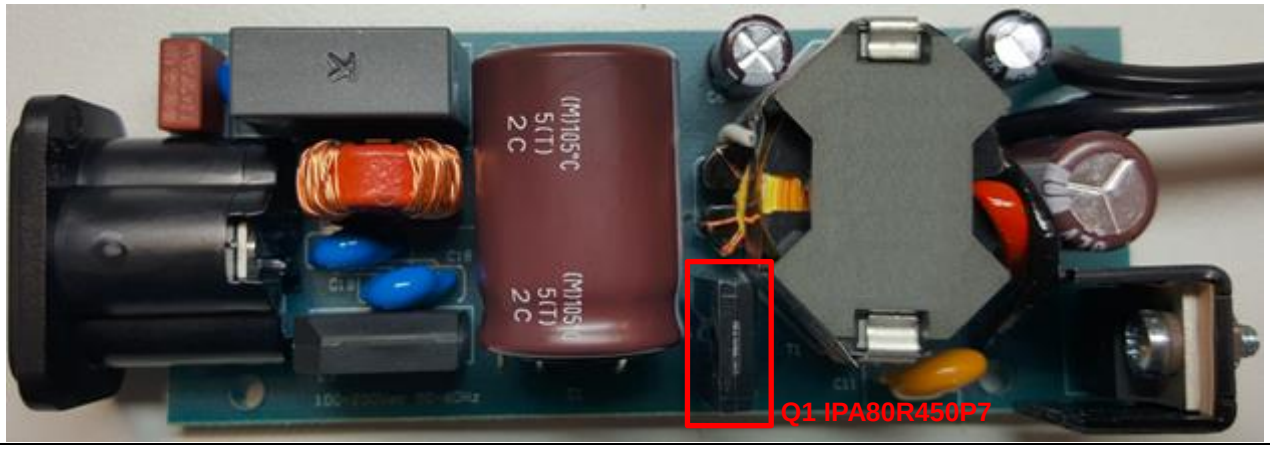


図 13 TO220 FullPAK が装着された状態の 45W IFX アダプタの上側

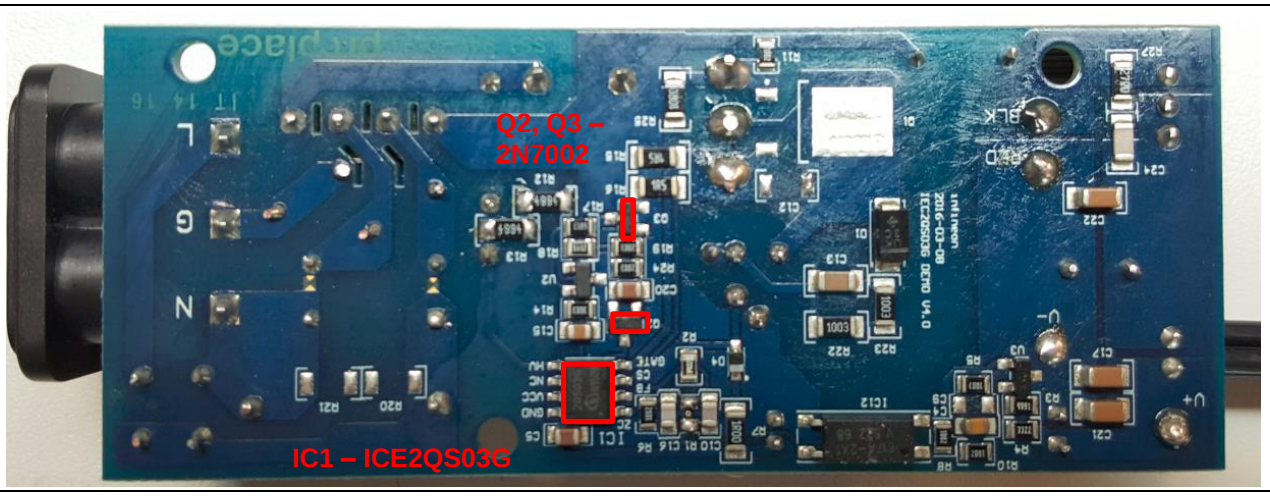


図 14 インフィニオンのコンポーネントを明示した 45W IFX アダプタの下側。このボードには FullPAK デバイスが装着されているため、Q1 DPAK は下側に装着されていない。

6.2 デモボードの仕様

表 7

区分	パラメーター	仕様
入力定格	入力電圧	$90V_{AC}$～$265V_{AC}$
	入力周波数	47Hz～63Hz
	入力電圧（$100V_{AC}$、45W 時）	最大 0.82A
	力率	0.55@$100V_{AC}$ 0.37@$265V_{AC}$
	ピーク効率（$230V_{AC}$、45W 時） ピーク効率（$120V_{AC}$、45W 時）	91.4% 89.3%
	サージ	2kV IEC61000-4-5

区分	パラメーター	仕様
出力定格	公称出力電圧	19.0V
	許容範囲	2%
	出力電流	2.4A
	出力電力	45W
	電源変動率	0.5%
	負荷変動率	0.5%
	出力リップル	100mV$_{PP}$
	静止消費電力	42mW@100V$_{AC}$ 94mW@265V$_{AC}$
	スイッチング周波数	25～60kHz
機械	寸法	長さ： 10.0cm（3.94in.） 幅： 3.7cm（1.46in.） 高さ： 2.6cm（1.02in.）
環境	動作周囲温度	-25°C～50°C

6.3 デモボードの機能

- **フォールド バック ポイント保護** - 疑似共振フライバック コンバータの場合、最大可能出力電力は、一定の電流制限値が主電源入力電圧範囲の全体にわたって使用されているときに増加されます。出力過剰電力状態の場合にトランスと出力ダイオードのコストが増大するため、通常、これは望ましくありません。内部フォールド バック保護は、バス電圧に従って V_{CS} の電圧制限を調整するために実装されます。ここで、入力ライン電圧は、MOSFET のオン時間中に ZC ピンから流れる電流を使用して検知されます。その結果、最大電流制限は AC ライン電圧に適応します。
- **V_{CC} 過電圧および低電圧保護** - 通常動作中、電圧 V_{cc} は連続的に監視されます。電圧 V_{cc} が VVCC OVP まで上昇した場合または電圧 V_{cc} が低電圧ロックアウト レベル VVCC off よりも低下した場合、IC は自動再起動モードに入ります。
- **過負荷/開ループ保護** - 開ループの場合、帰還電圧は内部ブロックでプルアップされます。固定ブランキング時間の後、IC は自動再起動モードに入ります。二次側短絡または過負荷の場合、調整電圧 V_{FB} もプルアップされ、同じ保護が適用されて、IC は自動再起動します。
- **調整可能な出力過電圧保護** - 電源スイッチのオフ時間中、ゼロクロスピン ZC の電圧は出力過電圧の検出用に監視されます。この電圧が 100µs のプリセット期間にわたってプリセットしきい値 3.7V よりも高い場合、IC はラッチオフされます。
- **過温度保護のための自動再起動** - IC には内蔵の過温度保護機能があります。コントローラの温度が 140°C に到達した場合、IC はスイッチをシャットダウンし、自動再起動に入ります。これにより、パワーMOSFET を過熱から保護できます。
- **短絡巻線保護** - MOSFET のソース電流は、外部抵抗 R15 および R16 を介して検出されます。電流検出ピンでの電圧が電源スイッチのオン時間中に 1.68V のプリセットしきい値 VCSSW よりも高い場合、IC はラッチオフされます。これが短絡巻線保護に相当します。偶発的なラッチオフを回避するために、190ns のスパイク ブランキング時間が内部コンパレータの出力に組み込まれます。

6.4 回路図

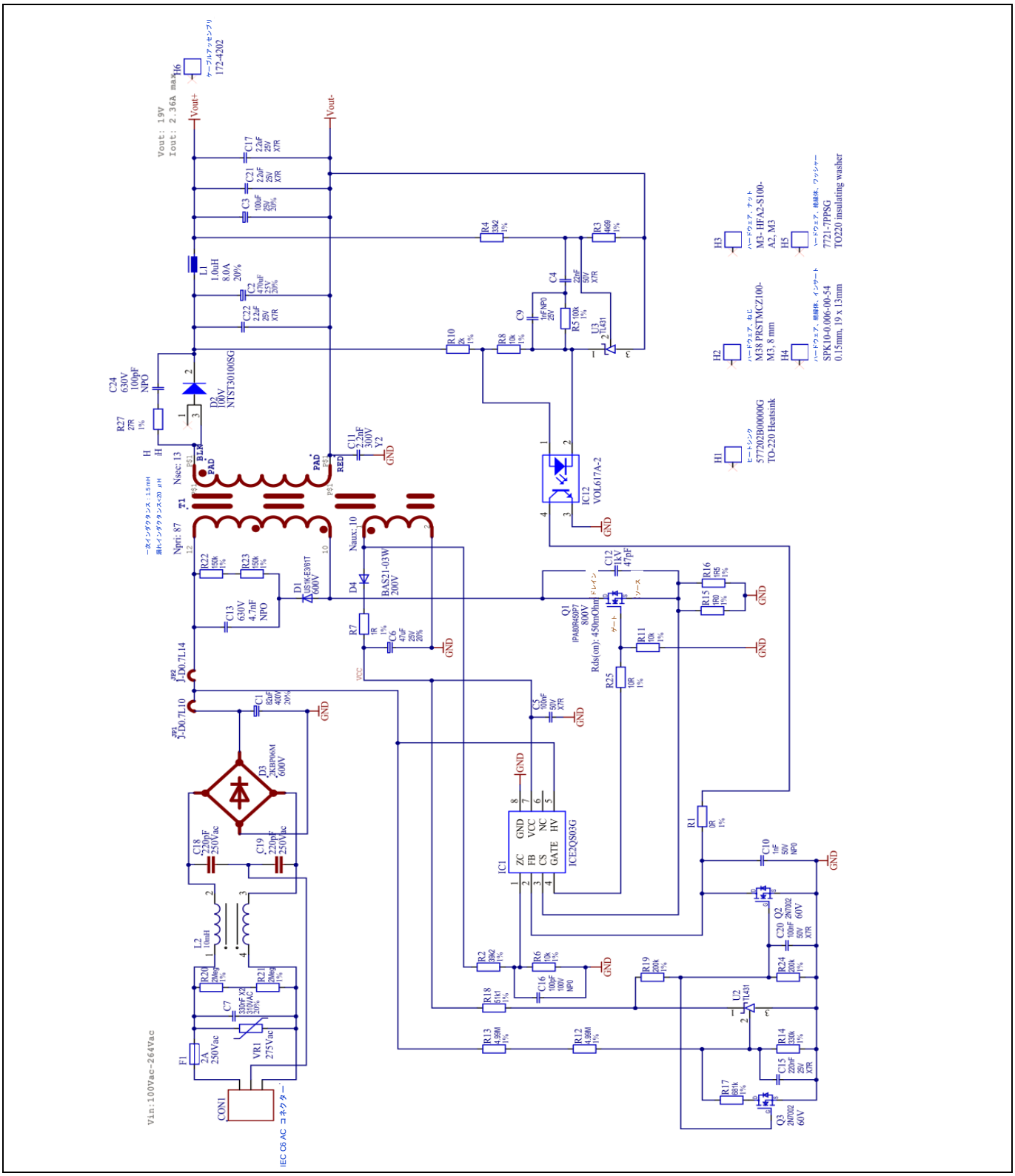


図 15 45W アダプタの回路図

6.5 インフィニオンのコンポーネントを太字表記した部品表（BOM）

表 8

参考資料	説明	部品番号	メーカー
C1	電解コンデンサ、82uF、20%、400V	EKXG401ELL820MM25S	United Chemi-Con
C2	電解コンデンサ、470uF、20%、25V	EKZE250ELL471MJ16S	United Chemi-Con
C3	電解コンデンサ、100uF、20%、25V	EEU-FR1E101	パナソニック
C4	セラミック コンデンサ、22nF、X7R、50V、CAP0805W	VJ0805Y223KNAAO	Vishay
C5、C20	セラミック コンデンサ、100nF、X7R、50V、CAP0805W	C2012X7R2A104K125AA	TDK
C6	C_ELKO、47uF、20%、25V、C_アルミニウム電解質 5mm	UPM1E470MED	ニチコン
C7	ホイル コンデンサ、330nF X2、20%、310V_{AC}、C_ホイル 15mm - V2	R463I33305002K	Kemet
C10	セラミック コンデンサ、1nF、NP0、50V、CAP0805W	CGA4C2C0G1H102J060AA	TDK
C11	コンデンサ Y2、2.2nF、Y2、300V、CAP-DISC 7.5mm	AY2222M35Y5US63L7	Vishay
C13	セラミック コンデンサ、4.7nF、NPO、630V、CAP1206W	C1206C472JBGACTU	Kemet
C15	セラミック コンデンサ、220nF、X7R、25V、CAP0805W	C2012X7R1H224K125AA	TDK
C16	セラミック コンデンサ、100pF、NP0、100V、CAP0805W	CGA4C2C0G2A101J060AA	TDK
C17、C21、C22	セラミック コンデンサ、2.2uF、X7R、25V、CAP1206W	C3216X7R1E225K160AA	TDK
C18、C19	220pF/250VAC、220pF、250V_{ac}、C075-045X100	VY2221K29Y5SS63V0	Vishay
C24	セラミック コンデンサ、100pF、NPO、630V、CAP1206W	CGA5C4C0G2J101J060AA	TDK
CON1	ST-04A、IEC C6 AC コネクター、ST-A04	6160.0003	Schurter
D1	ダイオード、US1K-E3/61T、600V、SMA	US1K-E3/61T	Vishay
D2	ダイオード、NTST30100SG、100V、TO220_スタンディング	NTST30100SG	OnSemi
D3	2KBP06M、2KBP06M、600V、KBPM	2KBP06M-E4/51	Vishay
D4	ダイオード、BAS21-03W、200V、SOD323	BAS21HT1G	OnSemi
F1	T2、2A、250V_{ac}、ヒューズ小	40012000440	Littelfuse
H1	ヒートシンク、TO-220 ヒートシンク	577202B00000G	Aavid thermalloy
H2	ハードウェア、ねじ、M3、8mm	M38 PRSTMCZ100-	DURATOOL
H3	ハードウェア、ナット、A2、M3	M3- HFA2-S100-	DURATOOL
H4	ハードウェア、絶縁体、インサート、0.15mm、19×13mm	SPK10-0.006-00-54	Bergquist

デモボードの概要

参考資料	説明	部品番号	メーカー
H5	ハードウェア、絶縁体、ワッシャー、TO220 絶縁ワッシャー	7721-7PPSG	AAVID THERMALLOY
H6	ケーブル アッセンブリ	172-4202	Memory Protection Devices, Inc.
IC1	**疑似共振 PWM コントローラ**	**ICE2QS03G**	**インフィニオン**
IC12	VOL617A-2、VOL617A-2、LSOP 4 ピン	VOL617A-2X001T	Vishay
L1	チョーク、1.0uH、20%、インダクタ 4 u7 4.2A	7447462010	Wurth
L2	インダクタンス、10mH、コモンモード インダクタ小	744821110	Wurth
Q1	**NMOS、IPA80R450P7、800V、TO220FP**	**IPA80R450P7**	**インフィニオン**
Q2、Q3	**NMOS、2N7002、60V、SOT23**	**2N7002**	**インフィニオン**
R1	抵抗、0R、1%、RES0805R	CRCW08050000Z0EA	Vishay
R2	抵抗、39k2、1%、RES0805R	ERJ6ENF3922V	パナソニック
R3	抵抗、4k99、1%、RES0805R	CRCW08054K99FKEA	Vishay
R4	抵抗、33k2、1%、RES0805R	CRCW080533K2FKEA	Vishay
R5	抵抗、100k、1%、RES0805R	CRCW0805100KFKEA	Vishay
R6、R8、R11	抵抗、10k、1%、RES0805R	CRCW080510K0FKEA	Vishay
R15、R7	抵抗、1R、1%、RES1206W	CRCW12061R00FKEA	Vishay
R10	抵抗、2k、1%、RES0805R	CRCW08052K00FKEA	Vishay
R12、R13	抵抗、4.99M、1%、RES1206W	CRCW12064M99FKEB	Vishay
R14	抵抗、330k、1%、RES0805R	CRCW0805330KFKEA	Vishay
R16	抵抗、1R5、1%、RES1206W	CRCW12061R50JNEAIF	Vishay
R17	抵抗、681k、1%、RES0805R	CRCW0805681KFKEA	Vishay
R18	抵抗、51k1、1%、RES0805R	ERJ6ENF5112V	パナソニック
R19、R24	抵抗、200k、1%、RES0805R	CRCW0805200KFKEA	Vishay
R22、R23	抵抗、150k、1%、RES1206W	CRCW1206150KFKEA	Vishay
R25	抵抗、10R、1%、RES1206W	CRCW120610R0FKEA	Vishay
R27	抵抗、27R、1%、RES1206W	CRCW120627R0FKEA	Vishay

6.6 PCB のレイアウト

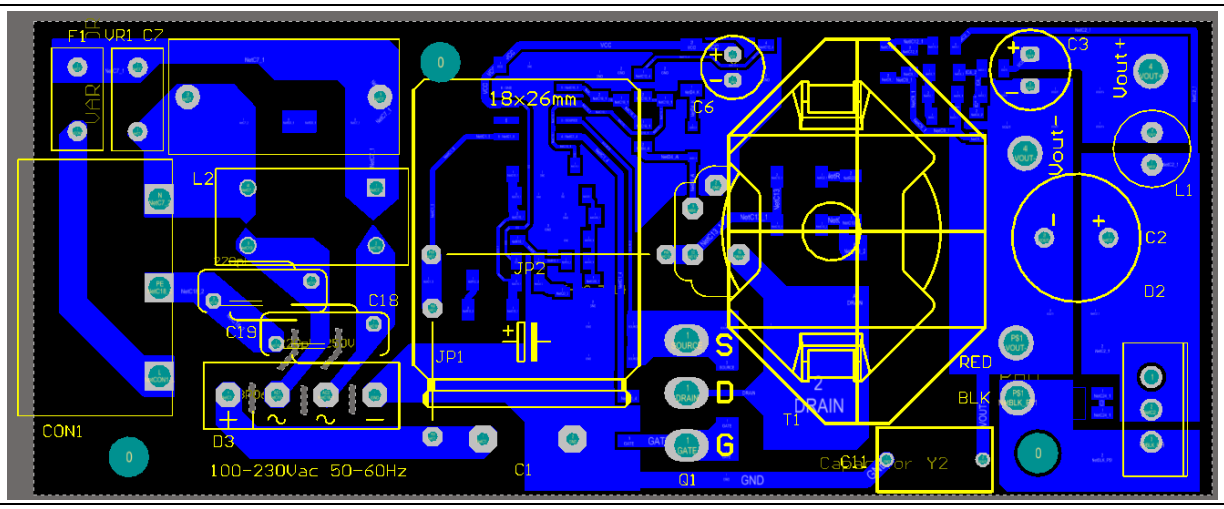


図 16 ボード レイアウト上側

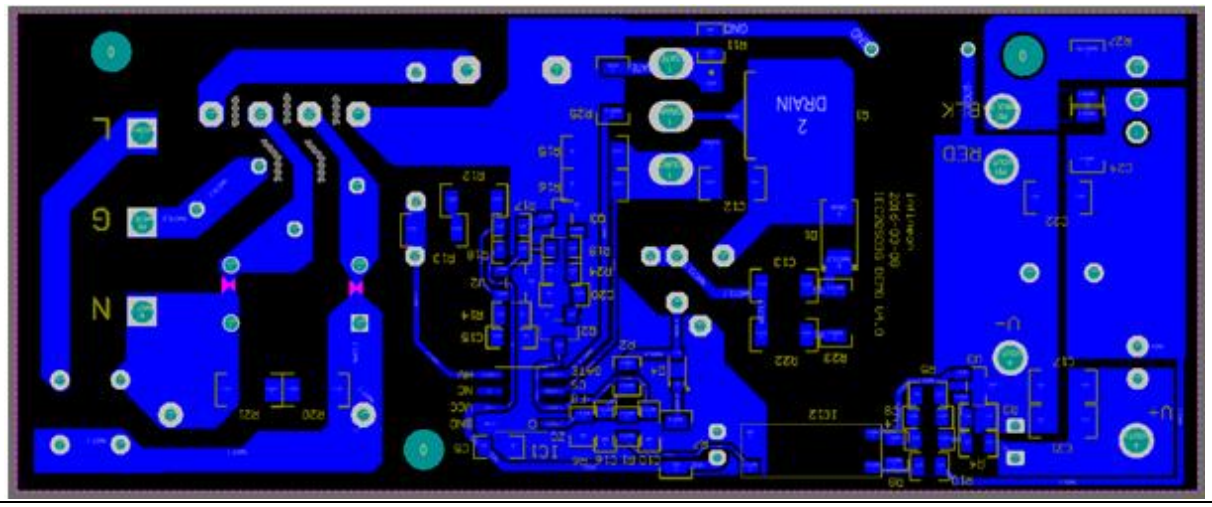


図 17　ボード レイアウト下側

PCB は Altium Designer 16 を使用して設計されました。回路図およびボードファイルは、ご要望に応じて提供可能です。

6.7　トランスの構造

45W アダプタ向けのトランスは、I.C.E.Transformers によって製造されました。http://www.icetransformers.com/

表 9　トランスの仕様

メーカー	I.C.E.Transformers
コア サイズ	RM10
コア材料	3C95
ボビン	8 ピン RM10 縦型
一次側インダクタンス	1500µH（10kHz にてピン 1 からピン 3 で測定）
漏れインダクタンス	< 25µH（10kHz にて、他のピンをすべて短絡した状態でピン 1 からピン 3 で測定）

*コンポーネントの全数について、1 分間、4.2kV での一次/二次間のハイポット テストが実施されます。

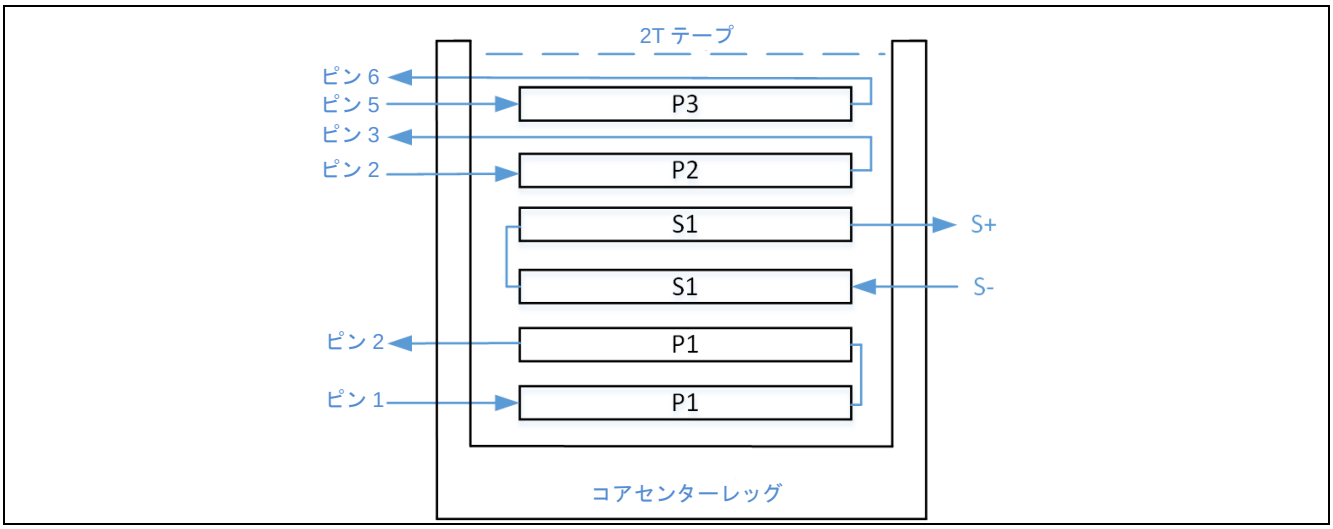


図 18　トランスの巻線スタックアップ

デモボードの概要

1. S-は赤い管の中、S+は黒い管の中
2. S-長さ 25mm、はんだ長さ 5mm
3. S+長さ 30mm、はんだ長さ 5mm
4. ピン 4、ピン 2、コア クリップ PCB マウント ピンおよび二次側ピンを切断。
5. 各面に 2 層のテープと 3mm の折り返しを持つ 8mm 銅箔のフラックス バンドを追加。テープ側を外に向けてコアの周囲に追加。ϕ0.35mm はんだをピン 5 に使用。
6. アッセンブリ全体を真空ワニス処理。
7. コア クランプ ピンを切断。

表 10 トランスの巻線スタックアップ

名称	開始	終了	巻数	ワイヤー	層	方法
P1	1	2	58	1×ϕ0.35mm	一次	タイト
S1	S-	S+	13	2×ϕ0.5mm、三重絶縁	二次	タイト
P2	2	3	29	1×ϕ0.35mm	一次	タイト
P3	5	6	10	1×ϕ0.15mm、マージン テープ付き	補助	均等間隔
T1			2	テープ		

7 測定

7.1 さまざまなラインおよび負荷条件下での試験測定

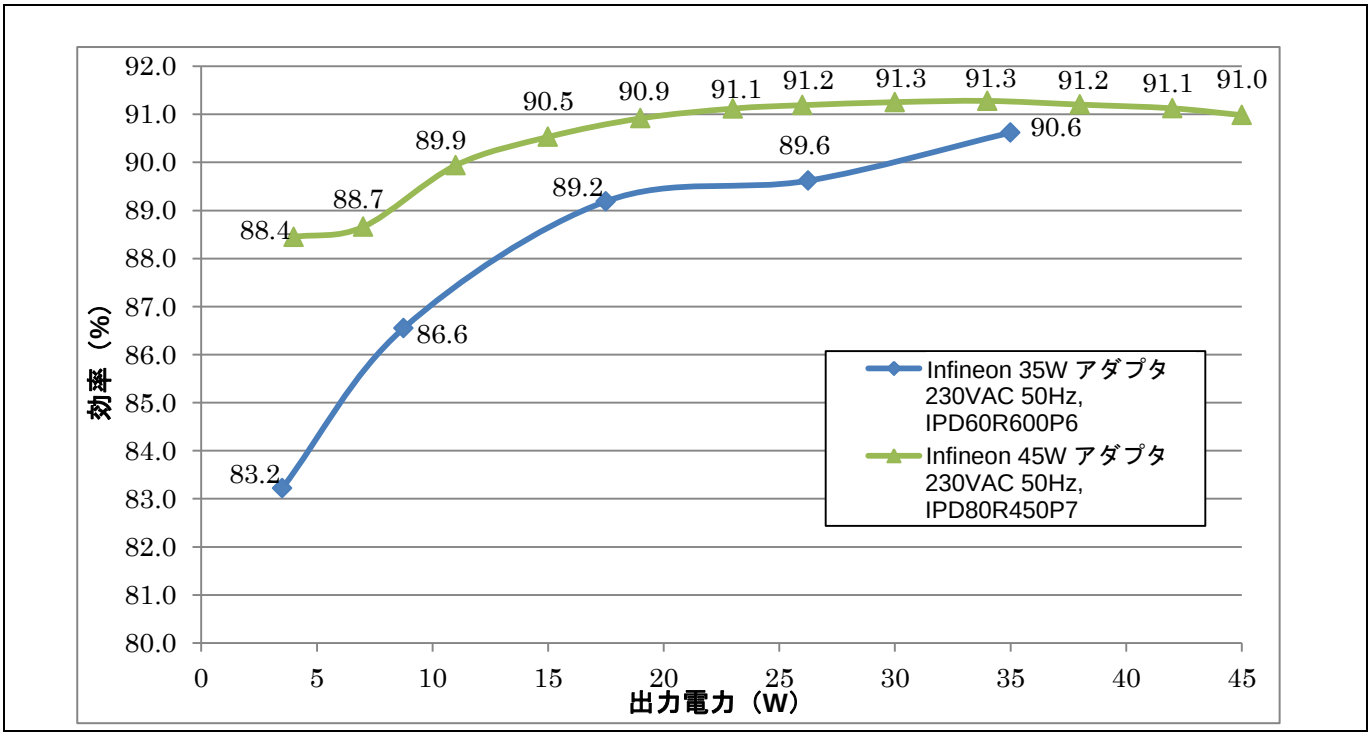


図 19 IPD60R600P6 を使用したインフィニオン 35W アダプタと比較した場合の IPA80R450P7 を使用したインフィニオン 45W アダプタの 230V_{AC} での効率

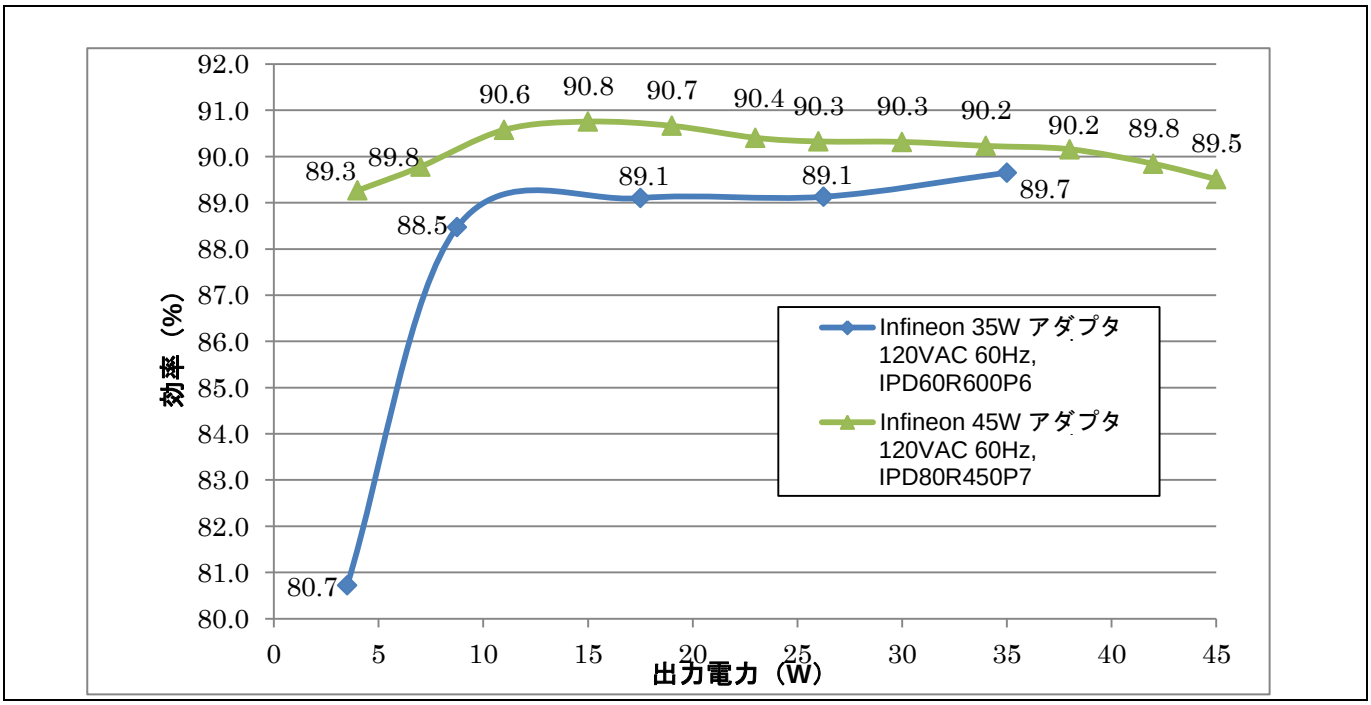


図 20 IPD60R600P6 を使用したインフィニオン 35W アダプタと比較した場合の IPA80R450P7 を使用したインフィニオン 45W アダプタの 120V_{AC} での効率

7.2 通常動作

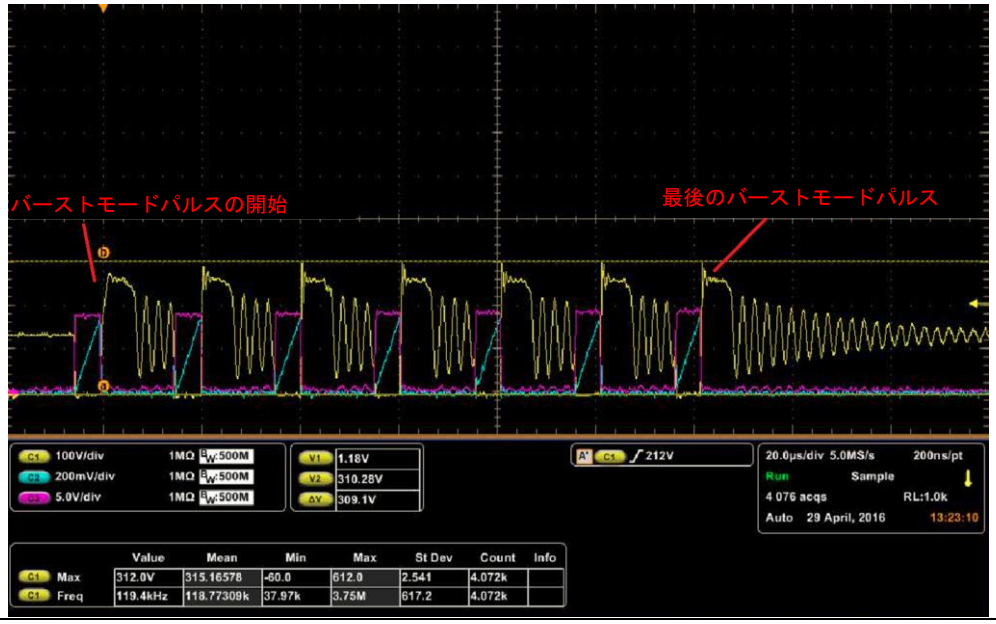


図 21 ローライン（100V_{AC}）、無負荷。ICE2QS03G は待機電力消費を最小限に抑えるためにバーストモードで動作。上図のバーストモード パルス列は 33.8ms ごとに発生し、軽負荷での電力消費を低減するためにパルス列間の期間中にメイン スイッチは非アクティブ。

CH1（イエロー）：Q1 V_{DS}
CH2（シアン）： Q1 I_{DS}
CH3（マゼンタ）：Q1 V_{GS}

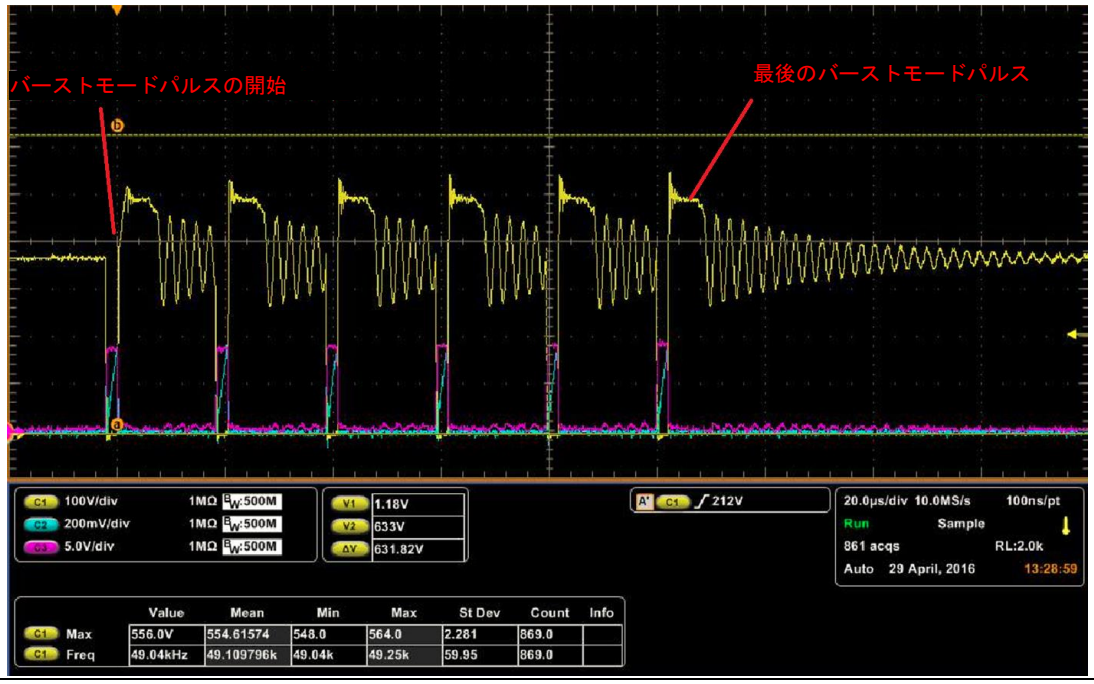


図 22 ハイライン（265V_{AC}）、無負荷。ICE2QS03G は待機電力消費を最小限に抑えるためにバーストモードで動作。上図のバーストモード パルス列は 33.8ms ごとに発生。

CH1（イエロー）：Q1 V_{DS}
CH2（シアン）： Q1 I_{DS}
CH3（マゼンタ）：Q1 V_{GS}

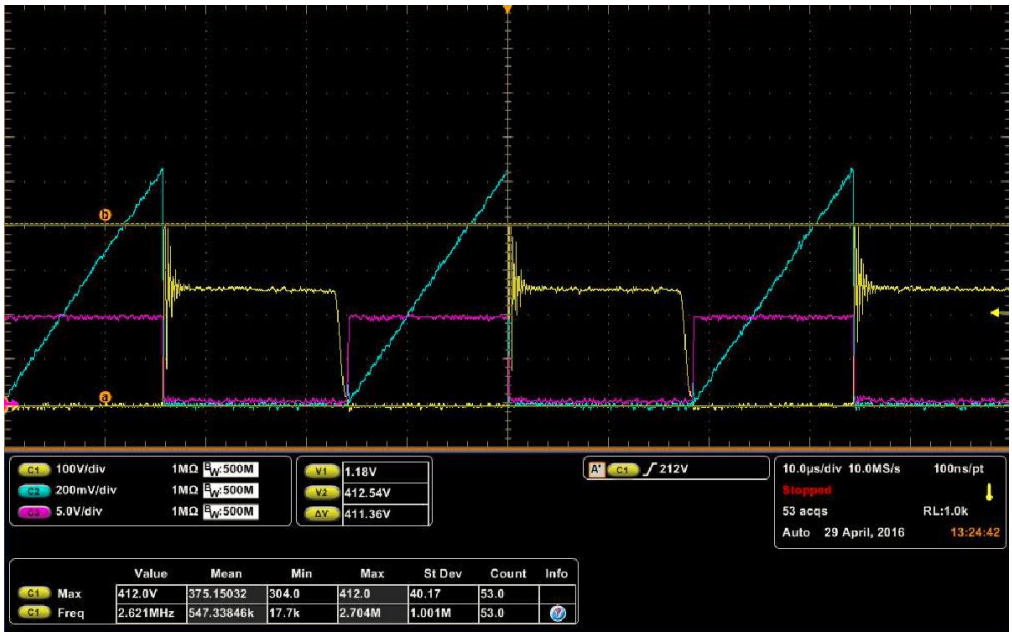


図 23 ローライン（100V_{AC}）、全負荷（45W）。アダプタの通常の全負荷動作を示したもの。 これは一次側 MOSFET Q1 が通常運転中に遭遇する最悪の場合のピーク電流である。

CH1（イエロー）：Q1 V_{DS}
CH2（シアン）： Q1 I_{DS}
CH3（マゼンタ）：Q1 V_{GS}

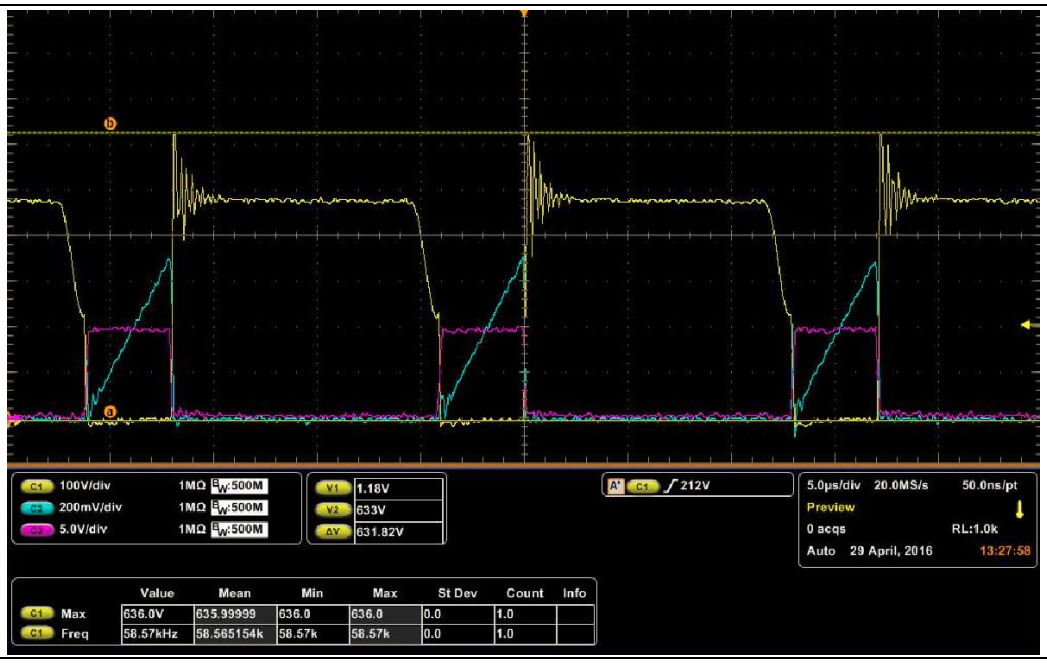


図 24 ハイライン（265V_{AC}）、全負荷（45W）。アダプタの通常の全負荷動作を示したもの。これは MOSFET が通常運転中に遭遇する最悪の場合のピーク ドレイン ソース電圧である。

CH1（イエロー）：Q1 V_{DS}
CH2（シアン）： Q1 I_{DS}
CH3（マゼンタ）：Q1 V_{GS}

7.3 サージ試験

落雷やライン上のその他の電子機器の故障などの異常ライン状態に対して電源が十分に堅牢であるためには、サージ試験に耐えることが必要です。45W 電源は、2kV EN61000 サージ条件まで試験され、MOSFET V_{DS} の最悪条件の下でも 96V のマージンがありました。

表 11 EN61000 のサージ要件

レベル	サージ電圧 L-N（kV）	サージ電圧 L-PE、N-PE（kV）
クラス 1（保護環境）	0.25	0.5
クラス 2（電気ケーブルは分離）	0.5	1.0
クラス 3（電気ケーブルは並列に配置）	**1.0**	**2.0**
クラス 4（屋外）	2.0	4.0

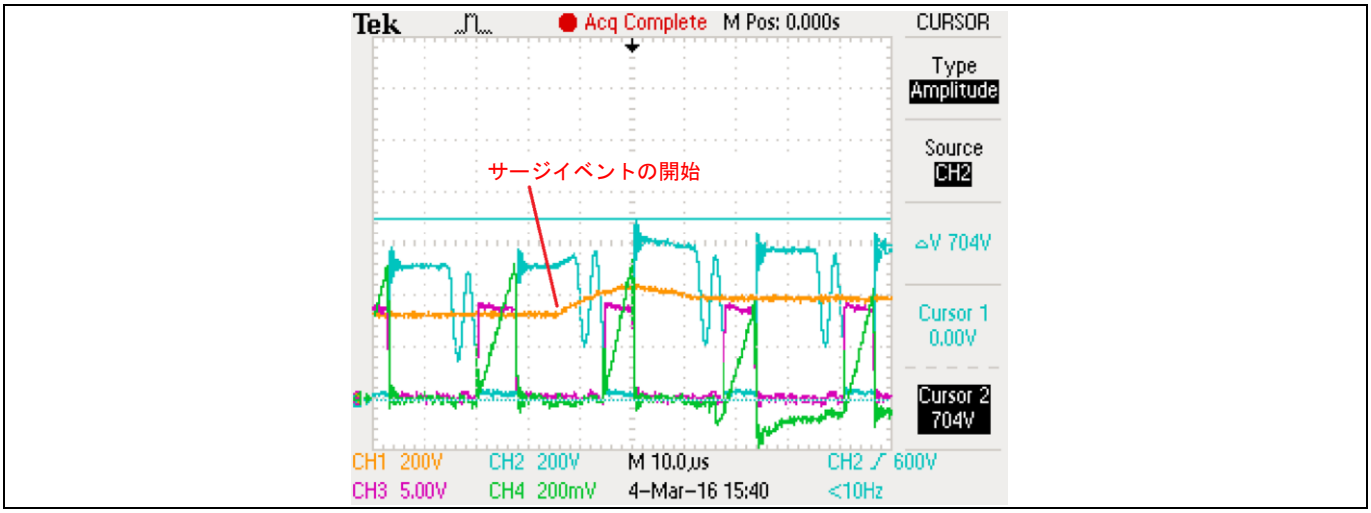


図 25 IEC61000 2kV サージ試験は、全負荷（45W）で動作中にアダプタで実施した。Q1 V_{DS} 両端で到達した最高電圧は 704V であった。サージ イベントは、V_{BUS} が急激に上昇する際に CH1 上で確認できる。バス コンデンサ（C1）およびライン フィルタの値は、ピーク サージ電圧の決定に重要である。

CH1（イエロー）：V_{C1}、V_{BUS}
CH2（シアン）： Q1 V_{DS}
CH3（マゼンタ）：Q1 V_{GS}
CH4（グリーン）：Q1 I_{DS}

7.4 標準動作条件下での熱的性能

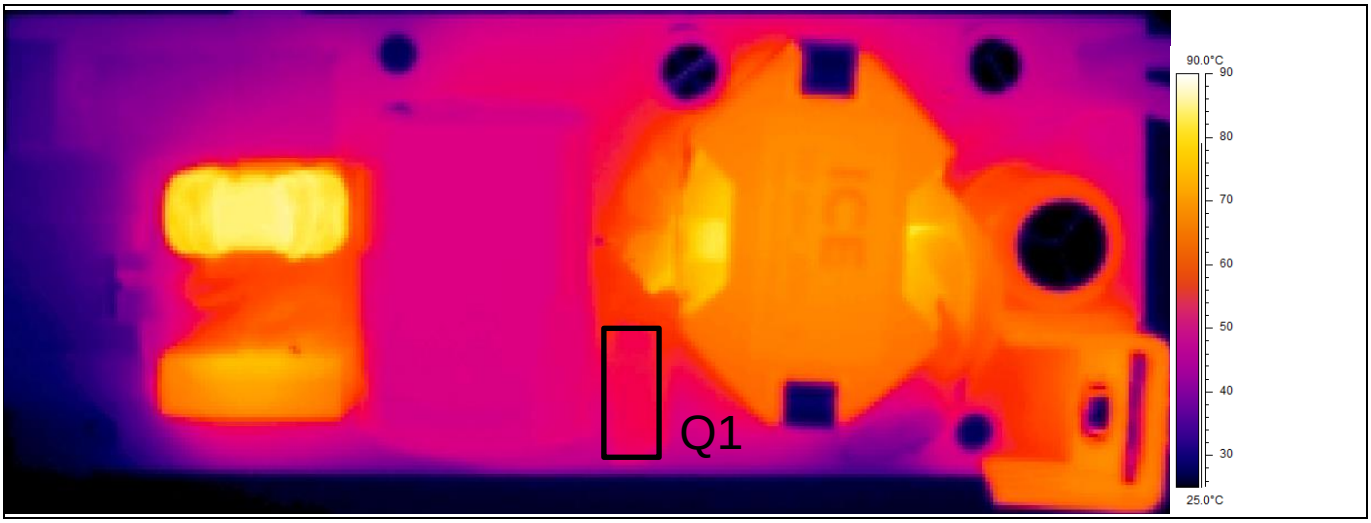


図 26 100V_{AC} 入力、全負荷、上側。ライン フィルタおよびブリッジ整流器は、AC 入力電流が高いため、この時点で温度が最も高い。

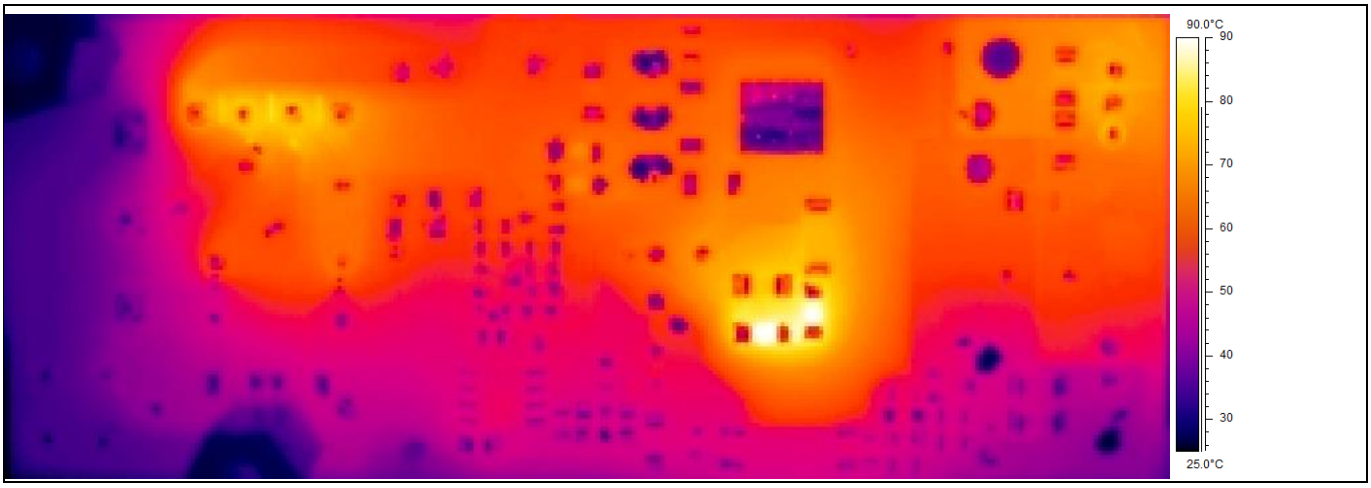


図 27 100V_{AC} 入力、全負荷、下側。

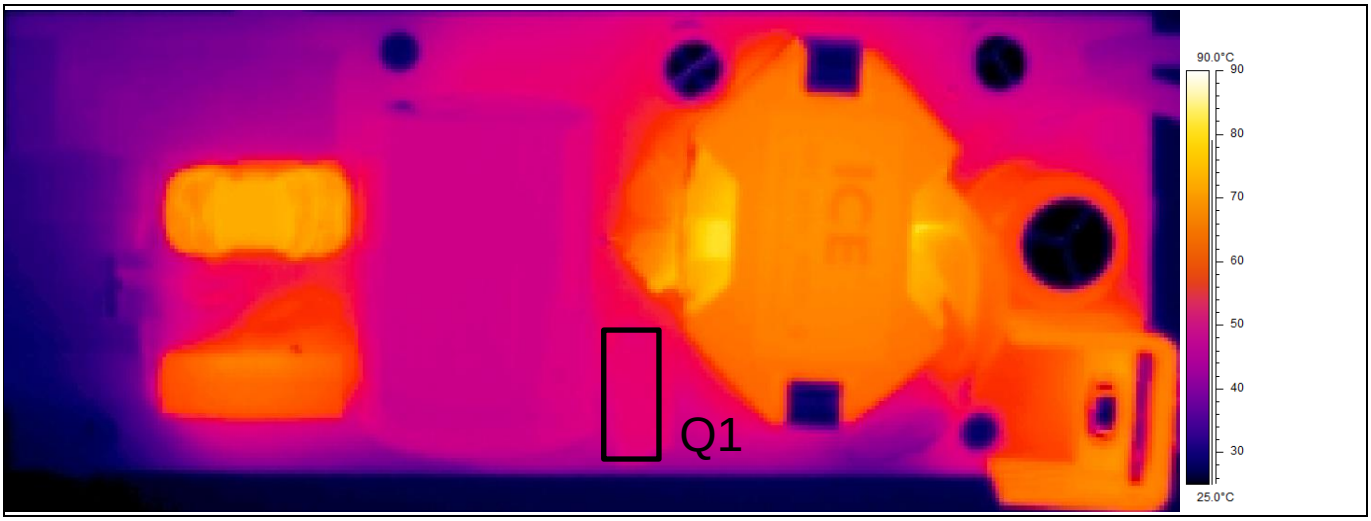


図 28 120V_{AC} 入力、全負荷、上側。ライン フィルタおよびブリッジ整流器は、一次側電流が高いため、この時点で温度が高い。

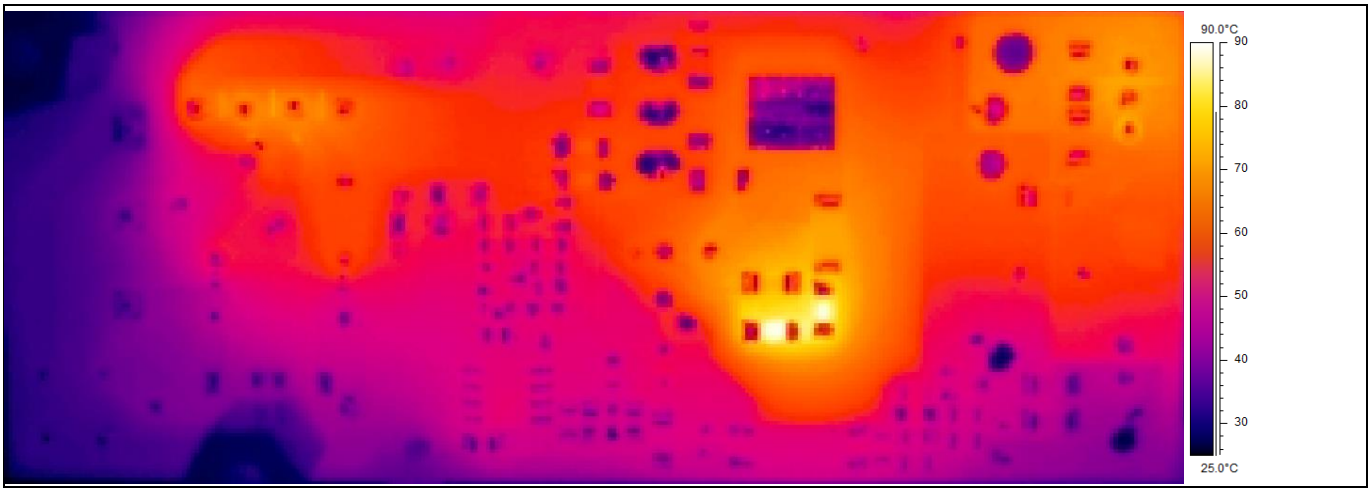


図 29 120V_{AC} 入力、全負荷、下側。

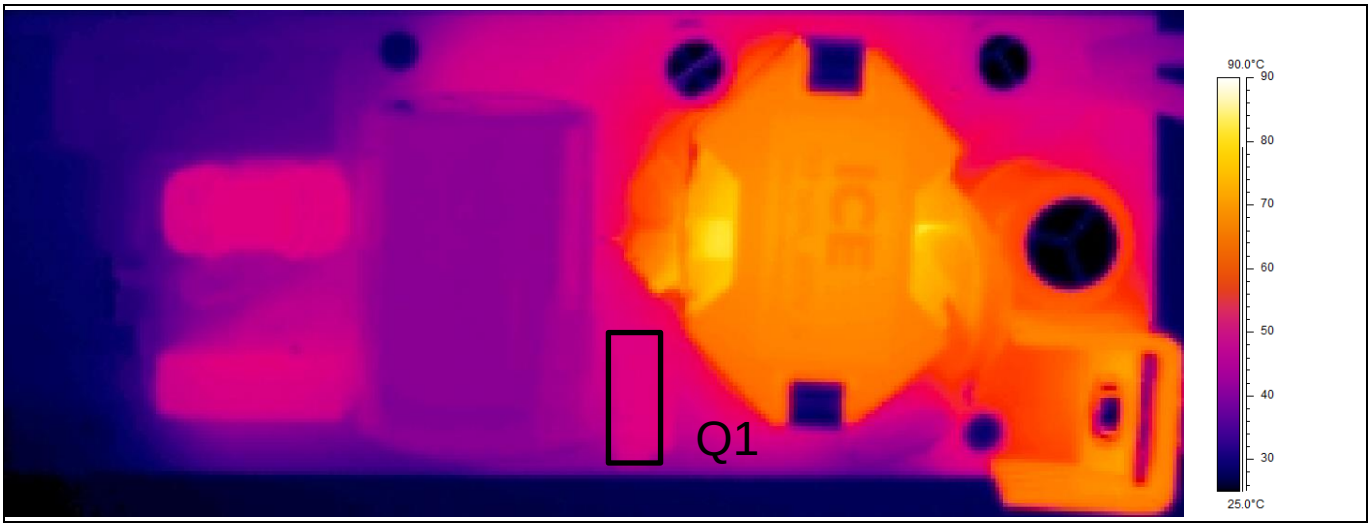


図 30 230V_{AC} 入力、全負荷、上側。一次側 MOSFET（Q1）は、一次側ピーク電流が低い状態で導通損失が支配的ではなくなるため、230V_{AC} で温度が低い。

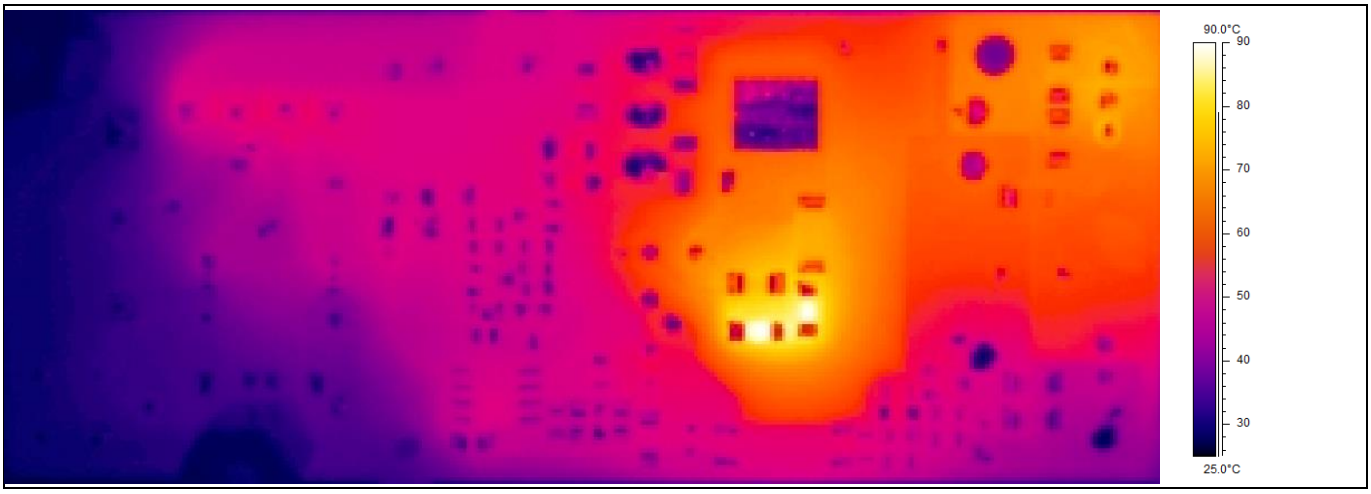


図 31 230V_{AC} 入力、全負荷、下側。

測定

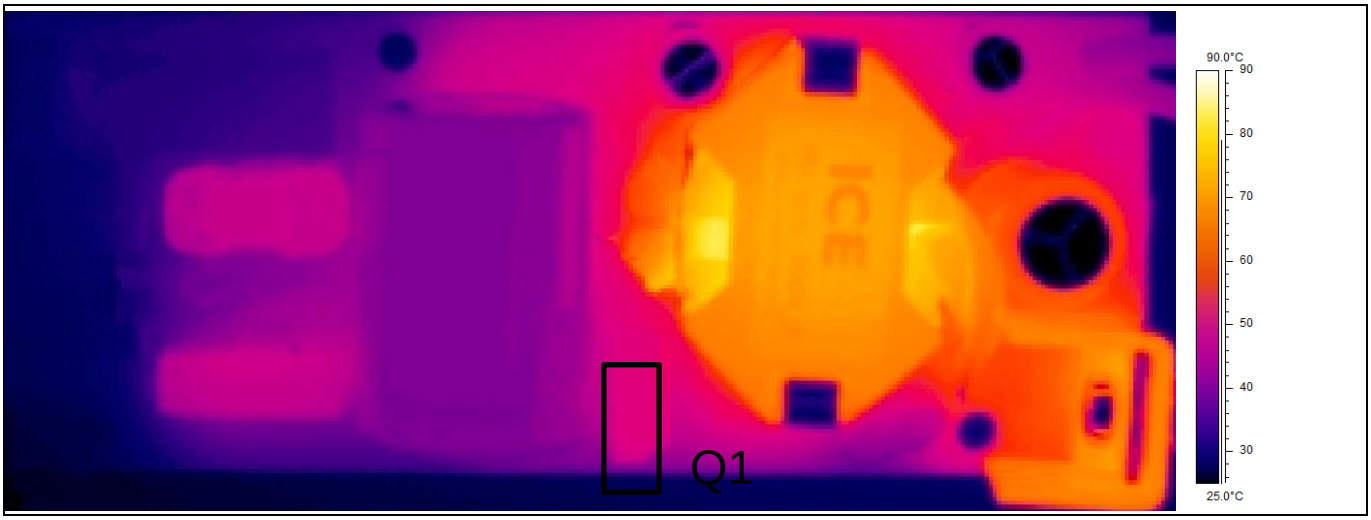


図 32 $265V_{AC}$ 入力、全負荷、上側。MOSFET は、一次側ピーク電流が低い状態で導通損失が支配的ではなくなるため、$230V_{AC}$ で温度が低い。

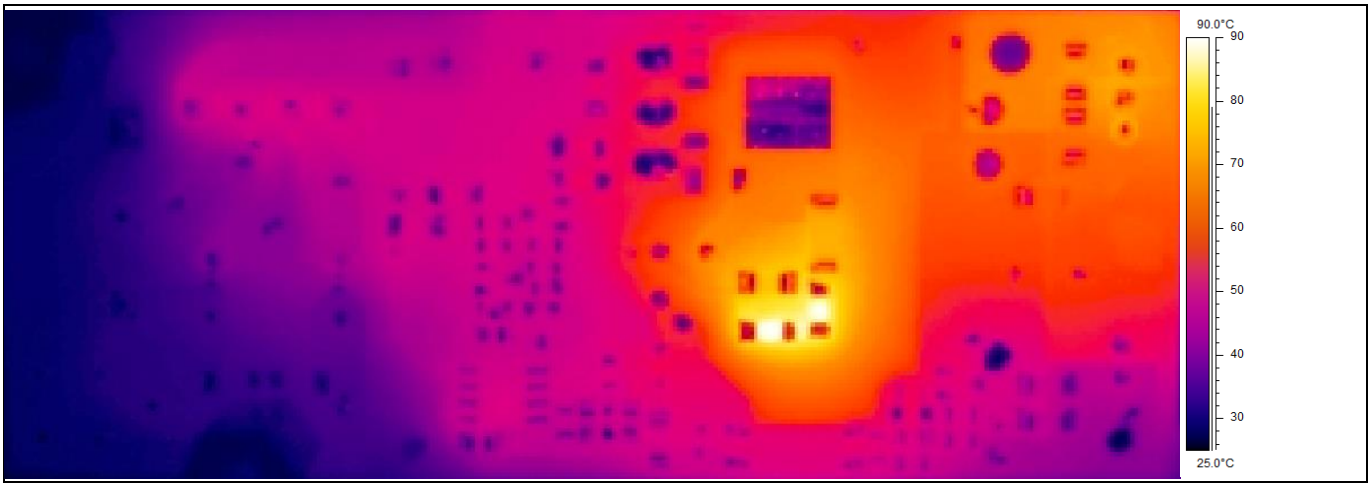


図 33 $265V_{AC}$ 入力、全負荷、下側。

8 結論

800V P7 シリーズの CoolMOS™ MOSFET では 800V C3 MOSFET に対してスイッチング損失性能が改善されます。600V デバイスから 800V デバイスに切り替えることで、高い反射電圧およびスナバー電圧が可能になることによって、コンバータの性能をフライバック トポロジにおいてさらに改善することが可能であるため、MOSFET ドレイン ソース電圧マージンの増加を可能にしつつも、コンバータ損失がさらに低減されます。これにより、全体的な BOM コストを削減しつつ、全体的なシステム性能を改善する設計が可能になります。また、CoolMOS™ P7 では、新たなクラス最高の $R_{DS(ON)}$が提供されます。DPAK では、280mΩ の $R_{DS(ON)}$が使用可能であり、これは最も性能が近い 800V MOSFET の競合製品よりも 50%低いものです。この新たなベンチマークにより、高電力密度設計、BOM コストの節減、および組立コストの削減が可能になります。

9 参考資料

[1] Design Guide for QR Flyback Converter

[2] IPA80R450P7 data sheet, 800 V CoolMOS™ P7 Power Transistor

[3] ICE2QS03G data sheet, Infineon Technologies AG

[4] 2N7002 data sheet, Infineon Technologies AG

[5] ICE2QS03G design guide.[ANPS0027]

[6] Converter Design Using the Quasi-Resonant PWM Controller ICE2QS03, Infineon Technologies AG, 2006.[ANPS0003]

[7] Design tips for flyback converters using the Quasi-Resonant PWM controller ICE2QS01, Infineon Technologies, 2006.[ANPS0005]

[8] Determine the switching frequency of Quasi-Resonant Flyback converters designed with ICE2QS01, Infineon Technologies, 2006.[ANPS0004]

[9] 36W Evaluation Board with Quasi-Resonant PWM Controller ICE2QS03G, 2011.[AN-PS0040]

改訂履歴

前回改訂以降の主な変更

ページまたは参考資料	変更内容

Trademarks of Infineon Technologies AG
AURIX™, C166™, CanPAK™, CIPOS™, CoolGaN™, CoolMOS™, CoolSET™, CoolSiC™, CORECONTROL™, CROSSAVE™, DAVE™, DI-POL™, DrBlade™, EasyPIM™, EconoBRIDGE™, EconoDUAL™, EconoPACK™, EconoPIM™, EiceDRIVER™, eupec™, FCOS™, HITFET™, HybridPACK™, Infineon™, ISOFACE™, IsoPACK™,
i-Wafer™, MIPAQ™, ModSTACK™, my-d™, NovalithIC™, OmniTune™, OPTIGA™, OptiMOS™, ORIGA™, POWERCODE™, PRIMARION™, PrimePACK™, PrimeSTACK™, PROFET™, PRO-SIL™, RASIC™, REAL3™, ReverSave™, SatRIC™, SIEGET™, SIPMOS™, SmartLEWIS™, SOLID FLASH™, SPOC™, TEMPFET™, thinQ!™, TRENCHSTOP™, TriCore™.

Trademarks updated August 2015

Other Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2016-06-27J
Published by
Infineon Technologies AG
81726 München, Germany

© 2017 Infineon Technologies AG.
All Rights Reserved.

Do you have a question about this document?
Email: erratum@infineon.com

Document reference
ifx1

IMPORTANT NOTICE
The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie") .

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

For further information on the product, technology, delivery terms and conditions and prices please contact your nearest Infineon Technologies office (**www.infineon.com**).

WARNINGS
Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.