

具有过流保护，故障报错和使能功能的低边驱动器芯片

1ED44176N01F技术说明书

关于本文

适用范围及用途

本应用指南介绍了使用英飞凌 1ED44176N01F 栅极驱动器的特点及主要优势。本文将通过阐明如何选择用于过流保护 (OCP) 和短路保护 (SCP) 的电流检测电阻 (RCS)、电阻和电容 (RC) 滤波器、故障清除时间电容器，以及如何设计控制器的接口电路，旨在帮助设计人员在推荐的工作范围内使用该器件。在本应用指南中，我们将通过展示潜在成本节省和增加功率密度的性能优势阐明使用 1ED44176N01F 的诸多益处。点击[此处在线购买 1ED44176N01F](#)。

目标受众

本文档适用于希望了解 1ED44176N01 的用户，以及希望降低系统成本和减小占用空间同时增加设计功率密度的设计人员。

目录

关于本文	1
目录 1	
1 产品概述	3
1.1 内部框图及特性	3
1.2 1ED44176N01F 详细特性及集成功能	3
1.2.1 特性	3
1.2.2 功能	4
1.3 最大电气额定值	4
1.4 输入和输出引脚说明	5
1.5 外形尺寸图	7
2 接口电路和布局指南	8
2.1 输入/输出信号连接	8
2.2 通用接口电路示例	10
2.3 推荐用于过流保护 (OCP) 和短路保护 (SCP) 功能的布局模式	11
2.4 推荐的旁路电容接线	11
2.5 推荐的 PCB 布局	12
3 保护功能	13
3.1 欠压锁定保护 (UVLO)	13
3.2 过流保护 (OCP)	15

产品概述

3.2.1	OCP 时序图	15
3.2.2	选择 R_{CS}	16
3.2.3	OCP 延迟时间	17
3.3	故障输出电路和故障清除时间设置	18
3.4	使能输入电路	19
4	驱动能力	21
4.1	I_{O+} 和 I_{O-}	21
5	推荐的相关产品	22
6	参考文献	25
	修订记录	26

产品概述

1 产品概述

1.1 内部框图及特性

图 1 显示 1ED44176N01F 内部框图。

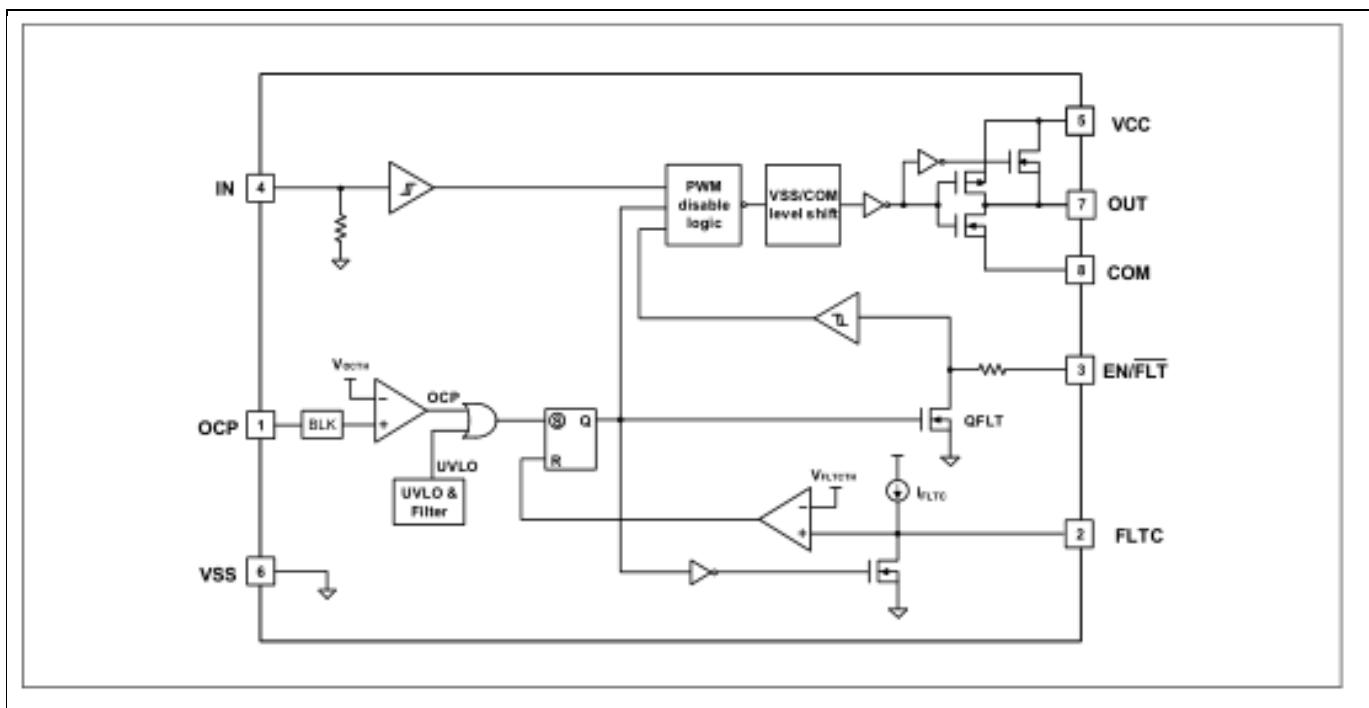


Figure 1 内部框图

1.2 1ED44176N01F 详细特性及集成功能

1.2.1 特性

- 正电压输入过流检测
- 0.5 V 过流阈值，精度 $\pm 5\%$ (25 °C 时)
- 具有故障输出和使能功能的专用引脚
- 可编程故障清除时间
- 欠压锁定
- CMOS 施密特触发输入
- 3.3 V、5 V 和 15 V 输入逻辑兼容
- 输出与输入同相
- 分开的逻辑地和电源地
- 2kV ESD HBM

产品概述

1.2.2 功能

- OC 关闭
- UVLO
- 故障输出和使能功能
- 在保护期间输出关闭
- 逻辑输入高电平有效

1.3 最大电气额定值

Table 1 绝对最大额定值的详细说明

符号	定义		最小值	最大值	单位
V_{CC}	固定的供电电压		- 0.5	25	
V_o	输出电压 (OUT)		COM - 0.5	$V_{CC} + 0.5$	V
V_{OCP}	电流检测引脚电压 (OCP)		- 0.5	$V_{CC} + 0.5$	
EN/\overline{FLT}	使能和故障报告引脚电压 (EN/ \overline{FLT})		- 0.5	$V_{CC} + 0.5$	
V_{FLTC}	故障清除时间设定引脚电压 (FLTC)		- 0.5	$V_{CC} + 0.5$	
V_{IN}	逻辑输入电压 (IN)		- 0.5	$V_{CC} + 0.5$	
COM	驱动器输出返回回路引脚电压		- 5	$V_{CC} + 0.5$	
P_D	$T_A \leq 25^\circ C$ 时的封装功耗	PG-DS0 8-910	—	0.625	W
R_{thJA}	芯片到环境的热阻		—	200	$^\circ C/W$
T_J	结温		- 40	150	
T_S	储存温度		- 55	150	$^\circ C$
T_L	焊接温度 (焊接, 10 秒)		—	300	

表 1: 绝对最大额定值表示器件能承受的极限值，超过这个限值可能对器件造成损坏。所有电压参数均以 V_{SS} 为参考的绝对电压。热阻和功耗额定值是器件安装在规定的电路板上和静止空气条件下的测量值。

产品概述

1.4 输入和输出引脚说明

表 2 定义 1ED44176No1F 输入和输出引脚。详细功能描述如下：

Table 2 1ED44176No1F 引脚说明

引脚编号	引脚名称	引脚说明
1	OCP	电流检测输入
2	FLTC	故障清除时间设定输入
3	EN/ \overline{FLT}	使能和故障报告引脚，两个功能： 1. 输入和输出使能功能。当 ENABLE 为高电平时，输入和输出逻辑正常工作，使能功能是一个非锁定的逻辑功能。 2. 故障报告功能，如过流或欠压锁定保护时，该引脚是负逻辑，漏极开路输出。
4	IN	驱动器的逻辑输入，输出和输入同相
5	VCC	供电电压
6	VSS	逻辑接地
7	OUT	栅极驱动输出
8	COM	栅极驱动输出的返回回路引脚

过流检测引脚

引脚 1: OCP

- R_{CS} 应接在低边 IGBT 的发射极或 MOSFET 的源极与电源接地之间，以检测短路电流（参阅图 5）。如果内部消隐时间不足以消除噪声，那么需要在电流检测电阻与 OCP 引脚之间连接 RC 滤波器。
- 如果 OCP 引脚 (V_{OCP}) 电压高于 0.5 V，则触发内部比较器。电流检查电阻的选择应满足系统过流保护的要求。如发生过流保护， EN/\overline{FLT} 引脚被下拉到低电平。
- R_{CS} 与 OCP 引脚之间的连接线长度越短越好。

故障清除时间

引脚 2: FLTC

- 这个引脚可设定故障清除时间。一旦发生故障情况（UVLO 或 OCP），就会有一个内部电流源对外部电容（连接在 FLTC 和 VSS 引脚之间）充电，来设定故障清除时间。
- 一旦发生故障情况， EN/\overline{FLT} 引脚被内部下拉至 V_{SS} 。 EN/\overline{FLT} 输出保持低电平状态，直到故障情况消除且故障清除计时器到设定时间。

产品概述

故障输出和使能引脚

引脚 3: EN/FLT

- 这是故障输出引脚。1ED44176No1F 的 OCP 脚检测到过流或 VCC 脚检测到欠压故障状态，该引脚被内部拉低。
- EN/FLT 输出为漏极开路配置。正常使用时，应使用适当的电阻将 EN/FLT 脚上拉至逻辑电源（5V 或 3.3V）。
- 从外部拉低此引脚可以禁用输出。正常工作时，需要将此引脚上拉到高电平。

信号输入引脚

引脚 4: IN

- 这是驱动器的输入引脚。
- 它由电压输入信号激活。该端子内部连接到 5V 偏置的 CMOS 组成的施密特触发器。
- 该引脚高电平有效。当足够大的逻辑电压施加到引脚时，与引脚相关联的器件将被“接通”。
- 输入接线应尽可能短，以保护 1ED44176No1F 免受噪声影响。
- 为防止信号振荡，建议使用 RC 滤波器，如图 3 所示。

偏置电压引脚

引脚 5: VCC

- 这是内部 IC 的供电电源引脚。
- 为防止供电电压中的噪声和纹波引起的故障，应在非常靠近该引脚和 VSS 引脚的位置安装具有低等效串联电阻（ESR）和低等效串联电感（ESL）的优质滤波电容。

逻辑接地引脚

引脚 6: VSS

- 该引脚连接驱动器内部电路的逻辑地。

栅极驱动输出引脚

引脚 7: OUT

- 该引脚通过栅极电阻连接到 IGBT 或 MOSFET 的栅极，以打开或关闭该功率器件。
- 为防止振荡，需要一个栅极电阻与该引脚和 IGBT 或 MOSFET 的栅极串联。

栅极驱动返回回路引脚

引脚 8: COM

产品概述

- 该引脚连接驱动器输出的返回回路。

1.5 外形尺寸图

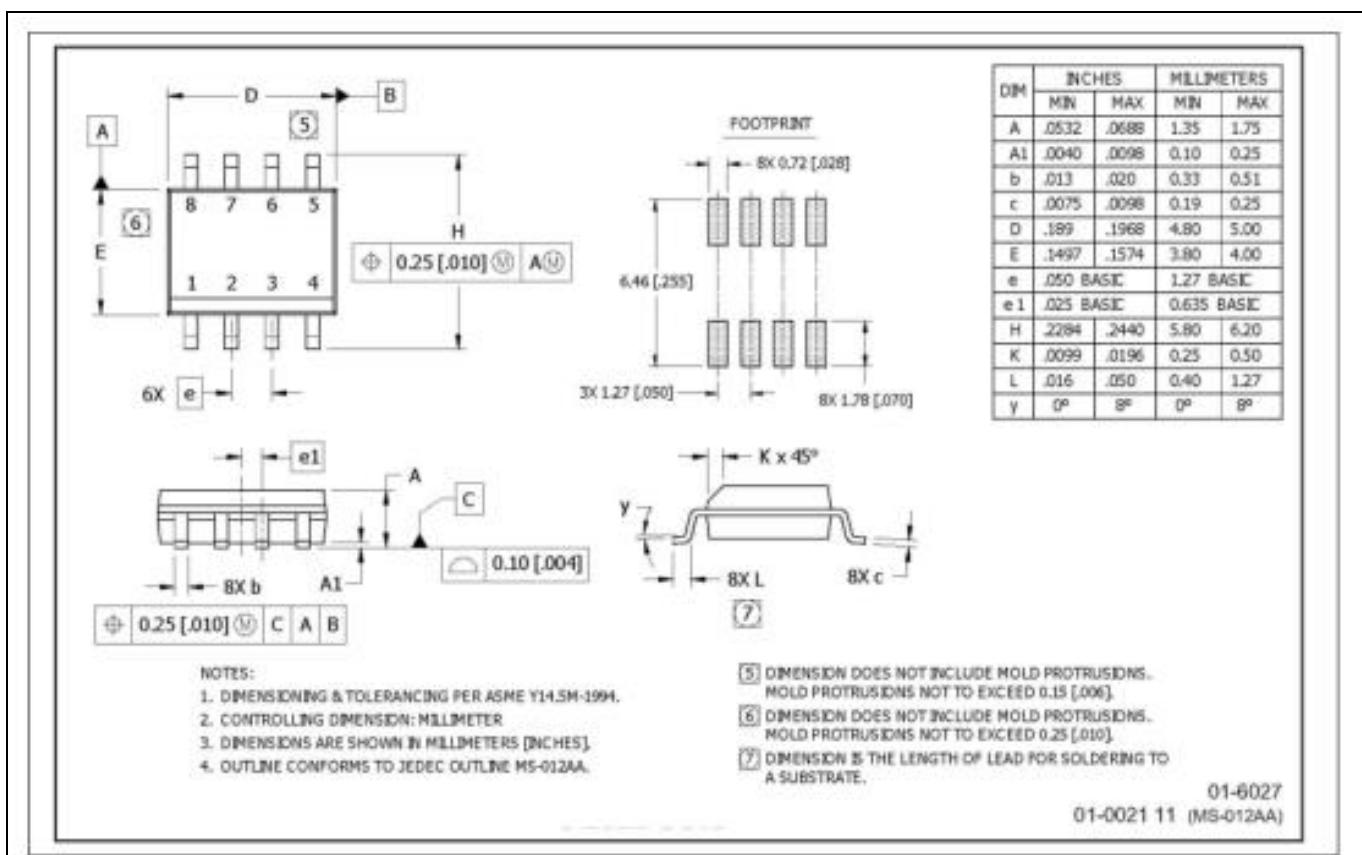


Figure 2 封装外形尺寸

接口电路和布局指南

2 接口电路和布局指南

2.1 输入/输出信号连接

图 3 显示微控制器 (μC) 或数字信号处理器 (DSP) 与 1ED44176N01F 之间的 I / O 接口电路。1ED44176N01F 输入逻辑为高电平有效。EN/FLT 输出为漏极开路配置。该引脚应通过上拉电阻由外部逻辑电源上拉至高电平。如果外部逻辑电源为 3.3 V，那么推荐使用 3.3k 上拉电阻。

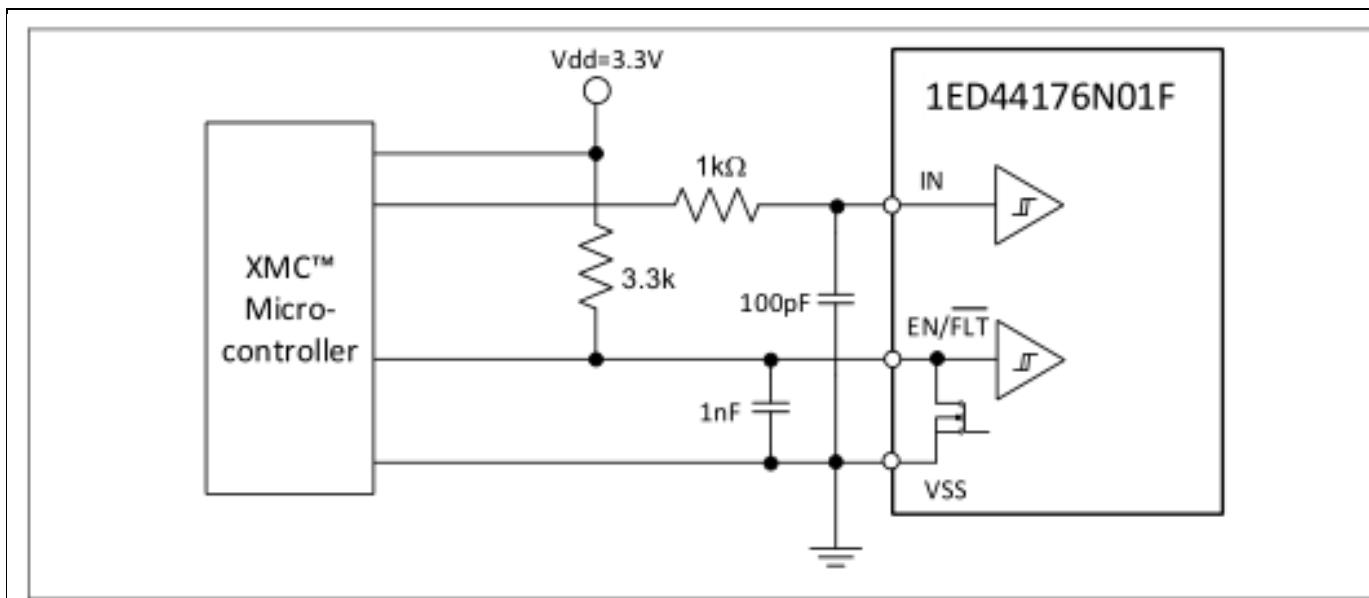


Figure 3 推荐的微控制器 I/O 接口电路

接口电路和布局指南

Table 3 IN 和 EN/FLT 引脚的最大额定值

项目	符号	条件	额定值	单位
固定的供电电压	VCC	施加于 VCC – VSS 之间	25	V
逻辑输入电压	IN	施加于 IN – VSS 之间	-0.5 ~ VCC+0.5	V
使能和故障报告引脚电压	EN/FLT	施加于 EN/FLT – VSS 之间	-0.5 ~ VCC+0.5	V

输入和故障输出最大额定电压列于表 3。由于故障输出为漏极开路配置，其额定正耐压值为 VCC+0.5 V，所以可以使用 15 V 电源接口。不过，建议故障输出脚上拉到 3.3 V 逻辑电源，这样可以和输入信号相匹配。另外，还建议将旁路电容置于尽可能靠近 EN/FLT 和 VSS 引脚的位置。

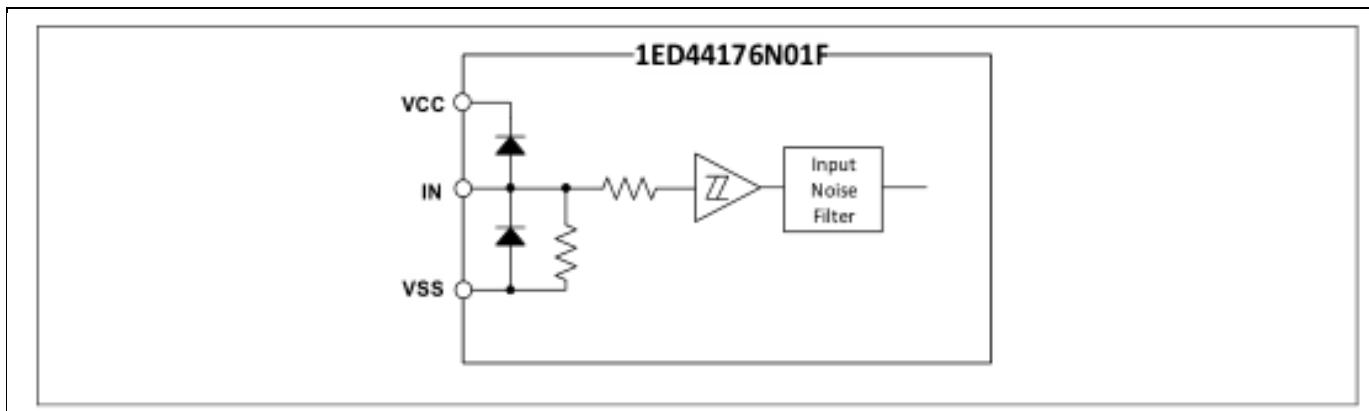


Figure 4 1ED44176N01F 简化的输入结构图

接口电路和布局指南

1ED44176N01F 输入引脚通过二极管内部钳位到 VCC 和 VSS，另外它还包括一个下拉电阻、一个输入施密特触发器和一个噪声滤波器，以确保更佳抗噪声能力。该输入引脚能够处理高达驱动器供电电压的输入电压，并且还兼容 3.3V μC 或 DSP 输入逻辑。表 4 显示逻辑输入阈值。

Table 4 输入阈值电压 (VCC = 15 V, T_J = 25°C)

项目	符号	条件	最小值	典型值	最大值	单位
逻辑“1”输入电压 (IN)	V _{INH}	IN – VSS	1.7	2.1	2.5	V
逻辑“0”输入电压 (IN)	V _{INL}		0.8	1	1.2	V

如图 4 所示，1ED44176N01F 输入信号部分集成一个下拉电阻。因此，在微控制器输出和 1ED44176N01F 输入之间使用外部滤波电阻时，注意 1ED44176N01F 输入端子的信号电压降。它应满足逻辑“1”输入电压要求。譬如，对于图 3 所示电路，建议使用 R = 1 kΩ、C = 100 pF 元器件值。

接口电路和布局指南

2.2 通用接口电路示例

图 5 显示了 **1ED44176No1F** 和 XMC™ μC 相连接的典型应用电路。

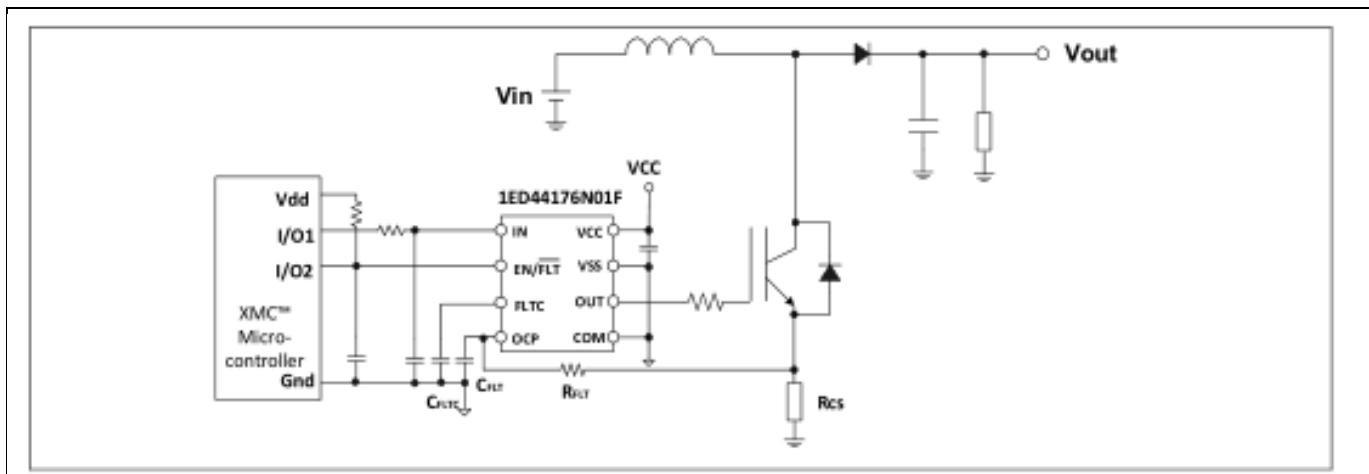


Figure 5 使用 R_{CS} 支持 OCP 的有源功率因数校正 (APFC) 应用电路示意图

注意：

1. 输入信号为高电平有效。输入信号线和 V_{SS} 之间有一个内部下拉电阻。在微控制器与 1ED44176N01F 之间使用 RC 滤波电路时，应正确选择 RC 值，以便输入信号兼容 1ED44176N01F 逻辑“1”/逻辑“0”输入电压。
 2. 为避免发生故障，输入接线应尽可能短（小于 2-3 厘米）。
 3. 1ED44176N01F 的输入端口可以直接连接到微控制器端子，无需任何光耦合器或变压器隔离。
 4. EN/\overline{FLT} 输出为漏极开路输出。该信号线应通过上拉电阻上拉至 5 V 或 3.3 V 逻辑电源。放置 RC 滤波器时，建议尽量靠近 1ED44176N01F。
 5. 有故障发生时， $FLTC$ 引脚中的内部电流源对 C_{FLTC} 充电，设置故障清除时间。 C_{FLTC} 接线应尽可能靠近 $FLTC$ 和 V_{SS} 引脚。
 6. 为防止保护功能出错， OCP 与电源接地之间的 R_{FLT} 和 C_{FLT} 接线应尽可能短。 C_{FLT} 布线应尽可能靠近 OCP 和 V_{SS} 引脚。
 7. 每个电容都应尽可能靠近 1ED44176N01F 的引脚。
 8. 将输出回路接地与输入逻辑接地分开，以避免驱动输出回路噪声耦合到逻辑输入引脚。
 9. 建议将栅极输出回路连接到 COM ，微控制器的接地引脚连接到 V_{SS} 引脚。

接口电路和布局指南

2.3 推荐用于过流保护 (OCP) 和短路保护 (SCP) 功能的布局模式

如图 6 所示，建议 OCP 滤波电容到 1ED44176N01F 引脚的接线应尽可能短。OCP 滤波电容应直接连接到 VSS 引脚，不要和驱动器 OUT 返回回路接地重合。另外还建议尽可能减小电流检测环路，如图 6 所示，确保更佳抗噪性能。外部电流检测电阻用于检测过流。如果选择高 ESL 的 R_{CS} 或 R_{CS} 与低边 IGBT 之间的接线太长会引起过度的噪声电压，可能损坏 1ED44176N01F 和电流检测元件。另外这还可能使检测信号失真。为降低寄生电感， R_{CS} 与低边 IGBT 发射极之间的接线应尽可能短。强烈建议 R_{CS} 使用低 ESL 薄膜电阻。

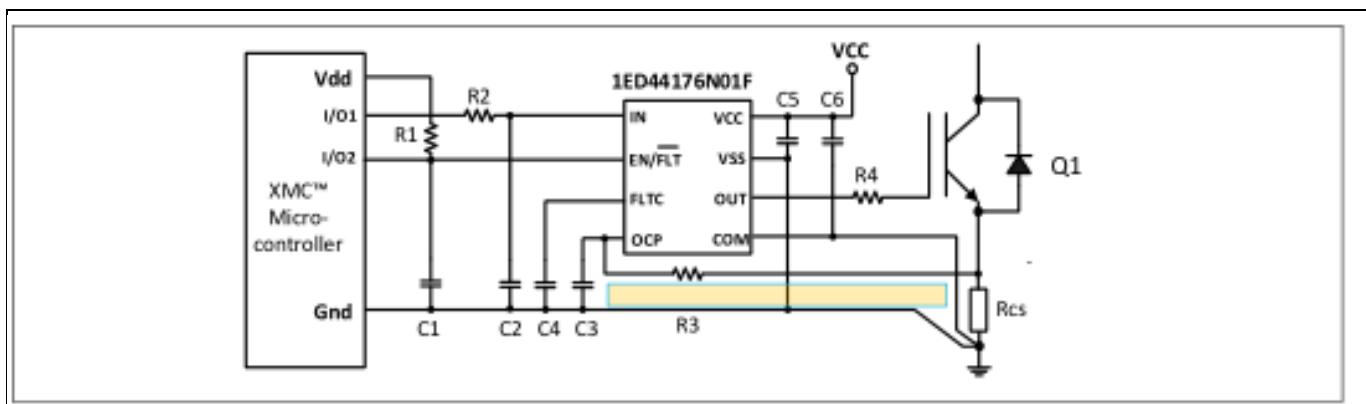


Figure 6 推荐支持 OCP 和 SCP 功能的布局模式

2.4 推荐的旁路电容接线

建议使用两个大约 $1\mu F$ 的低 ESL 陶瓷旁路电容 (C5/C6)，一个 (C5) 接在 VCC 和 VSS 之间连接，另一个 (C6) 接在 VCC 和 COM 之间连接。另外将电容 (C1~C4) 的接地连接到 VSS。最后在 R_{CS} 连接 VSS、COM 和 μ C 信号接地。信号地和电源地在 R_{CS} 端一点连接。另外，还建议尽可能减小驱动器输出回路，如图 7 所示。

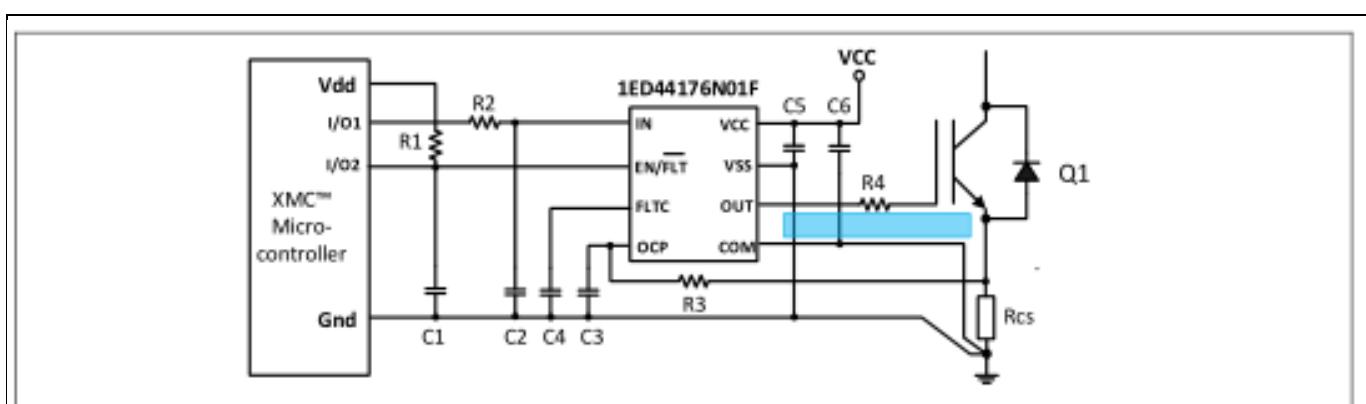


Figure 7 推荐的旁路电容接线

接口电路和布局指南

2.5 推荐的 PCB 布局

正确的 PCB 布局在大电流的快速开关电路中非常重要，可实现器件正常运行及设计的可靠性。不当元件选择及布局可能导致错误的开关、过电压振铃或电路闩锁。

以下为推荐的 PCB 布局：

1. 必须最大限度缩小 PCB 走线环路面积和减小电感。
 - 将 1ED44176No1F 尽量靠近功率开关器件（IGBT/MOSFET）放置。
 - 旁路电容（C5 / C6）尽量靠近 1ED44176No1F 的引脚。
 - 在 1ED44176No1F 芯片下面大面积接地线铺铜可以减小走线电感。
2. 接地层也可用作辐射噪声屏蔽层，并帮助器件散热。
3. 将栅极输出回路接地与输入逻辑接地分开，可避免逻辑输入引脚的噪声耦合。

图 8 为图 7 示意图的 PCB 布局示例。

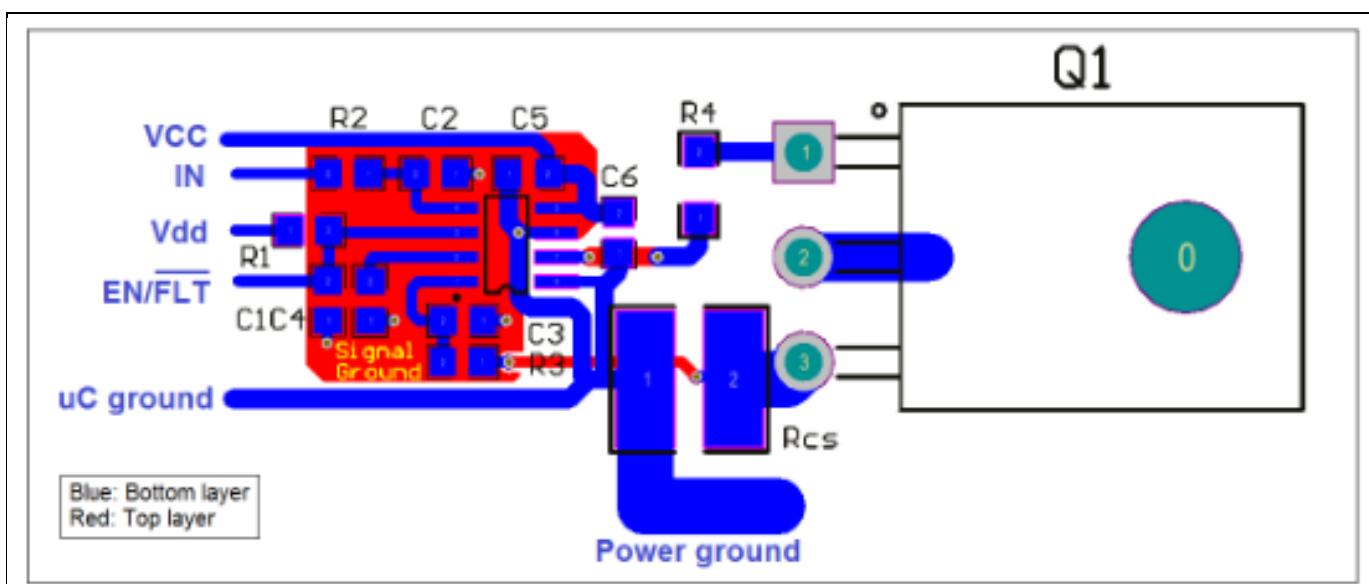


Figure 8 图 7 示意图的 PCB 布局示例

保护功能

3 保护功能

3.1 欠压锁定保护 (UVLO)

1ED44176N01F 在 VCC 引脚供电电路模块上具有内部 UVLO 保护功能。表 5 显示 UVLO 阈值。

加电后，如果 VCC 电压未达到 V_{CCUV+} 阈值，那么，该驱动器无法启动。在工作期间，如果 VCC 偏置电压降低于 V_{CCUV-} 阈值电压，且时间超过 UVLO 滤波时间 (t_{VCCUV})，欠压锁定电路将识别到故障条件并关闭驱动输出（此时无关 IN 输入引脚的状态），同时 EN/\overline{FLT} 内部下拉致低电平状态以通知控制器此故障状态。大约 $2\mu s$ 的内部滤波时间有助于抑制来自 UVLO 电路的噪声，这样，供电引脚避免电压噪声引起的 UVLO 事件。

Table 5 VCC UVLO 阈值电压 (VSS = COM, $T_J = 25^{\circ}C$)

项目	符号	条件	最小值	典型值	最大值	单位
Vcc 供电欠压正向阈值	V_{CCUV+}	在 VCC - VSS 间施加	11.2	11.9	12.7	V
Vcc 供电欠压负向阈值	V_{CCUV-}		10.7	11.4	12.2	
Vcc 欠压保护迟滞电压	V_{CCUVH}		—	0.5	—	

当 VCC 高于 V_{CCUV+} 且长于故障清楚时间 t_{FLTC} 时， EN/\overline{FLT} 变为高电平，OUT 将跟随输入信号 IN。（图 9 显示 UVLO 时间比 t_{FLTC} 要短。）

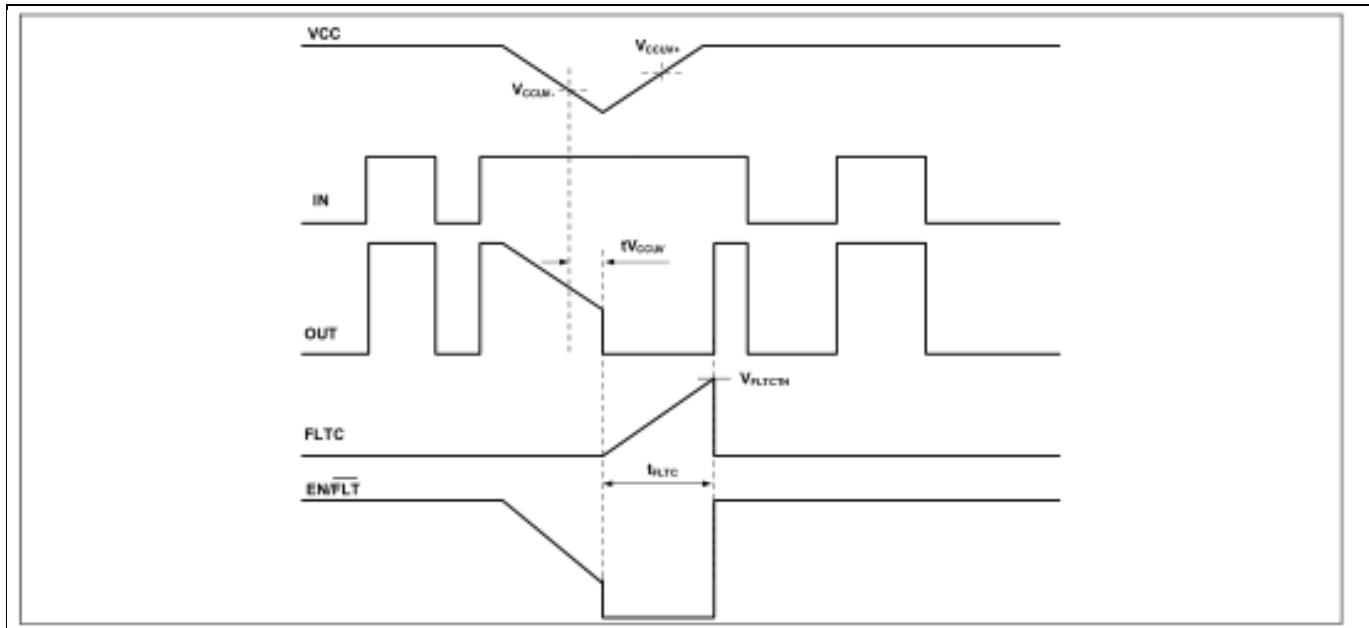


Figure 9 Vcc 欠压保护案例 1

一旦进入 UVLO 模式， EN/\overline{FLT} 保持低电平，直到 t_{FLTC} 结束和 VCC 供电电压高于 V_{CCUV+} 。（图 10 显示 UVLO 时间比 t_{FLTC} 要长。）

保护功能

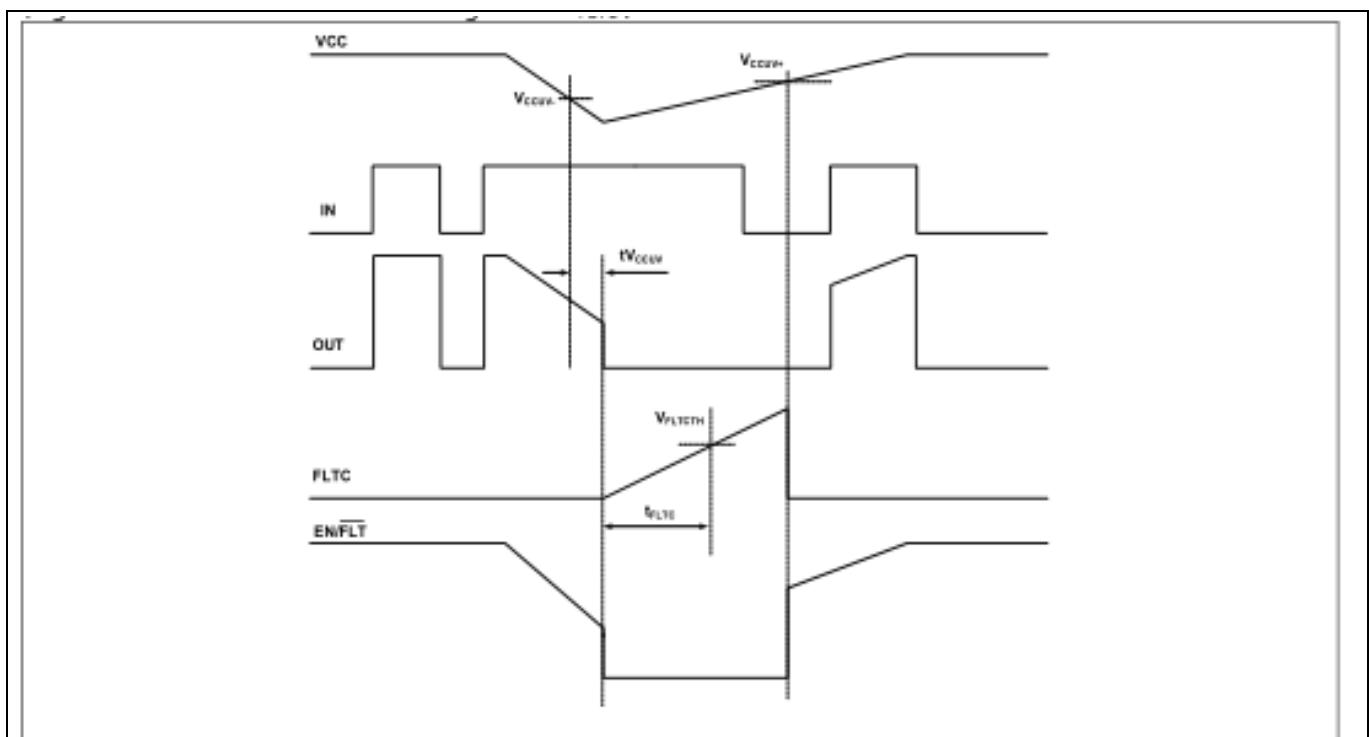


Figure 10 Vcc 欠压保护案例 2

UVLO 保护功能确保只有在驱动电压能完全开通功率器件时 IC 才能工作。如果没有这一功能，外部功率器件可能在低栅极驱动电压下工作，此时功率器件的沟道阻抗很高。这可能导致功率器件内非常高的传导损耗，并可能导致功率器件失效。

1ED44176N01F 的 VCC 供电通常由单个 15 V 电源提供，该电源连接到 VCC 和 VSS 端子。VCC 电源应连接低阻抗电解电容和高频去耦电容来实现良好滤波。

电源上的高频噪声可能导致内部控制电路发生故障并产生错误的故障信号。为避免这些问题，电源上的最大纹波应小于 ± 1 V。由于电流检测电阻上的电压降，1ED44176N01F 的 VSS 端子的电位不同于低边 IGBT 端子的发射极。非常重要的是，所有控制电路和电源都参照 VSS 这个点，而不是低边 IGBT 发射极端子。电路连接不正确，流过检测电阻的附加电流可能导致短路保护功能的不当使用。通常，最佳做法是将公共参考点 (VSS) 作为 PCB 布局中的接地层。

保护功能

3.2 过流保护 (OCP)

3.2.1 OCP 时序图

1ED44176N01F 具有 OC 关闭功能。其内部比较器监测 OCP 引脚电压。如果该电压超过 OCP 阈值电压 (V_{OCTH})，其规格列于表 6，那么故障信号被激活，OUT 关闭。OCP 阈值电压的误差范围为 $\pm 5\%$ ；在系统设计中可保证精确的 OCP。

Table 6 限流阈值电压 ($V_{CC} = 15\text{ V}$, $T_J = 25^\circ\text{C}$)

项目	符号	条件	最小值	典型值	最大值	单位
限流阈值电压	V_{OCTH}	OCP - VSS	475	500	525	mV

IGBT 的最大短路电流与栅极电压有关。栅极电压更高导致短路电流更大。通常，IGBT 的最大过流保护点的设置应低于额定集电极电流的 2 倍。过流保护时序图如图 11 所示。

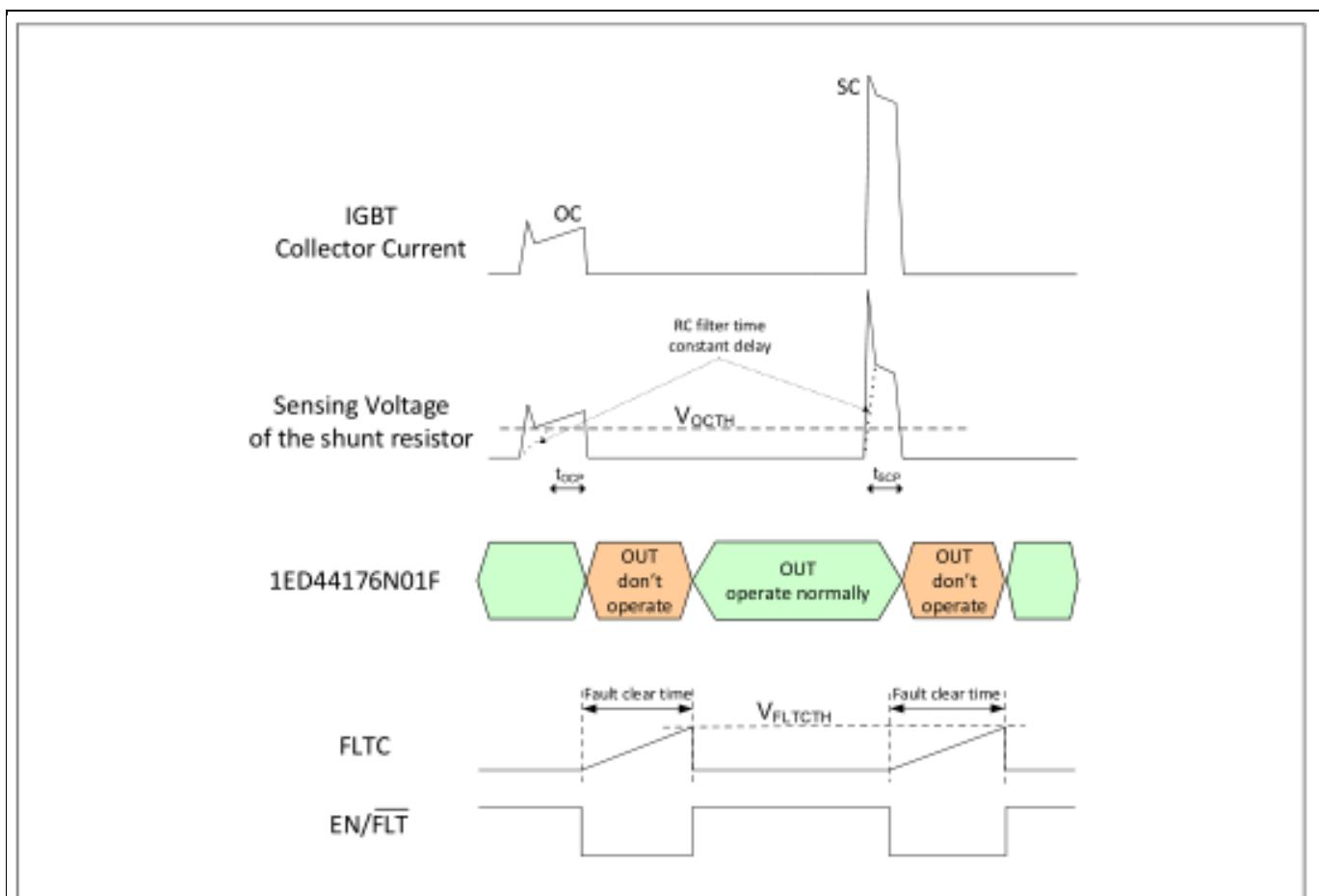


Figure 11 OCP 时序图

保护功能

3.2.2 选择 R_{CS}

R_{CS} 的值按下面的方程式计算：

$$R_{SC} = \frac{V_{OCTH}}{I_{OC}} \quad (1)$$

其中， I_{OC} 是过流 (OC) 检测电平的电流。

考虑 R_{CS} 的容差，过流保护电平的最大值应设置为低于数据手册中的重复峰值集电极电流。

譬如，如果 OCP 为 25 A，那么， R_{CS} 的推荐值计算如下

$$R_{SC(min)} = \frac{0.5}{25} = 20 \text{ m}\Omega$$

对于 R_{CS} 的额定功率，应考虑如下项目：

- 最大负载电流 (I_{rms})
- $T_C=25^\circ\text{C}$ 时的 R_{CS} 值
- 按照制造商的数据手册， $T_C=100^\circ\text{C}$ 时 R_{CS} 的功率降额比
- 安全裕度

R_{CS} 额定功率按如下方程式计算：

$$P_{SC} = \frac{I_{rms}^2 \times R_{SC} \times \text{margin}}{\text{derating ratio}} \quad (2)$$

譬如，如果 $R_{CS} = 20 \text{ m}\Omega$ ：

- 最大负载电流：4 A (rms)
- $T_C=100^\circ\text{C}$ 时 R_{CS} 的功率降额比：80%
- 安全裕度：50%

$$P_{SC} = \frac{4^2 \times 0.02 \times 1.5}{0.8} = 0.6 \text{ W}$$

R_{CS} 适当的额定功率应大于 0.6 W，如 1 W。

考虑到应用中所需的 OCP 电平，应选择高于最小计算值的适当阻值和功率等级的电阻。

保护功能

3.2.3 OCP 延迟时间

OC 检测电路需要内部 OCP 消隐时间 (t_{BLK} , 表 7 显示规格)，以防止噪声引起的 OCP 故障。如果消隐时间不足以抑制噪声，那么就有必要使用外加 RC 滤波器。RC 时间常数通过考虑 IGBT 的噪声持续时间和短路耐受时间能力来确定。

R_{CS} 检测电压通过 RC 滤波器施加到 1ED44176No1F 的 OCP 引脚。OCP 引脚输入电压升至 OCP 正阈值电压的滤波器延迟时间 (t_{FILTER}) 由 RC 滤波器时间常数决定。

此外，还需考虑 OCP 的关闭传播延迟 (t_{OCPDEL} ，从 OCP 发生到输出关闭的时间差)。请参阅表 8。

Table 7 OCP 消隐时间规格

项目	最小值	典型值	最大值	单位
过流保护消隐时间 t_{BLK}	100	180	250	ns

Table 8 OCP 到输出关闭传播延迟规格

项目	最小值	典型值	最大值	单位
OCP 到输出关闭传播延迟 t_{OCPDEL}	—	380	470	ns

因此，从 OCP 信号过 OCP 阈值 (V_{OCTH}) 到 IGBT 关断的总延迟时间为：

$$t_{TOTAL} = t_{FILTER} + t_{OCPDEL} \quad (3)$$

关断传播延迟与电流额定值成反比，因此， t_{TOTAL} 在更大电流条件下会缩短。总延迟必须小于数据手册中 IGBT 的短路耐受时间 (t_{SC})。如果 $t_{SC}=3 \mu s$ ，那么 RC 时间常数应该设置在 $1 \mu s$ 范围内。滤波器元件的推荐值为 $R=680\Omega$ 和 $C=1 \text{ nF}$ 。

保护功能

3.3 故障输出电路和故障清除时间设置

1ED44176N01F 提供专用的故障报告输出引脚 (EN/FLT) 和故障清除时间设定引脚 (FLTC) ；参阅图 12。一旦出现故障情况，EN/FLT 引脚内部下拉至 VSS。

EN/FLT 输出保持低电平状态，直到故障情况清除和故障清除计时器到期。一旦故障清除计时器到期，EN/FLT 引脚电压将回复至外部上拉电压。

通过在 FLTC 与 VSS 之间连接的外部电容 (C_{FLTC}) 对 t_{FLTC} (参阅图 9) 进行设定。

t_{FLTC} 利用如下等式计算：

$$t_{FLTC} = \frac{C_{FLTC} \times V_{FLTC_{TH}}}{I_{FLTC}} \quad (4)$$

其中，V_{FLTC_{TH}} 为故障清除阈值电压 (典型值 2.7 V)，I_{FLTC} 为内部电流源 (典型值 25 μA) 。

t_{FLTCLR} 设置的示例：

如果 C_{FLTC} = 1 nF，那么

$$t_{FLTC} = \frac{1nF \times 2.7V}{25\mu A} = 108\mu s$$

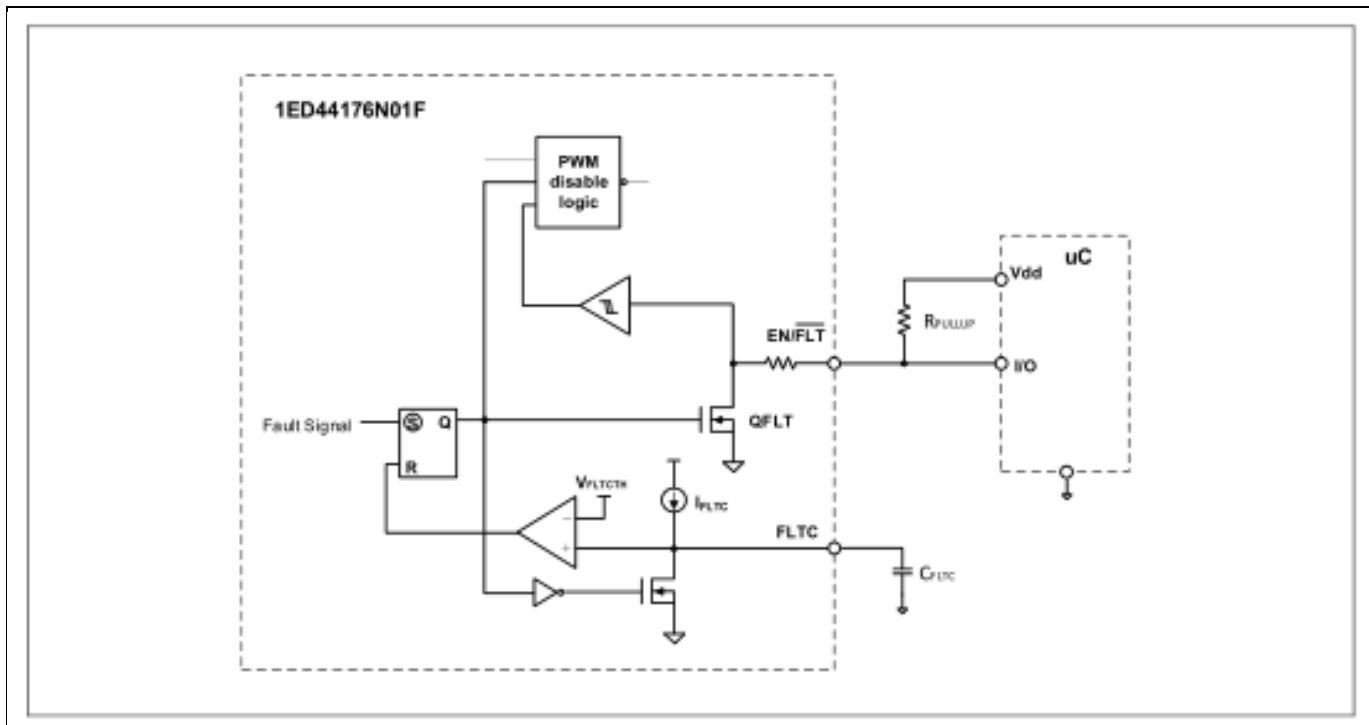


Figure 12 故障输出电路图和故障清除时间设置

保护功能

3.4 使能输入电路

1ED44176No1F 提供使能功能，可以关闭或使能输出。当 EN/\overline{FLT} 被拉高（引脚电压大于 V_{ENH} ）时，输出端口能正常工作，拉低 EN/\overline{FLT} （引脚电压低于 V_{ENL} ），输出被禁用。使能功能未被锁定。参阅表 9 和图 13 中阈值电压 V_{ENH} 和 V_{ENL} 。

Table 9 EN/\overline{FLT} 输入阈值电压 ($V_{CC} = 15\text{ V}$, $T_J = 25^\circ\text{C}$)

项目	符号	条件	最小值	典型值	最大值	单位
逻辑“1”输入电压 (EN/\overline{FLT})	V_{ENH}	$EN/\overline{FLT} - V_{SS}$	1.7	2.1	2.5	V
逻辑“0”输入电压 (EN/\overline{FLT})	V_{ENL}		0.8	1	1.2	V

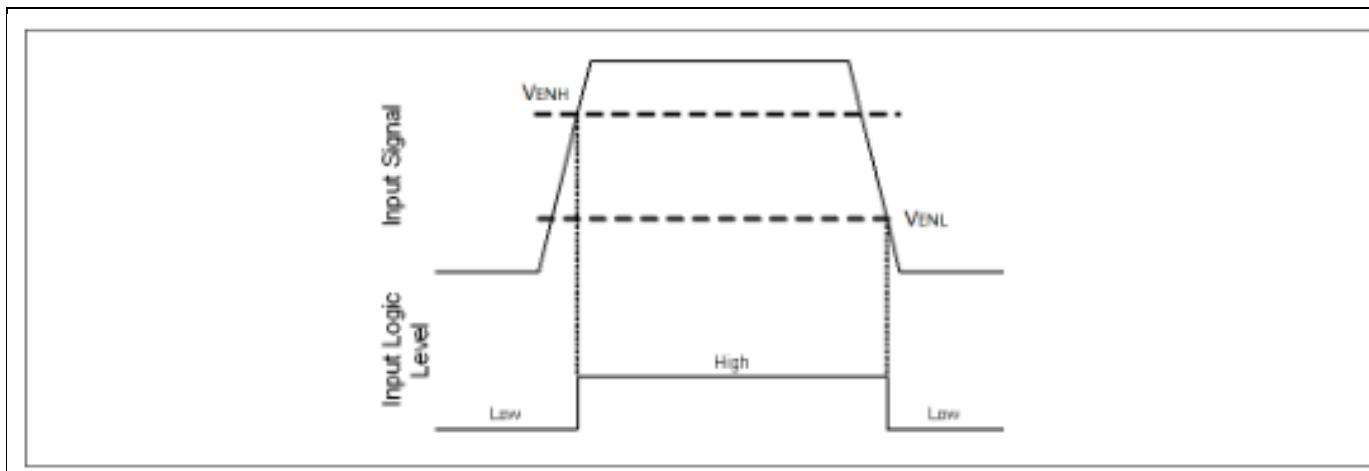


Figure 13 使能输入阈值

1ED44176No1F 的输入 (IN)、输出 (OUT) 与使能 (EN/\overline{FLT}) 信号之间的关系如图 14 所示。

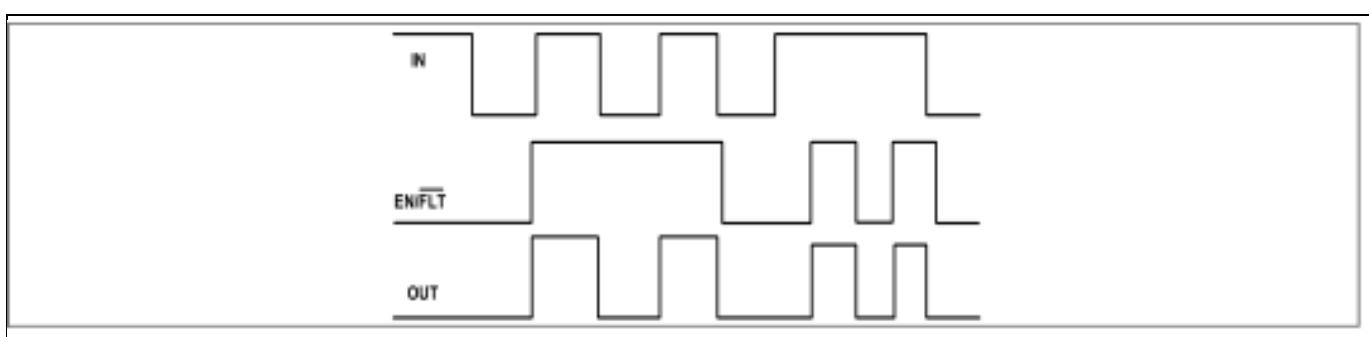


Figure 14 输入/输出/使能引脚时序图

从图 15 看出，我们可以看到与该器件相关的两个时序参数 (t_{DISA} 和 t_{EN}) 的定义。 t_{DISA} 为从使能信号下拉至输出关闭的延迟时间。 t_{EN} 为从使能信号上拉到输出高电平（当输入为高电平时）的延迟时间。请参阅表 10。由于此引脚的传输延迟很短， EN/\overline{FLT} 引脚可用作另一个输入端。

保护功能

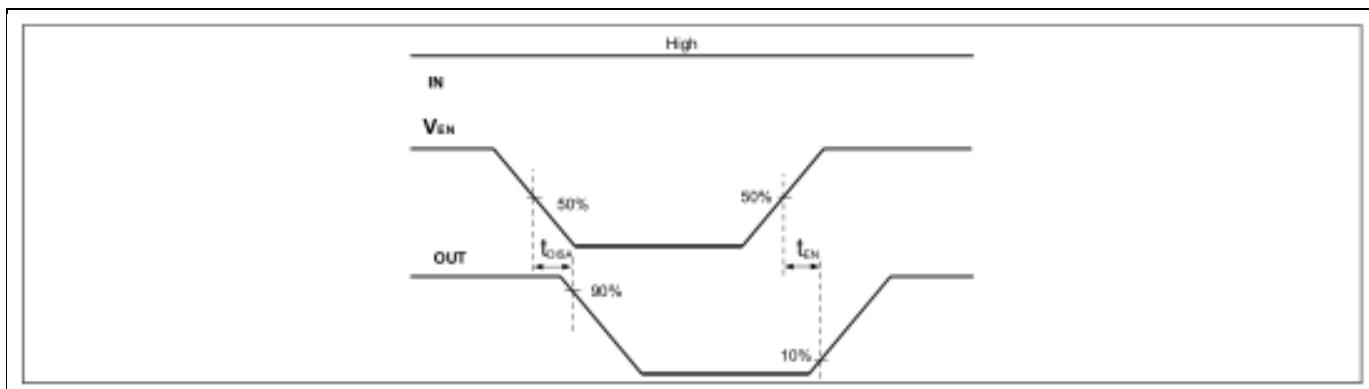


Figure 15 EN 引脚开关时间波形

Table 10 使能和禁用延迟时间规格

项目	最小值	典型值	最大值	单位
使能传播延迟 t_{DISA}	—	50	95	ns
禁用传播延迟 t_{EN}	—	50	95	

驱动能力

4 驱动能力

4.1 Io+和 Io-

当 1ED44176N01F 用于驱动 PFC 功率开关时，如 IGBT，1ED44176N01F 的开通电流设计成小于关断电流，以优化开关损耗与开关速度引起的 EMI 之间的平衡（参阅表 11）。这意味着，如果使用相同的栅极电阻，则开关的开启速度低于关闭速度。

Table 11 表 11 Io+和 Io- (VCC = 15 V, TJ = 25°C)

项目	符号	条件	最小值	典型值	最大值	单位
拉电流输出短路脉冲电流	Io+	$V_o = 0 \text{ V}$ $PW \leq 10 \mu\text{s}$	0.56	0.8	—	A
灌电流输出短路脉冲电流	Io-	$V_o = 15 \text{ V}$ $PW \leq 10 \mu\text{s}$	1.23	1.75	—	

推荐的相关产品

5 推荐的相关产品

对于有源功率因数校正电路应用，1ED44176No1F 能驱动来自英飞凌的最大 50 A/650 V 的 IGBT，频率能达到 50 kHz，其额定功率最大到 2 kW。如果相关应用需要更高频率，那么，英飞凌的 CoolMOS™ C7 是个不错的选择。表 12、表 13 和表 14 推荐在 PFC 应用中使用的英飞凌 IGBT、CoolMOS™ 和快恢复二极管等。表 15 显示英飞凌支持集成 PFC 级的 CIPOS™ Mini IPM。

Table 12 英飞凌的 TRENCHSTOP™ 3 IGBT 和 TRENCHSTOP™ 5 IGBT

部件编号	电压电平	类型	封装	IC @ 100° C 最大值	IC @ 25° C 最大值
IKFW40N60DH3E	600 V	IGBT + 二极管	PG-T0247-3-AI		34 A
IKFW50N60DH3E	600 V	IGBT + 二极管	PG-T0247-3-AI		40 A
IKFW60N60DH3E	600 V	IGBT + 二极管	PG-T0247-3-AI		53 A
IKW30N65H5	650 V	IGBT + 二极管	PG-T0247-3	35 A	55 A
IKW40N65H5	650 V	IGBT + 二极管	PG-T0247-3	46 A	74 A
IKW50N65H5	650 V	IGBT + 二极管	PG-T0247-3	56 A	80 A

了解更多选项，敬请访问：www.infineon.com/IGBT

Table 13 英飞凌的 CoolMOS™ C7 超结 MOSFET

部件编号	电压电平	封装	RDS (on)	ID @ 25°C 最大值	ID, 脉冲@ 25°C 最大值
IPW(Z)65R019C7	650 V	PG-T0 247-3 (4)	19 mΩ	75 A	496 A
IPW(Z)65R045C7	650 V	PG-T0 247-3 (4)	45 mΩ	46 A	212 A
IPW(Z)65R065C7	650 V	PG-T0 247-3 (4)	65 mΩ	33 A	145 A
IPW(Z)65R095C7	650 V	PG-T0 247-3 (4)	95 mΩ	24 A	100 A
IPW65R125C7	650 V	PG-T0 247	125 mΩ	18 A	75 A
IPW65R190C7	650 V	PG-T0 247	190 mΩ	13 A	49 A

了解更多选项，敬请访问：www.infineon.com/MOSFET

Table 14 表 14 英飞凌 RAPID 1 二极管

部件编号	电压电平	封装	VF @ 25°C 最大值	IF @ 100°C 最大值	IF @ 25°C 最大值
IDW30E65D1	650 V	PG-T0247-3	1.7 V (IF=30 A)	30 A	60 A

推荐的相关产品

IDW40E65D1(E)	650 V	PG-T0247-3 (-AI)	1.7 V (IF=40 A)	40 A	80 A
IDW60C65D1	650 V	PG-T0247-3	1.7 V (IF=30 A)	30 A	80 A
IDW80C65D1	650 V	PG-T0247-3	1.7 V (IF=40 A)	40 A	80 A

了解更多选项，敬请访问：www.infineon.com/rapiddiodes

推荐的相关产品

Table 15 表 15 英飞凌支持集成 PFC 级的 CIPOS™ Mini IPM

部件编号	电压电平	类型	封装	IC @ 25° C 最大值 (逆变 器 IGBT)	PFC 工作频率
IFCM15S6oGD	600 V	PFC 和三相逆 变器	Mini DCB	15 A	20 kHz
IFCM15P6oGD	600 V	PFC 和三相逆 变器	Mini DCB	15 A	40 kHz
IFCM10S6oGD	600 V	PFC 和三相逆 变器	Mini DCB	10 A	20 kHz
IFCM10P6oGD	600 V	PFC 和三相逆 变器	Mini DCB	10 A	40 kHz

了解更多选项，敬请访问：www.infineon.com/IPM

参考文献

6 参考文献

[1] [1] 1ED44176N01F 数据手册，1.0 版

修订记录

修订记录

Document version	Date of release	Description of changes
1. 0	2018 年 5 月 15 日	第一版本

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2018-11-6

Published by

Infineon Technologies AG
81726 Munich, Germany

© 2018 Infineon Technologies AG.
All Rights Reserved.

Do you have a question about this document?

Email: erratum@infineon.com

Document reference
AN2018-03-CN

重要提示

本应用指南所载信息仅作为产品实施的提示，在任何情况下均不得被视为对产品的某项功能、条件或质量的表述或保证。在实施该产品之前，本应用指南的接受者必须在实际应用中验证在此给出的任何功能及其他技术信息。英飞凌特此声明，对于本应用指南中提供的所有信息，不承担任何形式的任何保证和责任（包括但不限于不侵犯任何第三方知识产权的保证）。

本文所载数据仅供接受过技术培训的工作人员使用。客户技术部门有责任评估产品是否适合预期应用，以及本文中有关此类应用的产品信息是否完整。

若需获得有关本产品、技术、交付条款和条件及价格的更多信息，请联系距离您最近的英飞凌办事处（www.infineon.com）。

请注意，本产品不符合美国汽车电子委员会 AEC Q100 或 AEC Q101 文件的标准。

警告

由于技术要求，产品可能包含有害物质。若需了解相关物质的类型，请联系距离您最近的英飞凌办事处。

除非得到由英飞凌授权代表签署的书面文件的明确同意，否则不得将英飞凌产品用于任何产品失效或产品使用可导致人身伤害的应用。