アプリケーション・ノート AN-1091

IR社のBGA、LGAパッケージに対する プリント回路基板のビア設計例

Kevin Hu, International Rectifier

目次

頁

はじめに 2

テスト・カードの設計例 2

熱的な実験 3

信頼性試験と故障解析 4

まとめ 5

このアプリケーション・ノートは、インターナショナル・レクティファイアー (IR) 社のBGAパッケージまたはLGAパッケージのデバイスを実装するときのプリント回路基板のパッド内ビアの設計について解説しています。熱特性の利点やパッド内にビアを設けるときの信頼性試験技術も含まれています。

©インターナショナル・レクティファイアー・ジャパン
この文献の無断複製・転載を禁じます。

IR 社の BGA、LGA パッケージに対する プリント回路基板のビア設計例

Kevin Hu, International Rectifier

はじめに

インターナショナル・レクティファイアー（IR）社のボール・グリッド・アレー（BGA）パッケージに収めたデバイスとランド・グリッド・アレー（LGA）パッケージに収めたデバイスは、高性能な小型デバイス向けに設計されており、効率が高く、信頼性の高い動作を提供します。高性能化を実現するためには、プリント回路基板のビアの設計が重要です。

IR 社のアプリケーション・ノート AN-1028 [1]と AN-1029 [2]では、IR 社の BGA デバイスと LGA デバイスを使用する際のプリント回路基板のビアに対する推奨事項について説明しました。この 2 つのアプリケーション・ノートでは、デバイスからの放熱を助けるために、デバイスの近傍と直下にできるだけ多くのビアを配置することを推奨しました。

この推奨事項は、ビアがランド・パッド内に配置されていない設計に対するものです。しかし、熱特性をさらに向上するため、ビアをプリント回路基板のランド・パッド内に配置することが望しいことがあります （パッド内ビア）。この場合について、このアプリケーション・ノートで説明します。

1.0 テスト･カードの設計例

理論的には、プリント回路基板にビアを追加するほど熱特性は向上します。しかし、Lang と Wu [3]の研究によれば、はんだパッド内にビアを配置しても熱特性の向上はほとんど得られないことが示されています。

IR 社のパワー・デバイスのはんだパッドにビアを追加することによる熱特性の改善を評価するために、4 枚のテスト・カードを試作しました。表 1 にこの 4 つの設計例を示します。テスト・カードのビアはすべてスルーホール・ビアです。テスト・カードはすべて、同じ厚さと寸法を持つ 4 層の 1 オンス（1 オンスは 35 µm）のカードです。

設計例	パッド内ビア	ビアのドリル・ホール	ビア壁	ビア・キャプチャ・ランド	ビア・ピッチ
1	なし	13 ミル	1 ミル	25 ミル	36 ミル
2	あり	10 ミル	1 ミル	18 ミル	25 ミル
3	あり	15 ミル	1 ミル	27 ミル	60 ミル
4	あり	20 ミル	1 ミル	32 ミル	72 ミル

表1 テスト･カードの設計例 (1 ミルは 0.0254mm)

これらのテスト・カードは、IR 社のマルチチップ・モジュール（iP2003）のレイアウトを使って設計しました。図 1 に、はんだパッド内にビアを設けない設計例を示します。この設計例でのビアは、13 ミルの穴と直径 25 ミルのビア・キャプチャ・ランドを備えています。図 2 に、はんだパッド内に最大数の 10 ミル・ビア（10 ミルの穴のビア）を備えた設計例を示します。図 2 の設計例を使って、はんだパッド領域内に最大数のビアを持つ場合の熱特性の改善効果を調べました。

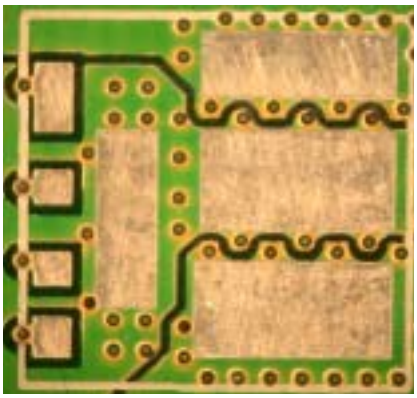


図1 パッド内ビアがないテスト･カードの設計例

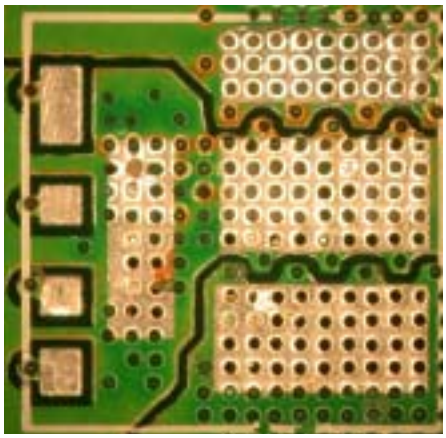


図2　パッド内に 10 ミル･ビアを最大数配置したテスト･カードの設計例

2.0 熱的な実験

熱的な実験を行うため、デバイス（iP2003）をテスト・カードに実装しました。熱試験は、室温 23℃で自然空冷状態で行いました。すべてのデバイスを f_{SW} ＝ 1MHz、VI_N ＝ 12V、I_{OUT} ＝ 20A の同じ条件で動作させました。表 2 が、4 種類のテスト・カード設計例に対する定常状態の熱試験結果です。この結果は、パッド内ビアが接合温度を 3℃～5℃下げるのに役立つことを示しています。ただし、はんだパッド領域内のビアの大きさによって、結果はほとんど変わりませんでした。

設計例	パッド内ビア	電力損失 P_{loss}	接合温度 $T_{junction}$	$(T_{junction} - T_{ambient}) / P_{loss}$
1	ビアなし	5.80W	104.8℃	14.1℃／W
2	10 ミル・ビア	5.65W	100.1℃	13.6℃／W
3	15 ミル・ビア	5.79W	102.7℃	13.8℃／W
4	20 ミル・ビア	5.61W	99.7℃	13.7℃／W

表 2　熱試験の結果

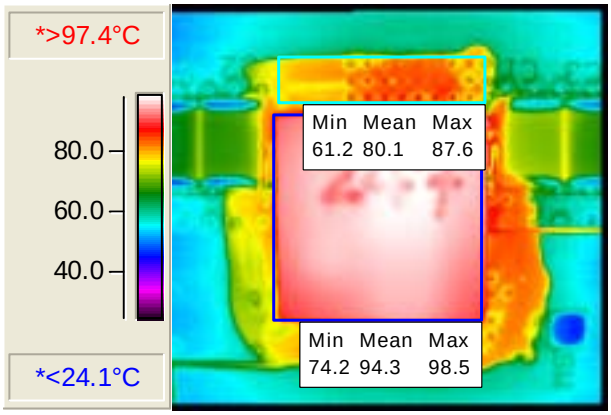


図3　パッド内ビアがないテスト･カードの赤外線画像

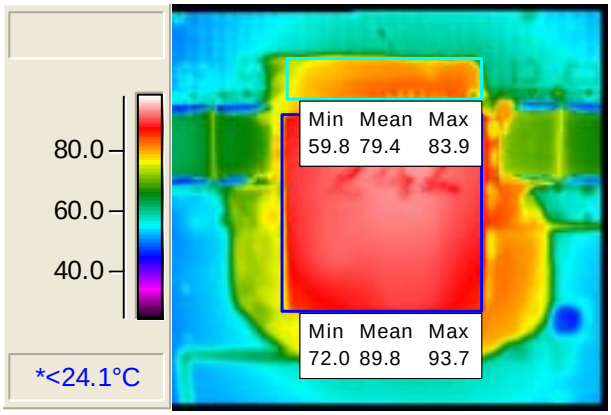


図4　パッド内に 10 ミル･ビアがあるテスト･カードの赤外線画像

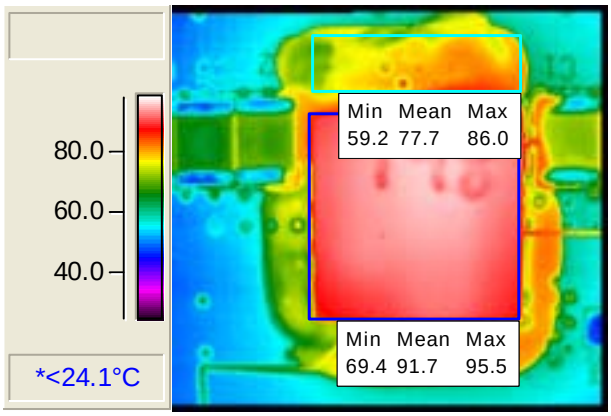


図5　パッド内に 15 ミル･ビアがあるテスト･カードの赤外線画像

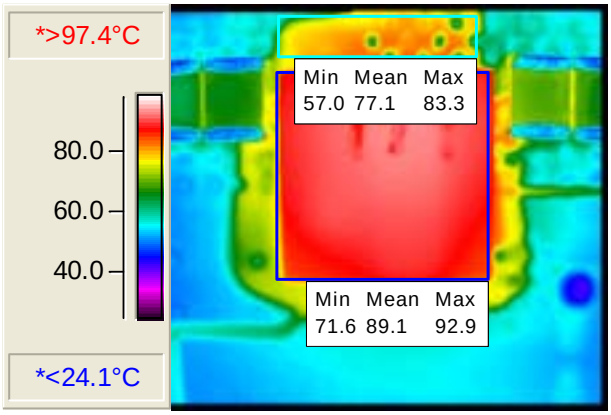


図6　パッド内に 20 ミル･ビアがあるテスト･カードの赤外線画像

3.0 信頼性試験と故障解析

パッド内ビアの設計が信頼性問題を発生させるか否かをチェックするため、iP2003 を実装した 4 種類すべてのテスト・カードを温度サイクル（T／C）・チャンバ内で試験しました。試験の条件は－40℃～125℃です。

一般に、デバイスの電力損失はデバイスとテスト・カードとの間のはんだ接続品質に敏感です。従って、1000 サイクルの温度サイクル試験の後に、電気的試験を行ってデバイスの電力損失をチェックしました。

その結果、4 種類の設計例に、検知し得る特性差は認められませんでした。表 3 に、1000 サイクルの温度サイクル試験後の、各設計例の平均デバイス電力損失と電力損失の変化量のパーセント値を示します。1000 サイクルの温度サイクル試験後のデバイス状態は寿命末期の状態を示しています。この状態で、4 種類の設計例の間の差が、誤差余裕の範囲内に入っていることが読み取れます。

設計例	パッド内ビア	温度サイクル試験後の電力損失 P_{loss}	損失の変化量 P_{loss}
1	ビアなし	9.18W	1.76%
2	10 ミル・ビア	9.10W	1.34%
3	15 ミル・ビア	9.05W	1.25%
4	20 ミル・ビア	9.03W	1.51%

表3　温度サイクル試験後の電力損失

温度サイクル試験を 2000 サイクルまで増やした後、デバイスを実装したテスト・カードにX線検査と断面検査を実施して、各テスト・カード設計例のはんだ接続品質をチェックしました。

X線検査結果は、デバイスとテスト・カードとの間のはんだ接続のはんだ空洞の割合がパッド内ビアであるか否かにかかわらず、ほぼ等しいことを示しています。断面検査でも、大きな差は認められませんでした。

4 種類の設計例で、はんだ接続の割れや空洞も認められませんでした。4 種類の設計例のはんだ接続は、図 7～図 9 に示すように非常に均一でした。パッド内ビアを採用した設計例でのはんだ接続の厚さは、パッド内ビアを採用しない設計例に比べてわずかかに薄くなっています。図 7 と図 8 に、はんだパッド内にそれぞれ 20 ミルのビアと 10 ミルのビアを持つはんだ接続の断面図を示します。はんだ接続は非常に均一で、極くわずかのはんだがビアに流入していることが分かります。図 9 に、4 種類のテスト・カード設計例すべてに見られるはんだ接続の代表的な断面図を示します。

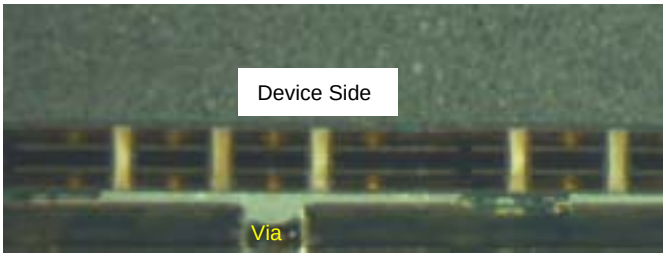


図7　パッド内に 20 ミルのビアがあるときのはんだ接続

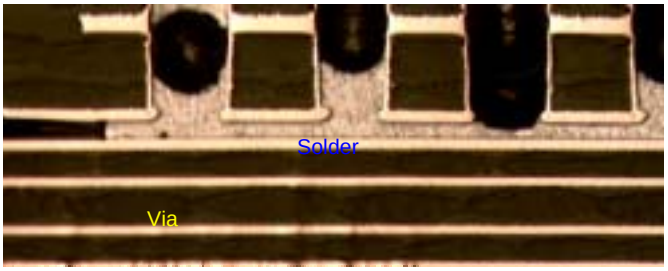


図8　パッド内に 10 ミルのビアがあるときのはんだ接続

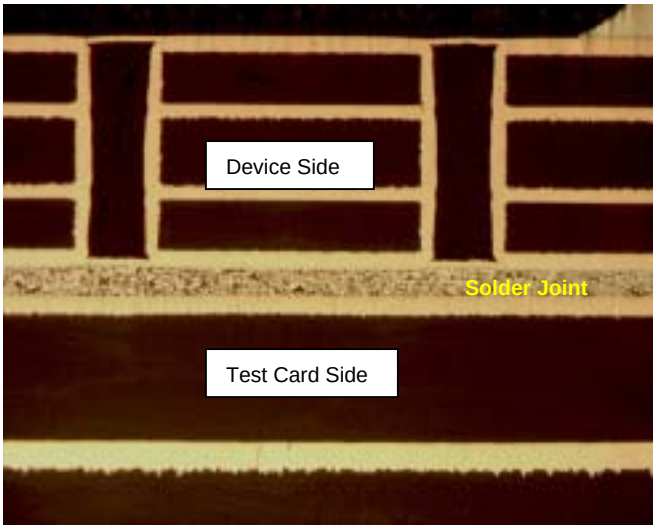


図9 各種設計例の標準的な接続

4.0 まとめ

このアプリケーション・ノートでは、IR 社の BGA デバイスと LGA デバイスを実装するための、パッド内ビアを採用したプリント回路基板の設計について説明しました。

BGA デバイスの場合、はんだボールの直下にスルーホール・ビアを設けることは推奨できません。LGA デバイスの場合、自然空冷条件下で、はんだパッド内にビアを持たない設計例に比べて、パッド内ビアを採用した設計例の熱特性は少し改善されます。デバイスに強制空冷を行う場合には、さらに熱特性の改善が見込まれます。

異なる大きさのビアを持つパッド内ビアの設計例の間には大きな熱特性の差はありませんでした。発熱が問題にならない場合には、パッド内ビアを使用しない方がよいでしょう。パッド内ビアの使用が強く望まれる場合は、パッド内にキャップ付きビアを使ってください。さらに、キャップ付きビアの使用が不可能な場合にのみ、スルーホールのパッド内ビアを使ってください。

実験結果は、スルーホールのパッド内ビアの設計例とパッド内ビアを採用しない設計例との間に電気的特性や信頼性に違いがないことを示しています。極くわずかのはんだがビアに流入することが認められますが、はんだパッド内にスルーホール・ビアを使う場合は、最小厚 6 ミルのステンシルを使ってはんだ接続の萎縮を防止するようにしてください。

参考文献

[1] Kevin Hu, Recommended Design, Integration and Rework Guidelines for International Rectifier's BGA and LGA Packages, International Rectifier Application Note AN-1028.
日本語は「IR 社の BGA と LGA、プリント回路基板の設計、実装、リワーク推奨例」。
[2] David Jauregui, Optimizing a PCB Layout for an iPowIR Technology Design, International Rectifier Application Note AN-1029.
日本語は「iPOWIR 製品実装のためのプリント基板設計法」。
[3] Dennis Lang and Chung-Lin Wu, Impact of Vias on Printed Circuit Board Thermal Performance, IMAPS, Nov. 2004.