Never stop thinking

8 位

XC886/888CLM

8 位单片微控制器

数据手册

V1.2 2009-07

Microcontrollers

Edition 2009-07

Published by
Infineon Technologies AG
81726 Munich, Germany

© 2010 Infineon Technologies AG
All Rights Reserved.

Legal Disclaimer

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics. With respect to any examples or hints given herein, any typical values stated herein and/or any information regarding the application of the device, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation, warranties of non-infringement of intellectual property rights of any third party.

Information

For further information on technology, delivery terms and conditions and prices, please contact the nearest Infineon Technologies Office (**www.infineon.com**).

Warnings

Due to technical requirements, components may contain dangerous substances. For information on the types in question, please contact the nearest Infineon Technologies Office.

Infineon Technologies components may be used in life-support devices or systems only with the express written approval of Infineon Technologies, if a failure of such components can reasonably be expected to cause the failure of that life-support device or system or to affect the safety or effectiveness of that device or system. Life support devices or systems are intended to be implanted in the human body or to support and/or maintain and sustain and/or protect human life. If they fail, it is reasonable to assume that the health of the user or other persons may be endangered.

Never stop thinking

8 位

XC886/888CLM

8 位单片微控制器

数据手册

V1.2 2009-07

Microcontrollers

XC886/888 数据手册

版本信息：V1.2，2009-07

先前的版本：V1.0, V1.1	
页	**内容（对上一版本的主要修正）**
从 V1.1 2009-01 更新至 V1.2 2009-07	
95	增加关于 LIN 波特率检测的注解。
97	更新 SSC 框图中的 RXD 从控线。
113	电气参数对于所有产品有效，删去先前的不包括 ROM 产品的注解。
121	更新 ADC 误差参数的符号。
124	更新 ROM 产品的供电电源的电流参数。
131	更新片上振荡器短期偏差的测试条件。

商标

C166™，TriCore™ 和 DAVE™ 均为英飞凌科技股份有限公司持有的商标。

期待您的指正

本文档中如有不当、错误及遗漏之处，敬请批评指正，以便我们不断改进文档的质量。请将您的建议（以及该文档的相关参考资料）发送至：
mcdocu-chinesecomments.XIY@infineon.com

声明：本文档是基于英文版本的翻译，如出现与英文数据手册不符之处，请以英文数据手册为主。

目录：

1 特性总结 4
2 通用器件信息 8
2.1 框图 8
2.2 逻辑符号 9
2.3 引脚配置 10
2.4 引脚定义和功能 12
3 功能描述 21
3.1 处理器结构 21
3.2 存储器结构 22
3.2.1 存储器保护策略 23
3.2.2 特殊功能寄存器保护 24
3.2.3 位保护方案 31
3.2.4 XC886/888 寄存器概述 33
3.3 Flash存储器 60
3.3.1 Flash Bank分区 61
3.3.2 P-Flash并行读取 62
3.3.3 Flash的编程宽度 63
3.4 中断系统 64
3.4.1 中断源 64
3.4.2 中断源和中断向量 70
3.4.3 中断优先级 72
3.5 并行端口 73
3.6 内嵌电压调节器的电源系统 76
3.7 复位控制 77
3.7.1 模块复位行为 79
3.7.2 启动方案 80
3.8 时钟产生单元 80
3.8.1 推荐的外部振荡器电路 82
3.8.2 时钟管理 83
3.9 省电模式 85
3.10 看门狗定时器 86

3.11 乘法/除法单元 89
3.12 CORDIC协处理器 90
3.13 UART和UART1 91
3.13.1 波特率发生器 92
3.13.2 使用定时器T1 产生波特率 94
3.14 正常分频模式（8 位自动重载定时器） 94
3.15 LIN协议 95
3.15.1 LIN 报文头发送 96
3.16 高速同步串行接口 96
3.17 定时器T0 和定时器T1 98
3.18 定时器T2 和T21 99
3.19 捕获/比较单元 6 100
3.20 控制器局域网络（MultiCAN） 102
3.21 模数转换器 104
3.21.1 ADC的时钟方案 104
3.21.2 转换时序 106
3.22 片上调试支持 107
3.22.1 JTAG ID寄存器 108
3.23 芯片ID编号 109
4 电气参数 113
4.1 常规参数 113
4.1.1 参数解读 113
4.1.2 绝对最大额定参数 113
4.1.3 工作条件 114
4.2 直流参数 115
4.2.1 输入/输出特性 115
4.2.2 电源阈值特性 120
4.2.3 ADC特性 121
4.2.4 电源电流 124
4.3 AC参数 127
4.3.1 测试波形 127
4.3.2 输出上升/下降时间 128
4.3.3 上电复位和PLL时序 129

4.3.4 片上振荡器特性 131
4.3.5 由外部时钟驱动XTAL1 132
4.3.6 JTAG时序 133
4.3.7 SSC主模式时序 136
5 封装和质量声明 137
5.1 封装参数 137
5.2 封装图 138
5.3 质量声明 140

8 位单片微控制器

1 特性总结

XC886/888 的主要特性总结如下：

- 高性能 XC800 内核
  - 和标准 8051 处理器兼容
  - 2 个时钟的机器周期结构（快速无等待内存访问）
  - 双数据指针
- 片内存储器
  - 12 KB Boot ROM
  - 256 B RAM
  - 1.5 KB XRAM
  - 24/32 KB Flash；或

    24/32 KB ROM，外加 4 KB Flash（包括存储器保护策略）
- I/O 端口 3.3 V 或 5.0 V 供电；内核逻辑电路 2.5 V 供电（由嵌入式电压调节器产生）

（更多特性见下页）

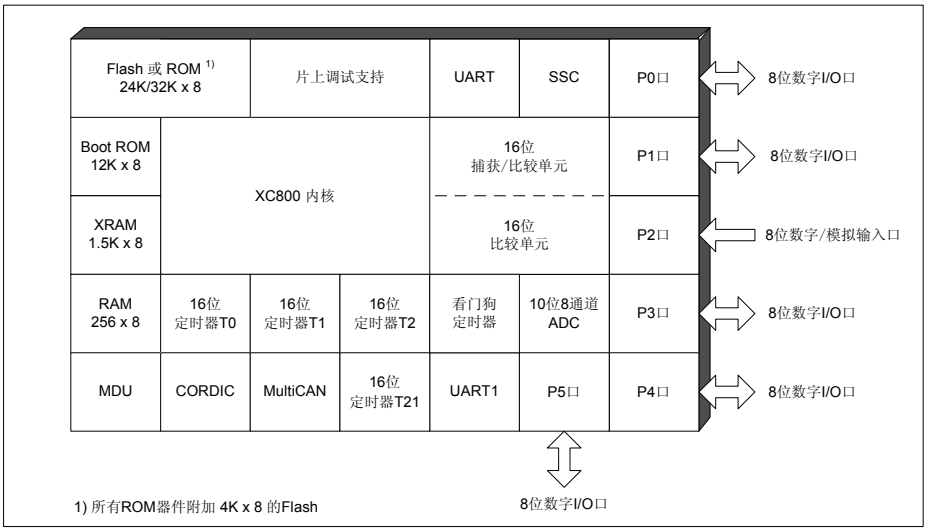


图 1　　XC886/888 功能单元

特性：（续上页）

- 上电复位
- 内核电压压降检测
- 片内振荡器（OSC）和锁相环（PLL）产生时钟
  - PLL 失锁检测
- 省电模式
  - 低速模式
  - 空闲模式
  - 掉电模式，可通过 RXD 或 EXINT0 唤醒系统
  - 每个外设均由时钟门控制
- 可编程 16 位看门狗定时器（WDT）
- 六个端口
  - 多达 48 个数字 I/O
  - 8 个数字/模拟输入
- 8 通道、10 位 ADC
- 四个 16 位定时器
  - 定时器 T0 和定时器 T1（T0 和 T1）
  - 定时器 T2 和定时器 T21（T2 和 T21）
- 专门用于算术运算的乘法/除法单元（MDU）
- 支持浮点和 MDU 计算的软件库
- CORDIC 协处理器，支持三角函数、双曲和线性函数计算
- 具有 2 个节点、32 个报文对象的 MultiCAN 模块
- 产生 PWM 信号的捕获/比较单元（CCU6）
- 两个全双工串行接口（UART 和 UART1）
- 同步串行通道（SSC）
- 片上调试支持
  - 1 KB 监控器 ROM（12 KB Boot ROM 的一部分）
  - 64 B 监控器 RAM
- 封装
  - PG-TQFP-48
  - PG-TQFP-64
- 温度范围 T_A：
  - SAF（-40 至 85˚C）

– SAK（-40 至 125˚C）

XC886/888 衍生器件

XC886/888 产品家族包含多种具有不同配置、不同程序存储器容量、不同封装以及不同温度和质量等级（汽车或工业级）的器件，为不同的应用需求提供了经济合算的解决方案。

XC886/888 的各种器件配置总结见 **表 1**。每种配置都可采用两种封装形式。

- TQFP-48，用 XC886 表示；
- TQFP-64，用 XC888 表示。

表 1　　器件配置

器件名称	CAN 模块	LIN BSL 支持	MDU 模块
XC886/888	无	无	无
XC886/888C	有	无	无
XC886/888CM	有	无	有
XC886/888LM	无	有	有
XC886/888CLM	有	有	有

注：对于支持 LIN BSL 的衍生产品，只能使用 LIN BSL（无论 CAN 模块是否可用）。

选择不同的器件配置和封装，可组合出 10 种器件类型。根据器件类型、程序存储器容量、电源电压、工作温度和质量等级（汽车或工业级）的不同，每种器件又被细分为更多类型，总结见 **表 2**。

表 2　　产品类型列表

产品类型	器件类型	程序存储器 (KB)	电源电压 (V)	温度范围 (°C)	质量等级
SAK-XC886*/888*-8FFA 5V	Flash	32	5.0	-40 - 125	汽车级
SAK-XC886*/888*-6FFA 5V	Flash	24	5.0	-40 - 125	汽车级
SAF-XC886*/888*-8FFA 5V	Flash	32	5.0	-40 - 85	汽车级

特性总结

产品类型	器件类型	程序存储器 (KB)	电源电压 (V)	温度范围 (°C)	质量等级
SAF-XC886*/888*-6FFA 5V	Flash	24	5.0	-40 - 85	汽车级
SAF-XC886*/888*-8FFI 5V	Flash	32	5.0	-40 - 85	工业级
SAF-XC886*/888*-6FFI 5V	Flash	24	5.0	-40 - 85	工业级
SAK-XC886*/888*-8FFA 3V3	Flash	32	3.3	-40 - 125	汽车级
SAK-XC886*/888*-6FFA 3V3	Flash	24	3.3	-40 - 125	汽车级
SAF-XC886*/888*-8FFA 3V3	Flash	32	3.3	-40 - 85	汽车级
SAF-XC886*/888*-6FFA 3V3	Flash	24	3.3	-40 - 85	汽车级
SAF-XC886*/888*-8FFI 3V3	Flash	32	3.3	-40 - 85	工业级
SAF-XC886*/888*-6FFI 3V3	Flash	24	3.3	-40 - 85	工业级

注：在上表中，用星号（）表示 **表 1** 中不同的器件名。XC886/888 系列也可为用户提供相应的ROM器件。*

注：对于支持 LIN BSL 的衍生产品，只能使用 LIN BSL（无论 CAN 模块是否可用）。

由于文中的描述是针对所有衍生产品的，因此有些描述对特定的产品可能不适用。为了简化起见，在整个文档中将所有衍生产品统称为 XC886/888。

定购信息

英飞凌微控制器的定购码为用户提供了特定产品的准确参考信息。定购码包含以下信息：

- 衍生产品本身，如功能模块、温度范围及电源电压
- 封装和交付类型

欲了解 XC886/888 的定购码，请联系销售代理或本地分销商。

注：在验证相应的 ROM 指令之后，才能确定掩模 ROM 器件的定购码。

2 通用器件信息

第二章包含 XC886/888 的框图，引脚配置、定义以及功能。

2.1 框图

XC886/888 框图如 图 2 所示。

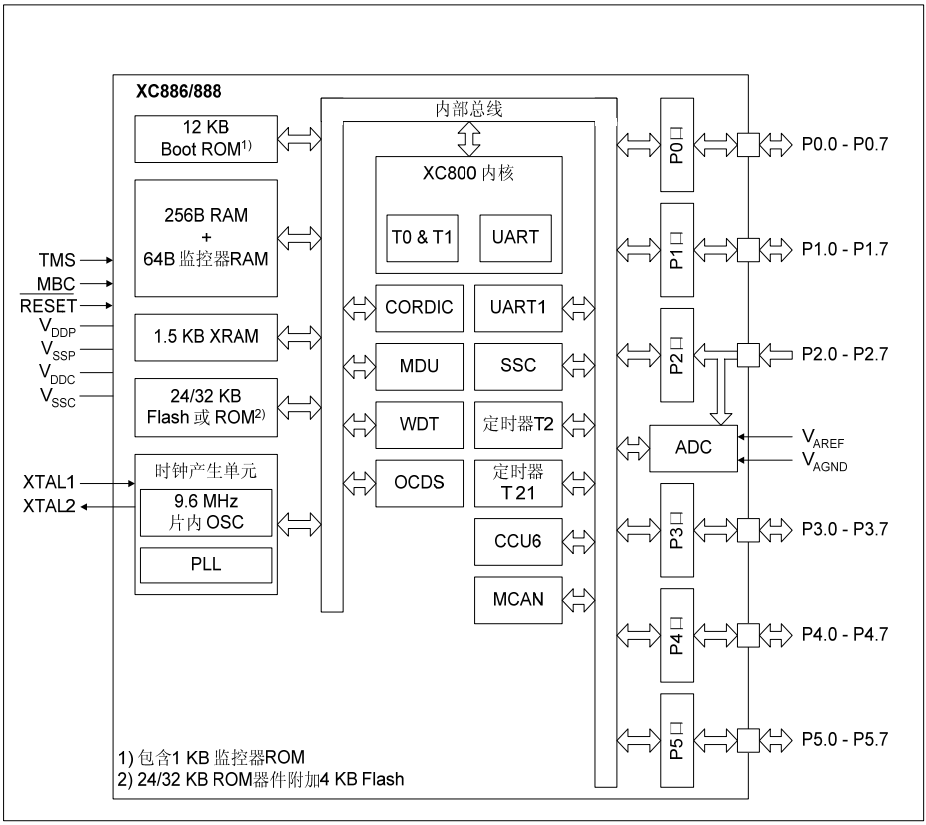


图 2 XC886/888 框图

2.2 逻辑符号

XC886/888 的逻辑符号见 **图 3**。

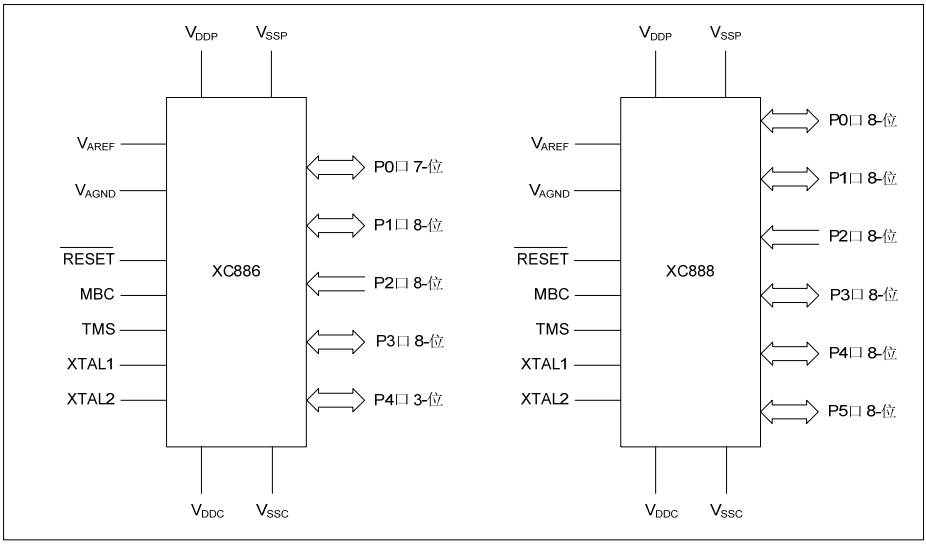


图 3　　XC886/888 逻辑符号

2.3 引脚配置

基于PG-TQFP-48 封装的XC886 引脚配置如 图 4 所示。基于PG-TQFP-64 封装的XC888 引脚配置如 图 5 所示。

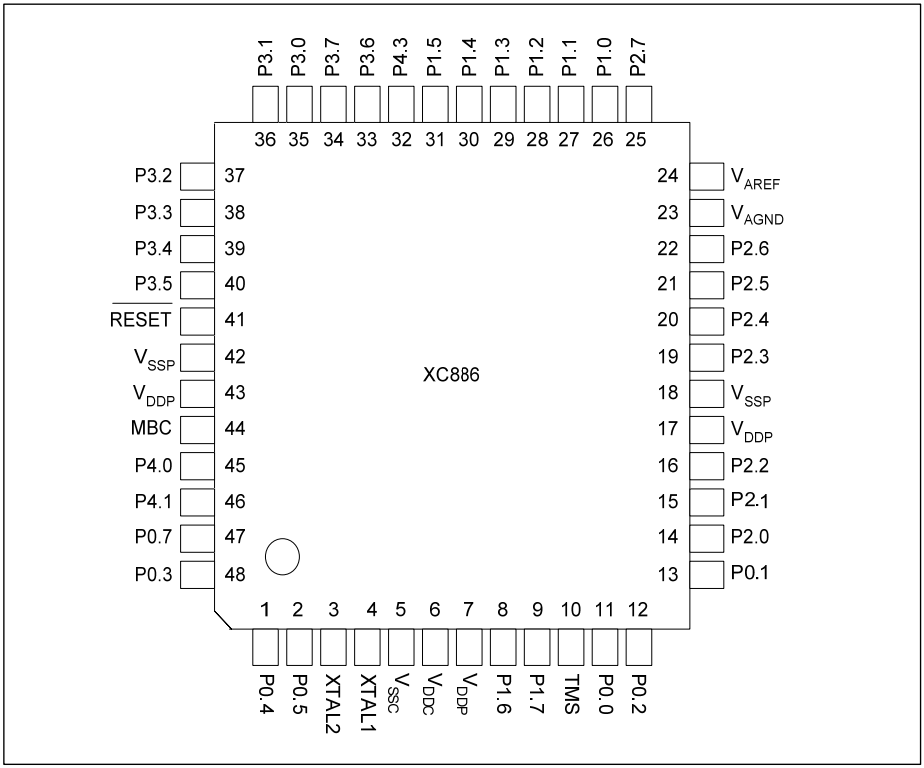
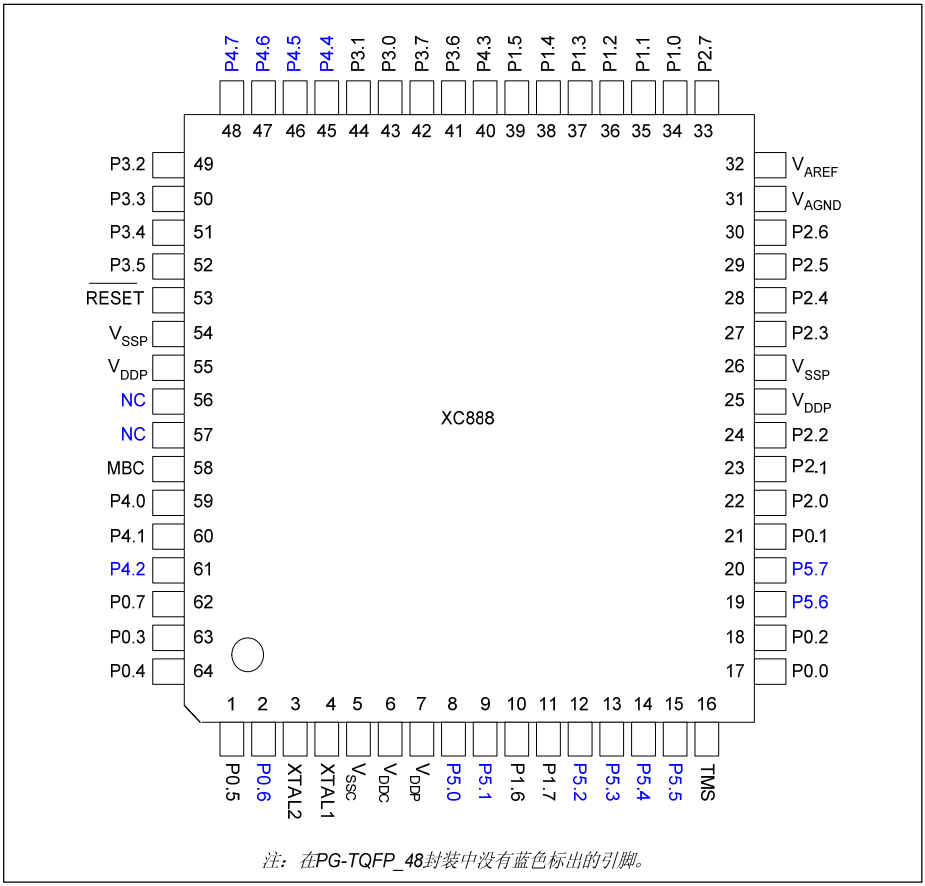


图 4　　XC886 引脚配置，PG-TQFP-48 封装（顶视图）



注：在PG-TQFP_48封装中没有蓝色标出的引脚。

图 5　　XC888 引脚配置，PG-TQFP-64 封装（顶视图）

2.4 引脚定义和功能

表 3 列出XC886/888 的外部引脚功能及缺省状态。

表 3 引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P0		输入/输出		**P0 口** P0 口是 8 位通用双向 I/O 口。它还可用作 JTAG、CCU6、UART、UART1、T2、T21、MultiCAN 和 SSC 的功能引脚
P0.0	11/17		高阻	TCK_0 JTAG 时钟输入 T12HR_1 CCU6 定时器 T12 硬件运行输入 CC61_1 捕获/比较通道 1 输入/输出 CLKOUT_0 时钟输出 RXDO_1 UART 发送数据输出
P0.1	13/21		高阻	TDI_0 JTAG 串行数据输入 T13HR_1 CCU6 定时器 T13 硬件运行输入 RXD_1 UART 接收数据输入 RXDC1_0 MultiCAN 节点 1 接收输入 COUT61_1 捕获/比较通道 1 输出 EXF2_1 定时器 T2 外部标志输出

表 3　　引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P0.2	12/18	输入/输出	上拉	$\overline{\text{CTRAP_2}}$ CCU6 强制中断输入 TDO_0 JTAG 串行数据输出 TXD_1 UART 发送数据输出/时钟输出 TXDC1_0 MultiCAN 节点 1 发送输出
P0.3	48/63		高阻	SCK_1 SSC 时钟输入/输出 COUT63_1 捕获/比较通道 3 输出 RXDO1_0 UART1 发送数据输出
P0.4	1/64		高阻	MTSR_1 SSC 主机发送输出/从机接收输入 CC62_1 捕获/比较通道 2 输入/输出 TXD1_0 UART1 发送数据输出/时钟输出
P0.5	2/1		高阻	MRST_1 SSC 主机接收输入/从机发送输出 EXINT0_0 外部中断输入 0 T2EX1_1 定时器 T21 外部触发输入 RXD1_0 UART1 接收数据输入 COUT62_1 捕获/比较通道 2 输出
P0.6	-/2		上拉	GPIO
P0.7	47/62		上拉	CLKOUT_1 时钟输出

表 3　　引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P1		输入/输出		**P1 口** P1 口是 8 位通用双向 I/O 口。它还可用作 JTAG、CCU6、UART、T0、T1、T2、T21、MultiCAN 和 SSC 的功能引脚
P1.0	26/34		上拉	RXD_0　UART 接收数据输入 T2EX　定时器 T2 外部触发输入 RXDC0_0　MultiCAN 节点 0 接收输入
P1.1	27/35		上拉	EXINT3　外部中断输入 3 T0_1　定时器 T0 输入 TDO_1　JTAG 串行数据输出 TXD_0　UART 发送数据输出/ 时钟输出 TXDC0_0　MultiCAN 节点 0 发送输出
P1.2	28/36		上拉	SCK_0　SSC 时钟输入/输出
P1.3	29/37		上拉	MTSR_0　SSC 主机发送输出/从机接收输入 TXDC1_3　MultiCAN 节点 1 发送输出
P1.4	30/38		上拉	MRST_0　SSC 主机接收输入/从机发送输出 EXINT0_1　外部中断输入 0 RXDC1_3　MultiCAN 节点 1 接收输入
P1.5	31/39	输入/输出	上拉	CCPOS0_1　CCU6 霍尔输入 0 EXINT5　外部中断输入 5 T1_1　定时器 T1 输入 EXF2_0　定时器 T2 外部标志输出 RXDO_0　UART 发送数据输出

表 3　　引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P1.6	8/10		上拉	CCPOS1_1 CCU6 霍尔输入 1 T12HR_0 CCU6 定时器 T12 硬件运行输入 EXINT6_0 外部中断输入 6 RXDC0_2 MultiCAN 节点 0 接收输入 T21_1 定时器 T21 输入
P1.7	9/11		上拉	CCPOS2_1 CCU6 霍尔输入 2 T13HR_0 CCU6 定时器 T13 硬件运行输入 T2_1 定时器 T2 输入 TXDC0_2 MultiCAN 节点 0 发送输出 P1.5 和 P1.6 可用作 SSC 的软件片选输出。

表 3　　引脚定义和功能

符号	引脚编号（TQFP-48/64）	引脚类型	复位状态	引脚功能
P2		输入		**P2 口** P2 口是 8 位通用单向输入口。它还可用作 JTAG 和 CCU6 的数字输入；以及 ADC 的模拟输入。
P2.0	14/22		高阻	CCPOS0_0 CCU6 霍尔输入 0 EXINT1_0 外部中断输入 1 T12HR_2 CCU6 定时器 T12 硬件运行输入 TCK_1 JTAG 时钟输入 CC61_3 捕获/比较通道 1 输入 AN0 模拟输入 0
P2.1	15/23		高阻	CCPOS1_0 CCU6 霍尔输入 1 EXINT2_0 外部中断输入 2 T13HR_2 CCU6 定时器 T13 硬件运行输入 TDI_1 JTAG 串行数据输入 CC62_3 捕获/比较通道 2 输入 AN1 模拟输入 1
P2.2	16/24		高阻	CCPOS2_0 CCU6 霍尔输入 2 $\overline{\text{CTRAP_1}}$ CCU6 强制中断输入 CC60_3 捕获/比较通道 0 输入 AN2 模拟输入 2
P2.3	19/27		高阻	AN3 模拟输入 3
P2.4	20/28		高阻	AN4 模拟输入 4
P2.5	21/29		高阻	AN5 模拟输入 5
P2.6	22/30		高阻	AN6 模拟输入 6
P2.7	25/33		高阻	AN7 模拟输入 7

表 3　　引脚定义和功能

符号	引脚编号（TQFP-48/64）	引脚类型	复位状态	引脚功能
P3		输入/输出		**P3 口** P3 口是 8 位通用双向 I/O 口。它还可用作 CCU6、UART1、T21 和 MultiCAN 的功能引脚。
P3.0	35/43		高阻	CCPOS1_2 CCU6 霍尔输入 1 CC60_0 捕获/比较通道 0 输入/输出 RXDO1_1 UART1 发送数据输出
P3.1	36/44		高阻	CCPOS0_2 CCU6 霍尔输入 0 CC61_2 捕获/比较通道 1 输入/ 输出 COUT60_0 捕获/比较通道 0 输出 TXD1_1 UART1 发送数据输出/时钟输出
P3.2	37/49		高阻	CCPOS2_2 CCU6 霍尔输入 2 RXDC1_1 MultiCAN 节点 1 接收输入 RXD1_1 UART1 接收数据输入 CC61_0 捕获/比较通道 1 输入/输出
P3.3	38/50		高阻	COUT61_0 捕获/比较通道 1 输出 TXDC1_1 MultiCAN 节点 1 发送输出
P3.4	39/51		高阻	CC62_0 捕获/比较通道 2 输入/输出 RXDC0_1 MultiCAN 节点 0 接收输入 T2EX1_0 定时器 T21 外部触发输入
P3.5	40/52		高阻	COUT62_0 捕获/比较通道 2 输出 EXF21_0 定时器 T21 外部标志输出 TXDC0_1 MultiCAN 节点 0 发送输出
P3.6	33/41		下拉	$\overline{\text{CTRAP_0}}$ CCU6 强制中断输入
P3.7	34/42		高阻	EXINT4 外部中断输入 4 COUT63_0 捕获/比较通道 3 输出

表 3　　引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P4		输入/输出		**P4 口** P4 口是 8 位通用双向 I/O 口。它还可用作 CCU6、T0、T1、T21 和 MultiCAN 的功能引脚。
P4.0	45/59		高阻	RXDC0_3　MultiCAN 节点 0 接收输入 CC60_1　捕获/比较通道 0 输出
P4.1	46/60		高阻	TXDC0_3　MultiCAN 节点 0 发送输出 COUT60_1　捕获/比较通道 0 输出
P4.2	-/61		上拉	EXINT6_1　外部中断输入 6 T21_0　定时器 T21 输入
P4.3	32/40		高阻	EXF21_1　定时器 T21 外部标志输出 COUT63_2　捕获/比较通道 3 输出
P4.4	-/45		高阻	CCPOS0_3　CCU6 霍尔输入 0 T0_0　定时器 T0 输入 CC61_4　捕获/比较通道 1 输出
P4.5	-/46		高阻	CCPOS1_3　CCU6 霍尔输入 1 T1_0　定时器 T1 输入 COUT61_2　捕获/比较通道 1 输出
P4.6	-/47		高阻	CCPOS2_3　CCU6 霍尔输入 2 T2_0　定时器 T2 输入 CC62_2　捕获/比较通道 2 输出
P4.7	-/48		高阻	$\overline{\text{CTRAP_3}}$　CCU6 强制中断输入 COUT62_2　捕获/比较通道 2 输出

表 3　　引脚定义和功能

符号	引脚编号 (TQFP-48/64)	引脚类型	复位状态	引脚功能
P5		输入/输出		**P5 口** P5 口是 8 位通用双向 I/O 口。它还可用作 UART、UART1 和 JTAG 的功能引脚。
P5.0	-/8		上拉	EXINT1_1　外部中断输入 1
P5.1	-/9		上拉	EXINT2_1　外部中断输入 2
P5.2	-/12		上拉	RXD_2　UART 接收数据输入
P5.3	-/13		上拉	TXD_2　UART 发送数据输出/时钟输出
P5.4	-/14		上拉	RXDO_2　UART 发送数据输出
P5.5	-/15		上拉	TDO_2　JTAG 串行数据输出 TXD1_2　UART1 发送数据输出/时钟输出
P5.6	-/19		上拉	TCK_2　JTAG 时钟输入 RXDO1_2　UART1 发送数据输出
P5.7	-/20		上拉	TDI_2　JTAG 串行数据输入 RXD1_2　UART1 接收数据输入

表 3　　引脚定义和功能

符号	引脚编号（TQFP-48/64）	引脚类型	复位状态	引脚功能
V_{DDP}	7, 17, 43/ 7, 25, 55	-	-	**I/O 口电源（3.3 或 5.0 V）** EVR 和模拟模块也使用该电源，所有引脚必须连接至电源
V_{SSP}	18, 42/26, 54	-	-	**I/O 口地** 所有引脚必须连接至地
V_{DDC}	6/6	-	-	**内核电源监控（2.5 V）**
V_{SSC}	5/5	-	-	**内核地**
V_{AREF}	24/32	-	-	**ADC 参考电压**
V_{AGND}	23/31	-	-	**ADC 参考地**
XTAL1	4/4	输入	高阻	**片外 OSC 输入** **（片内 OSC 的备用单元，通常不连接）**
XTAL2	3/3	输出	高阻	**片外 OSC 输出** **（片内 OSC 的备用单元，通常不连接）**
TMS	10/16	输入	下拉	**测试模式选择**
$\overline{\text{RESET}}$	41/53	输入	上拉	**复位输入**
MBC[1)]	44/58	输入	上拉	**监控器 & 引导程序加载器控制**
NC	-/56, 57	-	-	**不连接**

1）　进入用户模式需要使用介于 4.7 kΩ 到 100 kΩ 之间的外部上拉器件。MSB 如果不用作其它功能（如调试）应该始终接高电平。

3 功能描述

第三章简要描述 XC886/888 的功能。

3.1 处理器结构

XC886/888 具有与标准 8051 兼容的高性能 8 位中央处理单元（CPU）。标准 8051 处理器的机器周期由 12 个时钟周期组成，而 XC886/888 CPU 的机器周期由 2 个时钟组成，从而可快速、无等待的访问 ROM 或 RAM 存储器。访问 Flash 需要额外一个等待状态（一个机器周期）。XC886/888 的指令集由 45%的单字节、41%的双字节和 14%的三字节指令组成。

XC886/888 CPU 所提供的调试特性包括：基本的停止/启动，单步执行，断点支持以及对数据存储器、程序存储器和特殊功能寄存器（SFR）的读/写操作。

图 6 所示为CPU的功能框图。

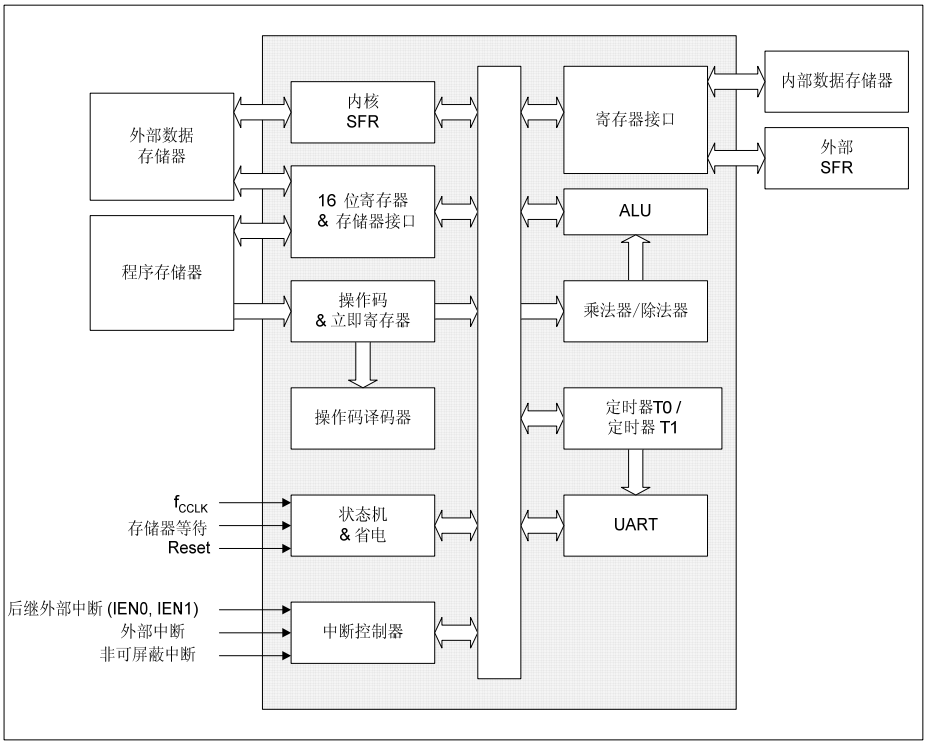


图 6　　CPU 功能框图

3.2 存储器结构

XC886/888 的 CPU 可寻址以下五个地址空间：

- 12 KB 启动 ROM（Boot ROM）程序存储器
- 256 B 内部 RAM 数据存储器
- 1.5 KB XRAM 存储器
  （XRAM 可作为程序存储器或外部数据存储器）
- 128 B SFR 区
- 24/32 KB Flash 程序存储器（Flash 器件）；或
  24/32 KB ROM 程序存储器，外加 4 KB Flash（ROM 器件）

图 7 所示为 32 KB Flash器件的存储器地址空间分配。24 KB Flash器件中不包括阴影标出Flash Bank。

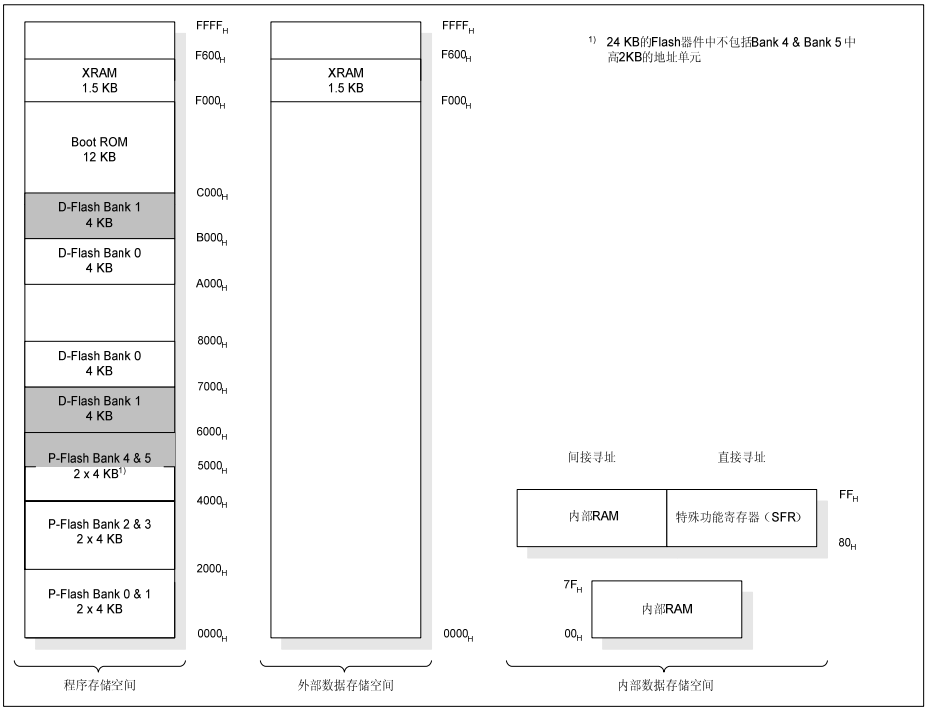


图 7　　XC886/888 Flash 器件存储器映射

对于 24 KB 和 32 KB ROM 器件，地址段 $7FFC_H$ - $7FFF_H$（ROM 的最后四个字节）将保留用作 ROM 签名，不能存储用户程序或数据。因此，尽管 ROM 器件包含 24 KB 或 32 KB ROM，其最多可存储的程序容量为给定的 ROM 容量减去四个字节。

3.2.1 存储器保护策略

XC886/888 存储器保护策略包括：

- 读保护：用户能够保护 Flash（Flash 器件）和 ROM（ROM 器件）存储器中的内容不被读取。
  - 通过 BSL 模式 6 设置一个有效密码（8 位非零值）来使能 Flash 保护。
  - 通过 ROM 掩膜始终使能 ROM 读保护。
- Flash 编程和擦除保护：该特性仅适用于 Flash 器件。

3.2.1.1 Flash 存储器保护

只要密码有效，对器件（包括 Flash）的所有外部访问均被禁止。

为了提供更高级的保护，可使能 Flash 硬件保护实现二级读保护，以及使能编程和擦除保护。

Flash 硬件保护仅适用于 Flash 器件，有两种保护模式：

- 模式 0：只保护 P-Flash；不保护 D-Flash。
- 模式 1：P-Flash 和 D-Flash 均被保护。

每种保护模式的选择及限制条件总结见 **表 4**。

表 4 Flash 保护模式

Flash 保护	**无硬件保护**	**硬件保护**	
硬件保护模式	-	0	1
激活	通过 BSL 模式 6 设置一个有效密码		
选择	密码的位 4 = 0	密码的位 4 = 1 密码的 MSB = 0	密码的位 4 = 1 密码的 MSB = 1
P-Flash 的内容可由哪里的指令读出	任意程序存储器中的读指令	P-Flash 中的读指令	P-Flash 或 D-Flash 中的读指令
外部对 P-Flash 的访问	不可能	不可能	不可能
P-Flash 编程和擦除	可能	不可能	不可能

Flash 保护	无硬件保护	硬件保护	
D-Flash 的内容可由哪里的指令读出	任意程序存储器中的读指令	任意程序存储器中的读指令	P-Flash 或 D-Flash 中的读指令
外部对 D-Flash 的访问	不可能	不可能	不可能
D-Flash 编程	可能	可能	不可能
D-Flash 擦除	可能	可能 擦除条件：每次擦除操作之前，寄存器 MISC_CON 中的位 DFLASHEN 置 1	不可能

使能 Flash 保护的 BSL 模式 6，也可用来禁止 Flash 保护。此时，必须由用户提供密码。密码匹配时，被保护的 P-Flash 和 D-Flash 内容连同所设定的密码均被自动擦除。下一次复位后，Flash 保护失效。

对于 ROM 器件，ROM 始终被保护，BSL 模式 6 仅用来禁止外部对器件的访问。不过，和 Flash 器件不同，不可能禁止 ROM 器件的存储器保护功能。此时进入 BSL 模式 6 将导致保护错误。

注：如果 ROM 读保护被使能，只有 ROM 存储器中的读指令可访问 ROM 的内容。

尽管任何保护机制都不是绝对可靠的，XC886/888 存储器保护策略仍为通用微控制器提供了高级别的保护。

3.2.2 特殊功能寄存器保护

特殊功能寄存器（SFR）占据内部数据存储器的地址段 80_H - FF_H。除程序计数器之外，所有的寄存器均位于该 SFR 区。这些 SFR 包括为 CPU 和片上外设提供接口的指针和寄存器。由于内部数据存储区中只可存放 128 个 SFR，小于所需的寄存器总数，因此需要采用地址扩展机制来增加可寻址 SFR 的数目。地址扩展机制包括：

- 映射
- 分页

3.2.2.1 映射地址扩展

在系统级通过映射进行地址扩展。SFR区被扩展为两部分：标准（非映射）SFR区和映射SFR区。两个SFR区占据相同的地址段 80_H到FF_H，将可寻址SFR的数目扩展至256 个。选择扩展地址区不由CPU指令直接控制，而是由位于地址单元 $8F_H$上的系统控制寄存器SYSCON0 中的位RMAP来控制。置位SYSCON0 中的RMAP，控制访问映射SFR区；对RMAP清零，控制访问标准SFR区。SFR区选择如 **图 8** 所示。

只要 RMAP 被置位，即可访问映射 SFR 区。该位不可由硬件自动清零。因此，在访问标准/映射寄存器之前，必须由软件分别对 RMAP 清零/置位。

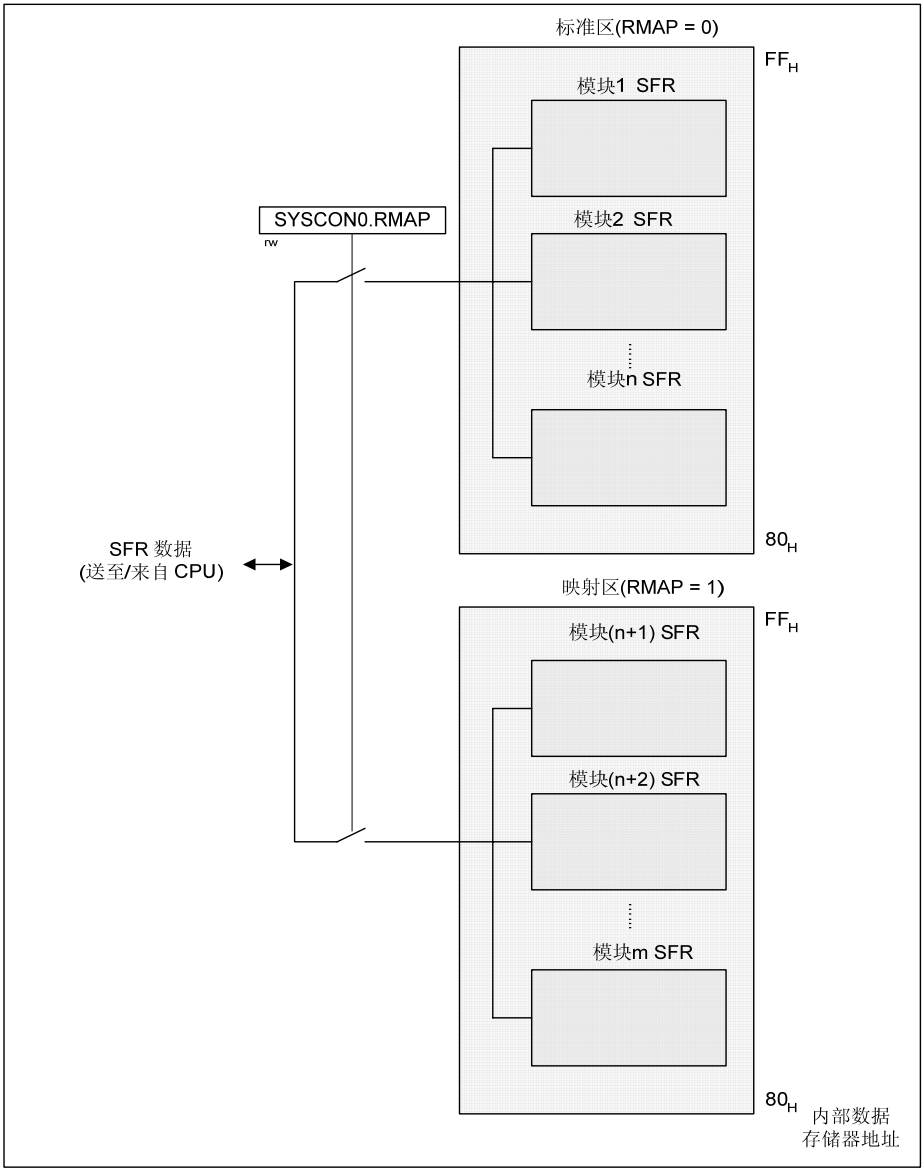

标准区(RMAP = 0)
FF_H
模块1 SFR
SYSCON0.RMAP
rw
模块2 SFR
模块n SFR
80_H
SFR 数据
(送至/来自 CPU)
映射区(RMAP = 1)
FF_H
模块(n+1) SFR
模块(n+2) SFR
模块m SFR
80_H
内部数据
存储器地址

图 8　　映射地址扩展

SYSCON0

系统控制寄存器 0 **复位值: 04_H**

7	6	5	4	3	2	1	0
0			IMODE	0	1	0	RMAP
	r		rw	r	r	r	rw

符号	位序号	读写类型	功能描述
RMAP	0	rw	**SFR 映射控制** 0 使能访问标准 SFR 区 1 使能访问映射 SFR 区
1	2	r	**保留** 读操作返回 1，应写入 1。
0	[7:5] 3, 1	r	**保留** 读操作返回 0，应写入 0。

注：RMAP 位必须由 ANL 或 ORL 指令清零/置位。

3.2.2.2 分页地址扩展

在模块级通过分页进一步进行地址扩展。映射地址扩展使XC886/888 的SFR数目达到 256 个，但即使这样，SFR的数目仍小于片上外设所需的SFR总数。为了满足对SFR的需求，某些外设采用内嵌局部地址扩展机制，增加可寻址SFR的数目。选择扩展地址区不由CPU指令直接控制，而是由模块分页寄存器MOD_PAGE中的位域PAGE来控制。因此，在访问和目标模块相关的SFR之前，必须先设置位域PAGE。根据具体要求，每个模块中可能包含的页数不同，每页上SFR的个数不同。除了要正确设置RMAP值来选择SFR区之外，用户还必须确保选择有效的PAGE指向所需SFR。页选择如 **图 9** 所示。

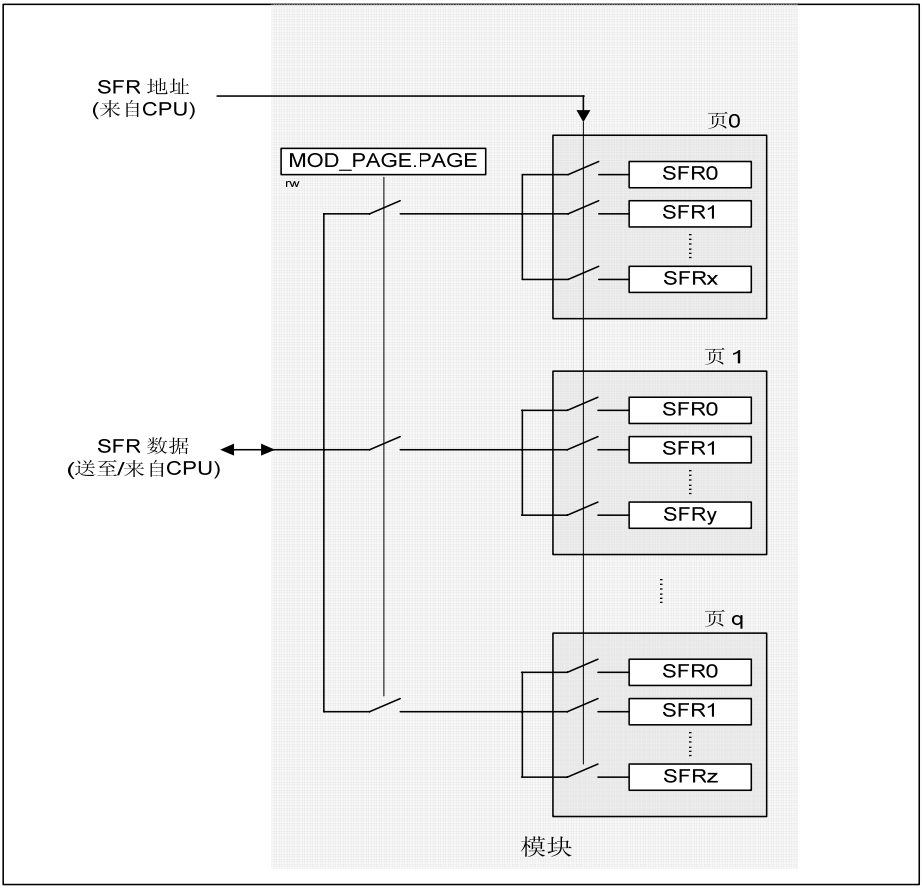


图 9　　分页地址扩展

要访问位于（不同于当前页的）其它页上的寄存器，必须退出当前页。这需要重新设置分页寄存器的位域 PAGE，只有这样才能访问到所要的 SFR。

如果在访问分页寄存器和模块寄存器之间开始执行某个中断服务程序，且中断需要访问位于另一页上的寄存器，则需要保存当前页设置，然后设置新页，最后恢复原先页设置。可以用保存域 STx（x = 0 - 3）来保存和恢复当前页的设置。同时指出应使用哪些保存域和新页值，用一次写操作即可完成：

- PAGE 中的内容在被新值覆盖之前保存在 STx 中

  （在中断服务程序开始时保存当前页设置，并设置新页编号）；或

- 用 STx 中的内容覆盖 PAGE 的内容，对写入 PAGE 的值不予理睬
  （在中断服务程序结束时恢复中断发生之前的页设置）

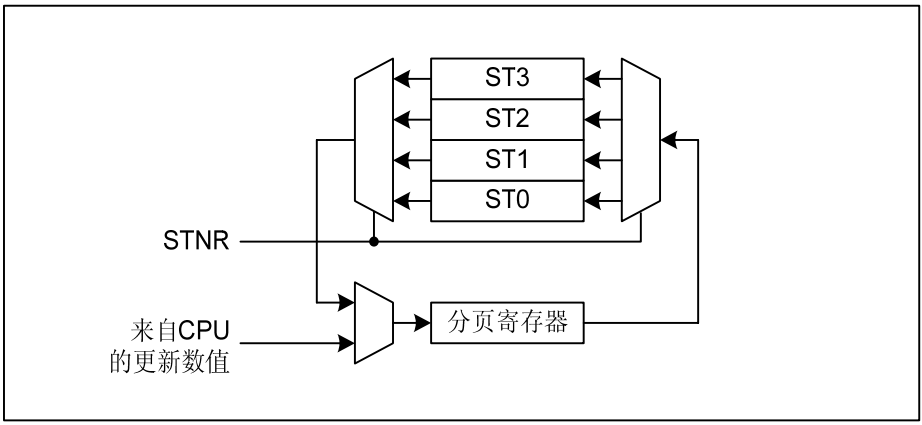


图 10　　分页机制的页信息存储

通过这种分页机制，中断服务程序（或其它程序）无需读出并保存上次使用的页信息、即可改变页设置。仅使用写操作使得系统更加简单、高速。这种机制显著改善了小中断服务程序的性能。

XC886/888 的以下外设/寄存器支持局部地址扩展：

- 并行端口
- 模数转换器（ADC）
- 捕获比较单元 6（CCU6）
- 系统控制寄存器

分页寄存器定义如下：

MOD_PAGE

模块 MOD 分页寄存器　　**复位值: 00_H**

7	6	5	4	3	2	1	0
OP		**STNR**		**0**	**PAGE**		
w		w		r	rw		

符号	位序号	读写类型	功能描述
PAGE	[2:0]	rw	**页信息** 写入时，该值表示新页的值。 读出时，该值表示当前有效页的值。
STNR	[5:4]	w	**保存编号** 该编号指示在哪个保存位域上执行由 OP 确定的操作。 若 OP=10_B， PAGE 的内容在被新值覆盖之前保存在 STx 中。 若 OP=11_B， PAGE 的内容被 STx 覆盖。写入 PAGE 的值不予理睬。 00 选择 ST0 01 选择 ST1 10 选择 ST2 11 选择 ST3
OP	[7:6]	w	**操作** 0X 手动保存页模式，STNR 的值被忽略，PAGE 被直接写入。 10 带有自动页保存的新页设置。当前写入 PAGE 中的内容被保存的同时，上次写入 PAGE 中的内容被保存在 STNR 指定的位域 STx 中。 11 自动恢复页操作。对写入 PAGE 的内容不予理睬，PAGE 的内容由 STNR 指定的位域 STx 中的值覆盖。
0	3	r	**保留** 读操作返回 0，应写入 0。

3.2.3 位保护方案

位保护方案通过 PASSWD 寄存器来防止某位由软件直接写入（即该位被保护）。当位域 MODE 为 11_B，位域 PASS 中写入 10011_B，将开放所有被保护位的访问权限；位域 PASS 中写入 10101_B，会关闭所有被保护位的访问权限。在上述两种情况下，即使向 PASSWD 寄存器写入 98_H 或 $A8_H$，位域 MODE 的值不改变。向位域 PASS 写入 11000_B 时，才能改变位域 MODE 的值。例如，向寄存器 PASSWD 写 $D0_H$ 会禁止位保护方案。

请注意：如果未写入“关闭访问权限”口令，权限最多开放 32 个 CCLK 时钟周期。如果在 32 个 CCLK 时钟周期结束前再次写入“开放访问权限”口令，将重新计数 32 个 CCLK 周期。被保护位包括：N 和 K 分频位、NDIV 和 KDIV、看门狗定时器使能位 WDTEN、掉电模式和低速模式使能位 PD 和 SD。

3.2.3.1 口令寄存器

PASSWD

口令寄存器 **复位值: 07_H**

7	6	5	4	3	2	1	0
PASS					PROTECT_S	MODE	
wh					rh	rw	

符号	位序号	读写类型	功能描述
MODE	[1:0]	rw	**位保护方案控制位** 00 保护方案禁止-允许直接访问被保护位 11 保护方案使能-向位域 PASS 写入密码以开启和关闭对被保护位的访问（缺省值）。 其它：保护方案使能 这两位不能直接写入。要在 11_B 和 00_B 之间切换时，必须将位域 PASS 设置为 11000_B，只有这样 MODE[1:0] 的值才能被写入。

符号	位序号	读写类型	功能描述
PROTECT_S	2	rh	**位保护信号状态位** 该位表明保护状态。 0　软件可以写入所有被保护位。 1　软件不能写入任何被保护位。
PASS	[7:3]	wh	**口令位** 位保护方案只能识别以下三个序列。 11000_B 使能设置位域 MODE 10011_B 开放所有被保护位的写权限 10101_B 关闭所有被保护位的写权限

3.2.4 XC886/888 寄存器概述

XC886/888 中的SFR按功能单元分组。SFR内容（位）总结见章节 3.2.4.1 至章节 3.2.4.14。

注：可位寻址 SFR 的地址以黑体标出。

3.2.4.1 CPU 寄存器

CPU 内核 SFR 可从标准存储器区和映射存储区访问（RMAP = 0 或 1）。

表 5 CPU 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0 或 1										
81_H	**SP** **复位值: 07_H** 堆栈指针寄存器	位域	SP							
		类型	rw							
82_H	**DPL** **复位值: 00_H** 数据指针寄存器，低位字节	位域	DPL7	DPL6	DPL5	DPL4	DPL3	DPL2	DPL1	DPL0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
83_H	**DPH** **复位值: 00_H** 数据指针寄存器，高位字节	位域	DPH7	DPH6	DPH5	DPH4	DPH3	DPH2	DPH1	DPH0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
87_H	**PCON** **复位值: 00_H** 功率控制寄存器	位域	SMOD	0			GF1	GF0	0	IDLE
		类型	rw	r			rw	rw	r	rw
88_H	**TCON** **复位值: 00_H** 定时器控制寄存器	位域	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
		类型	rwh	rw	rwh	rw	rwh	rw	rwh	rw
89_H	**TMOD** **复位值: 00_H** 定时器模式寄存器	位域	GATE1	T1S	T1M		GATE0	T0S	T0M	
		类型	rw	rw	rw		rw	rw	rw	
$8A_H$	**TL0** **复位值: 00_H** 定时器 T0 寄存器，低位字节	位域	VAL							
		类型	rwh							
$8B_H$	**TL1** **复位值: 00_H** 定时器 T1 寄存器，低位字节	位域	VAL							
		类型	rwh							
$8C_H$	**TH0** **复位值: 00_H** 定时器 T0 寄存器，高位字节	位域	VAL							
		类型	rwh							
$8D_H$	**TH1** **复位值: 00_H** 定时器 T1 寄存器，高位字节	位域	VAL							
		类型	rwh							
98_H	**SCON** **复位值: 00_H**	位域	SM0	SM1	SM2	REN	TB8	RB8	TI	RI

地址	寄存器名	位	7	6	5	4	3	2	1	0
	串行通道控制寄存器	类型	rw	rw	rw	rw	rw	rwh	rwh	rwh
99_H	**SBUF 复位值: 00_H** 串行数据缓存寄存器	位域	VAL							
		类型	rwh							
$A2_H$	**EO 复位值: 00_H** 扩展操作寄存器	位域	0			TRAP_EN	0			DPSEL0
		类型	r			rw	r			rw
$A8_H$	**IEN0 复位值: 00_H** 中断使能寄存器 0	位域	EA	0	ET2	ES	ET1	EX1	ET0	EX0
		类型	rw	r	rw	rw	rw	rw	rw	rw
$B8_H$	**IP 复位值: 00_H** 中断优先级寄存器	位域	0		PT2	PS	PT1	PX1	PT0	PX0
		类型	r		rw	rw	rw	rw	rw	rw
$B9_H$	**IPH 复位值: 00_H** 中断优先级寄存器，高位字节	位域	0		PT2H	PSH	PT1H	PX1H	PT0H	PX0H
		类型	r		rw	rw	rw	rw	rw	rw
$D0_H$	**PSW 复位值: 00_H** 程序状态字寄存器	位域	CY	AC	F0	RS1	RS0	OV	F1	P
		类型	rwh	rwh	rw	rw	rw	rwh	rw	rh
$E0_H$	**ACC 复位值: 00_H** 累加寄存器	位域	ACC7	ACC6	ACC5	ACC4	ACC3	ACC2	ACC1	ACC0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$E8_H$	**IEN1 复位值: 00_H** 中断使能寄存器 1	位域	ECCIP3	ECCIP2	ECCIP1	ECCIP0	EXM	EX2	ESSC	EADC
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$F0_H$	**B 复位值: 00_H** B 寄存器	位域	B7	B6	B5	B4	B3	B2	B1	B0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$F8_H$	**IP1 复位值: 00_H** 中断优先级寄存器 1	位域	PCCIP3	PCCIP2	PCCIP1	PCCIP0	PXM	PX2	PSSC	PADC
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$F9_H$	**IPH1 复位值: 00_H** 中断优先级寄存器 1，高位字节	位域	PCCIP3H	PCCIP2H	PCCIP1H	PCCIP0H	PXMH	PX2H	PSSCH	PADCH
		类型	rw	rw	rw	rw	rw	rw	rw	rw

3.2.4.2 MDU 寄存器

MDU SFR 可从映射存储器区访问（RMAP = 1 ）。

表 6　　MDU 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
$B0_H$	**MDUSTAT** **复位值: 00_H** MDU 状态寄存器	位域	0					BSY	IERR	IRDY
		类型	r					rh	rwh	rwh
$B1_H$	**MDUCON** **复位值: 00_H** MDU 控制寄存器	位域	IE	IR	RSEL	START	OPCODE			
		类型	rw	rw	rw	rwh	rw			
$B2_H$	**MD0　复位值: 00_H** MDU 数据寄存器 0	位域	DATA							
		类型	rw							
$B2_H$	**MR0　复位值: 00_H** MDU 结果寄存器 0	位域	DATA							
		类型	rh							
$B3_H$	**MD1　复位值: 00_H** MDU 数据寄存器 1	位域	DATA							
		类型	rw							
$B3_H$	**MR1　复位值: 00_H** MDU 结果寄存器 1	位域	DATA							
		类型	rh							
$B4_H$	**MD2　复位值: 00_H** MDU 数据寄存器 2	位域	DATA							
		类型	rw							
$B4_H$	**MR2　复位值: 00_H** MDU 结果寄存器 2	位域	DATA							
		类型	rh							
$B5_H$	**MD3　复位值: 00_H** MDU 数据寄存器 3	位域	DATA							
		类型	rw							
$B5_H$	**MR3　复位值: 00_H** MDU 结果寄存器 3	位域	DATA							
		类型	rh							
$B6_H$	**MD4　复位值: 00_H** MDU 数据寄存器 4	位域	DATA							
		类型	rw							
$B6_H$	**MR4　复位值: 00_H** MDU 结果寄存器 4	位域	DATA							
		类型	rh							
$B7_H$	**MD5　复位值: 00_H** MDU 数据寄存器 5	位域	DATA							
		类型	rw							
$B7_H$	**MR5　复位值: 00_H** MDU 结果寄存器 5	位域	DATA							
		类型	rh							

3.2.4.3 CORDIC 寄存器

CORDIC SFR 从映射存储器区访问（RMAP = 1 ）。

表 7 CORDIC 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
$9A_H$	**CD_CORDXL** **复位值: 00_H** CORDIC X 数据寄存器，低位字节	位域	DATAL							
		类型	rw							
$9B_H$	**CD_CORDXH** **复位值: 00_H** CORDIC X 数据寄存器，高位字节	位域	DATAH							
		类型	rw							
$9C_H$	**CD_CORDYL** **复位值: 00_H** CORDIC Y 数据寄存器，低位字节	位域	DATAL							
		类型	rw							
$9D_H$	**CD_CORDYH** **复位值: 00_H** CORDIC Y 数据寄存器，高位字节	位域	DATAH							
		类型	rw							
$9E_H$	**CD_CORDZL** **复位值: 00_H** CORDIC Z 数据寄存器，低位字节	位域	DATAL							
		类型	rw							
$9F_H$	**CD_CORDZH** **复位值: 00_H** CORDIC Z 数据寄存器，高位字节	位域	DATAH							
		类型	rw							
$A0_H$	**CD_STATC** **复位值: 00_H** CORDIC 状态和数据控制寄存器	位域	KEEPZ	KEEPY	KEEPX	DMAP	INT_EN	EOC	ERROR	BSY
		类型	rw	rw	rw	rw	rw	rwh	rh	rh
$A1_H$	**CD_CON** **复位值: 00_H** CORDIC 控制寄存器	位域	MPS		X_USIGN	ST_MODE	ROTVEC	MODE		ST
		类型	rw		rw	rw	rw	rw		rwh

3.2.4.4 系统控制寄存器

系统控制 SFR 从标准存储器区访问（RMAP = 0 ）。

表 8　　SCU 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0 或 1										
$8F_H$	**SYSCON0** **复位值: 04_H** 系统控制寄存器 0	位域	0			IMODE	0	1	0	RMAP
		类型	r			rw	r	r	r	rw
RMAP = 0										
BF_H	**SCU_PAGE** **复位值: 00_H** 系统控制分页寄存器	位域	OP		STNR		0	PAGE		
		类型	w		w		r	rw		
RMAP = 0，页 0										
$B3_H$	**MODPISEL** **复位值: 00_H** 外设输入选择寄存器	位域	0	URRISH	JTAGTDIS	JTAGTCKS	EXINT2IS	EXINT1IS	EXINT0IS	URRIS
		类型	r	rw	rw	rw	rw	rw	rw	rw
$B4_H$	**IRCON0　复位值: 00_H** 中断请求寄存器 0	位域	0	EXINT6	EXINT5	EXINT4	EXINT3	EXINT2	EXINT1	EXINT0
		类型	r	rwh	rwh	rwh	rwh	rwh	rwh	rwh
$B5_H$	**IRCON1　复位值: 00_H** 中断请求寄存器 1	位域	0	CANSRC2	CANSRC1	ADCSR1	ADCSR0	RIR	TIR	EIR
		类型	r	rwh	rwh	rwh	rwh	rwh	rwh	rwh
$B6_H$	**IRCON2　复位值: 00_H** 中断请求寄存器 2	位域	0			CANSRC3	0			CANSRC0
		类型	r			rwh	r			rwh
$B7_H$	**EXICON0** **复位值: $F0_H$** 外部中断控制寄存器 0	位域	EXINT3		EXINT2		EXINT1		EXINT0	
		类型	rw		rw		rw		rw	
BA_H	**EXICON1** **复位值: $3F_H$** 外部中断控制寄存器 1	位域	0		EXINT6		EXINT5		EXINT4	
		类型	r		rw		rw		rw	
BB_H	**NMICON** **复位值: 00_H** NMI 控制寄存器	位域	0	NMIECC	NMIVDDP	NMIVDD	NMIOCDS	NMIFLASH	NMIPLL	NMIWDT
		类型	r	rw	rw	rw	rw	rw	rw	rw
BC_H	**NMISR　复位值: 00_H** NMI 状态寄存器	位域	0	FNMIECC	FNMIVDDP	FNMIVDD	FNMIOCDS	FNMIFLASH	FNMIPLL	FNMIWDT
		类型	r	rwh	rwh	rwh	rwh	rwh	rwh	rwh
BD_H	**BCON　复位值: 00_H** 波特率控制寄存器	位域	BGSEL		0	BRDIS	BRPRE			R
		类型	rw		r	rw	rw			rw

地址	寄存器名	位	7	6	5	4	3	2	1	0
BE_H	**BG 复位值: 00_H** 波特率定时器/重载寄存器	位域	BR_VALUE							
		类型	rwh							
$E9_H$	**FDCON 复位值: 00_H** 分数分频器控制寄存器	位域	BGS	SYNEN	ERRSYN	EOFSYN	BRK	NDOV	FDM	FDEN
		类型	rw	rw	rwh	rwh	rwh	rwh	rw	rw
EA_H	**FDSTEP 复位值: 00_H** 分数分频器重载寄存器	位域	STEP							
		类型	rw							
EB_H	**FDRES 复位值: 00_H** 分数分频器结果寄存器	位域	RESULT							
		类型	rh							

RMAP = 0， 页 1

$B3_H$	**ID 复位值: UU_H** ID 寄存器	位域	PRODID					VERID		
		类型	r					r		
$B4_H$	**PMCON0** **复位值: 00_H** 功率模式控制寄存器 0	位域	0	WDT RST	WKRS	WKSEL	SD	PD	WS	
		类型	r	rwh	rwh	rw	rw	rwh	rw	
$B5_H$	**PMCON1** **复位值: 00_H** 功率模式控制寄存器 1	位域	0	CDC_ DIS	CAN_ DIS	MDU_ DIS	T2_DIS	CCU_ DIS	SSC_ DIS	ADC_ DIS
		类型	r	rw	rw	rw	rw	rw	rw	rw
$B6_H$	**OSC_CON** **复位值: 08_H** OSC 控制寄存器	位域	0			OSCPD	XPD	OSCSS	ORDRES	OSCR
		类型	r			rw	rw	rw	rwh	rh
$B7_H$	**PLL_CON** **复位值: 90_H** PLL 控制寄存器	位域	NDIV				VCO BYP	OSC DISC	RESLD	LOCK
		类型	rw				rw	rw	rwh	rh
BA_H	**CMCON** **复位值: 10_H** 时钟控制寄存器	位域	VCOSEL	KDIV	0	FCCFG	CLKREL			
		类型	rw	rw	r	rw	rw			
BB_H	**PASSWD** **复位值: 07_H** 口令寄存器	位域	PASS					PROT ECT_S	MODE	
		类型	wh					rh	rw	
BC_H	**FEAL 复位值: 00_H** FLASH 出错地址寄存器，低位字节	位域	ECCERRADDR							
		类型	rh							
BD_H	**FEAH 复位值: 00_H** FLASH 出错地址寄存器，高位字节	位域	ECCERRADDR							
		类型	rh							
BE_H	**COCON** **复位值: 00_H** 时钟输出控制寄存器	位域	0			TLEN	COUTS	COREL		
		类型	r			rw	rw	rw		

地址	寄存器名	位	7	6	5	4	3	2	1	0
$E9_H$	**MISC_CON** **复位值: 00_H** 多种控制寄存器	位域	0							DFLASH EN
		类型	r							rwh
RMAP = 0，页 3										
$B3_H$	**XADDRH** **复位值: $F0_H$** 片上 XRAM 高位地址	位域	ADDRH							
		类型	rw							
$B4_H$	**IRCON3** **复位值: 00_H** 中断请求寄存器 3	位域	0		CANS RC5	CCU6 SR1	0		CANS RC4	CCU6 SR0
		类型	r		rwh	rwh	r		rwh	rwh
$B5_H$	**IRCON4** **复位值: 00_H** 中断请求寄存器 4	位域	0		CANS RC7	CCU6 SR3	0		CANS RC6	CCU6 SR2
		类型	r		rwh	rwh	r		rwh	rwh
$B7_H$	**MODPISEL1** **复位值: 00_H** 外设输入选择寄存器 1	位域	EXINT 6IS	0		UR1RIS		T21EXIS	JTAGT DIS1	JTAGT CKS1
		类型	rw	r		rw		rw	rw	rw
BA_H	**MODPISEL2** **复位值: 00_H** 外设输入选择寄存器 2	位域	0				T21IS	T2IS	T1IS	T0IS
		类型	r				rw	rw	rw	rw
BB_H	**PMCON2** **复位值: 00_H** 功率模式控制寄存器 2	位域	0						UART1_ DIS	T21_DIS
		类型	r						rw	rw
BD_H	**MODSUSP** **复位值: 01_H** 模块挂起控制寄存器	位域	0			T21 SUSP	T2 SUSP	T13 SUSP	T12 SUSP	WDT SUSP
		类型	r			rw	rw	rw	rw	rw

3.2.4.5 WDT 寄存器

WDT SFR 从映射存储区访问（RMAP = 1）。

表 9 WDT 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
BB_H	**WDTCON** **复位值：00_H** 看门狗定时器控制寄存器	位域	0		WINBEN	WDTPR	0	WDTEN	WDTRS	WDTIN
		类型	r		rw	rh	r	rw	rwh	rw
BC_H	**WDTREL** **复位值: 00_H** 看门狗定时器重载寄存器	位域	WDTREL							
		类型	rw							
BD_H	**WDTWINB** **复位值: 00_H** 看门狗窗界计数寄存器	位域	WDTWINB							
		类型	rw							
BE_H	**WDTL** **复位值: 00_H** 看门狗定时器寄存器，低位字节	位域	WDT							
		类型	rh							
BF_H	**WDTH** **复位值: 00_H** 看门狗定时器寄存器，高位字节	位域	WDT							
		类型	rh							

3.2.4.6 端口寄存器

端口 SFR 从标准存储器区访问（RMAP = 0）。

表 10　　端口寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$B2_H$	**PORT_PAGE** **复位值: 00_H** 端口分页寄存器	位域	OP		STNR		0	PAGE		
		类型	w		w		r	rw		
RMAP = 0，页 0										
80_H	**P0_DATA** **复位值: 00_H** P0 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
86_H	**P0_DIR 复位值: 00_H** P0 口方向寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
90_H	**P1_DATA** **复位值: 00_H** P1 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
91_H	**P1_DIR 复位值: 00_H** P1 口方向寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
92_H	**P5_DATA** **复位值: 00_H** P5 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
93_H	**P5_DIR 复位值: 00_H** P5 口方向寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$A0_H$	**P2_DATA** **复位值: 00_H** P2 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$A1_H$	**P2_DIR 复位值: 00_H** P2 方向寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$B0_H$	**P3_DATA** **复位值: 00_H** P3 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$B1_H$	**P3_DIR 复位值: 00_H** P3 口方向寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$C8_H$	**P4_DATA** **复位值: 00_H** P4 口数据寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$C9_H$	**P4_DIR 复位值: 00_H**	位域	P7	P6	P5	P4	P3	P2	P1	P0

地址	寄存器名	位	7	6	5	4	3	2	1	0
	P4 口方向寄存器	类型	rw	rw	rw	rw	rw	rw	rw	rw
RMAP = 0，页 1										
80$_H$	**P0_PUDSEL** **复位值: FF$_H$** P0 口上拉/下拉选择寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
86$_H$	**P0_PUDEN** **复位值: C4$_H$** P0 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
90$_H$	**P1_PUDSEL** **复位值: FF$_H$** P1 口上拉/下拉选择寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
91$_H$	**P1_PUDEN** **复位值: FF$_H$** P1 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
92$_H$	**P5_PUDSEL** **复位值: FF$_H$** P5 口上拉/下拉选择寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
93$_H$	**P5_PUDEN** **复位值: FF$_H$** P5 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
A0$_H$	**P2_PUDSEL** **复位值: FF$_H$** P2 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
A1$_H$	**P2_PUDEN** **复位值: 00$_H$** P2 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
B0$_H$	**P3_PUDSEL** **复位值: BF$_H$** P3 口上拉/下拉选择寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
B1$_H$	**P3_PUDEN** **复位值: 40$_H$** P3 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
C8$_H$	**P4_PUDSEL** **复位值: FF$_H$** P4 口上拉/下拉选择寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
C9$_H$	**P4_PUDEN** **复位值: 04$_H$** P4 口上拉/下拉使能寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
RMAP = 0，页 2										

地址	寄存器名	位	7	6	5	4	3	2	1	0
80$_H$	**P0_ALTSEL0** **复位值: 00$_H$** P0 口复用功能选择寄存器 0	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
86$_H$	**P0_ALTSEL1** **复位值: 00$_H$** P0 口复用功能选择寄存器 1	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
90$_H$	**P1_ALTSEL0** **复位值: 00$_H$** P1 口复用功能选择寄存器 0	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
91$_H$	**P1_ALTSEL1** **复位值: 00$_H$** P1 口复用功能选择寄存器 1	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
92$_H$	**P5_ALTSEL0** **复位值: 00$_H$** P5 口复用功能选择寄存器 0	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
93$_H$	**P5_ALTSEL1** **复位值: 00$_H$** P5 口复用功能选择寄存器 1	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
B0$_H$	**P3_ALTSEL0** **复位值: 00$_H$** P3 口复用功能选择寄存器 0	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
B1$_H$	**P3_ALTSEL1** **复位值: 00$_H$** P3 口复用功能选择寄存器 1	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
C8$_H$	**P4_ALTSEL0** **复位值: 00$_H$** P4 口复用功能选择寄存器 0	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
C9$_H$	**P4_ALTSEL1** **复位值: 00$_H$** P4 口复用功能选择寄存器 1	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
RMAP = 0，页 3										
80$_H$	**P0_OD 复位值: 00$_H$** P0 口漏级开路输出控制寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
90$_H$	**P1_OD 复位值: 00$_H$** P1 口漏极开路输出控制寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
92$_H$	**P5_OD 复位值: 00$_H$**	位域	P7	P6	P5	P4	P3	P2	P1	P0

地址	寄存器名	位	7	6	5	4	3	2	1	0
	P5 口漏极开路输出控制寄存器	类型	rw	rw	rw	rw	rw	rw	rw	rw
$B0_H$	**P3_OD 复位值: 00_H** P3 口漏极开路输出控制寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$C8_H$	**P4_OD 复位值: 00_H** P4 口漏极开路输出控制寄存器	位域	P7	P6	P5	P4	P3	P2	P1	P0
		类型	rw	rw	rw	rw	rw	rw	rw	rw

3.2.4.7 ADC 寄存器

ADC SFR 从标准存储器区访问（RMAP = 0）。

表 11　　ADC 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$D1_H$	**ADC_PAGE** **复位值: 00_H** ADC 分页寄存器	位域	OP		STNR		0	PAGE		
		类型	w		w		r	rw		
RMAP = 0，页 0										
CA_H	**ADC_GLOBCTR** **复位值: 30_H** 全局控制寄存器	位域	ANON	DW	CTC		0			
		类型	rw	rw	rw		r			
CB_H	**ADC_GLOBSTR** **复位值: 00_H** 全局状态寄存器	位域	0		CHNR		0	SAMPLE	BUSY	
		类型	r		rh		r	rh	rh	
CC_H	**ADC_PRAR** **复位值: 00_H** 优先级和仲裁寄存器	位域	ASEN1	ASEN0	0	ARBM	CSM1	PRIO1	CSM0	PRIO0
		类型	rw	rw	r	rw	rw	rw	rw	rw
CD_H	**ADC_LCBR** **复位值: $B7_H$** 边界检测寄存器	位域	BOUND1				BOUND0			
		类型	rw				rw			
CE_H	**ADC_INPCR0** **复位值: 00_H** 输入综合寄存器 0	位域	STC							
		类型	rw							
CF_H	**ADC_ETRCR** **复位值: 00_H** 外部触发控制寄存器	位域	SYNEN1	SYNEN0	ETRSEL1			ETRSEL0		
		类型	rw	rw	rw			rw		
RMAP = 0，页 1										
CA_H	**ADC_CHCTR0** **复位值: 00_H** 通道控制寄存器 0	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
CB_H	**ADC_CHCTR1** **复位值: 00_H** 通道控制寄存器 1	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
CC_H	**ADC_CHCTR2** **复位值: 00_H** 通道控制寄存器 2	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
CD_H	**ADC_CHCTR3** **复位值: 00_H** 通道控制寄存器 3	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
CE_H	**ADC_CHCTR4** **复位值: 00_H** 通道控制寄存器 4	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	

地址	寄存器名	位	7	6	5	4	3	2	1	0
CF_H	**ADC_CHCTR5** **复位值: 00_H** 通道控制寄存器 5	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
$D2_H$	**ADC_CHCTR6** **复位值: 00_H** 通道控制寄存器 6	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
$D3_H$	**ADC_CHCTR7** **复位值: 00_H** 通道控制寄存器 7	位域	0	LCC			0		RESRSEL	
		类型	r	rw			r		rw	
RMAP = 0，页 2										
CA_H	**ADC_RESR0L** **复位值: 00_H** 结果寄存器 0，低位字节	位域	RESULT		0	VF	DRC	CHNR		
		类型	rh		r	rh	rh	rh		
CB_H	**ADC_RESR0H** **复位值: 00_H** 结果寄存器 0，高位字节	位域	RESULT							
		类型	rh							
CC_H	**ADC_RESR1L** **复位值: 00_H** 结果寄存器 1，低位字节	位域	RESULT		0	VF	DRC	CHNR		
		类型	rh		r	rh	rh	rh		
CD_H	**ADC_RESR1H** **复位值: 00_H** 结果寄存器 1，高位字节	位域	RESULT							
		类型	rh							
CE_H	**ADC_RESR2L** **复位值: 00_H** 结果寄存器 2，低位字节	位域	RESULT		0	VF	DRC	CHNR		
		类型	rh		r	rh	rh	rh		
CF_H	**ADC_RESR2H** **复位值: 00_H** 结果寄存器 2，高位字节	位域	RESULT							
		类型	rh							
$D2_H$	**ADC_RESR3L** **复位值: 00_H** 结果寄存器 3，低位字节	位域	RESULT		0	VF	DRC	CHNR		
		类型	rh		r	rh	rh	rh		
$D3_H$	**ADC_RESR3H** **复位值: 00_H** 结果寄存器 3，高位字节	位域	RESULT							
		类型	rh							
RMAP = 0，页 3										
CA_H	**ADC_RESRA0L** **复位值: 00_H** 结果寄存器 0，累加读取低位字节	位域	RESULT			VF	DRC	CHNR		
		类型	rh			rh	rh	rh		

地址	寄存器名	位	7	6	5	4	3	2	1	0
CB_H	**ADC_RESRA0H** **复位值: 00_H** 结果寄存器 0，累加读取高位字节	位域	RESULT							
		类型	rh							
CC_H	**ADC_RESRA1L** **复位值: 00_H** 结果寄存器 1，累加读取低位字节	位域	RESULT			VF	DRC	CHNR		
		类型	rh			rh	rh	rh		
CD_H	**ADC_RESRA1H** **复位值: 00_H** 结果寄存器 1，累加读取高位字节	位域	RESULT							
		类型	rh							
CE_H	**ADC_RESRA2L** **复位值: 00_H** 结果寄存器 2，累加读取低位字节	位域	RESULT			VF	DRC	CHNR		
		类型	rh			rh	rh	rh		
CF_H	**ADC_RESRA2H** **复位值: 00_H** 结果寄存器 2，累加读取高位字节	位域	RESULT							
		类型	rh							
$D2_H$	**ADC_RESRA3L** **复位值: 00_H** 结果寄存器 3，累加读取低位字节	位域	RESULT			VF	DRC	CHNR		
		类型	rh			rh	rh	rh		
$D3_H$	**ADC_RESRA3H** **复位值: 00_H** 结果寄存器 3，累加读取高位字节	位域	RESULT							
		类型	rh							

RMAP = 0，页 4

CA_H	**ADC_RCR0** **复位值: 00_H** 结果控制寄存器 0	位域	VFCTR	WFR	0	IEN	0			DRCTR
		类型	rw	rw	r	rw	r			rw
CB_H	**ADC_RCR1** **复位值: 00_H** 结果控制寄存器 1	位域	VFCTR	WFR	0	IEN	0			DRCTR
		类型	rw	rw	r	rw	r			rw
CC_H	**ADC_RCR2** **复位值: 00_H** 结果控制寄存器 2	位域	VFCTR	WFR	0	IEN	0			DRCTR
		类型	rw	rw	r	rw	r			rw
CD_H	**ADC_RCR3** **复位值: 00_H** 结果控制寄存器 3	位域	VFCTR	WFR	0	IEN	0			DRCTR
		类型	rw	rw	r	rw	r			rw
CE_H	**ADC_VFCR** **复位值: 00_H** 有效标志清零寄存器	位域	0				VFC3	VFC2	VFC1	VFC0
		类型	r				w	w	w	w

RMAP = 0，页 5

地址	寄存器名	位	7	6	5	4	3	2	1	0
CA_H	**ADC_CHINFR** **复位值: 00_H** 通道中断标志寄存器	位域	CHINF7	CHINF6	CHINF5	CHINF4	CHINF3	CHINF2	CHINF1	CHINF0
		类型	rh	rh	rh	rh	rh	rh	rh	rh
CB_H	**ADC_CHINCR** **复位值: 00_H** 通道中断清零寄存器	位域	CHINC7	CHINC6	CHINC5	CHINC4	CHINC3	CHINC2	CHINC1	CHINC0
		类型	w	w	w	w	w	w	w	w
CC_H	**ADC_CHINSR** **复位值: 00_H** 通道中断置位寄存器	位域	CHINS7	CHINS6	CHINS5	CHINS4	CHINS3	CHINS2	CHINS1	CHINS0
		类型	w	w	w	w	w	w	w	w
CD_H	**ADC_CHINPR** **复位值: 00_H** 通道中断节点指针寄存器	位域	CHINP7	CHINP6	CHINP5	CHINP4	CHINP3	CHINP2	CHINP1	CHINP0
		类型	rw	rw	rw	rw	rw	rw	rw	rw
CE_H	**ADC_EVINFR** **复位值: 00_H** 事件中断标志寄存器	位域	EVINF7	EVINF6	EVINF5	EVINF4	0		EVINF1	EVINF0
		类型	rh	rh	rh	rh	r		rh	rh
CF_H	**ADC_EVINCR** **复位值: 00_H** 事件中断清零标志寄存器	位域	EVINC7	EVINC6	EVINC5	EVINC4	0		EVINC1	EVINC0
		类型	w	w	w	w	r		w	w
$D2_H$	**ADC_EVINSR** **复位值: 00_H** 事件中断置位标志寄存器	位域	EVINS7	EVINS6	EVINS5	EVINS4	0		EVINS1	EVINS0
		类型	w	w	w	w	r		w	w
$D3_H$	**ADC_EVINPR** **复位值: 00_H** 事件中断节点指针寄存器	位域	EVINP7	EVINP6	EVINP5	EVINP4	0		EVINP1	EVINP0
		类型	rw	rw	rw	rw	r		rw	rw
RMAP = 0， 页 6										
CA_H	**ADC_CRCR1** **复位值: 00_H** 转换请求控制寄存器 1	位域	CH7	CH6	CH5	CH4	0			
		类型	rwh	rwh	rwh	rwh	r			
CB_H	**ADC_CRPR1** **复位值: 00_H** 转换请求挂起寄存器 1	位域	CHP7	CHP6	CHP5	CHP4	0			
		类型	rwh	rwh	rwh	rwh	r			
CC_H	**ADC_CRMR1** **复位值: 00_H** 转换请求模式寄存器 1	位域	Rsv	LDEV	CLR PND	SCAN	ENSI	ENTR	ENGT	
		类型	r	w	w	rw	rw	rw	rw	
CD_H	**ADC_QMR0** **复位值: 00_H** 队列模式寄存器 0	位域	CEV	TREV	FLUSH	CLRV	0	ENTR	ENGT	
		类型	w	w	w	w	r	rw	rw	
CE_H	**ADC_QSR0** **复位值: 20_H** 队列状态寄存器 0	位域	Rsv	0	EMPTY	EV	0		FILL	
		类型	r	r	rh	rh	r		rh	
CF_H	**ADC_Q0R0** **复位值: 00_H** 队列 0 寄存器 0	位域	EXTR	ENSI	RF	V	0	REQCHNR		
		类型	rh	rh	rh	rh	r	rh		

地址	寄存器名	位	7	6	5	4	3	2	1	0
$D2_H$	**ADC_QBUR0** **复位值: 00_H** 队列备份寄存器 0	位域	EXTR	ENSI	RF	V	0	REQCHNR		
		类型	rh	rh	rh	rh	r	rh		
$D2_H$	**ADC_QINR0** **复位值: 00_H** 队列输入寄存器 0	位域	EXTR	ENSI	RF	0		REQCHNR		
		类型	w	w	w	r		w		

3.2.4.8 定时器 T2 寄存器

定时器 T2 SFR 从标准存储器区访问（RMAP = 0）。

表 12 定时器 T2 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$C0_H$	**T2_T2CON** **复位值: 00_H** 定时器 T2 控制寄存器	位域	TF2	EXF2	0		EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$
		类型	rwh	rwh	r		rw	rwh	r	rw
$C1_H$	**T2_T2MOD** **复位值: 00_H** 定时器 T2 模式寄存器	位域	T2REGS	T2RHEN	EDGESEL	PREN	T2PRE			DCEN
		类型	rw	rw	rw	rw	rw			rw
$C2_H$	**T2_RC2L** **复位值: 00_H** 定时器 T2 重载/捕获寄存器，低位字节	位域	RC2							
		类型	rwh							
$C3_H$	**T2_RC2H** **复位值: 00_H** 定时器 T2 重载/捕获寄存器，高位字节	位域	RC2							
		类型	rwh							
$C4_H$	**T2_T2L** **复位值: 00_H** 定时器 T2 寄存器，低位字节	位域	THL2							
		类型	rwh							
$C5_H$	**T2_T2H** **复位值: 00_H** 定时器 T2 寄存器，高位字节	位域	THL2							
		类型	rwh							

3.2.4.9 定时器 T21 寄存器

定时器 T21 SFR 从映射存储器区访问（RMAP = 1）。

表 13　　定时器 T21 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
$C0_H$	**T21_T2CON** **复位值: 00_H** 定时器 T2 控制寄存器	位域	TF2	EXF2	0	0	EXEN2	TR2	C/ $\overline{T2}$	CP/ $\overline{RL2}$
		类型	rwh	rwh	r	r	rw	rwh	rw	rw
$C1_H$	**T21_T2MOD** **复位值: 00_H** 定时器 T2 模式寄存器	位域	T2REGS	T2RHEN	EDGESEL	PREN	T2PRE			DCEN
		类型	rw	rw	rw	rw	rw			rw
$C2_H$	**T21_RC2L** **复位值: 00_H** 定时器 T2 重载/捕获寄存器，低位字节	位域	RC2							
		类型	rwh							
$C3_H$	**T21_RC2H** **复位值: 00_H** 定时器 T2 重载/捕获寄存器，高位字节	位域	RC2							
		类型	rwh							
$C4_H$	**T21_T2L** **复位值: 00_H** 定时器 T2 寄存器，低位字节	位域	THL2							
		类型	rwh							
$C5_H$	**T2H** **复位值: 00_H** 定时器 T2 寄存器，高位字节	位域	THL2							
		类型	rwh							

3.2.4.10 CCU6 寄存器

CCU6 SFR 从标准存储器区访问（RMAP = 0）。

表 14　　CCU6 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$A3_H$	**CCU6_PAGE** **复位值: 00_H** CCU6 分页寄存器	位域	OP		STNR		0	PAGE		
		类型	w		w		r	rw		
RMAP = 0，页 0										
$9A_H$	**CCU6_CC63SRL** **复位值: 00_H** 通道 CC63 捕获/比较映射寄存器，低位字节	位域	CC63SL							
		类型	rw							
$9B_H$	**CCU6_CC63SRH** **复位值: 00_H** 通道 CC63 捕获/比较映射寄存器，高位字节	位域	CC63SH							
		类型	rw							
$9C_H$	**CCU6_TCTR4L** **复位值: 00_H** 定时器控制寄存器 4，低位字节	位域	T12STD	T12STR	0		DTRES	T12RES	T12RS	T12RR
		类型	w	w	r		w	w	w	w
$9D_H$	**CCU6_TCTR4H** **复位值: 00_H** 定时器控制寄存器 4，高位字节	位域	T13STD	T13STR	0			T13RES	T13RS	T13RR
		类型	w	w	r			w	w	w
$9E_H$	**CCU6_MCMOUTSL** **复位值: 00_H** 多通道模式输出映射寄存器，低位字节	位域	STRM CM	0	MCMPS					
		类型	w	r	rw					
$9F_H$	**CCU6_MCMOUTSH** **复位值: 00_H** 多通道模式输出映射寄存器，高位字节	位域	STRHP	0	CURHS			EXPHS		
		类型	w	r	rw			rw		
$A4_H$	**CCU6_ISRL** **复位值: 00_H** 捕获/比较中断状态复位寄存器，低位字节	位域	RT12 PM	RT12 OM	RCC 62F	RCC 62R	RCC 61F	RCC 61R	RCC 60F	RCC 60R
		类型	w	w	w	w	w	w	w	w
$A5_H$	**CCU6_ISRH** **复位值: 00_H** 捕获/比较中断状态复位寄存器，高位字节	位域	RSTR	RIDLE	RWHE	RCHE	0	RTRPF	RT13 PM	RT13 CM
		类型	w	w	w	w	r	w	w	w
$A6_H$	**CCU6_CMPMODIFL** **复位值: 00_H** 比较状态修改寄存器，低位字节	位域	0	MCC 63S	0			MCC 62S	MCC 61S	MCC 60S
		类型	r	w	r			w	w	w
$A7_H$	**CCU6_CMPMODIFH** **复位值: 00_H**	位域	0	MCC	0			MCC	MCC	MCC

地址	寄存器名	位	7	6	5	4	3	2	1	0
	比较状态修改寄存器，高位字节			63R				62R	61R	60R
		类型	r	w	r			w	w	w
FA_H	**CCU6_CC60SRL** **复位值: 00_H** 通道 CC60 捕获/比较映射寄存器，低位字节	位域	CC60SL							
		类型	rwh							
FB_H	**CCU6_CC60SRH** **复位值: 00_H** 通道 CC60 捕获/比较映射寄存器，高位字节	位域	CC60SH							
		类型	rwh							
FC_H	**CCU6_CC61SRL** **复位值: 00_H** 通道 CC61 捕获/比较映射寄存器，低位字节	位域	CC61SL							
		类型	rwh							
FD_H	**CCU6_CC61SRH** **复位值: 00_H** 通道 CC61 捕获/比较映射寄存器，高位字节	位域	CC61SH							
		类型	rwh							
FE_H	**CCU6_CC62SRL** **复位值: 00_H** 通道 CC62 捕获/比较映射寄存器，低位字节	位域	CC62SL							
		类型	rwh							
FF_H	**CCU6_CC62SRH** **复位值: 00_H** 通道 CC62 捕获/比较映射寄存器，高位字节	位域	CC62SH							
		类型	rwh							
RMAP = 0 ，页 1										
$9A_H$	**CCU6_CC63RL** **复位值: 00_H** 通道 CC63 捕获/比较寄存器，低位字节	位域	CC63VL							
		类型	rh							
$9B_H$	**CCU6_CC63RH** **复位值: 00_H** 通道 CC63 捕获/比较寄存器，高位字节	位域	CC63VH							
		类型	rh							
$9C_H$	**CCU6_T12PRL** **复位值: 00_H** 定时器 T12 周期寄存器，低位字节	位域	T12PVL							
		类型	rwh							
$9D_H$	**CCU6_T12PRH** **复位值: 00_H** 定时器 T12 周期寄存器，高位字节	位域	T12PVH							
		类型	rwh							
$9E_H$	**CCU6_T13PRL** **复位值: 00_H** 定时器 T13 周期寄存器，低位字节	位域	T13PVL							
		类型	rwh							

地址	寄存器名	位	7	6	5	4	3	2	1	0
$9F_H$	**CCU6_T13PRH** **复位值: 00_H** 定时器 T13 周期寄存器，高位字节	位域	T13PVH							
		类型	rwh							
$A4_H$	**CCU6_T12DTCL** **复位值: 00_H** 定时器 T12 死区时间控制寄存器，低位字节	位域	DTM							
		类型	rw							
$A5_H$	**CCU6_T12DTCH** **复位值: 00_H** 定时器 T12 死区时间控制寄存器，高位字节	位域	0	DTR2	DTR1	DTR0	0	DTE2	DTE1	DTE0
		类型	r	rh	rh	rh	r	rw	rw	rw
$A6_H$	**CCU6_TCTR0L** **复位值: 00_H** 定时器控制寄存器 0，低位字节	位域	CTM	CDIR	STE12	T12R	T12PRE	T12CLK		
		类型	rw	rh	rh	rh	rw	rw		
$A7_H$	**CCU6_TCTR0H** **复位值: 00_H** 定时器控制寄存器 0，高位字节	位域	0		STE13	T13R	T13PRE	T13CLK		
		类型	r		rh	rh	rw	rw		
FA_H	**CCU6_CC60RL** **复位值: 00_H** 通道 CC60 捕获/比较寄存器，低位字节	位域	CC60VL							
		类型	rh							
FB_H	**CCU6_CC60RH** **复位值: 00_H** 通道 CC60 捕获/比较寄存器，高位字节	位域	CC60VH							
		类型	rh							
FC_H	**CCU6_CC61RL** **复位值: 00_H** 通道 CC61 捕获/比较寄存器，低位字节	位域	CC61VL							
		类型	rh							
FD_H	**CCU6_CC61RH** **复位值: 00_H** 通道 CC61 捕获/比较寄存器，高位字节	位域	CC61VH							
		类型	rh							
FE_H	**CCU6_CC62RL** **复位值: 00_H** 通道 CC62 捕获/比较寄存器，低位字节	位域	CC62VL							
		类型	rh							
FF_H	**CCU6_CC62RH** **复位值: 00_H** 通道 CC62 捕获/比较寄存器，高位字节	位域	CC62VH							
		类型	rh							

RMAP = 0，页 2

$9A_H$	**CCU6_T12MSELL** **复位值: 00_H** T12 捕获/比较模式选择寄存器，低位字节	位域	MSEL61		MSEL60
		类型	rw		rw
$9B_H$	**CCU6_T12MSELH** **复位值: 00_H**	位域	DBYP	HSYNC	MSEL62

地址	寄存器名	位	7	6	5	4	3	2	1	0
	T12 捕获/比较模式选择寄存器，高位字节	类型	rw	rw			rw			
$9C_H$	**CCU6_IENL** **复位值: 00_H** 捕获/比较中断使能寄存器，低位字节	位域	ENT12PM	ENT12OM	ENCC62F	ENCC62R	ENCC61F	ENCC61R	ENCC60F	ENCC60R
		类型	rw	rw	rw	rw	rw	rw	rw	rw
$9D_H$	**CCU6_IENH** **复位值: 00_H** 捕获/比较中断使能寄存器，高位字节	位域	ENSTR	ENIDLE	ENWHE	ENCHE	0	ENTRPF	ENT13PM	ENT13CM
		类型	rw	rw	rw	rw	r	rw	rw	rw
$9E_H$	**CCU6_INPL** **复位值: 40_H** 捕获/比较中断节点指针寄存器，低位字节	位域	INPCHE		INPCC62		INPCC61		INPCC60	
		类型	rw		rw		rw		rw	
$9F_H$	**CCU6_INPH** **复位值: 39_H** 捕获/比较中断节点指针寄存器，高位字节	位域	0		INPT13		INPT12		INPERR	
		类型	r		rw		rw		rw	
$A4_H$	**CCU6_ISSL** **复位值: 00_H** 捕获/比较中断状态设置寄存器，低位字节	位域	ST12PM	ST12OM	SCC62F	SCC62R	SCC61F	SCC61R	SCC60F	SCC60R
		类型	w	w	w	w	w	w	w	w
$A5_H$	**CCU6_ISSH** **复位值: 00_H** 捕获/比较中断状态设置寄存器，高位字节	位域	SSTR	SIDLE	SWHE	SCHE	SWHC	STRPF	ST13PM	ST13CM
		类型	w	w	w	w	w	w	w	w
$A6_H$	**CCU6_PSLR** **复位值: 00_H** 被动态电平寄存器	位域	PSL63	0	PSL					
		类型	rwh	r	rwh					
$A7_H$	**CCU6_MCMCTR** **复位值：00_H** 多通道模式控制寄存器	位域	0		SWSYN		0	SWSEL		
		类型	r		rw		r	rw		
FA_H	**CCU6_TCTR2L** **复位值: 00_H** 定时器控制寄存器 2，低位字节	位域	0	T13TED		T13TEC			T13SSC	T12SSC
		类型	r	rw		rw			rw	rw
FB_H	**CCU6_TCTR2H** **复位值: 00_H** 定时器控制寄存器 2，高位字节	位域	0				T13RSEL		T12RSEL	
		类型	r				rw		rw	
FC_H	**CCU6_MODCTRL** **复位值: 00_H** 调制控制寄存器，低位字节	位域	MCMEN	0	T12MODEN					
		类型	rw	r	rw					
FD_H	**CCU6_MODCTRH** **复位值: 00_H** 调制控制寄存器，高位字节	位域	ECT13O	0	T13MODEN					
		类型	rw	r	rw					
FE_H	**CCU6_TRPCTRL** **复位值: 00_H**	位域	0					TRPM2	TRPM1	TRPM0

地址	寄存器名	位	7	6	5	4	3	2	1	0
		类型	r					rw	rw	rw
FF_H	**CCU6_TRPCTRH** **复位值: 00_H** 强制中断控制寄存器，高位字节	位域	TRPPEN	TRPEN13	TRPEN					
		类型	rw	rw	rw					
RMAP = 0 ，页 3										
$9A_H$	**CCU6_MCMOUTL** **复位值: 00_H** 多通道模式输出寄存器，低位字节	位域	0	R	MCMP					
		类型	r	rh	rh					
$9B_H$	**CCU6_MCMOUTH** **复位值: 00_H** 多通道模式输出寄存器，高位字节	位域	0		CURH			EXPH		
		类型	r		rh			rh		
$9C_H$	**CCU6_ISL** **复位值: 00_H** 捕获/比较中断状态寄存器，低位字节	位域	T12PM	T12OM	ICC62F	ICC62R	ICC61F	ICC61R	ICC60F	ICC60R
		类型	rh	rh	rh	rh	rh	rh	rh	rh
$9D_H$	**CCU6_ISH** **复位值: 00_H** 捕获/比较中断状态寄存器，高位字节	位域	STR	IDLE	WHE	CHE	TRPS	TRPF	T13PM	T13CM
		类型	rh	rh	rh	rh	rh	rh	rh	rh
$9E_H$	**CCU6_PISEL0L** **复位值: 00_H** 端口输入选择寄存器 0，低位字节	位域	ISTRP		ISCC62		ISCC61		ISCC60	
		类型	rw		rw		rw		rw	
$9F_H$	**CCU6_PISEL0H** **复位值: 00_H** 端口输入选择寄存器 0，高位字节	位域	IST12HR		ISPOS2		ISPOS1		ISPOS0	
		类型	rw		rw		rw		rw	
$A4_H$	**CCU6_PISEL2** **复位值: 00_H** 端口输入选择寄存器 2	位域	0						IST13HR	
		类型	r						rw	
FA_H	**CCU6_T12L** **复位值: 00_H** 定时器 T12 计数寄存器，低位字节	位域	T12CVL							
		类型	rwh							
FB_H	**CCU6_T12H** **复位值: 00_H** 定时器 T12 计数寄存器，高位字节	位域	T12CVH							
		类型	rwh							
FC_H	**CCU6_T13L** **复位值: 00_H** 定时器 T13 计数寄存器，低位字节	位域	T13CVL							
		类型	rwh							
FD_H	**CCU6_T13H** **复位值: 00_H**	位域	T13CVH							

地址	寄存器名	位	7	6	5	4	3	2	1	0
	定时器 T13 计数寄存器，高位字节	类型	rwh							
FE_H	**CCU6_CMPSTATL** **复位值: 00_H** 比较状态寄存器，低位字节	位域	0	CC63 ST	CC POS2	CC POS1	CC POS0	CC62 ST	CC61 ST	CC60 ST
		类型	r	rh	rh	rh	rh	rh	rh	rh
FF_H	**CCU6_CMPSTATH** **复位值: 00_H** 比较状态寄存器，高位字节	位域	T13IM	COUT 63PS	COUT 62PS	CC62 PS	COUT 61PS	CC61 PS	COUT 60PS	CC60 PS
		类型	rwh	rwh	rwh	rwh	rwh	rwh	rwh	rwh

3.2.4.11 UART1 寄存器

UART1 SFR 从映射存储器区访问（RMAP = 1）。

表 15　　UART1 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
$C8_H$	**SCON　复位值: 00_H** 串行通道控制寄存器	位域	SM0	SM1	SM2	REN	TB8	RB8	TI	RI
		类型	rw	rw	rw	rw	rw	rwh	rwh	rwh
$C9_H$	**SBUF　复位值: 00_H** 串行通道缓存寄存器	位域	VAL							
		类型	rwh							
CA_H	**BCON　复位值: 00_H** 波特率控制寄存器	位域	0				BRPRE			R
		类型	r				rw			rw
CB_H	**BG　复位值: 00_H** 波特率定时器/重载寄存器	位域	BR_VALUE							
		类型	rwh							
CC_H	**FDCON** **复位值: 00_H** 分数分频器控制寄存器	位域	0					NDOV	FDM	FDEN
		类型	r					rwh	rw	rw
CD_H	**FDSTEP** **复位值: 00_H** 分数分频器重载寄存器	位域	STEP							
		类型	rw							
CE_H	**FDRES** **复位值: 00_H** 分数分频器结果寄存器	位域	RESULT							
		类型	rh							

3.2.4.12 SSC 寄存器

SSC SFR 从标准存储器区访问（RMAP = 0）。

表 16　　SSC 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$A9_H$	**SSC_PISEL** **复位值: 00_H** 端口输入选择寄存器	位域	0					CIS	SIS	MIS
		类型	r					rw	rw	rw
AA_H	**SSC_CONL** **复位值: 00_H** 控制寄存器，低位字节 编程模式	位域	LB	PO	PH	HB	BM			
		类型	rw	rw	rw	rw	rw			
AA_H	**SSC_CONL** **复位值: 00_H** 控制寄存器，低位字节 工作模式	位域	0				BC			
		类型	r				rh			
AB_H	**SSC_CONH** **复位值: 00_H** 控制寄存器，高位字节 编程模式	位域	EN	MS	0	AREN	BEN	PEN	REN	TEN
		类型	rw	rw	r	rw	rw	rw	rw	rw
AB_H	**SSC_CONH** **复位值: 00_H** 控制寄存器，高位字节 工作模式	位域	EN	MS	0	BSY	BE	PE	RE	TE
		类型	rw	rw	r	rh	rwh	rwh	rwh	rwh
AC_H	**SSC_TBL** **复位值: 00_H** 发送缓存寄存器， 低位字节	位域	TB_VALUE							
		类型	rw							
AD_H	**SSC_RBL** **复位值：00_H** 接收缓存寄存器， 低位字节	位域	RB_VALUE							
		类型	rh							
AE_H	**SSC_BRL** **复位值: 00_H** 波特率定时器重载寄 存器，低位字节	位域	BR_VALUE							
		类型	rw							
AF_H	**SSC_BRH** **复位值: 00_H** 波特率定时器重载寄 存器，高位字节	位域	BR_VALUE							
		类型	rw							

3.2.4.13 MultiCAN 寄存器

MultiCAN SFR 从标准存储器区访问（RMAP = 0）。

表 17 MultiCAN 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 0										
$D8_H$	**ADCON** **复位值: 00_H** CAN 地址/数据控制寄存器	位域	V3	V2	V1	V0	AUAD		BSY	RWEN
		类型	rw	rw	rw	rw	rw		rh	rw
$D9_H$	**ADL 复位值: 00_H** CAN 地址寄存器，低位字节	位域	CA9	CA8	CA7	CA6	CA5	CA4	CA3	CA2
		类型	rwh	rwh	rwh	rwh	rwh	rwh	rwh	rwh
DA_H	**ADH 复位值: 00_H** CAN 地址寄存器，高位字节	位域	0				CA13	CA12	CA11	CA10
		类型	r				rwh	rwh	rwh	rwh
DB_H	**DATA0** **复位值: 00_H** CAN 数据寄存器 0	位域	CD							
		类型	rwh							
DC_H	**DATA1** **复位值: 00_H** CAN 数据寄存器 1	位域	CD							
		类型	rwh							
DD_H	**DATA2** **复位值: 00_H** CAN 数据寄存器 2	位域	CD							
		类型	rwh							
DE_H	**DATA3** **复位值: 00_H** CAN 数据寄存器 3	位域	CD							
		类型	rwh							

3.2.4.14 OCDS 寄存器

OCDS SFR 从映射存储区访问（RMAP = 1）。

表 18 OCDS 寄存器概览

地址	寄存器名	位	7	6	5	4	3	2	1	0
RMAP = 1										
$E9_H$	**MMCR2 复位值: $1U_H$** 监控模式控制寄存器 2	位域	ST MODE	EXBC	DSUSP	MBCON	ALTDI	MMEP	MMODE	JENA
		类型	rw	rw	rw	rwh	rw	rwh	rh	rh
$F1_H$	**MMCR 复位值: 00_H** 监控模式控制寄存器	位域	MEXIT_P	MEXIT	0	MSTEP	MRAMS_P	MRAMS	TRF	RRF
		类型	w	hw	r	rw	w	rwh	rh	rh
$F2_H$	**MMSR 复位值: 00_H** 监控模式状态寄存器	位域	MBCAM	MBCIN	EXBF	SWBF	HWB3F	HWB2F	HWB1F	HWB0F
		类型	rw	rwh	rwh	rwh	rwh	rwh	rwh	rwh
$F3_H$	**MMBPCR** **复位值: 00_H** 断点控制寄存器	位域	SWBC	HWB3C		HWB2C		HWB1C	HWB0C	
		类型	rw	rw		rw		rw	rw	
$F4_H$	**MMICR** **复位值: 00_H** 监控模式中断控制寄存器	位域	DVECT	DRETR	COMRST	MSTSEL	MMUIE_P	MMUIE	RRIE_P	RRIE
		类型	rwh	rwh	rwh	rh	w	rw	w	rw
$F5_H$	**MMDR** **复位值: 00_H** 监控模式数据传送寄存器 接收	位域	MMRR							
		类型	rh							
$F6_H$	**HWBPSR** **复位值: 00_H** 硬件断点选择寄存器	位域	0			BPSEL_P	BPSEL			
		类型	r			w	rw			
$F7_H$	**HWBPDR** **复位值: 00_H** 硬件断点数据寄存器	位域	HWBPxx							
		类型	rw							
EB_H	**MMWR1** **复位值: 00_H** 监控器工作寄存器 1	位域	MMWR1							
		类型	rw							
EC_H	**MMWR2** **复位值: 00_H** 监控器工作寄存器 2	位域	MMWR2							
		类型	rw							

3.3 Flash 存储器

XC886/888 内嵌用户可编程的非易失性闪存（Flash）存储器，能够快速、可靠的存储用户代码和数据。Flash 由嵌入式电压调节器（EVR）提供的 2.5V 电压供电，不需要额外的编程或擦除电压。Flash 存储器的分区特性使每个扇区都可被独立擦除。

特性

- 通过 UART 进行在系统编程（ISP）
- 在应用编程（IAP）
- 纠错码（ECC）可动态纠正一位错误
- 后台编程和擦除操作，使 CPU 负荷最小
- 支持擦除中止操作
- 最小编程宽度 [1] 为 32 字节（D-Flash）或 64 字节（P-Flash）
- 最小擦除宽度为 1 个扇区
- 每次读取 1 个字节
- Flash 出厂时为擦除状态（读返回全零）
- 工作电源电压：2.5 V ± 7.5%
- 读访问时间：3 × t_{CCLK} = 125 ns [2]
- 编程时间：248256 / f_{SYS} = 2.6 ms [3]
- 擦除时间：9807360 / f_{SYS} = 102 ms [3]

1）P-Flash：64 字节字线只能被编程一次，即仅允许一个门干扰。
D-Flash：32 字节字线可被编程两次，即允许两个门干扰。

2）此处给出的是典型值。f_{sys} = 96 MHz ± 7.5%(f_{CCLK} = 24 MHz ± 7.5%)是读取 Flash 的最大频率范围。

3）此处给出的是典型值。f_{sys} = 96 MHz ± 7.5%是 Flash 编程和擦除的唯一频率范围。使用 f_{sysmin} 可得到最坏情况下的时序。

表 19 给出Flash数据保持能力和耐受力目标。

表 19　　Flash 数据保持和耐受力（适用的工作条件）

数据保持	耐受力 [1)]	大小	评注
程序 Flash			
20 年	1,000 次	多达 32 KB[2)]	适用于提供 32 KB Flash 的衍生产品
20 年	1,000 次	多达 24 KB[2)]	适用于提供 24 KB Flash 的衍生产品
数据 Flash			
20 年	1,000 次	4 KB	
5 年	10,000 次	1 KB	
2 年	70,000 次	512 字节	
2 年	100,000 次	128 字节	

1） 一次指编程一个扇区内的所有字线以及擦除一个扇区。只有满足下述条件，表 19 中的 Flash 耐受力指标才有效：

- 每个 Flash 扇区的最大擦除次数一定不能超过 100,000 次。
- 每个 Flash bank 的最大擦除次数一定不能超过 300,000 次。
- 每个 Flash bank 的编程次数一定不能超过 2,500,000 次。

2） 如果不使用 Flash 保存数据，程序 Flash 的大小可达到器件提供的最大 Flash 容量。使用更多数据 Flash 意味着可用的程序 Flash 容量减小。

3.3.1　Flash Bank 分区

XC886/888 产品家族提供 24 KB或 32 KB 内嵌Flash存储器。Flash器件由程序 Flash（P-Flash） bank和数据Flash（D-Flash）bank构成，两种Flash bank分区不同，如 图 11 所示。它们均可用于存储代码和数据。标记"D"并不表示D-Flash被映射到数据存储区，也不表示它只能用来存储数据。使用该标记旨在区分Flash bank 的不同分区。

32 KB Flash 器件由 6 个 P-Flash bank 和 2 个 D-Flash bank 组成，24 KB Flash 器件由 6 个 P-Flash bank（前两个 Flash bank 只有 2 KB）和 1 个 D-Flash bank 组成。XC886/888 ROM 器件仅提供 4 KB D-Flash bank。

P-Flash bank 始终成对出现。因此，P-Flash bank 有时也指 P-Flash bank piar。P-Flash bank 的每个扇区与 bank pair 中的对应另一个扇区组成 P-Flash bank pair 扇区。

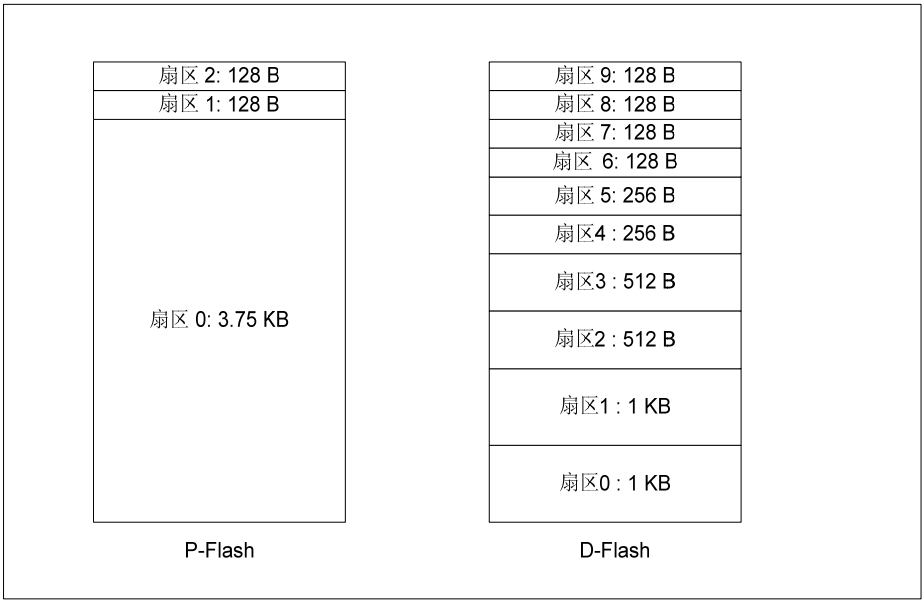


图 11　　Flash Bank 分区

每个 Flash bank 内部的扇区结构具备灵活的擦除能力。最小擦除宽度始终为一个完整的扇区。各个扇区可被分别擦除、或者同时擦除。和标准 EPROM 相反， Flash 存储器单元擦除后值全为 0。

D-Flash bank 被划分为更多的物理扇区，从而具有扩展的擦除和重新编程能力。每种扇区的个数均为偶数，从而能够更加灵活、更好的适应于广泛的应用领域。

3.3.2　P-Flash 并行读取

为了提高系统性能，P-Flash bank 可配置为并行读取，从而能在 4 × CCLK 个时钟周期内读取线性代码的两个字节，而串行读取则需要 6 × CCLK 个时钟周期。并行读取过程如下：在 3 × CCLK 个时钟周期内从 P-Flash bank pair 中并行读取两个字节，然后将其保存在高速缓存中。接着由 CPU 读出高速缓存的内容，该操作不需等待状态，在 1 × CCLK 个时钟周期即可完成。并行读取操作使得从 P-Flash bank 中读取指令的平均时间缩短，系统的 MIPS（每秒百万条指令）提高。

但是，若由于某些时序约束而不能使用并行读取特性，可通过调用并行读取禁止子程序来禁止该操作。

3.3.3 Flash 的编程宽度

对于 P- Flash bank，由于 Flash 单元只能承受一个门干扰，因此已编程的字线在重新编程前必须先擦除。因为不可能单独擦除一条字线，这即意味着包含该字线的整个扇区必须全部被擦除。

对于D- Flash bank，由于Flash单元能承受两个门干扰，同一条字线在擦除前可编程两次。这即意味着如果需要编程的数据字节的个数小于 32 字节（最小编程宽度），用户可选择先编程这些数据字节（x；x可以是 1-31 之间的任意整数），之后再编程其余字节（32-x）。因此，用 16 个数据字节对同一条字线编程两次（见 **图 12**）。

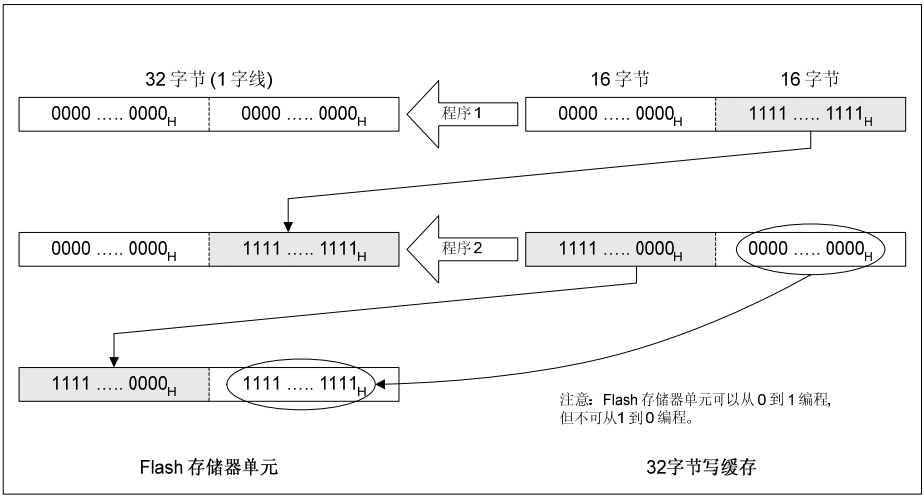


图 12 D- Flash 编程

注：当第二次编程同一个 D-Flash WL 时，应当用 0 再次编程第一次编程过的那些 Flash 存储器单元（不管其是 0 或是 1），以保持其原先的内容防止这些单元被“过编程”。

3.4 中断系统

XC800 内核支持一个非可屏蔽中断（NMI）和 14 个可屏蔽中断。除了支持标准中断功能（例如，可配置的中断优先级和中断屏蔽功能）之外，XC886/888 中断系统还提供了扩展中断功能，例如将每个中断向量映射给多个中断源，从而增加了所支持的中断源数目，附加的状态寄存器用来检测和确定中断源。

3.4.1 中断源

图 13 到 图 18 给出中断源和中断节点概览，及其相应的控制和状态标志。

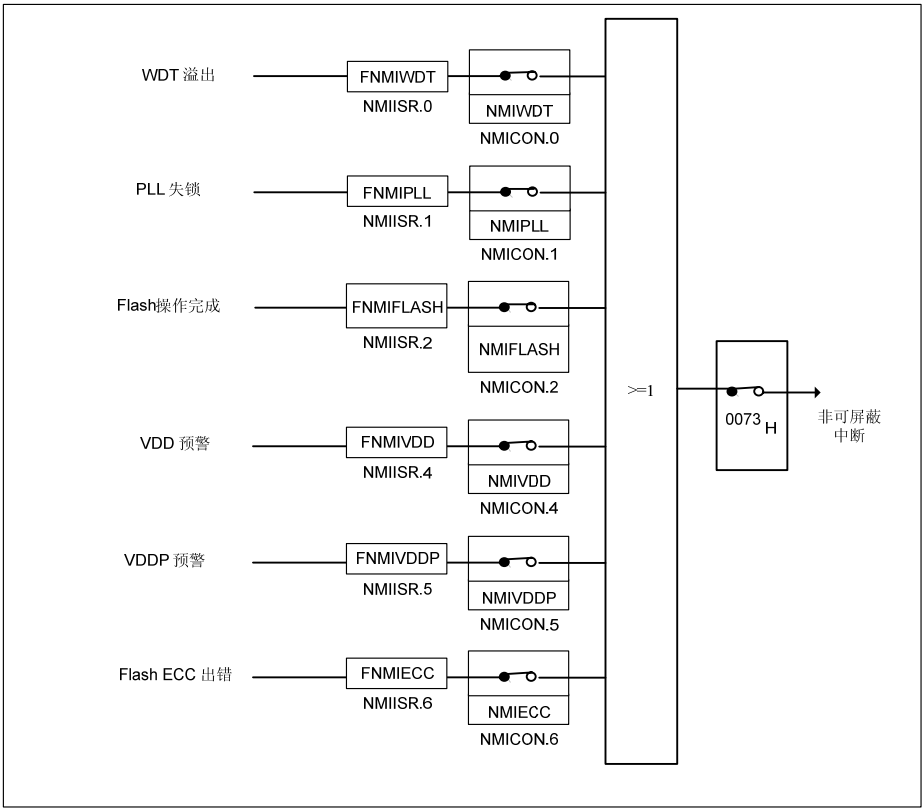


图 13 非可屏蔽中断请求源

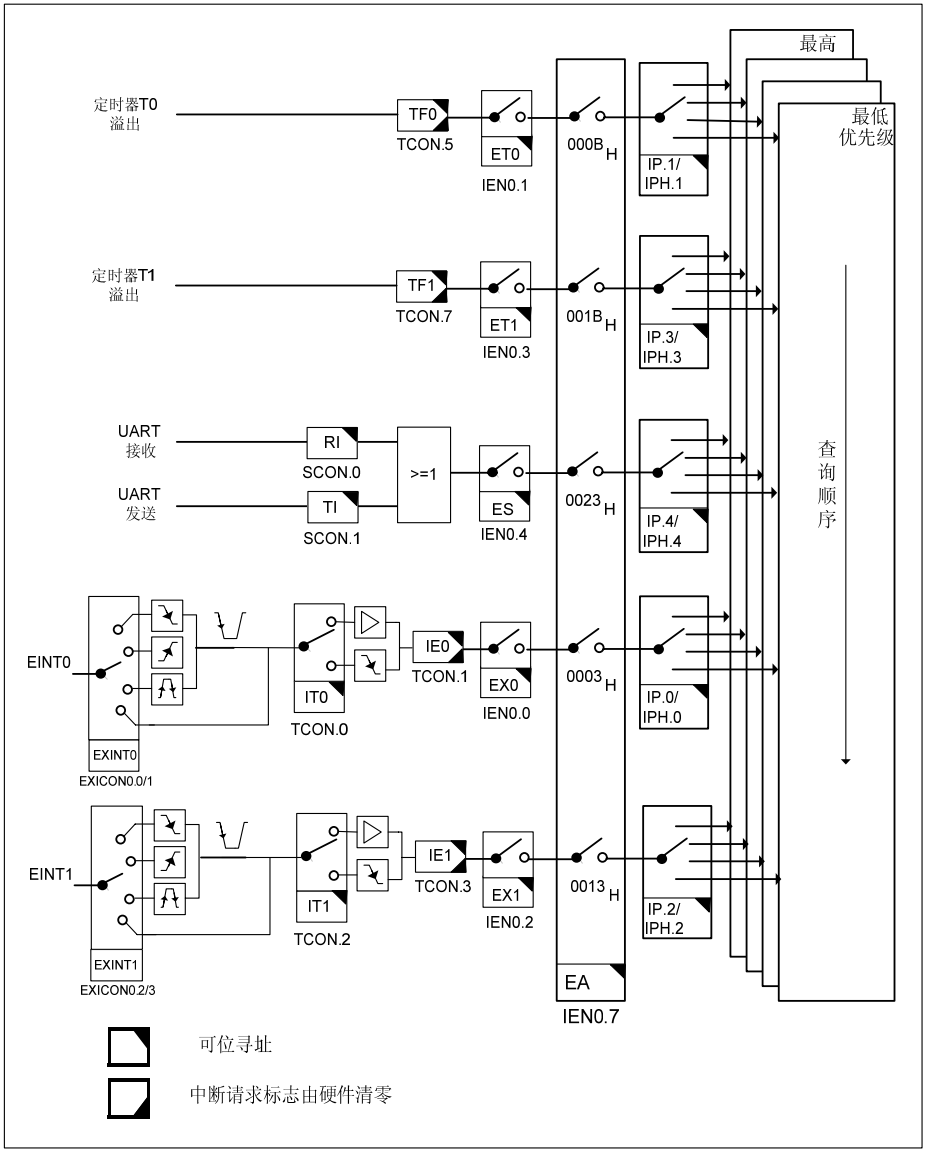


图 14　　中断请求源（第一部分）

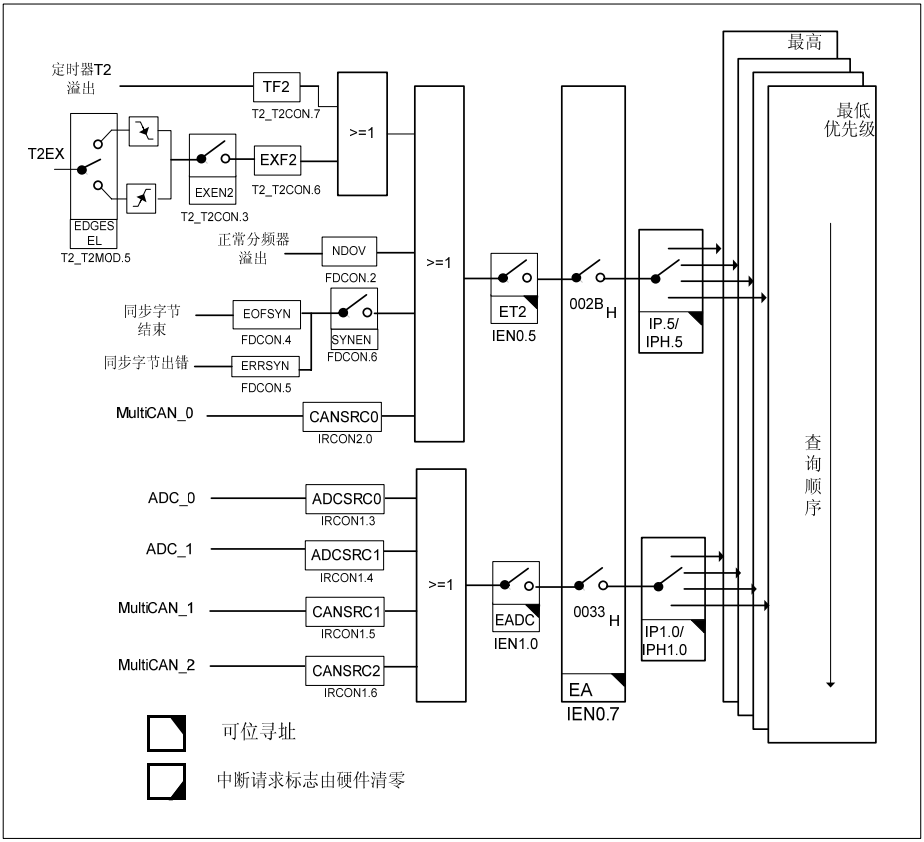


图 15　　中断请求源（第二部分）

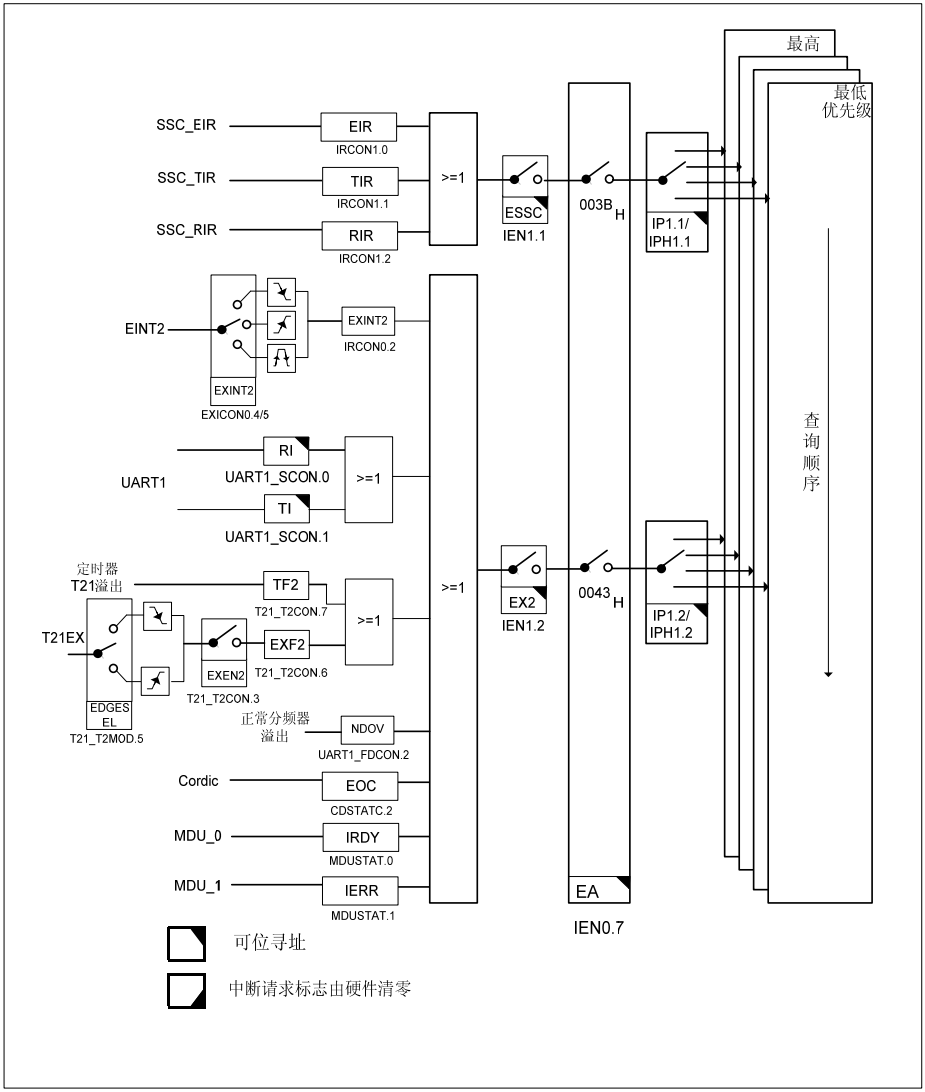


图 16　　中断请求源（第三部分）

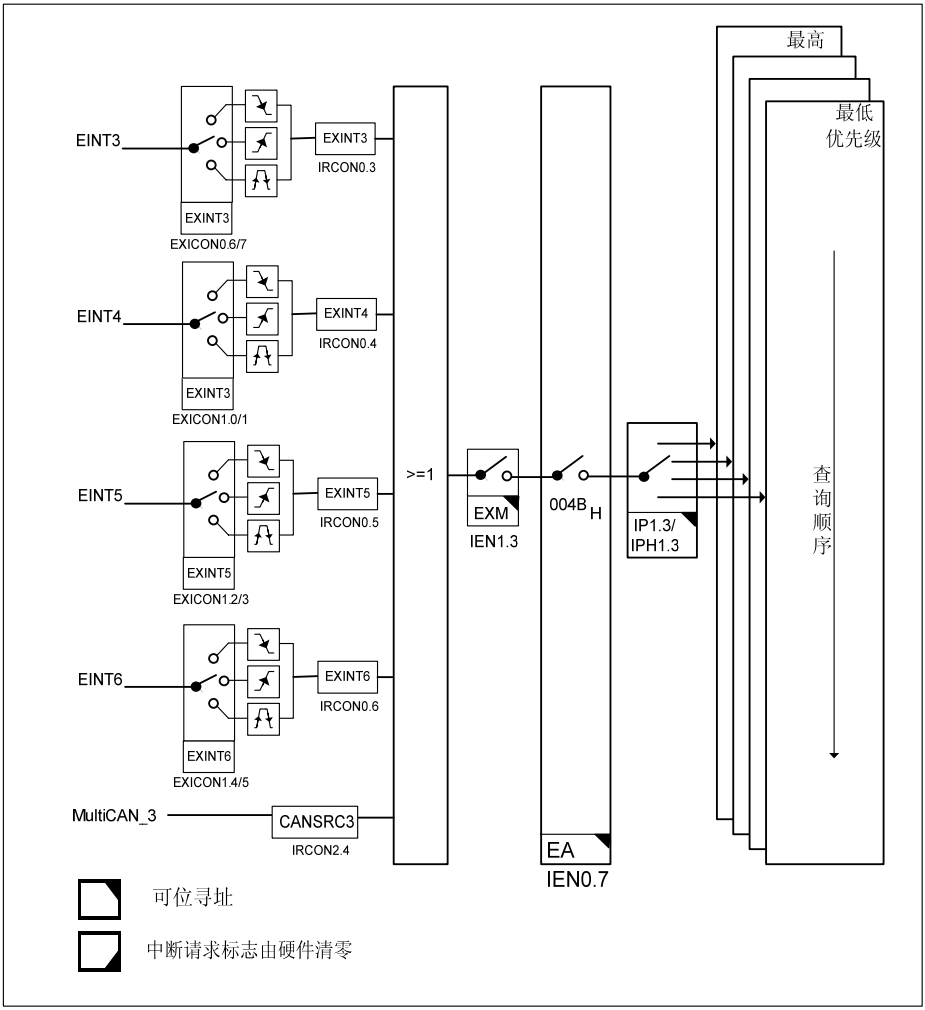


图 17　　中断请求源（第四部分）

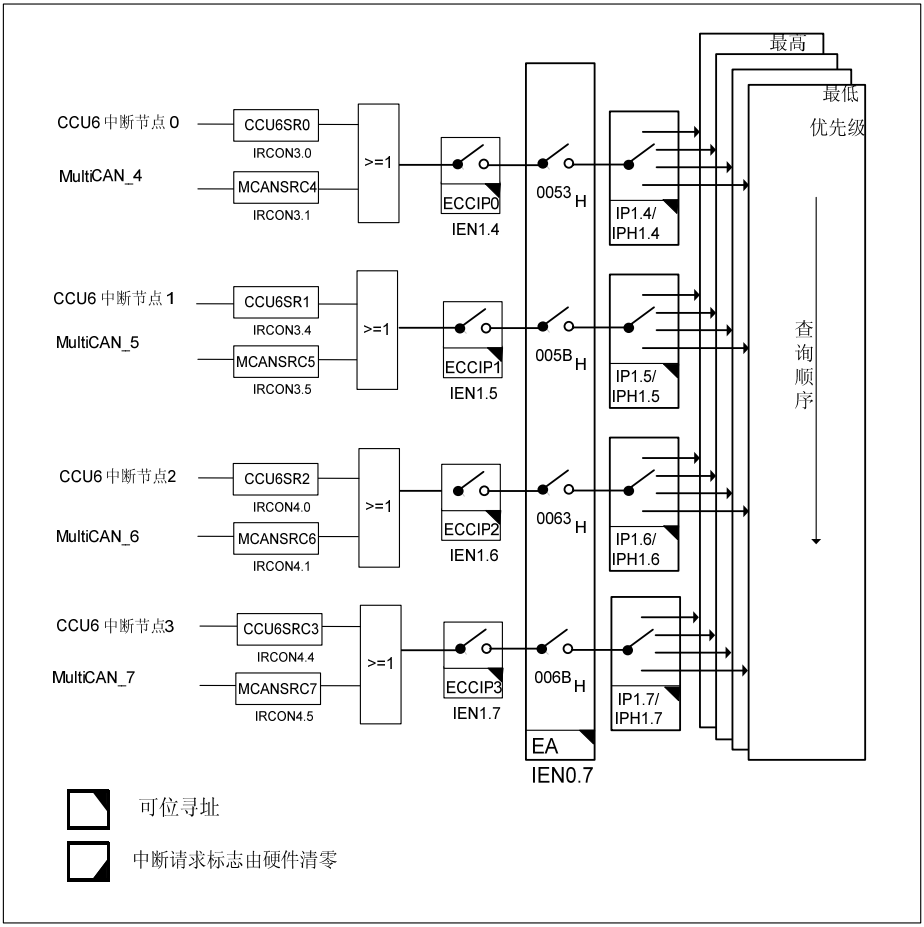


图 18　　中断请求源（第五部分）

3.4.2 中断源和中断向量

每个中断事件源对应有一个所属中断节点的中断向量地址。通过访问该中断向量来服务相应的中断节点请求。通过使能位可单独使能或禁止每个中断节点的中断服务。XC886/888 中分配给各中断源的中断向量地址和对应的中断节点使能位归纳见 **表 20**。

表 20 中断向量地址

中断节点	中断向量地址	XC886/888 中断源分配	使能位	SFR
NMI	0073_H	看门狗定时器 NMI	NMIWDT	NMICON
		PLL NMI	NMIPLL	
		Flash NMI	NMIFLASH	
		VDDC 预警 NMI	NMIVDD	
		VDDP 预警 NMI	NMIVDDP	
		Flash ECC NMI	NMIECC	
XINTR0	0003_H	外部中断 0	EX0	IEN0
XINTR1	$000B_H$	定时器 T0	ET0	
XINTR2	0013_H	外部中断 1	EX1	
XINTR3	$001B_H$	定时器 T1	ET1	
XINTR4	0023_H	UART	ES	
XINTR5	$002B_H$	定时器 T2	ET2	
		UART 分数分频器（正常分频器溢出）		
		MultiCAN 节点 0		
		LIN		
XINTR6	0033_H	MultiCAN 节点 1 和 2	EADC	IEN1
		ADC[1:0]		
XINTR7	$003B_H$	SSC	ESSC	
XINTR8	0043_H	外部中断 2	EX2	
		T21		

中断节点	中断向量地址	XC886/888 中断源分配	使能位	SFR
		CORDIC		
		UART1		
		UART1 分数分频器（正常分频器溢出）		
		MDU[1:0]		
XINTR9	$004B_H$	外部中断 3	EXM	
		外部中断 4		
		外部中断 5		
		外部中断 6		
		MultiCAN 节点 3		
XINTR10	0053_H	CCU6 INP0	ECCIP0	
		MultiCAN 节点 4		
XINTR11	$005B_H$	CCU6 INP1	ECCIP1	
		MultiCAN 节点 5		
XINTR12	0063_H	CCU6 INP2	ECCIP2	
		MultiCAN 节点 6		
XINTR13	$006B_H$	CCU6 INP3	ECCIP3	
		MultiCAN 节点 7		

3.4.3 中断优先级

当前被服务的中断只能响应具有更高优先级的中断，而不能响应同级或低优先级中断。因此，具有最高优先级的中断不响应其它任何中断。

若CPU同时接收到两个或更多不同优先级的中断请求，它会首先响应最高优先级的请求。若CPU同时接收到多个相同优先级的中断请求，则由内部查询顺序决定首先响应哪个中断请求。因此，每级优先级内又含有由查询顺序决定的次级优先级结构，见 表 21。

表 21 同级内的优先级结构

中断源	优先级
非可屏蔽中断（NMI）	（最高）
外部中断 0	1
定时器 T0 中断	2
外部中断 1	3
定时器 T1 中断	4
UART 中断	5
定时器 T2、UART 正常分频器溢出、LIN、MultiCAN 中断	6
ADC、MultiCAN 中断	7
SSC 中断	8
外部中断 2、定时器 T21、UART1、UART1 正常分频器溢出、CORDIC、MDU 中断	9
外部中断[6:3]、MultiCAN 中断	10
CCU6 中断节点指针 0、MultiCAN 中断	11
CCU6 中断节点指针 1、MultiCAN 中断	12
CCU6 中断节点指针 2、MultiCAN 中断	13
CCU6 中断节点指针 3、MultiCAN 中断	14

3.5 并行端口

XC886 有 34 个端口引脚，组织成 P0 到 P4 五个并行端口；XC888 有 48 个端口引脚，组织成 P0 到 P5 六个并行端口。每个引脚都有一对可分别被使能或禁止的内部上拉/下拉器件。P0、P1、P3、P4 和 P5 是双向口，可用作通用输入/输出口（GPIO）或片上外设的输入/输出口（复用输入输出功能）。引脚设置为输出口时，可选择漏极开路模式。P2 口是单向输入口，可用作通用输入、片上外设的输入以及 ADC 的模拟输入。

双向口特性：

- 引脚方向可配置
- 上拉/下拉器件可配置
- 漏极开路模式可配置
- 通过数字输入输出口传送数据（通用输入/输出）
- 片上外设的输入/输出口（复用输入/输出功能）

输入口特性：

- 输入驱动器可配置
- 上拉/下拉器件可配置
- 通过数字输入口接收数据（通用输入口）
- 片上外设的输入口（复用输入功能）
- ADC 模块的模拟输入

图 19 为双向端口引脚的结构。

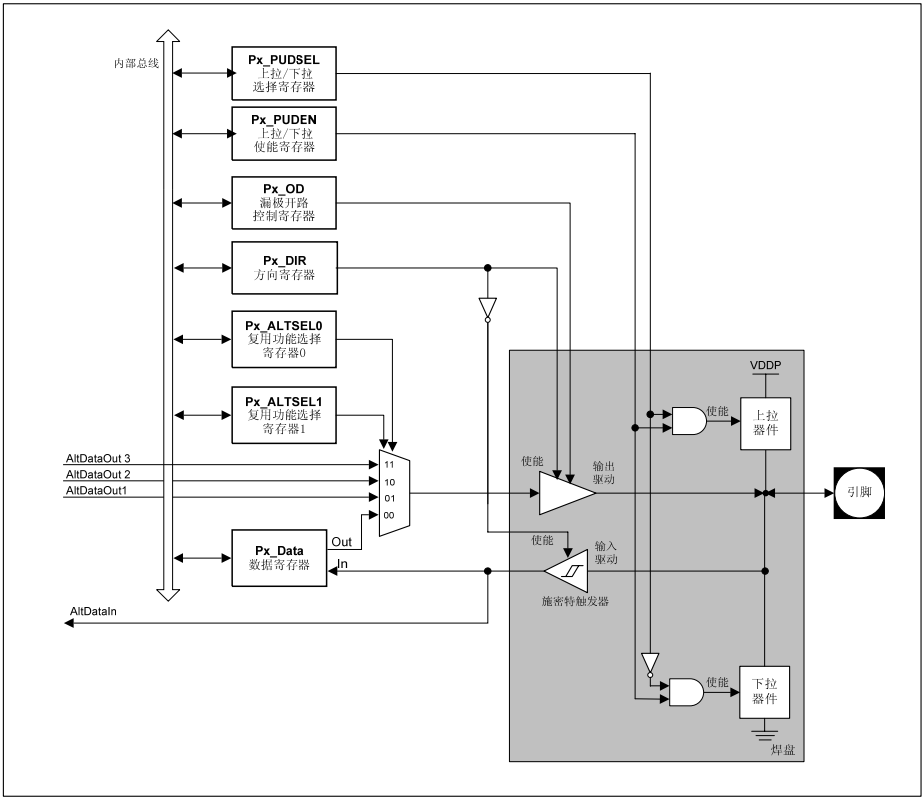


图 19　　双向口基本结构

图 20 为单向输入端口引脚的结构。

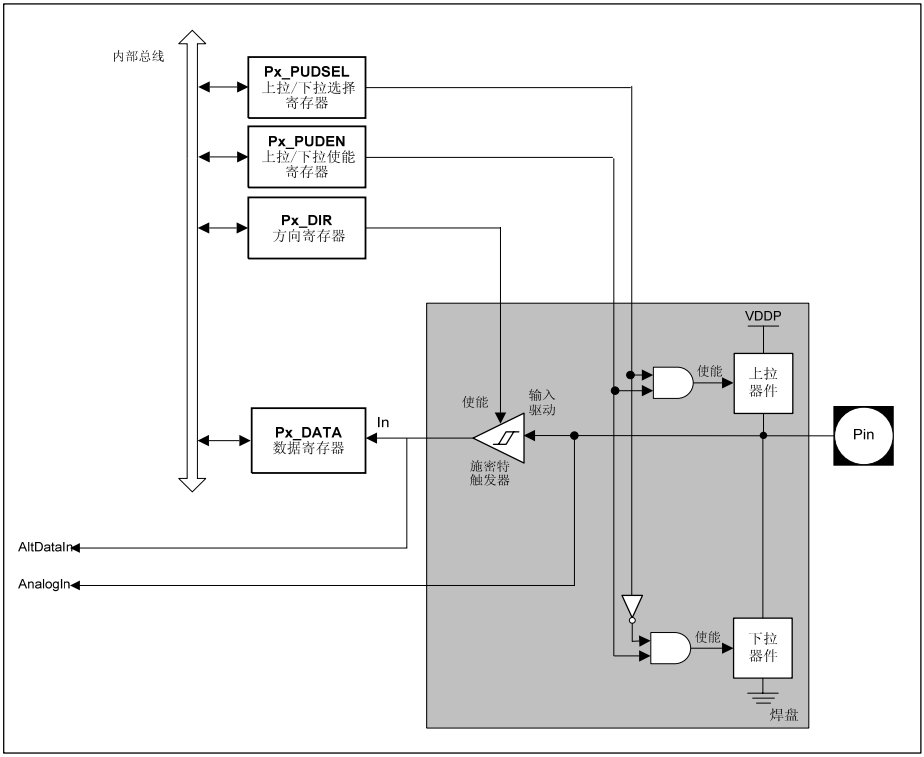


图 20 输入口基本结构

3.6 内嵌电压调节器的电源系统

XC886/888 微控制器需要两种不同电平的电源：

- 嵌入式电压调节器（EVR）和端口需 3.3V 或 5.0V 供电
- CPU、存储器、片内振荡器和外设需 2.5V 供电

XC886/888 电源系统如 **图 21** 所示。由外部电源引脚提供 3.3V或 5.0V电源；由EVR产生 2.5V电源。内嵌EVR有助于降低整个芯片的功耗及应用板设计的复杂度。

EVR 由一个主电压调节器和一个低功率电压调节器组成。正常工作模式下两个电压调节器均被使能。掉电模式下主电压调节器关闭，低功率电压调节器继续工作，在低功耗模式下为系统供电。

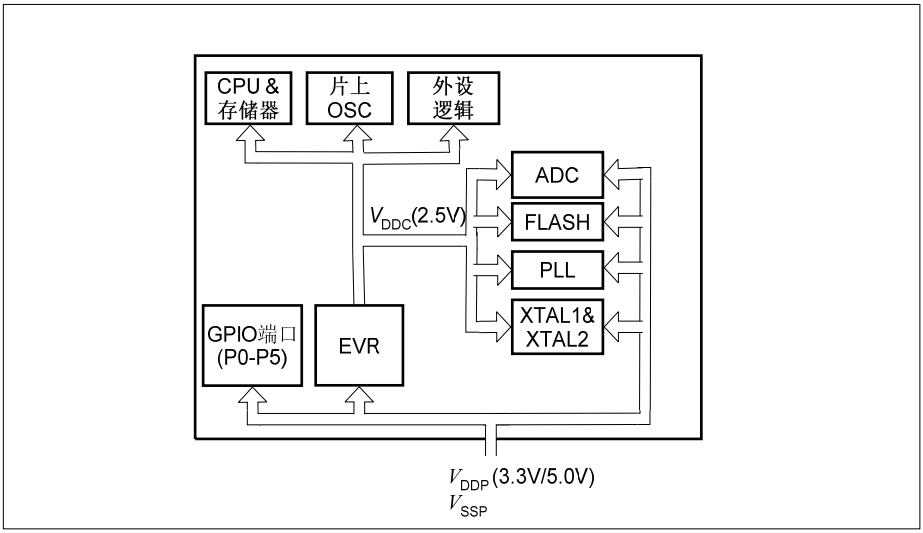


图 21　　XC886/888 电源系统

EVR 特性：

- 输入电压（V_{DDP}）：3.3 V/5.0 V
- 输出电压（V_{DDC}）：2.5 V ± 7.5%
- 掉电模式下工作于低功耗模式
- V_{DDC} 和 V_{DDP} 预警检测
- V_{DDC} 压降检测

3.7 复位控制

XC886/888 有五种复位方式：上电复位、硬件复位、看门狗定时器复位，掉电唤醒复位和压降复位。

XC886/888 首次上电时，必须定义某些引脚（见 **表 23**）的状态以使器件能够正确启动。复位过程结束时，引脚采样值被锁存以选择进入期望的启动方式，在下次上电复位或硬件复位之前该值不能被修改，从而保证了器件正常工作时状态稳定。

为了使系统正确上电，外部复位引脚 $\overline{\text{RESET}}$ 必须拉低直到 V_{DDC} 的值达到 $0.9*V_{DDC}$。通过外部复位引脚 $\overline{\text{RESET}}$ 上的电容实现外部复位的延迟。选择电容值时，要求在 V_{DDC} 达到 $0.9*V_{DDC}$ 之前，V_{RESET} 不能超过 0.4V。

典型应用的例子见 **图 22**。V_{DDP}的电容值为 10 µF。V_{DDC}的电容值为 220 nF。$\overline{\text{RESET}}$ 引脚上的电容值为 100 nF。

一旦V_{DDP}达到 2.3V，V_{DDC}达到 $0.9*V_{DDC}$所需时间的典型值少于 50 µs。（基于下述条件：V_{DDP}从 10%增加到 90%（摆率）的时间少于 500µs），见 **图 23**。

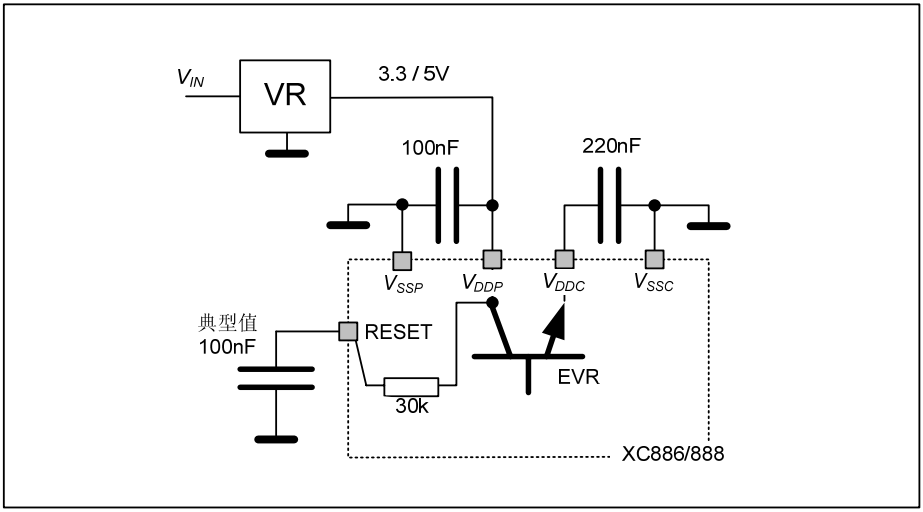


图 22　　复位电路

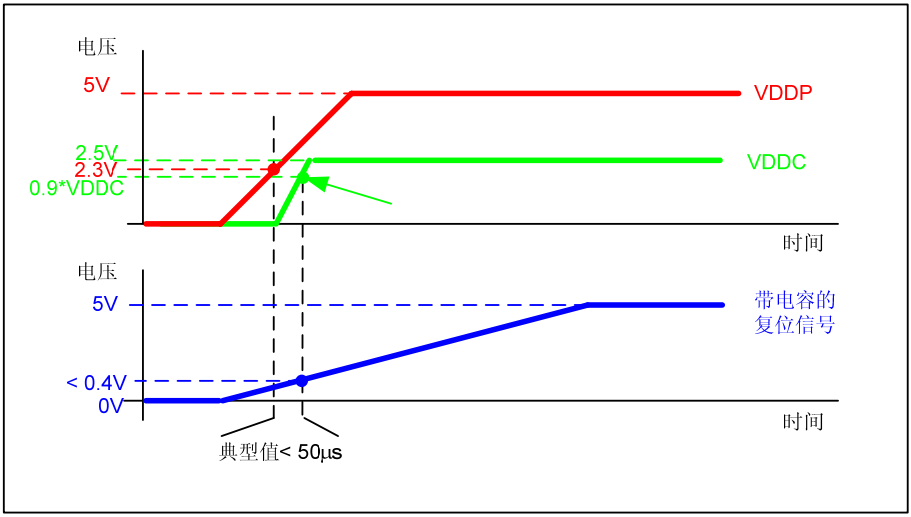


图 23　　上电复位过程中的 V_{DDP} 和 V_{DDC} 和 V_{RESET}

XC886/888 的第二种复位类型是硬件复位。正常操作期间或者当芯片处于掉电模式时，可使用此复位方式。硬件复位使用复位输入引脚 $\overline{\text{RESET}}$ 。

如果检测到系统故障，看门狗（WDT）模块能够复位器件。

当器件处于掉电模式时，可使用另一种复位类型（唤醒复位）进行复位操作。上电复位之后，静态 RAM 中的内容未定义；而从掉电模式唤醒复位之后，静态 RAM 中的内容已经定义好了。

3.7.1 模块复位行为

表 22 给出不同复位类型对XC886/888 各功能单元的影响。符号"■"表示该功能被复位至相应的缺省值。

表 22 复位对器件功能的影响

模块 / 功能	唤醒复位	WDT 复位	硬件复位	上电复位	压降复位
CPU 核	■	■	■	■	■
外设	■	■	■	■	■
片内静态 RAM	不受影响，可靠	不受影响，可靠	不受影响，可靠	受影响，不可靠	受影响，不可靠
OSC，PLL	■	不受影响	■	■	■
端口引脚	■	■	■	■	■
EVR	电压调节器开启	不受影响	■	■	■
FLASH	■	■	■	■	■
NMI	禁止	禁止	■	■	■

3.7.2 启动方案

XC886/888 复位时，（一旦复位过程结束）系统必须识别配置类型，根据配置类型启动不同的工作模式。因此，激活特定模式和状态所需的启动信息由外部输入引脚配置。上电复位或硬件复位后，由引脚MBC、TMC和P0.0 共同选择不同的启动模式。XC886/888 系统可用的启动模式归纳见 **表 23**。

表 23　　XC886/888 启动选择

MBC	TMS	P0.0	模式类型	PC 初始值
1	0	x	用户模式 [1]：片内 OSC/PLL 未旁路	0000_H
0	0	x	BSL 模式：片内 OSC/PLL 未旁路 [2]	0000_H
0	1	0	OCDS 模式：片内 OSC/PLL 未旁路	0000_H
1	1	0	用户（JTAG）模式 [3]；片内 OSC/PLL 未旁路（正常）	0000_H

1) 若未设定有效密码并且存储器地址单元 0000_H 中的数据为 0，则自动进入 BSL 模式。

2) 在 MultiCAN BSL 模式下 OSC 被旁路。

3) 带标准 JTAG 引脚（TCK，TDI，TDO）的正常用户模式用于热插拔。

注：启动选择只能使用 UART 和 JTAG 引脚的缺省设置。

3.8 时钟产生单元

时钟产生单元（CGU）可非常灵活的产生 XC886/888 时钟信号。功耗和频率具有间接比例关系，而微控制器的性能和频率直接成正比。在执行用户程序期间，频率可编程设定，可在性能和功耗之间找到最佳平衡点，因而使得功耗可以适应实际应用状态的需要。

特性

- 锁相环（PLL）使用不同因子对时钟源进行倍频。
- PLL 基频模式
- 预分频模式
- 掉电模式支持

CGU 由振荡器电路和锁相环（PLL）构成。XC886/888 的振荡器可以是片内振荡器（9.6 MHz）、也可以是片外振荡器（4 MHz 至 12 MHz）。如果不特别指明，本手册中的“振荡器”统指片内和片外振荡器。复位后，缺省使用片内振荡器；可由软件选

择片外振荡器。此外，PLL 提供一种故障安全逻辑，可进行振荡器运行和失锁检测。允许执行紧急程序，以进行系统恢复或系统关闭操作。

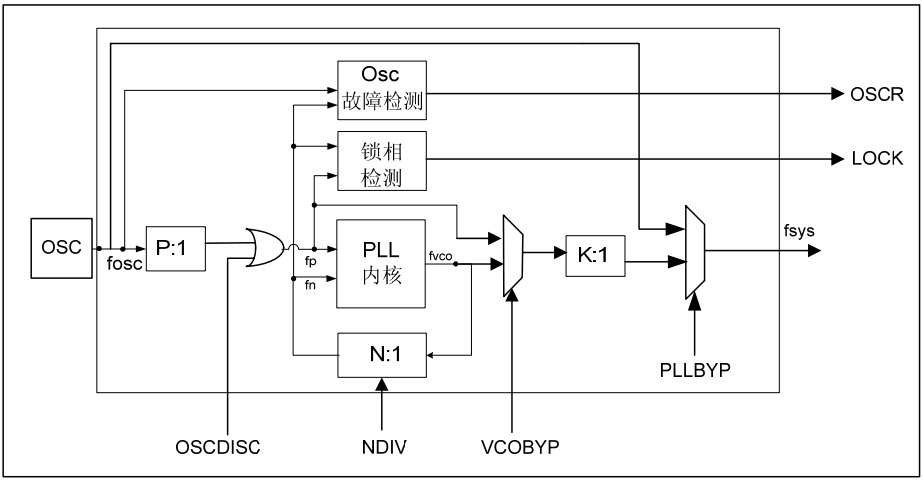


图 24　　CGU 框图

PLL 基频模式

当振荡器和PLL断开时，系统时钟来自于VCO基频（见 **表 25**）除以因子K。

$$f_{SYS} = f_{VCObase} \times \frac{1}{K} \qquad (3.1)$$

预分频模式（VCO 旁路操作）

VCO 旁路时，系统时钟来自于振荡器时钟除以因子 P 和 K。

$$f_{SYS} = f_{OSC} \times \frac{1}{P \times K} \qquad (3.2)$$

PLL 模式

系统时钟来自于振荡器时钟除以因子 P、乘以 N，再除以 K。该 PLL 模式下，VCO 旁路和 PLL 旁路必须无效。在正常系统操作期间使用 PLL 模式。

$$f_{SYS} = f_{OSC} \times \frac{N}{P \times K} \qquad (3.3)$$

系统频率选择

对于XC886/888 来讲，P值固定为 1。对应于不同的振荡器输入，为了获得所需要的f_{sys}，N和K的值分别由位NDIV和KDIV进行选择。输出频率必须始终配置为 96 MHz。表 24 给出针对不同振荡器，输出频率f_{sys} = 96 MHz的所对应的参数选择。

表 24　　系统频率（f_{SYS} = 96 MHz）

振荡器	f_{osc}	N	P	K	f_{sys}
片内	9.6 MHz	20	1	2	96 MHz
片外	8 MHz	24	1	2	96 MHz
	6 MHz	32	1	2	96 MHz
	4 MHz	48	1	2	96 MHz

表 25 给出XC886/888 中的VCO范围。

表 25　　VCO 频率范围

f_{VCOmin}	f_{VCOmax}	$f_{VCOFREEmin}$	$f_{VCOFREEmax}$	单位
150	200	20	80	MHz
100	150	10	80	MHz

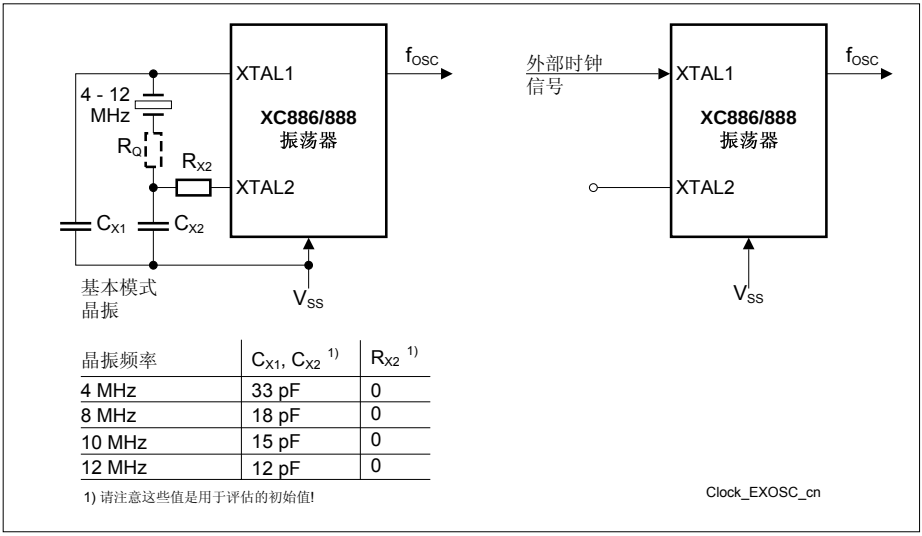
3.8.1　推荐的外部振荡器电路

专门设计的振荡器电路—皮尔斯振荡器，与外部晶体振荡器或外部稳定时钟源配合工作。该电路由一个反向放大器和一个反馈元件组成，从 XTAL1 引脚输入，从 XTAL2 引脚输出。

使用晶振时，必须将合适的外部振荡器电路连接到XTAL1 和XTAL2 引脚上。晶振频率范围可在 4 MHz到 12 MHz之间。此外还需要连接两个负载电容C_{x1} 和C_{x2}，还可能需要一个用于限流的串联电阻（取决于晶振类型）。可暂时插入一个测试电阻R_Q，以测量振荡电路的振荡容差（负阻）。通常R_Q的值由晶振供应商标定。图 25 给出的C_{x1} 和C_{x2} 参考值可作为初始值用于负阻抗评估和非生产性系统，其精确值和相关的工作范围由晶振频率决定，需要和晶振供应商一起使用负阻方法确定并优化。强烈推荐用户对最终目标系统进行振荡测量，以验证XTAL1 引脚上的输入幅度，并确定振荡器—晶体系统实际的振荡容差（负阻裕量）。

使用外部时钟信号时，信号必须连接至 XTAL1，XTAL2 引脚开路（未连接）。

振荡器也可和陶瓷谐振器组合使用。最终电路必须和谐振器供应商一起验证。图 25 给出两种工作模式（外部晶振模式和外部输入时钟模式）下的、推荐的外部振荡器电路。



晶振频率	C_{X1}, C_{X2} 1)	R_{X2} 1)
4 MHz	33 pF	0
8 MHz	18 pF	0
10 MHz	15 pF	0
12 MHz	12 pF	0

1) 请注意这些值是用于评估的初始值!

图 25　　外部晶振电路

注：对于晶振操作，强烈推荐用户测量最终目标系统（电路版图设计）中的负阻，以确定振荡器操作的最佳参数。请参考晶振供应商标定的负阻的最小和最大值。

3.8.2　时钟管理

CGU 根据系统频率 f_{sys} 产生微控制器内所需的所有时钟信号。正常工作期间，不同模块的典型频率如下：

- CPU 时钟：CCLK, SCLK = 24 MHz
- 快速时钟（MultiCAN 模块使用的）：FCLK = 24 或 48 MHz
- 外设时钟：PCLK = 24 MHz
- Flash 接口时钟：CCLK2 = 48 MHz 和 CCLK = 24 MHz

此外，不同的时钟频率还可输出至引脚CLKOUT（P0.0 或P0.7）。来自时钟输出分频器（位COREL）的时钟输出频率，还可通过翻转锁存（位TLEN设置为 1）进一步 2 分频，使得输出频率的占空比为 50%。图 26 给出XC886/888 的时钟分配。

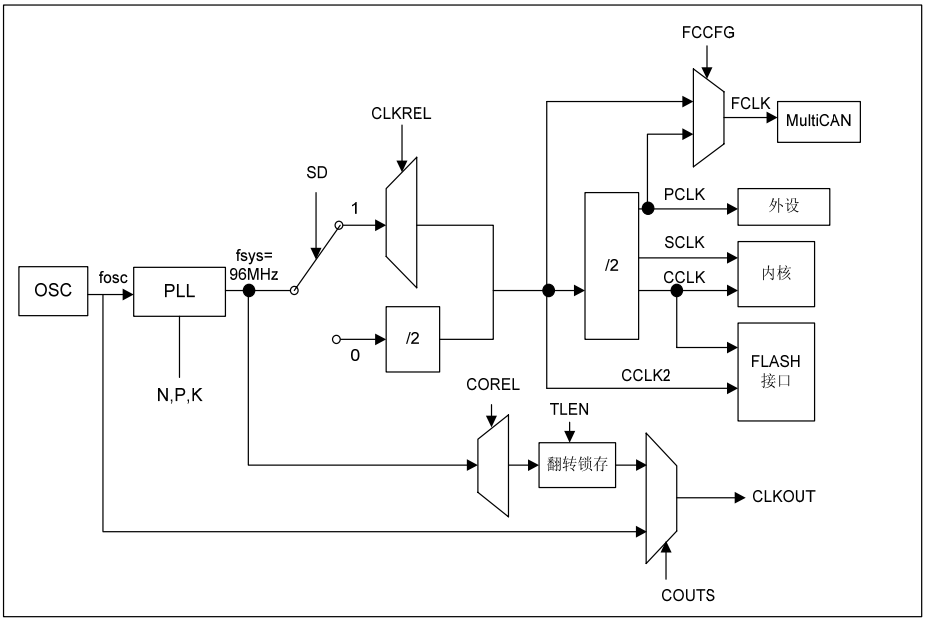


图 26　　由 f_{sys} 产生时钟

为了降低功耗，可根据 **表 26** 禁止时钟或降低时钟频率。

表 26　　系统频率（f_{SYS} = 96 MHz）

省电模式	操作
空闲	禁止 CPU 时钟
低速	CPU 和所有外设的时钟一起被分频，可编程设置的分频因子由位域 CMCON.CLKREL 确定。
掉电	关闭振荡器和 PLL。

3.9 省电模式

XC886/888 通过以下方式实现了多种省电模式，从而可灵活的降低系统功耗：

- 终止 CPU 时钟
- 终止系统某个单元的时钟
- 降低某些外设单元的时钟频率
- 具有快速重启能力的全系统掉电

复位后，缺省（见 图 27）选择进入有效模式（正常工作模式），系统以主频运行。可由软件选择从有效模式进入不同的省电模式，包括：

- 空闲模式
- 低速模式
- 掉电模式

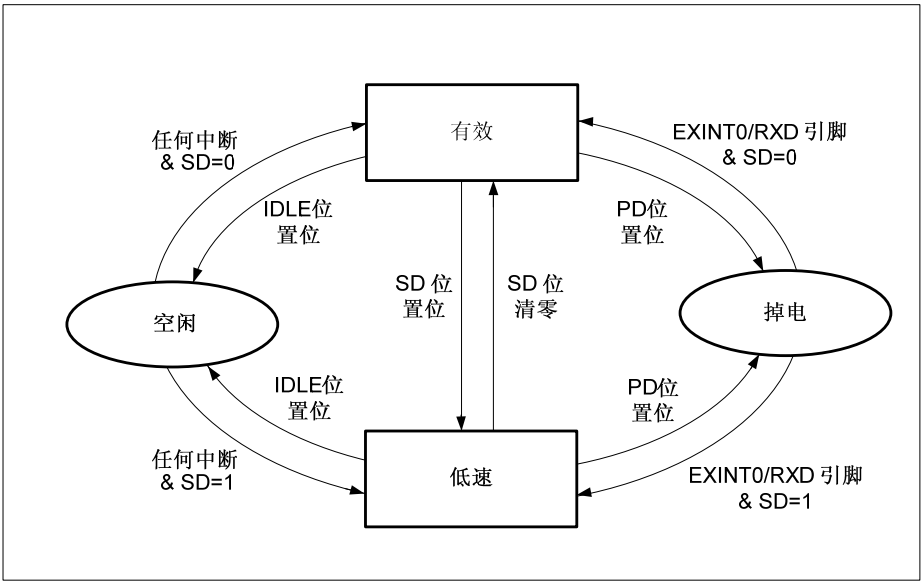


图 27 省电模式之间的转换

3.10 看门狗定时器

看门狗定时器（WDT）为检测软硬件故障以及故障恢复提供了高度可靠和安全的方式。要在用户预设的时间间隔内定期刷新 WDT；CPU 必须在这个时间间隔内响应 WDT 以避免引发 XC886/888 系统复位。因此，WDT 服务程序可确保系统能够正常运行；确保系统能够在用户规定的时间周期内退出偶然出错状况。

在调试模式下，WDT 缺省被挂起，停止计数。因此，在调试过程中不需要刷新 WDT。

特性：

- 16 位看门狗定时器
- 定时器高 8 位的重载值可编程设定
- 窗界可编程设定
- 输入频率可选：$f_{PCLK}/2$ 或 $f_{PCLK}/128$
- 带有 NMI 产生和复位预警激活的超时检测（之后，将执行系统复位）

看门狗定时器（WDT）是以频率f_{PCLK}/2 或f_{PCLK}/128 递增计数的 16 位定时器，它由两个 8 位定时器串联组成。通过服务WDT，定时器高 8 位的值可由用户预先设定，从而修改WDT的失效时间；每次服务WDT将复位定时器的低 8 位。WDT单元框图如 图 28 所示。

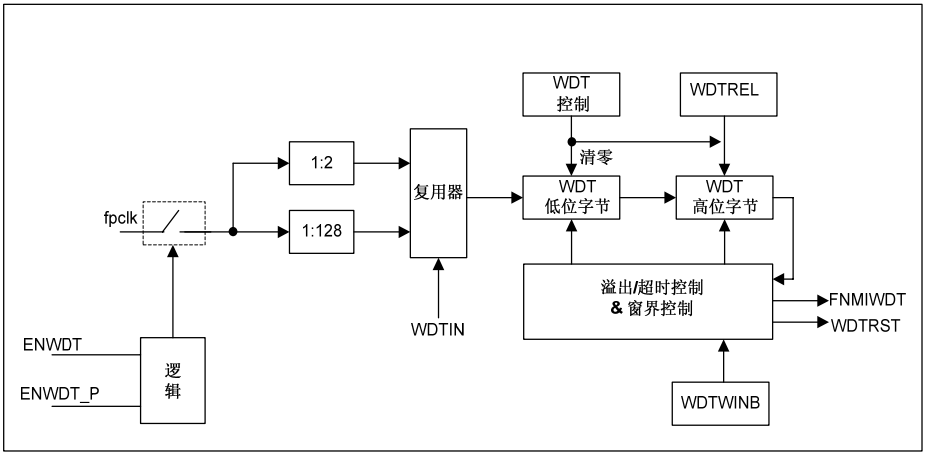


图 28　　WDT 框图

如果定时器溢出之前 WDT 未被服务，则认为系统出错、正常运行模式被终止，将产生 WDT NMI 请求（FNMIWDT），进入预警模式。预警持续 30_H 个计数周期，随后复位系统（WDTRST）。

WDT 有一个“可编程窗界”，在定时器计数过程中不允许刷新。在窗界内不能刷新 WDT；在窗界内刷新的操作为无效操作，这种情况虽不会产生 NMI 请求。预警周期结束后，系统将被复位。窗界取值在 0000_H 到 WDTWINB 和 00_H 串联组成的值之间。

WDT 被刷新后，定时器从（<WDTREL>* 2^8）开始继续递增计数。WDT 的溢出周期有两种方式设定：

- WDT 的输入频率由寄存器 WDTCON 中 WDTIN 选择：f_{PCLK} /2 或 f_{PCLK} /128。
- WDT 的高位字节重载值 WDTREL 可由寄存器 WDTREL 编程设定。

从 WDT 被刷新到下次溢出之间的溢出周期 P_{WDT} 可由下面的公式决定：

$$P_{WDT} = \frac{2^{(1+WDTIN\times 6)} \times (2^{16} - WDTREL \times 2^8)}{f_{PCLK}} \qquad (3.4)$$

如果WDT的窗界刷新特性被使能，若WDTWINB大于WDTREL，则溢出周期P_{WDT}缩短，见 图 29。用WDTWINB替换上面公式中的WDTREL即可计算P_{WDT}。为了使该窗界刷新特性有用，WDTWINB不能小于WDTREL。

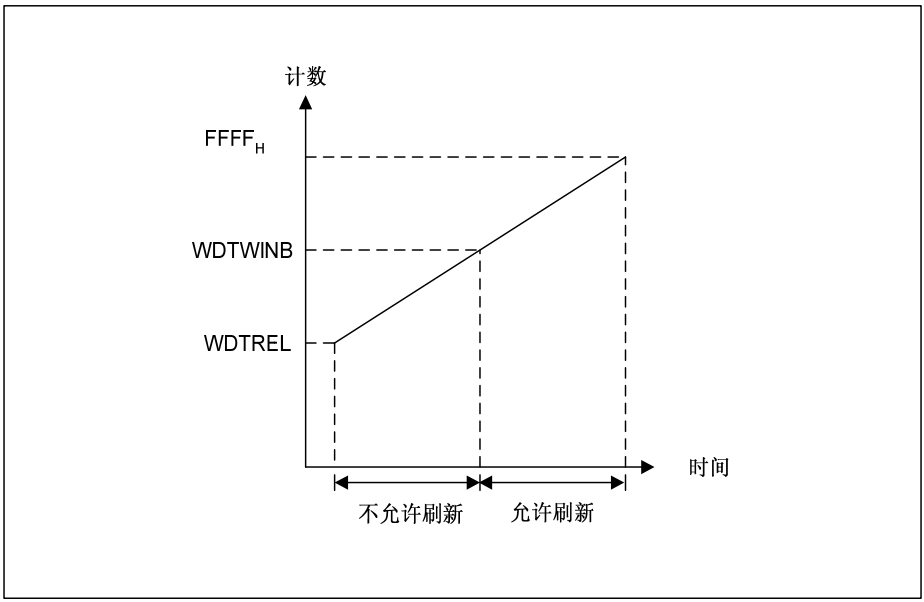


图 29　　WDT 时序示意图

表 27 列出不同输入时钟所对应的WDT溢出周期值，数值舍入到 3 位有效。

表 27　WDT 溢出周期范围

WDTREL 的重载值	f_{PCLK} 预分频	
	2（WDTIN = 0）	128（WDTIN = 1 ）
	24 MHz	24 MHz
FF_H	21.3 µs	1.37 ms
$7F_H$	2.75 ms	176 ms
00_H	5.46 ms	350 ms

3.11 乘法/除法单元

乘法/除法单元（MDU）具有快速 16 位乘法、16 位和 32 位除法功能以及移位和归一化特性。集成 MDU 的 XC886/888 内核支持需要进行快速数学计算的实时控制应用。

特性

- 快速有符号/无符号 16 位乘法
- 快速有符号/无符号 32 位除以 16 位和 16 位除以 16 位操作
- 32 位无符号归一化操作
- 32 位算术/逻辑移位操作

表 28 给出各种操作中计算所需的时钟周期数。

表 28 MDU 操作特性参数

操作	结果	余数	计算所需时钟周期数
有符号 32 位/16 位	32 位	16 位	33
有符号 16 位/16 位	16 位	16 位	17
有符号 16 位×16 位	32 位	-	16
无符号 32 位/16 位	32 位	16 位	32
无符号 16 位/16 位	16 位	16 位	16
无符号 16 位×16 位	32 位	-	16
32 位归一化	-	-	移位次数+1 (最大 32)
32 位左移/右移	-	-	移位次数+1 (最大 32)

3.12 CORDIC 协处理器

CORDIC 协处理器为 CPU 提供硬件支持，计算圆（三角）函数、线性（乘-加，除-加）函数和双曲函数。

特性

- 操作模式
  - 支持所有 CORDIC 操作模式，可用来解圆（三角）函数、线性（乘-加，除-加）函数和双曲函数
  - 所有操作模式都集成有相应的查找表（LUT）
- 圆函数向量模式：求解角度和幅值时，X 和 Y 的初始值可扩展在[-2^{15}, $(2^{15}-1)$] 之间取值
- 圆函数旋转模式：Z 的初始值可扩展在[-2^{15}, $(2^{15}-1)$]之间取值，对应求解三角函数时角度在[$-\pi$, $((2^{15}-1)/2^{15})\ \pi$]之间取值
- 实现 CORDIC 算法的工作频率高达 80 MHz
- 可通过门控时钟信号关闭模块
- 16 位数据访问宽度
  - X、Y 内核数据包含 24 位数据外加 2 位溢出位
  - Z 内核数据包含 20 位数据外加 1 位溢出位
  - KEEP 位，上次的计算结果保留在内核寄存器中用于新的计算
- 每次计算进行 16 次迭代：从置位启动位（ST）到置位计算结束（EOC）标志，最多需要 41 个时钟周期，其中不包括读写数据字节占用的时间。
- 数据处理采用 2 补码
  - 只有一种例外情况：用户可将 X 结果数据设定为无符号数
- X 和 Y 数据通常被当作是整数或有理数，X 和 Y 的数据格式必须一致
- LUT 入口数据是 20 位有符号整数
  - atan 和 atanh LUT 入口数据是角度值的整数表示（S19），按比例因子调整后由整数[-2^{15}, $(2^{15}-1)$] 代表角度 [$-\pi$, $((2^{15}-1)/2^{15})\ \pi$]
  - 圆函数和双曲函数可访问的 Z 的结果数据是整数，数据格式为 S15
- 线性函数的仿真 LUT
  - 数据格式为 1 位整数位和 15 位小数位（1.15）
  - 线性函数可访问的 Z 的结果数据是有理数，固定数据格式 S4.11（有符号 4Q16）
- 截断误差
  - 因为 LSB 被截断，CORDIC 的计算结果可能返回一个近似值

  - CORDIC 计算结果精度高（尤其在圆函数模式中）
- 中断
  - 计算结束产生中断
  - 中断使能和相应的中断标志

3.13 UART 和 UART1

XC886/888 提供两个用于全双工异步接收/发送的通用异步接收/发送（UART 和 UART1）模块。两个模块都具有接收缓存功能，即第一个字节从接收寄存器中读出之前，可以开始接收第二个字节。但是如果第二个字节接收完毕时第一个字节仍未被读出，其中一个字节将会丢失。

特性

- 全双工异步模式
  - 8 位或 9 位的数据帧，最低有效位（LSB）在先
  - 固定或可变的波特率
- 接收缓存
- 多处理器通信
- 数据发送或接收完成产生中断

UART可工作在四种工作模式下，见 **表 29**。

表 29　　UART 的工作模式

工作模式	波特率
模式 0：8 位移位寄存器	$f_{PCLK}/2$
模式 1：8 位移位 UART	可变
模式 2：9 位移位 UART	$f_{PCLK}/64$ 或 $f_{PCLK}/32$[1)]
模式 3：9 位移位 UART	可变

1) UART1 模块的波特率固定为 $f_{PCLK}/64$。

根据不同的操作模式，有几种产生串口波特率时钟的方式。模式 0 下，传送波特率固定为 $f_{PCLK}/2$，模式 2 下，根据 UART 输入时钟内部产生波特率，波特率可配置成 $f_{PCLK}/64$ 或 $f_{PCLK}/32$。对于 UART1 模块，只有 $f_{PCLK}/64$ 可供使用。由下溢速度通过专用的波特

率发生器设置可变波特率。对于 UART1 模块，可变波特率则由定时器 1 的溢出速度设置。

3.13.1 波特率发生器

每个UART模块都有一个专用波特率发生器，由可编程 8 位重载值和分频器组（即预分频器和分数分频器）构成，在输入时钟f_{PCLK}的基础上产生很宽范围的波特率，见 图 30。

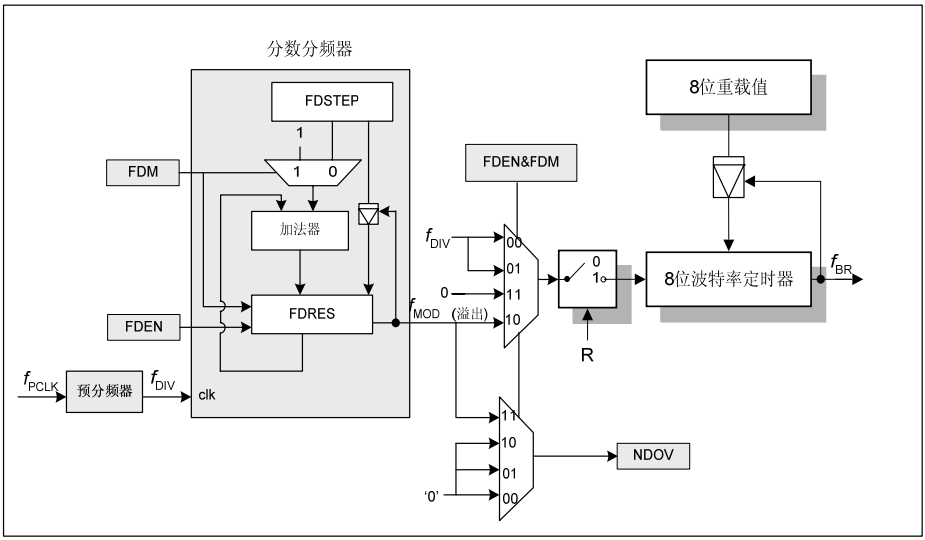


图 30 波特率发生器电路

波特率定时器是递减计数定时器。如果分数分频器被使能（FDCON.FDEN =1），则由分数分频器的输出（f_{MOD}）为波特率定时器提供时钟；如果分数分频器被禁止（FDEN = 0），则由预分频器的输出（f_{DIV}）为波特率定时器提供时钟。分数分频器在用于波特率产生时，必须被设置为分数分频模式（FDCON.FDM = 0）。可通过波特率运行控制位 BCON.R 来启动或停止波特率定时器工作。每次定时器下溢为串行通道产生一个时钟脉冲，同时将寄存器 BG 中的 8 位重载值重新载入定时器。

分数分频器工作在正常分频模式下时（FDEN = 1 和FDM = 1），波特率定时器停止工作，控制位BCON.R失效。见章节 3.14。

波特率（f_{BR}）的值取决于以下参数：

- 输入时钟 f_{PCLK}
- 寄存器 BCON 中位域 BRPRE 定义的预分频因子（2^{BRPRE}）
- 寄存器 FDSTEP 定义的分数分频器（STEP/256）

  （只有在分数分频器被使能，并且工作在分数分频模式下时才使用该参数）
- 寄存器 BG 定义的波特率定时器的 8 位重载值（BR_VALUE）

下面给出波特率的计算公式，对应无分数分频和带有分数分频的情况：

$$\text{波特率} = \frac{f_{PCLK}}{16 \times 2^{BRPRE} \times (BR_VALUE + 1)} \quad (3.5)$$

其中：$2^{BRPRE} \times$（BR_VALUE+1）>1

$$\text{波特率} = \frac{f_{PCLK}}{16 \times 2^{BRPRE} \times (BR_VALUE + 1)} \times \frac{STEP}{256} \quad (3.6)$$

可以产生的最大波特率为 $f_{PCLK}/32$。因此，24MHz 模块时钟所能产生的最大波特率为 0.75 MBaud。

标准 LIN 协议支持的最大波特率为 20 kHz，波特率的精度并不严格，分数分频器可以被禁止。只有预分频器用于自动波特率计算。LIN 快速模式可支持的波特率范围为 20 kHz 到 115.2 kHz，高波特率需要使用分数分频器以获得更高的精度。

表 30 列出在分频器被禁止、模块时钟为 24MHz的情况下，各种典型波特率、对应的参数设置以及与理想波特率相比较的波特率偏差。

表 30　　UART 典型波特率（分数分频器被禁止）

波特率	预分频因子（2^{BRPRE}）	重载值（BR_VALUE+1）	偏差
19.2 kBaud	1 (BRPRE=000_B)	78（$4E_H$）	0.17%
9600 Baud	1 (BRPRE=000_B)	156（$9C_H$）	0.17%
4800 Baud	2 (BRPRE=001_B)	156（$9C_H$）	0.17%
2400 Baud	4 (BRPRE=010_B)	156（$9C_H$）	0.17%

利用分数分频器可产生精度更高的波特率（偏差更低），表 31 列出采用不同时钟频率产生 115.2 kHz波特率时，所对应的波特率偏差。分数分频器被使能（分数分频模式），相应的参数设置如下表所示：

表 31　　UART 偏差（分数分频器使能）

f_{PCLK}	预分频因子（2^{BRPRE}）	重载值（BR_VALUE+1）	STEP	偏差
24 MHz	1	10（A_H）	197（$C5_H$）	+0.20%
12 MHz	1	6（6_H）	236（EC_H）	+0.03%
8 MHz	1	4（4_H）	236（EC_H）	+0.03%
6 MHz	1	3（3_H）	236（EC_H）	+0.03%

3.13.2　使用定时器 T1 产生波特率

UART 模块工作在模式 1 和模式 3 时，可用定时器 T1 产生可变的波特率。理论上，该定时器可工作在任何一种模式下。但实际上，定时器 T1 必须设置为自动重载模式（定时器 T1 模式 2），适当设置定时器的高位字节以产生所需的波特率。波特率由定时器 T1 的溢出速率和 SMOD 取值共同决定，计算公式如下：

$$\text{模式 1、3 波特率} = \frac{2^{SMOD} \times f_{PCLK}}{32 \times 2 \times (256 - TH1)} \qquad (3.7)$$

3.14　正常分频模式（8 位自动重载定时器）

将寄存器FDCON中的位FDM置 1，分数分频器工作在正常分频模式，与此同时禁止波特率产生（见 图 30）。一旦分数分频器被使能 （FDEN=1)，它被用作一个 8 位自动重载定时器（和波特率产生无关），从重载值开始递增计数，每个输入时钟脉冲计数一次。寄存器FDRES中的位域RESULT代表定时器的值，寄存器FDSTEP的位域STEP定义重载值。定时器每次溢出，将置位溢出标志（FDCON.NDOV） 并产生中断请求。输出时钟f_{MOD}为输入时钟f_{DIV}的 1/n，其中n定义为 256 – STEP。

正常分频模式下的输出频率可由下面的公式计算得到：

$$f_{MOD} = f_{DIV} \times \frac{1}{256 - STEP} \qquad (3.8)$$

3.15 LIN 协议

UART 模块可用来支持本地互连网络（LIN）协议的主机和从机操作。LIN 波特率检测由分隔域和同步字节检测这两部分硬件电路组成。通过定时器 T2 来检测 LIN 总线波特率，从而使 UART 模块与 LIN 的波特率同步以进行数据发送和接收。

注：只能通过 UART 进行 LIN 波特率检测。使用 UART1 进行 LIN 通信时，必须通过软件来检测分隔域和同步字节。

LIN 是一种机动车内部网络互连的整体通信概念。该通信协议基于 SCI（UART）数据格式、单主控制器/多从设备模式、无需固定的时间基准即可实现各节点时钟同步。LIN 具有吸引力的一大特性是：从节点无需通过石英晶振或陶瓷晶振即可实现自同步，大大降低了硬件平台的成本。因此，需要计算并返回每一个报文帧的波特率。

LIN的报文帧结构如 **图 31** 所示。由以下部分组成：

- 报文头，由分隔域（13 个位时间，低电平）、同步字节（55_H）和 ID 标识符域组成
- 回应时间
- 数据字节（根据 UART 协议）
- 校验和

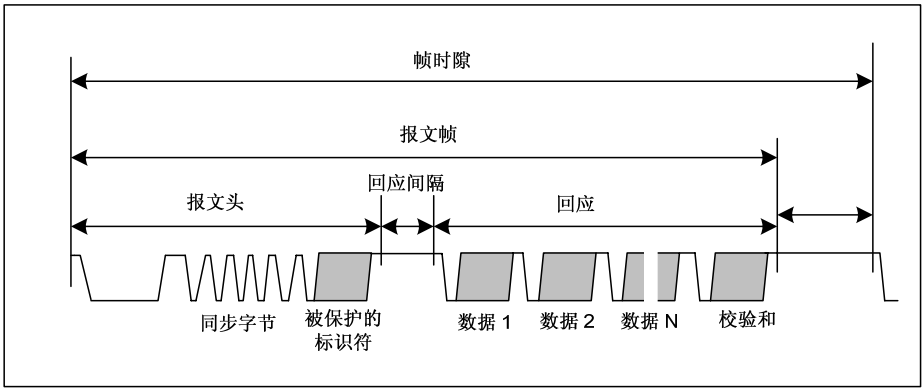


图 31　　LIN 的帧结构

3.15.1 LIN 报文头发送

LIN 报文头发送只适用于主模式。在 LIN 通信中，主机任务决定在何时、将哪帧传送到总线上；还决定由哪个从机来接收每帧数据。主机和从机之间所需的握手信息由主机的报文头提供。

报文头由分隔序列、同步序列及随后的标识符组成。这三个域中，只有分隔域不能按正常的 8 位 UART 数据格式传送。分隔域必须包含 13 位或更多的显性值以保证从机能正确同步。

在 LIN 通信中，开始传送被保护的标识符时要求从机已被同步。为了实现同步，每一帧以分隔域开始、随后紧跟同步字节。该序列是唯一的，它为任何从机任务提供了足够的信息来检测新帧的开始、并在标识符开始时使从机同步。

一旦进入 LIN 通信，建立主从机连接，串行通信端（主机）的传送速度（波特率）用户软件按照下述步骤进行自动同步：

步骤 1：初始化接收接口用于接收，初始化定时器用于波特率测量

步骤 2：等待来自主机的 LIN 帧

步骤 3：和主机波特率同步

步骤 4：进入主机请求帧或从机回应帧

*注：**每个**主机请求报文头或从机回应报文头 LIN 帧都要进行重新同步和波特率建立操作。*

3.16 高速同步串行接口

同步串行接口（SSC）支持全双工和半双工同步通信。串行时钟信号由 SSC 内部的 16 位波特率发生器产生（主模式），或从外部主机接收得到（从模式）。数据宽度、移位方向、时钟极性和相位均可编程设定，从而能够和串行外设接口（SPI）兼容器件、或使用其它同步串行接口的器件进行通信。

特性

- 主模式和从模式操作
  - 全双工或半双工操作
- 数据发送、接收双缓存
- 灵活的数据格式
  - 数据位个数可编程：2 位至 8 位
  - 移位方向可编程：最低有效位（LSB）或最高有效位（MSB）在先
  - 时钟极性可编程：移位时钟低电平空闲或高电平空闲
  - 时钟/数据相位可编程：在移位时钟的前沿或后沿进行数据移位
- 波特率可变

- 与串行外设接口（SPI）兼容
- 中断产生
  - 发送缓存寄存器已空
  - 接收缓存寄存器已满
  - 出错状况（接收、相位、波特率、发送错误）

通过 TXD 和 RXD 线发送和接收数据，通常这两条线分别和引脚 MTSR（主机发送/从机接收）和 MRST（主机接收/从机发送）相连。时钟信号从 MS_CLK（主机串行移位时钟）输出或从 SS_CLK（从机串行移位时钟）输入；这两条时钟线通常和引脚 SCLK 相连。数据发送、接收双缓存。

SSC框图如 图 32 所示。

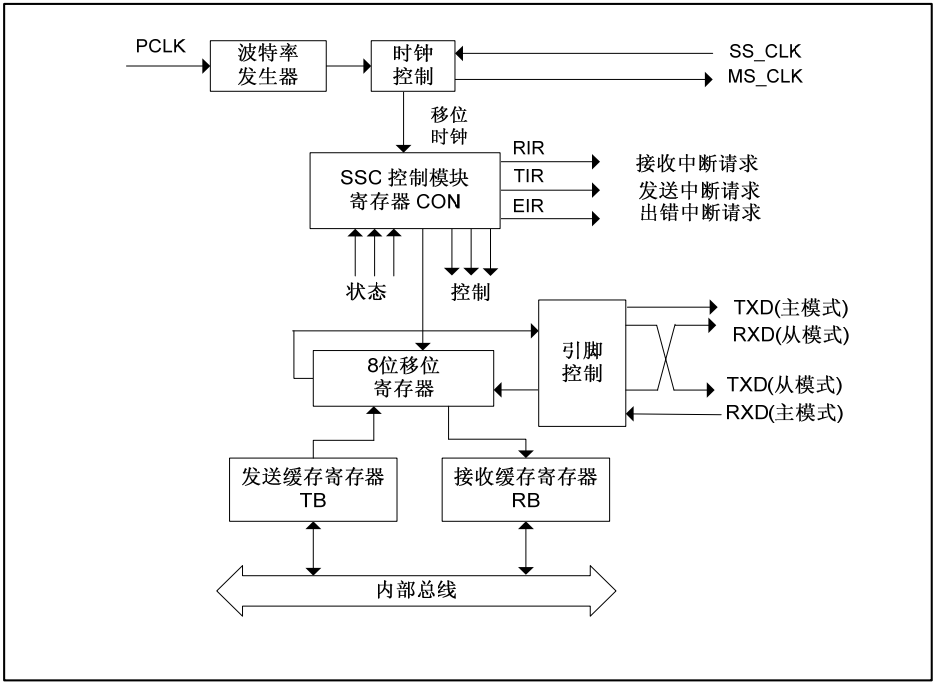


图 32　　同步串行通道 SSC 框图

3.17 定时器 T0 和定时器 T1

定时器 T0 和定时器 T1 均可用作定时器或计数器。用作定时器时，每个机器周期（即每两个输入时钟周期、或 2 个 PCLK），T0 和 T1 加 1。用作计数器时，定时器 T0 和定时器 T1 对应的外部引脚 T0 或 T1 上每次发生 1 到 0 的跳变时（下降沿），T0 和 T1 加 1。

定时器T0 和定时器T1 完全兼容，均可设定为四种不同的工作模式，如 **表 32** 所示。两个定时器在模式 0、1 和 2 时独立工作；在模式 3 时具有特定功能。

表 32　　定时器 T0 和 T1 的工作模式

模式	功能描述
0	**13 位定时器/计数器** 该定时器实质上是一个带有 32 预分频的 8 位定时器/计数器。包含此工作模式仅仅是为了和 Intel 8048 器件兼容。
1	**16 位定时器/计数器** 定时器寄存器 TLx 和 THx 级联构成一个 16 位定时器/计数器。
2	**具有自动重载的 8 位定时器/计数器** 定时器寄存器 TLx 溢出时，THx 中用户定义的 8 位数据会自动重新载入 TLx。
3	**定时器 T0 作为两个独立的 8 位定时器/计数器工作** 定时器寄存器 TL0 和 TH0 用作两个独立的 8 位定时器/计数器。即使定时器 T1 被使能，它仍然停止计数、保持原先的计数值。

3.18 定时器 T2 和 T21

定时器T2 和定时器T21 是功能相同的 16 位通用定时器（THL2）。它们均可工作在两种操作模式：16 位自动重载模式和 16 位单通道捕获模式。每种模式下，它们都可用作定时器或计数器功能，见 **表 33**。用作定时器时，以PCLK/12 的输入时钟（若预分频被禁止）计数；用作计数器时，对引脚T2 上 1 到 0 的跳变计数。计数器模式下的最大计数精度为PCLK/24（若预分频被禁止）。

表 33　　定时器 T2 的工作模式

模式	功能描述
自动重载模式	**禁止递增/递减计数** • 仅递增计数 • 从 16 位重载值开始计数，至 $FFFF_H$ 溢出。 • 重载事件可配置，仅由溢出条件或由输入引脚 T2EX 上的负/正跳变沿触发 • 可编程设置的重载值存放在寄存器 RC2 • 由重载事件产生中断
	使能递增/递减计数 • 递增或递减计数，计数方向由输入引脚 T2EX 的电平决定 • 不产生中断 • 递增计数 – 从 16 位重载值开始计数，计至 $FFFF_H$ 溢出 – 溢出条件触发重载事件 – 可编程设置的重载值保存在寄存器 RC2 中 • 递减计数 – 从 $FFFF_H$ 开始计数，递减至寄存器 RC2 中的值时发生下溢 – 由下溢条件触发重载事件 – 重载值固定为 $FFFF_H$
通道捕获	• 仅递增计数 • 从 0000_H 开始计数，至 $FFFF_H$ 溢出 • 重载事件可由溢出条件触发 • 重载值固定为 0000_H • 捕获事件由引脚 T2EX 上的下降/上升沿触发

模式	功能描述
	• 捕获定时器值保存在寄存器 RC2 中 • 由重载或捕获事件产生中断

3.19 捕获/比较单元 6

捕获/比较单元 6（CCU6）中有两个独立的定时器（T12，T13），可用来产生脉宽调制（PWM）信号，尤其适用于交流电机的控制。CCU6 还支持块切换和多相电机的特殊控制模式。

定时器 T12 的 3 路通道可工作在捕获和/或比较模式。定时器 T13 只能工作在比较模式。

多通道控制单元产生的输出序列可由 T12 和/或 T13 调制。调制源可选择并组合使用。

定时器 T12 特性：

- 3 路捕获/比较通道，每路可用作捕获或比较通道
- 支持产生三相 PWM（6 路输出，每路信号对应上桥臂或下桥臂开关）
- 16 位精度，最大计数频率 = 外设时钟频率
- 单通道死区时间控制，避免功率级短路
- 同步刷新 T12/T13 寄存器
- 产生中间对齐和边沿对齐 PWM
- 支持单次模式
- 支持多中断请求源
- 类磁滞控制模式

定时器 T13 特性:

- 单一比较通道，单输出
- 16 位精度，最大计数频率 = 外设时钟频率
- 可与 T12 同步
- 周期 - 匹配和比较 - 匹配产生中断
- 支持单次模式

附加特性:

- 实现无刷直流驱动电机的块切换

- 利用霍尔序列进行位置检测
- 块切换的自动转速测量
- 综合错误处理
- 通过外部信号（$\overline{\text{CTRAP}}$）快速紧急终止，无需 CPU 干预
- 多通道交流驱动的控制模式
- 输出电平可选，与功率级适配

CCU6 框图如 图 33 所示。

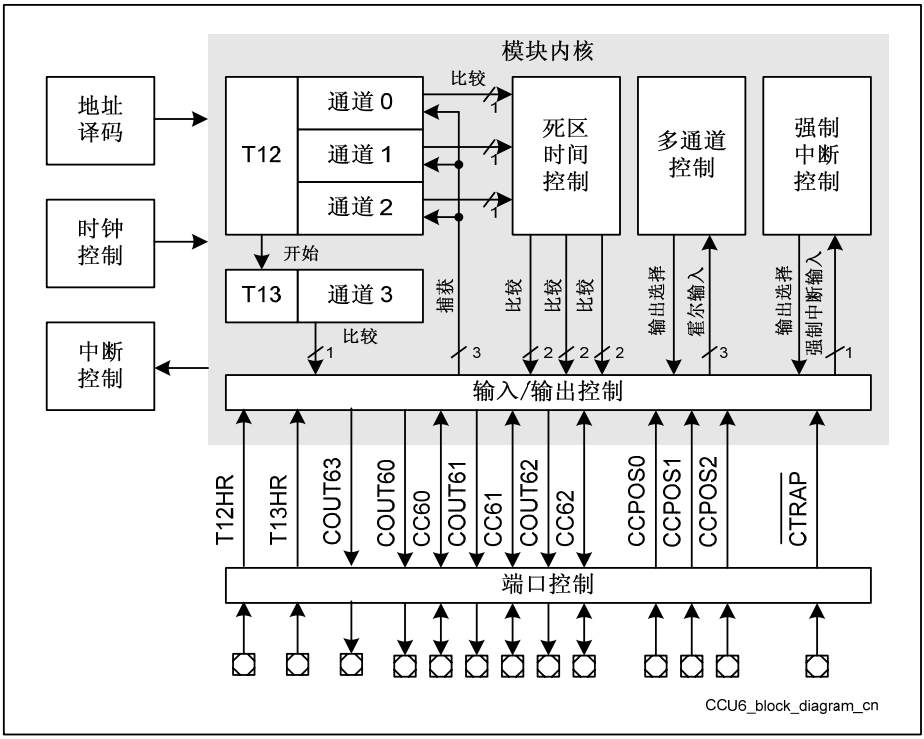


图 33　　CCU6 框图

3.20 控制器局域网络（MultiCAN）

MultiCAN 模块包含两个全功能 CAN 节点，这两个节点可独立工作或者通过网关功能交换数据和远程帧。根据 CAN V2.0B active 规范处理 CAN 帧的发送和接收。每个 CAN 节点都可以接收和发送带 11 位标识符的标准帧和带 29 位标识符的扩展帧。

两个 CAN 节点共用一套报文对象，每个报文对象可被独立分配给两个 CAN 节点之一。除了可用于存储接收帧和发送帧，报文对象还可组合起来在 CAN 节点之间构建网关或者建立 FIFO 缓存器。

可将报文对象组织为双链列表结构，每个 CAN 节点都有自己的报文对象列表。CAN 节点仅将帧储存到分配给该 CAN 节点列表的报文对象中，且仅发送属于该报文对象列表中的报文。功能强大、由命令驱动的列表控制器执行所有报文对象列表操作。

CAN 节点位时序由模块时钟（ f_{CAN} ）控制，可编程的数据率高达 1Mbit/s。外部总线收发器通过一对接收和发送引脚与 CAN 节点相连。

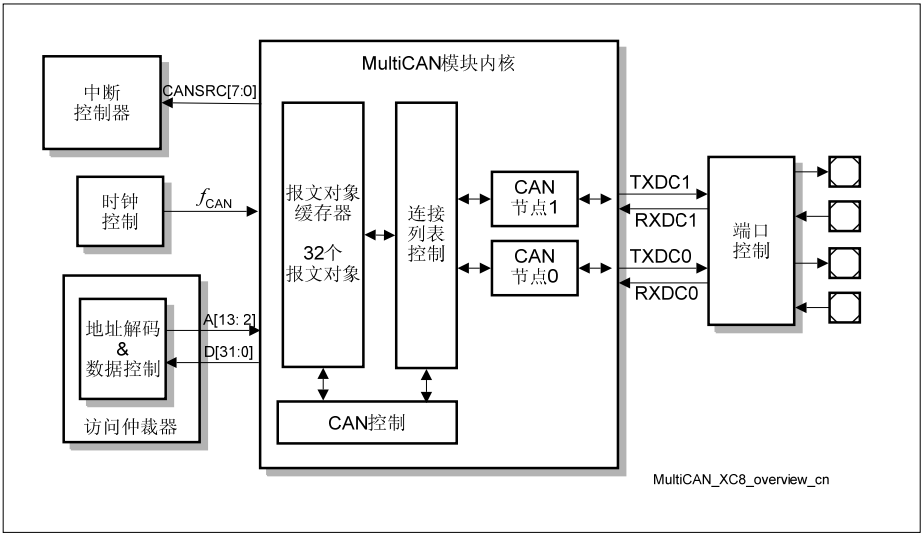


图 34　　MultiCAN 模块总览

特性

- 与 ISO 11898 标准兼容
- 根据 CAN V2.0 B active 技术规范确定 CAN 功能
- 每个 CAN 节点都有专用控制寄存器
- 数据传送速率高达 1 Mbit/s

- 具有灵活、功能强大的报文传送控制和错误处理能力
- 具有先进的 CAN 总线位时序分析和由帧计数器实现的波特率检测功能
- 全 CAN 功能：一套（共 32 个）报文对象可被独立地
  - 分配给任一 CAN 节点
  - 配置为发送或者接收对象
  - 处理 11 位标识符的标准帧或者 29 位标识符的扩展帧
  - 通过帧计数器用时间戳识别
  - 设置为远程监控模式
- 先进的验收滤波功能
  - 为每个报文对象提供单独的验收屏蔽寄存器，对接收到的帧进行验收滤波
  - 一个报文对象可以配置为只接收标准帧或者扩展帧，或者两者都接收
  - 可将报文对象分成四级优先级组，用于发送和接收
  - 根据 CAN 仲裁规则，由帧标识符、IDE 位和 RTR 位选择、或根据其在列表中的次序选择最先发送的报文
- 先进的报文对象功能
  - 报文对象可以组合成任意容量的 FIFO 报文缓存器，该缓存的容量仅受报文对象总数的限制
  - 报文对象可以互连构成网关，在两个不同 CAN 总线之间自动进行帧传送。单网关可以将任意两个 CAN 节点连接起来。可以定义任意数目的网关
- 先进的数据管理
  - 报文对象可组织为双链列表
  - 在任意时刻、即使在 CAN 节点全速工作期间，都可以进行列表重组
  - 功能强大，由命令驱动的列表控制器管理列表的结构并确保列表的一致性
  - 报文 FIFO 基于列表结构，在 CAN 工作期间易于重新划分其容量
  - 静态分配命令与基于非列表的 TwinCAN 应用保持兼容
- 先进的中断处理
  - 多达 8 条中断输出线，中断请求可单独发至其中之一
  - 报文后处理通知功能可以灵活组成具有 64 个通知位的专用寄存器

3.21 模数转换器

XC886/888 内含一个带有八路模拟输入选择的高性能 10 位模数转换器（ADC）。ADC 采用逐次逼近技术，最多可转换 8 种不同模拟通道的电压电平。端口 P12 用作 ADC 的模拟输入通道。

特性

- 逐次逼近
- 8 位或 10 位精度
  （TUE 分别为 ± 1 LSB 和 ± 2 LSB）
- 8 路模拟通道
- 四个独立的结果寄存器
- 针对低速 CPU 访问时的结果数据保护
  （待读模式）
- 单次转换模式
- 自动扫描功能
- 转换结果的极限检查
- 数据压缩滤波
  （最多累加 2 个转换结果）
- 两个独立的、优先级可编程的转换请求源
- 转换请求触发方式可选择
- 灵活的中断产生方式， 中断服务节点可配置
- 采样时间可编程
- 时钟分频器可编程
- 转换取消/重启特性
- 集成的采样和保持电路
- 偏移误差补偿
- 低功耗模式

3.21.1 ADC 的时钟方案

由模块时钟 f_{ADC} 产生 ADC 模拟和数字部分所需的各种时钟信号：

- f_{ADCA} 是模拟部分的输入时钟。
- f_{ADCI} 是模拟部分的内部时钟 （定义转换时间和采样时间的时间基准），该时钟基于输入时钟 f_{ADCA} 在模拟模块内产生，为模拟单元提供正确占空比的时钟信号。

- f_{ADCD} 是数字部分的输入时钟。为仲裁器（定义仲裁周期的长短）和其它数字控制单元（如，寄存器和产生中断）提供时钟。

模拟部分内部时钟 f_{ADCI} 的最大频率限制在 10MHz。因此，在设定 ADC 时钟预分频因子时，必须保证 f_{ADCI} 不会超过 10MHz。预分频因子由寄存器 GLOBCTR 中的位域 CTC 来选择。ADC 无需工作在最大性能时，预分频因子可选择 32。

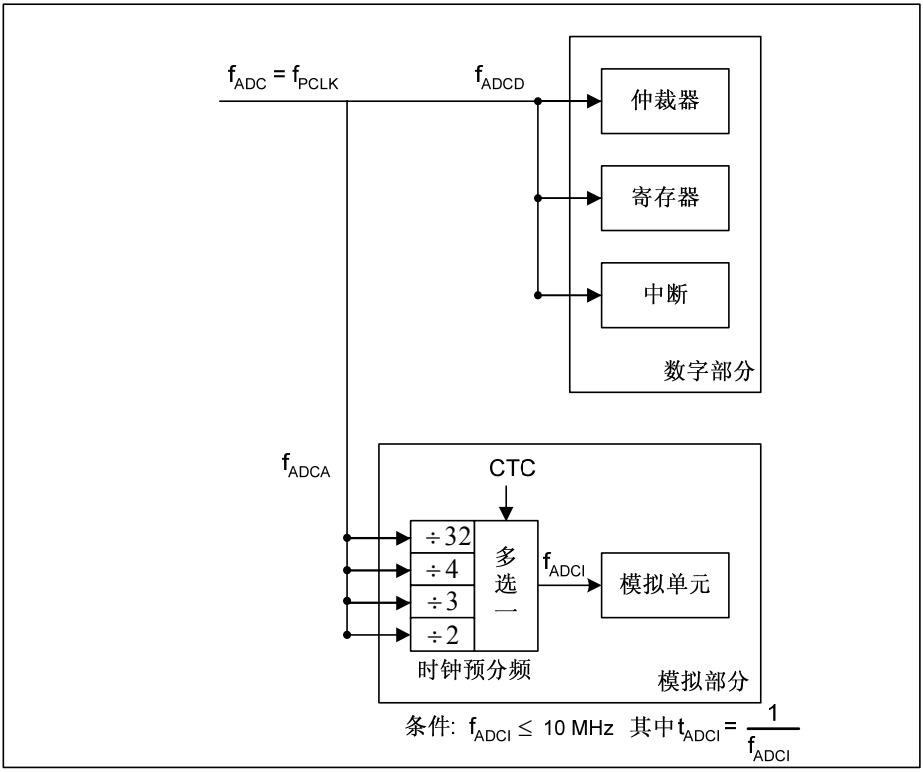


图 35　　时钟方案

模块时钟f_{ADC} = 24 MHz 对应的模拟时钟f_{ADCI}频率选择见 表 34。

表 34　　f_{ADCI} 频率选择

模块时钟 f_{ADC}	CTC	预分频因子	模拟时钟 f_{ADCI}
24 MHz	00_B	÷ 2	12 MHz（不可用）
	01_B	÷ 3	8 MHz
	10_B	÷ 4	6 MHz
	11_B（缺省值）	÷ 32	750 kHz

由于 f_{ADCI} 不能超过 10MHz，当模块时钟 f_{ADC} = 24 MHz 时 CTC 不应设置为 00_B。低速模式下 f_{ADC} 可减至 12 MHz、或 6 MHz 等，只要 f_{ADCI} 不会超过 10MHz， CTC 可设置为 00_B。但是必须注意，若低速模式下 f_{ADC} 太低，可能因电容器电荷损失而导致模数转换错误增多。

3.21.2　转换时序

模数转换过程包括以下阶段：

- 同步阶段（t_{SYN}）
- 采样阶段（t_S）
- 转换阶段
- 结果写入阶段（t_{WR}）

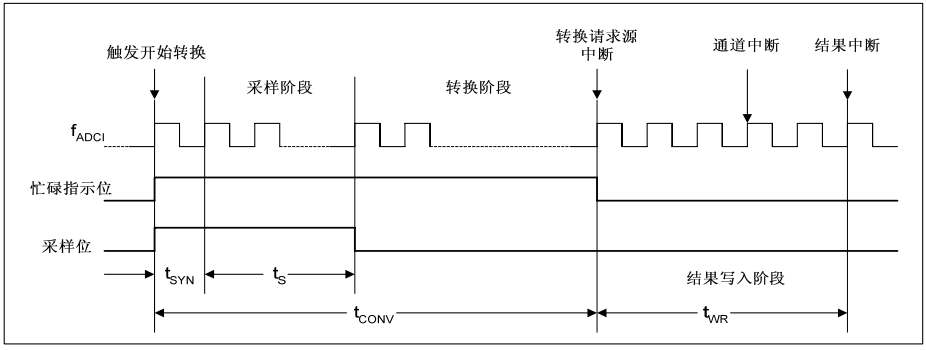


图 36　　ADC 转换时序

3.22 片上调试支持

片上调试支持（OCDS）提供了基于 XC800 系统进行软件开发与调试所需的基本功能。

OCDS 设计基于以下原则：

- 利用 XC800 核内置的调试功能
- 增加最少的硬件开销
- 监控程序支持大部分操作
- 利用标准接口与主机（调试器）通信

特性

- 在程序存储器的指令地址上和指定的地址范围内设置断点
- 在内部 RAM 地址段设置断点
- 在 Flash/RAM 代码区可设置数量不限的软件断点
- 由 JTAG 通过激活专用引脚的方式处理外部断点
- 程序代码单步调试

OCDS的功能框图如 **图 37** 所示。监控器模式控制（MMC）是OCDS系统的核心，连接OCDS的控制信号，支持总体调试功能。MMC主要通过调试接口和XC800 内核进行通信，并接收复位和时钟信号。

MMC 根据内核的存储器地址和控制信号，可对专用附加存储器，即监控器 ROM（存储固件代码）和监控器 RAM（存储工作数据且可用作监控器堆栈）进行恰当的访问。

通过JTAG[1)] 接口访问OCDS系统，JTAG接口是测试和调试专用接口，通常在应用中不使用。MBC引脚专门用于外部配置与调试控制。

注：只有当 XC886/888 从 OCDS 模式下启动时，这里描述的所有调试功能才可用。

1）JTAG 端口引脚可分配给 P0 口（首选调试端口）或 P1 和 P2 口（次选调试端口）、或端口 5（第三可选调试端口）。

在和 OCDS 系统连接时，用户必须将 JTAG 引脚（TCK 和 TDI）设置为输入口。

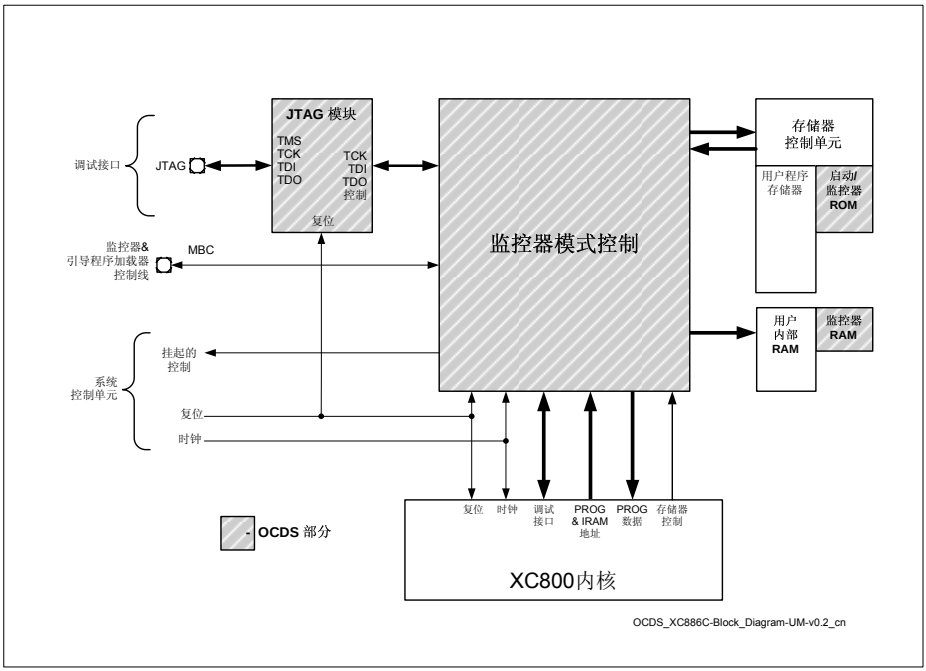


图 37　　XC886/888 OCDS 框图

3.22.1　JTAG ID 寄存器

该寄存器是 JTAG 模块内的只读寄存器，用于识别和 JTAG 接口相连的器件。当指令寄存器中的命令为 IDCODE（操作码 04_H）时，该寄存器中的内容可被读出；复位后情况相同。

XC886/888 器件的JTAG ID寄存器总结见 **表 35**。

表 35　　JTAG ID 总结

器件类型	器件名称	JTAG ID
Flash	XC886/888*-8FF	$1012\ 0083_H$
	XC886/888*-6FF	$1012\ 5083_H$
ROM	XC886/888*-8RF	$1013\ C083_H$
	XC886/888*-6RF	$1013\ D083_H$

注：星号（）代表所有可能的器件配置。*

3.23 芯片 ID 编号

XC886/888 ID 寄存器位于地址 $B3_H$ 上的页 1。Flash 器件 ID 寄存器的值为 09_H，ROM 器件 ID 寄存器的值为 22_H。然而对于每种产品来讲芯片 ID 编号是唯一的，因此可用该值来快速识别产品型号。ID 的差别是由产品、衍生类型和器件设计步骤信息决定的。

有两种读取芯片 ID 编号的方法：

- 在应用子程序，GET_CHIP_INFO
- 引导程序加载器（BSL）模式 A

表 36 列出了XC886/888 Flash和ROM器件衍生产品的芯片ID编号。

表 36　　芯片 ID 编号

器件类型	芯片 ID 编号		
	AA-Step	AB-Step	AC-Step
Flash 器件			
XC886CLM-8FFA 3V3	-	09500102_H	$0B500102_H$
XC888CLM-8FFA 3V3	-	09500103_H	$0B500103_H$
XC886LM-8FFA 3V3	-	09500122_H	$0B500122_H$
XC888LM-8FFA 3V3	-	09500123_H	$0B500123_H$
XC886CLM-6FFA 3V3	-	09551502_H	$0B551502_H$
XC888CLM-6FFA 3V3	-	09551503_H	$0B551503_H$
XC886LM-6FFA 3V3	-	09551522_H	$0B551522_H$
XC888LM-6FFA 3V3	-	09551523_H	$0B551523_H$
XC886CM-8FFA 3V3	-	09580102_H	$0B580102_H$
XC888CM-8FFA 3V3	-	09580103_H	$0B580103_H$
XC886C-8FFA 3V3	-	09580142_H	$0B580142_H$
XC888C-8FFA 3V3	-	09580143_H	$0B580143_H$
XC886-8FFA 3V3	-	09580162_H	$0B580162_H$
XC888-8FFA 3V3	-	09580163_H	$0B580163_H$
XC886CM-6FFA 3V3	-	$095D1502_H$	$0B5D1502_H$
XC888CM-6FFA 3V3	-	$095D1503_H$	$0B5D1503_H$

器件类型	芯片 ID 编号		
	AA-Step	**AB-Step**	**AC-Step**
XC886C-6FFA 3V3	-	$095D1542_H$	$0B5D1542_H$
XC888C-6FFA 3V3	-	$095D1543_H$	$0B5D1543_H$
XC886-6FFA 3V3	-	$095D1562_H$	$0B5D1562_H$
XC888-6FFA 3V3	-	$095D1563_H$	$0B5D1563_H$
XC886CLM-8FFA 5V	-	09900102_H	$0B900102_H$
XC888CLM-8FFA 5V	-	09900103_H	$0B900103_H$
XC886LM-8FFA 5V	-	09900122_H	$0B900122_H$
XC888LM-8FFA 5V	-	09900123_H	$0B900123_H$
XC886CLM-6FFA 5V	-	09951502_H	$0B951502_H$
XC888CLM-6FFA 5V	-	09951503_H	$0B951503_H$
XC886LM-6FFA 5V	-	09951522_H	$0B951522_H$
XC888LM-6FFA 5V	-	09951523_H	$0B951523_H$
XC886CM-8FFA 5V	-	09980102_H	$0B980102_H$
XC888CM-8FFA 5V	-	09980103_H	$0B980103_H$
XC886C-8FFA 5V	-	09980142_H	$0B980142_H$
XC888C-8FFA 5V	-	09980143_H	$0B980143_H$
XC886-8FFA 5V	-	09980162_H	$0B980162_H$
XC888-8FFA 5V	-	09980163_H	$0B980163_H$
XC886CM-6FFA 5V	-	$099D1502_H$	$0B9D1502_H$
XC888CM-6FFA 5V	-	$099D1503_H$	$0B9D1503_H$
XC886C-6FFA 5V	-	$099D1542_H$	$0B9D1542_H$
XC888C-6FFA 5V	-	$099D1543_H$	$0B9D1543_H$
XC886-6FFA 5V	-	$099D1562_H$	$0B9D1562_H$
XC888-6FFA 5V	-	$099D1563_H$	$0B9D1563_H$
ROM 器件			
XC886CLM-8RFA 3V3	22400502_H	-	-

器件类型	芯片 ID 编号		
	AA-Step	AB-Step	AC-Step
XC888CLM-8RFA 3V3	22400503_H	-	-
XC886LM-8RFA 3V3	22400522_H	-	-
XC888LM-8RFA 3V3	22400523_H	-	-
XC886CLM-6RFA 3V3	22411502_H	-	-
XC888CLM-6RFA 3V3	22411503_H	-	-
XC886LM-6RFA 3V3	22411522_H	-	-
XC888LM-6RFA 3V3	22411523_H	-	-
XC886CM-8RFA 3V3	22480502_H	-	-
XC888CM-8RFA 3V3	22480503_H	-	-
XC886C-8RFA 3V3	22480542_H	-	-
XC888C-8RFA 3V3	22480543_H	-	-
XC886-8RFA 3V3	22480562_H	-	-
XC888-8RFA 3V3	22480563_H	-	-
XC886CM-6RFA 3V3	22491502_H	-	-
XC888CM-6RFA 3V3	22491503_H	-	-
XC886C-6RFA 3V3	22491542_H	-	-
XC888C-6RFA 3V3	22491543_H	-	-
XC886-6RFA 3V3	22491562_H	-	-
XC888-6RFA 3V3	22491563_H	-	-
XC886CLM-8RFA 5V	22800502_H	-	-
XC888CLM-8RFA 5V	22800503_H	-	-
XC886LM-8RFA 5V	22800522_H	-	-
XC888LM-8RFA 5V	22800523_H	-	-
XC886CLM-6RFA 5V	22811502_H	-	-
XC888CLM-6RFA 5V	22811503_H	-	-
XC886LM-6RFA 5V	22811522_H	-	-

器件类型	芯片 ID 编号		
	AA-Step	**AB-Step**	**AC-Step**
XC888LM-6RFA 5V	22811523_H	-	-
XC886CM-8RFA 5V	22880502_H	-	-
XC888CM-8RFA 5V	22880503_H	-	-
XC886C-8RFA 5V	22880542_H	-	-
XC888C-8RFA 5V	22880543_H	-	-
XC886-8RFA 5V	22880562_H	-	-
XC888-8RFA 5V	22880563_H	-	-
XC886CM-6RFA 5V	22891502_H	-	-
XC888CM-6RFA 5V	22891503_H	-	-
XC886C-6RFA 5V	22891542_H	-	-
XC888C-6RFA 5V	22891543_H	-	-
XC886-6RFA 5V	22891562_H	-	-
XC888-6RFA 5V	22891563_H	-	-

4 电气参数

第四章给出 XC886/888 的电气参数特性。

4.1 常规参数

本节描述的常规参数有助于用户理解章节 4.2 和章节 4.3 中的参数。

4.1.1 参数解读

本节给出的参数包括 XC886/888 的特性以及对系统的要求。为了帮助用户在设计时正确理解并评估这些参数，在“符号”一栏中分别标出是对微控制器还是对系统的要求。

- **CC**

这些参数代表微控制器的参数，是 XC886/888 的特性，在系统设计时必须考虑这些参数。

- **SR**

这些参数代表系统要求，在设计中，必须由外部系统向 XC886/888 微控制器提供具有规定特性的信号。

4.1.2 绝对最大额定参数

最大额定值为极限值，在该极限范围内的信号不会导致 XC886/888 的永久性损坏。

表 37 绝对最大额定参数

参数	符号	极限值		单位	注
		最小值	最大值		
环境温度	T_A	-40	125	°C	加偏压
储存温度	T_{ST}	-65	150	°C	1)
结温	T_J	-40	150	°C	加偏压 1)
电源引脚对地（V_{SS}）电压	V_{DDP}	-0.5	6	V	1)
任意引脚对地（V_{SS}）电压	V_{IN}	-0.5	V_{DDP} + 0.5 或最大值 6	V	两者中较小的那个值 1)

参数	符号	极限值		单位	注
		最小值	最大值		
过载情况下任意引脚上的输入电流	I_{IN}	-10	10	mA	1)
过载情况下所有输入电流的绝对值之和	$\sum \lvert I_{IN} \rvert$	-	50	mA	1)

1） 未经产品出厂测试 – 已经过设计/特性验证。

注：如果器件的工作条件超过上述“绝对最大额定值”，可能会引起器件永久性损坏。这仅是极限参数，我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限条件下可能会影响其可靠性。

在过载情况下（$V_{IN} > V_{DDP}$ 或 $V_{IN} < V_{SS}$），V_{DDP} 引脚对地（V_{SS}）电压绝对不能超过其绝对最大额定值。

4.1.3 工作条件

为了确保 XC886/888 正常工作，器件工作时绝不能超过以下工作条件。除非另外声明，后面章节中规定的所有参数均满足以下工作条件。

表 38 工作条件参数

参数	符号	极限值		单位	注/条件
		最小值	最大值		
数字电源电压	V_{DDP}	4.5	5.5	V	5 V 器件
数字电源电压	V_{DDP}	3.0	3.6	V	3.3 V 器件
数字地电压	V_{SS}	0		V	
数字内核电源电压	V_{DDC}	2.3	2.7	V	
系统时钟频率 1)	f_{SYS}	88.8	103.2	MHz	
环境温度	T_A	-40	85	°C	SAF_ XC886/888..
		-40	125	°C	SAF_ XC886/888..

1）f_{SYS}为PLL输出时钟。正常操作期间，CPU时钟为f_{SYS}/4。详细描述见 图 26。

4.2 直流参数

本节详细描述 DC 参数的电气特性。

4.2.1 输入/输出特性

表 39 给出XC886/888 输入/输出引脚的特性。

表 39 输入/输出特性（适用的工作条件）

参数	符号	极限值		单位	测试条件
		最小值	最大值		
V_{DDP} = 5 V 范围					
输出低电压	V_{OL} CC	-	1.0	V	I_{OL} = 15 mA
		-	1.0	V	I_{OL} = 5 mA，流入所有引脚的电流之和> 60 mA
		-	0.4	V	I_{OL} = 5 mA，流入所有引脚的电流之和 ≤60 mA
输出高电压	V_{OH} CC	V_{DDP} – 1.0	-	V	I_{OH} = -15 mA
		V_{DDP} – 1.0	-	V	I_{OH} = -5 mA，流出所有引脚的电流之和> 60 mA
		V_{DDP} – 0.4	-	V	I_{OH} = -5 mA，流出所有引脚的电流之和 ≤60 mA
端口引脚上的输入低电压（P0.0 & P0.1 除外的所有引脚）	V_{ILP} SR	-	0.3 × V_{DDP}	V	CMOS 模式

参数	符号		极限值		单位	测试条件
			最小值	最大值		
P0.0 & P0.1 上的输入低电压	V_{ILP0}	SR	-0.2	0.3 × V_{DDP}	V	CMOS 模式
$\overline{\text{RESET}}$ 引脚上的输入低电压	V_{ILR}	SR	-	0.3 × V_{DDP}	V	CMOS 模式
TMS 引脚上的输入低电压	V_{ILT}	SR	-	0.3 × V_{DDP}	V	CMOS 模式
端口引脚上的输入高电压（P0.0 & P0.1 除外的所有引脚）	V_{IHP}	SR	0.7 × V_{DDP}	-	V	CMOS 模式
P0.0 & P0.1 上的输入高电压	V_{IHP0}	SR	0.7 × V_{DDP}	V_{DDP}	V	CMOS 模式
$\overline{\text{RESET}}$ 引脚上的输入高电压	V_{IHR}	SR	0.7 × V_{DDP}	-	V	CMOS 模式
TMS 引脚上的输入高电压	V_{IHT}	SR	0.75 × V_{DDP}	-	V	CMOS 模式
端口引脚上的输入滞后	$HYSP$	CC	0.07 × V_{DDP}	-	V	CMOS 模式 1）
XTAL1 上的输入滞后	$HYSX$	CC	0.07 × V_{DDC}	-	V	1）
XTAL1 上的输入低电压	V_{ILX}	SR	V_{SS} - 0.5	0.3 × V_{DDC}	V	
XTAL1 上的输入高电压	V_{IHX}	SR	0.7 × V_{DDC}	V_{DDC} + 0.5	V	
上拉电流	I_{PU}	SR	-	-10	µA	$V_{IHP, min}$
			-150	-	µA	$V_{ILP, max}$
下拉电流	I_{PD}	SR	-	10	µA	$V_{ILP, max}$
			150	-	µA	$V_{IHP, min}$

参数	符号		极限值		单位	测试条件
			最小值	最大值		
输入漏电流	I_{OZ1}	CC	-1	1	µA	0 V < V_{IN} < V_{DDP}，$T_A \le 125°C$[2]
XTAL1 上的输入电流	I_{ILX}	CC	-10	10	µA	
任意引脚上的过载电流	I_{OV}	SR	-5	5	mA	
过载电流的绝对和	$\sum\lvert I_{OV}\rvert$	SR	-	25	mA	[3]
V_{DDP} 掉电期间任意引脚上的电压	V_{PO}	SR	-	0.3	V	[4]
每个引脚上的最大电流（V_{DDP} 和 V_{SS} 除外）	I_M	SR	*SR*	-	15	mA
所有引脚上的最大电流（V_{DDP} 和 V_{SS} 除外）	$\sum\lvert I_M\rvert$	SR	-	90	mA	
流入 V_{DDP} 的最大电流	I_{MVDDP}	SR	-	120	mA	[3]
流出 V_{SS} 的最大电流	I_{MVSS}	SR	-	120	mA	[3]
V_{DDP} = 3.3 V 范围						
输出低电压	V_{OL}	CC	-	1.0	V	I_{OL} = 8 mA
			-	0.4	V	I_{OL} = 2.5 mA
输出高电压	V_{OH}	CC	V_{DDP} – 1.0	-	V	I_{OH} = -8 mA
			V_{DDP} – 0.4	-	V	I_{OH} = -2.5 mA
端口引脚上的输入低电压（P0.0 & P0.1 除外的所有引脚）	V_{ILP}	SR	-	0.3 × V_{DDP}	V	CMOS 模式
P0.0 & P0.1 上的输入低电压	V_{ILP0}	SR	-0.2	0.3 × V_{DDP}	V	CMOS 模式
$\overline{\text{RESET}}$ 引脚上的输入低电压	V_{ILR}	SR	-	0.3 × V_{DDP}	V	CMOS 模式

参数	符号		极限值		单位	测试条件
			最小值	最大值		
TMS 引脚上的输入低电压	V_{ILT}	SR	-	0.3 × V_{DDP}	V	CMOS 模式
端口引脚上的输入高电压（P0.0 & P0.1 除外的所有引脚）	V_{IHP}	SR	0.7 × V_{DDP}	-	V	CMOS 模式
P0.0 & P0.1 上的输入高电压	V_{IHP0}	SR	0.7 × V_{DDP}	V_{DDP}	V	CMOS 模式
$\overline{\text{RESET}}$ 引脚上的输入高电压	V_{IHR}	SR	0.7 × V_{DDP}	-	V	CMOS 模式
TMS 引脚上的输入高电压	V_{IHT}	SR	0.75 × V_{DDP}	-	V	CMOS 模式
输入滞后	HYS	CC	0.03 × V_{DDP}	-	V	CMOS 模式 1）
XTAL1 上的输入滞后	$HYSX$	CC	0.07 × V_{DDC}	-	V	1）
XTAL1 上的输入低电压	V_{ILX}	SR	V_{SS} - 0.5	0.3 × V_{DDC}	V	
XTAL1 上的输入高电压	V_{IHX}	SR	0.7 × V_{DDC}	V_{DDC} + 0.5	V	
上拉电流	I_{PU}	SR	-	-5	µA	$V_{IHP, min}$
			-50	-	µA	$V_{ILP, max}$
下拉电流	I_{PD}	SR	-	5	µA	$V_{ILP, max}$
			50	-	µA	$V_{IHP, min}$
输入漏电流	I_{OZ1}	CC	-1	1	µA	0 V < V_{IN} < V_{DDP}，$T_A \le 125°C$ 2）
XTAL1 上的输入电流	I_{ILX}	CC	-10	10	µA	
任意引脚上的过载电流	I_{OV}	SR	-5	5	mA	
过载电流的绝对和	$\sum\lvert I_{OV}\rvert$	SR	-	25	mA	3)

参数	符号		极限值		单位	测试条件
			最小值	最大值		
V_{DDP} 掉电期间任意引脚上的电压	V_{PO}	SR	-	0.3	V	4）
每个引脚上的最大电流（V_{DDP} 和 V_{SS} 除外）	I_M *SR*	*SR*	-	15	mA	
所有引脚上的最大电流（V_{DDP} 和 V_{SS} 除外）	$\sum \lvert I_M \rvert$	SR	-	90	mA	
流入 V_{DDP} 的最大电流	I_{MVDDP}	SR	-	120	mA	3)
流出 V_{SS} 的最大电流	I_{MVSS}	SR	-	120	mA	3)

1） 未经产品出厂测试 – 已经过设计/特性验证。实现滞后特性以避免由于内部地电压波动而引起的亚稳态和切换。不能保证此方法可抑制由于外部系统噪声引起的切换。

2） 如果过载电流流经相邻的引脚，则会在该引脚引入一个附加误差电流（I_{INJ}）。TMS 引脚和 $\overline{\text{RESET}}$ 引脚具有内部上拉器件，因此该输入漏电流特性不包括这两个引脚所导致的漏电流。

3） 未经产品出厂测试 – 已经过设计/特性验证。

4） 未经产品出厂测试– 已经过设计/特性验证。然而，对于要求掉电电流极低的应用， 当 V_{DDP} 掉电时，任意 GPIO 引脚一定不能和有效的电压源相连。

4.2.2 电源阈值特性

表 40 给出XC886/888 电源阈值的特性。

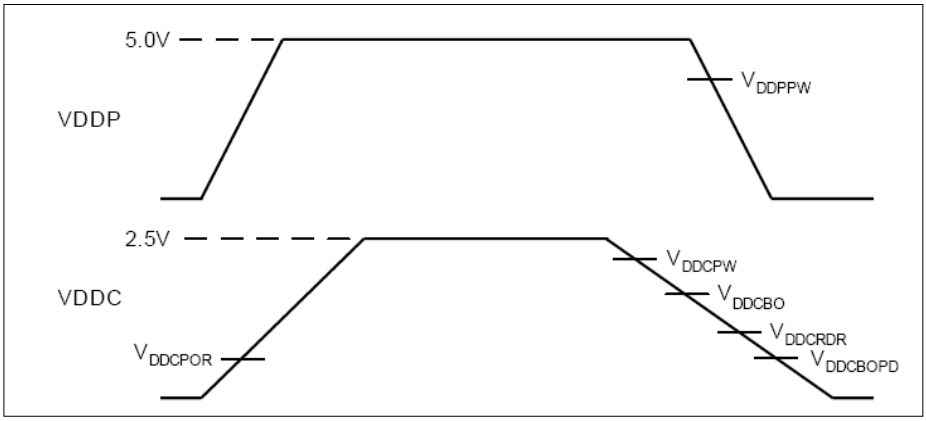


图 38 电源阈值参数

表 40 电源阈值参数（适用的工作条件）

参数	符号		数值			单位
			最小值	典型值	最大值	
V_{DDC} 预警电压 [1]	V_{DDCPW}	CC	2.2	2.3	2.4	V
工作模式下的 V_{DDC} 压降电压 [1]	V_{DDCBO}	CC	2.0	2.1	2.2	V
RAM 数据保持电压	V_{DDCRDR}	CC	0.9	1.0	1.1	V
掉电模式下的 V_{DDC} 压降电压 [2]	$V_{DDCBOPD}$	CC	1.3	1.5	1.7	V
V_{DDP} 预警电压 [3]	V_{DDPPW}	CC	3.4	4.0	4.6	V
上电复位电压 [2] [4]	V_{DDCPOR}	CC	1.3	1.5	1.7	V

1） 掉电模式下禁止检测。

2） 工作和掉电模式下都使能检测。

3） 外部电源为 5 V 时，使能检测。外部电源为 3.3 V 时，必须禁止检测。

4） V_{DDC} 达到上电复位电压之后，典型情况下，EVR 的复位时间延长 300 µs。

4.2.3 ADC 特性

模拟电源电压在 4.5 V 至 5.5 V 之间，可得到下表给出的参数值。模拟电源降至 3 V 时，ADC 仍能正常工作。但是此时，ADC 性能变差，不能达到下表给出的参数值。所有地引脚（V_{SS}）必须外部连接至系统中的一个单独的星形点。接地引脚上之间的压差一定不能超过 200 mV。

表 41　ADC 特性（适用的工作条件；V_{DDP} = 5 V 范围）

参数	符号		数值			单位	测试条件/评注
			最小值	典型值	最大值		
模拟参考电压	V_{AREF}	SR	V_{AGND} + 1	V_{DDP}	V_{DDP} + 0.05	V	1)
模拟参考地	V_{AGND}	SR	V_{SS} - 0.05	V_{SS}	V_{AREF} -1	V	1)
模拟输入电压范围	V_{AIN}	SR	V_{AGND}	-	V_{AREF}	V	
ADC 时钟	f_{ADC}		-	24	25.8	MHz	模块时钟 1)
	f_{ADCI}		-	-	10	MHz	内部模拟时钟 1)见 图 35
采样时间	t_S	CC	(2 + INPCR0.STC) × t_{ADCI}			µs	1)
转换时间	t_C	CC	见章节 4.2.3.1			µs	1)
总不可调整误差	|TUE|	CC	-	-	1	LSB	8 位转换 2)
			-	-	2	LSB	10 位转换 2)
微分非线性（DNL）误差	$\|EA_{DNL}\|$	CC	-	1	-	LSB	10 位转换 1)
积分非线性（INL）误差	$\|EA_{INL}\|$	CC	-	1	-	LSB	10 位转换 1)
偏移误差	$\|EA_{OFF}\|$	CC	-	1	-	LSB	10 位转换 1)
增益	$\|EA_{GAIN}\|$	CC	-	1	-	LSB	10 位转换 1)
模拟输入过载电流耦合因子	K_{OVA}	CC	-	-	1.0 × 10^{-4}	-	I_{OV} > 0 1)3)

参数	符号	数值			单位	测试条件/评注
		最小值	典型值	最大值		
		-	-	1.5×10^{-3}	-	$I_{OV} < 0$ 1)3)
数字 I/O 引脚的过载电流耦合因子	K_{OVD} CC	-	-	5.0×10^{-3}	-	$I_{OV} > 0$ 1)3)
		-	-	1.0×10^{-2}	-	$I_{OV} < 0$ 1)3)
参考电源输入的开关电容	C_{AREFSW} CC	-	10	20	pF	1)4)
模拟输入的开关电容	C_{AINSW} CC	-	5	7	pF	1) 5)
参考输入的输入电阻	R_{AREF} CC	-	1	2	kΩ	1)
所选择通道的输入电阻	R_{AIN} CC	-	1	1.5	kΩ	1)

1） 未经产品测试，已经过设计/特性验证。

2） 在 V_{AREF} = 5.0 V，V_{AGND} = 0 V，V_{DDP} = 5.0 V 的情况下测试 TUE。

3） 流过引脚的过载电流（I_{OV}）会向相邻引脚注入误差电流（I_{INJ}）。该误差电流会加到相邻引脚的漏电流（I_{OZ}）中。误差电流值的取决于过载电流、由过载耦合因子 K_{OV} 确定。误差电流的极性和过载电流的极性相反。流过一个引脚的总电流为 $|I_{TOT}| = |I_{OZ1}| + (|I_{OV}| \times K_{OV})$。该附加的误差电流可能使得模拟输入引脚上的输入电压失真。

4） 代表等效的开关电容。该电容不是立即切换到参考电压，而是，较小的电容逐渐切换至参考电压。

5） 转换电容网络的采样能力是在将输入连接至电容网络之前预先充电至电压 $V_{AREF}/2$。因为寄生效应的影响，在 ANx 上测量到的电压低于 $V_{AREF}/2$。

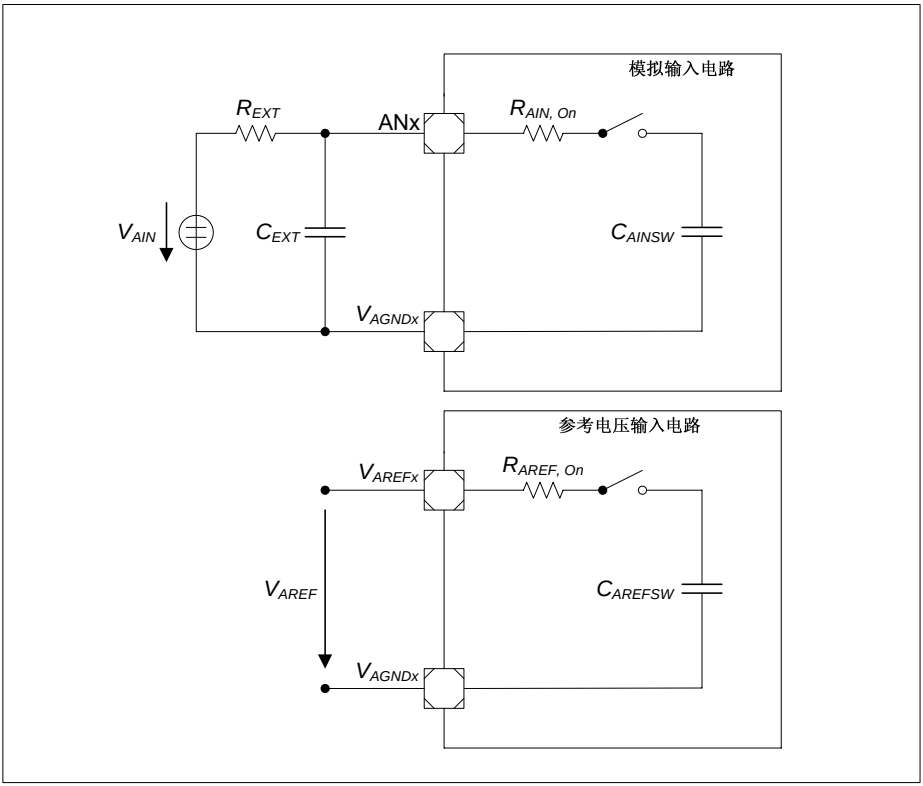


图 39　　ADC 输入电路

4.2.3.1　ADC 转换时序

转换时间, $t_C = t_{ADC} \times$ （1 + r × (3 + n + STC)）, 其中

r = CTC + 2, 对于 CTC = 00_B, 01_B, 10_B

r = 32, 对应于 CTC = 11_B,

CTC = 转换时间控制（GLOBCTR.CTC）

STC = 采样时间控制（INPCR0.STC）,

n = 8 或 10 （分别对应于 8 位或 10 位转换）

$t_{ADC} = 1 / f_{ADC}$

4.2.4 电源电流

表 42、表 43、表 44 和 表 45 给出XC886/888 电源电流的特性。

表 42 电源电流参数（适用的工作条件；V_{DDP} = 5 V 范围）

参数	符号	极限值		单位	测试条件
		典型值 1)	最大值 2)		
V_{DDP} = 5 V 范围					
有效模式	I_{DDP}	27.2	32.8	mA	Flash 器件 3)
		24.3	29.8	mA	ROM 器件 3)
空闲模式	I_{DDP}	21.1	25.3	mA	Flash 器件 4)
		18.2	21.6	mA	ROM 器件 4)
低速模式使能的有效模式	I_{DDP}	14.1	17.0	mA	Flash 器件 5)
		11.9	14.3	mA	ROM 器件 5)
低速模式使能的空闲模式	I_{DDP}	11.7	15.0	mA	Flash 器件 6)
		9.7	11.9	mA	ROM 器件 6)

1） I_{DDP} 的典型值是在 T_A = +25°C 和 V_{DDP} = 5.0 V 的情况下周期性测量得到。

2） I_{DDP} 的最大值是在最坏情况下测量得到的（T_A = +125°C 和 V_{DDP} = 5.5 V）。

3） I_{DDP}（有效模式）的测量条件：CPU 时钟和所有外设的输入时钟为 24 MHz（片上振荡器为 9.6 MHz，PLL_CON 中的 NDIV 设置为 1001_B），$\overline{RESET}$ = V_{DDP}，端口上未加负载。

4） I_{DDP}（空闲模式）的测量条件：禁止 CPU 时钟，禁止看门狗定时器，使能所有外设的输入时钟并工作在 24 MHz，$\overline{RESET}$ = V_{DDP}，端口上未加负载。

5） I_{DDP}（低速模式使能的有效模式）的测量条件：CPU 时钟和所有外设的输入时钟为 8 MHz（CMCON 中的 CLKREL 设置为 0110_B），$\overline{RESET}$ = V_{DDP}，端口上未加负载。

6） I_{DDP}（低速模式使能的空闲模式）的测量条件：禁止 CPU 时钟，禁止看门狗定时器，所有外设的输入时钟为 8 MHz（CMCON 中的 CLKREL 设置为 0110_B），$\overline{RESET}$ = V_{DDP}，端口上未加负载。

表 43　　电源电流参数（适用的工作条件；V_{DDP} = 5 V 范围）

参数	符号	极限值		单位	测试条件
		典型值 1)	最大值 2)		
V_{DDP} = 5 V 范围					
掉电模式	I_{PDP}	1	10	µA	T_A = +25°C 3) 4)
		-	30	µA	T_A = +85°C 4) 5)

1） I_{PDP} 的典型值是在 V_{DDP} = 5.0 V 的情况下测量得到。

2） I_{PDP} 的最大值是在 V_{DDP} = 5.5 V 的情况下测量得到。

3） T_A = +125°C 时，I_{PDP} 的最大值为 200 µA。

4） I_{PDP} 的测量条件：$\overline{\text{RESET}}$ = V_{DDP}，V_{AGND} = V_{SS}，RXD/INT0 = V_{DDP}；其余端口被设置为输入；或者使能内部上拉器件，或者由外部驱动以确保没有悬空的输入。

5） 未经产品出厂测试，已经过设计/特性验证。

表 44　　电源电流参数（适用的工作条件；V_{DDP} = 3.3 V 范围）

参数	符号	极限值		单位	测试条件
		典型值 1)	最大值 2)		
V_{DDP} = 3.3 V 范围					
有效模式	I_{DDP}	25.6	31.0	mA	Flash 器件 3)
		23.4	28.6	mA	ROM 器件 3)
空闲模式	I_{DDP}	19.9	24.7	mA	Flash 器件 4)
		17.5	20.7	mA	ROM 器件 4)
低速模式使能的有效模式	I_{DDP}	13.3	16.2	mA	Flash 器件 5)
		11.5	13.7	mA	ROM 器件 5)
低速模式使能的空闲模式	I_{DDP}	11.1	14.4	mA	Flash 器件 6)
		9.3	11.4	mA	ROM 器件 6)

1） I_{DDP} 的典型值是在 T_A = +25°C 和 V_{DDP} = 3.3 V 的情况下周期性测量得到。

2） I_{DDP} 的最大值是在最坏情况下（T_A = +125°C 和 V_{DDP} = 3.6 V）测量得到的。

3） I_{DDP}（有效模式）的测量条件：CPU 时钟和所有外设的输入时钟为 24 MHz（片上振荡器为 9.6 MHz，PLL_CON 中的 NDIV 设置为 1001_B），$\overline{\text{RESET}}$ = V_{DDP}，端口上未加负载。

4） I_{DDP}（空闲模式）的测量条件：禁止 CPU 时钟，禁止看门狗定时器，使能所有外设的输入时钟并工作在 24 MHz，$\overline{RESET}$ = V_{DDP}，端口上未加负载。

5） I_{DDP}（低速模式使能的有效模式）的测量条件：CPU 时钟和所有外设的输入时钟为 8 MHz（CMCON 中的 CLKREL 设置为 0110_B），$\overline{RESET}$ = V_{DDP}，端口上未加负载。

6） I_{DDP}（低速模式使能的空闲模式）的测量条件：禁止 CPU 时钟，禁止看门狗定时器，所有外设的输入时钟为 8 MHz（CMCON 中的 CLKREL 设置为 0110_B），$\overline{RESET}$ = V_{DDP}，端口上未加负载。

表 45　　电源电流参数（适用的工作条件；V_{DDP} = 3.3 V 范围）

参数	符号	极限值		单位	测试条件
		典型值 1)	最大值 2)		
V_{DDP} = 3.3 V 范围					
掉电模式	I_{PDP}	1	10	µA	T_A = +25°C 3) 4)
		-	30	µA	T_A = +85°C 4) 5)

1） I_{PDP} 的典型值是在 V_{DDP} = 3.3 V 的情况下测量得到。

2） I_{PDP} 的最大值是在 V_{DDP} = 3.6 V 的情况下测量得到。

3） T_A = +125°C 时，I_{PDP} 的最大值为 200 µA。

4） I_{PDP} 的测量条件：$\overline{RESET}$ = V_{DDP}，V_{AGND} = V_{SS}，RXD/INT0 = V_{DDP}；其余端口被设置为输入：或者使能内部上拉器件，或者由外部驱动以确保没有悬空的输入。

5） 未经产品出厂测试，已经过设计/特性验证。

4.3 AC 参数

本节详细描述 AC 参数的电气特性。

4.3.1 测试波形

上升/下降时间、输出延迟和输出高阻的测试波形如 图 40、图 41 和 图 42 所示。

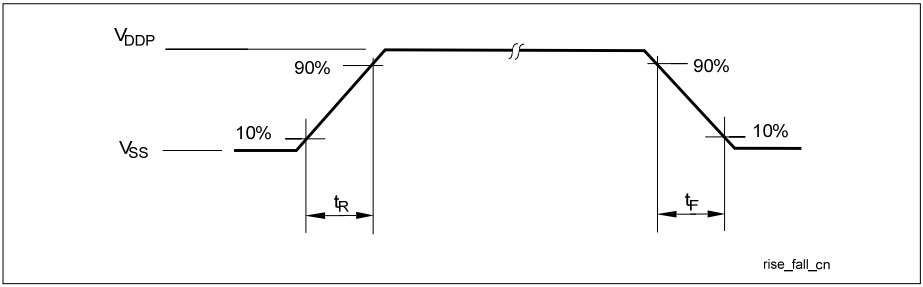


图 40 上升/下降时间参数

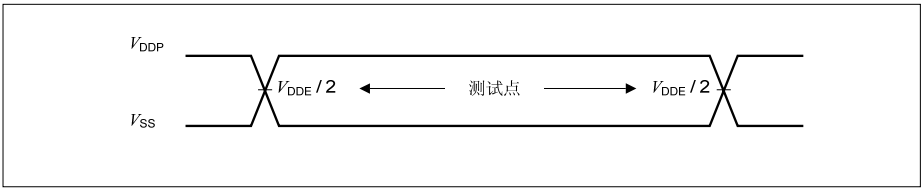


图 41 测试波形，输出延迟

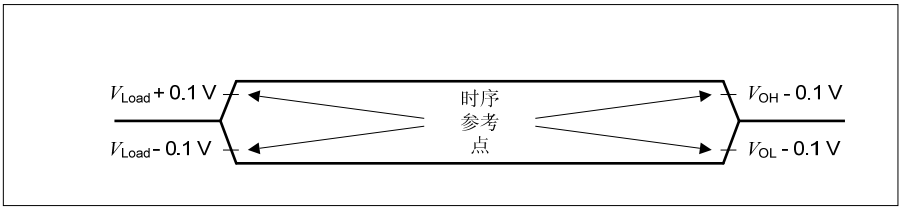


图 42 测试波形，输出高阻

4.3.2 输出上升/下降时间

表 46 给出XC886/888 的输出上升/下降时间特性。

表 46 输出上升/下降时间参数（适用的工作条件）

参数	符号	极限值		单位	测试条件
		最小值	最大值		
V_{DDP} = 5 V 范围					
上升/下降时间	t_R, t_F	-	10	ns	20 pF[1) 2) 3)]
V_{DDP} = 3.3 V 范围					
上升/下降时间	t_R, t_F	-	10	ns	20 pF[1) 2) 4)]

1） 上升/下降时间是在电压为引出端电源的 10% - 90%的情况下测量的。

2） 并非所有参数都经过 100%测试，但是经过了设计/特性验证以及测试更正。

3） 附加上升/下降时间对于 C_L = 20 pF – 100 pF @ 0.125 ns/pF 有效。

4） 附加上升/下降时间对于 C_L = 20 pF – 100 pF @ 0.225 ns/pF 有效。

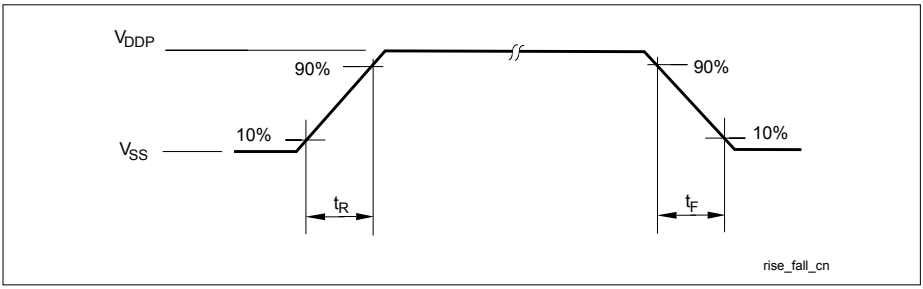


图 43 上升/下降时间参数

4.3.3 上电复位和 PLL 时序

表 47 给出XC886/888 的上电复位和PLL时序特性。

表 47 上电复位和 PLL 时序（适用的工作条件）

参数	符号		数值			单位	测试条件
			最小值	典型值	最大值		
引出端工作电压	V_{PAD}	CC	2.3	-	-	V	1)
片上振荡器启动时间	t_{OSCST}	CC	-	-	500	ns	1)
Flash 初始化时间	t_{FINIT}	CC	-	160	-	µs	1)
$\overline{\text{RESET}}$ 保持时间	t_{RST}	SR	-	500	-	µs	V_{DDP} 上升时间（10% - 90%）≤ 500µs 1) 2)
PLL 锁相时间	t_{LOCK}	CC	-	-	200	µs	1)
PLL 累积抖动	D_P		-	-	0.7	ns	1) 3)

1） 并非所有参数都经过 100%测试，但是经过设计/特性验证以及测试更正。

2） $\overline{\text{RESET}}$ 信号必须一直有效（低电平），直到 V_{DDC} 达到其最大值（典型值 2.5 V）的 90%。

3） 使用 4 MHz 外部振荡器时，PLL 锁定至 96 MHz。PLL 分频器设置为 K= 2，N=48 和 P=1。

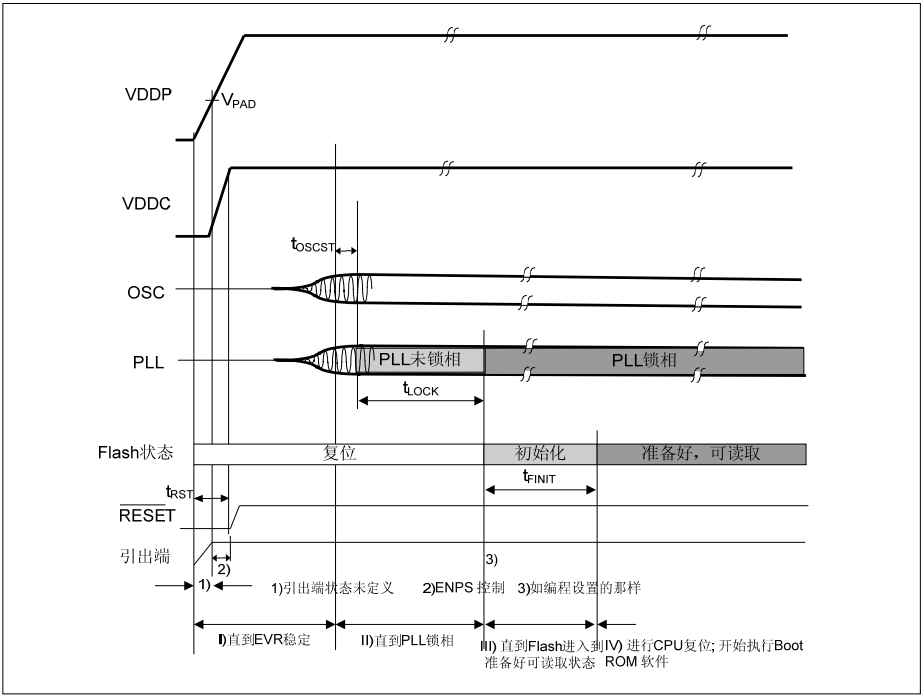

VDDP
V_{PAD}
VDDC
t_{OSCST}
OSC
PLL
PLL未锁相
PLL锁相
t_{LOCK}
Flash状态
复位
初始化
准备好，可读取
t_{FINIT}
t_{RST}
RESET
引出端
1)
2)
3)
1)引出端状态未定义
2)ENPS 控制
3)如编程设置的那样
I)直到EVR稳定
II)直到PLL锁相
III) 直到Flash进入到准备好可读取状态
IV) 进行CPU复位; 开始执行Boot ROM 软件

图 44　　上电复位时序

4.3.4 片上振荡器特性

表 48 给出XC886/888 的片上振荡器特性。

表 48 片上振荡器特性（适用的工作条件）

参数	符号	数值			单位	测试条件
		最小值	典型值	最大值		
额定频率	f_{NOM} CC	9.36	9.6	9.84	MHz	额定工作条件下 1)
长期频率偏差	Δf_{LT} CC	-5.0	-	5.0	%	相对于 f_{NOM}，在超过产品生命周期和温度(-10°C 至 125°C)的情况下，特定器件需要补偿。
		-6.0	-	0	%	相对于 f_{NOM}，在超过产品生命周期和温度 (- 40°C 至-10°C)的情况下，特定器件需要补偿。
短期频率偏差	Δf_{ST} CC	-1.0	-	1.0	%	一个 LIN 报文之内 (<10 ms…100 ms)

1） 额定工作条件：V_{DDC} = 2.5 V，T_A = + 25°C。

4.3.5 由外部时钟驱动 XTAL1

表 49 给出用来规定XC886/888 外部时钟源的参数。这些时序参数适用于直接由时钟输入信号驱动XTAL1 引脚的情况。如果使用外部晶振或陶瓷谐振器，则这些参数不适用。

表 49 外部时钟驱动特性（适用的工作条件）

参数	符号		数值		单位	注/ 测试条件
			最小值	最大值		
振荡器周期	t_{OSC}	SR	83.3	250	ns	1）2）
高电平时间	t_1	SR	25	-	ns	2）3）
低电平时间	t_2	SR	25	-	ns	2）3）
上升时间	t_3	SR	-	20	ns	2）3）
下降时间	t_4	SR	-	20	ns	2）3）

1） 使用占空比为 45-55%的时钟输入信号。

2） 并非所有参数都经过 100%测试，但是经过了设计/特性验证以及测试更正。

3） 时钟输入信号必须达到规定电平 V_{ILX} 和 V_{IHX}。

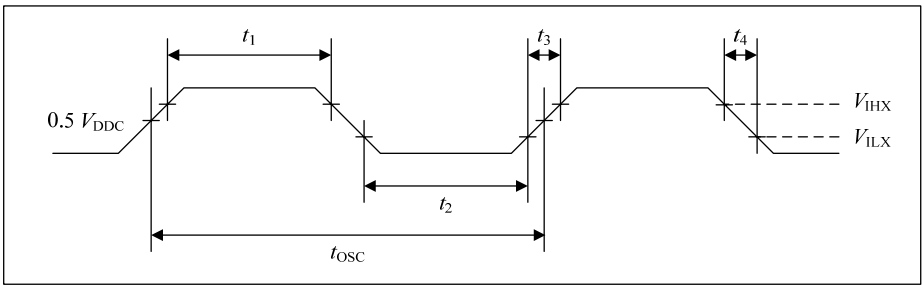


图 45 由外部时钟驱动 XTAL1

4.3.6 JTAG 时序

表 50 给出XC886/888 中的JTAG时序。

表 50 TCK 时钟时序（适用的工作条件；CL = 50 pF）

参数	符号		数值		单位	注/ 测试条件
			最小值	最大值		
TCK 时钟周期	t_{TCK}	SR	50	-	ns	1）
TCK 高电平时间	t_1	SR	20	-	ns	1）
TCK 低电平时间	t_2	SR	20	-	ns	1）
TCK 时钟上升时间	t_3	SR	-	4	ns	1）
TCK 时钟下降时间	t_4	SR	-	4	ns	1）

1） 并非所有参数都经过 100%测试，但是经过了设计/特性验证以及测试更正。

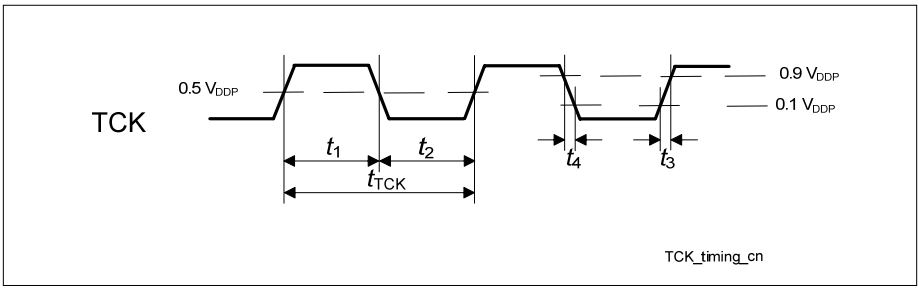


图 46 TCK 时钟时序

表 51　JTAG 接口时序参数（适用的工作条件；CL = 50 pF）

参数	符号	数值		单位	注/ 测试条件
		最小值	最大值		
TMS 建立至 TCK 上升沿的时间	t_1 SR	8	-	ns	1）
TMS 保持至 TCK 上升沿的时间	t_2 SR	24	-	ns	1）
TDI 建立至 TCK 上升沿的时间	t_1 SR	11	-	ns	1）
TDI 保持至 TCK 上升沿的时间	t_2 SR	24	-	ns	1）
TCK 下降沿至 TDO 有效输出的时间	t_3 CC	-	21	ns	5 V 器件 1）
		-	28	ns	3.3 V 器件 1）
TCK 下降沿之后，TDO 高阻至有效输出的时间	t_4 CC	-	27	ns	5 V 器件 1）
		-	36	ns	3.3 V 器件 1）
TCK 下降沿之后，TDO 有效输出至高阻的时间	t_5 CC	-	22	ns	5 V 器件 1）
		-	28	ns	3.3 V 器件 1）

1）　并非所有参数都经过 100%测量，但是经过了设计/特性验证以及测试更正。

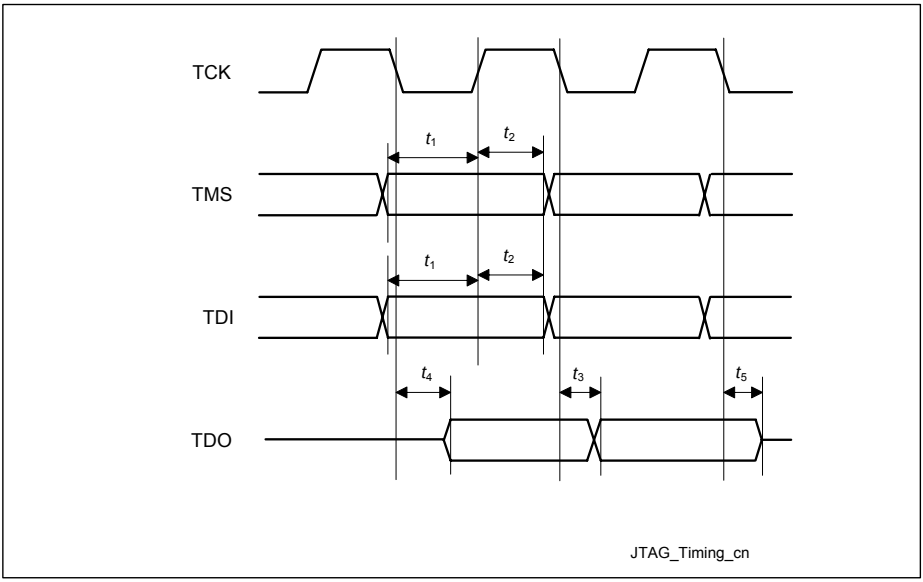


图 47 JTAG 时序

4.3.7 SSC 主模式时序

表 52 给出XC886/888 中的SSC的时序特性。

表 52 SSC 主模式时序（适用的工作条件；CL = 50 pF）

参数	符号		数值		单位	注/ 测试条件
			最小值	最大值		
SCLK 时钟周期	t_0	CC	$2*T_{SSC}$	-	ns	1）2）
从 SCLK 上升沿到 MTSR 延迟的时间	t_1	CC	0	8	ns	2）
MRST 建立至 SCLK 下降沿的时间	t_2	SR	24	-	ns	2）
从 SCLK 下降沿至 MRST 保持 的时间	t_3	SR	0	-	ns	2）

1） $T_{SSCmin} = T_{CPU} = 1/f_{CPU}$。当 f_{CPU} = 24 MHz，t_0 = 83.3 ns。T_{CPU} 为 CPU 时钟周期。

2） 并非所有参数都经过 100%测试，但是经过了设计/特性验证以及测试更正。

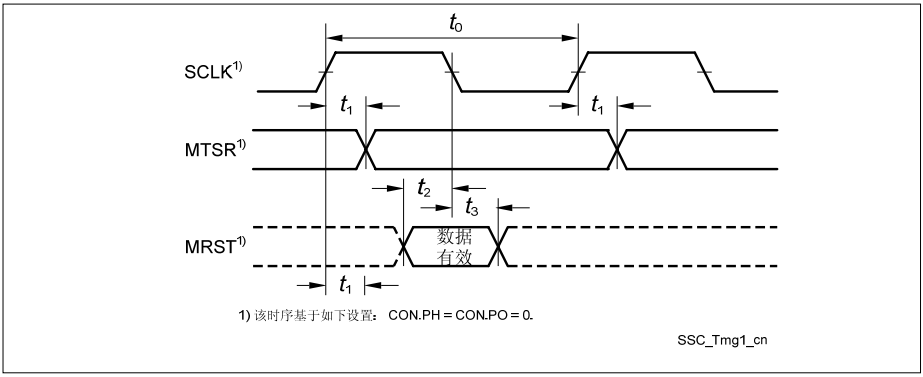


图 48 SSC 主模式时序

5 封装和质量声明

第五章提供 XC886/888 封装和可靠性信息。

5.1 封装参数

表 53 给出XC886 和XC888 的封装参数。

表 53 封装参数

参数	符号	极限值		单位	注
		最小值	最大值		
PG-TQFP-48（XC886）					
热阻（结-外壳）	R_{TJC} CC	-	13	K/W	1）2）
热阻（结-引线）	R_{TJL} CC	-	32.5	K/W	1）2）
PG-TQFP-64（XC888）					
热阻（结-外壳）	R_{TJC} CC	-	12.6	K/W	1）2）
热阻（结-引线）	R_{TJL} CC	-	33.4	K/W	1）2）

1） 计算结-环境之间的总热阻（R_{TJA}）时，需要将外壳-环境之间的热阻（R_{TCA}），引线-环境之间的热阻（R_{TLA}）与上面给出的结-外壳之间的热阻（R_{TJC}），结-引线之间的热阻（R_{TJL}）结合起来。外壳-环境之间的热阻（R_{TCA}），引线-环境之间的热阻（R_{TLA}）取决于外部系统（PCB，外壳）的特性，因此由用户负责这两个参数。

可使用公式：$T_J = T_A + R_{TJA} \times P_D$ 来计算结温，其中 R_{TJA} 为结-环境之间的总热阻。可通过两种方式从上面的四部分热阻得到总热阻 R_{TJA}：

a） 仅简单地将两个热阻相加（结-引线和结-环境），或者

b） 根据所需精度，将上面的四个热阻都考虑在内。

2） 并非所有参数经过 100%测试，但是经过了设计/特性验证以及测试更正。

5.2 封装图

图 49 给出XC886 的封装图。

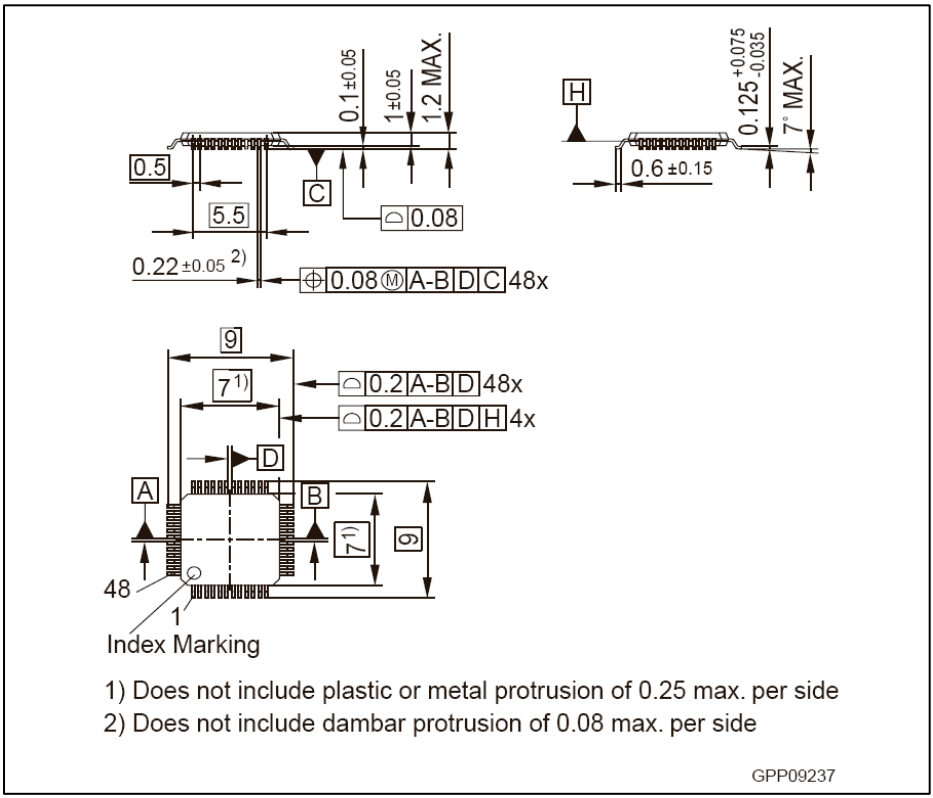


图 49 PG-TQFP-48 封装图

图 50 给出XC888 的封装图。

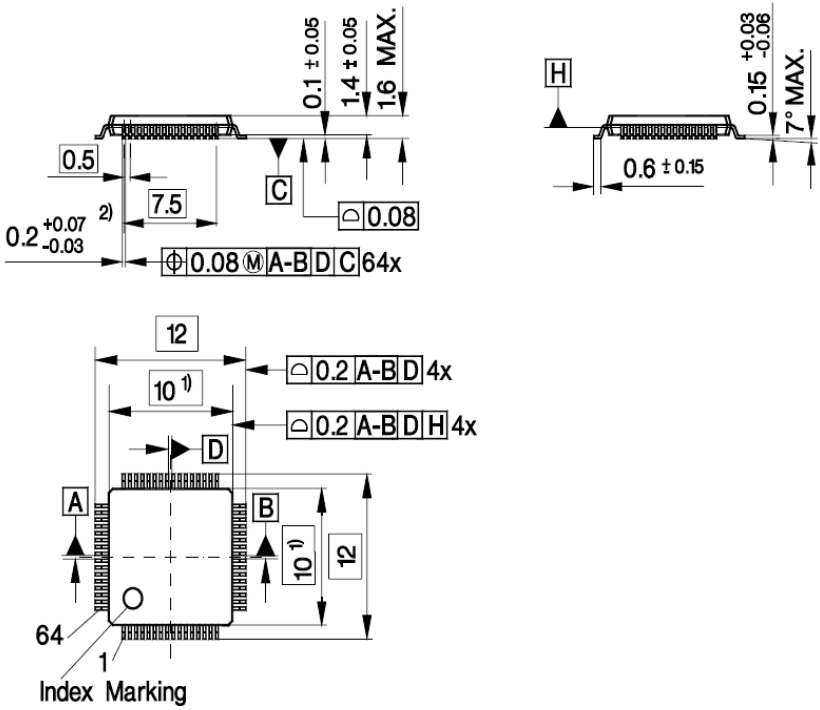


图 50 PG-TQFP-64 封装图

5.3 质量声明

表 54 给出XC886/888 中的质量参数的特性。

表 54 质量参数

参数	符号	极限值		单位	注
		最小值	最大值		
根据人体模型（HBM），得到的抗 ESD 特性	V_{HBM}	-	2000	V	符合 EIA/JESD22-A114-B[1)]
根据带电器件模型（CMD）引脚， 得到的抗 ESD 特性	V_{CDM}	-	500	V	符合 JESD22-C101-C[1)]

1） 并非所有参数经过 100%测试，但是经过了设计/特性验证以及测试更正。

英飞凌科技中国总部地址及联系方式

英飞凌科技（中国）有限公司
地址：张江高科技园区，松涛路647弄，7-8号
邮编：201203
电话：+86-21-61019000
传真：+86-21-50806204
主页：www.infineon.com/cn

www.infineon.com

Published by Infineon Technologies AG