サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

CY91590 シリーズ

FRファミリ FR81S 32-Bit Microcontroller

本シリーズは自動車用, 産業用制御などの用途向けに設計した、Cypress 32 ビットマイクロコントローラです。FR ファミリと互換の FR81S CPU を搭載しています。FR81S CPU は、命令パイプラインの強化, ロードストア処理の強化, 内部バス転送の効率化により、FR ファミリ最高性能を実現します。
自動車用アプリケーション制御として最適な仕様となっています。

特長

FR81S CPU コア

- 32 ビット RISC, ロード/ストアアーキテクチャ, パイプライン 5 段
- 最大動作周波数: 128 MHz (原振=4.0 MHz, 32 逓倍(PLL クロック逓倍方式))
  シリーズの最大周波数を示します。品種毎の最大周波数は「品種構成」および「電気的特性規格」を参照してください。
- 汎用レジスタ 32 ビット×16 本
- 16 ビット固定長命令(基本命令), 1 命令/1 サイクル
- 組込み用途に適した命令
  - メモリ→メモリ間転送命令
  - ビット処理命令
  - バレルシフト命令など
- 高級言語対応命令
  - 関数入口/出口命令
  - レジスタ内容のマルチロードストア命令
- ビットサーチ命令
  - 1 検出, 0 検出,変化点検出
- 遅延スロット付き分岐命令
  - 分岐処理時のオーバヘッドの低減
- レジスタインターロック機能
  - アセンブラ記述の容易化
- 乗算器の内蔵/命令レベルでのサポート
  - 符号付き 32 ビット乗算: 5 サイクル
  - 符号付き 16 ビット乗算: 3 サイクル
- 割込み(PC/PS 退避)
  - 6 サイクル(16 プライオリティレベル)
- ハーバードアーキテクチャにより、プログラムアクセスとデータアクセスを同時に実行可能
- FR ファミリとの命令互換
- メモリ保護機能(MPU)搭載
  - 命令・データ共用で 8 個の保護領域指定
  - 特権モード・ユーザモードそれぞれでアクセス権を制御
- FPU(浮動小数点演算)搭載
  - IEEE754 準拠
  - 浮動小数点レジスタ 32 ビット×16 本

周辺機能

- クロック生成(SSCG 機能搭載)
  - メイン発振(4 MHz)
  - サブ発振(32 kHz)またはサブ発振なし
  - PLL 逓倍率 : 1～32 逓倍
- 内蔵プログラム用 Flash 容量 2048+64 K バイト(シリーズ最大)
- 内蔵データ用フラッシュメモリ(ワークフラッシュ) 64 K バイト
- 内蔵 RAM 容量
  - メイン RAM 192 K バイト(シリーズ最大)
  - サブ RAM (on AHB) 64 K バイト(シリーズ最大)
  - Backup RAM 8 K バイト
- 汎用ポート(5V 端子): 63 本(クロック 2 系統品は 61 本)
  - うち I^2C 用擬似オープンドレイン対応ポート 4 本
- 汎用ポート(3V 端子): 93 本
  - うち外部バスインタフェース(GDC 外部メモリ I/F 用)との兼用 48 本
- 外部バスインタフェース
  - GDC 外部メモリ I/F 用
  - 25 ビットアドレス, 16 ビットデータ
  - 電源電圧は 3.3 V 固定
- DMA コントローラ
  - 同時に最大 16 チャネルの起動が可能
  - 2 つの転送要因(内部周辺要求/ソフトウェア)
- A/D コンバータ(逐次比較型)
  - 8/10 ビット分解能: 32 チャネル
  - 変換時間: 3 µs
- 外部割込み入力: 16 チャネル
  - レベル("H" / "L"),エッジ検出(立上り/立下り)可能
- LIN-UART:
  - 6 チャネル ch.2～ch.7
  - UART,同期モード, LIN-UART モードから選択
  - LIN プロトコル Revision 2.1 に対応
  - SPI(Serial Peripheral Interface)対応(同期モード)
  - 全二重ダブルバッファ方式
  - LIN synch break 検出(インプットキャプチャと連携)
  - 専用ボーレートジェネレータ内蔵
  - DMA 転送対応

■ マルチファンクションシリアル(送受信 FIFO 搭載) :
- □ 2 チャネル(CY91F591/2/4/6/7/9)
- □ 6 チャネル(CY91F59A/B)

＜UART (非同期シリアルインタフェース)＞
- 全二重ダブルバッファ方式, 16 段の送信 FIFO , 16 段の受信 FIFO
- パリティあり/なし選択可能
- 専用ボーレートジェネレータ内蔵
- 外部クロックを転送クロックとして使用可能
- パリティ,フレーム,オーバランエラー検出機能あり
- DMA 転送対応

<CSIO (同期シリアルインタフェース) >
- 全二重ダブルバッファ方式, 16 段の送信 FIFO , 16 段の受信 FIFO
- SPI に対応,マスタ/スレーブ両方に対応,データ長 5～9 ビットに設定可能
- 専用ボーレートジェネレータ内蔵(マスタ動作)
- 外部クロック入力可能(スレーブ動作)
- オーバランエラー検出機能あり
- DMA 転送対応

<LIN-UART (LIN 対応非同期シリアルインタフェース) >
- 全二重ダブルバッファ方式, 16 段の送信 FIFO, 16 段の受信 FIFO
- LIN プロトコル Revision2.1 に対応
- マスタ/スレーブ両方に対応
- フレーミングエラー, オーバランエラー検出
- LIN Synch break 生成, 検出, LIN Synch Delimiter 生成
- 専用ボーレートジェネレータ内蔵
- 外部クロックをリロードカウンタで調整可能
- DMA 転送対応

＜I^2C>
- ch.0 と ch.1 のみサポート
- 全二重ダブルバッファ方式, 16 段の送信 FIFO , 16 段の受信 FIFO
- 標準モード(最大 100kbps) / 高速モード(最大 400kbps)に対応
- 送信のみ DMA 転送対応

■ CAN コントローラ C-CAN : 3 チャネル
- □ 転送速度 最大 1Mbps
- □ 64 送受信メッセージバッファ 1 チャネル, 32 送受信メッセージバッファ 2 チャネル

■ アップダウンカウンタ: 16 ビット×3 チャネル (CY91F59A/B)

■ PPG: 16 ビット×24 チャネル

■ リロードタイマ:
- □ 16 ビット×4 チャネル (CY91F591/2/4/6/7/9)
- □ 16 ビット×8 チャネル (CY91F59A/B)

■ フリーランタイマ:
- □ 32 ビット×2 チャネル(CY91F591/2/4/6/7/9) (インプットキャプチャ用,アウトプットコンペア用各 1 チャネル選択可能)
- □ 32 ビット×2 チャネル(CY91F591/2/4/6/7/9) (LSYN (LIN synch field 検出)専用インプットキャプチャ用)
- □ 32 ビット×8 チャネル(CY91F59A/B) (ch.0,1,2,3 はインプットキャプチャ用,アウトプットコンペア用各 1 チャネル選択可能)

■ インプットキャプチャ:
- □ 32 ビット×6 チャネル(フリーランタイマと連動) (CY91F591/2/4/6/7/9)
- □ 32 ビット×2 チャネル(フリーランタイマと連動) LSYN (LIN synch field 検出)専用 (CY91F591/2/4/6/7/9)
- □ 32 ビット×12 チャネル(フリーランタイマと連動) LSYN (LIN synch field 検出) (CY91F59A/B)

■ アウトプットコンペア: 32 ビット×4 チャネル(フリーランタイマと連動)

■ サウンドジェネレータ: 5 チャネル
- □ 周波数・振幅シーケンサあり

■ ステッピングモータコントローラ: 6 チャネル
- □ 8/10 ビット PWM
- □ 大電流出力サポート(4 本×6 チャネル)
- □ 端子共有 ADC でモータからの逆起電力を検出可能

■ リアルタイムクロック(RTC) (日/時/分/秒)
- □ 動作クロックとしてメイン発振/サブ発振 (2 系統品のみ)を選択可能

■ キャリブレーション:CR 発振駆動のハードウェアウォッチドッグとサブクロック(2 系統品のみ)駆動のリアルタイムクロック(RTC)
- □ CR 発振周波数をトリミング可能
- □ メインクロック対サブクロック(2 系統品のみ)の比で、リアルタイムクロックのプリスケーラを設定することにより補正

■ クロックスーパバイザ
- □ 外部のサブ発振(32kHz)(クロック 2 系統品)およびメイン発振(4 MHz)の異常(水晶の破損など)監視
- □ 異常検出時には CR クロックに切り換える。

■ ベースタイマ: 2 チャネル
- □ 16 ビットタイマ
- □ PWM / PPG / PWC / リロードタイマの 4 機能を選択して使用可能
- □ PWC 機能とリロードタイマ機能は、2 チャネルをカスケードモードで 32 ビットタイマとして使用可能

■ CRC 生成

■ ウォッチドッグタイマ
- □ ハードウェアウォッチドッグ
- □ ソフトウェアウォッチドッグ

■ NMI

■ 割込みコントローラ

■ 割込み要求一括読出し

- 複数の周辺からの割込み有無を、一連のレジスタで読出し可能

■ I/O リロケーション
- 周辺機能の端子位置変更

■ 低消費電力モード
- スリープ/ストップ/時計/サブ RUN モード
- ストップ(電源遮断)/時計(電源遮断)モード
- GDC 部独立電源

■ パワーオンリセット
■ 低電圧検出リセット(外部低電圧検出)
■ 低電圧検出リセット(内部低電圧検出)
■ GDC
- 内部/メモリ周波数: 81 MHz
- 対応可能なディスプレイの解像度: 最大 800×480
  最大 5 レイヤ同時のオーバレイ表示(ウィンドウ)
  カラーフォーマットにより対応可能な解像度のサイズが変わります。
- アナログビデオ入力(NTSC)
- デジタルビデオ入力(RGB666/555)
- YUV 入力(BT.656)
- ビデオ画像の拡大/縮小/回転機能をサポート
- RGB デジタル出力(6 ビット×3)
- 2D レンダリングエンジン内蔵
  ライン描画をサポート
  Bitblt 機能をサポート
  ディスプレイリスト実行をサポート
  8bpp 間接カラー
  ARGB-1555 直接カラー
  アルファブレンディング, アンチエイリアス
- スプライトエンジン内蔵
  ブート時の自動表示機能搭載
  最大 512 個のスプライトをサポート
  自動アニメーションが可能な 32 個のスペシャル・スプライトをサポート
  コマンドリスト実行をサポート
  1bpp, 2bpp, 4bpp, 8bpp 間接カラー
  ARGB-1555, RGB-565, ARGB-8888 直接カラー
  スプライトごとにカラーフォーマットを設定可能
  水平反転, 垂直反転
  アルファブレンディング
- メモリ内蔵:
  - 800 K バイト(CY91F591/2/4/6/7/9)
  - 1792 K バイト(CY91F59A/B)
- HS-SPI(CY91F59A/B)

■ パッケージ:LQFP-208, HQFP-208*, BGA320, TEQFP-208*
■ CMOS 90nm テクノロジ
■ 電源
- 5V/3.3V 電源
- 降圧回路により 5V/3.3V から内部 1.2 V 生成
- 外部バスと GDC の I/O は 3.3 V 電源を使用
- その他の I/O は、5 V 電源を使用
- 電源投入順序の制約あり(5 V → 3.3 V)

*: 計画中です。詳細については営業部門までお問い合わせください。

Table of Contents

1. 端子配列図 16
1.1 端子配列図(CY91F591/2/4/6/7/9 クロック 1 系統品) 16
1.2 端子配列図(CY91F591/2/4/6/7/9 クロック 2 系統品) 17
1.3 端子配列図 (CY91F59A/B クロック 1 系統品) 18
1.4 端子配列図 (CY91F59A/B クロック 2 系統品) 19
1.5 端子配列図(BGA パッケージ品) 20
2. 端子機能説明 21
2.1 LQFP-208/TEQFP-208 21
2.2 CY91F59A/B (BGA320) 44
3. 入出力回路形式 57
4. 取扱上のご注意 62
4.1 設計上の注意事項 62
4.2 パッケージ実装上の注意事項 63
4.3 使用環境に関する注意事項 64
5. デバイス取扱い上の注意 65
6. ブロックダイヤグラム 68
7. メモリマップ 70
8. I/O マップ 80
9. 割込みベクタテーブル 115
10. 電気的特性 119
10.1 絶対最大定格 119
10.2 推奨動作条件 121
10.3 直流規格 122
10.4 交流規格 129
10.5 A/D コンバータ 169
10.6 フラッシュメモリ 173
11. オーダ型格 174
12. パッケージ・外形寸法図 175
13. 主な変更内容 178
14. Supplementary Information 178
セールス，ソリューションおよび法律情報 181

品種構成

項目＼品種		CY91F591B/BS	CY91F591BH/BHS
CPU コア		FR81S	
テクノロジ		90 nm	
パッケージ		LQFP208	
サブクロック		S なし型格:あり S あり型格:なし	
CPU 最大動作周波数		80 MHz	
GDC 最大動作周波数		81 MHz	
内蔵 CR 発振器		100 kHz	
システムクロック		オンチップ PLL	
Flash	Main	576 K バイト	
	Work	64 K バイト	
RAM	Main	40 K バイト	
	Backup	8 K バイト	
VRAM		260 K バイト	
ウォッチドッグタイマ		1 チャネルハード 1 チャネルソフト	
クロックスーパバイザ		初期値 ON	初期値 OFF
低電圧検出リセット (外部低電圧検出)		あり	
低電圧検出リセット (内部低電圧検出)		あり	
NMI 機能		あり	
DMA コントローラ		16 チャネル	
CAN		1 チャネル(64 msg) 2 チャネル (32 msg)	
LIN-UART		6 チャネル	
マルチファンクションシリアル		2 チャネル	
A/D コンバータ (8 ビット/10 ビット)		1 ユニット/32 チャネル	
リロードタイマ(16 ビット)		4 チャネル	
ベースタイマ(16 ビット)		2 チャネル	
フリーランタイマ (32 ビット)		2 チャネル	
インプットキャプチャ (32 ビット)		6 チャネル	
アウトプットコンペア (32 ビット)		4 チャネル	
PPG タイマ(16 ビット)		24 チャネル	
サウンドジェネレータ		5 チャネル	
リアルタイムクロック		あり	
外部割込み		16 チャネル	
CR/SUB 補正機能		あり	
CRC 生成		あり	

品種 / 項目	CY91F591B/BS	CY91F591BH/BHS
ステッピングモータ コントローラ	6 チャネル	
ストップモード (電源遮断含む)	対応	
電源電圧	マイコン: 4.5 V～5.5 V GDC: 3.0 V～3.6 V	
動作温度	－40 °C～+105 °C	
許容電力[mW]	1250	
その他	フラッシュメモリ品	
オンチップデバッガ	あり	

項目＼品種		CY91F592B /BS	CY91F592BH /BHS	CY91F594B /BS	CY91F594BH /BHS
CPU コア		FR81S			
テクノロジ		90 nm			
パッケージ		LQFP208			
サブクロック		S なし型格:あり S あり型格:なし			
CPU 最大動作周波数		80 MHz			
GDC 最大動作周波数		81 MHz			
内蔵 CR 発振器		100 kHz			
システムクロック		オンチップ PLL			
Flash	Main	576 K バイト		1088 K バイト	
	Work	64 K バイト			
RAM	Main	40 K バイト		64 K バイト	
	Backup	8 K バイト			
VRAM		800 K バイト			
ウォッチドッグタイマ		1 チャネルハード 1 チャネルソフト			
クロックスーパバイザ		初期値 ON	初期値 OFF	初期値 ON	初期値 OFF
低電圧検出リセット (外部低電圧検出)		あり			
低電圧検出リセット (内部低電圧検出)		あり			
NMI 機能		あり			
DMA コントローラ		16 チャネル			
CAN		1 チャネル(64 msg) 2 チャネル(32 msg)			
LIN-UART		6 チャネル			
マルチファンクションシリアル		2 チャネル			
A/D コンバータ (8 ビット/10 ビット)		1 ユニット/32 チャネル			
リロードタイマ (16 ビット)		4 チャネル			
ベースタイマ(16 ビット)		2 チャネル			
フリーランタイマ (32 ビット)		2 チャネル			
インプットキャプチャ (32 ビット)		6 チャネル			
アウトプットコンペア (32 ビット)		4 チャネル			
PPG タイマ(16 ビット)		24 チャネル			
サウンドジェネレータ		5 チャネル			
リアルタイムクロック		あり			
外部割込み		16 チャネル			
CR/SUB 補正機能		あり			
CRC 生成		あり			

項目＼品種	CY91F592B /BS	CY91F592BH /BHS	CY91F594B /BS	CY91F594BH /BHS
ステッピングモータ コントローラ	6 チャネル			
ストップモード (電源遮断含む)	対応			
電源電圧	マイコン: 4.5 V～5.5 V GDC: 3.0 V～3.6 V			
動作温度	－40 °C～+105 °C			
許容電力[mW]	1250			
その他	フラッシュメモリ品			
オンチップデバッガ	あり			

項目＼品種		CY91F596B /BS*	CY91F596BH /BHS*	CY91F597B /BS*	CY91F597BH /BHS*
CPU コア		FR81S			
テクノロジ		90 nm			
パッケージ		HQFP208			
サブクロック		S なし型格:あり S あり型格:なし			
CPU 最大動作周波数		128 MHz			
GDC 最大動作周波数		81 MHz			
内蔵 CR 発振器		100 kHz			
システムクロック		オンチップ PLL			
Flash	Main	576 K バイト			
	Work	64 K バイト			
RAM	Main	40 K バイト			
	Backup	8 K バイト			
VRAM		260 K バイト		800 K バイト	
ウォッチドッグタイマ		1 チャネルハード 1 チャネルソフト			
クロックスーパバイザ		初期値 ON	初期値 OFF	初期値 ON	初期値 OFF
低電圧検出リセット (外部低電圧検出)		あり			
低電圧検出リセット (内部低電圧検出)		あり			
NMI 機能		あり			
DMA コントローラ		16 チャネル			
CAN		1 チャネル (64 msg) 2 チャネル (32 msg)			
LIN-UART		6 チャネル			
マルチファンクションシリアル		2 チャネル			
A/D コンバータ (8 ビット/10 ビット)		1 ユニット/32 チャネル			
リロードタイマ (16 ビット)		4 チャネル			
ベースタイマ(16 ビット)		2 チャネル			
フリーランタイマ (32 ビット)		2 チャネル			
インプットキャプチャ (32 ビット)		6 チャネル			
アウトプットコンペア (32 ビット)		4 チャネル			
PPG タイマ(16 ビット)		24 チャネル			
サウンドジェネレータ		5 チャネル			
リアルタイムクロック		あり			
外部割込み		16 チャネル			
CR/SUB 補正機能		あり			
CRC 生成		あり			

項目＼品種	CY91F592B /BS	CY91F592BH /BHS	CY91F594B /BS	CY91F594BH /BHS
ステッピングモータ コントローラ	6 チャネル			
ストップモード (電源遮断含む)	対応			
電源電圧	マイコン: 4.5 V～5.5 V GDC: 3.0 V～3.6 V			
動作温度	－40 °C～+105 °C			
許容電力[mW]	2500			
その他	フラッシュメモリ品			
オンチップデバッガ	あり			

*: 計画中です。詳細については営業部門までお問い合わせください。

項目＼品種		CY91F599B/BS*	CY91F599BH/BHS*
CPU コア		FR81S	
テクノロジ		90 nm	
パッケージ		HQFP208	
サブクロック		S なし型格:あり S あり型格:なし	
CPU 最大動作周波数		128 MHz	
GDC 最大動作周波数		81 MHz	
内蔵 CR 発振器		100 kHz	
システムクロック		オンチップ PLL	
Flash	Main	1088 K バイト	
	Work	64 K バイト	
RAM	Main	64 K バイト	
	Backup	8 K バイト	
VRAM		800 K バイト	
ウォッチドッグタイマ		1 チャネルハード 1 チャネルソフト	
クロックスーパバイザ		初期値 ON	初期値 OFF
低電圧検出リセット (外部低電圧検出)		あり	
低電圧検出リセット (内部低電圧検出)		あり	
NMI 機能		あり	
DMA コントローラ		16 チャネル	
CAN		1 チャネル (64 msg) 2 チャネル (32 msg)	
LIN-UART		6 チャネル	
マルチファンクションシリアル		2 チャネル	
A/D コンバータ (8 ビット/10 ビット)		1 ユニット/32 チャネル	
リロードタイマ (16 ビット)		4 チャネル	
ベースタイマ(16 ビット)		2 チャネル	
フリーランタイマ (32 ビット)		2 チャネル	
インプットキャプチャ (32 ビット)		6 チャネル	
アウトプットコンペア (32 ビット)		4 チャネル	
PPG タイマ(16 ビット)		24 チャネル	
サウンドジェネレータ		5 チャネル	
リアルタイムクロック		あり	
外部割込み		16 チャネル	
CR/SUB 補正機能		あり	
CRC 生成		あり	

項目＼品種	CY91F599B/BS*	CY91F599BH/BHS*
ステッピングモータ コントローラ	6 チャネル	
ストップモード (電源遮断含む)	対応	
電源電圧	マイコン: 4.5 V～5.5 V GDC: 3.0 V～3.6 V	
動作温度	－40 °C～+105 °C	
許容電力[mW]	2500	
その他	フラッシュメモリ品	
オンチップデバッガ	あり	

*: 計画中です。詳細については営業部門までお問い合わせください。

項目＼品種		CY91F59AC /F59ACS	CY91F59ACH /F59ACHS	CY91F59BC /F59BCS	CY91F59BCH /F59BCHS
CPU コア		FR81S			
テクノロジ		90 nm			
パッケージ		BGA320/TEQFP-208[*1]			
サブクロック		S なし型格:あり S あり型格:なし			
CPU 最大動作周波数		128 MHz			
GDC 最大動作周波数		81 MHz			
内蔵 CR 発振器		100 kHz			
システムクロック		オンチップ PLL			
Flash	Main	1600 K バイト		2112 K バイト	
	Work[*2]	64 K バイト			
RAM	Main	192 K バイト			
	Sub on AHB	64 K バイト			
	Backup	8 K バイト			
VRAM		1792 K バイト			
ウォッチドッグタイマ		1 チャネルハード 1 チャネルソフト			
クロックスーパバイザ		初期値 ON	初期値 OFF	初期値 ON	初期値 OFF
低電圧検出リセット (外部低電圧検出)		あり			
低電圧検出リセット (内部低電圧検出)		あり			
NMI 機能		あり			
DMA コントローラ		16 チャネル			
CAN		1 チャネル (64 msg) 2 チャネル (32 msg)			
LIN-UART		6 チャネル			
マルチファンクションシリアル		6 チャネル[*3]			
High Speed SPI (GDC)		あり			
A/D コンバータ (8 ビット/10 ビット)		1 ユニット/32 チャネル			
アップダウンカウンタ (16 ビット)		3 チャネル			
リロードタイマ (16 ビット)		8 チャネル			
ベースタイマ(16 ビット)		2 チャネル			
フリーランタイマ (32 ビット)		8 チャネル			
インプットキャプチャ (32 ビット)		12 チャネル			
アウトプットコンペア (32 ビット)		4 チャネル			
PPG タイマ(16 ビット)		24 チャネル			
サウンドジェネレータ		5 チャネル			

品種 / 項目	CY91F59AC /F59ACS	CY91F59ACH /F59ACHS	CY91F59BC /F59BCS	CY91F59BCH /F59BCHS
リアルタイムクロック	あり			
外部割込み	16 チャネル			
CR/SUB 補正機能	あり			
CRC 生成	あり			
ステッピングモータ コントローラ	6 チャネル			
ストップモード (電源遮断含む)	対応			
電源電圧	マイコン: 4.5 V～5.5 V GDC: 3.0 V～3.6 V			
動作温度	－40 °C～+105 °C			
許容電力[mW]	2500			
その他	フラッシュメモリ品			
JTAG Boundary Scan Test	あり (BGA パッケージ品種のみ)			
オンチップデバッガ	あり			

*1 計画中
*2 ワークフラッシュメモリの開始アドレスは CY91F591/2/4/6/7/9 と CY91F59A/B で異なります。
*3 I^2C は ch.0 と ch.1 のみサポートされます。

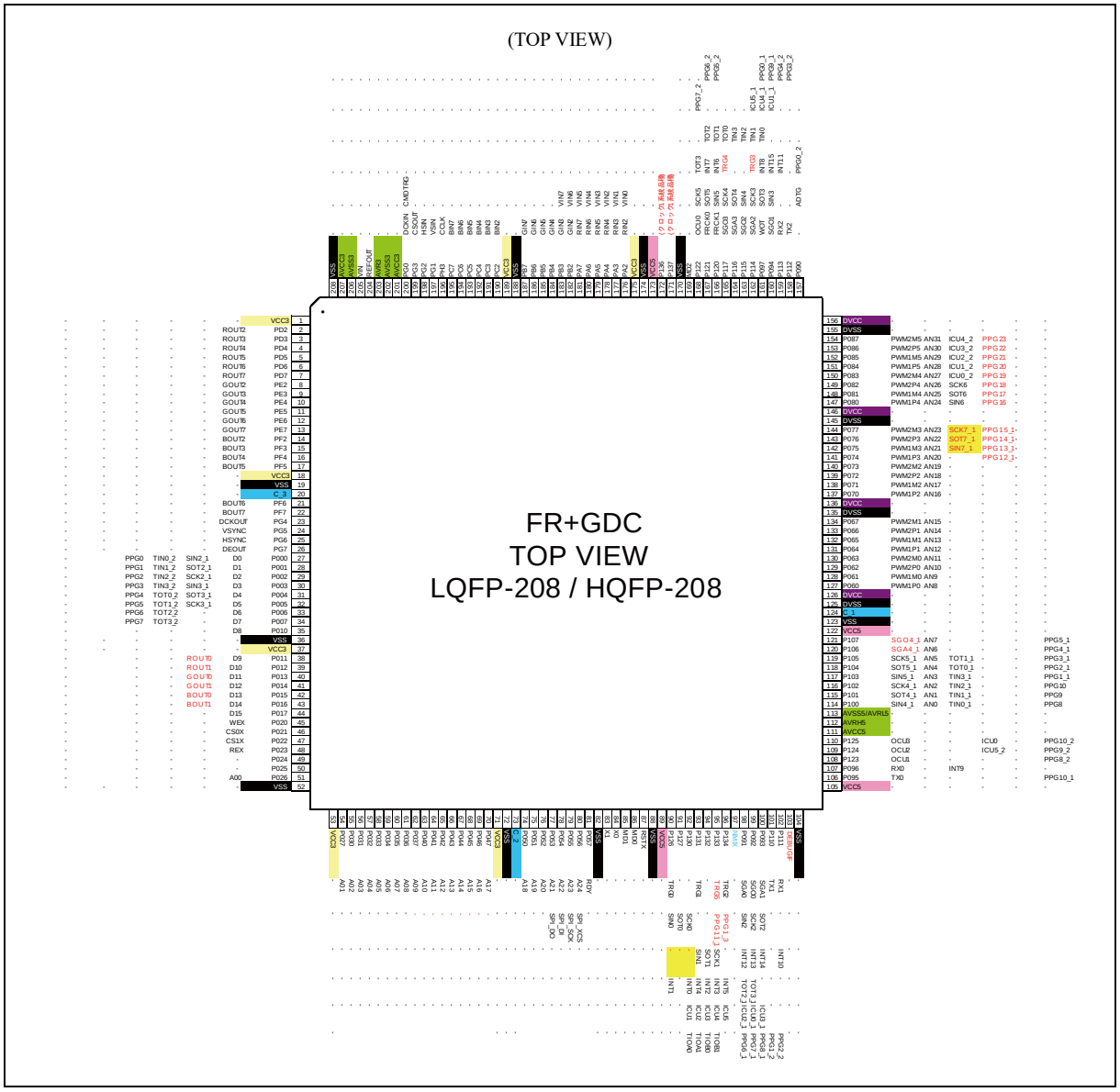
CY91F594 と CY91F59B の主な変更点

	項目	CY91F594	CY91F59B
MCU part	FLASH (main)	1088 K バイト	2112 K バイト
	RAM (Main)	64 K バイト	192 K バイト
	RAM (Sub on AHB)	-	64 K バイト
	マルチファンクションシリアル	2 チャネル	6 チャネル
	フリーランタイマ	2 チャネル	8 チャネル
	インプットキャプチャ	6 チャネル	12 チャネル
	リロードタイマ	4 チャネル	8 チャネル
	アップダウンカウンタ	-	3 チャネル
	パッケージ	LQFP-208	BGA320/TEQPF-208*
	JTAG Boundary Scan Test	-	あり (BGA パッケージ品種のみ)
GDC part	VRAM	800 K バイト	1792 K バイト
	High Speed SPI	-	あり

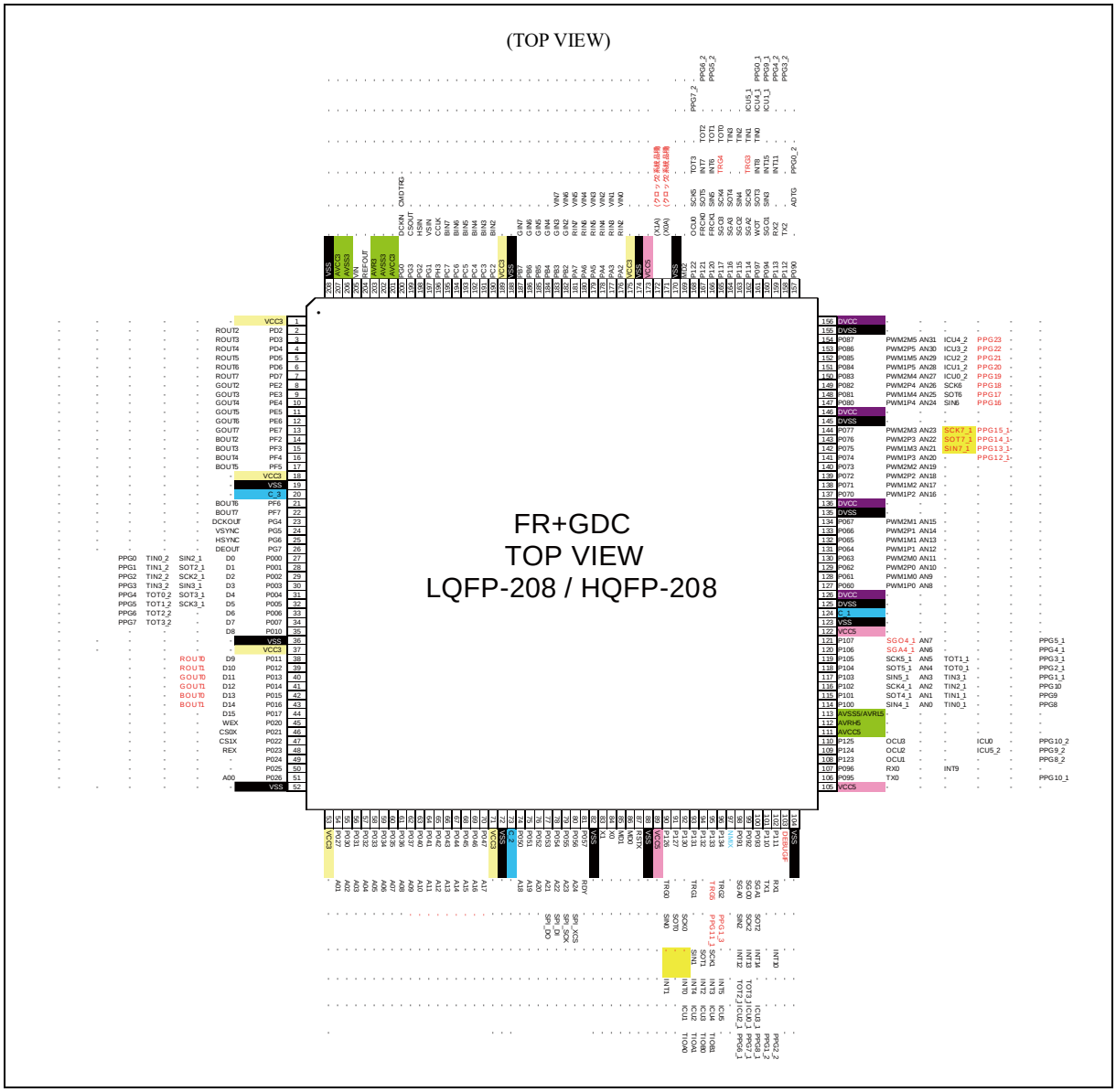
* 計画中

1. 端子配列図

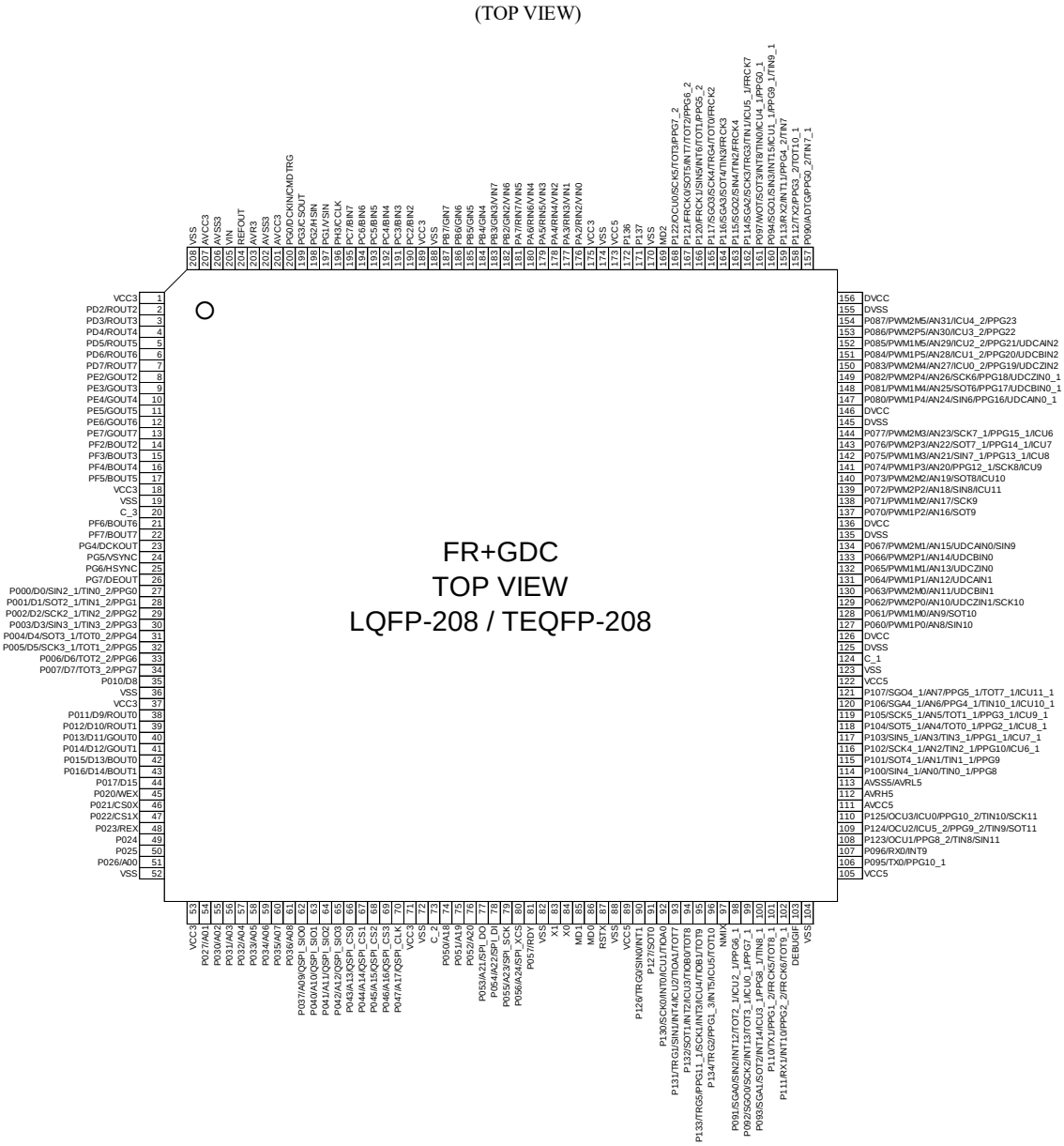
1.1 端子配列図(CY91F591/2/4/6/7/9 クロック 1 系統品)



1.2 端子配列図(CY91F591/2/4/6/7/9 クロック 2 系統品)

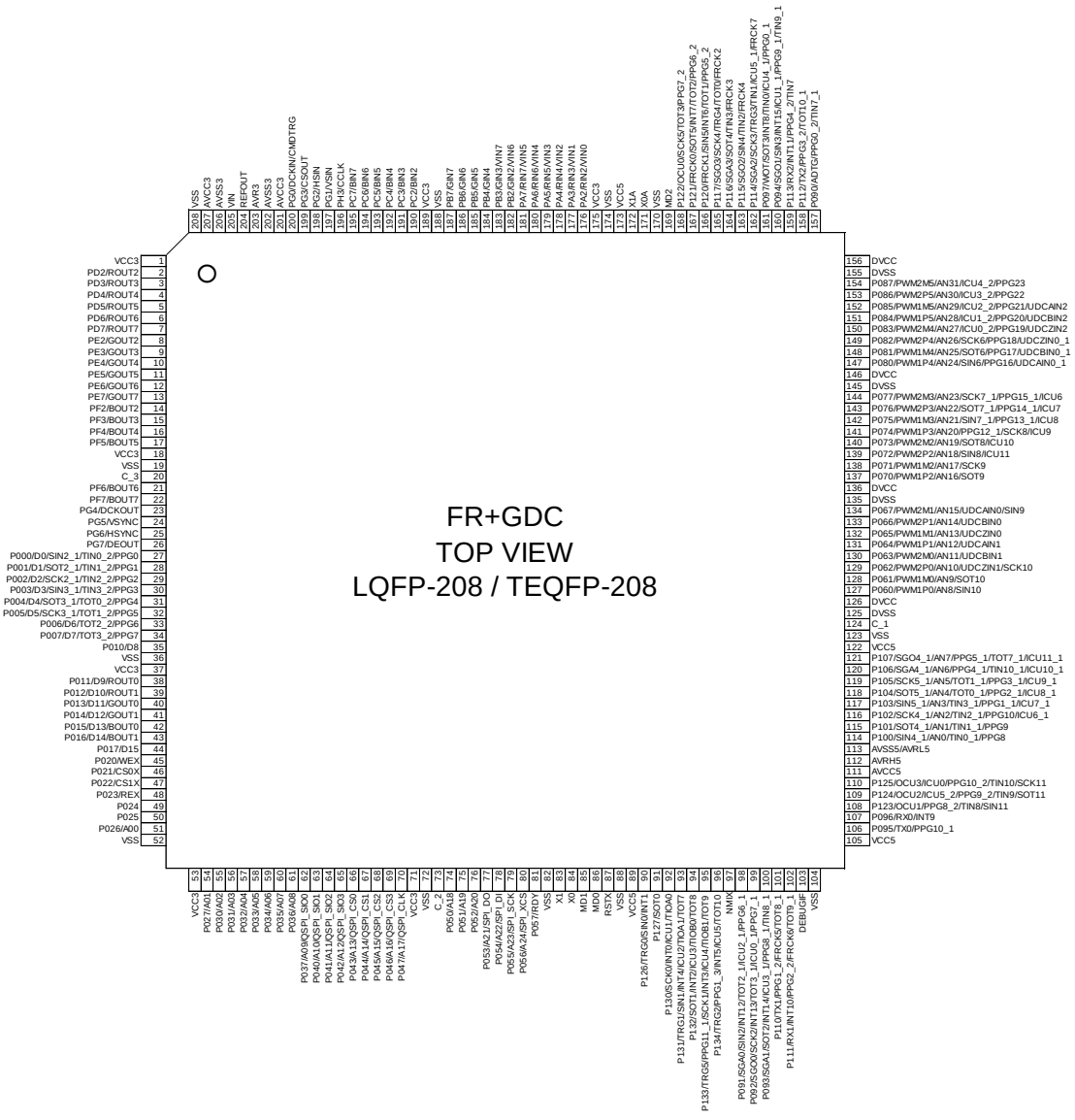


1.3 端子配列図 (CY91F59A/B クロック 1 系統品)



1.4 端子配列図 (CY91F59A/B クロック 2 系統品)

(TOP VIEW)



1.5 端子配列図(BGA パッケージ品)

(TOP VIEW)

▲	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	
A	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	A
B	76	77	78	79	80	81	82	83	84	85	86	87	88	89	90	91	92	93	94	21	B
C	75	144	145	146	147	148	149	150	151	152	153	154	155	156	157	158	159	160	95	22	C
D	74	143	204	205	206	207	208	209	210	211	212	213	214	215	216	217	218	161	96	23	D
E	73	142	203	256													219	162	97	24	E
F	72	141	202	255													220	163	98	25	F
G	71	140	201	254			257	258	259	260	261	262	263	264			221	164	99	26	G
H	70	139	200	253			284	285	286	287	288	289	290	265			222	165	100	27	H
J	69	138	199	252			283	304	305	306	307	308	291	266			223	166	101	28	J
K	68	137	198	251			282	303	316	317	318	309	292	267			224	167	102	29	K
L	67	136	197	250			281	302	315	320	319	310	293	268			225	168	103	30	L
M	66	135	196	249			280	301	314	313	312	311	294	269			226	169	104	31	M
N	65	134	195	248			279	300	299	298	297	296	295	270			227	170	105	32	N
P	64	133	194	247			278	277	276	275	274	273	272	271			228	171	106	33	P
R	63	132	193	246													229	172	107	34	R
T	62	131	192	245													230	173	108	35	T
U	61	130	191	244	243	242	241	240	239	238	237	236	235	234	233	232	231	174	109	36	U
V	60	129	190	189	188	187	186	185	184	183	182	181	180	179	178	177	176	175	110	37	V
W	59	128	127	126	125	124	123	122	121	120	119	118	117	116	115	114	113	112	111	38	W
Y	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	Y
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	

2. 端子機能説明

2.1 LQFP-208/TEQFP-208

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
84	X0	―	L	メインクロック発振入力端子
83	X1	―	L	メインクロック発振出力端子
171 (クロック 2 系統品)	X0A	―	N	サブクロック発振入力端子
172 (クロック 2 系統品)	X1A	―	N	サブクロック発振出力端子
171 (クロック 1 系統品)	P137	―	A	汎用入出力ポート
172 (クロック 1 系統品)	P136	―	A	汎用入出力ポート
97	NMIX	N	F1	マスクなし割込み入力端子
87	RSTX	N	F1	外部リセット入力端子
86	MD0	―	P	モード端子 0
85	MD1	―	P	モード端子 1
169	MD2	―	F2	モード端子 2
27	P000	―	O	汎用入出力ポート(3V 端子)
	D0	―		外部バス・データ bit0 入出力端子
	SIN2_1	―		LIN-UART ch.2 シリアルデータ入力端子(1)
	TIN0_2	―		リロードタイマ ch.0 イベント入力端子(2)
	PPG0	―		PPG ch.0 出力端子
28	P001	―	O	汎用入出力ポート(3V 端子)
	D1	―		外部バス・データ bit1 入出力端子
	SOT2_1	―		LIN-UART ch.2 シリアルデータ出力端子(1)
	TIN1_2	―		リロードタイマ ch.1 イベント入力端子(2)
	PPG1	―		PPG ch.1 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
29	P002	—	O	汎用入出力ポート(3V 端子)
	D2	—		外部バス・データ bit2 入出力端子
	SCK2_1	—		LIN-UART ch.2 クロック入出力端子(1)
	TIN2_2	—		リロードタイマ ch.2 イベント入力端子(2)
	PPG2	—		PPG ch.2 出力端子
30	P003	—	O	汎用入出力ポート(3V 端子)
	D3	—		外部バス・データ bit3 入出力端子
	SIN3_1	—		LIN-UART ch.3 シリアルデータ入力端子(1)
	TIN3_2	—		リロードタイマ ch.3 イベント入力端子(2)
	PPG3	—		PPG ch.3 出力端子
31	P004	—	O	汎用入出力ポート(3V 端子)
	D4	—		外部バス・データ bit4 入出力端子
	SOT3_1	—		LIN-UART ch.3 シリアルデータ出力端子(1)
	TOT0_2	—		リロードタイマ ch.0 出力端子(2)
	PPG4	—		PPG ch.4 出力端子
32	P005	—	O	汎用入出力ポート(3V 端子)
	D5	—		外部バス・データ bit5 入出力端子
	SCK3_1	—		LIN-UART ch.3 クロック入出力端子(1)
	TOT1_2	—		リロードタイマ ch.1 出力端子(2)
	PPG5	—		PPG ch.5 出力端子
33	P006	—	O	汎用入出力ポート(3V 端子)
	D6	—		外部バス・データ bit6 入出力端子
	TOT2_2	—		リロードタイマ ch.2 出力端子(2)
	PPG6	—		PPG ch.6 出力端子
34	P007	—	O	汎用入出力ポート(3V 端子)
	D7	—		外部バス・データ bit7 入出力端子
	TOT3_2	—		リロードタイマ ch.3 出力端子(2)
	PPG7	—		PPG ch.7 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
35	P010	―	O	汎用入出力ポート(3V 端子)
	D8	―		外部バス・データ bit8 入出力端子
38	P011	―	O	汎用入出力ポート(3V 端子)
	D9	―		外部バス・データ bit9 入出力端子
	ROUT0	―		表示用デジタル R0 出力端子
39	P012	―	O	汎用入出力ポート(3V 端子)
	D10	―		外部バス・データ bit10 入出力端子
	ROUT1	―		表示用デジタル R1 出力端子
40	P013	―	O	汎用入出力ポート(3V 端子)
	D11	―		外部バス・データ bit11 入出力端子
	GOUT0	―		表示用デジタル G0 出力端子
41	P014	―	O	汎用入出力ポート(3V 端子)
	D12	―		外部バス・データ bit12 入出力端子
	GOUT1	―		表示用デジタル G1 出力端子
42	P015	―	O	汎用入出力ポート(3V 端子)
	D13	―		外部バス・データ bit13 入出力端子
	BOUT0	―		表示用デジタル B0 出力端子
43	P016	―	O	汎用入出力ポート(3V 端子)
	D14	―		外部バス・データ bit14 入出力端子
	BOUT1	―		表示用デジタル B1 出力端子
44	P017	―	O	汎用入出力ポート(3V 端子)
	D15	―		外部バス・データ bit15 入出力端子
45	P020	―	O	汎用入出力ポート(3V 端子)
	WEX	―		外部バス・ライトイネーブル出力端子
46	P021	―	O	汎用入出力ポート(3V 端子)
	CS0X	―		外部バス・チップセレクト 0 出力端子
47	P022	―	O	汎用入出力ポート(3V 端子)
	CS1X	―		外部バス・チップセレクト 1 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
48	P023	―	O	汎用入出力ポート(3V 端子)
	REX	―		外部バス・リードイネーブル出力端子
49	P024	―	O	汎用入出力ポート(3V 端子)
50	P025	―	O	汎用入出力ポート(3V 端子)
51	P026	―	O	汎用入出力ポート(3V 端子)
	A00	―		外部バス・アドレス bit0 出力端子
54	P027	―	O	汎用入出力ポート(3V 端子)
	A01	―		外部バス・アドレス bit1 出力端子
55	P030	―	O	汎用入出力ポート(3V 端子)
	A02	―		外部バス・アドレス bit2 出力端子
56	P031	―	O	汎用入出力ポート(3V 端子)
	A03	―		外部バス・アドレス bit3 出力端子
57	P032	―	O	汎用入出力ポート(3V 端子)
	A04	―		外部バス・アドレス bit4 出力端子
58	P033	―	O	汎用入出力ポート(3V 端子)
	A05	―		外部バス・アドレス bit5 出力端子
59	P034	―	O	汎用入出力ポート(3V 端子)
	A06	―		外部バス・アドレス bit6 出力端子
60	P035	―	O	汎用入出力ポート(3V 端子)
	A07	―		外部バス・アドレス bit7 出力端子
61	P036	―	O	汎用入出力ポート(3V 端子)
	A08	―		外部バス・アドレス bit8 出力端子
62	P037	―	O	汎用入出力ポート(3V 端子)
	A09	―		外部バス・アドレス bit9 出力端子
	QSPI_SIO0	―		HS_SPI シリアルデータ 0 入出力端子(CY91F59A/B のみ)
63	P040	―	O	汎用入出力ポート(3V 端子)
	A10	―		外部バス・アドレス bit10 出力端子
	QSPI_SIO1	―		HS_SPI シリアルデータ 1 入出力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
64	P041	—	O	汎用入出力ポート(3V 端子)
	A11	—		外部バス・アドレス bit11 出力端子
	QSPI_SIO2	—		HS_SPI シリアルデータ 2 入出力端子(CY91F59A/B のみ)
65	P042	—	O	汎用入出力ポート(3V 端子)
	A12	—		外部バス・アドレス bit12 出力端子
	QSPI_SIO3	—		HS_SPI シリアルデータ 3 入出力端子(CY91F59A/B のみ)
66	P043	—	O	汎用入出力ポート(3V 端子)
	A13	—		外部バス・アドレス bit13 出力端子
	QSPI_CS0	–		HS_SPI シリアルセレクト 0 出力端子(CY91F59A/B のみ)
67	P044	—	O	汎用入出力ポート(3V 端子)
	A14	—		外部バス・アドレス bit14 出力端子
	QSPI_CS1	–		HS_SPI シリアルセレクト 1 出力端子(CY91F59A/B のみ)
68	P045	—	O	汎用入出力ポート(3V 端子)
	A15	—		外部バス・アドレス bit15 出力端子
	QSPI_CS2	–		HS_SPI シリアルセレクト 2 出力端子(CY91F59A/B のみ)
69	P046	—	O	汎用入出力ポート(3V 端子)
	A16	—		外部バス・アドレス bit16 出力端子
	QSPI_CS3	–		HS_SPI シリアルセレクト 3 出力端子(CY91F59A/B のみ)
70	P047	—	O	汎用入出力ポート(3V 端子)
	A17	—		外部バス・アドレス bit17 出力端子
	QSPI_CLK	–		HS_SPI シリアルクロック端子(CY91F59A/B のみ)
74	P050	—	O	汎用入出力ポート(3V 端子)
	A18	—		外部バス・アドレス bit18 出力端子
75	P051	—	O	汎用入出力ポート(3V 端子)
	A19	—		外部バス・アドレス bit19 出力端子
76	P052	—	O	汎用入出力ポート(3V 端子)
	A20	—		外部バス・アドレス bit20 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
77	P053	—	O	汎用入出力ポート(3V 端子)
	A21	—		外部バス・アドレス bit21 出力端子
	SPI_DO	—		SPI データ出力端子
78	P054	—	O	汎用入出力ポート(3V 端子)
	A22	—		外部バス・アドレス bit22 出力端子
	SPI_DI	—		SPI データ入力端子
79	P055	—	O	汎用入出力ポート(3V 端子)
	A23	—		外部バス・アドレス bit23 出力端子
	SPI_SCK	—		SPI クロック出力端子
80	P056	—	O	汎用入出力ポート(3V 端子)
	A24	—		外部バス・アドレス bit24 出力端子
	SPI_XCS	—		SPI チップセレクト出力端子
81	P057	—	O	汎用入出力ポート(3V 端子)
	RDY	—		外部バス・ウェイト入力端子
127	P060	—	E	汎用入出力ポート
	PWM1P0	—		SMC ch.0 出力端子
	AN8	—		ADC アナログ 8 入力端子
	SIN10	–		Multi-function serial ch.10 シリアルデータ入力端子(CY91F59A/B のみ)
128	P061	—	E	汎用入出力ポート
	PWM1M0	—		SMC ch.0 出力端子
	AN9	—		ADC アナログ 9 入力端子
	SOT10	–		Multi-function serial ch.10 シリアルデータ出力端子(CY91F59A/B のみ)
129	P062	—	E	汎用入出力ポート
	PWM2P0	—		SMC ch.0 出力端子
	AN10	—		ADC アナログ 10 入力端子
	UDCZIN1	–		アップダウンカウンタ ch.1 ZIN 入力端子(CY91F59A/B のみ)
	SCK10	–		Multi-function serial ch.10 クロック入出力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
130	P063	—	E	汎用入出力ポート
	PWM2M0	—		SMC ch.0 出力端子
	AN11	—		ADC アナログ 11 入力端子
	UDCBIN1	–		アップダウンカウンタ ch.1 BIN 入力端子(CY91F59A/B のみ)
131	P064	—	E	汎用入出力ポート
	PWM1P1	—		SMC ch.1 出力端子
	AN12	—		ADC アナログ 12 入力端子
	UDCAIN1	–		アップダウンカウンタ ch.1 AIN 入力端子(CY91F59A/B のみ)
132	P065	—	E	汎用入出力ポート
	PWM1M1	—		SMC ch.1 出力端子
	AN13	—		ADC アナログ 13 入力端子
	UDCZIN0	–		アップダウンカウンタ ch.0 ZIN 入力端子(CY91F59A/B のみ)
133	P066	—	E	汎用入出力ポート
	PWM2P1	—		SMC ch.1 出力端子
	AN14	—		ADC アナログ 14 入力端子
	UDCBIN0	–		アップダウンカウンタ ch.0 BIN 入力端子(CY91F59A/B のみ)
134	P067	—	E	汎用入出力ポート
	PWM2M1	—		SMC ch.1 出力端子
	AN15	—		ADC アナログ 15 入力端子
	UDCAIN0	–		アップダウンカウンタ ch.0 AIN 入力端子(CY91F59A/B のみ)
	SIN9	–		Multi-function serial ch.9 シリアルデータ入力端子(CY91F59A/B のみ)
137	P070	—	E	汎用入出力ポート
	PWM1P2	—		SMC ch.2 出力端子
	AN16	—		ADC アナログ 16 入力端子
	SOT9	–		Multi-function serial ch.9 シリアルデータ出力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
138	P071	—	E	汎用入出力ポート
	PWM1M2	—		SMC ch.2 出力端子
	AN17	—		ADC アナログ 17 入力端子
	SCK9	–		Multi-function serial ch.9 クロック入出力端子(CY91F59A/B のみ)
139	P072	—	E	汎用入出力ポート
	PWM2P2	—		SMC ch.2 出力端子
	AN18	—		ADC アナログ 18 入力端子
	SIN8	–		Multi-function serial ch.8 シリアルデータ入力端子(CY91F59A/B のみ)
	ICU11	—		インプットキャプチャ ch.11 入力端子(CY91F59A/B のみ)
140	P073	—	E	汎用入出力ポート
	PWM2M2	—		SMC ch.2 出力端子
	AN19	—		ADC アナログ 19 入力端子
	SOT8	—		LIN-UART ch.8 シリアルデータ出力端子(CY91F59A/B のみ)
	ICU10	—		インプットキャプチャ ch.10 入力端子(CY91F59A/B のみ)
141	P074	—	E	汎用入出力ポート
	PWM1P3	—		SMC ch.3 出力端子
	AN20	—		ADC アナログ 20 入力端子
	PPG12_1	—		PPG ch.12 出力端子(1)
	SCK8	—		LIN-UART ch.8 クロック入出力端子(CY91F59A/B のみ)
	ICU9	—		インプットキャプチャ ch.9 入力端子(CY91F59A/B のみ)
142	P075	—	E	汎用入出力ポート
	PWM1M3	—		SMC ch.3 出力端子
	AN21	—		ADC アナログ 21 入力端子
	SIN7_1	—		LIN-UART ch.7 シリアルデータ入力端子
	PPG13_1	—		PPG ch.13 出力端子(1)
	ICU8	—		インプットキャプチャ ch.8 入力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
143	P076	—	E	汎用入出力ポート
	PWM2P3	—		SMC ch.3 出力端子
	AN22	—		ADC アナログ 22 入力端子
	SOT7_1	—		LIN-UART ch.7 シリアルデータ出力端子
	PPG14_1	—		PPG ch.14 出力端子(1)
	ICU7	—		インプットキャプチャ ch.7 入力端子(CY91F59A/B のみ)
144	P077	—	E	汎用入出力ポート
	PWM2M3	—		SMC ch.3 出力端子
	AN23	—		ADC アナログ 23 入力端子
	SCK7_1	—		LIN-UART ch.7 クロック入出力端子
	PPG15_1	—		PPG ch.15 出力端子(1)
	ICU6	—		インプットキャプチャ ch.6 入力端子(CY91F59A/B のみ)
147	P080	—	E	汎用入出力ポート
	PWM1P4	—		SMC ch.4 出力端子
	AN24	—		ADC アナログ 24 入力端子
	SIN6	—		LIN-UART ch.6 シリアルデータ入力端子
	PPG16	—		PPG ch.16 出力端子
	UDCAIN0_1	–		アップダウンカウンタ ch.0 AIN 入力端子(1)(CY91F59A/B のみ)
148	P081	—	E	汎用入出力ポート
	PWM1M4	—		SMC ch.4 出力端子
	AN25	—		ADC アナログ 25 入力端子
	SOT6	—		LIN-UART ch.6 シリアルデータ出力端子
	PPG17	—		PPG ch.17 出力端子
	UDCBIN0_1	–		アップダウンカウンタ ch.0 BIN 入力端子(1)(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
149	P082	—	E	汎用入出力ポート
	PWM2P4	—		SMC ch.4 出力端子
	AN26	—		ADC アナログ 26 入力端子
	SCK6	—		LIN-UART ch.6 クロック入出力端子
	PPG18	—		PPG ch.18 出力端子
	UDCZIN0_1	–		アップダウンカウンタ ch.0 ZIN 入力端子(1)(CY91F59A/B のみ)
150	P083	—	E	汎用入出力ポート
	PWM2M4	—		SMC ch.4 出力端子
	AN27	—		ADC アナログ 27 入力端子
	ICU0_2	—		インプットキャプチャ ch.0 入力端子(2)
	PPG19	—		PPG ch.19 出力端子
	UDCZIN2	–		アップダウンカウンタ ch.2 ZIN 入力端子(CY91F59A/B のみ)
151	P084	—	E	汎用入出力ポート
	PWM1P5	—		SMC ch.5 出力端子
	AN28	—		ADC アナログ 28 入力端子
	ICU1_2	—		インプットキャプチャ ch.1 入力端子(2)
	PPG20	—		PPG ch.20 出力端子
	UDCBIN2	–		アップダウンカウンタ ch.2 BIN 入力端子(CY91F59A/B のみ)
152	P085	—	E	汎用入出力ポート
	PWM1M5	—		SMC ch.5 出力端子
	AN29	—		ADC アナログ 29 入力端子
	ICU2_2	—		インプットキャプチャ ch.2 入力端子(2)
	PPG21	—		PPG ch.21 出力端子
	UDCAIN2	–		アップダウンカウンタ ch.2 AIN 入力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
153	P086	—	E	汎用入出力ポート
	PWM2P5	—		SMC ch.5 出力端子
	AN30	—		ADC アナログ 30 入力端子
	ICU3_2	—		インプットキャプチャ ch.3 入力端子(2)
	PPG22	—		PPG ch.22 出力端子
154	P087	—	E	汎用入出力ポート
	PWM2M5	—		SMC ch.5 出力端子
	AN31	—		ADC アナログ 31 入力端子
	ICU4_2	—		インプットキャプチャ ch.4 入力端子(2)
	PPG23	—		PPG ch.23 出力端子
157	P090	—	A	汎用入出力ポート
	ADTG	—		A/D コンバータ外部トリガ入力端子
	PPG0_2	—		PPG ch.0 出力端子(2)
	TIN7_1	–		リロードタイマ ch.7 イベント入力端子(1)(CY91F59A/B のみ)
98	P091	—	C	汎用入出力ポート
	SGA0	—		サウンドジェネレータ ch.0 SGA 出力端子
	SIN2	—		LIN-UART ch.2 シリアルデータ入力端子
	INT12	—		INT12 外部割込み入力端子
	TOT2_1	—		リロードタイマ ch.2 出力端子(1)
	ICU2_1	—		インプットキャプチャ ch.2 入力端子(1)
	PPG6_1	—		PPG ch.6 出力端子(1)
99	P092	—	C	汎用入出力ポート
	SGO0	—		サウンドジェネレータ ch.0 SGO 出力端子
	SCK2	—		LIN-UART ch.2 クロック入出力端子
	INT13	—		INT13 外部割込み入力端子
	TOT3_1	—		リロードタイマ ch.3 出力端子(1)
	ICU0_1	—		インプットキャプチャ ch.0 入力端子(1)
	PPG7_1	—		PPG ch.7 出力端子(1)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
100	P093	—	C	汎用入出力ポート
	SGA1	—		サウンドジェネレータ ch.1 SGA 出力端子
	SOT2	—		LIN-UART ch.2 シリアルデータ出力端子
	INT14	—		INT14 外部割込み入力端子
	ICU3_1	—		インプットキャプチャ ch.3 入力端子(1)
	PPG8_1	—		PPG ch.8 出力端子(1)
	TIN8_1	–		リロードタイマ ch.8 イベント入力端子(1)(CY91F59A/B のみ)
160	P094	—	C	汎用入出力ポート
	SGO1	—		サウンドジェネレータ ch.1 SGO 出力端子
	SIN3	—		LIN-UART ch.3 シリアルデータ入力端子
	INT15	—		INT15 外部割込み入力端子
	ICU1_1	—		インプットキャプチャ ch.1 入力端子(1)
	PPG9_1	—		PPG ch.9 出力端子(1)
	TIN9_1	–		リロードタイマ ch.9 イベント入力端子(1)(CY91F59A/B のみ)
106	P095	—	A	汎用入出力ポート
	TX0	—		CAN 送信データ 0 出力端子
	PPG10_1	—		PPG ch.10 出力端子(1)
107	P096	—	A	汎用入出力ポート
	RX0	—		CAN 受信データ 0 入力端子
	INT9	—		INT9 外部割込み入力端子
161	P097	—	C	汎用入出力ポート
	WOT	—		RTC オーバフロー出力端子
	SOT3	—		LIN-UART ch.3 シリアルデータ出力端子
	INT8	—		INT8 外部割込み入力端子
	TIN0	—		リロードタイマ ch.0 イベント入力端子
	ICU4_1	—		インプットキャプチャ ch.4 入力端子(1)
	PPG0_1	—		PPG ch.0 出力端子(1)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
114	P100	―	C	汎用入出力ポート
	SIN4_1	―		LIN-UART ch.4 シリアルデータ入力端子(1)
	AN0	―		ADC アナログ 0 入力端子
	TIN0_1	―		リロードタイマ ch.0 イベント入力端子(1)
	PPG8	―		PPG ch.8 出力端子
115	P101	―	C	汎用入出力ポート
	SOT4_1	―		LIN-UART ch.4 シリアルデータ出力端子(1)
	AN1	―		ADC アナログ 1 入力端子
	TIN1_1	―		リロードタイマ ch.1 イベント入力端子(1)
	PPG9	―		PPG ch.9 出力端子
116	P102	―	C	汎用入出力ポート
	SCK4_1	―		LIN-UART ch.4 クロック入出力端子(1)
	AN2	―		ADC アナログ 2 入力端子
	TIN2_1	―		リロードタイマ ch.2 イベント入力端子(1)
	PPG10	―		PPG ch.10 出力端子
	ICU6_1	―		インプットキャプチャ ch.6 入力端子(1)(CY91F59A/B のみ)
117	P103	―	C	汎用入出力ポート
	SIN5_1	―		LIN-UART ch.5 シリアルデータ入力端子(1)
	AN3	―		ADC アナログ 3 入力端子
	TIN3_1	―		リロードタイマ ch.3 イベント入力端子(1)
	PPG1_1	―		PPG ch.1 出力端子(1)
	ICU7_1	―		インプットキャプチャ ch.7 入力端子(1)(CY91F59A/B のみ)
118	P104	―	C	汎用入出力ポート
	SOT5_1	―		LIN-UART ch.5 シリアルデータ出力端子(1)
	AN4	―		ADC アナログ 4 入力端子
	TOT0_1	―		リロードタイマ ch.0 出力端子(1)
	PPG2_1	―		PPG ch.2 出力端子(1)
	ICU8_1	―		インプットキャプチャ ch.8 入力端子(1)(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
119	P105	—	C	汎用入出力ポート
	SCK5_1	—		LIN-UART ch.5 クロック入出力端子(1)
	AN5	—		ADC アナログ 5 入力端子
	TOT1_1	—		リロードタイマ ch.1 出力端子(1)
	PPG3_1	—		PPG ch.3 出力端子(1)
	ICU9_1	—		インプットキャプチャ ch.9 入力端子(1)(CY91F59A/B のみ)
120	P106	—	C	汎用入出力ポート
	SGA4_1	—		サウンドジェネレータ ch.4 SGA 出力端子
	AN6	—		ADC アナログ 6 入力端子
	PPG4_1	—		PPG ch.4 出力端子(1)
	TIN10_1	–		リロードタイマ ch.10 イベント入力端子(1)(CY91F59A/B のみ)
	ICU10_1	—		インプットキャプチャ ch.10 入力端子(1)(CY91F59A/B のみ)
121	P107	—	C	汎用入出力ポート
	SGO4_1	—		サウンドジェネレータ ch.4 SGO 出力端子
	AN7	—		ADC アナログ 7 入力端子
	PPG5_1	—		PPG ch.5 出力端子(1)
	TOT7_1	—		リロードタイマ ch.7 出力端子(1)(CY91F59A/B のみ)
	ICU11_1	—		インプットキャプチャ ch.11 入力端子(1)(CY91F59A/B のみ)
101	P110	—	C	汎用入出力ポート
	TX1	—		CAN 送信データ 1 出力端子
	PPG1_2	—		PPG ch.1 出力端子(2)
	FRCK5	—		フリーランタイマ 5 クロック入力端子(CY91F59A/B のみ)
	TOT8_1	—		リロードタイマ ch.8 出力端子(1)(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
102	P111	—	C	汎用入出力ポート
	RX1	—		CAN 受信データ 1 入力端子
	INT10	—		INT10 外部割込み入力端子
	PPG2_2	—		PPG ch.2 出力端子(2)
	FRCK6	—		フリーランタイマ 6 クロック入力端子(CY91F59A/B のみ)
	TOT9_1	—		リロードタイマ ch.9 出力端子(1)(CY91F59A/B のみ)
158	P112	—	C	汎用入出力ポート
	TX2	—		CAN 送信データ 2 出力端子
	PPG3_2	—		PPG ch.3 出力端子(2)
	TOT10_1	—		リロードタイマ ch.10 出力端子(1)(CY91F59A/B のみ)
159	P113	—	C	汎用入出力ポート
	RX2	—		CAN 受信データ 2 入力端子
	INT11	—		INT11 外部割込み入力端子
	PPG4_2	—		PPG ch.4 出力端子(2)
	TIN7	–		リロードタイマ ch.7 イベント入力端子(CY91F59A/B のみ)
162	P114	—	C	汎用入出力ポート
	SGA2	—		サウンドジェネレータ ch.2 SGA 出力端子
	SCK3	—		LIN-UART ch.3 クロック入出力端子
	TRG3	—		PPG トリガ 3 入力端子(ch.12～ch.15)
	TIN1	—		リロードタイマ ch.1 イベント入力端子
	ICU5_1	—		インプットキャプチャ ch.5 入力端子(1)
	FRCK7	—		フリーランタイマ 7 クロック入力端子(CY91F59A/B のみ)
163	P115	—	C	汎用入出力ポート
	SGO2	—		サウンドジェネレータ ch.2 SGO 出力端子
	SIN4	—		LIN-UART ch.4 シリアルデータ入力端子
	TIN2	—		リロードタイマ ch.2 イベント入力端子
	FRCK4	—		フリーランタイマ 4 クロック入力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
164	P116	−	C	汎用入出力ポート
	SGA3	−		サウンドジェネレータ ch.3 SGA 出力端子
	SOT4	−		LIN-UART ch.4 シリアルデータ出力端子
	TIN3	−		リロードタイマ ch.3 イベント入力端子
	FRCK3	−		フリーランタイマ 3 クロック入力端子(CY91F59A/B のみ)
165	P117	−	C	汎用入出力ポート
	SGO3	−		サウンドジェネレータ ch.3 SGO 出力端子
	SCK4	−		LIN-UART ch.4 クロック入出力端子
	TRG4	−		PPG トリガ 4 入力端子(ch.16～ch.19)
	TOT0	−		リロードタイマ ch.0 出力端子
	FRCK2	−		フリーランタイマ 2 クロック入力端子(CY91F59A/B のみ)
166	P120	−	C	汎用入出力ポート
	FRCK1	−		フリーランタイマ 1 クロック入力端子
	SIN5	−		LIN-UART ch.5 シリアルデータ入力端子
	INT6	−		INT6 外部割込み入力端子
	TOT1	−		リロードタイマ ch.1 出力端子
	PPG5_2	−		PPG ch.5 出力端子(2)
167	P121	−	C	汎用入出力ポート
	FRCK0	−		フリーランタイマ 0 クロック入力端子
	SOT5	−		LIN-UART ch.5 シリアルデータ出力端子
	INT7	−		INT7 外部割込み入力端子
	TOT2	−		リロードタイマ ch.2 出力端子
	PPG6_2	−		PPG ch.6 出力端子(2)
168	P122	−	C	汎用入出力ポート
	OCU0	−		アウトプットコンペア ch.0 出力端子
	SCK5	−		LIN-UART ch.5 クロック入出力端子
	TOT3	−		リロードタイマ ch.3 出力端子
	PPG7_2	−		PPG ch.7 出力端子(2)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
108	P123	—	A	汎用入出力ポート
	OCU1	—		アウトプットコンペア ch.1 出力端子
	PPG8_2	—		PPG ch.8 出力端子(2)
	TIN8	–		リロードタイマ ch.8 イベント入力端子(CY91F59A/B のみ)
	SIN11	–		Multi-function serial ch.11 シリアルデータ入力端子(CY91F59A/B のみ)
109	P124	—	A	汎用入出力ポート
	OCU2	—		アウトプットコンペア ch.2 出力端子
	ICU5_2	—		インプットキャプチャ ch.5 入力端子(2)
	PPG9_2	—		PPG ch.9 出力端子(2)
	TIN9	–		リロードタイマ ch.9 イベント入力端子(CY91F59A/B のみ)
	SOT11	–		Multi-function serial ch.11 シリアルデータ出力端子(CY91F59A/B のみ)
110	P125	—	A	汎用入出力ポート
	OCU3	—		アウトプットコンペア ch.3 出力端子
	ICU0	—		インプットキャプチャ ch.0 入力端子
	PPG10_2	—		PPG ch.10 出力端子(2)
	TIN10	–		リロードタイマ ch.10 イベント入力端子(CY91F59A/B のみ)
	SCK11	–		Multi-function serial ch.11 クロック入出力端子(CY91F59A/B のみ)
90	P126	—	A	汎用入出力ポート
	TRG0	—		PPG トリガ 0 入力端子(ch.0～ch.3)
	SIN0	—		Multi-function serial ch.0 シリアルデータ入力端子
	INT1	—		INT1 外部割込み入力端子
91	P127	—	K	汎用入出力ポート
	SOT0	—		Multi-function serial ch.0 シリアルデータ出力端子/ I^2C ch.0 シリアルデータ入出力端子
92	P130	—	K	汎用入出力ポート
	SCK0	—		Multi-function serial ch.0 クロック入出力端子/I^2C ch.0 クロック入出力端子
	INT0	—		INT0 外部割込み入力端子
	ICU1	—		インプットキャプチャ ch.1 入力端子
	TIOA0	—		ベースタイマ TIOA0 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
93	P131	—	A	汎用入出力ポート
	TRG1	—		PPG トリガ 1 入力端子(ch.4～ch.7)
	SIN1	—		Multi-function serial ch.1 シリアルデータ入力端子
	INT4	—		INT4 外部割込み入力端子
	ICU2	—		インプットキャプチャ ch.2 入力端子
	TIOA1	—		ベースタイマ TIOA1 入出力端子
	TOT7	—		リロードタイマ ch.7 出力端子(CY91F59A/B のみ)
94	P132	—	K	汎用入出力ポート
	SOT1	—		Multi-function serial ch.1 シリアルデータ出力端子/ I²C ch.1 シリアルデータ入出力端子
	INT2	—		INT2 外部割込み入力端子
	ICU3	—		インプットキャプチャ ch.3 入力端子
	TIOB0	—		ベースタイマ TIOB0 入力端子
	TOT8	—		リロードタイマ ch.8 出力端子(CY91F59A/B のみ)
95	P133	—	K	汎用入出力ポート
	TRG5	—		PPG トリガ 5 入力端子(ch.20～ch.23)
	PPG11_1	—		PPG ch.11 出力端子(1)
	SCK1	—		Multi-function serial ch.1 クロック入出力端子/ I²C ch.1 クロック入出力端子
	INT3	—		INT3 外部割込み入力端子
	ICU4	—		インプットキャプチャ ch.4 入力端子
	TIOB1	—		ベースタイマ TIOB1 入力端子
	TOT9	—		リロードタイマ ch.9 出力端子(CY91F59A/B のみ)
96	P134	—	A	汎用入出力ポート
	TRG2	—		PPG トリガ 2 入力端子(ch.8～ch.11)
	PPG1_3	—		PPG ch.1 出力端子(3)
	INT5	—		INT5 外部割込み入力端子
	ICU5	—		インプットキャプチャ ch.5 入力端子
	TOT10	—		リロードタイマ ch.10 出力端子(CY91F59A/B のみ)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
103	DEBUGIF	−	G	DEBUG I/F 端子
176	PA2	−	O	汎用入出力ポート(3V 端子)
	RIN2	−		キャプチャ用 R2 入力端子(RGB モード)
	VIN0	−		キャプチャ用 VIN0 入力端子(656 モード)
177	PA3	−	O	汎用入出力ポート(3V 端子)
	RIN3	−		キャプチャ用 R3 入力端子(RGB モード)
	VIN1	−		キャプチャ用 VIN1 入力端子(656 モード)
178	PA4	−	O	汎用入出力ポート(3V 端子)
	RIN4	−		キャプチャ用 R4 入力端子(RGB モード)
	VIN2	−		キャプチャ用 VIN2 入力端子(656 モード)
179	PA5	−	O	汎用入出力ポート(3V 端子)
	RIN5	−		キャプチャ用 R5 入力端子(RGB モード)
	VIN3	−		キャプチャ用 VIN3 入力端子(656 モード)
180	PA6	−	O	汎用入出力ポート(3V 端子)
	RIN6	−		キャプチャ用 R6 入力端子(RGB モード)
	VIN4	−		キャプチャ用 VIN4 入力端子(656 モード)
181	PA7	−	O	汎用入出力ポート(3V 端子)
	RIN7	−		キャプチャ用 R7 入力端子(RGB モード)
	VIN5	−		キャプチャ用 VIN5 入力端子(656 モード)
182	PB2	−	O	汎用入出力ポート(3V 端子)
	GIN2	−		キャプチャ用 G2 入力端子(RGB モード)
	VIN6	−		キャプチャ用 VIN6 入力端子(656 モード)
183	PB3	−	O	汎用入出力ポート(3V 端子)
	GIN3	−		キャプチャ用 G3 入力端子(RGB モード)
	VIN7	−		キャプチャ用 VIN7 入力端子(656 モード)
184	PB4	−	O	汎用入出力ポート(3V 端子)
	GIN4	−		キャプチャ用 G4 入力端子(RGB モード)

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
185	PB5	―	O	汎用入出力ポート(3V 端子)
	GIN5	―		キャプチャ用 G5 入力端子(RGB モード)
186	PB6	―	O	汎用入出力ポート(3V 端子)
	GIN6	―		キャプチャ用 G6 入力端子(RGB モード)
187	PB7	―	O	汎用入出力ポート(3V 端子)
	GIN7	―		キャプチャ用 G7 入力端子(RGB モード)
190	PC2	―	O	汎用入出力ポート(3V 端子)
	BIN2	―		キャプチャ用 B2 入力端子(RGB モード)
191	PC3	―	O	汎用入出力ポート(3V 端子)
	BIN3	―		キャプチャ用 B3 入力端子(RGB モード)
192	PC4	―	O	汎用入出力ポート(3V 端子)
	BIN4	―		キャプチャ用 B4 入力端子(RGB モード)
193	PC5	―	O	汎用入出力ポート(3V 端子)
	BIN5	―		キャプチャ用 B5 入力端子(RGB モード)
194	PC6	―	O	汎用入出力ポート(3V 端子)
	BIN6	―		キャプチャ用 B6 入力端子(RGB モード)
195	PC7	―	O	汎用入出力ポート(3V 端子)
	BIN7	―		キャプチャ用 B7 入力端子(RGB モード)
2	PD2	―	O	汎用入出力ポート(3V 端子)
	ROUT2	―		表示用デジタル R2 出力端子
3	PD3	―	O	汎用入出力ポート(3V 端子)
	ROUT3	―		表示用デジタル R3 出力端子
4	PD4	―	O	汎用入出力ポート(3V 端子)
	ROUT4	―		表示用デジタル R4 出力端子
5	PD5	―	O	汎用入出力ポート(3V 端子)
	ROUT5	―		表示用デジタル R5 出力端子
6	PD6	―	O	汎用入出力ポート(3V 端子)
	ROUT6	―		表示用デジタル R6 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
7	PD7	－	O	汎用入出力ポート(3V 端子)
	ROUT7	－		表示用デジタル R7 出力端子
8	PE2	－	O	汎用入出力ポート(3V 端子)
	GOUT2	－		表示用デジタル G2 出力端子
9	PE3	－	O	汎用入出力ポート(3V 端子)
	GOUT3	－		表示用デジタル G3 出力端子
10	PE4	－	O	汎用入出力ポート(3V 端子)
	GOUT4	－		表示用デジタル G4 出力端子
11	PE5	－	O	汎用入出力ポート(3V 端子)
	GOUT5	－		表示用デジタル G5 出力端子
12	PE6	－	O	汎用入出力ポート(3V 端子)
	GOUT6	－		表示用デジタル G6 出力端子
13	PE7	－	O	汎用入出力ポート(3V 端子)
	GOUT7	－		表示用デジタル G7 出力端子
14	PF2	－	O	汎用入出力ポート(3V 端子)
	BOUT2	－		表示用デジタル B2 出力端子
15	PF3	－	O	汎用入出力ポート(3V 端子)
	BOUT3	－		表示用デジタル B3 出力端子
16	PF4	－	O	汎用入出力ポート(3V 端子)
	BOUT4	－		表示用デジタル B4 出力端子
17	PF5	－	O	汎用入出力ポート(3V 端子)
	BOUT5	－		表示用デジタル B5 出力端子
21	PF6	－	O	汎用入出力ポート(3V 端子)
	BOUT6	－		表示用デジタル B6 出力端子
22	PF7	－	O	汎用入出力ポート(3V 端子)
	BOUT7	－		表示用デジタル B7 出力端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
200	PG0	―	O	汎用入出力ポート(3V 端子)
	DCKIN	―		表示用基準クロック入力端子(外部同期用)
	CMDTRG	―		GDC コマンドトリガ入力端子
197	PG1	―	O	汎用入出力ポート(3V 端子)
	VSIN	P		キャプチャ用垂直同期信号入力端子
198	PG2	―	O	汎用入出力ポート(3V 端子)
	HSIN	P		キャプチャ用水平同期信号入力端子
199	PG3	―	O	汎用入出力ポート(3V 端子)
	CSOUT	―		表示用コンポジット同期信号出力端子,グラフィックス/ビデオスイッチ(外部同期用)出力端子
23	PG4	―	O	汎用入出力ポート(3V 端子)
	DCKOUT	―		表示用基準クロック出力端子(内部同期用)
24	PG5	―	O	汎用入出力ポート(3V 端子)
	VSYNC	―		表示用垂直同期信号出力端子(内部同期用) / 表示用垂直同期信号入力端子(外部同期用)
25	PG6	―	O	汎用入出力ポート(3V 端子)
	HSYNC	―		表示用水平同期信号出力端子(内部同期用) / 表示用水平同期信号入力端子(外部同期用)
26	PG7	―	O	汎用入出力ポート(3V 端子)
	DEOUT	P		表示用表示有効期間出力端子
196	PH3	―	O	汎用入出力ポート(3V 端子)
	CCLK	―		キャプチャ用キャプチャクロック入力端子
204	REFOUT	―	T	クランプレベル出力端子
203	AVR3	―	S	NTSC-AD コンバータ用“L”側基準電圧端子
205	VIN	―	S	NTSC 信号入力端子
111	AVCC5	―	―	AD コンバータ用アナログ電源端子
201,207	AVCC3	―	―	NTSC 用 AD コンバータアナログ電源端子
112	AVRH5	―	―	AD コンバータ用上限基準電圧端子
113	AVSS5/ AVRL5	―	―	AD コンバータ用 GND 端子/AD コンバータ用下限基準電圧端子
202,206	AVSS3	―	―	NTSC 用 AD コンバータ GND 端子

端子番号	端子名	極性	入出力回路形式＊1	機能＊2
124	C_1	―	―	内蔵レギュレータ用のコンデンサ接続端子 1
73	C_2	―	―	内蔵レギュレータ用のコンデンサ接続端子 2
20	C_3	―	―	内蔵レギュレータ用のコンデンサ接続端子 3
126, 136, 146, 156	DVCC	―	―	SMC 大電流ポート用電源端子
125, 135, 145, 155	DVSS	―	―	SMC 大電流ポート用 GND 端子
89, 105, 122, 173	VCC5	―	―	+5.0V 電源端子
1, 18, 37, 53, 71, 175, 189	VCC3	―	―	+3.3V 電源端子
19, 36, 52, 72, 82, 88, 104, 123, 170, 174, 188, 208	VSS	―	―	GND 端子

*1：入出力回路形式については「3. 入出力回路形式」を参照してください。
*2：切換えについては、ハードウェアマニュアル「I/O ポート」を参照してください。

2.2 CY91F59A/B (BGA320)

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
1	VSS	–	–	GND pin
2	VSS	–	–	GND pin
3	AVCC3	–	–	For NTSC, AD convertor analog power supply pin
4	VIN	–	S	NTSC signal input pin
5	REFOUT	–	T	Clamp level output pin
6	AVCC3	–	–	For NTSC, AD convertor analog power supply pin
7	BIN5	–	O	Capture B5 input pin (RGB mode)
	PC5			General-purpose I/O port (3V pin)
8	BIN2	–	O	Capture B2 input pin (RGB mode)
	PC2			General-purpose I/O port (3V pin)
9	GIN5	–	O	Capture G5 input pin (RGB mode)
	PB5			General-purpose I/O port (3V pin)
10	GIN2	–	O	Capture G2 input pin (RGB mode)
	VIN6			Capture VIN6 input pin (656 mode)
	PB2			General-purpose I/O port (3V pin)
11	RIN5	–	O	Capture R5 input pin (RGB mode)
	VIN3			Capture VIN3 input pin (656 mode)
	PA5			General-purpose I/O port (3V pin)
12	RIN2	–	O	Capture R2 input pin (RGB mode)
	VIN0			Capture VIN0 input pin (656 mode)
	PA2			General-purpose I/O port (3V pin)
13	VSS	–	–	GND pin
14	P136	–	A	General-purpose I/O port (Single clock product)
	(X1A)		N	Sub clock oscillation output pin (Dual clock product)
15	P137	–	A	General-purpose I/O port (Single clock product)
	(X0A)	–	N	Sub clock oscillation input pin (Dual clock product)
16	VSS	–	–	GND pin
17	P094	–	C	General-purpose I/O port
	ICU1_1			Input capture ch.1 input pin (1)
	INT15			INT15 External interrupt input pin
	SIN3			LIN-UART ch.3 serial data input pin
	PPG9_1			PPG ch.9 output pin (1)
	TIN9_1			Reload timer ch.9 event input pin (1)
	SGO1			Sound generator ch.1 SGO output pin
18	ADTG	–	A	A/D convertor external trigger input pin
	P090			General-purpose I/O port
	PPG0_2			PPG ch.0 output pin (2)
	TIN7_1			Reload timer ch.7 event input pin (1)
19	TCK	–	U	Test Clock (JTAG Boundary Scan Test)
20	VSS	–	–	GND pin
21	TMS	–	U	Test Mode State (JTAG Boundary Scan Test)
22	TDO	–	W	Test Data Out (JTAG Boundary Scan Test)
23	AN31	–	E	ADC Analog 31 input pin
	P087			General-purpose I/O port
	ICU4_2			Input capture ch.4 input pin (2)
	PPG23			PPG ch.23 output pin
23	PWM2M5	–	E	SMC ch.5 output pin
24	AN28	–	E	ADC Analog 28 input pin
	P084			General-purpose I/O port
	ICU1_2			Input capture ch.1 input pin (2)
	PPG20			PPG ch.20 output pin
	PWM1P5			SMC ch.5 output pin
	UDCBIN2			Up/down counter ch.2 BIN input pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
25	AN25	–	E	ADC Analog 25 input pin
	P081			General-purpose I/O port
	SOT6			LIN-UART ch.6 serial data output pin
	PPG17			PPG ch.17 output pin
	PWM1M4			SMC ch.4 output pin
	UDCBIN0_1			Up/down counter ch.0 BIN input pin (1)
26	AN22	–	E	ADC Analog 22 input pin
	P076			General-purpose I/O port
	ICU7			Input capture ch.7 input pin
	SOT7_1			LIN-UART ch.7 serial data output pin
	PPG14_1			PPG ch.14 output pin (1)
	PWM2P3			SMC ch.3 output pin
27	AN19	–	E	ADC Analog 19 input pin
	P073			General-purpose I/O port
	ICU10			Input capture ch.10 input pin
	SOT8			Multi-function serial ch.8 serial data output pin
	PWM2M2			SMC ch.2 output pin
28	AN16	–	E	ADC Analog 16 input pin
	P070			General-purpose I/O port
	SOT9			Multi-function serial ch.9 serial data output pin
	PWM1P2			SMC ch.2 output pin
29	AN13	–	E	ADC Analog 13 input pin
	P065			General-purpose I/O port
	PWM1M1			SMC ch.1 output pin
	UDCZIN0			Up/down counter ch.0 ZIN input pin
30	AN10	–	E	ADC Analog 10 input pin
	P062			General-purpose I/O port
	SCK10			Multi-function serial ch.10 clock I/O pin
	PWM2P0			SMC ch.0 output pin
	UDCZIN1			Up/down counter ch.1 ZIN input pin
31	VSS	–	–	GND pin
32	C_1	–	–	Built-in regulator capacitor connected pin 1
33	AN5	–	C	ADC Analog 5 input pin
	P105			General-purpose I/O port
	ICU9_1			Input capture ch.9 input pin (1)
	SCK5_1			LIN-UART ch.5 clock I/O pin (1)
	PPG3_1			PPG ch.3 output pin (1)
	TOT1_1			Reload timer ch.1 output pin (1)
34	AVSS5	–	–	A/D convertor GND
	AVRL5			A/D convertor lower limit reference voltage pin
35	AVRH5	–	–	A/D convertor upper limit reference voltage pin
36	P125	–	A	General-purpose I/O port
	ICU0			Input capture ch.0 input pin
	SCK11			Multi-function serial ch.11 clock I/O pin
	OCU3			Output compare ch.3 output pin
	PPG10_2			PPG ch.10 output pin (2)
	TIN10			Reload timer ch.10 event input pin
37	P123	–	A	General-purpose I/O port
	SIN11			Multi-function serial ch.11 serial data input pin
	OCU1			Output compare ch.1 output pin
	PPG8_2			PPG ch.8 output pin (2)
	TIN8			Reload timer ch.8 event input pin
38	VSS	–	–	GND pin
39	VSS	–	–	GND pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
40	MD3	–	F3	Mode pin 3
41	DEBUGIF	–	G	DEBUG I/F pin
42	TX1	–	C	CAN transmission data1 output pin
	FRCK5			Free-run timer 5 clock input pin
	P110			General-purpose I/O port
	PPG1_2			PPG ch.1 output pin (2)
	TOT8_1			Reload timer ch.8 output pin (1)
43	P091	–	C	General-purpose I/O port
	ICU2_1			Input capture ch.2 input pin (1)
	INT12			INT12 External interrupt input pin
	SIN2			LIN-UART ch.2 serial data input pin
	PPG6_1			PPG ch.6 output pin (1)
	TOT2_1			Reload timer ch.2 output pin (1)
	SGA0			Sound generator ch.0 SGA output pin
44	VSS	–	–	GND pin
45	X0	–	L	Main clock oscillation input pin
46	X1	–	L	Main clock oscillation output pin
47	VSS	–	–	GND pin
48	A23	–	O	External bus · Address bit23 output pin
	P055			General-purpose I/O port (3V pin)
	SPI_SCK			SPI clock output pin
49	A22	–	O	External bus · Address bit22 output pin
	P054			General-purpose I/O port (3V pin)
	SPI_DI			SPI data input pin
50	C_2	–	–	Built-in regulator capacitor connected pin 2
51	A17	–	O	External bus · Address bit17 output pin
	P047			General-purpose I/O port (3V pin)
	QSPI_CLK			HS_SPI SCLK Output pin
52	A15	–	O	External bus · Address bit15 output pin
	P045			General-purpose I/O port (3V pin)
	QSPI_CS2			HS_SPI SSEL2 Output pin
53	A12	–	O	External bus · Address bit12 output pin
	P042			General-purpose I/O port (3V pin)
53	QSPI_SIO3	–	O	HS_SPI SDATA3 I/O pin
54	A09	–	O	External bus · Address bit9 output pin
	P037			General-purpose I/O port (3V pin)
	QSPI_SIO0			HS_SPI SDATA0 I/O pin
55	A05	–	O	External bus · Address bit5 output pin
	P033			General-purpose I/O port (3V pin)
56	A02	–	O	External bus · Address bit2 output pin
	P030			General-purpose I/O port (3V pin)
57	VSS	–	–	GND pin
58	VSS	–	–	GND pin
59	VSS	–	–	GND pin
60	P025	–	O	General-purpose I/O port (3V pin)
61	CS1X	–	O	External bus · Chip select 1 output pin
	P022			General-purpose I/O port (3V pin)
62	D15	–	O	External bus · Data bit15 I/O pin
	P017			General-purpose I/O port (3V pin)
63	GOUT1	–	O	Display digital G1 output pin
	D12			External bus · Data bit12 I/O pin
	P014			General-purpose I/O port (3V pin)
64	D8	–	O	External bus · Data bit8 I/O pin
	P010			General-purpose I/O port (3V pin)

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
65	D7	–	O	External bus · Data bit7 I/O pin
	P007			General-purpose I/O port (3V pin)
	PPG7			PPG ch.7 output pin
	TOT3_2			Reload timer ch.3 output pin (2)
66	D4	–	O	External bus · Data bit4 I/O pin
	P004			General-purpose I/O port (3V pin)
	SOT3_1			LIN-UART ch.3 serial data output pin (1)
	PPG4			PPG ch.4 output pin
	TOT0_2			Reload timer ch.0 output pin (2)
67	D1	–	O	External bus · Data bit1 I/O pin
	P001			General-purpose I/O port (3V pin)
	SOT2_1			LIN-UART ch.2 serial data output pin (1)
	PPG1			PPG ch.1 output pin
	TIN1_2			Reload timer ch.1 event input pin (2)
68	DCKOUT	–	O	Display reference clock output pin (for Internal sync)
	PG4			General-purpose I/O port (3V pin)
69	VSS	–	–	GND pin
70	C_3	–	–	Built-in regulator capacitor connected pin 3
71	BOUT4	–	O	Display digital B4 output pin
	PF4			General-purpose I/O port (3V pin)
72	GOUT7	–	O	Display digital G7 output pin
	PE7			General-purpose I/O port (3V pin)
73	GOUT4	–	O	Display digital G4 output pin
	PE4			General-purpose I/O port (3V pin)
74	ROUT7	–	O	Display digital R7 output pin
	PD7			General-purpose I/O port (3V pin)
75	ROUT4	–	O	Display digital R4 output pin
	PD4			General-purpose I/O port (3V pin)
76	VSS	–	–	GND pin
77	VSS	–	–	GND pin
78	VSS	–	–	GND pin
79	AVSS3	–	–	NTSC AD convertor GND pin
80	AVR3	–	S	"L" side reference voltage for NTSC A/D converter pin
81	AVSS3	–	–	NTSC AD convertor GND pin
82	BIN6	–	O	Capture B6 input pin (RGB mode)
	PC6			General-purpose I/O port (3V pin)
83	BIN3	–	O	Capture B3 input pin (RGB mode)
	PC3			General-purpose I/O port (3V pin)
84	GIN6	–	O	Capture G6 input pin (RGB mode)
	PB6			General-purpose I/O port (3V pin)
85	GIN3	–	O	Capture G3 input pin (RGB mode)
	VIN7			Capture VIN7 input pin (656 mode)
	PB3			General-purpose I/O port (3V pin)
86	RIN6	–	O	Capture R6 input pin (RGB mode)
	VIN4			Capture VIN4 input pin (656 mode)
	PA6			General-purpose I/O port (3V pin)
87	RIN3	–	O	Capture R3 input pin (RGB mode)
	VIN1			Capture VIN1 input pin (656 mode)
	PA3			General-purpose I/O port (3V pin)
88	P122	–	C	General-purpose I/O port
	SCK5			LIN-UART ch.5 clock I/O pin
	OCU0			Output compare ch.0 output pin
	PPG7_2			PPG ch.7 output pin (2)
	TOT3			Reload timer ch.3 output pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
89	VSS	–	–	GND pin
90	MD2	–	F2	Mode pin 2
91	FRCK7	–	C	Free-run timer 7 clock input pin
	P114			General-purpose I/O port
	ICU5_1			Input capture ch.5 input pin (1)
	SCK3			LIN-UART ch.3 clock I/O pin
	TRG3			PPG trigger 3 input pin (ch.12 to ch.15)
	TIN1			Reload timer ch.1 event input pin
	SGA2			Sound generator ch.2 SGA output pin
92	RX2	–	C	CAN reception data 2 input pin
	P113			General-purpose I/O port
	INT11			INT11 External interrupt input pin
	PPG4_2			PPG ch.4 output pin (2)
	TIN7			Reload timer ch.7 event input pin
93	TDI	–	U	Test Data In (JTAG Boundary Scan Test)
94	VSS	–	–	GND pin
95	TRST	–	V	Test Reset (JTAG Boundary Scan Test)
96	AN30	–	E	ADC Analog 30 input pin
	P086			General-purpose I/O port
96	ICU3_2	–	E	Input capture ch.3 input pin (2)
	PPG22			PPG ch.22 output pin
	PWM2P5			SMC ch.5 output pin
97	AN27	–	E	ADC Analog 27 input pin
	P083			General-purpose I/O port
	ICU0_2			Input capture ch.0 input pin (2)
	PPG19			PPG ch.19 output pin
	PWM2M4			SMC ch.4 output pin
	UDCZIN2			Up/down counter ch.2 ZIN input pin
98	AN24	–	E	ADC Analog 24 input pin
	P080			General-purpose I/O port
	SIN6			LIN-UART ch.6 serial data input pin
	PPG16			PPG ch.16 output pin
	PWM1P4			SMC ch.4 output pin
	UDCAIN0_1			Up/down counter ch.0 AIN input pin (1)
99	AN21	–	E	ADC Analog 21 input pin
	P075			General-purpose I/O port
	ICU8			Input capture ch.8 input pin
	SIN7_1			LIN-UART ch.7 serial data input pin
	PPG13_1			PPG ch.13 output pin (1)
	PWM1M3			SMC ch.3 output pin
100	AN18	–	E	ADC Analog 18 input pin
	P072			General-purpose I/O port
	ICU11			Input capture ch.11 input pin
	SIN8			Multi-function serial ch.8 serial data input pin
	PWM2P2			SMC ch.2 output pin
101	AN15	–	E	ADC Analog 15 input pin
	P067			General-purpose I/O port
	SIN9			Multi-function serial ch.9 serial data input pin
	PWM2M1			SMC ch.1 output pin
	UDCAIN0			Up/down counter ch.0 AIN input pin
102	AN12	–	E	ADC Analog 12 input pin
	P064			General-purpose I/O port
	PWM1P1			SMC ch.1 output pin
	UDCAIN1			Up/down counter ch.1 AIN input pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
103	AN9	–	E	ADC Analog 9 input pin
	P061			General-purpose I/O port
	SOT10			Multi-function serial ch.10 serial data output pin
	PWM1M0			SMC ch.0 output pin
104	VSS	–	–	GND pin
105	AN7	–	C	ADC Analog 7 input pin
	P107			General-purpose I/O port
	ICU11_1			Input capture ch.11 input pin (1)
	PPG5_1			PPG ch.5 output pin (1)
	TOT7_1			Reload timer ch.7 output pin (1)
	SGO4_1			Sound generator ch.4 SGO output pin
106	AN4	–	C	ADC Analog 4 input pin
106	P104	–	C	General-purpose I/O port
	ICU8_1			Input capture ch.8 input pin (1)
	SOT5_1			LIN-UART ch.5 serial data output pin (1)
	PPG2_1			PPG ch.2 output pin (1)
	TOT0_1			Reload timer ch.0 output pin (1)
107	AN2	–	C	ADC Analog 2 input pin
	P102			General-purpose I/O port
	ICU6_1			Input capture ch.6 input pin (1)
	SCK4_1			LIN-UART ch.4 clock I/O pin (1)
	PPG10			PPG ch.10 output pin
	TIN2_1			Reload timer ch.2 event input pin (1)
108	AVCC5	–	–	A/D convertor analog power supply pin
109	P124	–	A	General-purpose I/O port
	ICU5_2			Input capture ch.5 input pin (2)
	SOT11			Multi-function serial ch.11 serial data output pin
	OCU2			Output compare ch.2 output pin
	PPG9_2			PPG ch.9 output pin (2)
	TIN9			Reload timer ch.9 event input pin
110	RX0	–	A	CAN reception data0 input pin
	P096			General-purpose I/O port
	INT9			INT9 External interrupt input pin
111	VSS	–	–	GND pin
112	RX1	–	C	CAN reception data 1 input pin
	FRCK6			Free-run timer 6 clock input pin
	P111			General-purpose I/O port
	INT10			INT10 External interrupt input pin
	PPG2_2			PPG ch.2 output pin (2)
	TOT9_1			Reload timer ch.9 output pin (1)
113	P093	–	C	General-purpose I/O port
	ICU3_1			Input capture ch.3 input pin (1)
	INT14			INT14 External interrupt input pin
	SOT2			LIN-UART ch.2 serial data output pin
	PPG8_1			PPG ch.8 output pin (1)
	TIN8_1			Reload timer ch.8 event input pin (1)
	SGA1			Sound generator ch.1 SGA output pin
114	NMIX	N	F1	Non-masking interrupt input pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
115	TIOA1	–	A	Base timer TIOA1 I/O pin
	P131			General-purpose I/O port
	ICU2			Input capture ch.2 input pin
	INT4			INT4 External interrupt input pin
	SIN1			Multi-function serial ch.1 serial data input pin
	TRG1			PPG trigger 1 input pin (ch.4 to ch.7)
	TOT7			Reload timer ch.7 output pin
116	MD0	–	P	Mode pin 0
117	MD1	–	P	Mode pin 1
118	P126	–	A	General-purpose I/O port
	INT1			INT1 External interrupt input pin
118	SIN0	–	A	Multi-function serial ch.0 serial data input pin
	TRG0			PPG trigger 0 input pin (ch.0 to ch.3)
119	A24	–	O	External bus · Address bit24 output pin
	P056			General-purpose I/O port (3V pin)
	SPI_XCS			SPI chip select output pin
120	A21	–	O	External bus · Address bit21 output pin
	P053			General-purpose I/O port(3V pin)
	SPI_DO			SPI data output pin
121	VSS	–	–	GND pin
122	A16	–	O	External bus · Address bit16 output pin
	P046			General-purpose I/O port (3V pin)
	QSPI_CS3			HS_SPI SSEL3 Output pin
123	A14	–	O	External bus · Address bit14 output pin
	P044			General-purpose I/O port (3V pin)
	QSPI_CS1			HS_SPI SSEL1 Output pin
124	A11	–	O	External bus · Address bit11 output pin
	P041			General-purpose I/O port (3V pin)
	QSPI_SIO2			HS_SPI SDATA2 I/O pin
125	A08	–	O	External bus · Address bit8 output pin
	P036			General-purpose I/O port (3V pin)
126	A04	–	O	External bus · Address bit4 output pin
	P032			General-purpose I/O port (3V pin)
127	A01	–	O	External bus · Address bit1 output pin
	P027			General-purpose I/O port (3V pin)
128	VSS	–	–	GND pin
129	A00	–	O	External bus · Address bit0 output pin
	P026			General-purpose I/O port (3V pin)
130	REX	–	O	External bus · Read enable output pin
	P023			General-purpose I/O port (3V pin)
131	WEX	–	O	External bus · Write enable output pin
	P020			General-purpose I/O port (3V pin)
132	BOUT0	–	O	Display digital B0 output pin
	D13			External bus · Data bit13 I/O pin
	P015			General-purpose I/O port (3V pin)
133	ROUT0	–	O	Display digital R0 output pin
	D9			External bus · Data bit9 I/O pin
	P011			General-purpose I/O port (3V pin)
134	D6	–	O	External bus · Data bit6 I/O pin
	P006			General-purpose I/O port (3V pin)
	PPG6			PPG ch.6 output pin
	TOT2_2			Reload timer ch.2 output pin (2)

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
135	D3	–	O	External bus · Data bit3 I/O pin
	P003			General-purpose I/O port (3V pin)
	SIN3_1			LIN-UART ch.3 serial data input pin (1)
	PPG3			PPG ch.3 output pin
	TIN3_2			Reload timer ch.3 event input pin (2)
136	D0	–	O	External bus · Data bit0 I/O pin
136	P000	–	O	General-purpose I/O port (3V pin)
	SIN2_1			LIN-UART ch.2 serial data input pin (1)
	PPG0			PPG ch.0 output pin
	TIN0_2			Reload timer ch.0 event input pin (2)
137	VSYNC	–	O	Display vertical sync signal output pin (for Internal sync)/ Display vertical sync signal input pin (for External sync)
	PG5			General-purpose I/O port (3V pin)
138	BOUT7	–	O	Display digital B7 output pin
	PF7			General-purpose I/O port(3V pin)
139	BOUT5	–	O	Display digital B5 output pin
	PF5			General-purpose I/O port (3V pin)
140	BOUT3	–	O	Display digital B3 output pin
	PF3			General-purpose I/O port (3V pin)
141	GOUT6	–	O	Display digital G6 output pin
	PE6			General-purpose I/O port (3V pin)
142	GOUT3	–	O	Display digital G3 output pin
	PE3			General-purpose I/O port (3V pin)
143	ROUT6	–	O	Display digital R6 output pin
	PD6			General-purpose I/O port (3V pin)
144	ROUT3	–	O	Display digital R3 output pin
	PD3			General-purpose I/O port (3V pin)
145	VSS	–	–	GND pin
146	DCKIN	–	O	Display reference clock input pin (for External sync)
	CMDTRG			GDC command trigger input pin
	PG0			General-purpose I/O port (3V pin)
147	CSOUT	–	O	Display composite sync signal output pin, Graphics / Video switch (for External sync) output pin
	PG3			General-purpose I/O port (3V pin)
148	HSIN	P	O	Capture horizontal sync signal input pin
	PG2	–		General-purpose I/O port (3V pin)
149	BIN7	–	O	Capture B7 input pin (RGB mode)
	PC7			General-purpose I/O port (3V pin)
150	BIN4	–	O	Capture B4 input pin (RGB mode)
	PC4			General-purpose I/O port (3V pin)
151	GIN7	–	O	Capture G7 input pin (RGB mode)
	PB7			General-purpose I/O port (3V pin)
152	GIN4	–	O	Capture G4 input pin (RGB mode)
	PB4			General-purpose I/O port (3V pin)
153	RIN7	–	O	Capture R7 input pin (RGB mode)
	VIN5			Capture VIN5 input pin (656 mode)
	PA7			General-purpose I/O port (3V pin)
154	RIN4	–	O	Capture R4 input pin (RGB mode)
	VIN2			Capture VIN2 input pin (656 mode)
	PA4			General-purpose I/O port (3V pin)
155	FRCK0	–	C	Free-run timer 0 clock input pin
	P121			General-purpose I/O port

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
155	INT7	–	C	INT7 External interrupt input pin
	SOT5			LIN-UART ch.5 serial data output pin
	PPG6_2			PPG ch.6 output pin (2)
	TOT2			Reload timer ch.2 output pin
156	FRCK1	–	C	Free-run timer 1 clock input pin
	P120			General-purpose I/O port
	INT6			INT6 External interrupt input pin
	SIN5			LIN-UART ch.5 serial data input pin
	PPG5_2			PPG ch.5 output pin (2)
	TOT1			Reload timer ch.1 output pin
157	FRCK3	–	C	Free-run timer 3 clock input pin
	P116			General-purpose I/O port
	SOT4			LIN-UART ch.4 serial data output pin
	TIN3			Reload timer ch.3 event input pin
	SGA3			Sound generator ch.3 SGA output pin
158	P097	–	C	General-purpose I/O port
	ICU4_1			Input capture ch.4 input pin (1)
	INT8			INT8 External interrupt input pin
	SOT3			LIN-UART ch.3 serial data output pin
	PPG0_1			PPG ch.0 output pin (1)
	TIN0			Reload timer ch.0 event input pin
	WOT			RTC overflow output pin
159	TX2	–	C	CAN transmission data 2 output pin
	P112			General-purpose I/O port
	PPG3_2			PPG ch.3 output pin (2)
	TOT10_1			Reload timer ch.10 output pin (1)
160	VSS	–	–	GND pin
161	AN29	–	E	ADC Analog 29 input pin
	P085			General-purpose I/O port
	ICU2_2			Input capture ch.2 input pin (2)
	PPG21			PPG ch.21 output pin
	PWM1M5			SMC ch.5 output pin
	UDCAIN2			Up/down counter ch.2 AIN input pin
162	AN26	–	E	ADC Analog 26 input pin
	P082			General-purpose I/O port
	SCK6			LIN-UART ch.6 clock I/O pin
	PPG18			PPG ch.18 output pin
	PWM2P4			SMC ch.4 output pin
	UDCZIN0_1			Up/down counter ch.0 ZIN input pin (1)
163	AN23	–	E	ADC Analog 23 input pin
	P077			General-purpose I/O port
	ICU6			Input capture ch.6 input pin
	SCK7_1			LIN-UART ch.7 clock I/O pin
	PPG15_1			PPG ch.15 output pin (1)
	PWM2M3			SMC ch.3 output pin
164	AN20	–	E	ADC Analog 20 input pin
	P074			General-purpose I/O port
164	ICU9	–	E	Input capture ch.9 input pin
	SCK8			Multi-function serial ch.8 clock I/O pin
	PPG12_1			PPG ch.12 output pin (1)
	PWM1P3			SMC ch.3 output pin

BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
165	AN17	–	E	ADC Analog 17 input pin
	P071			General-purpose I/O port
	SCK9			Multi-function serial ch.9 clock I/O pin
	PWM1M2			SMC ch.2 output pin
166	AN14	–	E	ADC Analog 14 input pin
	P066			General-purpose I/O port
	PWM2P1			SMC ch.1 output pin
	UDCBIN0			Up/down counter ch.0 BIN input pin
167	AN11	–	E	ADC Analog 11 input pin
	P063			General-purpose I/O port
	PWM2M0			SMC ch.0 output pin
	UDCBIN1			Up/down counter ch.1 BIN input pin
168	AN8	–	E	ADC Analog 8 input pin
	P060			General-purpose I/O port
	SIN10			Multi-function serial ch.10 serial data input pin
	PWM1P0			SMC ch.0 output pin
169	VCC5	–	–	+5.0V power supply pin
170	AN6	–	C	ADC Analog 6 input pin
	P106			General-purpose I/O port
	ICU10_1			Input capture ch.10 input pin (1)
	PPG4_1			PPG ch.4 output pin (1)
	TIN10_1			Reload timer ch.10 event input pin (1)
	SGA4_1			Sound generator ch.4 SGA output pin
171	AN3	–	C	ADC Analog 3 input pin
	P103			General-purpose I/O port
	ICU7_1			Input capture ch.7 input pin (1)
	SIN5_1			LIN-UART ch.5 serial data input pin (1)
	PPG1_1			PPG ch.1 output pin (1)
	TIN3_1			Reload timer ch.3 event input pin (1)
172	AN1	–	C	ADC Analog 1 input pin
	P101			General-purpose I/O port
	SOT4_1			LIN-UART ch.4 serial data output pin (1)
	PPG9			PPG ch.9 output pin
	TIN1_1			Reload timer ch.1 event input pin (1)
173	AN0	–	C	ADC Analog 0 input pin
	P100			General-purpose I/O port
	SIN4_1			LIN-UART ch.4 serial data input pin (1)
	PPG8			PPG ch.8 output pin
	TIN0_1			Reload timer ch.0 event input pin (1)
174	TX0	–	A	CAN transmission data0 output pin
	P095			General-purpose I/O port
	PPG10_1			PPG ch.10 output pin (1)
175	VSS	–	–	GND pin
176	P092	–	C	General-purpose I/O port
	ICU0_1			Input capture ch.0 input pin (1)
	INT13			INT13 External interrupt input pin
	SCK2			LIN-UART ch.2 clock I/O pin
	PPG7_1			PPG ch.7 output pin (1)
	TOT3_1			Reload timer ch.3 output pin (1)
	SGO0			Sound generator ch.0 SGO output pin

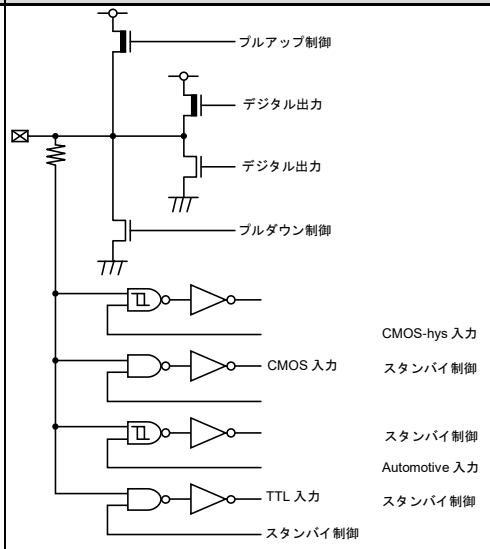
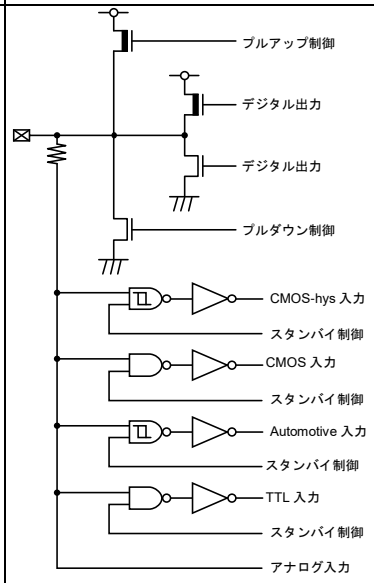
BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
177	P134	–	A	General-purpose I/O port
	ICU5			Input capture ch.5 input pin
	INT5			INT5 External interrupt input pin
	PPG1_3			PPG ch.1 output pin (3)
	TRG2			PPG trigger 2 input pin (ch.8 to ch.11)
	TOT10			Reload timer ch.10 output pin
178	TIOB0	–	K	Base timer TIOB0 input pin
	P132			General-purpose I/O port
	ICU3			Input capture ch.3 input pin
	INT2			INT2 External interrupt input pin
	SOT1			Multi-function serial ch.1 serial data output pin / I^2C ch.1 serial data I/O pin
	TOT8			Reload timer ch.8 output pin
179	TIOA0	–	K	Base timer TIOA0 output pin
	P130			General-purpose I/O port
	ICU1			Input capture ch.1 input pin
	INT0			INT0 External interrupt input pin
	SCK0			Multi-function serial ch.0 clock I/O pin / I^2C ch.0 clock I/O pin
180	P127	–	K	General-purpose I/O port
	SOT0			Multi-function serial ch.0 serial data output pin / I^2C ch.0 serial data I/O pin
181	RSTX	N	F1	External reset input pin
182	RDY	–	O	External bus · Wait input pin
	P057			General-purpose I/O port (3V pin)
183	A20	–	O	External bus · Address bit20 output pin
	P052			General-purpose I/O port(3V pin)
184	A19	–	O	External bus · Address bit19 output pin
	P051			General-purpose I/O port(3V pin)
185	A18	–	O	External bus · Address bit18 output pin
	P050			General-purpose I/O port (3V pin)
186	A13	–	O	External bus · Address bit13 output pin
	P043			General-purpose I/O port (3V pin)
	QSPI_CS0			HS_SPI SSEL0 Output pin
187	A10	–	O	External bus · Address bit10 output pin
	P040			General-purpose I/O port (3V pin)
	QSPI_SIO1			HS_SPI SDATA1 I/O pin
188	A07	–	O	External bus · Address bit7 output pin
	P035			General-purpose I/O port (3V pin)
189	A03	–	O	External bus · Address bit3 output pin
	P031			General-purpose I/O port (3V pin)
190	VSS	–	–	GND pin
191	P024	–	O	General-purpose I/O port (3V pin)
192	CS0X	–	O	External bus · Chip select 0 output pin
	P021			General-purpose I/O port (3V pin)
193	BOUT1	–	O	Display digital B1 output pin
	D14			External bus · Data bit14 I/O pin
	P016			General-purpose I/O port (3V pin)
194	ROUT1	–	O	Display digital R1 output pin
	D10			External bus · Data bit10 I/O pin
	P012			General-purpose I/O port (3V pin)

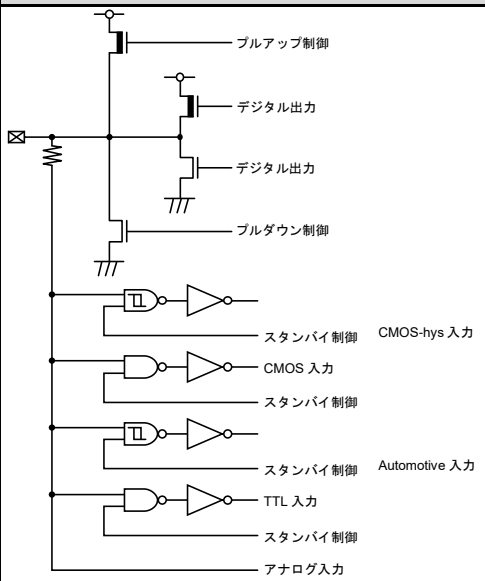
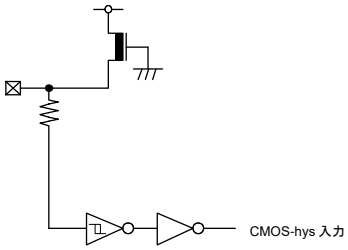
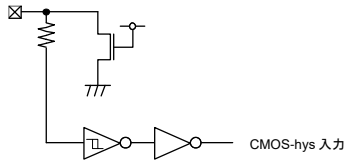
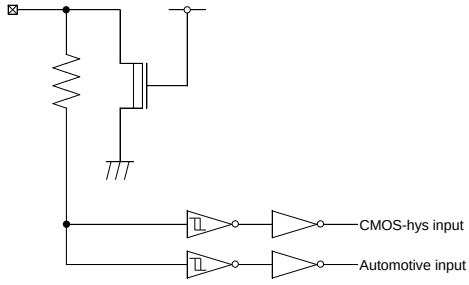
BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
195	D5	–	O	External bus · Data bit5 I/O pin
	P005			General-purpose I/O port (3V pin)
	SCK3_1			LIN-UART ch.3 clock I/O pin (1)
	PPG5			PPG ch.5 output pin
	TOT1_2			Reload timer ch.1 output pin (2)
196	D2	–	O	External bus · Data bit2 I/O pin
	P002			General-purpose I/O port (3V pin)
	SCK2_1			LIN-UART ch.2 clock I/O pin (1)
	PPG2			PPG ch.2 output pin
	TIN2_2			Reload timer ch.2 event input pin (2)
197	DEOUT	P	O	Display enable display period output pin
	PG7	–		General-purpose I/O port (3V pin)
198	HSYNC	–	O	Display horizontal sync signal output pin (for Internal sync)/ Display horizontal sync signal input pin (for External sync)
	PG6			General-purpose I/O port (3V pin)
199	BOUT6	–	O	Display digital B6 output pin
	PF6			General-purpose I/O port (3V pin)
200	BOUT2	–	O	Display digital B2 output pin
	PF2			General-purpose I/O port (3V pin)
201	GOUT5	–	O	Display digital G5 output pin
	PE5			General-purpose I/O port (3V pin)
202	GOUT2	–	O	Display digital G2 output pin
	PE2			General-purpose I/O port (3V pin)
203	ROUT5	–	O	Display digital R5 output pin
	PD5			General-purpose I/O port (3V pin)
204	ROUT2	–	O	Display digital R2 output pin
	PD2			General-purpose I/O port (3V pin)
205	VSS	–	–	GND pin
206	CCLK	–	O	For capture, capture clock input pin
	PH3			General-purpose I/O port (3V pin)
207	VSIN	P	O	Capture vertical sync signal input pin
	PG1	–		General-purpose I/O port (3V pin)
208	VCC3	–	–	+3.3V power supply pin
209	VSS	–	–	GND pin
210	VSS	–	–	GND pin
211	VCC3	–	–	+3.3V power supply pin
212	VCC3	–	–	+3.3V power supply pin
213	VSS	–	–	GND pin
214	VCC5	–	–	+5.0V power supply pin
215	FRCK2	–	C	Free-run timer 2 clock input pin
	P117			General-purpose I/O port
	SCK4			LIN-UART ch.4 clock I/O pin
	TRG4			PPG trigger 4 input pin (ch.16 to ch.19)
	TOT0			Reload timer ch.0 output pin
	SGO3			Sound generator ch.3 SGO output pin
216	FRCK4	–	C	Free-run timer 4 clock input pin
	P115			General-purpose I/O port
	SIN4			LIN-UART ch.4 serial data input pin
	TIN2			Reload timer ch.2 event input pin
	SGO2			Sound generator ch.2 SGO output pin
217	VCC5	–	–	+5.0V power supply pin
218	VSS	–	–	GND pin
219	DVCC	–	–	SMC large current port power supply pin
220	DVSS	–	–	SMC large current port GND pin

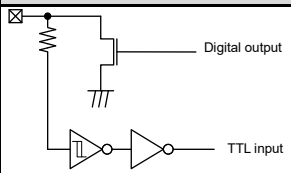
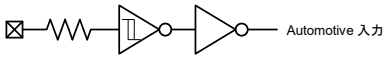
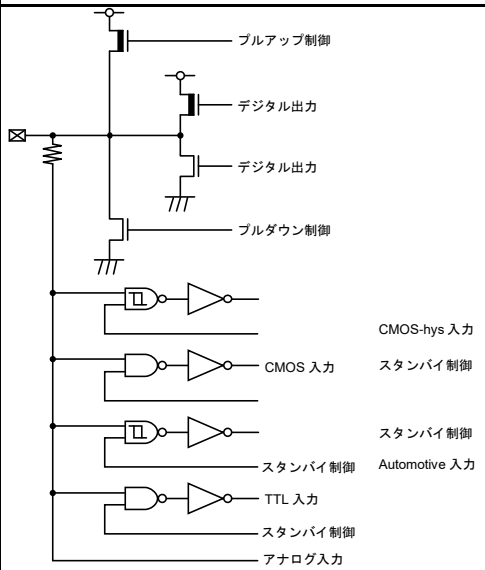
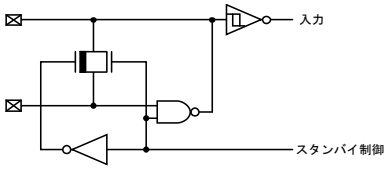
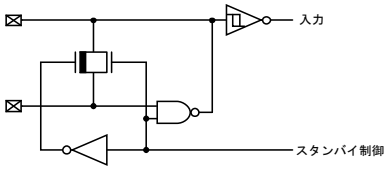
BGA 端子番号	端子名	極性	入出力回路形式*1	機能*2
221	DVCC	–	–	SMC large current port power supply pin
222	DVSS	–	–	SMC large current port GND pin
223	DVCC	–	–	SMC large current port power supply pin
224	DVSS	–	–	SMC large current port GND pin
225	DVCC	–	–	SMC large current port power supply pin
226	DVSS	–	–	SMC large current port GND pin
227	VCC5	–	–	+5.0V power supply pin
228	VSS	–	–	GND pin
229	VCC5	–	–	+5.0V power supply pin
230	VCC5	–	–	+5.0V power supply pin
231	VSS	–	–	GND pin
232	VSS	–	–	GND pin
233	TIOB1	–	K	Base timer TIOB1 input pin
	P133			General-purpose I/O port
	ICU4			Input capture ch.4 input pin
	INT3			INT3 External interrupt input pin
	SCK1			Multi-function serial ch.1 clock I/O pin / I^2C ch.1 clock I/O pin
	PPG11_1			PPG ch.11 output pin (1)
	TRG5			PPG trigger 5 input pin (ch.20 to ch.23)
	TOT9			Reload timer ch.9 output pin
234	VCC5	–	–	+5.0V power supply pin
235	VCC5	–	–	+5.0V power supply pin
236	VSS	–	–	GND pin
237	VSS	–	–	GND pin
238	VSS	–	–	GND pin
239	VCC3	–	–	+3.3V power supply pin
240	VCC3	–	–	+3.3V power supply pin
241	VSS	–	–	GND pin
242	VCC3	–	–	+3.3V power supply pin
243	A06	–	O	External bus · Address bit6 output pin
	P034			General-purpose I/O port (3V pin)
244	VSS	–	–	GND pin
245	VSS	–	–	GND pin
246	VCC3	–	–	+3.3V power supply pin
247	GOUT0	–	O	Display digital G0 output pin
	D11			External bus · Data bit11 I/O pin
	P013			General-purpose I/O port (3V pin)
248	VCC3	–	–	+3.3V power supply pin
249	VSS	–	–	GND pin
250	VSS	–	–	GND pin
251	VSS	–	–	GND pin
252	VCC3	–	–	+3.3V power supply pin
253	VCC3	–	–	+3.3V power supply pin
254	VSS	–	–	GND pin
255	VCC3	–	–	+3.3V power supply pin
256	VCC3	–	–	+3.3V power supply pin
257	GND	–	–	GND pin
:	:	:	:	:
:	:	:	:	:
:	:	:	:	:
320	GND	–	–	GND pin

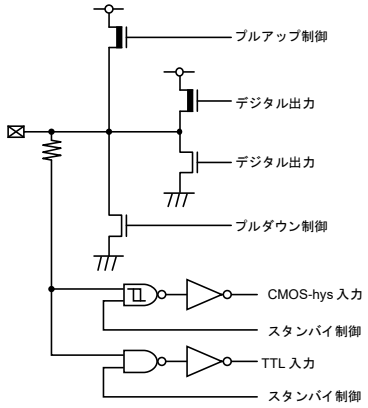
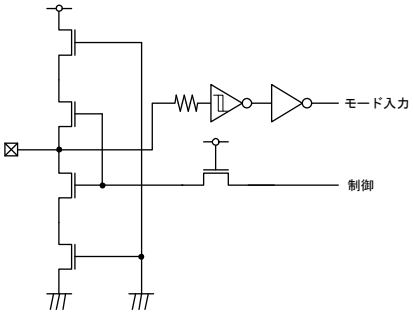
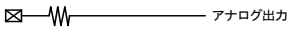
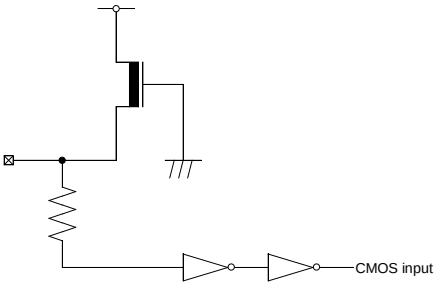
*1：入出力回路形式については「3. 入出力回路形式」を参照してください。
*2：切換えについては、ハードウェアマニュアル「I/O ポート」を参照してください。

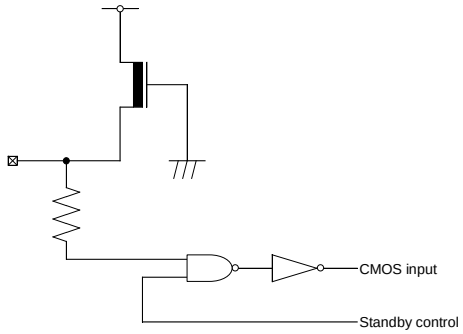
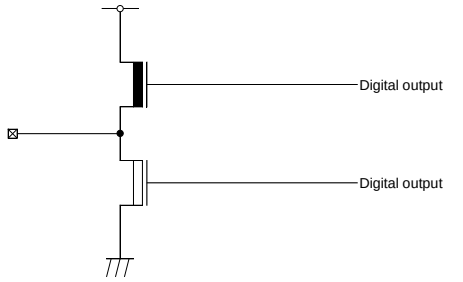
3. 入出力回路形式

分類	回路	概要
A		• 汎用入出力ポート • 出力 1 mA, 2 mA • プルアップ抵抗制御付き 50 kΩ • プルダウン抵抗制御付き 50 kΩ • CMOS 入力 • schmitt 入力 • TTL 入力 • Automotive 入力
C		• アナログ入出力付き、汎用入出力ポート • 出力 1 mA, 2 mA • プルアップ抵抗制御付き 50 kΩ • プルダウン抵抗制御付き 50 kΩ • CMOS 入力 • schmitt 入力 • TTL 入力 • Automotive 入力

分類	回路	概要
E		• アナログ入力付き、汎用入出力ポート • 出力 1 mA, 2 mA, 30 mA (SMC 用大電流) • プルアップ抵抗制御付き 50 kΩ • プルダウン抵抗制御付き 50 kΩ • CMOS 入力 • schmitt 入力 • TTL 入力 • Automotive 入力
F1		• schmitt 入力 • プルアップ抵抗付き 50 kΩ (5 V cont)
F2		• schmitt 入力 • プルダウン抵抗付き 50 kΩ (5 V cont)
F3		• schmitt 入力 • Automotive 入力 • プルダウン抵抗付き 50 kΩ (5 V cont)

分類	回路	概要
G		• オープンドレイン入出力 • 出力 25 mA (NOD) • TTL 入力
J		Automotive 入力
K		• アナログ入力付き、汎用入出力ポート • 出力 1 mA, 2 mA, 3 mA (I^2C) • プルアップ抵抗制御付き 50 kΩ • プルダウン抵抗制御付き 50 kΩ • CMOS 入力 • schmitt 入力 • TTL 入力 • Automotive 入力
L		メイン発振入出力
N		サブ発振入出力

分類	回路	概要
O		• 3.3 V 汎用入出力ポート • 出力 2 mA, 5 mA, 10 mA, 20 mA • プルアップ抵抗制御付き 33 kΩ • プルダウン抵抗制御付き 33 kΩ • schmitt 入力 • TTL 入力
P		• モード I/O • schmitt 入力
S		アナログ入力 (3 V)
T		アナログ出力 (3 V)
U		• TDI/TMS/TCK(JTAG) • CMOS 入力 • プルアップ抵抗付き 50 kΩ (1.2 V cont)

分類	回路	概要
V		• TRST(JTAG) • CMOS 入力 • プルアップ抵抗付き 50 kΩ (1.2 V cont)
W		• TDO(JTAG)(Boundary Scan Test モード時) • ハイインピーダンス状態(Boundary Scan Test モード以外) • 5 mA 出力

4. 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件 (回路条件, 環境条件など)によっても大きく左右されます。
以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

4.1 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

■ 絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧, 電流, 温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

■ 推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目, 使用条件, 論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

■ 端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

1. 過電圧・過電流の防止

   各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。

2. 出力端子の保護

   出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。

3. 未使用入力端子の処理

   インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

■ ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNPN 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

1. 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ, サージ等にも注意してください。
2. 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

管理番号: DS00-00004-1

■ 安全等の規制と規格の遵守

世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。

■ フェイル・セーフ設計

半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故, 火災事故, 社会的な損害を生じさせないよう、お客様は、装置の冗長設計, 延焼対策設計, 過電流防止設計, 誤動作防止設計などの安全設計をお願いします。

■ 用途に関する注意

本資料に記載された製品は、通常の産業用, 一般事務用, パーソナル用, 家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途(原子力施設における核反応制御, 航空機自動飛行制御,航空交通管制, 大量輸送システムにおける運行制御, 生命維持のための医療機器, 兵器システムにおけるミサイル発射制御をいう), ならびに極めて高い信頼性が要求される用途(海底中継器, 宇宙衛星をいう)に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

4.2 パッケージ実装上の注意事項

パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は,当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

■ リード挿入形

リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。

プリント板へ直接はんだ付けする場合は、プリント板のスルーホールにリード挿入後、噴流はんだによるフローはんだ方法 (ウェーブソルダリング法) が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。

ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。

■ 表面実装形

表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形し易い性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。

当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。

■ 鉛フリーパッケージ

BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意願います。

■ 半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

1. 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。
2. 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70 %RH 以下, 温度 5°C～30°C で保管をお願いします。
   ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。
3. 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を用い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。
4. 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

■ ベーキングについて

吸湿したパッケージはベーキング (加熱乾燥) を実施することにより除湿することが可能です。ベーキングは、当社の推奨する条件で実施してください。

条件：125°C /24 時間

■ 静電気

1. 半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。
2. 作業環境の相対湿度は 40 % ～ 70 %RH にしてください。除電装置 (イオン発生装置) の使用なども必要に応じて検討してください。
3. 使用するコンベア, 半田槽, 半田ゴテ, および周辺付帯設備は大地に接地してください。人体の帯電防止のため、指輪または腕輪などから高抵抗 (1 MΩ 程度) で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。
4. 治具, 計器類は, 接地または帯電防止化を実施してください。
5. 組立完了基板の収納時、発泡スチロールなどの帯電し易い材料の使用は避けてください。

4.3 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

1. 湿度環境

   高湿度環境下での長期の使用は、デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。

2. 静電気放電

   半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。
   このような場合、帯電の防止または放電の防止の処置をお願いします。

3. 腐食性ガス, 塵埃, 油

   腐食性ガス雰囲気中や、塵埃, 油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。

4. 放射線・宇宙線

   一般のデバイスは、設計上, 放射線, 宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。

5. 発煙・発火

   樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

   その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

5. デバイス取扱い上の注意

ラッチアップ防止および端子処理について説明します。

■ ラッチアップ防止のために

CMOS IC では入力端子や出力端子に VCC より高い電圧や VSS より低い電圧を印加した場合または VCC～VSS 間に定格を超える電圧を印加した場合に、ラッチアップ現象を生じることがあります。ラッチアップが生じると電源電流が激増し、素子の熱破壊に至ることがありますので使用に際しては最大定格を超えることのないよう十分に注意してください。

また、アナログ系の電源, 高電流出力バッファ端子用電源投入時、および切断時においてもアナログ電源(AVCC5, AVRH5), NTSC 電源(AVCC3, AVR3)とアナログ入力および高電流出力バッファ端子用電源は、デジタル電源(VCC5 または VCC3)を超えないように注意してください。

マイコン部の電源投入の順序は、デジタル電源(VCC5), アナログ電源(AVCC5, AVRH5), 高電流出力バッファ端子用電源(DVCC)を同時に投入するか、デジタル電源(VCC5)を投入後、アナログ電源(AVCC5, AVRH5)および高電流出力バッファ端子用電源(DVCC)を投入してください。

GDC 部の電源も同様にデジタル電源(VCC3), NTSC 用アナログ電源(AVCC3)を同時に投入するか、デジタル電源(VCC3)を投入後、NTSC 用アナログ電源(AVCC3)を投入してください。

■ 未使用端子の処理について

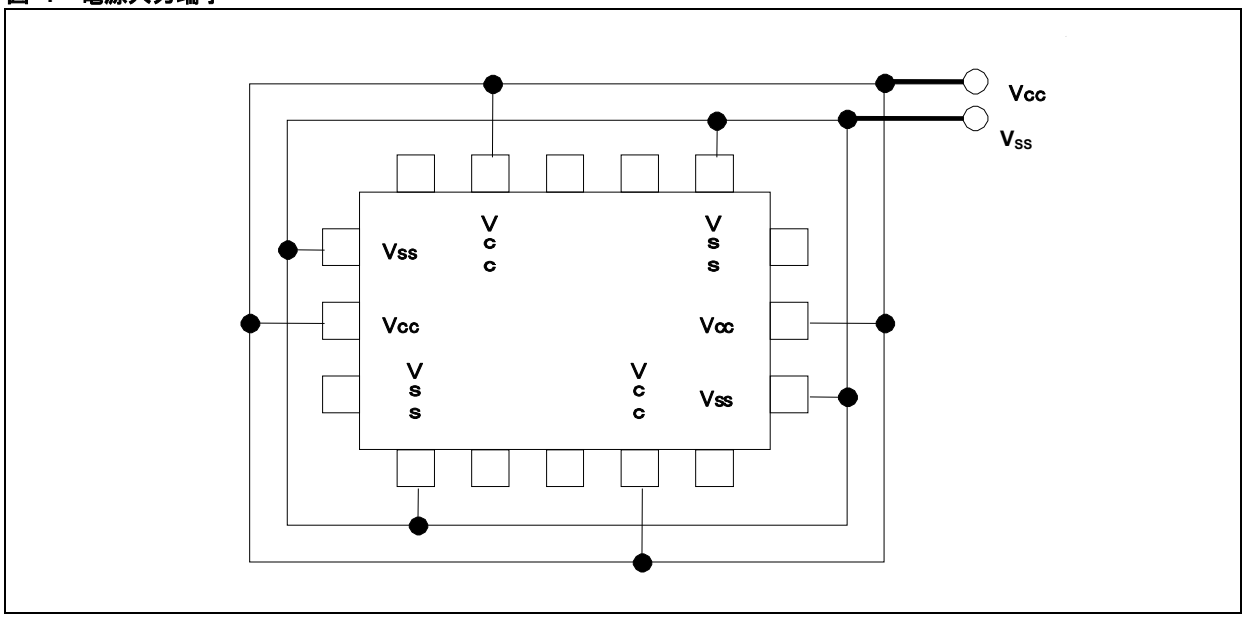
使用していない入力端子を開放のままにしておくと、誤動作およびラッチアップによる永久破壊の原因になることがありますので、2kΩ以上の抵抗を介して、プルアップまたはプルダウンなどの処置をしてください。

また、使用していない入出力端子がある場合は、出力状態に設定して解放とするか、入力状態に設定して入力端子と同じ処理をしてください。

■ 電源端子について

VCC・VSS が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するためにデバイス内部で同電位にするべきものどうしを接続してありますが、不要輻射の低減・グランドレベルの上昇によるストローブ信号の誤動作の防止・総出力電流規格の遵守などのため、必ずそれらすべてを外部で電源およびグランドに接続してください。図 1 に示すように、すべての Vss 電源端子も同様に扱ってください。複数の Vcc または Vss システムがある場合、デバイスは保証された動作範囲内でも正しく動作しません。

図 1 電源入力端子



また、電源供給源から低インピーダンスで本デバイスの VCC, VSS に接続するような配慮をお願いいたします。

本デバイスの近くで、VCC と VSS の間に C 端子のコンデンサより値の大きなセラミックコンデンサをバイパスコンデンサとして接続することを推奨いたします。

BGA パッケージ品の VCC と VSS ボール端子は最内周に配置されています。これらの端子近傍にバイパスコンデンサを接続する場合は、システムボード上 BGA が配置される面と反対の面にバイパスコンデンサを実装することを推奨します。

■ 水晶発振回路について

X0, X1 端子へのノイズは誤動作の原因となります。X0 と X1 および水晶発振子(あるいはセラミック発振子)さらにグランドへのバイパスコンデンサはデバイスの直近に配置するようにプリント板を設計してください。

X0, X1 端子の周りをグランドで囲むようなプリント板アートワークを推奨いたします。

■ モード端子 (MD2,MD1,MD0) について

モード端子(MD2,MD1,MD0)は、VCC または VSS に直接つないで使用してください。ノイズによって誤ってテストモードに入ってしまうことを防ぐために、プリント板上の各モード端子と VCC または VSS 間のパターン長を短くし、低インピーダンスで接続するようにしてください。

■ 電源投入時について

内部に内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上り時間は 50µs(0.2V～2.7V の間)以上を確保してください。

■ PLL クロック動作中の注意について

PLL クロックを選択しているときに発振子が外れたり、あるいは入力が停止したりした場合、PLL 内部の自励発振回路の自走周波数で動作を継続し続ける場合があります。この動作は保証範囲外の動作です。

■ A/D コンバータの電源端子処理

A/D コンバータを使用しない場合においても AVCC5=AVRH5=VCC5, AVSS5/AVRL5=VSS となるよう接続してください。

また、NTSC 用 AD コンバータの電源も同様に AVCC3=VCC3, AVSS3=VSS となるよう接続してください。このとき、VIN/REFOUT は open にしてください。

■ 外部クロック使用時の注意について

外部クロックは非対応です。

外部ダイレクトクロック入力はメインクロック，サブクロックとも使用できません。

■ A/D コンバータの電源アナログ入力の投入順序

A/D コンバータの電源($AV_{CC}5$, AVRH5, AVRL5)およびアナログ入力(AN0～AN31)の印加は、必ずデジタル電源($V_{CC}5$)の投入後に行ってください。また、電源切断時は A/D コンバータの電源およびアナログ入力切断の後で、デジタル電源($V_{CC}5$)の切断を行ってください。その際、AVRH5 は AVCC5 を超えないように投入、切断を行ってください。アナログ入力と兼用している端子を入力ポートとして使用する場合においても、入力電圧は $AV_{CC}5$ を超えないようにしてください(アナログ電源とデジタル電源を同時に投入・切断をすることは問題ありません)。

NTSC 用 A/D コンバータの電源(AVCC3)および NTSC 入力(VIN, AVR)についても同様で、必ずデジタル電源(VCC3)の投入後に行ってください。また、電源切断時は A/D コンバータの電源およびアナログ入力切断の後で、デジタル電源(VCC3)の切断を行ってください。

■ 高電流出力バッファ端子用電源(DVcc, DVss)の取扱い

高電流出力バッファ端子用電源(DV_{CC}, DV_{SS})の印加は、必ずデジタル電源(V_{CC})の投入後に行ってください。また、電源切断時は高電流出力バッファ端子用電源切断の後で、デジタル電源(V_{CC})の切断を行ってください。

高電流出力バッファ端子を汎用ポートとして使用する場合も、高電流出力バッファ端子用電源(DV_{CC}, DV_{SS})の印加を行ってください (高電流出力バッファ端子用電源とデジタル電源を同時に投入・切断をすることは問題ありません)。

■ C 端子の処理について

本デバイスは降圧回路を内蔵します。C 端子にはデバイス内部安定化のため、必ずコンデンサを接続してください。規格値については、最新データシートの「推奨動作条件」を参照してください。

■ 兼用ポートの機能切換え

ポートと兼用端子の切換えは、PFR (ポートファンクションレジスタ)で行います。

■ 低消費電力モード

スリープモード・時計モード・ストップモードまたは時計モード(電源遮断)・ストップモード(電源遮断)に入れる場合は、ハードウェアマニュアルの「消費電力制御」の、「スリープモード・時計モード・ストップモードの起動」または「時計モード(電源遮断)・ストップモード(電源遮断)の起動」で説明している手順を実行してください。

また、GDC 部はマイコン部とは独立に電源遮断を行います。

モニタデバッガを使用する場合は、以下のことを行わないでください。

- 低消費電力移行プログラムに対する、ブレークポイントの設定
- 低消費電力移行プログラムに対する、ステップ実行

■ ステータスフラグを含むレジスタに書込みを行う場合の注意

ステータスフラグ(特に割込み要求フラグなど)を含むレジスタに機能の制御のために書込みを行う場合には、ステータスフラグを誤ってクリアしないように配慮することが大切です。

つまり、書込み時には、ステータスビットに対してフラグをクリアしないよう設定した上で、制御ビットを希望した値に設定してください。

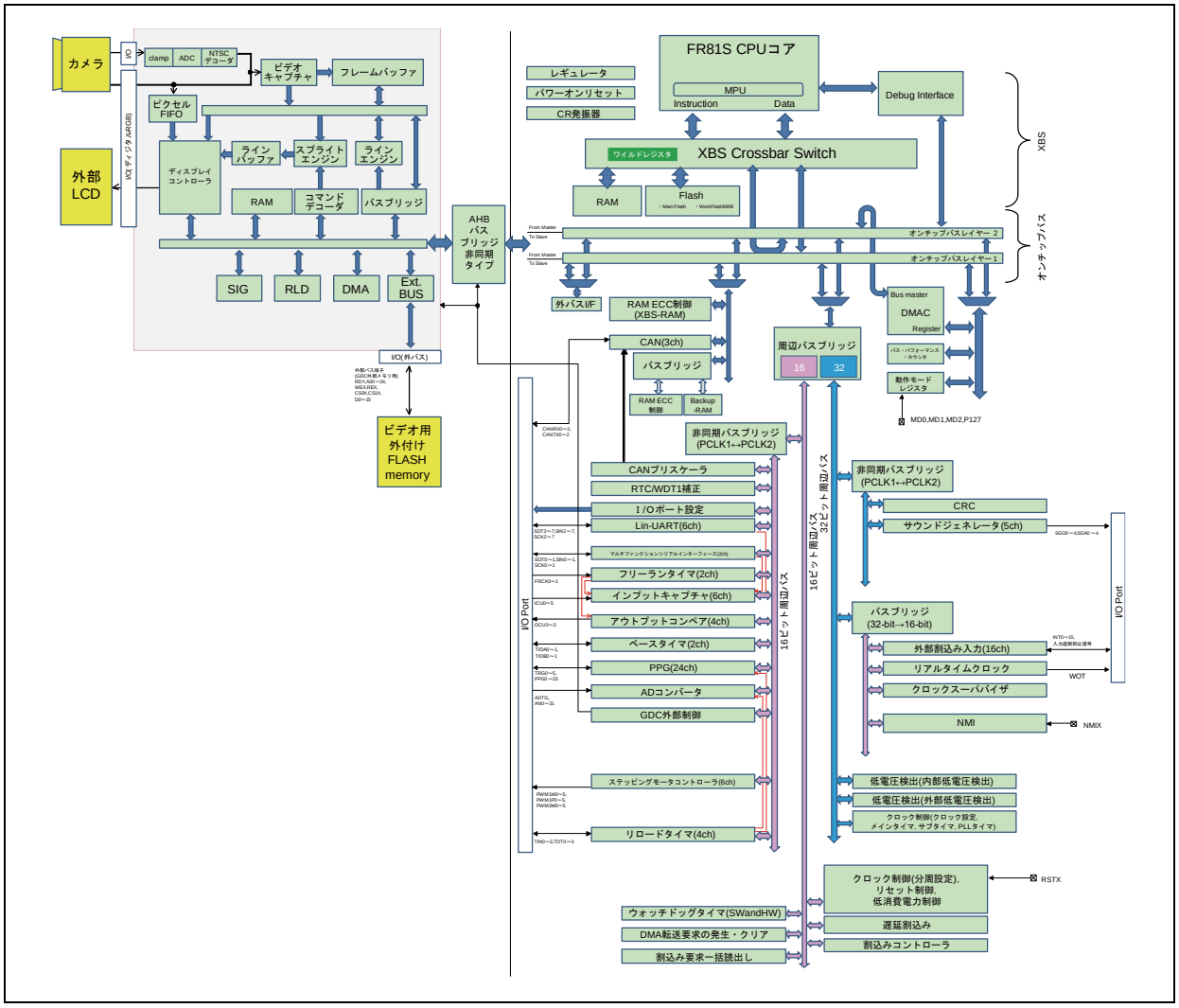
特に複数ビットで構成している制御ビットの場合、ビット命令が使えないため(ビット命令は 1 ビットアクセスのみ)、バイト/ハーフワード/ワードアクセスによって、同時に制御ビットとステータスフラグへの書込みを行うことになります。しかし、このときに目的以外のビット(この場合ステータスフラグのビット)を誤ってクリアしないよう注意してください。

<注意事項>

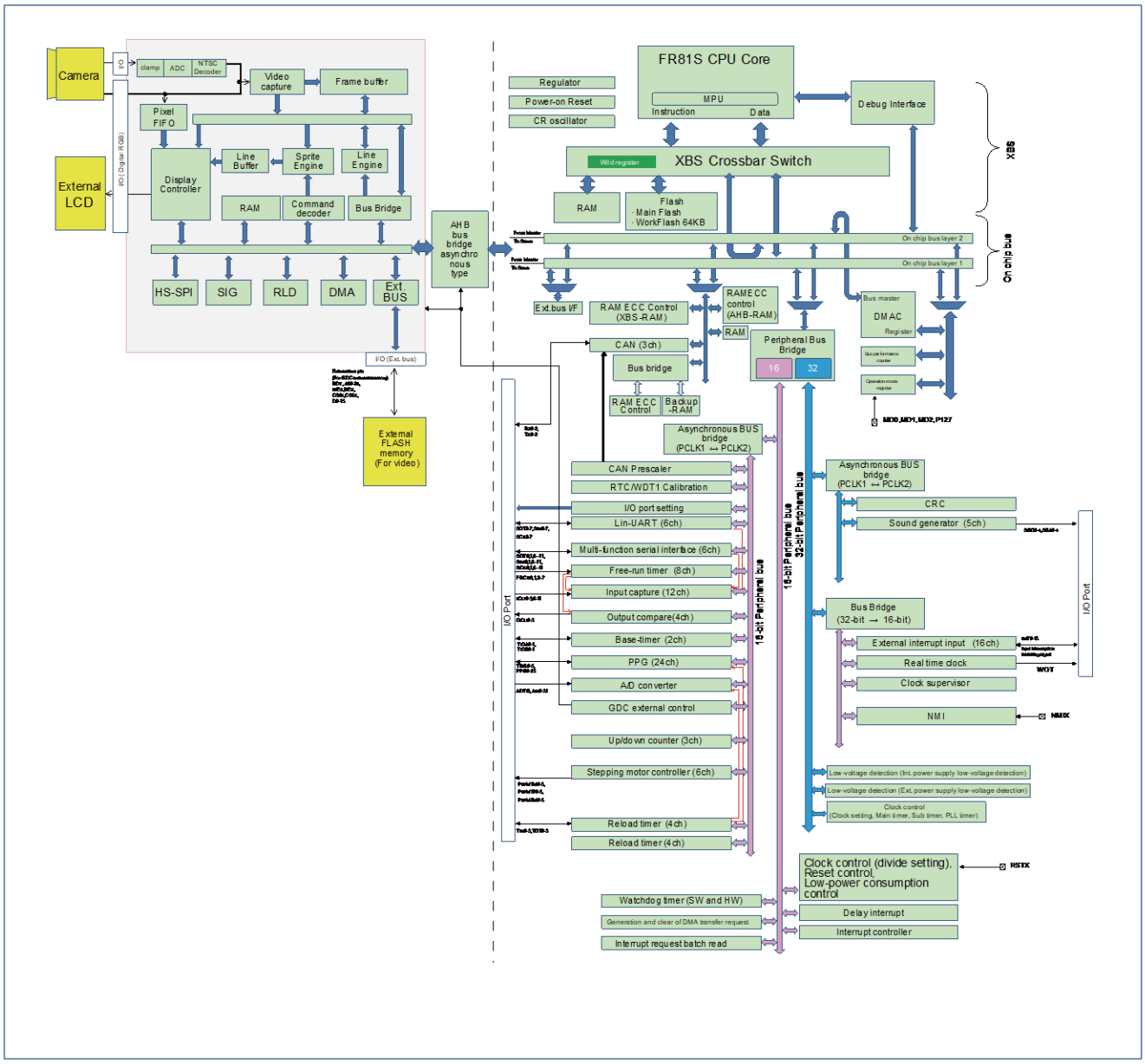
- *RMW をサポートしているレジスタに対して、ビット命令は、この点を配慮していますので、注意の必要はありません。RMW をサポートしていないレジスタに対してビット命令を使用する場合には、注意が必要です。*

6. ブロックダイヤグラム

■ CY91F591/592/594/596/597/599

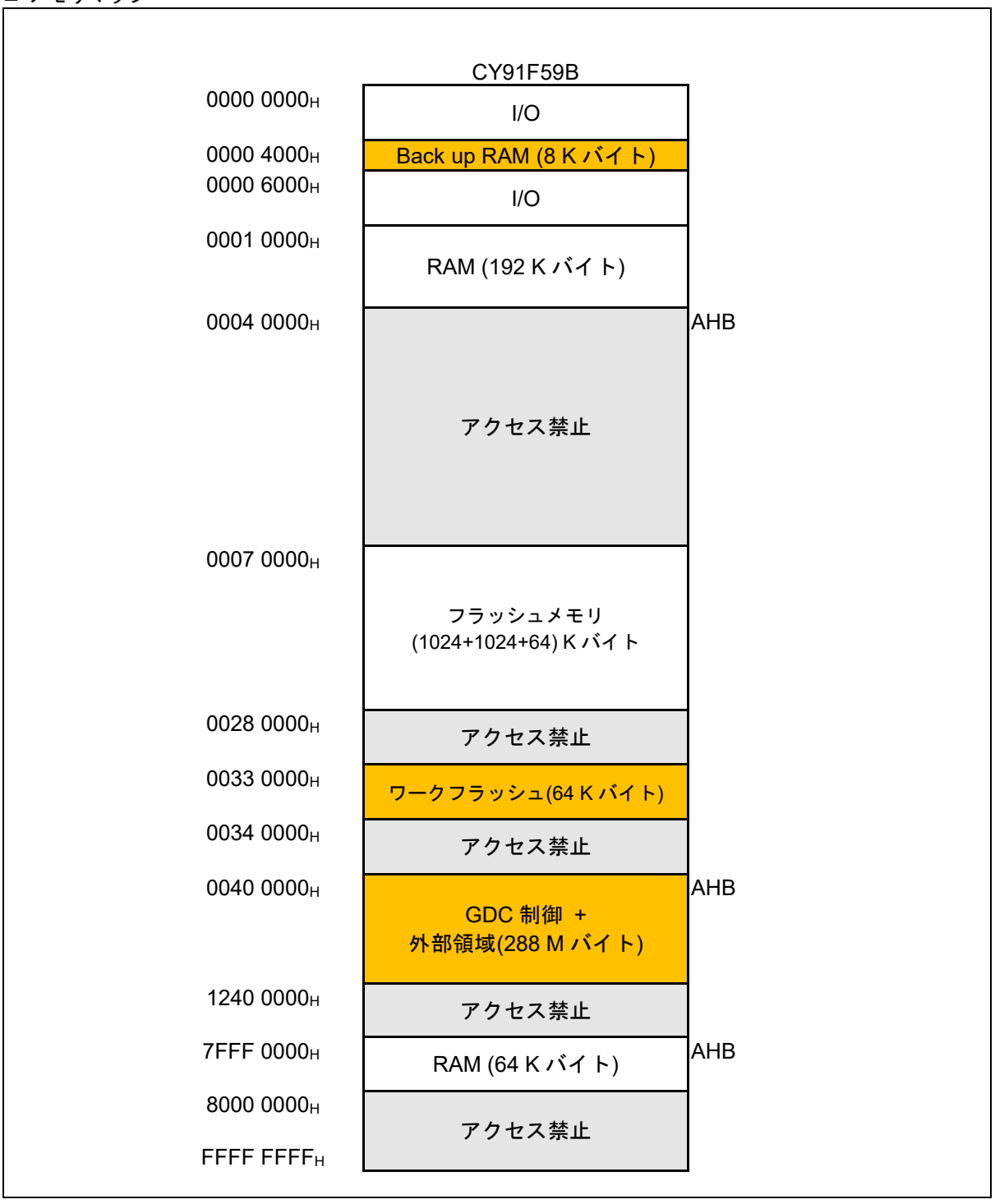


■ CY91F59A/59B

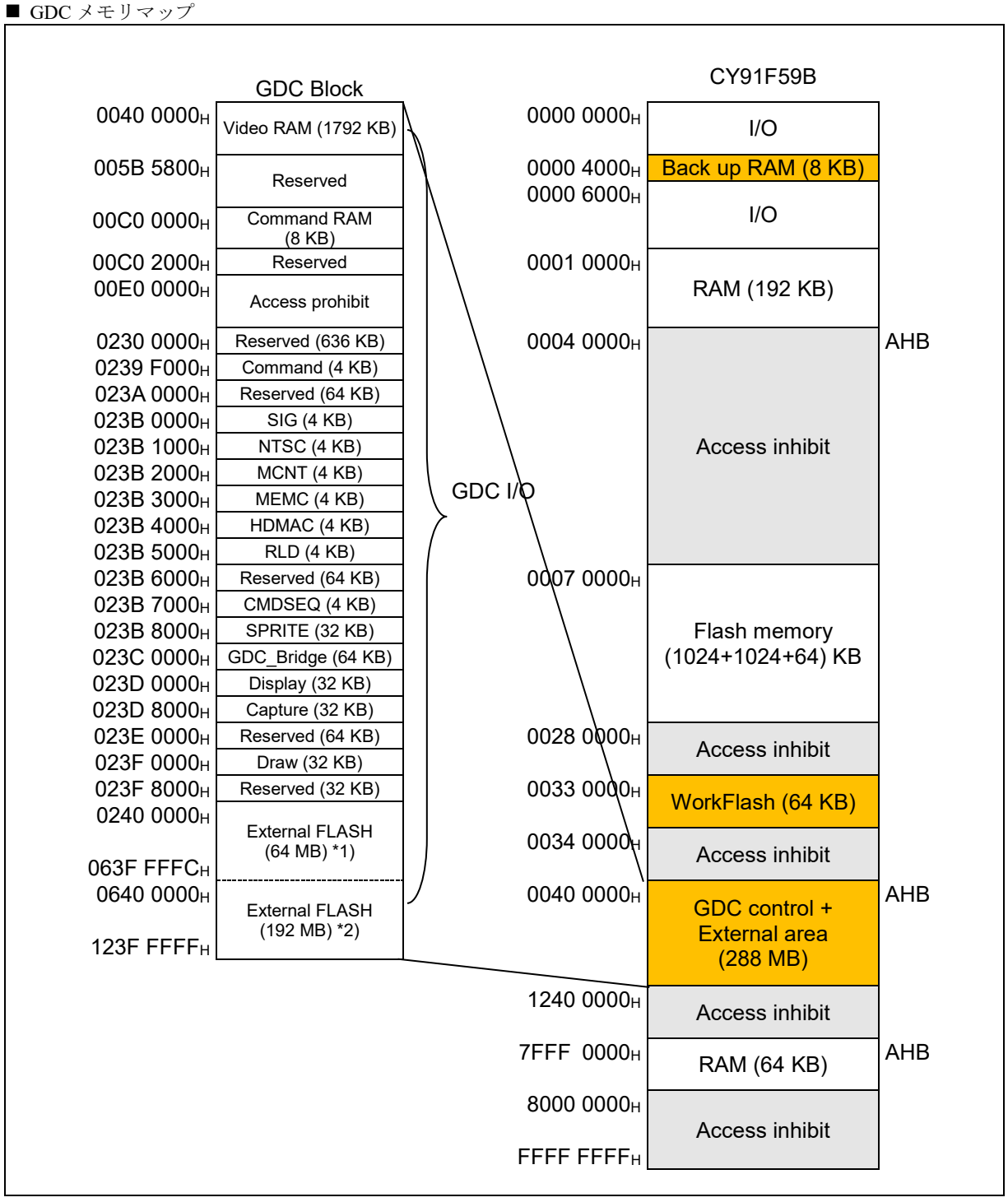


7. メモリマップ

■ メモリマップ



■ GDC メモリマップ



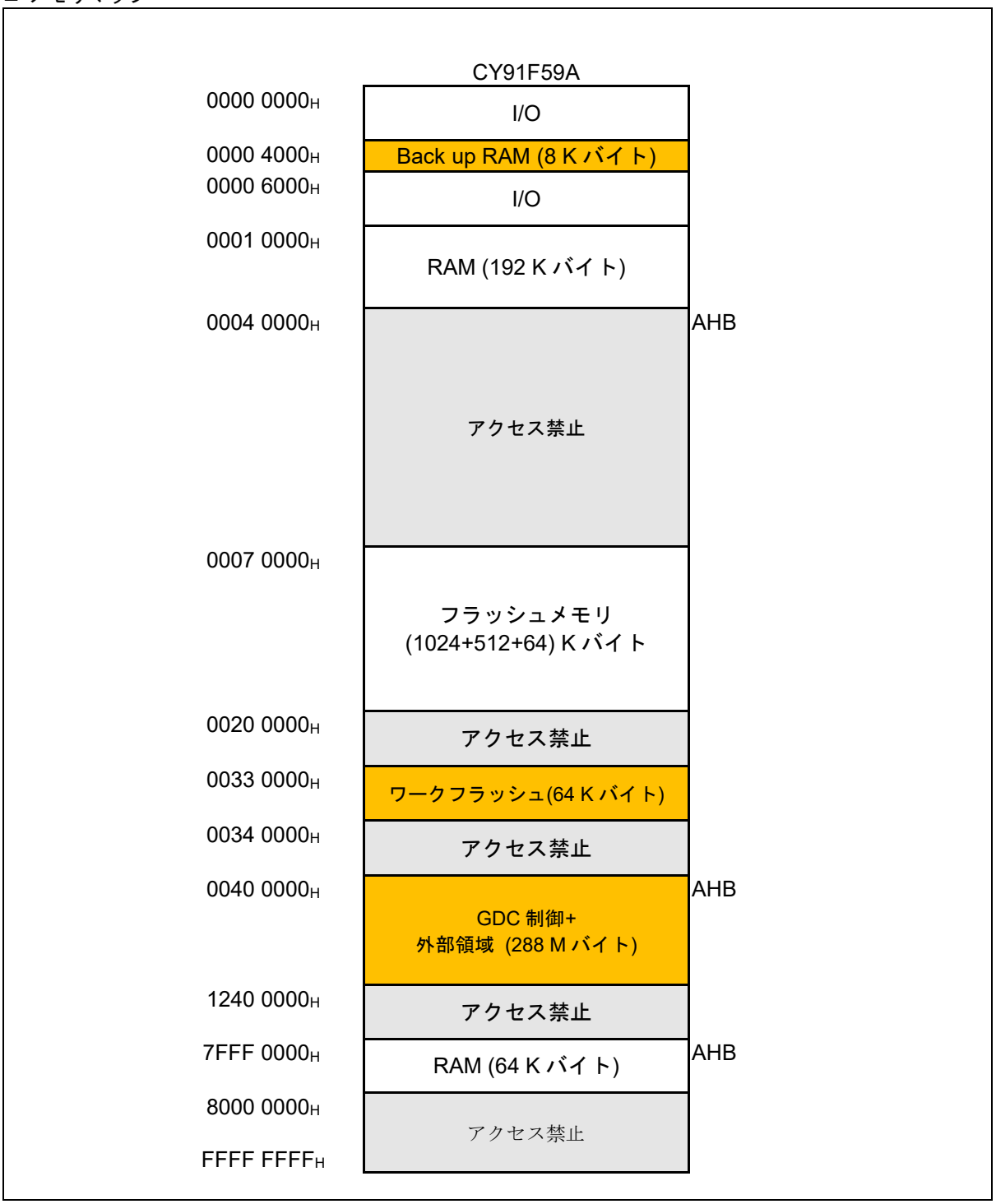
<注意事項>

− GDC 領域はリトルエンディアンでマッピングされています。

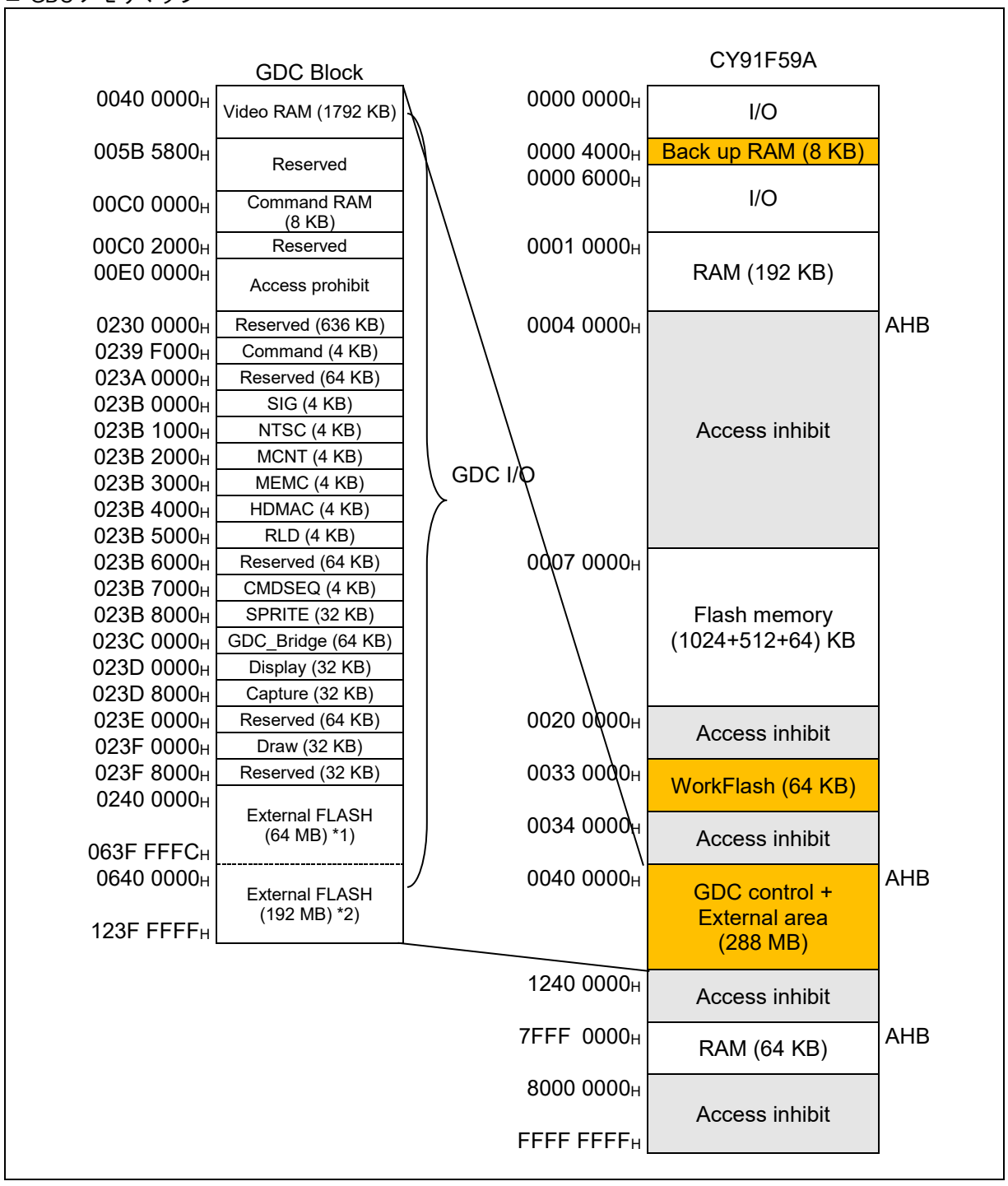
*1) 外部フラッシュメモリ用パラレルインタフェースは 64 MB 空間をサポートします。(0240_0000H から 063F_FFFCH)

*2) 外部フラッシュメモリ用 HS-SPI は更に 192 MB 空間をサポートします。(0640_0000H から 123F_FFFFH)
HS-SPI は全 256 MB 空間をサポートします。(0240_0000H から 123F_FFFFH)

■ メモリマップ


CY91F59A
0000 0000H
I/O
0000 4000H
Back up RAM (8 K バイト)
0000 6000H
I/O
0001 0000H
RAM (192 K バイト)
0004 0000H
AHB
アクセス禁止
0007 0000H
フラッシュメモリ
(1024+512+64) K バイト
0020 0000H
アクセス禁止
0033 0000H
ワークフラッシュ(64 K バイト)
0034 0000H
アクセス禁止
0040 0000H
AHB
GDC 制御+
外部領域 (288 M バイト)
1240 0000H
アクセス禁止
7FFF 0000H
AHB
RAM (64 K バイト)
8000 0000H
アクセス禁止
FFFF FFFFH

■ GDC メモリマップ



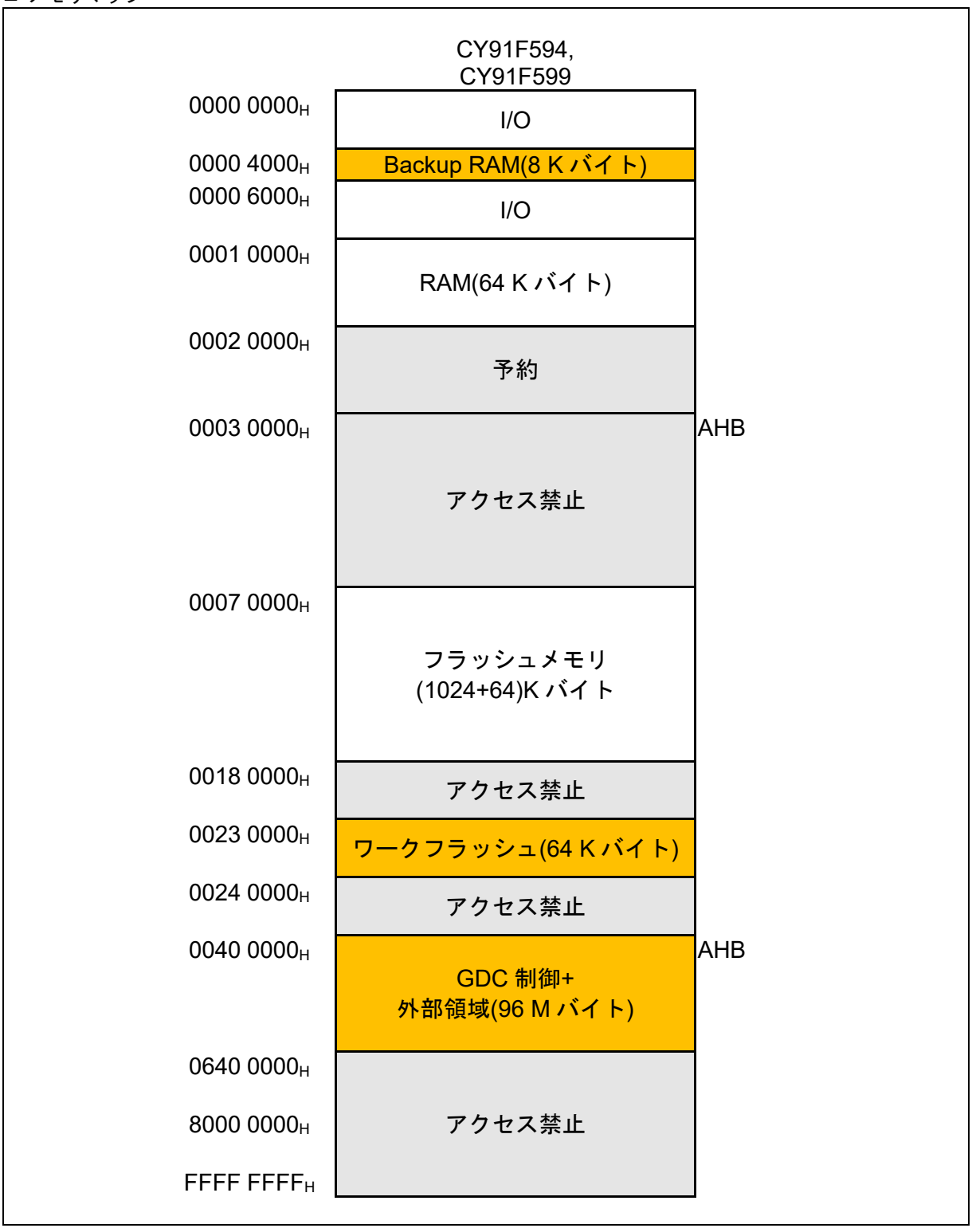
<注意事項>

− GDC 領域はリトルエンディアンでマッピングされています。

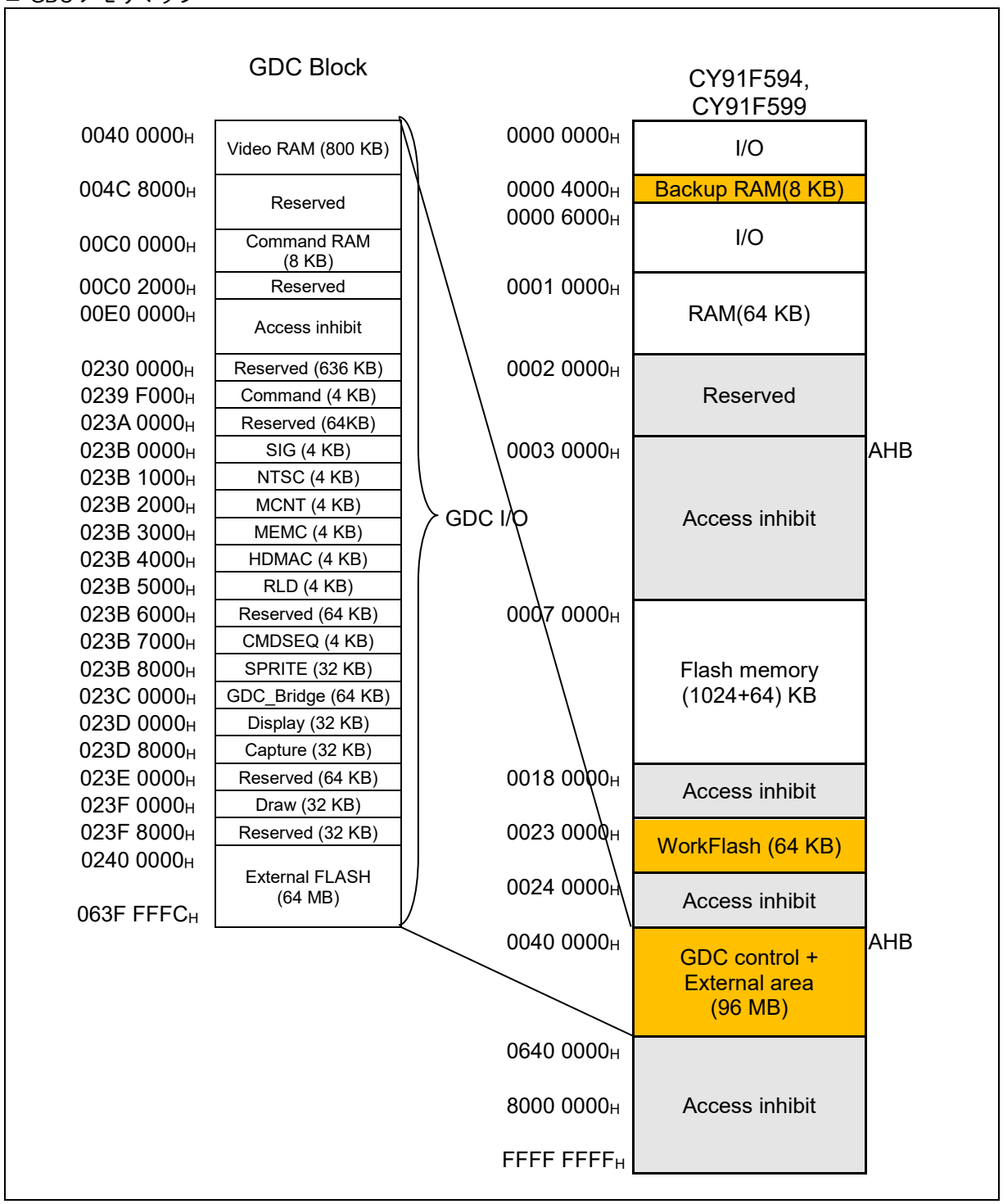
*1) 外部フラッシュメモリ用パラレルインタフェースは 64 MB 空間をサポートします。 (0240_0000H から 063F_FFFCH)

*2) 外部フラッシュメモリ用 HS-SPI は更に 192 MB 空間をサポートします。 (0640_0000H から 123F_FFFFH)
HS-SPI は全 256 MB 空間をサポートします。 (0240_0000H から 123F_FFFFH)

■ メモリマップ


CY91F594,
CY91F599
0000 0000H
I/O
0000 4000H
Backup RAM(8 K バイト)
0000 6000H
I/O
0001 0000H
RAM(64 K バイト)
0002 0000H
予約
0003 0000H
AHB
アクセス禁止
0007 0000H
フラッシュメモリ
(1024+64)K バイト
0018 0000H
アクセス禁止
0023 0000H
ワークフラッシュ(64 K バイト)
0024 0000H
アクセス禁止
0040 0000H
AHB
GDC 制御+
外部領域(96 M バイト)
0640 0000H
アクセス禁止
8000 0000H
FFFF FFFFH

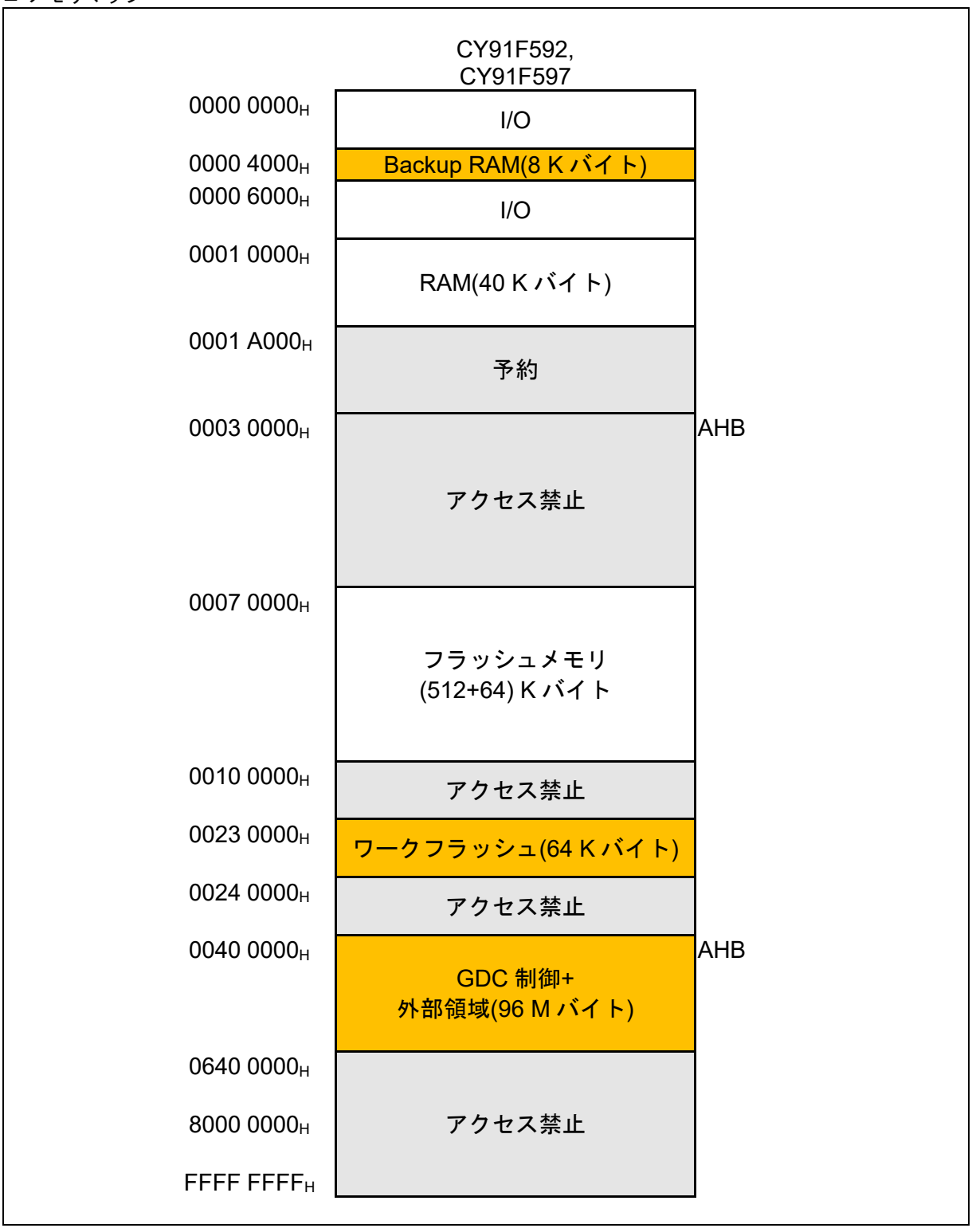
■ GDC メモリマップ



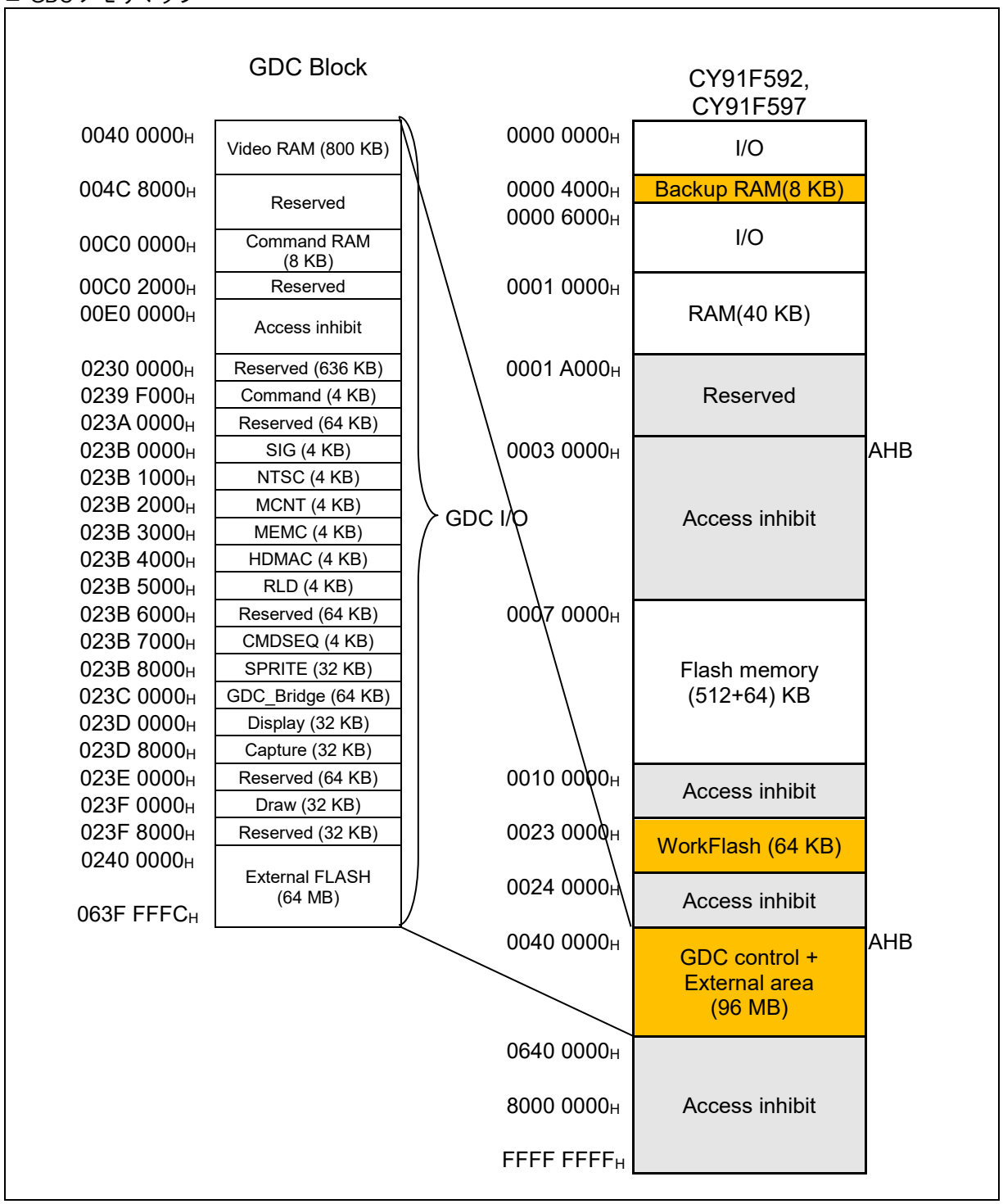
<注意事項>

- *GDC 領域はリトルエンディアンでマッピングされています。*

■ メモリマップ


CY91F592,
CY91F597
0000 0000H
I/O
0000 4000H
Backup RAM(8 K バイト)
0000 6000H
I/O
0001 0000H
RAM(40 K バイト)
0001 A000H
予約
0003 0000H
AHB
アクセス禁止
0007 0000H
フラッシュメモリ
(512+64) K バイト
0010 0000H
アクセス禁止
0023 0000H
ワークフラッシュ(64 K バイト)
0024 0000H
アクセス禁止
0040 0000H
AHB
GDC 制御+
外部領域(96 M バイト)
0640 0000H
8000 0000H
アクセス禁止
FFFF FFFFH

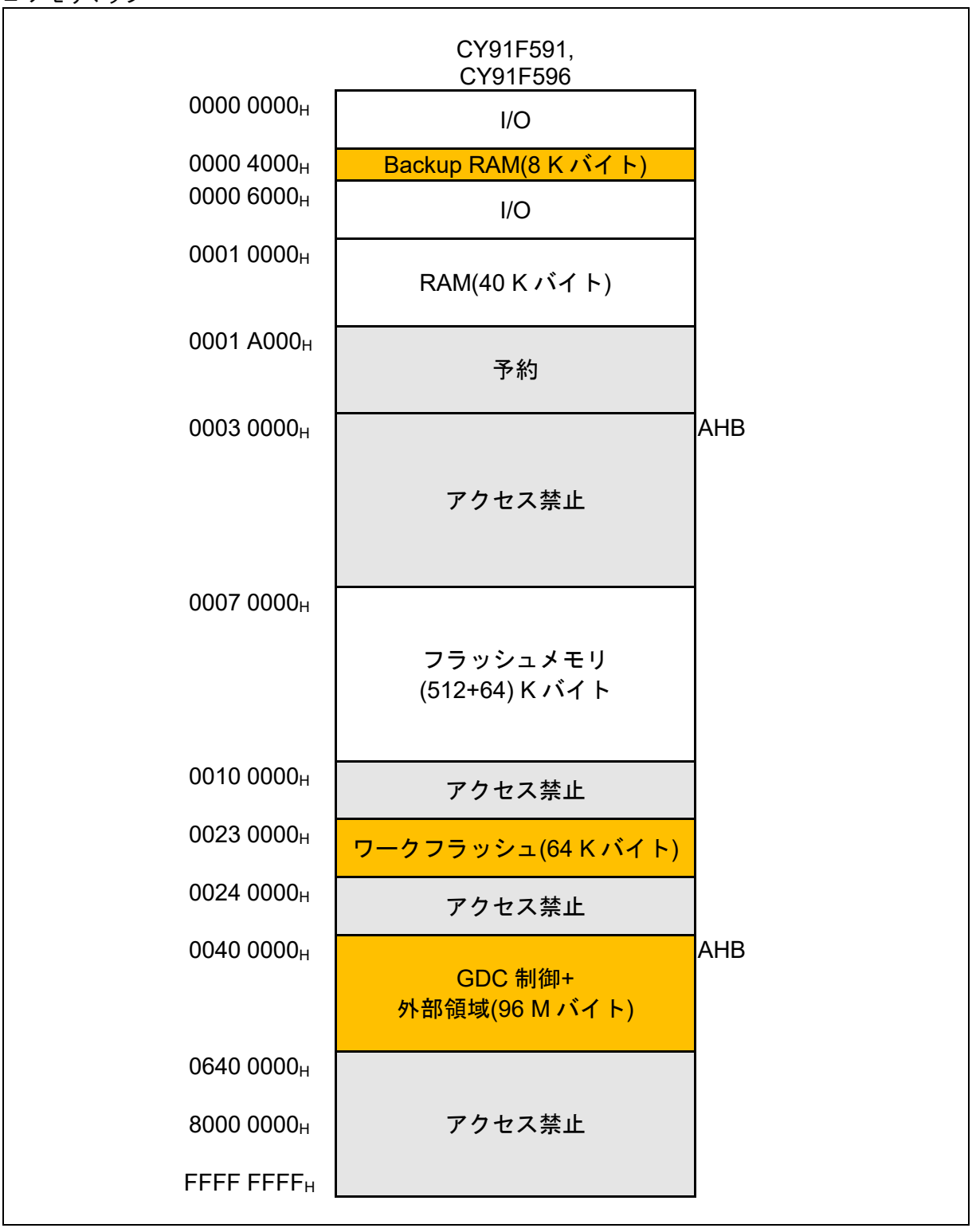
■ GDC メモリマップ



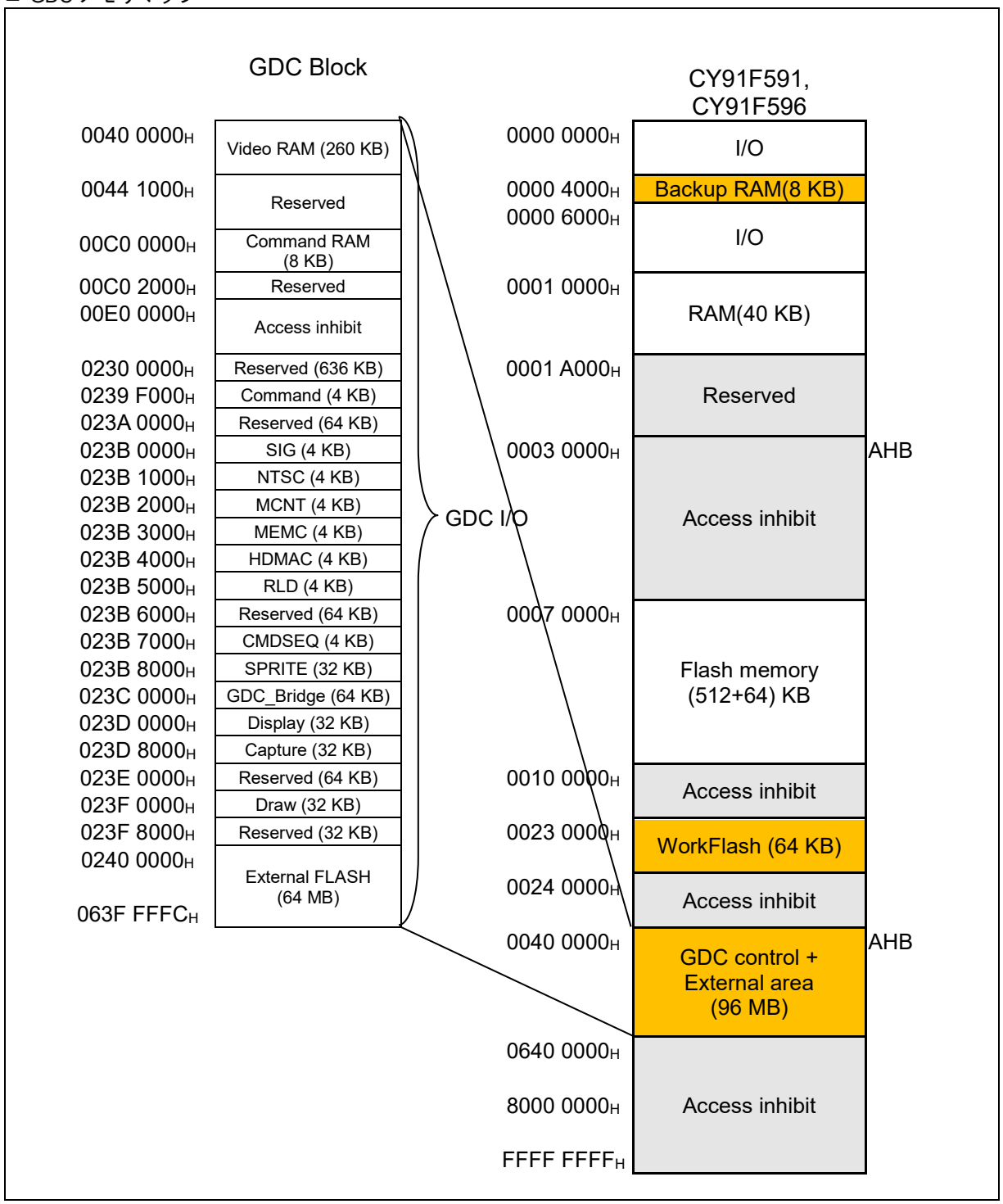
<注意事項>

- *GDC 領域はリトルエンディアンでマッピングされています。*

■ メモリマップ


CY91F591,
CY91F596
0000 0000H
I/O
0000 4000H
Backup RAM(8 K バイト)
0000 6000H
I/O
0001 0000H
RAM(40 K バイト)
0001 A000H
予約
0003 0000H
AHB
アクセス禁止
0007 0000H
フラッシュメモリ
(512+64) K バイト
0010 0000H
アクセス禁止
0023 0000H
ワークフラッシュ(64 K バイト)
0024 0000H
アクセス禁止
0040 0000H
AHB
GDC 制御+
外部領域(96 M バイト)
0640 0000H
アクセス禁止
8000 0000H
FFFF FFFFH

■ GDC メモリマップ



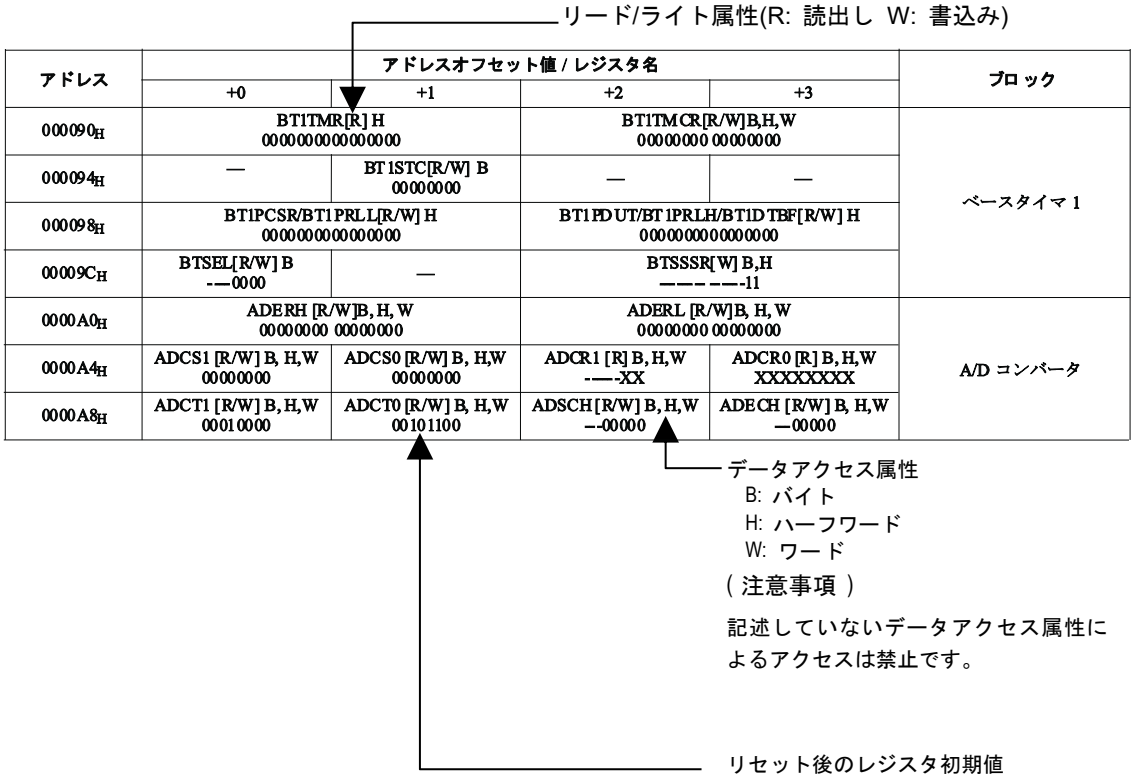
<注意事項>

- *GDC 領域はリトルエンディアンでマッピングされています。*

8. I/O マップ

メモリ空間と周辺機能の各レジスタの対応を示します。

■ I/O マップの見方



アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000090_H	BT1TMR[R] H 0000000000000000		BT1TMCR[R/W]B,H,W 00000000 00000000		ベースタイマ 1
000094_H	—	BT1STC[R/W] B 00000000	—	—	
000098_H	BT1PCSR/BT1PRLL[R/W] H 0000000000000000		BT1PDUT/BT1PRLH/BT1DTBF[R/W] H 0000000000000000		
$00009C_H$	BTSEL[R/W] B --0000	—	BTSSSR[W] B,H -------11		
$0000A0_H$	ADERH [R/W]B, H, W 00000000 00000000		ADERL [R/W]B, H, W 00000000 00000000		A/D コンバータ
$0000A4_H$	ADCS1 [R/W] B, H,W 00000000	ADCS0 [R/W] B, H,W 00000000	ADCR1 [R] B, H,W ----XX	ADCR0 [R] B, H,W XXXXXXXX	
$0000A8_H$	ADCT1 [R/W] B, H,W 00010000	ADCT0 [R/W] B, H,W 00101100	ADSCH [R/W] B, H,W --00000	ADECH [R/W] B, H,W -00000	

リセット後のレジスタ初期値の表記の意味を以下に示します。

"1": 初期値"1"
"0": 初期値"0"
"X": 初期値不定
"-": 予約ビット/未定義ビット
"*": 設定により初期値が"0"または"1"に変化

<注意事項>

- *記載のないアドレスへのアクセスは禁止です。*

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000000_H	PDR00[R/W] B,H,W XXXXXXXX	PDR01[R/W] B,H,W XXXXXXXX	PDR02[R/W] B,H,W XXXXXXXX	PDR03[R/W] B,H,W XXXXXXXX	ポートデータレジスタ
000004_H	PDR04[R/W] B,H,W XXXXXXXX	PDR05[R/W] B,H,W XXXXXXXX	PDR06[R/W] B,H,W XXXXXXXX	PDR07[R/W] B,H,W XXXXXXXX	
000008_H	PDR08[R/W] B,H,W XXXXXXXX	PDR09[R/W] B,H,W XXXXXXXX	PDR10[R/W] B,H,W XXXXXXXX	PDR11[R/W] B,H,W XXXXXXXX	
$00000C_H$	PDR12[R/W] B,H,W XXXXXXXX	PDR13[R/W] B,H,W XX-XXXXX	—	—	
000010_H	PDRA[R/W] B,H,W XXXXXX--	PDRB[R/W] B,H,W XXXXXX--	PDRC[R/W] B,H,W XXXXXX--	PDRD[R/W] B,H,W XXXXXX--	
000014_H	PDRE[R/W] B,H,W XXXXXX--	PDRF[R/W] B,H,W XXXXXX--	PDRG[R/W] B,H,W XXXXXXXX	PDRH[R/W] B,H,W ----X---	
000018_H ～ 000028_H	—	—	—	—	予約
$00002C_H$ ～ 000030_H	—	—	—	—	予約
000034_H ～ 000038_H	—	—	—	—	予約
$00003C_H$	WDTCR0[R/W] B,H,W -0--0000	WDTCPR0[W] B,H,W 00000000	WDTCR1[R] B,H,W ----0110	WDTCPR1[W] B,H,W 00000000	ウォッチドッグタイマ【S】
000040_H	—	—	—	—	予約
000044_H	DICR [R/W] B XXXXXXX0	—	—	—	遅延割込み
000048_H ～ $00005C_H$	—	—	—	—	予約
000060_H	TMRLRA0 [R/W] H XXXXXXXX XXXXXXXX		TMR0 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 0
000064_H	TMRLRB0 [R/W] H XXXXXXXX XXXXXXXX		TMCSR0 [R/W] B, H,W 00000000 0-000000		
000068_H ～ $00007C_H$	—	—	—	—	予約
000080_H	BT0TMR[R] H 00000000 00000000		BT0TMCR[R/W]H -0000000 00000000		ベースタイマ 0
000084_H	—	BT0STC[R/W] B 0000-000	—	—	
000088_H	BT0PCSR/BT0PRLL[R/W] H XXXXXXXX XXXXXXXX		BT0PDUT/BT0PRLH/BT0DTBF[R/W] H XXXXXXXX XXXXXXXX		
$00008C_H$	—	—	—	—	ベースタイマ 0

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000090_H	BT1TMR[R] H 00000000 00000000		BT1TMCR[R/W]H -0000000 00000000		ベースタイマ 1
000094_H	—	BT1STC[R/W] B 0000-000	—	—	
000098_H	BT1PCSR/BT1PRLL[R/W] H 00000000 00000000		BT1PDUT/BT1PRLH/BT1DTBF[R/W] H 00000000 00000000		
$00009C_H$	BTSEL01[R/W] B ----0000	—	BTSSSR[W] B,H -------- ------11		ベースタイマ 0,1
$0000A0_H$	ADERH [R/W]B, H, W 00000000 00000000		ADERL [R/W]B, H, W 00000000 00000000		A/D コンバータ
$0000A4_H$	ADCS1 [R/W] B, H,W 0000000-	ADCS0 [R/W] B, H,W 00000000	ADCR1 [R] B, H,W ------XX	ADCR0 [R] B, H,W XXXXXXXX	
$0000A8_H$	ADCT1 [R/W] B, H,W 00010000	ADCT0 [R/W] B, H,W 00101100	ADSCH [R/W] B, H,W ---00000	ADECH [R/W] B, H,W ---00000	
$0000AC_H$	—	—	—	—	予約
$0000B0_H$	SCR0/(IBCR0) [R/W] B,H,W 0--00000	SMR0 [R/W] B,H,W 000-0000	SSR0 [R/W] B,H,W 0-000011	ESCR0/(IBSR0) [R/W] B,H,W -0000000	Multi-function serial 0 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 *2: リセット直後は I^2C モードでないため予約
$0000B4_H$	RDR0/(TDR0)[R/W] B,H,W *1 -------0 00000000		BGR0 [R/W] H,W 00000000 00000000		
$0000B8_H$	— / (ISMK0) [R/W] B,H,W -------- *2	— / (ISBA0) [R/W] B,H,W -------- *2	—	—	
$0000BC_H$	FCR10 [R/W] B,H,W ---00100	FCR00 [R/W] B,H,W -0000000	FBYTE20 [R/W] B,H,W 00000000	FBYTE10 [R/W] B,H,W 00000000	
$0000C0_H$	SCR1/(IBCR1) [R/W] B,H,W 0--00000	SMR1 [R/W] B,H,W 000-0000	SSR1 [R/W] B,H,W 0-000011	ESCR1/(IBSR1) [R/W] B,H,W -0000000	Multi-function serial 1 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 *2: リセット直後は I^2C モードでないため予約
$0000C4_H$	RDR1/(TDR1)[R/W] B,H,W *1 -------0 00000000		BGR1 [R/W] H,W 00000000 00000000		
$0000C8_H$	— / (ISMK1) [R/W] B,H,W -------- *2	— /(ISBA1) [R/W] B,H,W -------- *2	—	—	
$0000CC_H$	FCR11 [R/W] B,H,W ---00100	FCR01[R/W] B,H,W -0000000	FBYTE21 [R/W] B,H,W 00000000	FBYTE11[R/W] B,H,W 00000000	
$0000D0_H$	SCR2 [R/W] B, H, W 00000000	SMR2 [R/W] B, H, W 00000000	SSR2 [R/W] B, H, W 00001000	RDR2 /TDR2 [R/W] B, H, W 00000000	LIN-UART2
$0000D4_H$	ESCR2 [R/W] B, H, W 00000X00	ECCR2 [R/W] B, H, W -0000-XX	BGR2 [R/W] B, H, W -0000000 00000000		
$0000D8_H$	SCR3 [R/W] B, H, W 00000000	SMR3 [R/W] B, H, W 00000000	SSR3 [R/W] B, H, W 00001000	RDR3 /TDR3 [R/W] B, H, W 00000000	LIN-UART3
$0000DC_H$	ESCR3 [R/W] B, H, W 00000X00	ECCR3 [R/W] B, H, W -0000-XX	BGR3 [R/W] B, H, W -0000000 00000000		LIN-UART3

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$0000E0_H$	SCR4 [R/W] B, H, W 00000000	SMR4 [R/W] B, H, W 00000000	SSR4 [R/W] B, H, W 00001000	RDR4 /TDR4 [R/W] B, H, W 00000000	LIN-UART4
$0000E4_H$	ESCR4 [R/W] B, H, W 00000X00	ECCR4 [R/W] B, H, W -0000-XX	BGR4 [R/W] B, H, W -0000000 00000000		
$0000E8_H$	SCR5 [R/W] B, H, W 00000000	SMR5 [R/W] B, H, W 00000000	SSR5 [R/W] B, H, W 00001000	RDR5 /TDR5 [R/W] B, H, W 00000000	LIN-UART5
$0000EC_H$	ESCR5 [R/W] B, H, W 00000X00	ECCR5 [R/W] B, H, W -0000-XX	BGR5 [R/W] B, H, W -0000000 00000000		
$0000F0_H$	SCR6 [R/W] B, H, W 00000000	SMR6 [R/W] B, H, W 00000000	SSR6 [R/W] B, H, W 00001000	RDR6 /TDR6 [R/W] B, H, W 00000000	LIN-UART6
$0000F4_H$	ESCR6 [R/W] B, H, W 00000X00	ECCR6 [R/W] B, H, W -0000-XX	BGR6 [R/W] B, H, W -0000000 00000000		
$0000F8_H$	SCR7 [R/W] B, H, W 00000000	SMR7 [R/W] B, H, W 00000000	SSR7 [R/W] B, H, W 00001000	RDR7 /TDR7 [R/W] B, H, W 00000000	LIN-UART7
$0000FC_H$	ESCR7 [R/W] B, H, W 00000X00	ECCR7 [R/W] B, H, W -0000-XX	BGR7 [R/W] B, H, W -0000000 00000000		
000100_H	TMRLRA1 [R/W] H XXXXXXXX XXXXXXXX		TMR1 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 1
000104_H	TMRLRB1 [R/W] H XXXXXXXX XXXXXXXX		TMCSR1 [R/W] B, H,W 00000000 0-000000		
000108_H	TMRLRA2 [R/W] H XXXXXXXX XXXXXXXX		TMR2 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 2
$00010C_H$	TMRLRB2 [R/W] H XXXXXXXX XXXXXXXX		TMCSR2 [R/W] B, H,W 00000000 0-000000		
000110_H	TMRLRA3 [R/W] H XXXXXXXX XXXXXXXX		TMR3 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 3
000114_H	TMRLRB3 [R/W] H XXXXXXXX XXXXXXXX		TMCSR3 [R/W] B, H,W 00000000 0-000000		
000118_H ～ 000140_H	—	—	—	—	予約
000144_H	GCN13 [R/W] H 00110010 00010000		—	GCN23 [R/W] B ----0000	PPG12,13,14,15 制御
000148_H	GCN14 [R/W] H 00110010 00010000		—	GCN24 [R/W] B ----0000	PPG16,17,18,19 制御
$00014C_H$	GCN15 [R/W] H 00110010 00010000		—	GCN25 [R/W] B ----0000	PPG20,21,22,23 制御
000150_H	PTMR11 [R] H,W 11111111 11111111		PCSR11 [W] H, W XXXXXXXX XXXXXXXX		PPG11
000154_H	PDUT11 [W] H,W XXXXXXXX XXXXXXXX		PCN11 [R/W] B, H,W 0000000- 000000-0		PPG11

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000158_H	PTMR12 [R] H,W 11111111 11111111		PCSR12 [W] H,W XXXXXXXX XXXXXXXX		PPG12
$00015C_H$	PDUT12 [W] H,W XXXXXXXX XXXXXXXX		PCN12 [R/W] B, H,W 0000000- 000000-0		
000160_H	PTMR13 [R] H,W 11111111 11111111		PCSR13 [W] H,W XXXXXXXX XXXXXXXX		PPG13
000164_H	PDUT13 [W] H,W XXXXXXXX XXXXXXXX		PCN13 [R/W] B, H,W 0000000- 000000-0		
000168_H	PTMR14 [R] H,W 11111111 11111111		PCSR14 [W] H,W XXXXXXXX XXXXXXXX		PPG14
$00016C_H$	PDUT14 [W] H,W XXXXXXXX XXXXXXXX		PCN14 [R/W] B, H,W 0000000- 000000-0		
000170_H	PTMR15 [R] H,W 11111111 11111111		PCSR15 [W] H,W XXXXXXXX XXXXXXXX		PPG15
000174_H	PDUT15 [W] H,W XXXXXXXX XXXXXXXX		PCN15 [R/W] B, H,W 0000000- 000000-0		
000178_H	PTMR16 [R] H,W 11111111 11111111		PCSR16 [W] H, W XXXXXXXX XXXXXXXX		PPG16
$00017C_H$	PDUT16 [W] H,W XXXXXXXX XXXXXXXX		PCN16 [R/W] B, H,W 0000000- 000000-0		
000180_H	PTMR17 [R] H,W 11111111 11111111		PCSR17 [W] H,W XXXXXXXX XXXXXXXX		PPG17
000184_H	PDUT17 [W] H,W XXXXXXXX XXXXXXXX		PCN17 [R/W] B, H,W 0000000- 000000-0		
000188_H	PTMR18 [R] H,W 11111111 11111111		PCSR18 [W] H,W XXXXXXXX XXXXXXXX		PPG18
$00018C_H$	PDUT18 [W] H,W XXXXXXXX XXXXXXXX		PCN18 [R/W] B, H,W 0000000- 000000-0		
000190_H	PTMR19 [R] H,W 11111111 11111111		PCSR19 [W] H,W XXXXXXXX XXXXXXXX		PPG19
000194_H	PDUT19 [W] H,W XXXXXXXX XXXXXXXX		PCN19 [R/W] B, H,W 0000000- 000000-0		
000198_H	PTMR20 [R] H,W 11111111 11111111		PCSR20 [W] H,W XXXXXXXX XXXXXXXX		PPG20
$00019C_H$	PDUT20 [W] H,W XXXXXXXX XXXXXXXX		PCN20 [R/W] B, H,W 0000000- 000000-0		
$0001A0_H$	PTMR21 [R] H,W 11111111 11111111		PCSR21 [W] H, W XXXXXXXX XXXXXXXX		PPG21
$0001A4_H$	PDUT21 [W] H,W XXXXXXXX XXXXXXXX		PCN21 [R/W] B, H,W 0000000- 000000-0		
$0001A8_H$	PTMR22 [R] H,W 11111111 11111111		PCSR22 [W] H,W XXXXXXXX XXXXXXXX		PPG22
$0001AC_H$	PDUT22 [W] H,W XXXXXXXX XXXXXXXX		PCN22 [R/W] B, H,W 0000000- 000000-0		
$0001B0_H$	PTMR23 [R] H,W 11111111 11111111		PCSR23 [W] H,W XXXXXXXX XXXXXXXX		PPG23
$0001B4_H$	PDUT23 [W] H,W XXXXXXXX XXXXXXXX		PCN23 [R/W] B, H,W 0000000- 000000-0		PPG23

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$0001B8_H$	TMRLRA7 [R/W] H XXXXXXXX XXXXXXXX		TMR7 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 7 CY91F59A/B(ほかは予約)
$0001BC_H$	TMRLRB7 [R/W] H XXXXXXXX XXXXXXXX		TMCSR7 [R/W] B, H,W 00000000 0-000000		
$0001C0_H$	TMRLRA8 [R/W] H XXXXXXXX XXXXXXXX		TMR8 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 8 CY91F59A/B(ほかは予約)
$0001C4_H$	TMRLRB8 [R/W] H XXXXXXXX XXXXXXXX		TMCSR8 [R/W] B, H,W 00000000 0-000000		
$0001C8_H$	TMRLRA9 [R/W] H XXXXXXXX XXXXXXXX		TMR9 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 9 CY91F59A/B(ほかは予約)
$0001CC_H$	TMRLRB9 [R/W] H XXXXXXXX XXXXXXXX		TMCSR9 [R/W] B, H,W 00000000 0-000000		
$0001D0_H$	TMRLRA10 [R/W] H XXXXXXXX XXXXXXXX		TMR10 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 10 CY91F59A/B(ほかは予約)
$0001D4_H$	TMRLRB10 [R/W] H XXXXXXXX XXXXXXXX		TMCSR10 [R/W] B, H,W 00000000 0-000000		
$0001D8_H$ ～ $0001DC_H$	—	—	—	—	予約
$0001E0_H$	SCR10 [R/W] B,H,W 0--00000	SMR10 [R/W] B,H,W 000-0000	SSR10 [R/W] B,H,W 0-000011	ESCR10 [R/W] B,H,W -0000000	Multi-function serial 10 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 CY91F59A/B(ほかは予約)
$0001E4_H$	RDR10/(TDR10)[R/W] B,H,W *1 -------0 00000000		BGR10 [R/W] H,W 00000000 00000000		
$0001E8_H$	—	—	—	—	
$0001EC_H$	FCR110 [R/W] B,H,W ---00100	FCR010 [R/W] B,H,W -0000000	FBYTE210 [R/W] B,H,W 00000000	FBYTE110 [R/W] B,H,W 00000000	
$0001F0_H$	SCR11 [R/W] B,H,W 0--00000	SMR11 [R/W] B,H,W 000-0000	SSR11 [R/W] B,H,W 0-000011	ESCR11 [R/W] B,H,W -0000000	Multi-function serial 11 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 CY91F59A/B(ほかは予約)
$0001F4_H$	RDR11/(TDR11)[R/W] B,H,W *1 -------0 00000000		BGR11 [R/W] H,W 00000000 00000000		
$0001F8_H$	—	—	—	—	
$0001FC_H$	FCR111 [R/W] B,H,W ---00100	FCR011 [R/W] B,H,W -0000000	FBYTE211 [R/W] B,H,W 00000000	FBYTE111 [R/W] B,H,W 00000000	
000200_H	PWC20 [R/W] H,W ------XX XXXXXXXX		PWC10 [R/W] H,W ------XX XXXXXXXX		ステッピングモータ コントローラ
000204_H	—	PWC0 [R/W] B -00000--	PWS20 [R/W] B,H,W -0000000	PWS10 [R/W] B,H,W --000000	
000208_H	PWC21 [R/W] H,W ------XX XXXXXXXX		PWC11 [R/W] H,W ------XX XXXXXXXX		
$00020C_H$	—	PWC1 [R/W] B -00000--	PWS21 [R/W] B,H,W -0000000	PWS11 [R/W] B,H,W --000000	
000210_H	PWC22 [R/W] H,W ------XX XXXXXXXX		PWC12 [R/W] H,W ------XX XXXXXXXX		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000214_H	—	PWC2 [R/W] B -00000--	PWS22 [R/W] B,H,W -0000000	PWS12 [R/W] B,H,W --000000	ステッピングモータ コントローラ
000218_H	PWC23 [R/W] H,W ------XX XXXXXXXX		PWC13 [R/W] H,W ------XX XXXXXXXX		
$00021C_H$	—	PWC3 [R/W] B -00000--	PWS23 [R/W] B,H,W -0000000	PWS13 [R/W] B,H,W --000000	
000220_H	PWC24 [R/W] H,W ------XX XXXXXXXX		PWC14 [R/W] H,W ------XX XXXXXXXX		
000224_H	—	PWC4 [R/W] B -00000--	PWS24 [R/W] B,H,W -0000000	PWS14 [R/W] B,H,W --000000	
000228_H	PWC25 [R/W] H,W ------XX XXXXXXXX		PWC15 [R/W] H,W ------XX XXXXXXXX		
$00022C_H$	—	PWC5 [R/W] B -00000--	PWS25 [R/W] B,H,W -0000000	PWS15 [R/W] B,H,W --000000	
000230_H ～ $00023C_H$	—	—	—	—	予約
000240_H	CPCLR0 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 0
000244_H	TCDT0 [R/W] W 00000000 00000000 00000000 00000000				
000248_H	TCCSH0 [R/W] B, H, W 0-----00	TCCSL0 [R/W] B, H, W -1-00000	—		
$00024C_H$	CPCLR1 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 1
000250_H	TCDT1 [R/W] W 00000000 00000000 00000000 00000000				
000254_H	TCCSH1 [R/W] B, H, W 0-----00	TCCSL1 [R/W] B, H, W -1-00000	—		
000258_H	—	—	—	—	予約
$00025C_H$	GCN10 [R/W] H 00110010 00010000		—	GCN20 [R/W] B ----0000	PPG0, 1, 2, 3 制御
000260_H	GCN11 [R/W] H 00110010 00010000		—	GCN21 [R/W] B ----0000	PPG4, 5, 6, 7 制御
000264_H	GCN12 [R/W] H 00110010 00010000		—	GCN22 [R/W] B ----0000	PPG8, 9, 10, 11 制御
000268_H	—	—	—	PPGDIV [R/W] B ------00	PPG0
$00026C_H$	PTMR0 [R] H,W 11111111 11111111		PCSR0 [W] H,W XXXXXXXX XXXXXXXX		
000270_H	PDUT0 [W] H,W XXXXXXXX XXXXXXXX		PCN0 [R/W] B, H,W 0000000- 000000-0		
000274_H	PTMR1 [R] H,W 11111111 11111111		PCSR1 [W] H, W XXXXXXXX XXXXXXXX		PPG1
000278_H	PDUT1 [W] H,W XXXXXXXX XXXXXXXX		PCN1 [R/W] B, H,W 0000000- 000000-0		PPG1

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00027C$_H$	PTMR2 [R] H,W 11111111 11111111		PCSR2 [W] H,W XXXXXXXX XXXXXXXX		PPG2
000280$_H$	PDUT2 [W] H,W XXXXXXXX XXXXXXXX		PCN2 [R/W] B, H,W 0000000- 000000-0		
000284$_H$	PTMR3 [R] H,W 11111111 11111111		PCSR3 [W] H,W XXXXXXXX XXXXXXXX		PPG3
000288$_H$	PDUT3 [W] H,W XXXXXXXX XXXXXXXX		PCN3 [R/W] B, H,W 0000000- 000000-0		
00028C$_H$	PTMR4 [R] H,W 11111111 11111111		PCSR4 [W] H,W XXXXXXXX XXXXXXXX		PPG4
000290$_H$	PDUT4 [W] H,W XXXXXXXX XXXXXXXX		PCN4 [R/W] B, H,W 0000000- 000000-0		
000294$_H$	PTMR5 [R] H,W 11111111 11111111		PCSR5 [W] H,W XXXXXXXX XXXXXXXX		PPG5
000298$_H$	PDUT5 [W] H,W XXXXXXXX XXXXXXXX		PCN5 [R/W] B, H,W 0000000- 000000-0		
00029C$_H$	PTMR6 [R] H,W 11111111 11111111		PCSR6 [W] H,W XXXXXXXX XXXXXXXX		PPG6
0002A0$_H$	PDUT6 [W] H,W XXXXXXXX XXXXXXXX		PCN6 [R/W] B, H,W 0000000- 000000-0		
0002A4$_H$	PTMR7 [R] H,W 11111111 11111111		PCSR7 [W] H,W XXXXXXXX XXXXXXXX		PPG7
0002A8$_H$	PDUT7 [W] H,W XXXXXXXX XXXXXXXX		PCN7 [R/W] B, H,W 0000000- 000000-0		
0002AC$_H$	PTMR8 [R] H,W 11111111 11111111		PCSR8 [W] H,W XXXXXXXX XXXXXXXX		PPG8
0002B0$_H$	PDUT8 [W] H,W XXXXXXXX XXXXXXXX		PCN8 [R/W] B, H,W 0000000- 000000-0		
0002B4$_H$	PTMR9 [R] H,W 11111111 11111111		PCSR9 [W] H,W XXXXXXXX XXXXXXXX		PPG9
0002B8$_H$	PDUT9 [W] H,W XXXXXXXX XXXXXXXX		PCN9 [R/W] B, H,W 0000000- 000000-0		
0002BC$_H$	PTMR10 [R] H,W 11111111 11111111		PCSR10 [W] H,W XXXXXXXX XXXXXXXX		PPG10
0002C0$_H$	PDUT10 [W] H,W XXXXXXXX XXXXXXXX		PCN10 [R/W] B, H,W 0000000- 000000-0		
0002C4$_H$	IPCP0 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 0, 1
0002C8$_H$	IPCP1 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002CC$_H$	ICFS01 [R/W] B, H, W ------00	—	LSYNS0 [R/W] B,H,W --000000	ICS01 [R/W] B, H, W 00000000	
0002D0$_H$	IPCP2 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 2, 3
0002D4$_H$	IPCP3 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002D8$_H$	ICFS23 [R/W] B, H, W ------00	—	—	ICS23 [R/W] B, H, W 00000000	インプット キャプチャ 2, 3

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0002DC$_H$	IPCP4 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 4, 5
0002E0$_H$	IPCP5 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002E4$_H$	ICFS45 [R/W] B, H, W ------00	—	—	ICS45 [R/W] B, H, W 00000000	
0002E8$_H$	OCCP0 [R/W] W 00000000 00000000 00000000 00000000				アウトプット コンペア 0, 1
0002EC$_H$	OCCP1 [R/W] W 00000000 00000000 00000000 00000000				
0002F0$_H$	OCFS01 [R/W] B, H, W ------11	—	OCSH01[R/W] B, H, W ---0--00	OCSL01[R/W] B, H, W 0000--00	
0002F4$_H$	OCCP2 [R/W] W 00000000 00000000 00000000 00000000				アウトプット コンペア 2, 3
0002F8$_H$	OCCP3 [R/W] W 00000000 00000000 00000000 00000000				
0002FC$_H$	OCFS23 [R/W] B, H, W ------11	—	OCSH23[R/W] B, H, W ---0--00	OCSL23[R/W] B, H, W 0000--00	
000300$_H$ ～ 00030C$_H$	—	—	—	—	予約
000310$_H$	—	—	MPUCR [R/W] H 000000-0 ----0100		MPU【S】 (この領域へは CPU のみアクセス可能)
000314$_H$	—	—	—	—	
000318$_H$	—				
00031C$_H$	—	—	—		
000320$_H$	DPVAR [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000324$_H$	—	—	DPVSR [R/W] H -------- 00000--0		
000328$_H$	DEAR [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
00032C$_H$	—	—	DESR [R/W] H -------- 00000--0		
000330$_H$	PABR0 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000334$_H$	—	—	PACR0 [R/W] H 000000-0 00000--0		
000338$_H$	PABR1 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00033C$_H$	—	—	PACR1 [R/W] H 000000-0 00000--0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000340_H	PABR2 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU【S】 (この領域へは CPU のみアクセス可能)
000344_H	—	—	PACR2 [R/W] H 000000-0 00000--0		
000348_H	PABR3 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00034C_H$	—	—	PACR3 [R/W] H 000000-0 00000--0		
000350_H	PABR4 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000354_H	—	—	PACR4 [R/W] H 000000-0 00000--0		
000358_H	PABR5 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00035C_H$	—	—	PACR5 [R/W] H 000000-0 00000--0		
000360_H	PABR6 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000364_H	—	—	PACR6 [R/W] H 000000-0 00000--0		
000368_H	PABR7 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00036C_H$	—	—	PACR7 [R/W] H 000000-0 00000--0		
000370_H	PABR8 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU【S】 (MPU 12ch または 16ch 搭載品種のみ) (この領域へは CPU のみアクセス可能)
000374_H	—	—	PACR8 [R/W] H 000000-0 00000--0		
000378_H	PABR9[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00037C_H$	—	—	PACR9 [R/W] H 000000-0 00000--0		
000380_H	PABR10 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000384_H	—	—	PACR10 [R/W] H 000000-0 00000--0		
000388_H	PABR11 [R/W] ,W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00038C_H$	—	—	PACR11 [R/W] H 000000-0 00000--0		
000390_H	PABR12 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU【S】 (MPU 16ch 搭載品種のみ) (この領域へは CPU のみアクセス可能)
000394_H	—	—	PACR12 [R/W] H 000000-0 00000--0		
000398_H	PABR13 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$00039C_H$	—	—	PACR13 [R/W] H 000000-0 00000--0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$0003A0_H$	PABR14 [R/W]W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU【S】 (MPU 16ch 搭載品種のみ) (この領域へは CPU のみアクセス可能)
$0003A4_H$	—	—	PACR14 [R/W] H 000000-0 00000--0		
$0003A8_H$	PABR15 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
$0003AC_H$	—	—	PACR15 [R/W] H 000000-0 00000--0		
$0003B0_H$ ～ $0003FC_H$	—	—	—	—	予約 【S】
000400_H	ICSEL0[R/W] B, H, W -----000	ICSEL1[R/W] B, H, W -----000	ICSEL2[R/W] B, H, W -------0*1 ------00*2	ICSEL3[R/W] B, H, W -------0*1 ------00*2	DMA 転送要求の 発生・クリア *1: CY91F591/2/4/6/7/9 *2: CY91F59A/B
000404_H	ICSEL4[R/W] B, H, W -------0	ICSEL5[R/W] B, H, W -------0	ICSEL6[R/W] B, H, W -----000	ICSEL7[R/W] B, H, W -----000	
000408_H	ICSEL8[R/W] B, H, W ------00	ICSEL9[R/W] B, H, W ------00*1 -----000*2	ICSEL10[R/W] B, H, W ------00*1 -----000*2	ICSEL11[R/W] B, H, W ------00	
$00040C_H$	ICSEL12[R/W] B, H, W ------00	ICSEL13[R/W] B, H, W -------0	ICSEL14[R/W] B, H, W -------0	ICSEL15[R/W] B, H, W --------*1 -------0*2	
000410_H	ICSEL16[R/W] B, H, W --------*1 -------0*2	ICSEL17[R/W] B, H, W --------*1 -------0*2	ICSEL18[R/W] B, H, W --------*1 -------0*2	ICSEL19[R/W] B, H, W -----000	
000414_H	ICSEL20[R/W] B, H, W -----000	ICSEL21[R/W] B, H, W ------00	ICSEL22[R/W] B, H, W ------00	—	
000418_H	IRPR0H[R] B, H, W 00------*1 0000----*2	IRPR0L[R] B, H, W 00------*1 0000----*2	IRPR1H[R] B, H, W 00------	IRPR1L[R] B, H, W 00------	割込み要求 一括読出し レジスタ *1: CY91F591/2/4/6/7/9 *2: CY91F59A/B
$00041C_H$	IRPR2H[R] B, H, W 00------	IRPR2L[R] B, H, W 00------	IRPR3H[R] B, H, W 000000--	IRPR3L[R] B, H, W 000000--	
000420_H	IRPR4H[R] B, H, W 0000----*1 00000---*2	IRPR4L[R] B, H, W 0000----*1 000000--*2	IRPR5H[R] B, H, W 0000----*1 00000---*2	IRPR5L[R] B, H, W 0-------*1 000-----*2	
000424_H	IRPR6H[R] B, H, W 00--0---*1 00000---*2	IRPR6L[R] B, H, W 000-----*1 0000----*2	IRPR7H[R] B, H, W -00-----*1 -0000---*2	IRPR7L[R] B, H, W ------0-*1 ------00*2	
000428_H	IRPR8H[R] B, H, W 00------*1 0000----*2	IRPR8L[R] B, H, W 00------*1 0000----*2	IRPR9H[R] B, H, W 00------	IRPR9L[R] B, H, W 00------	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00042C$_H$	IRPR10H[R] B, H, W 00------	IRPR10L[R] B, H, W 00------	IRPR11H[R] B, H, W 00------	IRPR11L[R] B, H, W 00------	割込み要求 一括読出しレジスタ CY91F59A/B(ほかは予約)
000430$_H$	IRPR12H[R] B, H, W 00------	IRPR12L[R] B, H, W 00------	IRPR13H[R] B, H, W 000-----*1 00000---*2	IRPR13L[R] B, H, W 00000---*1 0000000-*2	割込み要求 一括読出し レジスタ *1:CY91F591/2/4/6/7/9 *2:CY91F59A/B
000434$_H$	IRPR14H[R] B, H, W 00000000	IRPR14L[R] B, H, W 00000000	IRPR15H[R] B, H, W 000-----*1 0000----*2	—	
000438$_H$, 00043C$_H$	—	—	—	—	予約
000440$_H$	ICR00 [R/W] B, H, W ---11111	ICR01 [R/W] B, H, W ---11111	ICR02 [R/W] B, H, W ---11111	ICR03 [R/W] B, H, W ---11111	割込みコントローラ 【S】
000444$_H$	ICR04 [R/W] B, H, W ---11111	ICR05 [R/W] B, H, W ---11111	ICR06 [R/W] B, H, W ---11111	ICR07 [R/W] B, H, W ---11111	
000448$_H$	ICR08 [R/W] B, H, W ---11111	ICR09 [R/W] B, H, W ---11111	ICR10 [R/W] B, H, W ---11111	ICR11 [R/W] B, H, W ---11111	
00044C$_H$	ICR12 [R/W] B, H, W ---11111	ICR13 [R/W] B, H, W ---11111	ICR14 [R/W] B, H, W ---11111	ICR15 [R/W] B, H, W ---11111	
000450$_H$	ICR16 [R/W] B, H, W ---11111	ICR17 [R/W] B, H, W ---11111	ICR18 [R/W] B, H, W ---11111	ICR19 [R/W] B, H, W ---11111	割込みコントローラ 【S】
000454$_H$	ICR20 [R/W] B, H, W ---11111	ICR21 [R/W] B, H, W ---11111	ICR22 [R/W] B, H, W ---11111	ICR23 [R/W] B, H, W ---11111	
000458$_H$	ICR24 [R/W] B, H, W ---11111	ICR25 [R/W] B, H, W ---11111	ICR26 [R/W] B, H, W ---11111	ICR27 [R/W] B, H, W ---11111	
00045C$_H$	ICR28 [R/W] B, H, W ---11111	ICR29 [R/W] B, H, W ---11111	ICR30 [R/W] B, H, W ---11111	ICR31 [R/W] B, H, W ---11111	
000460$_H$	ICR32 [R/W] B, H, W ---11111	ICR33 [R/W] B, H, W ---11111	ICR34 [R/W] B, H, W ---11111	ICR35 [R/W] B, H, W ---11111	
000464$_H$	ICR36 [R/W] B, H, W ---11111	ICR37 [R/W] B, H, W ---11111	ICR38 [R/W] B, H, W ---11111	ICR39 [R/W] B, H, W ---11111	
000468$_H$	ICR40 [R/W] B, H, W ---11111	ICR41 [R/W] B, H, W ---11111	ICR42 [R/W] B, H, W ---11111	ICR43 [R/W] B, H, W ---11111	
00046C$_H$	ICR44 [R/W] B, H, W ---11111	ICR45 [R/W] B, H, W ---11111	ICR46 [R/W] B, H, W ---11111	ICR47 [R/W] B, H, W ---11111	
000470$_H$ ～ 00047C$_H$	—	—	—	—	予約【S】

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000480_H	RSTRR [R] B,H,W XXXX--XX	RSTCR [R/W] B,H,W 111----0	STBCR [R/W] B,H,W *3 000---11	—	リセット制御【S】 消費電力制御【S】 *3: STBCR への DMA による書込みは禁止です。
000484_H	—	—	—	—	予約【S】
000488_H	DIVR0 [R/W] B,H,W 000-----	DIVR1 [R/W] B,H,W 0001----	DIVR2 [R/W] B,H,W 0011----	—	クロック制御【S】
$00048C_H$	—	—	—	—	予約【S】
000490_H	IORR0[R/W] B, H, W -0000000	IORR1[R/W] B, H, W -0000000	IORR2[R/W] B, H, W -0000000	IORR3[R/W] B, H, W -0000000	ペリフェラルによる DMA 転送要求【S】
000494_H	IORR4[R/W] B, H, W -0000000	IORR5[R/W] B, H, W -0000000	IORR6[R/W] B, H, W -0000000	IORR7[R/W] B, H, W -0000000	
000498_H	IORR8[R/W] B, H, W -0000000	IORR9[R/W] B, H, W -0000000	IORR10[R/W] B, H, W -0000000	IORR11[R/W] B, H, W -0000000	ペリフェラルによる DMA 転送要求【S】
$00049C_H$	IORR12[R/W] B, H, W -0000000	IORR13[R/W] B, H, W -0000000	IORR14[R/W] B, H, W -0000000	IORR15[R/W] B, H, W -0000000	
$0004A0_H$	—	—	—	—	予約
$0004A4_H$	CANPRE [R/W] B,H,W ----0000	—	—	—	CAN プリスケーラ
$0004A8_H$	CPCLR6 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 6 CY91F59A/B(ほかは予約)
$0004AC_H$	TCDT6 [R/W] W 00000000 00000000 00000000 00000000				
$0004B0_H$	TCCSH6 [R/W] B, H, W 0-----00	TCCSL6 [R/W] B, H, W -1-00000	—	—	
$0004B4_H$	—	—	—	—	予約
$0004B8_H$	CUCR0 [R/W] B,H,W -------- ---0--00		CUTD0 [R/W] B,H,W 10000000 00000000		RTC/WDT1 補正 (キャリブレーション)
$0004BC_H$	CUTR0 [R] B,H,W -------- 00000000 00000000 00000000				
$0004C0_H$	—	—	—	—	
$0004C4_H$	CUCR1 [R/W] B,H,W -------- ---0--00		CUTD1[R/W] B,H,W 11000011 01010000		
$0004C8_H$	CUTR1 [R] B,H,W -------- 00000000 00000000 00000000				
$0004CC_H$	CRTR [R/W] B,H,W 01111111	—	—	—	RC トリミング 設定レジスタ

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0004D0H	CPCLR7 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 7 CY91F59A/B(ほかは予約)
0004D4H	TCDT7 [R/W] W 00000000 00000000 00000000 00000000				
0004D8H	TCCSH7 [R/W] B, H, W 0-----00	TCCSL7 [R/W] B, H, W -1-00000	—	—	
0004DCH	—	—	—	—	予約
0004E0H	SCR8 [R/W] B,H,W 0--00000	SMR8 [R/W] B,H,W 000-0000	SSR8 [R/W] B,H,W 0-000011	ESCR8 [R/W] B,H,W -0000000	Multi-function serial 8 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 CY91F59A/B(ほかは予約)
0004E4H	RDR8/(TDR8)[R/W] B,H,W *1 -------0 00000000		BGR8 [R/W] H,W 00000000 00000000		
0004E8H	—	—	—	—	
0004ECH	FCR18 [R/W] B,H,W ---00100	FCR08 [R/W] B,H,W -0000000	FBYTE28 [R/W] B,H,W 00000000	FBYTE18 [R/W] B,H,W 00000000	
0004F0H	SCR9 [R/W] B,H,W 0--00000	SMR9 [R/W] B,H,W 000-0000	SSR9 [R/W] B,H,W 0-000011	ESCR9 [R/W] B,H,W -0000000	Multi-function serial 9 *1: 下位 8 ビットにアクセスする場合のみ、バイトアクセス可能 CY91F59A/B(ほかは予約)
0004F4H	RDR9/(TDR9)[R/W] B,H,W *1 -------0 00000000		BGR9 [R/W] H,W 00000000 00000000		
0004F8H	—	—	—	—	
0004FCH	FCR19 [R/W] B,H,W ---00100	FCR09 [R/W] B,H,W -0000000	FBYTE29 [R/W] B,H,W 00000000	FBYTE19 [R/W] B,H,W 00000000	
000500H ～00050CH	—	—	—	—	予約
000510H	CSELR [R/W] B,H,W 001---00	CMONR [R] B,H,W 001---00	MTMCR [R/W] B,H,W 00001111	STMCR [R/W] B,H,W 0000-111	クロック制御【S】
000514H	PLLCR [R/W] B,H,W -------- 11110000		CSTBR [R/W] B,H,W -0000000	PTMCR [R/W] B,H,W 00------	
000518H	—	—	CPUAR [R/W] B,H,W 0----XXX	—	リセット【S】
00051CH	—	—	—	—	予約【S】
000520H	CCPSSELR[R/W] B,H,W -------0	—	—	CCPSDIVR[R/W] B,H,W -000-000	クロック制御 2
000524H	—	CCPLLFBR[R/W] B,H,W -0000000	CCSSFBR0[R/W] B,H,W --000000	CCSSFBR1[R/W] B,H,W ---00000	
000528H	—	CCSSCCR0[R/W] B,H,W ----0000	CCSSCCR1[R/W] H,W 000----- --------		
00052CH	—	CCCGRCR0[R/W] B,H,W 00----00	CCCGRCR1[R/W] B,H,W 00000000	CCCGRCR2[R/W] B,H,W 00000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000530H	CCRTSELR[R/W] B,H,W 0------0	—	CCPMUCR0[R/W] B,H,W 0-----00	CCPMUCR1[R/W] B,H,W 0--00000	クロック制御 2
000534H	—	—	—	—	
000538H	—	—	—	—	
00053CH	—	—	—	—	
000540H ～ 00054CH	—	—	—	—	予約
000550H	EIRR0[R/W] B,H,W XXXXXXXX	ENIR0[R/W] B,H,W 00000000	ELVR0[R/W] B,H,W 00000000 00000000		外部割込み (INT0～7)
000554H	EIRR1[R/W] B,H,W XXXXXXXX	ENIR1[R/W] B,H,W 00000000	ELVR1[R/W] B,H,W 00000000 00000000		外部割込み (INT8～15)
000558H	—	—	—	—	予約
00055CH	—	—	WTDR[R/W] H 00000000 00000000		リアルタイムクロック
000560H	—	WTCRH [R/W] B ------00	WTCRM [R/W] B,H 00000000	WTCRL [R/W] B,H ----00-0	
000564H	—	WTBRH [R/W] B --XXXXXX	WTBRM [R/W] B XXXXXXXX	WTBRL [R/W] B XXXXXXXX	
000568H	WTHR [R/W] B,H ---00000	WTMR [R/W] B,H --000000	WTSR [R/W] B --000000	—	
00056CH	—	CSVCR[R/W] B -001110- -001010-*4	—	—	クロックスーパバイザ *4: 初期値は型格によって異なります。詳しくは、「クロックスーパバイザ」の章の CSVCR を確認ください。
000570H ～ 00057CH	—	—	—	—	予約
000580H	REGSEL[R/W] B,H,W 0110011-	—	—	—	レギュレータ制御
000584H	LVD5R[R/W] B,H,W -------1	LVD5F[R/W] B,H,W 0-100--1	LVD[R/W] B,H,W 01000--0	—	低電圧検出
000588H	GLVD5R[R/W] B,H,W 0-01-0-X	GLVD5F[R/W] B,H,W 0-0100-X	GLVD[R/W] B,H,W 010000-X	—	
00058CH	—	—	—	—	予約
000590H	PMUSTR [R/W] B,H,W 0-----1X	PMUCTLR[R/W] B,H,W 0-00----	PWRTMCTL [R/W] B,H,W -----011	—	PMU
000594H	PMUINTF0[R/W] B,H,W 00000000	PMUINTF1[R/W] B,H,W 00000000	PMUINTF2[R/W] B,H,W 0000----	—	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000598_H	GSTR[R] B,H,W 0-------	GCTLR[R/W] B,H,W 0000-111	—	—	PMU
$00059C_H$	—	—	—	—	
$0005A0_H$ ～ $0005FC_H$	—	—	—	—	予約
000600_H ～ $00060C_H$	—	—	—	—	予約【S】
000610_H ～ $00063C_H$	—	—	—	—	予約【S】
000640_H ～ $00064C_H$	—	—	—	—	予約【S】
000650_H ～ $00067C_H$	—	—	—	—	予約【S】
000680_H ～ $00068C_H$	—	—	—	—	予約【S】
000690_H ～ $0006BC_H$	—	—	—	—	予約【S】
$0006C0_H$ ～ $0006CC_H$	—	—	—	—	予約【S】
$0006D0_H$ ～ $0006F0_H$	—	—	—	—	予約
$0006F4_H$	—	—	—	—	予約
$0006F8_H$ ～ $00070C_H$	—	—	—	—	予約
000710_H	BPCCRA[R/W] B 00000000	BPCCRB[R/W] B 00000000	BPCCRC[R/W] B 00000000	—	バス・ パフォーマンス・ カウンタ
000714_H	BPCTRA[R/W] W 00000000 00000000 00000000 00000000				
000718_H	BPCTRB[R/W] W 00000000 00000000 00000000 00000000				
$00071C_H$	BPCTRC[R/W] W 00000000 00000000 00000000 00000000				
000720_H ～ $0007F8_H$	—	—	—	—	予約
$0007FC_H$	BMODR[R] B, H, W XXXXXXXX	—	—	—	動作モード

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000800_H ～ $00083C_H$	—	—	—	—	予約【S】
000840_H	FCTLR[R/W] H -0--1000 0--0----		—	FSTR[R/W] B -----001	フラッシュメモリ レジスタ【S】
000844_H ～ 000854_H	—	—	—	—	予約【S】
000858_H	—	—	WREN[R/W] H 00000000 00000000		ワイルドレジスタ【S】
$00085C_H$ ～ $00087C_H$	—	—	—	—	予約【S】
000880_H	WRAR00[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				ワイルドレジスタ【S】
000884_H	WRDR00[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000888_H	WRAR01[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$00088C_H$	WRDR01[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000890_H	WRAR02[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
000894_H	WRDR02[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000898_H	WRAR03[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$00089C_H$	WRDR03[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$0008A0_H$	WRAR04[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$0008A4_H$	WRDR04[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$0008A8_H$	WRAR05[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$0008AC_H$	WRDR05[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$0008B0_H$	WRAR06[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$0008B4_H$	WRDR06[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$0008B8_H$	WRAR07[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$0008BC_H$	WRDR07[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$0008C0_H$	WRAR08[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
$0008C4_H$	WRDR08[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0008C8$_H$	WRAR09[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				ワイルドレジスタ 【S】
0008CC$_H$	WRDR09[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008D0$_H$	WRAR10[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008D4$_H$	WRDR10[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008D8$_H$	WRAR11[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008DC$_H$	WRDR11[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008E0$_H$	WRAR12[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008E4$_H$	WRDR12[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008E8$_H$	WRAR13[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008EC$_H$	WRDR13[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008F0$_H$	WRAR14[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008F4$_H$	WRDR14[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008F8$_H$	WRAR15[R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008FC$_H$	WRDR15[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000900$_H$ ～ 000BF8$_H$	—	—	—	—	予約
000BFC$_H$	—	—	UER [W] B,H,W -------- -------X		OCDU
000C00$_H$	DCCR0[R/W] W 0----000 --00--00 00000000 0-000000				DMA コントローラ 【S】
000C04$_H$	DCSR0[R/W] H 0------- -----000		DTCR0[R/W] H 00000000 00000000		
000C08$_H$	DSAR0[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C0C$_H$	DDAR0[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C10$_H$	DCCR1[R/W] W 0----000 --00--00 00000000 0-000000				
000C14$_H$	DCSR1[R/W] H 0------- -----000		DTCR1[R/W] H 00000000 00000000		
000C18$_H$	DSAR1[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C1C$_H$	DDAR1[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000C20_H$	DCCR2[R/W] W 0----000 --00--00 00000000 0-000000				DMA コントローラ【S】
$000C24_H$	DCSR2[R/W] H 0------- -----000		DTCR2[R/W] H 00000000 00000000		
$000C28_H$	DSAR2[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C2C_H$	DDAR2[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C30_H$	DCCR3[R/W] W 0----000 --00--00 00000000 0-000000				
$000C34_H$	DCSR3[R/W] H 0------- -----000		DTCR3[R/W] H 00000000 00000000		
$000C38_H$	DSAR3[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C3C_H$	DDAR3[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C40_H$	DCCR4[R/W] W 0----000 --00--00 00000000 0-000000				
$000C44_H$	DCSR4[R/W] H 0------- -----000		DTCR4[R/W] H 00000000 00000000		
$000C48_H$	DSAR4[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C4C_H$	DDAR4[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C50_H$	DCCR5[R/W] W 0----000 --00--00 00000000 0-000000				
$000C54_H$	DCSR5[R/W] H 0------- -----000		DTCR5[R/W] H 00000000 00000000		
$000C58_H$	DSAR5[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C5C_H$	DDAR5[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C60_H$	DCCR6[R/W] W 0----000 --00--00 00000000 0-000000				
$000C64_H$	DCSR6[R/W] H 0------- -----000		DTCR6[R/W] H 00000000 00000000		
$000C68_H$	DSAR6[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C6C_H$	DDAR6[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C70_H$	DCCR7[R/W] W 0----000 --00--00 00000000 0-000000				
$000C74_H$	DCSR7[R/W] H 0------- -----000		DTCR7[R/W] H 00000000 00000000		DMA コントローラ【S】
$000C78_H$	DSAR7[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C7C_H$	DDAR7[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C80_H$	DCCR8[R/W] W 0----000 --00--00 00000000 0-000000				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000C84_H$	DCSR8[R/W] H 0------- -----000		DTCR8[R/W] H 00000000 00000000		DMA コントローラ【S】
$000C88_H$	DSAR8[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C8C_H$	DDAR8[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C90_H$	DCCR9[R/W] W 0----000 --00--00 00000000 0-000000				
$000C94_H$	DCSR9[R/W] H 0------- -----000		DTCR9[R/W] H 00000000 00000000		
$000C98_H$	DSAR9[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000C9C_H$	DDAR9[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CA0_H$	DCCR10[R/W] W 0----000 --00--00 00000000 0-000000				
$000CA4_H$	DCSR10[R/W] H 0------- -----000		DTCR10[R/W] H 00000000 00000000		
$000CA8_H$	DSAR10[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CAC_H$	DDAR10[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CB0_H$	DCCR11[R/W] W 0----000 --00--00 00000000 0-000000				
$000CB4_H$	DCSR11[R/W] H 0------- -----000		DTCR11[R/W] H 00000000 00000000		
$000CB8_H$	DSAR11[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CBC_H$	DDAR11[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CC0_H$	DCCR12[R/W] W 0----000 --00--00 00000000 0-000000				
$000CC4_H$	DCSR12[R/W] H 0------- -----000		DTCR12[R/W] H 00000000 00000000		
$000CC8_H$	DSAR12[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CCC_H$	DDAR12[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CD0_H$	DCCR13[R/W] W 0----000 --00--00 00000000 0-000000				
$000CD4_H$	DCSR13[R/W] H 0------- -----000		DTCR13[R/W] H 00000000 00000000		
$000CD8_H$	DSAR13[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CDC_H$	DDAR13[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CE0_H$	DCCR14[R/W] W 0----000 --00--00 00000000 0-000000				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000CE4_H$	DCSR14[R/W] H 0------- -----000		DTCR14[R/W] H 00000000 00000000		DMA コントローラ 【S】
$000CE8_H$	DSAR14[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CEC_H$	DDAR14[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CF0_H$	DCCR15[R/W] W 0----000 --00--00 00000000 0-000000				
$000CF4_H$	DCSR15[R/W] H 0------- -----000		DTCR15[R/W] H 00000000 00000000		
$000CF8_H$	DSAR15[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000CFC_H$	DDAR15[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$000D00_H$ ～ $000DF0_H$	—	—	—	—	予約【S】
$000DF4_H$	—	—	DNMIR[R/W] B 0------0	DILVR[R/W] B ---11111	DMA コントローラ 【S】
$000DF8_H$	DMACR[R/W] W 0------- -------- 0------- --------				
$000DFC_H$	—	—	—	—	予約 【S】
$000E00_H$	DDR00[R/W] B,H,W 00000000	DDR01[R/W] B,H,W 00000000	DDR02[R/W] B,H,W 00000000	DDR03[R/W] B,H,W 00000000	データ方向 レジスタ
$000E04_H$	DDR04[R/W] B,H,W 00000000	DDR05[R/W] B,H,W 00000000	DDR06[R/W] B,H,W 00000000	DDR07[R/W] B,H,W 00000000	データ方向 レジスタ
$000E08_H$	DDR08[R/W] B,H,W 00000000	DDR09[R/W] B,H,W 00000000	DDR10[R/W] B,H,W 00000000	DDR11[R/W] B,H,W 00000000	
$000E0C_H$	DDR12[R/W] B,H,W 00000000	DDR13[R/W] B,H,W 00-00000	—	—	
$000E10_H$	DDRA[R/W] B,H,W 000000--	DDRB[R/W] B,H,W 000000--	DDRC[R/W] B,H,W 000000--	DDRD[R/W] B,H,W 000000--	
$000E14_H$	DDRE[R/W] B,H,W 000000--	DDRF[R/W] B,H,W 000000--	DDRG[R/W] B,H,W 00000000	DDRH[R/W] B,H,W ----0---	
$000E18_H$ ～ $000E1C_H$	—	—	—	—	予約
$000E20_H$	PFR00[R/W] B,H,W 00000000	PFR01[R/W] B,H,W 00000000	PFR02[R/W] B,H,W 00000000	PFR03[R/W] B,H,W 00000000	ポート機能 レジスタ
$000E24_H$	PFR04[R/W] B,H,W 00000000	PFR05[R/W] B,H,W -0000000	PFR06[R/W] B,H,W 00000000	PFR07[R/W] B,H,W 00000000	
$000E28_H$	PFR08[R/W] B,H,W 00000000	PFR09[R/W] B,H,W 0-000000	PFR10[R/W] B,H,W 00000000	PFR11[R/W] B,H,W 00000000	
$000E2C_H$	PFR12[R/W] B,H,W 0-000000	PFR13[R/W] B,H,W ---00000	—	—	
$000E30_H$	PFRA[R/W] B,H,W --------	PFRB[R/W] B,H,W --------	PFRC[R/W] B,H,W --------	PFRD[R/W] B,H,W 000000--	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000E34H	PFRE[R/W] B,H,W 000000--	PFRF[R/W] B,H,W 000000--	PFRG[R/W] B,H,W 00000---	PFRH[R/W] B,H,W --------	ポート機能 レジスタ
000E38H ～ 000E3CH	—	—	—	—	予約
000E40H	PDDR00[R] B,H,W XXXXXXXX	PDDR01[R] B,H,W XXXXXXXX	PDDR02[R] B,H,W XXXXXXXX	PDDR03[R] B,H,W XXXXXXXX	入力データ ダイレクトリード レジスタ
000E44H	PDDR04[R] B,H,W XXXXXXXX	PDDR05[R] B,H,W XXXXXXXX	PDDR06[R] B,H,W XXXXXXXX	PDDR07[R] B,H,W XXXXXXXX	入力データ ダイレクトリード レジスタ
000E48H	PDDR08[R] B,H,W XXXXXXXX	PDDR09[R] B,H,W XXXXXXXX	PDDR10[R] B,H,W XXXXXXXX	PDDR11[R] B,H,W XXXXXXXX	
000E4CH	PDDR12[R] B,H,W XXXXXXXX	PDDR13[R] B,H,W XX-XXXXX	—	—	
000E50H	PDDRA[R] B,H,W XXXXXX--	PDDRB[R] B,H,W XXXXXX--	PDDRC[R] B,H,W XXXXXX--	PDDRD[R] B,H,W XXXXXX--	
000E54H	PDDRE[R] B,H,W XXXXXX--	PDDRF[R] B,H,W XXXXXX--	PDDRG[R] B,H,W XXXXXXXX	PDDRH[R] B,H,W ----X---	
000E58H ～ 000E5CH	—	—	—	—	予約
000E60H	EPFR00[R/W] B,H,W 00000000	EPFR01[R/W] B,H,W ----0000*1 00000000*2	EPFR02[R/W] B,H,W ---00000	EPFR03[R/W] B,H,W ---00000	拡張ポート機能 レジスタ *1:CY91F591/2/4/6/7/9 *2:CY91F59A/B
000E64H	EPFR04[R/W] B,H,W ---00000	EPFR05[R/W] B,H,W ---00000	EPFR06[R/W] B,H,W ---00000	EPFR07[R/W] B,H,W ---00000	
000E68H	EPFR08[R/W] B,H,W ---00000	EPFR09[R/W] B,H,W ---00000	EPFR10[R/W] B,H,W -0000000	EPFR11[R/W] B,H,W --000000	
000E6CH	EPFR12[R/W] B,H,W --000000	EPFR13[R/W] B,H,W --000000	EPFR14[R/W] B,H,W --000000	EPFR15[R/W] B,H,W -0000000	
000E70H	EPFR16[R/W] B,H,W 00000000	EPFR17[R/W] B,H,W 00000000	EPFR18[R/W] B,H,W 10000000	EPFR19[R/W] B,H,W 11111111	
000E74H	EPFR20[R/W] B,H,W -1111111	EPFR21[R/W] B,H,W 00000000	EPFR22[R/W] B,H,W 00000000	EPFR23[R/W] B,H,W 00000000	
000E78H	EPFR24[R/W] B,H,W -----000	EPFR25[R/W] B,H,W -----000	EPFR26[R/W] B,H,W ----0000	EPFR27[R/W] B,H,W ---00000	
000E7CH	EPFR28[R/W] B,H,W ------00	EPFR29[R/W] B,H,W 00000000	EPFR30[R/W] B,H,W 00000000	EPFR31[R/W] B,H,W 00000000	
000E80H	EPFR32[R/W] B,H,W 00000000	EPFR33[R/W] B,H,W ---00000	EPFR34[R/W] B,H,W ---00000	EPFR35[R/W] B,H,W ---00000	拡張ポート機能 レジスタ *1:CY91F591/2/4/6/7/9 *2:CY91F59A/B
000E84H	EPFR36[R/W] B,H,W ---00000	EPFR37[R/W] B,H,W 00000000	EPFR38[R/W] B,H,W ---00000	EPFR39[R/W] B,H,W 00000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000E88_H$	EPFR40[R/W] B,H,W --000000	EPFR41[R/W] B,H,W -----000	EPFR42[R/W] B,H,W ------00	EPFR43[R/W] B,H,W 00000000	拡張ポート機能 レジスタ *1:CY91F591/2/4/6/7/9 *2:CY91F59A/B
$000E8C_H$	EPFR44[R/W] B,H,W 00000000	EPFR45[R/W] B,H,W 00000000	EPFR46[R/W] B,H,W --000000	EPFR47[R/W] B,H,W -------0	
$000E90_H$	EPFR48[R/W] B,H,W 00000000	EPFR49[R/W] B,H,W 00000000	EPFR50[R/W] B,H,W 00000000	EPFR51[R/W] B,H,W ---00000	
$000E94_H$	EPFR52[R/W] B,H,W -----000	EPFR53[R/W] B,H,W ---00000	EPFR54[R/W] B,H,W ----0000	EPFR55[R/W] B,H,W ------01	
$000E98_H$	EPFR56[R/W] B,H,W --000000	EPFR57[R/W] B,H,W --000000	EPFR58[R/W] B,H,W ----0000	—	拡張ポート機能 レジスタ CY91F59A/B(ほかは予約)
$000E9C_H$	—	—	—	—	予約
$000EA0_H$	PPCR00[R/W] B,H,W 11111111	PPCR01[R/W] B,H,W 11111111	PPCR02[R/W] B,H,W 11111111	PPCR03[R/W] B,H,W 11111111	ポート プルアップダウン 制御レジスタ
$000EA4_H$	PPCR04[R/W] B,H,W 11111111	PPCR05[R/W] B,H,W 11111111	PPCR06[R/W] B,H,W 11111111	PPCR07[R/W] B,H,W 11111111	
$000EA8_H$	PPCR08[R/W] B,H,W 11111111	PPCR09[R/W] B,H,W 11111111	PPCR10[R/W] B,H,W 11111111	PPCR11[R/W] B,H,W 11111111	
$000EAC_H$	PPCR12[R/W] B,H,W 11111111	PPCR13[R/W] B,H,W 11-11111	—	—	
$000EB0_H$	PPCRA[R/W] B,H,W 111111--	PPCRB[R/W] B,H,W 111111--	PPCRC[R/W] B,H,W 111111--	PPCRD[R/W] B,H,W 111111--	
$000EB4_H$	PPCRE[R/W] B,H,W 111111--	PPCRF[R/W] B,H,W 111111--	PPCRG[R/W] B,H,W 11111111	PPCRH[R/W] B,H,W ----1---	
$000EB8_H$ ～ $000EBC_H$	—	—	—	—	予約
$000EC0_H$	PPER00[R/W] B,H,W 00000000	PPER01[R/W] B,H,W 00000000	PPER02[R/W] B,H,W 00000000	PPER03[R/W] B,H,W 00000000	ポート プルアップダウン 許可レジスタ
$000EC4_H$	PPER04[R/W] B,H,W 00000000	PPER05[R/W] B,H,W 00000000	PPER06[R/W] B,H,W 00000000	PPER07[R/W] B,H,W 00000000	
$000EC8_H$	PPER08[R/W] B,H,W 00000000	PPER09[R/W] B,H,W 00000000	PPER10[R/W] B,H,W 00000000	PPER11[R/W] B,H,W 00000000	
$000ECC_H$	PPER12[R/W] B,H,W 00000000	PPER13[R/W] B,H,W 00-00000	—	—	
$000ED0_H$	PPERA[R/W] B,H,W 000000--	PPERB[R/W] B,H,W 000000--	PPERC[R/W] B,H,W 000000--	PPERD[R/W] B,H,W 000000--	
$000ED4_H$	PPERE[R/W] B,H,W 000000--	PPERF[R/W] B,H,W 000000--	PPERG[R/W] B,H,W 00000000	PPERH[R/W] B,H,W ----0---	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000ED8_H$ ～ $000EDC_H$	—	—	—	—	予約
$000EE0_H$	PILR00[R/W] B,H,W 11111111	PILR01[R/W] B,H,W 11111111	PILR02[R/W] B,H,W 11111111	PILR03[R/W] B,H,W 11111111	ポート入力レベル選択レジスタ
$000EE4_H$	PILR04[R/W] B,H,W 11111111	PILR05[R/W] B,H,W 11111111	PILR06[R/W] B,H,W 11111111	PILR07[R/W] B,H,W 11111111	ポート入力レベル選択レジスタ
$000EE8_H$	PILR08[R/W] B,H,W 11111111	PILR09[R/W] B,H,W 11111111	PILR10[R/W] B,H,W 11111111	PILR11[R/W] B,H,W 11111111	ポート入力レベル選択レジスタ
$000EEC_H$	PILR12[R/W] B,H,W 11111111	PILR13[R/W] B,H,W 11-11111	—	—	
$000EF0_H$	PILRA[R/W] B,H,W 111111--	PILRB[R/W] B,H,W 111111--	PILRC[R/W] B,H,W 111111--	PILRD[R/W] B,H,W 111111--	
$000EF4_H$	PILRE[R/W] B,H,W 111111--	PILRF[R/W] B,H,W 111111--	PILRG[R/W] B,H,W 11111111	PILRH[R/W] B,H,W ----1---	
$000EF8_H$ ～ $000EFC_H$	—	—	—	—	予約
$000F00_H$	—	—	—	—	拡張ポート入力レベル選択レジスタ
$000F04_H$	—	—	EPILR06[R/W] B,H,W 00000000	EPILR07[R/W] B,H,W 00000000	
$000F08_H$	EPILR08[R/W] B,H,W 00000000	EPILR09[R/W] B,H,W 00000000	EPILR10[R/W] B,H,W 00000000	EPILR11[R/W] B,H,W 00000000	
$000F0C_H$	EPILR12[R/W] B,H,W 00000000	EPILR13[R/W] B,H,W 00-00000	—	—	
$000F10_H$	—	—	—	—	
$000F14_H$	—	—	—	—	
$000F18_H$ ～ $000F1C_H$	—	—	—	—	予約
$000F20_H$	—	—	—	—	ポート出力駆動レジスタ
$000F24_H$	—	—	PODR06[R/W] B,H,W 00000000	PODR07[R/W] B,H,W 00000000	
$000F28_H$	PODR08[R/W] B,H,W 00000000	PODR09[R/W] B,H,W 00000000	PODR10[R/W] B,H,W 00000000	PODR11[R/W] B,H,W 00000000	
$000F2C_H$	PODR12[R/W] B,H,W 00000000	PODR13[R/W] B,H,W 00-00000	—	—	
$000F30_H$	—	—	—	—	予約
$000F34_H$	—	—	—	—	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000F38H	EPODR06[R/W] B,H,W 00000000	EPODR07[R/W] B,H,W 00000000	EPODR08[R/W] B,H,W 00000000	—	拡張ポート出力 駆動レジスタ
000F3CH	EPODRGD[R/W] B,H,W ----1010	EPODRGF[R/W] B,H,W --101010	—	—	
000F40H	PORTEN [R/W] B,H,W -------0	—	—	—	ポート入力許可 レジスタ
000F44H ～ 000F4CH	—	—	—	—	予約
000F50H	—	GPLLCR[R/W] B,H,W 0------0	PTIMCR[R/W] B,H,W ----1111	PEDIVCR[R/W] B,H,W -000-000	GDC 制御レジスタ
000F54H	—	PDIVCR[R/W] B,H,W -0000000	SDIVCR0[R/W] B,H,W --000000	SDIVCR1[R/W] B,H,W ---00000	
000F58H	—	SSSCR0[R/W] B,H,W ----0000	SSSCR1[R/W] H,W 000----- --------		
000F5CH	—	PGRCR0[R/W] B,H,W 00----00	PGRCR1[R/W] B,H,W 00000000	PGRCR2[R/W] B,H,W 00000000	
000F60H	—	SGRCR0[R/W] B,H,W 00----00	SGRCR1[R/W] B,H,W 00000000	SGRCR2[R/W] B,H,W 00000000	
000F64H	—	GDCCR[R/W] B,H,W --000001	GDCTRGR[R/W] B,H,W 0000--00	GDCSWPR[R/W] B,H,W ---00101	
000F68H~ 000F6CH	—	—	—	—	予約
000F70H	RCRH0[W] H,W XXXXXXXX	RCRL0[W] B,H,W XXXXXXXX	UDCRH0[R] H,W 00000000	UDCRL0[R] B,H,W 00000000	アップダウンカウンタ 0 CY91F59A/B(ほかは予約)
000F74H	CCR0[R/W] B,H 00000000 -0001000		—	CSR0[R/W] B 00000000	
000F78H ~ 000F7CH	—	—	—	—	予約
000F80H	RCRH1[W] H,W XXXXXXXX	RCRL1[W] B,H,W XXXXXXXX	UDCRH1[R] H,W 00000000	UDCRL1[R] B,H,W 00000000	アップダウンカウンタ 1 CY91F59A/B(ほかは予約)
000F84H	CCR1[R/W] B,H 00000000 -0001000		—	CSR1[R/W] B 00000000	
000F88H ~ 000F9CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000FA0$_H$	CPCLR2 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 2 CY91F591/2/4/6/7/9 では LSYN 専用インプットキャプチャ用フリーランタイマ
000FA4$_H$	TCDT2 [R/W] W 00000000 00000000 00000000 00000000				
000FA8$_H$	TCCSH2 [R/W] B, H, W 0-----00	TCCSL2 [R/W] B, H, W -1-00000	—		
000FAC$_H$	CPCLR3 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 3 CY91F591/2/4/6/7/9 では LSYN 専用インプットキャプチャ用フリーランタイマ
000FB0$_H$	TCDT3 [R/W] W 00000000 00000000 00000000 00000000				
000FB4$_H$	TCCSH3 [R/W] B, H, W 0-----00	TCCSL3 [R/W] B, H, W -1-00000	—		
000FB8$_H$	CPCLR4 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 4 CY91F59A/B(ほかは予約)
000FBC$_H$	TCDT4 [R/W] W 00000000 00000000 00000000 00000000				
000FC0$_H$	TCCSH4 [R/W] B, H, W 0-----00	TCCSL4 [R/W] B, H, W -1-00000	—		
000FC4$_H$	CPCLR5 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 5 CY91F59A/B(ほかは予約)
000FC8$_H$	TCDT5 [R/W] W 00000000 00000000 00000000 00000000				
000FCC$_H$	TCCSH5 [R/W] B, H, W 0-----00	TCCSL5 [R/W] B, H, W -1-00000	—		
000FD0$_H$	IPCP6 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 6,7 *1:CY91F591/2/4/6/7/9 では LSYN 専用 *2:CY91F59A/B
000FD4$_H$	IPCP7 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000FD8$_H$	ICFS67 [R/W] B, H, W ------00	—	LSYNS1 [R/W] B,H,W ------00*1 --000000*2	ICS67 [R/W] B, H, W 00000000	
000FDC$_H$	IPCP8 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 8,9 CY91F59A/B(ほかは予約)
000FE0$_H$	IPCP9 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000FE4$_H$	ICFS89 [R/W] B, H, W ------00	—	—	ICS89 [R/W] B, H, W 00000000	
000FE8$_H$	IPCP10 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 10,11 CY91F59A/B(ほかは予約)
000FEC$_H$	IPCP11 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 10,11 CY91F59A/B(ほかは予約)
000FF0$_H$	ICFS1011 [R/W] B, H, W ------00		—	ICS1011 [R/W] B, H, W 00000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$000FF4_H$	RCRH2[W] H,W XXXXXXXX	RCRL2[W] B,H,W XXXXXXXX	UDCRH2[R] H,W 00000000	UDCRL2[R] B,H,W 00000000	アップダウンカウンタ 2 CY91F59A/B(ほかは予約)
$000FF8_H$	CCR2[R/W] B,H 00000000 -0001000		—	CSR2[R/W] B 00000000	
$000FFC_H$	—	—	—	—	予約
001000_H	SACR [R/W] B,H,W -------0	PICD [R/W] B,H,W ----0011	—	—	同期/非同期 切換え制御
001004_H ～ $00103C_H$	—	—	—	—	予約
001040_H	—	SGDER0[R/W] B,H,W 00000000	SGCR0[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 0
001044_H	SGAR0[R/W] B,H,W 00000000 00000000		SGFR0[R/W] B,H,W 00000000	SGNR0[R/W] B,H,W 00000000	
001048_H	SGTCR0[R/W] B,H,W 00000000	SGIDR0[R/W] B,H,W 00000000	SGPCR0[R/W] B,H,W 00000000 11111111		
$00104C_H$	SGDMAR0[W] B,H,W 00000000 00000000 00000000 00000000				
001050_H ～ $00105C_H$	—	—	—	—	予約
001060_H	—	SGDER1[R/W] B,H,W 00000000	SGCR1[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 1
001064_H	SGAR1[R/W] B,H,W 00000000 00000000		SGFR1[R/W] B,H,W 00000000	SGNR1[R/W] B,H,W 00000000	
001068_H	SGTCR1[R/W] B,H,W 00000000	SGIDR1[R/W] B,H,W 00000000	SGPCR1[R/W] B,H,W 00000000 11111111		
$00106C_H$	SGDMAR1[W] B,H,W 00000000 00000000 00000000 00000000				
001070_H ～ $00107C_H$	—	—	—	—	予約
001080_H	—	SGDER2[R/W] B,H,W 00000000	SGCR2[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 2
001084_H	SGAR2[R/W] B,H,W 00000000 00000000		SGFR2[R/W] B,H,W 00000000	SGNR2[R/W] B,H,W 00000000	
001088_H	SGTCR2[R/W] B,H,W 00000000	SGIDR2[R/W] B,H,W 00000000	SGPCR2[R/W] B,H,W 00000000 11111111		
$00108C_H$	SGDMAR2[W] B,H,W 00000000 00000000 00000000 00000000				
001090_H ～ $00109C_H$	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0010A0H	—	SGDER3[R/W] B,H,W 00000000	SGCR3[R/W] B,H,W -0000-0- 000--000		サウンドジェネレータ 3
0010A4H	SGAR3[R/W] B,H,W 00000000 00000000		SGFR3[R/W] B,H,W 00000000	SGNR3[R/W] B,H,W 00000000	
0010A8H	SGTCR3[R/W] B,H,W 00000000	SGIDR3[R/W] B,H,W 00000000	SGPCR3[R/W] B,H,W 00000000 11111111		
0010ACH	SGDMAR3[W] B,H,W 00000000 00000000 00000000 00000000				
0010B0H ～ 0010BCH	—	—	—	—	予約
0010C0H	—	SGDER4[R/W] B,H,W 00000000	SGCR4[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 4
0010C4H	SGAR4[R/W] B,H,W 00000000 00000000		SGFR4[R/W] B,H,W 00000000	SGNR4[R/W] B,H,W 00000000	
0010C8H	SGTCR4[R/W] B,H,W 00000000	SGIDR4[R/W] B,H,W 00000000	SGPCR4[R/W] B,H,W 00000000 11111111		
0010CCH	SGDMAR4[W] B,H,W 00000000 00000000 00000000 00000000				
0010D0H ～ 00112CH	—	—	—	—	予約
001130H	—	—	—	CRCCR[R/W] B,H,W -0000000	CRC 演算
001134H	CRCINIT[R/W] B,H,W 1111111 1111111 1111111 1111111				
001138H	CRCIN[R/W] B,H,W 00000000 00000000 00000000 00000000				CRC 演算
00113CH	CRCR[R] B,H,W 1111111 1111111 1111111 1111111				
001140H ～ 0013FCH	—	—	—	—	予約
001400H ～ 001FFCH	—	—	—	—	予約(3KB)
002000H	CTRLR0 [R/W] B,H,W -------- 000-0001		STATR0[R/W] B,H,W -------- 00000000		CAN0 (64msg)
002004H	ERRCNT0 [R] B,H,W 00000000 00000000		BTR0[R/W] B,H,W -0100011 00000001		
002008H	INTR0 [R] B,H,W 00000000 00000000		TESTR0[R/W] B,H,W -------- X00000--		
00200CH	BRPER0 [R/W] B,H,W -------- ----0000		—		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002010_H	IF1CREQ0 [R/W] B,H,W 0------- 00000001		IF1CMSK0 [R/W] B,H,W -------- 00000000		CAN0 (64msg)
002014_H	IF1MSK20 [R/W] B,H,W 11-11111 11111111		IF1MSK10 [R/W] B,H,W 11111111 11111111		
002018_H	IF1ARB20 [R/W] B,H,W 00000000 00000000		IF1ARB10 [R/W] B,H,W 00000000 00000000		
$00201C_H$	IF1MCTR0 [R/W] B,H,W 00000000 0---0000		—		
002020_H	IF1DTA10 [R/W] B,H,W 00000000 00000000		IF1DTA20 [R/W] B,H,W 00000000 00000000		
002024_H	IF1DTB10 [R/W] B,H,W 00000000 00000000		IF1DTB20 [R/W] B,H,W 00000000 00000000		
002028_H, $00202C_H$	予約				
002030_H, 002034_H	予約(IF1 データミラー)				
002038_H, $00203C_H$	予約				
002040_H	IF2CREQ0 [R/W] B,H,W 0------- 00000001		IF2CMSK0 [R/W] B,H,W -------- 00000000		
002044_H	IF2MSK20 [R/W] B,H,W 11-11111 11111111		IF2MSK10 [R/W] B,H,W 11111111 11111111		
002048_H	IF2ARB20 [R/W] B,H,W 00000000 00000000		IF2ARB10 [R/W] B,H,W 00000000 00000000		
$00204C_H$	IF2MCTR0 [R/W] B,H,W 00000000 0---0000		—		
002050_H	IF2DTA10 [R/W] B,H,W 00000000 00000000		IF2DTA20 [R/W] B,H,W 00000000 00000000		
002054_H	IF2DTB10 [R/W] B,H,W 00000000 00000000		IF2DTB20 [R/W] B,H,W 00000000 00000000		
002058_H, $00205C_H$	予約				
002060_H, 002064_H	予約(IF2 データミラー)				
002068_H ～ $00207C_H$	予約				
002080_H	TREQR20 [R] B,H,W 00000000 00000000		TREQR10 [R] B,H,W 00000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002084_H	TREQR40 [R] B,H,W 00000000 00000000		TREQR30 [R] B,H,W 00000000 00000000		CAN0 (64msg)
002088_H	—		—		
$00208C_H$	—		—		
002090_H	NEWDT20 [R] B,H,W 00000000 00000000		NEWDT10 [R] B,H,W 00000000 00000000		
002094_H	NEWDT40 [R] B,H,W 00000000 00000000		NEWDT30 [R]B,H,W 00000000 00000000		
002098_H	—		—		
$00209C_H$	—		—		
$0020A0_H$	INTPND20 [R] B,H,W 00000000 00000000		INTPND10 [R] B,H,W 00000000 00000000		
$0020A4_H$	INTPND40 [R] B,H,W 00000000 00000000		INTPND30 [R] B,H,W 00000000 00000000		
$0020A8_H$	—		—		
$0020AC_H$	—		—		
$0020B0_H$	MSGVAL20 [R] B,H,W 00000000 00000000		MSGVAL10 [R] B,H,W 00000000 00000000		
$0020B4_H$	MSGVAL40 [R] B,H,W 00000000 00000000		MSGVAL30 [R] B,H,W 00000000 00000000		
$0020B8_H$	—		—		
$0020BC_H$	—		—		
$0020C0_H$ ～ $0020FC_H$	予約				
002100_H	CTRLR1 [R/W] B,H,W -------- 000-0001		STATR1[R/W] B,H,W -------- 00000000		CAN1 (32msg)
002104_H	ERRCNT1 [R] B,H,W 00000000 00000000		BTR1[R/W] B,H,W -0100011 00000001		
002108_H	INTR1 [R] B,H,W 00000000 00000000		TESTR1[R/W] B,H,W -------- X00000--		
$00210C_H$	BRPER1 [R/W] B,H,W -------- ----0000		—		
002110_H	IF1CREQ1 [R/W] B,H,W 0------- 00000001		IF1CMSK1 [R/W] B,H,W -------- 00000000		
002114_H	IF1MSK21 [R/W] B,H,W 11-11111 11111111		IF1MSK11 [R/W] B,H,W 11111111 11111111		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002118H	IF1ARB21 [R/W] B,H,W 00000000 00000000		IF1ARB11 [R/W] B,H,W 00000000 00000000		CAN1 (32msg)
00211CH	IF1MCTR1 [R/W] B,H,W 00000000 0---0000		—		
002120H	IF1DTA11 [R/W] B,H,W 00000000 00000000		IF1DTA21 [R/W] B,H,W 00000000 00000000		
002124H	IF1DTB11 [R/W] B,H,W 00000000 00000000		IF1DTB21 [R/W] B,H,W 00000000 00000000		
002128H, 00212CH	予約				
002130H, 002134H	予約(IF1 データミラー)				
002138H, 00213CH	予約				
002140H	IF2CREQ1 [R/W] B,H,W 0------- 00000001		IF2CMSK1 [R/W] B,H,W -------- 00000000		
002144H	IF2MSK21 [R/W] B,H,W 11-11111 11111111		IF2MSK11 [R/W] B,H,W 11111111 11111111		
002148H	IF2ARB21 [R/W] B,H,W 00000000 00000000		IF2ARB11 [R/W] B,H,W 00000000 00000000		
00214CH	IF2MCTR1 [R/W] B,H,W 00000000 0---0000		—		
002150H	IF2DTA11 [R/W] B,H,W 00000000 00000000		IF2DTA21 [R/W] B,H,W 00000000 00000000		
002154H	IF2DTB11 [R/W] B,H,W 00000000 00000000		IF2DTB21 [R/W] B,H,W 00000000 00000000		
002158H, 00215CH	予約				CAN1 (32msg)
002160H, 002164H	予約(IF2 データミラー)				
002168H ～ 00217CH	予約				
002180H	TREQR21 [R] B,H,W 00000000 00000000		TREQR11 [R] B,H,W 00000000 00000000		
002184H	—		—		
002188H	—		—		
00218CH	—		—		
002190H	NEWDT21 [R] B,H,W 00000000 00000000		NEWDT11 [R] B,H,W 00000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002194$_H$	—		—		CAN1 (32msg)
002198$_H$	—		—		
00219C$_H$	—		—		
0021A0$_H$	INTPND21 [R] B,H,W 00000000 00000000		INTPND11 [R] B,H,W 00000000 00000000		
0021A4$_H$	—		—		
0021A8$_H$	—		—		
0021AC$_H$	—		—		
0021B0$_H$	MSGVAL21 [R] B,H,W 00000000 00000000		MSGVAL11 [R] B,H,W 00000000 00000000		
0021B4$_H$	—		—		
0021B8$_H$	—		—		
0021BC$_H$	—		—		
0021C0$_H$ ～ 0021FC$_H$	予約				
002200$_H$	CTRLR2 [R/W] B,H,W -------- 000-0001		STATR2[R/W] B,H,W -------- 00000000		CAN2 (32msg)
002204$_H$	ERRCNT2[R] B,H,W 00000000 00000000		BTR2[R/W] B,H,W -0100011 00000001		
002208$_H$	INTR2[R] B,H,W 00000000 00000000		TESTR2[R/W] B,H,W -------- X00000--		
00220C$_H$	BRPER2 [R/W] B,H,W -------- ----0000		—		
002210$_H$	IF1CREQ2[R/W] B,H,W 0------- 00000001		IF1CMSK2[R/W] B,H,W -------- 00000000		
002214$_H$	IF1MSK22 [R/W] B,H,W 11-11111 11111111		IF1MSK12 [R/W] B,H,W 11111111 11111111		
002218$_H$	IF1ARB22 [R/W] B,H,W 00000000 00000000		IF1ARB12 [R/W] B,H,W 00000000 00000000		
00221C$_H$	IF1MCTR2[R/W] B,H,W 00000000 0---0000		—		
002220$_H$	IF1DTA12 [R/W] B,H,W 00000000 00000000		IF1DTA22 [R/W] B,H,W 00000000 00000000		
002224$_H$	IF1DTB12 [R/W] B,H,W 00000000 00000000		IF1DTB22 [R/W] B,H,W 00000000 00000000		
002228$_H$, 00222C$_H$	予約				
002230$_H$, 002234$_H$	予約(IF1 データミラー)				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002238$_{H,}$ 00223C$_{H}$	予約				CAN2 (32msg)
002240$_{H}$	IF2CREQ2[R/W] B,H,W 0------- 00000001		IF2CMSK2[R/W] B,H,W -------- 00000000		
002244$_{H}$	IF2MSK22 [R/W] B,H,W 11-11111 11111111		IF2MSK12[R/W] B,H,W 11111111 11111111		
002248$_{H}$	IF2ARB22[R/W] B,H,W 00000000 00000000		IF2ARB12[R/W] B,H,W 00000000 00000000		
00224C$_{H}$	IF2MCTR2[R/W] B,H,W 00000000 0---0000		—		
002250$_{H}$	IF2DTA12[R/W] B,H,W 00000000 00000000		IF2DTA22[R/W] B,H,W 00000000 00000000		CAN2 (32msg)
002254$_{H}$	IF2DTB12[R/W] B,H,W 00000000 00000000		IF2DTB22[R/W] B,H,W 00000000 00000000		
002258$_{H,}$ 00225C$_{H}$	予約				
002260$_{H,}$ 002264$_{H}$	予約(IF2 データミラー)				
002268$_{H}$ ～ 00227C$_{H}$	予約				
002280$_{H}$	TREQR22[R] B,H,W 00000000 00000000		TREQR12[R] B,H,W 00000000 00000000		
002284$_{H}$	—		—		
002288$_{H}$	—		—		
00228C$_{H}$	—		—		
002290$_{H}$	NEWDT22[R] B,H,W 00000000 00000000		NEWDT12[R] B,H,W 00000000 00000000		
002294$_{H}$	—		—		
002298$_{H}$	—		—		
00229C$_{H}$	—		—		
0022A0$_{H}$	INTPND22[R] B,H,W 00000000 00000000		INTPND12[R] B,H,W 00000000 00000000		
0022A4$_{H}$	—		—		
0022A8$_{H}$	—		—		
0022AC$_{H}$	—		—		
0022B0$_{H}$	MSGVAL22[R] B,H,W 00000000 00000000		MSGVAL12[R] B,H,W 00000000 00000000		
0022B4$_{H}$	—		—		
0022B8$_{H}$	—		—		
0022BC$_{H}$	—		—		
0022C0$_{H}$ ～ 0022FC$_{H}$	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002300_H	DFCTLR[R/W]B,H,W -0------ --------		—	DFSTR[R/W] B,H,W -----001	ワークフラッシュ
002304_H	—	—	—	—	
002308_H	FLIFCTLR[R/W] B,H,W ---0--00	—	FLIFFER1[R/W] B,H,W --------	FLIFFER2[R/W] B,H,W --------	ワークフラッシュ
$00230C_H$ ～ $0023FC_H$	—	—	—	—	予約
002400_H	SEEARX[R] B,H,W 00000000 00000000		DEEARX[R] B,H,W 00000000 00000000		XBS RAM ECC 制御レジスタ
002404_H	EECSRX[R/W] B,H,W ----0000	—	EFEARX[R/W] B,H,W 00000000 00000000		
002408_H	—	EFECRX[R/W] B,H,W -------0 00000000 00000000			
$00240C_H$ ～ $0024FC_H$	—	—	—	—	予約
002500_H	SEEARH[R] B,H,W --000000 00000000		DEEARH[R] B,H,W --000000 00000000		AHB RAM ECC 制御レジスタ CY91F59A/B(ほかは予約)
002504_H	EECSRH[R/W] B,H,W ----0000	—	EFEARH[R/W] B,H,W --000000 00000000		
002508_H	—	EFECRH[R/W] B,H,W -------0 00000000 00000000			
$00250C_H$ ～ $002FFC_H$	—	—	—	—	予約
003000_H	SEEARA[R] B,H,W -----000 00000000		DEEARA[R] B,H,W -----000 00000000		Backup RAM ECC 制御レジスタ
003004_H	EECSRA[R/W] B,H,W ----0000	—	EFEARA[R/W] B,H,W -----000 00000000		Backup RAM ECC 制御レジスタ
003008_H	—	EFECRA[R/W] B,H,W -------0 00000000 00000000			
$00300C_H$ ～ $003FFC_H$	—	—	—	—	予約
004000_H ～ $005FFC_H$	Backup RAM				Backup RAM 領域
006000_H ～ $00EFFC_H$	—	—	—	—	予約
$00F000_H$ ～ $00FEFC_H$	—	—	—	—	予約【S】
$00FF00_H$	DSUCR [R/W] B,H,W -------- -------0		—	—	OCDU【S】

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
$00FF04_H$ ～ $00FF0C_H$	—	—	—	—	予約【S】
$00FF10_H$	PCSR [R/W] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				OCDU【S】
$00FF14_H$	PSSR [R/W] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
$00FF18_H$ ～ $00FFF4_H$	—	—	—	—	予約【S】
$00FFF8_H$	EDIR1 [R] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				OCDU【S】
$00FFFC_H$	EDIR0 [R] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

【S】 システムレジスタです。ユーザモードでこれらのレジスタに読み書きを行った場合は、不正命令例外(データアクセスエラー)を発生させます。

9. 割込みベクタテーブル

割込み要因と割込みベクタ/割込み制御レジスタの割当てを示します。

■ 割込みベクタ

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN*1
	10 進	16 進				
リセット	0	00	-	$3FC_H$	$000FFFFC_H$	-
システム予約	1	01	-	$3F8_H$	$000FFFF8_H$	-
システム予約	2	02	-	$3F4_H$	$000FFFF4_H$	-
システム予約	3	03	-	$3F0_H$	$000FFFF0_H$	-
システム予約	4	04	-	$3EC_H$	$000FFFEC_H$	-
FPU 例外	5	05	-	$3E8_H$	$000FFFE8_H$	-
命令アクセス保護違反例外	6	06	-	$3E4_H$	$000FFFE4_H$	-
データアクセス保護違反例外	7	07	-	$3E0_H$	$000FFFE0_H$	-
データアクセスエラー割込み	8	08	-	$3DC_H$	$000FFFDC_H$	-
INTE 命令	9	09	-	$3D8_H$	$000FFFD8_H$	-
命令ブレーク	10	0A	-	$3D4_H$	$000FFFD4_H$	-
システム予約	11	0B	-	$3D0_H$	$000FFFD0_H$	-
システム予約	12	0C	-	$3CC_H$	$000FFFCC_H$	-
システム予約	13	0D	-	$3C8_H$	$000FFFC8_H$	-
不正命令例外	14	0E	-	$3C4_H$	$000FFFC4_H$	-
NMI 要求/ XBS RAM ダブルビットエラー発生/ AHB RAM ダブルビットエラー発生**/ Backup RAM ダブルビットエラー発生	15	0F	15 (F_H) 固定	$3C0_H$	$000FFFC0_H$	-
外部割込み 0～7	16	10	ICR00	$3BC_H$	$000FFFBC_H$	0
外部割込み 8～15	17	11	ICR01	$3B8_H$	$000FFFB8_H$	1
リロードタイマ 0/1/7**/8**	18	12	ICR02	$3B4_H$	$000FFFB4_H$	2
リロードタイマ 2/3/9**/10**	19	13	ICR03	$3B0_H$	$000FFFB0_H$	3
マルチファンクションシリアル インタフェース ch.0 (受信完了) / マルチファンクションシリアル インタフェース ch.0 (ステータス)	20	14	ICR04	$3AC_H$	$000FFFAC_H$	4 *2
マルチファンクションシリアル インタフェース ch.0 (送信完了)	21	15	ICR05	$3A8_H$	$000FFFA8_H$	5
マルチファンクションシリアル インタフェース ch.1 (受信完了) / マルチファンクションシリアル インタフェース ch.1 (ステータス)	22	16	ICR06	$3A4_H$	$000FFFA4_H$	6*2

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN*1
	10 進	16 進				
マルチファンクションシリアルインタフェース ch.1 (送信完了)	23	17	ICR07	3A0 H	000FFFA0 H	7
LIN-UART2 (受信完了)	24	18	ICR08	39C H	000FFF9C H	8
LIN-UART2 (送信完了)	25	19	ICR09	398 H	000FFF98 H	9
LIN-UART3 (受信完了)	26	1A	ICR10	394 H	000FFF94 H	10
LIN-UART3 (送信完了)	27	1B	ICR11	390 H	000FFF90 H	11
LIN-UART4 (受信完了)	28	1C	ICR12	38C H	000FFF8C H	12
LIN-UART4 (送信完了)	29	1D	ICR13	388 H	000FFF88 H	13
LIN-UART5 (受信完了)	30	1E	ICR14	384 H	000FFF84 H	14
LIN-UART5 (送信完了)	31	1F	ICR15	380 H	000FFF80 H	15
LIN-UART6 (受信完了)	32	20	ICR16	37C H	000FFF7C H	16
LIN-UART6 (送信完了)	33	21	ICR17	378 H	000FFF78 H	17
CAN0	34	22	ICR18	374 H	000FFF74 H	-
CAN1	35	23	ICR19	370 H	000FFF70 H	-
CAN2/UDC0**/1**	36	24	ICR20	36C H	000FFF6C H	-
リアルタイムクロック	37	25	ICR21	368 H	000FFF68 H	-
サウンドジェネレータ 0 / LIN-UART7 (受信完了)	38	26	ICR22	364 H	000FFF64 H	22
サウンドジェネレータ 1 / LIN-UART7 (送信完了)	39	27	ICR23	360 H	000FFF60 H	23
PPG0/1/10/11/20/21	40	28	ICR24	35C H	000FFF5C H	24
PPG2/3/12/13/22/23	41	29	ICR25	358 H	000FFF58 H	25
PPG4/5/14/15/UDC2**	42	2A	ICR26	354 H	000FFF54 H	26*6
PPG6/7/16/17/マルチファンクションシリアルインタフェース ch.10(受信完了)**/マルチファンクションシリアルインタフェース ch.10(ステータス)**	43	2B	ICR27	350 H	000FFF50 H	27
PPG8/9/18/19/マルチファンクションシリアルインタフェース ch.10(送信完了)**	44	2C	ICR28	34C H	000FFF4C H	28
GDC / GDC_ALM / GDC_LVD/マルチファンクションシリアルインタフェース ch.8(受信完了)**/マルチファンクションシリアルインタフェース ch.8(ステータス)**	45	2D	ICR29	348 H	000FFF48 H	29*7

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN*1
	10 進	16 進				
メインタイマ/サブタイマ/PLL タイマ/ マルチファンクションシリアル インタフェース ch.8(送信完了)**	46	2E	ICR30	344 H	000FFF44 H	30
クロックキャリブレーションユニット (サブ発振) /サウンドジェネレータ 4/ マルチファンクションシリアル インタフェース ch.9(受信完了)**/ マルチファンクションシリアル インタフェース ch.9(ステータス)**	47	2F	ICR31	340 H	000FFF40 H	31*3
A/D コンバータ	48	30	ICR32	33C H	000FFF3C H	32
クロックキャリブレーションユニット (CR 発振) / マルチファンクションシリアル インタフェース ch.9(送信完了)**	49	31	ICR33	338 H	000FFF38 H	33*3
フリーランタイマ 0/2/4**/6**	50	32	ICR34	334 H	000FFF34 H	-
フリーランタイマ 1/3/5**/7**	51	33	ICR35	330 H	000FFF30 H	-
ICU0/6 (取込み)	52	34	ICR36	32C H	000FFF2C H	36
ICU1/7 (取込み)	53	35	ICR37	328 H	000FFF28 H	37
ICU2/8** (取込み)	54	36	ICR38	324 H	000FFF24 H	38
ICU3/9** (取込み)	55	37	ICR39	320 H	000FFF20 H	39
ICU4/10** (取込み)	56	38	ICR40	31C H	000FFF1C H	40
ICU5/11** (取込み)	57	39	ICR41	318 H	000FFF18 H	41
OCU0/1(一致)	58	3A	ICR42	314 H	000FFF14 H	42
OCU2/3(一致)	59	3B	ICR43	310 H	000FFF10 H	43
ベースタイマ 0 IRQ0 / ベースタイマ 0 IRQ1/ サウンドジェネレータ 2/ マルチファンクションシリアル インタフェース ch.11(受信完了)**/ マルチファンクションシリアル インタフェース ch.11(ステータス)**	60	3C	ICR44	30C H	000FFF0C H	44
ベースタイマ 1 IRQ0 / ベースタイマ 1 IRQ1/ サウンドジェネレータ 3/ XBS RAM シングルビットエラー発生/ AHB RAM シングルビットエラー発生**/ Backup RAM シングルビットエラー発生/ マルチファンクションシリアル インタフェース ch.11(送信完了)**	61	3D	ICR45	308 H	000FFF08 H	45*4
DMAC0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15	62	3E	ICR46	304 H	000FFF04 H	-
遅延割込み	63	3F	ICR47	300 H	000FFF00 H	-

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN*1
	10 進	16 進				
システム予約 (REALOS®*5 にて使用)	64	40	-	2FC H	000FFEFC H	-
システム予約 (REALOS にて使用)	65	41	-	2F8 H	000FFEF8 H	-
INT 命令で使用	66 | 255	42 | FF	-	2F4 H | 000 H	000FFEF4 H | 000FFC00 H	-

*1： RN 番号割り当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。
*2： マルチファンクションシリアルインタフェースのステータスは、I²C 受信による DMA 転送に対応していません。
*3： クロックキャリブレーションユニットは割込みによる DMA 転送には対応していません。
*4： RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。
*5： REALOS は Spansion LLC の登録商標です。
*6： アップダウンカウンタ(UDC)ch.2 は割込みによる DMA 転送には対応していません。
*7： GDC 関連の割込みによる DMA 転送には対応していません。
**： CY91F59A/B のみサポートする機能です。

UDCn： アップダウンカウンタ ch.n
ICUn： インプットキャプチャ ch.n
OCUn： アウトプットコンペア ch.n

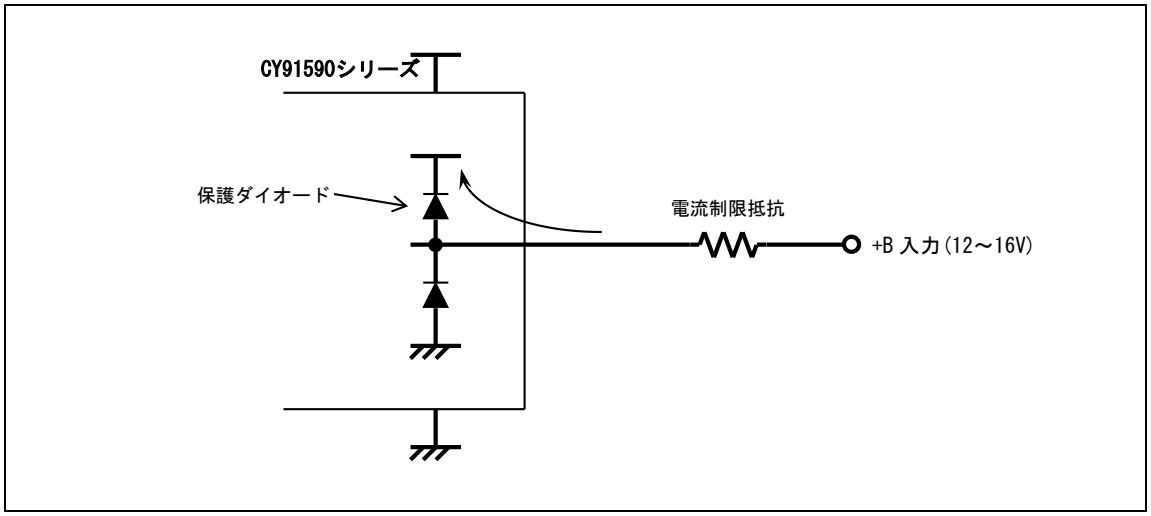
10. 電気的特性

10.1絶対最大定格

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧*1, *2	$V_{CC}5$	V_{SS}－0.3	V_{SS}+6.0	V	
	$V_{CC}3$	V_{SS}－0.3	V_{SS}+4.0	V	Vcc3≦Vcc5
	DV_{CC}	V_{SS}－0.3	V_{SS}+6.0	V	DVcc≦Vcc5
アナログ電源電圧*1, *2	$AV_{CC}5$	V_{SS}－0.3	V_{SS}+6.0	V	AVRH5≦AVcc5≦Vcc5
	$AV_{CC}3$	V_{SS}－0.3	V_{SS}+4.0	V	AVR3≦AVcc3≦Vcc3
アナログリファレンス電圧*1	AVRH5	V_{SS}－0.3	V_{SS}+6.0	V	AVRH5≦AVcc5
	AVR3	V_{SS}－0.3	V_{SS}+4.0	V	AVR3≦AVcc3
入力電圧*1	V_{I1}	V_{SS}－0.3	Vcc5+0.3	V	SMC 兼用端子以外の 5 V 端子
	V_{I2}	V_{SS}－0.3	Vcc3+0.3	V	3.3 V 専用端子
	V_{I3}	V_{SS}－0.3	Vcc5+0.3	V	SMC 兼用端子
アナログ端子入力電圧*1	$V_{IA}5$	V_{SS}－0.3	Vcc5+0.3	V	
	$V_{IA}3$	V_{SS}－0.3	Vcc3+0.3	V	
出力電圧*1	V_{O1}	V_{SS}－0.3	Vcc5+0.3	V	SMC 兼用端子以外の 5 V 端子
	V_{O2}	V_{SS}－0.3	Vcc3+0.3	V	3.3 V 専用端子
	V_{O3}	V_{SS}－0.3	Vcc5+0.3	V	SMC 兼用端子
最大クランプ電流	I_{CLAMP}	-4	4	mA	*9
最大総クランプ電流	$\Sigma\lvert I_{CLAMP}\rvert$	－	20	mA	*9
"L"レベル最大出力電流*3	I_{OL1}	－	7	mA	2 mA 設定時*6
	I_{OL2}	－	40	mA	30 mA 設定時*7
	I_{OL3}	－	30	mA	20 mA 設定時*8
"L"レベル平均出力電流*4	I_{OLAV1}	－	2	mA	2 mA 設定時*6
	I_{OLAV2}	－	30	mA	30 mA 設定時*7
	I_{OLAV3}	－	20	mA	20 mA 設定時*8
"L"レベル総出力電流*5	ΣI_{OL1}	－	50	mA	*6
	ΣI_{OL2}	－	250	mA	*7
	ΣI_{OL3}	－	50	mA	*8
"H"レベル最大出力電流*3	I_{OH1}	－	－7	mA	2 mA 設定時*6
	I_{OH2}	－	－40	mA	30 mA 設定時*7
	I_{OH3}	－	－30	mA	20 mA 設定時*8
"H"レベル平均出力電流*4	I_{OHAV1}	－	－2	mA	2 mA 設定時*6
	I_{OHAV2}	－	－30	mA	30 mA 設定時*7
	I_{OHAV3}	－	－20	mA	20 mA 設定時*8
"H"レベル総出力電流*5	ΣI_{OH1}	－	－50	mA	*6
	ΣI_{OH2}	－	－250	mA	*7
	ΣI_{OH3}	－	－50	mA	*8
消費電力	P_D	－	1250	mW	LQFP 品
		－	2500	mW	BGA 品/TEQFP 品/HQFP 品
動作温度	T_A	－40	+105	°C	*10
保存温度	Tstg	－55	+150	°C	－

*1： Vss=AVss=DV_{SS}=0.0 V を基準にしています。
*2： 電源投入時など $AV_{CC}5$, DV_{CC} が $V_{CC}5$ を超えないように注意してください。
同じく、$AV_{CC}3$ が $V_{CC}3$ を超えないように注意してください。
*3： 最大出力電流は、該当する端子 1 本のピーク電流値を規定します。
*4： 平均出力電流は、該当する端子 1 本に流れる電流の 10ms の平均電流値を規定します。平均値とは、動作電流×動作率を意味します。
*5： 総出力電流は、該当する端子すべてに流れる最大電流値を規定します。
*6： P60-P87 と 3V 端子を除く端子出力。
*7： P60-P87 端子の出力。
*8： 3V 端子の出力
*9：
- 該当端子：P090/ADTG を除くすべての汎用ポート(アナログ専用ポートは除く)
- 推奨動作条件内でご使用ください。
- 直流電圧(電流)でご使用ください。
- ＋B 信号とマイコンの間には、必ず制限抵抗を接続し＋B 信号を印加してください。
- ＋B 入力時にマイコン端子に入力される電流が、瞬時・定常を問わず規格値以下になるように制限抵抗の値を設定してください。
- 低消費電力モードなどマイコンの駆動電流が少ない動作状態では、＋B 入力電位が保護ダイオードを通して Vcc 端子の電位を上昇させ、ほかの機器へ影響をおよぼす可能性がありますのでご注意ください。
- マイコン電源が OFF 時(0 V に固定していない場合)に＋B 入力がある場合は、端子から電源が供給されているため、不完全な動作を行う可能性がありますのでご注意ください。
- 電源投入時に＋B 入力がある場合は、端子から電源が供給されているため、パワーオンリセットが動作しない電源電圧になる可能性がありますのでご注意ください。
- ＋B 入力端子は、オープン状態にならないようにご注意ください。

推奨回路例



*10： 本製品を T_A=105 °C でご使用いただくには、4 層以上の多層基板への搭載が必要となります。

＜注意事項＞

- *絶対最大定格を超えるストレス（電圧，電流，温度など）の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。*

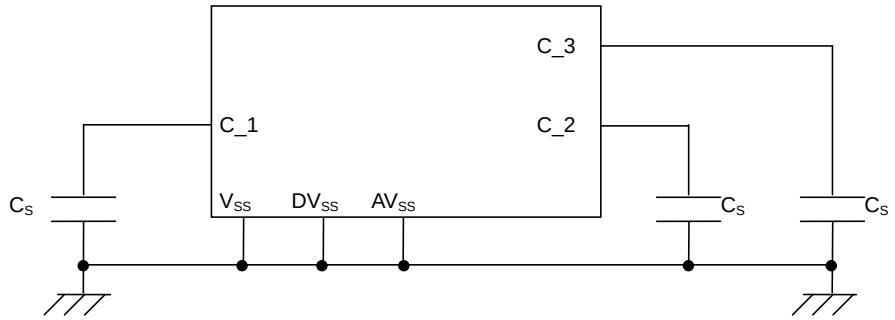
10.2推奨動作条件

(V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧	$V_{CC}5$	4.5	5.5	V	推奨動作保証範囲
	DV_{CC}	4.5	5.5	V	
	$AV_{CC}5$	4.5	5.5	V	
	$V_{CC}3$	3.0	3.6	V	
	$AV_{CC}3$	3.0	3.6	V	
	$V_{CC}5$	3.5	5.5	V	動作保証範囲
	DV_{CC}	3.5	5.5	V	
	$AV_{CC}5$	3.5	5.5	V	
	$V_{CC}3$	2.7	3.6	V	
	$AV_{CC}3$	2.7	3.6	V	
平滑 コンデンサ*	C_S	4.7 (公差±50%以内)		µF	セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。VCC 端子の平滑コンデンサは C_S よりも大きい容量値のものを使用してください。
動作温度	T_A	−40	+105	°C	

*：平滑コンデンサ C_S の接続は、下図を参照してください。

・C 端子接続図



＜注意事項＞

- *推奨動作条件は、半導体デバイスの正常な動作を確保するための条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。*
  データシートに記載されていない項目，使用条件，論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

10.3直流規格

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{CC}3 = 3.3V \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"H"レベル入力電圧	V_{IH1}	P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137	CMOS 入力レベル選択時	0.7×$V_{CC}5$	－	$V_{CC}5$+0.3	V	
	V_{IH2}		CMOS ヒステリシス 入力レベル選択時	0.7×$V_{CC}5$	－	$V_{CC}5$+0.3	V	
	V_{IH3}		Automotive 入力レベル選択時	0.8×$V_{CC}5$	－	$V_{CC}5$+0.3	V	
	V_{IH4}		TTL 入力レベル選択時	2.0	－	$V_{CC}5$+0.3	V	
	V_{IH5}	RSTX, NMIX, MD2	－	0.7×$V_{CC}5$	－	$V_{CC}5$+0.3	V	
	V_{IH7}	MD0, MD1	－	0.7× $V_{CC}5$	－	$V_{CC}5$+0.3	V	
	V_{IH8}	DEBUGIF	－	2.0	－	$V_{CC}5$+0.3	V	
	V_{IH10}	P000～P007, P010～P017, P020～P027, P030～P037, P040～P047, P050～P057, PA2～PA7, PB2～PB7, PC2～PC7, PD2～PD7, PE2～PE7, PF2～PF7, PG0～PG7, PH3	CMOS ヒステリシス 入力レベル選択時	0.7×$V_{CC}3$	－	$V_{CC}3$+0.3	V	3.3 V 専用端子
	V_{IH11}		TTL 入力レベル選択時	2.0	－	$V_{CC}3$+0.3	V	
	V_{IH12}	MD3	－	0.8×$V_{CC}5$	－	$V_{CC}5$+0.3	V	BGA 品のみ
	V_{IH13}	TDI, TMS, TRST, TCK	－	0.7×$V_{CC}5$	－	$V_{CC}5$+0.3	V	BGA 品のみ

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"H"レベル出力電圧	V_{OH1}	P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137	$V_{CC}5$ = 4.5V I_{OH} = −1.0mA	$V_{CC}5$−0.5	−	$V_{CC}5$	V	
	V_{OH2}		$V_{CC}5$ = 4.5V I_{OH} = −2.0mA	$V_{CC}5$−0.5	−	$V_{CC}5$	V	
	V_{OH3}	P060～P067, P070～P077, P080～P087	DV_{CC} = 4.5V I_{OH} = −30.0mA	DV_{CC}−0.5	−	DV_{CC}	V	SMC 兼用端子
	V_{OH4}	P000～P007, P010～P017, P020～P027, P030～P037, P040～P047, P050～P057, PA2～PA7, PB2～PB7, PC2～PC7, PD2～PD7, PE2～PE7, PF2～PF7, PG0～PG7, PH3	$V_{CC}3$ = 3.0V I_{OH} = −2.0mA	$V_{CC}3$−0.5	−	$V_{CC}3$	V	3.3 V 専用端子
	V_{OH5}		$V_{CC}3$ = 3.0V I_{OH} = −5.0mA					
	V_{OH6}		$V_{CC}3$ = 3.0V I_{OH} = −10.0mA					
	V_{OH7}		$V_{CC}3$ = 3.0V I_{OH} = −20.0mA					
	V_{OH8}	TDO	$V_{CC}5$ = 4.5V I_{OH} = −5.0mA	$V_{CC}5$−0.5	−	$V_{CC}5$	V	BGA 品のみ

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"L"レベル入力電圧	V_{IL1}	P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137	CMOS 入力レベル選択時	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	
	V_{IL2}		CMOS ヒステリシス入力レベル選択時	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	
	V_{IL3}		Automotive 入力レベル選択時	V_{SS}－0.3	－	0.5×$V_{CC}5$	V	
	V_{IL4}		TTL 入力レベル選択時	V_{SS}－0.3	－	0.8	V	
	V_{IL5}	RSTX, NMIX, MD2	－	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	
	V_{IL7}	MD0, MD1	－	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	
	V_{IL8}	DEBUGIF	－	V_{SS}－0.3	－	0.8	V	
	V_{IL10}	P000～P007, P010～P017, P020～P027, P030～P037, P040～P047, P050～P057, PA2～PA7, PB2～PB7, PC2～PC7, PD2～PD7, PE2～PE7, PF2～PF7, PG0～PG7, PH3	CMOS ヒステリシス入力レベル選択時	V_{SS}－0.3	－	0.3×$V_{CC}3$	V	3.3 V 専用端子
	V_{IL11}		TTL 入力レベル選択時	V_{SS}－0.3	－	0.8	V	
	V_{IL12}	MD3	－	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	BGA 品のみ
	V_{IL13}	TDI, TMS, TRST, TCK	－	V_{SS}－0.3	－	0.3×$V_{CC}5$	V	BGA 品のみ

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"L"レベル出力電圧	V_{OL1}	P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137	$V_{CC}5$ = 4.5 V I_{OL} = 1.0 mA	0	—	0.4	V	
	V_{OL2}		$V_{CC}5$ = 4.5 V I_{OL} = 2.0 mA	0	—	0.4	V	
	V_{OL3}	P060～P067, P070～P077, P080～P087	DV_{CC} = 4.5 V I_{OL} = 30.0 mA	0	—	0.55	V	SMC 兼用端子
	V_{OL4}	P127, P130, P132, P133	$V_{CC}5$ = 4.5 V I_{OL} = 3.0 mA	0	—	0.4	V	I^2C 兼用端子 (I^2C 選択時)
	V_{OL5}	DEBUGIF	$V_{CC}5$ = 2.7 V I_{OL} = 25.0 mA	0	—	0.25	V	
	V_{OL6}	P000～P007, P010～P017, P020～P027, P030～P037, P040～P047, P050～P057, PA2～PA7, PB2～PB7, PC2～PC7, PD2～PD7, PE2～PE7, PF2～PF7, PG0～PG7, PH3	$V_{CC}3$ = 3.0 V I_{OL} = 2.0 mA	0	—	0.4	V	3.3 V 専用端子
	V_{OL7}		$V_{CC}3$ = 3.0 V I_{OL} = 5.0 mA					
	V_{OL8}		$V_{CC}3$ = 3.0 V I_{OL} = 10.0 mA					
	V_{OL9}		$V_{CC}3$ = 3.0 V I_{OL} = 20.0 mA					
	V_{OL10}	TDO	$V_{CC}5$ = 4.5 V I_{OH} = 5.0 mA	0	—	0.4	V	BGA 品のみ

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
入力リーク電流	I_{IL}	全入力端子	VCC = DVCC = AVCC = 5.5 V VSS<VI<VCC	−5	−	+5	µA	
プルアップ抵抗	R_{UP1}	RSTX, NMIX	−	25	−	100	kΩ	
	R_{UP2}	すべての 5V ポート 入力端子	プルアップ抵抗選択時	25	−	100	kΩ	
	R_{UP3}	すべての 3V ポート 入力端子	プルアップ抵抗選択時	17	−	66	kΩ	
プルダウン抵抗	R_{DOWN1}	MD2	−	25	−	100	kΩ	
	R_{DOWN2}	すべての 5 V ポート 入力端子	プルダウン抵抗選択時	25	−	100	kΩ	
	R_{DOWN3}	すべての 3 V ポート 入力端子	プルダウン抵抗選択時	17	−	66	kΩ	
入力容量	C_{IN1}	$V_{CC}3$, $V_{CC}5$, V_{SS}, DV_{CC}, DV_{SS}, $AV_{CC}3$, $AV_{SS}3$, $AV_{CC}5$, $AV_{SS}5$, C1, C2, C3, P060～P067, P070～P077, P080～P087 上記以外の端子	−	−	5	15	pF	
	C_{IN2}	P060～P067, P070～P077, P080～P087	SMC 使用時	−	15	45	pF	

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電流	$I_{CC}5$	$V_{CC}5$	通常動作時 F_{CP} = 128 MHz, Fcpp = 32 MHz	−	80	120	mA	*4
				−	80	155	mA	*5
			通常動作時 F_{CP} = 80 MHz, Fcpp = 40 MHz	−	60	100	mA	*4
				−	60	130	mA	*5
			FLASH 書込み時 F_{CP} = 128 MHz, Fcpp = 32 MHz	−	95	135	mA	*3, *4
				−	95	165	mA	*3, *5
			FLASH 消去時 F_{CP} = 128 MHz, Fcpp = 32 MHz	−	95	135	mA	*3, *4
				−	95	165	mA	*3, *5
	$I_{CCS}5$		スリープ時 F_{CP} = 128 MHz, Fcpp = 32 MHz	−	25	65	mA	*4
				−	25	80	mA	*5
	$I_{CCBS}5$		バススリープ時 F_{CP} = 128 MHz, Fcpp = 32 MHz	−	15	55	mA	*4
				−	15	70	mA	*5
	$I_{CCT}5$		RTC モード時 原発振 4 MHz 動作	−	650	1800	µA	外部クロック使用時*1, T_A = +25 °C
				−	800	1950		水晶使用時 T_A = +25 °C
	$I_{CCTS}5$		RTC モード シャットダウン時 原発振 4 MHz 動作	−	130	230	µA	外部クロック使用時*1, T_A = +25 °C
				−	280	380	µA	水晶使用時 T_A = +25 °C
	$I_{CCH}5$		STOP モード時	−	250	1400	µA	T_A = +25 °C
	$I_{CCHS}5$		STOP モード シャットダウン時	−	100	200	µA	T_A = +25 °C
	$I_{CC}3$	$V_{CC}3$	GDC 通常動作時 F_{gdC} = 81 MHz, $F_{gdC\text{-}IF}$ = 108 MHz	−	100	200	mA	*4
				−	200	300	mA	*5
			GDC 動作停止時	−	2	100	mA	*4
				−	2	155	mA	*5
			GDC 側レギュレータ停止時	−	70	200	µA	
	I_A3	$AV_{CC}3$	NTSC 動作時	−	30	60	mA	AVR3 = $AV_{SS}3$ 時
			NTSC 停止時	−	5	10	mA	AVR3 = $AV_{SS}3$ 時

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, $V_{CC}3$ = 3.3V±10%, V_{SS} = DV_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
大電流出力 駆動能力 相間偏差 1	ΔV_{OH3}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn, n = 0～5	DVcc = 4.5 V I_{OH} = -30.0 mA V_{OH3} 最大偏差	−	−	90	mV	*2
大電流出力 駆動能力 相間偏差 2	ΔV_{OL3}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn, n = 0～5	Vcc = 4.5 V I_{OL} = 30.0 mA V_{OL2} の最大偏差	−	−	90	mV	*2

*1: 電源電流は、X1 端子から外部クロックを供給した場合の電流値です。外部クロック使用時と振動子使用時では、電源電流値が異なりますので注意が必要です。

*2: ch.0 の PWM1P0/PWM1M0/PWM2P0/PWM2M0 を同時 ON した場合の、各端子の V_{OH3}/V_{OL3} の最大偏差で規定します。ほかのチャネルも同様です。

*3: 本製品には、プログラムフラッシュとワークフラッシュの 2 種類が搭載されていますが、ここではどちらか一方のみを書込み/消去状態にした場合の規格です。

*4: CY91F591/2/4/6/7/9

*5: CY91F59A/B

10.4交流規格

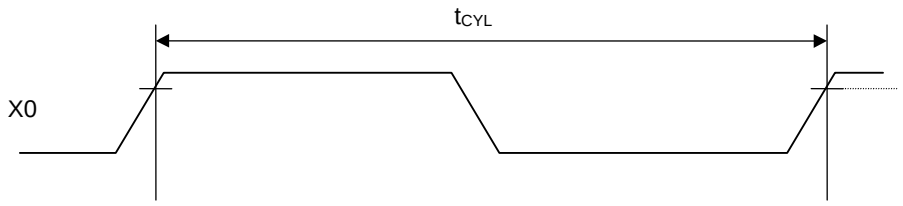
10.4.1 メインクロックタイミング

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
原発振クロック 周波数	F_C	X0, X1	—	—	4	—	MHz	
原発振クロック サイクルタイム	t_{CYL}	X0, X1	—	—	250	—	ns	
内部動作クロック 周波数*1, *2	F_{CP}	—	—	2	—	128	MHz	CPU クロック
	F_{CPP}	—	—	2	—	40	MHz	周辺バスクロック
内部動作クロック サイクルタイム*1, *2	t_{CP}	—	—	7.8125	—	500	ns	CPU クロック
	t_{CPP}	—	—	25	—	500	ns	周辺バスクロック
CAN PLL ジッタ (ロック時)	t_{PJ}	—	—	−10	—	+10	ns	
内蔵 CR 発振周波数	F_{CCR}	—	—	50	100	200	kHz	

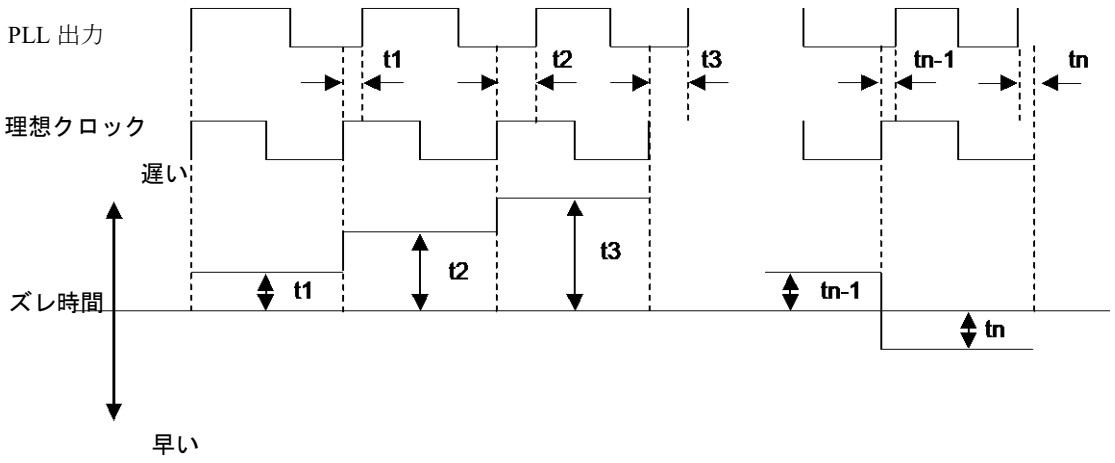
*1: 各品種の CPU クロック最大周波数は仕様一覧表に記載しています。
*2: メインクロック, PLL クロック使用時で最大/最小値を規格化しています。

・X0,X1 クロックタイミング



・CAN PLL ジッタ

20,000 サイクル内で 1 サイクル周期ごとに理想クロックからのズレ時間を保証します。

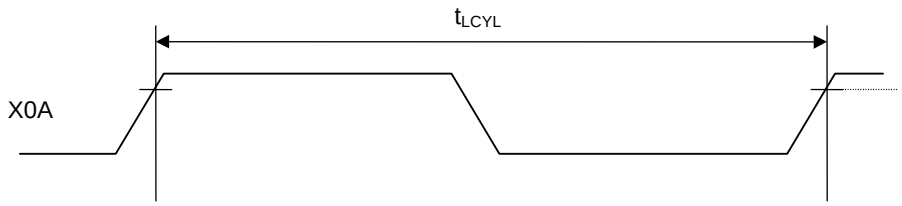


10.4.1.1 サブクロックタイミング (S なし品型格のみ)

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0V$)

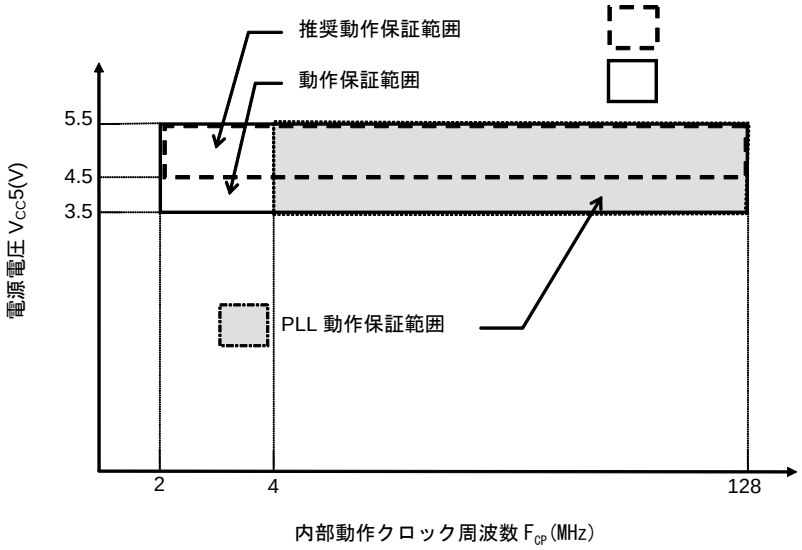
項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
原発振クロック周波数	F_{CL}	X0A, X1A	—	—	32.768	—	kHz	
原発振クロックサイクルタイム	t_{LCYL}	X0A, X1A		—	30.52	—	µs	

・X0A,X1A クロックタイミング



・動作保証範囲 (5V 動作マイコン部)

内部動作クロック周波数と電源電圧の関係



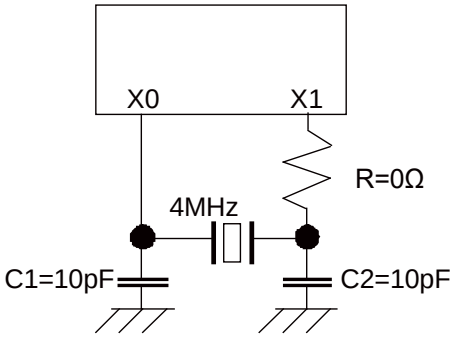
＜注意事項＞

− 4V±0.3V 以下の電源電圧では、リセット状態になります。

発振クロック周波数と内部動作クロック周波数の関係

		内部動作クロック周波数							
		メインクロック	PLL クロック						
			1 逓倍	2 逓倍	3 逓倍	4 逓倍	...	20 逓倍	32 逓倍
発振クロック周波数	4 MHz	2 MHz	4 MHz	8 MHz	12 MHz	16 MHz	...	80 MHz	128 MHz

・発振回路例



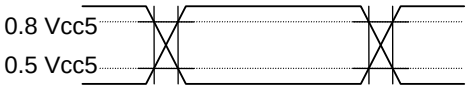
＜注意事項＞

− 発振停止から発振を開始する時、20ms 以内に発振を開始できなければ、クロックスーパバイザの初期値が ON の型格の場合、断検出して fail safe 動作に移行します。20 ms 以内に発振を開始できるように基板を設計してください。

交流規格は以下の測定基準電圧値で規定しています。

・入力信号波形

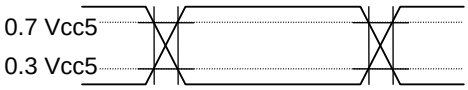
ヒステリシス入力端子(Automotive)



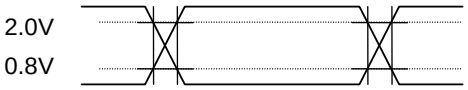
ヒステリシス入力端子(CMOS ノーマル)



ヒステリシス入力端子(CMOS ヒステリシス)

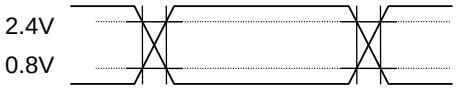


TTL 入力端子



・出力信号波形

出力端子

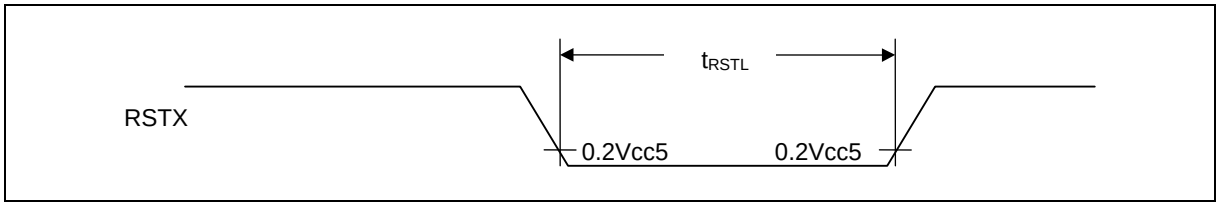


10.4.1.2 リセット入力

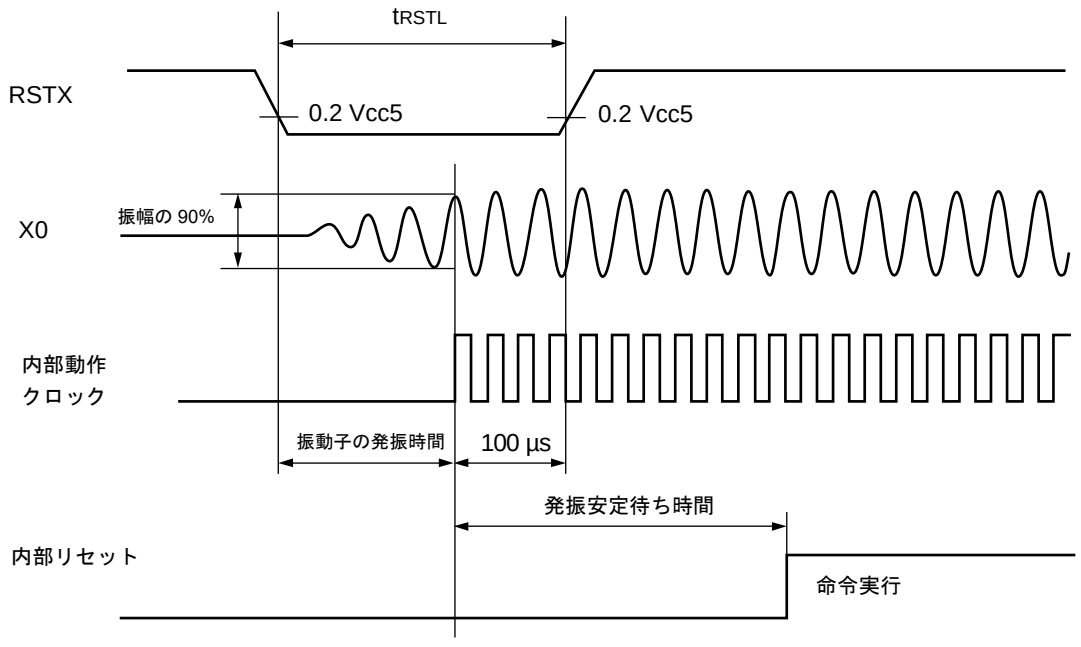
(T_A:推奨動作条件,$V_{CC}5$ = 5.0V±10%,V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
リセット入力時間	t_{RSTL}	RSTX	—	10	—	µs	通常動作時
				振動子の発振時間*＋100 µs	—	ms	ストップモード時
				100	—	µs	RTC モード時
リセット入力除去幅				1	—	µs	

*： 振動子の発振時間は、振幅の 90%に達した時間です。水晶発振子は、数 ms～数十 ms、セラミック発振子は、数百 µs～数 ms、外部クロックは、0 ms となります。



・ストップモード時



10.4.1.3 パワーオン，電源投入条件

(T_A:推奨動作条件, V_{SS} = 0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
レベル検知 検出電圧	―	$V_{CC}5$	―	2.1	2.3	2.5	V	マイコン部 電源投入時
レベル検知 ヒステリシス幅	―	$V_{CC}5$	―	―	―	125	mV	電圧下降時
レベル検知 検出時間	―	―	―	―	―	30	us	*1
傾き検知 未検出規格	―	$V_{CC}5$	$V_{CC}5$ = レベル検知解除レベル時	―	―	4	mV/µs	*2
電源切断時間	t_{OFF}	$V_{CC}5$	―	50	―	―	ms	*3

*1: 電源の変動が低電圧検知時間より速い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。
*2: 電源変動を本規格以下にすることで、傾き検知を抑止できます。電源変動が一定である時の規格です。
*3: 電源を落としてから内部電荷が抜けて次のパワーオンを傾き検知できるようになるまでの時間です。

10.4.1.4　マルチファンクションシリアル

UART タイミング

■ ビット設定：SMR: MD2 = 0，SMR: MD1 = 1，SMR: MD0 = 0，SMR: SCINV = 0，SCR:SPI = 0

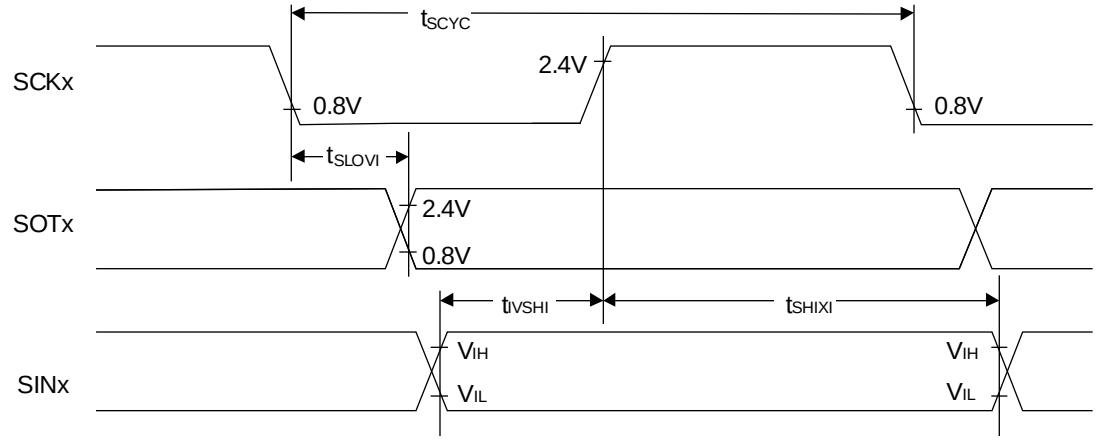
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCKx		$4t_{CPP}$	−	ns	
SCK ↓ ⇒ SOT 遅延時間	t_{SLOVI}	SCKx, SOTx		−30	+30	ns	内部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF(駆動能力 1 mA 時)
有効 SIN⇒ SCK ↑セットアップ時間	t_{IVSHI}	SCKx, SINx	−	34	−	ns	
SCK ↑ ⇒ 有効 SIN ホールド時間	t_{SHIXI}			0	−	ns	
シリアルクロック "H"パルス幅	t_{SHSL}	SCKx		t_{CPP}+10	−	ns	
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$−10	−	ns	
SCK ↓ ⇒ SOT 遅延時間	t_{SLOVE}	SCKx, SOTx		−	33	ns	外部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF(駆動能力 1 mA 時)
有効 SIN⇒ SCK ↑セットアップ時間	t_{IVSHE}	SCKx, SINx		10	−	ns	
SCK ↑ ⇒ 有効 SIN ホールド時間	t_{SHIXE}			20	−	ns	
SCK 立下り時間	t_F	SCKx		−	5	ns	
SCK 立上り時間	t_R	SCKx		−	5	ns	

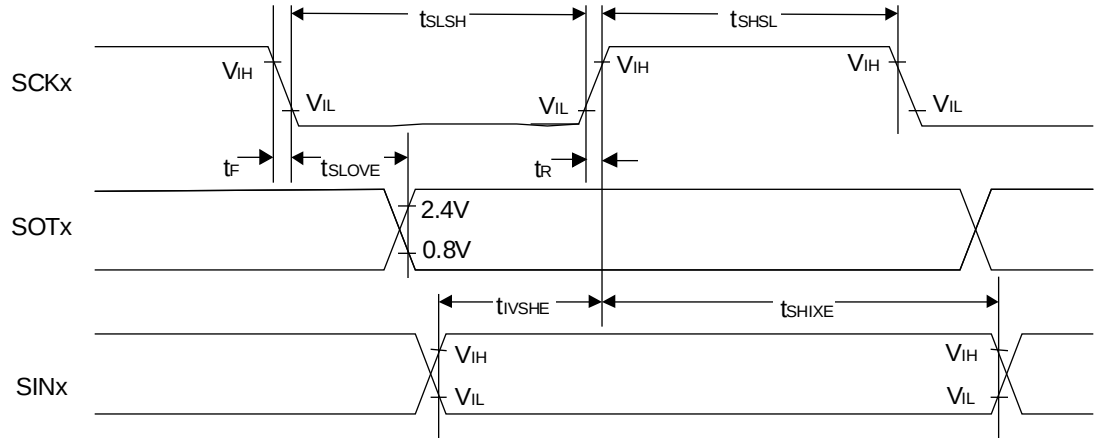
＜注意事項＞

- *CLK 同期モード時の交流規格です。*
- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*
- *SCKx, SINx, SOTx の"x"はチャネル番号 0,1,8,9,10,11 を表します。*

・内部シフトクロックモード



・外部シフトクロックモード



■ ビット設定：SMR: MD2 = 0，SMR: MD1 = 1，SMR: MD0 = 0，SMR: SCINV = 1，SCR:SPI = 0

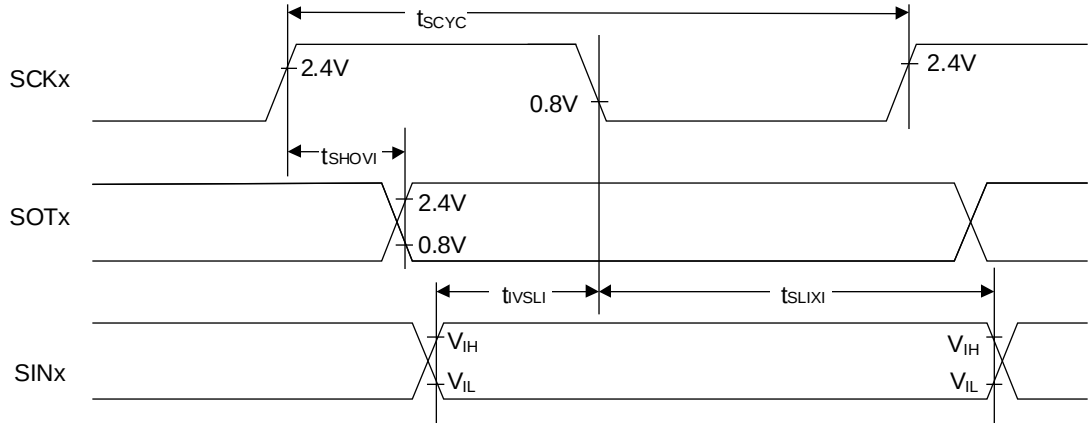
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCKx		$4t_{CPP}$	—	ns	
SCK↑⇒ SOT 遅延時間	t_{SHOVI}	SCKx, SOTx		−30	+30	ns	内部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF(駆動能力 1 mA 時)
有効 SIN⇒ SCK↓セットアップ時間	t_{IVSLI}	SCKx, SINx	—	34	—	ns	
SCK↓⇒ 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
シリアルクロック "H"パルス幅	t_{SHSL}	SCKx		t_{CPP}+10	—	ns	
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$−10	—	ns	
SCK↑⇒ SOT 遅延時間	t_{SHOVE}	SCKx, SOTx	—	—	33	ns	外部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF(駆動能力 1 mA 時)
有効 SIN⇒ SCK↓セットアップ時間	t_{IVSLE}	SCKx, SINx		10	—	ns	
SCK↓⇒ 有効 SIN ホールド時間	t_{SLIXE}			20	—	ns	
SCK 立下り時間	t_F	SCKx		—	5	ns	
SCK 立上り時間	t_R	SCKx		—	5	ns	

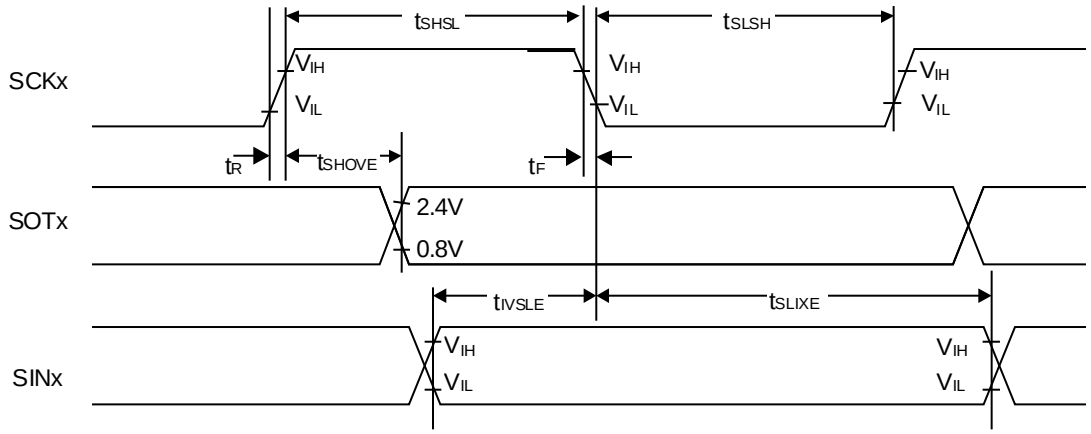
＜注意事項＞

- *CLK 同期モード時の交流規格です。*
- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*
- *SCKx, SINx, SOTx の"x"はチャネル番号 0,1,8,9,10,11 を表します。*

・内部シフトクロックモード



・外部シフトクロックモード



■ ビット設定：SMR: MD2 = 0，SMR: MD1 = 1，SMR: MD0 = 0，SMR: SCINV = 0，SCR:SPI = 1

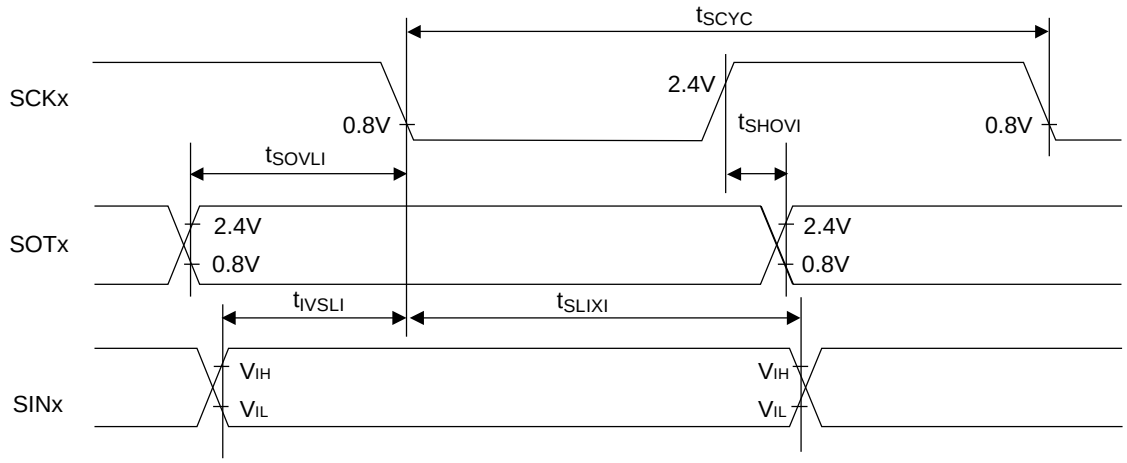
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック サイクルタイム	t_{SCYC}	SCKx	内部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時)	$4t_{CPP}$	−	ns
SCK↑→SOT 遅延時間	t_{SHOVI}	SCKx, SOTx		−30	+30	ns
有効 SIN→SCK↓ セットアップ時間	t_{IVSLI}	SCKx, SINx		34	−	ns
SCK↓→ 有効 SIN ホールド時間	t_{SLIXI}			0	−	ns
SOT→SCK↓ 遅延時間	t_{SOVLI}	SCKx, SOTx		$2t_{CPP}$−30	−	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCKx	外部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時)	t_{CPP}+10	−	ns
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$−10	−	ns
SCK↑→SOT 遅延時間	t_{SHOVE}	SCKx, SOTx		−	33	ns
有効 SIN→SCK↓ セットアップ時間	t_{IVSLE}	SCKx, SINx		10	−	ns
SCK↓→ 有効 SIN ホールド時間	t_{SLIXE}			20	−	ns
SCK 立下り時間	t_F	SCKx		−	5	ns
SCK 立上り時間	t_R	SCKx		−	5	ns

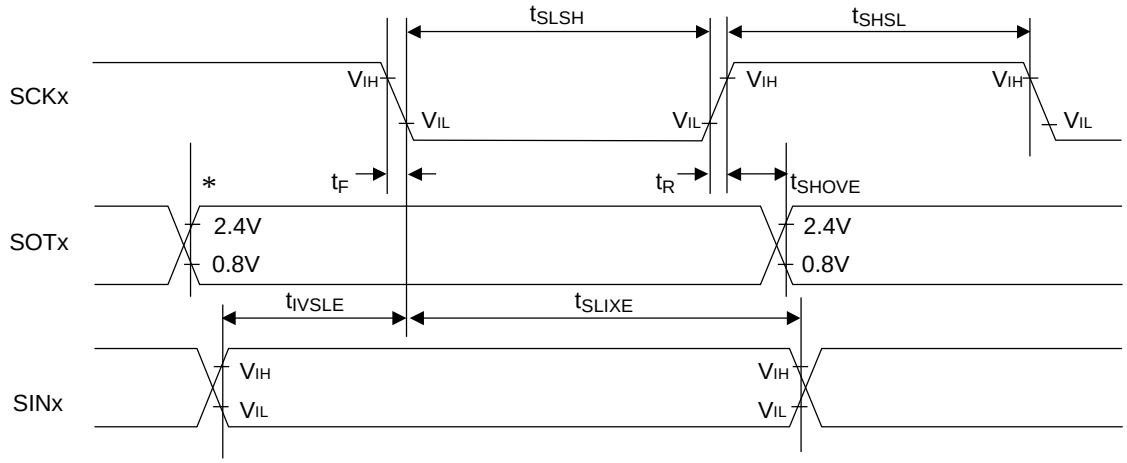
＜注意事項＞

- *CLK 同期モード時の交流規格です。*
- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*
- *SCKx, SINx, SOTx の"x"はチャネル番号 0,1,8,9,10,11 を表します。*

・内部シフトクロックモード



・外部シフトクロックモード



*: TDR レジスタに書込みすると変化

■ ビット設定：SMR: MD2 = 0，SMR: MD1 = 1，SMR: MD0 = 0，SMR: SCINV = 1，SCR:SPI = 1

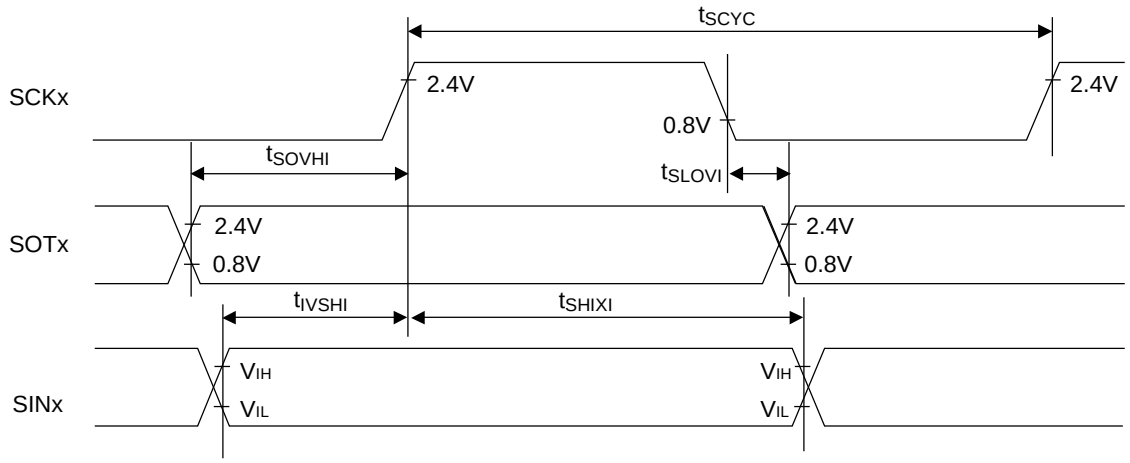
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック サイクルタイム	t_{SCYC}	SCKx	内部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時)	$4t_{CPP}$	−	ns
SCK↓→SOT 遅延時間	t_{SLOVI}	SCKx, SOTx		−30	+30	ns
有効 SIN→SCK↑ セットアップ時間	t_{IVSHI}	SCKx, SINx		34	−	ns
SCK↑→ 有効 SIN ホールド時間	t_{SHIXI}			0	−	ns
SOT→SCK↑ 遅延時間	t_{SOVHI}	SCKx, SOTx		$2t_{CPP}$−30	−	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCKx	外部シフトクロックモード C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時)	t_{CPP}+10	−	ns
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$−10	−	ns
SCK↓→SOT 遅延時間	t_{SLOVE}	SCKx, SOTx		−	33	ns
有効 SIN→SCK↑ セットアップ時間	t_{IVSHE}	SCKx, SINx		10	−	ns
SCK↑→ 有効 SIN ホールド時間	t_{SHIXE}			20	−	ns
SCK 立下り時間	t_F	SCKx		−	5	ns
SCK 立上り時間	t_R	SCKx		−	5	ns

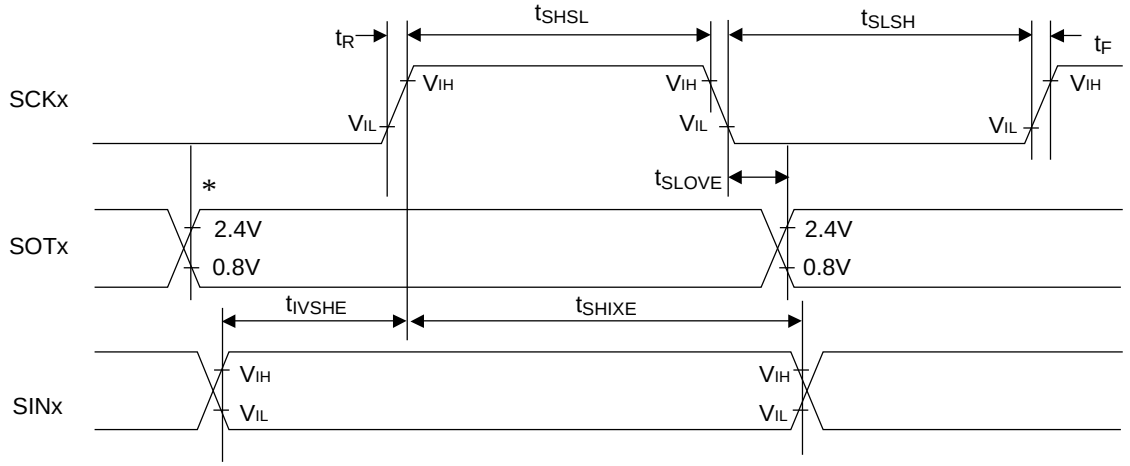
＜注意事項＞

- *CLK 同期モード時の交流規格です。*
- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*
- *SCKx, SINx, SOTx の"x"はチャネル番号 0,1,8,9,10,11 を表します。*

・内部シフトクロックモード



・外部シフトクロックモード



*: TDR レジスタに書込みすると変化

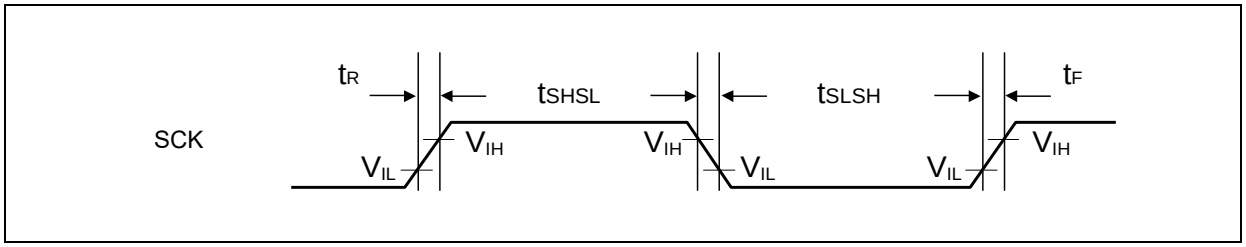
外部クロック(EXT = 1)： 非同期のみ

(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック"H"パルス幅	t_{SHSL}	SCKx	C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時)	t_{CPP}+10	—	ns
シリアルクロック"L"パルス幅	t_{SLSH}			t_{CPP}+10	—	ns
SCK 立下り時間	t_F			—	5	ns
SCK 立上り時間	t_R			—	5	ns

＜注意事項＞

- *SCKx, SINx, SOTx の"x"はチャネル番号 0,1,8,9,10,11 を表します。*

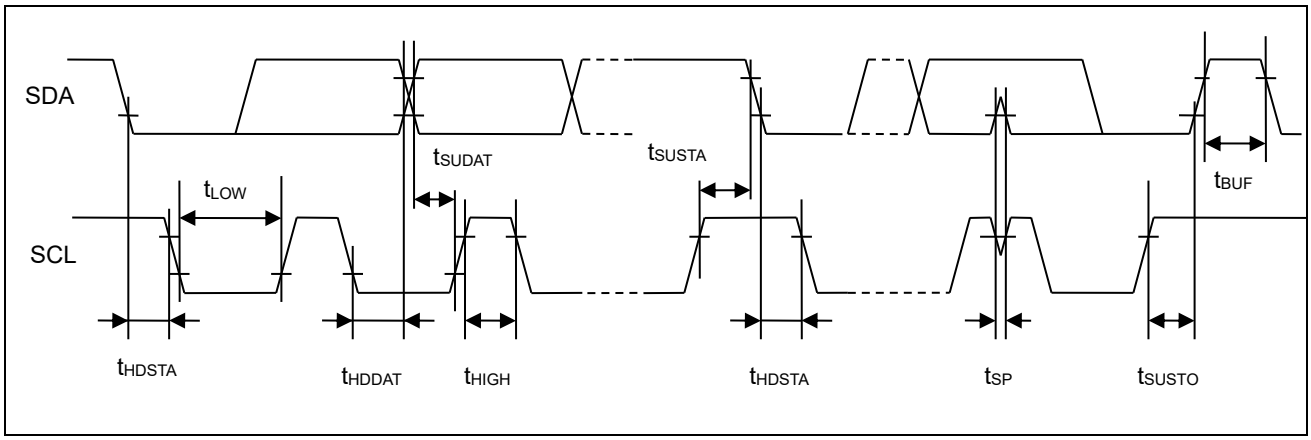


I²C タイミング

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	標準モード		高速モード		単位	備考
				最小	最大	最小	最大		
SCL クロック周波数	f_{SCL}	SCK0, SCK1	C_L = 50 pF (駆動能力 2 mA 以上時) C_L = 20 pF (駆動能力 1 mA 時) R = (Vp/I_{OL})*1	0	100	0	400	kHz	
「反復 START 条件」のホールド時間 SDA↓→SCL↓	t_{HDSTA}	SOT0, SOT1, (SDA) SCK0, SCK1, (SCL)		4.0	—	0.6	—	µs	
SCL クロック"L"幅	t_{LOW}	SCK0, SCK1, (SCL)		4.7	—	1.3	—	µs	
SCL クロック"H"幅	t_{HIGH}	SCK0, SCK1, (SCL)		4.0	—	0.6	—	µs	
「反復 START 条件」のセットアップ時間 SCL↑→SDA↓	t_{SUSTA}	SCK0, SCK1, (SCL)		4.7	—	0.6	—	µs	
データホールド時間 SCL↓→SDA↓↑	t_{HDDAT}	SOT0, SOT1, (SDA) SCK0, SCK1, (SCL)		0	3.45*2	0	0.9	µs	
データセットアップ時間 SDA↓↑→SCL↑	t_{SUDAT}	SOT0, SOT1, (SDA) SCK0, SCK1, (SCL)		250*3	—	100	—	ns	
「STOP 条件」のセットアップ時間 SCL↑→SDA↑	t_{SUSTO}	SOT0, SOT1, (SDA) SCK0, SCK1, (SCL)		4.0	—	0.6	—	µs	
「STOP 条件」と「START 条件」の間のバスフリータイム	t_{BUF}	—		4.7	—	1.3	—	µs	
ノイズフィルタ	t_{SP}	—	—	2t_{CPP}*4	—	2t_{CPP}*4	—	ns	

*1: R, C_L は SCL, SDA 出力ラインのプルアップ抵抗, 負荷容量です。Vp はプルアップ抵抗の電源電圧、I_{OL} は V_{OL} 保証電流を示します。
*2: 最大 t_{HDDAT} は少なくともデバイスの SCL 信号の"L"区間(t_{LOW})を延長していないということを満たしていなければなりません。
*3: 高速モード I²C バスデバイスを標準モード I²C バスシステムに使用することは出来ますが、要求される条件 $t_{SUDAT} \geqq 250ns$ を満足しなければなりません。
*4: t_{CPP} は、周辺系クロックサイクル時間です。I²C 使用時は、周辺バスクロックは 8 MHz 以上にしてください。


SDA
SCL
tLOW
tSUDAT
tSUSTA
tBUF
tHDSTA
tHDDAT
tHIGH
tHDSTA
tSP
tSUSTO

10.4.1.5 LIN-UART タイミング

■ ビット設定：ESCR: SCES = 0, ECCR: SCDE = 0

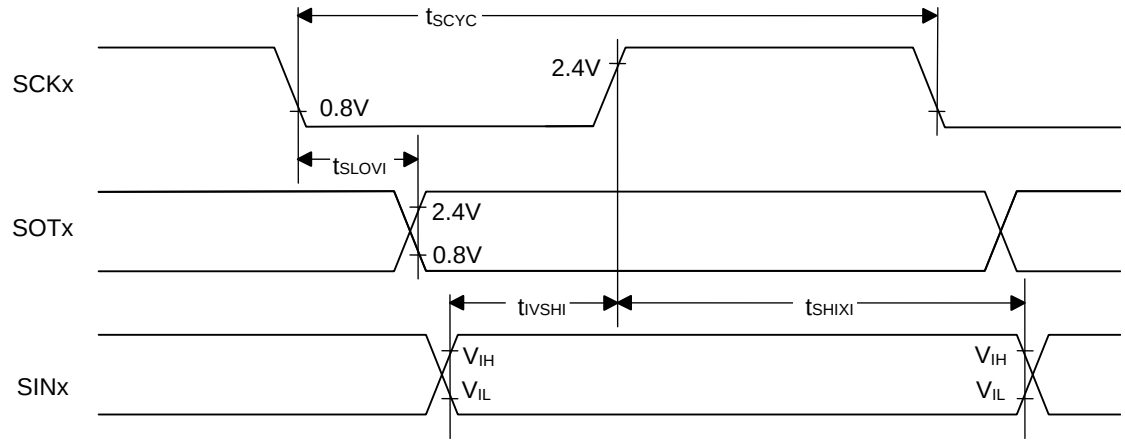
(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		$5t_{CPP}$	−	ns	
SCK↓⇒ SOT 遅延時間	t_{SLOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7	−	−50	+50	ns	内部シフトクロック モード C_L = 80 pF＋1・TTL
有効 SIN⇒ SCK↑セットアップ時間	t_{IVSHI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP}+80	−	ns	
SCK↑⇒ 有効 SIN ホールド時間	t_{SHIXI}			0	−	ns	
シリアルクロック "L"パルス幅	t_{SLSH}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	−	$3t_{CPP}-t_R$	−	ns	外部シフトクロック モード C_L = 80 pF＋1・TTL
シリアルクロック "H"パルス幅	t_{SHSL}			t_{CPP}+10	−	ns	
SCK↓⇒ SOT 遅延時間	t_{SLOVE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		−	$2t_{CPP}$+60	ns	
有効 SIN⇒ SCK↑セットアップ時間	t_{IVSHE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		30	−	ns	
SCK↑⇒ 有効 SIN ホールド時間	t_{SHIXE}			t_{CPP}+30	−	ns	
SCK 立下り時間	t_F	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		−	10	ns	
SCK 立上り時間	t_R			−	40	ns	

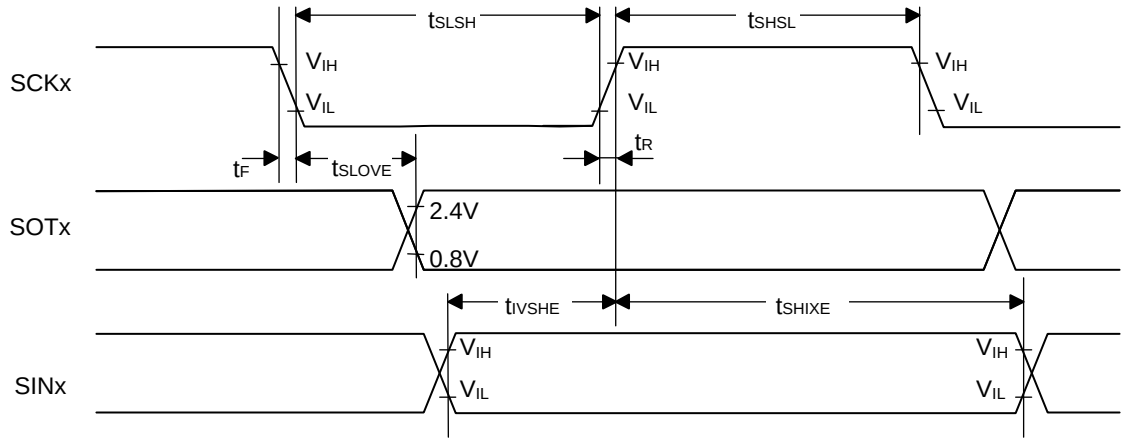
＜注意事項＞

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード



■ ビット設定: ESCR: SCES = 1, ECCR: SCDE = 0

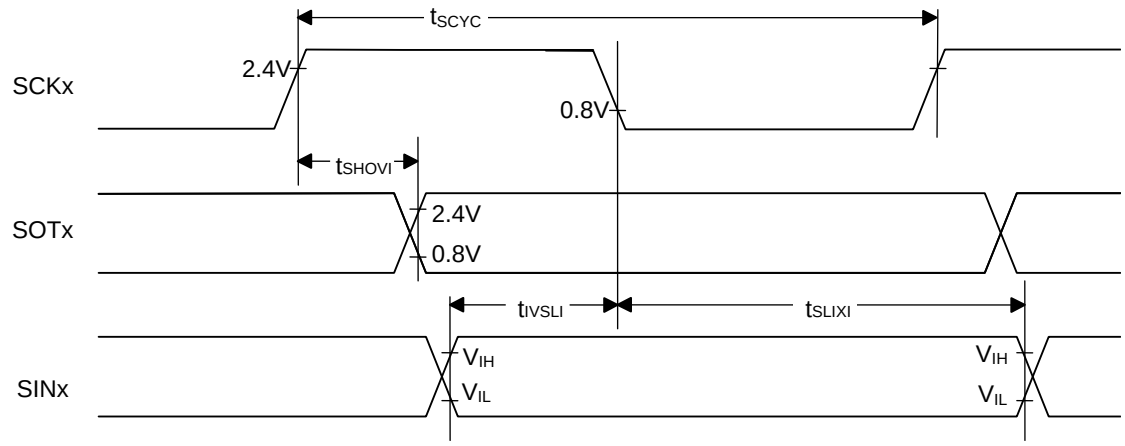
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$5t_{CPP}$	—	ns	内部シフトクロックモード C_L = 80 pF＋1・TTL
SCK ↑ ⇒ SOT 遅延時間	t_{SHOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		−50	+50	ns	
有効 SIN⇒ SCK ↓ セットアップ時間	t_{IVSLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP}+80	—	ns	
SCK ↓ ⇒ 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
シリアルクロック "H"パルス幅	t_{SHSL}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$3t_{CPP}-t_R$	—	ns	外部シフトクロックモード C_L = 80 pF＋1・TTL
シリアルクロック "L"パルス幅	t_{SLSH}			t_{CPP}+10	—	ns	
SCK ↑ ⇒ SOT 遅延時間	t_{SHOVE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		—	$2t_{CPP}$+60	ns	
有効 SIN⇒ SCK ↓ セットアップ時間	t_{IVSLE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		30	—	ns	
SCK ↓ ⇒ 有効 SIN ホールド時間	t_{SLIXE}			t_{CPP}+30	—	ns	
SCK 立下り時間	t_F	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		—	10	ns	
SCK 立上り時間	t_R			—	40	ns	

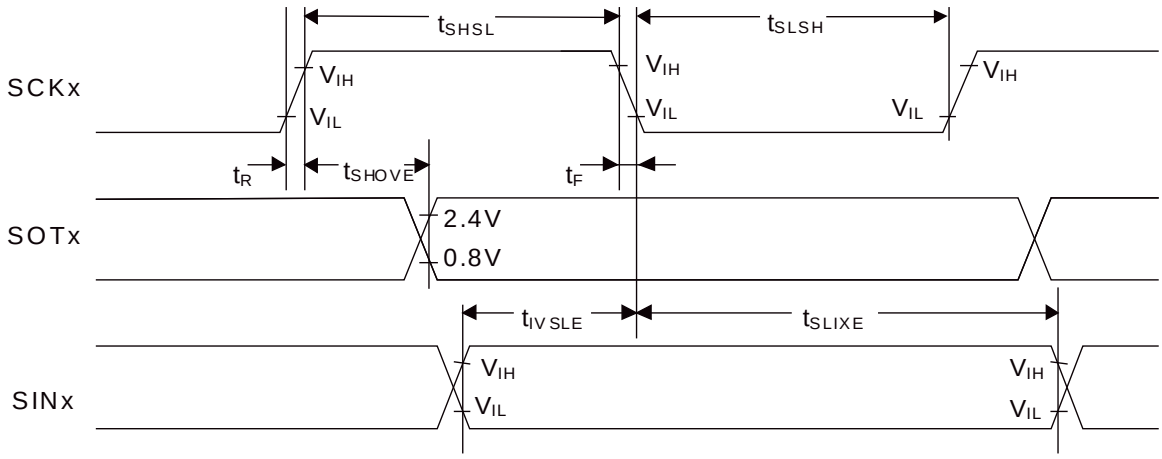
＜注意事項＞

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード



■ ビット設定: ESCR: SCES = 0, ECCR: SCDE = 1

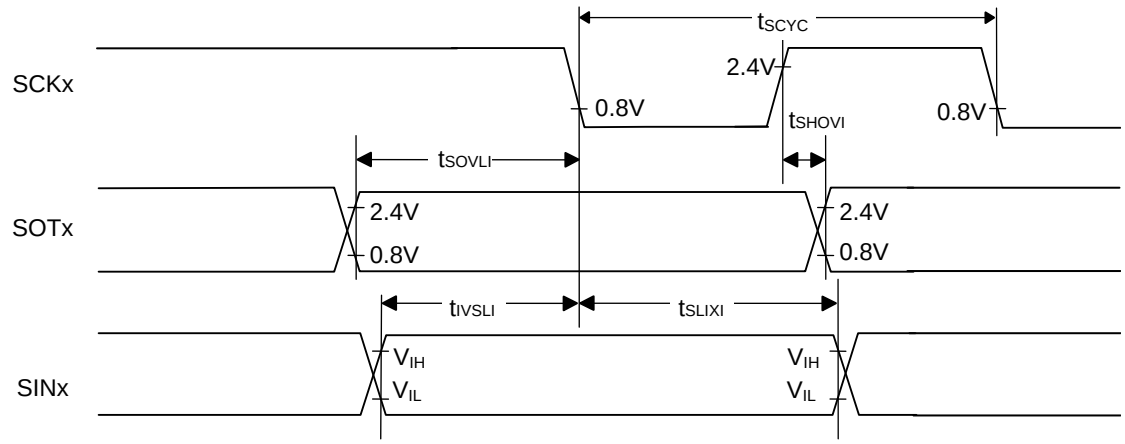
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$5t_{CPP}$	—	ns	内部シフトクロックモード C_L = 80pF＋1・TTL
SCK↑⇒ SOT 遅延時間	t_{SHOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		−50	+50	ns	
有効 SIN⇒ SCK↓セットアップ時間	t_{IVSLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP}+80	—	ns	
SCK↓⇒ 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
SOT⇒ SCK↓遅延時間	t_{SOVLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		$3t_{CPP}$−70	—	ns	

＜注意事項＞

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータよって制御されます。*
- *詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



■ ビット設定: ESCR: SCES = 1，ECCR: SCDE = 1

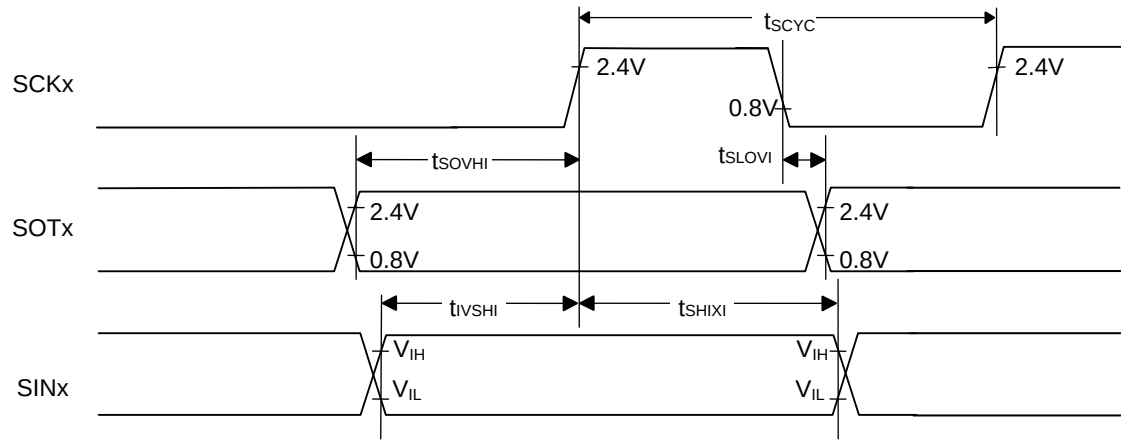
(T_A:推奨動作条件, $V_{CC}5$ = 5.0V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		$5t_{CPP}$	—	ns	
SCK↓⇒ SOT 遅延時間	t_{SLOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		−50	+50	ns	
有効 SIN⇒ SCK↑セットアップ時間	t_{IVSHI}	SCK2, SCK3, SCK4, SCK5,	—	t_{CPP}+80	—	ns	内部シフトクロック モード C_L = 80pF＋1・TTL
SCK↑⇒ 有効 SIN ホールド時間	t_{SHIXI}	SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		0	—	ns	
SOT⇒ SCK↑遅延時間	t_{SOVHI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		$3t_{CPP}$−70	—	ns	

＜注意事項＞

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータよって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード

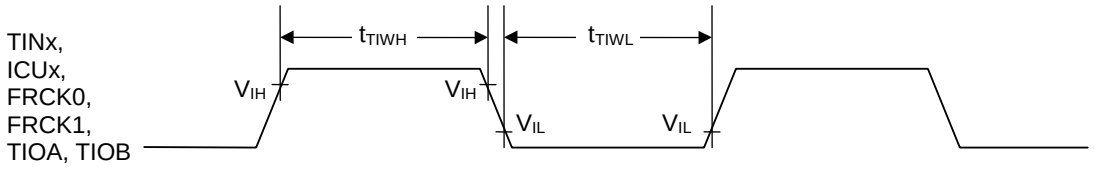


10.4.1.6 タイマ入力タイミング

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t_{TIWH}, t_{TIWL}	TIN0～TIN3, TIN7～TIN10, ICU0～ICU11, FRCK0～FRCK7, TIOA, TIOB, UDCAIN0～2, UDCBIN0～2, UDCZIN0～2	—	$4t_{CPP}$	—	ns	

・タイマ入力タイミング



＜注意事項＞

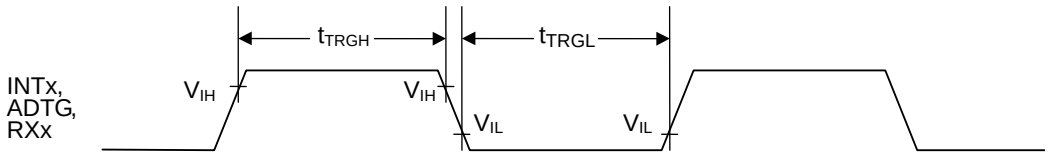
– この図は、FRCK2～7, UDCAIN0～2, UDCBIN0～2, UDCZIN0～2 にも適用されます。

10.4.1.7 トリガ入力タイミング

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t_{TRGH}, t_{TRGL}	INT0～INT15, ADTG, RX0, RX1, RX2	—	$5t_{CPP}$	—	ns	
				1	—	µs	ストップモード時

・トリガ入力タイミング

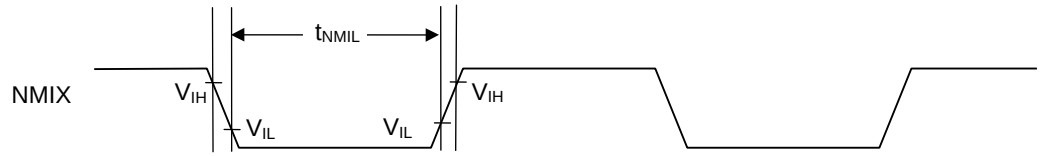


10.4.1.8 NMI 入力タイミング

(T_A:推奨動作条件, $V_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t_{NMIL}	NMIX	—	$4t_{CPP}$	—	ns	

・NMIX 入力タイミング



10.4.1.9 低電圧検出(外部低電圧検出)

(T_A:推奨動作条件, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電圧範囲	$V_{CC}5$	VCC5	—	—	—	5.5	V	マイコン部
	$V_{CC}3$	VCC3	—	—	—	3.6	V	GDC 部
検出電圧	V_{DL}	VCC5	*1	3.9	4.1	4.3	V	マイコン部電圧降下時 検出レベル初期設定時
		VCC3	*1	2.2	2.4	2.6	V	GDC 部電圧降下時 検出レベル初期設定時
ヒステリシス幅	V_{HYS}	VCC5/ VCC3	—	—	—	125	mV	電圧上昇時
低電圧検知時間	Td	—	—	—	—	30	µs	
電源電圧変動率	—	VCC5, VCC3	—	-2	—	2	V/ms	*2

*1: 電源電圧が低電圧検知時間(Td)より短い時間で、検出電圧範囲を通過した場合、検出範囲通過後に低電圧検出が発生/解除する可能性があります。

*2: 検出電圧(V_{DL})で低電圧検出を行うために、電源の変動を電源電圧変動率の範囲内に抑えるようにしてください。

10.4.1.10 低電圧検出(内部低電圧検出)

(T_A:推奨動作条件, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電圧範囲	V_{RDP5}	VCC	—	—	—	1.3	V	
検出電圧	V_{RDL}		*	0.8	0.9	1.0	V	電圧降下時
ヒステリシス幅	V_{RHYS}		—	—	—	50	mV	電圧上昇時
低電圧検知時間	Td	—		—	—	30	µs	

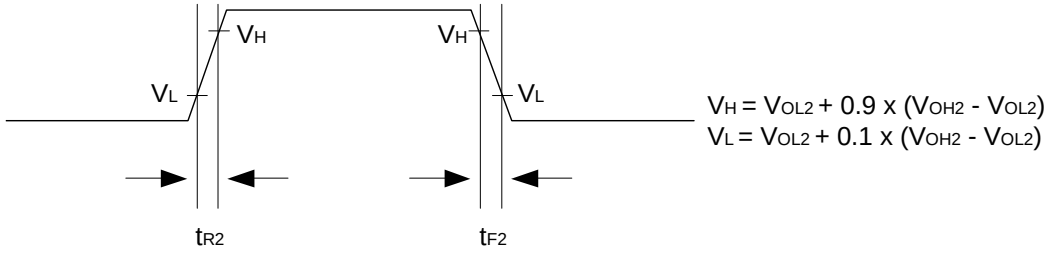
*: 電源の変動が低電圧検知時間より速い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。

10.4.1.11 大電流出力スルーレート

(T_A:推奨動作条件, $V_{CC}5 = AV_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
出力立上り/立下り時間	t_{R2}, t_{F2}	P060～P067, P070～P077, P080～P087	―	15	―	100	ns	負荷容量 85 pF 時

・スルーレート出力タイミング



$V_H = V_{OL2} + 0.9 \times (V_{OH2} - V_{OL2})$
$V_L = V_{OL2} + 0.1 \times (V_{OH2} - V_{OL2})$

10.4.1.12 外部メモリインタフェース

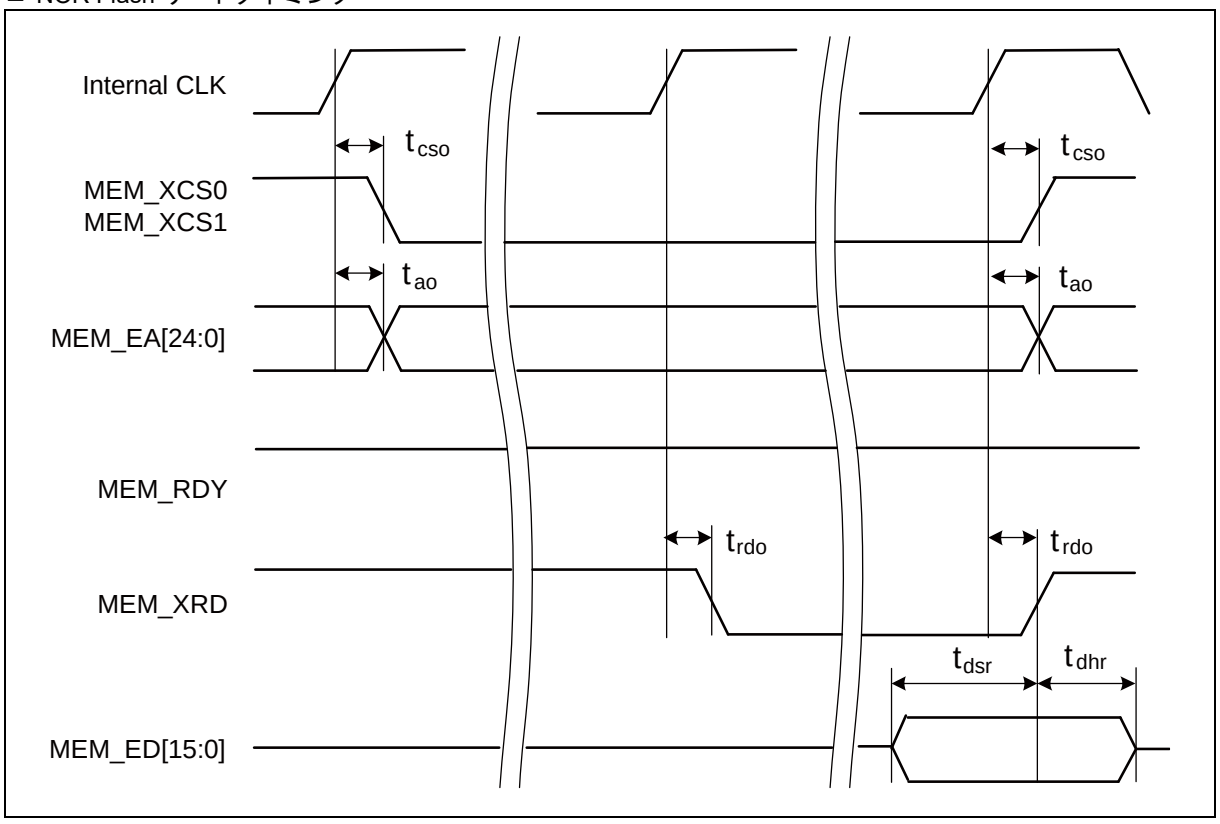
メモリコントローラ

(T_A:推奨動作条件, $V_{CC}3$ = 3.3V±10%, V_{SS} = AV_{SS} = 0.0V)

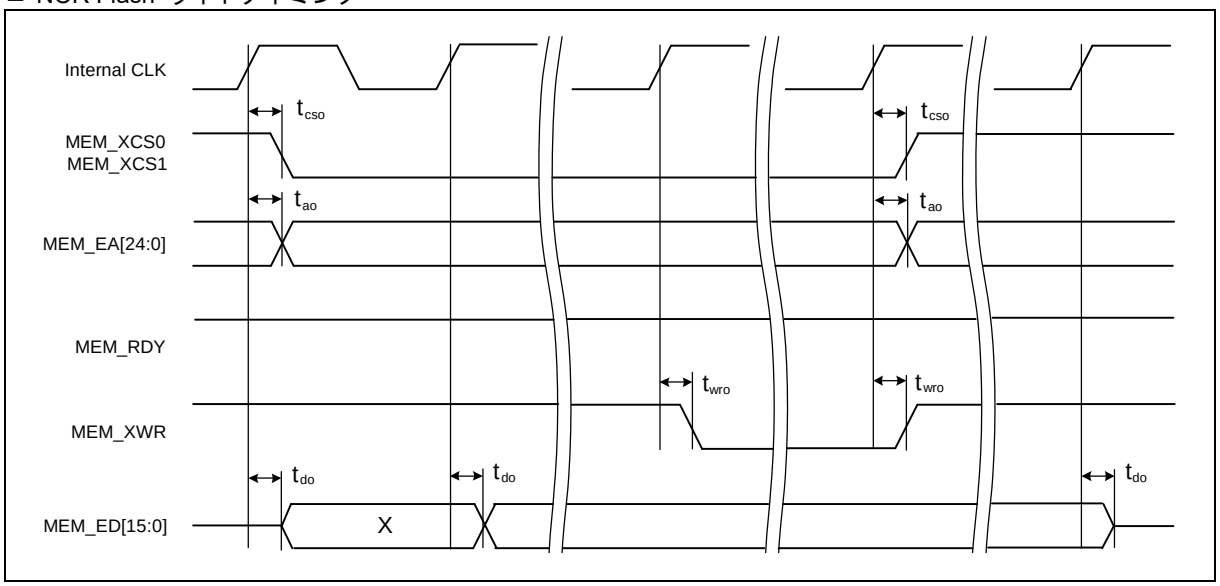
項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
Chip Select delay time	t_{cso}	MEM_XCS0, MEM_XCS1	12pF/10mA	–	18	ns	*1
				–	14	ns	*2
Address delay time	t_{ao}	MEM_EA[24:0]		–	18	ns	*1
				–	14	ns	*2
Data output delay time	t_{do}	MEM_ED[15:0]		–	18	ns	*1
				–	17	ns	*2
Data output → HiZ time	t_{doz}			–	18	ns	*1
				–	17	ns	*2
NOR Flash data setup time	t_{dsr}			20	–	ns	*1
				11	–	ns	*2
NOR Flash data hold time	t_{dhr}			0	–	ns	*1
				0	–	ns	*2
NOR Flash page Read data setup time	t_{dsp}			20	–	ns	*1
				8.5	–	ns	*2
NOR Flash page Read data hold time	t_{dhp}			0	–	ns	*1
				0	–	ns	*2
XRD delay time	t_{rdo}	MEM_XRD		–	18	ns	*1
				–	14	ns	*2
XWR delay time	t_{wro}	MEM_XWR		–	18	ns	*1
				–	14	ns	*2

出力ディレイ, MEM_RDY の基準クロックは内部クロックです。
*1: CY91F591/2/4/6/7/9
*2: CY91F59A/B

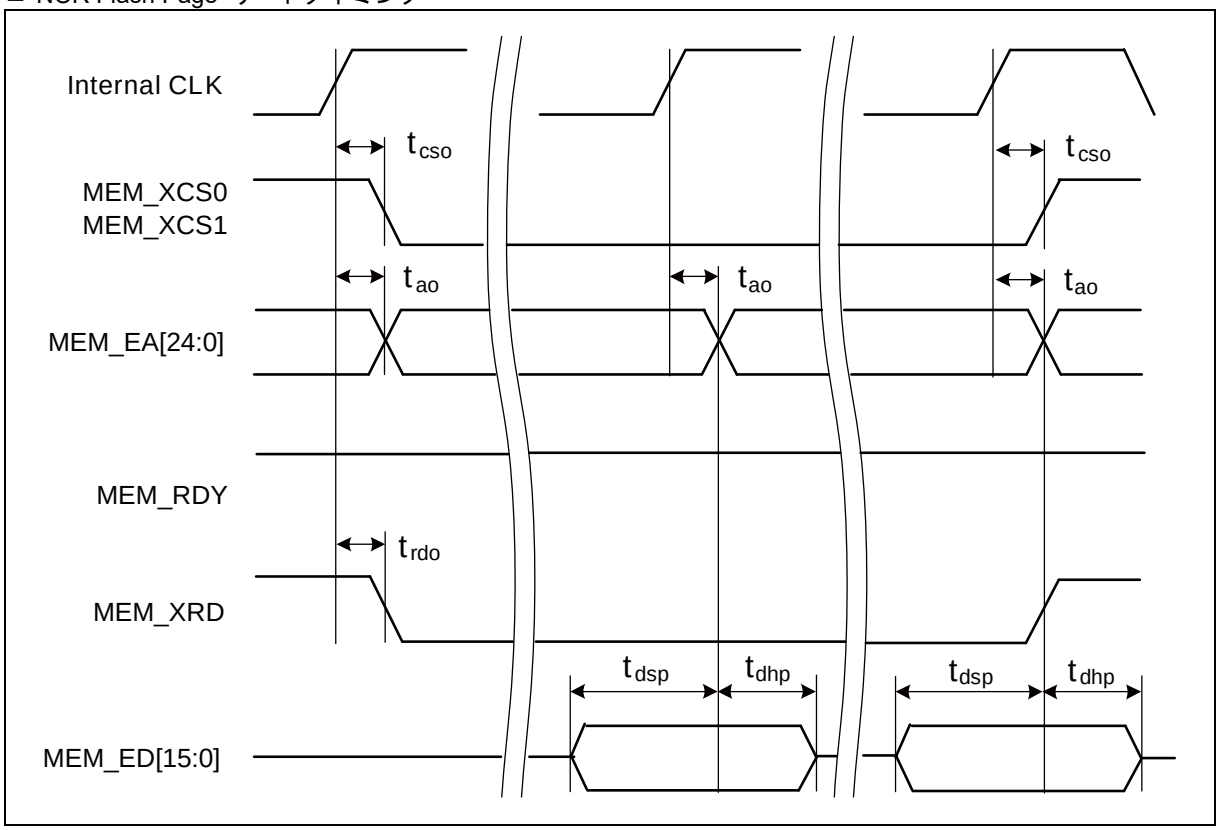
■ NOR Flash リードタイミング



■ NOR Flash ライトタイミング



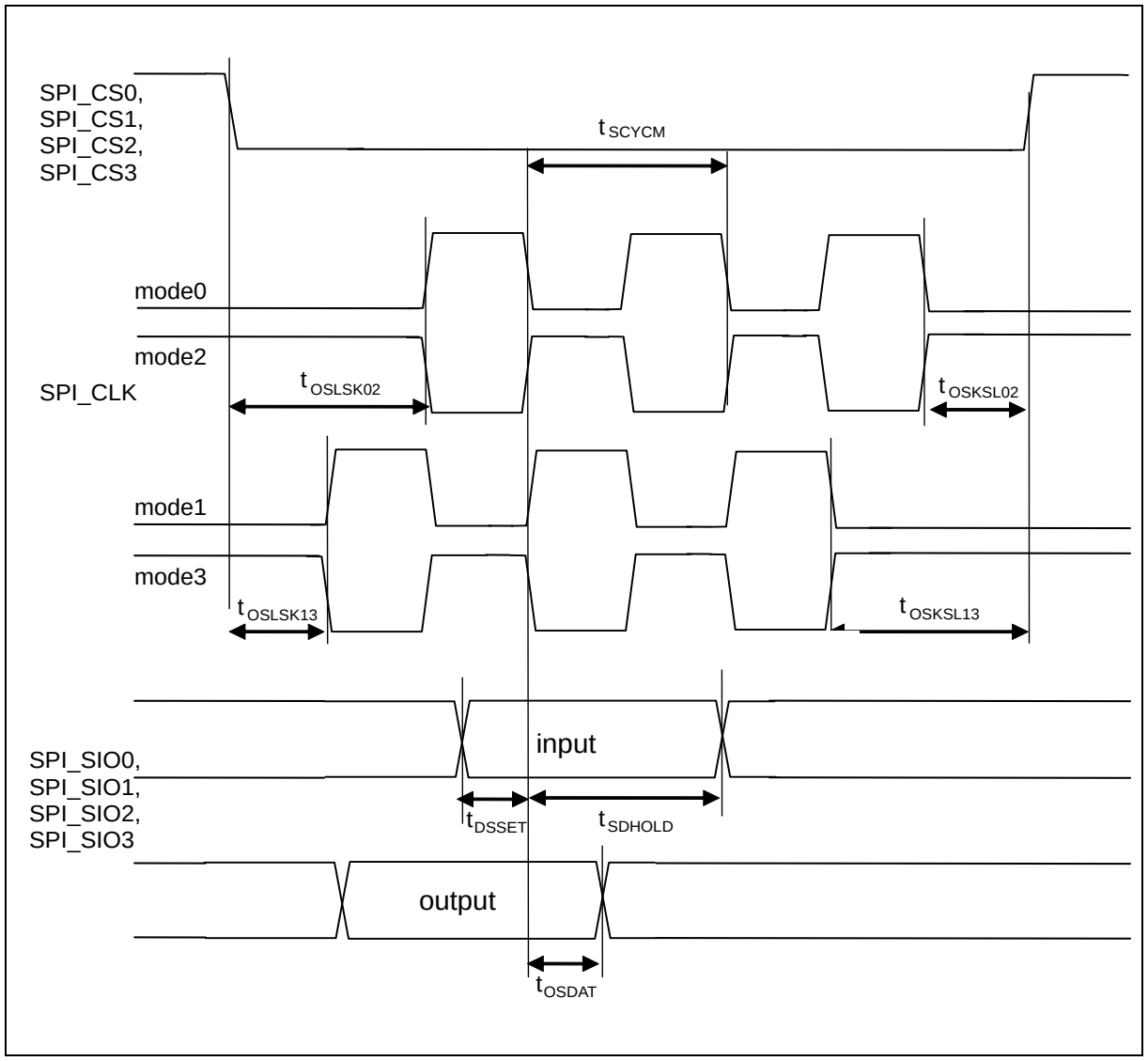
■ NOR Flash Page リードタイミング



HS-SPI

(T_A:推奨動作条件, $V_{CC}3$ = 3.3V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
Serial clock cycle time	t_{SCYCM}	SPI_CLK	C_L=12 pF (When drive capability is 10mA)	25	–	ns	RTM=1, Mode=0,1,3
				50			Other than those above
Valid CS → CLK start time (mode0/mode2)	$t_{OSLSK02}$	SPI_CLK, SPI_CS0, SPI_CS1, SPI_CS2, SPI_CS3		1.5×t_{SCYCM}-5	–	ns	
Valid CS → CLK start time (mode1/mode3)	$t_{OSLSK13}$			t_{SCYCM}-5	–	ns	
CLK end → Invalid CS time (mode0/mode2)	$t_{OSKSL02}$			t_{SCYCM}-3	–	ns	
CLK end → Invalid CS time (mode1/mode3)	$t_{OSKSL13}$			1.5×t_{SCYCM}-3	–	ns	
SIO data output time	t_{OSDAT}	SPI_CLK, SPI_SIO0, SPI_SIO1, SPI_SIO2, SPI_SIO3		-3	5	ns	
SIO setup	t_{DSSET}			7	–	ns	RTM=1 and Mode=0,1,3
				14	–	ns	Other than those above
SIO hold	t_{SDHOLD}			0.5×t_{SCYCM}	–	ns	


SPI_CS0,
SPI_CS1,
SPI_CS2,
SPI_CS3
tSCYCM
mode0
mode2
SPI_CLK
tOSLSK02
tOSKSL02
mode1
mode3
tOSLSK13
tOSKSL13
SPI_SIO0,
SPI_SIO1,
SPI_SIO2,
SPI_SIO3
input
tDSSET
tSDHOLD
output
tOSDAT

10.4.1.13 GDC ディスプレイ信号

クロック

ビデオインタフェースクロック信号の AC タイミング

(T_A:推奨動作条件, $V_{CC}3$ = 3.3V±10%, V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	規格値		単位	備考
			最小	最大		
DCLKI 周波数	Fdclki0	DCLKI	—	54	MHz	
DCLKI "H"幅	Thdclki0		18	—	ns	
DCLKI "L"幅	Tldclki0		18	—	ns	
DCLK 周波数	Tldclk0	DCLK (内部)	—	54	MHz	*1
DCLKO 周波数	Fdclko0	DCLKO	—	54	MHz	*2

*1: PLL 同期モードの内部ディスプレイクロックは、ディスプレイクロックプリスケーラの内部 PLL で生成されます。
*2: DCLKI または PLL 内部ディスプレイクロックが出力されます。

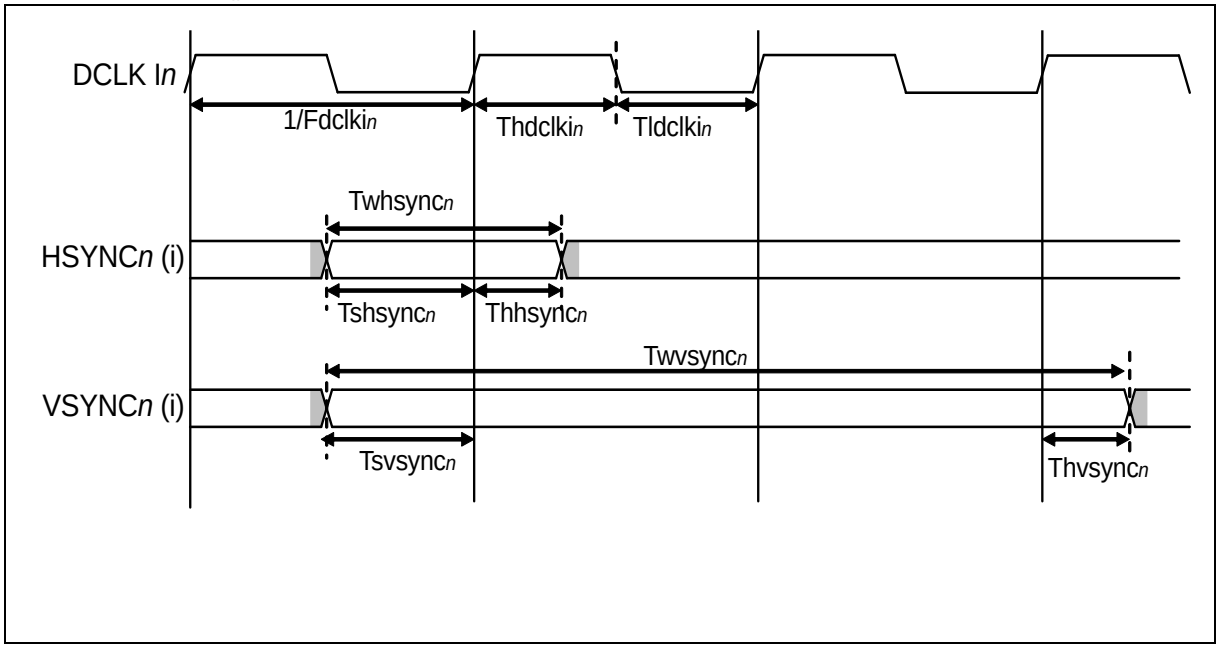
DCLKI 同期モードの場合だけ適用 (基準クロック＝DCLKI)

ビデオインタフェース入力信号の AC タイミング

(T_A:推奨動作条件,$V_{CC}3$ = 3.3V±10%,V_{SS} = AV_{SS} = 0.0V)

項目	記号	端子名	規格値			単位	備考
			最小	標準	最大		
HSYNC 入力セットアップ時間	Tshsync0	HSYNC (i)	4	—	—	ns	
HSYNC 入力ホールド時間	Thhsync0		1	—	—	ns	
VSYNC 入力パルス幅	Twvsync0	VSYNC (i)	1	—	—	HSYNC	

■ ディスプレイ入力信号タイミング



表示出力信号の AC 特性

■ クロックモード

表示出力用クロックには、表 1 に示した複数のクロックモードが存在します。この各モードにおいて AC タイミングパラメータが異なりますので、各モードの AC タイミングパラメータを規定します。

表 1 表示出力のクロックモード

設定レジスタ・ビットフィールド				クロックモード名
DCM1	DCM3			
CKS	DCKed	DCKD	DCKinv	
0	0	0	0	内蔵 PLL 標準モード
0	0	0	1	内蔵 PLL 逆エッジモード
0	1	0	0	使用できません
0	1	0	1	
0	0	0 以外	0	内蔵 PLL ディレイモード
0	0	0 以外	1	内蔵 PLL 逆エッジ&ディレイモード
0	1	0 以外	0	内蔵 PLL 両エッジ&ディレイモード
0	1	0 以外	1	
1	0	0	0	DCLKI 入力標準モード
1	0	0	1	DCLKI 入力逆エッジモード
1	1	0	0	使用できません
1	1	0	1	
1	0	0 以外	0	
1	0	0 以外	1	
1	1	0 以外	0	
1	1	0 以外	1	

■ AC タイミングパラメータ

AC タイミング規定で使用するパラメータを説明します。ディレイモードを使用する場合と使用しない場合で、DCLKO 逆エッジモードを使用するかどうかを選択する必要があります。

ディレイモードを使用しない場合：

外部表示デバイス(TFT)が信号を DCLKO の立上りエッジで受け取る場合は、DCLKO 逆エッジモードを使用します。
外部表示デバイス(TFT)が信号を DCLKO の立下りエッジで受け取る場合は、DCLKO 標準　　モードを使用します。

ディレイモードを使用する場合：

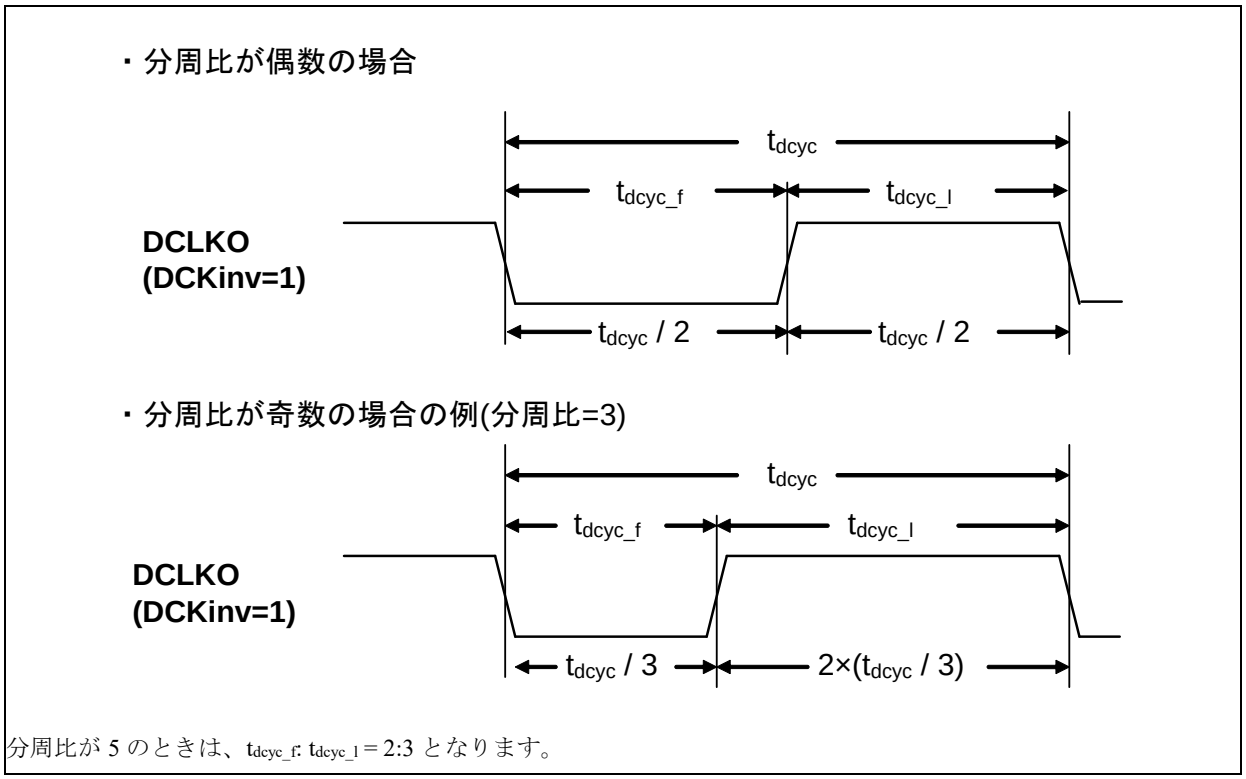
外部表示デバイス(TFT)が信号を DCLKO の立上りエッジで受け取る場合は、DCLKO 標準　　モードを使用します。
外部表示デバイス(TFT)が信号を DCLKO の立下りエッジで受け取る場合は、DCLKO 逆エッジモードを使用します。

＜注意事項＞

－ クロック分周比が偶数の場合と奇数の場合のクロックデューティ比

AC 規定では、表示用出力クロック DCLKO の半周期をパラメータとして使用します。AC 規定では、前半の半周期を tdcyc_f、後半の半周期を tdcyc_l として表記します。
注意点として、クロック分周比(DCM1 レジスタの SC フィールドで指定)が奇数のときは、クロックデューティ比が 50%:50%にはなりません。前半のクロック半周期 tdcyc_f と後半のクロック半周期 tdcyc_l は、分周比が奇数の場合、異なる期間となります。

図 1 クロック分周比が偶数の場合と奇数の場合のクロックデューティ比



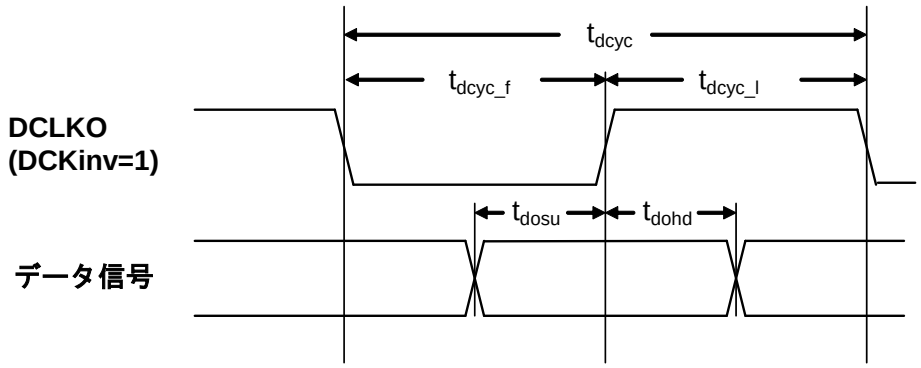
分周比が 5 のときは、t_{dcyc_f}: t_{dcyc_l} = 2:3 となります。

内蔵 PLL 逆エッジモード (DCM3.DCKinv = 1)

図 2 に外部表示デバイスが、信号を DCLKO の立上りエッジで受け取る場合のセットアップ/ホールド定義を示します。

図 2 内蔵 PLL 逆エッジモードのセットアップ/ホールド定義

DCM3 レジスタ DCKinv = 1 のクロックモードを使用してください。



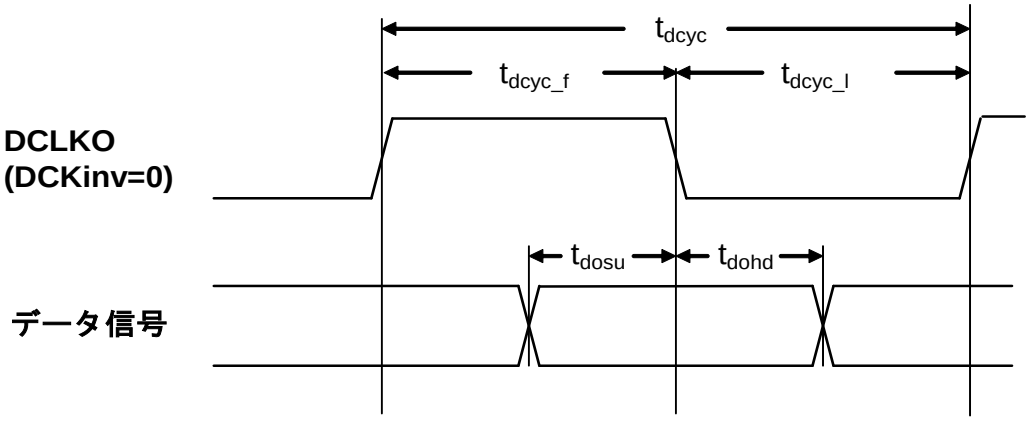
データ信号 :
ROUT7~0, GOUT7~0, BOUT7~0, HSYNC, VSYNC, CSOUT/GV, DEOUT

内蔵 PLL 標準モード (DCM3.DCKinv = 0)

図 3 に外部表示デバイスが、信号を DCLKO の立下りエッジで受け取る場合のセットアップ/ホールド定義を示します。

図 3 内蔵 PLL 標準モードのセットアップ/ホールド定義

DCM3 レジスタ DCKinv = 0 のクロックモードを使用してください。

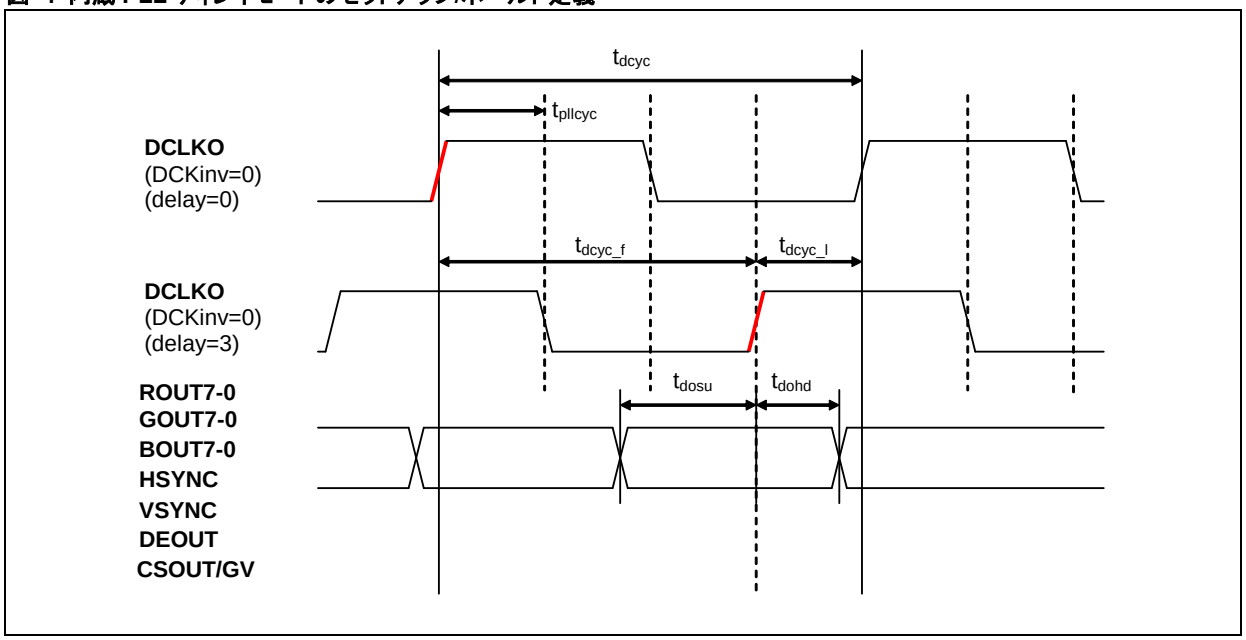


データ信号 :
ROUT7~0, GOUT7~0, BOUT7~0, HSYNC, VSYNC, CSOUT/GV, DEOUT

内蔵 PLL ディレイモード (DCM3.DCKinv = 0)

図 4 に外部表示デバイスが、信号を DCLKO の立上りエッジで受け取る場合のセットアップ/ホールド定義を示します。(分周比 = 4 の場合の例)

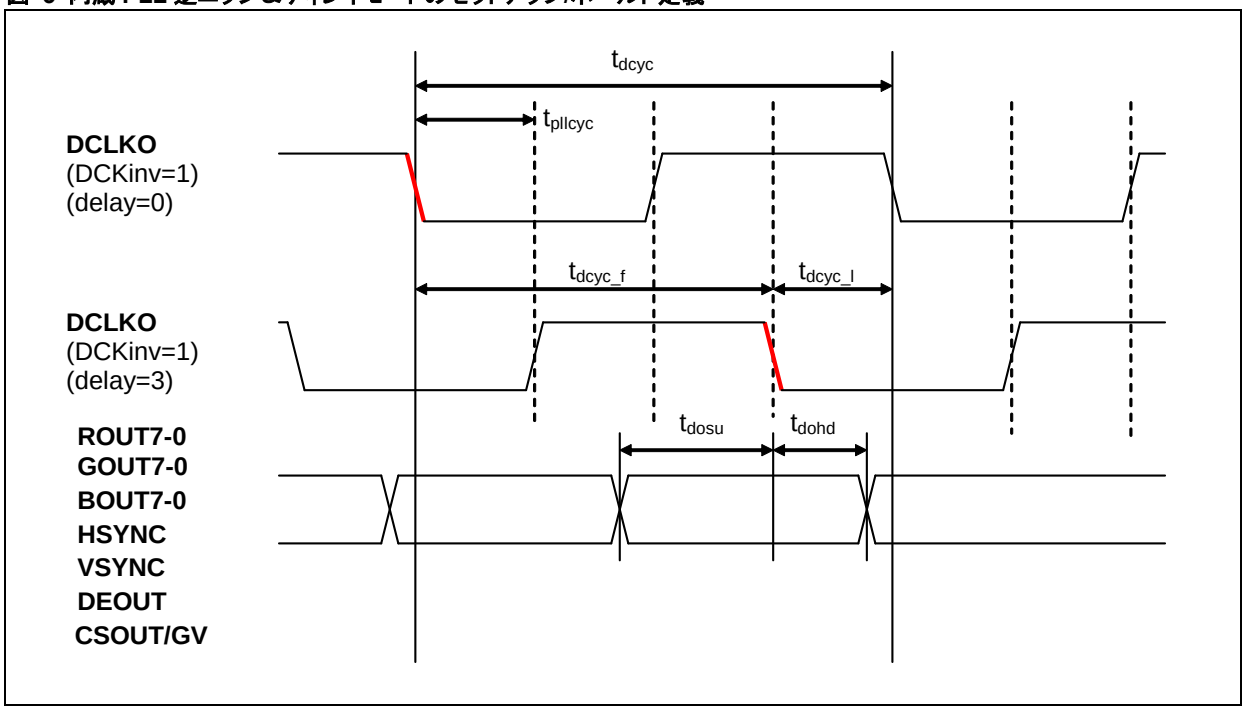
図 4 内蔵 PLL ディレイモードのセットアップ/ホールド定義



内蔵 PLL 逆エッジ&ディレイモード (DCM3.DCKinv = 1)

図 5 に外部表示デバイスが、信号を DCLKO の立下りエッジで受け取る場合のセットアップ/ホールド定義を示します。(分周比 = 4 の場合の例)

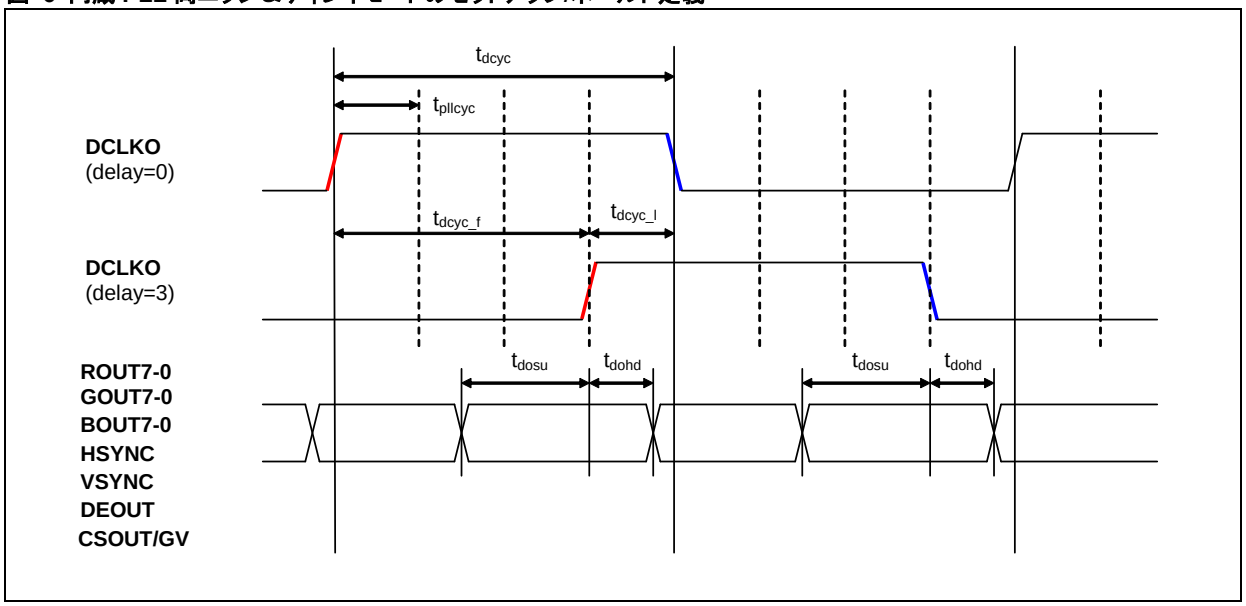
図 5 内蔵 PLL 逆エッジ&ディレイモードのセットアップ/ホールド定義



内蔵 PLL 両エッジ&ディレイモード (DCM3.DCKinv = 0)

図 6 に外部表示デバイス(TFT)が、信号を DCLKO の立上りエッジと立下りエッジ双方で受け取る場合のセットアップ/ホールド定義を示します。(分周比 =4 の場合の例)両エッジモードでは、サンプリング位置が立上りエッジと立下りエッジの二箇所ありますが、セットアップ/ホールド定義は同じ値です。

図 6 内蔵 PLL 両エッジ&ディレイモードのセットアップ/ホールド定義



ディレイモード時のセットアップ/ホールド定義

ディレイモードは、DCLKO ディレイ機能で実現されるモードで、DCLKO 信号出力自体に遅延を与えることができます。以下の 2 つの条件両方を満たす場合に使用可能です。

DCLKO 発生に内部 PLL を使用(DCM レジスタの CKS フィールド =0)
DCLKO の内部 PLL に対する分周比が 2 以上(DCM レジスタの SC フィールド>0)

ディレイ値は、DCM3 レジスタの DCKD フィールドにより、内蔵 PLL のクロックを単位として設定します。内蔵 PLL 分周比が 2 の場合と、2 以上の場合で、DCKD の設定値は以下の意味を持ちます。

内蔵 PLL 分周比=2 の場合

DCKD	Delay
000000	No additional delay
000100	+1 PLL clock

内蔵 PLL 分周比>2 の場合

DCKD	Delay
000000	No additional delay
000010	+2 PLL clock
000100	+3 PLL clock
000110	+4 PLL clock
:	:
111110	+17 PLL clock

ディレイモードにおいて t_{dcyc_f} および t_{dcyc_l} は、上記 Delay 値(例："+2 PLL clock"の"2")によって、以下のように定義されます。

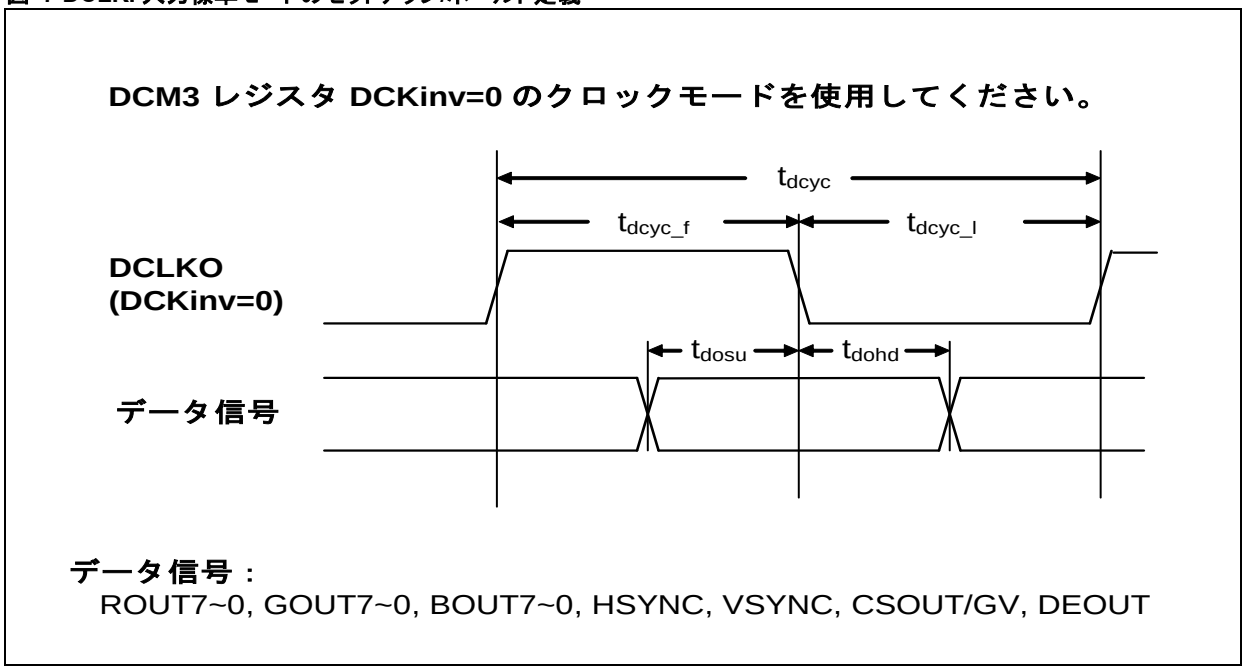
t_{dcyc_f} = Delay 値 × t_{pllcyc}

t_{dcyc_l} = t_{dcyc} − t_{dcyc_f}

DCLKI 入力標準モード (DCM3.DCKinv = 0)

図 7 に外部表示デバイス(TFT)が、信号を DCLKO の立下りエッジで受け取る場合のセットアップ/ホールド定義を示します。

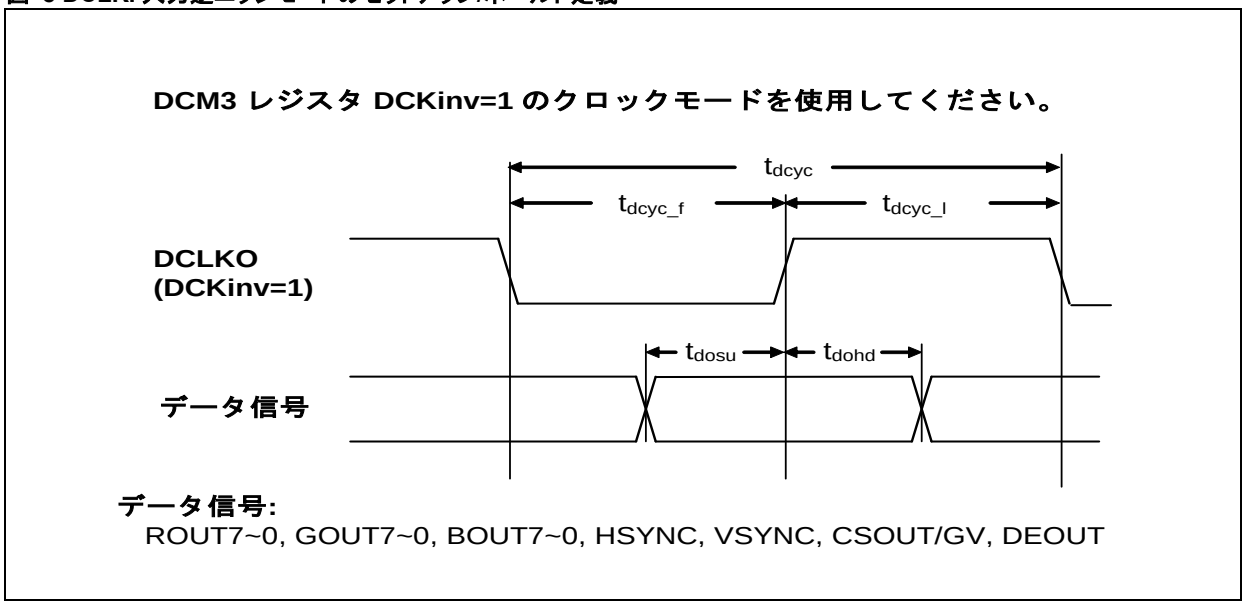
図 7 DCLKI 入力標準モードのセットアップ/ホールド定義



DCLKI 入力逆エッジモード (DCM3.DCKinv = 1)

図 8 に外部表示デバイス(TFT)が、信号を DCLKO の立上りエッジで受け取る場合のセットアップ/ホールド定義を示します。

図 8 DCLKI 入力逆エッジモードのセットアップ/ホールド定義



■ AC タイミング規定

項目	記号	最小
表示クロックサイクル時間	t_{dcyc}	18.5 ns

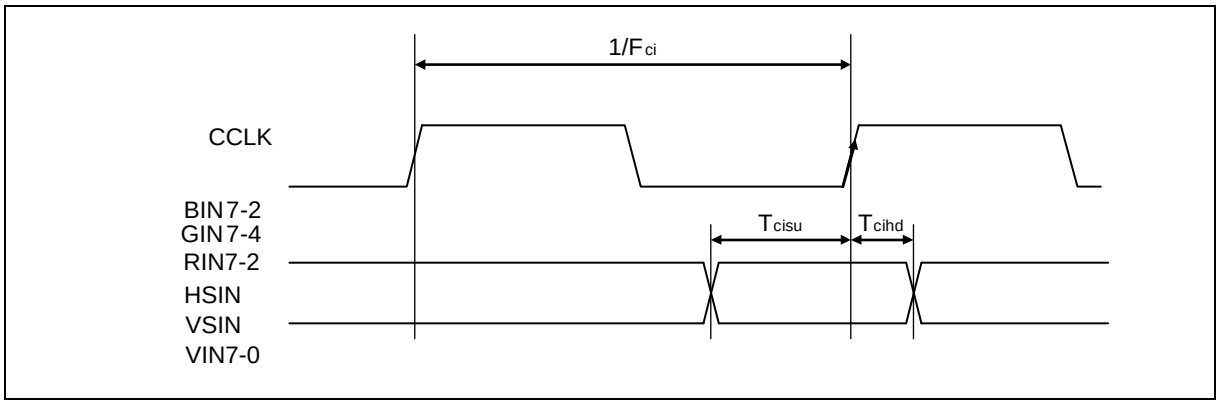
外部負荷条件 50 pF

項目	記号	DCLKO 基準エッジ	IO 駆動能力設定		備考
			10 mA	2 mA	
セットアップ時間	t_{dosu}	neg, pos*1	t_{dcyc_f}－8.5 ns	t_{dcyc_f}－10.2 ns	
ホールド時間	t_{dohd}	-	t_{dcyc_l}－1.7 ns	t_{dcyc_l}－3.3 ns	*2
		-	t_{dcyc_l}－3.2 ns	t_{dcyc_l}－5.3 ns	*3

*1: DCLKO 基準エッジ: セットアップ時間およびホールド時間の基準となるクロックエッジです。
Pos = 外部表示デバイスが、信号を DCLKO の立上りエッジで受け取る場合
Neg = 外部表示デバイスが、信号を DCLKO の立下りエッジで受け取る場合

*2: RGB666 に適用
*3: RGB888 に適用

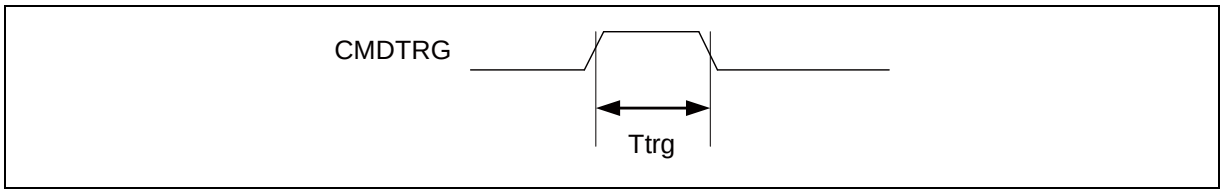
ビデオキャプチャ入力



項目	記号	端子記号	規格値		単位	備考
			最小	最大		
キャプチャ入力周波数	Fci	CCLK	－	81.0	MHz	
キャプチャ入力セットアップ時間	Tcisu	BIN7-2, GIN7-2, RIN7-2 HSIN, VSIN VIN7-0	3.0	－	ns	
キャプチャ入力ホールド時間	Tcihd		0.0	－	ns	

10.4.1.14 GDC コマンドトリガ信号

項目	記号	端子記号	規格値		単位	備考
			最小	最大		
入力トリガパルス幅	Ttrg	CMDTRG	160	−	ns	



10.5 A/D コンバータ

10.5.1 電気的特性

(T_A:推奨動作条件, $V_{CC}5 = AV_{CC}5 = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$)

項目	記号	端子名	規格値			単位	備考
			最小	標準	最大		
分解能	−	−	−	−	10	bit	
総合誤差	−	−	−	−	±3	LSB	
直線性誤差	−	−	−	−	±2.5	LSB	
微分直線性誤差	−	−	−	−	±1.9	LSB	
ゼロトランジション電圧	V_{OT}	AN0～AN31	AV_{SS}-1.5LSB	−	AV_{SS}+2.5LSB	V	1LSB = (AV_{CC}-AV_{SS}) /1024
フルスケール トランジション電圧	V_{FST}	AN0～AN31	AVRH5-3.5LSB	−	AVRH5+0.5LSB	V	
サンプリング時間	t_{SMP}	−	1.2	−	−	µs	*1
コンペア時間	t_{CMP}	−	1.8	−	−	µs	*1
A/D 変換時間	t_{CNV}	−	3.0	−	−	µs	*1
アナログポート入力電流	I_{AIN}	AN0～AN31	−5	−	+5	µA	$V_{AVSS} \leqq V_{AIN} \leqq V_{AVCC}$
アナログ入力電圧	V_{AIN}	AN0～AN31	AV_{SS}	−	AVRH5	V	
基準電圧	AVRH	AVRH5	4.5	−	5.5	V	$AV_{CC}5 \geqq$ AVRH5
	AVRL	AVSS	−	0.0	−	V	
電源電流	I_A	AVCC	−	−	4.0	mA	
	I_{AH}		−	−	6.0	µA	*2
	I_R	AVRH5	−	600	900	µA	
	I_{RH}		−	−	5	µA	*2
チャネル間ばらつき	−	AN0～AN31	−	−	4	LSB	

*1: 1 チャネルあたりの時間です。

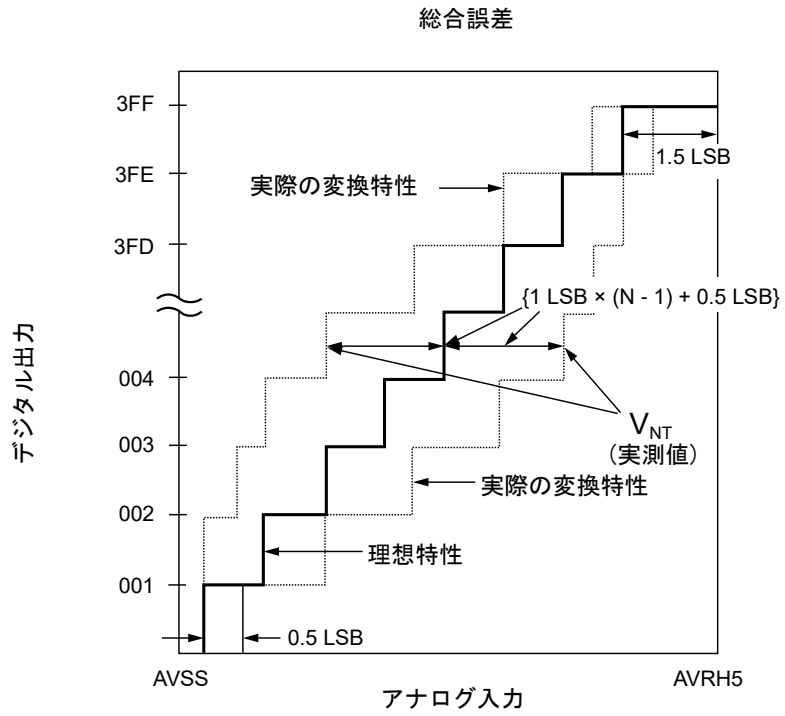
*2: A/D コンバータが非動作時で、かつ CPU ストップ時の電源電流(Vcc = AVcc = 5.0V 時)を規定します。

＜注意事項＞

− 精度を保証するため、5V-ADC のコンペアクロックには、必ず 8 MHz～17 MHz のクロックを使用してください。

10.5.2 用語の定義

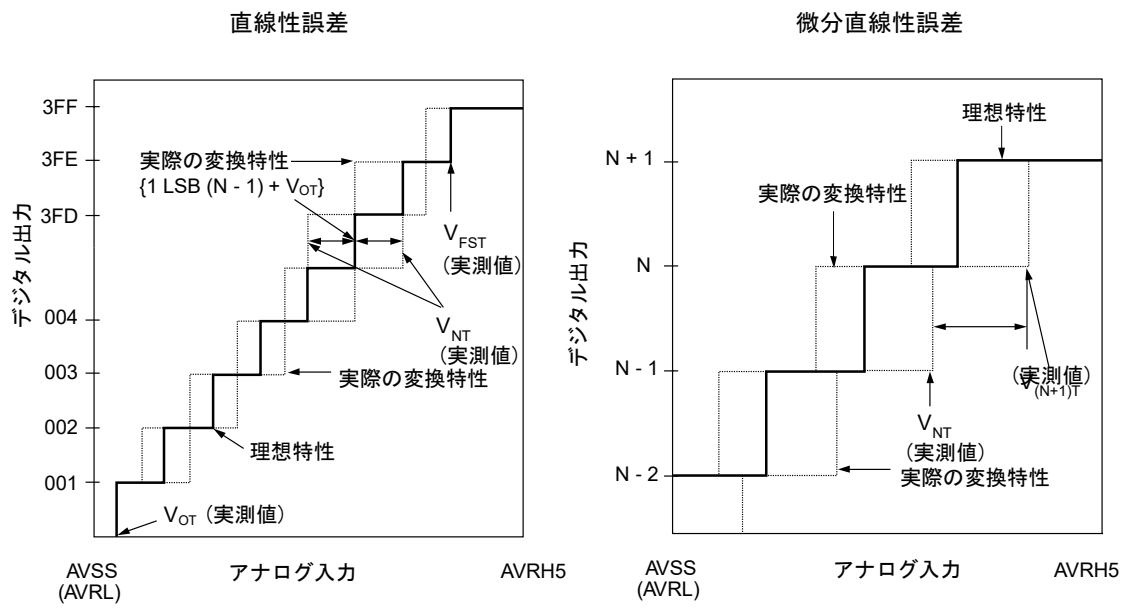
分解能　　：A/D コンバータにより識別可能なアナログ変化
直線性誤差　　：ゼロトランジション点("00 0000 0000" ←→ "00 0000 0001")とフルスケールトランジション点("11 1111 1110" ←→ "11 1111 1111")とを結んだ直線と実際の変換特性との偏差
微分直線性誤差　　：出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差
総合誤差　　：実際の値と理論値との差をいい、ゼロトランジション誤差/フルスケールトランジション誤差/直線性誤差を含む誤差



$$\text{デジタル出力 N の総合誤差} = \frac{V_{NT} - \{1LSB \times (N-1) + 0.5\ LSB\}}{1LSB}\ [LSB]$$

$$1LSB\ (\text{理想値}) = \frac{AVRH5 - AVSS}{1024}\ [V]$$

N : A/D コンバータデジタル出力値
V_{OT} (理想値) = AVSS + 0.5 LSB [V]
V_{FST} (理想値) = AVRH5 - 1.5 LSB [V]
V_{NT} : デジタル出力が(N - 1) から N に遷移する電圧



$$\text{デジタル出力 N の直線性誤差} = \frac{V_{NT} - \{1LSB \times (N-1) + V_{OT}\}}{1LSB} \text{ [LSB]}$$

$$\text{デジタル出力 N の微分直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1LSB} - 1 \text{ LSB} \quad \text{[LSB]}$$

$$1LSB = \frac{V_{FST} - V_{OT}}{1022} \text{ [V]}$$

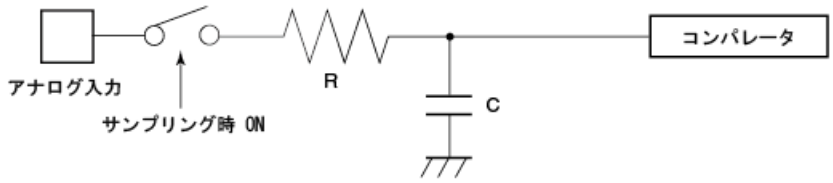
V_{OT}: デジタル出力が"000_H"から"001_H"に遷移する電圧
V_{FST}: デジタル出力が"$3FE_H$"から"$3FF_H$"に遷移する電圧

10.5.3 A/D 変換部の注意事項

＜アナログ入力の外部回路の出力インピーダンスについて＞

外部入力の外部インピーダンスは、4.2kΩ 以下(サンプリング時間 = 1.2µs@マシンクロック 16MHz 時)を推奨します。 外部インピーダンスが高すぎる場合には、アナログ電圧のサンプリング時間が不足する場合があります。その場合には、アナログ入力端子にコンデンサ(0.1µF 程度)を付ける事を推奨します。

・アナログ入力回路モデル



	R	C
CY91590 シリーズ	4.0 kΩ (最大)	16.1 pF (最大)

＜注意事項＞

− ここに記した数値は目安にしてください。

10.6フラッシュメモリ

10.6.1 電気的特性

項目	規格値			単位	備考
	最小	標準	最大		
セクタ消去時間	—	200	800	ms	8 K バイトセクタ*1 内部でのプリプログラム時間は除く
	—	300	1100	ms	8 K バイトセクタ*1 内部でのプリプログラム時間を含む
	—	400	2000	ms	64 K バイトセクタ*1 内部でのプリプログラム時間は除く
	—	700	3700	ms	64 K バイトセクタ*1 内部でのプリプログラム時間を含む
8 ビット書込み時間	—	9	288	µs	システムレベルのオーバヘッド時間は除く*1
16 ビット書込み時間	—	12	384	µs	システムレベルのオーバヘッド時間は除く*1
ECC 書込み時間	—	9	288	µs	システムレベルのオーバヘッド時間は除く*1
消去回数*2/ データ保持期間	1,000 回/20 年, 10,000 回/10 年, 100,000 回/5 年	—	—	—	平均温度 T_A = +85 °C *3

*1: 100,000 回消去までの保証値です。
*2: セクタごとの消去回数です。
*3: テクノロジ信頼性評価結果からの換算値です (アレニウスの式を使用し、高温加速試験結果を平均温度+85°C へ換算しています)。

10.6.2 注意事項

フラッシュメモリは、書込み中または消去中の外部電源($V_{CC}5$)遮断は禁止です。
書込み中または消去中に $V_{CC}5$ が消失する可能性があるアプリケーションにおいては、外部低電圧検出機能を使用して、安全に電源を落とす様にしてください。
具体的には、外部電源電圧が検出電圧(V_{DL}*)を下回ってから、下記式で計算される時間内は $V_{CC}5$ を 2.7 V 以上に保ってください。

Td*[µs] ＋ (PCLK 周期[µs] ×257) ＋ 50 [µs]

*: 10.4. 交流規格 10.4.1.9. 低電圧検出(外部低電圧検出)を参照してください。

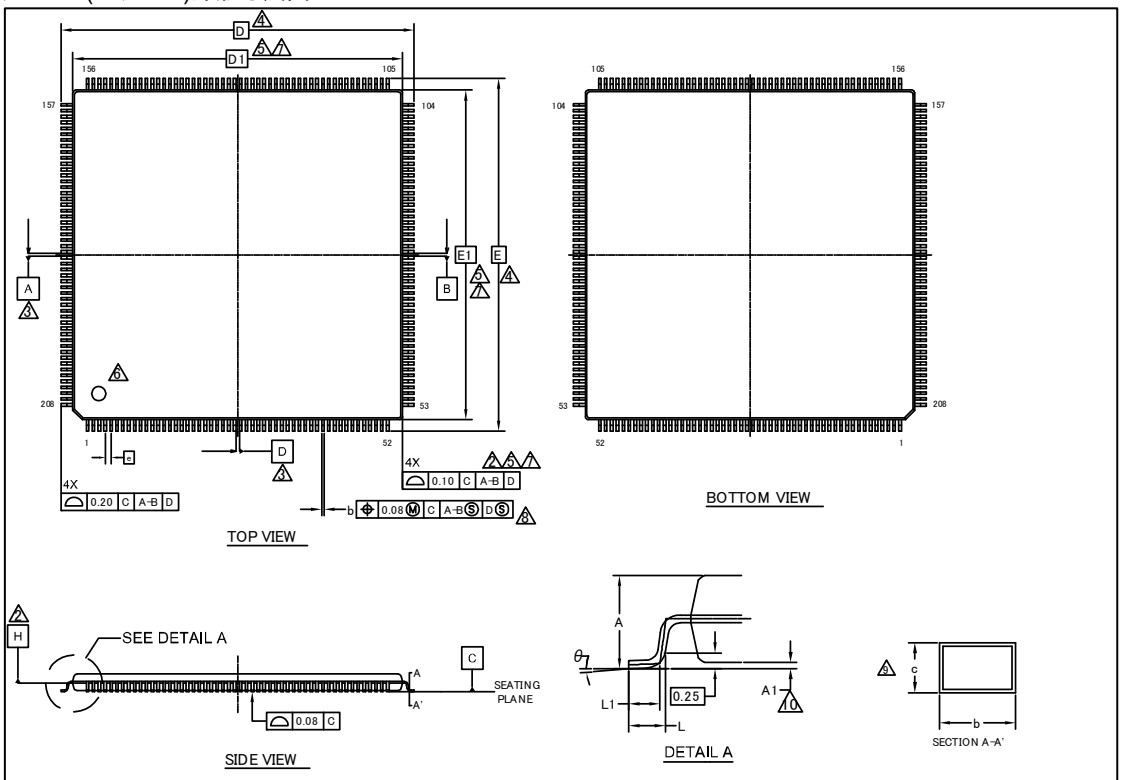
11. オーダ型格

型格	パッケージ*1
CY91F591BHSPMC-GSE2	プラスチック・LQFP,208 ピン (LQR208)
CY91F591BSPMC-GSE2	
CY91F592ASPMC-GSE1	
CY91F592BHPMC-GSE1	
CY91F592BHPMC-GSE2	
CY91F592BHSPMC-GSE1	
CY91F592BHSPMC-GSE2	
CY91F592BSPMC-GSE1	
CY91F592BSPMC-GSE2	
CY91F594BHPMC-GSE1	
CY91F594BHSPMC-GSE1	
CY91F594BHSPMC-GSE2	
CY91F594BPMC-GSE1	
CY91F594BSPMC-GSE1	
CY91F594BSPMC-GSE2	
CY91F59BCEQ-GSE1	プラスチック・TEQFP,208 ピン (LET208)
CY91F59BCPB-GSE1	Ball Grid Array パッケージ (BYA320)

*1: 詳細は外形寸法図を参照してください。

12. パッケージ・外形寸法図

■ LQFP-208(LQR208)外形寸法図



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	—	—	1.70
A1	0.05	—	0.15
b	0.17	0.22	0.27
c	0.09	—	0.20
D	30.00 BSC		
D1	28.00 BSC		
e	0.50 BSC		
E	30.00 BSC		
E1	28.00 BSC		
L	0.45	0.60	0.75
L1	0.30	0.50	0.70
θ	0°	—	8°

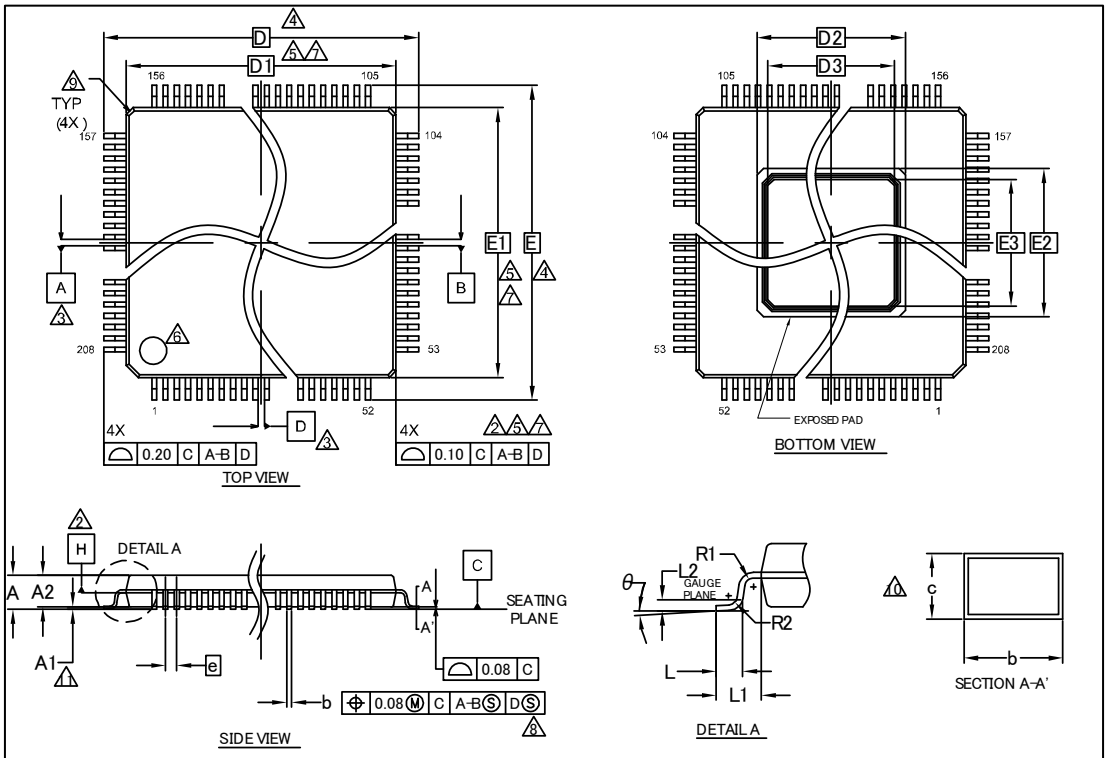
NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

002-15151 **

PACKAGE OUTLINE, 208 LEAD LQFP
28.0X28.0X1.7 MM LQR208 REV**

■ TEQFP-208(LET208)外形寸法図



SYMBOL	DIMENSION		
	MIN.	NOM.	MAX.
A	——	——	1.70
A1	0.05	——	0.15
A2	1.35	1.40	1.45
D	30.00 BSC		
D1	28.00 BSC		
D2	9.90 REF		
D3	8.71 REF		
E	30.00 BSC		
E1	28.00 BSC		
E2	9.90 REF		
E3	8.71 REF		
R1	0.08	——	——
R2	0.08	——	0.20
θ	0°	4°	8°
c	0.12	——	0.20
b	0.17	0.22	0.27
L	0.45	0.60	0.75
L1	1.00 REF		
L2	0.25		
e	0.50 BSC		

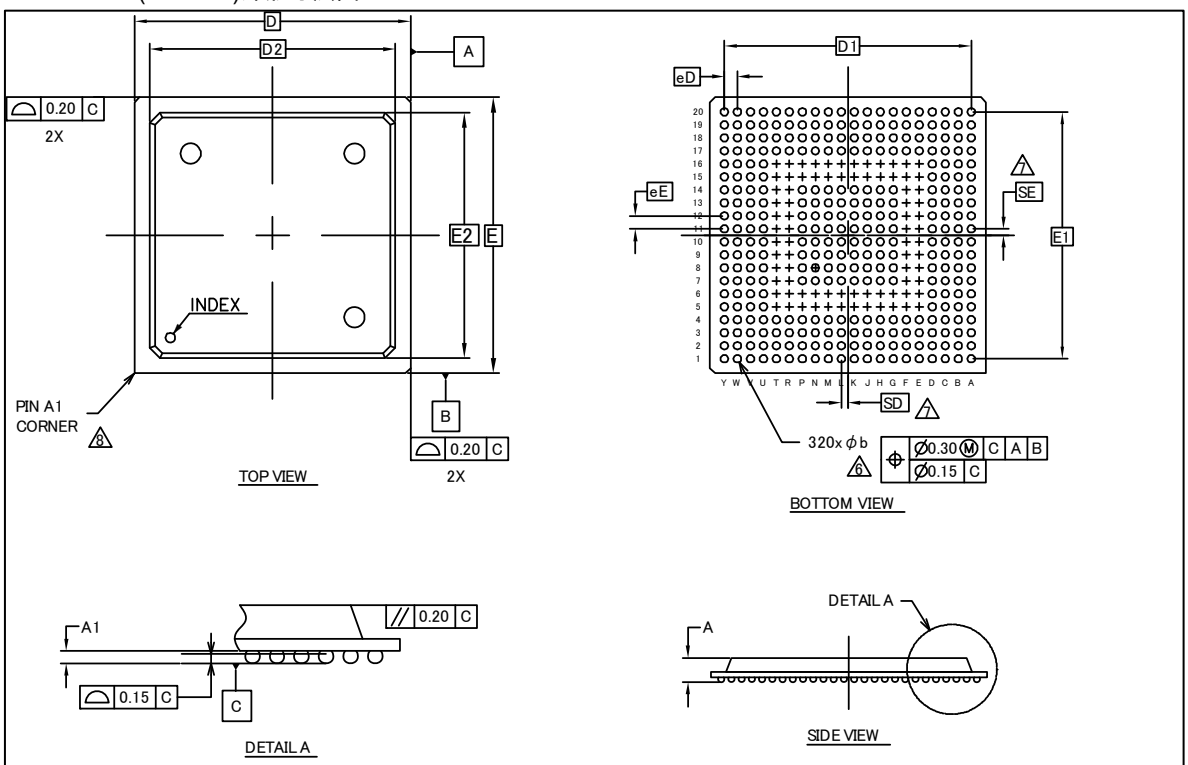
NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
10. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
11. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

002-13651 *A

PACKAGE OUTLINE, 208 LEAD TEQFP
28.0X28.0X1.7 MM LET208 REV*A

■ BGA-320 (BYA320)外形寸法図



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	——	——	2.46
A1	0.35	——	——
D	27.00 BSC		
E	27.00 BSC		
D1	24.00 BSC		
E1	24.00 BSC		
MD	20		
ME	20		
n	320		
Φb	0.60	0.75	0.90
eD	1.27 BSC		
eE	1.27 BSC		
SD / SE	0.635		

NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONS AND TOLERANCES METHODS PER ASME Y14.5-2009. THIS OUTLINE CONFORMS TO JEP95, SECTION 4.5.
3. BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-010.
4. "e" REPRESENTS THE SOLDER BALL GRID PITCH.
5. SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION. SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION. n IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.
6. DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.
7. "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW. WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" OR "SE" = 0. WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" = eD/2 AND "SE" = eE/2.
8. A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK. METALLIZED MARK INDENTATION OR OTHER MEANS.
9. "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED BALLS.
10. JEDEC SPECIFICATION NO. REF: N/A.

002-16414 **

PACKAGE OUTLINE, 320 BALL FBGA
27.00X27.00X2.46 MM BYA320 REV**

13. 主な変更内容

Spansion Publication Number: DS705-00010

ページ	場所	変更箇所
Revision 3.1		
-	-	社名変更および記述フォーマットの変換
Revision 4.0		
-	-	15. Supplementary Information を参照

注意事項: 以降の変更点に関しては、「改訂履歴」を参照してください。

14. Supplementary Information

Summary	Error Page	Error	Correct Page	Correct	ID
Original document code: DS705-00010-4v0-J, Previous document code: DS705-00010-3v1-J					
Rev. 1.0 June 19, 2015					
I2C timing	150	高速モード*3 0.9*3 250	150	高速モード 0.9 250*3	#40
"L" level output voltage	131	VOL9 | TDO | Vcc5=4.5V,IOH=5mA | ,,,,	131	VOL10 | TDO | Vcc5=4.5V,IOH=5mA | ,,,,	#75
CAN PLL jitter	135	Fcp=80MHz(4MHz×20 逓倍) CAN PLL ジッタ(ロック時)の備考	135	削除	#84
TEQFP package support	184	(HQFP-208(FPT-208P-M04)外形寸法図(計画中))	184	(LET208 208PIN ExposedPAD Low Profile Quad Flat Package)	#375
Update the power supply current for Icc5 (MAX) in normal operation	133	Icc5:通常動作時 FCP=128MHz, Fcpp=32MHz:-(Min), 80(Typ), 120(Max):mA:*4, *5 Icc5:通常動作時 FCP=80MHz, Fcpp=40MHz:-(Min), 60(Typ), 100(Max):mA:*4, *5	133	Icc5:通常動作時 FCP=128MHz, Fcpp=32MHz:-(Min), 80(Typ), 120(Max):mA:*4 Icc5:通常動作時 FCP=128MHz, Fcpp=32MHz:-(Min), 80(Typ), 155(Max):mA:*5 Icc5:通常動作時 FCP=80MHz, Fcpp=40MHz:-(Min), 60(Typ), 100(Max):mA:*4 Icc5:通常動作時 FCP=80MHz, Fcpp=40MHz:-(Min), 60(Typ), 130(Max):mA:*5	#389
Update the power supply current for Iccs5 (MAX) in sleep mode	133	Iccs5:スリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 25(Typ), 65(Max):mA:*4, *5	133	Iccs5:スリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 25(Typ), 65(Max):mA:*4 Iccs5:スリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 25(Typ), 80(Max):mA:*5	#390

Summary	Error Page	Error	Correct Page	Correct	ID
Update the power supply current for ICCBS5 (MAX) in bus sleep mode	133	ICCBS5:バススリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 15(Typ), 55(Max):mA:*4, *5	133	ICCBS5:バススリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 15(Typ), 55(Max):mA:*4 ICCBS5:バススリープ時 FCP=128MHz, Fcpp=32MHz:-(Min), 15(Typ), 70(Max):mA:*5	#391
Update the power supply current for Icc3 (MAX) in GDC normal operation	133	Icc3:GDC通常動作時 FgdC=81MHz, FgdC-IF=108MHz:-(Min), 200(Typ), 400(Max):mA:*5	133	Icc3:GDC通常動作時 FgdC=81MHz, FgdC-IF=108MHz:-(Min), 100(Typ), 300(Max):mA:*5	#392
Annotation for power supply current table	134	*5: CY91F59A/B(この値を目標に設計しています。現在エンジニアリングサンプル評価中です。)	134	*5: CY91F59A/B	#393
Update the power supply current for Icc5 (MAX) in Flash write/erase	133	Icc5:FLASH書込み時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 135(Max):mA:*3, *4, *5 Icc5:FLASH消去時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 135(Max):mA:*3, *4, *5	133	Icc5:FLASH書込み時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 135(Max):mA:*3, *4 Icc5:FLASH書込み時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 165(Max):mA:*3, *5 Icc5:FLASH消去時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 135(Max):mA:*3, *4 Icc5:FLASH消去時 FCP=128MHz, Fcpp=32MHz:-(Min), 95(Typ), 165(Max):mA:*3, *5	#396
Update the power supply current for Icc3 (MAX) in GDC operation stop	133	Icc3:GDC動作停止時:-(Min), 2(Typ), 100(Max):mA	133	Icc3:GDC動作停止時:-(Min), 2(Typ), 100(Max):mA:*4 Icc3:GDC動作停止時:-(Min), 2(Typ), 155(Max):mA:*5	#397
Document Number:002-04661 Rev. *B					
TEQFP package support Package Dimensions	175~ 178	プラスチック・LQFP,208 ピン (FPT-208P-M06) CY91F59ACPMCX-GSE1 CY91F59ACSPMCX-GSE1 CY91F59ACHPMCX-GSE1 CY91F59ACHSPMCX-GSE1 CY91F59BCPMCX-GSE1 CY91F59BCSPMCX-GSE1 CY91F59BCHPMCX-GSE1 CY91F59BCHSPMCX-GSE1 プラスチック・TEQFP,208 ピン (FPT-208P-XXX)*2 Ball Grid Array パッケージ (BGA-320P-M06)	175 ~ 178	プラスチック・LQFP,208ピン (LQR208) CY91F59BCEQ-GSE1 CY91F59BCHSEQ-GSE1 プラスチック・TEQFP,208ピン (LET208) Ball Grid Arrayパッケージ (BYA320) 各外形寸法図を改版	-
TEQFP package support	175	*2: 開発検討中です。	175	削除	-

改訂履歴

文書名: CY91590 シリーズ FR ファミリ FR81S 32-Bit Microcontroller
文書番号: 002-04661

版	ECN	変更者	発行日	変更内容
**	-	TORS	06/19/2015	サイプレスとしてドキュメントコード 002-04661 に登録しました。 本版の内容およびフォーマットに変更はありません。
*A	5340445	TORS	10/11/2016	これは英語版の 002-04727 Rev. *A を翻訳した日本語版です。 15. Supplimentary Information を挿入しました。
*B	5973868	HMIZ	12/01/2017	これは英語版の 002-04727 Rev. *B を翻訳した日本語版です。 12.オーダ型格のパッケージ型格をサイプレスの型格にしました。 *2 の注釈を削除しました。
				13.パッケージ・外形寸法図をサイプレスの型格(LQR208, LET208, BYA320)にしました。
				セールス，ソリューションおよび法律情報のページを更新しました。
*C	6557043	TORS	05/07/2019	これは英語版の 002-04727 Rev. *C を翻訳した日本語版です。 シリーズ名と型格を変更しました。 MB91590 -> CY91590 オーダ型格を変更しました。

セールス，ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

Arm® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6 MCU

サイプレス開発者コミュニティ

コミュニティ | Projects | ビデオ | ブログ | トレーニング | Components

テクニカルサポート

cypress.com/support

Arm and Cortex are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

© Cypress Semiconductor Corporation, 2015-2019. 本書面は, Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は，アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し，本段落で特に記載されているものを除き，その特許権，著作権，商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず，かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合, Cypress は, (1) 本ソフトウェアの著作権に基づき，(a) ソースコード形式で提供されている本ソフトウェアについて，Cypress ハードウェア製品と共に用いるためにのみ，かつ組織内部でのみ，本ソフトウェアの修正及び複製を行うこと，並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ，（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること，並びに (2) 本ソフトウェア（Cypress により提供され，修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき，Cypress ハードウェア製品と共に用いるためにのみ，本ソフトウェアの作成，利用，配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用，複製，修正，変換又はコンパイルを禁止する。

適用される法律により許される範囲内で，Cypress は，本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても，明示又は黙示をとわず，いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って, Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず, Cypress は, Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて，本書面に記載された製品には，エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり，公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で, Cypress は，別途通知することなく，本書面を変更する権利を留保する。Cypress は，本書面に記載のある，いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は，参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計，プログラム，かつテストすることは，本書面のユーザーの責任において行われるものとする。Cypress 製品は，兵器，兵器システム，原子力施設，生命維持装置若しくは生命維持システム，蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム，汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用，又は装置若しくはシステムの不具合が人身傷害，死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計，意図又は承認されていない。重要な構成部分とは，それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ，若しくは本目的外使用に関連するいかなる請求，損害又はその他の責任についても, Cypress はその全部又は一部をとわず一切の責任を負わず，かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求，費用，損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapSense, EZ-USB, F-RAM，及び Traveo は，米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは, cypress.com を参照すること。その他の名称及びブランドは，それぞれの権利者の財産として権利主張がなされている可能性がある。