サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

CY91570 シリーズ

32-bit Microcontroller

本シリーズは自動車用，産業用制御などの用途向けに設計した、Cypress 32 ビットマイクロコントローラです。FR ファミリと互換の FR81S CPU を搭載しています。FR81S CPU は命令パイプラインの強化，ロードストア処理の強化，内部バス転送の効率化により、FR ファミリ最高性能を実現します。自動車用アプリケーション制御として最適な仕様となっています。

特長

FR81S CPU コア

■32 ビット RISC、ロード/ストアアーキテクチャ、パイプライン 5 段

■最大動作周波数: 80 MHz　(原振=4.0 MHz, 20 逓倍(PLL クロック逓倍方式))

■汎用レジスタ 32 ビット×16 本

■16 ビット固定長命令 (基本命令)、1 命令/1 サイクル

■組込み用途に適した命令
- □ メモリ→メモリ間転送命令
- □ ビット処理命令
- □ バレルシフト命令など

■高級言語対応命令
- □ 関数入口/出口命令
- □ レジスタ内容のマルチロードストア命令

■ビットサーチ命令
- □ 1 検出、0 検出、変化点検出

■遅延スロット付き分岐命令
- □ 分岐処理時のオーバヘッドの低減

■レジスタインターロック機能
- □ アセンブラ記述の容易化

■乗算器の内蔵/命令レベルでのサポート
- □ 符号付き 32 ビット乗算: 5 サイクル
- □ 符号付き 16 ビット乗算: 3 サイクル

■割込み (PC/PS 退避)
- □ 6 サイクル (16 プライオリティレベル)

■ハーバードアーキテクチャにより、プログラムアクセスとデータアクセスを同時に実行可能

■FR ファミリとの命令互換

■メモリ保護機能(MPU)搭載
- □ 命令・データ共用で 8 個の保護領域指定
- □ 特権モード・ユーザモードそれぞれでアクセス権を制御

■FPU(浮動小数点演算)搭載
- □ IEEE754 準拠
- □ 浮動小数点レジスタ 32 ビット× 16 本

周辺機能

■クロック生成（SSCG 機能搭載）
- □ メイン発振 (4 MHz)
- □ サブ発振 (32 kHz) またはサブ発振なし
- □ PLL 逓倍率: 1～20 逓倍

■内蔵プログラム用フラッシュメモリ容量
- □ CY91F575: 512+64 KB
- □ CY91F577: 1024+64 KB
- □ CY91F578: 1536 + 64 KB
- □ CY91F579: 2048 + 64 KB

■内蔵データ用フラッシュメモリ（ワークフラッシュ）64KB

■内蔵 RAM 容量
- □ メイン RAM
  CY91F575: 40 KB
  CY91F577: 64 KB
  CY91F578: 96 KB
  CY91F579: 128 KB
- □ BackupRAM
  CY91F575/7: 8 KB
  CY91F578/9: 16 KB

■汎用ポート:

[LQFP-144]
- □ 111 本(サブ発振なし)、109 本(サブ発振あり)
- □ うち I^2C 用擬似オープンドレイン対応ポート 4 本
- □ P057 は入力専用

[LQFP-208]
- □ 159 本(サブ発振なし)、157 本(サブ発振あり)
- □ うち I^2C 用擬似オープンドレイン対応ポート 4 本
- □ P057 は入力専用

■外部バスインタフェース
- □ 22 ビットアドレス、16 ビットデータ
- □ 9 ビットアドレス、8 ビットデータ、ASX,CS0X,CS1X,RDX,WR0X,WR1X の 23 端子は、VCCE 電源により、5V/3.3 V 選択可能

■DMA コントローラ
- 同時に最大 16 チャネルの起動が可能
- 2 つの転送要因(内部周辺要求/ソフトウェア)

■A/D コンバータ (逐次比較型)
- 8/10 ビット分解能: 40 チャネル
- 変換時間: 3 µs

■D/A コンバータ (R-2R 型)
- 8bit 分解能: 2 チャネル

■外部割込み入力: 16 チャネル
- レベル("H" / "L")、エッジ検出(立上り/立下り)可能

■LIN-UART:
- 6 チャネル ch.2～ch.7
- UART、同期モード、LIN-UART モードから選択
- LIN プロトコル Revision 2.1 に対応 (LIN-UART)
- SPI(Serial Peripheral Interface)対応 (同期モード)
- 全二重ダブルバッファ方式
- LIN synch break 検出(インプットキャプチャと連携)
- 専用ボーレートジェネレータ内蔵
- DMA 転送対応

■マルチファンクションシリアル (送受信 FIFO 搭載) : 4 チャネル

< UART (非同期シリアルインタフェース) >
- 全二重ダブルバッファ方式、16 段の送信 FIFO、16 段の受信 FIFO
- パリティあり/なし選択可能
- 専用ボーレートジェネレータ内蔵
- 外部クロックを転送クロックとして使用可能
- パリティ、フレーム、オーバランエラー検出機能あり
- DMA 転送対応

<CSIO (同期シリアルインタフェース) >
- 全二重ダブルバッファ方式、16 段の送信 FIFO、16 段の受信 FIFO
- SPI に対応、マスタ/スレーブ両方に対応、データ長 5～9 ビットに設定可能
- 専用ボーレートジェネレータ内蔵(マスタ動作)
- 外部クロック入力可能(スレーブ動作)
- オーバランエラー検出機能あり
- DMA 転送対応

<LIN-UART (LIN 対応非同期シリアルインタフェース) >
- 全二重ダブルバッファ方式、16 段の送信 FIFO、16 段の受信 FIFO
- LIN プロトコル Revision2.1 に対応
- マスタ／スレーブ両方に対応
- フレーミングエラー、オーバランエラー検出
- LIN Synch break 生成、検出、LIN Synch Delimiter 生成
- 専用ボーレートジェネレータ内蔵
- 外部クロックをリロードカウンタで調整可能
- DMA 転送対応

< I^2C >
- 全二重ダブルバッファ方式、16 段の送信 FIFO、16 段の受信 FIFO
- 標準モード(Max. 100kbps) / 高速モード(Max. 400kbps) に対応
- 送信のみ DMA 転送対応
- I^2C 対応 I/O は ch.0,ch.1 のみ

■CAN コントローラ C-CAN : 3 チャネル
- 転送速度 最大 1 Mbps
- 64 送受信メッセージバッファ 1 チャネル、32 送受信メッセージバッファ 2 チャネル

■PPG: 16 ビット×24 チャネル

■リロードタイマ: 16 ビット×7チャネル (うち3チャネルは定期タイマ割込み発生用)

■フリーランタイマ:
32 ビット×6 チャネル (インプットキャプチャ 用、アウトプットコンペア 用各 1 チャネル選択可能)

■インプットキャプチャ:
32 ビット×12 チャネル (フリーランタイマと連動)

■アウトプットコンペア: 32 ビット× 12 チャネル (フリーランタイマと連動)

■サウンドジェネレータ: 5 チャネル
- 周波数・振幅シーケンサあり

■ステッピングモータコントローラ: 6 チャネル
- 8/10 ビット PWM
- 大電流出力サポート(4 本×6 チャネル)
- 端子共有 ADC でモータからの逆起電力を参照可能

■LCD コントローラ
- コモン出力(4 本)、セグメント出力(32 本)
- デューティ駆動(SEG0～SEG31) /スタティック駆動(ST0 ～ ST8) 切換え可能
- デューティ駆動の COM0～COM3, SEG0～SEG31, V0, V1, V2, V3 端子は 1 端子ごとに汎用ポートへの切換えが可能 (SEG23～SEG31 は、スタティック駆動への切換え可能)
- V0, V1, V2, V3 端子すべて、ポート兼用、ただし V3 と兼用のポートは入力のみ
- スタティック駆動の ST0～ST8 端子は、1 端子ごとに汎用ポートまたは、デューティ駆動のセグメント出力への切換えが可能
- CY91F575/7: VCCE 電源が 3.3V の場合も、SEG0～SEG22 は、V3 端子に供給される電源または VCC5 電源の振幅で出力されます。
- CY91F578/9: VCCE 電源以下の電圧を V3 端子に供給することが可能です。ソフトウェアによって VCC5 を LCDC 参照電圧として選択することは禁止です。

■アップダウンカウンタ: 2 チャネル
- 8/16bit アップダウンカウンタ

■リアルタイムクロック(RTC) (日/時/分/秒)
- 動作クロックとしてメイン発振/サブ発振を選択可能

■キャリブレーション:CR 発振駆動のハードウェアウォッチドッグと、サブクロック駆動のリアルタイムクロック(RTC)
- CR 発振周波数をトリミング可能
- メインクロック対サブクロックの比で、リアルタイムクロックのプリスケーラを設定することにより補正

■クロックスーパバイザ
- 外部のサブ発振(32kHz)(クロック 2 系統品種)およびメイン発振(4 MHz)の異常(水晶の破損など)監視
- 異常検出時には CR クロックに切り換える。

■ベースタイマ: 2 チャネル
- 16 ビットタイマ
- PWM / PPG / PWC / リロードタイマの 4 機能を選択して使用可能
- PWC とリロードタイマ機能については、2 チャネルカスケードモードで 32 ビットタイマとして使用可能

■CRC 生成

■HS-SPI
(注意事項)　　本シリーズでは HS_SPI は使用禁止です
- Single/Dual/Quad-SPI プロトコルの E²PROM および Flash デバイスを接続可能
- VCCE 電源端子に供給される、5V/3.3V の電源を使用
- 最大 16 MHz　スレーブ時は最大 8 MHz

■ウォッチドッグタイマ
- ハードウェアウォッチドッグ
- ソフトウェアウォッチドッグ

■NMI

■割込みコントローラ

■割込み要求一括読出し
- 複数の周辺からの割込み有無を、一連のレジスタで読出し可能

■I/O リロケーション
- 周辺機能の端子位置変更

■低消費電力モード
- スリープ/ストップ/時計/サブ RUN モード
- ストップ(電源遮断)/時計(電源遮断)モード

■パワーオンリセット

■低電圧検出リセット(内部低電圧検出)

■低電圧検出リセット(外部低電圧検出)

■パッケージ
- LQFP-144: CY91F575/7/8/9
- LQFP-208: CY91F578/9

■CMOS 90 nm テクノロジ

■電源
- 5 V 電源
- 降圧回路により 5V から内部 1.2V 生成
- 以下の I/O は VCCE 電源端子に供給される、5V/3.3V の電源を使用
  - LQFP-144: P010～P017, P020～P027, P030～P036
  - LQFP-208: P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197

Table of contents

特長 **1**
1. 品種構成 **5**
2. 端子配列図 (LQFP-144) **11**
3. 端子配列図 (LQFP-208) **12**
4. 端子機能説明 (LQFP-144) **13**
5. 端子機能説明 (LQFP-208) **28**
6. 入出力回路形式 **43**
7. 取扱上のご注意 **48**
7.1 設計上の注意事項 48
7.2 パッケージ実装上の注意事項 49
7.3 使用環境に関する注意事項 50
8. デバイス取扱い上の注意 **51**
9. ブロックダイヤグラム **54**
10. メモリマップ **55**
11. I/O マップ **59**
12. 割込みベクタ **99**
13. 電気的特性 **102**
13.1 絶対最大定格 102
13.2 推奨動作条件 104
13.3 直流規格 105
13.4 交流規格 112
13.5 A/D コンバータ 149
13.6 D/A コンバータ 152
13.7 フラッシュメモリ 153
14. オーダ型格 **154**
15. パッケージ・外形寸法図 **155**
16. 主な変更内容 **158**
17. Supplementary Information **158**
セールス，ソリューションおよび法律情報 **160**

1. 品種構成

項目 \ 品種	CY91F575B(S)/C(S)	CY91F575BH(S)/CH(S)
システムクロック	オンチップ PLL クロック逓倍方式	
最小命令実行時間	12.5 ns (80 MHz)	
サブクロック	S なし型格:あり S あり型格:なし	
FLASH 容量(プログラム)	512+64 KB	
FLASH 容量(ワーク)	64 KB	
RAM	40 KB + 8 KB	
BI-ROM	4 KB	
GDC	なし	
外部バス I/F	アドレス:22-bit データ:16-bit (一部の端子は、電源として 5V/3.3V 選択可能)	
DMA コントローラ	16 チャネル	
ベースタイマ(16 ビット)	2 チャネル	
フリーランタイマ(32 ビット)	6 チャネル	
インプットキャプチャ(32 ビット)	12 チャネル	
アウトプットコンペア(32 ビット)	12 チャネル	
リロードタイマ(16 ビット)	7 チャネル	
PPG タイマ(16 ビット)	24 チャネル	
アップダウンカウンタ	2 チャネル	
クロックスーパバイザ	あり	
D/A コンバータ	2 チャネル	
外部割込み	16 チャネル	
A/D コンバータ (8 ビット/10 ビット)	40 チャネル	
LIN-UART	6 チャネル	
マルチファンクションシリアル	4 チャネル[*1]	
HS-SPI	あり 最大 16 MHz (注意事項) 本シリーズでは HS_SPI は使用禁止です	

項目＼品種	CY91F575B(S)/C(S)	CY91F575BH(S)/CH(S)
LCD コントローラ	32 seg × 4 com スタティック駆動 8 seg × 1 com	
CAN	64 msg ×1 チャネル / 32 msg ×2 チャネル	
ステッピングモータコントローラ	6 チャネル	
サウンドジェネレータ	5 チャネル	
ソフトウェアウォッチドッグ	あり	
ハードウェアウォッチドッグ	あり	
クロックスーパバイザ	初期値 ON	初期値 OFF
CRC 生成	あり	
低電圧検出リセット (外部低電圧検出)	あり	
低電圧検出リセット (内部低電圧検出)	あり	
パッケージ	LQFP-144	
その他	FLASH 品	
オンチップデバッガ	あり	

*1: I^2C は ch.0 と ch.1 のみサポートされます。

項目 \ 品種	CY91F577B(S)/C(S)	CY91F577BH(S)/CH(S)
システムクロック	オンチップ PLL クロック逓倍方式	
最小命令実行時間	12.5 ns (80 MHz)	
サブクロック	S なし型格:あり S あり型格:なし	
FLASH 容量(プログラム)	1024+64 KB	
FLASH 容量(ワーク)	64 KB	
RAM	64 KB + 8 KB	
BI-ROM	4 KB	
GDC	なし	
外部バス I/F	アドレス:22-bit　データ:16-bit (一部の端子は、電源として 5V/3.3V 選択可能)	
DMA コントローラ	16 チャネル	
ベースタイマ(16 ビット)	2 チャネル	
フリーランタイマ(32 ビット)	6 チャネル	
インプットキャプチャ(32 ビット)	12 チャネル	
アウトプットコンペア(32 ビット)	12 チャネル	
リロードタイマ(16 ビット)	7 チャネル	
PPG タイマ(16 ビット)	24 チャネル	
アップダウンカウンタ	2 チャネル	
クロックスーパバイザ	あり	
D/A コンバータ	2 チャネル	
外部割込み	16 チャネル	
A/D コンバータ (8 ビット/10 ビット)	40 チャネル	
LIN-UART	6 チャネル	
マルチファンクションシリアル	4 チャネル[*1]	
HS-SPI	あり 最大 16 MHz (注意事項) 本シリーズでは HS_SPI は使用禁止です	
LCD コントローラ	32 seg × 4 com スタティック駆動 8 seg × 1 com	

項目＼品種	CY91F577B(S)/C(S)	CY91F577BH(S)/CH(S)
CAN	64 msg ×1 チャネル / 32 msg ×2 チャネル	
ステッピングモータコントローラ	6 チャネル	
サウンドジェネレータ	5 チャネル	
ソフトウェアウォッチドッグ	あり	
ハードウェアウォッチドッグ	あり	
クロックスーパバイザ	初期値 ON	初期値 OFF
CRC 生成	あり	
低電圧検出リセット (外部低電圧検出)	あり	
低電圧検出リセット (内部低電圧検出)	あり	
パッケージ	LQFP-144	
その他	FLASH 品	
オンチップデバッガ	あり	

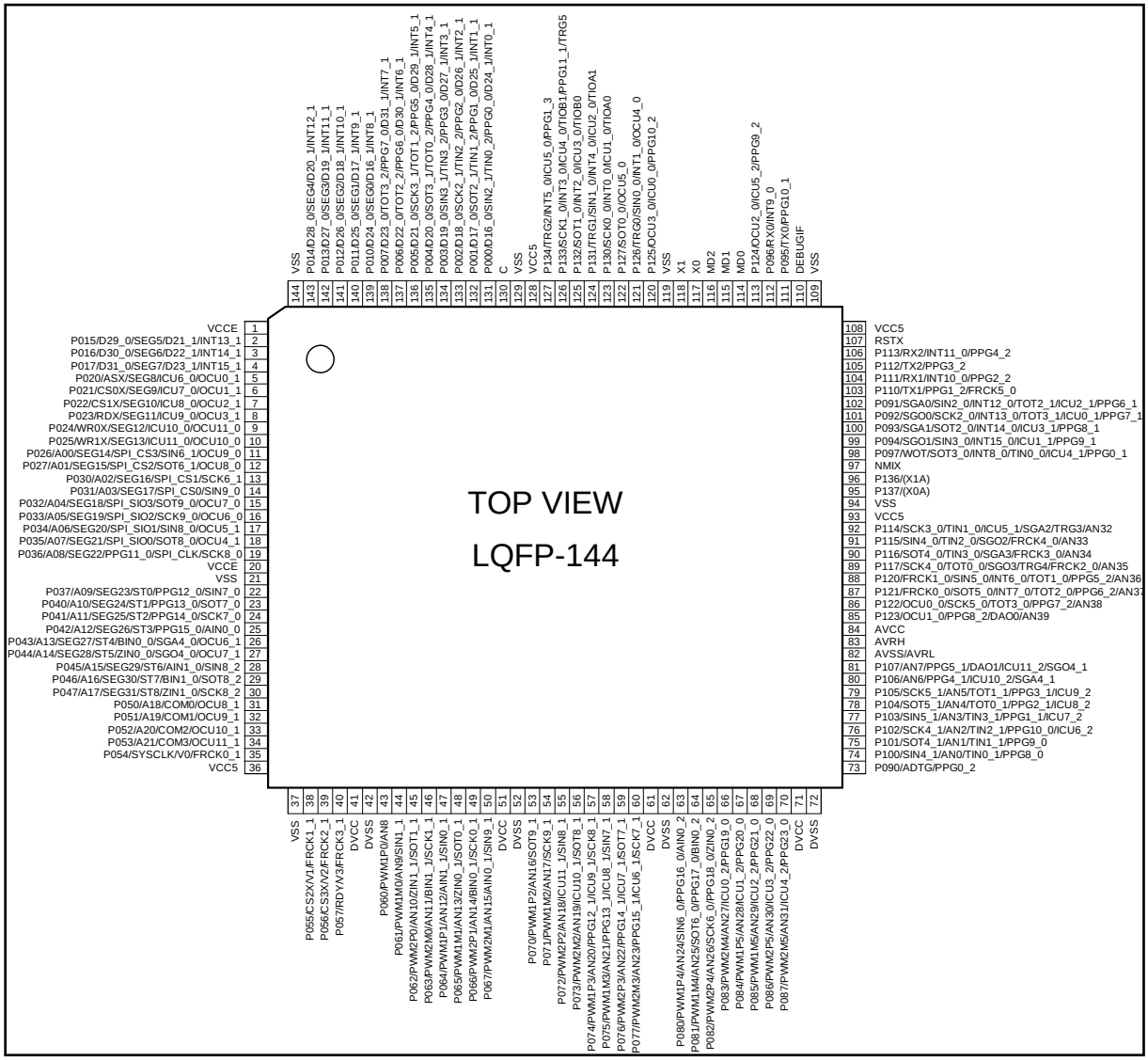
*1: I^2C は ch.0 と ch.1 のみサポートされます。

項目＼品種	CY91F578 C(S)(M)	CY91F578 CH(S)(M)	CY91F579 C(S)(M)	CY91F579 CH(S)(M)
システムクロック	オンチップ PLL クロック逓倍方式			
最小命令実行時間	12.5 ns (80 MHz)			
サブクロック	S なし型格:あり S あり型格:なし			
FLASH 容量(プログラム)	1536+64 KB		2048+64 KB	
FLASH 容量(ワーク)	64 KB			
RAM	96 KB + 16 KB		128 KB + 16 KB	
BI-ROM	4 KB			
GDC	なし			
外部バス I/F	アドレス:22-bit　データ:16-bit (一部の端子は、電源として 5V/3.3V 選択可能)			
DMA コントローラ	16 チャネル			
ベースタイマ(16 ビット)	2 チャネル			
フリーランタイマ(32 ビット)	6 チャネル			
インプットキャプチャ(32 ビット)	12 チャネル			
アウトプットコンペア(32 ビット)	12 チャネル			
リロードタイマ(16 ビット)	7 チャネル			
PPG タイマ(16 ビット)	24 チャネル			
アップダウンカウンタ	2 チャネル			
クロックスーパバイザ	あり			
D/A コンバータ	2 チャネル			
外部割込み	16 チャネル			
A/D コンバータ (8 ビット/10 ビット)	40 チャネル			
LIN-UART	6 チャネル			
マルチファンクションシリアル	4 チャネル[*1]			
HS-SPI	なし			
LCD コントローラ	32 seg × 4 com スタティック駆動 8 seg × 1 com			
CAN	64 msg ×1 チャネル / 32 msg ×2 チャネル			

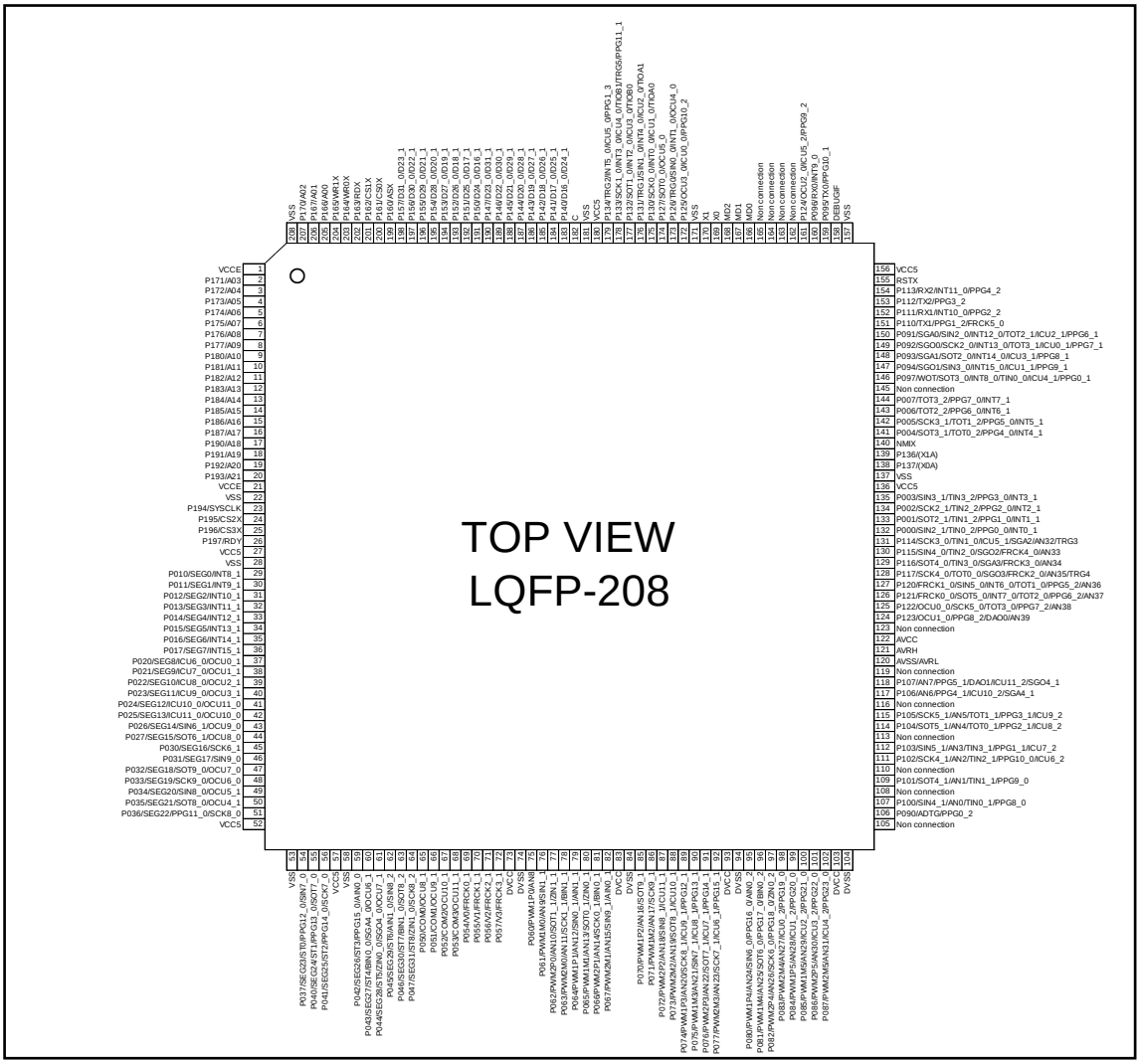
項目＼品種	CY91F578 C(S)(M)	CY91F578 CH(S)(M)	CY91F579 C(S)(M)	CY91F579 CH(S)(M)
ステッピングモータコントローラ	6 チャネル			
サウンドジェネレータ	5 チャネル			
ソフトウェアウォッチドッグ	あり			
ハードウェアウォッチドッグ	あり			
クロックスーパバイザ	初期値 ON	初期値 OFF	初期値 ON	初期値 OFF
CRC 生成	あり			
低電圧検出リセット (外部低電圧検出)	あり			
低電圧検出リセット (内部低電圧検出)	あり			
パッケージ	LQFP-144 LQFP-208(サフィックス"M")			
その他	FLASH 品			
オンチップデバッガ	あり			

*1: I^2C は ch.0 と ch.1 のみサポートされます。

2. 端子配列図 (LQFP-144)



3. 端子配列図 (LQFP-208)



4. 端子機能説明 (LQFP-144)

端子番号	端子名	入出力回路形式	機　能
2	P015	H/I4*1	汎用入出力ポート
	D29_0		外部バスデータ入出力端子
	SEG5		LCDC セグメント(Duty)出力端子
	D21_1		外部バスデータ入出力端子
	INT13_1		外部割込み要求入力端子 ch.13 リロケーション 1
3	P016	H/I4*1	汎用入出力ポート
	D30_0		外部バスデータ入出力端子
	SEG6		LCDC セグメント(Duty)出力端子
	D22_1		外部バスデータ入出力端子
	INT14_1		外部割込み要求入力端子 ch.14 リロケーション 1
4	P017	H/I4*1	汎用入出力ポート
	D31_0		外部バスデータ入出力端子
	SEG7		LCDC セグメント(Duty)出力端子
	D23_1		外部バスデータ入出力端子
	INT15_1		外部割込み要求入力端子 ch.15 リロケーション 1
5	P020	H/I4*1	汎用入出力ポート
	ASX		外部バスアドレスストローブ出力端子
	SEG8		LCDC セグメント(Duty)出力端子
	ICU6_0		インプットキャプチャ入力端子 ch.6 リロケーション 0
	OCU0_1		アウトプットコンペア出力端子 ch.0 リロケーション 1
6	P021	H/I4*1	汎用入出力ポート
	CS0X		外部バスチップセレクト 0 出力端子
	SEG9		LCDC セグメント(Duty)出力端子
	ICU7_0		インプットキャプチャ入力端子 ch.7 リロケーション 0
	OCU1_1		アウトプットコンペア出力端子 ch.1 リロケーション 1
7	P022	H/I4*1	汎用入出力ポート
	CS1X		外部バスチップセレクト 1 出力端子
	SEG10		LCDC セグメント(Duty)出力端子
	ICU8_0		インプットキャプチャ入力端子 ch.8 リロケーション 0
	OCU2_1		アウトプットコンペア出力端子 ch.2 リロケーション 1
8	P023	H/I4*1	汎用入出力ポート
	RDX		外部バスリードストローブ出力端子
	SEG11		LCDC セグメント(Duty)出力端子
	ICU9_0		インプットキャプチャ入力端子 ch.9 リロケーション 0
	OCU3_1		アウトプットコンペア出力端子 ch.3 リロケーション 1
9	P024	H/I4*1	汎用入出力ポート
	WR0X		外部バスライトストローブ 0 出力端子
	SEG12		LCDC セグメント(Duty)出力端子
	ICU10_0		インプットキャプチャ入力端子 ch.10 リロケーション 0
	OCU11_0		アウトプットコンペア出力端子 ch.11 リロケーション 0

端子番号	端子名	入出力回路形式	機　能
10	P025	H/I4*1	汎用入出力ポート
	WR1X		外部バスライトストローブ 1 出力端子
	SEG13		LCDC セグメント(Duty)出力端子
	ICU11_0		インプットキャプチャ入力端子 ch.11 リロケーション 0
	OCU10_0		アウトプットコンペア出力端子 ch.10 リロケーション 0
11	P026	H/I4*1	汎用入出力ポート
	A00		外部バスアドレス出力端子
	SEG14		LCDC セグメント(Duty)出力端子
	SPI_CS3		HS_SPI SSEL3 出力端子(使用できません)
	SIN6_1		LIN_UART シリアル入力端子 ch.6 リロケーション 1
	OCU9_0		アウトプットコンペア出力端子 ch.9 リロケーション 0
12	P027	H/I4*1	汎用入出力ポート
	A01		外部バスアドレス出力端子
	SEG15		LCDC セグメント(Duty)出力端子
	SPI_CS2		HS_SPI SSEL2 出力端子(使用できません)
	SOT6_1		LIN_UART シリアル出力端子 ch.6 リロケーション 1
	OCU8_0		アウトプットコンペア出力端子 ch.8 リロケーション 0
13	P030	H/I4*1	汎用入出力ポート
	A02		外部バスアドレス出力端子
	SEG16		LCDC セグメント(Duty)出力端子
	SPI_CS1		HS_SPI SSEL1 出力端子(使用できません)
	SCK6_1		LIN_UART シリアルクロック入出力端子 ch.6 リロケーション 1
14	P031	H/I4*1	汎用入出力ポート
	A03		外部バスアドレス出力端子
	SEG17		LCDC セグメント(Duty)出力端子
	SPI_CS0		HS_SPI SSEL0 入出力端子(使用できません)
	SIN9_0		マルチファンクションシリアル入力端子 ch.9 リロケーション 0
15	P032	H/I4*1	汎用入出力ポート
	A04		外部バスアドレス出力端子
	SEG18		LCDC セグメント(Duty)出力端子
	SPI_SIO3		HS_SPI SDATA3 入出力端子(使用できません)
	SOT9_0		マルチファンクションシリアル出力端子 ch.9 リロケーション 0
	OCU7_0		アウトプットコンペア出力端子 ch.7 リロケーション 0
16	P033	H/I4*1	汎用入出力ポート
	A05		外部バスアドレス出力端子
	SEG19		LCDC セグメント(Duty)出力端子
	SPI_SIO2		HS_SPI SDATA2 入出力端子(使用できません)
	SCK9_0		マルチファンクションシリアルクロック入出力端子 ch.9 リロケーション 0
	OCU6_0		アウトプットコンペア出力端子 ch.6 リロケーション 0
17	P034	H/I4*1	汎用入出力ポート
	A06		外部バスアドレス出力端子
	SEG20		LCDC セグメント(Duty)出力端子
	SPI_SIO1		HS_SPI SDATA1 入出力端子(使用できません)
	SIN8_0		マルチファンクションシリアル入力端子 ch.8 リロケーション 0
	OCU5_1		アウトプットコンペア出力端子 ch.5 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
18	P035	H/I4[*1]	汎用入出力ポート
	A07		外部バスアドレス出力端子
	SEG21		LCDC セグメント(Duty)出力端子
	SPI_SIO0		HS_SPI SDATA0 入出力端子(使用できません)
	SOT8_0		マルチファンクションシリアル出力端子 ch.8 リロケーション 0
	OCU4_1		アウトプットコンペア出力端子 ch.4 リロケーション 1
19	P036	H/I4[*1]	汎用入出力ポート
	A08		外部バスアドレス出力端子
	SEG22		LCDC セグメント(Duty)出力端子
	PPG11_0		PPG 出力端子 ch.11 リロケーション 0
	SPI_CLK		HS_SPI SCLK 入出力端子(使用できません)
	SCK8_0		マルチファンクションシリアルクロック入出力端子 ch.8 リロケーション 0
22	P037	I	汎用入出力ポート
	A09		外部バスアドレス出力端子
	SEG23		LCDC セグメント(Duty)出力端子
	ST0		LCDC セグメント(Static)出力端子
	PPG12_0		PPG 出力端子 ch.12 リロケーション 0
	SIN7_0		LIN_UART シリアル入力端子 ch.7 リロケーション 0
23	P040	I	汎用入出力ポート
	A10		外部バスアドレス出力端子
	SEG24		LCDC セグメント(Duty)出力端子
	ST1		LCDC セグメント(Static)出力端子
	PPG13_0		PPG 出力端子 ch.13 リロケーション 0
	SOT7_0		LIN_UART シリアル出力端子 ch.7 リロケーション 0
24	P041	I	汎用入出力ポート
	A11		外部バスアドレス出力端子
	SEG25		LCDC セグメント(Duty) 出力端子
	ST2		LCDC セグメント(Static)出力端子
	PPG14_0		PPG 出力端子 ch.14 リロケーション 0
	SCK7_0		LIN_UART シリアルクロック入出力端子 ch.7 リロケーション 0
25	P042	I	汎用入出力ポート
	A12		外部バスアドレス出力端子
	SEG26		LCDC セグメント(Duty)出力端子
	ST3		LCDC セグメント(Static)出力端子
	PPG15_0		PPG 出力端子 ch.15 リロケーション 0
	AIN0_0		アップダウンカウンタ AIN 入力端子 ch.0 リロケーション 0
26	P043	I	汎用入出力ポート
	A13		外部バスアドレス出力端子
	SEG27		LCDC セグメント(Duty)出力端子
	ST4		LCDC セグメント(Static)出力端子
	BIN0_0		アップダウンカウンタ BIN 入力端子 ch.0 リロケーション 0
	SGA4_0		サウンドジェネレータ SGA 出力端子 ch.4 リロケーション 0
	OCU6_1		アウトプットコンペア出力端子 ch.6 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
27	P044	I	汎用入出力ポート
	A14		外部バスアドレス出力端子
	SEG28		LCDC セグメント(Duty)出力端子
	ST5		LCDC セグメント(Static)出力端子
	ZIN0_0		アップダウンカウンタ ZIN 入力端子 ch.0 リロケーション 0
	SGO4_0		サウンドジェネレータ SGO 出力端子 ch.4 リロケーション 0
	OCU7_1		アウトプットコンペア出力端子 ch.7 リロケーション 1
28	P045	I	汎用入出力ポート
	A15		外部バスアドレス出力端子
	SEG29		LCDC セグメント(Duty)出力端子
	ST6		LCDC セグメント(Static)出力端子
	AIN1_0		アップダウンカウンタ AIN 入力端子 ch.1 リロケーション 0
	SIN8_2		マルチファンクションシリアル入力端子 ch.8 リロケーション 2
29	P046	I	汎用入出力ポート
	A16		外部バスアドレス出力端子
	SEG30		LCDC セグメント(Duty)出力端子
	ST7		LCDC セグメント(Static)出力端子
	BIN1_0		アップダウンカウンタ BIN 入力端子 ch.1 リロケーション 0
	SOT8_2		マルチファンクションシリアル出力端子 ch.8 リロケーション 2
30	P047	I	汎用入出力ポート
	A17		外部バスアドレス出力端子
	SEG31		LCDC セグメント(Duty)出力端子
	ST8		LCDC セグメント(Static)出力端子
	ZIN1_0		アップダウンカウンタ ZIN 入力端子 ch.1 リロケーション 0
	SCK8_2		マルチファンクションシリアルクロック入出力端子 ch.8 リロケーション 2
31	P050	I	汎用入出力ポート
	A18		外部バスアドレス出力端子
	COM0		LCDC セグメント(Duty)コモン出力端子
	OCU8_1		アウトプットコンペア出力端子 ch.8 リロケーション 1
32	P051	I	汎用入出力ポート
	A19		外部バスアドレス出力端子
	COM1		LCDC セグメント(Duty)コモン出力端子
	OCU9_1		アウトプットコンペア出力端子 ch.9 リロケーション 1
33	P052	I	汎用入出力ポート
	A20		外部バスアドレス出力端子
	COM2		LCDC セグメント(Duty)コモン出力端子
	OCU10_1		アウトプットコンペア出力端子 ch.10 リロケーション 1
34	P053	I	汎用入出力ポート
	A21		外部バスアドレス出力端子
	COM3		LCDC セグメント(Duty)コモン出力端子
	OCU11_1		アウトプットコンペア出力端子 ch.11 リロケーション 1
35	P054	I2	汎用入出力ポート
	SYSCLK		外部バスクロック出力端子
	V0		LCDC 基準電圧 V0 入力端子
	FRCK0_1		フリーランタイマクロック入力端子 ch.0 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
38	P055	I2	汎用入出力ポート
	CS2X		外部バスチップセレクト 2 出力端子
	V1		LCDC 基準電圧 V1 入力端子
	FRCK1_1		フリーランタイマクロック入力端子 ch.1 リロケーション 1
39	P056	I2	汎用入出力ポート
	CS3X		外部バスチップセレクト 3 出力端子
	V2		LCDC 基準電圧 V2 入力端子
	FRCK2_1		フリーランタイマクロック入力端子 ch.2 リロケーション 1
40	P057	I3	汎用入出力ポート (入力のみ 出力なし)
	RDY		外部バス RDY 入力端子
	V3		LCDC 基準電圧 V3 入力端子
	FRCK3_1		フリーランタイマクロック入力端子 ch.3 リロケーション 1
43	P060	K	汎用入出力ポート
	PWM1P0		SMC 出力端子 ch.0
	AN8		ADC アナログ入力端子 ch.8
44	P061	K	汎用入出力ポート
	PWM1M0		SMC 出力端子 ch.0
	AN9		ADC アナログ入力端子 ch.9
	SIN1_1		マルチファンクションシリアル入力端子 ch.1 リロケーション 1
45	P062	K	汎用入出力ポート
	PWM2P0		SMC 出力端子 ch.0
	AN10		ADC アナログ入力端子 ch.10
	ZIN1_1		アップダウンカウンタ ZIN 入力端子 ch.1 リロケーション 1
	SOT1_1		マルチファンクションシリアル出力端子 ch.1 リロケーション 1
46	P063	K	汎用入出力ポート
	PWM2M0		SMC 出力端子 ch.0
	AN11		ADC アナログ入力端子 ch.11
	BIN1_1		アップダウンカウンタ BIN 入力端子 ch.1 リロケーション 1
	SCK1_1		マルチファンクションシリアルクロック入出力端子 ch.1 リロケーション 1
47	P064	K	汎用入出力ポート
	PWM1P1		SMC 出力端子 ch.1
	AN12		ADC アナログ入力端子 ch.12
	AIN1_1		アップダウンカウンタ AIN 入力端子 ch.1 リロケーション 1
	SIN0_1		マルチファンクションシリアル入力端子 ch.0 リロケーション 1
48	P065	K	汎用入出力ポート
	PWM1M1		SMC 出力端子 ch.1
	AN13		ADC アナログ入力端子 ch.13
	ZIN0_1		アップダウンカウンタ ZIN 入力端子 ch.0 リロケーション 1
	SOT0_1		マルチファンクションシリアル出力端子 ch.0 リロケーション 1
49	P066	K	汎用入出力ポート
	PWM2P1		SMC 出力端子 ch.1
	AN14		ADC アナログ入力端子 ch.14
	BIN0_1		アップダウンカウンタ BIN 入力端子 ch.0 リロケーション 1
	SCK0_1		マルチファンクションシリアルクロック入出力端子 ch.0 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
50	P067	K	汎用入出力ポート
	PWM2M1		SMC 出力端子 ch.1
	AN15		ADC アナログ入力端子 ch.15
	AIN0_1		アップダウンカウンタ AIN 入力端子 ch.0 リロケーション 1
	SIN9_1		マルチファンクションシリアル入力端子 ch.9 リロケーション 1
53	P070	K	汎用入出力ポート
	PWM1P2		SMC 出力端子 ch.2
	AN16		ADC アナログ入力端子 ch.16
	SOT9_1		マルチファンクションシリアル出力端子 ch.9 リロケーション 1
54	P071	K	汎用入出力ポート
	PWM1M2		SMC 出力端子 ch.2
	AN17		ADC アナログ入力端子 ch.17
	SCK9_1		マルチファンクションシリアルクロック入出力端子 ch.9 リロケーション 1
55	P072	K	汎用入出力ポート
	PWM2P2		SMC 出力端子 ch.2
	AN18		ADC アナログ入力端子 ch.18
	ICU11_1		インプットキャプチャ入力端子 ch.11 リロケーション 1
	SIN8_1		マルチファンクションシリアル入力端子 ch.8 リロケーション 1
56	P073	K	汎用入出力ポート
	PWM2M2		SMC 出力端子 ch.2
	AN19		ADC アナログ入力端子 ch.19
	ICU10_1		インプットキャプチャ入力端子 ch.10 リロケーション 1
	SOT8_1		マルチファンクションシリアル出力端子 ch.8 リロケーション 1
57	P074	K	汎用入出力ポート
	PWM1P3		SMC 出力端子 ch.3
	AN20		ADC アナログ入力端子 ch.20
	PPG12_1		PPG 出力端子 ch.12 リロケーション 1
	ICU9_1		インプットキャプチャ入力端子 ch.9 リロケーション 1
	SCK8_1		マルチファンクションシリアルクロック入出力端子 ch.8 リロケーション 1
58	P075	K	汎用入出力ポート
	PWM1M3		SMC 出力端子 ch.3
	AN21		ADC アナログ入力端子 ch.21
	PPG13_1		PPG 出力端子 ch.13 リロケーション 1
	ICU8_1		インプットキャプチャ入力端子 ch.8 リロケーション 1
	SIN7_1		LIN_UART シリアル入力端子 ch.7 リロケーション 1
59	P076	K	汎用入出力ポート
	PWM2P3		SMC 出力端子 ch.3
	AN22		ADC アナログ入力端子 ch.22
	PPG14_1		PPG 出力端子 ch.14 リロケーション 1
	ICU7_1		インプットキャプチャ入力端子 ch.7 リロケーション 1
	SOT7_1		LIN_UART シリアル出力端子 ch.7 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
60	P077	K	汎用入出力ポート
	PWM2M3		SMC 出力端子 ch.3
	AN23		ADC アナログ入力端子 ch.23
	PPG15_1		PPG 出力端子 ch.15 リロケーション 1
	ICU6_1		インプットキャプチャ入力端子 ch.6 リロケーション 1
	SCK7_1		LIN_UART シリアルクロック入出力端子 ch.7 リロケーション 1
63	P080	K	汎用入出力ポート
	PWM1P4		SMC 出力端子 ch.4
	AN24		ADC アナログ入力端子 ch.24
	SIN6_0		LIN_UART シリアル入力端子 ch.6 リロケーション 0
	PPG16_0		PPG 出力端子 ch.16 リロケーション 0
	AIN0_2		アップダウンカウンタ AIN 入力端子 ch.0 リロケーション 2
64	P081	K	汎用入出力ポート
	PWM1M4		SMC 出力端子 ch.4
	AN25		ADC アナログ入力端子 ch.25
	SOT6_0		LIN_UART シリアル出力端子 ch.6 リロケーション 0
	PPG17_0		PPG 出力端子 ch.17 リロケーション 0
	BIN0_2		アップダウンカウンタ BIN 入力端子 ch.0 リロケーション 2
65	P082	K	汎用入出力ポート
	PWM2P4		SMC 出力端子 ch.4
	AN26		ADC アナログ入力端子 ch.26
	SCK6_0		LIN_UART シリアルクロック入出力端子 ch.6 リロケーション 0
	PPG18_0		PPG 出力端子 ch.18 リロケーション 0
	ZIN0_2		アップダウンカウンタ ZIN 入力端子 ch.0 リロケーション 2
66	P083	K	汎用入出力ポート
	PWM2M4		SMC 出力端子 ch.4
	AN27		ADC アナログ入力端子 ch.27
	ICU0_2		インプットキャプチャ入力端子 ch.0 リロケーション 2
	PPG19_0		PPG 出力端子 ch.19 リロケーション 0
67	P084	K	汎用入出力ポート
	PWM1P5		SMC 出力端子 ch.5
	AN28		ADC アナログ入力端子 ch.28
	ICU1_2		インプットキャプチャ入力端子 ch.1 リロケーション 2
	PPG20_0		PPG 出力端子 ch.20 リロケーション 0
68	P085	K	汎用入出力ポート
	PWM1M5		SMC 出力端子 ch.5
	AN29		ADC アナログ入力端子 ch.29
	ICU2_2		インプットキャプチャ入力端子 ch.2 リロケーション 2
	PPG21_0		PPG 出力端子 ch.21 リロケーション 0
69	P086	K	汎用入出力ポート
	PWM2P5		SMC 出力端子 ch.5
	AN30		ADC アナログ入力端子 ch.30
	ICU3_2		インプットキャプチャ入力端子 ch.3 リロケーション 2
	PPG22_0		PPG 出力端子 ch.22 リロケーション 0

端子番号	端子名	入出力回路形式	機　能
70	P087	K	汎用入出力ポート
	PWM2M5		SMC 出力端子 ch.5
	AN31		ADC アナログ入力端子 ch.31
	ICU4_2		インプットキャプチャ入力端子 ch.4 リロケーション 2
	PPG23_0		PPG 出力端子 ch.23 リロケーション 0
73	P090	M	汎用入出力ポート
	ADTG		ADC 外部トリガ入力端子
	PPG0_2		PPG 出力端子 ch.0 リロケーション 2
74	P100	J	汎用入出力ポート
	SIN4_1		LIN_UART シリアル入力端子 ch.4 リロケーション 1
	AN0		ADC アナログ入力端子 ch.0
	TIN0_1		リロードタイマイベント入力端子 ch.0 リロケーション 1
	PPG8_0		PPG 出力端子 ch.8 リロケーション 0
75	P101	J	汎用入出力ポート
	SOT4_1		LIN_UART シリアル出力端子 ch.4 リロケーション 1
	AN1		ADC アナログ入力端子 ch.1
	TIN1_1		リロードタイマイベント入力端子 ch.1 リロケーション 1
	PPG9_0		PPG 出力端子 ch.9 リロケーション 0
76	P102	J	汎用入出力ポート
	SCK4_1		LIN_UART シリアルクロック入出力端子 ch.4 リロケーション 1
	AN2		ADC アナログ入力端子 ch.2
	TIN2_1		リロードタイマイベント入力端子 ch.2 リロケーション 1
	PPG10_0		PPG 出力端子 ch.10 リロケーション 0
	ICU6_2		インプットキャプチャ入力端子 ch.6 リロケーション 2
77	P103	J	汎用入出力ポート
	SIN5_1		LIN_UART シリアル入力端子 ch.5 リロケーション 1
	AN3		ADC アナログ入力端子 ch.3
	TIN3_1		リロードタイマイベント入力端子 ch.3 リロケーション 1
	PPG1_1		PPG 出力端子 ch.1 リロケーション 1
	ICU7_2		インプットキャプチャ入力端子 ch.7 リロケーション 2
78	P104	J	汎用入出力ポート
	SOT5_1		LIN_UART シリアル出力端子 ch.5 リロケーション 1
	AN4		ADC アナログ入力端子 ch.4
	TOT0_1		リロードタイマ出力端子 ch.0 リロケーション 1
	PPG2_1		PPG 出力端子 ch.2 リロケーション 1
	ICU8_2		インプットキャプチャ入力端子 ch.8 リロケーション 2
79	P105	J	汎用入出力ポート
	SCK5_1		LIN_UART シリアルクロック入出力端子 ch.5 リロケーション 1
	AN5		ADC アナログ入力端子 ch.5
	TOT1_1		リロードタイマ出力端子 ch.1 リロケーション 1
	PPG3_1		PPG 出力端子 ch.3 リロケーション 1
	ICU9_2		インプットキャプチャ入力端子 ch.9 リロケーション 2

端子番号	端子名	入出力回路形式	機　能
80	P106	J	汎用入出力ポート
	AN6		ADC アナログ入力端子 ch.6
	PPG4_1		PPG 出力端子 ch.4 リロケーション 1
	ICU10_2		インプットキャプチャ入力端子 ch.10 リロケーション 2
	SGA4_1		サウンドジェネレータ SGA 出力端子 ch.4 リロケーション 1
81	P107	L	汎用入出力ポート
	AN7		ADC アナログ入力端子 ch.7
	PPG5_1		PPG 出力端子 ch.5 リロケーション 1
	DAO1		DAC 出力端子 ch.1
	ICU11_2		インプットキャプチャ入力端子 ch.11 リロケーション 2
	SGO4_1		サウンドジェネレータ SGO 出力端子 ch.4 リロケーション 1
85	P123	L	汎用入出力ポート
	OCU1_0		アウトプットコンペア出力端子 ch.1 リロケーション 0
	PPG8_2		PPG 出力端子 ch.8 リロケーション 2
	DAO0		DAC 出力端子 ch.0
	AN39		ADC アナログ入力端子 ch.39
86	P122	J	汎用入出力ポート
	OCU0_0		アウトプットコンペア出力端子 ch.0 リロケーション 0
	SCK5_0		LIN_UART シリアルクロック入出力端子 ch.5 リロケーション 0
	TOT3_0		リロードタイマ出力端子 ch.3 リロケーション 0
	PPG7_2		PPG 出力端子 ch.7 リロケーション 2
	AN38		ADC アナログ入力端子 ch.38
87	P121	J	汎用入出力ポート
	FRCK0_0		フリーランタイマクロック入力端子 ch.0 リロケーション 0
	SOT5_0		LIN_UART シリアル出力端子 ch.5 リロケーション 0
	INT7_0		外部割込み要求入力端子 ch.7 リロケーション 0
	TOT2_0		リロードタイマ出力端子 ch.2 リロケーション 0
	PPG6_2		PPG 出力端子 ch.6 リロケーション 2
	AN37		ADC アナログ入力端子 ch.37
88	P120	J	汎用入出力ポート
	FRCK1_0		フリーランタイマクロック入力端子 ch.1 リロケーション 0
	SIN5_0		LIN_UART シリアル入力端子 ch.5 リロケーション 0
	INT6_0		外部割込み要求入力端子 ch.6 リロケーション 0
	TOT1_0		リロードタイマ出力端子 ch.1 リロケーション 0
	PPG5_2		PPG 出力端子 ch.5 リロケーション 2
	AN36		ADC アナログ入力端子 ch.36
89	P117	J	汎用入出力ポート
	SCK4_0		LIN_UART シリアルクロック入出力端子 ch.4 リロケーション 0
	TOT0_0		リロードタイマ出力端子 ch.0 リロケーション 0
	SGO3		サウンドジェネレータ SGO 出力端子 ch.3
	TRG4		PPG トリガ入力端子 4 (ch.16-ch.19)
	FRCK2_0		フリーランタイマクロック入力端子 ch.2 リロケーション 0
	AN35		ADC アナログ入力端子 ch.35

端子番号	端子名	入出力回路形式	機　能
90	P116	J	汎用入出力ポート
	SOT4_0		LIN_UART シリアル出力端子 ch.4 リロケーション 0
	TIN3_0		リロードタイマイベント入力端子 ch.3 リロケーション 0
	SGA3		サウンドジェネレータ SGA 出力端子 ch.3
	FRCK3_0		フリーランタイマクロック入力端子 ch.3 リロケーション 0
	AN34		ADC アナログ入力端子 ch.34
91	P115	J	汎用入出力ポート
	SIN4_0		LIN_UART シリアル入力端子 ch.4 リロケーション 0
	TIN2_0		リロードタイマイベント入力端子 ch.2 リロケーション 0
	SGO2		サウンドジェネレータ SGO 出力端子 ch.2
	FRCK4_0		フリーランタイマクロック入力端子 ch.4 リロケーション 0
	AN33		ADC アナログ入力端子 ch.33
92	P114	J	汎用入出力ポート
	SCK3_0		LIN_UART シリアルクロック入出力端子 ch.3 リロケーション 0
	TIN1_0		リロードタイマイベント入力端子 ch.1 リロケーション 0
	ICU5_1		インプットキャプチャ入力端子 ch.5 リロケーション 1
	SGA2		サウンドジェネレータ SGA 出力端子 ch.2
	TRG3		PPG トリガ入力端子 3 (ch.12-ch.15)
	AN32		ADC アナログ入力端子 ch.32
95	P137	M (Y)	汎用入出力ポート
	(X0A)		サブクロック発振入力端子 (サブクロック搭載品種のみ)
96	P136	M (Y)	汎用入出力ポート
	(X1A)		サブクロック発振出力端子(サブクロック搭載品種のみ)
97	NMIX	R	NMI 端子
98	P097	M	汎用入出力ポート
	WOT		RTC オーバフロー出力端子
	SOT3_0		LIN_UART シリアル出力端子 ch.3 リロケーション 0
	INT8_0		外部割込み要求入力端子 ch.8 リロケーション 0
	TIN0_0		リロードタイマイベント入力端子 ch.0 リロケーション 0
	ICU4_1		インプットキャプチャ入力端子 ch.4 リロケーション 1
	PPG0_1		PPG 出力端子 ch.0 リロケーション 1
99	P094	M	汎用入出力ポート
	SGO1		サウンドジェネレータ SGO 出力端子 ch.1
	SIN3_0		LIN_UART シリアル入力端子 ch.3 リロケーション 0
	INT15_0		外部割込み要求入力端子 ch.15 リロケーション 0
	ICU1_1		インプットキャプチャ入力端子 ch.1 リロケーション 1
	PPG9_1		PPG 出力端子 ch.9 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
100	P093	M	汎用入出力ポート
	SGA1		サウンドジェネレータ SGA 出力端子 ch.1
	SOT2_0		LIN_UART シリアル出力端子 ch.2 リロケーション 0
	INT14_0		外部割込み要求入力端子 ch.14 リロケーション 0
	ICU3_1		インプットキャプチャ入力端子 ch.3 リロケーション 1
	PPG8_1		PPG 出力端子 ch.8 リロケーション 1
101	P092	M	汎用入出力ポート
	SGO0		サウンドジェネレータ SGO 出力端子 ch.0
	SCK2_0		LIN_UART シリアルクロック入出力端子 ch.2 リロケーション 0
	INT13_0		外部割込み要求入力端子 ch.13 リロケーション 0
	TOT3_1		リロードタイマ出力端子 ch.3 リロケーション 1
	ICU0_1		インプットキャプチャ入力端子 ch.0 リロケーション 1
	PPG7_1		PPG 出力端子 ch.7 リロケーション 1
102	P091	M	汎用入出力ポート
	SGA0		サウンドジェネレータ SGA 出力端子 ch.0
	SIN2_0		LIN_UART シリアル入力端子 ch.2 リロケーション 0
	INT12_0		外部割込み要求入力端子 ch.12 リロケーション 0
	TOT2_1		リロードタイマ出力端子 ch.2 リロケーション 1
	ICU2_1		インプットキャプチャ入力端子 ch.2 リロケーション 1
	PPG6_1		PPG 出力端子 ch.6 リロケーション 1
103	P110	M	汎用入出力ポート
	TX1		CAN TX データ出力端子 ch.1
	PPG1_2		PPG 出力端子 ch.1 リロケーション 2
	FRCK5_0		フリーランタイマクロック入力端子 ch.5 リロケーション 0
104	P111	M	汎用入出力ポート
	RX1		CAN RX データ入力端子 ch.1
	INT10_0		外部割込み要求入力端子 ch.10 リロケーション 0
	PPG2_2		PPG 出力端子 ch.2 リロケーション 2
105	P112	M	汎用入出力ポート
	TX2		CAN TX データ出力端子 ch.2
	PPG3_2		PPG 出力端子 ch.3 リロケーション 2
106	P113	M	汎用入出力ポート
	RX2		CAN RX データ入力端子 ch.2
	INT11_0		外部割込み要求入力端子 ch.11 リロケーション 0
	PPG4_2		PPG 出力端子 ch.4 リロケーション 2
107	RSTX	R	リセット端子
110	DEBUGIF	B	DEBUG I/F 端子
111	P095	M	汎用入出力ポート
	TX0		CAN TX データ出力端子 ch.0
	PPG10_1		PPG 出力端子 ch.10 リロケーション 1
112	P096	M	汎用入出力ポート
	RX0		CAN RX データ入力端子 ch.0
	INT9_0		外部割込み要求入力端子 ch.9 リロケーション 0

端子番号	端子名	入出力回路形式	機　能
113	P124	M	汎用入出力ポート
	OCU2_0		アウトプットコンペア出力端子 ch.2 リロケーション 0
	ICU5_2		インプットキャプチャ入力端子 ch.5 リロケーション 2
	PPG9_2		PPG 出力端子 ch.9 リロケーション 2
114	MD0	A	モード端子 0
115	MD1	A	モード端子 1
116	MD2	R2	モード端子 2
117	X0	X	メインクロック発振入力端子
118	X1	X	メインクロック発振出力端子
120	P125	M	汎用入出力ポート
	OCU3_0		アウトプットコンペア出力端子 ch.3 リロケーション 0
	ICU0_0		インプットキャプチャ入力端子 ch.0 リロケーション 0
	PPG10_2		PPG 出力端子 ch.10 リロケーション 2
121	P126	M	汎用入出力ポート
	TRG0		PPG トリガ入力端子 0 (ch.0-ch.3)
	SIN0_0		マルチファンクションシリアル入力端子 ch.0 リロケーション 0
	INT1_0		外部割込み要求入力端子 ch.1 リロケーション 0
	OCU4_0		アウトプットコンペア出力端子 ch.4 リロケーション 0
122	P127	N	汎用入出力ポート
	SOT0_0		マルチファンクションシリアル出力端子 ch.0 リロケーション 0
	OCU5_0		アウトプットコンペア出力端子 ch.5 リロケーション 0
123	P130	N	汎用入出力ポート
	SCK0_0		マルチファンクションシリアルクロック入出力端子 ch.0 リロケーション 0
	INT0_0		外部割込み要求入力端子 ch.0 リロケーション 0
	ICU1_0		インプットキャプチャ入力端子 ch.1 リロケーション 0
	TIOA0		ベースタイマ出力端子 ch.0
124	P131	M	汎用入出力ポート
	TRG1		PPG トリガ入力端子 1 (ch.4-ch.7)
	SIN1_0		マルチファンクションシリアル入力端子 ch.1 リロケーション 0
	INT4_0		外部割込み要求入力端子 ch.4 リロケーション 0
	ICU2_0		インプットキャプチャ入力端子 ch.2 リロケーション 0
	TIOA1		ベースタイマ入出力端子 ch.1
125	P132	N	汎用入出力ポート
	SOT1_0		マルチファンクションシリアル出力端子 ch.1 リロケーション 0
	INT2_0		外部割込み要求入力端子 ch.2 リロケーション 0
	ICU3_0		インプットキャプチャ入力端子 ch.3 リロケーション 0
	TIOB0		ベースタイマ入力端子 ch.0
126	P133	N	汎用入出力ポート
	SCK1_0		マルチファンクションシリアルクロック入出力端子 ch.1 リロケーション 0
	INT3_0		外部割込み要求入力端子 ch.3 リロケーション 0
	ICU4_0		インプットキャプチャ入力端子 ch.4 リロケーション 0
	TIOB1		ベースタイマ入力端子 ch.1
	PPG11_1		PPG 出力端子 ch.11 リロケーション 1
	TRG5		PPG トリガ入力端子 5 (ch.20-ch.23)

端子番号	端子名	入出力回路形式	機　能
127	P134	M	汎用入出力ポート
	TRG2		PPG トリガ入力端子 2 (ch.8-ch.11)
	INT5_0		外部割込み要求入力端子 ch.5 リロケーション 0
	ICU5_0		インプットキャプチャ入力端子 ch.5 リロケーション 0
	PPG1_3		PPG 出力端子 ch.1 リロケーション 3
131	P000	M	汎用入出力ポート
	D16_0		外部バスデータ入出力端子
	SIN2_1		LIN_UART シリアル入力端子 ch.2 リロケーション 1
	TIN0_2		リロードタイマイベント入力端子 ch.0 リロケーション 2
	PPG0_0		PPG 出力端子 ch.0 リロケーション 0
	D24_1		外部バスデータ入出力端子
	INT0_1		外部割込み要求入力端子 ch.0 リロケーション 1
132	P001	M	汎用入出力ポート
	D17_0		外部バスデータ入出力端子
	SOT2_1		LIN_UART シリアル出力端子 ch.2 リロケーション 1
	TIN1_2		リロードタイマイベント入力端子 ch.1 リロケーション 2
	PPG1_0		PPG 出力端子 ch.1 リロケーション 0
	D25_1		外部バスデータ入出力端子
	INT1_1		外部割込み要求入力端子 ch.1 リロケーション 1
133	P002	M	汎用入出力ポート
	D18_0		外部バスデータ入出力端子
	SCK2_1		LIN_UART シリアルクロック入出力端子 ch.2 リロケーション 1
	TIN2_2		リロードタイマイベント入力端子 ch.2 リロケーション 2
	PPG2_0		PPG 出力端子 ch.2 リロケーション 0
	D26_1		外部バスデータ入出力端子
	INT2_1		外部割込み要求入力端子 ch.2 リロケーション 1
134	P003	M	汎用入出力ポート
	D19_0		外部バスデータ入出力端子
	SIN3_1		LIN_UART シリアル入力端子 ch.3 リロケーション 1
	TIN3_2		リロードタイマイベント入力端子 ch.3 リロケーション 2
	PPG3_0		PPG 出力端子 ch.3 リロケーション 0
	D27_1		外部バスデータ入出力端子
	INT3_1		外部割込み要求入力端子 ch.3 リロケーション 1
135	P004	M	汎用入出力ポート
	D20_0		外部バスデータ入出力端子
	SOT3_1		LIN_UART シリアル出力端子 ch.3 リロケーション 1
	TOT0_2		リロードタイマ出力端子 ch.0 リロケーション 2
	PPG4_0		PPG 出力端子 ch.4 リロケーション 0
	D28_1		外部バスデータ入出力端子
	INT4_1		外部割込み要求入力端子 ch.4 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
136	P005	M	汎用入出力ポート
	D21_0		外部バスデータ入出力端子
	SCK3_1		LIN_UART シリアルクロック入出力端子 ch.3 リロケーション 1
	TOT1_2		リロードタイマ出力端子 ch.1 リロケーション 2
	PPG5_0		PPG 出力端子 ch.5 リロケーション 0
	D29_1		外部バスデータ入出力端子
	INT5_1		外部割込み要求入力端子 ch.5 リロケーション 1
137	P006	M	汎用入出力ポート
	D22_0		外部バスデータ入出力端子
	TOT2_2		リロードタイマ出力端子 ch.2 リロケーション 2
	PPG6_0		PPG 出力端子 ch.6 リロケーション 0
	D30_1		外部バスデータ入出力端子
	INT6_1		外部割込み要求入力端子 ch.6 リロケーション 1
138	P007	M	汎用入出力ポート
	D23_0		外部バスデータ入出力端子
	TOT3_2		リロードタイマ出力端子 ch.3 リロケーション 2
	PPG7_0		PPG 出力端子 ch.7 リロケーション 0
	D31_1		外部バスデータ入出力端子
	INT7_1		外部割込み要求入力端子 ch.7 リロケーション 1
139	P010	H/I4[*1]	汎用入出力ポート
	D24_0		外部バスデータ入出力端子
	SEG0		LCDC セグメント(Duty)出力端子
	D16_1		外部バスデータ入出力端子
	INT8_1		外部割込み要求入力端子 ch.8 リロケーション 1
140	P011	H/I4[*1]	汎用入出力ポート
	D25_0		外部バスデータ入出力端子
	SEG1		LCDC セグメント(Duty)出力端子
	D17_1		外部バスデータ入出力端子
	INT9_1		外部割込み要求入力端子 ch.9 リロケーション 1
141	P012	H/I4[*1]	汎用入出力ポート
	D26_0		外部バスデータ入出力端子
	SEG2		LCDC セグメント(Duty)出力端子
	D18_1		外部バスデータ入出力端子
	INT10_1		外部割込み要求入力端子 ch.10 リロケーション 1
142	P013	H/I4[*1]	汎用入出力ポート
	D27_0		外部バスデータ入出力端子
	SEG3		LCDC セグメント(Duty)出力端子
	D19_1		外部バスデータ入出力端子
	INT11_1		外部割込み要求入力端子 ch.11 リロケーション 1
143	P014	H/I4[*1]	汎用入出力ポート
	D28_0		外部バスデータ入出力端子
	SEG4		LCDC セグメント(Duty)出力端子
	D20_1		外部バスデータ入出力端子
	INT12_1		外部割込み要求入力端子 ch.12 リロケーション 1

端子番号	端子名	入出力回路形式	機　能
1	VCCE	-	+3.3v/+5.0v 電源端子
20	VCCE	-	+3.3v/+5.0v 電源端子
21	VSS	-	GND 端子
36	VCC5	-	+5.0v 電源端子
37	VSS	-	GND 端子
41	DVCC	-	SMC 大電流用電源端子
42	DVSS	-	SMC 大電流用 GND 端子
51	DVCC	-	SMC 大電流用電源端子
52	DVSS	-	SMC 大電流用 GND 端子
61	DVCC	-	SMC 大電流用電源端子
62	DVSS	-	SMC 大電流用 GND 端子
71	DVCC	-	SMC 大電流用電源端子
72	DVSS	-	SMC 大電流用 GND 端子
82	AVSS/AVRL	-	ADC, DAC GND 端子 / 下限基準電圧端子
83	AVRH	-	ADC 上限基準電圧端子
84	AVCC	-	ADC, DAC アナログ電源端子
93	VCC5	-	+5.0v 電源端子
94	VSS	-	GND 端子
108	VCC5	-	+5.0v 電源端子
109	VSS	-	GND 端子
119	VSS	-	GND 端子
128	VCC5	-	+5.0v 電源端子
129	VSS	-	GND 端子
130	C	-	外部容量接続端子
144	VSS	-	GND 端子

*1: 入出力回路形式 H は CY91F575/7 に適用されます。I4 は CY91F578/9 に適用されます。

5. 端子機能説明 (LQFP-208)

端子番号	端子名	入出力回路形式	機　能
1	VCCE	-	+3.3v/+5.0v Power Supply pin
2	P171	M2	General-Purpose I/O Port
	A03		External Bus Address Output pin
3	P172	M2	General-Purpose I/O Port
	A04		External Bus Address Output pin
4	P173	M2	General-Purpose I/O Port
	A05		External Bus Address Output pin
5	P174	M2	General-Purpose I/O Port
	A06		External Bus Address Output pin
6	P175	M2	General-Purpose I/O Port
	A07		External Bus Address Output pin
7	P176	M2	General-Purpose I/O Port
	A08		External Bus Address Output pin
8	P177	M2	General-Purpose I/O Port
	A09		External Bus Address Output pin
9	P180	M2	General-Purpose I/O Port
	A10		External Bus Address Output pin
10	P181	M2	General-Purpose I/O Port
	A11		External Bus Address Output pin
11	P182	M2	General-Purpose I/O Port
	A12		External Bus Address Output pin
12	P183	M2	General-Purpose I/O Port
	A13		External Bus Address Output pin
13	P184	M2	General-Purpose I/O Port
	A14		External Bus Address Output pin
14	P185	M2	General-Purpose I/O Port
	A15		External Bus Address Output pin
15	P186	M2	General-Purpose I/O Port
	A16		External Bus Address Output pin
16	P187	M2	General-Purpose I/O Port
	A17		External Bus Address Output pin
17	P190	M2	General-Purpose I/O Port
	A18		External Bus Address Output pin
18	P191	M2	General-Purpose I/O Port
	A19		External Bus Address Output pin
19	P192	M2	General-Purpose I/O Port
	A20		External Bus Address Output pin
20	P193	M2	General-Purpose I/O Port
	A21		External Bus Address Output pin
21	VCCE	-	+3.3v/+5.0v Power Supply pin
22	VSS	-	GND pin
23	P194	M2	General-Purpose I/O Port
	SYSCLK		External Bus Clock Output pin
24	P195	M2	General-Purpose I/O Port
	CS2X		External Bus Chip-Select 2 Output pin
25	P196	M2	General-Purpose I/O Port
	CS3X		External Bus Chip-Select 3 Output pin

端子番号	端子名	入出力回路形式	機　能
26	P197	M2	General-Purpose I/O Port
	RDY		External Bus RDY Input pin
27	VCC5	-	+5.0v Power Supply pin
28	VSS	-	GND pin
29	P010	H	General-Purpose I/O Port
	SEG0		LCDC Segment(Duty)Output pin
29	INT8_1	H	External Interrupt Request Input pin ch.8 relocation 1
30	P011	I	General-Purpose I/O Port
	SEG1		LCDC Segment(Duty)Output pin
	INT9_1		External Interrupt Request Input pin ch.9 relocation 1
31	P012	I	General-Purpose I/O Port
	SEG2		LCDC Segment(Duty)Output pin
	INT10_1		External Interrupt Request Input pin ch.10 relocation 1
32	P013	I	General-Purpose I/O Port
	SEG3		LCDC Segment(Duty)Output pin
	INT11_1		External Interrupt Request Input pin ch.11 relocation 1
33	P014	I	General-Purpose I/O Port
	SEG4		LCDC Segment(Duty)Output pin
	INT12_1		External Interrupt Request Input pin ch.12 relocation 1
34	P015	I	General-Purpose I/O Port
	SEG5		LCDC Segment(Duty)Output pin
	INT13_1		External Interrupt Request Input pin ch.13 relocation 1
35	P016	I	General-Purpose I/O Port
	SEG6		LCDC Segment(Duty)Output pin
	INT14_1		External Interrupt Request Input pin ch.14 relocation 1
36	P017	I	General-Purpose I/O Port
	SEG7		LCDC Segment(Duty)Output pin
	INT15_1		External Interrupt Request Input pin ch.15 relocation 1
37	P020	I	General-Purpose I/O Port
	SEG8		LCDC Segment(Duty)Output pin
	ICU6_0		Input Capture Input pin ch.6 relocation 0
	OCU0_1		Output Compare Output pin ch.0 relocation 1
38	P021	I	General-Purpose I/O Port
	SEG9		LCDC Segment(Duty)Output pin
	ICU7_0		Input Capture Input pin ch.7 relocation 0
	OCU1_1		Output Compare Output pin ch.1 relocation 1
39	P022	I	General-Purpose I/O Port
	SEG10		LCDC Segment(Duty)Output pin
	ICU8_0		Input Capture Input pin ch.8 relocation 0
	OCU2_1		Output Compare Output pin ch.2 relocation 1
40	P023	I	General-Purpose I/O Port
	SEG11		LCDC Segment(Duty)Output pin
	ICU9_0		Input Capture Input pin ch.9 relocation 0
	OCU3_1		Output Compare Output pin ch.3 relocation 1
41	P024	I	General-Purpose I/O Port
	SEG12		LCDC Segment(Duty)Output pin
	ICU10_0		Input Capture Input pin ch.10 relocation 0
	OCU11_0		Output Compare Output pin ch.11 relocation 0

端子番号	端子名	入出力回路形式	機　能
42	P025	I	General-Purpose I/O Port
	SEG13		LCDC Segment(Duty)Output pin
	ICU11_0		Input Capture Input pin ch.11 relocation 0
	OCU10_0		Output Compare Output pin ch.10 relocation 0
43	P026	I	General-Purpose I/O Port
	SEG14		LCDC Segment(Duty)Output pin
	SIN6_1		LIN_UART Serial Input pin ch.6 relocation 1
	OCU9_0		Output Compare Output pin ch.9 relocation 0
44	P027	I	General-Purpose I/O Port
	SEG15		LCDC Segment(Duty)Output pin
	SOT6_1		LIN_UART Serial Output pin ch.6 relocation 1
	OCU8_0	I	Output Compare Output pin ch.8 relocation 8
45	P030	I	General-Purpose I/O Port
45	SEG16	I	LCDC Segment(Duty)Output pin
	SCK6_1		LIN_UART Serial Clock I/O pin ch.6 relocation 1
46	P031	I	General-Purpose I/O Port
	SEG17		LCDC Segment(Duty)Output pin
	SIN9_0		Multi-function Serial Input pin ch.9 relocation 0
47	P032	I	General-Purpose I/O Port
	SEG18		LCDC Segment(Duty)Output pin
	SOT9_0		Multi-function Serial Output pin ch.9 relocation 0
	OCU7_0		Output Compare Output pin ch.7 relocation 7
48	P033	I	General-Purpose I/O Port
	SEG19		LCDC Segment(Duty)Output pin
	SCK9_0		Multi-function Serial Clock I/O pin ch.9 relocation 0
	OCU6_0		Output Compare Output pin ch.6 relocation 6
49	P034	I	General-Purpose I/O Port
	SEG20		LCDC Segment(Duty)Output pin
	SIN8_0		Multi-function Serial Input pin ch.8 relocation 0
	OCU5_1		Output Compare Output pin ch.5 relocation 1
50	P035	I	General-Purpose I/O Port
	SEG21		LCDC Segment(Duty)Output pin
	SOT8_0		Multi-function Serial Output pin ch.8 relocation 0
	OCU4_1		Output Compare Output pin ch.4 relocation 1
51	P036	I	General-Purpose I/O Port
	SEG22		LCDC Segment(Duty)Output pin
	PPG11_0		PPG Output pin ch.11 relocation 0
	SCK8_0		Multi-function Serial Clock I/O pin ch.8 relocation 0
52	VCC5	-	+5.0v Power Supply pin
53	VSS	-	GND pin
54	P037	I	General-Purpose I/O Port
	SEG23		LCDC Segment(Duty)Output pin
	ST0		LCDC Segment(Static)Output pin
	PPG12_0		PPG Output pin ch.12 relocation 0
	SIN7_0		LIN_UART Serial Input pin ch.7 relocation 0
55	P040	I	General-Purpose I/O Port
	SEG24		LCDC Segment(Duty)Output pin
	ST1		LCDC Segment(Static)Output pin
	PPG13_0		PPG Output pin ch.13 relocation 0

端子番号	端子名	入出力回路形式	機　能
	SOT7_0		LIN_UART Serial Output pin ch.7 relocation 0
56	P041	I	General-Purpose I/O Port
	SEG25		LCDC Segment(Duty)Output pin
	ST2		LCDC Segment(Static)Output pin
	PPG14_0		PPG Output pin ch.14 relocation 0
	SCK7_0		LIN_UART Serial Clock I/O pin ch.7 relocation 0
57	VCC5	-	+5.0v Power Supply pin
58	VSS	-	GND pin
59	P042	I	General-Purpose I/O Port
	SEG26		LCDC Segment(Duty)Output pin
	ST3		LCDC Segment(Static)Output pin
	PPG15_0		PPG Output pin ch.15 relocation 0
	AIN0_0		Up/down Counter AIN Input pin ch.0 relocation 0
60	P043	I	General-Purpose I/O Port
	SEG27		LCDC Segment(Duty)Output pin
	ST4		LCDC Segment(Static)Output pin
	BIN0_0		Up/down Counter BIN Input pin ch.0 relocation 0
	SGA4_0		Sound Generator SGA Output pin ch.4 relocation 0
	OCU6_1		Output Compare Output pin ch.6 relocation 1
61	P044	I	General-Purpose I/O Port
	SEG28		LCDC Segment(Duty)Output pin
	ST5		LCDC Segment(Static)Output pin
	ZIN0_0		Up/down Counter ZIN Input pin ch.0 relocation 0
	SGO4_0		Sound Generator SGO Output pin ch.4 relocation 0
	OCU7_1		Output Compare Output pin ch.7 relocation 1
62	P045	I	General-Purpose I/O Port
	SEG29		LCDC Segment(Duty)Output pin
	ST6		LCDC Segment(Static)Output pin
	AIN1_0		Up/down Counter AIN Input pin ch.1 relocation 0
	SIN8_2		Multi-function Serial Input pin ch.8 relocation 2
63	P046	I	General-Purpose I/O Port
	SEG30		LCDC Segment(Duty)Output pin
	ST7		LCDC Segment(Static)Output pin
	BIN1_0		Up/down Counter BIN Input pin ch.1 relocation 0
	SOT8_2		Multi-function Serial Output pin ch.8 relocation 2
64	P047	I	General-Purpose I/O Port
	SEG31		LCDC Segment(Duty)Output pin
	ST8		LCDC Segment(Static)Output pin
	ZIN1_0		Up/down Counter ZIN Input pin ch.1 relocation 0
	SCK8_2		Multi-function Serial Clock I/O pin ch.8 relocation 2
65	P050	I	General-Purpose I/O Port
	COM0		LCDC Segment(Duty)Common Output pin
	OCU8_1		Output Compare Output pin ch.8 relocation 1
66	P051	I	General-Purpose I/O Port
	COM1		LCDC Segment(Duty)Common Output pin
	OCU9_1		Output Compare Output pin ch.9 relocation 1
67	P052	I	General-Purpose I/O Port
	COM2		LCDC Segment(Duty)Common Output pin
	OCU10_1		Output Compare Output pin ch.10 relocation 1

端子番号	端子名	入出力回路形式	機　能
68	P053	I	General-Purpose I/O Port
	COM3		LCDC Segment(Duty)Common Output pin
	OCU11_1		Output Compare Output pin ch.11 relocation 1
69	P054	I2	General-Purpose I/O Port
	V0		LCDC Reference Voltage V0 Input pin
	FRCK0_1		Free-Run Timer Clock Input pin ch.0 relocation 1
70	P055	I2	General-Purpose I/O Port
	V1		LCDC Reference Voltage V1 Input pin
	FRCK1_1		Free-Run Timer Clock Input pin ch.1 relocation 1
71	P056	I2	General-Purpose I/O Port
	V2		LCDC Reference Voltage V2 Input pin
	FRCK2_1		Free-Run Timer Clock Input pin ch.2 relocation 1
72	P057	I3	General-Purpose I/O Port
	V3		LCDC Reference Voltage V3 Input pin
	FRCK3_1		Free-Run Timer Clock Input pin ch.3 relocation 1
73	DVCC	-	Power Supply pin for SMC high current
74	DVSS	-	GND pin for SMC high current
75	P060	K	General-Purpose I/O Port
	PWM1P0		SMC Output pin ch.0
	AN8		ADC Analog Input pin ch.8
76	P061	K	General-Purpose I/O Port
	PWM1M0		SMC Output pin ch.0
	AN9		ADC Analog Input pin ch.9
	SIN1_1		Multi-function Serial Input pin ch.1 relocation 1
77	P062	K	General-Purpose I/O Port
77	PWM2P0	K	SMC Output pin ch.0
	AN10		ADC Analog Input pin ch.10
	SOT1_1		Multi-function Serial Output pin ch.1 relocation 1
	ZIN1_1		Up/down Counter ZIN Input pin ch.1 relocation 1
78	P063	K	General-Purpose I/O Port
	PWM2M0		SMC Output pin ch.0
	AN11		ADC Analog Input pin ch.11
	SCK1_1		Multi-function Serial Clock I/O pin ch.1 relocation 1
	BIN1_1		Up/down Counter BIN Input pin ch.1 relocation 1
79	P064	K	General-Purpose I/O Port
	PWM1P1		SMC Output pin ch.1
	AN12		ADC Analog Input pin ch.12
	SIN0_1		Multi-function Serial Input pin ch.0 relocation 1
	AIN1_1		Up/down Counter AIN Input pin ch.1 relocation 1
80	P065	K	General-Purpose I/O Port
	PWM1M1		SMC Output pin ch.1
	AN13		ADC Analog Input pin ch.13
	SOT0_1		Multi-function Serial Output pin ch.0 relocation 1
	ZIN0_1		Up/down Counter ZIN Input pin ch.0 relocation 1
81	P066	K	General-Purpose I/O Port
	PWM2P1		SMC Output pin ch.1
	AN14		ADC Analog Input pin ch.14
	SCK0_1		Multi-function Serial Clock I/O pin ch.0 relocation 1
	BIN0_1		Up/down Counter BIN Input pin ch.0 relocation 1

端子番号	端子名	入出力回路形式	機　能
82	P067	K	General-Purpose I/O Port
	PWM2M1		SMC Output pin ch.1
	AN15		ADC Analog Input pin ch.15
	SIN9_1		Multi-function Serial Input pin ch.9 relocation 1
	AIN0_1		Up/down Counter AIN Input pin ch.0 relocation 1
83	DVCC	-	Power Supply pin for SMC high current
84	DVSS	-	GND pin for SMC high current
85	P070	K	General-Purpose I/O Port
	PWM1P2		SMC Output pin ch.2
	AN16		ADC Analog Input pin ch.16
	SOT9_1		Multi-function Serial Output pin ch.9 relocation 1
86	P071	K	General-Purpose I/O Port
	PWM1M2		SMC Output pin ch.2
	AN17		ADC Analog Input pin ch.17
	SCK9_1		Multi-function Serial Clock I/O pin ch.9 relocation 1
87	P072	K	General-Purpose I/O Port
	PWM2P2		SMC Output pin ch.2
	AN18		ADC Analog Input pin ch.18
	SIN8_1		Multi-function Serial Input pin ch.8 relocation 1
	ICU11_1		Input Capture Input pin ch.11 relocation 1
88	P073	K	General-Purpose I/O Port
	PWM2M2		SMC Output pin ch.2
	AN19		ADC Analog Input pin ch.19
	SOT8_1		Multi-function Serial Output pin ch.8 relocation 1
	ICU10_1		Input Capture Input pin ch.10 relocation 1
89	P074	K	General-Purpose I/O Port
	PWM1P3		SMC Output pin ch.3
	AN20		ADC Analog Input pin ch.20
	SCK8_1		Multi-function Serial Clock I/O pin ch.8 relocation 1
	ICU9_1		Input Capture Input pin ch.9 relocation 1
	PPG12_1		PPG Output pin ch.12 relocation 1
90	P075	K	General-Purpose I/O Port
	PWM1M3		SMC Output pin ch.3
	AN21		ADC Analog Input pin ch.21
	SIN7_1		LIN_UART Serial Input pin ch.7 relocation 1
	ICU8_1		Input Capture Input pin ch.8 relocation 1
	PPG13_1		PPG Output pin ch.13 relocation 1
91	P076	K	General-Purpose I/O Port
	PWM2P3		SMC Output pin ch.3
	AN22		ADC Analog Input pin ch.22
	SOT7_1		LIN_UART Serial Output pin ch.7 relocation 1
	ICU7_1		Input Capture Input pin ch.7 relocation 1
	PPG14_1		PPG Output pin ch.14 relocation 1
92	P077	K	General-Purpose I/O Port
	PWM2M3		SMC Output pin ch.3
	AN23		ADC Analog Input pin ch.23
	SCK7_1		LIN_UART Serial Clock I/O pin ch.7 relocation 1
	ICU6_1		Input Capture Input pin ch.6 relocation 1
	PPG15_1		PPG Output pin ch.15 relocation 1

端子番号	端子名	入出力回路形式	機　能
93	DVCC	-	Power Supply pin for SMC high current
94	DVSS	-	GND pin for SMC high current
95	P080	K	General-Purpose I/O Port
	PWM1P4		SMC Output pin ch.4
	AN24		ADC Analog Input pin ch.24
	SIN6_0		LIN_UART Serial Input pin ch.6 relocation 0
	PPG16_0		PPG Output pin ch.16 relocation 0
	AIN0_2		Up/down Counter AIN Input pin ch.0 relocation 2
96	P081	K	General-Purpose I/O Port
	PWM1M4		SMC Output pin ch.4
	AN25		ADC Analog Input pin ch.25
	SOT6_0		LIN_UART Serial Output pin ch.6 relocation 0
	PPG17_0		PPG Output pin ch.17 relocation 0
	BIN0_2		Up/down Counter BIN Input pin ch.0 relocation 2
97	P082	K	General-Purpose I/O Port
	PWM2P4		SMC Output pin ch.4
	AN26		ADC Analog Input pin ch.26
	SCK6_0		LIN_UART Serial Clock I/O pin ch.6 relocation 0
	PPG18_0		PPG Output pin ch.18 relocation 0
	ZIN0_2		Up/down Counter ZIN Input pin ch.0 relocation 2
98	P083	K	General-Purpose I/O Port
	PWM2M4		SMC Output pin ch.4
	AN27		ADC Analog Input pin ch.27
	ICU0_2		Input Capture Input pin ch.0 relocation 2
	PPG19_0		PPG Output pin ch.19 relocation 0
99	P084	K	General-Purpose I/O Port
	PWM1P5		SMC Output pin ch.5
	AN28		ADC Analog Input pin ch.28
	ICU1_2		Input Capture Input pin ch.1 relocation 2
	PPG20_0		PPG Output pin ch.20 relocation 0
100	P085	K	General-Purpose I/O Port
	PWM1M5		SMC Output pin ch.5
	AN29		ADC Analog Input pin ch.29
	ICU2_2		Input Capture Input pin ch.2 relocation 2
	PPG21_0		PPG Output pin ch.21 relocation 0
101	P086	K	General-Purpose I/O Port
	PWM2P5		SMC Output pin ch.5
101	AN30	K	ADC Analog Input pin ch.30
	ICU3_2		Input Capture Input pin ch.3 relocation 2
	PPG22_0		PPG Output pin ch.22 relocation 0
102	P087	K	General-Purpose I/O Port
	PWM2M5		SMC Output pin ch.5
	AN31		ADC Analog Input pin ch.31
	ICU4_2		Input Capture Input pin ch.4 relocation 2
	PPG23_0		PPG Output pin ch.23 relocation 0
103	DVCC	-	Power Supply pin for SMC high current
104	DVSS	-	GND pin for SMC high current
105	Non connection	-	Non connection

端子番号	端子名	入出力回路形式	機　能
106	P090	M	General-Purpose I/O Port
	ADTG		ADC External Trigger Input pin
	PPG0_2		PPG Output pin ch.0 relocation 2
107	P100	J	General-Purpose I/O Port
	SIN4_1		LIN_UART Serial Input pin ch.4 relocation 1
	AN0		ADC Analog Input pin ch.0
	TIN0_1		Reload Timer Event Input pin ch.0 relocation 1
	PPG8_0		PPG Output pin ch.8 relocation 0
108	Non connection	-	Non connection
109	P101	J	General-Purpose I/O Port
	SOT4_1		LIN_UART Serial Output pin ch.4 relocation 1
	AN1		ADC Analog Input pin ch.1
	TIN1_1		Reload Timer Event Input pin ch.1 relocation 1
	PPG9_0		PPG Output pin ch.9 relocation 0
110	Non connection	-	Non connection
111	P102	J	General-Purpose I/O Port
	SCK4_1		LIN_UART Serial Clock I/O pin ch.4 relocation 1
	AN2		ADC Analog Input pin ch.2
	TIN2_1		Reload Timer Event Input pin ch.2 relocation 1
	PPG10_0		PPG Output pin ch.10 relocation 0
	ICU6_2		Input Capture Input pin ch.6 relocation 2
112	P103	J	General-Purpose I/O Port
	SIN5_1		LIN_UART Serial Input pin ch.5 relocation 1
	AN3		ADC Analog Input pin ch.3
	TIN3_1		Reload Timer Event Input pin ch.3 relocation 1
	PPG1_1		PPG Output pin ch.1 relocation 1
	ICU7_2		Input Capture Input pin ch.7 relocation 2
113	Non connection	-	Non connection
114	P104	J	General-Purpose I/O Port
	SOT5_1		LIN_UART Serial Output pin ch.5 relocation 1
	AN4		ADC Analog Input pin ch.4
	TOT0_1		Reload Timer Output pin ch.0 relocation 0
	PPG2_1		PPG Output pin ch.2 relocation 1
	ICU8_2		Input Capture Input pin ch.8 relocation 2
115	P105	J	General-Purpose I/O Port
	SCK5_1		LIN_UART Serial Clock I/O pin ch.5 relocation 1
	AN5		ADC Analog Input pin ch.5
	TOT1_1		Reload Timer Output pin ch.1 relocation 1
	PPG3_1		PPG Output pin ch.3 relocation 1
	ICU9_2		Input Capture Input pin ch.9 relocation 2
116	Non connection	-	Non connection
117	P106	J	General-Purpose I/O Port
	AN6		ADC Analog Input pin ch.6
	PPG4_1		PPG Output pin ch.4 relocation 1
117	ICU10_2	J	Input Capture Input pin ch.10 relocation 2
	SGA4_1		Sound Generator SGA Output pin ch.4 relocation 1

端子番号	端子名	入出力回路形式	機　能
118	P107	L	General-Purpose I/O Port
	AN7		ADC Analog Input pin ch.7
	PPG5_1		PPG Output pin ch.5 relocation 1
	DAO1		DAC Output pin ch.1
	ICU11_2		Input Capture Input pin ch.11 relocation 2
	SGO4_1		Sound Generator SGO Output pin ch.4 relocation 1
119	Non connection	-	Non connection
120	AVSS	-	ADC, DAC GND pin
	AVRL		ADC Low Reference Voltage pin
121	AVRH	-	ADC High Reference Voltage pin
122	AVCC	-	ADC,DAC Analog Power Supply pin
123	Non connection	-	Non connection
124	P123	L	General-Purpose I/O Port
	OCU1_0		Output Compare Output pin ch.1 relocation 0
	PPG8_2		PPG Output pin ch.8 relocation 2
	DAO0		DAC Output pin ch.0
	AN39		ADC Analog Input pin ch.39
125	P122	J	General-Purpose I/O Port
	OCU0_0		Output Compare Output pin ch.0 relocation 0
	SCK5_0		LIN_UART Serial Clock I/O pin ch.5 relocation 0
	TOT3_0		Reload Timer Output pin ch.3 relocation 0
	PPG7_2		PPG Output pin ch.7 relocation 2
	AN38		ADC Analog Input pin ch.38
126	P121	J	General-Purpose I/O Port
	FRCK0_0		Free-Run Timer Clock Input pin ch.0 relocation 0
	SOT5_0		LIN_UART Serial Output pin ch.5 relocation 0
	INT7_0		External Interrupt Request Input pin ch.7 relocation 0
	TOT2_0		Reload Timer Output pin ch.2 relocation 0
	PPG6_2		PPG Output pin ch.6 relocation 2
	AN37		ADC Analog Input pin ch.37
127	P120	J	General-Purpose I/O Port
	FRCK1_0		Free-Run Timer Clock Input pin ch.1 relocation 0
	SIN5_0		LIN_UART Serial Input pin ch.5 relocation 0
	INT6_0		External Interrupt Request Input pin ch.6 relocation 0
	TOT1_0		Reload Timer Output pin ch.1 relocation 0
	PPG5_2		PPG Output pin ch.5 relocation 2
	AN36		ADC Analog Input pin ch.36
128	P117	J	General-Purpose I/O Port
	SCK4_0		LIN_UART Serial Clock I/O pin ch.4 relocation 0
	TOT0_0		Reload Timer Output pin ch.0 relocation 0
	SGO3		Sound Generator SGO Output pin ch.3
	FRCK2_0		Free-Run Timer Clock Input pin ch.2 relocation 0
	AN35		ADC Analog Input pin ch.35
	TRG4		PPG Trigger Input pin 4 (ch.16-ch.19)

端子番号	端子名	入出力回路形式	機　能
129	P116	J	General-Purpose I/O Port
	SOT4_0		LIN_UART Serial Output pin ch.4 relocation 0
	TIN3_0		Reload Timer Event Input pin ch.3 relocation 0
	SGA3		Sound Generator SGA Output pin ch.3
	FRCK3_0		Free-Run Timer Clock Input pin ch.3 relocation 0
	AN34		ADC Analog Input pin ch.34
130	P115	J	General-Purpose I/O Port
	SIN4_0		LIN_UART Serial Input pin ch.4 relocation 0
	TIN2_0		Reload Timer Event Input pin ch.2 relocation 0
130	SGO2	J	Sound Generator SGO Output pin ch.2
	FRCK4_0		Free-Run Timer Clock Input pin ch.4 relocation 0
	AN33		ADC Analog Input pin ch.33
131	P114	J	General-Purpose I/O Port
	SCK3_0		LIN_UART Serial Clock I/O pin ch.3 relocation 0
	TIN1_0		Reload Timer Event Input pin ch.1 relocation 0
	ICU5_1		Input Capture Input pin ch.5 relocation 1
	SGA2		Sound Generator SGA Output pin ch.2
	AN32		ADC Analog Input pin ch.32
	TRG3		PPG Trigger Input pin 3 (ch.12-ch.15)
132	P000	M	General-Purpose I/O Port
	SIN2_1		LIN_UART Serial Input pin ch.2 relocation 1
	TIN0_2		Reload Timer Event Input pin ch.0 relocation 2
	PPG0_0		PPG Output pin ch.0 relocation 0
	INT0_1		External Interrupt Request Input pin ch.0 relocation 1
133	P001	M	General-Purpose I/O Port
	SOT2_1		LIN_UART Serial Output pin ch.2 relocation 1
	TIN1_2		Reload Timer Event Input pin ch.1 relocation 2
	PPG1_0		PPG Output pin ch.1 relocation 0
	INT1_1		External Interrupt Request Input pin ch.1 relocation 1
134	P002	M	General-Purpose I/O Port
	SCK2_1		LIN_UART Serial Clock I/O pin ch.2 relocation 1
	TIN2_2		Reload Timer Event Input pin ch.2 relocation 2
	PPG2_0		PPG Output pin ch.2 relocation 0
	INT2_1		External Interrupt Request Input pin ch.2 relocation 1
135	P003	M	General-Purpose I/O Port
	SIN3_1		LIN_UART Serial Input pin ch.3 relocation 1
	TIN3_2		Reload Timer Event Input pin ch.3 relocation 2
	PPG3_0		PPG Output pin ch.3 relocation 0
	INT3_1		External Interrupt Request Input pin ch.3 relocation 1
136	VCC5	-	+5.0v Power Supply pin
137	VSS	-	GND pin
138	P137	M(Y)	General-Purpose I/O Port
	(X0A)		Sub Clock oscillation Input pin (only dual clock product)
139	P136	M(Y)	General-Purpose I/O Port
	(X1A)		Sub Clock oscillation Output pin (only dual clock product)
140	NMIX	R	NMI Pin

端子番号	端子名	入出力回路形式	機　能
141	P004	M	General-Purpose I/O Port
	SOT3_1		LIN_UART Serial Output pin ch.3 relocation 1
	TOT0_2		Reload Timer Output pin ch.0 relocation 2
	PPG4_0		PPG Output pin ch.4 relocation 0
	INT4_1		External Interrupt Request Input pin ch.4 relocation 1
142	P005	M	General-Purpose I/O Port
	SCK3_1		LIN_UART Serial Clock I/O pin ch.3 relocation 1
	TOT1_2		Reload Timer Output pin ch.1 relocation 2
	PPG5_0		PPG Output pin ch.5 relocation 0
	INT5_1		External Interrupt Request Input pin ch.5 relocation 1
143	P006	M	General-Purpose I/O Port
	TOT2_2		Reload Timer Output pin ch.2 relocation 2
	PPG6_0		PPG Output pin ch.6 relocation 0
	INT6_1		External Interrupt Request Input pin ch.6 relocation 1
144	P007	M	General-Purpose I/O Port
	TOT3_2		Reload Timer Output pin ch.3 relocation 2
	PPG7_0		PPG Output pin ch.7 relocation 0
	INT7_1		External Interrupt Request Input pin ch.7 relocation 1
145	Non connection	-	Non connection
146	P097	M	General-Purpose I/O Port
	WOT		RTC Overflow Output pin
	SOT3_0		LIN_UART Serial Output pin ch.3 relocation 0
	INT8_0		External Interrupt Request Input pin ch.8 relocation 0
	TIN0_0		Reload Timer Event Input pin ch.0 relocation 0
	ICU4_1		Input Capture Input pin ch.4 relocation 1
	PPG0_1		PPG Output pin ch.0 relocation 1
147	P094	M	General-Purpose I/O Port
	SGO1		Sound Generator SGO Output pin ch.1
	SIN3_0		LIN_UART Serial Input pin ch.3 relocation 0
	INT15_0		External Interrupt Request Input pin ch.15 relocation 0
	ICU1_1		Input Capture Input pin ch.1 relocation 1
	PPG9_1		PPG Output pin ch.9 relocation 1
148	P093	M	General-Purpose I/O Port
	SGA1		Sound Generator SGA Output pin ch.1
	SOT2_0		LIN_UART Serial Output pin ch.2 relocation 0
	INT14_0		External Interrupt Request Input pin ch.14 relocation 0
	ICU3_1		Input Capture Input pin ch.3 relocation 1
	PPG8_1		PPG Output pin ch.8 relocation 1
149	P092	M	General-Purpose I/O Port
	SGO0		Sound Generator SGO Output pin ch.0
	SCK2_0		LIN_UART Serial Clock I/O pin ch.0 relocation 0
	INT13_0		External Interrupt Request Input pin ch.13 relocation 0
	TOT3_1		Reload Timer Output pin ch.3 relocation 1
	ICU0_1		Input Capture Input pin ch.0 relocation 1
	PPG7_1		PPG Output pin ch.7 relocation 1

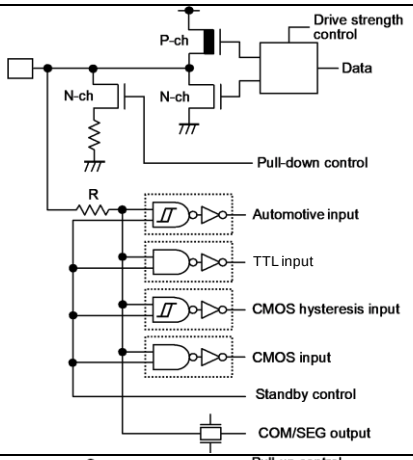
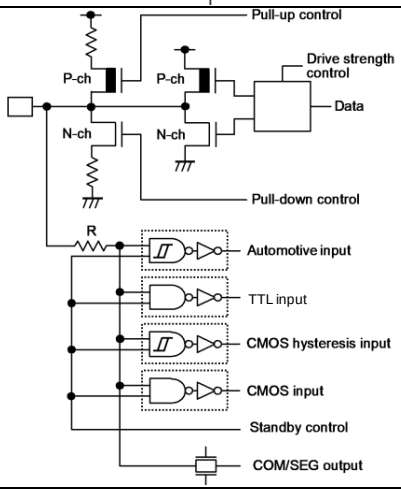
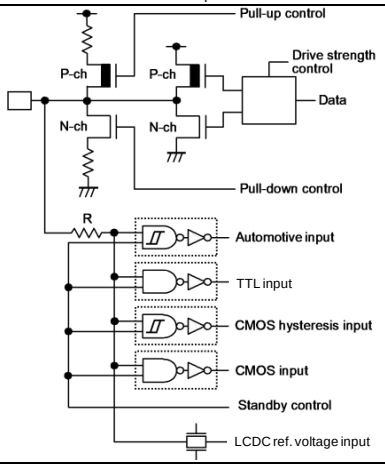
端子番号	端子名	入出力回路形式	機　能
150	P091	M	General-Purpose I/O Port
	SGA0		Sound Generator SGA Output pin ch.0
	SIN2_0		LIN_UART Serial Input pin ch.2 relocation 0
	INT12_0		External Interrupt Request Input pin ch.12 relocation 0
	TOT2_1		Reload Timer Output pin ch.2 relocation 1
	ICU2_1		Input Capture Input pin ch.2 relocation 1
	PPG6_1		PPG Output pin ch.6 relocation 1
151	P110	M	General-Purpose I/O Port
	TX1		CAN TX Data Output pin ch.1
	PPG1_2		PPG Output pin ch.1 relocation 2
	FRCK5_0		Free-Run Timer Clock Input pin ch.5 relocation 0
152	P111	M	General-Purpose I/O Port
	RX1		CAN RX Data Input pin ch.1
	INT10_0		External Interrupt Request Input pin ch.10 relocation 0
	PPG2_2		PPG Output pin ch.2 relocation 2
153	P112	M	General-Purpose I/O Port
	TX2		CAN TX Data Output pin ch.2
	PPG3_2		PPG Output pin ch.3 relocation 2
154	P113	M	General-Purpose I/O Port
	RX2		CAN RX Data Input pin ch.2
	INT11_0		External Interrupt Request Input pin ch.11 relocation 0
	PPG4_2		PPG Output pin ch.4 relocation 2
155	RSTX	R	Reset Pin
156	VCC5	-	+5.0v Power Supply pin
157	VSS	-	GND pin
158	DEBUGIF	B	DEBUG I/F pin
159	P095	M	General-Purpose I/O Port
	TX0		CAN TX Data Output pin ch.0
	PPG10_1		PPG Output pin ch.10 relocation 1
160	P096	M	General-Purpose I/O Port
	RX0		CAN RX Data Input pin ch.0
	INT9_0		External Interrupt Request Input pin ch.9 relocation 0
161	P124	M	General-Purpose I/O Port
	OCU2_0		Output Compare Output pin ch.2 relocation 0
	ICU5_2		Input Capture Input pin ch.5 relocation 2
	PPG9_2		PPG Output pin ch.9 relocation 2
162	Non connection	-	Non connection
163	Non connection	-	Non connection
164	Non connection	-	Non connection
165	Non connection	-	Non connection
166	MD0	A	Mode Pin 0
167	MD1	A	Mode Pin 1
168	MD2	R2	Mode Pin 2
169	X0	X	Main Clock oscillation Input pin
170	X1	X	Main Clock oscillation Output pin
171	VSS	-	GND pin

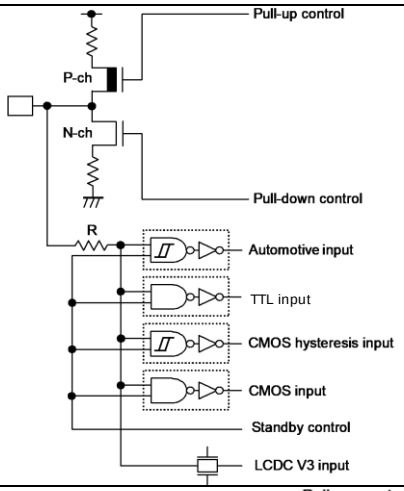
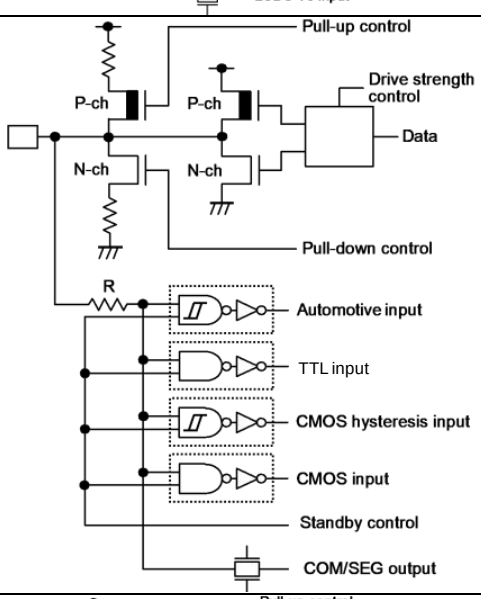
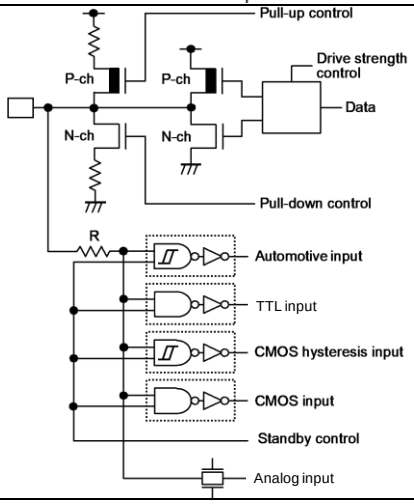
端子番号	端子名	入出力回路形式	機　能
172	P125	M	General-Purpose I/O Port
	OCU3_0		Output Compare Output pin ch.3 relocation 0
	ICU0_0		Input Capture Input pin ch.0 relocation 0
	PPG10_2		PPG Output pin ch.10 relocation 2
173	P126	M	General-Purpose I/O Port
	TRG0		PPG Trigger Input pin 0 (ch.0-ch.3)
	SIN0_0		Multi-function Serial Input pin ch.0 relocation 0
	INT1_0		External Interrupt Request Input pin ch.1 relocation 0
	OCU4_0		Output Compare Output pin ch.4 relocation 0
174	P127	N	General-Purpose I/O Port
	SOT0_0		Multi-function Serial Output pin ch.0 relocation 0
	OCU5_0		Output Compare Output pin ch.5 relocation 0
175	P130	N	General-Purpose I/O Port
	SCK0_0		Multi-function Serial Clock I/O pin ch.0 relocation 0
	INT0_0		External Interrupt Request Input pin ch.0 relocation 0
	ICU1_0		Input Capture Input pin ch.1 relocation 0
	TIOA0		Base Timer I/O pin ch.0
176	P131	M	General-Purpose I/O Port
	TRG1		PPG Trigger Input pin 1 (ch.4-ch.7)
	SIN1_0		Multi-function Serial Input pin ch.1 relocation 0
	INT4_0		External Interrupt Request Input pin ch.4 relocation 0
	ICU2_0		Input Capture Input pin ch.2 relocation 0
	TIOA1		Base Timer I/O pin ch.1
177	P132	N	General-Purpose I/O Port
	SOT1_0		Multi-function Serial Output pin ch.1 relocation 0
	INT2_0		External Interrupt Request Input pin ch.2 relocation 0
	ICU3_0		Input Capture Input pin ch.3 relocation 0
	TIOB0		Base Timer I/O pin ch.0
178	P133	N	General-Purpose I/O Port
	SCK1_0		Multi-function Serial Clock I/O pin ch.1 relocation 0
	INT3_0		External Interrupt Request Input pin ch.3 relocation 0
	ICU4_0		Input Capture Input pin ch.4 relocation 0
	TIOB1		Base Timer I/O pin ch.1
	TRG5		PPG Trigger Input pin 5 (ch.20-ch.23)
	PPG11_1		PPG Output pin ch.11 relocation 1
179	P134	M	General-Purpose I/O Port
	TRG2		PPG Trigger Input pin 2 (ch.8-ch.11)
	INT5_0		External Interrupt Request Input pin ch.5 relocation 0
	ICU5_0		Input Capture Input pin ch.5 relocation 0
	PPG1_3		PPG Output pin ch.1 relocation 3
180	VCC5	-	+5.0v Power Supply pin
181	VSS	-	GND pin
182	C	-	External Capacitance Connection Pin
183	P140	M2	General-Purpose I/O Port
	D16_0		External Bus Data I/O pin
	D24_1		External Bus Data I/O pin
184	P141	M2	General-Purpose I/O Port
	D17_0		External Bus Data I/O pin
	D25_1		External Bus Data I/O pin

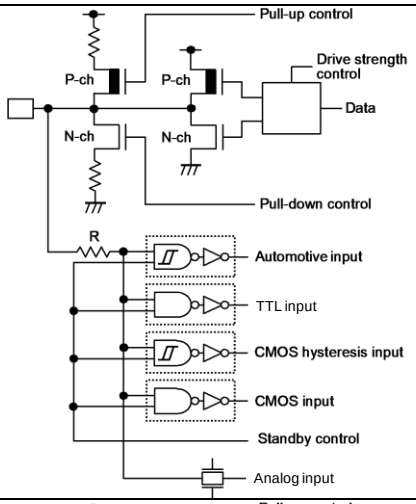
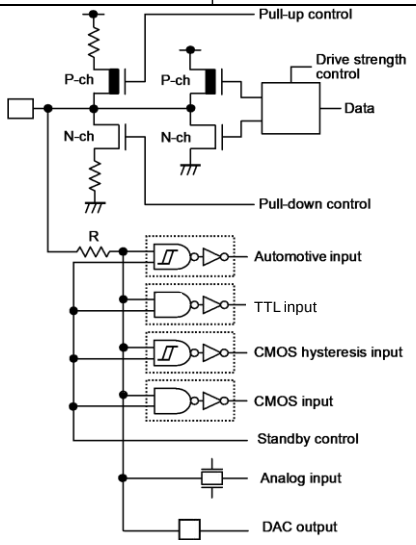
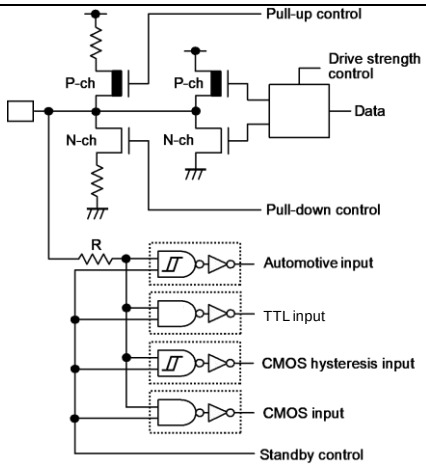
端子番号	端子名	入出力回路形式	機　能
185	P142	M2	General-Purpose I/O Port
	D18_0		External Bus Data I/O pin
	D26_1		External Bus Data I/O pin
186	P143	M2	General-Purpose I/O Port
	D19_0		External Bus Data I/O pin
	D27_1		External Bus Data I/O pin
187	P144	M2	General-Purpose I/O Port
	D20_0		External Bus Data I/O pin
	D28_1		External Bus Data I/O pin
188	P145	M2	General-Purpose I/O Port
	D21_0		External Bus Data I/O pin
	D29_1		External Bus Data I/O pin
189	P146	M2	General-Purpose I/O Port
	D22_0		External Bus Data I/O pin
	D30_1		External Bus Data I/O pin
190	P147	M2	General-Purpose I/O Port
	D23_0		External Bus Data I/O pin
	D31_1		External Bus Data I/O pin
191	P150	M2	General-Purpose I/O Port
	D24_0		External Bus Data I/O pin
	D16_1		External Bus Data I/O pin
192	P151	M2	General-Purpose I/O Port
	D25_0		External Bus Data I/O pin
	D17_1		External Bus Data I/O pin
193	P152	M2	General-Purpose I/O Port
	D26_0		External Bus Data I/O pin
	D18_1		External Bus Data I/O pin
194	P153	M2	General-Purpose I/O Port
	D27_0		External Bus Data I/O pin
	D19_1		External Bus Data I/O pin
195	P154	M2	General-Purpose I/O Port
	D28_0		External Bus Data I/O pin
	D20_1		External Bus Data I/O pin
196	P155	M2	General-Purpose I/O Port
	D29_0		External Bus Data I/O pin
	D21_1		External Bus Data I/O pin
197	P156	M2	General-Purpose I/O Port
	D30_0		External Bus Data I/O pin
	D22_1		External Bus Data I/O pin
198	P157	M2	General-Purpose I/O Port
	D31_0		External Bus Data I/O pin
	D23_1		External Bus Data I/O pin
199	P160	M2	General-Purpose I/O Port
	ASX		External Bus Address-Strobe Output pin
200	P161	M2	General-Purpose I/O Port
	CS0X		External Bus Chip-Select 0 Output pin
201	P162	M2	General-Purpose I/O Port
	CS1X		External Bus Chip-Select 1 Output pin

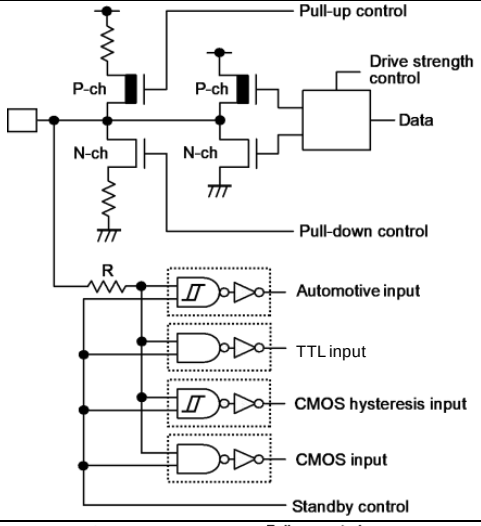
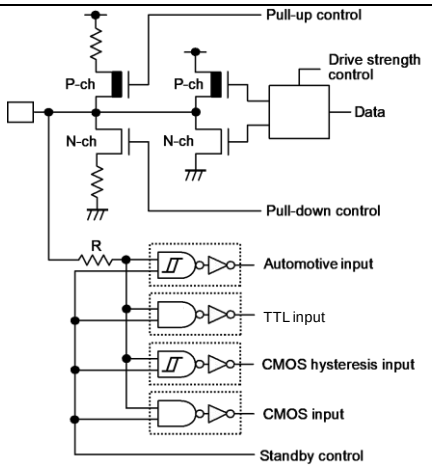
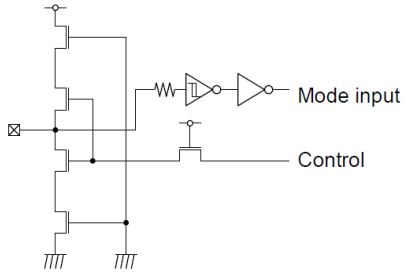
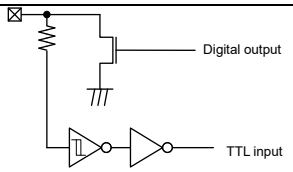
端子番号	端子名	入出力回路形式	機　能
202	P163	M2	General-Purpose I/O Port
	RDX		External Bus Read-Strobe Output pin
203	P164	M2	General-Purpose I/O Port
	WR0X		External Bus Write-Strobe 0 Output pin
204	P165	M2	General-Purpose I/O Port
	WR1X		External Bus Write-Strobe 1 Output pin
205	P166	M2	General-Purpose I/O Port
	A00		External Bus Address Output pin
206	P167	M2	General-Purpose I/O Port
	A01		External Bus Address Output pin
207	P170	M2	General-Purpose I/O Port
	A02		External Bus Address Output pin
208	VSS	-	GND pin

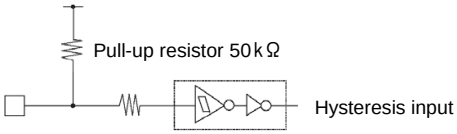
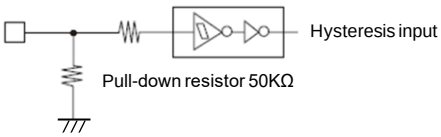
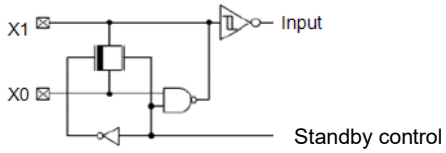
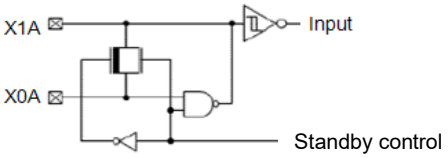
6. 入出力回路形式

分類	回路	備考
H		COM/SEG 出力付き、3 V 電源対応(5 V トレラント)汎用入出力ポート I_{OH} = -1/-2 mA(@VCCE=5 V), I_{OH} = -0.5/-1/-2 mA(@VCCE=3.3 V), I_{OL} = 1/2 mA(@VCCE=5 V), I_{OL} = 0.5/1/2 mA(@VCCE=3.3 V) プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
I		COM/SEG 出力付き汎用入出力ポート I_{OH} = -1/-2 mA, I_{OL} = 1/2 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
I2		LCDC 基準電圧入力付き汎用入出力ポート I_{OH} = -1/-2 mA, I_{OL} = 1/2 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力

分類	回路	備考
I3		LCDC V3 入力付き汎用入力ポート プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
I4		COM/SEG 出力付き汎用入出力ポート I_{OH} = -1/-2 mA(VCCE=5 V), I_{OH} = -0.5/-1 mA(VCCE=3.3 V), I_{OL} = 1/2 mA(VCCE=5 V), I_{OL} = 0.5/1 mA (VCCE=3.3 V) プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
J		アナログ入力付き汎用入出力ポート I_{OH} = -1/-2 mA, I_{OL} = 1/2 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力

分類	回路	備考
K		アナログ入力, SMC の大電流付き汎用入出力ポート I_{OH} = -1/-2/-30 mA, I_{OL} = 1/2/30 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
L		アナログ入力,DAC 出力付き汎用入出力ポート I_{OH} = -1/-2 mA, I_{OL} = 1/2 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
M		汎用入出力ポート I_{OH} = -1/-2 mA, I_{OL} = 1/2 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力

分類	回路	備考
M2		汎用入出力ポート I_{OH} = -1/-2 mA(VCCE=5 V), I_{OH} = -0.5/-1 mA(VCCE=3.3 V), I_{OL} = 1/2 mA(VCCE=5 V), I_{OL} = 0.5/1 mA(VCCE=3.3 V) プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
N		I^2C 出力付き汎用入出力ポート I_{OH} = -1/-2/-3 mA, I_{OL} = 1/2/3 mA プルアップ抵抗制御付き プルダウン抵抗制御付き Automotive レベル入力 TTL レベル入力 CMOS レベルヒステリシス入力 CMOS レベル入力
A		モード端子
B		DEBUG I/F 端子

分類	回路	備考
R		CMOS レベルヒステリシス入力
R2		CMOS レベルヒステリシス入力
X		メイン発振入出力
Y		サブ発振入出力

7. 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件(回路条件, 環境条件など)によっても大きく左右されます。以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

7.1 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧, 電流, 温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目, 使用条件, 論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

1. 過電圧・過電流の防止

   各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。
2. 出力端子の保護

   出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。
3. 未使用入力端子の処理

   インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNPN 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

1. 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ, サージ等にも注意してください。
2. 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

安全等の規制と規格の遵守

世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。

フェイル・セーフ設計

半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故, 火災事故, 社会的な損害を生じさせないよう、お客様は、装置の冗長設計, 延焼対策設計, 過電流防止設計, 誤動作防止設計などの安全設計をお願いします。

用途に関する注意

本資料に記載された製品は、通常の産業用, 一般事務用, パーソナル用, 家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途 (原子力施設における核反応制御, 航空機自動飛行制御,航空交通管制, 大量輸送システムにおける運行制御, 生命維持のための医療機器, 兵器システムにおけるミサイル発射制御をいう), ならびに極めて高い信頼性が要求される用途 (海底中継器, 宇宙衛星をいう) に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

7.2 パッケージ実装上の注意事項

パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は,当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

リード挿入形

リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。
プリント板へ直接はんだ付けする場合は、プリント板のスルーホールにリード挿入後、噴流はんだによるフローはんだ方法 (ウェーブソルダリング法) が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。
ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。

表面実装形

表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形し易い性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。
当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。

鉛フリーパッケージ

BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意願います。

半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

1. 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。
2. 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70%RH 以下, 温度 5°C～30°C で保管をお願いします。ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。
3. 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を用い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。
4. 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

ベーキングについて

吸湿したパッケージはベーキング (加熱乾燥) を実施することにより除湿することが可能です。
ベーキングは、当社の推奨する条件で実施してください。

条件: 125°C/24 時間

静電気

半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。

1. 作業環境の相対湿度は 40 % ~ 70%RH にしてください。
   除電装置 (イオン発生装置) の使用なども必要に応じて検討してください。
2. 使用するコンベア, 半田槽, 半田ゴテ, および周辺付帯設備は大地に接地してください。
3. 人体の帯電防止のため、指輪または腕輪などから高抵抗 (1 MΩ 程度) で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。
4. 治具, 計器類は, 接地または帯電防止化を実施してください。
5. 組立完了基板の収納時、発泡スチロールなどの帯電し易い材料の使用は避けてください。

7.3 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

1. 湿度環境

   高湿度環境下での長期の使用は、デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。
2. 静電気放電

   半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。
   このような場合、帯電の防止または放電の防止の処置をお願いします。
3. 腐食性ガス, 塵埃, 油

   腐食性ガス雰囲気中や、塵埃, 油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。
4. 放射線・宇宙線

   一般のデバイスは、設計上、放射線, 宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。
5. 発煙・発火

   樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

   その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

8. デバイス取扱い上の注意

ラッチアップ防止および端子処理について説明します。

ラッチアップ防止のために

CMOS IC では入力端子や出力端子に VCC より高い電圧や VSS より低い電圧を印加した場合または VCC 端子～VSS 端子との間に定格を超える電圧を印加した場合に、ラッチアップ現象を生じることがあります。ラッチアップが生じると電源電流が激増し、素子の熱破壊に至ることがありますので使用に際しては最大定格を超えることのないよう十分に注意してください。

また、アナログ系の電源, 高電流出力バッファ端子用、5/3V 電源投入時および切断時においてもアナログ電源電圧(AVcc, AVRH), とアナログ入力および高電流出力バッファ端子用電源電圧(DVcc)、5/3V 電源電圧(VCCE)は、デジタル電源電圧(Vcc5)を超えないように注意してください。

電源投入の順序は、デジタル電源電圧(Vcc5), アナログ電源電圧(AVcc, AVRH), 高電流出力バッファ端子用電源電圧(DVcc)、5/3V 電源電圧(VCCE)を同時に投入するか、デジタル電源電圧(Vcc5)を投入後、アナログ電源電圧(AVcc, AVRH)および高電流出力バッファ端子用電源電圧(DVcc)、5/3V 電源電圧(VCCE)を投入してください。

未使用端子の処理について

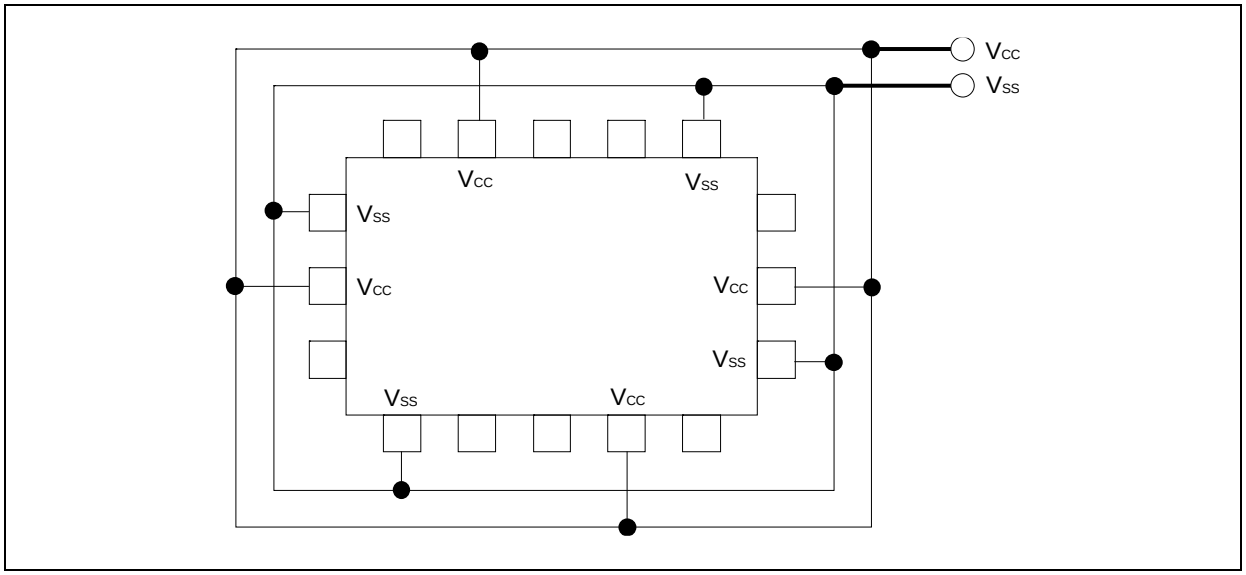
使用していない入力端子を開放のままにしておくと、誤動作およびラッチアップによる永久破壊の原因になることがありますので、2kΩ以上の抵抗を介して、プルアップまたはプルダウンなどの処置をしてください。

また、使用していない入出力端子がある場合は、出力状態に設定して解放とするか、入力状態に設定して入力端子と同じ処理をしてください。

電源端子について

VCC 端子・VSS 端子が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するためにデバイス内部で同電位にするべきものどうしを接続してありますが、不要輻射の低減・グランドレベルの上昇によるストローブ信号の誤動作の防止・総出力電流規格の遵守などのため、必ずそれらすべてを外部で電源およびグランドに接続してください。図 1 に示すように、すべての Vss 電源端子も同様に扱ってください。複数の Vcc または Vss システムがある場合、デバイスは保証された動作範囲内でも正しく動作しません。

図 1　電源入力端子



また、電源供給源から低インピーダンスで本デバイスの VCC 端子,VSS 端子に接続するような配慮をお願いいたします。

本デバイスの近くで、VCC 端子と VSS 端子の間に C 端子のコンデンサより値の大きなセラミックコンデンサをバイパスコンデンサとして接続することをお勧めいたします。

水晶発振回路について

X0 端子, X1 端子へのノイズは誤動作の原因となります。X0 端子と X1 端子および水晶発振子(あるいはセラミック発振子)さらにグランドへのバイパスコンデンサはデバイスの直近に配置するようにプリント板を設計してください。

X0 端子, X1 端子の周りをグランドで囲むようなプリント板アートワークを推奨いたします。

モード端子 (MD2,MD1,MD0) について

モード端子(MD2, MD1, MD0)は、VCC 端子または VSS 端子に直接つないで使用してください。
ノイズによって誤ってテストモードに入ってしまうことを防ぐために、プリント板上の各モード端子と VCC 端子または VSS 端子間のパターン長を短くし、低インピーダンスで接続するようにしてください。

電源投入時について

内部に内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上り時間は 50µs(0.2V～2.7V の間)以上を確保してください。

PLL クロック動作中の注意について

PLL クロックを選択しているときに発振子が外れたり、あるいは入力が停止したりした場合、PLL 内部の自励発振回路の自走周波数で動作を継続し続ける場合があります。この動作は保証範囲外の動作です。

A/D コンバータの電源端子処理

A/D コンバータを使用しない場合においても AVcc=AVRH=Vcc5, AVss/AVRL=Vss となるよう接続してください。

外部クロック使用時の注意について

外部クロックは非対応です。外部ダイレクトクロック入力はメインクロック, サブクロックとも使用できません。

A/D コンバータの電源アナログ入力の投入順序

A/D コンバータの電源電圧(AVcc, AVRH, AVRL)およびアナログ入力電圧(AN0～AN39)の印加は、必ずデジタル電源電圧(Vcc)の投入後に行ってください。また、電源切断時は A/D コンバータの電源およびアナログ入力切断の後で、デジタル電源電圧(Vcc5)の切断を行ってください。その際、AVRH は AVcc を超えないように投入、切断を行ってください。アナログ入力と兼用している端子を入力ポートとして使用する場合においても、入力電圧は AVcc を超えないようにしてください(アナログ電源電圧とデジタル電源電圧を同時に投入・切断をすることは問題ありません)。

高電流出力バッファ端子用電源(DVcc, DVss)の取扱い

高電流出力バッファ端子用電源電圧(DVcc, DVss)の印加は、必ずデジタル電源電圧(Vcc)の投入後に行ってください。また、電源切断時は高電流出力バッファ端子用電源切断の後で、デジタル電源電圧(Vcc)の切断を行ってください。

高電流出力バッファ端子を汎用ポートとして使用する場合も、高電流出力バッファ端子用電源電圧(DVcc, DVss)の印加を行ってください(高電流出力バッファ端子用電源とデジタル電源を同時に投入・切断をすることは問題ありません)。

C 端子の処理について

本デバイスは降圧回路を内蔵します。C 端子にはデバイス内部安定化のため、必ずコンデンサを接続してください。規格値については、最新データシートの「推奨動作条件」を参照してください。

兼用ポートの機能切換え

ポートと兼用端子の切換えは、PFR (ポートファンクションレジスタ)で行います。ただし、外バス兼用端子は外バスの設定により切換わります。詳細はハードウェアマニュアルの「I/O ポート」を参照してください。

低消費電力モード

スリープモード・時計モード・ストップモードまたは時計モード(電源遮断)・ストップモード(電源遮断)に入れる場合は、ハードウェアマニュアルの「消費電力制御」の、「スリープモード・時計モード・ストップモードの起動」または「時計モード(電源遮断)・ストップモード(電源遮断)の起動」で説明している手順を実行してください。

モニタデバッガを使用する場合は、以下のことを行わないでください。

■低消費電力移行プログラムに対する、ブレークポイントの設定

■低消費電力移行プログラムに対する、ステップ実行

ステータスフラグを含むレジスタに書込みを行う場合の注意

ステータスフラグ(特に割込み要求フラグなど)を含むレジスタに機能の制御のために書込みを行う場合には、ステータスフラグを誤ってクリアしないように配慮することが大切です。つまり、書込み時には、ステータスビットに対してフラグをクリアしないよう設定した上で、制御ビットを希望した値に設定してください。

特に複数ビットで構成している制御ビットの場合、ビット命令が使えないため(ビット命令は 1 ビットアクセスのみ)、バイト/ハーフワード/ワードアクセスによって、同時に制御ビットとステータスフラグへの書込みを行うことになります。しかし、このときに目的以外のビット(この場合ステータスフラグのビット)を誤ってクリアしないよう注意してください。

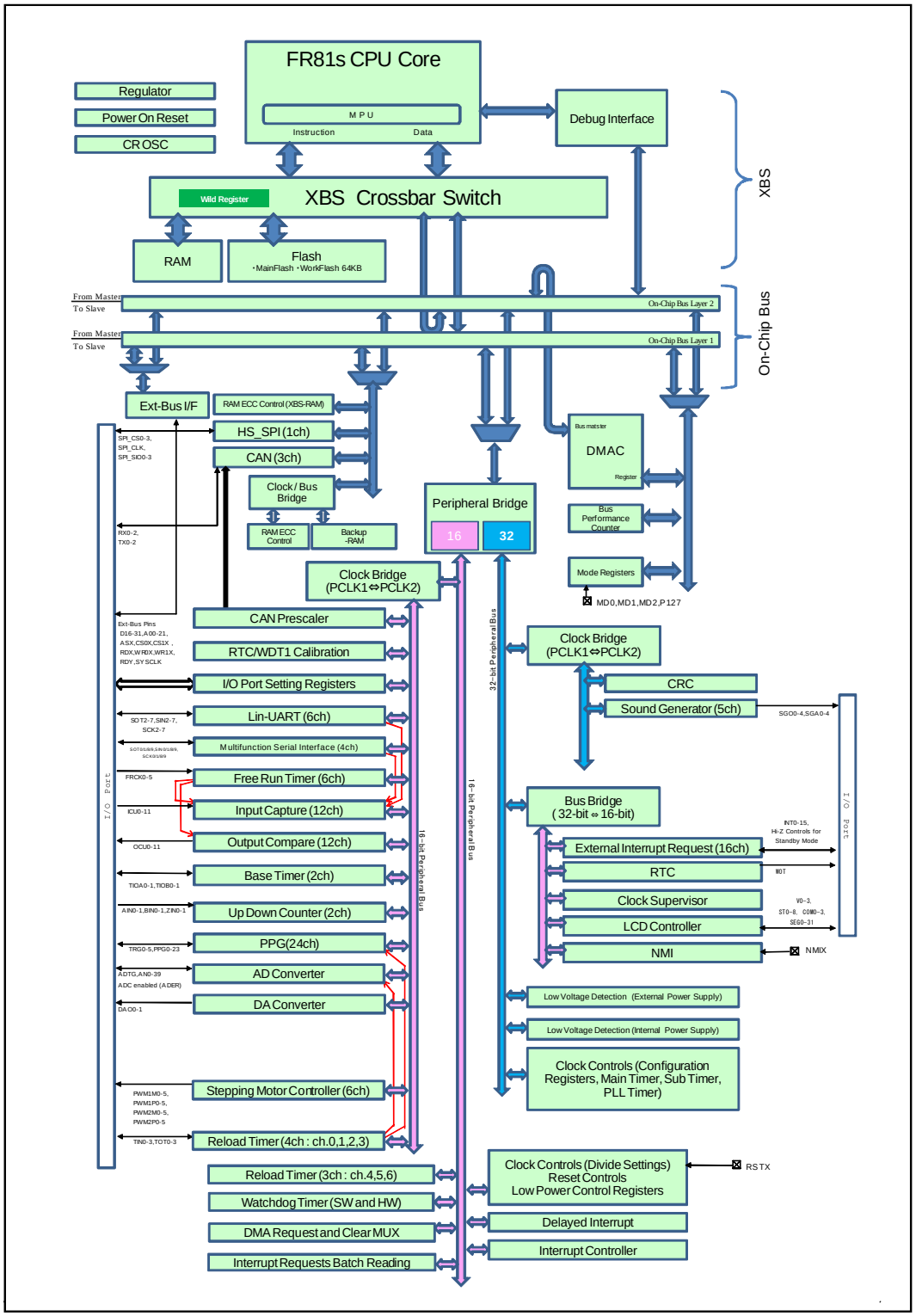
<注意事項>

- *RMW をサポートしているレジスタに対して、ビット命令は、この点を配慮していますので、注意の必要はありません。RMW をサポートしていないレジスタに対して、ビット命令を使う場合には注意が必要です。*

未接続端子

LQFP-208 にはパッケージ内マイコンチップのいずれの機能にも接続されていない未接続端子があります。これらの端子はパッケージ外部回路上でプルアップ、またはプルダウン処理で固定してお使いください。

9. ブロックダイヤグラム

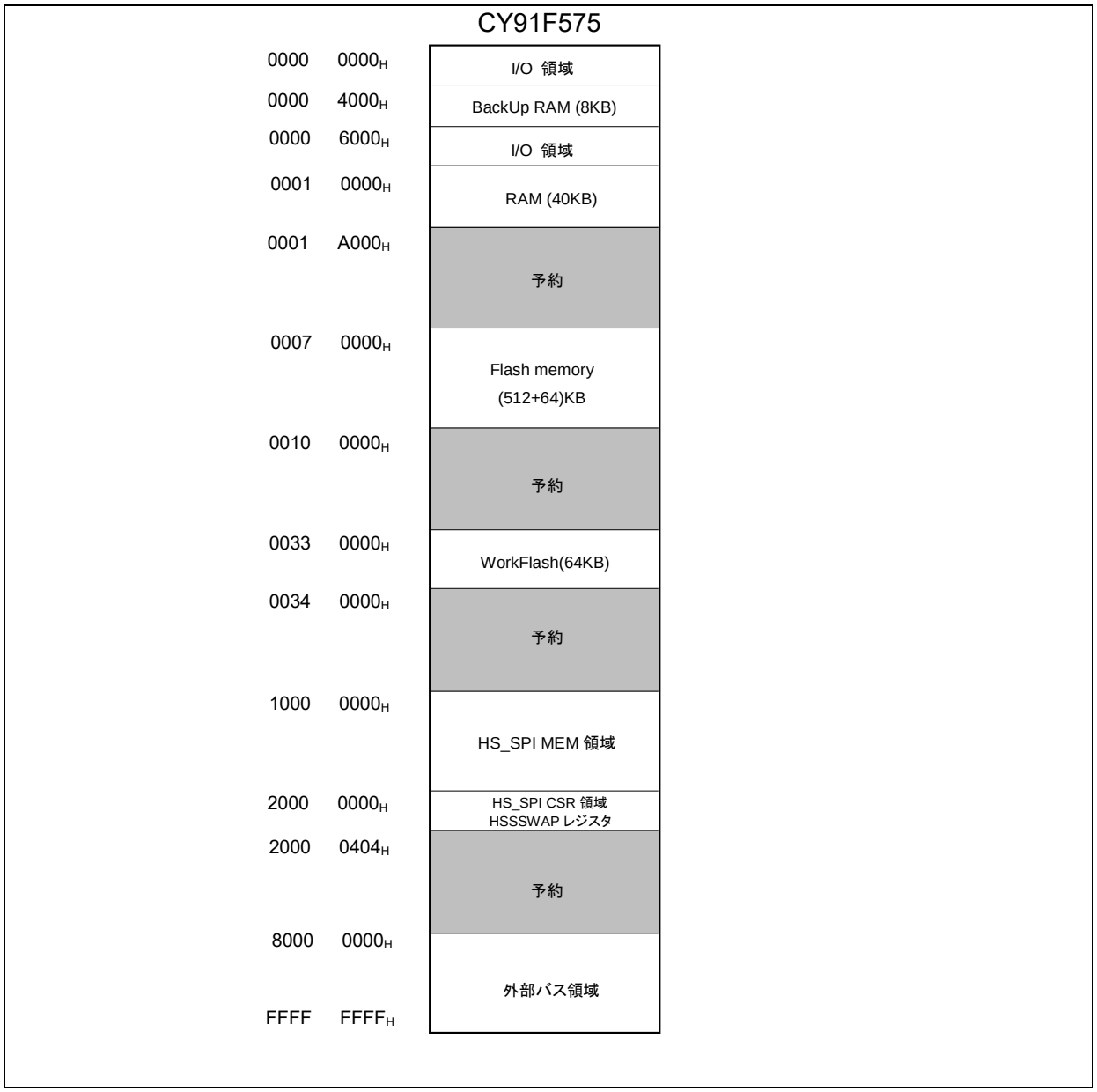


<注意事項>

- *本シリーズでは HS_SPI は使用禁止です。*

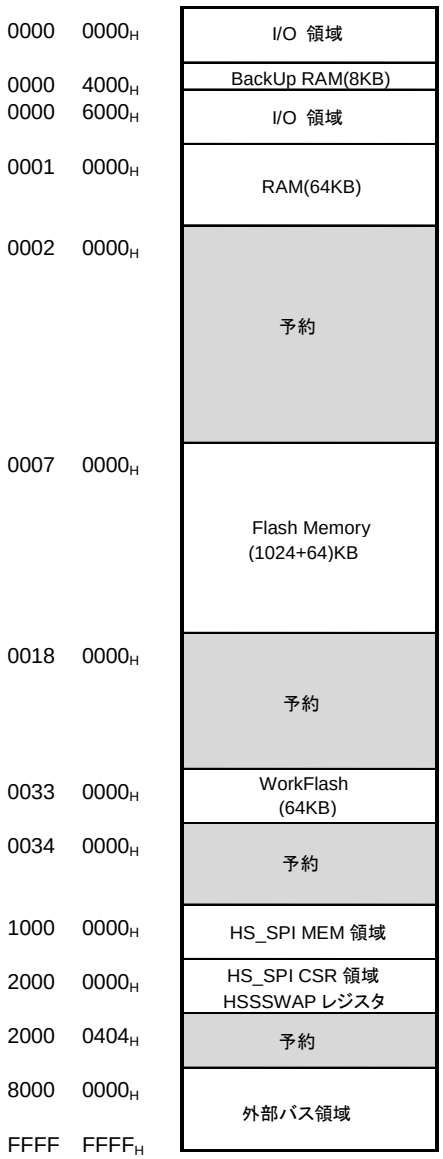
10. メモリマップ

メモリマップ

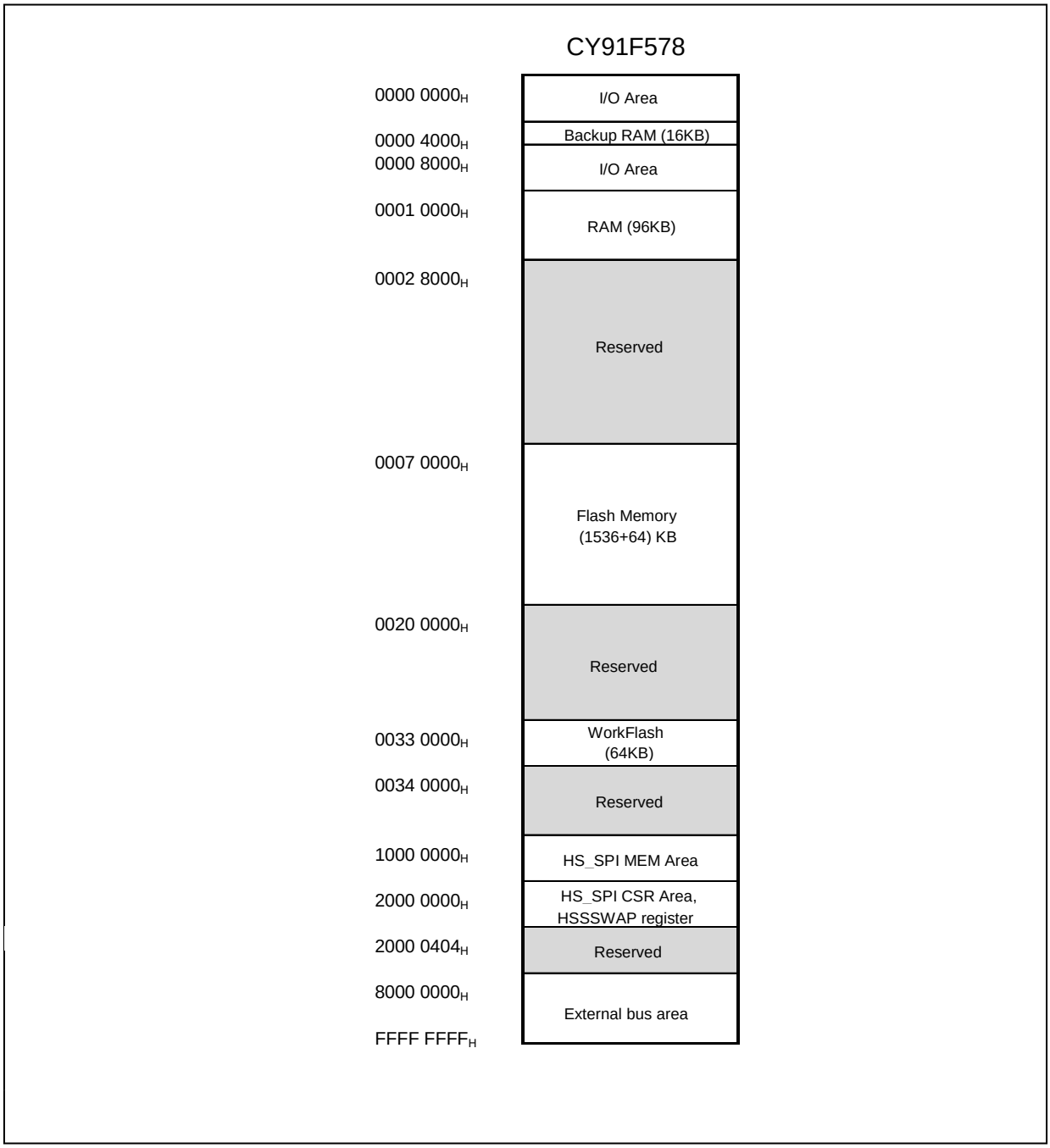


メモリマップ

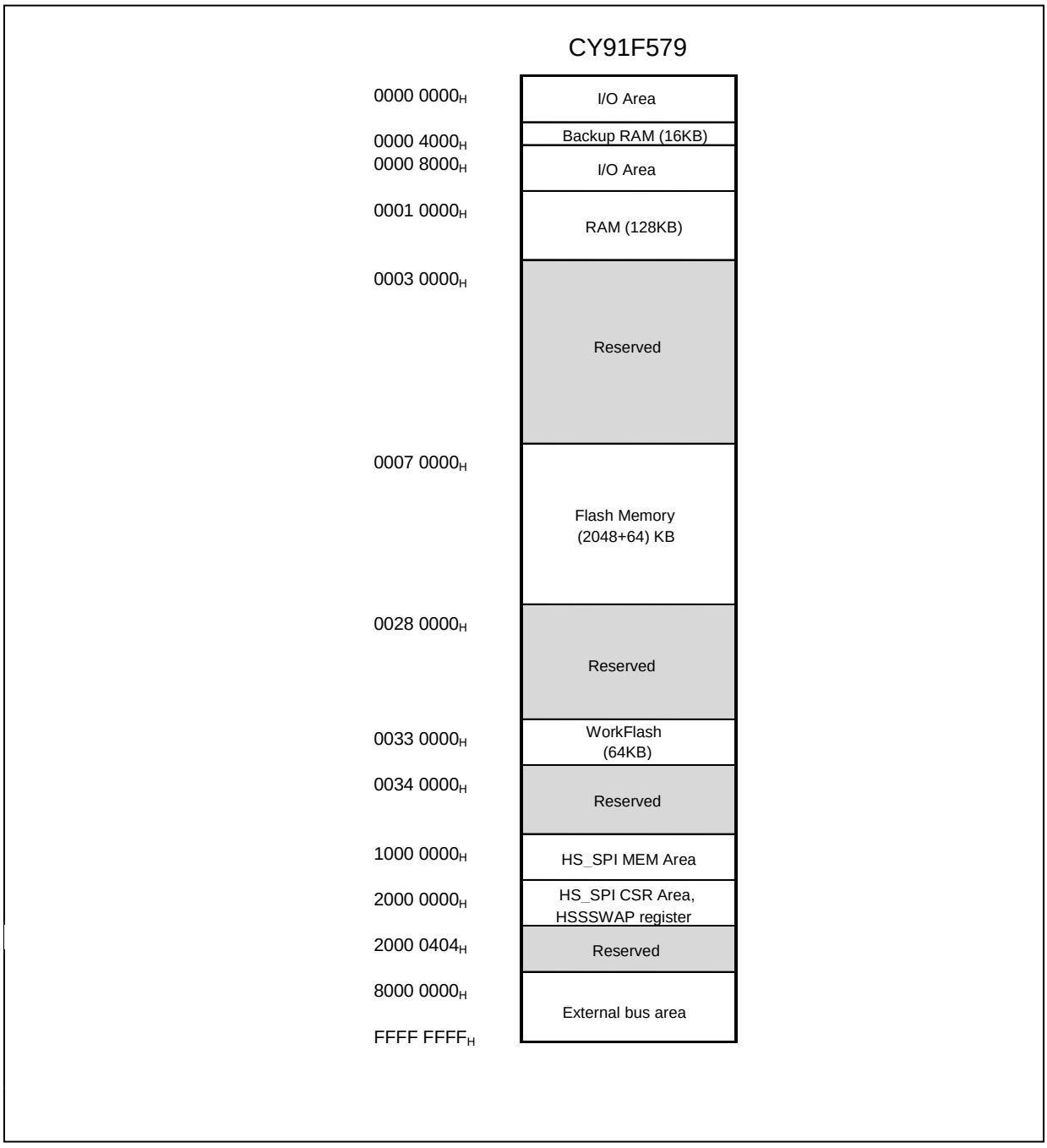
CY91F577



メモリマップ


CY91F578
0000 0000H
I/O Area
0000 4000H
Backup RAM (16KB)
0000 8000H
I/O Area
0001 0000H
RAM (96KB)
0002 8000H
Reserved
0007 0000H
Flash Memory
(1536+64) KB
0020 0000H
Reserved
0033 0000H
WorkFlash
(64KB)
0034 0000H
Reserved
1000 0000H
HS_SPI MEM Area
2000 0000H
HS_SPI CSR Area,
HSSSWAP register
2000 0404H
Reserved
8000 0000H
External bus area
FFFF FFFFH

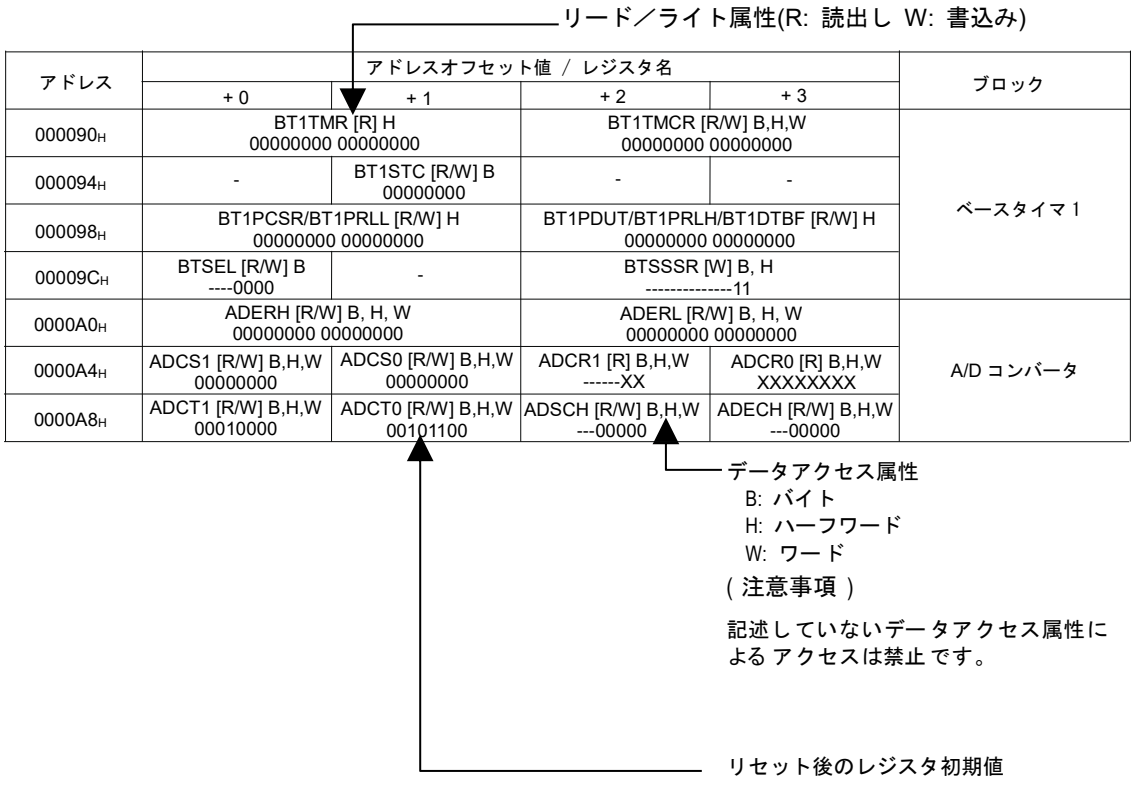
メモリマップ


CY91F579
0000 0000H
I/O Area
0000 4000H
Backup RAM (16KB)
0000 8000H
I/O Area
0001 0000H
RAM (128KB)
0003 0000H
Reserved
0007 0000H
Flash Memory
(2048+64) KB
0028 0000H
Reserved
0033 0000H
WorkFlash
(64KB)
0034 0000H
Reserved
1000 0000H
HS_SPI MEM Area
2000 0000H
HS_SPI CSR Area,
HSSSWAP register
2000 0404H
Reserved
8000 0000H
External bus area
FFFF FFFFH

11. I/O マップ

メモリ空間と周辺機能の各レジスタの対応を示します。

I/O マップの見方



アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+ 0	+ 1	+ 2	+ 3	
000090H	BT1TMR [R] H 00000000 00000000		BT1TMCR [R/W] B,H,W 00000000 00000000		ベースタイマ 1
000094H	-	BT1STC [R/W] B 00000000	-	-	
000098H	BT1PCSR/BT1PRLL [R/W] H 00000000 00000000		BT1PDUT/BT1PRLH/BT1DTBF [R/W] H 00000000 00000000		
00009CH	BTSEL [R/W] B ----0000	-	BTSSSR [W] B, H ----------11		
0000A0H	ADERH [R/W] B, H, W 00000000 00000000		ADERL [R/W] B, H, W 00000000 00000000		A/D コンバータ
0000A4H	ADCS1 [R/W] B,H,W 00000000	ADCS0 [R/W] B,H,W 00000000	ADCR1 [R] B,H,W ------XX	ADCR0 [R] B,H,W XXXXXXXX	
0000A8H	ADCT1 [R/W] B,H,W 00010000	ADCT0 [R/W] B,H,W 00101100	ADSCH [R/W] B,H,W ---00000	ADECH [R/W] B,H,W ---00000	

リセット後のレジスタ初期値の表記の意味を以下に示します。

"1": 初期値"1"
"0": 初期値"0"
"X": 初期値不定
"-": 予約ビット/未定義ビット
"*":設定により初期値が"0"または"1"に変化

<注意事項>

- *記載のないアドレスへのアクセスは禁止です。*

表：I/O マップ

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000000H	PDR00[R/W] B,H,W XXXXXXXX	PDR01[R/W] B,H,W XXXXXXXX	PDR02[R/W] B,H,W XXXXXXXX	PDR03[R/W] B,H,W XXXXXXXX	ポートデータレジスタ *4: CY91F578/9 のみ
000004H	PDR04[R/W] B,H,W XXXXXXXX	PDR05[R/W] B,H,W XXXXXXXX	PDR06[R/W] B,H,W XXXXXXXX	PDR07[R/W] B,H,W XXXXXXXX	
000008H	PDR08[R/W] B,H,W XXXXXXXX	PDR09[R/W] B,H,W XXXXXXXX	PDR10[R/W] B,H,W XXXXXXXX	PDR11[R/W] B,H,W XXXXXXXX	
00000CH	PDR12[R/W] B,H,W XXXXXXXX	PDR13[R/W] B,H,W XX-XXXXX	PDR14[R/W] B,H,W XXXXXXXX*4	PDR15[R/W] B,H,W XXXXXXXX*4	
000010H	PDR16[R/W] B,H,W XXXXXXXX*4	PDR17[R/W] B,H,W XXXXXXXX*4	PDR18[R/W] B,H,W XXXXXXXX*4	PDR19[R/W] B,H,W XXXXXXXX*4	
000014H ～ 000038H	—	—	—	—	予約
00003CH	WDTCR0[R/W] B,H,W -0--0000	WDTCPR0[W] B,H,W 00000000	WDTCR1[R] B,H,W ----0110	WDTCPR1[W] B,H,W 00000000	ウォッチドッグタイマ[S]
000040H	—	—	—	—	予約
000044H	DICR [R/W] B -------0	—	—	—	遅延割込み
000048H	TMRLRA4 [R/W] H XXXXXXXX XXXXXXXX		TMR4 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 4
00004CH	TMRLRB4 [R/W] H XXXXXXXX XXXXXXXX		TMCSR4 [R/W] B, H,W 00000000 0-000000		
000050H	TMRLRA5 [R/W] H XXXXXXXX XXXXXXXX		TMR5 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 5
000054H	TMRLRB5 [R/W] H XXXXXXXX XXXXXXXX		TMCSR5 [R/W] B, H,W 00000000 0-000000		
000058H	TMRLRA6 [R/W] H XXXXXXXX XXXXXXXX		TMR6 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 6
00005CH	TMRLRB6 [R/W] H XXXXXXXX XXXXXXXX		TMCSR6 [R/W] B, H,W 00000000 0-000000		
000060H	TMRLRA0 [R/W] H XXXXXXXX XXXXXXXX		TMR0 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 0
000064H	TMRLRB0 [R/W] H XXXXXXXX XXXXXXXX		TMCSR0 [R/W] B, H,W 00000000 0-000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000068H ～ 00007CH	—	—	—	—	予約
000080H	BT0TMR[R] H 00000000 00000000		BT0TMCR[R/W]H -0000000 00000000		ベースタイマ 0
000084H	—	BT0STC[R/W] B 0000-000	—	—	
000088H	BT0PCSR/BT0PRLL [R/W] H XXXXXXXX XXXXXXXX		BT0PDUT/BT0PRLH/BT0DTBF [R/W] H XXXXXXXX XXXXXXXX		
00008CH	—	—	—	—	予約
000090H	BT1TMR[R] H 00000000 00000000		BT1TMCR[R/W]H -0000000 00000000		ベースタイマ 1
000094H	—	BT1STC[R/W] B 0000-000	—	—	
000098H	BT1PCSR/BT1PRLL[R/W] H 00000000 00000000		BT1PDUT/BT1PRLH/BT1DTBF[R/W] H 00000000 00000000		
00009CH	BTSEL01[R/W] B ----0000	—	BTSSSR[W] B,H -------- ------11		ベースタイマ 0,1

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0000A0H	ADERH [R/W]B, H, W 00000000 00000000		ADERL [R/W]B, H, W 00000000 00000000		A/D コンバータ
0000A4H	ADCS1 [R/W] B, H,W 0000000-	ADCS0 [R/W] B, H,W 000-----	ADCR1 [R] B, H,W ------XX	ADCR0 [R] B, H,W XXXXXXXX	
0000A8H	ADCT1 [R/W] B, H,W 00010000	ADCT0 [R/W] B, H,W 00101100	ADSCH [R/W] B, H,W --000000	ADECH [R/W] B, H,W --000000	
0000AC H	—	EADERLL [R/W] B, H,W 00000000	EADCS [R] B, H,W --000000	—	
0000B0H	SCR0/(IBCR0) [R/W] B,H,W 0--00000	SMR0 [R/W] B,H,W 000-0000	SSR0 [R/W] B,H,W 0-000011	ESCR0/(IBSR0) [R/W] B,H,W -0000000	Multi-UART0 *1 下位 8 ビットにアクセスする場合のみ、バイトアクセス可 *2 リセット直後は I²C モードでないため予約
0000B4H	RDR0/(TDR0)[R/W] B,H,W *1 -------0 00000000		BGR0 [R/W] H,W 00000000 00000000		
0000B8H	— / (ISMK0) [R/W] B,H,W -------- *2	— / (ISBA0) [R/W] B,H,W -------- *2	—	—	
0000BCH	FCR10 [R/W] B,H,W ---00100	FCR00 [R/W] B,H,W -0000000	FBYTE20 [R/W] B,H,W 00000000	FBYTE10 [R/W] B,H,W 00000000	
0000C0H	SCR1/(IBCR1) [R/W] B,H,W 0--00000	SMR1 [R/W] B,H,W 000-0000	SSR1 [R/W] B,H,W 0-000011	ESCR1/(IBSR1) [R/W] B,H,W -0000000	Multi-UART1 *1 下位 8 ビットにアクセスする場合のみ、バイトアクセス可 *2 リセット直後は I²C モードでないため予約
0000C4H	RDR1/(TDR1)[R/W] B,H,W *1 -------0 00000000		BGR1 [R/W] H,W 00000000 00000000		
0000C8H	— / (ISMK1) [R/W] B,H,W -------- *2	— / (ISBA1) [R/W] B,H,W -------- *2	—	—	
0000CCH	FCR11 [R/W] B,H,W ---00100	FCR01 [R/W] B,H,W -0000000	FBYTE21 [R/W] B,H,W 00000000	FBYTE11 [R/W] B,H,W 00000000	
0000D0H	SCR2 [R/W] B, H, W 00000000	SMR2 [R/W] B, H, W 00000000	SSR2 [R/W] B, H, W 00001000	RDR2 /TDR2 [R/W] B, H, W 00000000	LIN-UART2
0000D4H	ESCR2 [R/W] B, H, W 00000X00	ECCR2 [R/W] B, H, W -0000-XX	BGR2 [R/W] B, H, W -0000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0000D8H	SCR3 [R/W] B, H, W 00000000	SMR3 [R/W] B, H, W 00000000	SSR3 [R/W] B, H, W 00001000	RDR3 /TDR3 [R/W] B, H, W 00000000	LIN-UART3
0000DCH	ESCR3 [R/W] B, H, W 00000X00	ECCR3 [R/W] B, H, W -0000-XX	BGR3 [R/W] B, H, W -0000000 00000000		
0000E0H	SCR4 [R/W] B, H, W 00000000	SMR4 [R/W] B, H, W 00000000	SSR4 [R/W] B, H, W 00001000	RDR4 /TDR4 [R/W] B, H, W 00000000	LIN-UART4
0000E4H	ESCR4 [R/W] B, H, W 00000X00	ECCR4 [R/W] B, H, W -0000-XX	BGR4 [R/W] B, H, W -0000000 00000000		
0000E8H	SCR5 [R/W] B, H, W 00000000	SMR5 [R/W] B, H, W 00000000	SSR5 [R/W] B, H, W 00001000	RDR5 /TDR5 [R/W] B, H, W 00000000	LIN-UART5
0000ECH	ESCR5 [R/W] B, H, W 00000X00	ECCR5 [R/W] B, H, W -0000-XX	BGR5 [R/W] B, H, W -0000000 00000000		
0000F0H	SCR6 [R/W] B, H, W 00000000	SMR6 [R/W] B, H, W 00000000	SSR6 [R/W] B, H, W 00001000	RDR6 /TDR6 [R/W] B, H, W 00000000	LIN-UART6
0000F4H	ESCR6 [R/W] B, H, W 00000X00	ECCR6 [R/W] B, H, W -0000-XX	BGR6 [R/W] B, H, W -0000000 00000000		
0000F8H	SCR7 [R/W] B, H, W 00000000	SMR7 [R/W] B, H, W 00000000	SSR7 [R/W] B, H, W 00001000	RDR7 /TDR7 [R/W] B, H, W 00000000	LIN-UART7
0000FCH	ESCR7 [R/W] B, H, W 00000X00	ECCR7 [R/W] B, H, W -0000-XX	BGR7 [R/W] B, H, W -0000000 00000000		
000100H	TMRLRA1 [R/W] H XXXXXXXX XXXXXXXX		TMR1 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 1
000104H	TMRLRB1 [R/W] H XXXXXXXX XXXXXXXX		TMCSR1 [R/W] B, H,W 00000000 0-000000		
000108H	TMRLRA2 [R/W] H XXXXXXXX XXXXXXXX		TMR2 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 2
00010CH	TMRLRB2 [R/W] H XXXXXXXX XXXXXXXX		TMCSR2 [R/W] B, H,W 00000000 0-000000		
000110H	TMRLRA3 [R/W] H XXXXXXXX XXXXXXXX		TMR3 [R] H XXXXXXXX XXXXXXXX		リロードタイマ 3
000114H	TMRLRB3 [R/W] H XXXXXXXX XXXXXXXX		TMCSR3 [R/W] B, H,W 00000000 0-000000		
000118H ～ 00011CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000120H	OCCP6 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 6,7
000124H	OCCP7 [R/W] W 00000000 00000000 00000000 00000000				
000128H	OCFS67 [R/W] B, H, W ------11	—	OCSH67[R/W] B, H, W ---0--00	OCSL67[R/W] B, H, W 0000--00	
00012CH	OCCP8 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 8,9
000130H	OCCP9 [R/W] W 00000000 00000000 00000000 00000000				
000134H	OCFS89 [R/W] B, H, W ------11	—	OCSH89[R/W] B, H, W ---0--00	OCSL89[R/W] B, H, W 0000--00	
000138H	OCCP10 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 10,11
00013CH	OCCP11 [R/W] W 00000000 00000000 00000000 00000000				
000140H	OCFS1011 [R/W] B, H, W ------11	—	OCSH1011[R/W] B, H, W ---0--00	OCSL1011[R/W] B, H, W 0000--00	
000144H	GCN13 [R/W] H 00110010 00010000		—	GCN23 [R/W] B ----0000	PPG12, 13, 14, 15 制御
000148H	GCN14 [R/W] H 00110010 00010000		—	GCN24 [R/W] B ----0000	PPG16, 17, 18, 19 制御
00014CH	GCN15 [R/W] H 00110010 00010000		—	GCN25 [R/W] B ----0000	PPG20, 21, 22, 23 制御
000150H	PTMR11 [R] H,W 11111111 11111111		PCSR11 [W] H,W XXXXXXXX XXXXXXXX		PPG11
000154H	PDUT11 [W] H,W XXXXXXXX XXXXXXXX		PCN11 [R/W] B,H,W 0000000- 000000-0		
000158H	PTMR12 [R] H,W 11111111 11111111		PCSR12 [W] H,W XXXXXXXX XXXXXXXX		PPG12
00015CH	PDUT12 [W] H,W XXXXXXXX XXXXXXXX		PCN12 [R/W] B,H,W 0000000- 000000-0		
000160H	PTMR13 [R] H,W 11111111 11111111		PCSR13 [W] H,W XXXXXXXX XXXXXXXX		PPG13
000164H	PDUT13 [W] H,W XXXXXXXX XXXXXXXX		PCN13 [R/W] B,H,W 0000000- 000000-0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000168H	PTMR14 [R] H,W 11111111 11111111		PCSR14 [W] H,W XXXXXXXX XXXXXXXX		PPG14
00016CH	PDUT14 [W] H,W XXXXXXXX XXXXXXXX		PCN14 [R/W] B,H,W 0000000- 000000-0		
000170H	PTMR15 [R] H,W 11111111 11111111		PCSR15 [W] H,W XXXXXXXX XXXXXXXX		PPG15
000174H	PDUT15 [W] H,W XXXXXXXX XXXXXXXX		PCN15 [R/W] B,H,W 0000000- 000000-0		
000178H	PTMR16 [R] H,W 11111111 11111111		PCSR16 [W] H,W XXXXXXXX XXXXXXXX		PPG16
00017CH	PDUT16 [W] H,W XXXXXXXX XXXXXXXX		PCN16 [R/W] B,H,W 0000000- 000000-0		
000180H	PTMR17 [R] H,W 11111111 11111111		PCSR17 [W] H,W XXXXXXXX XXXXXXXX		PPG17
000184H	PDUT17 [W] H,W XXXXXXXX XXXXXXXX		PCN17 [R/W] B,H,W 0000000- 000000-0		
000188H	PTMR18 [R] H,W 11111111 11111111		PCSR18 [W] H,W XXXXXXXX XXXXXXXX		PPG18
00018CH	PDUT18 [W] H,W XXXXXXXX XXXXXXXX		PCN18 [R/W] B,H,W 0000000- 000000-0		
000190H	PTMR19 [R] H,W 11111111 11111111		PCSR19 [W] H,W XXXXXXXX XXXXXXXX		PPG19
000194H	PDUT19 [W] H,W XXXXXXXX XXXXXXXX		PCN19 [R/W] B,H,W 0000000- 000000-0		
000198H	PTMR20 [R] H,W 11111111 11111111		PCSR20 [W] H,W XXXXXXXX XXXXXXXX		PPG20
00019CH	PDUT20 [W] H,W XXXXXXXX XXXXXXXX		PCN20 [R/W] B,H,W 0000000- 000000-0		
0001A0H	PTMR21 [R] H,W 11111111 11111111		PCSR21 [W] H,W XXXXXXXX XXXXXXXX		PPG21
0001A4H	PDUT21 [W] H,W XXXXXXXX XXXXXXXX		PCN21 [R/W] B,H,W 0000000- 000000-0		
0001A8H	PTMR22 [R] H,W 11111111 11111111		PCSR22 [W] H,W XXXXXXXX XXXXXXXX		PPG22
0001ACH	PDUT22 [W] H,W XXXXXXXX XXXXXXXX		PCN22 [R/W] B,H,W 0000000- 000000-0		
0001B0H	PTMR23 [R] H,W 11111111 11111111		PCSR23 [W] H,W XXXXXXXX XXXXXXXX		PPG23
0001B4H	PDUT23 [W] H,W XXXXXXXX XXXXXXXX		PCN23 [R/W] B,H,W 0000000- 000000-0		
0001B8H ～ 0001FCH	—	—	—	—	予約
000200H	PWC20 [R/W] H,W ------XX XXXXXXXX		PWC10 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 0
000204H	—	PWC0 [R/W] B -00000--	PWS20 [R/W] B,H,W -0000000	PWS10 [R/W] B,H,W --000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000208H	PWC21 [R/W] H,W ------XX XXXXXXXX		PWC11 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 1
00020CH	—	PWC1 [R/W] B -00000--	PWS21 [R/W] B,H,W -0000000	PWS11 [R/W] B,H,W --000000	
000210H	PWC22 [R/W] H,W ------XX XXXXXXXX		PWC12 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 2
000214H	—	PWC2 [R/W] B -00000--	PWS22 [R/W] B,H,W -0000000	PWS12 [R/W] B,H,W --000000	
000218H	PWC23 [R/W] H,W ------XX XXXXXXXX		PWC13 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 3
00021CH	—	PWC3 [R/W] B -00000--	PWS23 [R/W] B,H,W -0000000	PWS13 [R/W] B,H,W --000000	
000220H	PWC24 [R/W] H,W ------XX XXXXXXXX		PWC14 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 4
000224H	—	PWC4 [R/W] B -00000--	PWS24 [R/W] B,H,W -0000000	PWS14 [R/W] B,H,W --000000	
000228H	PWC25 [R/W] H,W ------XX XXXXXXXX		PWC15 [R/W] H,W ------XX XXXXXXXX		ステッピング モータ制御 5
00022CH	—	PWC5 [R/W] B -00000--	PWS25 [R/W] B,H,W -0000000	PWS15 [R/W] B,H,W --000000	
000230H ～ 000238H	—	—	—	—	予約
00023CH	DACR0 [R/W] B,H,W -------0	DADR0 [R/W] B,H,W XXXXXXXX	DACR1 [R/W] B,H,W -------0	DADR1 [R/W] B,H,W XXXXXXXX	DA コンバータ
000240H	CPCLR0 [R/W] W 11111111 11111111 11111111 11111111				フリーラン タイマ 0
000244H	TCDT0 [R/W] W 00000000 00000000 00000000 00000000				
000248H	TCCSH0 [R/W]B,H,W 0-----00	TCCSL0 [R/W]B,H,W -1-00000	—		
00024CH	CPCLR1 [R/W] W 11111111 11111111 11111111 11111111				フリーラン タイマ 1
000250H	TCDT1 [R/W] W 00000000 00000000 00000000 00000000				
000254H	TCCSH1 [R/W]B,H,W 0-----00	TCCSL1 [R/W]B,H,W -1-00000	—		
000258H	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00025C$_H$	GCN10 [R/W] H 00110010 00010000		—	GCN20 [R/W] B ----0000	PPG0, 1, 2, 3 制御
000260$_H$	GCN11 [R/W] H 00110010 00010000		—	GCN21 [R/W] B ----0000	PPG4, 5, 6, 7 制御
000264$_H$	GCN12 [R/W] H 00110010 00010000		—	GCN22 [R/W] B ----0000	PPG8, 9, 10, 11 制御
000268$_H$	—	—	—	PPGDIV [R/W] B ------00	PPG0
00026C$_H$	PTMR0 [R] H,W 11111111 11111111		PCSR0 [W] H,W XXXXXXXX XXXXXXXX		
000270$_H$	PDUT0 [W] H,W XXXXXXXX XXXXXXXX		PCN0 [R/W] B, H,W 0000000- 000000-0		
000274$_H$	PTMR1 [R] H,W 11111111 11111111		PCSR1 [W] H,W XXXXXXXX XXXXXXXX		PPG1
000278$_H$	PDUT1 [W] H,W XXXXXXXX XXXXXXXX		PCN1 [R/W] B,H,W 0000000- 000000-0		
00027C$_H$	PTMR2 [R] H,W 11111111 11111111		PCSR2 [W] H,W XXXXXXXX XXXXXXXX		PPG2
000280$_H$	PDUT2 [W] H,W XXXXXXXX XXXXXXXX		PCN2 [R/W] B,H,W 0000000- 000000-0		
000284$_H$	PTMR3 [R] H,W 11111111 11111111		PCSR3 [W] H,W XXXXXXXX XXXXXXXX		PPG3
000288$_H$	PDUT3 [W] H,W XXXXXXXX XXXXXXXX		PCN3 [R/W] B,H,W 0000000- 000000-0		
00028C$_H$	PTMR4 [R] H,W 11111111 11111111		PCSR4 [W] H,W XXXXXXXX XXXXXXXX		PPG4
000290$_H$	PDUT4 [W] H,W XXXXXXXX XXXXXXXX		PCN4 [R/W] B,H,W 0000000- 000000-0		
000294$_H$	PTMR5 [R] H,W 11111111 11111111		PCSR5 [W] H,W XXXXXXXX XXXXXXXX		PPG5
000298$_H$	PDUT5 [W] H,W XXXXXXXX XXXXXXXX		PCN5 [R/W] B,H,W 0000000- 000000-0		
00029C$_H$	PTMR6 [R] H,W 11111111 11111111		PCSR6 [W] H,W XXXXXXXX XXXXXXXX		PPG6
0002A0$_H$	PDUT6 [W] H,W XXXXXXXX XXXXXXXX		PCN6 [R/W] B,H,W 0000000- 000000-0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0002A4H	PTMR7 [R] H,W 11111111 11111111		PCSR7 [W] H,W XXXXXXXX XXXXXXXX		PPG7
0002A8H	PDUT7 [W] H,W XXXXXXXX XXXXXXXX		PCN7 [R/W] B,H,W 0000000- 000000-0		
0002ACH	PTMR8 [R] H,W 11111111 11111111		PCSR8 [W] H,W XXXXXXXX XXXXXXXX		PPG8
0002B0H	PDUT8 [W] H,W XXXXXXXX XXXXXXXX		PCN8 [R/W] B,H,W 0000000- 000000-0		
0002B4H	PTMR9 [R] H,W 11111111 11111111		PCSR9 [W] H,W XXXXXXXX XXXXXXXX		PPG9
0002B8H	PDUT9 [W] H,W XXXXXXXX XXXXXXXX		PCN9 [R/W] B,H,W 0000000- 000000-0		
0002BCH	PTMR10 [R] H,W 11111111 11111111		PCSR10 [W] H,W XXXXXXXX XXXXXXXX		PPG10
0002C0H	PDUT10 [W] H,W XXXXXXXX XXXXXXXX		PCN10 [R/W] B,H,W 0000000- 000000-0		
0002C4H	IPCP0 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 0, 1
0002C8H	IPCP1 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002CCH	ICFS01 [R/W] B, H, W ------00	—	LSYNS0 [R/W] B,H,W --000000	ICS01 [R/W] B, H, W 00000000	
0002D0H	IPCP2 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 2, 3
0002D4H	IPCP3 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002D8H	ICFS23 [R/W] B, H, W ------00	—	—	ICS23 [R/W] B, H, W 00000000	
0002DCH	IPCP4 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 4, 5
0002E0H	IPCP5 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0002E4H	ICFS45 [R/W] B, H, W ------00	—	—	ICS45 [R/W] B, H, W 00000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0002E8H	OCCP0 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 0, 1
0002ECH	OCCP1 [R/W] W 00000000 00000000 00000000 00000000				
0002F0H	OCFS01 [R/W] B, H, W ------11	—	OCSH01[R/W] B, H, W ---0--00	OCSL01[R/W] B, H, W 0000--00	
0002F4H	OCCP2 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 2, 3
0002F8H	OCCP3 [R/W] W 00000000 00000000 00000000 00000000				
0002FCH	OCFS23 [R/W] B, H, W ------11	—	OCSH23[R/W] B, H, W ---0--00	OCSL23[R/W] B, H, W 0000--00	
000300H ～ 00030CH	—	—	—	—	予約
000310H	—	—	MPUCR [R/W] H 000000-0 ----0100		MPU [S] (この領域へは CPU のみ アクセス可)
000314H	—	—	—	—	
000318H	—				
00031CH	—	—	—		
000320H	DPVAR [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000324H	—	—	DPVSR [R/W] H -------- 00000--0		
000328H	DEAR [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
00032CH	—	—	DESR [R/W] H -------- 00000--0		
000330H	PABR0 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000334H	—	—	PACR0 [R/W] H 000000-0 00000--0		
000338H	PABR1 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00033CH	—	—	PACR1 [R/W] H 000000-0 00000--0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000340H	PABR2 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU [S] (この領域へは CPU のみ アクセス可)
000344H	—	—	PACR2 [R/W] H 000000-0 00000--0		
000348H	PABR3 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00034CH	—	—	PACR3 [R/W] H 000000-0 00000--0		
000350H	PABR4 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000354H	—	—	PACR4 [R/W] H 000000-0 00000--0		
000358H	PABR5 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00035CH	—	—	PACR5 [R/W] H 000000-0 00000--0		
000360H	PABR6 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000364H	—	—	PACR6 [R/W] H 000000-0 00000--0		
000368H	PABR7 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00036CH	—	—	PACR7 [R/W] H 000000-0 00000--0		
000370H	PABR8 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU [S] (MPU 12ch または 16ch 搭載品種のみ) (この領域へは CPU のみ アクセス可)
000374H	—	—	PACR8 [R/W] H 000000-0 00000--0		
000378H	PABR9[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00037CH	—	—	PACR9 [R/W] H 000000-0 00000--0		
000380H	PABR10 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
000384H	—	—	PACR10 [R/W] H 000000-0 00000--0		
000388H	PABR11 [R/W] ,W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00038CH	—	—	PACR11 [R/W] H 000000-0 00000--0		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000390H	PABR12 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				MPU [S] (MPU 16ch 搭載品種のみ) (この領域へは CPU のみ アクセス可)
000394H	—	—	PACR12 [R/W] H 000000-0 00000--0		
000398H	PABR13 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
00039CH	—	—	PACR13 [R/W] H 000000-0 00000--0		
0003A0H	PABR14 [R/W]W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
0003A4H	—	—	PACR14 [R/W] H 000000-0 00000--0		MPU [S] (MPU 16ch 搭載品種のみ) (この領域へは CPU のみ アクセス可)
0003A8H	PABR15 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000				
0003ACH	—	—	PACR15 [R/W] H 000000-0 00000--0		
0003B0H ～ 0003FCH	—	—	—	—	予約[S]
000400H	ICSEL0[R/W] B, H, W -----000	ICSEL1[R/W] B, H, W -----000	ICSEL2[R/W] B, H, W -------0	ICSEL3[R/W] B, H, W -------0	DMA 転送要求の発生・クリア
000404H	ICSEL4[R/W] B, H, W -------0	ICSEL5[R/W] B, H, W -------0	ICSEL6[R/W] B, H, W -----000	ICSEL7[R/W] B, H, W -----000	
000408H	ICSEL8[R/W] B, H, W ------00	ICSEL9[R/W] B, H, W ------00	ICSEL10 [R/W]B, H, W ------00	ICSEL11[R/W] B, H, W ------00	
00040CH	ICSEL12[R/W] B, H, W ------00	ICSEL13[R/W] B, H, W -------0	ICSEL14 [R/W]B, H, W -------0	ICSEL15[R/W] B, H, W -------0	
000410H	ICSEL16[R/W] B, H, W -------0	ICSEL17[R/W] B, H, W -------0	ICSEL18 [R/W]B, H, W -------0	ICSEL19[R/W] B, H, W -----000	
000414H	ICSEL20[R/W] B, H, W -----000	ICSEL21[R/W] B, H, W ------00	ICSEL22 [R/W]B, H, W ------00	—	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000418H	IRPR0H[R] B, H, W 00------	IRPR0L[R] B, H, W 00------	IRPR1H[R] B, H, W 00------	IRPR1L[R] B, H, W 00------	割込み要求一括読出しレジスタ
00041CH	IRPR2H[R] B, H, W 00------	IRPR2L[R] B, H, W 00------	IRPR3H[R] B, H, W 000000--	IRPR3L[R] B, H, W 000000--	
000420H	IRPR4H[R] B, H, W 0000----	IRPR4L[R] B, H, W 0000----	IRPR5H[R] B, H, W 0000----	IRPR5L[R] B, H, W 000-----	
000424H	IRPR6H[R] B, H, W --000---	IRPR6L[R] B, H, W 00000---	IRPR7H[R] B, H, W -0000---	IRPR7L[R] B, H, W ------00	
000428H	IRPR8H[R] B, H, W 000-----	IRPR8L[R] B, H, W 000-----	IRPR9H[R] B, H, W 00------	IRPR9L[R] B, H, W 00------	
00042CH	IRPR10H[R] B, H, W 00------	IRPR10L[R] B, H, W 00------	IRPR11H[R] B, H, W 00------	IRPR11L[R] B, H, W 00------	
000430H	IRPR12H[R] B, H, W 000000--	IRPR12L[R] B, H, W 000000--	IRPR13H[R] B, H, W 000-----	IRPR13L[R] B, H, W 00000---	
000434H	IRPR14H[R] B, H, W 00000000	IRPR14L[R] B, H, W 00000000	IRPR15H[R] B, H, W 000-----	—	割込み要求一括読出しレジスタ
000438H ～ 00043CH	—	—	—	—	予約
000440H	ICR00 [R/W] B, H, W ---11111	ICR01 [R/W] B, H, W ---11111	ICR02 [R/W] B, H, W ---11111	ICR03 [R/W] B, H, W ---11111	割込み制御[S]
000444H	ICR04 [R/W] B, H, W ---11111	ICR05 [R/W] B, H, W ---11111	ICR06 [R/W] B, H, W ---11111	ICR07 [R/W] B, H, W ---11111	
000448H	ICR08 [R/W] B, H, W ---11111	ICR09 [R/W] B, H, W ---11111	ICR10 [R/W] B, H, W ---11111	ICR11 [R/W] B, H, W ---11111	
00044CH	ICR12 [R/W] B, H, W ---11111	ICR13 [R/W] B, H, W ---11111	ICR14 [R/W] B, H, W ---11111	ICR15 [R/W] B, H, W ---11111	
000450H	ICR16 [R/W] B, H, W ---11111	ICR17 [R/W] B, H, W ---11111	ICR18 [R/W] B, H, W ---11111	ICR19 [R/W] B, H, W ---11111	
000454H	ICR20 [R/W] B, H, W ---11111	ICR21 [R/W] B, H, W ---11111	ICR22 [R/W] B, H, W ---11111	ICR23 [R/W] B, H, W ---11111	
000458H	ICR24 [R/W] B, H, W ---11111	ICR25 [R/W] B, H, W ---11111	ICR26 [R/W] B, H, W ---11111	ICR27 [R/W] B, H, W ---11111	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00045C$_H$	ICR28 [R/W] B, H, W ---11111	ICR29 [R/W] B, H, W ---11111	ICR30 [R/W] B, H, W ---11111	ICR31 [R/W] B, H, W ---11111	割込み制御[S]
000460$_H$	ICR32 [R/W] B, H, W ---11111	ICR33 [R/W] B, H, W ---11111	ICR34 [R/W] B, H, W ---11111	ICR35 [R/W] B, H, W ---11111	
000464$_H$	ICR36 [R/W] B, H, W ---11111	ICR37 [R/W] B, H, W ---11111	ICR38 [R/W] B, H, W ---11111	ICR39 [R/W] B, H, W ---11111	
000468$_H$	ICR40 [R/W] B, H, W ---11111	ICR41 [R/W] B, H, W ---11111	ICR42 [R/W] B, H, W ---11111	ICR43 [R/W] B, H, W ---11111	
00046C$_H$	ICR44 [R/W] B, H, W ---11111	ICR45 [R/W] B, H, W ---11111	ICR46 [R/W] B, H, W ---11111	ICR47 [R/W] B, H, W ---11111	
000470$_H$ ～ 00047C$_H$	—	—	—	—	予約[S]
000480$_H$	RSTRR [R] B,H,W XXXX--XX	RSTCR [R/W] B,H,W 111----0	STBCR [R/W] B,H,W * 000---11	—	リセット制御[S] 消費電力制御[S] * : STBCR への DMA による書込みは禁止です。
000484$_H$	—	—	—	—	予約 [S]
000488$_H$	DIVR0 [R/W] B,H,W 000-----	DIVR1 [R/W] B,H,W 0001----	DIVR2 [R/W] B,H,W 0011----	—	クロック制御[S]
00048C$_H$	—	—	—	—	予約 [S]
000490$_H$	IORR0[R/W] B, H, W -0000000	IORR1[R/W] B, H, W -0000000	IORR2[R/W] B, H, W -0000000	IORR3[R/W] B, H, W -0000000	周辺からの DMA 転送要求[S]
000494$_H$	IORR4[R/W] B, H, W -0000000	IORR5[R/W] B, H, W -0000000	IORR6[R/W] B, H, W -0000000	IORR7[R/W] B, H, W -0000000	
000498$_H$	IORR8[R/W] B, H, W -0000000	IORR9[R/W] B, H, W -0000000	IORR10[R/W] B, H, W -0000000	IORR11[R/W] B, H, W -0000000	
00049C$_H$	IORR12[R/W] B, H, W -0000000	IORR13[R/W] B, H, W -0000000	IORR14[R/W] B, H, W -0000000	IORR15[R/W] B, H, W -0000000	
0004A0$_H$	—	—	—	—	予約
0004A4$_H$	CANPRE [R/W] B,H,W ----0000	—	—	—	CAN プリスケーラ

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0004A8H ～ 0004B4H	—	—	—	—	予約
0004B8H	CUCR0 [R/W] B,H,W -------- ---0--00		CUTD0 [R/W] B,H,W 10000000 00000000		RTC/WDT1 補正 (キャリブレーション)
0004BCH	CUTR0 [R] B,H,W -------- 00000000 00000000 00000000				
0004C0H	—	—	—	—	
0004C4H	CUCR1 [R/W] B,H,W -------- ---0--00		CUTD1[R/W] B,H,W 11000011 01010000		
0004C8H	CUTR1 [R] B,H,W -------- 00000000 00000000 00000000				
0004CCH	CRTR [R/W] B,H,W 01111111	—	—	—	
0004D0H ～ 0004DCH	—	—	—	—	予約
0004E0H	SCR8/(IBCR8) [R/W] B,H,W 0--00000	SMR8 [R/W] B,H,W 000-0000	SSR8 [R/W] B,H,W 0-000011	ESCR8/(IBSR8) [R/W] B,H,W -0000000	Multi-UART8 *1 下位 8 ビットにアクセスする場合のみ、バイトアクセス可
0004E4H	RDR8/(TDR8)[R/W] B,H,W *1 -------0 00000000		BGR8 [R/W] H,W 00000000 00000000		
0004E8H	—	—	—	—	
0004ECH	FCR18 [R/W] B,H,W ---00100	FCR08 [R/W] B,H,W -0000000	FBYTE28 [R/W] B,H,W 00000000	FBYTE18 [R/W] B,H,W 00000000	
0004F0H	SCR9/(IBCR9) [R/W] B,H,W 0--00000	SMR9 [R/W] B,H,W 000-0000	SSR9 [R/W] B,H,W 0-000011	ESCR9/(IBSR9) [R/W] B,H,W -0000000	Multi-UART9 *1 下位 8 ビットにアクセスする場合のみ、バイトアクセス可
0004F4H	RDR9/(TDR9)[R/W] B,H,W *1 -------0 00000000		BGR9 [R/W] H,W 00000000 00000000		
0004F8H	—	—	—	—	
0004FCH	FCR19 [R/W] B,H,W ---00100	FCR09 [R/W] B,H,W -0000000	FBYTE29 [R/W] B,H,W 00000000	FBYTE19 [R/W] B,H,W 00000000	
000500H ～ 00050CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000510H	CSELR [R/W] B,H,W 001---00	CMONR [R] B,H,W 001---00	MTMCR [R/W] B,H,W 00001111	STMCR [R/W] B,H,W 0000-111	クロック制御[S]
000514H	PLLCR [R/W] B,H,W -------- 11110000		CSTBR [R/W] B,H,W -0000000	PTMCR [R/W] B,H,W 00------	
000518H	—	—	CPUAR [R/W] B,H,W 0----XXX	—	リセット[S]
00051CH	—	—	—	—	予約 [S]
000520H	CCPSSELR [R/W] B,H,W -------0	—	—	CCPSDIVR [R/W] B,H,W -000-000	クロック制御 2
000524H	—	CCPLLFBR [R/W] B,H,W -0000000	CCSSFBR0 [R/W] B,H,W --000000	CCSSFBR1 [R/W] B,H,W ---00000	
000528H	—	CCSSCCR0 [R/W] B,H,W ----0000	CCSSCCR1[R/W] H,W 000----- --------		
00052CH	—	CCCGRCR0 [R/W] B,H,W 00----00	CCCGRCR1 [R/W] B,H,W 00000000	CCCGRCR2 [R/W] B,H,W 00000000	
000530H	CCRTSELR [R/W] B,H,W 0------0	—	CCPMUCR0 [R/W] B,H,W 0-----00	CCPMUCR1 [R/W] B,H,W 0--00000	
000534H	—	—	—	—	
000538H	—	—	—	—	クロック制御 2
00053CH	—	—	—	—	
000540H ～ 00054CH	—	—	—	—	予約
000550H	EIRR0[R/W] B,H,W XXXXXXXX	ENIR0[R/W] B,H,W 00000000	ELVR0[R/W] B,H,W 00000000 00000000		外部割込み (INT0～INT7)
000554H	EIRR1[R/W] B,H,W XXXXXXXX	ENIR1[R/W] B,H,W 00000000	ELVR1[R/W] B,H,W 00000000 00000000		外部割込み (INT8～INT15)
000558H	—	—	—	—	予約
00055CH	—	—	WTDR[R/W] H 00000000 00000000		リアルタイム クロック
000560H	—	WTCRH [R/W] B ------00	WTCRM [R/W] B,H 00000000	WTCRL [R/W] B,H ----00-0	
000564H	—	WTBRH [R/W] B --XXXXXX	WTBRM [R/W] B XXXXXXXX	WTBRL [R/W] B XXXXXXXX	リアルタイム クロック

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000568H	WTHR [R/W] B,H ---00000	WTMR [R/W] B,H --000000	WTSR [R/W] B --000000	—	
00056CH	—	CSVCR[R/W] B -001110- -001010-*3	—	—	クロックスーパバイザ
000570H ～ 00057CH	—	—	—	—	予約
000580H	REGSEL [R/W] B,H,W 0110011-	—	—	—	レギュレータ制御
000584H	LVD5R [R/W] B,H,W -------1	LVD5F [R/W] B,H,W 0-100--1	LVD [R/W] B,H,W 01000--0	—	低電圧検出
000588H ～ 00058CH	—	—	—	—	予約
000590H	PMUSTR [R/W] B,H,W 0-----1X	PMUCTLR [R/W] B,H,W 0-00----	PWRTMCTL [R/W] B,H,W -----011	—	PMU
000594H	PMUINTF0 [R/W] B,H,W 00000000	PMUINTF1 [R/W] B,H,W 00000000	PMUINTF2 [R/W] B,H,W 0000----	—	
000598H	—	—	—	—	
00059CH ～ 0005A4H	—	—	—	—	予約
0005A8H	LCDCMR [R/W] B,H,W 0-------	LCRS [R/W] B,H,W 00000000	LCR0 [R/W] B,H,W 00010000	LCR1 [R/W] B,H,W --------	LCD コントローラ
0005ACH	VRAM0[R/W] B,H,W 00000000	VRAM1[R/W] B,H,W 00000000	VRAM2[R/W] B,H,W 00000000	VRAM3[R/W] B,H,W 00000000	
0005B0H	VRAM4[R/W] B,H,W 00000000	VRAM5[R/W] B,H,W 00000000	VRAM6[R/W] B,H,W 00000000	VRAM7[R/W] B,H,W 00000000	
0005B4H	VRAM8[R/W] B,H,W 00000000	VRAM9[R/W] B,H,W 00000000	VRAM10[R/W] B,H,W 00000000	VRAM11[R/W] B,H,W 00000000	
0005B8H	VRAM12[R/W] B,H,W 00000000	VRAM13[R/W] B,H,W 00000000	VRAM14[R/W] B,H,W 00000000	VRAM15[R/W] B,H,W 00000000	LCD コントローラ

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0005BC$_H$	LDR0[R/W] B,H,W -------0	LDR1[R/W] B,H,W 00000000	—	—	
0005C0$_H$ ～ 0005FC$_H$	—	—	—	—	予約
000600$_H$	ASR0 [R/W] W 00000000 00000000 -------- 1111-001				外部バスインタフェース[S]
000604$_H$	ASR1 [R/W] W XXXXXXXX XXXXXXXX -------- XXXX-XX0				
000608$_H$	ASR2 [R/W] W XXXXXXXX XXXXXXXX -------- XXXX-XX0				
00060C$_H$	ASR3 [R/W] W XXXXXXXX XXXXXXXX -------- XXXX-XX0				
000610$_H$ ～ 00063C$_H$	—	—	—	—	予約[S]
000640$_H$	ACR0 [R/W] W -------- -------- -------- 01--00--				外部バスインタフェース[S]
000644$_H$	ACR1 [R/W] W -------- -------- -------- XX--XX--				
000648$_H$	ACR2 [R/W] W -------- -------- -------- XX--XX--				
00064C$_H$	ACR3 [R/W] W -------- -------- -------- XX--XX--				
000650$_H$ ～ 00067C$_H$	—	—	—	—	予約[S]
000680$_H$	AWR0 [R/W] W ----1111 00000000 11110000 00000-0-				外部バスインタフェース[S]
000684$_H$	AWR1 [R/W] W ----XXXX XXXXXXXX XXXXXXXX XXXXX-X-				
000688$_H$	AWR2 [R/W] W ----XXXX XXXXXXXX XXXXXXXX XXXXX-X-				
00068C$_H$	AWR3 [R/W] W ----XXXX XXXXXXXX XXXXXXXX XXXXX-X-				
000690$_H$ ～ 00070C$_H$	—	—	—	—	予約 (～0006FF$_H$[S])

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000710H	BPCCRA[R/W] B 00000000	BPCCRB[R/W] B 00000000	BPCCRC[R/W] B 00000000	—	バス パフォーマンス カウンタ
000714H	BPCTRA [R/W] W 00000000 00000000 00000000 00000000				
000718H	BPCTRB [R/W] W 00000000 00000000 00000000 00000000				
00071CH	BPCTRC [R/W] W 00000000 00000000 00000000 00000000				
000720H ～ 0007F8H	—	—	—	—	予約
0007FCH	BMODR[R] B, H, W XXXXXXXX	—	—	—	動作モード
000800H ～ 00083CH	—	—	—	—	予約[S]
000840H	FCTLR[R/W] H -0--1000 0--0----		—	FSTR[R/W] B -----001	フラッシュメモリ レジスタ [S]
000844H	—	—	—	—	予約 [S]
000848H	—	—	—	—	予約 [S]
00084CH	—	—	—	—	
000850H	—	—	—	—	
000854H	—	—	—	—	
000858H	—	—	WREN[R/W] H 00000000 00000000		ワイルドレジスタ [S]
00085CH	—	—	—	—	予約 [S]
000860H	—	—	—	—	
000864H	—	—	—	—	
000868H	—	—	—	—	
00086CH	—	—	—	—	
000870H	—	—	—	—	
000874H	—	—	—	—	
000878H	—	—	—	—	
00087CH	—	—	—	—	予約 [S]
000880H	WRAR00 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				ワイルド レジスタ [S]
000884H	WRDR00 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000888H	WRAR01 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00088C$_H$	WRDR01 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				ワイルドレジスタ [S]
000890$_H$	WRAR02 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
000894$_H$	WRDR02 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000898$_H$	WRAR03 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
00089C$_H$	WRDR03 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008A0$_H$	WRAR04 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008A4$_H$	WRDR04 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008A8$_H$	WRAR05 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008AC$_H$	WRDR05 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008B0$_H$	WRAR06 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008B4$_H$	WRDR06 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008B8$_H$	WRAR07 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008BC$_H$	WRDR07 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008C0$_H$	WRAR08 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008C4$_H$	WRDR08 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008C8$_H$	WRAR09 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008CC$_H$	WRDR09 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008D0$_H$	WRAR10 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008D4$_H$	WRDR10 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008D8$_H$	WRAR11 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008DC$_H$	WRDR11 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008E0$_H$	WRAR12 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008E4$_H$	WRDR12 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008E8$_H$	WRAR13 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0008EC$_H$	WRDR13 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				ワイルド レジスタ [S]
0008F0$_H$	WRAR14 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008F4$_H$	WRDR14 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
0008F8$_H$	WRAR15 [R/W] W -------- --XXXXXX XXXXXXXX XXXXXX--				
0008FC$_H$	WRDR15 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000900$_H$ ～ 000BF8$_H$	—	—	—	—	予約
000BFC$_H$	—	—	UER [W] B,H,W -------- -------X		OCDU
000C00$_H$	DCCR0[R/W] W 0----000 --00--00 00000000 0-000000				DMA コントローラ[S]
000C04$_H$	DCSR0[R/W] H 0------- -----000		DTCR0[R/W] H 00000000 00000000		
000C08$_H$	DSAR0[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C0C$_H$	DDAR0 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C10$_H$	DCCR1 [R/W] W 0----000 --00--00 00000000 0-000000				
000C14$_H$	DCSR1 [R/W] H 0------- -----000		DTCR1 [R/W] H 00000000 00000000		
000C18$_H$	DSAR1 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C1C$_H$	DDAR1 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C20$_H$	DCCR2 [R/W] W 0----000 --00--00 00000000 0-000000				
000C24$_H$	DCSR2 [R/W] H 0------- -----000		DTCR2 [R/W] H 00000000 00000000		
000C28$_H$	DSAR2 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C2C$_H$	DDAR2 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C30$_H$	DCCR3[R/W] W 0----000 --00--00 00000000 0-000000				
000C34$_H$	DCSR3 [R/W] H 0------- -----000		DTCR3 [R/W] H 00000000 00000000		
000C38$_H$	DSAR3 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000C3C$_H$	DDAR3 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C40$_H$	DCCR4 [R/W] W 0----000 --00--00 00000000 0-000000				DMA コントローラ [S]
000C44$_H$	DCSR4 [R/W] H 0------- -----000		DTCR4 [R/W] H 00000000 00000000		
000C48$_H$	DSAR4[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C4C$_H$	DDAR4[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C50$_H$	DCCR5 [R/W] W 0----000 --00--00 00000000 0-000000				
000C54$_H$	DCSR5 [R/W] H 0------- -----000		DTCR5 [R/W] H 00000000 00000000		
000C58$_H$	DSAR5 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C5C$_H$	DDAR5 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C60$_H$	DCCR6 [R/W] W 0----000 --00--00 00000000 0-000000				
000C64$_H$	DCSR6 [R/W] H 0------- -----000		DTCR6 [R/W] H 00000000 00000000		
000C68$_H$	DSAR6 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C6C$_H$	DDAR6 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C70$_H$	DCCR7 [R/W] W 0----000 --00--00 00000000 0-000000				
000C74$_H$	DCSR7 [R/W] H 0------- -----000		DTCR7 [R/W] H 00000000 00000000		
000C78$_H$	DSAR7 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C7C$_H$	DDAR7 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C80$_H$	DCCR8 [R/W] W 0----000 --00--00 00000000 0-000000				
000C84$_H$	DCSR8 [R/W] H 0------- -----000		DTCR8 [R/W] H 00000000 00000000		
000C88$_H$	DSAR8 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C8C$_H$	DDAR8 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000C90H	DCCR9 [R/W] W 0----000 --00--00 00000000 0-000000				DMA コントローラ [S]
000C94H	DCSR9 [R/W] H 0------- -----000		DTCR9 [R/W] H 00000000 00000000		
000C98H	DSAR9 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000C9CH	DDAR9 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CA0H	DCCR10 [R/W] W 0----000 --00--00 00000000 0-000000				
000CA4H	DCSR10[R/W] H 0------- -----000		DTCR10[R/W] H 00000000 00000000		
000CA8H	DSAR10 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CACH	DDAR10 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CB0H	DCCR11[R/W] W 0----000 --00--00 00000000 0-000000				
000CB4H	DCSR11 [R/W] H 0------- -----000		DTCR11 [R/W] H 00000000 00000000		
000CB8H	DSAR11 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CBCH	DDAR11 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CC0H	DCCR12 [R/W] W 0----000 --00--00 00000000 0-000000				
000CC4H	DCSR12 [R/W] H 0------- -----000		DTCR12 [R/W] H 00000000 00000000		
000CC8H	DSAR12 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CCCH	DDAR12 [R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CD0H	DCCR13 [R/W] W 0----000 --00--00 00000000 0-000000				
000CD4H	DCSR13[R/W] H 0------- -----000		DTCR13[R/W] H 00000000 00000000		
000CD8H	DSAR13[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CDCH	DDAR13[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CE0H	DCCR14[R/W] W 0----000 --00--00 00000000 0-000000				
000CE4H	DCSR14[R/W] H 0------- -----000		DTCR14[R/W] H 00000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000CE8H	DSAR14[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				DMA コントローラ [S]
000CECH	DDAR14[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CF0H	DCCR15[R/W] W 0----000 --00--00 00000000 0-000000				
000CF4H	DCSR15[R/W] H 0------- -----000		DTCR15[R/W] H 00000000 00000000		
000CF8H	DSAR15[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000CFCH	DDAR15[R/W] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000D00H ～ 000DF0H	—	—	—	—	予約[S]
000DF4H	—	—	DNMIR[R/W] B 0------0	DILVR[R/W] B ---11111	DMA コントローラ[S]
000DF8H	DMACR[R/W] W 0------- -------- 0------- --------				
000DFCH	—	—	—	—	予約[S]
000E00H	DDR00[R/W] B,H,W 00000000	DDR01[R/W] B,H,W 00000000	DDR02[R/W] B,H,W 00000000	DDR03[R/W] B,H,W 00000000	データ方向 レジスタ *4:CY91F578/9 のみ
000E04H	DDR04[R/W] B,H,W 00000000	DDR05[R/W] B,H,W -0000000	DDR06[R/W] B,H,W 00000000	DDR07[R/W] B,H,W 00000000	
000E08H	DDR08[R/W] B,H,W 00000000	DDR09[R/W] B,H,W 00000000	DDR10[R/W] B,H,W 00000000	DDR11[R/W] B,H,W 00000000	
000E0CH	DDR12[R/W] B,H,W 00000000	DDR13[R/W] B,H,W 00-00000	DDR14[R/W] B,H,W 00000000*4	DDR15[R/W] B,H,W 00000000*4	
000E10H	DDR16[R/W] B,H,W 00000000*4	DDR17[R/W] B,H,W 00000000*4	DDR18[R/W] B,H,W 00000000*4	DDR19[R/W] B,H,W 00000000*4	
000E14H ～ 000E1CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000E20H	PFR00[R/W] B,H,W 00000000	PFR01[R/W] B,H,W 00000000	PFR02[R/W] B,H,W 00000000	PFR03[R/W] B,H,W 10000000	ポート機能レジスタ *4:CY91F578/9 のみ
000E24H	PFR04[R/W] B,H,W 11111111	PFR05[R/W] B,H,W 11111111	PFR06[R/W] B,H,W 00000000	PFR07[R/W] B,H,W 00000000	
000E28H	PFR08[R/W] B,H,W 00000000	PFR09[R/W] B,H,W 0-000000	PFR10[R/W] B,H,W 00000000	PFR11[R/W] B,H,W 00000000	
000E2CH	PFR12[R/W] B,H,W 00000000	PFR13[R/W] B,H,W 00-00000	PFR14[R/W] B,H,W 00000000*4	PFR15[R/W] B,H,W 00000000*4	
000E30H	PFR16[R/W] B,H,W 00000000*4	PFR17[R/W] B,H,W 00000000*4	PFR18[R/W] B,H,W 00000000*4	PFR19[R/W] B,H,W 00000000*4	
000E34H ～ 000E3CH	—	—	—	—	予約
000E40H	PDDR00[R] B,H,W XXXXXXXX	PDDR01[R] B,H,W XXXXXXXX	PDDR02[R] B,H,W XXXXXXXX	PDDR03[R] B,H,W XXXXXXXX	入力データ ダイレクトリードレジスタ *4:CY91F578/9 のみ
000E44H	PDDR04[R] B,H,W XXXXXXXX	PDDR05[R] B,H,W XXXXXXXX	PDDR06[R] B,H,W XXXXXXXX	PDDR07[R] B,H,W XXXXXXXX	
000E48H	PDDR08[R] B,H,W XXXXXXXX	PDDR09[R] B,H,W XXXXXXXX	PDDR10[R] B,H,W XXXXXXXX	PDDR11[R] B,H,W XXXXXXXX	
000E4CH	PDDR12[R] B,H,W XXXXXXXX	PDDR13[R] B,H,W XX-XXXXX	PDDR14[R] B,H,W XXXXXXXX*4	PDDR15[R] B,H,W XXXXXXXX*4	
000E50H	PDDR16[R] B,H,W XXXXXXXX*4	PDDR17[R] B,H,W XXXXXXXX*4	PDDR18[R] B,H,W XXXXXXXX*4	PDDR19[R] B,H,W XXXXXXXX*4	
000E54H ～ 000E5CH	—	—	—	—	予約
000E60H	EPFR00[R/W] B,H,W 00000000	EPFR01[R/W] B,H,W 00000000	EPFR02[R/W] B,H,W ---00000	EPFR03[R/W] B,H,W ---00000	拡張ポート機能 レジスタ
000E64H	EPFR04[R/W] B,H,W ---00000	EPFR05[R/W] B,H,W ---00000	EPFR06[R/W] B,H,W ---00000	EPFR07[R/W] B,H,W ---00000	
000E68H	EPFR08[R/W] B,H,W ---00000	EPFR09[R/W] B,H,W ---00000	EPFR10[R/W] B,H,W -0000000	EPFR11[R/W] B,H,W --000000	
000E6CH	EPFR12[R/W] B,H,W --000000	EPFR13[R/W] B,H,W --000000	EPFR14[R/W] B,H,W --000000	EPFR15[R/W] B,H,W -0000000	
000E70H	EPFR16[R/W] B,H,W 00000000	EPFR17[R/W] B,H,W 00000000	EPFR18[R/W] B,H,W 10000000	EPFR19[R/W] B,H,W 11111111	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000E74H	EPFR20[R/W] B,H,W 11111111	EPFR21[R/W] B,H,W 00000000	EPFR22[R/W] B,H,W 00000000	EPFR23[R/W] B,H,W 00000000	拡張ポート機能 レジスタ
000E78H	EPFR24[R/W] B,H,W -----000	EPFR25[R/W] B,H,W -----000	EPFR26[R/W] B,H,W ----0000	EPFR27[R/W] B,H,W ---00000	
000E7CH	EPFR28[R/W] B,H,W ----0000	EPFR29[R/W] B,H,W 00000000	EPFR30[R/W] B,H,W 00000000	EPFR31[R/W] B,H,W 00000000	
000E80H	EPFR32[R/W] B,H,W 00000000	EPFR33[R/W] B,H,W ---00000	EPFR34[R/W] B,H,W ---00000	EPFR35[R/W] B,H,W ---00000	
000E84H	EPFR36[R/W] B,H,W ---00000	EPFR37[R/W] B,H,W 00000000	EPFR38[R/W] B,H,W ---00000	EPFR39[R/W] B,H,W 00000000	
000E88H	EPFR40[R/W] B,H,W --000000	EPFR41[R/W] B,H,W -----000	EPFR42[R/W] B,H,W ------00	EPFR43[R/W] B,H,W 00000000	
000E8CH	EPFR44[R/W] B,H,W 00000000	EPFR45[R/W] B,H,W 00000000	EPFR46[R/W] B,H,W --000000	EPFR47[R/W] B,H,W -------0	
000E90H	—	—	—	—	
000E94H	EPFR52[R/W] B,H,W -------0	EPFR53[R/W] B,H,W ---00000	EPFR54[R/W] B,H,W ----0000	—	
000E98H ～ 000E9CH	—	—	—	—	予約
000EA0H	PPCR00[R/W] B,H,W 11111111	PPCR01[R/W] B,H,W 11111111	PPCR02[R/W] B,H,W 11111111	PPCR03[R/W] B,H,W 11111111	ポートプルアップ/ プルダウン 制御レジスタ *4:CY91F578/9 のみ
000EA4H	PPCR04[R/W] B,H,W 11111111	PPCR05[R/W] B,H,W 11111111	PPCR06[R/W] B,H,W 11111111	PPCR07[R/W] B,H,W 11111111	
000EA8H	PPCR08[R/W] B,H,W 11111111	PPCR09[R/W] B,H,W 11111111	PPCR10[R/W] B,H,W 11111111	PPCR11[R/W] B,H,W 11111111	
000EACH	PPCR12[R/W] B,H,W 11111111	PPCR13[R/W] B,H,W 11-11111	PPCR14[R/W] B,H,W 11111111*4	PPCR15[R/W] B,H,W 11-11111*4	
000EB0H	PPCR16[R/W] B,H,W 11111111*4	PPCR17[R/W] B,H,W 11111111*4	PPCR18[R/W] B,H,W 11111111*4	PPCR19[R/W] B,H,W 11-11111*4	
000EB4H ～ 000EBCH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000EC0H	PPER00[R/W] B,H,W 00000000	PPER01[R/W] B,H,W 00000000	PPER02[R/W] B,H,W 00000000	PPER03[R/W] B,H,W 00000000	ポートプルアップ/プルダウン許可レジスタ *4:CY91F578/9 のみ
000EC4H	PPER04[R/W] B,H,W 00000000	PPER05[R/W] B,H,W 00000000	PPER06[R/W] B,H,W 00000000	PPER07[R/W] B,H,W 00000000	
000EC8H	PPER08[R/W] B,H,W 00000000	PPER09[R/W] B,H,W 00000000	PPER10[R/W] B,H,W 00000000	PPER11[R/W] B,H,W 00000000	
000ECCH	PPER12[R/W] B,H,W 00000000	PPER13[R/W] B,H,W 00-00000	PPER14[R/W] B,H,W 00000000*4	PPER15[R/W] B,H,W 00000000*4	
000ED0H	PPER16[R/W] B,H,W 00000000*4	PPER17[R/W] B,H,W 00000000*4	PPER18[R/W] B,H,W 00000000*4	PPER19[R/W] B,H,W 00000000*4	
000ED4H ～ 000EDCH	—	—	—	—	予約
000EE0H	PILR00[R/W] B,H,W 11111111	PILR01[R/W] B,H,W 11111111	PILR02[R/W] B,H,W 11111111	PILR03[R/W] B,H,W 11111111	ポート入力レベル選択レジスタ *4:CY91F578/9 のみ
000EE4H	PILR04[R/W] B,H,W 11111111	PILR05[R/W] B,H,W 11111111	PILR06[R/W] B,H,W 11111111	PILR07[R/W] B,H,W 11111111	
000EE8H	PILR08[R/W] B,H,W 11111111	PILR09[R/W] B,H,W 11111111	PILR10[R/W] B,H,W 11111111	PILR11[R/W] B,H,W 11111111	
000EECH	PILR12[R/W] B,H,W 11111111	PILR13[R/W] B,H,W 11-11111	PILR14[R/W] B,H,W 11111111*4	PILR15[R/W] B,H,W 11111111*4	
000EF0H	PILR16[R/W] B,H,W 11111111*4	PILR17[R/W] B,H,W 11111111*4	PILR18[R/W] B,H,W 11111111*4	PILR19[R/W] B,H,W 11111111*4	
000EF4H ～ 000EFCH	—	—	—	—	予約
000F00H	EPILR00[R/W] B,H,W 00000000	EPILR01[R/W] B,H,W 00000000	EPILR02[R/W] B,H,W 00000000	EPILR03[R/W] B,H,W 00000000	拡張ポート入力レベル選択レジスタ *4:CY91F578/9 のみ
000F04H	EPILR04[R/W] B,H,W 00000000	EPILR05[R/W] B,H,W 00000000	EPILR06[R/W] B,H,W 00000000	EPILR07[R/W] B,H,W 00000000	
000F08H	EPILR08[R/W] B,H,W 00000000	EPILR09[R/W] B,H,W 00000000	EPILR10[R/W] B,H,W 00000000	EPILR11[R/W] B,H,W 00000000	
000F0CH	EPILR12[R/W] B,H,W 00000000	EPILR13[R/W] B,H,W 00-00000	EPILR14[R/W] B,H,W 00000000*4	EPILR15[R/W] B,H,W 00000000*4	
000F10H	EPILR16[R/W] B,H,W 00000000*4	EPILR17[R/W] B,H,W 00000000*4	EPILR18[R/W] B,H,W 00000000*4	EPILR19[R/W] B,H,W 00000000*4	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000F14H ～ 000F1CH	—	—	—	—	予約
000F20H	PODR00[R/W] B,H,W 00000000	PODR01[R/W] B,H,W 00000000	PODR02[R/W] B,H,W 00000000	PODR03[R/W] B,H,W 00000000	ポート出力駆動レジスタ *4:CY91F578/9 のみ
000F24H	PODR04[R/W] B,H,W 00000000	PODR05[R/W] B,H,W 00000000	PODR06[R/W] B,H,W 00000000	PODR07[R/W] B,H,W 00000000	
000F28H	PODR08[R/W] B,H,W 00000000	PODR09[R/W] B,H,W 00000000	PODR10[R/W] B,H,W 00000000	PODR11[R/W] B,H,W 00000000	
000F2CH	PODR12[R/W] B,H,W 00000000	PODR13[R/W] B,H,W 00-00000	PODR14[R/W] B,H,W 00000000*4	PODR15[R/W] B,H,W 00000000*4	
000F30H	PODR16[R/W] B,H,W 00000000*4	PODR17[R/W] B,H,W 00000000*4	PODR18[R/W] B,H,W 00000000*4	PODR19[R/W] B,H,W 00000000*4	
000F34H	—	EPODR01 [R/W] B,H,W 00000000	EPODR02 [R/W] B,H,W 00000000	EPODR03 [R/W] B,H,W -0000000	拡張ポート出力駆動レジスタ
000F38H	EPODR06 [R/W] B,H,W 00000000	EPODR07 [R/W] B,H,W 00000000	EPODR08 [R/W] B,H,W 00000000	—	
000F3CH	—	—	—	—	予約
000F40H	PORTEN [R/W] B,H,W -------0	—	—	—	ポート入力許可レジスタ
000F44H ～ 000F6CH	—	—	—	—	予約
000F70H	RCRH0[W] H,W XXXXXXXX	RCRL0[W] B,H,W XXXXXXXX	UDCRH0[R] H,W 00000000	UDCRL0[R] B,H,W 00000000	アップダウンカウンタ 0
000F74H	CCR0[R/W] B,H 00000000 -0001000		—	CSR0[R/W] B 00000000	
000F78H ～ 000F7CH	—	—	—	—	予約
000F80H	RCRH1[W] H,W XXXXXXXX	RCRL1[W] B,H,W XXXXXXXX	UDCRH1 [R] H,W 00000000	UDCRL1[R] B,H,W 00000000	アップダウンカウンタ 1
000F84H	CCR1[R/W] B,H 00000000 -0001000		—	CSR1[R/W] B 00000000	
000F88H ～ 000F8CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000F90H	OCCP4 [R/W] W 00000000 00000000 00000000 00000000				アウトプットコンペア 4,5
000F94H	OCCP5 [R/W] W 00000000 00000000 00000000 00000000				
000F98H	OCFS45 [R/W] B, H, W ------11	—	OCSH45 [R/W] B, H, W ---0--00	OCSL45[R/W] B, H, W 0000--00	
000F9CH	—	—	—	—	予約
000FA0H	CPCLR2 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 2
000FA4H	TCDT2 [R/W] W 00000000 00000000 00000000 00000000				
000FA8H	TCCSH2 [R/W] B,H,W 0-----00	TCCSL2 [R/W] B,H,W -1-00000	—		
000FACH	CPCLR3 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 3
000FB0H	TCDT3 [R/W] W 00000000 00000000 00000000 00000000				
000FB4H	TCCSH3 [R/W] B,H,W 0-----00	TCCSL3 [R/W] B,H,W -1-00000	—		
000FB8H	CPCLR4 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 4
000FBCH	TCDT4 [R/W] W 00000000 00000000 00000000 00000000				
000FC0H	TCCSH4 [R/W] B,H,W 0-----00	TCCSL4 [R/W] B,H,W -1-00000	—		
000FC4H	CPCLR5 [R/W] W 11111111 11111111 11111111 11111111				フリーランタイマ 5
000FC8H	TCDT5 [R/W] W 00000000 00000000 00000000 00000000				
000FCCH	TCCSH5 [R/W]B,H,W 0-----00	TCCSL5 [R/W]B,H,W -1-00000	—		
000FD0H	IPCP6 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプットキャプチャ 6,7
000FD4H	IPCP7 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000FD8H	ICFS67 [R/W] B, H, W ------00	—	LSYNS1 [R/W] B,H,W ----0000	ICS67 [R/W] B, H, W 00000000	

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
000FDC$_H$	IPCP8 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 8,9
000FE0$_H$	IPCP9 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000FE4$_H$	ICFS89 [R/W] B, H, W ------00	—	—	ICS89 [R/W] B, H, W 00000000	
000FE8$_H$	IPCP10 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				インプット キャプチャ 10,11
000FEC$_H$	IPCP11 [R] W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
000FF0$_H$	ICFS1011 [R/W] B, H, W ------00	—	—	ICS1011 [R/W] B, H, W 00000000	
000FF4$_H$ ～ 000FFC$_H$	—	—	—	—	予約
001000$_H$	SACR [R/W] B,H,W -------0	PICD [R/W] B,H,W ----0011	—	—	クロック制御
001004$_H$ ～ 00103C$_H$	—	—	—	—	予約
001040$_H$	—	SGDER0 [R/W] B,H,W 00000000	SGCR0[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 0
001044$_H$	SGAR0[R/W] B,H,W 00000000 00000000		SGFR0[R/W] B,H,W 00000000	SGNR0[R/W] B,H,W 00000000	
001048$_H$	SGTCR0[R/W] B,H,W 00000000	SGIDR0[R/W] B,H,W 00000000	SGPCR0[R/W] B,H,W 00000000 11111111		
00104C$_H$	SGDMAR0[W] B,H,W 00000000 00000000 00000000 00000000				
001050$_H$ ～ 00105C$_H$	—	—	—	—	予約
001060$_H$	—	SGDER1[R/W] B,H,W 00000000	SGCR1[R/W] B,H,W -0000-0- 000--000		サウンド ジェネレータ 1
001064$_H$	SGAR1[R/W] B,H,W 00000000 00000000		SGFR1[R/W] B,H,W 00000000	SGNR1[R/W] B,H,W 00000000	
001068$_H$	SGTCR1[R/W] B,H,W 00000000	SGIDR1[R/W] B,H,W 00000000	SGPCR1[R/W] B,H,W 00000000 11111111		
00106C$_H$	SGDMAR1[W] B,H,W 00000000 00000000 00000000 00000000				
001070$_H$ ～ 00107C$_H$	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
001080H	—	SGDER2[R/W] B,H,W 00000000	SGCR2[R/W] B,H,W -0000-0- 000--000		サウンドジェネレータ 2
001084H	SGAR2[R/W] B,H,W 00000000 00000000		SGFR2[R/W] B,H,W 00000000	SGNR2[R/W] B,H,W 00000000	
001088H	SGTCR2[R/W] B,H,W 00000000	SGIDR2[R/W] B,H,W 00000000	SGPCR2[R/W] B,H,W 00000000 11111111		
00108CH	SGDMAR2[W] B,H,W 00000000 00000000 00000000 00000000				
001090H ～ 00109CH	—	—	—	—	予約
0010A0H	—	SGDER3[R/W] B,H,W 00000000	SGCR3[R/W] B,H,W -0000-0- 000--000		サウンドジェネレータ 3
0010A4H	SGAR3[R/W] B,H,W 00000000 00000000		SGFR3[R/W] B,H,W 00000000	SGNR3[R/W] B,H,W 00000000	
0010A8H	SGTCR3[R/W] B,H,W 00000000	SGIDR3[R/W] B,H,W 00000000	SGPCR3[R/W] B,H,W 00000000 11111111		
0010ACH	SGDMAR3[W] B,H,W 00000000 00000000 00000000 00000000				
0010B0H ～ 0010BCH	—	—	—	—	予約
0010C0H	—	SGDER4[R/W] B,H,W 00000000	SGCR4[R/W] B,H,W -0000-0- 000--000		サウンドジェネレータ 4
0010C4H	SGAR4[R/W] B,H,W 00000000 00000000		SGFR4[R/W] B,H,W 00000000	SGNR4[R/W] B,H,W 00000000	
0010C8H	SGTCR4[R/W] B,H,W 00000000	SGIDR4[R/W] B,H,W 00000000	SGPCR4[R/W] B,H,W 00000000 11111111		
0010CCH	SGDMAR4[W] B,H,W 00000000 00000000 00000000 00000000				
0010D0H ～ 00112CH	—	—	—	—	予約

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
001130H	—	—	—	CRCCR[R/W] B,H,W -0000000	CRC 演算
001134H	CRCINIT[R/W] B,H,W 1111111 1111111 1111111 1111111				
001138H	CRCIN[R/W] B,H,W 00000000 00000000 00000000 00000000				
00113CH	CRCR[R] B,H,W 1111111 1111111 1111111 1111111				
001140H ～ 001FFCH	—	—	—	—	予約
002000H	CTRLR0 [R/W] B,H,W --------000-0001		STATR0[R/W] B,H,W -------- 00000000		CAN0 (64msb)
002004H	ERRCNT0 [R] B,H,W 00000000 00000000		BTR0[R/W] B,H,W -0100011 00000001		
002008H	INTR0 [R] B,H,W 00000000 00000000		TESTR0[R/W] B,H,W -------- X00000--		
00200CH	BRPER0 [R/W] B,H,W -------- ----0000		—		
002010H	IF1CREQ0 [R/W] B,H,W 0------- 00000001		IF1CMSK0 [R/W] B,H,W -------- 00000000		
002014H	IF1MSK20 [R/W] B,H,W 11-11111 11111111		IF1MSK10 [R/W] B,H,W 11111111 11111111		
002018H	IF1ARB20 [R/W] B,H,W 00000000 00000000		IF1ARB10 [R/W] B,H,W 00000000 00000000		
00201CH	IF1MCTR0 [R/W] B,H,W 00000000 0---0000		—		
002020H	IF1DTA10 [R/W] B,H,W 00000000 00000000		IF1DTA20[R/W] B,H,W 00000000 00000000		
002024H	IF1DTB10 [R/W] B,H,W 00000000 00000000		IF1DTB20 [R/W] B,H,W 00000000 00000000		
002028H, 00202CH	予約				
002030H, 002034H	予約 (IF1 データミラー)				
002038H, 00203CH	予約				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002040H	IF2CREQ0 [R/W] B,H,W 0------- 00000001		IF2CMSK0 [R/W] B,H,W -------- 00000000		CAN0 (64msb)
002044H	IF2MSK20 [R/W] B,H,W 11-11111 11111111		IF2MSK10 [R/W] B,H,W 11111111 11111111		
002048H	IF2ARB20 [R/W] B,H,W 00000000 00000000		IF2ARB10 [R/W] B,H,W 00000000 00000000		
00204CH	IF2MCTR0 [R/W] B,H,W 00000000 0---0000		—		
002050H	IF2DTA10 [R/W] B,H,W 00000000 00000000		IF2DTA20 [R/W] B,H,W 00000000 00000000		
002054H	IF2DTB10 [R/W] B,H,W 00000000 00000000		IF2DTB20 [R/W] B,H,W 00000000 00000000		
002058H, 00205CH	予約				
002060H, 002064H	予約 (IF2 データミラー)				
002068H ～ 00207CH	予約				
002080H	TREQR20 [R] B,H,W 00000000 00000000		TREQR10 [R] B,H,W 00000000 00000000		
002084H	TREQR40 [R] B,H,W 00000000 00000000		TREQR30 [R] B,H,W 00000000 00000000		
002088H	—		—		
00208CH	—		—		
002090H	NEWDT20 [R] B,H,W 00000000 00000000		NEWDT10 [R] B,H,W 00000000 00000000		
002094H	NEWDT40 [R] B,H,W 00000000 00000000		NEWDT30 [R]B,H,W 00000000 00000000		
002098H	—		—		
00209CH	—		—		
0020A0H	INTPND20 [R] B,H,W 00000000 00000000		INTPND10 [R] B,H,W 00000000 00000000		
0020A4H	INTPND40 [R] B,H,W 00000000 00000000		INTPND30 [R] B,H,W 00000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0020A8H	—		—		CAN0 (64msb)
0020ACH	—		—		
0020B0H	MSGVAL20 [R] B,H,W 00000000 00000000		MSGVAL10 [R] B,H,W 00000000 00000000		
0020B4H	MSGVAL40 [R] B,H,W 00000000 00000000		MSGVAL30 [R] B,H,W 00000000 00000000		
0020B8H	—		—		
0020BCH	—		—		
0020C0H ～ 0020FCH	予約				
002100H	CTRLR1 [R/W] B,H,W --------000-0001		STATR1[R/W] B,H,W -------- 00000000		CAN1 (32msb)
002104H	ERRCNT1 [R] B,H,W 00000000 00000000		BTR1[R/W] B,H,W -0100011 00000001		
002108H	INTR1 [R] B,H,W 00000000 00000000		TESTR1[R/W] B,H,W -------- X00000--		
00210CH	BRPER1 [R/W] B,H,W -------- ----0000		—		
002110H	IF1CREQ1 [R/W] B,H,W 0------- 00000001		IF1CMSK1 [R/W] B,H,W -------- 00000000		
002114H	IF1MSK21 [R/W] B,H,W 11-11111 11111111		IF1MSK11 [R/W] B,H,W 11111111 11111111		
002118H	IF1ARB21 [R/W] B,H,W 00000000 00000000		IF1ARB11 [R/W] B,H,W 00000000 00000000		
00211CH	IF1MCTR1 [R/W] B,H,W 00000000 0---0000		—		
002120H	IF1DTA11 [R/W] B,H,W 00000000 00000000		IF1DTA21 [R/W] B,H,W 00000000 00000000		
002124H	IF1DTB11 [R/W] B,H,W 00000000 00000000		IF1DTB21 [R/W] B,H,W 00000000 00000000		
002128H, 00212CH	予約				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002130H, 002134H	予約 (IF1 データミラー)				CAN1 (32msb)
002138H, 00213CH	予約				
002140H	IF2CREQ1 [R/W] B,H,W 0------- 00000001		IF2CMSK1 [R/W] B,H,W -------- 00000000		
002144H	IF2MSK21 [R/W] B,H,W 11-11111 11111111		IF2MSK11 [R/W] B,H,W 11111111 11111111		
002148H	IF2ARB21 [R/W] B,H,W 00000000 00000000		IF2ARB11 [R/W] B,H,W 00000000 00000000		
00214CH	IF2MCTR1 [R/W] B,H,W 00000000 0---0000		—		
002150H	IF2DTA11 [R/W] B,H,W 00000000 00000000		IF2DTA21 [R/W] B,H,W 00000000 00000000		
002154H	IF2DTB11 [R/W] B,H,W 00000000 00000000		IF2DTB21 [R/W] B,H,W 00000000 00000000		
002158H, 00215CH	予約				
002160H, 002164H	予約 (IF2 データミラー)				
002168H ～ 00217CH	予約				
002180H	TREQR21 [R] B,H,W 00000000 00000000		TREQR11 [R] B,H,W 00000000 00000000		
002184H	—		—		
002188H	—		—		
00218CH	—		—		
002190H	NEWDT21 [R] B,H,W 00000000 00000000		NEWDT11 [R] B,H,W 00000000 00000000		
002194H	—		—		
002198H	—		—		
00219CH	—		—		
0021A0H	INTPND21 [R] B,H,W 00000000 00000000		INTPND11 [R] B,H,W 00000000 00000000		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0021A4H	—		—		CAN1 (32msb)
0021A8H	—		—		
0021ACH	—		—		
0021B0H	MSGVAL21 [R] B,H,W 00000000 00000000		MSGVAL11 [R] B,H,W 00000000 00000000		
0021B4H	—		—		
0021B8H	—		—		
0021BCH	—		—		
0021C0H ～ 0021FCH	予約				
002200H	CTRLR2 [R/W] B,H,W -------- 000-0001		STATR2[R/W] B,H,W -------- 00000000		CAN2 (32msb)
002204H	ERRCNT2[R] B,H,W 00000000 00000000		BTR2[R/W] B,H,W -0100011 00000001		
002208H	INTR2[R] B,H,W 00000000 00000000		TESTR2[R/W] B,H,W -------- X00000--		
00220CH	BRPER2 [R/W] B,H,W -------- ----0000		—		
002210H	IF1CREQ2[R/W] B,H,W 0------- 00000001		IF1CMSK2[R/W] B,H,W -------- 00000000		
002214H	IF1MSK22 [R/W] B,H,W 11-11111 11111111		IF1MSK12[R/W] B,H,W 11111111 11111111		
002218H	IF1ARB22 [R/W] B,H,W 00000000 00000000		IF1ARB12[R/W] B,H,W 00000000 00000000		
00221CH	IF1MCTR2[R/W] B,H,W 00000000 0---0000		—		
002220H	IF1DTA12 [R/W] B,H,W 00000000 00000000		IF1DTA22[R/W] B,H,W 00000000 00000000		
002224H	IF1DTB12 [R/W] B,H,W 00000000 00000000		IF1DTB22[R/W] B,H,W 00000000 00000000		
002228H, 00222CH	予約				
002230H, 002234H	予約 (IF1 データミラー)				

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
002238H, 00223CH	予約				CAN2 (32msb)
002240H	IF2CREQ2[R/W] B,H,W 0------- 00000001		IF2CMSK2[R/W] B,H,W -------- 00000000		
002244H	IF2MSK22 [R/W] B,H,W 11-11111 11111111		IF2MSK12[R/W] B,H,W 11111111 11111111		
002248H	IF2ARB22[R/W] B,H,W 00000000 00000000		IF2ARB12[R/W] B,H,W 00000000 00000000		
00224CH	IF2MCTR2[R/W] B,H,W 00000000 0---0000		—		
002250H	IF2DTA12[R/W] B,H,W 00000000 00000000		IF2DTA22[R/W] B,H,W 00000000 00000000		
002254H	IF2DTB12[R/W] B,H,W 00000000 00000000		IF2DTB22[R/W] B,H,W 00000000 00000000		
002258H, 00225CH	予約				
002260H, 002264H	予約 (IF2 データミラー)				
002268H ～ 00227CH	予約				
002280H	TREQR22[R] B,H,W 00000000 00000000		TREQR12[R] B,H,W 00000000 00000000		
002284H	—		—		
002288H	—		—		
00228CH	—		—		
002290H	NEWDT22[R] B,H,W 00000000 00000000		NEWDT12[R] B,H,W 00000000 00000000		
002294H	—		—		
002298H	—		—		
00229CH	—		—		
0022A0H	INTPND22[R] B,H,W 00000000 00000000		INTPND12[R] B,H,W 00000000 00000000		
0022A4H	—		—		
0022A8H	—		—		
0022ACH	—		—		
0022B0H	MSGVAL22[R] B,H,W 00000000 00000000		MSGVAL12[R] B,H,W 00000000 00000000		
0022B4H	—		—		
0022B8H	—		—		
0022BCH	—		—		

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
0022C0H ～ 0022FCH	—	—	—	—	予約
002300H	DFCTLR[R/W] B,H,W -0------ --------		—	DFSTR[R/W] B,H,W -----001	ワークフラッシュ
002304H	—	—	—	—	
002308H	FLIFCTLR [R/W] B,H,W ---0--00	—	FLIFFER1 [R/W] B,H,W --------	FLIFFER2 [R/W] B,H,W --------	フラッシュ/ ワークフラッシュ
00230CH ～ 0023FCH	—	—	—	—	予約
002400H	SEEARX[R] B,H,W --000000 00000000 -0000000 00000000*4		DEEARX[R] B,H,W --000000 00000000 -0000000 00000000*4		XBS RAM ECC 制御レジスタ *4:CY91F578/9 のみ
002404H	EECSRX[R/W] B,H,W ----0000	—	EFEARX [R/W] B,H,W --000000 00000000 -0000000 00000000*4		
002408H	—	EFECRX [R/W] B,H,W -------0 00000000 00000000			
00240CH ～ 002FFCH	—	—	—	—	予約
003000H	SEEARA[R] B,H,W -----000 00000000 ----0000 00000000*4		DEEARA[R] B,H,W -----000 00000000 ----0000 00000000*4		Backup RAM ECC 制御レジスタ *4:CY91F578/9 のみ
003004H	EECSRA[R/W] B,H,W ----0000	—	EFEARA[R/W] B,H,W -----000 00000000 ----0000 00000000*4		
003008H	—	EFECRA [R/W] B,H,W -------0 00000000 00000000			
00300CH ～ 003FFCH	—	—	—	—	予約
004000H ～ 007FFCH	Backup-RAM*5				Backup RAM 領域
008000H ～ 00FEFCH	—	—	—	—	予約 (00F000H～[S])
00FF00H	DSUCR [R/W] B,H,W -------- -------0		—	—	OCDU [S]

アドレス	アドレスオフセット値 / レジスタ名				ブロック
	+0	+1	+2	+3	
00FF04H ～ 00FF0CH	—	—	—	—	予約 [S]
00FF10H	PCSR [R/W] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				OCDU [S]
00FF14H	PSSR [R/W] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				
00FF18H ～ 00FFF4H	—	—	—	—	予約 [S]
00FFF8H	EDIR1 [R] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				OCDU [S]
00FFFCH	EDIR0 [R] B,H,W XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX				

[S] : システムレジスタです。ユーザモードでこれらのレジスタに読み書きを行った場合は、不正命令例外(データアクセスエラー) を発生させます。

*3 : 初期値は型格によって異なります。詳しくは、『クロックスーパバイザ』の章の CSVCR レジスタを確認ください。

*4 : CY91F578/9 のみ

*5 : シリーズの最大メモリサイズはメモリマップを参照してください。

12. 割込みベクタ

割込み要因と割込みベクタ/割込み制御レジスタの割当てを示します。

割込みベクタ

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN *1
	10 進	16 進				
リセット	0	00	-	$3FC_H$	$000FFFFC_H$	-
システム予約	1	01	-	$3F8_H$	$000FFFF8_H$	-
システム予約	2	02	-	$3F4_H$	$000FFFF4_H$	-
システム予約	3	03	-	$3F0_H$	$000FFFF0_H$	-
システム予約	4	04	-	$3EC_H$	$000FFFEC_H$	-
FPU 例外	5	05	-	$3E8_H$	$000FFFE8_H$	-
命令アクセス保護違反例外	6	06	-	$3E4_H$	$000FFFE4_H$	-
データアクセス保護違反例外	7	07	-	$3E0_H$	$000FFFE0_H$	-
データアクセスエラー割込み	8	08	-	$3DC_H$	$000FFFDC_H$	-
INTE 命令	9	09	-	$3D8_H$	$000FFFD8_H$	-
命令ブレーク	10	0A	-	$3D4_H$	$000FFFD4_H$	-
システム予約	11	0B	-	$3D0_H$	$000FFFD0_H$	-
システム予約	12	0C	-	$3CC_H$	$000FFFCC_H$	-
システム予約	13	0D	-	$3C8_H$	$000FFFC8_H$	-
不正命令例外	14	0E	-	$3C4_H$	$000FFFC4_H$	-
NMI 要求/ XBS RAM ダブルビットエラー発生/ Backup RAM ダブルビットエラー発生	15	0F	15 (F_H) 固定	$3C0_H$	$000FFFC0_H$	-
外部割込み 0-7	16	10	ICR00	$3BC_H$	$000FFFBC_H$	0
外部割込み 8-15	17	11	ICR01	$3B8_H$	$000FFFB8_H$	1
リロードタイマ 0/1/4/5	18	12	ICR02	$3B4_H$	$000FFFB4_H$	2(*2)
リロードタイマ 2/3/6	19	13	ICR03	$3B0_H$	$000FFFB0_H$	3(*2)
マルチファンクションシリアルインタフェース ch.0 (受信完了)/ マルチファンクションシリアルインタフェース ch.0 (ステータス)	20	14	ICR04	$3AC_H$	$000FFFAC_H$	4 (*3)
マルチファンクションシリアルインタフェース ch.0 (送信完了)	21	15	ICR05	$3A8_H$	$000FFFA8_H$	5
マルチファンクションシリアルインタフェース ch.1 (受信完了)/ マルチファンクションシリアルインタフェース ch.1 (ステータス)	22	16	ICR06	$3A4_H$	$000FFFA4_H$	6 (*3)
マルチファンクションシリアルインタフェース ch.1 (送信完了)	23	17	ICR07	$3A0_H$	$000FFFA0_H$	7
LIN-UART2 (受信完了)	24	18	ICR08	$39C_H$	$000FFF9C_H$	8

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN *1
	10 進	16 進				
LIN-UART2 (送信完了)	25	19	ICR09	398_H	$000FFF98_H$	9
LIN-UART3 (受信完了)	26	1A	ICR10	394_H	$000FFF94_H$	10
LIN-UART3 (送信完了)	27	1B	ICR11	390_H	$000FFF90_H$	11
LIN-UART4 (受信完了)	28	1C	ICR12	$38C_H$	$000FFF8C_H$	12
LIN-UART4 (送信完了)	29	1D	ICR13	388_H	$000FFF88_H$	13
LIN-UART5 (受信完了)	30	1E	ICR14	384_H	$000FFF84_H$	14
LIN-UART5 (送信完了)	31	1F	ICR15	380_H	$000FFF80_H$	15
LIN-UART6 (受信完了)	32	20	ICR16	$37C_H$	$000FFF7C_H$	16
LIN-UART6 (送信完了)	33	21	ICR17	378_H	$000FFF78_H$	17
CAN0	34	22	ICR18	374_H	$000FFF74_H$	-
CAN1	35	23	ICR19	370_H	$000FFF70_H$	-
CAN2/アップダウンカウンタ 0/ アップダウンカウンタ 1	36	24	ICR20	$36C_H$	$000FFF6C_H$	-
リアルタイムクロック	37	25	ICR21	368_H	$000FFF68_H$	-
サウンドジェネレータ 0 / LIN-UART7 (受信完了)	38	26	ICR22	364_H	$000FFF64_H$	22
サウンドジェネレータ 1 / LIN-UART7 (送信完了)	39	27	ICR23	360_H	$000FFF60_H$	23
PPG0/1/10/11/20/21	40	28	ICR24	$35C_H$	$000FFF5C_H$	24
PPG2/3/12/13/22/23	41	29	ICR25	358_H	$000FFF58_H$	25
PPG4/5/14/15	42	2A	ICR26	354_H	$000FFF54_H$	26
PPG6/7/16/17	43	2B	ICR27	350_H	$000FFF50_H$	27
PPG8/9/18/19	44	2C	ICR28	$34C_H$	$000FFF4C_H$	28
マルチファンクションシリアル インタフェース ch.8 (受信完了)/ マルチファンクションシリアル インタフェース ch.8 (ステータス) / HS_SPI 受信割込み要求	45	2D	ICR29	348_H	$000FFF48_H$	29 (*3) (*4)
メインタイマ/サブタイマ/PLL タイマ / マルチファンクションシリアル インタフェース ch.8(送信完了)/ HS_SPI 送信割込み要求	46	2E	ICR30	344_H	$000FFF44_H$	30 (*4)
クロックキャリブレーション ユニット(サブ発振) / サウンドジェネレータ 4/ マルチファンクションシリアル インタフェース ch.9 (受信完了) / マルチファンクションシリアル インタフェース ch.9 (ステータス)	47	2F	ICR31	340_H	$000FFF40_H$	31 (*3) (*5)
A/D コンバータ	48	30	ICR32	$33C_H$	$000FFF3C_H$	32
クロックキャリブレーションユニット(CR 発振) / マルチファンクションシリアル インタフェース ch.9 (送信完了)	49	31	ICR33	338_H	$000FFF38_H$	33 (*3) (*5)
フリーランタイマ 0/2/4	50	32	ICR34	334_H	$000FFF34_H$	-
フリーランタイマ 1/3/5	51	33	ICR35	330_H	$000FFF30_H$	-
ICU0/6 (取込み)	52	34	ICR36	$32C_H$	$000FFF2C_H$	36

割込み要因	割込み番号		割込みレベル	オフセット	TBR デフォルトのアドレス	RN *1
	10 進	16 進				
ICU1/7 (取込み)	53	35	ICR37	328_H	$000FFF28_H$	37
ICU2/8(取込み)	54	36	ICR38	324_H	$000FFF24_H$	38
ICU3/9(取込み)	55	37	ICR39	320_H	$000FFF20_H$	39
ICU4/10(取込み)	56	38	ICR40	$31C_H$	$000FFF1C_H$	40
ICU5/11(取込み)	57	39	ICR41	318_H	$000FFF18_H$	41
OCU0/1/6/7/10/11(一致)	58	3A	ICR42	314_H	$000FFF14_H$	42
OCU2/3/4/5/8/9(一致)	59	3B	ICR43	310_H	$000FFF10_H$	43
ベースタイマ 0 IRQ0 / ベースタイマ 0 IRQ1 / サウンドジェネレータ 2	60	3C	ICR44	$30C_H$	$000FFF0C_H$	44
ベースタイマ 1 IRQ0 / ベースタイマ 1 IRQ1 / サウンドジェネレータ 3 / XBS RAM シングルビットエラー発生/ Backup RAM シングルビットエラー発生	61	3D	ICR45	308_H	$000FFF08_H$	45 (*6)
DMAC0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15	62	3E	ICR46	304_H	$000FFF04_H$	-
遅延割込み	63	3F	ICR47	300_H	$000FFF00_H$	-
システム予約 (REALOS®*7 にて使用)	64	40	-	$2FC_H$	$000FFEFC_H$	-
システム予約 (REALOS にて使用)	65	41	-	$2F8_H$	$000FFEF8_H$	-
INT 命令で使用	66 | 255	42 | FF	-	$2F4_H$ | 000_H	$000FFEF4_H$ | $000FFC00_H$	-

*1 : RN 番号割り当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。
*2 : リロードタイマ ch.4,5,6 は割込みによる DMA 転送に対応していません。
*3 :マルチファンクションシリアルインタフェースのステータスは、I^2C 受信による DMA 転送に対応していません。
*4 : HS_SPI は割込みによる DMA 転送には対応していません。
*5 :クロックキャリブレーションユニットは割込みによる DMA 転送には対応していません。
*6 : RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。
*7 : REALOS は Cypress の登録商標です。

13. 電気的特性

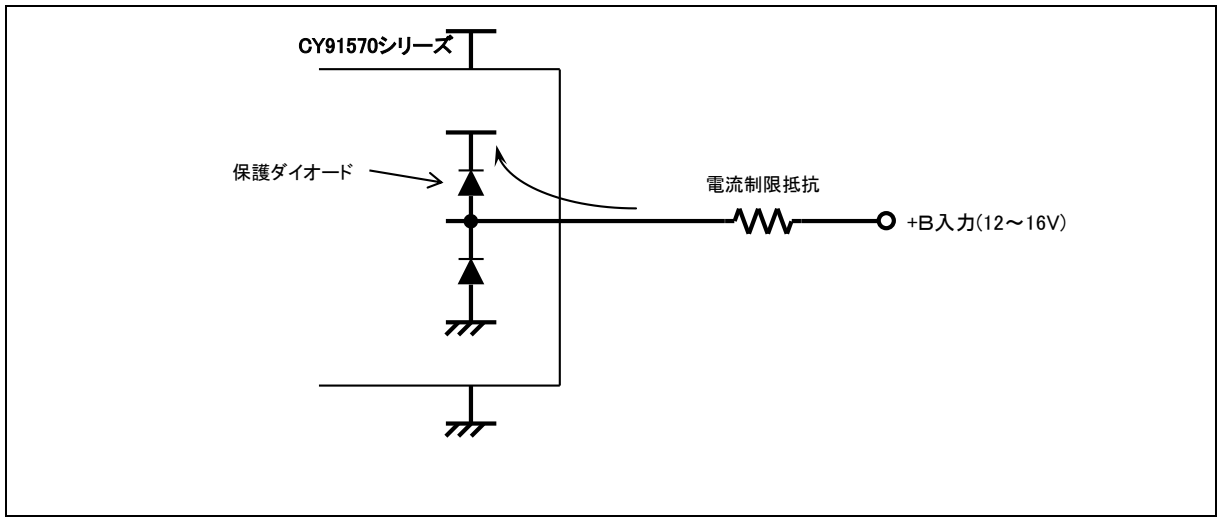
13.1 絶対最大定格

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧 *1 *2	$V_{CC}5$	V_{SS}-0.3	V_{SS}+6.0	V	
	DV_{CC}	V_{SS}-0.3	V_{SS}+6.0	V	$DV_{CC} \leqq V_{CC}5$
	$V_{CC}E$	V_{SS}-0.3	V_{SS}+6.0	V	$V_{CC}E \leqq V_{CC}5$
アナログ電源電圧 *1 *2	AV_{CC}	V_{SS}-0.3	V_{SS}+6.0	V	$AVRH \leqq AV_{CC} \leqq V_{CC}5$
アナログリファレンス電圧 *1	AVRH	V_{SS}-0.3	V_{SS}+6.0	V	$AVRH \leqq AV_{CC}$
入力電圧 *1	V_{I1}	V_{SS}-0.3	$V_{CC}5$+0.3	V	
	V_{I2}	V_{SS}-0.3	$V_{CC}5$+0.3	V	SMC 兼用端子
	V_{IE}	V_{SS}-0.3	$V_{CC}5$+0.3	V	
アナログ端子入力電圧 *1	$V_{IA}5$	V_{SS}-0.3	$V_{CC}5$+0.3	V	
出力電圧 *1	V_{O1}	V_{SS}-0.3	$V_{CC}5$+0.3	V	
	V_{O2}	V_{SS}-0.3	$V_{CC}5$+0.3	V	SMC 兼用端子
	V_{OE}	V_{SS}-0.3	$V_{CC}5$+0.3	V	
最大クランプ電流	I_{CLAMP}	-4	+4	mA	*8
最大総クランプ電流	$\Sigma\|I_{CLAMP}\|$	−	20	mA	*8
“L”レベル最大出力電流*3	I_{OL1}	−	7	mA	2 mA 設定時*6
	I_{OL2}	−	40	mA	30 mA 設定時*7
“L”レベル平均出力電流*4	I_{OLAV1}	−	2	mA	2 mA 設定時*6
	I_{OLAV2}	−	30	mA	30 mA 設定時*7
“L”レベル総出力電流*5	ΣI_{OL1}	−	50	mA	*6
	ΣI_{OL2}	−	250	mA	*7
“H”レベル最大出力電流*3	I_{OH1} *3	−	-7	mA	2 mA 設定時*6
	I_{OH2} *3	−	-40	mA	30 mA 設定時*7
“H”レベル平均出力電流*4	I_{OHAV1} *4	−	-2	mA	2 mA 設定時*6
	I_{OHAV2} *4	−	-30	mA	30 mA 設定時*7
“H”レベル総出力電流*5	ΣI_{OH1}	−	-50	mA	*6
	ΣI_{OH2}	−	-250	mA	*7
消費電力	P_D	−	710	mW	
動作温度	T_A	-40	+105	℃	
保存温度	Tstg	-55	+150	℃	

*1：$V_{SS}=AV_{SS}=DV_{SS}$=0.0 V を基準にしています。
*2：電源投入時など AV_{CC}, DV_{CC},$V_{CC}E$ が $V_{CC}5$ を超えないように注意してください。
*3：最大出力電流は、該当する端子 1 本のピーク電流値を規定します。
*4：平均出力電流は、該当する端子 1 本に流れる電流の 10ms の平均電流値を規定します。平均値とは、動作電流×動作率を意味します。
*5：総出力電流は、該当する端子すべてに流れる最大電流値を規定します。
*6：P60-P87 以外の端子出力。
*7：P60-P87 端子の出力。

*8：・該当端子：P010 ~ P017, P020 ~ P027, P030 ~ P037, P040 ~ P047, P050 ~ P053, P90/ADTG/PPG0_2 を除くすべての汎用ポート
- 推奨動作条件内でご使用ください。
- 直流電圧 (電流) でご使用ください。
- ＋B 信号とマイコンの間には、必ず制限抵抗を接続し＋B 信号を印加してください。
- ＋B 入力時にマイコン端子に入力される電流が、瞬時・定常を問わず規格値以下になるように制限抵抗の値を設定してください。
- 低消費電力モードなどマイコンの駆動電流が少ない動作状態では、＋B 入力電位が保護ダイオードを通して V_{CC} 端子の電位を上昇させ、ほかの機器へ影響を及ぼす可能性がありますのでご注意ください。
- マイコン電源が OFF 時(0V に固定していない場合)に＋B 入力がある場合は、端子から電源が供給されているため、不完全な動作を行う可能性がありますのでご注意ください。
- 電源投入時に＋B 入力がある場合は、端子から電源が供給されているため、パワーオンリセットが動作しない電源電圧になる可能性がありますのでご注意ください。
- ＋B 入力端子は、オープン状態にならないようにご注意ください。

推奨回路例



<注意事項>

- *絶対最大定格を超えるストレス(電圧、電流、温度など) の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。*

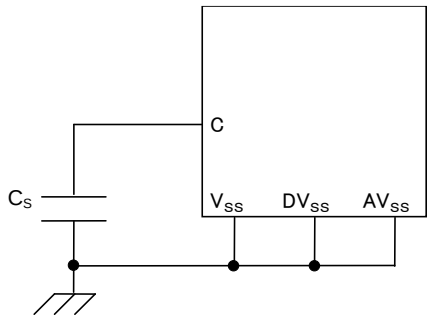
13.2 推奨動作条件

(V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧	$V_{CC}5$	4.5	5.5	V	推奨動作保証範囲
	DV_{CC}	4.5	5.5	V	
	$AV_{CC}5$	4.5	5.5	V	
	$V_{CC}E$	3.0	5.5	V	
	$V_{CC}5$	3.5	5.5	V	動作保証範囲
	DV_{CC}	3.5	5.5	V	
	$AV_{CC}5$	3.5	5.5	V	
	$V_{CC}E$	2.7	5.5	V	
平滑コンデンサ*	C_S	4.7 (公差±50%以内)		µF	セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 V_{CC} 端子の平滑コンデンサは C_S よりも大きい容量値のものを使用してください
動作温度	T_A	-40	+105	℃	

*: 平滑コンデンサ C_S の接続は、下図を参照してください。

・C 端子接続図



<注意事項>

- *推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。データシートに記載されていない項目,使用条件，論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。*

13.3 直流規格

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
“H”レベル入力電圧	V_{IH1}	P010～P017, P020～P027, P030～P036	CMOS 入力レベル選択時	0.7× $V_{CC}E$	—	$V_{CC}5$ +0.3	V	*
	V_{IH2}		CMOS ヒステリシス 入力レベル選択時	0.7× $V_{CC}E$	—	$V_{CC}5$ +0.3	V	*
	V_{IH3}		Automotive 入力レベル選択時	0.8× $V_{CC}E$	—	$V_{CC}5$ +0.3	V	*
	V_{IH4}		TTL 入力レベル選択時	2.0	—	$V_{CC}5$ +0.3	V	*
	V_{IH5}	P000～P007, P037, P040～P047, P050～P057, P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137, P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197[*1]	CMOS 入力レベル選択時	0.7× $V_{CC}5$	—	$V_{CC}5$ +0.3	V	
	V_{IH6}		CMOS ヒステリシス 入力レベル選択時	0.7× $V_{CC}5$	—	$V_{CC}5$ +0.3	V	
	V_{IH7}		Automotive 入力レベル選択時	0.8× $V_{CC}5$	—	$V_{CC}5$ +0.3	V	
	V_{IH8}		TTL 入力レベル選択時	2.0	—	$V_{CC}5$ +0.3	V	
	V_{IH9}	RSTX, NMIX, MD2	—	0.7× $V_{CC}5$	—	$V_{CC}5$ +0.3	V	
	V_{IH10}	MD0, MD1	—	0.7× $V_{CC}5$	—	$V_{CC}5$ +0.3	V	
	V_{IH11}	DEBUGIF	—	2.0	—	$V_{CC}5$ +0.3	V	

*: $V_{CC}E$=5.0V±10%、または $V_{CC}E$=3.0～3.6 V

*1: P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197 は CY91F578/9 のみサポートします。

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
“L”レベル入力電圧	V_{IL1}	P010～P017, P020～P027, P030～P036	CMOS 入力レベル選択時	V_{SS} -0.3	—	0.3× $V_{CC}E$	V	*
	V_{IL2}		CMOS ヒステリシス 入力レベル選択時	V_{SS} -0.3	—	0.3× $V_{CC}E$	V	*
	V_{IL3}		Automotive 入力レベル選択時	V_{SS} -0.3	—	0.5× $V_{CC}E$	V	*
	V_{IL4}		TTL 入力レベル選択時	V_{SS} -0.3	—	0.8	V	*
	V_{IL5}	P000～P007, P037, P040～P047, P050～P057, P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137, P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197[*1]	CMOS 入力レベル選択時	V_{SS} -0.3	—	0.3× $V_{CC}5$	V	
	V_{IL6}		CMOS ヒステリシス 入力レベル選択時	V_{SS} -0.3	—	0.3× $V_{CC}5$	V	
	V_{IL7}		Automotive 入力レベル選択時	V_{SS} -0.3	—	0.5× $V_{CC}5$	V	
	V_{IL8}		TTL 入力レベル選択時	V_{SS} -0.3	—	0.8	V	
	V_{IL9}	RSTX, NMIX, MD2	—	V_{SS} -0.3	—	0.3× $V_{CC}5$	V	
	V_{IL10}	MD0, MD1	—	V_{SS} -0.3	—	0.3× $V_{CC}5$	V	
	V_{IL11}	DEBUGIF	—	V_{SS} -0.3	—	0.8	V	

* : $V_{CC}E$=5.0 V±10%、または $V_{CC}E$=3.0～3.6 V

*1: P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197 は CY91F578/9 のみサポートします。

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
“H”レベル出力電圧	V_{OH1}	P010～P017, P020～P027, P030～P036	$V_{CC}E$ = 3.0V I_{OH} = -0.5mA	$V_{CC}E$ -0.5	—	$V_{CC}E$	V	*
	V_{OH2}		$V_{CC}E$ =3.0V I_{OH} = -1.0mA	$V_{CC}E$ -0.5	—	$V_{CC}E$	V	*
	V_{OH3}		$V_{CC}E$ = 3.0V I_{OH} = -2.0mA	$V_{CC}E$ -0.5	—	$V_{CC}E$	V	*
	V_{OH4}	P000～P007, P037, P040～P047, P050～P056, P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137, P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197[*1]	$V_{CC}5$ = 4.5V I_{OH} = -1.0mA	$V_{CC}5$ -0.5	—	$V_{CC}5$	V	
	V_{OH5}		$V_{CC}5$ = 4.5V I_{OH} = -2.0mA	$V_{CC}5$ -0.5	—	$V_{CC}5$	V	
	V_{OH6}	P060～P067, P070～P077, P080～P087	DV_{CC} = 4.5V I_{OH} = -30.0mA	DV_{CC} -0.5	—	DV_{CC}	V	SMC 兼用端子

*：$V_{CC}E$=5.0 V±10%、または $V_{CC}E$=3.0～3.6 V

*1: P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197 は CY91F578/9 のみサポートします。

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
“L”レベル出力電圧	V_{OL1}	P010～P017, P020～P027, P030～P036	$V_{CC}E$ = 3.0V I_{OL}= 0.5mA	0	—	0.4	V	*
	V_{OL2}		$V_{CC}E$ =3.0V I_{OL} = 1.0mA	0	—	0.4	V	*
	V_{OL3}		$V_{CC}E$ = 3.0V I_{OL} = 2.0mA	0	—	0.4	V	*
	V_{OL4}	P000～P007, P037, P040～P047, P050～P056, P060～P067, P070～P077, P080～P087, P090～P097, P100～P107, P110～P117, P120～P127, P130～P137, P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197*1	$V_{CC}5$ = 4.5V I_{OL} = 1.0mA	0	—	0.4	V	
	V_{OL5}		$V_{CC}5$ = 4.5V I_{OL} = 2.0mA	0	—	0.4	V	
	V_{OL6}	P060～P067, P070～P077, P080～P087	DV_{CC} = 4.5V I_{OL} = 30.0mA	0	—	0.55	V	SMC 兼用端子
	V_{OL7}	P127, P130, P132, P133	$V_{CC}5$ = 4.5V I_{OL} = 3.0mA	0	—	0.4	V	I^2C 兼用端子 (I^2C 選択時)
	V_{OL8}	DEBUGIF	$V_{CC}5$ = 2.7V I_{OL} = 25.0mA	0	—	0.25	V	

*：$V_{CC}E$=5.0 V±10%、または $V_{CC}E$=3.0～3.6 V

*1: P140～P147, P150～P157, P160～P167, P170～P177, P180～P187, P190～P197 は CY91F578/9 のみサポートします。

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
入力リーク電流	I_{IL1}	P107,P123 以外のポート入力端子	$V_{CC}5$= $V_{CC}E$ = DV_{CC} = AV_{CC} = 5.5 V $V_{SS} < V_I < V_{CC}$	-5	―	+5	µA	
	I_{IL2}	P107,P123 (DA 兼用端子)		-10	―	+10	µA	
プルアップ抵抗	R_{UP1}	RSTX, NMIX	―	25	―	100	kΩ	
	R_{UP2}	すべてのポート入力端子	プルアップ抵抗選択時	25	―	100	kΩ	
プルダウン抵抗	R_{DOWN1}	MD2	―	25	―	100	kΩ	
	R_{DOWN2}	すべてのポート入力端子	プルダウン抵抗選択時	25	―	100	kΩ	
入力容量	C_{IN1}	$V_{CC}E$, $V_{CC}5$, V_{SS}, DV_{CC}, DV_{SS}, AV_{CC}, AV_{SS}, C, P060 ～ P067, P070 ～ P077, P080 ～ P087 以外	―	―	5	15	pF	
	C_{IN2}	P060 ～ P067, P070 ～ P077, P080 ～ P087	SMC 使用時	―	15	45	pF	

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$=5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
電源電流	$I_{CC}5$	$V_{CC}5$	通常動作時 動作周波数 F_{CP}=80 MHz, Fcpp=40 MHz	—	60	100	mA	*4
						125		*5
			FLASH 書込み 動作周波数 F_{CP}=80 MHz, Fcpp=40 MHz	—	75	115	mA	*3, *4
						140		*3, *5
			FLASH 消去時 動作周波数 F_{CP}=80 MHz, Fcpp=40 MHz	—	75	115	mA	*3, *4
						140		*3, *5
	$I_{CCS}5$		スリープ時 動作周波数 F_{CP}=80 MHz, Fcpp=40 MHz	—	20	60	mA	*4
						75		*5
	$I_{CCBS}5$		バススリープ時 動作周波数 F_{CP}=80 MHz, Fcpp=40 MHz	—	15	55	mA	*4
						70		*5
	$I_{CCT}5$		RTC モード時 原発振 4 MHz 動作	—	750	1400	µA	外部クロック使用時*1, T_A=25°C
				—	900	1550	µA	水晶使用時 T_A=25°C
	$I_{CCTS}5$		RTC モード シャットダウン時 原発振 4 MHz 動作	—	170	330	µA	外部クロック使用時*1, T_A=25°C
				—	320	480	µA	水晶使用時 T_A=25°C
	$I_{CCH}5$		STOP モード時	—	400	1200	µA	T_A=25°C
	$I_{CCHS}5$		STOP モード シャットダウン時	—	120	240	µA	T_A=25°C

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
大電流出力 駆動能力 相間偏差 1	ΔV_{OH6}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn (n=0～5)	DV_{CC} =4.5 V I_{OH} =－30.0 mA V_{OH6} の最大偏差	－	－	90	mV	*2
大電流出力 駆動能力 相間偏差 2	ΔV_{OL6}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn (n=0～5)	DV_{CC} =4.5 V I_{OL} =30.0 mA V_{OL6} の最大偏差	－	－	90	mV	*2
LCD 分割抵抗	R_{LCD}	V0～V1, V1～V2, V2～V3	－	6.25	12.5	25	kΩ	
COM0～COM3 出力インピーダンス	R_{VCOM}	COMm (m=0～3)	－	－	－	4.5	kΩ	
SEG00～SEG31 出力インピーダンス	R_{VSEG}	SEGn (n=00～31)	－	－	－	17	kΩ	
LCDC リーク電流	I_{LCDC}	V0～V3, COMm (m=0～3), SEGn (n=00～31)	T_A=+25℃	-0.5	－	+0.5	μA	

*1：電源電流は、X1 端子から外部クロックを供給した場合の電流値です。外部クロック使用時と振動子使用時では、電源電流値が異なりますので注意が必要です。

*2：チャネル 0 の PWM1P0/PWM1M0/PWM2P0/PWM2M0 を同時 ON した場合の、各端子の V_{OH6}/V_{OL6} の最大偏差で規定します。ほかのチャネルも同様です。

*3：本製品には、プログラムフラッシュとワークフラッシュ の 2 種類が搭載されていますが、ここではどちらか一方のみを書込み/消去状態にした場合の規格になります。

*4: CY91F575/7

*5: CY91F578/9

13.4 交流規格

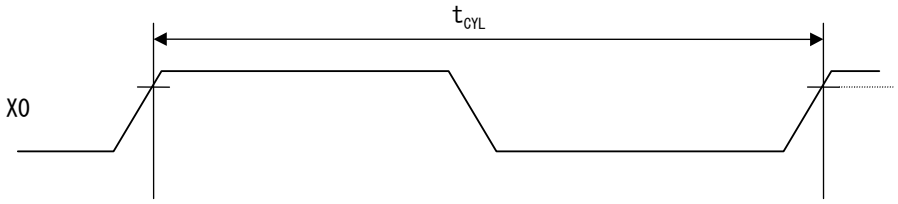
13.4.1 メインクロックタイミング

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
原発振クロック周波数	F_C	X0, X1	―	―	4	―	MHz	
原発振クロックサイクルタイム	t_{CYL}	X0, X1	―	―	250	―	ns	
内部動作クロック周波数*	F_{CP}	―	―	2	―	80	MHz	CPU クロック
	F_{CPP}	―	―	2	―	40	MHz	周辺バスクロック
	F_{CPT}	―	―	2	―	40	MHz	外部バスクロック
内部動作クロックサイクルタイム*	t_{CP}	―	―	12.5	―	500	ns	CPU クロック
	t_{CPP}	―	―	25	―	500	ns	周辺バスクロック
	t_{CPT}	―	―	25	―	500	ns	外部バスクロック
CAN PLL ジッタ(ロック時)	t_{PJ}	―	―	-10	―	+10	ns	F_{CP}=80 MHz (4 MHz×20 逓倍)
内蔵 CR 発振周波数	F_{CCR}	―	―	50	100	200	kHz	

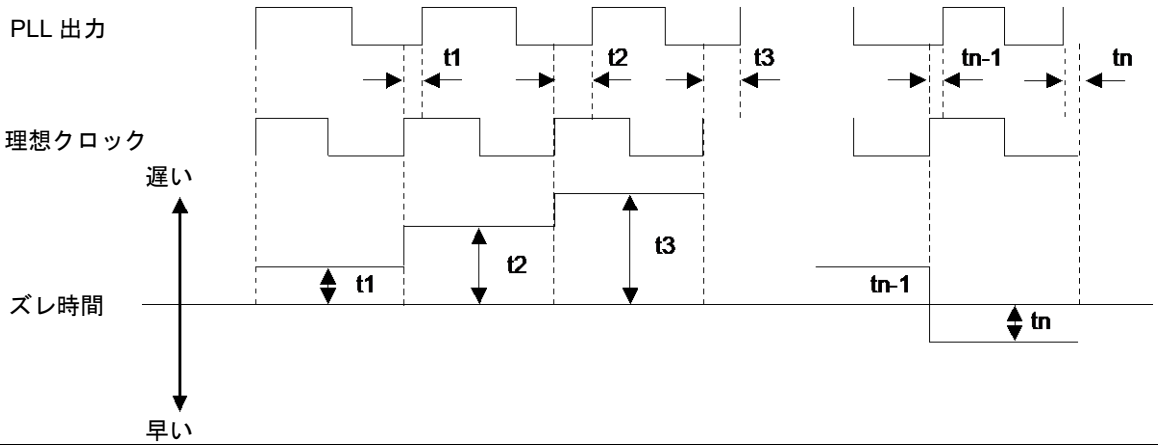
*: メインクロック,PLL クロック使用時で最大/最小値を規格化しています。

・X0, X1 クロックタイミング



・CAN PLL ジッタ

20,000 サイクル内で 1 サイクル周期ごと、理想クロックからのズレ時間を保証します。

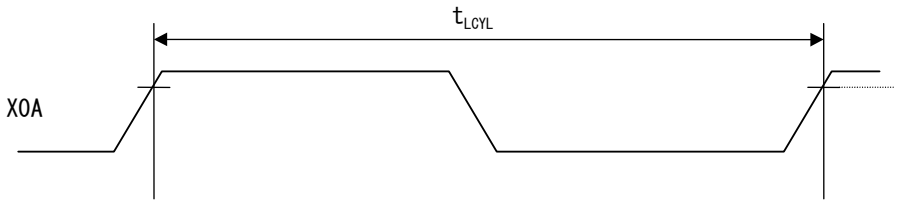


13.4.2 サブクロックタイミング (S なし品型格のみ)

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, V_{SS}=DV_{SS}=AV_{SS}=0.0V)

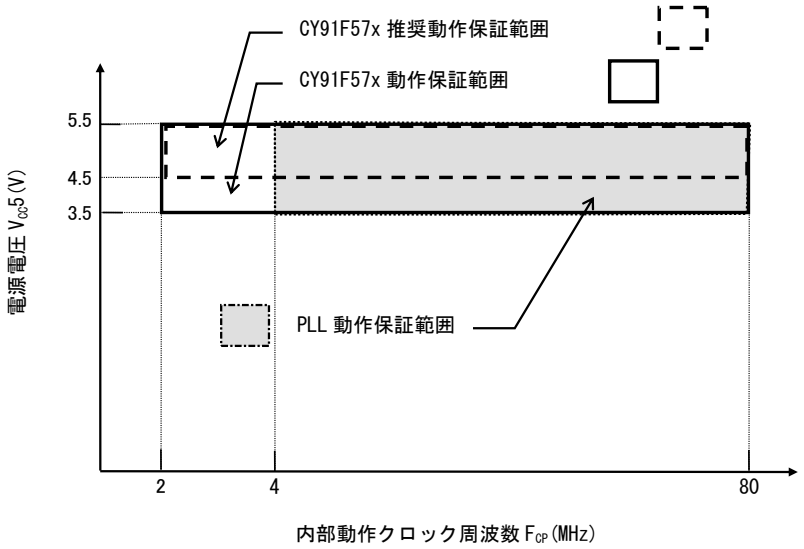
項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
原発振クロック周波数	F_{CL}	X0A, X1A	—	—	32.768	—	kHz	
原発振クロックサイクルタイム	t_{LCYL}	X0A, X1A		—	30.52	—	µs	

・X0A, X1A クロックタイミング



・**動作保証範囲**

内部動作クロック周波数と電源電圧の関係

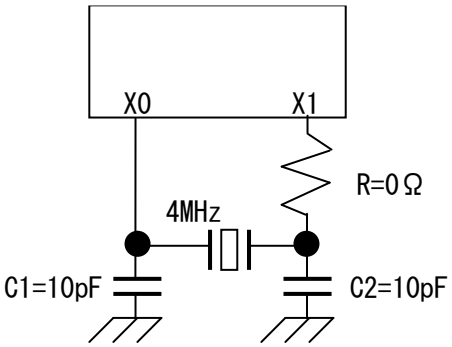


（注意事項）4V±0.3V 以下の電源電圧では、リセット状態になります。

発振クロック周波数と内部動作クロック周波数の関係

		内部動作クロック周波数							
		メイン クロック	PLL クロック						
			1 逓倍	2 逓倍	3 逓倍	4 逓倍	...	19 逓倍	20 逓倍
発振クロック周波数	4 MHz	2 MHz	4 MHz	8 MHz	12 MHz	16 MHz	...	76 MHz	80 MHz

・**発振回路例**

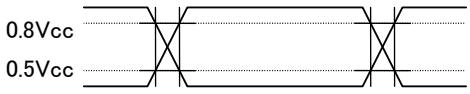


（注意事項）発振停止から発振を開始する時、20ms 以内に発振を開始できなければ、クロック スーパバイザの初期値が ON の型格の場合、断検出して fail safe 動作に移行します。20ms 以内に発振を開始できるように基板を設計してください。

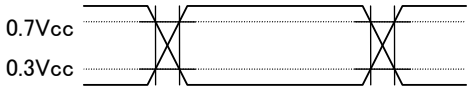
交流規格は以下の測定基準電圧値で規定しています。

・入力信号波形

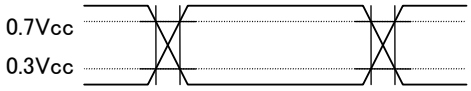
ヒステリシス入力端子(Automotive)



ヒステリシス入力端子(CMOS ノーマル)



ヒステリシス入力端子(CMOS ヒステリシス)



TTL 入力端子



・出力信号波形

出力端子

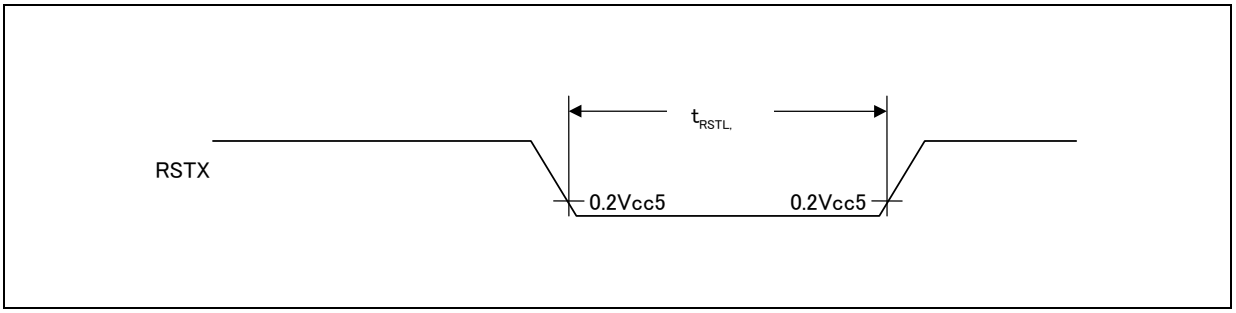


13.4.3 リセット入力

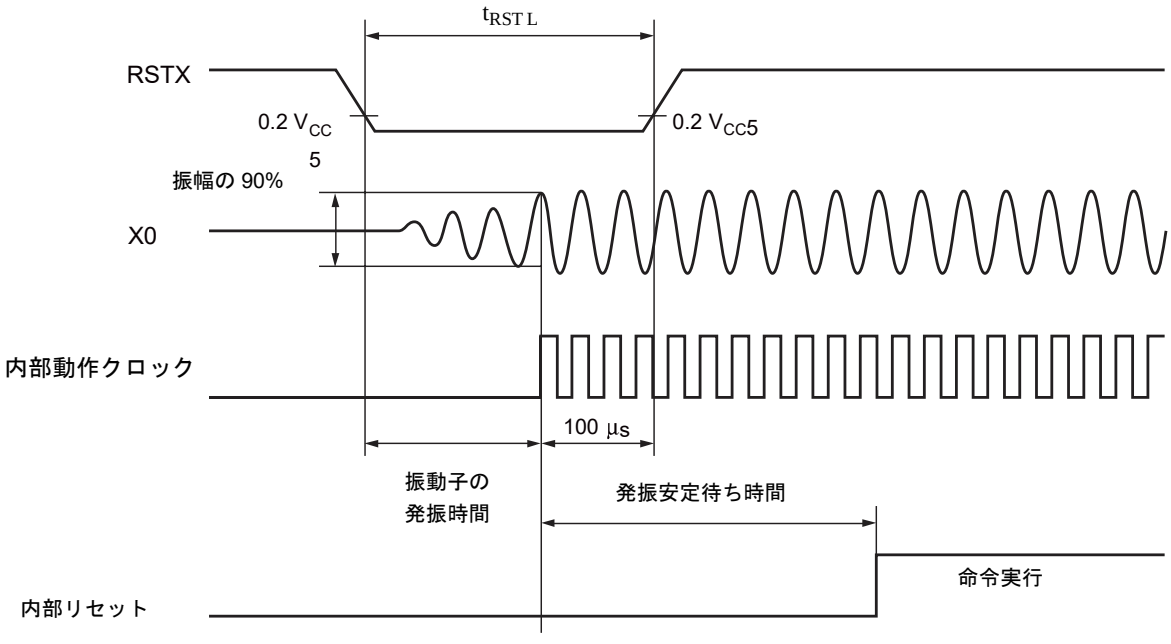
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
リセット入力時間	t_{RSTL}	RSTX	—	10	—	µs	通常動作時
				振動子の発振時間* +100 µs	—	ms	ストップモード時
				100 µs	—	µs	RTC モード時
リセット入力除去幅				1 µs	—	µs	

*：振動子の発振時間は、振幅の 90%に達した時間です。水晶発振子は数 ms～数十 ms、セラミック発振子は、数百 µs ～数 ms、外部クロックは 0 ms となります。



➢ **ストップモード時**



13.4.4 パワーオン，電源投入条件

(T_A:推奨動作条件, V_{SS}=0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
レベル検知 検出電圧	―	$V_{CC}5$	―	2.1	2.3	2.5	V	マイコン部 電源投入時
レベル検知 ヒステリシス幅	―	$V_{CC}5$	―	―	―	125	mV	電圧下降時
レベル検知 検出時間	―	―	―	―	―	30	us	*1
傾き検知 未検出規格	―	$V_{CC}5$	$V_{CC}5$=レベル検知 解除レベル時	―	―	4	mV/µs	*2
電源切断時間	t_{OFF}	$V_{CC}5$	―	50	―	―	ms	*3

*1: 電源の変動が低電圧検知時間より速い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。
*2: 電源変動を本規格以下にすることで、傾き検知を抑止できます。電源変動が一定である時の規格です。
*3: 電源を落としてから内部電荷が抜けて次のパワーオンを傾き検知できるようになるまでの時間です。

13.4.5 マルチファンクションシリアル

13.4.5.1 UART タイミング

ビット設定：SMR:MD2=0, SMR:MD1=1, SMR:MD0=0, SMR:SCINV=0,SCR:SPI=0

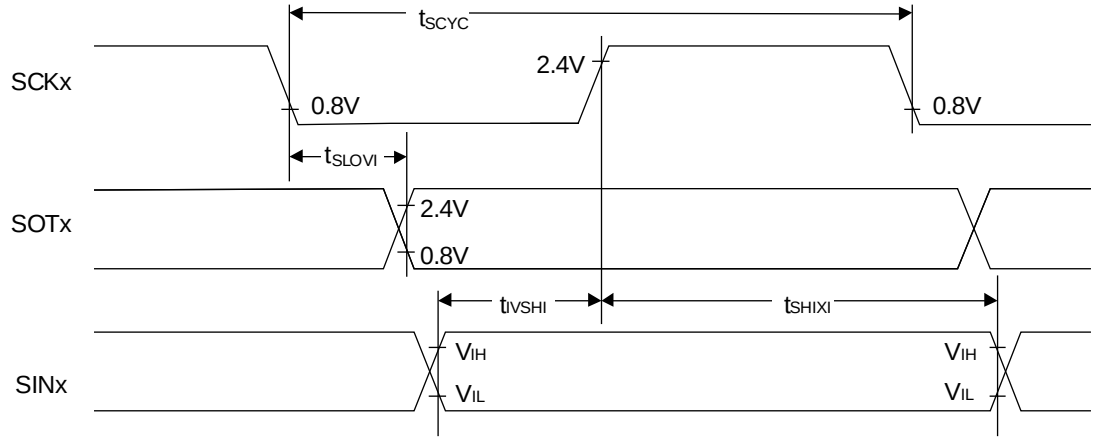
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK0, SCK1, SCK8, SCK9	—	$4t_{CPP}$	—	ns	内部シフトクロックモード: C_L=50 pF (駆動能力 2mA 以上時) C_L=20 pF (駆動能力 1mA 時)
SCK↓→ SOT 遅延時間	t_{SLOVI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		-30	+30	ns	
有効 SIN→ SCK↑セットアップ時間	t_{IVSHI}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		34	—	ns	
SCK↑→ 有効 SIN ホールド時間	t_{SHIXI}			0	—	ns	
シリアルクロック “H”パルス幅	t_{SHSL}	SCK0, SCK1, SCK8, SCK9	—	t_{CPP}+10	—	ns	外部シフトクロックモード: C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)
シリアルクロック “L”パルス幅	t_{SLSH}			$2t_{CPP}$-10	—	ns	
SCK↓→ SOT 遅延時間	t_{SLOVE}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		—	33	ns	
有効 SIN→ SCK↑セットアップ時間	t_{IVSHE}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		10	—	ns	
SCK↑→ 有効 SIN ホールド時間	t_{SHIXE}			20	—	ns	
SCK 立下り時間	t_F	SCK0, SCK1, SCK8, SCK9		—	5	ns	
SCK 立上り時間	t_R	SCK0, SCK1, SCK8, SCK9		—	5	ns	

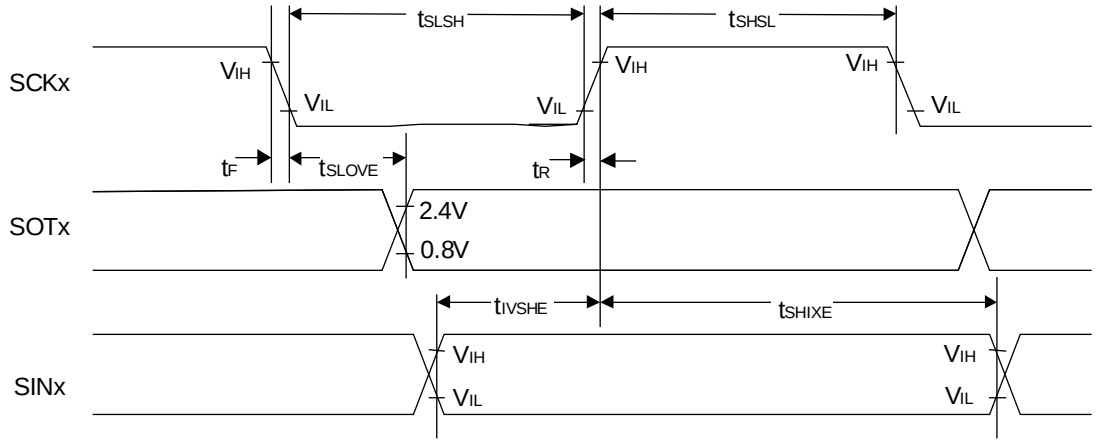
<注意事項>

- *CLK 同期モード時の交流規格です。*
- *CL は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限さ れます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード



ビット設定：SMR:MD2=0, SMR:MD1=1, SMR:MD0=0, SMR:SCINV=1,SCR:SPI=0

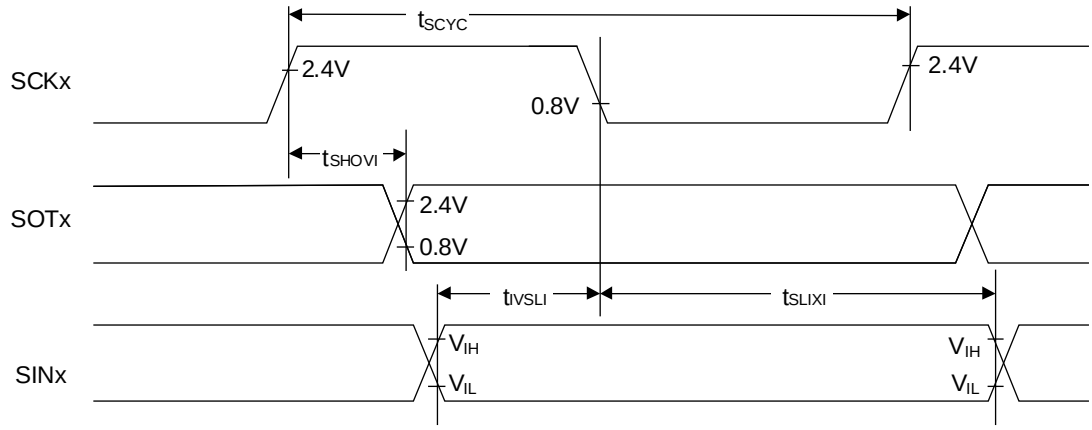
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK0, SCK1, SCK8, SCK9	—	$4t_{CPP}$	—	ns	内部シフトクロックモード: C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)
SCK ↑ → SOT 遅延時間	t_{SHOVI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		-30	+30	ns	
有効 SIN→ SCK ↓ セットアップ時間	t_{IVSLI}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		34	—	ns	
SCK ↓ → 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
シリアルクロック “H”パルス幅	t_{SHSL}	SCK0, SCK1, SCK8, SCK9	—	t_{CPP}+10	—	ns	外部シフトクロックモード: C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)
シリアルクロック “L”パルス幅	t_{SLSH}			$2t_{CPP}$-10	—	ns	
SCK ↑ → SOT 遅延時間	t_{SHOVE}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		—	33	ns	
有効 SIN→ SCK ↓ セットアップ時間	t_{IVSLE}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		10	—	ns	
SCK ↓ → 有効 SIN ホールド時間	t_{SLIXE}			20	—	ns	
SCK 立下り時間	t_F	SCK0, SCK1, SCK8, SCK9		—	5	ns	
SCK 立上り時間	t_R	SCK0, SCK1, SCK8, SCK9		—	5	ns	

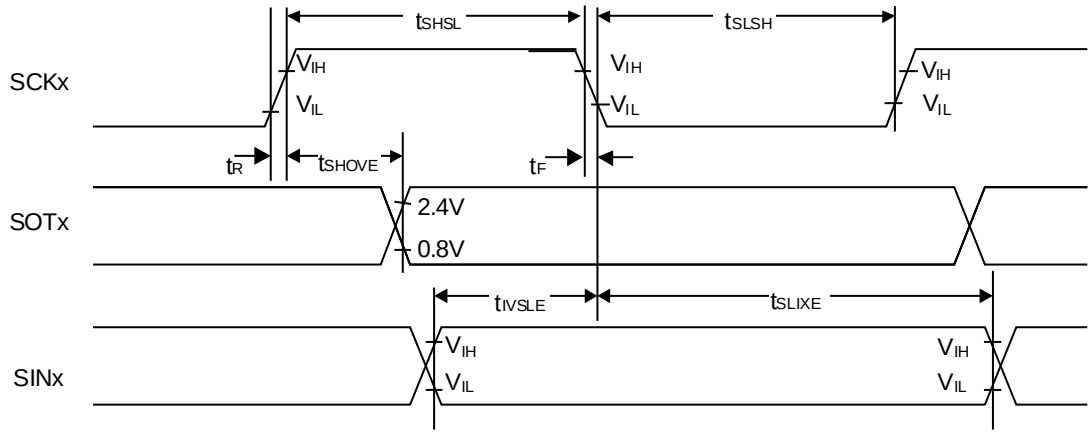
<注意事項>

- *CLK 同期モード時の交流規格です。*
- *CL は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限さ れます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード



ビット設定：SMR: MD2＝0，SMR: MD1＝1，SMR: MD0＝0，SMR: SCINV＝0，SCR:SPI＝1

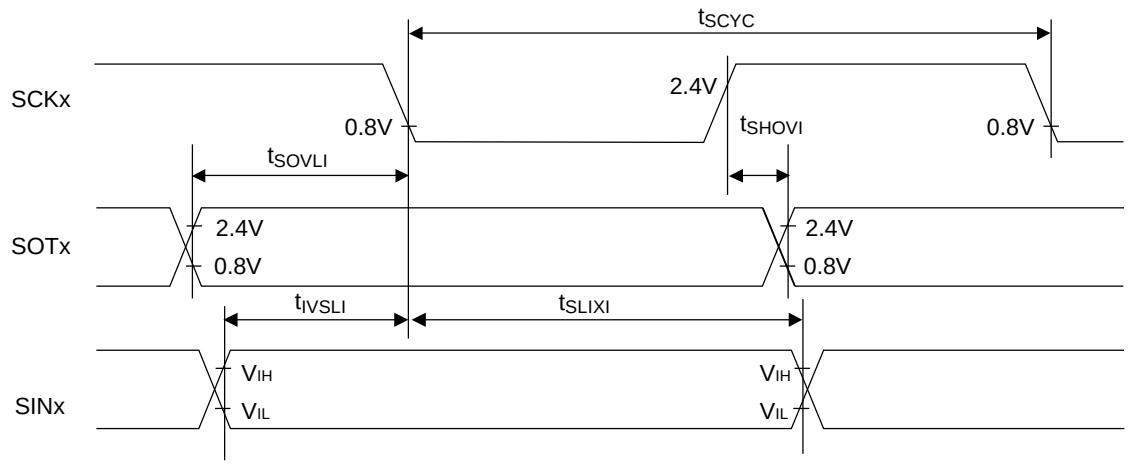
(T_A:推奨動作条件,V_{CC}5=5.0V±10%, V_{CC}E =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック サイクルタイム	t_{SCYC}	SCK0, SCK1, SCK8, SCK9	内部シフトクロックモード C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)	$4t_{CPP}$	—	ns
SCK ↑ →SOT 遅延時間	t_{SHOVI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		-30	+30	ns
有効 SIN→SCK ↓ セットアップ時間	t_{IVSLI}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		34	—	ns
SCK ↓ → 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns
SOT→SCK ↓ 遅延時間	t_{SOVLI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		$2t_{CPP}$-30	—	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCK0, SCK1, SCK8, SCK9	外部シフトクロックモード C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)	t_{CPP}+10	—	ns
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$-10	—	ns
SCK ↑ →SOT 遅延時間	t_{SHOVE}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		—	33	ns
有効 SIN→SCK ↓ セットアップ時間	t_{IVSLE}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		10	—	ns
SCK ↓ → 有効 SIN ホールド時間	t_{SLIXE}			20	—	ns
SCK 立下り時間	t_F	SCK0, SCK1, SCK8, SCK9		—	5	ns
SCK 立上り時間	t_R	SCK0, SCK1, SCK8, SCK9		—	5	ns

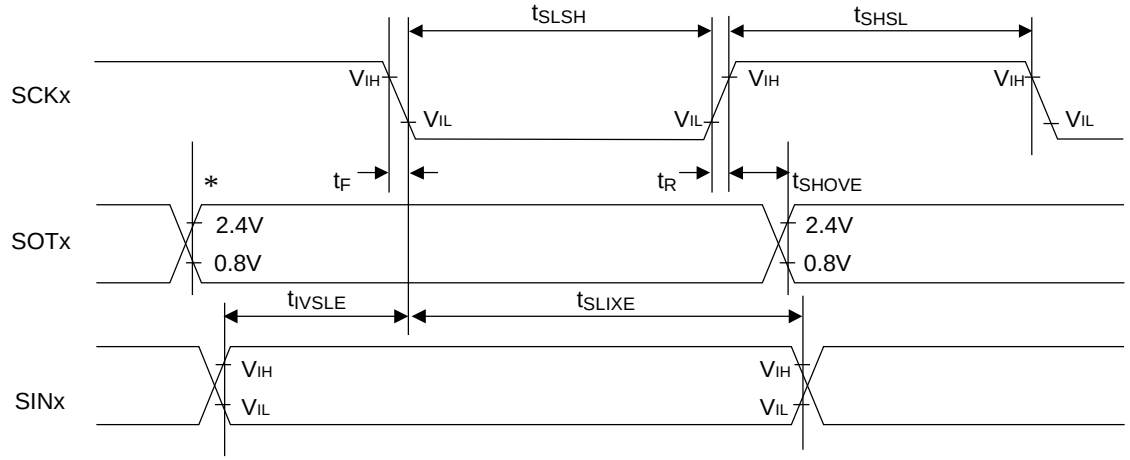
<注意事項>

- *CLK 同期モード時の交流規格です。*
- *CL は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード



*: TDR レジスタにライトすると変化

ビット設定：SMR: MD2＝0，SMR: MD1＝1，SMR: MD0＝0，SMR: SCINV＝1，SCR:SPI＝1

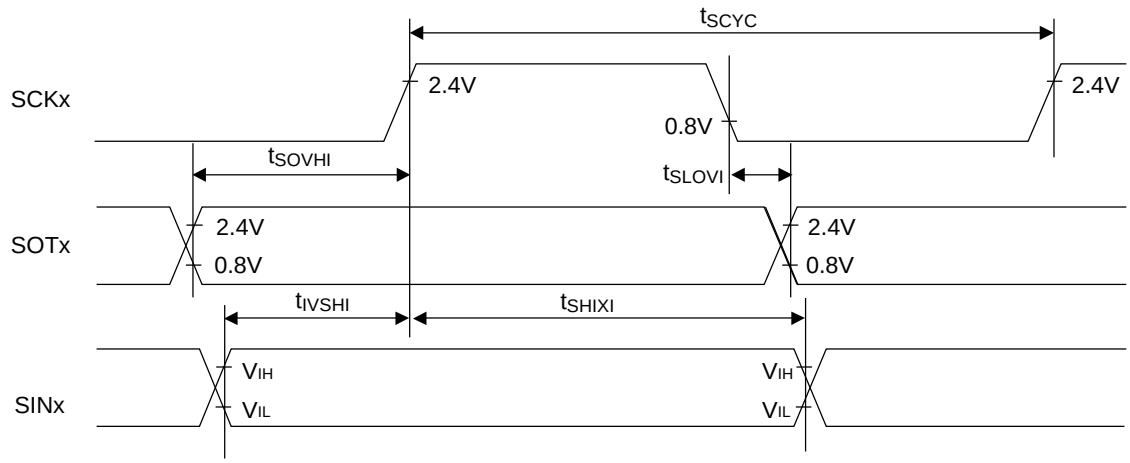
(T_A:推奨動作条件,V_{CC}5=5.0V±10%, V_{CC}E =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック サイクルタイム	t_{SCYC}	SCK0, SCK1, SCK8, SCK9	内部シフトクロックモード C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)	$4t_{CPP}$	—	ns
SCK↓→SOT 遅延時間	t_{SLOVI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		-30	+30	ns
有効 SIN→SCK↑ セットアップ時間	t_{IVSHI}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		34	—	ns
SCK↑→ 有効 SIN ホールド時間	t_{SHIXI}			0	—	ns
SOT→SCK↑ 遅延時間	t_{SOVHI}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		$2t_{CPP}$-30	—	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCK0, SCK1, SCK8, SCK9	外部シフトクロックモード C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)	t_{CPP}+10	—	ns
シリアルクロック "L"パルス幅	t_{SLSH}			$2t_{CPP}$-10	—	ns
SCK↓→SOT 遅延時間	t_{SLOVE}	SCK0, SCK1, SCK8, SCK9, SOT0, SOT1, SOT8, SOT9		—	33	ns
有効 SIN→SCK↑ セットアップ時間	t_{IVSHE}	SCK0, SCK1, SCK8, SCK9, SIN0, SIN1, SIN8, SIN9		10	—	ns
SCK↑→ 有効 SIN ホールド時間	t_{SHIXE}			20	—	ns
SCK 立下り時間	t_F	SCK0, SCK1, SCK8, SCK9		—	5	ns
SCK 立上り時間	t_R	SCK0, SCK1, SCK8, SCK9		—	5	ns

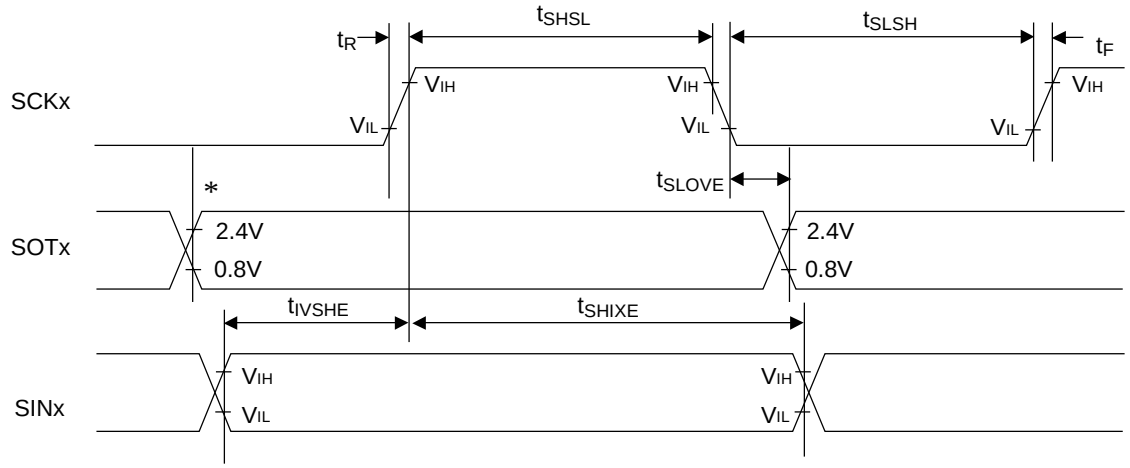
<注意事項>

- *CLK 同期モード時の交流規格です。*
- *CL は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制御されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



・外部シフトクロックモード

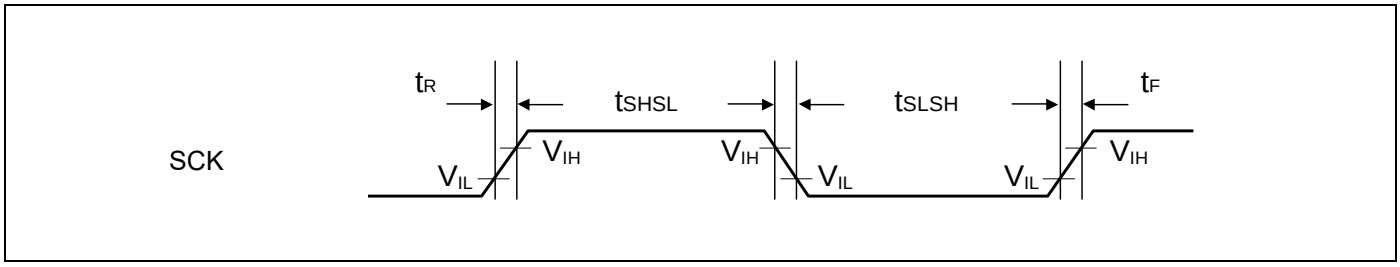


*: TDR レジスタにライトすると変化

13.4.5.2 外部クロック(EXT = 1)： 非同期のみ

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロック "H"パルス幅	t_{SHSL}	SCK0, SCK1, SCK8, SCK9	C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時)	t_{CPP}+10	-	ns
シリアルクロック "L"パルス幅	t_{SLSH}			t_{CPP}+10	-	ns
SCK 立下り時間	t_F			-	5	ns
SCK 立上り時間	t_R			-	5	ns



13.4.5.3 I²C タイミング

(T_A:推奨動作条件, $V_{CC}5$=5.0V±10%, V_{SS}=AV_{SS}=0.0V)

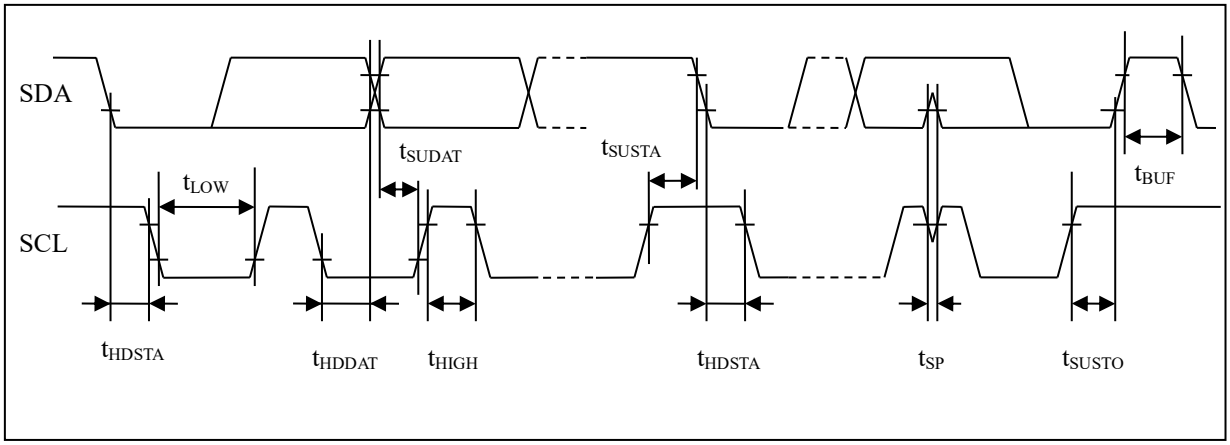
項目	記号	端子記号	条件	標準モード		高速モード		単位	備考
				最小	最大	最小	最大		
SCL クロック周波数	f_{SCL}	SCK0_0, SCK1_0	C_L=50 pF (駆動能力 2 mA 以上時) C_L=20 pF (駆動能力 1 mA 時) R=(V_P/I_{OL}) (*1)	0	100	0	400	kHz	
「反復 START 条件」ホールド時間 SDA↓→SCL↓	t_{HDSTA}	SOT0_0, SOT1_0 (SDA) SCK0_0, SCK1_0 (SCL)		4.0	―	0.6	―	µs	
SCL クロック"L"幅	t_{LOW}	SCK0_0, SCK1_0 (SCL)		4.7	―	1.3	―	µs	
SCL クロック"H"幅	t_{HIGH}	SCK0_0, SCK1_0 (SCL)		4.0	-	0.6	-	µs	
「反復 START 条件」セットアップ時間 SCL↑→SDA↓	t_{SUSTA}	SCK0_0, SCK1_0 (SCL)		4.7	―	0.6	―	µs	
データホールド時間 SCL↓→SDA↓↑	t_{HDDAT}	SOT0_0, SOT1_0 (SDA) SCK0_0, SCK1_0 (SCL)		0	3.45 (*2)	0	0.9	µs	
データセットアップ時間 SDA↓↑→SCL↑	t_{SUDAT}	SOT0_0, SOT1_0 (SDA) SCK0_0, SCK1_0 (SCL)		250 (*3)	―	100	―	ns	
「STOP 条件」セットアップ時間 SCL↑→SDA↑	t_{SUSTO}	SOT0_0, SOT1_0 (SDA) SCK0_0, SCK1_0 (SCL)		4.0	―	0.6	―	µs	
「STOP 条件」と「START 条件」との間のバスフリー時間	t_{BUF}	―		4.7	―	1.3	―	µs	
ノイズフィルタ	t_{SP}	―	-	$2t_{CPP}$ (*4)	―	$2t_{CPP}$ (*4)	―	ns	

*1：R, C_L は SCL, SDA 出力ラインのプルアップ抵抗,負荷容量です。V_P はプルアップ抵抗の電源電圧、I_{OL} は V_{OL} 保証電流を示します。

*2：最大 t_{HDDAT} は少なくともデバイスの SCL 信号の"L"区間(t_{LOW})を延長していないということを満たしていなければなりません。

*3：高速モード I²C バスデバイスを標準モード I²C バスシステムに使用することはできますが、要求される条件 t_{SUDAT} ≧250 ns を満足しなければなりません。

*4：t_{CPP} は、周辺系クロックサイクル時間です。I²C 使用時は、周辺バスクロックは 8 MHz 以上に設定してください。


SDA
SCL
tLOW
tSUDAT
tSUSTA
tBUF
tHDSTA
tHDDAT
tHIGH
tHDSTA
tSP
tSUSTO

13.4.6 LIN-UART タイミング

ビット設定：ESCR:SCES=0, ECCR:SCDE=0

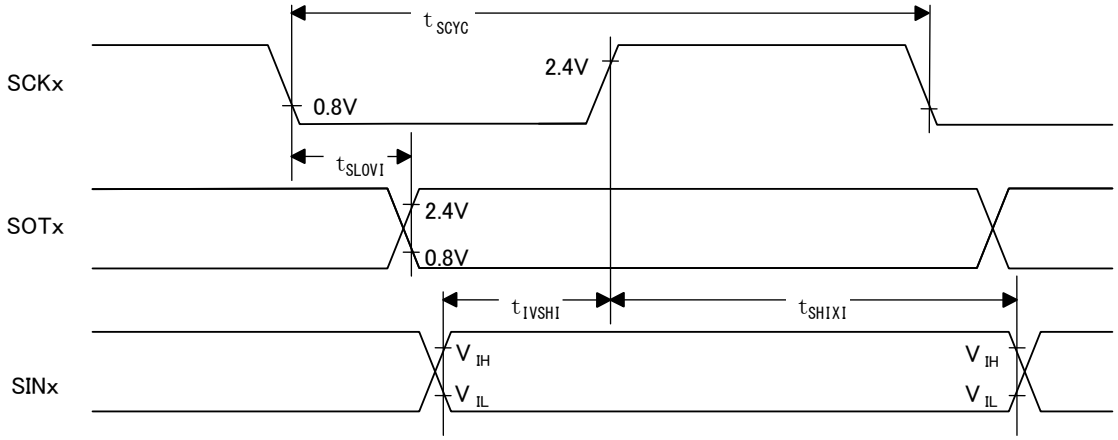
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$5t_{CPP}$	—	ns	内部シフトクロックモード: C_L＝80 pF＋1・TTL
SCK↓→ SOT 遅延時間	t_{SLOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		-50	+50	ns	
有効 SIN→ SCK↑セットアップ時間	t_{IVSHI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP} +80	—	ns	
SCK↑→ 有効 SIN ホールド時間	t_{SHIXI}			0	—	ns	
シリアルクロック “L”パルス幅	t_{SLSH}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$3t_{CPP}$-t_R	—	ns	外部シフトクロックモード: C_L＝80 pF＋1・TTL
シリアルクロック “H”パルス幅	t_{SHSL}			t_{CPP}+10	—	ns	
SCK↓→ SOT 遅延時間	t_{SLOVE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		—	$2t_{CPP}$+60	ns	
有効 SIN→ SCK↑セットアップ時間	t_{IVSHE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		30	—	ns	
SCK↑→ 有効 SIN ホールド時間	t_{SHIXE}			t_{CPP}+30	—	ns	
SCK 立下り時間	t_F	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		—	10	ns	
SCK 立上り時間	t_R			—	40	ns	

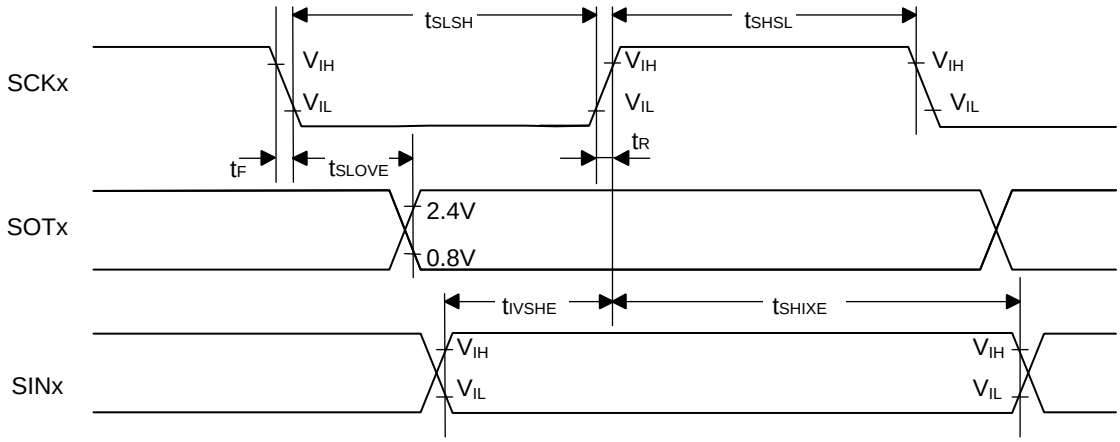
<注意事項>

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

* 内部シフトクロックモード



* 外部シフトクロックモード



ビット設定：ESCR:SCES=1, ECCR:SCDE=0

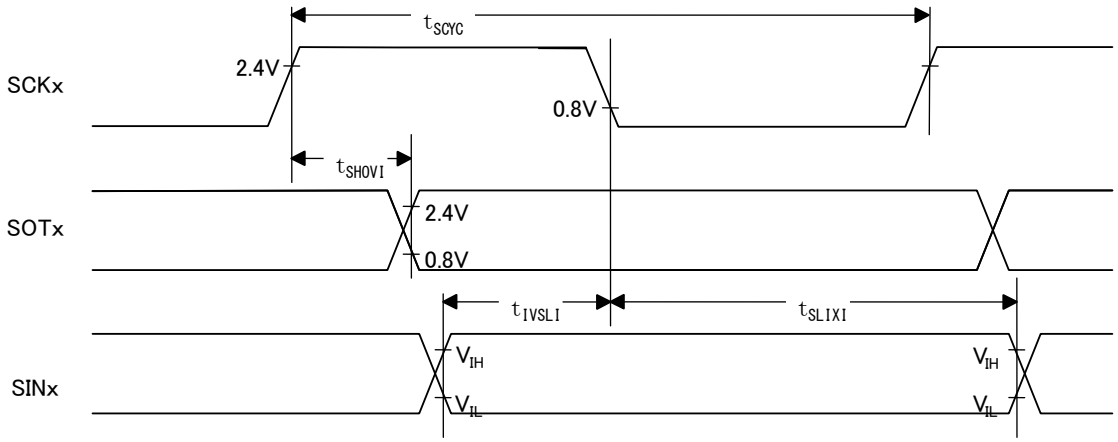
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$5t_{CPP}$	—	ns	内部シフトクロックモード: C_L=80 pF+1・TTL
SCK↑→ SOT 遅延時間	t_{SHOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		-50	+50	ns	
有効 SIN→ SCK↓セットアップ時間	t_{IVSLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP} +80	—	ns	
SCK↓→ 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
シリアルクロック “H”パルス幅	t_{SHSL}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$3t_{CPP}$-t_R	—	ns	外部シフトクロックモード: C_L=80 pF+1・TTL
シリアルクロック “L”パルス幅	t_{SLSH}			t_{CPP}+10	—	ns	
SCK↑→ SOT 遅延時間	t_{SHOVE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		—	$2t_{CPP}$+60	ns	
有効 SIN→ SCK↓セットアップ時間	t_{IVSLE}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		30	—	ns	
SCK↓→ 有効 SIN ホールド時間	t_{SLIXE}			t_{CPP}+30	—	ns	
SCK 立下り時間	t_F	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		—	10	ns	
SCK 立上り時間	t_R			—	40	ns	

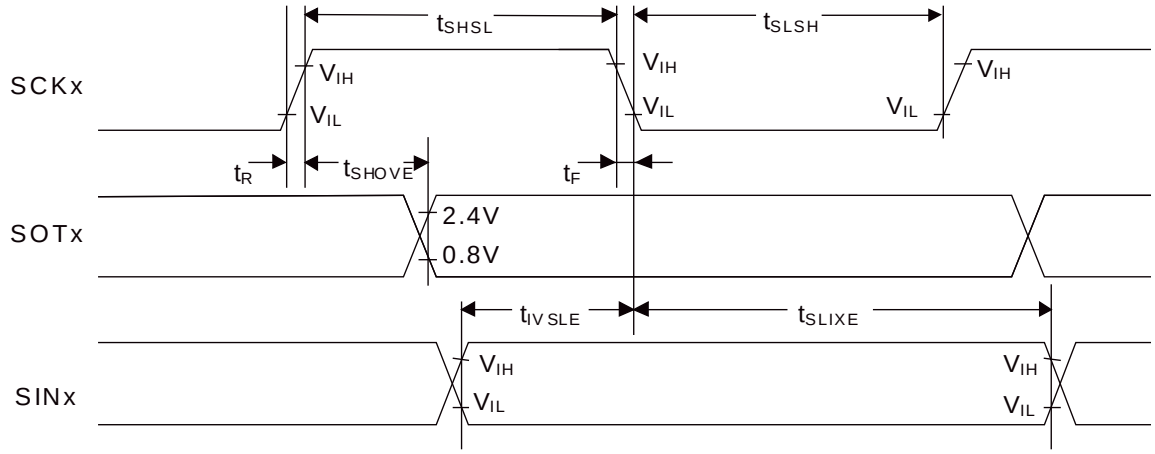
<注意事項>

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・ 内部シフトクロックモード



・ 外部シフトクロックモード



ビット設定：ESCR:SCES=0, ECCR:SCDE=1

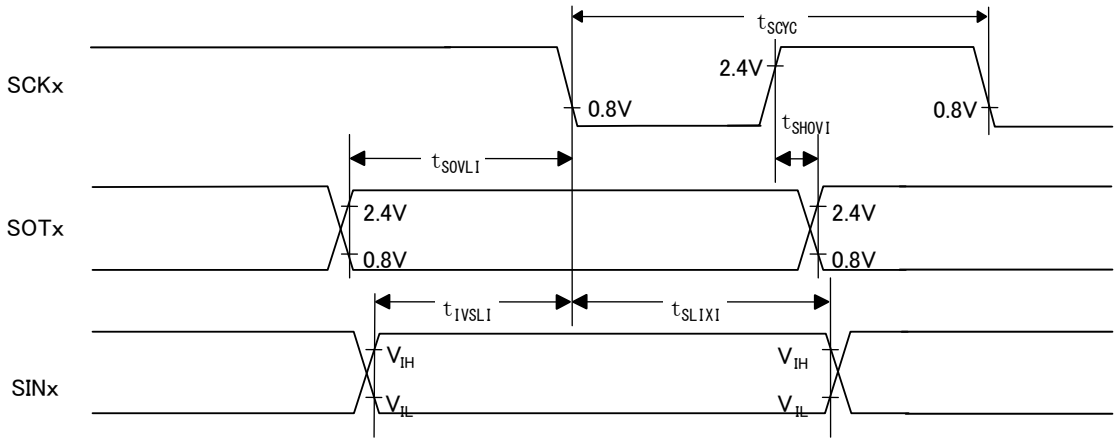
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7	—	$5t_{CPP}$	—	ns	内部シフトクロックモード: C_L=80 pF+1・TTL
SCK↑→ SOT 遅延時間	t_{SHOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		-50	+50	ns	
有効 SIN→ SCK↓セットアップ時間	t_{IVSLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7		t_{CPP} +80	—	ns	
SCK↓→ 有効 SIN ホールド時間	t_{SLIXI}			0	—	ns	
SOT→ SCK↓遅延時間	t_{SOVLI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		$3t_{CPP}$-70	—	ns	

<注意事項>

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限されます。詳細につきましては、ハードウェアマニュアルを参照してください。*

・内部シフトクロックモード



ビット設定：ESCR:SCES=1, ECCR:SCDE=1

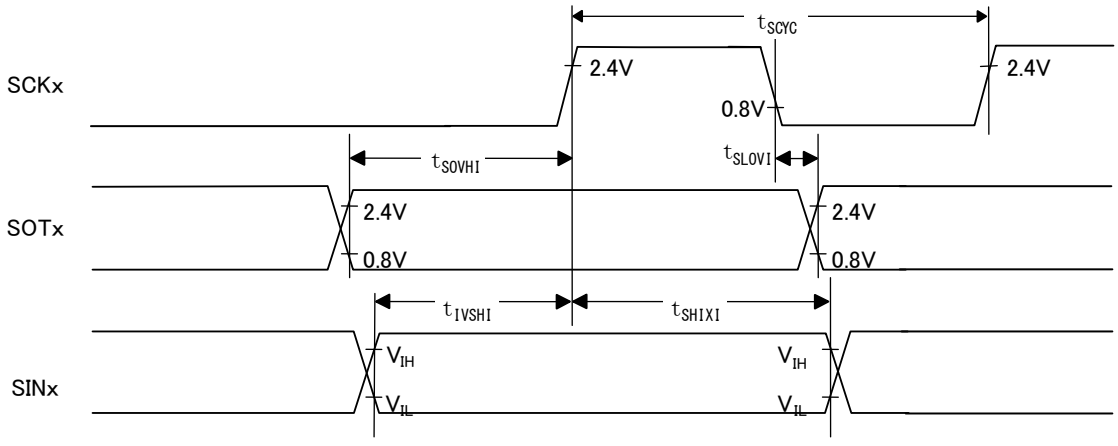
(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロック サイクルタイム	t_{SCYC}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7		$5t_{CPP}$	—	ns	
SCK ↓ → SOT 遅延時間	t_{SLOVI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		-50	+50	ns	
有効 SIN→ SCK ↑ セットアップ時間	t_{IVSHI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SIN2, SIN3, SIN4, SIN5, SIN6, SIN7	—	t_{CPP} +80	—	ns	内部 シフトクロック モード: C_L=80 pF+1・TTL
SCK ↑ → 有効 SIN ホールド時間	t_{SHIXI}			0	—	ns	
SOT→ SCK ↑ 遅延時間	t_{SOVHI}	SCK2, SCK3, SCK4, SCK5, SCK6, SCK7, SOT2, SOT3, SOT4, SOT5, SOT6, SOT7		$3t_{CPP}$-70	—	ns	

<注意事項>

- *C_L は、テスト時の端子に接続される負荷容量値です。*
- *最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータより制限されます。*
  詳細につきましては、ハードウェアマニュアルを参照してください。

・内部シフトクロックモード

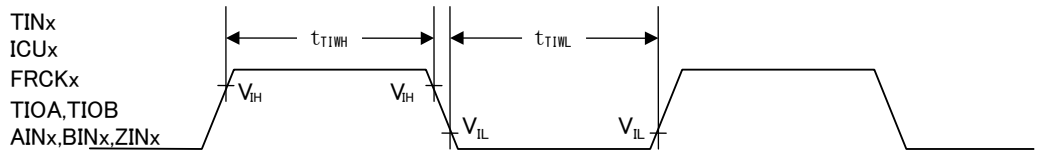


13.4.7 タイマ入力タイミング

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位
				最小	最大	
入力パルス幅	t_{TIWH}, t_{TIWL}	TIN0, TIN1, TIN2, TIN3, ICU0～ICU11, FRCK0～FRCK5, TIOA, TIOB, AIN0, BIN0, ZIN0, AIN1, BIN1, ZIN1	−	$4t_{CPP}$	−	ns

・タイマ入力タイミング

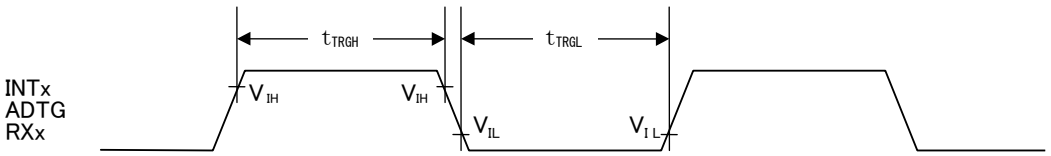


13.4.8 トリガ入力タイミング

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, $V_{CC}E$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t_{TRGH}, t_{TRGL}	INT0～INT15, ADTG, RX0～RX2	−	$5t_{CPP}$	−	ns	
				1	−	µs	ストップモード時

・トリガ入力タイミング

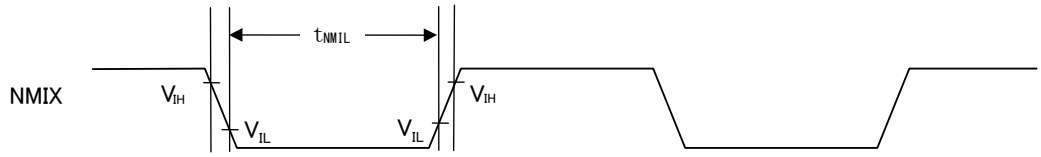


13.4.9 NMI 入力タイミング

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値		単位
				最小	最大	
入力パルス幅	t_{NMIL}	NMIX	―	$4t_{CPP}$	―	ns

・NMIX 入力タイミング



13.4.10 低電圧検出（外部低電圧検出）

(T_A:推奨動作条件, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電圧範囲	$V_{CC}5$	$V_{CC}5$	―	―	―	5.5	V	
検出電圧	V_{DL}	$V_{CC}5$	*1	3.9	4.1	4.3	V	電圧降下時 検出レベル初期設定時
ヒステリシス幅	V_{HYS}	$V_{CC}5$	―	―	―	125	mV	電圧上昇時
低電圧検知時間	Td	―	―	―	―	30	µs	
電源電圧変動率	―	$V_{CC}5$	―	-2	―	2	V/ms	*2

*1: 電源電圧が低電圧検知時間(Td)より短い時間で、検出電圧範囲を通過した場合、検出範囲通過後に低電圧検出が発生/解除する可能性があります。

*2: 検出電圧(V_{DL})で低電圧検出を行うために、電源の変動を電源電圧変動率の範囲内に抑えるようにしてください。

13.4.11 低電圧検出（内部低電圧検出）

(T_A:推奨動作条件, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電圧範囲	V_{RDP5}	V_{CC}	―	―	―	1.3	V	
検出電圧	V_{RDL}		*	0.8	0.9	1.0	V	電圧降下時
ヒステリシス幅	V_{RHYS}		―	―	―	50	mV	電圧上昇時
低電圧検知時間	Td	―	―	―	―	30	µs	

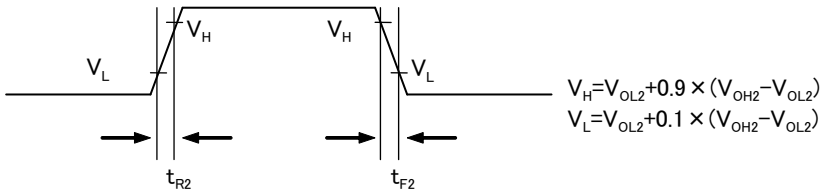
*:電源の変動が低電圧検知時間より速い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。

13.4.12 大電流出力スルーレート

(T_A:推奨動作条件, $DV_{CC}5$=AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	条件	規格値			単位	備考
				最小	標準	最大		
出力立上り/立下り時間	t_{R2}, t_{F2}	P060～P067, P070～P077, P080～P087	―	15	―	100	ns	負荷容量 85pF 時

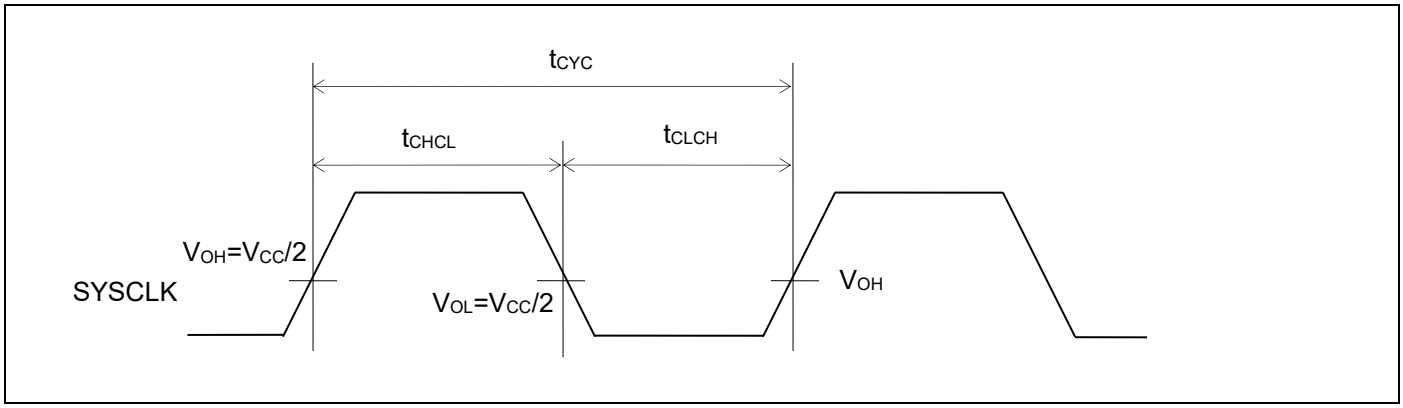
・スルーレート出力タイミング



13.4.13 クロック出力タイミング

(T_A:推奨動作条件, $V_{CC}5=V_{CC}E=AV_{CC}=5.0V\pm10\%$, $V_{SS}=AV_{SS}=0.0V$)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
サイクル時間	t_{CYC}	SYSCLK	−	t_{CPT}	−	ns	
SYSCLK ↑ →SYSCLK ↓	t_{CHCL}	SYSCLK		(1/2 t_{CYC}) - 7	(1/2 t_{CYC}) + 7	ns	
SYSCLK ↓ →SYSCLK ↑	t_{CLCH}	SYSCLK		(1/2 t_{CYC}) - 7	(1/2 t_{CYC}) + 7	ns	



13.4.14 外部バス I/F(同期モード) タイミング

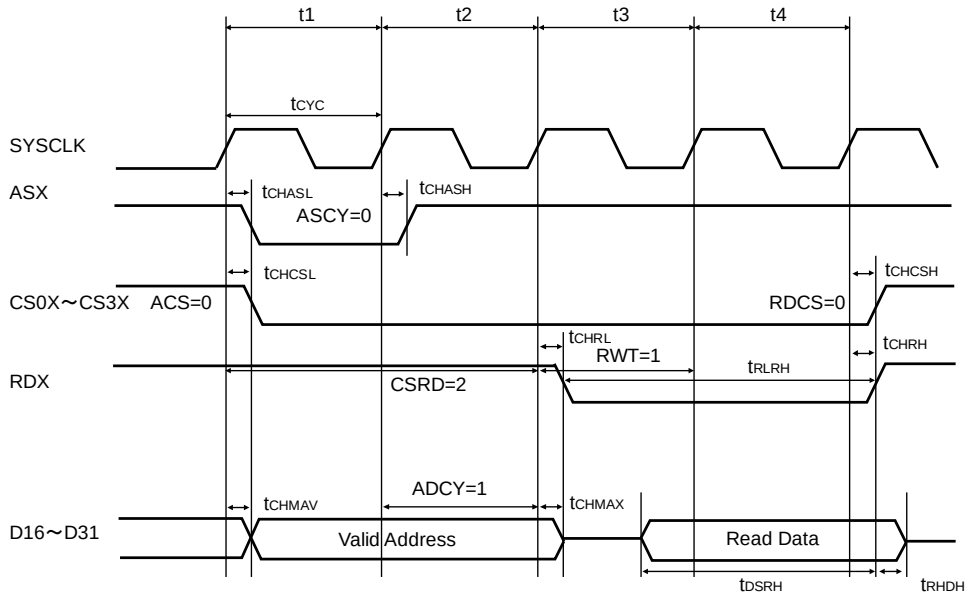
(T_A:推奨動作条件, $V_{CC}5$ =$V_{CC}E$ =AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V) (外部負荷容量 50pF)

項目	記号	端子名	規格値		単位	備考
			最小	最大		
サイクル時間	t_{CYC}	SYSCLK	25	―	ns	
ASX 遅延時間	t_{CHASL}, t_{CHASH}	SYSCLK, ASX	0.5	18	ns	
CS0X ～ CS3X 遅延時間	t_{CHCSL}, t_{CHCSH}	SYSCLK, CS0X～CS3X	0.5	18	ns	
A00 ～ A21 遅延時間	t_{CHAV}, t_{CHAX}	SYSCLK, A00～A21	0.5	18	ns	
RDX 遅延時間	t_{CHRL}, t_{CHRH}	SYSCLK, RDX	0.5	18	ns	
RDX 最小パルス	t_{RLRH}	RDX	t_{CYC}×2 - 20	―	ns	RWT=1 時。RWT は 1 以上に設定してください。*
データセットアップ→ RDX↑時間	t_{DSRH}	RDX, D16～D31	18 + t_{CYC}	―	ns	同上
RDX↑→データホールド	t_{RHDH}		0	―	ns	
WRnX 遅延時間	t_{CHWL}, t_{CHWH}	SYSCLK, WR0X, WR1X	0.5	18	ns	
WRnX 最小パルス幅	t_{WLWH}	WR0X, WR1X	t_{CYC} - 10	―	ns	WWT=0 時。*
SYSCLK↑→データ出力時間	t_{CHDV}	SYSCLK, D16～D31	0.5	18	ns	
SYSCLK↑→データホールド時間	t_{CHDX}		―	18	ns	WRCS は 1 以上に設定してください。

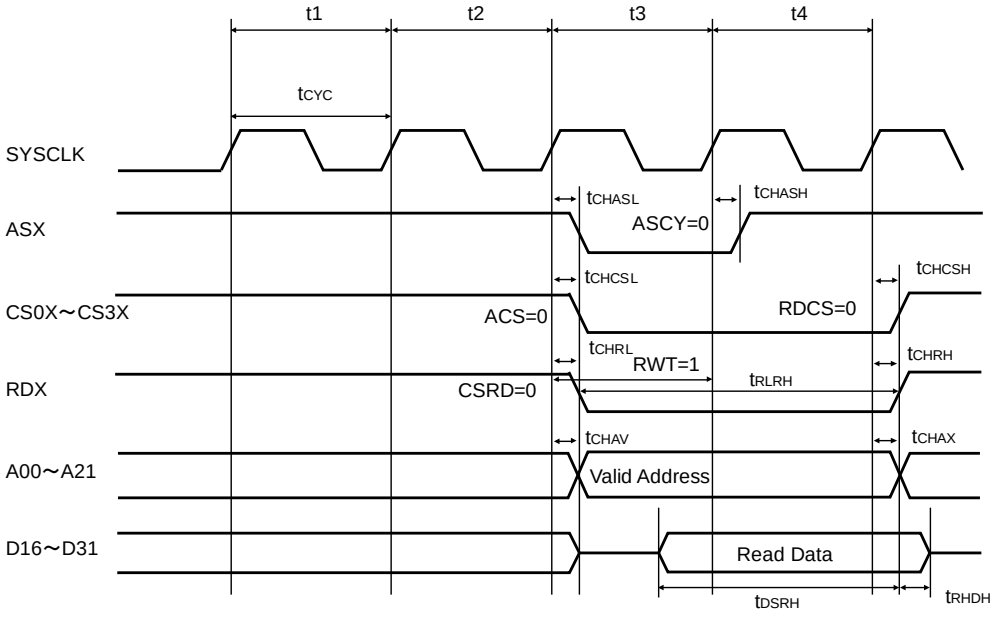
項目	記号	端子名	規格値		単位	備考
			最小	最大		
SYSCLK↑→ アドレス出力時間	t_{CHMAV}	SYSCLK, D16～D31	0.5	18	ns	
SYSCLK↑→ アドレスホールド時間	t_{CHMAX}		－*	18	ns	マルチプレクスモード時、以下のように設定してください。 * CSWR および CSRD は 2 以上に設定 * ASCY は ADCY>ASCY となるように設定 またプロトコル違反防止のため、以下の条件を成立させてください。 ADCY + 1 ≦ ACS + CSRD ADCY + 1 ≦ ACS + CSWR ASCY + 1 ≦ ACS + CSRD ASCY + 1 ≦ ACS + CSWR 詳細はハードウェアマニュアルを参照してください。

*：自動ウェイト挿入や RDY 入力でバスを延ばしている場合には、(t_{CYC}×延ばしたサイクル数)の時間を本規格に追加してください。

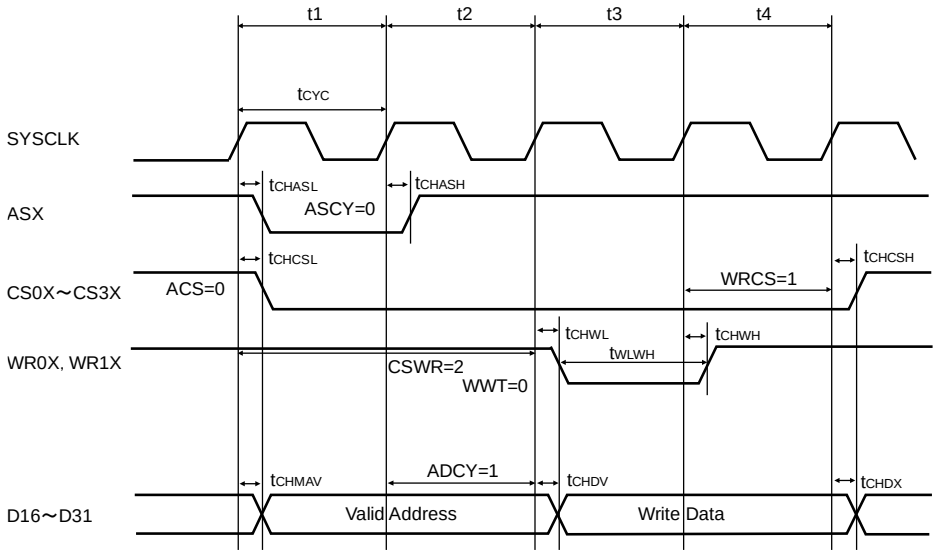
外部バス I/F （同期モード・リード動作・マルチプレクスモード）タイミング



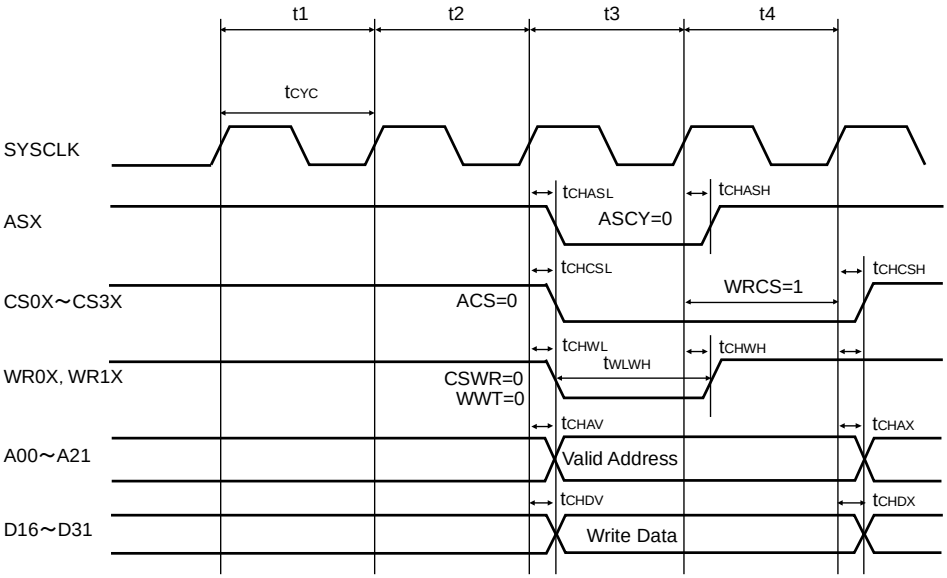
外部バス I/F （同期モード・リード動作・スプリットモード）タイミング



外部バス I/F（同期モード・ライト動作・マルチプレクスモード）タイミング



外部バス I/F（同期モード・ライト動作・スプリットモード）タイミング



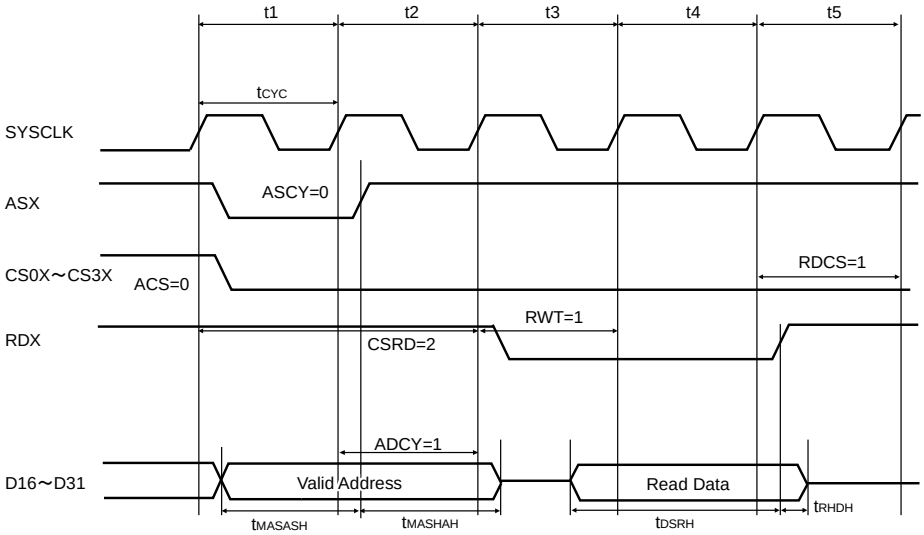
13.4.15 外部バス I/F(非同期モード)タイミング

(T_A:推奨動作条件, $V_{CC}5 = V_{CC}E = AV_{CC} = 5.0V \pm 10\%$, $V_{SS} = AV_{SS} = 0.0V$) (外部負荷容量 50pF)

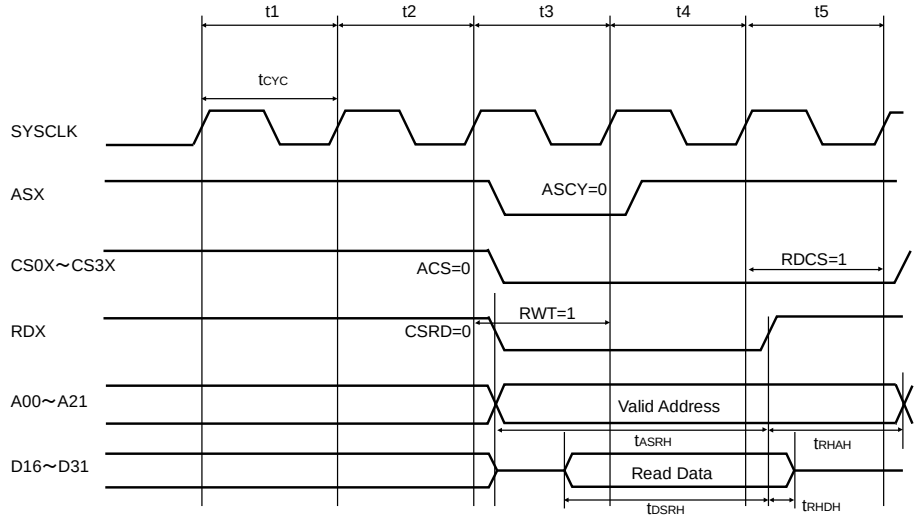
項目	記号	端子名	規格値		単位	備考
			最小	最大		
サイクル時間	t_{CYC}	SYSCLK	25	—	ns	
アドレスセットアップ → RDX↑時間	t_{ASRH}	RDX, A00～A21	$2 \times t_{CYC} - 12$	$2 \times t_{CYC} + 12$	ns	RWT=1 時。RWT は 1 以上に設定してください。*
RDX↑→ アドレスホールド	t_{RHAH}		$t_{CYC} - 12$	$t_{CYC} + 12$	ns	RDCS は 1 以上に設定してください。
データセットアップ → RDX↑時間	t_{DSRH}	RDX, D16～D31	$18 + t_{CYC}$	—	ns	RWT=1 時。RWT は 1 以上に設定してください。
RDX↑→ データホールド	t_{RHDH}		0	—	ns	
アドレスセットアップ → WRnX↑時間	t_{ASWH}	WR0X～WR1X, A00～A21	$t_{CYC} - 12$	$t_{CYC} + 12$	ns	WWT=0 時。*
WRnX↑→ アドレスホールド	t_{WHAH}		$t_{CYC} - 12$	$t_{CYC} + 12$	ns	WRCS は 1 以上に設定してください。
データセットアップ → WRnX↑時間	t_{DSWH}	WR0X～WR1X, D16～D31	$t_{CYC} - 16$	$t_{CYC} + 16$	ns	WWT=0 時。*
WRnX↑→ データホールド	t_{WHDH}		$t_{CYC} - 16$	$t_{CYC} + 16$	ns	WRCS は 1 以上に設定してください。
アドレスセットアップ → ASX↑時間	t_{MASASH}	ASX, D16～D31	$t_{CYC} - 16$	$t_{CYC} + 16$	ns	ASCY=0 時。
ASX↑→ アドレスホールド	t_{MASHAH}		$t_{CYC} - 16$	$t_{CYC} + 16$	ns	マルチプレクスモード時、以下のように設定してください。 CSWR および CSRD は 2 以上に設定 ASCY は ADCY > ASCY となるように設定 またプロトコル違反防止のため、以下の条件を成立させてください。 ADCY + 1 ≦ ACS + CSRD ADCY + 1 ≦ ACS + CSWR ASCY + 1 ≦ ACS + CSRD ASCY + 1 ≦ ACS + CSWR 詳細はハードウェアマニュアルを参照してください。

*：自動ウェイト挿入や RDY 入力でバスを延ばしている場合には、(t_{CYC}×延ばしたサイクル数)の時間を本規格に追加してください。

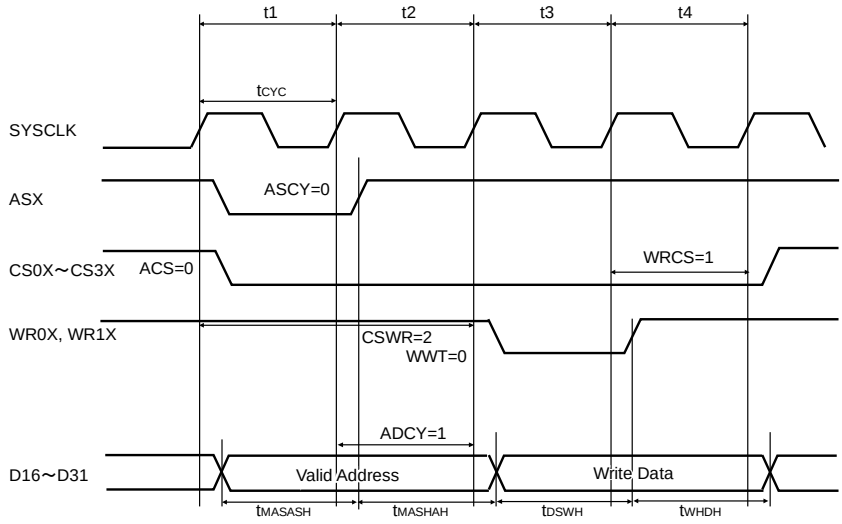
外部バス I/F (非同期モード・リード動作・マルチプレクスモード) タイミング



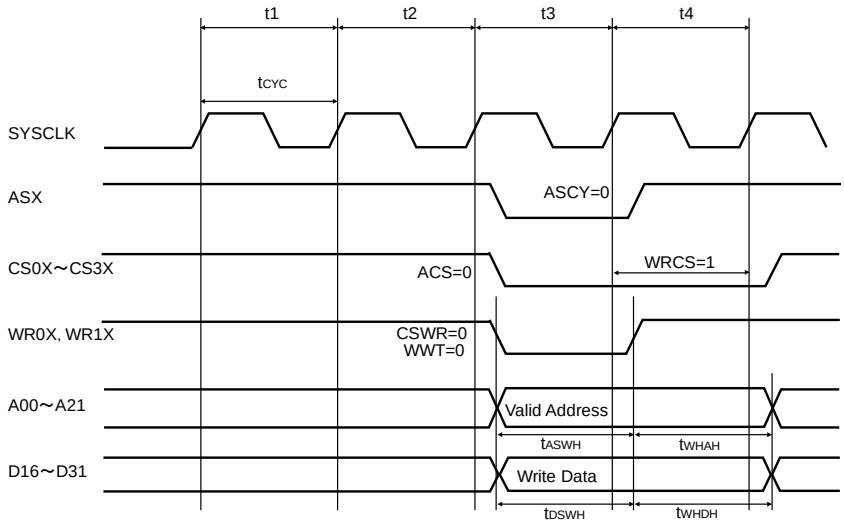
外部バス I/F (非同期モード・リード動作・スプリットモード) タイミング



外部バス I/F (非同期モード・ライト動作・マルチプレクスモード) タイミング



外部バス I/F (非同期モード・ライト動作・スプリットモード) タイミング

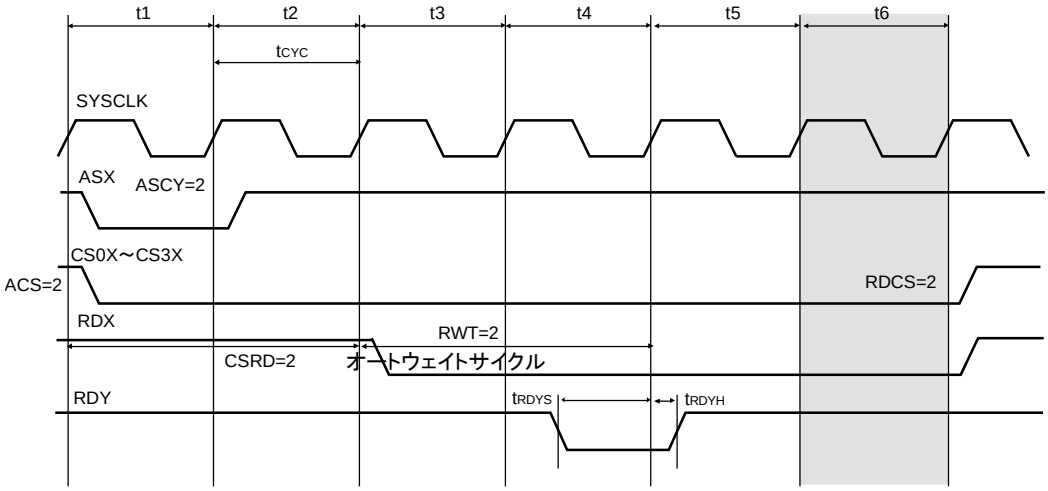


13.4.16 外部バス I/F(レディ) タイミング

(T_A:推奨動作条件, $V_{CC}5$ =$V_{CC}E$ =AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V) (外部負荷容量 50pF)

項目	記号	端子名	規格値		単位	備考
			最小	最大		
サイクル時間	t_{CYC}	SYSCLK	50	—	ns	RDY を使用する際は、SYSCLK を 20 MHz 以下にしてください。
RDY セットアップ時間 → SYSCLK ↑	t_{RDYS}	SYSCLK, RDY	28	—	ns	
SYSCLK ↑→ RDY ホールド時間	t_{RDYH}	SYSCLK, RDY	0	—	ns	

外部バス I/F (レディ) タイミング



RDY による追加サイクル

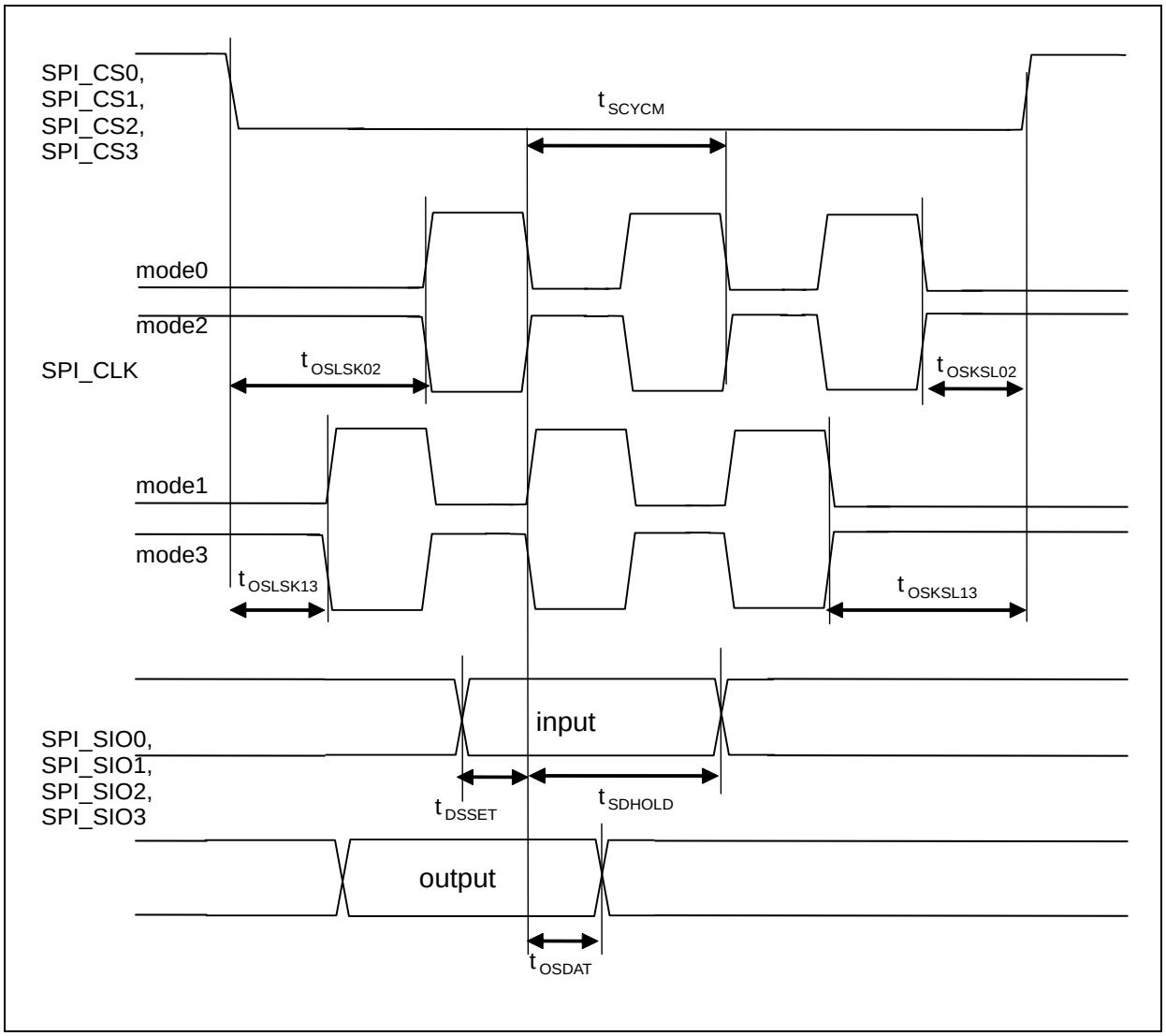
13.4.17 HS-SPI タイミング

(T_A:推奨動作条件, $V_{CC}5$ =$V_{CC}E$ =AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V) (外部負荷容量 20pF)

項目	記号	端子記号	条件	規格値		単位	備考
				最小	最大		
シリアルクロックサイクルタイム	t_{SCYCM}	SPI_CLK	Master	62.5	—	ns	*1 *2
			Slave	100	—	ns	
CS 有効→CLK 開始時間(mode0/mode2)	$t_{OSLSK02}$	SPI_CLK, SPI_CS0, SPI_CS1, SPI_CS2, SPI_CS3	—	1.5×t_{CYCM} – 15	—	ns	
CS 有効→CLK 開始時間(mode1/mode3)	$t_{OSLSK13}$			t_{CYCM} – 15	—	ns	
CLK 終了→CS 無効時間(mode0/mode2)	$t_{OSKSL02}$			t_{CYCM} -10	—	ns	
CLK 終了→CS 無効時間(mode1/mode3)	$t_{OSKSL13}$			1.5×t_{CYCM} -10	—	ns	
SIO データ出力時間	t_{OSDAT}	SPI_CLK, SPI_SIO0, SPI_SIO1, SPI_SIO2, SPI_SIO3	Master	-10	15	ns	
			Slave	—	28	ns	
SIO セットアップ	t_{DSSET}	SPI_CLK, SPI_SIO0, SPI_SIO1, SPI_SIO2, SPI_SIO3	—	22	—	ns	
SIO ホールド	t_{SDHOLD}			0.5×t_{CYCM}	—	ns	

*1：$V_{CC}E$=5.0 V±10%、または $V_{CC}E$=3.0～3.6 V

*2：*1 の 2 つの電圧範囲において、IOH が-2 mA でかつ IOL が 2 mA の駆動力での規格です。


SPI_CS0,
SPI_CS1,
SPI_CS2,
SPI_CS3
tSCYCM
mode0
mode2
SPI_CLK
tOSLSK02
tOSKSL02
mode1
mode3
tOSLSK13
tOSKSL13
input
SPI_SIO0,
SPI_SIO1,
SPI_SIO2,
SPI_SIO3
tDSSET
tSDHOLD
output
tOSDAT

13.5 A/D コンバータ

13.5.1 電気的特性

(T_A:推奨動作条件, $V_{CC}5$ =5.0V±10%, AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	規格値			単位	備考
			最小	標準	最大		
分解能	−	−	−	−	10	bit	
総合誤差	−	−	−	−	±3.0	LSB	
非直線性誤差	−	−	−	−	±2.5	LSB	
微分直線性誤差	−	−	−	−	±1.9	LSB	
ゼロトランジション電圧	V_{OT}	AN0～AN39	AV_{SS} -1.5LSB	−	AV_{SS} +2.5LSB	V	1LSB= (AV_{CC}-AV_{SS})/ 1024
フルスケールトランジション電圧	V_{FST}	AN0～AN39	AV_{CC} -3.5LSB	−	AV_{CC} +0.5LSB	V	
サンプリング時間	t_{SMP}	−	1.2	−	−	µs	*1
コンペア時間	t_{CMP}	−	1.8	−	−	µs	*1
A/D 変換時間	t_{CNV}	−	3.0	−	−	µs	*1
アナログポート入力電流	I_{AIN}	AN0～AN39	-5	−	+5	µA	V_{AVSS}≦ V_{AIN}≦V_{AVCC}
アナログ入力電圧	V_{AIN}	AN0～AN39	AV_{SS}	−	AVRH	V	
基準電圧	AVRH	AVRH	4.5	−	5.5	V	AV_{CC}≧AVRH
	AVRL	AV_{SS}	−	0.0	−	V	
電源電流	I_A	AV_{CC}	−	−	4.0	mA	
	I_{AH}		−	−	6.0	µA	*2
	I_R	AVRH	−	600	900	µA	
	I_{RH}		−	−	5	µA	*2
チャネル間ばらつき	−	AN0～AN39	−	−	4	LSB	

*1：1 チャネルあたりの時間です。

*2：A/D コンバータが非動作時で、かつ、CPU ストップ時の電源電流(V_{CC}=AV_{CC}=5.0 V 時)を規定します。

<注意事項>

− *精度を保証するため、ADC のコンペアクロックには、必ず 8 MHz ~ 17 MHz のクロックを使用してください。*

13.5.2 用語の定義

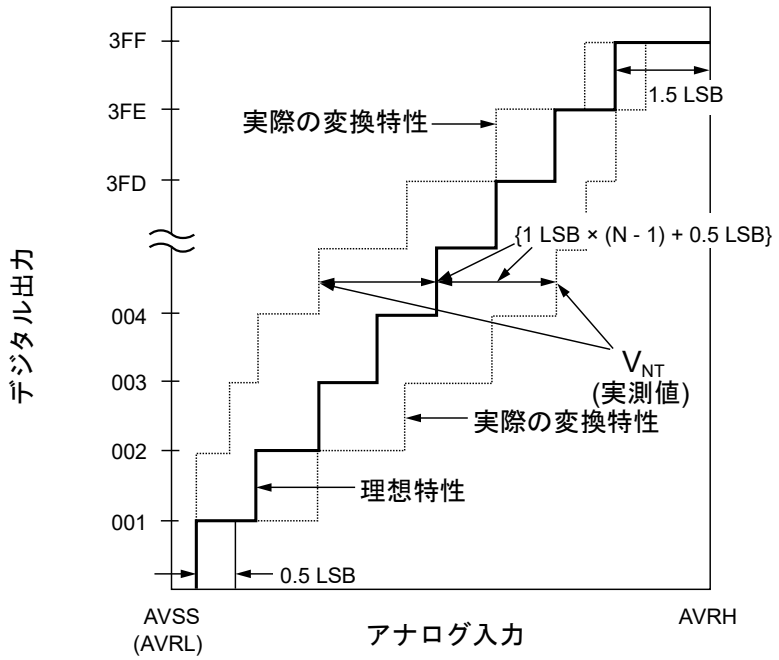
分解能 : A/D コンバータにより識別可能なアナログ変化

直線性誤差 : ゼロトランジション点 ("00 0000 0000" ⟷ "00 0000 0001") とフルスケールトランジション点 ("11 1111 1110" ⟷ "11 1111 1111") とを結んだ直線と実際の変換特性との偏差

微分直線性誤差 : 出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差

総合誤差 : 実際の値と理論値との差をいい、ゼロトランジション誤差/フルスケールトランジション誤差/直線性誤差を含む誤差

総合誤差



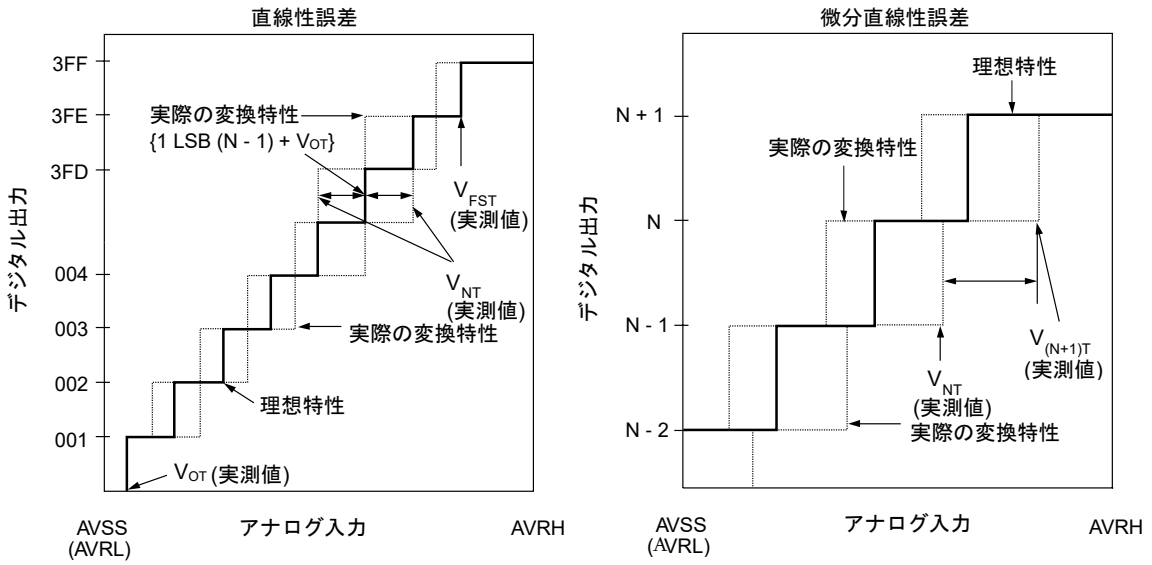
$$\text{デジタル出力 N の総合誤差} = \frac{V_{NT} - \{1LSB \times (N-1) + 0.5\ LSB\}}{1LSB}\ [LSB]$$

$$1LSB\ (\text{理想値}) = \frac{AVRH - AVSS}{1024}\ [V]$$

V_{OT} (理想値) = AVSS + 0.5 LSB [V]

V_{FST} (理想値) = AVRH - 1.5 LSB [V]

V_{NT} : デジタル出力が(N - 1) から N に遷移する電圧



$$\text{デジタル出力 N の直線性誤差} = \frac{V_{NT} - \{1LSB\} \times (N-1) + V_{OT}}{1LSB} \quad [LSB]$$

$$\text{デジタル出力 N の微分直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1LSB} - 1\ LSB \quad [LSB]$$

$$1LSB = \frac{V_{FST} - V_{OT}}{1022} \quad [V]$$

V_{OT}: デジタル出力が"000_H"から"001_H"に遷移する電圧

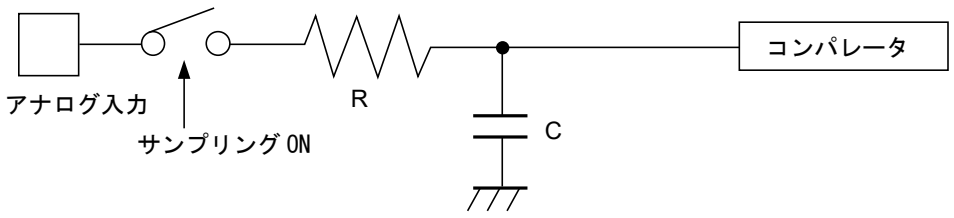
V_{FST}: デジタル出力が"$3FE_H$"から"$3FF_H$"に遷移する電圧

13.5.3 A/D 変換部の注意事項

＜アナログ入力の外部回路の出力インピーダンスについて＞

外部入力の外部インピーダンスは、4.2kΩ以下(サンプリング時間＝1.2μs@マシンクロック 16MHz 時)を推奨します。 外部インピーダンスが高すぎる場合には、アナログ電圧のサンプリング時間が不足する場合があります。その場合には、アナログ入力端子にコンデンサ(0.1μF 程度)を付ける事を推奨します。

* アナログ入力回路モデル



	R	C
CY91570 シリーズ	4.0 kΩ (最大)	16.5pF (最大) *

*:DA 兼用端子を除く

(注意事項) ここに記した数値は目安にしてください。

13.6 D/A コンバータ

(T_A:推奨動作条件, $V_{CC}5$=AV_{CC}=5.0V±10%, V_{SS}=AV_{SS}=0.0V)

項目	記号	端子記号	規格値			単位	備考
			最小	標準	最大		
分解能	−	−	−	−	8	bit	
微分直線性誤差	−	−	−	−	±3.0	LSB	
変換時間	−	−	−	0.58	0.69	µs	負荷容量 20 pF 時
	−	−	−	2.90	3.43	µs	負荷容量 100 pF 時
基準電圧供給電流	I_{DVR}	AV_{CC}	−	475	580	µA	1 チャネルあたり *
	I_{DVRS}	AV_{CC}	−	−	7.5	µA	パワーダウン時　1 チャネルあたり
アナログ出力インピーダンス	−	−	−	3.8	4.5	kΩ	

*：基準電圧供給電流(V_{CC}=AV_{CC}=5.0 V 時)を規定します。

13.7 フラッシュメモリ

13.7.1 電気的特性

項目	規格値			単位	備考
	最小	標準	最大		
セクタ消去時間	−	200	800	ms	8K バイトセクタ*1 内部でのプリプログラム時間は除く
	−	300	1100	ms	8K バイトセクタ*1 内部でのプリプログラム時間を含む
	−	400	2000	ms	64K バイトセクタ*1 内部でのプリプログラム時間は除く
	−	700	3700	ms	64K バイトセクタ*1 内部でのプリプログラム時間を含む
8 ビット書込み時間	−	9	288	µs	システムレベルのオーバヘッド時間は除く*1
16 ビット書込み時間	−	12	384	µs	システムレベルのオーバヘッド時間は除く*1
ECC 書込み時間	−	9	288	µs	システムレベルのオーバヘッド時間は除く*1
消去回数*2/ データ保持期間	1,000 回/20 年, 10,000 回/10 年, 100,000 回/5 年	−	−	−	平均温度 T_A=+85°C *3

*1: 100,000 回消去までの保証値です。
*2: セクタごとの消去回数です。
*3: テクノロジ信頼性評価結果からの換算値です (アレニウスの式を使用し、高温加速試験結果を平均温度+85°C へ換算しています)。

13.7.2 注意事項

フラッシュメモリは、書込み中または消去中の外部電源($V_{CC}5$)遮断は禁止です。
書込み中または消去中に $V_{CC}5$ が消失する可能性があるアプリケーションにおいては、外部低電圧検出機能を使用して、安全に電源を落とす様にしてください。
具体的には、外部電源電圧が検出電圧(V_{DL}*1)を下回ってから、下記式で計算される時間内は $V_{CC}5$ を 2.7 V 以上に保ってください。

Td*1[us] ＋ (PCLK 周期[us] ×257) ＋ 50 [us]

*1:13.4.交流規格 13.4.10. 低電圧検出(外部低電圧検出)を参照してください。

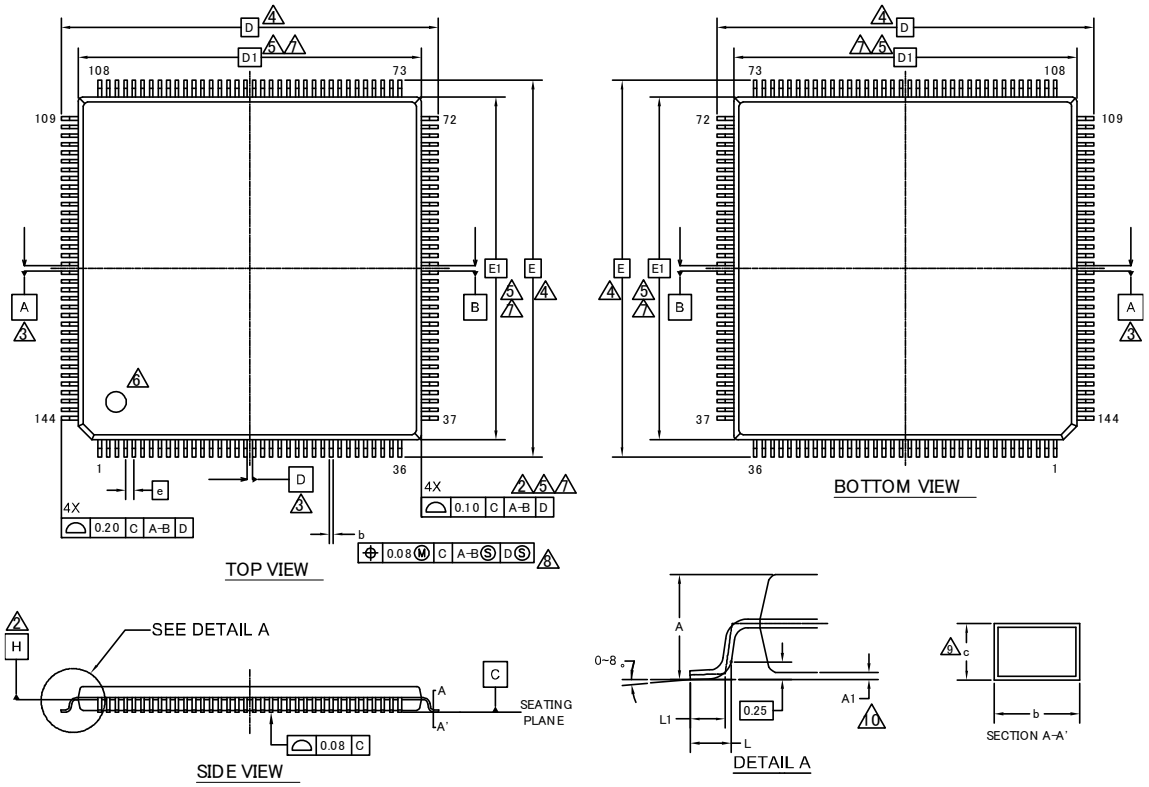
14.オーダ型格

型格	パッケージ*
CY91F575BHSPMC-GSE1	プラスチック・LQFP, 144 ピン (LQS144)
CY91F575BPMC-GSE2	
CY91F577BHSPMC-GSE1	
CY91F577BPMC-GSE2	
CY91F579CHSPMC-GSE1	
CY91F577BHSPMC1-GSE1	プラスチック・LQFP, 144 ピン (LQN144)
CY91F579CHSPMC1-GSE1	
CY91F579CMPMC-GSE2	プラスチック・LQFP, 208 ピン (LQR208)

*: 詳細は外形寸法図を参照してください。

15.パッケージ・外形寸法図

Package Type	Package Code
LQFP 144pin	LQS144



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	——	——	1.70
A1	0.05	——	0.15
b	0.17	0.22	0.27
c	0.09	——	0.20
D	22.00 BSC		
D1	20.00 BSC		
e	0.50 BSC		
E	22.00 BSC		
E1	20.00 BSC		
L	0.45	0.60	0.75
L1	0.30	0.50	0.70

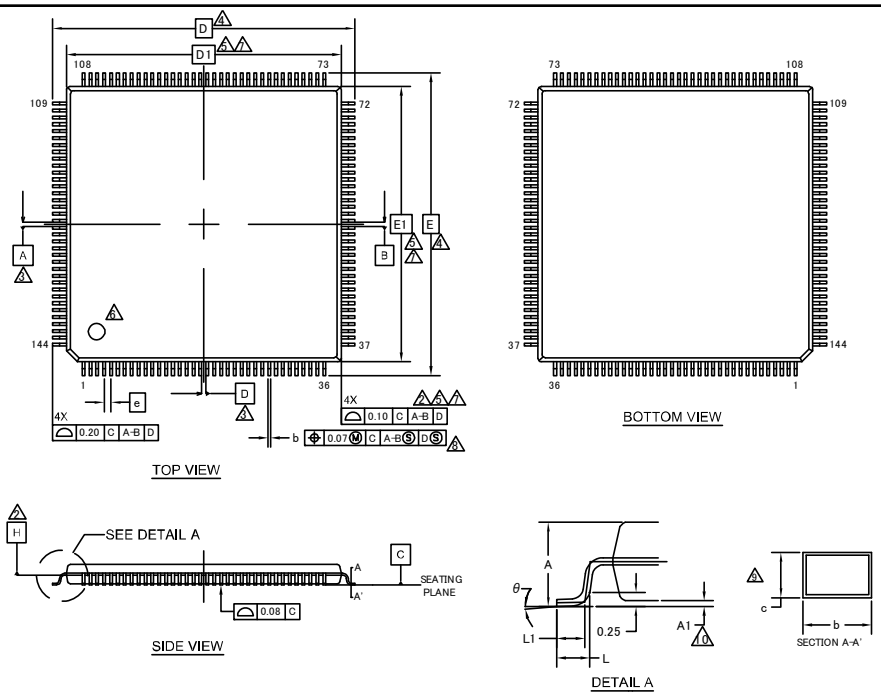
NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

PACKAGE OUTLINE, 144 LEAD LQFP
20.0X20.0X1.7 MM LQS144 REV*A

002-13015 *A

Package Type	Package Code
LQFP 144pin	LQN144



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	——	——	1.70
A1	0.05	——	0.15
b	0.145	0.18	0.215
c	0.115	——	0.195
D	18.00 BSC		
D1	16.00 BSC		
e	0.40 BSC		
E	18.00 BSC		
E1	16.00 BSC		
L	0.45	0.60	0.75
L1	0.30	0.50	0.70
θ	0°	——	8°

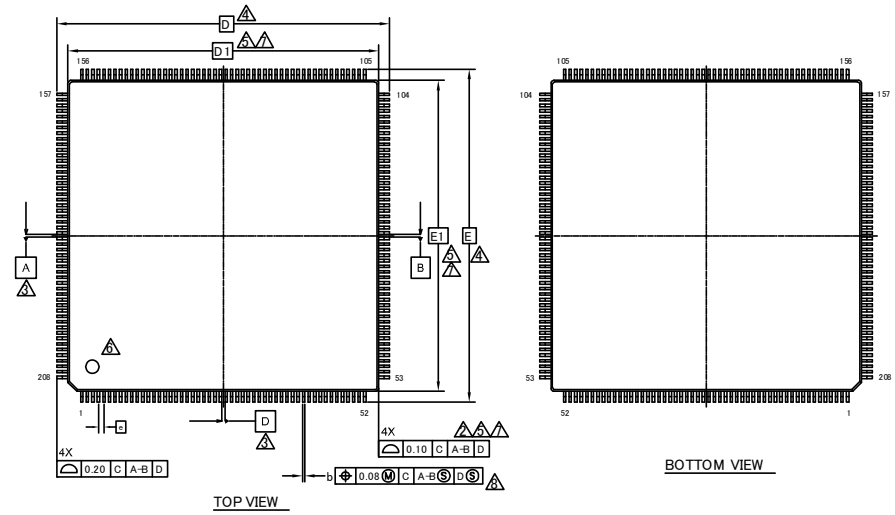
NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

002-14045 **

PACKAGE OUTLINE, 144 LEAD LQFP
16.0X16.0X1.7 MM LQN144 REV**

Package Type	Package Code
LQFP 208pin	LQR208



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	—	—	1.70
A1	0.05	—	0.15
b	0.17	0.22	0.27
c	0.09	—	0.20
D	30.00 BSC		
D1	28.00 BSC		
e	0.50 BSC		
E	30.00 BSC		
E1	28.00 BSC		
L	0.45	0.60	0.75
L1	0.30	0.50	0.70
θ	0°	—	8°

NOTES

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

002-15151 **

PACKAGE OUTLINE, 208 LEAD LQFP
28.0X28.0X1.7 MM LQR208 REV**

16. 主な変更内容

Spansion Publication Number: DS705-00009-3v0-J

ページ	変更箇所 (詳細は本文を参照してください。)	
-	-	主な変更内容については、17. Supplementary Information を参照してください。

注意事項: 以降の変更点に関しては、「改訂履歴」を参照してください。

17. Supplementary Information

Summary	Error Page	Error	Correct Page	Correct	ID
Original document code: DS705-00009-3v0-J, Previous document code: DS705-00009-2v0-J					
Rev. 1.0 June 19, 2015					
I/O circuit type	26-27	139-143:H	26-27	139-143:H/I4*1	#92
HANDLING DEVICES	50	また、アナログ系の電源、高電流出力バッファ端子用電源投入時および,,,	50	また、アナログ系の電源、高電流出力バッファ端子用、5/3V電源投入時および,,,	#80
HANDLING DEVICES	50	,,,高電流出力バッファ端子用電源電圧(DVcc)は、デジタル電源電圧(Vcc5)を超えないように,,,	50	,,,高電流出力バッファ端子用電源電圧(DVcc)、5/3V電源電圧(VCCE)は、デジタル電源電圧(Vcc5)を超えないように,,,	#81
HANDLING DEVICES	50	電源投入の順序は、デジタル電源電圧(Vcc5), アナログ電源電圧(AVcc, AVRH), 高電流出力バッファ端子用電源電圧(DVcc)を同時に投入するか、デジタル電源電圧(Vcc5)を投入後、アナログ電源電圧(AVcc,AVRH)および高電流出力バッファ端子用電源電圧(DVcc)を投入してください。	50	電源投入の順序は、デジタル電源電圧(Vcc5), アナログ電源電圧(AVcc, AVRH), 高電流出力バッファ端子用電源電圧(DVcc)、5/3V電源電圧(VCCE)を同時に投入するか、デジタル電源電圧(Vcc5)を投入後、アナログ電源電圧(AVcc, AVRH)および高電流出力バッファ端子用電源電圧(DVcc)、5/3V電源電圧(VCCE)を投入してください。	#82
+B port definition	117	*8:-該当端子:CY91F575/7のP010 ~ P017, P020 ~ P027, P030 ~ P037, P040 ~ P047, P050 ~ P053, P90/ADTG/PPG0_2を除くすべての汎用ポート	117	*8:-該当端子:P010 ~ P017, P020 ~ P027, P030 ~ P037, P040 ~ P047, P050 ~ P053, P90/ADTG/PPG0_2を除くすべての汎用ポート	#87
Update the power supply current for Icc5 (MAX)	124	Icc5:通常動作時 動作周波数 FCP=80MHz,Fcpp=40MHz:-(Min), 60(Typ), 115(Max):mA:*5 Icc5:FLASH書込み 動作周波数 FCP=80MHz,Fcpp=40MHz:-(Min), 75(Typ), 130(Max):mA:*3, *4 Icc5:FLASH消去時 動作周波数 FCP=80MHz,Fcpp=40MHz:-(Min), 75(Typ), 130(Max):mA:*5	124	Icc5:通常動作時 動作周波数 FCP=80 MHz,Fcpp=40 MHz:-(Min), 60(Typ), 125(Max):mA:*5 Icc5:FLASH書込み 動作周波数 FCP=80 MHz,Fcpp=40 MHz:-(Min), 75(Typ), 140(Max):mA:*3, *4 Icc5:FLASH消去時 動作周波数 FCP=80 MHz,Fcpp=40 MHz:-(Min), 75(Typ), 140(Max):mA:*3, *5	#388
Annotation for power supply current table	125	*5: CY91F578/9は表に記載されている規格値を目標に計算されており、現在エンジニアリングサンプルを評価中です。	125	*5: CY91F578/9	#394
I2C timing	141	高速モード*3 0.9*3 250	141	高速モード 0.9 250*3	#40

改訂履歴

文書名: CY91570 シリーズ 32-bit Microcontroller
文書番号: 002-04726

版	ECN	変更者	発行日	変更内容
**	-	TORS	06/19/2015	サイプレスとしてドキュメントコード 002-04726 に登録しました。 本版の内容およびフォーマットに変更はありません。
*A	5352580	TORS	10/11/2016	これは英語版の 002-04725 Rev. *A を翻訳した日本語版です。 17. Supplementary Information を挿入しました。
*B	6544180	TORS	04/24/2019	これは英語版の 002-04725 Rev. *B を翻訳した日本語版です。 シリーズ名と型格を変更しました。 MB91570 -> CY91570 オーダ型格を変更しました。 パッケージ外形寸法図を変更しました。

セールス，ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

Arm® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6 MCU

サイプレス開発者コミュニティ

コミュニティ | Projects | ビデオ | ブログ | トレーニング | Components

テクニカルサポート

cypress.com/support

Arm and Cortex are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

© Cpress Semiconductor Corporation, 2013-2019. 本書面は, Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は，アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し，本段落で特に記載されているものを除き，その特許権，著作権，商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず，かつCypressとの間で別途本ソフトウェアの使用方法を定める書面による合意がない場合，Cypressは，(1) 本ソフトウェアの著作権に基づき，(a) ソースコード形式で提供されている本ソフトウェアについて，Cypress ハードウェア製品と共に用いるためにのみ，かつ組織内部でのみ，本ソフトウェアの修正及び複製を行うこと，並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ，（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること，並びに (2) 本ソフトウェア（Cypressにより提供され，修正がなされていないもの）が抵触するCypressの特許権のクレームに基づき，Cypress ハードウェア製品と共に用いるためにのみ，本ソフトウェアの作成，利用，配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用，複製，修正，変換又はコンパイルを禁止する。

適用される法律により許される範囲内で, Cypress は，本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても，明示又は黙示をとわず，いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って, Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず, Cypress は, Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて，本書面に記載された製品には，エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり，公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で，Cypress は，別途通知することなく，本書面を変更する権利を留保する。Cypress は，本書面に記載のある，いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は，参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計，プログラム，かつテストすることは，本書面のユーザーの責任において行われるものとする。Cypress 製品は，兵器，兵器システム，原子力施設，生命維持装置若しくは生命維持システム，蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム，汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用，又は装置若しくはシステムの不具合が人身傷害，死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計，意図又は承認されていない。重要な構成部分とは，それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ，若しくは本目的外使用に関連するいかなる請求，損害又はその他の責任についても，Cypress はその全部又は一部をとわず一切の責任を負わず，かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求，費用，損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapSense, EZ-USB, F-RAM, 及び Traveo は，米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは, cypress.com を参照すること。その他の名称及びブランドは，それぞれの権利者の財産として権利主張がなされている可能性がある。