本ドキュメントは Cypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、「MB」から始まるシリーズ名，品名およびオーダ型格が記載されておりますが、これらはすべて「CY」から始まるシリーズ名，品名およびオーダ型格として、新規および既存のお客様に引き続き提供してまいります。

**オーダ型格の調べ方について**

1. www.cypress.com/pcnにアクセスしてください。
2. SEARCH PCNS フィールドに、オーダ型格などのキーワードを入力し、「Apply」をクリックしてください。
3. 該当するタイトル(Title)をクリックしてください。
4. 「Affected Parts List」ファイルを開いてください。
   当該ファイルに記載されている各種変更情報をご利用ください。

**詳しいお問い合わせ先**

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

**サイプレスについて**

サイプレスは、世界で最も革新的な車載や産業機器、スマート家電、民生機器および医療機器製品向けに、最先端の組み込みシステム ソリューションを提供するリーディング カンパニーです。サイプレスのマイクロコントローラーや、アナログ IC、ワイヤレスおよび USB ベースのコネクティビティ ソリューション、高い信頼性と高性能を提供するメモリ製品は、各種機器メーカーの差異化製品の開発と早期市場参入を支援します。サイプレスは、ベストクラスのサポートと開発リソースをグローバルに提供することで、彼らが従来市場を破壊しまったく新しい製品カテゴリを歴史的なスピードで市場投入できるよう支援します。詳細はサイプレスのウェブサイト (japan.cypress.com) をご覧ください。

# MB91520 Series

# 32ビット・マイクロコントローラ FRファミリ FR81S

MB91520 シリーズは車載用途向けに設計された 32 ビットマイクロコントローラです。CPU には、FR ファミリと互換の FR81S CPU を使用しています。

（注意事項）本シリーズは、サブクロックの有無、CSV 初期値および LVD 初期値によって、上記各品名の末尾は変わります。
詳しくは「オーダ型格」を参照してください。

## 特長

### ● FR81S CPU コア

- 32 ビット RISC、ロード/ストアアーキテクチャ、パイプライン 5 段
- 最大動作周波数: 80MHz (原振=4.0MHz, 20 逓倍(PLL クロック逓倍方式))
- 汎用レジスタ 32 ビット 16 本
- 16 ビット固定長命令 (基本命令) 、1 命令/1 サイクル
- 組込み用途に適した命令
  - メモリ→メモリ間転送命令
  - ビット処理命令
  - バレルシフト命令など
- 高級言語対応命令
  - 関数入口/出口命令
  - レジスタ内容のマルチロードストア命令
- ビットサーチ命令
  - 1 検出、0 検出、変化点検出
- 遅延スロット付き分岐命令
  - 分岐処理時のオーバヘッドの低減
- レジスタインターロック機能
  - アセンブラ記述の容易化
- 乗算器の内蔵/命令レベルでのサポート
  - 符号付き 32 ビット乗算:5 サイクル
  - 符号付き 16 ビット乗算:3 サイクル
- 割込み (PC/PS 退避)
  - 6 サイクル (16 プライオリティレベル)
- ハーバードアーキテクチャにより、プログラムアクセスとデータアクセスを同時に実行可能
- FR ファミリとの命令互換
- メモリ保護機能 (MPU) 搭載
  - 命令・データ共用で 8 個の保護領域指定
  - 特権モード・ユーザモードそれぞれでアクセス権を制御
- FPU(浮動小数点演算)搭載
  - IEEE754 準拠
  - 浮動小数点レジスタ 32bit×16 本

### ● 周辺機能

- クロック生成(SSCG 機能搭載)
  - メイン発振(4MHz～16MHz)
  - サブ発振(32kHz)またはサブ発振なし
  - PLL 逓倍率:1～20 逓倍
  - 100kHz CR 発振器を搭載
- 内蔵プログラム用 Flash 容量
  MB91F522:256+64KB
  MB91F523:384+64KB
  MB91F524:512+64KB
  MB91F525:768+64KB
  MB91F526:1024+64KB
- 内蔵データ用 Flash (ワークフラッシュ) 64KB
- 内蔵 RAM 容量
  - メイン RAM
    MB91F522:48KB
    MB91F523:48KB
    MB91F524:64KB
    MB91F525:96KB
    MB91F526:128KB
  - Backup RAM 8KB
- 汎用ポート:
  MB91F52xB 44 本(サブ発振なし)、
  42 本(サブ発振あり)
  MB91F52xD 56 本(サブ発振なし) 、
  54 本(サブ発振あり)
  MB91F52xF 76 本(サブ発振なし) 、
  74 本(サブ発振あり)
  MB91F52xJ 96 本(サブ発振なし) 、
  94 本(サブ発振あり)
  MB91F52xK 120 本(サブ発振なし) 、
  118 本(サブ発振あり)
  MB91F52xL 152 本(サブ発振なし) 、
  150 本(サブ発振あり)
  うち $I^2C$ 用オープンドレイン対応ポート 16 本
- 外部バスインタフェース
  - 22 ビットアドレス、16 ビットデータ出力

- DMA コントローラ
  - 同時に最大 16 チャネルの起動が可能
  - 2 つの転送要因(内部周辺要求/ソフトウエア)
- A/D コンバータ(逐次比較型)
  - 12 ビット分解能:最大 48ch　(32ch＋16ch)
    変換時間: 1.4µs
- D/A コンバータ(R-2R 型)
  - 8bit 分解能: 2ch
- 外部割込み入力:8 チャネル×2 ユニット合計 16 チャネル
  - レベル("H" / "L")、 エッジ検出(立上り/立下り)可能
- マルチファンクションシリアル(送受信 FIFO 搭載):最大 12 チャネル

  5V トレラント入力 4 チャネル

  ch.6,ch.8,ch.9,ch.11　CMOS ヒステリシス入力

  <UART (非同期シリアルインタフェース)>
  - 全二重ダブルバッファ方式、64 段の送信 FIFO、64 段の受信 FIFO
  - パリティあり/なし選択可能
  - 専用ボーレートジェネレータ内蔵
  - 外部クロックを転送クロックとして使用可能
  - パリティ、フレーム、オーバランエラー検出機能あり
  - DMA 転送対応

  <CSIO (同期シリアルインタフェース)>
  - 全二重ダブルバッファ方式、64 段の送信 FIFO、64 段の受信 FIFO
  - SPI に対応、マスタ/スレーブ両方に対応、データ長 5～16, 20, 24, 32 ビットに設定可能
  - 専用ボーレートジェネレータ内蔵 (マスタ動作)
  - 外部クロック入力可能 (スレーブ動作)
  - オーバランエラー検出機能あり
  - DMA 転送対応
  - シリアルチップセレクト SPI 機能

  <LIN (LIN 対応非同期シリアルインタフェース)>
  - 全二重ダブルバッファ方式、64 段の送信 FIFO、64 段の受信 FIFO
  - LIN プロトコル Revision2.1 に対応
  - マスタ/スレーブ両方に対応
  - フレーミングエラー、オーバランエラー検出
  - LIN Synch break 生成、検出、LIN Synch Delimiter 生成
  - 専用ボーレートジェネレータ内蔵
  - 外部クロックをリロードカウンタで調整可能
  - DMA 転送対応
  - ハードアシスト機能

  <$I^2C$>
  - 2 チャネル ch3,ch4 標準モード/ファーストモードに対応
  - 6 チャネル ch5～ch8,ch10,ch11 標準モードに対応
  - 全二重ダブルバッファ方式、64 段の送信 FIFO、64 段の受信 FIFO
  - 標準モード(Max.100kbps) /ファーストモード(Max.400kbps)に対応
  - 送信のみ DMA 転送対応
- CAN コントローラ CAN:3 チャネル
  - 転送速度最大 1Mbps
  - 128 送受信メッセージバッファ 1ch (ch.0)、 64 送受信メッセージバッファ 2ch (ch.1, ch.2)
- PPG:16 ビット×最大 48 チャネル
  - LED 駆動出力 4 チャネル ch.11 ～ ch.14
  - リロードタイマ:16 ビット×最大 8 チャネル
  - フリーランタイマ:
    16 ビット×3 チャネル
    32 ビット×最大 3 チャネル
- インプットキャプチャ:
  16 ビット×4 チャネル(フリーランタイマと連動)
  32 ビット×最大 6 チャネル(フリーランタイマと連動)
- アウトプットコンペア:
  16 ビット×6 チャネル(フリーランタイマと連動)
  32 ビット×最大 6 チャネル(フリーランタイマと連動)
- 波形ジェネレータ:6ch
- U/D カウンタ
  - 8/16bit アップダウンカウンタ×2 チャネル
- リアルタイムクロック(RTC)(日/時/分/秒)
  - 動作クロックとしてメイン発振/サブ発振を選択可能
- キャリブレーション:サブクロック駆動のリアルタイムクロック(RTC)
  - メインクロック対サブクロックの比で、リアルタイムクロックのプリスケーラを設定することにより補正
- クロックスーパバイザ
  - 外部のサブ発振 (32kHz) (クロック 2 系統品種)およびメイン発振 (4MHz) の異常 (水晶の破損など)監視
  - 異常検出時には CR クロックに切り換える。
  - 型格により初期値 ON/OFF の選択可能
- ベースタイマ:最大 2 チャネル
  - 16 ビットタイマ
  - PWM/PPG/PWC/リロードタイマの 4 機能を選択して使用可能
  - PWC 機能とリロードタイマ機能は、2 チャネルカスケードモードで 32 ビットタイマとして使用可能
- CRC 生成
- ウォッチドッグタイマ
  - ハードウェアウォッチドッグ
  - ソフトウェアウォッチドッグ (カウンタクリアの有効範囲設定可能)
- NMI
- 割込みコントローラ
- 割込み要求一括読出し
  - 複数の周辺からの割込み有無を、一連のレジスタで読出し可能
- I/O リロケーション
  - 周辺機能の端子位置変更
- 低消費電力モード
  - スリープ/ストップ/時計/サブ RUN モード
  - ストップ(電源遮断)/時計(電源遮断)モード
- パワーオンリセット
- 低電圧検出リセット(外部電源、内部電源を独立して監視)
  - 外部電源は型格により初期値 ON/OFF の選択可能
- パッケージ: 176/144/120/100/80/64

- CMOS 90nm テクノロジ
- 電源
  - 5V 電源
  - 降圧回路により 5V から内部 1.2V 生成

**特長** ..... **1**
- FR81S CPU コア ..... 1
- 周辺機能 ..... 1

**1. 品種構成** ..... **5**
- 品種構成比較 64pin ..... 5
- 品種構成比較 80pin ..... 7
- 品種構成比較 100pin ..... 9
- 品種構成比較 120pin ..... 11
- 品種構成比較 144pin ..... 13
- 品種構成比較 176pin ..... 15
- クロックスーパバイザおよび外部低電圧検出リセット初期値 ON/OFF 対応表 ..... 17

**2. 端子配列図** ..... **18**
**3. 端子機能説明** ..... **24**
**4. 入出力回路形式** ..... **42**
**5. 取扱上のご注意** ..... **47**
**6. デバイス取扱い上の注意** ..... **51**
- ラッチアップ防止のために ..... 51
- 未使用端子の処理について ..... 51
- 電源端子について ..... 52
- 水晶発振回路について ..... 52
- モード端子 (MD1,MD0) について ..... 52
- 電源投入時について ..... 52
- PLL クロック動作中の注意について ..... 52
- A/D コンバータの電源端子処理 ..... 53
- 外部クロック使用時の注意について ..... 53
- A/D コンバータの電源アナログ入力の投入順序 ..... 53
- C 端子の処理について ..... 53
- 兼用ポートの機能切換え ..... 53
- 低消費電力モード ..... 53
- ステータスフラグを含むレジスタに書込みを行う場合の注意 ..... 53

**7. ブロックダイヤグラム** ..... **54**
- MB91F522B, MB91F523B, MB91F524B, MB91F525B, MB91F526B ..... 54
- MB91F522D, MB91F523D, MB91F524D, MB91F525D, MB91F526D ..... 55
- MB91F522F, MB91F523F, MB91F524F, MB91F525F, MB91F526F ..... 56
- MB91F522J, MB91F523J, MB91F524J, MB91F525J, MB91F526J ..... 57
- MB91F522K, MB91F523K, MB91F524K, MB91F525K, MB91F526K ..... 58
- MB91F522L, MB91F523L, MB91F524L, MB91F525L, MB91F526L ..... 59

**8. メモリマップ** ..... **60**
- MB91F522, MB91F523, MB91F524 ..... 60
- MB91F525, MB91F526 ..... 61

**9. I/O マップ** ..... **62**
- I/O マップの見方 ..... 62

**10. 割込みベクタテーブル** ..... **120**
- 割込みベクタ ..... 120

**11. 電気的特性** ..... **144**
**12. 特性例** ..... **208**
**13. オーダ型格 MB9152xxxB 型格*[1]** ..... **211**
**14. オーダ型格 MB9152xxxC 型格*[1]** ..... **218**
**15. オーダ型格 MB9152xxxD 型格** ..... **225**
**16. オーダ型格 MB9152xxxE 型格** ..... **229**
**17. パッケージ・外形寸法図** ..... **233**
***18. Errata*** ..... **240**
**19. 主な変更内容** ..... **242**
**Document History** ..... **287**
**セールス，ソリューションおよび法律情報** ..... **288**

# 1. 品種構成

## ● 品種構成比較 64pin

| | MB91F522B | MB91F523B | MB91F524B | MB91F525B | MB91F526B |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F (22adress/16data/4cs) | なし | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | なし | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×1ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×5ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×4ch | | | | |
| 16bit リロードタイマ | 7ch | | | | |
| PPG | 16bit×21ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×13ch (1unit)<br>12bit×13ch (1unit) | | | | |
| D/A (8bit) | 1ch | | | | |
| マルチファンクションシリアル | 8ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 44 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| NMI 要求機能 | あり | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |

| | MB91F522B | MB91F523B | MB91F524B | MB91F525B | MB91F526B |
|---|---|---|---|---|---|
| 電源 | 2.7V～5.5V*2 | | | | |
| パッケージ | LQD064 | | | | |

*1: $I^2C$(標準モード)対応は ch.5, ch.6, ch.11 のみです。
*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

## ● 品種構成比較 80pin

| | MB91F522D | MB91F523D | MB91F524D | MB91F525D | MB91F526D |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F (22adress/16data/4cs) | なし | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | 1ch | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×2ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×5ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×4ch | | | | |
| 16bit リロードタイマ | 7ch | | | | |
| PPG | 16bit×27ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×16ch (1unit)<br>12bit×16ch (1unit) | | | | |
| D/A (8bit) | 1ch | | | | |
| マルチファンクションシリアル | 9ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 56 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| NMI 要求機能 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |
| 電源 | 2.7V ~ 5.5V[*2] | | | | |

| | MB91F522D | MB91F523D | MB91F524D | MB91F525D | MB91F526D |
|---|---|---|---|---|---|
| パッケージ | LQH080 | | | | |

*1: $I^2C$(標準モード)対応は ch.5, ch.6, ch.11 のみです。

*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。

この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。

マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。

下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

## ● 品種構成比較 100pin

| | MB91F522F | MB91F523F | MB91F524F | MB91F525F | MB91F526F |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F (22adress/16data/4cs) | なし | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | 1ch | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×3ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×6ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×6ch | | | | |
| 16bit リロードタイマ | 8ch | | | | |
| PPG | 16bit×34ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×21ch (1unit)<br>12bit×16ch (1unit) | | | | |
| D/A (8bit) | 2ch | | | | |
| マルチファンクションシリアル | 12ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 76 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| NMI 要求機能 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |
| 電源 | 2.7V ~ 5.5V[*2] | | | | |

| | MB91F522F | MB91F523F | MB91F524F | MB91F525F | MB91F526F |
|---|---|---|---|---|---|
| パッケージ | LQI100 | | | | |

*1: $I^2C$(標準モード)対応は ch.5, ch.6, ch.7, ch.8, ch.11 のみです。
*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

## ● 品種構成比較 120pin

| | MB91F522J | MB91F523J | MB91F524J | MB91F525J | MB91F526J |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F (22adress/16data/4cs) | なし | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | 2ch | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×3ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×6ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×6ch | | | | |
| 16bit リロードタイマ | 8ch | | | | |
| PPG | 16bit×38ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×26ch (1unit)<br>12bit×16ch (1unit) | | | | |
| D/A (8bit) | 2ch | | | | |
| マルチファンクションシリアル | 12ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 96 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| NMI 要求機能 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |
| 電源 | 2.7V ~ 5.5V[*2] | | | | |

| | MB91F522J | MB91F523J | MB91F524J | MB91F525J | MB91F526J |
|---|---|---|---|---|---|
| パッケージ | LQM120 | | | | |

*1: $I^2C$(ファーストモード/標準モード)対応は ch.3, ch.4 のみです。
$I^2C$(標準モード)対応は ch.5, ch.6, ch.7, ch.8, ch.11 のみです。
*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

## ● 品種構成比較 144pin

| | MB91F522K | MB91F523K | MB91F524K | MB91F525K | MB91F526K |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F (22adress/16data/4cs) | あり | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | 2ch | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×3ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×6ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×6ch | | | | |
| 16bit リロードタイマ | 8ch | | | | |
| PPG | 16bit×44ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×32ch (1unit)<br>12bit×16ch (1unit) | | | | |
| D/A (8bit) | 2ch | | | | |
| マルチファンクションシリアル | 12ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 120 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| NMI 要求機能 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |
| 電源 | 2.7V ~ 5.5V[*2] | | | | |

| | MB91F522K | MB91F523K | MB91F524K | MB91F525K | MB91F526K |
|---|---|---|---|---|---|
| パッケージ | LQS144, LQN144 | | | | |

*1: $I^2C$(ファーストモード/標準モード)対応は ch.3, ch.4 のみです。
$I^2C$(標準モード)対応は ch.5, ch.6, ch.7, ch.8, ch.10, ch.11 のみです。
*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

## ● 品種構成比較 176pin

| | MB91F522L | MB91F523L | MB91F524L | MB91F525L | MB91F526L |
|---|---|---|---|---|---|
| システムクロック | オンチップ PLL クロック逓倍方式 | | | | |
| 最小命令実行時間 | 12.5ns (80MHz) | | | | |
| Flash 容量 (プログラム) | (256+64)KB | (384+64)KB | (512+64)KB | (768+64)KB | (1024+64)KB |
| Flash 容量 (データ) | 64KB | | | | |
| RAM 容量 | (48+8)KB | | (64+8)KB | (96+8)KB | (128+8)KB |
| 外部バス I/F<br>(22adress/16data/4cs) | あり | | | | |
| DMA 転送 | 16ch | | | | |
| 16bit ベースタイマ | 2ch | | | | |
| フリーランタイマ | 16bit×3ch<br>32bit×3ch | | | | |
| インプットキャプチャ | 16bit×4ch<br>32bit×6ch | | | | |
| アウトプットコンペア | 16bit×6ch<br>32bit×6ch | | | | |
| 16bit リロードタイマ | 8ch | | | | |
| PPG | 16bit×48ch | | | | |
| アップダウンカウンタ | 2ch | | | | |
| クロックスーパバイザ | あり | | | | |
| 外部割込み | 8ch×2units | | | | |
| A/D | 12bit×32ch (1unit)<br>12bit×16ch (1unit) | | | | |
| D/A (8bit) | 2ch | | | | |
| マルチファンクションシリアル | 12ch[*1] | | | | |
| CAN | 64msg×2ch/128msg×1ch | | | | |
| ハードウェアウォッチドッグ | あり | | | | |
| CRC 生成 | あり | | | | |
| 低電圧検出リセット | あり | | | | |
| Flash セキュリティ | あり | | | | |
| ECC Flash/WorkFlash | あり | | | | |
| ECC RAM | あり | | | | |
| メモリ保護機能 (MPU) | あり | | | | |
| 浮動小数点演算 (FPU) | あり | | | | |
| リアルタイムクロック (RTC) | あり | | | | |
| 汎用ポート (#GPIOs) | 152 本 | | | | |
| SSCG | あり | | | | |
| サブクロック | あり | | | | |
| CR 発振器 | あり | | | | |
| NMI 要求機能 | あり | | | | |
| OCD (On Chip Debug) | あり | | | | |
| TPU (Timing Protection Unit) | あり | | | | |
| キーコードレジスタ | あり | | | | |
| 波形ジェネレータ | 6ch | | | | |
| 動作保証温度 ($T_A$) | -40°C ~ +125°C | | | | |
| 電源 | 2.7V ~ 5.5V[*2] | | | | |

| | MB91F522L | MB91F523L | MB91F524L | MB91F525L | MB91F526L |
|---|---|---|---|---|---|
| パッケージ | LQP176 | | | | |

*1: $I^2C$(ファーストモード/標準モード)対応は ch.3, ch.4 のみです。
$I^2C$(標準モード)対応は ch.5, ch.6, ch.7, ch.8, ch.10, ch.11 のみです。
*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

● クロックスーパバイザおよび外部低電圧検出リセット初期値 ON/OFF 対応表

| クロック | クロックスーパバイザ初期値 | 外部低電圧検出リセット初期値 | Function |
|---|---|---|---|
| 1 系統 | ON | ON | S |
| | | OFF | U |
| | OFF | ON | H |
| | | OFF | K |
| 2 系統 | ON | ON | W |
| | | OFF | Y |
| | OFF | ON | J |
| | | OFF | L |

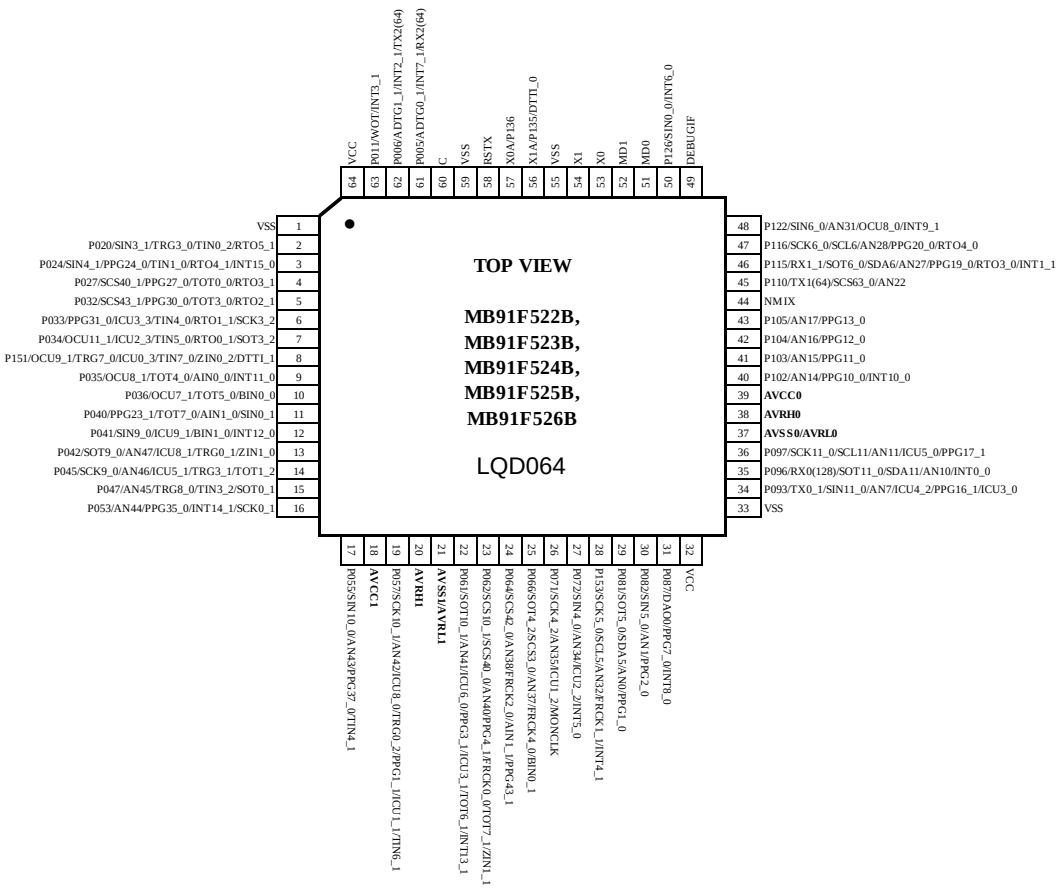
ＭＢ９１Ｆ５２Ｘ□△○
|||└→Ｒｅｖｉｓｉｏｎ：Ｂ，Ｃ，Ｄ，Ｅ
||└→Ｆｕｎｃｔｉｏｎ：クロックスーパバイザおよび外部低電圧検出
||　　リセット初期値 ON/OFF 対応表参照
|└→ＰＫＧ Ｔｙｐｅ：Ｂ ６４ｐｉｎ
|　　Ｄ ８０ ｐｉｎ
|　　Ｆ １００ ｐｉｎ
|　　Ｊ １２０ ｐｉｎ
|　　Ｋ １４４ ｐｉｎ
|　　Ｌ １７６ ｐｉｎ
└→Ｍｅｍｏｒｙ Ｓｉｚｅ：２ ２５６ＫＢ
　　３ ３８４ＫＢ
　　４ ５１２ＫＢ
　　５ ７６８ＫＢ
　　６ １ＭＢ

## 2. 端子配列図

### ● MB91F52xB

MB91F522B, MB91F523B, MB91F524B, MB91F525B, MB91F526B

(TOP VIEW)

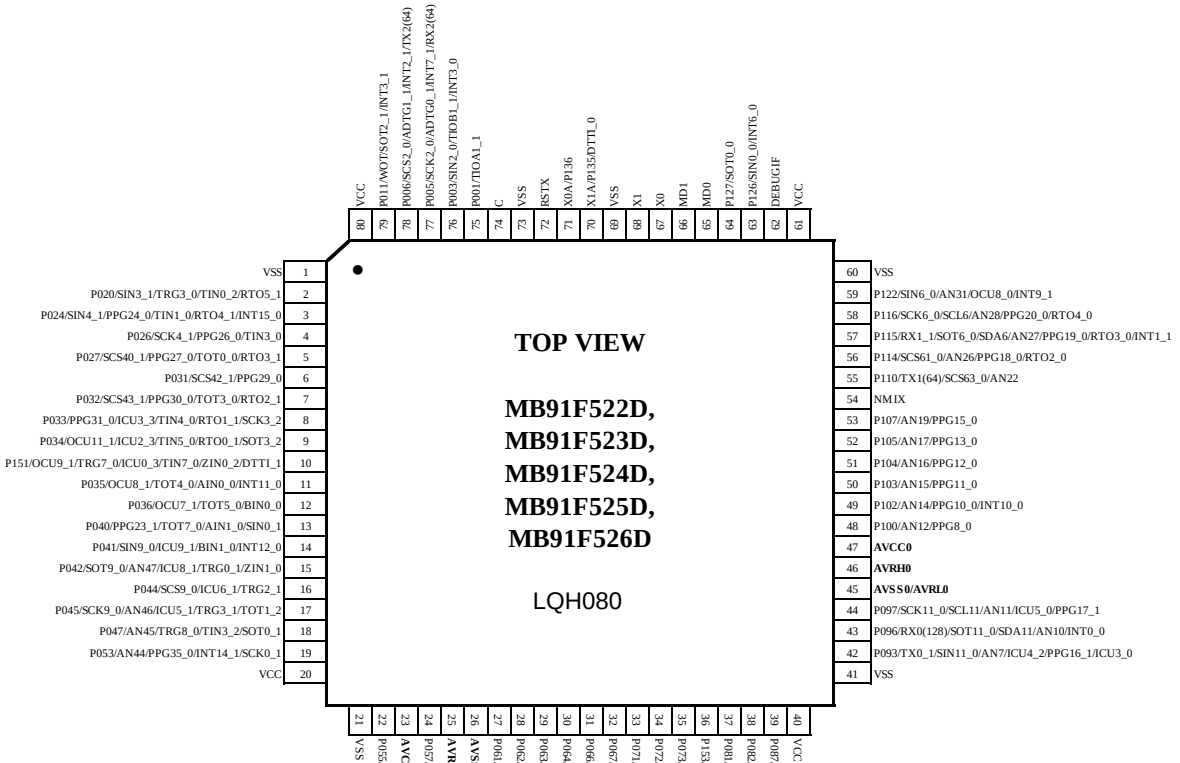



※クロック 1 系統品は、56,57pin が汎用ポートとなります。

## MB91F52xD

MB91F522D, MB91F523D, MB91F524D, MB91F525D, MB91F526D

(TOP VIEW)

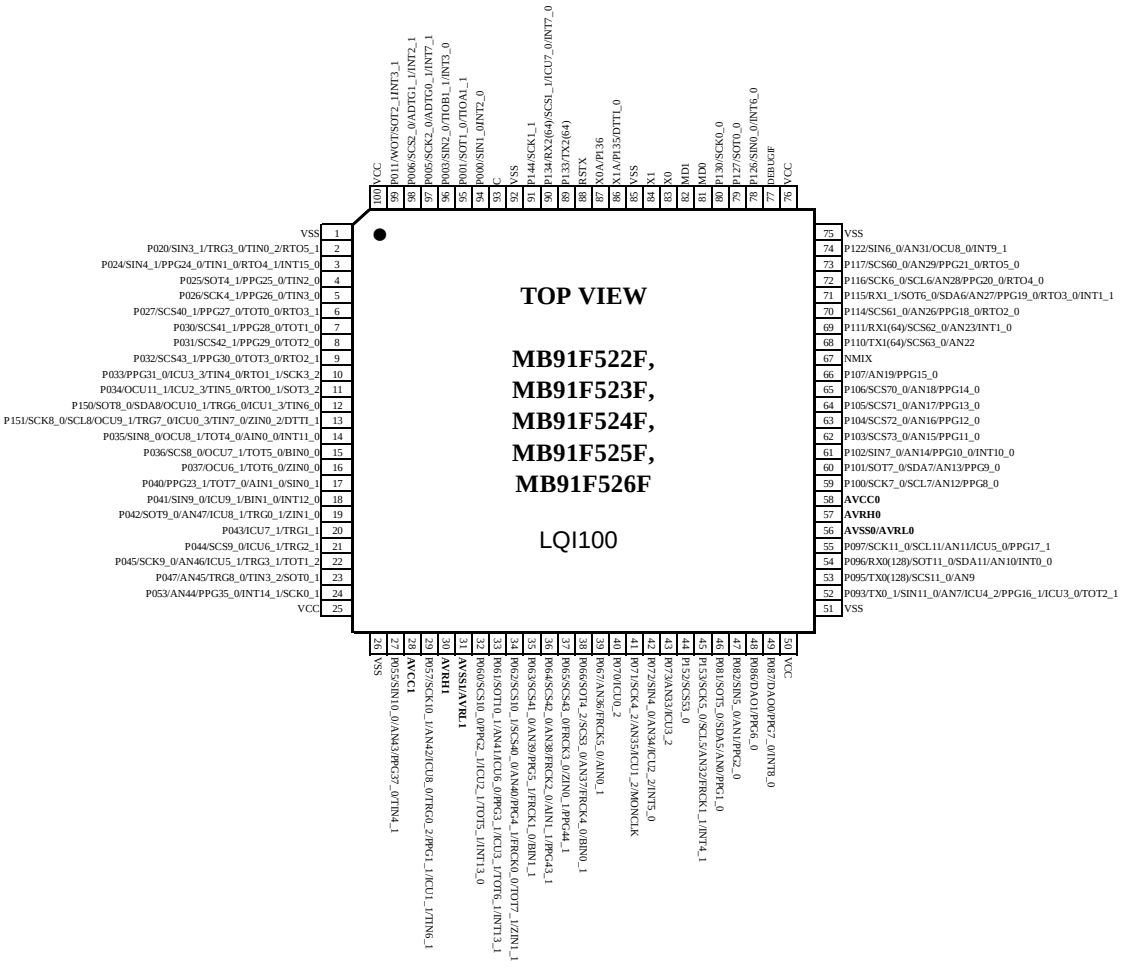



※クロック 1 系統品は、70,71pin が汎用ポートとなります。

## ● MB91F52xF

MB91F522F, MB91F523F, MB91F524F, MB91F525F, MB91F526F

(TOP VIEW)

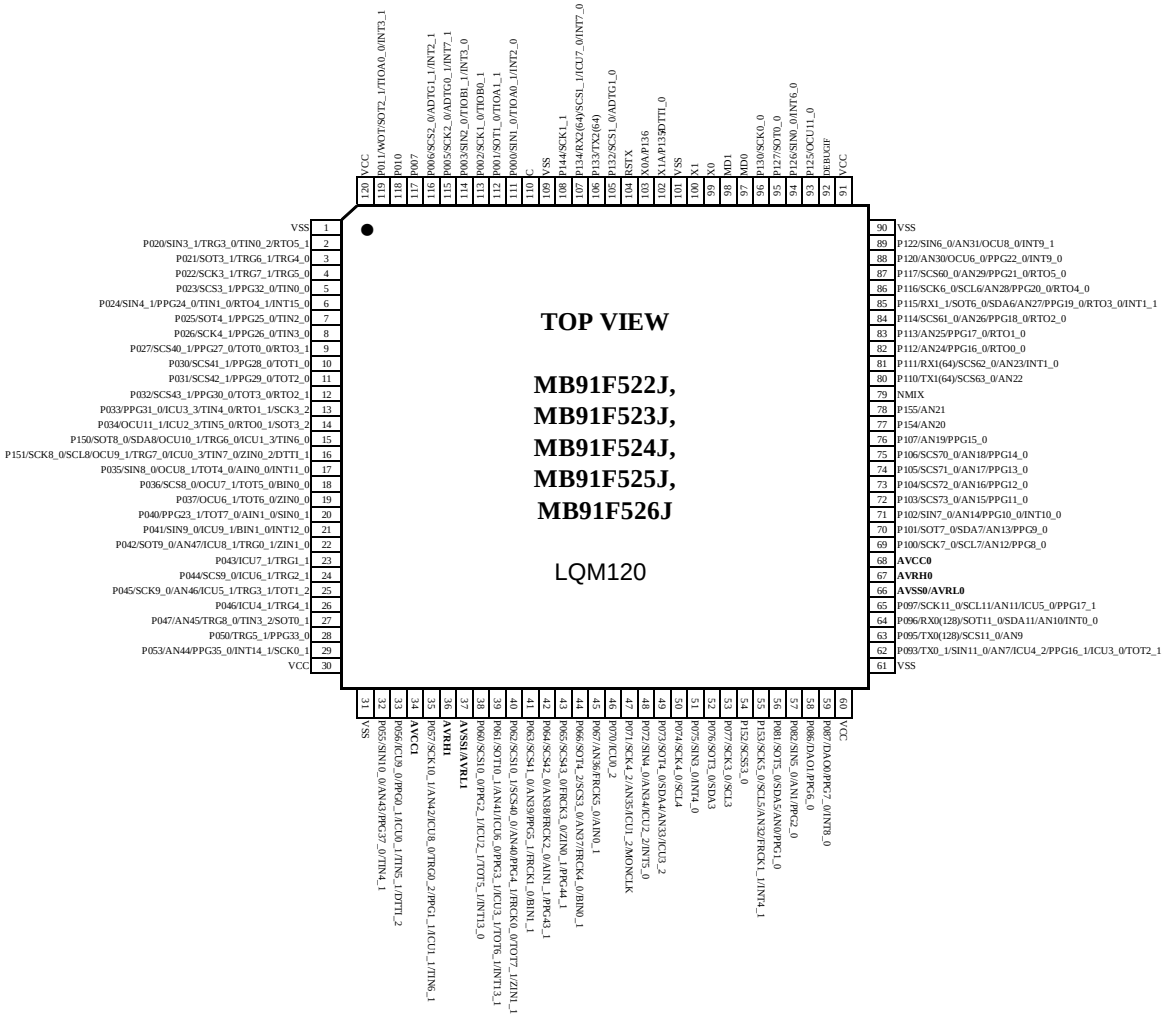



※クロック 1 系統品は、86,87pin が汎用ポートとなります。

## ● MB91F52xJ

MB91F522J, MB91F523J, MB91F524J, MB91F525J, MB91F526J

(TOP VIEW)

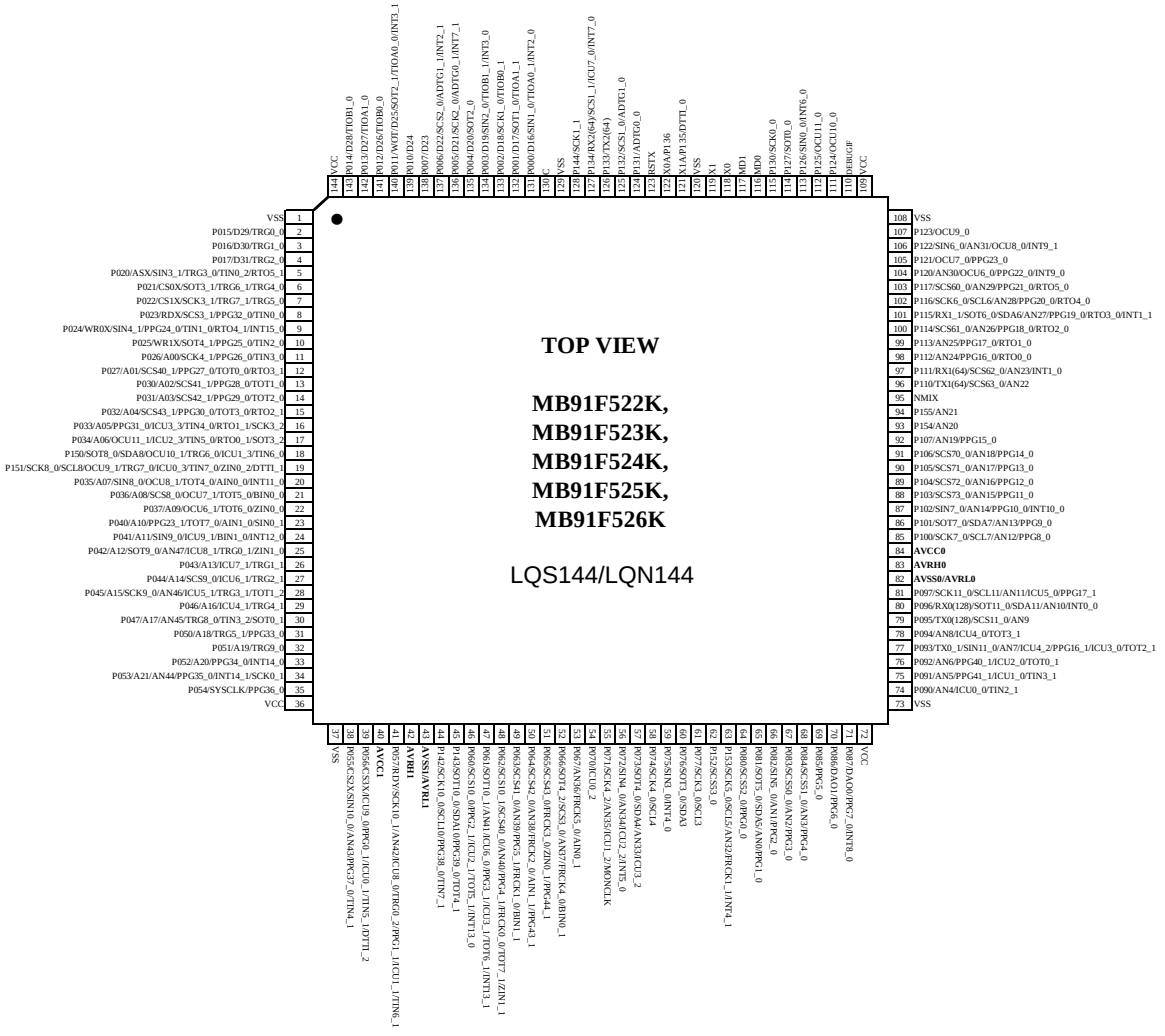



※クロック 1 系統品は、102,103pin が汎用ポートとなります。

## ● MB91F52xK

MB91F522K, MB91F523K, MB91F524K, MB91F525K, MB91F526K

(TOP VIEW)

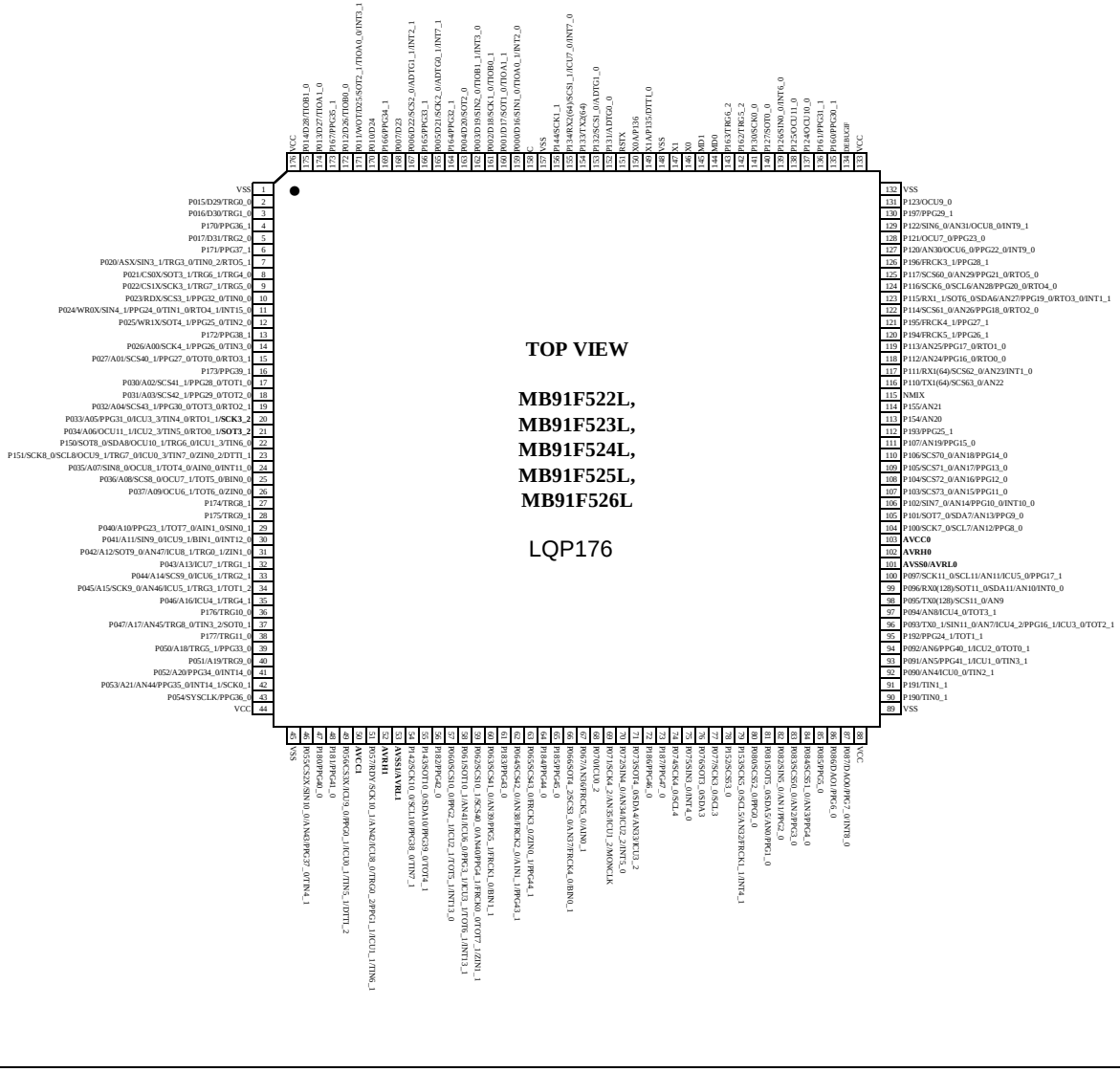



※クロック 1 系統品は、121,122pin が汎用ポートとなります。

## ● MB91F52xL

MB91F522L, MB91F523L, MB91F524L, MB91F525L, MB91F526L

(TOP VIEW)




※クロック 1 系統品は、149,150pin が汎用ポートとなります。

## 3. 端子機能説明

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | - | 2 | 2 | P015 | - | A | 汎用入出力ポート |
| | | | | | | D29 | - | | 外部バス・データ bit29 入出力(0) |
| | | | | | | TRG0_0 | - | | PPG トリガ 0 入力(0) |
| - | - | - | - | 3 | 3 | P016 | - | A | 汎用入出力ポート |
| | | | | | | D30 | - | | 外部バス・データ bit30 入出力(0) |
| | | | | | | TRG1_0 | - | | PPG トリガ 1 入力(0) |
| - | - | - | - | - | 4 | P170 | - | A | 汎用入出力ポート |
| | | | | | | PPG36_1 | - | | PPG ch.36 出力(1) |
| - | - | - | - | 4 | 5 | P017 | - | A | 汎用入出力ポート |
| | | | | | | D31 | - | | 外部バス・データ bit31 入出力(0) |
| | | | | | | TRG2_0 | - | | PPG トリガ 2 入力(0) |
| - | - | - | - | - | 6 | P171 | - | A | 汎用入出力ポート |
| | | | | | | PPG37_1 | - | | PPG ch.37 出力(1) |
| 2*1 | 2*1 | 2*1 | 2*1 | 5 | 7 | P020 | - | F | 汎用入出力ポート |
| | | | | | | ASX*2, *3, *4, *5 | - | | 外部バス・アドレスストローブ出力 |
| | | | | | | SIN3_1 | - | | マルチファンクションシリアル ch.3 シリアルデータ入力(1) |
| | | | | | | TRG3_0 | - | | PPG トリガ 3 入力(0) |
| | | | | | | TIN0_2 | - | | リロードタイマ ch.0 イベント入力(2) |
| | | | | | | RTO5_1 | - | | 波形ジェネレータ ch.5 出力端子(1) |
| - | - | - | 3*1 | 6 | 8 | P021 | - | A | 汎用入出力ポート |
| | | | | | | CS0X*5 | - | | 外部バス・チップセレクト 0 出力 |
| | | | | | | SOT3_1 | - | | マルチファンクションシリアル ch.3 シリアルデータ出力(1) |
| | | | | | | TRG6_1 | - | | PPG トリガ 6 入力(1) |
| | | | | | | TRG4_0 | - | | PPG トリガ 4 入力(0) |
| - | - | - | 4*1 | 7 | 9 | P022 | - | F | 汎用入出力ポート |
| | | | | | | CS1X*5 | - | | 外部バス・チップセレクト 1 出力 |
| | | | | | | SCK3_1 | - | | マルチファンクションシリアル ch.3 クロック入出力(1) |
| | | | | | | TRG7_1 | - | | PPG トリガ 7 入力(1) |
| | | | | | | TRG5_0 | - | | PPG トリガ 5 入力(0) |
| - | - | - | 5*1 | 8 | 10 | P023 | - | A | 汎用入出力ポート |
| | | | | | | RDX*5 | - | | 外部バス・リードストローブ出力 |
| | | | | | | SCS3_1 | - | | シリアルチップセレクト 3 出力(1) |
| | | | | | | PPG32_0 | - | | PPG ch.32 出力(0) |
| | | | | | | TIN0_0 | - | | リロードタイマ ch.0 イベント入力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 3*1 | 3*1 | 3*1 | 6*1 | 9 | 11 | P024 | - | F | 汎用入出力ポート |
| | | | | | | WR0X*2, *3, *4, *5 | - | | 外部バス・ライトストローブ 0 出力 |
| | | | | | | SIN4_1 | - | | マルチファンクションシリアル ch.4 シリアルデータ入力(1) |
| | | | | | | PPG24_0 | - | | PPG ch.24 出力(0) |
| | | | | | | TIN1_0 | - | | リロードタイマ ch.1 イベント入力(0) |
| | | | | | | RTO4_1 | - | | 波形ジェネレータ ch.4 出力端子(1) |
| | | | | | | INT15_0 | - | | INT15 外部割込み入力(0) |
| - | - | 4*1 | 7*1 | 10 | 12 | P025 | - | A | 汎用入出力ポート |
| | | | | | | WR1X *4, *5 | - | | 外部バス・ライトストローブ 1 出力 |
| | | | | | | SOT4_1 | - | | マルチファンクションシリアル ch.4 シリアルデータ出力(1) |
| | | | | | | PPG25_0 | - | | PPG ch.25 出力(0) |
| | | | | | | TIN2_0 | - | | リロードタイマ ch.2 イベント入力(0) |
| - | - | - | - | - | 13 | P172 | - | A | 汎用入出力ポート |
| | | | | | | PPG38_1 | - | | PPG ch.38 出力(1) |
| - | 4*1 | 5*1 | 8*1 | 11 | 14 | P026 | - | F | 汎用入出力ポート |
| | | | | | | A00*3, *4, *5 | - | | 外部バス・アドレス bit0 出力(0) |
| | | | | | | SCK4_1 | - | | マルチファンクションシリアル ch.4 クロック入出力(1) |
| | | | | | | PPG26_0 | - | | PPG ch.26 出力(0) |
| | | | | | | TIN3_0 | - | | リロードタイマ ch.3 イベント入力(0) |
| 4*1 | 5*1 | 6*1 | 9*1 | 12 | 15 | P027 | - | A | 汎用入出力ポート |
| | | | | | | A01*2, *3, *4, *5 | - | | 外部バス・アドレス bit1 出力(0) |
| | | | | | | SCS40_1 | - | | シリアルチップセレクト 40 入出力(1) |
| | | | | | | PPG27_0 | - | | PPG ch.27 出力(0) |
| | | | | | | TOT0_0 | - | | リロードタイマ ch.0 出力(0) |
| | | | | | | RTO3_1 | - | | 波形ジェネレータ ch.3 出力端子(1) |
| - | - | - | - | - | 16 | P173 | - | A | 汎用入出力ポート |
| | | | | | | PPG39_1 | - | | PPG ch.39 出力(1) |
| - | - | 7*1 | 10*1 | 13 | 17 | P030 | - | A | 汎用入出力ポート |
| | | | | | | A02*4, *5 | - | | 外部バス・アドレス bit2 出力(0) |
| | | | | | | SCS41_1 | - | | シリアルチップセレクト 41 出力(1) |
| | | | | | | PPG28_0 | - | | PPG ch.28 出力(0) |
| | | | | | | TOT1_0 | - | | リロードタイマ ch.1 出力(0) |
| - | 6*1 | 8*1 | 11*1 | 14 | 18 | P031 | - | A | 汎用入出力ポート |
| | | | | | | A03*3, *4, *5 | - | | 外部バス・アドレス bit3 出力(0) |
| | | | | | | SCS42_1 | - | | シリアルチップセレクト 42 出力(1) |
| | | | | | | PPG29_0 | - | | PPG ch.29 出力(0) |
| | | | | | | TOT2_0*3 | - | | リロードタイマ ch.2 出力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 5*1 | 7*1 | 9*1 | 12*1 | 15 | 19 | P032 | - | A | 汎用入出力ポート |
| | | | | | | A04*2, *3, *4, *5 | - | | 外部バス・アドレス bit4 出力(0) |
| | | | | | | SCS43_1 | - | | シリアルチップセレクト 43 出力(1) |
| | | | | | | PPG30_0 | - | | PPG ch.30 出力(0) |
| | | | | | | TOT3_0 | - | | リロードタイマ ch.3 出力(0) |
| | | | | | | RTO2_1 | - | | 波形ジェネレータ ch.2 出力端子(1) |
| 6*1 | 8*1 | 10*1 | 13*1 | 16 | 20 | P033 | - | A | 汎用入出力ポート |
| | | | | | | A05*2, *3, *4, *5 | - | | 外部バス・アドレス bit5 出力(0) |
| | | | | | | PPG31_0 | - | | PPG ch.31 出力(0) |
| | | | | | | ICU3_3 | - | | インプットキャプチャ ch.3 入力(3) |
| | | | | | | TIN4_0 | - | | リロードタイマ ch.4 イベント入力(0) |
| | | | | | | RTO1_1 | - | | 波形ジェネレータ ch.1 出力端子(1) |
| | | | | | | SCK3_2 | - | | マルチファンクションシリアル ch.3 クロック入出力(2) |
| 7*1 | 9*1 | 11*1 | 14*1 | 17 | 21 | P034 | - | A | 汎用入出力ポート |
| | | | | | | A06*2, *3, *4, *5 | - | | 外部バス・アドレス bit6 出力(0) |
| | | | | | | OCU11_1 | - | | アウトプットコンペア ch.11 出力(1) |
| | | | | | | ICU2_3 | - | | インプットキャプチャ ch.2 入力(3) |
| | | | | | | TIN5_0 | - | | リロードタイマ ch.5 イベント入力(0) |
| | | | | | | RTO0_1 | - | | 波形ジェネレータ ch.0 出力端子(1) |
| | | | | | | SOT3_2 | - | | マルチファンクションシリアル ch.3 シリアルデータ出力(2) |
| - | - | 12 | 15 | 18 | 22 | P150 | - | F | 汎用入出力ポート |
| | | | | | | SOT8_0/ SDA8 | - | | マルチファンクションシリアル ch.8 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | OCU10_1 | - | | アウトプットコンペア ch.10 出力(1) |
| | | | | | | TRG6_0 | - | | PPG トリガ 6 入力(0) |
| | | | | | | ICU1_3 | - | | インプットキャプチャ ch.1 入力(3) |
| | | | | | | TIN6_0 | - | | リロードタイマ ch.6 イベント入力(0) |
| 8*1 | 10*1 | 13 | 16 | 19 | 23 | P151 | - | F | 汎用入出力ポート |
| | | | | | | SCK8_0/ SCL8*2, *3 | - | | マルチファンクションシリアル ch.8 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | OCU9_1 | - | | アウトプットコンペア ch.9 出力(1) |
| | | | | | | TRG7_0 | - | | PPG トリガ 7 入力(0) |
| | | | | | | ICU0_3 | - | | インプットキャプチャ ch.0 入力(3) |
| | | | | | | TIN7_0 | - | | リロードタイマ ch.7 イベント入力(0) |
| | | | | | | ZIN0_2 | - | | U/D カウンタ ch.0 ZIN 入力(2) |
| | | | | | | DTTI_1 | - | | 波形ジェネレータ ch.0-ch.5 入力端子(1) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 9*1 | 11*1 | 14*1 | 17*1 | 20 | 24 | P035 | - | I | 汎用入出力ポート |
| | | | | | | A07*2, *3, *4, *5 | - | | 外部バス・アドレス bit7 出力 |
| | | | | | | SIN8_0*2, *3 | - | | マルチファンクションシリアル ch.8 シリアルデータ入力(0) |
| | | | | | | OCU8_1 | - | | アウトプットコンペア ch.8 出力(1) |
| | | | | | | TOT4_0 | - | | リロードタイマ ch.4 出力(0) |
| | | | | | | AIN0_0 | - | | U/D カウンタ ch.0 AIN 入力(0) |
| | | | | | | INT11_0 | - | | INT11 外部割込み入力(0) |
| 10*1 | 12*1 | 15*1 | 18*1 | 21 | 25 | P036 | - | A | 汎用入出力ポート |
| | | | | | | A08*2, *3, *4, *5 | - | | 外部バス・アドレス bit8 出力(0) |
| | | | | | | SCS8_0*2, *3 | - | | シリアルチップセレクト 8 入出力(0) |
| | | | | | | OCU7_1 | - | | アウトプットコンペア ch.7 出力(1) |
| | | | | | | TOT5_0 | - | | リロードタイマ ch.5 出力(0) |
| | | | | | | BIN0_0 | - | | U/D カウンタ ch.0 BIN 入力(0) |
| - | - | 16*1 | 19*1 | 22 | 26 | P037 | - | A | 汎用入出力ポート |
| | | | | | | A09*4, *5 | - | | 外部バス・アドレス bit9 出力(0) |
| | | | | | | OCU6_1 | - | | アウトプットコンペア ch.6 出力(1) |
| | | | | | | TOT6_0 | - | | リロードタイマ ch.6 出力(0) |
| | | | | | | ZIN0_0 | - | | U/D カウンタ ch.0 ZIN 入力(0) |
| - | - | - | - | - | 27 | P174 | - | A | 汎用入出力ポート |
| | | | | | | TRG8_1 | - | | PPG トリガ 8 入力(1) |
| - | - | - | - | - | 28 | P175 | - | A | 汎用入出力ポート |
| | | | | | | TRG9_1 | - | | PPG トリガ 9 入力(1) |
| 11*1 | 13*1 | 17*1 | 20*1 | 23 | 29 | P040 | - | A | 汎用入出力ポート |
| | | | | | | A10*2, *3, *4, *5 | - | | 外部バス・アドレス bit10 出力(0) |
| | | | | | | PPG23_1 | - | | PPG ch.23 出力(1) |
| | | | | | | TOT7_0 | - | | リロードタイマ ch.7 出力(0) |
| | | | | | | AIN1_0 | - | | U/D カウンタ ch.1 AIN 入力(0) |
| | | | | | | SIN0_1 | - | | マルチファンクションシリアル ch.0 シリアルデータ入力(1) |
| 12*1 | 14*1 | 18*1 | 21*1 | 24 | 30 | P041 | - | I | 汎用入出力ポート |
| | | | | | | A11*2, *3, *4, *5 | - | | 外部バス・アドレス bit11 出力(0) |
| | | | | | | SIN9_0 | - | | マルチファンクションシリアル ch.9 シリアルデータ入力(0) |
| | | | | | | ICU9_1 | - | | インプットキャプチャ ch.9 入力(1) |
| | | | | | | BIN1_0 | - | | U/D カウンタ ch.1 BIN 入力(0) |
| | | | | | | INT12_0 | - | | INT12 外部割込み入力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 13*1 | 15*1 | 19*1 | 22*1 | 25 | 31 | P042 | - | B | 汎用入出力ポート |
| | | | | | | A12*2, *3, *4, *5 | - | | 外部バス・アドレス bit12 出力 |
| | | | | | | SOT9_0 | - | | マルチファンクションシリアル ch.9 シリアルデータ出力(0) |
| | | | | | | AN47 | - | | ADC アナログ 47 入力 |
| | | | | | | ICU8_1 | - | | インプットキャプチャ ch.8 入力(1) |
| | | | | | | TRG0_1 | - | | PPG トリガ 0 入力(1) |
| | | | | | | ZIN1_0 | - | | U/D カウンタ ch.1 ZIN 入力(0) |
| - | - | 20*1 | 23*1 | 26 | 32 | P043 | - | A | 汎用入出力ポート |
| | | | | | | A13*4, *5 | - | | 外部バス・アドレス bit13 出力(0) |
| | | | | | | ICU7_1 | - | | インプットキャプチャ ch.7 入力(1) |
| | | | | | | TRG1_1 | - | | PPG トリガ 1 入力(1) |
| - | 16*1 | 21*1 | 24*1 | 27 | 33 | P044 | - | A | 汎用入出力ポート |
| | | | | | | A14*3, *4, *5 | - | | 外部バス・アドレス bit14 出力(0) |
| | | | | | | SCS9_0 | - | | シリアルチップセレクト 9 入出力(0) |
| | | | | | | ICU6_1 | - | | インプットキャプチャ ch.6 入力(1) |
| | | | | | | TRG2_1 | - | | PPG トリガ 2 入力(1) |
| 14*1 | 17*1 | 22*1 | 25*1 | 28 | 34 | P045 | - | G | 汎用入出力ポート |
| | | | | | | A15*2, *3, *4, *5 | - | | 外部バス・アドレス bit15 出力(0) |
| | | | | | | SCK9_0 | - | | マルチファンクションシリアル ch.9 クロック入出力(0) |
| | | | | | | AN46 | - | | ADC アナログ 46 入力 |
| | | | | | | ICU5_1 | - | | インプットキャプチャ ch.5 入力(1) |
| | | | | | | TRG3_1 | - | | PPG トリガ 3 入力(1) |
| | | | | | | TOT1_2 | - | | リロードタイマ ch.1 出力(2) |
| - | - | - | 26*1 | 29 | 35 | P046 | - | A | 汎用入出力ポート |
| | | | | | | A16*5 | - | | 外部バス・アドレス bit16 出力(0) |
| | | | | | | ICU4_1 | - | | インプットキャプチャ ch.4 入力(1) |
| | | | | | | TRG4_1 | - | | PPG トリガ 4 入力(1) |
| - | - | - | - | - | 36 | P176 | - | A | 汎用入出力ポート |
| | | | | | | TRG10_0 | - | | PPG トリガ 10 入力(0) |
| 15*1 | 18*1 | 23*1 | 27*1 | 30 | 37 | P047 | - | B | 汎用入出力ポート |
| | | | | | | A17*2, *3, *4, *5 | - | | 外部バス・アドレス bit17 出力(0) |
| | | | | | | AN45 | - | | ADC アナログ 45 入力 |
| | | | | | | TRG8_0 | - | | PPG トリガ 8 入力(0) |
| | | | | | | TIN3_2 | - | | リロードタイマ ch.3 イベント入力(2) |
| | | | | | | SOT0_1 | - | | マルチファンクションシリアル ch.0 シリアルデータ出力(1) |
| - | - | - | - | - | 38 | P177 | - | A | 汎用入出力ポート |
| | | | | | | TRG11_0 | - | | PPG トリガ 11 入力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | 28*1 | 31 | 39 | P050 | - | A | 汎用入出力ポート |
| | | | | | | A18*5 | - | | 外部バス・アドレス bit18 出力 |
| | | | | | | TRG5_1 | - | | PPG トリガ 5 入力(1) |
| | | | | | | PPG33_0 | - | | PPG ch.33 出力(0) |
| - | - | - | - | 32 | 40 | P051 | - | A | 汎用入出力ポート |
| | | | | | | A19 | - | | 外部バス・アドレス bit19 出力 |
| | | | | | | TRG9_0 | - | | PPG トリガ 9 入力(0) |
| - | - | - | - | 33 | 41 | P052 | - | A | 汎用入出力ポート |
| | | | | | | A20 | - | | 外部バス・アドレス bit20 出力 |
| | | | | | | PPG34_0 | - | | PPG ch.34 出力(0) |
| | | | | | | INT14_0 | - | | INT14 外部割込み入力(0) |
| 16*1 | 19*1 | 24*1 | 29*1 | 34 | 42 | P053 | - | B | 汎用入出力ポート |
| | | | | | | A21*2, *3, *4, *5 | - | | 外部バス・アドレス bit21 出力 |
| | | | | | | AN44 | - | | ADC アナログ 44 入力 |
| | | | | | | PPG35_0 | - | | PPG ch.35 出力(0) |
| | | | | | | INT14_1 | - | | INT14 外部割込み入力(1) |
| | | | | | | SCK0_1 | - | | マルチファンクションシリアル ch.0 クロック入出力(1) |
| - | - | - | - | 35 | 43 | P054 | - | A | 汎用入出力ポート |
| | | | | | | SYSCLK | - | | 外部バス・システムクロック出力 |
| | | | | | | PPG36_0 | - | | PPG ch.36 出力(0) |
| 17*1 | 22*1 | 27*1 | 32*1 | 38 | 46 | P055 | - | G | 汎用入出力ポート |
| | | | | | | CS2X*2, *3, *4, *5 | - | | 外部バス・チップセレクト 2 出力 |
| | | | | | | SIN10_0 | - | | マルチファンクションシリアル ch.10 シリアルデータ入力(0) |
| | | | | | | AN43 | - | | ADC アナログ 43 入力 |
| | | | | | | PPG37_0 | - | | PPG ch.37 出力(0) |
| | | | | | | TIN4_1 | - | | リロードタイマ ch.4 イベント入力(1) |
| - | - | - | - | - | 47 | P180 | - | A | 汎用入出力ポート |
| | | | | | | PPG40_0 | - | | PPG ch.40 出力(0) |
| - | - | - | - | - | 48 | P181 | - | A | 汎用入出力ポート |
| | | | | | | PPG41_0 | - | | PPG ch.41 出力(0) |
| - | - | - | 33*1 | 39 | 49 | P056 | - | A | 汎用入出力ポート |
| | | | | | | CS3X*5 | - | | 外部バス・チップセレクト 3 出力 |
| | | | | | | ICU9_0 | - | | インプットキャプチャ ch.9 入力(0) |
| | | | | | | PPG0_1 | - | | PPG ch.0 出力(1) |
| | | | | | | ICU0_1 | - | | インプットキャプチャ ch.0 入力(1) |
| | | | | | | TIN5_1 | - | | リロードタイマ ch.5 イベント入力(1) |
| | | | | | | DTTI_2 | - | | 波形ジェネレータ ch.0-ch.5 入力端子(2) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 19*1 | 24*1 | 29*1 | 35*1 | 41 | 51 | P057 | - | G | 汎用入出力ポート |
| | | | | | | RDY*2, *3, *4, *5 | - | | 外部バス・レディ入力(0) |
| | | | | | | SCK10_1 | - | | マルチファンクションシリアル ch.10 クロック入出力(1) |
| | | | | | | AN42 | - | | ADC アナログ 42 入力 |
| | | | | | | ICU8_0 | - | | インプットキャプチャ ch.8 入力(0) |
| | | | | | | TRG0_2 | - | | PPG トリガ 0 入力(2) |
| | | | | | | PPG1_1 | - | | PPG ch.1 出力(1) |
| | | | | | | ICU1_1 | - | | インプットキャプチャ ch.1 入力(1) |
| | | | | | | TIN6_1 | - | | リロードタイマ ch.6 イベント入力(1) |
| - | - | - | - | 44 | 54 | P142 | - | F | 汎用入出力ポート |
| | | | | | | SCK10_0/ SCL10 | - | | マルチファンクションシリアル ch.10 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | PPG38_0 | - | | PPG ch.38 出力(0) |
| | | | | | | TIN7_1 | - | | リロードタイマ ch.7 イベント入力(1) |
| - | - | - | - | 45 | 55 | P143 | - | F | 汎用入出力ポート |
| | | | | | | SOT10_0/ SDA10 | - | | マルチファンクションシリアル ch.10 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | PPG39_0 | - | | PPG ch.39 出力(0) |
| | | | | | | TOT4_1 | - | | リロードタイマ ch.4 出力(1) |
| - | - | - | - | - | 56 | P182 | - | A | 汎用入出力ポート |
| | | | | | | PPG42_0 | - | | PPG ch.42 出力(0) |
| - | - | 32 | 38 | 46 | 57 | P060 | - | A | 汎用入出力ポート |
| | | | | | | SCS10_0 | - | | シリアルチップセレクト 10 入出力(0) |
| | | | | | | PPG2_1 | - | | PPG ch.2 出力(1) |
| | | | | | | ICU2_1 | - | | インプットキャプチャ ch.2 入力(1) |
| | | | | | | TOT5_1 | - | | リロードタイマ ch.5 出力(1) |
| | | | | | | INT13_0 | - | | INT13 外部割込み入力(0) |
| 22 | 27 | 33 | 39 | 47 | 58 | P061 | - | B | 汎用入出力ポート |
| | | | | | | SOT10_1 | - | | マルチファンクションシリアル ch.10 シリアルデータ出力(1) |
| | | | | | | AN41 | - | | ADC アナログ 41 入力 |
| | | | | | | ICU6_0 | - | | インプットキャプチャ ch.6 入力(0) |
| | | | | | | PPG3_1 | - | | PPG ch.3 出力(1) |
| | | | | | | ICU3_1 | - | | インプットキャプチャ ch.3 入力(1) |
| | | | | | | TOT6_1 | - | | リロードタイマ ch.6 出力(1) |
| | | | | | | INT13_1 | - | | INT13 外部割込み入力(1) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 23 | 28 | 34 | 40 | 48 | 59 | P062 | - | B | 汎用入出力ポート |
| | | | | | | SCS10_1 | - | | シリアルチップセレクト 10 入出力(1) |
| | | | | | | SCS40_0 | - | | シリアルチップセレクト 40 入出力(0) |
| | | | | | | AN40 | - | | ADC アナログ 40 入力 |
| | | | | | | PPG4_1 | - | | PPG ch.4 出力(1) |
| | | | | | | FRCK0_0 | - | | フリーランタイマ 0 クロック入力(0) |
| | | | | | | TOT7_1 | - | | リロードタイマ ch.7 出力(1) |
| | | | | | | ZIN1_1 | - | | U/D カウンタ ch.1 ZIN 入力(1) |
| - | 29 | 35 | 41 | 49 | 60 | P063 | - | B | 汎用入出力ポート |
| | | | | | | SCS41_0 | - | | シリアルチップセレクト 41 出力(0) |
| | | | | | | AN39 | - | | ADC アナログ 39 入力 |
| | | | | | | PPG5_1 | - | | PPG ch.5 出力(1) |
| | | | | | | FRCK1_0 | - | | フリーランタイマ 1 クロック入力(0) |
| | | | | | | BIN1_1 | - | | U/D カウンタ ch.1 BIN 入力(1) |
| - | - | - | - | - | 61 | P183 | - | A | 汎用入出力ポート |
| | | | | | | PPG43_0 | - | | PPG ch.43 出力(0) |
| 24 | 30 | 36 | 42 | 50 | 62 | P064 | - | B | 汎用入出力ポート |
| | | | | | | SCS42_0 | - | | シリアルチップセレクト 42 出力(0) |
| | | | | | | AN38 | - | | ADC アナログ 38 入力 |
| | | | | | | FRCK2_0 | - | | フリーランタイマ 2 クロック入力(0) |
| | | | | | | AIN1_1 | - | | U/D カウンタ ch.1 AIN 入力(1) |
| | | | | | | PPG43_1 | - | | PPG ch.43 出力(1) |
| - | - | 37 | 43 | 51 | 63 | P065 | - | A | 汎用入出力ポート |
| | | | | | | SCS43_0 | - | | シリアルチップセレクト 43 出力(0) |
| | | | | | | FRCK3_0 | - | | フリーランタイマ 3 クロック入力(0) |
| | | | | | | ZIN0_1 | - | | U/D カウンタ ch.0 ZIN 入力(1) |
| | | | | | | PPG44_1 | - | | PPG ch.44 出力(1) |
| - | - | - | - | - | 64 | P184 | - | A | 汎用入出力ポート |
| | | | | | | PPG44_0 | - | | PPG ch.44 出力(0) |
| - | - | - | - | - | 65 | P185 | - | A | 汎用入出力ポート |
| | | | | | | PPG45_0 | - | | PPG ch.45 出力(0) |
| 25 | 31 | 38 | 44 | 52 | 66 | P066 | - | B | 汎用入出力ポート |
| | | | | | | SOT4_2 | - | | マルチファンクションシリアル ch.4 シリアルデータ出力(2) |
| | | | | | | SCS3_0 | - | | シリアルチップセレクト 3 入出力(0) |
| | | | | | | AN37 | - | | ADC アナログ 37 入力 |
| | | | | | | FRCK4_0 | - | | フリーランタイマ 4 クロック入力(0) |
| | | | | | | BIN0_1 | - | | U/D カウンタ ch.0 BIN 入力(1) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | 32 | 39 | 45 | 53 | 67 | P067 | - | B | 汎用入出力ポート |
| | | | | | | AN36 | - | | ADC アナログ 36 入力 |
| | | | | | | FRCK5_0 | - | | フリーランタイマ 5 クロック入力(0) |
| | | | | | | AIN0_1 | - | | U/D カウンタ ch.0 AIN 入力(1) |
| - | - | 40 | 46 | 54 | 68 | P070 | - | A | 汎用入出力ポート |
| | | | | | | ICU0_2 | - | | インプットキャプチャ ch.0 入力(2) |
| 26 | 33 | 41 | 47 | 55 | 69 | P071 | - | G | 汎用入出力ポート |
| | | | | | | SCK4_2 | - | | マルチファンクションシリアル ch.4 クロック入出力(2) |
| | | | | | | AN35 | - | | ADC アナログ 35 入力 |
| | | | | | | ICU1_2 | - | | インプットキャプチャ ch.1 入力(2) |
| | | | | | | MONCLK | - | | クロックモニタ出力端子 |
| 27 | 34 | 42 | 48 | 56 | 70 | P072 | - | G | 汎用入出力ポート |
| | | | | | | SIN4_0 | - | | マルチファンクションシリアル ch.4 シリアルデータ入力(0) |
| | | | | | | AN34 | - | | ADC アナログ 34 入力 |
| | | | | | | ICU2_2 | - | | インプットキャプチャ ch.2 入力(2) |
| | | | | | | INT5_0 | - | | INT5 外部割込み入力(0) |
| - | 35*3 | 43*4 | 49 | 57 | 71 | P073 | - | D | 汎用入出力ポート |
| | | | | | | SOT4_0/ SDA4*3, *4 | - | | マルチファンクションシリアル ch.4 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | AN33 | - | | ADC アナログ 33 入力 |
| | | | | | | ICU3_2 | - | | インプットキャプチャ ch.3 入力(2) |
| - | - | - | - | - | 72 | P186 | - | A | 汎用入出力ポート |
| | | | | | | PPG46_0 | - | | PPG ch.46 出力(0) |
| - | - | - | - | - | 73 | P187 | - | A | 汎用入出力ポート |
| | | | | | | PPG47_0 | - | | PPG ch.47 出力(0) |
| - | - | - | 50 | 58 | 74 | P074 | - | E | 汎用入出力ポート |
| | | | | | | SCK4_0/ SCL4 | - | | マルチファンクションシリアル ch.4 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| - | - | - | 51 | 59 | 75 | P075 | - | F | 汎用入出力ポート |
| | | | | | | SIN3_0 | - | | マルチファンクションシリアル ch.3 シリアルデータ入力(0) |
| | | | | | | INT4_0 | - | | INT4 外部割込み入力(0) |
| - | - | - | 52 | 60 | 76 | P076 | - | E | 汎用入出力ポート |
| | | | | | | SOT3_0/ SDA3 | - | | マルチファンクションシリアル ch.3 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | 53 | 61 | 77 | P077 | - | E | 汎用入出力ポート |
| | | | | | | SCK3_0/ SCL3 | - | | マルチファンクションシリアル ch.3 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| - | - | 44 | 54 | 62 | 78 | P152 | - | A | 汎用入出力ポート |
| | | | | | | SCS53_0 | - | | シリアルチップセレクト 53 出力(0) |
| 28 | 36 | 45 | 55 | 63 | 79 | P153 | - | G | 汎用入出力ポート |
| | | | | | | SCK5_0/ SCL5 | - | | マルチファンクションシリアル ch.5 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | AN32 | - | | ADC アナログ 32 入力 |
| | | | | | | FRCK1_1 | - | | フリーランタイマ 1 クロック入力(1) |
| | | | | | | INT4_1 | - | | INT4 外部割込み入力(1) |
| - | - | - | - | 64 | 80 | P080 | - | A | 汎用入出力ポート |
| | | | | | | SCS52_0 | - | | シリアルチップセレクト 52 出力(0) |
| | | | | | | PPG0_0 | - | | PPG ch.0 出力(0) |
| 29 | 37 | 46 | 56 | 65 | 81 | P081 | - | G | 汎用入出力ポート |
| | | | | | | SOT5_0/ SDA5 | - | | マルチファンクションシリアル ch.5 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | AN0 | - | | ADC アナログ 0 入力 |
| | | | | | | PPG1_0 | - | | PPG ch.1 出力(0) |
| 30 | 38 | 47 | 57 | 66 | 82 | P082 | - | G | 汎用入出力ポート |
| | | | | | | SIN5_0 | - | | マルチファンクションシリアル ch.5 シリアルデータ入力(0) |
| | | | | | | AN1 | - | | ADC アナログ 1 入力 |
| | | | | | | PPG2_0 | - | | PPG ch.2 出力(0) |
| - | - | - | - | 67 | 83 | P083 | - | B | 汎用入出力ポート |
| | | | | | | SCS50_0 | - | | シリアルチップセレクト 50 入出力(0) |
| | | | | | | AN2 | - | | ADC アナログ 2 入力 |
| | | | | | | PPG3_0 | - | | PPG ch.3 出力(0) |
| - | - | - | - | 68 | 84 | P084 | - | B | 汎用入出力ポート |
| | | | | | | SCS51_0 | - | | シリアルチップセレクト 51 出力(0) |
| | | | | | | AN3 | - | | ADC アナログ 3 入力 |
| | | | | | | PPG4_0 | - | | PPG ch.4 出力(0) |
| - | - | - | - | 69 | 85 | P085 | - | A | 汎用入出力ポート |
| | | | | | | PPG5_0 | - | | PPG ch.5 出力(0) |
| - | - | 48 | 58 | 70 | 86 | P086 | - | C | 汎用入出力ポート |
| | | | | | | DAO1 | - | | DAC アナログ 1 出力 |
| | | | | | | PPG6_0 | - | | PPG ch.6 出力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 31 | 39 | 49 | 59 | 71 | 87 | P087 | - | C | 汎用入出力ポート |
| | | | | | | DAO0 | - | | DAC アナログ 0 出力 |
| | | | | | | PPG7_0 | - | | PPG ch.7 出力(0) |
| | | | | | | INT8_0 | - | | INT8 外部割込み入力(0) |
| - | - | - | - | - | 90 | P190 | - | A | 汎用入出力ポート |
| | | | | | | TIN0_1 | - | | リロードタイマ ch.0 イベント入力(1) |
| - | - | - | - | - | 91 | P191 | - | A | 汎用入出力ポート |
| | | | | | | TIN1_1 | - | | リロードタイマ ch.1 イベント入力(1) |
| - | - | - | - | 74 | 92 | P090 | - | B | 汎用入出力ポート |
| | | | | | | AN4 | - | | ADC アナログ 4 入力 |
| | | | | | | ICU0_0 | - | | インプットキャプチャ ch.0 入力(0) |
| | | | | | | TIN2_1 | - | | リロードタイマ ch.2 イベント入力(1) |
| - | - | - | - | 75 | 93 | P091 | - | B | 汎用入出力ポート |
| | | | | | | AN5 | - | | ADC アナログ 5 入力 |
| | | | | | | PPG41_1 | - | | PPG ch.41 出力(1) |
| | | | | | | ICU1_0 | - | | インプットキャプチャ ch.1 入力(0) |
| | | | | | | TIN3_1 | - | | リロードタイマ ch.3 イベント入力(1) |
| - | - | - | - | 76 | 94 | P092 | - | B | 汎用入出力ポート |
| | | | | | | AN6 | - | | ADC アナログ 6 入力 |
| | | | | | | PPG40_1 | - | | PPG ch.40 出力(1) |
| | | | | | | ICU2_0 | - | | インプットキャプチャ ch.2 入力(0) |
| | | | | | | TOT0_1 | - | | リロードタイマ ch.0 出力(1) |
| - | - | - | - | - | 95 | P192 | - | A | 汎用入出力ポート |
| | | | | | | PPG24_1 | - | | PPG ch.24 出力(1) |
| | | | | | | TOT1_1 | - | | リロードタイマ ch.1 出力(1) |
| 34*1 | 42*1 | 52 | 62 | 77 | 96 | P093 | - | J | 汎用入出力ポート |
| | | | | | | TX0_1 | - | | CAN 送信データ 0 出力(1) |
| | | | | | | SIN11_0 | - | | マルチファンクションシリアル ch.11 シリアルデータ入力(0) |
| | | | | | | AN7 | - | | ADC アナログ 7 入力 |
| | | | | | | ICU4_2 | - | | インプットキャプチャ ch.4 入力(2) |
| | | | | | | PPG16_1 | - | | PPG ch.16 出力(1) |
| | | | | | | ICU3_0 | - | | インプットキャプチャ ch.3 入力(0) |
| | | | | | | TOT2_1*2,*3 | - | | リロードタイマ ch.2 出力(1) |
| - | - | - | - | 78 | 97 | P094 | - | B | 汎用入出力ポート |
| | | | | | | AN8 | - | | ADC アナログ 8 入力 |
| | | | | | | ICU4_0 | - | | インプットキャプチャ ch.4 入力(0) |
| | | | | | | TOT3_1 | - | | リロードタイマ ch.3 出力(1) |
| - | - | 53 | 63 | 79 | 98 | P095 | - | B | 汎用入出力ポート |
| | | | | | | TX0(128) | - | | CAN 送信データ 0 出力 |
| | | | | | | SCS11_0 | - | | シリアルチップセレクト 11 入出力(0) |
| | | | | | | AN9 | - | | ADC アナログ 9 入力 |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 35 | 43 | 54 | 64 | 80 | 99 | P096 | - | G | 汎用入出力ポート |
| | | | | | | RX0(128) | - | | CAN 受信データ 0 入力 |
| | | | | | | SOT11_0/ SDA11 | - | | マルチファンクションシリアル ch.11 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | AN10 | - | | ADC アナログ 10 入力 |
| | | | | | | INT0_0 | - | | INT0 外部割込み入力(0) |
| 36 | 44 | 55 | 65 | 81 | 100 | P097 | - | G | 汎用入出力ポート |
| | | | | | | SCK11_0/ SCL11 | - | | マルチファンクションシリアル ch.11 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | AN11 | - | | ADC アナログ 11 入力 |
| | | | | | | ICU5_0 | - | | インプットキャプチャ ch.5 入力(0) |
| | | | | | | PPG17_1 | - | | PPG ch.17 出力(1) |
| - | 48*1 | 59 | 69 | 85 | 104 | P100 | - | G | 汎用入出力ポート |
| | | | | | | SCK7_0/ SCL7*3 | - | | マルチファンクションシリアル ch.7 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | AN12 | - | | ADC アナログ 12 入力 |
| | | | | | | PPG8_0 | - | | PPG ch.8 出力(0) |
| - | - | 60 | 70 | 86 | 105 | P101 | - | G | 汎用入出力ポート |
| | | | | | | SOT7_0/ SDA7 | - | | マルチファンクションシリアル ch.7 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | AN13 | - | | ADC アナログ 13 入力 |
| | | | | | | PPG9_0 | - | | PPG ch.9 出力(0) |
| 40*1 | 49*1 | 61 | 71 | 87 | 106 | P102 | - | G | 汎用入出力ポート |
| | | | | | | SIN7_0*2, *3 | - | | マルチファンクションシリアル ch.7 シリアルデータ入力(0) |
| | | | | | | AN14 | - | | ADC アナログ 14 入力 |
| | | | | | | PPG10_0 | - | | PPG ch.10 出力(0) |
| | | | | | | INT10_0 | - | | INT10 外部割込み入力(0) |
| 41*1 | 50*1 | 62 | 72 | 88 | 107 | P103 | - | H | 汎用入出力ポート |
| | | | | | | SCS73_0*2, *3 | - | | シリアルチップセレクト 73 出力(0) |
| | | | | | | AN15 | - | | ADC アナログ 15 入力 |
| | | | | | | PPG11_0 | - | | PPG ch.11 出力(0) |
| 42*1 | 51*1 | 63 | 73 | 89 | 108 | P104 | - | H | 汎用入出力ポート |
| | | | | | | SCS72_0*2, *3 | - | | シリアルチップセレクト 72 出力(0) |
| | | | | | | AN16 | - | | ADC アナログ 16 入力 |
| | | | | | | PPG12_0 | - | | PPG ch.12 出力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 43*1 | 52*1 | 64 | 74 | 90 | 109 | P105 | - | H | 汎用入出力ポート |
| | | | | | | SCS71_0*2, *3 | - | | シリアルチップセレクト 71 出力(0) |
| | | | | | | AN17 | - | | ADC アナログ 17 入力 |
| | | | | | | PPG13_0 | - | | PPG ch.13 出力(0) |
| - | - | 65 | 75 | 91 | 110 | P106 | - | H | 汎用入出力ポート |
| | | | | | | SCS70_0 | - | | シリアルチップセレクト 70 入出力(0) |
| | | | | | | AN18 | - | | ADC アナログ 18 入力 |
| | | | | | | PPG14_0 | - | | PPG ch.14 出力(0) |
| - | 53 | 66 | 76 | 92 | 111 | P107 | - | B | 汎用入出力ポート |
| | | | | | | AN19 | - | | ADC アナログ 19 入力 |
| | | | | | | PPG15_0 | - | | PPG ch.15 出力(0) |
| - | - | - | - | - | 112 | P193 | - | A | 汎用入出力ポート |
| | | | | | | PPG25_1 | - | | PPG ch.25 出力(1) |
| - | - | - | 77 | 93 | 113 | P154 | - | B | 汎用入出力ポート |
| | | | | | | AN20 | - | | ADC アナログ 20 入力 |
| - | - | - | 78 | 94 | 114 | P155 | - | B | 汎用入出力ポート |
| | | | | | | AN21 | - | | ADC アナログ 21 入力 |
| 44 | 54 | 67 | 79 | 95 | 115 | NMIX | N | M | マスクなし割込み入力 |
| 45 | 55 | 68 | 80 | 96 | 116 | P110 | - | B | 汎用入出力ポート |
| | | | | | | TX1(64) | - | | CAN 送信データ 1 出力 |
| | | | | | | SCS63_0 | - | | シリアルチップセレクト 63 出力(0) |
| | | | | | | AN22 | - | | ADC アナログ 22 入力 |
| - | - | 69 | 81 | 97 | 117 | P111 | - | G | 汎用入出力ポート |
| | | | | | | RX1(64) | - | | CAN 受信データ 1 入力 |
| | | | | | | SCS62_0 | - | | シリアルチップセレクト 62 出力(0) |
| | | | | | | AN23 | - | | ADC アナログ 23 入力 |
| | | | | | | INT1_0 | - | | INT1 外部割込み入力(0) |
| - | - | - | 82 | 98 | 118 | P112 | - | B | 汎用入出力ポート |
| | | | | | | AN24 | - | | ADC アナログ 24 入力 |
| | | | | | | PPG16_0 | - | | PPG ch.16 出力(0) |
| | | | | | | RTO0_0 | - | | 波形ジェネレータ ch. 0 出力端子(0) |
| - | - | - | 83 | 99 | 119 | P113 | - | B | 汎用入出力ポート |
| | | | | | | AN25 | - | | ADC アナログ 25 入力 |
| | | | | | | PPG17_0 | - | | PPG ch.17 出力(0) |
| | | | | | | RTO1_0 | - | | 波形ジェネレータ ch. 1 出力端子(0) |
| - | - | - | - | - | 120 | P194 | - | A | 汎用入出力ポート |
| | | | | | | FRCK5_1 | - | | フリーランタイマ 5 クロック入力(1) |
| | | | | | | PPG26_1 | - | | PPG ch.26 出力(1) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | - | - | 121 | P195 | - | A | 汎用入出力ポート |
| | | | | | | FRCK4_1 | - | | フリーランタイマ 4 クロック入力(1) |
| | | | | | | PPG27_1 | - | | PPG ch.27 出力(1) |
| - | 56 | 70 | 84 | 100 | 122 | P114 | - | B | 汎用入出力ポート |
| | | | | | | SCS61_0 | - | | シリアルチップセレクト 61 出力(0) |
| | | | | | | AN26 | - | | ADC アナログ 26 入力 |
| | | | | | | PPG18_0 | - | | PPG ch.18 出力(0) |
| | | | | | | RTO2_0 | - | | 波形ジェネレータ ch.2 出力端子(0) |
| 46 | 57 | 71 | 85 | 101 | 123 | P115 | - | G | 汎用入出力ポート |
| | | | | | | RX1_1 | - | | CAN 受信データ 1 入力(1) |
| | | | | | | SOT6_0/ SDA6 | - | | マルチファンクションシリアル ch.6 シリアルデータ出力(0)/ $I^2C$ バス シリアルデータ入出力 |
| | | | | | | AN27 | - | | ADC アナログ 27 入力 |
| | | | | | | PPG19_0 | - | | PPG ch.19 出力(0) |
| | | | | | | RTO3_0 | - | | 波形ジェネレータ ch.3 出力端子(0) |
| | | | | | | INT1_1 | - | | INT1 外部割込み入力(1) |
| 47 | 58 | 72 | 86 | 102 | 124 | P116 | - | G | 汎用入出力ポート |
| | | | | | | SCK6_0/ SCL6 | - | | マルチファンクションシリアル ch.6 クロック入出力(0)/ $I^2C$ バス シリアルクロック入出力 |
| | | | | | | AN28 | - | | ADC アナログ 28 入力 |
| | | | | | | PPG20_0 | - | | PPG ch.20 出力(0) |
| | | | | | | RTO4_0 | - | | 波形ジェネレータ ch.4 出力端子(0) |
| - | - | 73 | 87 | 103 | 125 | P117 | - | B | 汎用入出力ポート |
| | | | | | | SCS60_0 | - | | シリアルチップセレクト 60 入出力(0) |
| | | | | | | AN29 | - | | ADC アナログ 29 入力 |
| | | | | | | PPG21_0 | - | | PPG ch.21 出力(0) |
| | | | | | | RTO5_0 | - | | 波形ジェネレータ ch.5 出力端子(0) |
| - | - | - | - | - | 126 | P196 | - | A | 汎用入出力ポート |
| | | | | | | FRCK3_1 | - | | フリーランタイマ 3 クロック入力(1) |
| | | | | | | PPG28_1 | - | | PPG ch.28 出力(1) |
| - | - | - | 88 | 104 | 127 | P120 | - | B | 汎用入出力ポート |
| | | | | | | AN30 | - | | ADC アナログ 30 入力 |
| | | | | | | OCU6_0 | - | | アウトプットコンペア ch.6 出力(0) |
| | | | | | | PPG22_0 | - | | PPG ch.22 出力(0) |
| | | | | | | INT9_0 | - | | INT9 外部割込み入力(0) |
| - | - | - | - | 105 | 128 | P121 | - | A | 汎用入出力ポート |
| | | | | | | OCU7_0 | - | | アウトプットコンペア ch.7 出力(0) |
| | | | | | | PPG23_0 | - | | PPG ch.23 出力(0) |

| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 48 | 59 | 74 | 89 | 106 | 129 | P122 | - | J | 汎用入出力ポート |
| | | | | | | SIN6_0 | - | | マルチファンクションシリアル ch.6 シリアルデータ入力(0) |
| | | | | | | AN31 | - | | ADC アナログ 31 入力 |
| | | | | | | OCU8_0 | - | | アウトプットコンペア ch.8 出力(0) |
| | | | | | | INT9_1 | - | | INT9 外部割込み入力(1) |
| - | - | - | - | - | 130 | P197 | - | A | 汎用入出力ポート |
| | | | | | | PPG29_1 | - | | PPG ch.29 出力(1) |
| - | - | - | - | 107 | 131 | P123 | - | A | 汎用入出力ポート |
| | | | | | | OCU9_0 | - | | アウトプットコンペア ch.9 出力(0) |
| 49 | 62 | 77 | 92 | 110 | 134 | DEBUGIF | - | L | デバッガ(OCD)用 MDI 入出力 |
| - | - | - | - | - | 135 | P160 | - | A | 汎用入出力ポート |
| | | | | | | PPG30_1 | - | | PPG ch.30 出力(1) |
| - | - | - | - | - | 136 | P161 | - | A | 汎用入出力ポート |
| | | | | | | PPG31_1 | - | | PPG ch.31 出力(1) |
| - | - | - | - | 111 | 137 | P124 | - | A | 汎用入出力ポート |
| | | | | | | OCU10_0 | - | | アウトプットコンペア ch.10 出力(0) |
| - | - | - | 93 | 112 | 138 | P125 | - | A | 汎用入出力ポート |
| | | | | | | OCU11_0 | - | | アウトプットコンペア ch.11 出力(0) |
| 50 | 63 | 78 | 94 | 113 | 139 | P126 | - | F | 汎用入出力ポート |
| | | | | | | SIN0_0 | - | | マルチファンクションシリアル ch.0 シリアルデータ入力(0) |
| | | | | | | INT6_0 | - | | INT6 外部割込み入力(0) |
| - | 64 | 79 | 95 | 114 | 140 | P127 | - | A | 汎用入出力ポート |
| | | | | | | SOT0_0 | - | | マルチファンクションシリアル ch.0 シリアルデータ出力(0) |
| - | - | 80 | 96 | 115 | 141 | P130 | - | F | 汎用入出力ポート |
| | | | | | | SCK0_0 | - | | マルチファンクションシリアル ch.0 クロック入出力(0) |
| - | - | - | - | - | 142 | P162 | - | A | 汎用入出力ポート |
| | | | | | | TRG5_2 | - | | PPG トリガ 5 入力(2) |
| - | - | - | - | - | 143 | P163 | - | A | 汎用入出力ポート |
| | | | | | | TRG6_2 | - | | PPG トリガ 6 入力(2) |
| 51 | 65 | 81 | 97 | 116 | 144 | MD0 | - | K | モード端子 0 |
| 52 | 66 | 82 | 98 | 117 | 145 | MD1 | - | K | モード端子 1 |
| 53 | 67 | 83 | 99 | 118 | 146 | X0 | - | N | メインクロック発振入力 |
| 54 | 68 | 84 | 100 | 119 | 147 | X1 | - | N | メインクロック発振出力 |
| 56 | 70 | 86 | 102 | 121 | 149 | P135 | - | A | 汎用入出力ポート |
| | | | | | | DTTI_0 | - | | 波形ジェネレータ ch.0-ch.5 入力端子(0) |
| | | | | | | X1A | - | O | サブクロック発振出力 |
| 57 | 71 | 87 | 103 | 122 | 150 | P136 | - | A | 汎用入出力ポート |
| | | | | | | X0A | - | O | サブクロック発振入力 |

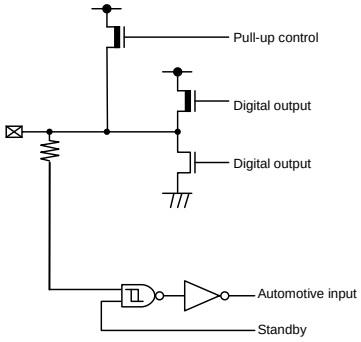
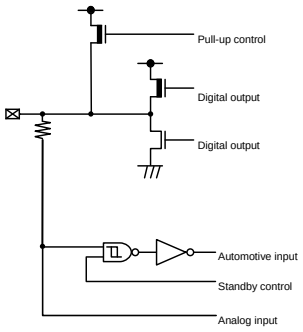
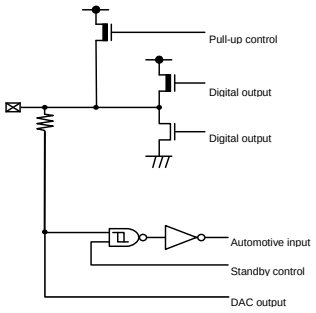
| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 58 | 72 | 88 | 104 | 123 | 151 | RSTX | N | M | 外部リセット入力 |
| - | - | - | - | 124 | 152 | P131 | - | A | 汎用入出力ポート |
| | | | | | | ADTG0_0 | - | | A/D コンバータ外部トリガ入力 0(0) |
| - | - | - | 105 | 125 | 153 | P132 | - | A | 汎用入出力ポート |
| | | | | | | SCS1_0 | - | | シリアルチップセレクト 1 入出力(0) |
| | | | | | | ADTG1_0 | - | | A/D コンバータ外部トリガ入力 1(0) |
| - | - | 89 | 106 | 126 | 154 | P133 | - | A | 汎用入出力ポート |
| | | | | | | TX2(64) | - | | CAN 送信データ 2 出力 |
| - | - | 90 | 107 | 127 | 155 | P134 | - | F | 汎用入出力ポート |
| | | | | | | RX2(64) | - | | CAN 受信データ 2 入力 |
| | | | | | | SCS1_1 | - | | シリアルチップセレクト 1 入出力(1) |
| | | | | | | ICU7_0 | - | | インプットキャプチャ ch.7 入力(0) |
| | | | | | | INT7_0 | - | | INT7 外部割込み入力(0) |
| - | - | 91 | 108 | 128 | 156 | P144 | - | F | 汎用入出力ポート |
| | | | | | | SCK1_1 | - | | マルチファンクションシリアル ch.1 クロック入出力(1) |
| - | - | 94*1 | 111*1 | 131 | 159 | P000 | - | F | 汎用入出力ポート |
| | | | | | | D16*4, *5 | - | | 外部バス・データ bit16 入出力(0) |
| | | | | | | SIN1_0 | - | | マルチファンクションシリアル ch.1 シリアルデータ入力(0) |
| | | | | | | TIOA0_1*4 | - | | ベースタイマ ch.0 の TIOA 出力(1) |
| | | | | | | INT2_0 | - | | INT2 外部割込み入力(0) |
| - | 75*1 | 95*1 | 112*1 | 132 | 160 | P001 | - | A | 汎用入出力ポート |
| | | | | | | D17*3,*4,*5 | - | | 外部バス・データ bit17 入出力 |
| | | | | | | SOT1_0*3, | - | | マルチファンクションシリアル ch.1 シリアルデータ出力(0) |
| | | | | | | TIOA1_1 | - | | ベースタイマ ch.1 の TIOA 入出力(1) |
| - | - | - | 113*1 | 133 | 161 | P002 | - | F | 汎用入出力ポート |
| | | | | | | D18*5 | - | | 外部バス・データ bit18 入出力 |
| | | | | | | SCK1_0 | - | | マルチファンクションシリアル ch.1 クロック入出力(0) |
| | | | | | | TIOB0_1 | - | | ベースタイマ ch.0 の TIOB 入力(1) |
| - | 76*1 | 96*1 | 114*1 | 134 | 162 | P003 | - | F | 汎用入出力ポート |
| | | | | | | D19*3,*4,*5 | - | | 外部バス・データ bit19 入出力 |
| | | | | | | SIN2_0 | - | | マルチファンクションシリアル ch.2 シリアルデータ入力(0) |
| | | | | | | TIOB1_1 | - | | ベースタイマ ch.1 の TIOB 入力(1) |
| | | | | | | INT3_0 | - | | INT3 外部割込み入力(0) |

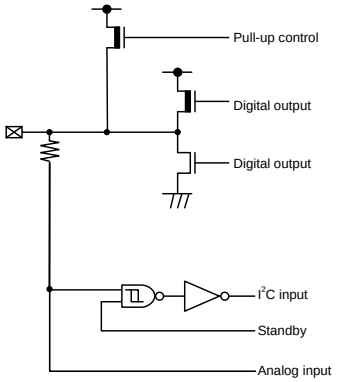
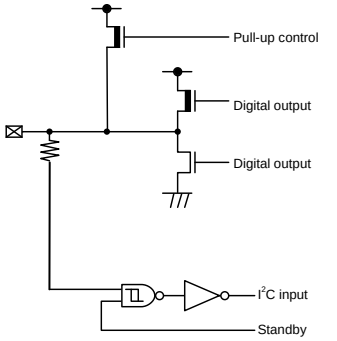
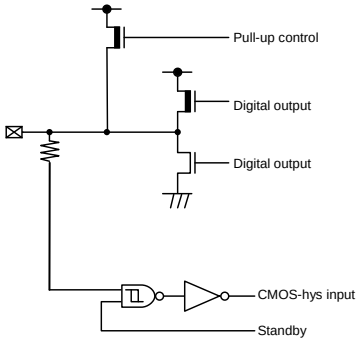
| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | - | 135 | 163 | P004 | - | A | 汎用入出力ポート |
| | | | | | | D20 | - | | 外部バス・データ bit20 入出力(0) |
| | | | | | | SOT2_0 | - | | マルチファンクションシリアル ch.2 シリアルデータ出力(0) |
| - | - | - | - | - | 164 | P164 | - | A | 汎用入出力ポート |
| | | | | | | PPG32_1 | - | | PPG ch.32 出力(1) |
| 61*1 | 77*1 | 97*1 | 115 *1 | 136 *1 | 165 *1 | P005 | - | F | 汎用入出力ポート |
| | | | | | | D21*2, *3, *4, *5 | - | | 外部バス・データ bit21 入出力(0) |
| | | | | | | SCK2_0*2 | - | | マルチファンクションシリアル ch.2 クロック入出力(0) |
| | | | | | | ADTG0_1 | - | | A/D コンバータ外部トリガ入力 0(1) |
| | | | | | | INT7_1 | - | | INT7 外部割込み入力(1) |
| | | | | | | (RX2(64)) *4, *5, *6, *7 | - | | CAN 受信データ 2 入力 |
| - | - | - | - | - | 166 | P165 | - | A | 汎用入出力ポート |
| | | | | | | PPG33_1 | - | | PPG ch.33 出力(1) |
| 62*1 | 78*1 | 98*1 | 116 *1 | 137 *1 | 167 *1 | P006 | - | A | 汎用入出力ポート |
| | | | | | | D22*2, *3, *4, *5 | - | | 外部バス・データ bit22 入出力(0) |
| | | | | | | SCS2_0*2 | - | | シリアルチップセレクト 2 入出力(0) |
| | | | | | | ADTG1_1 | - | | A/D コンバータ外部トリガ入力 1(1) |
| | | | | | | INT2_1 | - | | INT2 外部割込み入力(1) |
| | | | | | | (TX2(64)) *4, *5, *6, *7 | - | | CAN 送信データ 2 出力 |
| - | - | - | 117 *1 | 138 | 168 | P007 | - | A | 汎用入出力ポート |
| | | | | | | D23*5 | - | | 外部バス・データ bit23 入出力 |
| - | - | - | - | - | 169 | P166 | - | A | 汎用入出力ポート |
| | | | | | | PPG34_1 | - | | PPG ch.34 出力(1) |
| - | - | - | 118 *1 | 139 | 170 | P010 | - | A | 汎用入出力ポート |
| | | | | | | D24*5 | - | | 外部バス・データ bit24 入出力 |
| 63*1 | 79*1 | 99*1 | 119 *1 | 140 | 171 | P011 | - | A | 汎用入出力ポート |
| | | | | | | WOT | - | | RTC 出力信号 |
| | | | | | | D25*2, *3, *4, *5 | - | | 外部バス・データ bit25 入出力 |
| | | | | | | SOT2_1*2 | - | | マルチファンクションシリアル ch.2 シリアルデータ出力(1) |
| | | | | | | TIOA0_0 *2,*3,*4 | - | | ベースタイマ ch.0 の TIOA 出力(0) |
| | | | | | | INT3_1 | - | | INT3 外部割込み入力(1) |
| - | - | - | - | 141 | 172 | P012 | - | A | 汎用入出力ポート |
| | | | | | | D26 | - | | 外部バス・データ bit26 入出力 |
| | | | | | | TIOB0_0 | - | | ベースタイマ ch.0 の TIOB 入力(0) |

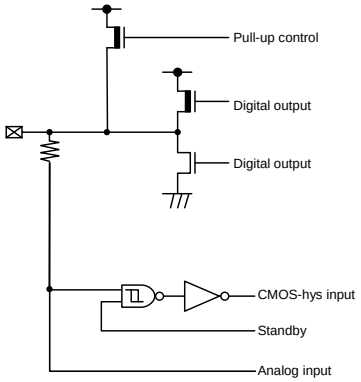
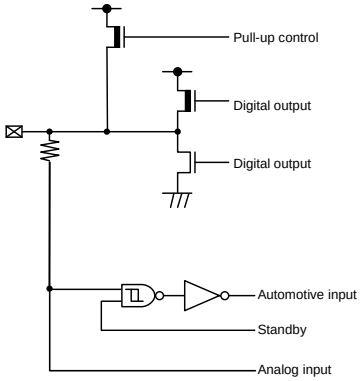
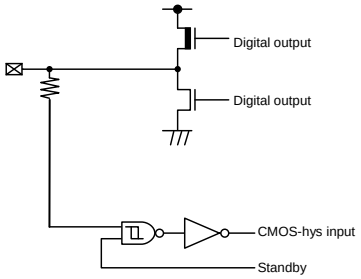
| 端子番号 | | | | | | 端子名 | 極性 | 入出力回路形式*8 | 機能*9 |
|---|---|---|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| - | - | - | - | - | 173 | P167 | - | A | 汎用入出力ポート |
| | | | | | | PPG35_1 | - | | PPG ch.35 出力(1) |
| - | - | - | - | 142 | 174 | P013 | - | A | 汎用入出力ポート |
| | | | | | | D27 | - | | 外部バス・データ bit27 入出力 |
| | | | | | | TIOA1_0 | - | | ベースタイマ ch.1 の TIOA 入出力(0) |
| - | - | - | - | 143 | 175 | P014 | - | A | 汎用入出力ポート |
| | | | | | | D28 | - | | 外部バス・データ bit28 入出力 |
| | | | | | | TIOB1_0 | - | | ベースタイマ ch.1 の TIOB 入出力(0) |
| 18 | 23 | 28 | 34 | 40 | 50 | AVCC1 | - | - | AD/DA コンバータ unit1 用アナログ電源 |
| 39 | 47 | 58 | 68 | 84 | 103 | AVCC0 | - | - | AD/DA コンバータ unit0 用アナログ電源 |
| 20 | 25 | 30 | 36 | 42 | 52 | AVRH1 | - | - | AD コンバータ unit1 用上限基準電圧 |
| 38 | 46 | 57 | 67 | 83 | 102 | AVRH0 | - | - | AD コンバータ unit0 用上限基準電圧 |
| 21 | 26 | 31 | 37 | 43 | 53 | AVSS1/<br>AVRL1 | - | - | AD/DA コンバータ unit1 用 GND/<br>AD コンバータ unit1 用下限基準電圧 |
| 37 | 45 | 56 | 66 | 82 | 101 | AVSS0/<br>AVRL0 | - | - | AD/DA コンバータ unit0 用 GND/<br>AD コンバータ unit0 用下限基準電圧 |
| 60 | 74 | 93 | 110 | 130 | 158 | C | - | - | 外部容量接続出力 |
| - | 20 | 25 | 30 | 36 | 44 | VCC | - | - | +5.0V 電源 |
| 32 | 40 | 50 | 60 | 72 | 88 | | | | |
| - | 61 | 76 | 91 | 109 | 133 | | | | |
| 64 | 80 | 100 | 120 | 144 | 176 | | | | |
| 1 | 1 | 1 | 1 | 1 | 1 | VSS | - | - | GND |
| - | 21 | 26 | 31 | 37 | 45 | | | | |
| 33 | 41 | 51 | 61 | 73 | 89 | | | | |
| - | 60 | 75 | 90 | 108 | 132 | | | | |
| 55 | 69 | 85 | 101 | 120 | 148 | | | | |
| 59 | 73 | 92 | 109 | 129 | 157 | | | | |

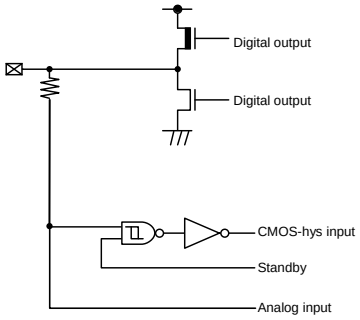
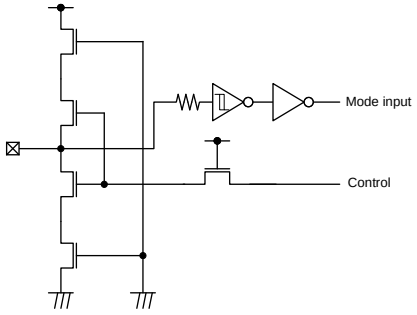
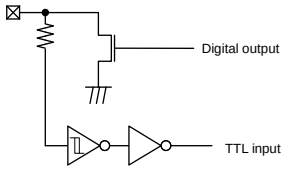
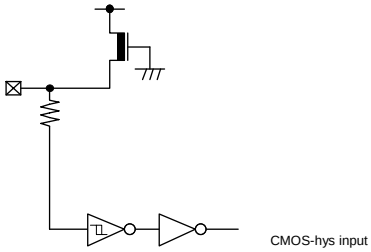
*1: 端子機能に制限があります。表の「端子名」を参照してください。
*2: 64pin はサポートしていません。
*3: 80pin はサポートしていません。
*4: 100pin はサポートしていません。
*5: 120pin はサポートしていません。
*6: 144pin はサポートしていません。
*7: 176pin はサポートしていません。
*8: 入出力回路形式については「■入出力回路形式」を参照してください。
*9: 切換えについては、ハードウェアマニュアル「I/O ポート」を参照してください。

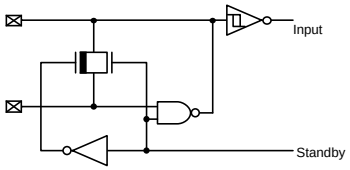
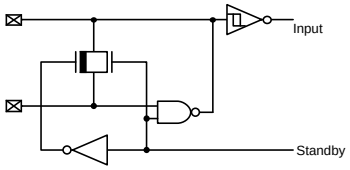
## 4. 入出力回路形式

| 分類 | 回路 | 概要 |
|---|---|---|
| A |  | ·汎用入出力ポート<br>·出力 4mA<br>·プルアップ抵抗制御付き 50kΩ<br>·Automotive 入力 |
| B |  | ·アナログ入力付き，汎用入出力ポート<br>·出力 4mA<br>·プルアップ抵抗制御付き 50kΩ<br>·Automotive 入力 |
| C |  | ·D/A コンバータ出力付き，汎用入出力ポート<br>·出力 4mA<br>·プルアップ抵抗制御付き 50kΩ<br>·Automotive 入力 |

| 分類 | 回路 | 概要 |
|---|---|---|
| D |  | ・アナログ入力付き，I²C，汎用入出力ポート<br>・出力 3mA<br>・プルアップ抵抗制御付き 50kΩ<br>・I²C ヒステリシス入力 |
| E |  | ・I²C，汎用入出力ポート<br>・出力 3mA<br>・プルアップ抵抗制御付き 50kΩ<br>・I²C ヒステリシス入力 |
| F |  | ・汎用入出力ポート<br>・出力 4mA<br>・プルアップ抵抗制御付き 50kΩ<br>・CMOS ヒステリシス入力 |

| 分類 | 回路 | 概要 |
|---|---|---|
| G |  | ·アナログ入力付き，汎用入出力ポート<br>·出力 4mA<br>·プルアップ抵抗制御付き 50kΩ<br>·CMOS ヒステリシス入力 |
| H |  | ·アナログ入力付き，汎用入出力ポート<br>·出力 12mA<br>·プルアップ抵抗制御付き 50kΩ<br>·Automotive 入力 |
| I |  | ·汎用入出力ポート(5V トレラント)<br>·出力 4mA<br>·CMOS ヒステリシス入力 |

| 分類 | 回路 | 概要 |
|---|---|---|
| J |  | ·アナログ入力付き，汎用入出力ポート(5V トレラント)<br>·出力 4mA<br>·CMOS ヒステリシス入力 |
| K |  | ·モード入力<br>·CMOS ヒステリシス入力 |
| L |  | ·オープンドレイン入出力<br>·出力 25mA (Nch オープンドレイン)<br>·TTL 入力 |
| M |  | ·CMOS ヒステリシス入力<br>·プルアップ抵抗付き 50kΩ |

| 分類 | 回路 | 概要 |
|---|---|---|
| N |  | ・メイン発振入出力 |
| O |  | ・サブ発振入出力 |

## 5. 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件(回路条件，環境条件など)によっても大きく左右されます。
以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

1. 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

- 絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧，電流，温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

- 推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目，使用条件，論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

- 端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

(1) 過電圧・過電流の防止

各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。

(2) 出力端子の保護

出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。

(3) 未使用入力端子の処理

インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

- ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNPN 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

(1) 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ，サージ等にも注意してください。

(2) 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

- 安全等の規制と規格の遵守
  世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。
- フェイル・セーフ設計
  半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故，火災事故，社会的な損害を生じさせないよう、お客様は、装置の冗長設計，延焼対策設計，過電流防止設計，誤動作防止設計などの安全設計をお願いします。
- 用途に関する注意
  本資料に記載された製品は、通常の産業用，一般事務用，パーソナル用，家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途 (原子力施設における核反応制御，航空機自動飛行制御,航空交通管制，大量輸送システムにおける運行制御，生命維持のための医療機器，兵器システムにおけるミサイル発射制御をいう), ならびに極めて高い信頼性が要求される用途 (海底中継器，宇宙衛星をいう) に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

2. パッケージ実装上の注意事項
   パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は,当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

- リード挿入形
  リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。
  プリント板へ直接はんだ付けする場合は、プリント板のスルーホールにリード挿入後、噴流はんだによるフローはんだ方法 (ウェーブソルダリング法) が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。
  ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。
- 表面実装形
  表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形し易い性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。
  当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。
- 鉛フリーパッケージ
  BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意願います。

- 半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

(1) 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。

(2) 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70%RH 以下，温度 5°C～30°C で保管をお願いします。ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。

(3) 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を用い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。

(4) 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

- ベーキングについて

吸湿したパッケージはベーキング (加熱乾燥) を実施することにより除湿することが可能です。
ベーキングは、当社の推奨する条件で実施してください。

条件:125°C/24 時間

- 静電気

半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。

(1) 作業環境の相対湿度は 40 % ~ 70%RH にしてください。
除電装置 (イオン発生装置) の使用なども必要に応じて検討してください。

(2) 使用するコンベア，半田槽，半田ゴテ，および周辺付帯設備は大地に接地してください。

(3) 人体の帯電防止のため、指輪または腕輪などから高抵抗 (1 MΩ 程度) で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。

(4) 治具，計器類は，接地または帯電防止化を実施してください。

(5) 組立完了基板の収納時、発泡スチロールなどの帯電し易い材料の使用は避けてください。

3. 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

(1) 湿度環境

高湿度環境下での長期の使用は、デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。

(2) 静電気放電

半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。
このような場合、帯電の防止または放電の防止の処置をお願いします。

(3) 腐食性ガス，塵埃，油

腐食性ガス雰囲気中や、塵埃，油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。

(4) 放射線・宇宙線

一般のデバイスは、設計上、放射線，宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。

(5) 発煙・発火

樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

## 6. デバイス取扱い上の注意

ラッチアップ防止および端子処理について説明します。

### ● ラッチアップ防止のために

CMOS IC では入力端子や出力端子に $V_{CC}$ より高い電圧や $V_{SS}$ より低い電圧を印加した場合または $V_{CC}$～$V_{SS}$ 間に定格を超える電圧を印加した場合に、ラッチアップ現象を生じることがあります。ラッチアップが生じると電源電流が激増し、素子の熱破壊に至ることがありますので使用に際しては最大定格を超えることのないよう十分に注意してください。

また、アナログ系の電源投入時、および切断時においてもアナログ電源($AV_{CC}$, AVRH)とアナログ入力は、デジタル電源($V_{CC}$を超えないように注意してください。

マイコン部の電源投入の順序は、デジタル電源($V_{CC}$), アナログ電源($AV_{CC}$, AVRH)を同時に投入するか、デジタル電源($V_{CC}$)を投入後、アナログ電源($AV_{CC}$, AVRH)を投入してください。

### ● 未使用端子の処理について

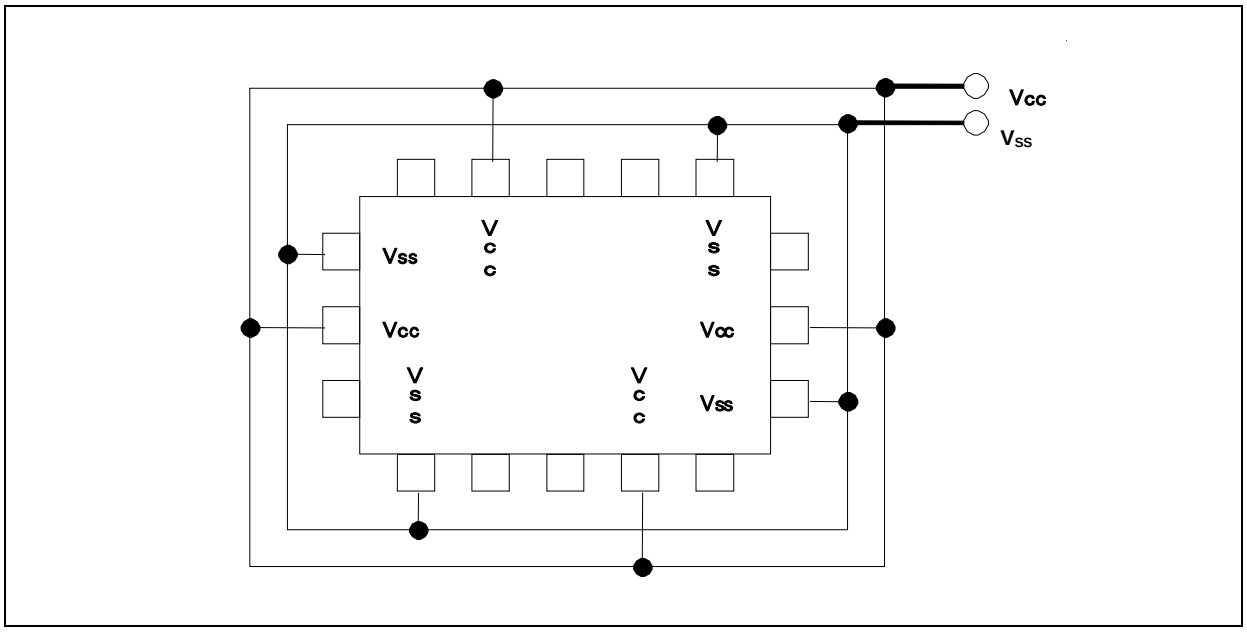
使用していない入力端子を開放のままにしておくと、誤動作およびラッチアップによる永久破壊の原因になることがありますので、2kΩ以上の抵抗を介して、プルアップまたはプルダウンなどの処置をしてください。

また、使用していない入出力端子がある場合は、出力状態に設定して解放とするか、入力状態に設定して入力端子と同じ処理をしてください。

## ● 電源端子について

$V_{CC}$・$V_{SS}$ が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するためにデバイス内部で同電位にするべきものどうしを接続してありますが、不要輻射の低減・グランドレベルの上昇によるストローブ信号の誤動作の防止・総出力電流規格の遵守などのため、必ずそれらすべてを外部で電源およびグランドに接続してください。図 1 に示すように、すべての Vss 電源端子も同様に扱ってください。複数の Vcc または Vss システムがある場合、デバイスは保証された動作範囲内でも正しく動作しません。

**図 1　電源入力端子**




また、電源供給源から低インピーダンスで本デバイスの $V_{CC}$, $V_{SS}$ に接続するような配慮をお願いいたします。

本デバイスの近くで、$V_{CC}$ と $V_{SS}$ の間に C 端子のコンデンサより値の大きなセラミックコンデンサをバイパスコンデンサとして接続することをお勧めいたします。

## ● 水晶発振回路について

X0, X1 端子へのノイズは誤動作の原因となります。X0 と X1 および水晶発振子(あるいはセラミック発振子)さらにグランドへのバイパスコンデンサはデバイスの直近に配置するようにプリント板を設計してください。

X0, X1 端子の周りをグランドで囲むようなプリント板アートワークを推奨いたします。

## ● モード端子 (MD1,MD0) について

モード端子(MD1,MD0)は、$V_{CC}$ または $V_{SS}$ に直接つないで使用してください。ノイズによって誤ってテストモードに入ってしまうことを防ぐために、プリント板上の各モード端子と $V_{CC}$ または $V_{SS}$ 間のパターン長を短くし、低インピーダンスで接続するようにしてください。

## ● 電源投入時について

内部に内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上りは単調増加にしてください。

電源起動の途中で電圧が上下したり、一旦、電源の上昇が停止するような電源投入は行わないでください。

## ● PLL クロック動作中の注意について

PLL クロックを選択しているときに発振子が外れたり、あるいは入力が停止したりした場合、PLL 内部の自励発振回路の自走周波数で動作を継続し続ける場合があります。この動作は保証範囲外の動作です。

## ● A/D コンバータの電源端子処理

A/D コンバータを使用しない場合においても $AV_{CC}$ =AVRH= $V_{CC}$, $AV_{SS}$/AVRL= $V_{SS}$ となるよう接続してください。

## ● 外部クロック使用時の注意について

外部クロックは非対応です。

外部ダイレクトクロック入力はメインクロック，サブクロックとも使用できません。

## ● A/D コンバータの電源アナログ入力の投入順序

A/D コンバータの電源($AV_{CC}$, AVRH, AVRL)およびアナログ入力(AN0～AN47)の印加は、必ずデジタル電源($V_{CC}$)の投入後に行ってください。また、電源切断時は A/D コンバータの電源およびアナログ入力切断の後で、デジタル電源($V_{CC}$)の切断を行ってください。その際、AVRH は $AV_{CC}$ を超えないように投入、切断を行ってください。アナログ入力と兼用している端子を入力ポートとして使用する場合においても、入力電圧は $AV_{CC}$ を超えないようにしてください(アナログ電源とデジタル電源を同時に投入・切断をすることは問題ありません)。

## ● C 端子の処理について

本デバイスは降圧回路を内蔵します。C 端子にはデバイス内部安定化のため、必ずコンデンサを接続してください。規格値については、最新データシートの「推奨動作条件」を参照してください。

(注意事項) 動作電圧の詳細仕様については，最新のデータシートを参照してください。

## ● 兼用ポートの機能切換え

PORT と兼用端子の切換えは、PFR (ポートファンクションレジスタ)で行います。

ただし、外バス兼用端子は外バスの設定により切換わります。詳細はハードウェアマニュアルの「I/O ポート」を参照してください。

## ● 低消費電力モード

スリープモード・時計モード・ストップモードまたは時計モード(電源遮断)・ストップモード(電源遮断)に入れる場合は、ハードウェアマニュアルの「消費電力制御」の、「スリープモード・時計モード・ストップモードの起動」または「時計モード(電源遮断)・ストップモード(電源遮断)の起動」で説明している手順を実行してください。

モニタデバッガを使用する場合は、以下のことを行わないでください。

・低消費電力移行プログラムに対する、ブレークポイントの設定
・低消費電力移行プログラムに対する、ステップ実行

## ● ステータスフラグを含むレジスタに書込みを行う場合の注意

ステータスフラグ(特に割込み要求フラグなど)を含むレジスタに機能の制御のために書込みを行う場合には、ステータスフラグを誤ってクリアしないように配慮することが大切です。

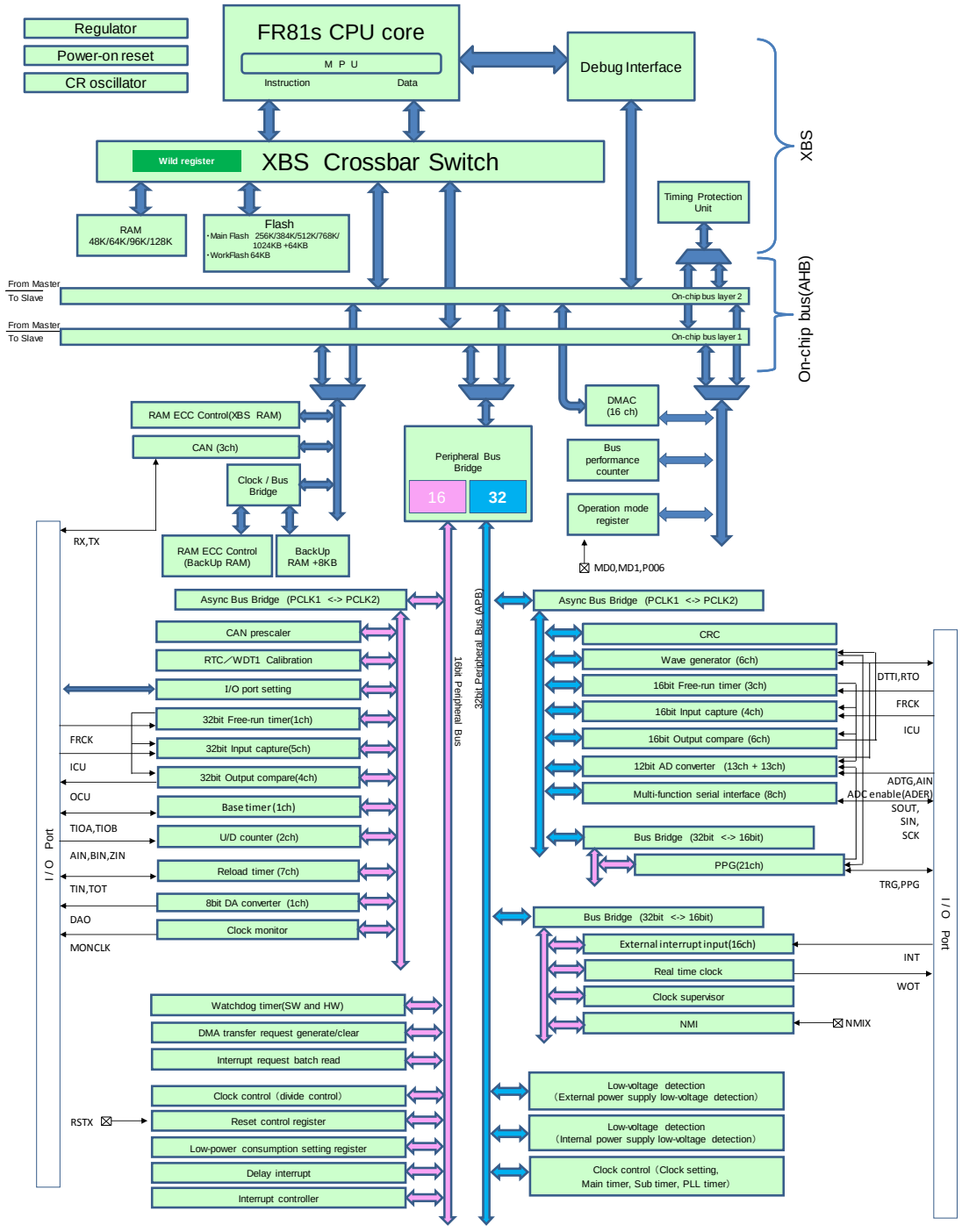
つまり，ステータスビットに対してフラグをクリアしない設定でかつ，制御ビットを希望した値になるように，書込み時に注意してください。

特に複数ビットで構成している制御ビットの場合、ビット命令が使えないため(ビット命令は
1 ビットアクセスのみ)、Byte/Half-word/Word によって、同時に制御ビットとス
テータスフラグへの書込みを行うことになります。しかし、このときに目的以外のビット(この場合ステータスフラグのビット)を誤ってクリアしないよう注意してください。

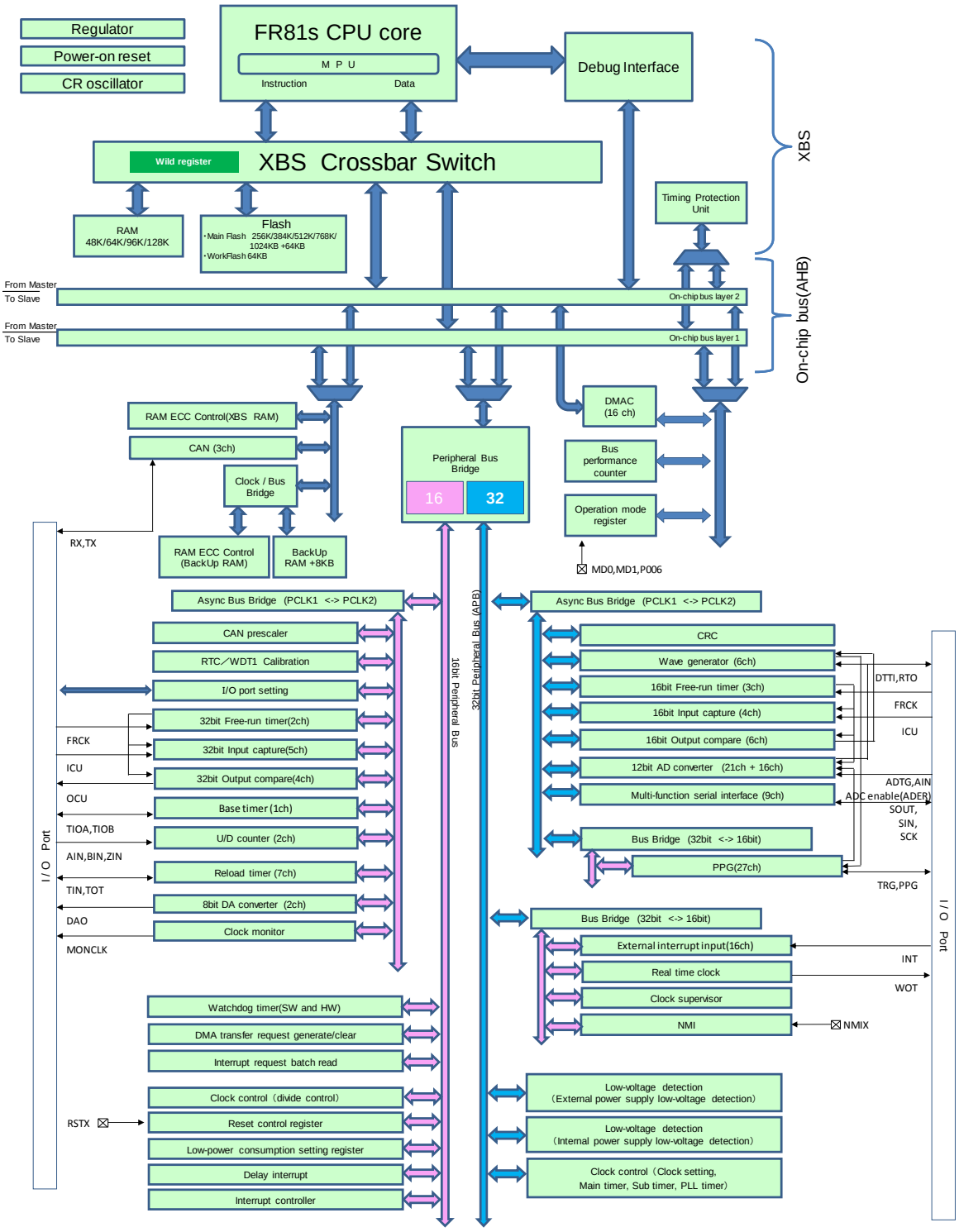
(注意事項)ビット命令は、この点を配慮していますので、注意の必要はありません。

## 7. ブロックダイヤグラム

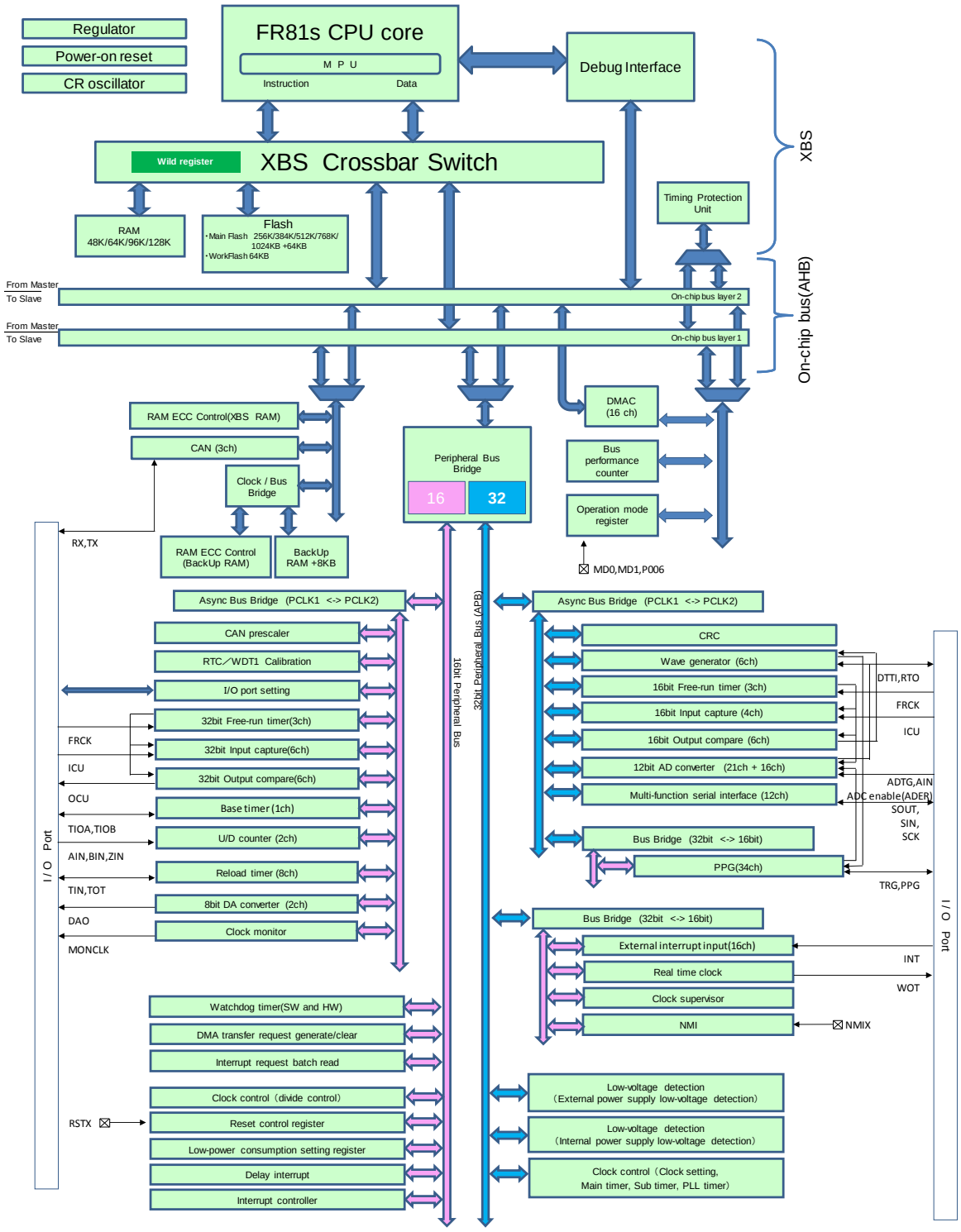
### ● MB91F522B, MB91F523B, MB91F524B, MB91F525B, MB91F526B



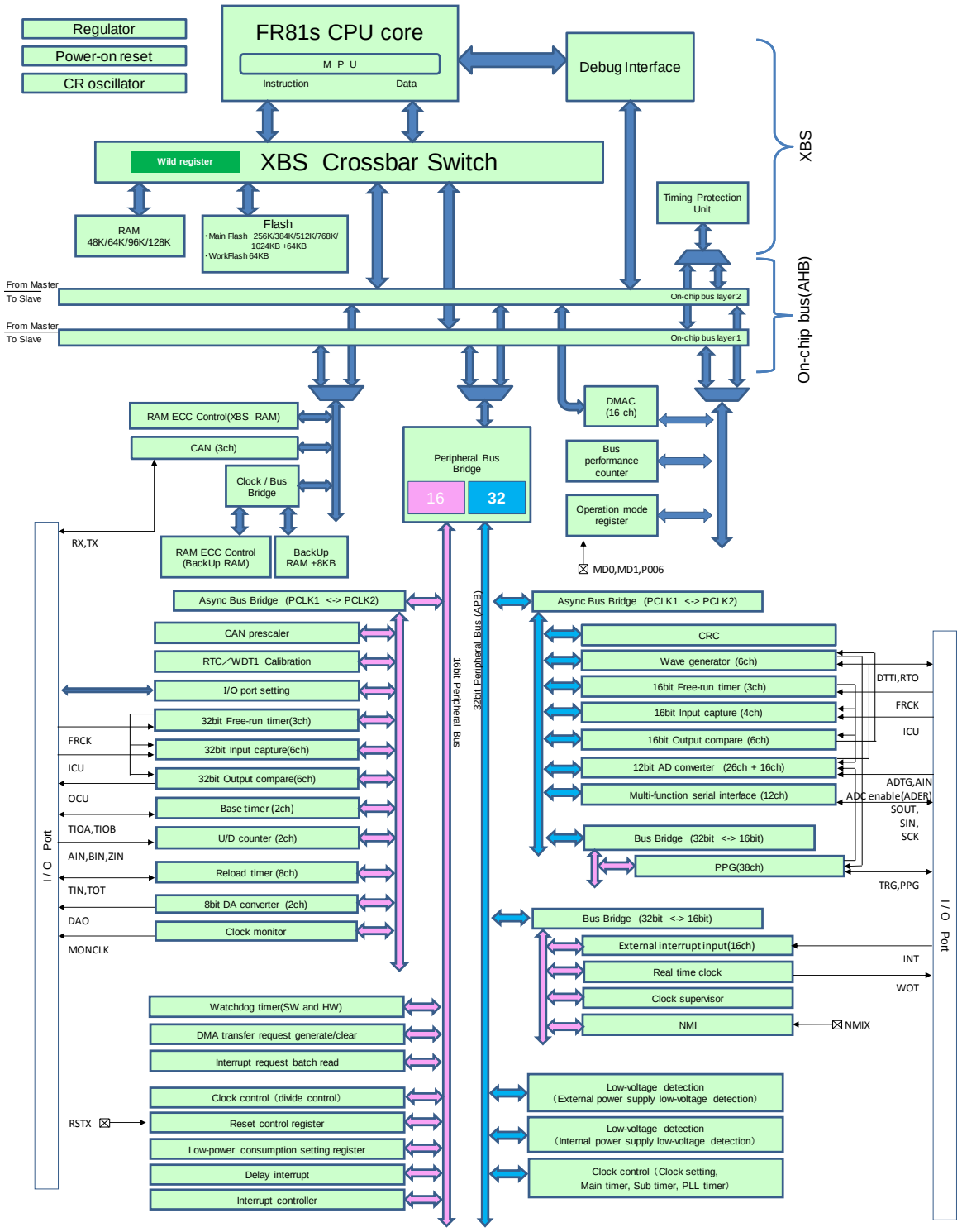
## ● MB91F522D, MB91F523D, MB91F524D, MB91F525D, MB91F526D



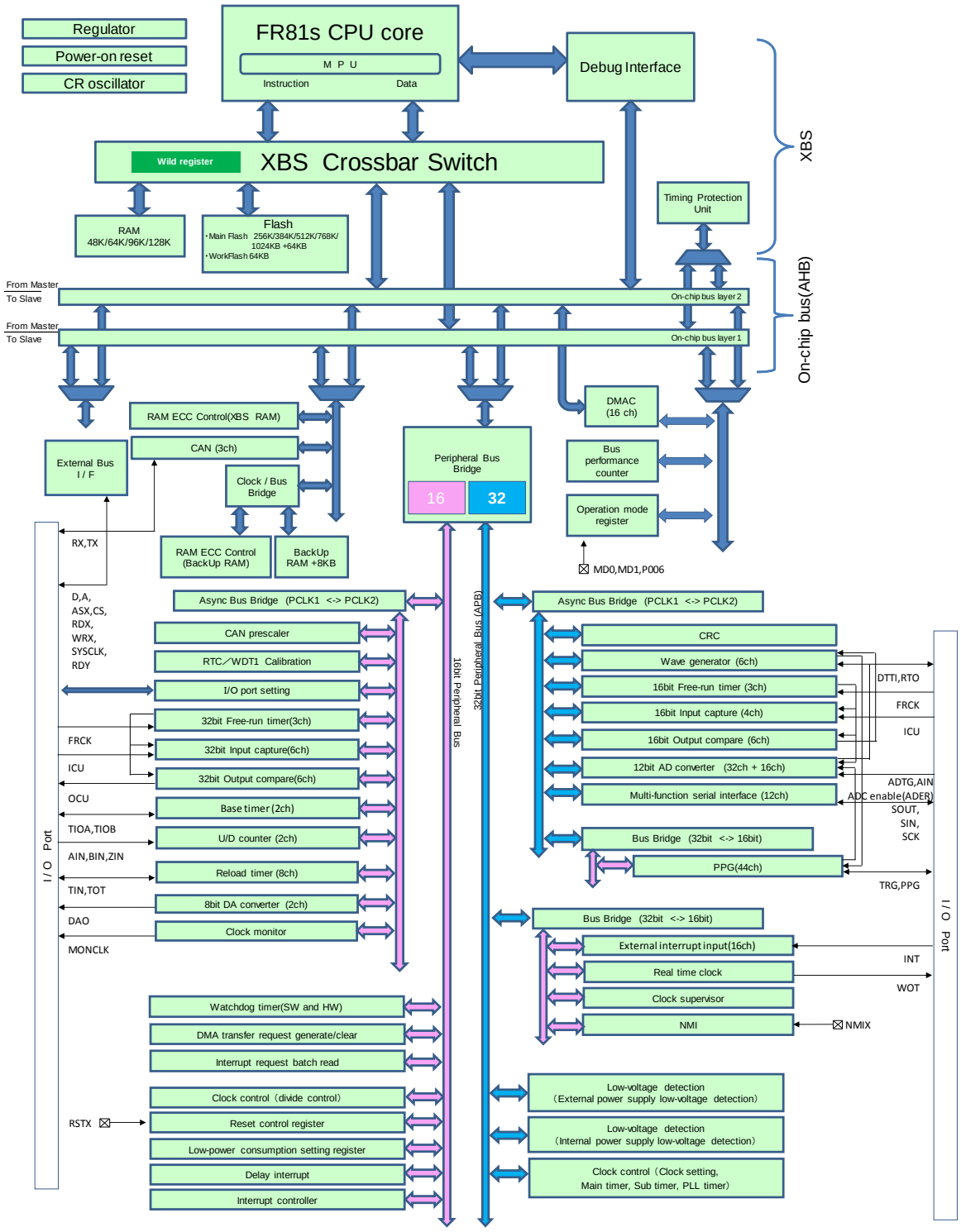
## ● MB91F522F, MB91F523F, MB91F524F, MB91F525F, MB91F526F



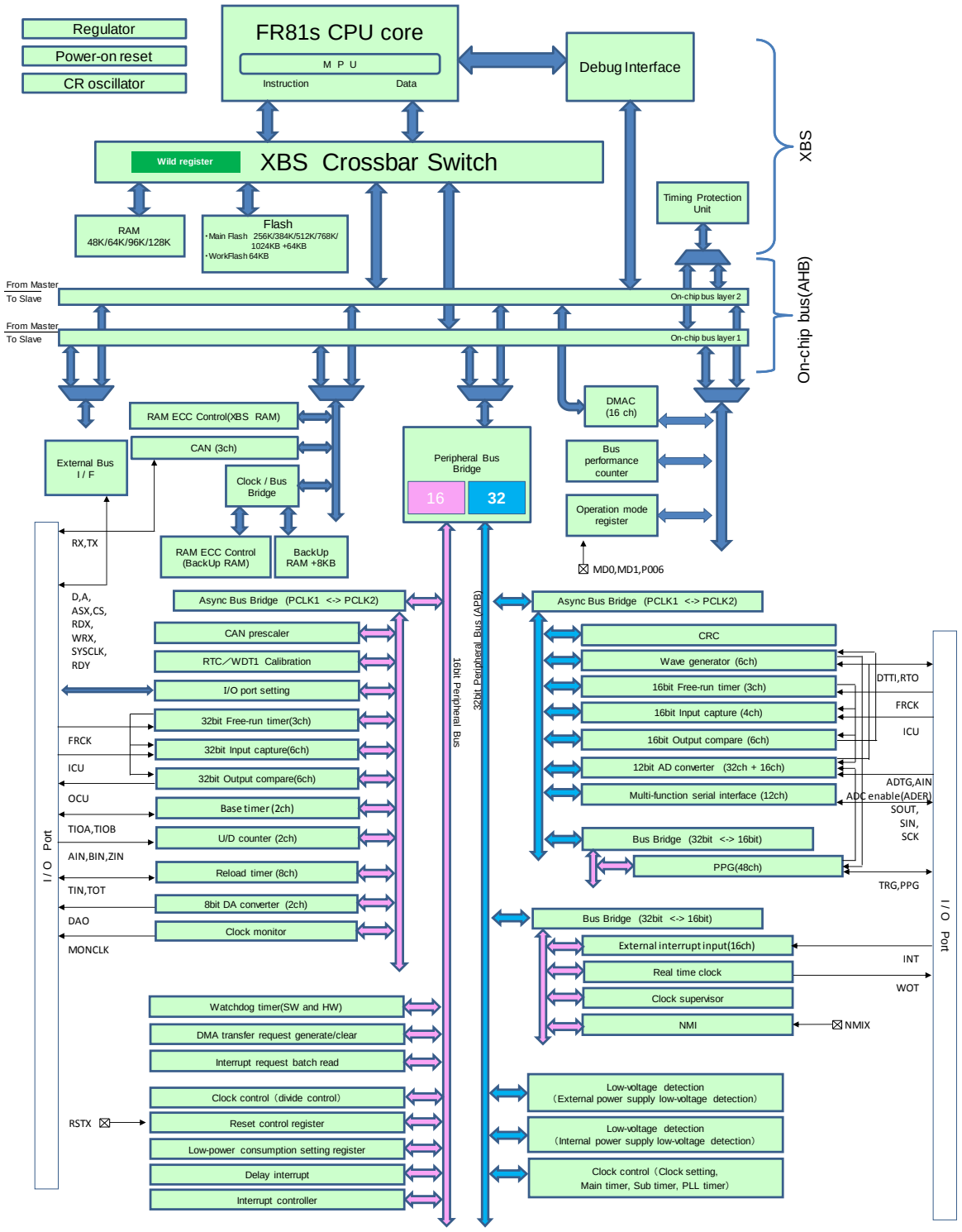
## ● MB91F522J, MB91F523J, MB91F524J, MB91F525J, MB91F526J



## ● MB91F522K, MB91F523K, MB91F524K, MB91F525K, MB91F526K

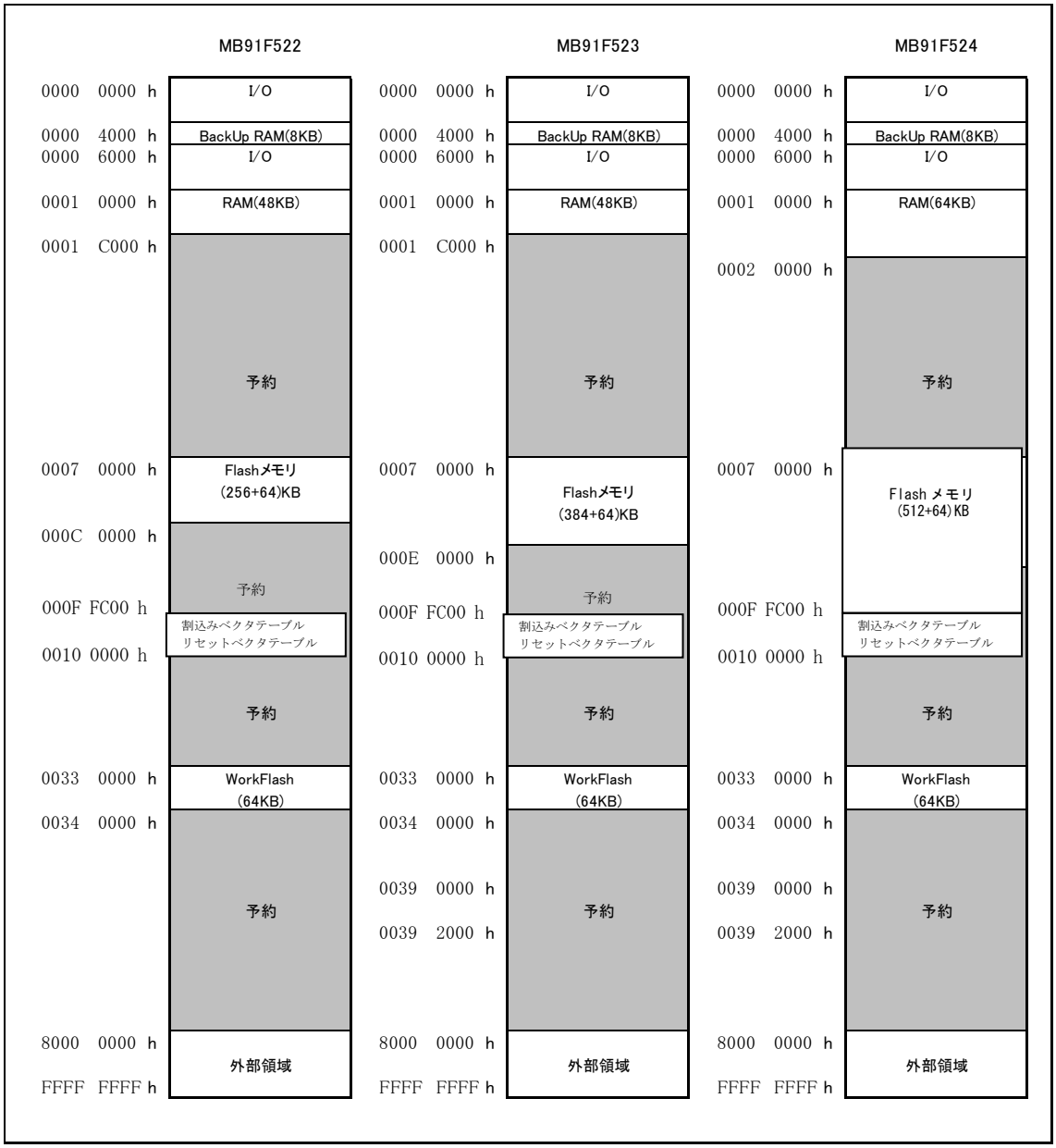


## ● MB91F522L, MB91F523L, MB91F524L, MB91F525L, MB91F526L

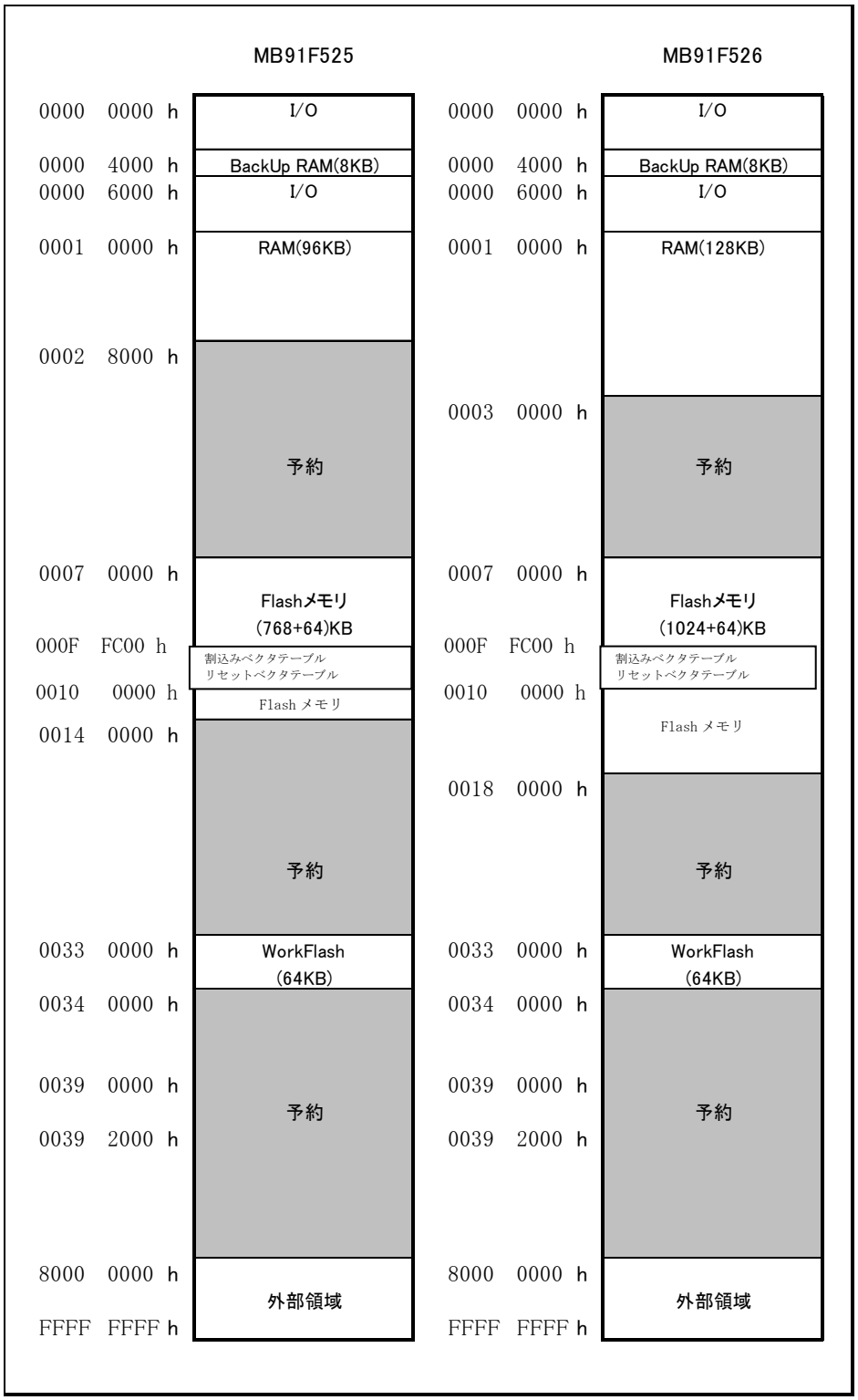


## 8. メモリマップ

### ● MB91F522, MB91F523, MB91F524



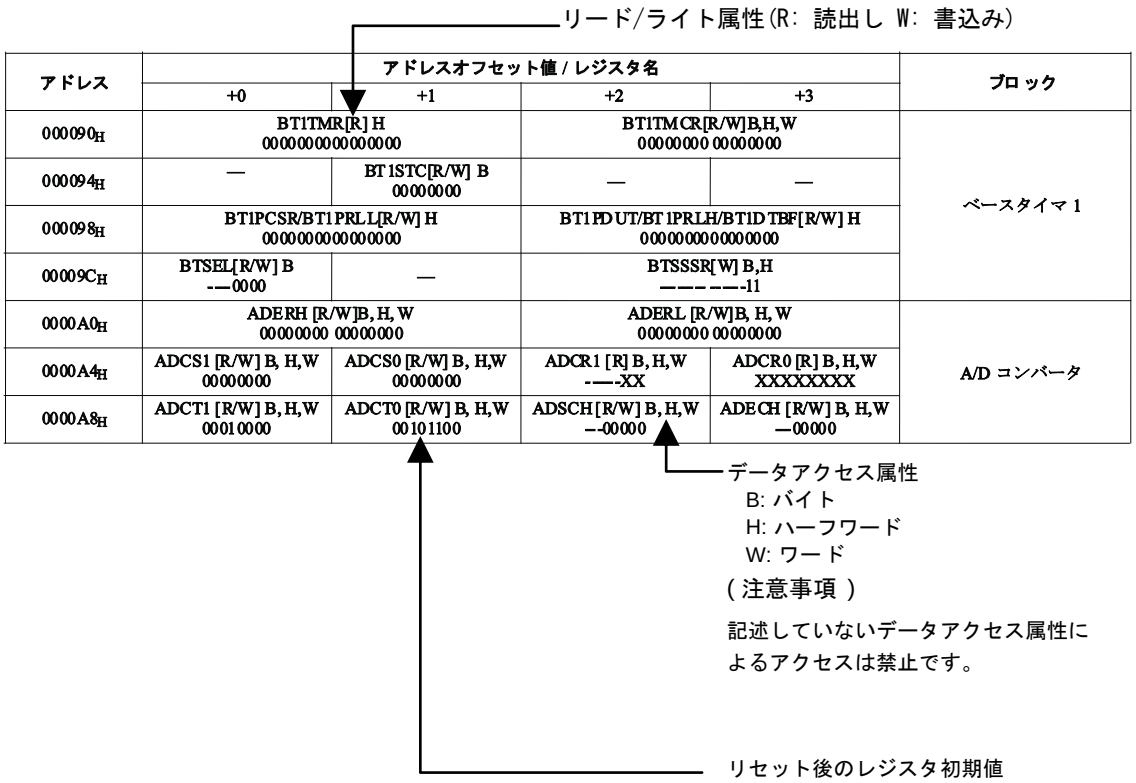
## ● MB91F525, MB91F526



## 9. I/O マップ

メモリ空間と周辺リソースの各レジスタの対応を示します。

### ● I/O マップの見方




| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 000090H | BT1TMR[R] H<br>0000000000000000 | | BT1TMCR[R/W]B,H,W<br>00000000 00000000 | | ベースタイマ 1 |
| 000094H | — | BT1STC[R/W] B<br>00000000 | — | — | |
| 000098H | BT1PCSR/BT1PRLL[R/W] H<br>0000000000000000 | | BT1PDUT/BT1PRLH/BT1DTBF[R/W] H<br>0000000000000000 | | |
| 00009CH | BTSEL[R/W] B<br>--0000 | — | BTSSSR[W] B,H<br>----11 | | |
| 0000A0H | ADERH [R/W]B, H, W<br>00000000 00000000 | | ADERL [R/W]B, H, W<br>00000000 00000000 | | A/D コンバータ |
| 0000A4H | ADCS1 [R/W] B, H,W<br>00000000 | ADCS0 [R/W] B, H,W<br>00000000 | ADCR1 [R] B, H,W<br>--XX | ADCR0 [R] B, H,W<br>XXXXXXXX | |
| 0000A8H | ADCT1 [R/W] B, H,W<br>00010000 | ADCT0 [R/W] B, H,W<br>00101100 | ADSCH [R/W] B, H,W<br>-00000 | ADECH [R/W] B, H,W<br>00000 | |

リセット後のレジスタ初期値の表記の意味を以下に示します。

- "1": 初期値"1"
- "0": 初期値"0"
- "X": 初期値不定
- "-": 予約ビット/未定義ビット
- "*":設定により初期値が"0"または"1"に変化

(注意事項) 記載のないアドレスへのアクセスは禁止です。

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000000_H$ | PDR00[R/W]<br>B, H, W<br>XXXXXXXX | PDR01[R/W]<br>B, H, W<br>XXXXXXXX | PDR02[R/W]<br>B, H, W<br>XXXXXXXX | PDR03[R/W]<br>B, H, W<br>XXXXXXXX | Port Data Register |
| $000004_H$ | PDR04[R/W]<br>B, H, W<br>XXXXXXXX | PDR05[R/W]<br>B, H, W<br>XXXXXXXX | PDR06[R/W]<br>B, H, W<br>XXXXXXXX | PDR07[R/W]<br>B, H, W<br>XXXXXXXX | |
| $000008_H$ | PDR08[R/W]<br>B, H, W<br>XXXXXXXX | PDR09[R/W]<br>B, H, W<br>XXXXXXXX | PDR10[R/W]<br>B, H, W<br>XXXXXXXX | PDR11[R/W]<br>B, H, W<br>XXXXXXXX | |
| $00000C_H$ | PDR12[R/W]<br>B, H, W<br>XXXXXXXX | PDR13[R/W]<br>B, H, W<br>-XXXXXXX | PDR14[R/W]<br>B, H, W<br>---XXX-- | PDR15[R/W]<br>B, H, W<br>--XXXXXX | |
| $000010_H$ | - | - | - | - | |
| $000014_H$ | - | - | - | - | |
| $000018_H$ | PDR16[R/W]<br>B, H, W<br>XXXXXXXX | PDR17[R/W]<br>B, H, W<br>XXXXXXXX | PDR18[R/W]<br>B, H, W<br>XXXXXXXX | PDR19[R/W]<br>B, H, W<br>XXXXXXXX | |
| $00001C_H$<br>～<br>$000034_H$ | - | - | - | - | 予約 |
| $000038_H$ | WDTECR0[R/W]<br>B, H, W<br>---00000 | - | - | - | Watchdog Timer<br>【S】 |
| $00003C_H$ | WDTCR0[R/W]<br>B, H, W<br>-0--0000 | WDTCPR0[W]<br>B, H, W<br>00000000 | WDTCR1[R]<br>B, H, W<br>----0110 | WDTCPR1[W]<br>B, H, W<br>00000000 | |
| $000040_H$ | - | - | - | - | 予約 |
| $000044_H$ | DICR[R/W]<br>B, H, W<br>-------0 | - | - | - | Delayed Interrupt |
| $000048_H$<br>～<br>$00005C_H$ | - | - | - | - | 予約 |
| $000060_H$ | TMRLRA0[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR0[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 0 |
| $000064_H$ | TMRLRB0[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR0[R/W]B, H, W<br>00000000 0-000000 | | |
| $000068_H$ | TMRLRA7[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR7[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 7 |
| $00006C_H$ | TMRLRB7[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR7[R/W]B, H, W<br>00000000 0-000000 | | |
| $000070_H$ | - | FRS8[R/W]B, H, W<br>--00--00 --00--00 --00--00 | | | フリーラン<br>タイマ<br>選択レジスタ 8 |
| $000074_H$ | - | FRS9[R/W]B, H, W<br>--00--00 --00--00 --00--00 | | | フリーラン<br>タイマ<br>選択レジスタ 9 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000078_H$ | − | − | − | OCLS67[R/W]<br>B,H,W<br>----0000 | OCU 6 7<br>出力レベル制御レジスタ |
| $00007C_H$ | − | − | − | OCLS89[R/W]<br>B,H,W<br>----0000 | OCU 8 9<br>出力レベル制御レジスタ |
| $000080_H$ | BTOTMR[R]H<br>00000000 00000000 | | BTOTMCR[R/W]H<br>-000--00 -000-000 | | Base Timer 0 |
| $000084_H$ | BTOTMCR2[R/W]B<br>--------0 | BTOSTC[R/W]B<br>-0-0-0-0 | − | − | |
| $000088_H$ | BTOPCSR/BTOPRLL[R/W]H<br>00000000 00000000 | | BTOPDUT/BTOPRLH/BTODTBF [R/W]H<br>0000000000000000 | | |
| $00008C_H$ | − | − | − | − | 予約 |
| $000090_H$ | BT1TMR[R]H<br>00000000 00000000 | | BT1TMCR[R/W]H<br>-000--00 -000-000 | | Base Timer1 |
| $000094_H$ | BT1TMCR2[R/W]B<br>--------0 | BT1STC[R/W]B<br>-0-0-0-0 | − | − | |
| $000098_H$ | BT1PCSR/BT1PRLL[R/W]H<br>00000000 00000000 | | BT1PDUT/BT1PRLH/BT1DTBF [R/W]H<br>00000000 00000000 | | |
| $00009C_H$ | BTSEL01[R/W]B<br>----0000 | − | BTSSSR[W] B,H<br>-------- ------11 | | Base Timer 0, 1 |
| $0000A0_H$<br>～<br>$0000FC_H$ | − | − | − | − | 予約 |
| $000100_H$ | TMRLRA1[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR1[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 1 |
| $000104_H$ | TMRLRB1[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR1[R/W]B,H,W<br>00000000 0-000000 | | |
| $000108_H$ | TMRLRA2[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR2[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 2 |
| $00010C_H$ | TMRLRB2[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR2[R/W]B,H,W<br>00000000 0-000000 | | |
| $000110_H$ | TMRLRA3[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR3[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 3 |
| $000114_H$ | TMRLRB3[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR3[R/W]B,H,W<br>00000000 0-000000 | | |
| $000118_H$ | MSCY4[R]H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input Capture 4,5<br>周期測定データレジスタ 4 5 |
| $00011C_H$ | MSCY5[R]H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000120_H$ | OCCP6[R/W]W<br>00000000 00000000 00000000 00000000 | | | | Output Compare 6,7<br>32bit OCU |
| $000124_H$ | OCCP7[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000128_H$ | − | − | OCSH67[R/W]<br>B,H,W<br>---0--00 | OCSL67[R/W]<br>B,H,W<br>0000--00 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $00012C_H$ | OCCP8[R/W]W<br>00000000 00000000 00000000 00000000 | | | | Output Compare<br>8,9<br>32bit OCU |
| $000130_H$ | OCCP9[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000134_H$ | - | - | OCSH89[R/W]<br>B,H,W<br>---0--00 | OCSL89[R/W]<br>B,H,W<br>0000--00 | |
| $000138_H$<br>～<br>$0001B4_H$ | - | - | - | - | 予約 |
| $0001B8_H$ | EPFR64[R/W]<br>B,H,W<br>-----00- | EPFR65[R/W]<br>B,H,W<br>0000-000 | EPFR66[R/W]<br>B,H,W<br>--000000 | EPFR67[R/W]<br>B,H,W<br>----0000 | 拡張機能<br>ポートレジスタ |
| $0001BC_H$ | EPFR68[R/W]<br>B,H,W<br>----0000 | EPFR69[R/W]<br>B,H,W<br>----0000 | EPFR70[R/W]<br>B,H,W<br>---00000 | EPFR71[R/W]<br>B,H,W<br>-0-0-0-0 | |
| $0001C0_H$ | EPFR72[R/W]<br>B,H,W<br>000000-0 | EPFR73[R/W]<br>B,H,W<br>00000000 | EPFR74[R/W]<br>B,H,W<br>00000000 | EPFR75[R/W]<br>B,H,W<br>00000000 | |
| $0001C4_H$ | EPFR76[R/W]<br>B,H,W<br>00000000 | EPFR77[R/W]<br>B,H,W<br>--000000 | EPFR78[R/W]<br>B,H,W<br>------00 | EPFR79[R/W]<br>B,H,W<br>00000000 | |
| $0001C8_H$ | EPFR80[R/W]<br>B,H,W<br>---00000 | EPFR81[R/W]<br>B,H,W<br>00000000 | EPFR82[R/W]<br>B,H,W<br>00000000 | EPFR83[R/W]<br>B,H,W<br>-0000000 | |
| $0001CC_H$ | EPFR84[R/W]<br>B,H,W<br>00000000 | EPFR85[R/W]<br>B,H,W<br>--000000 | EPFR86[R/W]<br>B,H,W<br>---00000 | EPFR87[R/W]<br>B,H,W<br>------00 | |
| $0001D0_H$ | EPFR88[R/W]<br>B,H,W<br>-------0 | - | - | - | |
| $0001D4_H$ | - | - | - | - | 予約 |
| $0001D8_H$ | TMRLRA4[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR4[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 4 |
| $0001DC_H$ | TMRLRB4[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR4[R/W]B,H,W<br>00000000 0-000000 | | |
| $0001E0_H$<br>～<br>$0001EC_H$ | - | - | - | - | 予約 |
| $0001F0_H$ | TMRLRA5[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR5[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 5 |
| $0001F4_H$ | TMRLRB5[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR5[R/W]B,H,W<br>00000000 0-000000 | | |
| $0001F8_H$ | TMRLRA6[R/W]H<br>XXXXXXXX XXXXXXXX | | TMR6[R]H<br>XXXXXXXX XXXXXXXX | | Reload Timer 6 |
| $0001FC_H$ | TMRLRB6[R/W]H<br>XXXXXXXX XXXXXXXX | | TMCSR6[R/W]B,H,W<br>00000000 0-000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000200_H$ ～ $000238_H$ | – | – | – | – | 予約 |
| $00023C_H$ | DACR0[R/W]<br>B, H, W<br>-------0 | DADR0[R/W]<br>B, H, W<br>XXXXXXXX | DACR1[R/W]<br>B, H, W<br>-------0 | DADR1[R/W]<br>B, H, W<br>XXXXXXXX | DA Converter |
| $000240_H$ | CPCLR3[R/W]W<br>11111111 11111111 11111111 11111111 | | | | Free-run Timer 3<br>32bit FRT |
| $000244_H$ | TCDT3[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000248_H$ | TCCSH3[R/W]<br>B, H, W<br>0-----00 | TCCSL3[R/W]<br>B, H, W<br>-1-00000 | – | – | |
| $00024C_H$ | CPCLR4[R/W]W<br>11111111 11111111 11111111 11111111 | | | | Free-run Timer4<br>32bit FRT |
| $000250_H$ | TCDT4[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000254_H$ | TCCSH4[R/W]<br>B, H, W<br>0-----00 | TCCSL4[R/W]<br>B, H, W<br>-1-00000 | – | – | |
| $000258_H$ ～ $0002C0_H$ | – | – | – | – | 予約 |
| $0002C4_H$ ～ $0002FC_H$ | – | – | – | – | 予約 |
| $000300_H$ ～ $00030C_H$ | – | – | – | – | 予約 |
| $000310_H$ | – | – | MPUCR[R/W]H<br>000000-0 ----0100 | | MPU【S】<br>(Only CPU core can access this area) |
| $000314_H$ | – | – | – | – | |
| $000318_H$ | – | | | | |
| $00031C_H$ | – | – | – | | |
| $000320_H$ | DPVAR[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000324_H$ | – | – | DPVSR[R/W]H<br>-------- 00000--0 | | |
| $000328_H$ | DEAR[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $00032C_H$ | – | – | DESR[R/W]H<br>-------- 00000--0 | | |
| $000330_H$ | PABR0[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000334_H$ | − | − | PACR0[R/W]H<br>000000-0 00000--0 | | MPU【S】<br>(Only CPU core can access this area) |
| $000338_H$ | PABR1[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $00033C_H$ | − | − | PACR1[R/W]H<br>000000-0 00000--0 | | |
| $000340_H$ | PABR2[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | MPU【S】<br>(Only CPU core can access this area) |
| $000344_H$ | − | − | PACR2[R/W]H<br>000000-0 00000--0 | | |
| $000348_H$ | PABR3[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $00034C_H$ | − | − | PACR3[R/W]H<br>000000-0 00000--0 | | |
| $000350_H$ | PABR4[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $000354_H$ | − | − | PACR4[R/W]H<br>000000-0 00000--0 | | |
| $000358_H$ | PABR5[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $00035C_H$ | − | − | PACR5[R/W]H<br>000000-0 00000--0 | | |
| $000360_H$ | PABR6[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $000364_H$ | − | − | PACR6[R/W]H<br>000000-0 00000--0 | | |
| $000368_H$ | PABR7[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXX0000 | | | | |
| $00036C_H$ | − | − | PACR7[R/W]H<br>000000-0 00000--0 | | |
| $000370_H$<br>～<br>$0003AC_H$ | − | | | | 予約【S】 |
| $0003B0_H$<br>～<br>$0003FC_H$ | − | − | − | − | 予約【S】 |
| $000400_H$ | ICSEL0[R/W]<br>B,H,W<br>-----000 | ICSEL1[R/W]<br>B,H,W<br>-----000 | ICSEL2[R/W]<br>B,H,W<br>-------0 | ICSEL3[R/W]<br>B,H,W<br>-------0 | DMA request generation and clear |
| $000404_H$ | − | ICSEL5[R/W]<br>B,H,W<br>-----000 | ICSEL6[R/W]<br>B,H,W<br>----0000 | ICSEL7[R/W]<br>B,H,W<br>----0000 | |
| $000408_H$ | ICSEL8[R/W]<br>B,H,W<br>------00 | ICSEL9[R/W]<br>B,H,W<br>------00 | ICSEL10[R/W]<br>B,H,W<br>------00 | ICSEL11[R/W]<br>B,H,W<br>-----000 | |
| $00040C_H$ | − | ICSEL13[R/W]<br>B,H,W<br>------00 | ICSEL14[R/W]<br>B,H,W<br>------00 | ICSEL15[R/W]<br>B,H,W<br>------00 | |
| $000410_H$ | ICSEL16[R/W]<br>B,H,W<br>----0000 | ICSEL17[R/W]<br>B,H,W<br>------00 | ICSEL18[R/W]<br>B,H,W<br>---00000 | ICSEL19[R/W]<br>B,H,W<br>-----000 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000414_H$ | ICSEL20[R/W]<br>B, H, W<br>-----000 | ICSEL21[R/W]<br>B, H, W<br>------00 | ICSEL22[R/W]<br>B, H, W<br>------00 | ICSEL23[R/W]<br>B, H, W<br>------00 | DMA request generation and clear |
| $000418_H$ | IRPR0H[R]<br>B, H, W<br>00------ | IRPR0L[R]<br>B, H, W<br>00------ | IRPR1H[R]<br>B, H, W<br>00------ | IRPR1L[R]<br>B, H, W<br>00------ | Interrupt Request Batch Reading Register |
| $00041C_H$ | - | - | IRPR3H[R]<br>B, H, W<br>000000-- | IRPR3L[R]<br>B, H, W<br>000000-- | |
| $000420_H$ | IRPR4H[R]<br>B, H, W<br>0000---- | IRPR4L[R]<br>B, H, W<br>0000---- | IRPR5H[R]<br>B, H, W<br>0000---- | IRPR5L[R]<br>B, H, W<br>000----- | |
| $000424_H$ | IRPR6H[R]<br>B, H, W<br>--00---- | IRPR6L[R]<br>B, H, W<br>0000---- | IRPR7H[R]<br>B, H, W<br>-0-00--- | IRPR7L[R]<br>B, H, W<br>------00 | |
| $000428_H$ | IRPR8H[R]<br>B, H, W<br>--0----- | IRPR8L[R]<br>B, H, W<br>-00----- | IRPR9H[R]<br>B, H, W<br>-0------ | IRPR9L[R]<br>B, H, W<br>-0------ | |
| $00042C_H$ | IRPR10H[R]<br>B, H, W<br>-0------ | IRPR10L[R]<br>B, H, W<br>-0------ | IRPR11H[R]<br>B, H, W<br>0------- | IRPR11L[R]<br>B, H, W<br>0------- | |
| $000430_H$ | IRPR12H[R]<br>B, H, W<br>--0000-- | IRPR12L[R]<br>B, H, W<br>----00-- | IRPR13H[R]<br>B, H, W<br>00------ | IRPR13L[R]<br>B, H, W<br>00------ | |
| $000434_H$ | IRPR14H[R]<br>B, H, W<br>00000000 | IRPR14L[R]<br>B, H, W<br>00000000 | IRPR15H[R]<br>B, H, W<br>000----- | IRPR15L[R]<br>B, H, W<br>0000000- | |
| $000438_H$ | ICSEL24[R/W]<br>B, H, W<br>------00 | ICSEL25[R/W]<br>B, H, W<br>---00000 | ICSEL26[R/W]<br>B, H, W<br>-------0 | ICSEL27[R/W]<br>B, H, W<br>-------0 | DMA request generation and clear |
| $00043C_H$ | - | - | - | - | 予約【S】 |
| $000440_H$ | ICR00[R/W] B, H, W<br>---11111 | ICR01[R/W] B, H, W<br>---11111 | ICR02[R/W] B, H, W<br>---11111 | ICR03[R/W] B, H, W<br>---11111 | Interrupt Controller【S】 |
| $000444_H$ | ICR04[R/W] B, H, W<br>---11111 | ICR05[R/W] B, H, W<br>---11111 | ICR06[R/W] B, H, W<br>---11111 | ICR07[R/W] B, H, W<br>---11111 | |
| $000448_H$ | ICR08[R/W] B, H, W<br>---11111 | ICR09[R/W] B, H, W<br>---11111 | ICR10[R/W] B, H, W<br>---11111 | ICR11[R/W] B, H, W<br>---11111 | |
| $00044C_H$ | ICR12[R/W] B, H, W<br>---11111 | ICR13[R/W] B, H, W<br>---11111 | ICR14[R/W] B, H, W<br>---11111 | ICR15[R/W] B, H, W<br>---11111 | |
| $000450_H$ | ICR16[R/W] B, H, W<br>---11111 | ICR17[R/W] B, H, W<br>---11111 | ICR18[R/W] B, H, W<br>---11111 | ICR19[R/W] B, H, W<br>---11111 | |
| $000454_H$ | ICR20[R/W] B, H, W<br>---11111 | ICR21[R/W] B, H, W<br>---11111 | ICR22[R/W] B, H, W<br>---11111 | ICR23[R/W] B, H, W<br>---11111 | |
| $000458_H$ | ICR24[R/W] B, H, W<br>---11111 | ICR25[R/W] B, H, W<br>---11111 | ICR26[R/W] B, H, W<br>---11111 | ICR27[R/W] B, H, W<br>---11111 | |
| $00045C_H$ | ICR28[R/W] B, H, W<br>---11111 | ICR29[R/W] B, H, W<br>---11111 | ICR30[R/W] B, H, W<br>---11111 | ICR31[R/W] B, H, W<br>---11111 | |
| $000460_H$ | ICR32[R/W] B, H, W<br>---11111 | ICR33[R/W] B, H, W<br>---11111 | ICR34[R/W] B, H, W<br>---11111 | ICR35[R/W] B, H, W<br>---11111 | |
| $000464_H$ | ICR36[R/W] B, H, W<br>---11111 | ICR37[R/W] B, H, W<br>---11111 | ICR38[R/W] B, H, W<br>---11111 | ICR39[R/W] B, H, W<br>---11111 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000468_H$ | ICR40[R/W] B,H,W<br>---11111 | ICR41[R/W] B,H,W<br>---11111 | ICR42[R/W] B,H,W<br>---11111 | ICR43[R/W] B,H,W<br>---11111 | Interrupt Controller【S】 |
| $00046C_H$ | ICR44[R/W] B,H,W<br>---11111 | ICR45[R/W] B,H,W<br>---11111 | ICR46[R/W] B,H,W<br>---11111 | ICR47[R/W] B,H,W<br>---11111 | |
| $000470_H$<br>～<br>$00047C_H$ | - | - | - | - | 予約【S】 |
| $000480_H$ | RSTRR[R]<br>B,H,W<br>XXXX--XX | RSTCR[R/W]<br>B,H,W<br>111----0 | STBCR[R/W]<br>B,H,W*<br>000---11 | - | Reset Control【S】<br>Power Control【S】<br>*:Writing STBCR by DMA is forbidden |
| $000484_H$ | - | - | - | - | 予約【S】 |
| $000488_H$ | DIVR0[R/W]<br>B,H,W<br>000----- | DIVR1[R/W]<br>B,H,W<br>0001---- | DIVR2[R/W]<br>B,H,W<br>0011---- | - | Clock Control【S】 |
| $00048C_H$ | - | - | - | - | 予約【S】 |
| $000490_H$ | IORR0[R/W]<br>B,H,W<br>-0000000 | IORR1[R/W]<br>B,H,W<br>-0000000 | IORR2[R/W]<br>B,H,W<br>-0000000 | IORR3[R/W]<br>B,H,W<br>-0000000 | DMA request by peripheral【S】 |
| $000494_H$ | IORR4[R/W]<br>B,H,W<br>-0000000 | IORR5[R/W]<br>B,H,W<br>-0000000 | IORR6[R/W]<br>B,H,W<br>-0000000 | IORR7[R/W]<br>B,H,W<br>-0000000 | |
| $000498_H$ | IORR8[R/W]<br>B,H,W<br>-0000000 | IORR9[R/W]<br>B,H,W<br>-0000000 | IORR10[R/W]<br>B,H,W<br>-0000000 | IORR11[R/W]<br>B,H,W<br>-0000000 | |
| $00049C_H$ | IORR12[R/W]<br>B,H,W<br>-0000000 | IORR13[R/W]<br>B,H,W<br>-0000000 | IORR14[R/W]<br>B,H,W<br>-0000000 | IORR15[R/W]<br>B,H,W<br>-0000000 | |
| $0004A0_H$ | - | - | - | - | 予約 |
| $0004A4_H$ | CANPRE[R/W]<br>B,H,W<br>---00000 | - | - | - | CAN prescaler |
| $0004A8_H$ | - | - | CSCFG[R/W]<br>B,H,W<br>---0---- | CMCFG[R/W]<br>B,H,W<br>00000000 | クロックモニタ制御レジスタ |
| $0004AC_H$ | ADERH0[R/W]B,H<br>11111111 11111111 | | ADERL0[R/W]B,H<br>11111111 11111111 | | アナログ入力制御レジスタ 0 |
| $0004B0_H$ | - | | ADERL1[R/W]B,H<br>11111111 11111111 | | アナログ入力制御レジスタ 1 |
| $0004B4_H$ | - | - | - | - | 予約 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0004B8H | CUCR0[R/W]B,H,W<br>-------- ---0--00 | | CUTD0[R/W]B,H,W<br>10000000 00000000 | | RTC/WDT1 calibration |
| 0004BCH | CUTR0[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| 0004C0H | - | - | - | - | |
| 0004C4H | CUCR1[R/W]B,H,W<br>-------- ---0--00 | | CUTD1[R/W]B,H,W<br>11000011 01010000 | | |
| 0004C8H | CUTR1[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| 0004CCH ～ 00050CH | - | - | - | - | 予約 |
| 000510H | CSELR[R/W]<br>B,H,W<br>001---00 | CMONR[R]<br>B,H,W<br>001---00 | MTMCR[R/W]<br>B,H,W<br>00001111 | STMCR[R/W]<br>B,H,W<br>0000-111 | Clock Control【S】 |
| 000514H | PLLCR[R/W]<br>B,H,W<br>-------- 11110000 | | CSTBR[R/W]<br>B,H,W<br>-0000000 | PTMCR[R/W]<br>B,H,W<br>00------ | |
| 000518H | - | - | CPUAR[R/W]<br>B,H,W<br>0----XXX | - | Reset Control【S】 |
| 00051CH | - | - | - | - | 予約【S】 |
| 000520H | CCPSSELR<br>[R/W]<br>B,H,W<br>-------0 | - | - | CCPSDIVR[R/W]<br>B,H,W<br>-000-000 | Clock Control 2【S】 |
| 000524H | - | CCPLLFBR[R/W]<br>B,H,W<br>-0000000 | CCSSFBR0[R/W]<br>B,H,W<br>--000000 | CCSSFBR1[R/W]<br>B,H,W<br>---00000 | |
| 000528H | - | CCSSCCR0[R/W]<br>B,H,W<br>----0000 | CCSSCCR1[R/W]H,W<br>000----- -------- | | |
| 00052CH | - | CCCGRCR0<br>[R/W]<br>B,H,W<br>00----00 | CCCGRCR1<br>[R/W]<br>B,H,W<br>00000000 | CCCGRCR2<br>[R/W]<br>B,H,W<br>00000000 | |
| 000530H | CCRTSELR<br>[R/W]<br>B,H,W<br>0------0 | - | CCPMUCR0<br>[R/W]<br>B,H,W<br>0-----00 | CCPMUCR1<br>[R/W]<br>B,H,W<br>0--00000 | |
| 000534H ～ 00054CH | - | - | - | - | 予約 |
| 000550H | EIRR0[R/W]<br>B,H,W<br>XXXXXXXX | ENIR0[R/W]<br>B,H,W<br>00000000 | ELVR0[R/W]<br>B,H,W<br>00000000 00000000 | | External Interrupt (INT0～7) |
| 000554H | EIRR1[R/W]<br>B,H,W<br>XXXXXXXX | ENIR1[R/W]<br>B,H,W<br>00000000 | ELVR1[R/W]<br>B,H,W<br>00000000 00000000 | | External Interrupt (INT8～15) |
| 000558H | - | - | - | - | 予約 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 00055C$_H$ | - | - | WTDR[R/W]H<br>00000000 00000000 | | Real Time Clock (RTC) |
| 000560$_H$ | - | WTCRH[R/W]<br>B<br>------00 | WTCRM[R/W]<br>B,H<br>00000000 | WTCRL[R/W]<br>B,H<br>----00-0 | |
| 000564$_H$ | - | WTBRH[R/W]B<br>--XXXXXX | WTBRM[R/W]B<br>XXXXXXXX | WTBRL[R/W]B<br>XXXXXXXX | |
| 000568$_H$ | WTHR[R/W]<br>B,H<br>---00000 | WTMR[R/W]<br>B,H<br>--000000 | WTSR[R/W]B<br>--000000 | - | |
| 00056C$_H$ | - | CSVCR[R/W]B<br>000111-- | - | - | Clock Supervisor |
| 000570$_H$<br>～<br>00057C$_H$ | - | - | - | - | 予約 |
| 000580$_H$ | REGSEL[R/W]<br>B,H,W<br>0110011- | - | - | - | Regulator Control/Low Voltage Detection |
| 000584$_H$ | LVD5R[R/W]<br>B,H,W<br>-------1 | LVD5F[R/W]<br>B,H,W<br>00000001 | LVD[R/W]<br>B,H,W<br>01000--0 | - | |
| 000588$_H$<br>～<br>00058C$_H$ | - | - | - | - | 予約 |
| 000590$_H$ | PMUSTR[R/W]<br>B,H,W<br>0-----1X | PMUCTLR[R/W]<br>B,H,W<br>0-00---- | PWRTMCTL<br>[R/W]<br>B,H,W<br>-----011 | - | PMU |
| 000594$_H$ | PMUINTF0<br>[R/W]<br>B,H,W<br>00000000 | PMUINTF1[R/W]<br>B,H,W<br>00000000 | PMUINTF2[R/W]<br>B,H,W<br>0000---- | - | |
| 000598$_H$ | - | - | - | - | |
| 00059C$_H$<br>～<br>0005BC$_H$ | - | - | - | - | 予約 |
| 0005C0$_H$<br>～<br>0005FC$_H$ | - | - | - | - | 予約 |
| 000600$_H$ | ASR0[R/W]W<br>00000000 00000000 -------- 1111-001 | | | | External Bus Interface 【S】 |
| 000604$_H$ | ASR1[R/W]W<br>XXXXXXXX XXXXXXXX -------- XXXX-XX0 | | | | |
| 000608$_H$ | ASR2[R/W]W<br>XXXXXXXX XXXXXXXX -------- XXXX-XX0 | | | | |
| 00060C$_H$ | ASR3[R/W]W<br>XXXXXXXX XXXXXXXX -------- XXXX-XX0 | | | | |
| 000610$_H$<br>～<br>00063C$_H$ | - | - | - | - | 予約 【S】 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000640_H$ | ACR0[R/W]W<br>-------- -------- -------- 01--00-- | | | | External Bus Interface【S】 |
| $000644_H$ | ACR1[R/W]W<br>-------- -------- -------- XX--XX-- | | | | |
| $000648_H$ | ACR2[R/W]W<br>-------- -------- -------- XX--XX-- | | | | |
| $00064C_H$ | ACR3[R/W]W<br>-------- -------- -------- XX--XX-- | | | | |
| $000650_H$ ～ $00067C_H$ | - | - | - | - | 予約【S】 |
| $000680_H$ | AWR0[R/W]W<br>----1111 00000000 11110000 00000-0- | | | | External Bus Interface【S】 |
| $000684_H$ | AWR1[R/W]W<br>----XXXX XXXXXXXX XXXXXXXX XXXXX-X- | | | | |
| $000688_H$ | AWR2[R/W]W<br>----XXXX XXXXXXXX XXXXXXXX XXXXX-X- | | | | External Bus Interface【S】 |
| $00068C_H$ | AWR3[R/W]W<br>----XXXX XXXXXXXX XXXXXXXX XXXXX-X- | | | | |
| $000690_H$ ～ $0006FC_H$ | - | - | - | - | 予約【S】 |
| $000700_H$ ～ $00070C_H$ | - | - | - | - | 予約 |
| $000710_H$ | BPCCRA[R/W]B<br>00000000 | BPCCRB[R/W]B<br>00000000 | BPCCRC[R/W]B<br>00000000 | - | Bus Performance Counter |
| $000714_H$ | BPCTRA[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000718_H$ | BPCTRB[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $00071C_H$ | BPCTRC[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| $000720_H$ ～ $0007F8_H$ | - | - | - | - | 予約 |
| $0007FC_H$ | BMODR[R]<br>B, H, W<br>XXXXXXXX | - | - | - | Mode Register |
| $000800_H$ ～ $00083C_H$ | - | - | - | - | 予約【S】 |
| $000840_H$ | FCTLR[R/W]H<br>-0--10000--0---- | | - | FSTR[R/W]B<br>-----001 | Flash Memory Register【S】 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000844_H$ ～ $000854_H$ | − | − | − | − | 予約【S】 |
| $000858_H$ | − | − | WREN[R/W]H<br>00000000 | 00000000 | Wild Register【S】 |
| $00085C_H$ ～ $00087C_H$ | − | − | − | − | 予約【S】 |
| $000880_H$ | WRAR00[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | Wild Register【S】 |
| $000884_H$ | WRDR00[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000888_H$ | WRAR01[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $00088C_H$ | WRDR01[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000890_H$ | WRAR02[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $000894_H$ | WRDR02[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000898_H$ | WRAR03[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | Wild Register【S】 |
| $00089C_H$ | WRDR03[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008A0_H$ | WRAR04[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008A4_H$ | WRDR04[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008A8_H$ | WRAR05[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008AC_H$ | WRDR05[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008B0_H$ | WRAR06[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008B4_H$ | WRDR06[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008B8_H$ | WRAR07[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008BC_H$ | WRDR07[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008C0_H$ | WRAR08[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008C4_H$ | WRDR08[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008C8_H$ | WRAR09[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008CC_H$ | WRDR09[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008D0_H$ | WRAR10[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $0008D4_H$ | WRDR10[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Wild Register【S】 |
| $0008D8_H$ | WRAR11[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008DC_H$ | WRDR11[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008E0_H$ | WRAR12[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008E4_H$ | WRDR12[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008E8_H$ | WRAR13[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008EC_H$ | WRDR13[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008F0_H$ | WRAR14[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008F4_H$ | WRDR14[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $0008F8_H$ | WRAR15[R/W]W<br>-------- --XXXXXX XXXXXXXX XXXXXX-- | | | | |
| $0008FC_H$ | WRDR15[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000900_H$ | TPUUNLOCK[R/W]W<br>00000000 00000000 00000000 00000000 | | | | Time Protection Unit 【S】 |
| $000904_H$ | TPULST[R]<br>B,H,W<br>-------0 | - | TPUVST[R/W]<br>B,H,W<br>-----000 | - | |
| $000908_H$ | TPUCFG[R/W]B,H,W<br>-------0 0-000000 -------- -------0 | | | | |
| $00090C_H$ | TPUTIR[R]<br>B,H,W<br>00000000 | - | - | - | |
| $000910_H$ | TPUTST[R]<br>B,H,W<br>00000000 | - | - | - | |
| $000914_H$ | TPUTIE[R/W]<br>B,H,W<br>00000000 | - | - | - | |
| $000918_H$ | TPUTMID[R]B,H,W<br>00000000 00000000 00000000 00000000 | | | | |
| $00091C_H$ ～ $00092C_H$ | - | - | - | - | |
| $000930_H$ | TPUTCN00[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000934_H$ | TPUTCN01[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | Time Protection Unit【S】 |
| $000938_H$ | TPUTCN02[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $00093C_H$ | TPUTCN03[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $000940_H$ | TPUTCN04[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $000944_H$ | TPUTCN05[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $000948_H$ | TPUTCN06[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $00094C_H$ | TPUTCN07[R/W]B,H,W<br>000000-- 00000000 00000000 00000000 | | | | |
| $000950_H$ | TPUTCN10 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000954_H$ | TPUTCN11 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000958_H$ | TPUTCN12 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $00095C_H$ | TPUTCN13 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000960_H$ | TPUTCN14 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000964_H$ | TPUTCN15 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000968_H$ | TPUTCN16 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $00096C_H$ | TPUTCN17 [R/W]<br>B,H,W<br>---00000 | - | - | - | |
| $000970_H$ | TPUTCC0[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $000974_H$ | TPUTCC1[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $000978_H$ | TPUTCC2[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $00097C_H$ | TPUTCC3[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $000980_H$ | TPUTCC4[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $000984_H$ | TPUTCC5[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000988_H$ | TPUTCC6[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | Time Protection Unit【S】 |
| $00098C_H$ | TPUTCC7[R]B,H,W<br>-------- 00000000 00000000 00000000 | | | | |
| $000990_H$ ～ $0009FC_H$ | - | - | - | - | |
| $000A00_H$ ～ $000BEC_H$ | - | - | - | - | 予約 |
| $000BF0_H$ | HSCFR[R/W]B,H,W<br>-------- ------00 00000000 00000000 | | | | OCDU |
| $000BF4_H$ | - | - | - | - | |
| $000BF8_H$ | - | - | MBR[R/W]B,H,W<br>00------ XXXXXXXX | | |
| $000BFC_H$ | - | - | UER[W]B,H,W<br>-------- -------X | | |
| $000C00_H$ | DCCR0[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | DMA Controller【S】 |
| $000C04_H$ | DCSR0[R/W]H<br>0------- -----000 | | DTCR0[R/W]H<br>00000000 00000000 | | |
| $000C08_H$ | DSAR0[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C0C_H$ | DDAR0[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C10_H$ | DCCR1[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C14_H$ | DCSR1[R/W]H<br>0------- -----000 | | DTCR1[R/W]H<br>00000000 00000000 | | |
| $000C18_H$ | DSAR1[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C1C_H$ | DDAR1[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C20_H$ | DCCR2[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C24_H$ | DCSR2[R/W]H<br>0------- -----000 | | DTCR2[R/W]H<br>00000000 00000000 | | |
| $000C28_H$ | DSAR2[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C2C_H$ | DDAR2[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C30_H$ | DCCR3[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C34_H$ | DCSR3[R/W]H<br>0------- -----000 | | DTCR3[R/W]H<br>00000000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000C38_H$ | DSAR3[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | DMA Controller【S】 |
| $000C3C_H$ | DDAR3[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C40_H$ | DCCR4[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C44_H$ | DCSR4[R/W]H<br>0------- -----000 | | DTCR4[R/W]H<br>00000000 00000000 | | |
| $000C48_H$ | DSAR4[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C4C_H$ | DDAR4[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C50_H$ | DCCR5[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C54_H$ | DCSR5[R/W]H<br>0------- -----000 | | DTCR5[R/W]H<br>00000000 00000000 | | |
| $000C58_H$ | DSAR5[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C5C_H$ | DDAR5[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C60_H$ | DCCR6[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C64_H$ | DCSR6[R/W]H<br>0------- -----000 | | DTCR6[R/W]H<br>00000000 00000000 | | |
| $000C68_H$ | DSAR6[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C6C_H$ | DDAR6[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C70_H$ | DCCR7[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C74_H$ | DCSR7[R/W]H<br>0------- -----000 | | DTCR7[R/W]H<br>00000000 00000000 | | |
| $000C78_H$ | DSAR7[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C7C_H$ | DDAR7[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C80_H$ | DCCR8[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C84_H$ | DCSR8[R/W]H<br>0------- -----000 | | DTCR8[R/W]H<br>00000000 00000000 | | |
| $000C88_H$ | DSAR8[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C8C_H$ | DDAR8[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000C90_H$ | DCCR9[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000C94_H$ | DCSR9[R/W]H<br>0------- -----000 | | DTCR9[R/W]H<br>00000000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000C98_H$ | DSAR9[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | DMA Controller【S】 |
| $000C9C_H$ | DDAR9[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CA0_H$ | DCCR10[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CA4_H$ | DCSR10[R/W]H<br>0------- -----000 | | DTCR10[R/W]H<br>00000000 00000000 | | |
| $000CA8_H$ | DSAR10[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CAC_H$ | DDAR10[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CB0_H$ | DCCR11[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CB4_H$ | DCSR11[R/W]H<br>0------- -----000 | | DTCR11[R/W]H<br>00000000 00000000 | | |
| $000CB8_H$ | DSAR11[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CBC_H$ | DDAR11[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CC0_H$ | DCCR12[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CC4_H$ | DCSR12[R/W]H<br>0------- -----000 | | DTCR12[R/W]H<br>00000000 00000000 | | |
| $000CC8_H$ | DSAR12[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CCC_H$ | DDAR12[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CD0_H$ | DCCR13[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CD4_H$ | DCSR13[R/W]H<br>0------- -----000 | | DTCR13[R/W]H<br>00000000 00000000 | | |
| $000CD8_H$ | DSAR13[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CDC_H$ | DDAR13[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CE0_H$ | DCCR14[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CE4_H$ | DCSR14[R/W]H<br>0------- -----000 | | DTCR14[R/W]H<br>00000000 00000000 | | |
| $000CE8_H$ | DSAR14[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CEC_H$ | DDAR14[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000CF0_H$ | DCCR15[R/W]W<br>0----000 --00--00 00000000 0-000000 | | | | |
| $000CF4_H$ | DCSR15[R/W]H<br>0------- -----000 | | DTCR15[R/W]H<br>00000000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000CF8_H$ | DSAR15[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | DMA Controller【S】 |
| $000CFC_H$ | DDAR15[R/W]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000D00_H$ ～ $000DF0_H$ | − | − | − | − | 予約【S】 |
| $000DF4_H$ | − | − | DNMIR[R/W]B<br>0------0 | DILVR[R/W]B<br>---11111 | DMA Controller【S】 |
| $000DF8_H$ | DMACR[R/W]W<br>0------- -------- 0------- -------- | | | | |
| $000DFC_H$ | − | − | − | − | 予約【S】 |
| $000E00_H$ | DDR00[R/W]<br>B, H, W<br>00000000 | DDR01[R/W]<br>B, H, W<br>00000000 | DDR02[R/W]<br>B, H, W<br>00000000 | DDR03[R/W]<br>B, H, W<br>00000000 | Data Direction Register |
| $000E04_H$ | DDR04[R/W]<br>B, H, W<br>00000000 | DDR05[R/W]<br>B, H, W<br>00000000 | DDR06[R/W]<br>B, H, W<br>00000000 | DDR07[R/W]<br>B, H, W<br>00000000 | |
| $000E08_H$ | DDR08[R/W]<br>B, H, W<br>00000000 | DDR09[R/W]<br>B, H, W<br>00000000 | DDR10[R/W]<br>B, H, W<br>00000000 | DDR11[R/W]<br>B, H, W<br>00000000 | |
| $000E0C_H$ | DDR12[R/W]<br>B, H, W<br>00000000 | DDR13[R/W]<br>B, H, W<br>-0000000 | DDR14[R/W]<br>B, H, W<br>---000-- | DDR15[R/W]<br>B, H, W<br>--000000 | |
| $000E10_H$ | − | − | − | − | |
| $000E14_H$ | − | − | − | − | |
| $000E18_H$ | DDR16[R/W]<br>B, H, W<br>00000000 | DDR17[R/W]<br>B, H, W<br>00000000 | DDR18[R/W]<br>B, H, W<br>00000000 | DDR19[R/W]<br>B, H, W<br>00000000 | |
| $000E1C_H$ | − | − | − | − | 予約 |
| $000E20_H$ | PFR00[R/W]<br>B, H, W<br>00000000 | PFR01[R/W]<br>B, H, W<br>00000000 | PFR02[R/W]<br>B, H, W<br>00000000 | PFR03[R/W]<br>B, H, W<br>00000000 | Port Function Register |
| $000E24_H$ | PFR04[R/W]<br>B, H, W<br>00000000 | PFR05[R/W]<br>B, H, W<br>00000000 | PFR06[R/W]<br>B, H, W<br>00000000 | PFR07[R/W]<br>B, H, W<br>00000000 | |
| $000E28_H$ | PFR08[R/W]<br>B, H, W<br>00000000 | PFR09[R/W]<br>B, H, W<br>00000000 | PFR10[R/W]<br>B, H, W<br>00000000 | PFR11[R/W]<br>B, H, W<br>00000000 | |
| $000E2C_H$ | PFR12[R/W]<br>B, H, W<br>00000000 | PFR13[R/W]<br>B, H, W<br>-0000000 | PFR14[R/W]<br>B, H, W<br>---000-- | PFR15[R/W]<br>B, H, W<br>--000000 | |
| $000E30_H$ | − | − | − | − | |
| $000E34_H$ | − | − | − | − | |
| $000E38_H$ | PFR16[R/W]<br>B, H, W<br>00000000 | PFR17[R/W]<br>B, H, W<br>00000000 | PFR18[R/W]<br>B, H, W<br>00000000 | PFR19[R/W]<br>B, H, W<br>00000000 | |
| $000E3C_H$ | − | − | − | − | 予約 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000E40_H$ | PDDR00[R]<br>B, H, W<br>XXXXXXXX | PDDR01[R]<br>B, H, W<br>XXXXXXXX | PDDR02[R]<br>B, H, W<br>XXXXXXXX | PDDR03[R]<br>B, H, W<br>XXXXXXXX | Port Direct Read Register |
| $000E44_H$ | PDDR04[R]<br>B, H, W<br>XXXXXXXX | PDDR05[R]<br>B, H, W<br>XXXXXXXX | PDDR06[R]<br>B, H, W<br>XXXXXXXX | PDDR07[R]<br>B, H, W<br>XXXXXXXX | |
| $000E48_H$ | PDDR08[R]<br>B, H, W<br>XXXXXXXX | PDDR09[R]<br>B, H, W<br>XXXXXXXX | PDDR10[R]<br>B, H, W<br>XXXXXXXX | PDDR11[R]<br>B, H, W<br>XXXXXXXX | |
| $000E4C_H$ | PDDR12[R]<br>B, H, W<br>XXXXXXXX | PDDR13[R]<br>B, H, W<br>-XXXXXXX | PDDR14[R]<br>B, H, W<br>---XXX-- | PDDR15[R]<br>B, H, W<br>--XXXXXX | |
| $000E50_H$ | - | - | - | - | |
| $000E54_H$ | - | - | - | - | |
| $000E58_H$ | PDDR16[R]<br>B, H, W<br>XXXXXXXX | PDDR17[R]<br>B, H, W<br>XXXXXXXX | PDDR18[R]<br>B, H, W<br>XXXXXXXX | PDDR19[R]<br>B, H, W<br>XXXXXXXX | |
| $000E5C_H$ | - | - | - | - | 予約 |
| $000E60_H$ | EPFR00[R/W]<br>B, H, W<br>00000000 | EPFR01[R/W]<br>B, H, W<br>-0-0-000 | EPFR02[R/W]<br>B, H, W<br>----0000 | EPFR03[R/W]<br>B, H, W<br>---000-0 | Extended Port Function Register |
| $000E64_H$ | EPFR04[R/W]<br>B, H, W<br>----00-0 | EPFR05[R/W]<br>B, H, W<br>----0000 | EPFR06[R/W]<br>B, H, W<br>----000- | EPFR07[R/W]<br>B, H, W<br>---00000 | |
| $000E68_H$ | EPFR08[R/W]<br>B, H, W<br>---00000 | EPFR09[R/W]<br>B, H, W<br>-----00- | EPFR10[R/W]<br>B, H, W<br>----0000 | EPFR11[R/W]<br>B, H, W<br>----0000 | |
| $000E6C_H$ | EPFR12[R/W]<br>B, H, W<br>----0000 | EPFR13[R/W]<br>B, H, W<br>------00 | EPFR14[R/W]<br>B, H, W<br>------00 | EPFR15[R/W]<br>B, H, W<br>-----000 | |
| $000E70_H$ | - | - | - | - | |
| $000E74_H$ | - | - | - | - | |
| $000E78_H$ | - | - | EPFR26[R/W]<br>B, H, W<br>00000000 | EPFR27[R/W]<br>B, H, W<br>---0---- | |
| $000E7C_H$ | EPFR28[R/W]<br>B, H, W<br>--000-0- | EPFR29[R/W]<br>B, H, W<br>00000000 | - | - | |
| $000E80_H$ | - | EPFR33[R/W]<br>B, H, W<br>-----00- | EPFR34[R/W]<br>B, H, W<br>-----00- | EPFR35[R/W]<br>B, H, W<br>---00000 | |
| $000E84_H$ | EPFR36[R/W]<br>B, H, W<br>----000- | - | - | - | |
| $000E88_H$ | - | - | EPFR42[R/W]<br>B, H, W<br>------00 | EPFR43[R/W]<br>B, H, W<br>0--0000- | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000E8C_H$ | EPFR44[R/W]<br>B, H, W<br>-00---0- | EPFR45[R/W]<br>B, H, W<br>-0000000 | - | - | Extended Port Function Register |
| $000E90_H$ | - | - | - | - | |
| $000E94_H$ | - | - | - | - | |
| $000E98_H$ | EPFR56[R/W]<br>B, H, W<br>-----0-0 | EPFR57[R/W]<br>B, H, W<br>----00-0 | EPFR58[R/W]<br>B, H, W<br>----00-0 | EPFR59[R/W]<br>B, H, W<br>----00-0 | |
| $000E9C_H$ | EPFR60[R/W]<br>B, H, W<br>----00-0 | EPFR61[R/W]<br>B, H, W<br>-----00- | EPFR62[R/W]<br>B, H, W<br>-----00- | EPFR63[R/W]<br>B, H, W<br>---0000- | |
| $000EA0_H$ ～ $000EBC_H$ | - | - | - | - | 予約 |
| $000EC0_H$ | PPER00[R/W]<br>B, H, W<br>00000000 | PPER01[R/W]<br>B, H, W<br>00000000 | PPER02[R/W]<br>B, H, W<br>00000000 | PPER03[R/W]<br>B, H, W<br>00000000 | Port Pull-up/down Enable Register |
| $000EC4_H$ | PPER04[R/W]<br>B, H, W<br>00000000 | PPER05[R/W]<br>B, H, W<br>00000000 | PPER06[R/W]<br>B, H, W<br>00000000 | PPER07[R/W]<br>B, H, W<br>00000000 | |
| $000EC8_H$ | PPER08[R/W]<br>B, H, W<br>00000000 | PPER09[R/W]<br>B, H, W<br>00000000 | PPER10[R/W]<br>B, H, W<br>00000000 | PPER11[R/W]<br>B, H, W<br>00000000 | |
| $000ECC_H$ | PPER12[R/W]<br>B, H, W<br>00000000 | PPER13[R/W]<br>B, H, W<br>-0000000 | PPER14[R/W]<br>B, H, W<br>---000-- | PPER15[R/W]<br>B, H, W<br>--000000 | |
| $000ED0_H$ | - | - | - | - | |
| $000ED4_H$ | - | - | - | - | |
| $000ED8_H$ | PPER16[R/W]<br>B, H, W<br>00000000 | PPER17[R/W]<br>B, H, W<br>00000000 | PPER18[R/W]<br>B, H, W<br>00000000 | PPER19[R/W]<br>B, H, W<br>00000000 | |
| $000EDC_H$ ～ $000F3C_H$ | - | - | - | - | 予約 |
| $000F40_H$ | PORTEN[R/W]<br>B, H, W<br>-------0 | - | - | - | Port Enable Register |
| $000F44_H$ | KEYCDR[R/W]H<br>00000000 00000000 | | - | - | Key Code Register |
| $000F48_H$ ～ $000F64_H$ | - | - | - | - | 予約 |
| $000F68_H$ | MSCY6[R]H, W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input Capture 6,7 周期測定データレジスタ 6 7 |
| $000F6C_H$ | MSCY7[R]H, W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 000F70$_H$ | RCRH0[W]<br>H, W<br>XXXXXXXX | RCRL0[W]<br>B, H, W<br>XXXXXXXX | UDCRH0[R]<br>H, W<br>00000000 | UDCRL0[R]<br>B, H, W<br>00000000 | Up Down Counter 0 |
| 000F74$_H$ | CCR0[R/W]<br>B, H<br>00000000 -0001000 | | - | CSR0[R/W]B<br>00000000 | |
| 000F78$_H$<br>～<br>000F7C$_H$ | - | - | - | - | 予約 |
| 000F80$_H$ | RCRH1[W]<br>H, W<br>XXXXXXXX | RCRL1[W]<br>B, H, W<br>XXXXXXXX | UDCRH1[R]<br>H, W<br>00000000 | UDCRL1[R]<br>B, H, W<br>00000000 | Up Down Counter 1 |
| 000F84$_H$ | CCR1[R/W]B, H<br>00000000 -0001000 | | - | CSR1[R/W]B<br>00000000 | |
| 000F88$_H$ | - | - | MSCH45[R]<br>B, H, W<br>00000000 | MSCL45[R/W]<br>B, H, W<br>------00 | Input Capture4, 5<br>32bit ICU<br>周期・パルス幅測<br>定制御 4 5 |
| 000F8C$_H$ | - | - | MSCH67[R]<br>B, H, W<br>00000000 | MSCL67[R/W]<br>B, H, W<br>------00 | Input Capture<br>6, 7<br>32bit ICU<br>周期・パルス幅測<br>定制御 6 7 |
| 000F90$_H$ | OCCP10[R/W]W<br>00000000 00000000 00000000 00000000 | | | | Output Compare 10, 11<br>32bit OCU |
| 000F94$_H$ | OCCP11[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| 000F98$_H$ | - | - | OCSH1011[R/W]<br>B, H, W<br>---0--00 | OCSL1011[R/W]<br>B, H, W<br>0000--00 | |
| 000F9C$_H$ | - | - | - | OCLS1011[R/W]<br>B, H, W<br>----0000 | OCU 10, 11<br>出力レベル<br>制御レジスタ |
| 000FA0$_H$ | CPCLR5[R/W]W<br>11111111 11111111 11111111 11111111 | | | | Free-run Timer 5<br>32bit FRT |
| 000FA4$_H$ | TCDT5[R/W]W<br>00000000 00000000 00000000 00000000 | | | | |
| 000FA8$_H$ | TCCSH5[R/W]<br>B, H, W<br>0-----00 | TCCSL5[R/W]<br>B, H, W<br>-1-00000 | - | - | |
| 000FAC$_H$<br>～<br>000FCC$_H$ | - | - | - | - | 予約 |
| 000FD0$_H$ | IPCP4[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input Capture 4,5<br>32bit ICU |
| 000FD4$_H$ | IPCP5[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $000FD8_H$ | − | − | LSYNS1[R/W]<br>B,H,W<br>00000000 | ICS45[R/W]<br>B,H,W<br>00000000 | Input Capture 4,5<br>32bit ICU |
| $000FDC_H$ | IPCP6[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input Capture6,7<br>32bit ICU |
| $000FE0_H$ | IPCP7[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000FE4_H$ | − | − | − | ICS67[R/W]<br>B,H,W<br>00000000 | |
| $000FE8_H$ | IPCP8[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input Capture 8,9<br>32bit ICU |
| $000FEC_H$ | IPCP9[R]W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000FF0_H$ | − | − | − | ICS89[R/W]<br>B,H,W<br>00000000 | |
| $000FF4_H$ | MSCY8[R]H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | Input<br>Capture 8,9<br>32 bit ICU<br>周期測定データ<br>レジスタ 89 |
| $000FF8_H$ | MSCY9[R]H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |
| $000FFC_H$ | − | − | MSCH89[R]<br>B,H,W<br>00000000 | MSCL89[R/W]<br>B,H,W<br>------00 | 周期・パルス幅測<br>定制御 89 |
| $001000_H$ | SACR[R/W]<br>B,H,W<br>-------0 | PICD[R/W]<br>B,H,W<br>----0011 | − | − | Clock Control |
| $001004_H$<br>～<br>$00112C_H$ | − | − | − | − | 予約 |
| $001130_H$ | − | − | − | CRCCR[R/W]<br>B,H,W<br>-0000000 | CRC calculation<br>unit |
| $001134_H$ | CRCINIT[R/W]B,H,W<br>11111111 11111111 11111111 11111111 | | | | |
| $001138_H$ | CRCIN[R/W]B,H,W<br>00000000 00000000 00000000 00000000 | | | | |
| $00113C_H$ | CRCR[R]B,H,W<br>11111111 11111111 11111111 11111111 | | | | |
| $001140_H$<br>～<br>$0011FC_H$ | − | − | − | − | 予約 |
| $001200_H$ | TCGS[R/W]<br>B,H,W<br>------00 | − | − | TCGSE[R/W]<br>B,H,W<br>-----000 | 16bit<br>フリーラン<br>タイマ<br>同時起動 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001204_H$ | CPCLRB0/CPCLR0[W]H,W<br>11111111 11111111 | | TCDT0[R/W]H,W<br>00000000 00000000 | | フリーラン<br>タイマ 0<br>(16bit) |
| $001208_H$ | TCCS0[R/W]B,H,W<br>00000000 01000000 ----0000 -------- | | | | |
| $00120C_H$ | CPCLRB1/CPCLR1[W]H,W<br>11111111 11111111 | | TCDT1[R/W]H,W<br>00000000 00000000 | | フリーラン<br>タイマ 1<br>(16bit) |
| $001210_H$ | TCCS1[R/W]B,H,W<br>00000000 01000000 ----0000 -------- | | | | |
| $001214_H$ | CPCLRB2/CPCLR2[W]H,W<br>11111111 11111111 | | TCDT2[R/W]H,W<br>00000000 00000000 | | フリーラン<br>タイマ 2<br>(16bit) |
| $001218_H$ | TCCS2[R/W]B,H,W<br>00000000 01000000 ----0000 -------- | | | | |
| $00121C_H$<br>～<br>$001230_H$ | | | | | 予約 |
| $001234_H$ | FRS0[R/W]B,H,W<br>-------- --00--00 --00--00 --00--00 | | | | フリーラン<br>タイマ選択(16bit) |
| $001238_H$ | - | | FRS1[R/W]B,H,W<br>--00--00--00--00 | | |
| $00123C_H$ | FRS2[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | |
| $001240_H$ | FRS3[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | |
| $001244_H$ | FRS4[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | |
| $001248_H$ | - | - | - | - | 予約 |
| $00124C_H$ | OCCPB0/OCCP0[R/W]H,W<br>00000000 00000000 | | OCCPB1/OCCP1[R/W]H,W<br>00000000 00000000 | | アウトプット<br>コンペア 0/1(16bit) |
| $001250_H$ | OCS01[R/W]B,H,W<br>-110--00 00001100 | | - | OCMOD01[R/W]<br>B,H,W<br>------00 | |
| $001254_H$ | OCCPB2/OCCP2[R/W]H,W<br>00000000 00000000 | | OCCPB3/OCCP3[R/W]H,W<br>00000000 00000000 | | アウトプット<br>コンペア 2/3(16bit) |
| $001258_H$ | OCS23[R/W]<br>B,H,W<br>-110--00 00001100 | | - | OCMOD23[R/W]<br>B,H,W<br>------00 | |
| $00125C_H$ | OCCPB4/OCCP4[R/W]H,W<br>00000000 00000000 | | OCCPB5/OCCP5[R/W]H,W<br>00000000 00000000 | | アウトプット<br>コンペア 4/5(16bit) |
| $001260_H$ | OCS45[R/W]<br>B,H,W<br>-110--00 00001100 | | - | OCMOD45[R/W]<br>B,H,W<br>------00 | |
| $001264_H$<br>～<br>$001278_H$ | - | - | - | - | 予約 |
| $00127C_H$ | IPCP0[R]H,W<br>00000000 00000000 | | IPCP1[R]H,W<br>00000000 00000000 | | インプット<br>キャプチャ 0/1<br>(16bit) |
| $001280_H$ | ICS01[R/W]<br>B,H,W<br>------00 00000000 | | - | LSYNS[R/W]<br>B,H,W<br>----0000 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001284_H$ | IPCP2[R]H,W<br>00000000 00000000 | | IPCP3[R]H,W<br>00000000 00000000 | | インプット<br>キャプチャ 2/3<br>(16bit) |
| $001288_H$ | ICS23[R/W]B,H,W<br>------00 00000000 | | - | - | |
| $00128C_H$<br>～<br>$001298_H$ | - | - | - | - | 予約 |
| $00129C_H$ | - | - | - | - | 予約 |
| $0012A0_H$ | TMRR0[R/W]H,W<br>00000000 00000001 | | TMRR1[R/W]H,W<br>00000000 00000001 | | 波形<br>ジェネレータ<br>0/1/2 |
| $0012A4_H$ | TMRR2[R/W]H,W<br>00000000 00000001 | | - | - | |
| $0012A8_H$ | DTSCR0[R/W]<br>B,H,W<br>00000000 | DTSCR1[R/W]<br>B,H,W<br>00000000 | DTSCR2[R/W]<br>B,H,W<br>00000000 | - | |
| $0012AC_H$ | - | DTIR0[R/W]<br>B,H,W<br>000000-- | - | DTMNS0[R/W]<br>B,H,W<br>00---000 | |
| $0012B0_H$ | - | SIGCR10[R/W]<br>B,H,W<br>00000000 | - | SIGCR20[R/W]<br>B,H,W<br>000000-1 | |
| $0012B4_H$ | PICS0[R/W]B,H,W<br>000000-- -------- -------- -------- | | | | |
| $0012B8_H$<br>～<br>$0012CC_H$ | - | - | - | - | 予約 |
| $0012D0_H$ | FRS5[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | フリーラン<br>タイマ<br>選択(16bit)<br>AD 起動<br>コンペア |
| $0012D4_H$ | FRS6[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | |
| $0012D8_H$ | FRS7[R/W]B,H,W<br>--00--00 --00--00 --00--00 --00--00 | | | | |
| $0012DC_H$<br>～<br>$0012FC_H$ | - | - | - | - | 予約 |
| $001300_H$ | - | | | | 予約 |
| $01304_H$ | ADTSS0[R/W]<br>B,H,W<br>-------0 | - | - | - | 12 ビット<br>A/D コンバータ<br>1/2unit |
| $001308_H$ | ADTSE0[R/W]B,H,W<br>00000000 00000000 00000000 00000000 | | | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 00130C$_H$ | ADCOMP0/ADCOMPB0[R/W] H,W<br>00000000 00000000 | | ADCOMP1/ADCOMPB1[R/W] H,W<br>00000000 00000000 | | 12 ビット A/D コンバータ 1/2unit |
| 001310$_H$ | ADCOMP2/ADCOMPB2[R/W] H,W<br>00000000 00000000 | | ADCOMP3/ADCOMPB3[R/W] H,W<br>00000000 00000000 | | |
| 001314$_H$ | ADCOMP4/ADCOMPB4[R/W] H,W<br>00000000 00000000 | | ADCOMP5/ADCOMPB5[R/W] H,W<br>00000000 00000000 | | |
| 001318$_H$ | ADCOMP6/ADCOMPB6[R/W] H,W<br>00000000 00000000 | | ADCOMP7/ADCOMPB7[R/W] H,W<br>00000000 00000000 | | |
| 00131C$_H$ | ADCOMP8/ADCOMPB8[R/W] H,W<br>00000000 00000000 | | ADCOMP9/ADCOMPB9[R/W] H,W<br>00000000 00000000 | | |
| 001320$_H$ | ADCOMP10/ADCOMPB10[R/W] H,W<br>00000000 00000000 | | ADCOMP11/ADCOMPB11[R/W] H,W<br>00000000 00000000 | | |
| 001324$_H$ | ADCOMP12/ADCOMPB12[R/W] H,W<br>00000000 00000000 | | ADCOMP13/ADCOMPB13[R/W] H,W<br>00000000 00000000 | | |
| 001328$_H$ | ADCOMP14/ADCOMPB14[R/W] H,W<br>00000000 00000000 | | ADCOMP15/ADCOMPB15[R/W] H,W<br>00000000 00000000 | | |
| 00132C$_H$ | ADCOMP16/ADCOMPB16[R/W] H,W<br>00000000 00000000 | | ADCOMP17/ADCOMPB17[R/W] H,W<br>00000000 00000000 | | |
| 001330$_H$ | ADCOMP18/ADCOMPB18[R/W] H,W<br>00000000 00000000 | | ADCOMP19/ADCOMPB19[R/W] H,W<br>00000000 00000000 | | |
| 001334$_H$ | ADCOMP20/ADCOMPB20[R/W] H,W<br>00000000 00000000 | | ADCOMP21/ADCOMPB21[R/W] H,W<br>00000000 00000000 | | |
| 001338$_H$ | ADCOMP22/ADCOMPB22[R/W] H,W<br>00000000 00000000 | | ADCOMP23/ADCOMPB23[R/W] H,W<br>00000000 00000000 | | |
| 00133C$_H$ | ADCOMP24/ADCOMPB24[R/W] H,W<br>00000000 00000000 | | ADCOMP25/ADCOMPB25[R/W] H,W<br>00000000 00000000 | | |
| 001340$_H$ | ADCOMP26/ADCOMPB26[R/W] H,W<br>00000000 00000000 | | ADCOMP27/ADCOMPB27[R/W] H,W<br>00000000 00000000 | | |
| 001344$_H$ | ADCOMP28/ADCOMPB28[R/W] H,W<br>00000000 00000000 | | ADCOMP29/ADCOMPB29[R/W] H,W<br>00000000 00000000 | | |
| 001348$_H$ | ADCOMP30/ADCOMPB30[R/W] H,W<br>00000000 00000000 | | ADCOMP31/ADCOMPB31[R/W] H,W<br>00000000 00000000 | | |
| 00134C$_H$ | ADTCS0[R/W]B,H,W<br>00000000 0010---- | | ADTCS1[R/W]B,H,W<br>00000000 0010---- | | |
| 001350$_H$ | ADTCS2[R/W]B,H,W<br>00000000 0010---- | | ADTCS3[R/W]B,H,W<br>00000000 0010---- | | |
| 001354$_H$ | ADTCS4[R/W]B,H,W<br>00000000 0010---- | | ADTCS5[R/W]B,H,W<br>00000000 0010---- | | |
| 001358$_H$ | ADTCS6[R/W]B,H,W<br>00000000 0010---- | | ADTCS7[R/W]B,H,W<br>00000000 0010---- | | |
| 00135C$_H$ | ADTCS8[R/W]B,H,W<br>00000000 0010---- | | ADTCS9[R/W]B,H,W<br>00000000 0010---- | | |
| 001360$_H$ | ADTCS10[R/W]B,H,W<br>00000000 0010---- | | ADTCS11[R/W]B,H,W<br>00000000 0010---- | | |
| 001364$_H$ | ADTCS12[R/W]B,H,W<br>00000000 0010---- | | ADTCS13[R/W]B,H,W<br>00000000 0010---- | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001368H | ADTCS14[R/W]B,H,W<br>00000000 0010---- | | ADTCS15[R/W]B,H,W<br>00000000 0010---- | | 12 ビット<br>A/D コンバータ<br>1/2unit |
| $00136C_H$ | ADTCS16[R/W]B,H,W<br>00000000 0010---- | | ADTCS17[R/W]B,H,W<br>00000000 0010---- | | |
| $001370_H$ | ADTCS18[R/W]B,H,W<br>00000000 0010---- | | ADTCS19[R/W]B,H,W<br>00000000 0010---- | | |
| $001374_H$ | ADTCS20[R/W]B,H,W<br>00000000 0010---- | | ADTCS21[R/W]B,H,W<br>00000000 0010---- | | |
| $001378_H$ | ADTCS22[R/W]B,H,W<br>00000000 0010---- | | ADTCS23[R/W]B,H,W<br>00000000 0010---- | | |
| $00137C_H$ | ADTCS24[R/W]B,H,W<br>00000000 0010---- | | ADTCS25[R/W]B,H,W<br>00000000 0010---- | | |
| $001380_H$ | ADTCS26[R/W]B,H,W<br>00000000 0010---- | | ADTCS27[R/W]B,H,W<br>00000000 0010---- | | |
| $001384_H$ | ADTCS28[R/W]B,H,W<br>00000000 0010---- | | ADTCS29[R/W]B,H,W<br>00000000 0010---- | | |
| $001388_H$ | ADTCS30[R/W]B,H,W<br>00000000 0010---- | | ADTCS31[R/W]B,H,W<br>00000000 0010---- | | |
| $00138C_H$ | ADTCD0[R]B,H,W<br>10--0000 00000000 | | ADTCD1[R]B,H,W<br>10--0000 00000000 | | |
| $001390_H$ | ADTCD2[R]B,H,W<br>10--0000 00000000 | | ADTCD3[R]B,H,W<br>10--0000 00000000 | | |
| $001394_H$ | ADTCD4[R]B,H,W<br>10--0000 00000000 | | ADTCD5[R]B,H,W<br>10--0000 00000000 | | |
| $001398_H$ | ADTCD6[R]B,H,W<br>10--0000 00000000 | | ADTCD7[R]B,H,W<br>10--0000 00000000 | | |
| $00139C_H$ | ADTCD8[R]B,H,W<br>10--0000 00000000 | | ADTCD9[R]B,H,W<br>10--0000 00000000 | | |
| $0013A0_H$ | ADTCD10[R]B,H,W<br>10--0000 00000000 | | ADTCD11[R]B,H,W<br>10--0000 00000000 | | |
| $0013A4_H$ | ADTCD12[R]B,H,W<br>10--0000 00000000 | | ADTCD13[R]B,H,W<br>10--0000 00000000 | | |
| $0013A8_H$ | ADTCD14[R]B,H,W<br>10--0000 00000000 | | ADTCD15[R]B,H,W<br>10--0000 00000000 | | |
| $0013AC_H$ | ADTCD16[R]B,H,W<br>10--0000 00000000 | | ADTCD17[R]B,H,W<br>10--0000 00000000 | | |
| $0013B0_H$ | ADTCD18[R]B,H,W<br>10--0000 00000000 | | ADTCD19[R]B,H,W<br>10--0000 00000000 | | |
| $0013B4_H$ | ADTCD20[R]B,H,W<br>10--0000 00000000 | | ADTCD21[R]B,H,W<br>10--0000 00000000 | | |
| $0013B8_H$ | ADTCD22[R]B,H,W<br>10--0000 00000000 | | ADTCD23[R]B,H,W<br>10--0000 00000000 | | |
| $0013BC_H$ | ADTCD24[R]B,H,W<br>10--0000 00000000 | | ADTCD25[R]B,H,W<br>10--0000 00000000 | | |
| $0013C0_H$ | ADTCD26[R]B,H,W<br>10--0000 00000000 | | ADTCD27[R]B,H,W<br>10--0000 00000000 | | |
| $0013C4_H$ | ADTCD28[R]B,H,W<br>10--0000 00000000 | | ADTCD29[R]B,H,W<br>10--0000 00000000 | | |
| $0013C8_H$ | ADTCD30[R]B,H,W<br>10--0000 00000000 | | ADTCD31[R]B,H,W<br>10--0000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $0013CC_H$ | ADTECS0[R/W]B, H, W<br>--------0 ---00000 | | ADTECS1[R/W]B, H, W<br>--------0 ---00000 | | 12 ビット<br>A/D コンバータ<br>1/2 unit |
| $0013D0_H$ | ADTECS2[R/W]B, H, W<br>--------0 ---00000 | | ADTECS3[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013D4_H$ | ADTECS4[R/W]B, H, W<br>--------0 ---00000 | | ADTECS5[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013D8_H$ | ADTECS6[R/W]B, H, W<br>--------0 ---00000 | | ADTECS7[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013DC_H$ | ADTECS8[R/W]B, H, W<br>--------0 ---00000 | | ADTECS9[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013E0_H$ | ADTECS10[R/W]B, H, W<br>--------0 ---00000 | | ADTECS11[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013E4_H$ | ADTECS12[R/W]B, H, W<br>--------0 ---00000 | | ADTECS13[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013E8_H$ | ADTECS14[R/W]B, H, W<br>--------0 ---00000 | | ADTECS15[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013EC_H$ | ADTECS16[R/W]B, H, W<br>--------0 ---00000 | | ADTECS17[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013F0_H$ | ADTECS18[R/W]B, H, W<br>--------0 ---00000 | | ADTECS19[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013F4_H$ | ADTECS20[R/W]B, H, W<br>--------0 ---00000 | | ADTECS21[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013F8_H$ | ADTECS22[R/W]B, H, W<br>--------0 ---00000 | | ADTECS23[R/W]B, H, W<br>--------0 ---00000 | | |
| $0013FC_H$ | ADTECS24[R/W]B, H, W<br>--------0 ---00000 | | ADTECS25[R/W]B, H, W<br>--------0 ---00000 | | |
| $001400_H$ | ADTECS26[R/W]B, H, W<br>--------0 ---00000 | | ADTECS27[R/W]B, H, W<br>--------0 ---00000 | | |
| $001404_H$ | ADTECS28[R/W]B, H, W<br>--------0 ---00000 | | ADTECS29[R/W]B, H, W<br>--------0 ---00000 | | |
| $001408_H$ | ADTECS30[R/W]B, H, W<br>--------0 ---00000 | | ADTECS31[R/W]B, H, W<br>--------0 ---00000 | | |
| $00140C_H$ | ADRCUT0[R/W]B, H, W<br>----0000 00000000 | | ADRCLT0[R/W]B, H, W<br>----0000 00000000 | | |
| $001410_H$ | ADRCUT1[R/W]B, H, W<br>----0000 00000000 | | ADRCLT1[R/W]B, H, W<br>----0000 00000000 | | |
| $001414_H$ | ADRCUT2[R/W]B, H, W<br>----0000 00000000 | | ADRCLT2[R/W]B, H, W<br>----0000 00000000 | | |
| $001418_H$ | ADRCUT3[R/W]B, H, W<br>----0000 00000000 | | ADRCLT3[R/W]B, H, W<br>----0000 00000000 | | |
| $00141C_H$ | ADRCCS0[R/W]<br>B, H, W<br>00000000 | ADRCCS1[R/W]<br>B, H, W<br>00000000 | ADRCCS2[R/W]<br>B, H, W<br>00000000 | ADRCCS3[R/W]<br>B, H, W<br>00000000 | |
| $001420_H$ | ADRCCS4[R/W]<br>B, H, W<br>00000000 | ADRCCS5[R/W]<br>B, H, W<br>00000000 | ADRCCS6[R/W]<br>B, H, W<br>00000000 | ADRCCS7[R/W]<br>B, H, W<br>00000000 | |
| $001424_H$ | ADRCCS8[R/W]<br>B, H, W<br>00000000 | ADRCCS9[R/W]<br>B, H, W<br>00000000 | ADRCCS10[R/W]<br>B, H, W<br>00000000 | ADRCCS11[R/W]<br>B, H, W<br>00000000 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001428_H$ | ADRCCS12 [R/W]<br>B, H, W<br>00000000 | ADRCCS13 [R/W]<br>B, H, W<br>00000000 | ADRCCS14 [R/W]<br>B, H, W<br>00000000 | ADRCCS15 [R/W]<br>B, H, W<br>00000000 | 12 ビット A/D コンバータ 1/2 unit |
| $00142C_H$ | ADRCCS16 [R/W]<br>B, H, W<br>00000000 | ADRCCS17 [R/W]<br>B, H, W<br>00000000 | ADRCCS18 [R/W]<br>B, H, W<br>00000000 | ADRCCS19 [R/W]<br>B, H, W<br>00000000 | |
| $001430_H$ | ADRCCS20 [R/W]<br>B, H, W<br>00000000 | ADRCCS21 [R/W]<br>B, H, W<br>00000000 | ADRCCS22 [R/W]<br>B, H, W<br>00000000 | ADRCCS23 [R/W]<br>B, H, W<br>00000000 | |
| $001434_H$ | ADRCCS24 [R/W]<br>B, H, W<br>00000000 | ADRCCS25 [R/W]<br>B, H, W<br>00000000 | ADRCCS26 [R/W]<br>B, H, W<br>00000000 | ADRCCS27 [R/W]<br>B, H, W<br>00000000 | |
| $001438_H$ | ADRCCS28 [R/W]<br>B, H, W<br>00000000 | ADRCCS29 [R/W]<br>B, H, W<br>00000000 | ADRCCS30 [R/W]<br>B, H, W<br>00000000 | ADRCCS31 [R/W]<br>B, H, W<br>00000000 | |
| $00143C_H$ | ADRCOTO [R] B, H, W<br>00000000 00000000 00000000 00000000 | | | | |
| $001440_H$ | ADRCIFO [R, W] B, H, W<br>00000000 00000000 00000000 00000000 | | | | |
| $001444_H$ | ADSCANSO [R/W]<br>B, H, W<br>000----- | - | - | - | |
| $001448_H$ | ADNCS0 [R/W]<br>B, H, W<br>0-000-00 | ADNCS1 [R/W]<br>B, H, W<br>0-000-00 | ADNCS2 [R/W]<br>B, H, W<br>0-000-00 | ADNCS3 [R/W]<br>B, H, W<br>0-000-00 | |
| $00144C_H$ | ADNCS4 [R/W]<br>B, H, W<br>0-000-00 | ADNCS5 [R/W]<br>B, H, W<br>0-000-00 | ADNCS6 [R/W]<br>B, H, W<br>0-000-00 | ADNCS7 [R/W]<br>B, H, W<br>0-000-00 | |
| $001450_H$ | ADNCS8 [R/W]<br>B, H, W<br>0-000-00 | ADNCS9 [R/W]<br>B, H, W<br>0-000-00 | ADNCS10 [R/W]<br>B, H, W<br>0-000-00 | ADNCS11 [R/W]<br>B, H, W<br>0-000-00 | |
| $001454_H$ | ADNCS12 [R/W]<br>B, H, W<br>0-000-00 | ADNCS13 [R/W]<br>B, H, W<br>0-000-00 | ADNCS14 [R/W]<br>B, H, W<br>0-000-00 | ADNCS15 [R/W]<br>B, H, W<br>0-000-00 | |
| $001458_H$ | ADPRTFO [R] B, H, W<br>00000000 00000000 00000000 00000000 | | | | |
| $00145C_H$ | ADEOCFO [R] B, H, W<br>11111111 11111111 11111111 11111111 | | | | |
| $001460_H$ | ADCSO [R]<br>B, H, W<br>0------- -------- | | ADCHO [R]<br>B, H, W<br>---00000 | ADMDO [R/W]<br>B, H, W<br>0---0000 | |
| $001464_H$ | ADSTPCS0 [R/W]<br>B, H, W<br>00000000 | ADSTPCS1 [R/W]<br>B, H, W<br>00000000 | ADSTPCS2 [R/W]<br>B, H, W<br>00000000 | ADSTPCS3 [R/W]<br>B, H, W<br>00000000 | |
| $001468_H$ | ADSTPCS4 [R/W]<br>B, H, W<br>00000000 | ADSTPCS5 [R/W]<br>B, H, W<br>00000000 | ADSTPCS6 [R/W]<br>B, H, W<br>00000000 | ADSTPCS7 [R/W]<br>B, H, W<br>00000000 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $00146C_H$ | − | | | | 12 ビット A/D コンバータ 2/2 unit |
| $001470_H$ | ADTSS1[R/W]<br>B, H, W<br>--------0 | − | − | − | |
| $001474_H$ | ADTSE1[R/W]B, H, W<br>-------- -------- 00000000 00000000 | | | | |
| $001478_H$ | ADCOMP32/ADCOMPB32[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP33/ADCOMPB33[R/W]<br>H, W<br>00000000 00000000 | | |
| $00147C_H$ | ADCOMP34/ADCOMPB34[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP35/ADCOMPB35[R/W]<br>H, W<br>00000000 00000000 | | |
| $001480_H$ | ADCOMP36/ADCOMPB36[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP37/ADCOMPB37[R/W]<br>H, W<br>00000000 00000000 | | |
| $001484_H$ | ADCOMP38/ADCOMPB38[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP39/ADCOMPB39[R/W]<br>H, W<br>00000000 00000000 | | |
| $001488_H$ | ADCOMP40/ADCOMPB40[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP41/ADCOMPB41[R/W]<br>H, W<br>00000000 00000000 | | |
| $00148C_H$ | ADCOMP42/ADCOMPB42[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP43/ADCOMPB43[R/W]<br>H, W<br>00000000 00000000 | | |
| $001490_H$ | ADCOMP44/ADCOMPB44[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP45/ADCOMPB45[R/W]<br>H, W<br>00000000 00000000 | | |
| $001494_H$ | ADCOMP46/ADCOMPB46[R/W]<br>H, W<br>00000000 00000000 | | ADCOMP47/ADCOMPB47[R/W]<br>H, W<br>00000000 00000000 | | |
| $001498_H$ ～ $0014B4_H$ | − | − | − | − | 予約 |
| $0014B8_H$ | ADTCS32[R/W]B, H, W<br>00000000 0010---- | | ADTCS33[R/W]B, H, W<br>00000000 0010---- | | 12 ビット A/D コンバータ 2/2 unit |
| $0014BC_H$ | ADTCS34[R/W]B, H, W<br>00000000 0010---- | | ADTCS35[R/W]B, H, W<br>00000000 0010---- | | |
| $0014C0_H$ | ADTCS36[R/W]B, H, W<br>00000000 0010---- | | ADTCS37[R/W]B, H, W<br>00000000 0010---- | | |
| $0014C4_H$ | ADTCS38[R/W]B, H, W<br>00000000 0010---- | | ADTCS39[R/W]B, H, W<br>00000000 0010---- | | |
| $0014C8_H$ | ADTCS40[R/W]B, H, W<br>00000000 0010---- | | ADTCS41[R/W]B, H, W<br>00000000 0010---- | | |
| $0014CC_H$ | ADTCS42[R/W]B, H, W<br>00000000 0010---- | | ADTCS43[R/W]B, H, W<br>00000000 0010---- | | |
| $0014D0_H$ | ADTCS44[R/W]B, H, W<br>00000000 0010---- | | ADTCS45[R/W]B, H, W<br>00000000 0010---- | | |
| $0014D4_H$ | ADTCS46[R/W]B, H, W<br>00000000 0010---- | | ADTCS47[R/W]B, H, W<br>00000000 0010---- | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0014D8$_H$ ～ 0014F4$_H$ | − | − | − | − | 予約 |
| 0014F8$_H$ | ADTCD32[R]B, H, W<br>10--0000 00000000 | | ADTCD33[R]B, H, W<br>10--0000 00000000 | | 12 ビット A/D コンバータ 2/2unit |
| 0014FC$_H$ | ADTCD34[R]B, H, W<br>10--0000 00000000 | | ADTCD35[R]B, H, W<br>10--0000 00000000 | | |
| 001500$_H$ | ADTCD36[R]B, H, W<br>10--0000 00000000 | | ADTCD37[R]B, H, W<br>10--0000 00000000 | | |
| 001504$_H$ | ADTCD38[R]B, H, W<br>10--0000 00000000 | | ADTCD39[R]B, H, W<br>10--0000 00000000 | | |
| 001508$_H$ | ADTCD40[R]B, H, W<br>10--0000 00000000 | | ADTCD41[R]B, H, W<br>10--0000 00000000 | | |
| 00150C$_H$ | ADTCD42[R]B, H, W<br>10--0000 00000000 | | ADTCD43[R]B, H, W<br>10--0000 00000000 | | |
| 001510$_H$ | ADTCD44[R]B, H, W<br>10--0000 00000000 | | ADTCD45[R]B, H, W<br>10--0000 00000000 | | |
| 001514$_H$ | ADTCD46[R]B, H, W<br>10--0000 00000000 | | ADTCD47[R]B, H, W<br>10--0000 00000000 | | |
| 001518$_H$ ～ 001534$_H$ | − | − | − | − | 予約 |
| 001538$_H$ | ADTECS32[R/W]B, H, W<br>--------0 ----0000 | | ADTECS33[R/W]B, H, W<br>--------0 ----0000 | | 12 ビット A/D コンバータ 2/2unit |
| 00153C$_H$ | ADTECS34[R/W]B, H, W<br>--------0 ----0000 | | ADTECS35[R/W]B, H, W<br>--------0 ----0000 | | |
| 001540$_H$ | ADTECS36[R/W]B, H, W<br>--------0 ----0000 | | ADTECS37[R/W]B, H, W<br>--------0 ----0000 | | |
| 001544$_H$ | ADTECS38[R/W]B, H, W<br>--------0 ----0000 | | ADTECS39[R/W]B, H, W<br>--------0 ----0000 | | |
| 001548$_H$ | ADTECS40[R/W]B, H, W<br>--------0 ----0000 | | ADTECS41[R/W]B, H, W<br>--------0 ----0000 | | |
| 00154C$_H$ | ADTECS42[R/W]B, H, W<br>--------0 ----0000 | | ADTECS43[R/W]B, H, W<br>--------0 ----0000 | | |
| 001550$_H$ | ADTECS44[R/W]B, H, W<br>--------0 ----0000 | | ADTECS45[R/W]B, H, W<br>--------0 ----0000 | | |
| 001554$_H$ | ADTECS46[R/W]B, H, W<br>--------0 ----0000 | | ADTECS47[R/W]B, H, W<br>--------0 ----0000 | | |
| 001558$_H$ ～ 001574$_H$ | − | − | − | − | 予約 |
| 001578$_H$ | ADRCUT4[R/W]B, H, W<br>----0000 00000000 | | ADRCLT4[R/W]B, H, W<br>----0000 00000000 | | 12 ビット A/D コンバータ 2/2 unit |
| 00157C$_H$ | ADRCUT5[R/W]B, H, W<br>----0000 00000000 | | ADRCLT5[R/W]B, H, W<br>----0000 00000000 | | |
| 001580$_H$ | ADRCUT6[R/W]B, H, W<br>----0000 00000000 | | ADRCLT6[R/W]B, H, W<br>----0000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001584_H$ | ADRCUT7[R/W]B, H, W<br>----0000 00000000 | | ADRCLT7[R/W]B, H, W<br>----0000 00000000 | | 12 ビット A/D コンバータ 2/2 unit |
| $001588_H$ | ADRCCS32<br>[R/W]<br>B, H, W<br>00000000 | ADRCCS33[R/W]<br>B, H, W<br>00000000 | ADRCCS34[R/W]<br>B, H, W<br>00000000 | ADRCCS35[R/W]<br>B, H, W<br>00000000 | |
| $00158C_H$ | ADRCCS36<br>[R/W]<br>B, H, W<br>00000000 | ADRCCS37[R/W]<br>B, H, W<br>00000000 | ADRCCS38[R/W]<br>B, H, W<br>00000000 | ADRCCS39[R/W]<br>B, H, W<br>00000000 | |
| $001590_H$ | ADRCCS40<br>[R/W]<br>B, H, W<br>00000000 | ADRCCS41[R/W]<br>B, H, W<br>00000000 | ADRCCS42[R/W]<br>B, H, W<br>00000000 | ADRCCS43[R/W]<br>B, H, W<br>00000000 | |
| $001594_H$ | ADRCCS44<br>[R/W]<br>B, H, W<br>00000000 | ADRCCS45[R/W]<br>B, H, W<br>00000000 | ADRCCS46[R/W]<br>B, H, W<br>00000000 | ADRCCS47[R/W]<br>B, H, W<br>00000000 | |
| $001598_H$<br>～<br>$0015A4_H$ | - | - | - | - | 予約 |
| $0015A8_H$ | ADRCOT1[R]B, H, W<br>-------- -------- 00000000 00000000 | | | | 12 ビット A/D コンバータ 2/2unit |
| $0015AC_H$ | ADRCIF1[R, W]B, H, W<br>-------- -------- 00000000 00000000 | | | | |
| $0015B0_H$ | ADSCANS1<br>[R/W]<br>B, H, W<br>000----- | - | - | - | |
| $0015B4_H$ | ADNCS16[R/W]<br>B, H, W<br>0-000-00 | ADNCS17[R/W]<br>B, H, W<br>0-000-00 | ADNCS18[R/W]<br>B, H, W<br>0-000-00 | ADNCS19[R/W]<br>B, H, W<br>0-000-00 | |
| $0015B8_H$ | ADNCS20[R/W]<br>B, H, W<br>0-000-00 | ADNCS21[R/W]<br>B, H, W<br>0-000-00 | ADNCS22[R/W]<br>B, H, W<br>0-000-00 | ADNCS23[R/W]<br>B, H, W<br>0-000-00 | |
| $0015BC_H$ | | | | | |
| $0015C0_H$ | - | - | - | - | |
| $0015C4_H$ | ADPRTF1[R]B, H, W<br>-------- -------- 00000000 00000000 | | | | |
| $0015C8_H$ | ADEOCF1[R]B, H, W<br>-------- -------- 11111111 11111111 | | | | |
| $0015CC_H$ | ADCS1[R]<br>B, H, W<br>0------- -------- | | ADCH1[R]<br>B, H, W<br>---00000 | ADMD1[R/W]<br>B, H, W<br>0---0000 | |
| $0015D0_H$ | ADSTPCS8<br>[R/W]<br>B, H, W<br>00000000 | ADSTPCS9<br>[R/W]<br>B, H, W<br>00000000 | ADSTPCS10<br>[R/W]<br>B, H, W<br>00000000 | ADSTPCS11<br>[R/W]<br>B, H, W<br>00000000 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0015D4H ～ 00174CH | – | – | – | – | 予約 |
| 001750H | SCR0/(IBCR0) [R/W] B, H, W 0--00000 | SMR0[R/W] B, H, W 000-00-0 | SSR0[R/W] B, H, W 0-000011 | ESCR0/(IBSR0) [R/W] B, H, W 00000000 | Multi-UART0<br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I2C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 001754H | -/(RDR10/(TDR10))[R/W]B, H, W -------- --------*3 | | RDR00/(TDR00)[R/W]B, H, W -------0 00000000*1 | | |
| 001758H | SACSR0[R/W]B, H, W 0----000 00000000 | | STMR0[R]B, H, W 00000000 00000000 | | |
| 00175CH | STMCR0[R/W]B, H, W 00000000 00000000 | | -/(SCSCR0/SFUR0)[R/W]B, H, W --------- ---------*3, *4 | | |
| 001760H | -/(SCSTR30)/ (LAMSR0) [R/W] B, H, W --------*3 | -/(SCSTR20)/ (LAMCR0) [R/W] B, H, W --------*3 | -/(SCSTR10)/ (SFLR10) [R/W] B, H, W --------*3 | -/(SCSTR00)/ (SFLR00)[R/W] B, H, W --------*3 | |
| 001764H | – | -/(SCSFR20) [R/W] B, H, W --------*3 | -/(SCSFR10) [R/W] B, H, W --------*3 | -/(SCSFR00) [R/W] B, H, W --------*3 | |
| 001768H | -/(TBYTE30)/ (LAMESR0) [R/W] B, H, W --------*3 | -/(TBYTE20)/ (LAMERT0) [R/W] B, H, W --------*3 | -/(TBYTE10)/ (LAMIER0) [R/W] B, H, W --------*3 | TBYTE00/ (LAMRID0)/ (LAMTID0) [R/W] B, H, W 00000000 | |
| 00176CH | BGR0[R/W]H, W 00000000 00000000 | | -/(ISMK0)[R/W] B, H, W --------*2 | -/(ISBA0)[R/W] B, H, W --------*2 | |
| 001770H | FCR10[R/W] B, H, W ---00100 | FCR00[R/W] B, H, W -0000000 | FBYTE0[R/W] B, H, W 00000000 00000000 | | |
| 001774H | FTICR0[R/W]B, H, W 00000000 00000000 | | – | – | |
| 001778H | SCR1/(IBCR1) [R/W]B, H, W 0--00000 | SMR1[R/W] B, H, W 000-00-0 | SSR1[R/W] B, H, W 0-000011 | ESCR1/(IBSR1) [R/W] B, H, W 00000000 | Multi-UART1<br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I2C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4 リセット直後は LIN2.1 モードではないため予約 |
| 00177CH | -/(RDR11)/(TDR11)[R/W]B, H, W -------- --------*3 | | RDR01/(TDR01)[R/W]B, H, W -------0 00000000*1 | | |
| 001780H | SACSR1[R/W]B, H, W 0----000 00000000 | | STMR1[R]B, H, W 00000000 00000000 | | |
| 001784H | STMCR1[R/W]B, H, W 00000000 00000000 | | -/(SCSCR1/SFUR1)[R/W]B, H, W --------- ---------*3, *4 | | |
| 001788H | -/(SCSTR31)/ (LAMSR1) [R/W] B, H, W --------*3 | -/(SCSTR21)/ (LAMCR1) [R/W] B, H, W --------*3 | -/(SCSTR11)/ (SFLR11) [R/W] B, H, W --------*3 | -/(SCSTR01)/ (SFLR01) [R/W] B, H, W --------*3 | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 00178C$_H$ | − | −/(SCSFR21) [R/W]<br>B, H, W<br>--------*3 | −/(SCSFR11) [R/W]<br>B, H, W<br>--------*3 | −/(SCSFR01) [R/W]<br>B, H, W<br>--------*3 | Multi-UART1<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I2C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4 リセット直後は LIN2.1 モードではないため予約 |
| 001790$_H$ | −/(TBYTE31)/<br>(LAMESR1)<br>[R/W]<br>B, H, W<br>--------*3 | −/(TBYTE21)/<br>(LAMERT1)<br>[R/W]<br>B, H, W<br>--------*3 | −/(TBYTE11)/<br>(LAMIER1)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE01/<br>(LAMRID1)/<br>(LAMTID1)<br>[R/W]<br>B, H, W<br>00000000 | |
| 001794$_H$ | BGR1[R/W]H, W<br>00000000 00000000 | | −/(ISMK1)[R/W]<br>B, H, W<br>--------*2 | −/(ISBA1)[R/W]<br>B, H, W<br>--------*2 | |
| 001798$_H$ | FCR11[R/W]<br>B, H, W<br>---00100 | FCR01[R/W]<br>B, H, W<br>-0000000 | FBYTE1[R/W]<br>B, H, W<br>00000000 00000000 | | |
| 00179C$_H$ | FTICR1[R/W]B, H, W<br>00000000 00000000 | | − | − | |
| 0017A0$_H$ | SCR2/(IBCR2)<br>[R/W]B, H, W<br>0--00000 | SMR2[R/W]<br>B, H, W<br>000-00-0 | SSR2[R/W]<br>B, H, W<br>0-000011 | ESCR2/(IBSR2)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 2<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は $I^2C$ モードではないため予約<br>*3:リセット直後はCSIOモードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 0017A4$_H$ | −/(RDR12/(TDR12))[R/W]B, H, W<br>-------- --------*3 | | RDR02/(TDR02)[R/W]B, H, W<br>-------0 00000000*1 | | |
| 0017A8$_H$ | SACSR2[R/W]B, H, W<br>0----000 00000000 | | STMR2[R]B, H, W<br>00000000 00000000 | | |
| 0017AC$_H$ | STMCR2[R/W]B, H, W<br>00000000 00000000 | | −/(SCSCR2/SFUR2)[R/W]B, H, W<br>-------- --------*3, *4 | | |
| 0017B0H | −/(SCSTR32)/<br>(LAMSR2)<br>[R/W]<br>B, H, W<br>--------*3 | −/(SCSTR22)/<br>(LAMCR2)<br>[R/W]<br>B, H, W<br>--------*3 | −/(SCSTR12)/<br>(SFLR12)<br>[R/W]<br>B, H, W<br>--------*3 | −/(SCSTR02)/<br>(SFLR02)<br>[R/W]<br>B, H, W<br>--------*3 | |
| 0017B4$_H$ | − | −/(SCSFR22)[R/W]<br>B, H, W<br>--------*3 | −/(SCSFR12)[R/W]<br>B, H, W<br>--------*3 | −/(SCSFR02)[R/W]<br>B, H, W<br>--------*3 | |
| 0017B8$_H$ | −/(TBYTE32)/<br>(LAMESR2)<br>[R/W]<br>B, H, W<br>--------*3 | −/(TBYTE22)/<br>(LAMERT2)<br>[R/W]<br>B, H, W<br>--------*3 | −/(TBYTE12)/<br>(LAMIER2)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE02/<br>(LAMRID2)/<br>(LAMTID2)<br>[R/W]<br>B, H, W<br>00000000 | |
| 0017BC$_H$ | BGR2[R/W]H, W<br>00000000 00000000 | | −/(ISMK2)[R/W]<br>B, H, W<br>--------*2 | −/(ISBA2)[R/W]<br>B, H, W<br>--------*2 | |
| 0017C0$_H$ | FCR12[R/W]<br>B, H, W<br>---00100 | FCR02[R/W]<br>B, H, W<br>-0000000 | FBYTE2[R/W]B, H, W<br>00000000 00000000 | | |
| 0017C4$_H$ | FTICR2[R/W]B, H, W<br>00000000 00000000 | | − | − | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0017C8$_H$ | SCR3/(IBCR3)<br>[R/W]B, H, W<br>0--00000 | SMR3[R/W]<br>B, H, W<br>000-00-0 | SSR3[R/W]<br>B, H, W<br>0-000011 | ESCR3/(IBSR3)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 3<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I$^2$C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 0017CC$_H$ | -/(RDR13/(TDR13))[R/W]B, H, W<br>--------  --------*3 | | RDR03/(TDR03)[R/W]B, H, W<br>-------0  00000000*1 | | |
| 0017D0$_H$ | SACSR3[R/W]B, H, W<br>0----000  00000000 | | STMR3[R]B, H, W<br>00000000  00000000 | | |
| 0017D4$_H$ | STMCR3[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR3/SFUR3)[R/W]B, H, W<br>--------  --------*3, *4 | | |
| 0017D8$_H$ | -/(SCSTR33)/<br>(LAMSR3)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR23)/<br>(LAMCR3)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR13)/<br>(SFLR13)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR03)/<br>(SFLR03)<br>[R/W]<br>B, H, W<br>--------*3 | |
| 0017DC$_H$ | - | -/(SCSFR23)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR13)  [R/W]<br>B, H, W<br>--------*3 | -/(SCSFR03)[R/W]<br>B, H, W<br>--------*3 | |
| 0017E0$_H$ | -/(TBYTE33)/<br>(LAMESR3)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE23)/<br>(LAMERT3)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE13)/<br>(LAMIER3)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE03/<br>(LAMRID3)/<br>(LAMTID3)<br>[R/W]<br>B, H, W<br>00000000 | |
| 0017E4$_H$ | BGR3[R/W]H, W<br>00000000  00000000 | | -/(ISMK3)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA3)[R/W]<br>B, H, W<br>--------*2 | |
| 0017E8$_H$ | FCR13[R/W]<br>B, H, W<br>---00100 | FCR03[R/W]<br>B, H, W<br>-0000000 | FBYTE3[R/W]B, H, W<br>00000000  00000000 | | |
| 0017EC$_H$ | FTICR3[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0017F0H | SCR4/(IBCR4)<br>[R/W]<br>B, H, W<br>0--00000 | SMR4[R/W]<br>B, H, W<br>000-00-0 | SSR4[R/W]<br>B, H, W<br>0-000011 | ESCR4/(IBSR4)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 4<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は$I^2C$ モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 0017F4H | -/(RDR14/(TDR14))[R/W]B, H, W<br>--------  --------*3 | | RDR04/(TDR04)[R/W]<br>B, H, W<br>-------0  00000000*1 | | |
| 0017F8H | SACSR4[R/W]B, H, W<br>0----000  00000000 | | STMR4[R]B, H, W<br>00000000  00000000 | | |
| 0017FCH | STMCR4[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR4/SFUR4)[R/W]B, H, W<br>--------  --------*3, *4 | | |
| 001800H | -/(SCSTR34)/<br>(LAMSR4)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR24)/<br>(LAMCR4)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR14)/<br>(SFLR14)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR04)/<br>(SFLR04)<br>[R/W]<br>B, H, W<br>--------*3 | |
| 001804H | - | -/(SCSFR24)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR14)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR04)[R/W]<br>B, H, W<br>--------*3 | |
| 001808H | -/(TBYTE34)/<br>(LAMESR4)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE24)/<br>(LAMERT4)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE14)/<br>(LAMIER4)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE04/<br>(LAMRID4)/<br>(LAMTID4)<br>[R/W]<br>B, H, W<br>00000000 | |
| 00180CH | BGR4[R/W]H, W<br>00000000  00000000 | | -/(ISMK4)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA4)[R/W]<br>B, H, W<br>--------*2 | |
| 001810H | FCR14[R/W]<br>B, H, W<br>---00100 | FCR04[R/W]<br>B, H, W<br>-0000000 | FBYTE4[R/W]B, H, W<br>00000000  00000000 | | |
| 001814H | FTICR4[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001818H | SCR5/(IBCR5)<br>[R/W]<br>B, H, W<br>0--00000 | SMR5[R/W]<br>B, H, W<br>000-00-0 | SSR5[R/W]<br>B, H, W<br>0-000011 | ESCR5/(IBSR5)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 5<br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は$I^2C$モードではないため予約<br>*3:リセット直後はCSIOモードではないため予約<br>*4:リセット直後はLIN2.1モードではないため予約 |
| $00181C_H$ | -/(RDR15/(TDR15))[R/W]B, H, W<br>--------  --------*3 | | RDR05/(TDR05)[R/W]B, H, W<br>-------0  00000000*1 | | |
| $001820_H$ | SACSR5[R/W]B, H, W<br>0----000  00000000 | | STMR5[R]B, H, W<br>00000000  00000000 | | |
| $001824_H$ | STMCR5[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR5/SFUR5)[R/W]B, H, W<br>--------  --------*3, *4 | | |
| $001828_H$ | -/(SCSTR35)/<br>(LAMSR5)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR25)/<br>(LAMCR5)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR15)/<br>(SFLR15)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR05)/<br>(SFLR05)<br>[R/W]<br>B, H, W<br>--------*3 | |
| $00182C_H$ | - | -/(SCSFR25)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR15)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR05)[R/W]<br>B, H, W<br>--------*3 | |
| $001830_H$ | -/(TBYTE35)/<br>(LAMESR5)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE25)/<br>(LAMERT5)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE15)/<br>(LAMIER5)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE05/<br>(LAMRID5)/<br>(LAMTID5)<br>[R/W]<br>B, H, W<br>00000000 | |
| $001834_H$ | BGR5[R/W]H, W<br>00000000  00000000 | | -/(ISMK5)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA5)[R/W]<br>B, H, W<br>--------*2 | |
| $001838_H$ | FCR15[R/W]<br>B, H, W<br>---00100 | FCR05[R/W]<br>B, H, W<br>-0000000 | FBYTE5[R/W]B, H, W<br>00000000  00000000 | | |
| $00183C_H$ | FTICR5[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001840$_H$ | SCR6/(IBCR6)<br>[R/W]<br>B, H, W<br>0--00000 | SMR6[R/W]<br>B, H, W<br>000-00-0 | SSR6[R/W]<br>B, H, W<br>0-000011 | ESCR6/(IBSR6)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 6<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I$^2$C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 001844$_H$ | -/(RDR16/(TDR16))[R/W]B, H, W<br>-------- --------*3 | | RDR06/(TDR06)[R/W]B, H, W<br>-------0 00000000*1 | | |
| 001848$_H$ | SACSR6[R/W]B, H, W<br>0----000 00000000 | | STMR6[R]B, H, W<br>00000000 00000000 | | |
| 00184C$_H$ | STMCR6[R/W]B, H, W<br>00000000 00000000 | | -/(SCSCR6/SFUR6)[R/W]B, H, W<br>-------- --------*3, *4 | | |
| 001850$_H$ | -/(SCSTR36)/<br>(LAMSR6)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR26)/<br>(LAMCR6)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR16)/<br>(SFLR16)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR06)/<br>(SFLR06)<br>[R/W]<br>B, H, W<br>--------*3 | |
| 001854$_H$ | - | -/(SCSFR26)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR16)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR06)[R/W]<br>B, H, W<br>--------*3 | |
| 001858$_H$ | -/(TBYTE36)/<br>(LAMESR6)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE26)/<br>(LAMERT6)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE16)/<br>(LAMIER6)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE06/<br>(LAMRID6)/<br>(LAMTID6)<br>[R/W]<br>B, H, W<br>00000000 | |
| 00185C$_H$ | BGR6[R/W]H, W<br>00000000 00000000 | | -/(ISMK6)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA6)[R/W]<br>B, H, W<br>--------*2 | |
| 001860$_H$ | FCR16[R/W]<br>B, H, W<br>---00100 | FCR06[R/W]<br>B, H, W<br>-0000000 | FBYTE6[R/W]B, H, W<br>00000000 00000000 | | |
| 001864$_H$ | FTICR6[R/W]B, H, W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001868$_H$ | SCR7/(IBCR7)<br>[R/W]<br>B, H, W<br>0--00000 | SMR7[R/W]<br>B, H, W<br>000-00-0 | SSR7[R/W]<br>B, H, W<br>0-000011 | ESCR7/(IBSR7)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 7<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は I$^2$C モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 00186C$_H$ | -/(RDR17/(TDR17))[R/W]B, H, W<br>--------  --------*3 | | RDR07/(TDR07)[R/W]B, H, W<br>-------0  00000000*1 | | |
| 001870$_H$ | SACSR7[R/W]B, H, W<br>0----000  00000000 | | STMR7[R]B, H, W<br>00000000  00000000 | | |
| 001874$_H$ | STMCR7[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR7/SFUR7)[R/W]B, H, W<br>--------  --------*3*4 | | |
| 001878$_H$ | -/(SCSTR37)/<br>(LAMSR7)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR27)/<br>(LAMCR7)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR17)/<br>(SFLR17)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR07)/<br>(SFLR07)<br>[R/W]<br>B, H, W<br>--------*3 | |
| 00187C$_H$ | - | -/(SCSFR27)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR17)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR07)[R/W]<br>B, H, W<br>--------*3 | |
| 001880$_H$ | -/(TBYTE37)/<br>(LAMESR7)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE27)/<br>(LAMERT7)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE17)/<br>(LAMIER7)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE07/<br>(LAMRID7)/<br>(LAMTID7)<br>[R/W]<br>B, H, W<br>00000000 | |
| 001884$_H$ | BGR7[R/W]H, W<br>00000000  00000000 | | -/(ISMK7)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA7)[R/W]<br>B, H, W<br>--------*2 | |
| 001888$_H$ | FCR17[R/W]<br>B, H, W<br>---00100 | FCR07[R/W]<br>B, H, W<br>-0000000 | FBYTE7[R/W]<br>B, H, W<br>00000000  00000000 | | |
| 00188C$_H$ | FTICR7[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001890_H$ | SCR8/(IBCR8)<br>[R/W]<br>B, H, W<br>0--00000 | SMR8[R/W]<br>B, H, W<br>000-00-0 | SSR8[R/W]<br>B, H, W<br>0-000011 | ESCR8/(IBSR8)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 8<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は $I^2C$ モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| $001894_H$ | -/(RDR18/(TDR18))[R/W]B, H, W<br>--------  --------*3 | | RDR08/(TDR08)[R/W]B, H, W<br>-------0  00000000*1 | | |
| $001898_H$ | SACSR8[R/W]B, H, W<br>0----000  00000000 | | STMR8[R]B, H, W<br>00000000  00000000 | | |
| $00189C_H$ | STMCR8[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR8/SFUR8)[R/W]B, H, W<br>--------  --------*3, *4 | | |
| $0018A0_H$ | -/(SCSTR38)/<br>(LAMSR8)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR28)/<br>(LAMCR8)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR18)/<br>(SFLR18)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR08)/<br>(SFLR08)<br>[R/W]<br>B, H, W<br>--------*3 | |
| $0018A4_H$ | - | -/(SCSFR28)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR18)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR08)[R/W]<br>B, H, W<br>--------*3 | |
| $0018A8_H$ | -/(TBYTE38)/<br>(LAMESR8)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE28)/<br>(LAMERT8)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE18)/<br>(LAMIER8)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE08/<br>(LAMRID8)/<br>(LAMTID8)<br>[R/W]<br>B, H, W<br>00000000 | |
| $0018AC_H$ | BGR8[R/W]H, W<br>00000000  00000000 | | -/(ISMK8)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA8)[R/W]<br>B, H, W<br>--------*2 | |
| $0018B0_H$ | FCR18[R/W]<br>B, H, W<br>---00100 | FCR08[R/W]<br>B, H, W<br>-0000000 | FBYTE8[R/W]B, H, W<br>00000000  00000000 | | |
| $0018B4_H$ | FTICR8[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0018B8H | SCR9/(IBCR9)<br>[R/W]<br>B, H, W<br>0--00000 | SMR9[R/W]<br>B, H, W<br>000-00-0 | SSR9[R/W]<br>B, H, W<br>0-000011 | ESCR9/(IBSR9)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 9<br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は$I^2C$モードではないため予約<br>*3:リセット直後はCSIOモードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| 0018BCH | -/(RDR19/(TDR19))[R/W]B, H, W<br>--------- ---------*3 | | RDR09/(TDR09)[R/W]B, H, W<br>-------0 00000000*1 | | |
| 0018C0H | SACSR9[R/W]B, H, W<br>0----000 00000000 | | STMR9[R]B, H, W<br>00000000 00000000 | | |
| 0018C4H | STMCR9[R/W]B, H, W<br>00000000 00000000 | | -/(SCSCR9/SFUR9)[R/W]B, H, W<br>--------- ---------*3, *4 | | |
| 0018C8H | -/(SCSTR39)/<br>(LAMSR9)<br>[R/W]<br>B, H, W<br>---------*3 | -/(SCSTR29)/<br>(LAMCR9)<br>[R/W]<br>B, H, W<br>---------*3 | -/(SCSTR19)/<br>(SFLR19)<br>[R/W]<br>B, H, W<br>---------*3 | -/(SCSTR09)/<br>(SFLR09)<br>[R/W]<br>B, H, W<br>---------*3 | |
| 0018CCH | - | -/(SCSFR29)[R/W]<br>B, H, W<br>---------*3 | -/(SCSFR19)[R/W]<br>B, H, W<br>---------*3 | -/(SCSFR09)[R/W]<br>B, H, W<br>---------*3 | |
| 0018D0H | -/(TBYTE39)/<br>(LAMESR9)<br>[R/W]<br>B, H, W<br>---------*3 | -/(TBYTE29)/<br>(LAMERT9)<br>[R/W]<br>B, H, W<br>---------*3 | -/(TBYTE19)/<br>(LAMIER9)<br>[R/W]<br>B, H, W<br>---------*3 | TBYTE09/<br>(LAMRID9)/<br>(LAMTID9)<br>[R/W]<br>B, H, W<br>00000000 | |
| 0018D4H | BGR9[R/W]H, W<br>00000000 00000000 | | -/(ISMK9)[R/W]<br>B, H, W<br>---------*2 | -/(ISBA9)[R/W]<br>B, H, W<br>---------*2 | |
| 0018D8H | FCR19[R/W]<br>B, H, W<br>---00100 | FCR09[R/W]<br>B, H, W<br>-0000000 | FBYTE9[R/W]<br>B, H, W<br>00000000 00000000 | | |
| 0018DCH | FTICR9[R/W]B, H, W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $0018E0_H$ | SCR10/(IBCR10)<br>[R/W]<br>B, H, W<br>0--00000 | SMR10[R/W]<br>B, H, W<br>000-00-0 | SSR10[R/W]<br>B, H, W<br>0-000011 | ESCR10/(IBSR10)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART 10<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は $I^2C$ モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| $0018E4_H$ | -/(RDR110/(TDR110))[R/W]B, H, W<br>--------  --------*3 | | RDR010/(TDR010)[R/W]B, H, W<br>-------0  00000000*1 | | |
| $0018E8_H$ | SACSR10[R/W]B, H, W<br>0----000  00000000 | | STMR10[R]B, H, W<br>00000000  00000000 | | |
| $0018EC_H$ | STMCR10[R/W]B, H, W<br>00000000  00000000 | | -/(SCSCR10/SFUR10)[R/W]B, H, W<br>--------  --------*3, *4 | | |
| $0018F0_H$ | -/(SCSTR310)/<br>(LAMSR10)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR210)/<br>(LAMCR10)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR110)/<br>(SFLR110)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR010)/<br>(SFLR010)<br>[R/W]<br>B, H, W<br>--------*3 | |
| $0018F4_H$ | - | -/(SCSFR210)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR110)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR010)[R/W]<br>B, H, W<br>--------*3 | |
| $0018F8_H$ | -/(TBYTE310)/<br>(LAMESR10)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE210)/<br>(LAMERT10)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE110)/<br>(LAMIER10)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE010/<br>(LAMRID10)/<br>(LAMTID10)<br>[R/W]<br>B, H, W<br>00000000 | |
| $0018FC_H$ | BGR10[R/W]H, W<br>00000000  00000000 | | -/(ISMK10)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA10)[R/W]<br>B, H, W<br>--------*2 | |
| $001900_H$ | FCR110[R/W]<br>B, H, W<br>---00100 | FCR010[R/W]<br>B, H, W<br>-0000000 | FBYTE10[R/W]<br>B, H, W<br>00000000  00000000 | | |
| $001904_H$ | FTICR10[R/W]B, H, W<br>00000000  00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001908_H$ | SCR11/(IBCR11)<br>[R/W]<br>B, H, W<br>0--00000 | SMR11[R/W]<br>B, H, W<br>000-00-0 | SSR11[R/W]<br>B, H, W<br>0-000011 | ESCR11/(IBSR11)<br>[R/W]<br>B, H, W<br>00000000 | Multi-UART11<br><br>*1:下位 8 ビットにアクセスする場合のみ,バイトアクセス可<br>*2:リセット直後は $I^2C$ モードではないため予約<br>*3:リセット直後は CSIO モードではないため予約<br>*4:リセット直後は LIN2.1 モードではないため予約 |
| $00190C_H$ | -/(RDR111/(TDR111))[R/W]B, H, W<br>-------- --------*3 | | RDR011/(TDR011)[R/W]B, H, W<br>-------0 00000000*1 | | |
| $001910_H$ | SACSR11[R/W]B, H, W<br>0----000 00000000 | | STMR11[R]B, H, W<br>00000000 00000000 | | |
| $001914_H$ | STMCR11[R/W]B, H, W<br>00000000 00000000 | | -/(SCSCR11/SFUR11)[R/W]B, H, W<br>-------- --------*3*4 | | |
| $001918_H$ | -/(SCSTR311)/<br>(LAMSR11)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR211)/<br>(LAMCR11)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR111)/<br>(SFLR111)<br>[R/W]<br>B, H, W<br>--------*3 | -/(SCSTR011)/<br>(SFLR011)<br>[R/W]<br>B, H, W<br>--------*3 | |
| $00191C_H$ | - | -/(SCSFR211)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR111)[R/W]<br>B, H, W<br>--------*3 | -/(SCSFR011)[R/W]<br>B, H, W<br>--------*3 | |
| $001920_H$ | -/(TBYTE311)/<br>(LAMESR11)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE211)/<br>(LAMERT11)<br>[R/W]<br>B, H, W<br>--------*3 | -/(TBYTE111)/<br>(LAMIER11)<br>[R/W]<br>B, H, W<br>--------*3 | TBYTE011/<br>(LAMRID11)/<br>(LAMTID11)<br>[R/W]<br>B, H, W<br>00000000 | |
| $001924_H$ | BGR11[R/W]H, W<br>00000000 00000000 | | -/(ISMK11)[R/W]<br>B, H, W<br>--------*2 | -/(ISBA11)[R/W]<br>B, H, W<br>--------*2 | |
| $001928_H$ | FCR111[R/W]<br>B, H, W<br>---00100 | FCR011[R/W]<br>B, H, W<br>-0000000 | FBYTE11[R/W]<br>B, H, W<br>00000000 00000000 | | |
| $00192C_H$ | FTICR11[R/W]<br>B, H, W<br>00000000 00000000 | | - | - | |
| $001930_H$<br>～<br>$0019D8_H$ | - | - | - | - | 予約 |
| $0019DC_H$ | - | GATEC0[R/W]<br>B, H, W<br>------00 | - | GATEC2[R/W]<br>B, H, W<br>------00 | PPG<br>GATE 制御 |
| $0019E0_H$ | - | GATEC4[R/W]<br>B, H, W<br>------00 | - | - | |
| $0019E4_H$ | - | - | - | - | 予約 |
| $0019E8_H$ | GTRS0[R/W]B, H, W<br>-0000000 -0000000 | | GTRS1[R/W]B, H, W<br>-0000000 -0000000 | | PPG<br>コントローラ |
| $0019EC_H$ | GTRS2[R/W]B, H, W<br>-0000000 -0000000 | | GTRS3[R/W]B, H, W<br>-0000000 -0000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 0019F0$_H$ | GTRS4[R/W]B,H,W<br>-0000000 -0000000 | | GTRS5[R/W]B,H,W<br>-0000000 -0000000 | | PPG<br>コントローラ |
| 0019F4$_H$ | GTRS6[R/W]B,H,W<br>-0000000 -0000000 | | GTRS7[R/W]B,H,W<br>-0000000 -0000000 | | |
| 0019F8$_H$ | GTRS8[R/W]B,H,W<br>-0000000 -0000000 | | GTRS9[R/W]B,H,W<br>-0000000 -0000000 | | |
| 0019FC$_H$ | GTRS10[R/W]B,H,W<br>-0000000 -0000000 | | GTRS11[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A00$_H$ | GTRS12[R/W]B,H,W<br>-0000000 -0000000 | | GTRS13[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A04$_H$ | GTRS14[R/W]B,H,W<br>-0000000 -0000000 | | GTRS15[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A08$_H$ | GTRS16[R/W]B,H,W<br>-0000000 -0000000 | | GTRS17[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A0C$_H$ | GTRS18[R/W]B,H,W<br>-0000000 -0000000 | | GTRS19[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A10$_H$ | GTRS20[R/W]B,H,W<br>-0000000 -0000000 | | GTRS21[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A14$_H$ | GTRS22[R/W]B,H,W<br>-0000000 -0000000 | | GTRS23[R/W]B,H,W<br>-0000000 -0000000 | | |
| 001A18$_H$<br>～<br>001A2C$_H$ | - | - | - | - | 予約 |
| 001A30$_H$ | - | - | - | - | 予約 |
| 001A34$_H$ | - | - | - | - | |
| 001A38$_H$ | GTREN0[R/W]H,W<br>00000000 00000000 | | GTREN1[R/W]H,W<br>00000000 00000000 | | PPG<br>コントローラ |
| 001A3C$_H$ | GTREN2[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001A40$_H$ | PCN0[R/W]B,H,W<br>00000000 000000-0 | | PCSR0[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG0<br>*通信対応 |
| 001A44$_H$ | PDUT0[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR0[R]H,W<br>11111111 11111111 | | |
| 001A48$_H$ | PCN200[R/W]B,H,W<br>--000000 -----110 | | PSDR0[R/W]H,W<br>00000000 00000000 | | |
| 001A4C$_H$ | PTPC0[R/W]H,W<br>00000000 00000000 | | PCMDWD0[R/W]B,H,W<br>-------- ----0000 | | |
| 001A50$_H$ | PHCSR0[W]H,W<br>XXXXXXXX XXXXXXXX | | PLCSR0[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| 001A54$_H$ | PHDUT0[W]H,W<br>XXXXXXXX XXXXXXXX | | PLDUT0[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| 001A58$_H$ | PCMDDT0[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001A5C$_H$ | PCN1[R/W]B,H,W<br>00000000 000000-0 | | PCSR1[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG1<br>*通信対応 |
| 001A60$_H$ | PDUT1[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR1[R]H,W<br>11111111 11111111 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001A64_H$ | PCN201[R/W]B,H,W<br>--000000 -----110 | | PSDR1[R/W]H,W<br>00000000 00000000 | | PPG1<br>*通信対応 |
| $001A68_H$ | PTPC1[R/W]H,W<br>00000000 00000000 | | PCMDWD1[R/W]B,H,W<br>-------- ----0000 | | |
| $001A6C_H$ | PHCSR1[W]H,W<br>XXXXXXXX XXXXXXXX | | PLCSR1[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001A70_H$ | PHDUT1[W]H,W<br>XXXXXXXX XXXXXXXX | | PLDUT1[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001A74_H$ | PCMDDT1[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001A78_H$ | PCN2[R/W]B,H,W<br>00000000 000000-0 | | PCSR2[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG2<br>*通信対応 |
| $001A7C_H$ | PDUT2[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR2[R]H,W<br>11111111 11111111 | | |
| $001A80_H$ | PCN202[R/W]B,H,W<br>--000000 -----110 | | PSDR2[R/W]H,W<br>00000000 00000000 | | |
| $001A84_H$ | PTPC2[R/W]H,W<br>00000000 00000000 | | PCMDWD2[R/W]B,H,W<br>-------- ----0000 | | |
| $001A88_H$ | PHCSR2[W]H,W<br>XXXXXXXX XXXXXXXX | | PLCSR2[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001A8C_H$ | PHDUT2[W]H,W<br>XXXXXXXX XXXXXXXX | | PLDUT2[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001A90_H$ | PCMDDT2[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001A94_H$ | PCN3[R/W]B,H,W<br>00000000 000000-0 | | PCSR3[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG3<br>*通信対応 |
| $001A98_H$ | PDUT3[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR3[R]H,W<br>11111111 11111111 | | |
| $001A9C_H$ | PCN203[R/W]B,H,W<br>--000000 -----110 | | PSDR3[R/W]H,W<br>00000000 00000000 | | |
| $001AA0_H$ | PTPC3[R/W]H,W<br>00000000 00000000 | | PCMDWD3[R/W]B,H,W<br>-------- ----0000 | | |
| $001AA4_H$ | PHCSR3[W]H,W<br>XXXXXXXX XXXXXXXX | | PLCSR3[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001AA8_H$ | PHDUT3[W]H,W<br>XXXXXXXX XXXXXXXX | | PLDUT3[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001AAC_H$ | PCMDDT3[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001AB0_H$ | PCN4[R/W]B,H,W<br>00000000 000000-0 | | PCSR4[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG4 |
| $001AB4_H$ | PDUT4[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR4[R]H,W<br>11111111 11111111 | | |
| $001AB8_H$ | PCN204[R/W]B,H,W<br>--000000 -----110 | | PSDR4[R/W]H,W<br>00000000 00000000 | | |
| $001ABC_H$ | PTPC4[R/W]H,W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001AC0_H$ | PCN5[R/W]B,H,W<br>00000000 000000-0 | | PCSR5[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG5 |
| $001AC4_H$ | PDUT5[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR5[R]H,W<br>11111111 11111111 | | |
| $001AC8_H$ | PCN205[R/W]B,H,W<br>--000000 -----110 | | PSDR5[R/W]H,W<br>00000000 00000000 | | |
| $001ACC_H$ | PTPC5[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001AD0_H$ | PCN6[R/W]B,H,W<br>00000000 000000-0 | | PCSR6[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG6 |
| $001AD4_H$ | PDUT6[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR6[R]H,W<br>11111111 11111111 | | |
| $001AD8_H$ | PCN206[R/W]B,H,W<br>--000000 -----110 | | PSDR6[R/W]H,W<br>00000000 00000000 | | |
| $001ADC_H$ | PTPC6[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001AE0_H$ | PCN7[R/W]B,H,W<br>00000000 000000-0 | | PCSR7[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG7 |
| $001AE4_H$ | PDUT7[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR7[R]H,W<br>11111111 11111111 | | |
| $001AE8_H$ | PCN207[R/W]B,H,W<br>--000000 -----110 | | PSDR7[R/W]H,W<br>00000000 00000000 | | |
| $001AEC_H$ | PTPC7[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001AF0_H$ | PCN8[R/W]B,H,W<br>00000000 000000-0 | | PCSR8[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG8 |
| $001AF4_H$ | PDUT8[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR8[R]H,W<br>11111111 11111111 | | |
| $001AF8_H$ | PCN208[R/W]B,H,W<br>--000000 -----110 | | PSDR8[R/W]H,W<br>00000000 00000000 | | |
| $001AFC_H$ | PTPC8[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001B00_H$ | PCN9[R/W]B,H,W<br>00000000 000000-0 | | PCSR9[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG9 |
| $001B04_H$ | PDUT9[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR9[R]H,W<br>11111111 11111111 | | |
| $001B08_H$ | PCN209[R/W]B,H,W<br>--000000 -----110 | | PSDR9[R/W]H,W<br>00000000 00000000 | | |
| $001B0C_H$ | PTPC9[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001B10_H$ | PCN10[R/W]B,H,W<br>00000000 000000-0 | | PCSR10[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG10 |
| $001B14_H$ | PDUT10[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR10[R]H,W<br>11111111 11111111 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001B18$_H$ | PCN210[R/W]B,H,W<br>--000000 -----110 | | PSDR10[R/W]H,W<br>00000000 00000000 | | PPG10 |
| 001B1C$_H$ | PTPC10[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B20$_H$ | PCN11[R/W]B,H,W<br>00000000 000000-0 | | PCSR11[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG11 |
| 001B24$_H$ | PDUT11[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR11[R]H,W<br>11111111 11111111 | | |
| 001B28$_H$ | PCN211[R/W]B,H,W<br>--000000 -----110 | | PSDR11[R/W]H,W<br>00000000 00000000 | | |
| 001B2C$_H$ | PTPC11[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B30$_H$ | PCN12[R/W]B,H,W<br>00000000 000000-0 | | PCSR12[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG12 |
| 001B34$_H$ | PDUT12[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR12[R]H,W<br>11111111 11111111 | | |
| 001B38$_H$ | PCN212[R/W]B,H,W<br>--000000 -----110 | | PSDR12[R/W]H,W<br>00000000 00000000 | | |
| 001B3C$_H$ | PTPC12[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B40$_H$ | PCN13[R/W]B,H,W<br>00000000 000000-0 | | PCSR13[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG13 |
| 001B44$_H$ | PDUT13[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR13[R]H,W<br>11111111 11111111 | | |
| 001B48$_H$ | PCN213[R/W]B,H,W<br>--000000 -----110 | | PSDR13[R/W]H,W<br>00000000 00000000 | | |
| 001B4C$_H$ | PTPC13[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B50$_H$ | PCN14[R/W]B,H,W<br>00000000 000000-0 | | PCSR14[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG14 |
| 001B54$_H$ | PDUT14[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR14[R]H,W<br>11111111 11111111 | | |
| 001B58$_H$ | PCN214[R/W]B,H,W<br>--000000 -----110 | | PSDR14[R/W]H,W<br>00000000 00000000 | | |
| 001B5C$_H$ | PTPC14[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B60$_H$ | PCN15[R/W]B,H,W<br>00000000 000000-0 | | PCSR15[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG15 |
| 001B64$_H$ | PDUT15[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR15[R]H,W<br>11111111 11111111 | | |
| 001B68$_H$ | PCN215[R/W]B,H,W<br>--000000 -----110 | | PSDR15[R/W]H,W<br>00000000 00000000 | | |
| 001B6C$_H$ | PTPC15[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001B70$_H$ | PCN16[R/W]B,H,W<br>00000000 000000-0 | | PCSR16[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG16 |
| 001B74$_H$ | PDUT16[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR16[R]H,W<br>11111111 11111111 | | |
| 001B78$_H$ | PCN216[R/W]B,H,W<br>--000000 -----110 | | PSDR16[R/W]H,W<br>00000000 00000000 | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001B7C$_H$ | PTPC16[R/W]H,W<br>00000000 00000000 | | − | − | PPG16 |
| 001B80$_H$ | PCN17[R/W]B,H,W<br>00000000 000000-0 | | PCSR17[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG17 |
| 001B84$_H$ | PDUT17[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR17[R]H,W<br>11111111 11111111 | | |
| 001B88$_H$ | PCN217[R/W]B,H,W<br>--000000 -----110 | | PSDR17[R/W]H,W<br>00000000 00000000 | | |
| 001B8C$_H$ | PTPC17[R/W]H,W<br>00000000 00000000 | | − | − | |
| 001B90$_H$ | PCN18[R/W]B,H,W<br>00000000 000000-0 | | PCSR18[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG18 |
| 001B94$_H$ | PDUT18[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR18[R]H,W<br>11111111 11111111 | | |
| 001B98$_H$ | PCN218[R/W]B,H,W<br>--000000 -----110 | | PSDR18[R/W]H,W<br>00000000 00000000 | | |
| 001B9C$_H$ | PTPC18[R/W]H,W<br>00000000 00000000 | | − | − | |
| 001BA0$_H$ | PCN19[R/W]B,H,W<br>00000000 000000-0 | | PCSR19[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG19 |
| 001BA4$_H$ | PDUT19[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR19[R]H,W<br>11111111 11111111 | | |
| 001BA8$_H$ | PCN219[R/W]B,H,W<br>--000000 -----110 | | PSDR19[R/W]H,W<br>00000000 00000000 | | |
| 001BAC$_H$ | PTPC19[R/W]H,W<br>00000000 00000000 | | − | − | |
| 001BB0$_H$ | PCN20[R/W]B,H,W<br>00000000 000000-0 | | PCSR20[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG20 |
| 001BB4$_H$ | PDUT20[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR20[R]H,W<br>11111111 11111111 | | |
| 001BB8$_H$ | PCN220[R/W]B,H,W<br>--000000 -----110 | | PSDR20[R/W]H,W<br>00000000 00000000 | | |
| 001BBC$_H$ | PTPC20[R/W]H,W<br>00000000 00000000 | | − | − | |
| 001BC0$_H$ | PCN21[R/W]B,H,W<br>00000000 000000-0 | | PCSR21[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG21 |
| 001BC4$_H$ | PDUT21[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR21[R]H,W<br>11111111 11111111 | | |
| 001BC8$_H$ | PCN221[R/W]B,H,W<br>--000000 -----110 | | PSDR21[R/W]H,W<br>00000000 00000000 | | |
| 001BCC$_H$ | PTPC21[R/W]H,W<br>00000000 00000000 | | − | − | |
| 001BD0$_H$ | PCN22[R/W]B,H,W<br>00000000 000000-0 | | PCSR22[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG22 |
| 001BD4$_H$ | PDUT22[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR22[R]H,W<br>11111111 11111111 | | |
| 001BD8$_H$ | PCN222[R/W]B,H,W<br>--000000 -----110 | | PSDR22[R/W]H,W<br>00000000 00000000 | | |
| 001BDC$_H$ | PTPC22[R/W]H,W<br>00000000 00000000 | | − | − | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001BE0$_H$ | PCN23[R/W]B,H,W<br>00000000 000000-0 | | PCSR23[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG23 |
| 001BE4$_H$ | PDUT23[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR23[R]H,W<br>11111111 11111111 | | |
| 001BE8$_H$ | PCN223[R/W]B,H,W<br>--000000 -----110 | | PSDR23[R/W]H,W<br>00000000 00000000 | | |
| 001BEC$_H$ | PTPC23[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001BF0$_H$ | PCN24[R/W]B,H,W<br>00000000 000000-0 | | PCSR24[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG24 |
| 001BF4$_H$ | PDUT24[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR24[R]H,W<br>11111111 11111111 | | |
| 001BF8$_H$ | PCN224[R/W]B,H,W<br>--000000 -----110 | | PSDR24[R/W]H,W<br>00000000 00000000 | | |
| 001BFC$_H$ | PTPC24[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001C00$_H$ | PCN25[R/W]B,H,W<br>00000000 000000-0 | | PCSR25[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG25 |
| 001C04$_H$ | PDUT25[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR25[R]H,W<br>11111111 11111111 | | |
| 001C08$_H$ | PCN225[R/W]B,H,W<br>--000000 -----110 | | PSDR25[R/W]H,W<br>00000000 00000000 | | |
| 001C0C$_H$ | PTPC25[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001C10$_H$ | PCN26[R/W]B,H,W<br>00000000 000000-0 | | PCSR26[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG26 |
| 001C14$_H$ | PDUT26[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR26[R]H,W<br>11111111 11111111 | | |
| 001C18$_H$ | PCN226[R/W]B,H,W<br>--000000 -----110 | | PSDR26[R/W]H,W<br>00000000 00000000 | | |
| 001C1C$_H$ | PTPC26[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001C20$_H$ | PCN27[R/W]B,H,W<br>00000000 000000-0 | | PCSR27[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG27 |
| 001C24$_H$ | PDUT27[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR27[R]H,W<br>11111111 11111111 | | |
| 001C28$_H$ | PCN227[R/W]B,H,W<br>--000000 -----110 | | PSDR27[R/W]H,W<br>00000000 00000000 | | |
| 001C2C$_H$ | PTPC27[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001C30$_H$ | PCN28[R/W]B,H,W<br>00000000 000000-0 | | PCSR28[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG28 |
| 001C34$_H$ | PDUT28[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR28[R]H,W<br>11111111 11111111 | | |
| 001C38$_H$ | PCN228[R/W]B,H,W<br>--000000 -----110 | | PSDR28[R/W]H,W<br>00000000 00000000 | | |
| 001C3C$_H$ | PTPC28[R/W]H,W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001C40_H$ | PCN29[R/W]B,H,W<br>00000000 000000-0 | | PCSR29[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG29 |
| $001C44_H$ | PDUT29[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR29[R]H,W<br>11111111 11111111 | | |
| $001C48_H$ | PCN229[R/W]B,H,W<br>--000000 -----110 | | PSDR29[R/W]H,W<br>00000000 00000000 | | |
| $001C4C_H$ | PTPC29[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001C50_H$ | PCN30[R/W]B,H,W<br>00000000 000000-0 | | PCSR30[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG30 |
| $001C54_H$ | PDUT30[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR30[R]H,W<br>11111111 11111111 | | |
| $001C58_H$ | PCN230[R/W]B,H,W<br>--000000 -----110 | | PSDR30[R/W]H,W<br>00000000 00000000 | | |
| $001C5C_H$ | PTPC30[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001C60_H$ | PCN31[R/W]B,H,W<br>00000000 000000-0 | | PCSR31[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG31 |
| $001C64_H$ | PDUT31[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR31[R]H,W<br>11111111 11111111 | | |
| $001C68_H$ | PCN231[R/W]B,H,W<br>--000000 -----110 | | PSDR31[R/W]H,W<br>00000000 00000000 | | |
| $001C6C_H$ | PTPC31[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001C70_H$ | PCN32[R/W]B,H,W<br>00000000 000000-0 | | PCSR32[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG32 |
| $001C74_H$ | PDUT32[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR32[R]H,W<br>11111111 11111111 | | |
| $001C78_H$ | PCN232[R/W]B,H,W<br>--000000 -----110 | | PSDR32[R/W]H,W<br>00000000 00000000 | | |
| $001C7C_H$ | PTPC32[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001C80_H$ | PCN33[R/W]B,H,W<br>00000000 000000-0 | | PCSR33[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG33 |
| $001C84_H$ | PDUT33[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR33[R]H,W<br>11111111 11111111 | | |
| $001C88_H$ | PCN233[R/W]B,H,W<br>--000000 -----110 | | PSDR33[R/W]H,W<br>00000000 00000000 | | |
| $001C8C_H$ | PTPC33[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001C90_H$ | PCN34[R/W]B,H,W<br>00000000 000000-0 | | PCSR34[W]H,W<br>XXXXXXXX XXXXXXXX | | |
| $001C94_H$ | PDUT34[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR34[R]H,W<br>11111111 11111111 | | PPG34 |
| $001C98_H$ | PCN234[R/W]B,H,W<br>--000000 -----110 | | PSDR34[R/W]H,W<br>00000000 00000000 | | |
| $001C9C_H$ | PTPC34[R/W]H,W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001CA0_H$ | PCN35[R/W]B,H,W<br>00000000 000000-0 | | PCSR35[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG35 |
| $001CA4_H$ | PDUT35[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR35[R]H,W<br>11111111 11111111 | | |
| $001CA8_H$ | PCN235[R/W]B,H,W<br>--000000 -----110 | | PSDR35[R/W]H,W<br>00000000 00000000 | | |
| $001CAC_H$ | PTPC35[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001CB0_H$ | PCN36[R/W]B,H,W<br>00000000 000000-0 | | PCSR36[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG36 |
| $001CB4_H$ | PDUT36[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR36[R]H,W<br>11111111 11111111 | | |
| $001CB8_H$ | PCN236[R/W]B,H,W<br>--000000 -----110 | | PSDR36[R/W]H,W<br>00000000 00000000 | | |
| $001CBC_H$ | PTPC36[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001CC0_H$ | PCN37[R/W]B,H,W<br>00000000 000000-0 | | PCSR37[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG37 |
| $001CC4_H$ | PDUT37[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR37[R]H,W<br>11111111 11111111 | | |
| $001CC8_H$ | PCN237[R/W]B,H,W<br>--000000 -----110 | | PSDR37[R/W]H,W<br>00000000 00000000 | | |
| $001CCC_H$ | PTPC37[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001CD0_H$ | PCN38[R/W]B,H,W<br>00000000 000000-0 | | PCSR38[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG38 |
| $001CD4_H$ | PDUT38[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR38[R]H,W<br>11111111 11111111 | | |
| $001CD8_H$ | PCN238[R/W]B,H,W<br>--000000 -----110 | | PSDR38[R/W]H,W<br>00000000 00000000 | | |
| $001CDC_H$ | PTPC38[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001CE0_H$ | PCN39[R/W]B,H,W<br>00000000 000000-0 | | PCSR39[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG39 |
| $001CE4_H$ | PDUT39[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR39[R]H,W<br>11111111 11111111 | | |
| $001CE8_H$ | PCN239[R/W]B,H,W<br>--000000 -----110 | | PSDR39[R/W]H,W<br>00000000 00000000 | | |
| $001CEC_H$ | PTPC39[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001CF0_H$ | PCN40[R/W]B,H,W<br>00000000 000000-0 | | PCSR40[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG40 |
| $001CF4_H$ | PDUT40[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR40[R]H,W<br>11111111 11111111 | | |
| $001CF8_H$ | PCN240[R/W]B,H,W<br>--000000 -----110 | | PSDR40[R/W]H,W<br>00000000 00000000 | | |
| $001CFC_H$ | PTPC40[R/W]H,W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| 001D00$_H$ | PCN41[R/W]B,H,W<br>00000000 000000-0 | | PCSR41[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG41 |
| 001D04$_H$ | PDUT41[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR41[R]H,W<br>11111111 11111111 | | |
| 001D08$_H$ | PCN241[R/W]B,H,W<br>--000000 -----110 | | PSDR41[R/W]H,W<br>00000000 00000000 | | |
| 001D0C$_H$ | PTPC41[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001D10$_H$ | PCN42[R/W]B,H,W<br>00000000 000000-0 | | PCSR42[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG42 |
| 001D14$_H$ | PDUT42[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR42[R]H,W<br>11111111 11111111 | | |
| 001D18$_H$ | PCN242[R/W]B,H,W<br>--000000 -----110 | | PSDR42[R/W]H,W<br>00000000 00000000 | | |
| 001D1C$_H$ | PTPC42[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001D20$_H$ | PCN43[R/W]B,H,W<br>00000000 000000-0 | | PCSR43[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG43 |
| 001D24$_H$ | PDUT43[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR43[R]H,W<br>11111111 11111111 | | |
| 001D28$_H$ | PCN243[R/W]B,H,W<br>--000000 -----110 | | PSDR43[R/W]H,W<br>00000000 00000000 | | |
| 001D2C$_H$ | PTPC43[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001D30$_H$ | PCN44[R/W]B,H,W<br>00000000 000000-0 | | PCSR44[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG44 |
| 001D34$_H$ | PDUT44[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR44[R]H,W<br>11111111 11111111 | | |
| 001D38$_H$ | PCN244[R/W]B,H,W<br>--000000 -----110 | | PSDR44[R/W]H,W<br>00000000 00000000 | | |
| 001D3C$_H$ | PTPC44[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001D40$_H$ | PCN45[R/W]B,H,W<br>00000000 000000-0 | | PCSR45[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG45 |
| 001D44$_H$ | PDUT45[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR45[R]H,W<br>11111111 11111111 | | |
| 001D48$_H$ | PCN245[R/W]B,H,W<br>--000000 -----110 | | PSDR45[R/W]H,W<br>00000000 00000000 | | |
| 001D4C$_H$ | PTPC45[R/W]H,W<br>00000000 00000000 | | - | - | |
| 001D50$_H$ | PCN46[R/W]B,H,W<br>00000000 000000-0 | | PCSR46[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG46 |
| 001D54$_H$ | PDUT46[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR46[R]H,W<br>11111111 11111111 | | |
| 001D58$_H$ | PCN246[R/W]B,H,W<br>--000000 -----110 | | PSDR46[R/W]H,W<br>00000000 00000000 | | |
| 001D5C$_H$ | PTPC46[R/W]H,W<br>00000000 00000000 | | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $001D60_H$ | PCN47[R/W]B,H,W<br>00000000 000000-0 | | PCSR47[W]H,W<br>XXXXXXXX XXXXXXXX | | PPG47 |
| $001D64_H$ | PDUT47[W]H,W<br>XXXXXXXX XXXXXXXX | | PTMR47[R]H,W<br>11111111 11111111 | | |
| $001D68_H$ | PCN247[R/W]B,H,W<br>--000000 -----110 | | PSDR47[R/W]H,W<br>00000000 00000000 | | |
| $001D6C_H$ | PTPC47[R/W]H,W<br>00000000 00000000 | | - | - | |
| $001D70_H$ ～ $001FFC_H$ | - | - | - | - | 予約 |
| $002000_H$ | CTRLR0[R/W]B,H,W<br>-------- 000-0001 | | STATR0[R/W]B,H,W<br>-------- 00000000 | | CAN0<br>(128msb) |
| $002004_H$ | ERRCNT0[R]B,H,W<br>00000000 00000000 | | BTR0[R/W]B,H,W<br>-0100011 00000001 | | |
| $002008_H$ | INTR0[R]B,H,W<br>00000000 00000000 | | TESTR0[R/W]B,H,W<br>-------- X00000-- | | |
| $00200C_H$ | BRPER0[R/W]B,H,W<br>-------- ----0000 | | - | - | |
| $002010_H$ | IF1CREQ0[R/W]B,H,W<br>0------- 00000001 | | IF1CMSK0[R/W]B,H,W<br>-------- 00000000 | | |
| $002014_H$ | IF1MSK20[R/W]B,H,W<br>11-11111 11111111 | | IF1MSK10[R/W]B,H,W<br>11111111 11111111 | | |
| $002018_H$ | IF1ARB20[R/W]B,H,W<br>00000000 00000000 | | IF1ARB10[R/W]B,H,W<br>00000000 00000000 | | |
| $00201C_H$ | IF1MCTR0[R/W]B,H,W<br>00000000 0---0000 | | - | - | |
| $002020_H$ | IF1DTA10[R/W]B,H,W<br>00000000 00000000 | | IF1DTA20[R/W]B,H,W<br>00000000 00000000 | | |
| $002024_H$ | IF1DTB10[R/W]B,H,W<br>00000000 00000000 | | IF1DTB20[R/W]B,H,W<br>00000000 00000000 | | |
| $002028_H$ | - | - | - | - | |
| $00202C_H$ | - | - | - | - | |
| $002030_H$ ～ $002034_H$ | 予約 (IF1 data mirror) | | | | |
| $002038_H$ | - | - | - | - | |
| $00203C_H$ | - | - | - | - | |
| $002040_H$ | IF2CREQ0[R/W]B,H,W<br>0------- 00000001 | | IF2CMSK0[R/W]B,H,W<br>-------- 00000000 | | |
| $002044_H$ | IF2MSK20[R/W]B,H,W<br>11-11111 11111111 | | IF2MSK10[R/W]B,H,W<br>11111111 11111111 | | |
| $002048_H$ | IF2ARB20[R/W]B,H,W<br>00000000 00000000 | | IF2ARB10[R/W]B,H,W<br>00000000 00000000 | | |
| $00204C_H$ | IF2MCTR0[R/W]B,H,W<br>00000000 0---0000 | | - | - | |
| $002050_H$ | IF2DTA10[R/W]B,H,W<br>00000000 00000000 | | IF2DTA20[R/W]B,H,W<br>00000000 00000000 | | |
| $002054_H$ | IF2DTB10[R/W]B,H,W<br>00000000 00000000 | | IF2DTB20[R/W]B,H,W<br>00000000 00000000 | | |
| $002058_H$ | - | - | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $00205C_H$ | − | − | − | − | CAN0 (128msb) |
| $002060_H$ | 予約 (IF2 data mirror) | | | | |
| $002064_H$ | | | | | |
| $002068_H$ ～ $00207C_H$ | − | | | | |
| $002080_H$ | TREQR20[R]B,H,W<br>00000000 00000000 | | TREQR10[R]B,H,W<br>00000000 00000000 | | |
| $002084_H$ | TREQR40[R]B,H,W<br>00000000 00000000 | | TREQR30[R]B,H,W<br>00000000 00000000 | | |
| $002088_H$ | TREQR60[R]B,H,W<br>00000000 00000000 | | TREQR50[R]B,H,W<br>00000000 00000000 | | |
| $00208C_H$ | TREQR80[R]B,H,W<br>00000000 00000000 | | TREQR70[R]B,H,W<br>00000000 00000000 | | |
| $002090_H$ | NEWDT20[R]B,H,W<br>00000000 00000000 | | NEWDT10[R]B,H,W<br>00000000 00000000 | | |
| $002094_H$ | NEWDT40[R]B,H,W<br>00000000 00000000 | | NEWDT30[R]B,H,W<br>00000000 00000000 | | |
| $002098_H$ | NEWDT60[R]B,H,W<br>00000000 00000000 | | NEWDT50[R]B,H,W<br>00000000 00000000 | | |
| $00209C_H$ | NEWDT80[R]B,H,W<br>00000000 00000000 | | NEWDT70[R]B,H,W<br>00000000 00000000 | | |
| $0020A0_H$ | INTPND20[R]B,H,W<br>00000000 00000000 | | INTPND10[R]B,H,W<br>00000000 00000000 | | |
| $0020A4_H$ | INTPND40[R]B,H,W<br>00000000 00000000 | | INTPND30[R]B,H,W<br>00000000 00000000 | | |
| $0020A8_H$ | INTPND60[R]B,H,W<br>00000000 00000000 | | INTPND50[R]B,H,W<br>00000000 00000000 | | |
| $0020AC_H$ | INTPND80[R]B,H,W<br>00000000 00000000 | | INTPND70[R]B,H,W<br>00000000 00000000 | | |
| $0020B0_H$ | MSGVAL20[R]B,H,W<br>00000000 00000000 | | MSGVAL10[R]B,H,W<br>00000000 00000000 | | |
| $0020B4_H$ | MSGVAL40[R]B,H,W<br>00000000 00000000 | | MSGVAL30[R]B,H,W<br>00000000 00000000 | | |
| $0020B8_H$ | MSGVAL60[R]B,H,W<br>00000000 00000000 | | MSGVAL50[R]B,H,W<br>00000000 00000000 | | |
| $0020BC_H$ | MSGVAL80[R]B,H,W<br>00000000 00000000 | | MSGVAL70[R]B,H,W<br>00000000 00000000 | | |
| $0020C0_H$ ～ $0020FC_H$ | − | | | | |
| $002100_H$ | CTRLR1[R/W]B,H,W<br>-------- 000-0001 | | STATR1[R/W]B,H,W<br>-------- 00000000 | | CAN1 (64msb) |
| $002104_H$ | ERRCNT1[R]B,H,W<br>00000000 00000000 | | BTR1[R/W]B,H,W<br>-0100011 00000001 | | |
| $002108_H$ | INTR1[R]B,H,W<br>00000000 00000000 | | TESTR1[R/W]B,H,W<br>-------- X00000-- | | |
| $00210C_H$ | BRPER1[R/W]B,H,W<br>-------- ----0000 | | − | − | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $002110_H$ | IF1CREQ1[R/W]B,H,W<br>0------- 00000001 | | IF1CMSK1[R/W]B,H,W<br>-------- 00000000 | | CAN1<br>(64msb) |
| $002114_H$ | IF1MSK21[R/W]B,H,W<br>11-11111 11111111 | | IF1MSK11[R/W]B,H,W<br>11111111 11111111 | | |
| $002118_H$ | IF1ARB21[R/W]B,H,W<br>00000000 00000000 | | IF1ARB11[R/W]B,H,W<br>00000000 00000000 | | |
| $00211C_H$ | IF1MCTR1[R/W]B,H,W<br>00000000 0---0000 | | - | - | |
| $002120_H$ | IF1DTA11[R/W]B,H,W<br>00000000 00000000 | | IF1DTA21[R/W]B,H,W<br>00000000 00000000 | | |
| $002124_H$ | IF1DTB11[R/W]B,H,W<br>00000000 00000000 | | IF1DTB21[R/W]B,H,W<br>00000000 00000000 | | |
| $002128_H$ | - | - | - | - | |
| $00212C_H$ | - | - | - | - | |
| $002130_H$<br>$002134_H$ | 予約 (IF1 data mirror) | | | | |
| $002138_H$ | - | - | - | - | |
| $00213C_H$ | - | - | - | - | |
| $002140_H$ | IF2CREQ1[R/W]B,H,W<br>0------- 00000001 | | IF2CMSK1[R/W]B,H,W<br>-------- 00000000 | | |
| $002144_H$ | IF2MSK21[R/W]B,H,W<br>11-11111 11111111 | | IF2MSK11[R/W]B,H,W<br>11111111 11111111 | | |
| $002148_H$ | IF2ARB21[R/W]B,H,W<br>00000000 00000000 | | IF2ARB11[R/W]B,H,W<br>00000000 00000000 | | |
| $00214C_H$ | IF2MCTR1[R/W]B,H,W<br>00000000 0---0000 | | - | - | |
| $002150_H$ | IF2DTA11[R/W]B,H,W<br>00000000 00000000 | | IF2DTA21[R/W]B,H,W<br>00000000 00000000 | | |
| $002154_H$ | IF2DTB11[R/W]B,H,W<br>00000000 00000000 | | IF2DTB21[R/W]B,H,W<br>00000000 00000000 | | |
| $002158_H$ | - | - | - | - | |
| $00215C_H$ | - | - | - | - | |
| $002160_H$<br>$002164_H$ | 予約 (IF2 data mirror) | | | | |
| $002168_H$<br>～<br>$00217C_H$ | - | | | | |
| $002180_H$ | TREQR21[R]B,H,W<br>00000000 00000000 | | TREQR11[R]B,H,W<br>00000000 00000000 | | |
| $002184_H$ | TREQR41[R]B,H,W<br>00000000 00000000 | | TREQR31[R]B,H,W<br>00000000 00000000 | | |
| $002188_H$ | - | - | - | - | |
| $00218C_H$ | - | - | - | - | |
| $002190_H$ | NEWDT21[R]B,H,W<br>00000000 00000000 | | NEWDT11[R]B,H,W<br>00000000 00000000 | | |
| $002194_H$ | NEWDT41[R]B,H,W<br>00000000 00000000 | | NEWDT31[R]B,H,W<br>00000000 00000000 | | |
| $002198_H$ | - | - | - | - | |
| $00219C_H$ | - | - | - | - | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $0021A0_H$ | INTPND21[R]B,H,W<br>00000000 00000000 | | INTPND11[R]B,H,W<br>00000000 00000000 | | CAN1<br>(64msb) |
| $0021A4_H$ | INTPND41[R]B,H,W<br>00000000 00000000 | | INTPND31[R]B,H,W<br>00000000 00000000 | | |
| $0021A8_H$ | - | - | - | - | |
| $0021AC_H$ | - | - | - | - | |
| $0021B0_H$ | MSGVAL21[R]B,H,W<br>00000000 00000000 | | MSGVAL11[R]B,H,W<br>00000000 00000000 | | |
| $0021B4_H$ | MSGVAL41[R]B,H,W<br>00000000 00000000 | | MSGVAL31[R]B,H,W<br>00000000 00000000 | | |
| $0021B8_H$ | - | - | - | - | |
| $0021BC_H$ | - | - | - | - | |
| $0021C0_H$<br>～<br>$0021FC_H$ | - | | | | |
| $002200_H$ | CTRLR2[R/W]B,H,W<br>-------- 000-0001 | | STATR2[R/W]B,H,W<br>-------- 00000000 | | CAN2<br>(64msb) |
| $002204_H$ | ERRCNT2[R]B,H,W<br>00000000 00000000 | | BTR2[R/W]B,H,W<br>-0100011 00000001 | | |
| $002208_H$ | INTR2[R]B,H,W<br>00000000 00000000 | | TESTR2[R/W]B,H,W<br>-------- X00000-- | | |
| $00220C_H$ | BRPER2[R/W]B,H,W<br>-------- ----0000 | | - | | |
| $002210_H$ | IF1CREQ2[R/W]B,H,W<br>0------- 00000001 | | IF1CMSK2[R/W]B,H,W<br>-------- 00000000 | | |
| $002214_H$ | IF1MSK22[R/W]B,H,W<br>11-11111 11111111 | | IF1MSK12[R/W]B,H,W<br>11111111 11111111 | | |
| $002218_H$ | IF1ARB22[R/W]B,H,W<br>00000000 00000000 | | IF1ARB12[R/W]B,H,W<br>00000000 00000000 | | |
| $00221C_H$ | IF1MCTR2[R/W]B,H,W<br>00000000 0---0000 | | - | | |
| $002220_H$ | IF1DTA12[R/W]B,H,W<br>00000000 00000000 | | IF1DTA22[R/W]B,H,W<br>00000000 00000000 | | |
| $002224_H$ | IF1DTB12[R/W]B,H,W<br>00000000 00000000 | | IF1DTB22[R/W]B,H,W<br>00000000 00000000 | | |
| $002228_H$ | - | - | - | - | |
| $00222C_H$ | - | - | - | - | |
| $002230_H$<br>$002234_H$ | 予約 (IF1 data mirror) | | | | |
| $002238_H$ | - | - | - | - | |
| $00223C_H$ | - | - | - | - | |
| $002240_H$ | IF2CREQ2[R/W]B,H,W<br>0------- 00000001 | | IF2CMSK2[R/W]B,H,W<br>-------- 00000000 | | |
| $002244_H$ | IF2MSK22[R/W]B,H,W<br>11-11111 11111111 | | IF2MSK12[R/W]B,H,W<br>11111111 11111111 | | |
| $002248_H$ | IF2ARB22[R/W]B,H,W<br>00000000 00000000 | | IF2ARB12[R/W]B,H,W<br>00000000 00000000 | | |
| $00224C_H$ | IF2MCTR2[R/W]B,H,W<br>00000000 0---0000 | | - | | |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $002250_H$ | IF2DTA12[R/W]B,H,W<br>00000000 00000000 | | IF2DTA22[R/W]B,H,W<br>00000000 00000000 | | CAN2<br>(64msb) |
| $002254_H$ | IF2DTB12[R/W]B,H,W<br>00000000 00000000 | | IF2DTB22[R/W]B,H,W<br>00000000 00000000 | | |
| $002258_H$ | - | - | - | - | |
| $00225C_H$ | - | - | - | - | |
| $002260_H$<br>$002264_H$ | 予約 (IF2 data mirror) | | | | |
| $002268_H$<br>～<br>$00227C_H$ | - | | | | |
| $002280_H$ | TREQR22[R]B,H,W<br>00000000 00000000 | | TREQR12[R]B,H,W<br>00000000 00000000 | | |
| $002284_H$ | TREQR42[R]B,H,W<br>00000000 00000000 | | TREQR32[R]B,H,W<br>00000000 00000000 | | |
| $002288_H$ | - | - | - | - | |
| $00228C_H$ | - | - | - | - | |
| $002290_H$ | NEWDT22[R]B,H,W<br>00000000 00000000 | | NEWDT12[R]B,H,W<br>00000000 00000000 | | |
| $002294_H$ | NEWDT42[R]B,H,W<br>00000000 00000000 | | NEWDT32[R]B,H,W<br>00000000 00000000 | | |
| $002298_H$ | - | - | - | - | |
| $00229C_H$ | - | - | - | - | |
| $0022A0_H$ | INTPND22[R]B,H,W<br>0000000000000000 | | INTPND12[R]B,H,W<br>0000000000000000 | | |
| $0022A4_H$ | INTPND42[R]B,H,W<br>00000000 00000000 | | INTPND32[R]B,H,W<br>00000000 00000000 | | |
| $0022A8_H$ | - | - | - | - | |
| $0022AC_H$ | - | - | - | - | |
| $0022B0_H$ | MSGVAL22[R]B,H,W<br>00000000 00000000 | | MSGVAL12[R]B,H,W<br>00000000 00000000 | | |
| $0022B4_H$ | MSGVAL42[R]B,H,W<br>00000000 00000000 | | MSGVAL32[R]B,H,W<br>00000000 00000000 | | |
| $0022B8_H$ | - | - | - | - | |
| $0022BC_H$ | - | - | - | - | |
| $0022C0_H$<br>～<br>$0022FC_H$ | - | | | | |
| $002300_H$ | DFCTLR[R/W]B,H,W<br>-0------ -------- | | - | DFSTR[R/W]<br>B,H,W<br>-----001 | WorkFlash |
| $002304_H$ | - | - | - | - | |
| $002308_H$ | FLIFCTLR[R/W]<br>B,H,W<br>---0--00 | - | FLIFFER1[R/W]<br>B,H,W<br>-------- | FLIFFER2[R/W]<br>B,H,W<br>-------- | Flash/WorkFlash |
| $00230C_H$<br>～<br>$0023FC_H$ | - | | | | 予約 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $002400_H$ | SEEARX[R]B, H, W<br>-0000000 00000000 | | DEEARX[R]B, H, W<br>-0000000 00000000 | | XBSRAM<br>ECC control |
| $002404_H$ | EECSRX[R/W]<br>B, H, W<br>----00-- | - | EFEARX[R/W]<br>B, H, W<br>-0000000 00000000 | | |
| $002408_H$ | - | EFECRX[R/W]B, H, W<br>-------0 00000000 00000000 | | | |
| $00240C_H$<br>～<br>$002FFC_H$ | - | | | | 予約 |
| $003000_H$ | SEEARA[R]B, H, W<br>-----000 00000000 | | DEEARA[R]B, H, W<br>-----000 00000000 | | Backup RAM<br>ECC control |
| $003004_H$ | EECSRA[R/W]<br>B, H, W<br>----00-- | - | EFEARA[R/W]B, H, W<br>-----000 00000000 | | |
| $003008_H$ | - | EFECRA[R/W]B, H, W<br>-------0 00000000 00000000 | | | |
| $00300C_H$ | TEAR0X[R]B, H, W<br>000----- -------- -0000000 00000000 | | | | RAM/診断<br>XBS RAM |
| $003010_H$ | TEAR1X[R]B, H, W<br>000----- -------- -0000000 00000000 | | | | |
| $003014_H$ | TEAR2X[R]B, H, W<br>000----- -------- -0000000 00000000 | | | | |
| $003018_H$ | TAEARX[R/W]B, H, W<br>-1111111 11111111 | | TASARX[R/W]B, H, W<br>-0000000 00000000 | | |
| $00301C_H$ | TFECRX[R/W]B, H, W<br>----0000 | TICRX[R/W]B, H, W<br>----0000 | TTCRX[R/W]B, H, W<br>------00 00001100 | | |
| $003020_H$ | TSRCRX[W]<br>B, H, W<br>0------- | - | - | TKCCRX[R/W]<br>B, H, W<br>00----00 | |
| $003024_H$<br>～<br>$00302C_H$ | - | | | | 予約 |
| $003030_H$ | TEAR0A[R]B, H, W<br>000----- -------- -----000 00000000 | | | | RAM/診断<br>Backup RAM |
| $003034_H$ | TEAR1A[R]B, H, W<br>000----- -------- -----000 00000000 | | | | |
| $003038_H$ | TEAR2A[R]B, H, W<br>000----- -------- -----000 00000000 | | | | |
| $00303C_H$ | TAEARA[R/W]B, H, W<br>-----111 11111111 | | TASARA[R/W]B, H, W<br>-----000 00000000 | | |
| $003040_H$ | TFECRA[R/W]<br>B, H, W<br>----0000 | TICRA[R/W]<br>B, H, W<br>----0000 | TTCRA[R/W]<br>B, H, W<br>------00 00001100 | | RAM/診断<br>Backup RAM |
| $003044_H$ | TSRCRA[R/W]<br>B, H, W<br>0------- | - | - | TKCCRA[R/W]<br>B, H, W<br>00----00 | |
| $003048_H$<br>～<br>$0030FC_H$ | - | | | | 予約 |

| アドレス | アドレスオフセット値 / レジスタ名 | | | | ブロック |
|---|---|---|---|---|---|
| | +0 | +1 | +2 | +3 | |
| $003100_H$ | BUSDIGSR0[R/W]H,W<br>00000000 0-----00 | | BUSDIGSR1[R/W]H,W<br>00000000 0-----00 | | バス診断 |
| $003104_H$ | BUSDIGSR2[R/W]H,W<br>00000000 0-----00 | | BUSTSTR0[R/W]H,W<br>00--0000 00000000 | | |
| $003108_H$ | BUSADR0[R]W<br>00000000 00000000 00000000 00000000 | | | | |
| $00310C_H$ | BUSADR1[R]W<br>00000000 00000000 00000000 00000000 | | | | |
| $003110_H$ | BUSADR2[R]W<br>00000000 00000000 00000000 00000000 | | | | |
| $003114_H$ | - | - | BUSDIGSR3[R/W]H,W<br>00000000 0-----00 | | |
| $003118_H$ | BUSDIGSR4[R/W]H,W<br>00000000 0-----00 | | BUSTSTR1[R/W]H,W<br>00--000- 00000000 | | |
| $00311C_H$ | - | - | - | - | |
| $003120_H$ | BUSADR3[R]W<br>00000000 00000000 00000000 00000000 | | | | |
| $003124_H$ | BUSADR4[R]W<br>00000000 00000000 00000000 00000000 | | | | |
| $003128_H$ ～ $003FFC_H$ | - | | | | 予約 |
| $004000_H$ ～ $005FFC_H$ | Backup-RAM | | | | Backup RAM area |
| $006000_H$ ～ $00EFFC_H$ | - | - | - | - | 予約 |
| $00F000_H$ ～ $00FEFC_H$ | - | - | - | - | 予約【S】 |
| $00FF00_H$ | DSUCR[R/W]B,H,W<br>-------- -------0 | | - | - | OCDU【S】 |
| $00FF04_H$ ～ $00FF0C_H$ | - | | | | 予約【S】 |
| $00FF10_H$ | PCSR[R/W]B,H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | OCDU【S】 |
| $00FF14_H$ | PSSR[R/W]B,H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | OCDU【S】 |
| $00FF18_H$ ～ $00FFF4_H$ | - | | | | 予約【S】 |
| $00FFF8_H$ | EDIR1[R]B,H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | OCDU【S】 |
| $00FFFC_H$ | EDIR0[R]B,H,W<br>XXXXXXXX XXXXXXXX XXXXXXXX XXXXXXXX | | | | |

【S】:システムレジスタです。ユーザモードでこれらのレジスタに読み書きを行った場合は、
不正命令例外(データアクセスエラー) を発生させます。

# 10. 割込みベクタテーブル

割込み要因と割込みベクタ/割込み制御レジスタの割当てを示します。

## ● 割込みベクタ

- 64pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| - | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | -*[6] |
| - | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | -*[6] |
| - | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | -*[6] |
| - | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | -*[6] |
| マルチファンクションシリアルインタフェース ch.3 (受信完了)<br>マルチファンクションシリアルインタフェース ch.3 (ステータス) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| - | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | -*[6] |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| PPG 1/10/11/20/30/31 | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*[3] |
| 16bit フリーランタイマ 1 (0 検出) / (コンペアクリア) | | | | | | |
| PPG 2/3/12/13/23/43 | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*[3] |
| 16bit フリーランタイマ 2 (0 検出) / (コンペアクリア) | | | | | | |
| PPG 4/24/35 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*[3] |
| PPG 7/16/17/27/37 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*[3] |
| PPG 19 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*[3] |
| 16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29 |
| メインタイマ | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| サブタイマ | | | | | | |
| PLL タイマ | | | | | | |
| 16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | | | | | | |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| クロックキャリブレーションユニット (サブ発振) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*1,*4 |
| マルチファンクションシリアルインタフェース ch.9 (受信完了) | | | | | | |
| マルチファンクションシリアルインタフェース ch.9 (ステータス) | | | | | | |
| A/D コンバータ 0/1/7/10/11/14/15/16/17/22/27/28/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット (CR 発振) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| マルチファンクションシリアルインタフェース ch.9 (送信完了) | | | | | | |
| 16bit OCU 0 (一致) / 16bit OCU 1 (一致) | | | | | | |
| 32bit フリーランタイマ 4 | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*5 |
| 16bit OCU 2 (一致) / 16bit OCU 3 (一致) | | | | | | |
| 16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35 |
| 32bit ICU6 (取込み/測定) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*1 |
| マルチファンクションシリアルインタフェース ch.10 (受信完了) | | | | | | |
| マルチファンクションシリアルインタフェース ch.10 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.10 (送信完了) | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |
| 32bit ICU8 (取込み/測定) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*1 |
| マルチファンクションシリアルインタフェース ch.11 (受信完了) | | | | | | |
| マルチファンクションシリアルインタフェース ch.11 (ステータス) | | | | | | |
| 32bit ICU9 (取込み/測定) | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| WG デッドタイマアンダフロー 0 / 1/ 2 | | | | | | |
| WG デッドタイマリロード 0 / 1/ 2 | | | | | | |
| WG DTTI 0 | | | | | | |
| 32bit ICU4 (取込み/測定) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |
| マルチファンクションシリアルインタフェース ch.11 (送信完了) | | | | | | |
| 32bit ICU5 (取込み/測定) | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| A/D コンバータ 32/34/35/37/38/40/41/42/43/44/45/46/47 | | | | | | |
| 32bit OCU7/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| - | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | -*6 |
| - | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | - |
| - | | | | | | |
| DMAC0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約 (REALOS®*8 にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| システム予約<br>(REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66<br>\|<br>255 | 42<br>\|<br>FF | - | $2F4_H$<br>\|<br>$000_H$ | $000FFEF4_H$<br>\|<br>$000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは$I^2C$受信によるDMA転送に対応していません。

*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。

*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。

*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。

*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。

*6: 割込みレベルに対応するリソースはありません。

*7: 外部低電圧検出割込みによるDMA転送には対応していません。

*8: REALOSはCypressの登録商標です。

- 80pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| - | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | -*[6] |
| - | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | -*[6] |
| マルチファンクションシリアルインタフェース ch.2 (受信完了)<br>マルチファンクションシリアルインタフェース ch.2 (ステータス) | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | 8*[1] |
| マルチファンクションシリアルインタフェース ch.2 (送信完了) | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | 9*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.3 (受信完了) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |
| マルチファンクションシリアルインタフェース ch.3 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| - | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | -*[6] |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| PPG 1/10/11/20/30/31 | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*[3] |
| 16bit フリーランタイマ 1 (0 検出) / (コンペアクリア) | | | | | | |
| PPG 2/3/12/13/23/43 | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*[3] |
| 16bit フリーランタイマ 2 (0 検出) / (コンペアクリア) | | | | | | |
| PPG 4/5/15/24/35 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*[3] |
| PPG 7/16/17/26/27/37 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*[3] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| PPG 8/18/19/29 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*[3] |
| 16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29 |
| メインタイマ<br>サブタイマ<br>PLL タイマ<br>16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| クロックキャリブレーションユニット (サブ発振)<br>マルチファンクションシリアルインタフェース ch.9 (受信完了)<br>マルチファンクションシリアルインタフェース ch.9 (ステータス) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*[1,4] |
| A/D コンバータ 0/1/7/10/11/12/14/15/16/17/19/22/26/27/28/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット (CR 発振)<br>マルチファンクションシリアルインタフェース ch.9 (送信完了)<br>16bit OCU 0 (一致) / 16bit OCU 1 (一致) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| 32bit フリーランタイマ 4<br>16bit OCU 2 (一致) / 16bit OCU 3 (一致) | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*[5] |
| 32bit フリーランタイマ 5<br>16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35*[5] |
| 32bit ICU6 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (受信完了)<br>マルチファンクションシリアルインタフェース ch.10 (ステータス) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*[1] |
| マルチファンクションシリアルインタフェース ch.10 (送信完了) | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |
| 32bit ICU8 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (受信完了)<br>マルチファンクションシリアルインタフェース ch.11 (ステータス) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*[1] |
| 32bit ICU9 (取込み/測定)<br>WG デッドタイマアンダフロー 0 / 1/ 2<br>WG デッドタイマリロード 0 / 1/ 2<br>WG DTTI 0 | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| 32bit ICU4 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (送信完了) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 32bit ICU5 (取込み/測定)<br>A/D コンバータ<br>32/33/34/35/36/37/38/39/40/41/42/43/44/45/46/47 | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| 32bit OCU7/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| - | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | -*6 |
| ベースタイマ 1 IRQ0<br>ベースタイマ 1 IRQ1<br>-<br>- | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | 45 |
| DMAC<br>0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約<br>(REALOS にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |
| システム予約<br>(REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66<br>\|<br>255 | 42<br>\|<br>FF | - | $2F4_H$<br>\|<br>$000_H$ | $000FFEF4_H$<br>\|<br>$000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは$I^2C$受信によるDMA転送に対応していません。
*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。
*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。
*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。
*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。
*6: 割込みレベルに対応するリソースはありません。
*7: 外部低電圧検出割込みによるDMA転送には対応していません。

- 100pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 2/3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| マルチファンクションシリアルインタフェース ch.1 (受信完了)<br>マルチファンクションシリアルインタフェース ch.1 (ステータス) | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | 6*[1] |
| マルチファンクションシリアルインタフェース ch.1 (送信完了) | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | 7*[1] |
| マルチファンクションシリアルインタフェース ch.2 (受信完了)<br>マルチファンクションシリアルインタフェース ch.2 (ステータス) | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | 8*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.2 (送信完了) | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | 9*[1] |
| マルチファンクションシリアルインタフェース ch.3 (受信完了) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |
| マルチファンクションシリアルインタフェース ch.3 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| マルチファンクションシリアルインタフェース ch.7 (受信完了) | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | 22*[1] |
| マルチファンクションシリアルインタフェース ch.7 (ステータス) | | | | | | |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア)<br>マルチファンクションシリアルインタフェース ch.7 (送信完了) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| PPG 1/10/11/20/21/30/31<br>16bit フリーランタイマ 1 (0 検出) / (コンペアクリア) | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*3 |
| PPG 2/3/12/13/23/32/43<br>16bit フリーランタイマ 2 (0 検出) / (コンペアクリア) | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*3 |
| PPG 4/5/14/15/24/25/35/44 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*3 |
| PPG 6/7/16/17/26/27/37 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*3 |
| PPG 8/9/18/19/28/29 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*3 |
| マルチファンクションシリアルインタフェース ch.8 (受信完了)<br>マルチファンクションシリアルインタフェース ch.8 (ステータス)<br>16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29*1 |
| メインタイマ<br>サブタイマ<br>PLL タイマ<br>マルチファンクションシリアルインタフェース ch.8 (送信完了)<br>16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| クロックキャリブレーションユニット (サブ発振)<br>マルチファンクションシリアルインタフェース ch.9 (受信完了)<br>マルチファンクションシリアルインタフェース ch.9 (ステータス) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*1, *4 |
| A/D コンバータ 0/1/7/9/10/11/12/13/14/15/16 17/18/19/22/23/26/27/28/29/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット (CR 発振)<br>マルチファンクションシリアルインタフェース ch.9 (送信完了)<br>16bit OCU 0 (一致) / 16bit OCU 1 (一致) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| 32bit フリーランタイマ 4<br>16bit OCU 2 (一致) / 16bit OCU 3 (一致) | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*5 |
| 32bit フリーランタイマ 3/5<br>16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35*5 |
| 32bit ICU6 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (受信完了)<br>マルチファンクションシリアルインタフェース ch.10 (ステータス) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*1 |
| 32bit ICU7 (取込み/測定)<br>マルチファンクションシリアルインタフェース | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| ch.10 (送信完了) | | | | | | |
| 32bit ICU8 (取込み/測定) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*[1] |
| マルチファンクションシリアルインタフェース ch.11 (受信完了) | | | | | | |
| マルチファンクションシリアルインタフェース ch.11 (ステータス) | | | | | | |
| 32bit ICU9 (取込み/測定) | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| WG デッドタイマアンダフロー 0/1/2 | | | | | | |
| WG デッドタイマリロード 0/1/2 | | | | | | |
| WG DTTI 0 | | | | | | |
| 32bit ICU4 (取込み/測定) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |
| マルチファンクションシリアルインタフェース ch.11 (送信完了) | | | | | | |
| 32bit ICU5 (取込み/測定) | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| A/D コンバータ 32/33/34/35/36/37/38/39/40/41/42/43/44/45/46/47 | | | | | | |
| 32bit OCU 6/7/10/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU 8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| - | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | 44 |
| - | | | | | | |
| ベースタイマ 1 IRQ0 | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | 45 |
| ベースタイマ 1 IRQ1 | | | | | | |
| - | | | | | | |
| - | | | | | | |
| DMAC 0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約 (REALOS にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |
| システム予約 (REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66 \| 255 | 42 \| FF | - | $2F4_H$ \| $000_H$ | $000FFEF4_H$ \| $000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは$I^2C$受信によるDMA転送に対応していません。

*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。

*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。

*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。

*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。

*6: 割込みレベルに対応するリソースはありません。

*7: 外部低電圧検出割込みによるDMA転送には対応していません。

- 120pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 2/3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| マルチファンクションシリアルインタフェース ch.1 (受信完了)<br>マルチファンクションシリアルインタフェース ch.1 (ステータス) | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | 6*[1] |
| マルチファンクションシリアルインタフェース ch.1 (送信完了) | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | 7*[1] |
| マルチファンクションシリアルインタフェース ch.2 (受信完了)<br>マルチファンクションシリアルインタフェース ch.2 (ステータス) | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | 8*[1] |
| マルチファンクションシリアルインタフェース ch.2 (送信完了) | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | 9*[1] |
| マルチファンクションシリアルインタフェース ch.3 (受信完了) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.3 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| マルチファンクションシリアルインタフェース ch.7 (受信完了) | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | 22*[1] |
| マルチファンクションシリアルインタフェース ch.7 (ステータス) | | | | | | |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| マルチファンクションシリアルインタフェース ch.7 (送信完了) | | | | | | |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| PPG 0/1/10/11/20/21/30/31<br>16bit フリーランタイマ 1 (0 検出) /<br>(コンペアクリア) | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*3 |
| PPG 2/3/12/13/22/23/32/33/43<br>16bit フリーランタイマ 2 (0 検出) /<br>(コンペアクリア) | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*3 |
| PPG 4/5/14/15/24/25/35/44 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*3 |
| PPG 6/7/16/17/26/27/37 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*3 |
| PPG 8/9/18/19/28/29 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*3 |
| マルチファンクションシリアルインタフェース ch.8 (受信完了)<br>マルチファンクションシリアルインタフェース ch.8 (ステータス)<br>16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29*1 |
| メインタイマ<br>サブタイマ<br>PLL タイマ<br>マルチファンクションシリアルインタフェース ch.8 (送信完了)<br>16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| クロックキャリブレーションユニット (サブ発振)<br>マルチファンクションシリアルインタフェース ch.9 (受信完了)<br>マルチファンクションシリアルインタフェース ch.9 (ステータス) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*1, *4 |
| A/D コンバータ 0/1/7/9/10/11/12/13/14/15/16/17/18/19/20/21/22/23/24/25/26/27/28/29/30/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット ( CR 発振)<br>マルチファンクションシリアルインタフェース ch.9 (送信完了)<br>16bit OCU 0 (一致) / 16bit OCU 1 (一致) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| 32bit フリーランタイマ 4<br>16bit OCU 2 (一致) / 16bit OCU 3 (一致) | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*5 |
| 32bit フリーランタイマ 3/5<br>16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35*5 |
| 32bit ICU6 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (受信完了)<br>マルチファンクションシリアルインタフェース ch.10 (ステータス) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*1 |
| 32bit ICU7 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (送信完了) | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 32bit ICU8 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (受信完了)<br>マルチファンクションシリアルインタフェース ch.11 (ステータス) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*[1] |
| 32bit ICU9 (取込み/測定)<br>WG デッドタイマアンダフロー 0/1/2<br>WG デッドタイマリロード 0/1/2<br>WG DTTI 0 | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| 32bit ICU4 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (送信完了) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |
| 32bit ICU5 (取込み/測定)<br>A/D コンバータ 32/33/34/35/36/37/38/39/40/41/42/43/44/45/46/47 | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| 32bit OCU 6/7/10/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU 8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| ベースタイマ 0 IRQ0<br>ベースタイマ 0 IRQ1 | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | 44 |
| ベースタイマ 1 IRQ0<br>ベースタイマ 1 IRQ1<br>-<br>- | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | 45 |
| DMAC0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約 (REALOS にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |
| システム予約 (REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66<br>\|<br>255 | 42<br>\|<br>FF | - | $2F4_H$<br>\|<br>$000_H$ | $000FFEF4_H$<br>\|<br>$000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは$I^2C$受信によるDMA転送に対応していません。

*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。

*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。

*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。

*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。

*6: 割込みレベルに対応するリソースはありません。

*7: 外部低電圧検出割込みによるDMA転送には対応していません。

- 144pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 2/3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| マルチファンクションシリアルインタフェース ch.1 (受信完了)<br>マルチファンクションシリアルインタフェース ch.1 (ステータス) | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | 6*[1] |
| マルチファンクションシリアルインタフェース ch.1 (送信完了) | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | 7*[1] |
| マルチファンクションシリアルインタフェース ch.2 (受信完了)<br>マルチファンクションシリアルインタフェース ch.2 (ステータス) | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | 8*[1] |
| マルチファンクションシリアルインタフェース ch.2 (送信完了) | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | 9*[1] |
| マルチファンクションシリアルインタフェース ch.3 (受信完了) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.3 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| マルチファンクションシリアルインタフェース ch.7 (受信完了) | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | 22*[1] |
| マルチファンクションシリアルインタフェース ch.7 (ステータス) | | | | | | |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| マルチファンクションシリアルインタフェース ch.7 (送信完了) | | | | | | |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| PPG 0/1/10/11/20/21/30/31/40/41<br>16bit フリーランタイマ 1 (0 検出) /<br>(コンペアクリア) | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*[3] |
| PPG 2/3/12/13/22/23/32/33/43<br>16bit フリーランタイマ 2 (0 検出) /<br>(コンペアクリア) | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*[3] |
| PPG 4/5/14/15/24/25/34/35/44 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*[3] |
| PPG 6/7/16/17/26/27/36/37 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*[3] |
| PPG 8/9/18/19/28/29/38/39 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*[3] |
| マルチファンクションシリアルインタフェース ch.8 (受信完了)<br>マルチファンクションシリアルインタフェース ch.8 (ステータス)<br>16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29*[1] |
| メインタイマ<br>サブタイマ<br>PLL タイマ<br>マルチファンクションシリアルインタフェース ch.8 (送信完了)<br>16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| クロックキャリブレーションユニット (サブ発振)<br>マルチファンクションシリアルインタフェース ch.9 (受信完了)<br>マルチファンクションシリアルインタフェース ch.9 (ステータス) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*[1, *4] |
| A/D コンバータ 0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15/16 17/18/19/20/21/22/23/24/25/26/27/28/29/30/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット ( CR 発振)<br>マルチファンクションシリアルインタフェース ch.9 (送信完了)<br>16bit OCU 0 (一致) / 16bit OCU 1 (一致) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| 32bit フリーランタイマ 4<br>16bit OCU 2 (一致) / 16bit OCU 3 (一致) | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*[5] |
| 32bit フリーランタイマ 3/5<br>16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35*[5] |
| 32bit ICU 6 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (受信完了)<br>マルチファンクションシリアルインタフェース ch.10 (ステータス) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*[1] |
| 32bit ICU7 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (送信完了) | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 32bit ICU8 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (受信完了)<br>マルチファンクションシリアルインタフェース ch.11 (ステータス) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*[1] |
| 32bit ICU9 (取込み/測定)<br>WG デッドタイマアンダフロー 0 / 1/ 2<br>WG デッドタイマリロード 0 / 1/ 2<br>WG DTTI 0 | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| 32bit ICU4 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (送信完了) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |
| 32bit ICU5 (取込み/測定)<br>A/D コンバータ 32/33/34/35/36/37/38/39/40/41/42/43/44/45/46/47 | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| 32bit OCU 6/7/10/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| ベースタイマ 0 IRQ0<br>ベースタイマ 0 IRQ1 | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | 44 |
| ベースタイマ 1 IRQ0<br>ベースタイマ 1 IRQ1<br>-<br>- | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | 45 |
| DMAC 0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約 (REALOS にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |
| システム予約 (REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66<br>‖<br>255 | 42<br>‖<br>FF | - | $2F4_H$<br>‖<br>$000_H$ | $000FFEF4_H$<br>‖<br>$000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは $I^2C$受信によるDMA転送に対応していません。

*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。

*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。

*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。

*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。

*6: 割込みレベルに対応するリソースはありません。

*7: 外部低電圧検出割込みによるDMA転送には対応していません。

- 176pin

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| リセット | 0 | 0 | - | $3FC_H$ | $000FFFFC_H$ | - |
| システム予約 | 1 | 1 | - | $3F8_H$ | $000FFFF8_H$ | - |
| システム予約 | 2 | 2 | - | $3F4_H$ | $000FFFF4_H$ | - |
| システム予約 | 3 | 3 | - | $3F0_H$ | $000FFFF0_H$ | - |
| システム予約 | 4 | 4 | - | $3EC_H$ | $000FFFEC_H$ | - |
| FPU 例外 | 5 | 5 | - | $3E8_H$ | $000FFFE8_H$ | - |
| 命令アクセス保護違反例外 | 6 | 6 | - | $3E4_H$ | $000FFFE4_H$ | - |
| データアクセス保護違反例外 | 7 | 7 | - | $3E0_H$ | $000FFFE0_H$ | - |
| データアクセスエラー割込み | 8 | 8 | - | $3DC_H$ | $000FFFDC_H$ | - |
| INTE 命令 | 9 | 9 | - | $3D8_H$ | $000FFFD8_H$ | - |
| 命令ブレーク | 10 | 0A | - | $3D4_H$ | $000FFFD4_H$ | - |
| システム予約 | 11 | 0B | - | $3D0_H$ | $000FFFD0_H$ | - |
| システム予約 | 12 | 0C | - | $3CC_H$ | $000FFFCC_H$ | - |
| システム予約 | 13 | 0D | - | $3C8_H$ | $000FFFC8_H$ | - |
| 不正命令例外 | 14 | 0E | - | $3C4_H$ | $000FFFC4_H$ | - |
| NMI 要求<br>内部バス診断時エラー発生<br>XBS RAM ダブルビットエラー発生<br>Backup RAM ダブルビットエラー発生<br>TPU 違反 | 15 | 0F | 15 ($F_H$) 固定 | $3C0_H$ | $000FFFC0_H$ | - |
| 外部割込み 0-7 | 16 | 10 | ICR00 | $3BC_H$ | $000FFFBC_H$ | 0 |
| 外部割込み 8-15<br>外部低電圧検出割込み | 17 | 11 | ICR01 | $3B8_H$ | $000FFFB8_H$ | 1*[7] |
| リロードタイマ 0/1/4/5 | 18 | 12 | ICR02 | $3B4_H$ | $000FFFB4_H$ | 2*[2] |
| リロードタイマ 2/3/6/7 | 19 | 13 | ICR03 | $3B0_H$ | $000FFFB0_H$ | 3*[2] |
| マルチファンクションシリアルインタフェース ch.0 (受信完了)<br>マルチファンクションシリアルインタフェース ch.0 (ステータス) | 20 | 14 | ICR04 | $3AC_H$ | $000FFFAC_H$ | 4*[1] |
| マルチファンクションシリアルインタフェース ch.0 (送信完了) | 21 | 15 | ICR05 | $3A8_H$ | $000FFFA8_H$ | 5*[1] |
| マルチファンクションシリアルインタフェース ch.1 (受信完了)<br>マルチファンクションシリアルインタフェース ch.1 (ステータス) | 22 | 16 | ICR06 | $3A4_H$ | $000FFFA4_H$ | 6*[1] |
| マルチファンクションシリアルインタフェース ch.1 (送信完了) | 23 | 17 | ICR07 | $3A0_H$ | $000FFFA0_H$ | 7*[1] |
| マルチファンクションシリアルインタフェース ch.2 (受信完了)<br>マルチファンクションシリアルインタフェース ch.2 (ステータス) | 24 | 18 | ICR08 | $39C_H$ | $000FFF9C_H$ | 8*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| マルチファンクションシリアルインタフェース ch.2 (送信完了) | 25 | 19 | ICR09 | $398_H$ | $000FFF98_H$ | 9*[1] |
| マルチファンクションシリアルインタフェース ch.3 (受信完了) | 26 | 1A | ICR10 | $394_H$ | $000FFF94_H$ | 10*[1] |
| マルチファンクションシリアルインタフェース ch.3 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.3 (送信完了) | 27 | 1B | ICR11 | $390_H$ | $000FFF90_H$ | 11 |
| マルチファンクションシリアルインタフェース ch.4 (受信完了) | 28 | 1C | ICR12 | $38C_H$ | $000FFF8C_H$ | 12*[1] |
| マルチファンクションシリアルインタフェース ch.4 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.4 (送信完了) | 29 | 1D | ICR13 | $388_H$ | $000FFF88_H$ | 13 |
| マルチファンクションシリアルインタフェース ch.5 (受信完了) | 30 | 1E | ICR14 | $384_H$ | $000FFF84_H$ | 14*[1] |
| マルチファンクションシリアルインタフェース ch.5 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.5 (送信完了) | 31 | 1F | ICR15 | $380_H$ | $000FFF80_H$ | 15 |
| マルチファンクションシリアルインタフェース ch.6 (受信完了) | 32 | 20 | ICR16 | $37C_H$ | $000FFF7C_H$ | 16*[1] |
| マルチファンクションシリアルインタフェース ch.6 (ステータス) | | | | | | |
| マルチファンクションシリアルインタフェース ch.6 (送信完了) | 33 | 21 | ICR17 | $378_H$ | $000FFF78_H$ | 17 |
| CAN0 | 34 | 22 | ICR18 | $374_H$ | $000FFF74_H$ | - |
| CAN1 | 35 | 23 | ICR19 | $370_H$ | $000FFF70_H$ | - |
| RAM 診断終了 | | | | | | |
| RAM 初期化完了 | | | | | | |
| RAM 診断時エラー発生 | | | | | | |
| Backup RAM 診断終了 | | | | | | |
| Backup RAM 初期化完了 | | | | | | |
| Backup RAM 診断時エラー発生 | | | | | | |
| CAN2 | 36 | 24 | ICR20 | $36C_H$ | $000FFF6C_H$ | - |
| アップダウンカウンタ 0 | | | | | | |
| アップダウンカウンタ 1 | | | | | | |
| リアルタイムクロック | 37 | 25 | ICR21 | $368_H$ | $000FFF68_H$ | - |
| マルチファンクションシリアルインタフェース ch.7 (受信完了) | 38 | 26 | ICR22 | $364_H$ | $000FFF64_H$ | 22*[1] |
| マルチファンクションシリアルインタフェース ch.7 (ステータス) | | | | | | |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 16bit フリーランタイマ 0 (0 検出) / (コンペアクリア)<br>マルチファンクションシリアルインタフェース ch.7 (送信完了) | 39 | 27 | ICR23 | $360_H$ | $000FFF60_H$ | 23 |
| PPG 0/1/10/11/20/21/30/31/40/41<br>16bit フリーランタイマ 1 (0 検出) / (コンペアクリア) | 40 | 28 | ICR24 | $35C_H$ | $000FFF5C_H$ | 24*[3] |
| PPG 2/3/12/13/22/23/32/33/42/43<br>16bit フリーランタイマ 2 (0 検出) / (コンペアクリア) | 41 | 29 | ICR25 | $358_H$ | $000FFF58_H$ | 25*[3] |
| PPG 4/5/14/15/24/25/34/35/44/45 | 42 | 2A | ICR26 | $354_H$ | $000FFF54_H$ | 26*[3] |
| PPG 6/7/16/17/26/27/36/37/46/47 | 43 | 2B | ICR27 | $350_H$ | $000FFF50_H$ | 27*[3] |
| PPG 8/9/18/19/28/29/38/39 | 44 | 2C | ICR28 | $34C_H$ | $000FFF4C_H$ | 28*[3] |
| マルチファンクションシリアルインタフェース ch.8 (受信完了)<br>マルチファンクションシリアルインタフェース ch.8 (ステータス)<br>16bit ICU 0 (取込み) / 16bit ICU 1 (取込み) | 45 | 2D | ICR29 | $348_H$ | $000FFF48_H$ | 29*[1] |
| メインタイマ<br>サブタイマ<br>PLL タイマ<br>マルチファンクションシリアルインタフェース ch.8 (送信完了)<br>16bit ICU 2 (取込み) /16bit ICU 3 (取込み) | 46 | 2E | ICR30 | $344_H$ | $000FFF44_H$ | 30 |
| クロックキャリブレーションユニット (サブ発振)<br>マルチファンクションシリアルインタフェース ch.9 (受信完了)<br>マルチファンクションシリアルインタフェース ch.9 (ステータス) | 47 | 2F | ICR31 | $340_H$ | $000FFF40_H$ | 31*[1, *4] |
| A/D コンバータ 0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15/16 17/18/19/20/21/22/23/24/25/26/27/28/29/30/31 | 48 | 30 | ICR32 | $33C_H$ | $000FFF3C_H$ | 32 |
| クロックキャリブレーションユニット (CR 発振)<br>マルチファンクションシリアルインタフェース ch.9 (送信完了)<br>16bit OCU 0 (一致) / 16bit OCU 1 (一致) | 49 | 31 | ICR33 | $338_H$ | $000FFF38_H$ | 33 |
| 32bit フリーランタイマ 4<br>16bit OCU 2 (一致) / 16bit OCU 3 (一致) | 50 | 32 | ICR34 | $334_H$ | $000FFF34_H$ | 34*[5] |
| 32bit フリーランタイマ 3/5<br>16bit OCU 4 (一致) / 16bit OCU 5 (一致) | 51 | 33 | ICR35 | $330_H$ | $000FFF30_H$ | 35*[5] |
| 32bit ICU6 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (受信完了)<br>マルチファンクションシリアルインタフェース ch.10 (ステータス) | 52 | 34 | ICR36 | $32C_H$ | $000FFF2C_H$ | 36*[1] |

| 割込み要因 | 割込み番号 | | 割込みレベル | オフセット | TBR デフォルトのアドレス | RN |
|---|---|---|---|---|---|---|
| | 10 進 | 16 進 | | | | |
| 32bit ICU7 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.10 (送信完了) | 53 | 35 | ICR37 | $328_H$ | $000FFF28_H$ | 37 |
| 32bit ICU8 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (受信完了)<br>マルチファンクションシリアルインタフェース ch.11 (ステータス) | 54 | 36 | ICR38 | $324_H$ | $000FFF24_H$ | 38*[1] |
| 32bit ICU9 (取込み/測定)<br>WG デッドタイマアンダフロー 0/1/2<br>WG デッドタイマリロード 0/1/2<br>WG DTTI 0 | 55 | 37 | ICR39 | $320_H$ | $000FFF20_H$ | 39 |
| 32bit ICU4 (取込み/測定)<br>マルチファンクションシリアルインタフェース ch.11 (送信完了) | 56 | 38 | ICR40 | $31C_H$ | $000FFF1C_H$ | 40 |
| 32bit ICU5 (取込み/測定)<br>A/D コンバータ 32/33/34/35/36/37/38/39/40/41/42/43/44/45/46/47 | 57 | 39 | ICR41 | $318_H$ | $000FFF18_H$ | 41 |
| 32bit OCU 6/7/10/11 (一致) | 58 | 3A | ICR42 | $314_H$ | $000FFF14_H$ | 42 |
| 32bit OCU 8/9 (一致) | 59 | 3B | ICR43 | $310_H$ | $000FFF10_H$ | 43 |
| ベースタイマ 0 IRQ0<br>ベースタイマ 0 IRQ1 | 60 | 3C | ICR44 | $30C_H$ | $000FFF0C_H$ | 44 |
| ベースタイマ 1 IRQ0<br>ベースタイマ 1 IRQ1<br>-<br>- | 61 | 3D | ICR45 | $308_H$ | $000FFF08_H$ | 45 |
| DMAC 0/1/2/3/4/5/6/7/8/9/10/11/12/13/14/15 | 62 | 3E | ICR46 | $304_H$ | $000FFF04_H$ | - |
| 遅延割込み | 63 | 3F | ICR47 | $300_H$ | $000FFF00_H$ | - |
| システム予約<br>(REALOS にて使用) | 64 | 40 | - | $2FC_H$ | $000FFEFC_H$ | - |
| システム予約<br>(REALOS にて使用) | 65 | 41 | - | $2F8_H$ | $000FFEF8_H$ | - |
| INT 命令で使用 | 66<br>\|<br>255 | 42<br>\|<br>FF | - | $2F4_H$<br>\|<br>$000_H$ | $000FFEF4_H$<br>\|<br>$000FFC00_H$ | - |

(注意事項) RN 番号割当てのないペリフェラルからの割込みによる DMA 転送要求には対応していません。

*1: マルチファンクションシリアルインタフェースのステータスは$I^2C$受信によるDMA転送に対応していません。

*2: リロードタイマch.4, ch.5, ch.6, ch.7は割込みによるDMA転送に対応していません。

*3: PPG ch.24 ~ ch.47は割込みによるDMA転送に対応していません。

*4: クロックキャリブレーションユニットは割込みによるDMA転送には対応していません。

*5: 32bitフリーランタイマch.3, ch.4, ch.5は割込みによるDMA転送には対応していません。

*6: 割込みレベルに対応するリソースはありません。

*7: 外部低電圧検出割込みによるDMA転送には対応していません。

## 11. 電気的特性

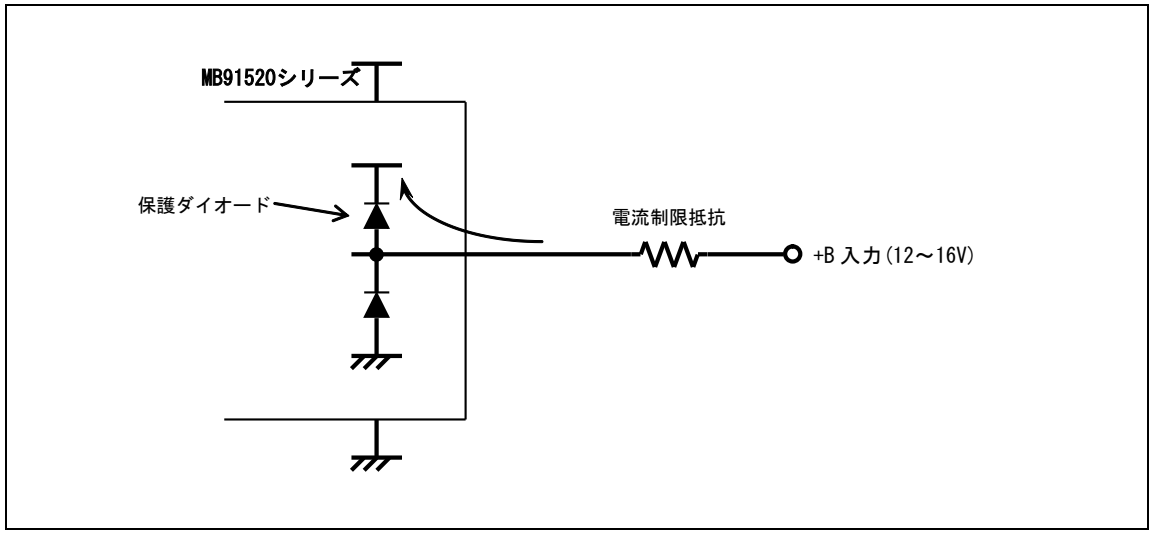
1. 絶対最大定格

| 項目 | | 記号 | 定格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| 電源電圧*1, *2 | | $V_{CC}$ | $V_{SS}$-0.3 | $V_{SS}$+6.0 | V | |
| アナログ電源電圧*1, *2 | | $AV_{CC}$ | $V_{SS}$-0.3 | $V_{SS}$+6.0 | V | AVRH≦$AV_{CC}$≦$V_{CC}$ |
| アナログリファレンス電圧*1 | | AVRH | $V_{SS}$-0.3 | $V_{SS}$+6.0 | V | AVRH≦$AV_{CC}$ |
| 入力電圧*1 | | $V_I$ | $V_{SS}$-0.3 | $V_{CC}$+0.3 | V | |
| アナログ端子入力電圧*1 | | $V_{IA5}$ | $V_{SS}$-0.3 | $V_{CC}$+0.3 | V | |
| 出力電圧*1 | | $V_O$ | $V_{SS}$-0.3 | $V_{CC}$+0.3 | V | |
| 最大クランプ電流 | | $I_{CLAMP}$ | - | 4.0 | mA | *6 |
| 最大総クランプ電流 | | $\Sigma\|I_{CLAMP}\|$ | - | 20 | mA | *6 |
| “L”レベル最大出力電流*3 | | $I_{OL1}$ | - | 15 | mA | |
| | | $I_{OL2}$ | - | 30 | mA | |
| “L”レベル平均出力電流*4 | | $I_{OLAV1}$ | - | 4 | mA | *9 |
| | | $I_{OLAV2}$ | - | 12 | mA | *10 |
| “L”レベル総出力電流*5 | | $\Sigma I_{OL1}$ | - | 100 | mA | |
| | | $\Sigma I_{OL2}$ | - | 120 | mA | |
| “H”レベル最大出力電流*3 | | $I_{OH1}$ | - | -15 | mA | |
| | | $I_{OH2}$ | - | -30 | mA | |
| “H”レベル平均出力電流*4 | | $I_{OHAV1}$ | - | -4 | mA | *9 |
| | | $I_{OHAV2}$ | - | -12 | mA | *10 |
| “H”レベル総出力電流*5 | | $\Sigma I_{OH1}$ | - | -100 | mA | |
| | | $\Sigma I_{OH2}$ | - | -120 | mA | |
| 消費電力 | $T_A$:-40℃～+105℃ | $P_D$ | - | 882 | mW | *8 |
| | $T_A$:-40℃～+125℃ | | - | 675 | mW | *8 |
| 動作温度 | | $T_A$ | -40 | +105 | °C | |
| | | | -40 | +125 | °C | *7 |
| 保存温度 | | Tstg | -55 | +150 | °C | |

*1：Vss=AVss=0.0V を基準にしています。
*2：電源投入時など $AV_{CC}$, AVRH が $V_{CC}$ を超えないように注意してください。
*3：最大出力電流は、該当する端子 1 本のピーク電流値を規定します。
*4：平均出力電流は、該当する端子 1 本に流れる電流の 10ms の平均電流値を規定します。平均値とは、動作電流×動作率を意味します。
*5：総出力電流は、該当する端子すべてに流れる最大電流値を規定します。

*6：・該当端子:P035, 041, 093, 122 を除くすべての汎用ポート
・推奨動作条件内でご使用ください。
・直流電圧(電流)でご使用ください。
・+B 信号とマイコンの間には、必ず制限抵抗を接続し+B 信号を印加してください。
・+B 入力時にマイコン端子に入力される電流が、瞬時・定常を問わず規格値以下になるように制限抵抗の値を設定してください。
・低消費電力モードなどマイコンの駆動電流が少ない動作状態では、+B 入力電位が保護ダイオードを通して Vcc 端子の電位を上昇させ、他の機器へ影響をおよぼす可能性がありますのでご注意ください。
・マイコン電源が OFF 時(0V に固定していない場合)に+B 入力がある場合は、端子から電源が供給されているため、不完全な動作を行う可能性がありますのでご注意ください。
・電源投入時に+B 入力がある場合は、端子から電源が供給されているため、パワーオンリセットが動作しない電源電圧になる可能性がありますのでご注意ください。
・+B 入力端子は、オープン状態にならないようにご注意ください。
*7：この条件下での使用時の信頼性の制限については、営業部門までお問い合わせください。
*8：4 層基盤を使用したときの規格です。
*9：該当端子: P103、P104、P105、P106 以外の汎用ポート
*10：該当端子: P103、P104、P105、P106 の汎用ポート

**推奨回路例**




＜注意事項＞絶対最大定格を超えるストレス(電圧, 電流, 温度など)の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。

2. 推奨動作条件

($V_{SS}$=$AV_{SS}$=0.0V)

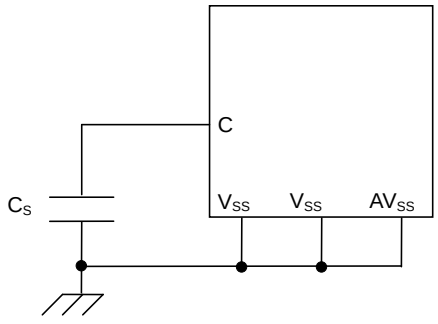
| 項目 | 記号 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|
| | | 最小 | 最大 | | |
| 電源電圧 | $V_{CC}$<br>$AV_{CC}$ | 4.5 | 5.5 | V | 推奨動作保証範囲(5.0V 使用時) |
| | | 3.0 | 3.6 | V | 推奨動作保証範囲(3.3V 使用時) |
| | | 2.7 | 5.5 | V | 動作保証範囲 *1 |
| 平滑コンデンサ*2 | $C_S$ | 4.7<br>(公差±50%以内) | | µF | セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。VCC 端子の平滑コンデンサは $C_S$ よりも大きい容量値のものを使用してください。 |
| 動作温度 | $T_A$ | -40 | +105 | °C | |
| | | -40 | +125 | °C | *3 |

*1：推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。
外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

*2：平滑コンデンサ $C_S$ の接続は、下図を参照してください。

*3：この条件下での使用時の信頼性の制限については、営業部門までお問い合わせください。

**・C 端子接続図**




＜注意事項＞推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。
データシートに記載されていない項目，使用条件，論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

3. 直流規格

($T_A$:-40℃～+105℃,Vcc=AVcc=5.0V±10%/3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 標準 | 最大 | | |
| 電源電流 | $I_{CC}5$ | VCC | 通常動作時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 60 | 80 | mA | |
| | | | Flash 書込み時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 70 | 90 | mA | |
| | | | Flash 消去時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 70 | 90 | mA | |
| | | | 通常動作時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 54 | 71 | mA | |
| | | | Flash 書込み時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 64 | 81 | mA | |
| | | | Flash 消去時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 64 | 81 | mA | |
| | | | 通常動作時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 46 | 62 | mA | |
| | | | Flash 書込み時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 56 | 72 | mA | |
| | | | Flash 消去時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 56 | 72 | mA | |
| | $I_{CCS}5$ | | CPU スリープ時 $F_{CP}$=80MHz, Fcpp=40MHz, | | - | 45 | 61 | mA | |
| | $I_{CCBS}5$ | | バススリープ時 $F_{CP}$=80MHz, Fcpp=40MHz, | | | 23 | 51 | mA | |
| | $I_{CCT}5$ | | 時計モード | 水晶使用時 4MHz $T_A$=+25°C* | - | 1500 | 2610 | μA | |
| | | | | 内蔵 CR クロック使用時 50kHz $T_A$=+25°C* | - | 450 | 2000 | | |
| | | | | サブクロック使用時 32kHz $T_A$=+25°C* | - | 460 | 2000 | | |
| | $I_{CCH}5$ | | ストップモード | $T_A$=+25°C* | - | 450 | 2000 | μA | |
| | $I_{CCT}52$ | | 時計モード (電源遮断) | 水晶使用時 4MHz $T_A$=+25°C* | - | 1100 | 1300 | μA | LVD/ RTC 動作, バックアップ RAM 8KB 保持 |
| | | | | 内蔵 CR クロック使用時 50kHz $T_A$=+25°C* | - | 77 | 267 | | |
| | | | | サブクロック使用時 32kHz $T_A$=+25°C* | - | 100 | 285 | | |
| | $I_{CCH}52$ | | ストップモード (電源遮断) | $T_A$=+25°C* | - | 74 | 265 | μA | バックアップ RAM 8KB 保持 |

($T_A$:-40℃～+125℃,Vcc=AVcc=5.0V±10%/3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 標準 | 最大 | | |
| 電源電流 | $I_{CC}5$ | VCC | 通常動作時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 60 | 102 | mA | |
| | | | Flash 書込み時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 70 | 115 | mA | |
| | | | Flash 消去時 $F_{CP}$=80MHz, Fcpp=40MHz | | - | 70 | 115 | mA | |
| | | | 通常動作時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 54 | 92 | mA | |
| | | | Flash 書込み時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 64 | 105 | mA | |
| | | | Flash 消去時 $F_{CP}$=64MHz, Fcpp=32MHz | | - | 64 | 105 | mA | |
| | | | 通常動作時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 46 | 82 | mA | |
| | | | Flash 書込み時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 56 | 95 | mA | |
| | | | Flash 消去時 $F_{CP}$=48MHz, Fcpp=24MHz | | - | 56 | 95 | mA | |
| | $I_{CCS}5$ | | CPU スリープ時 $F_{CP}$=80MHz, Fcpp=40MHz, | | - | 45 | 82 | mA | |
| | $I_{CCBS}5$ | | バススリープ時 $F_{CP}$=80MHz, Fcpp=40MHz, | | | 23 | 72 | mA | |
| | $I_{CCT}5$ | | 時計モード | 水晶使用時 4MHz $T_A$=+25°C* | - | 1500 | 2610 | μA | |
| | | | | 内蔵 CR クロック使用時 50kHz $T_A$=+25°C* | - | 450 | 2000 | | |
| | | | | サブクロック使用時 32kHz $T_A$=+25°C* | - | 460 | 2000 | | |
| | $I_{CCH}5$ | | ストップモード | $T_A$=+25°C* | - | 450 | 2000 | μA | |
| | $I_{CCT}52$ | | 時計モード (電源遮断) | 水晶使用時 4MHz $T_A$=+25°C* | - | 1100 | 1300 | μA | LVD/ RTC 動作, バックアップ RAM 8KB 保持 |
| | | | | 内蔵 CR クロック使用時 50kHz $T_A$=+25°C* | - | 77 | 267 | | |
| | | | | サブクロック使用時 32kHz $T_A$=+25°C* | - | 100 | 285 | | |
| | $I_{CCH}52$ | | ストップモード (電源遮断) | $T_A$=+25°C* | - | 74 | 265 | μA | バックアップ RAM 8KB 保持 |

($T_A$:-40℃～+125℃,Vcc=AVcc=5.0V±10%/3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 入力リーク電流 | $I_{IL}$ | 全入力端子 | $V_{CC}$=$AV_{CC}$=5.5V<br>$V_{SS}$<$V_I$<$V_{CC}$ | -5 | - | 5 | μA | |
| 入力容量 1 | $C_{IN1}$ | VCC,VSS, AVCC, AVSS, C 以外 | - | - | 5 | 15 | pF | |
| プルアップ抵抗 | $R_{UP1}$ | RSTX, NMIX | $V_{CC}$=5.0V±10% | 25 | - | 100 | kΩ | |
| | | | Vcc=3.3V±0.3V | 45 | - | 140 | | |
| | $R_{UP2}$ | P073,074, 076,077 | $V_{CC}$=5.0V±10% | 25 | | 60 | kΩ | |
| | | | Vcc=3.3V±0.3V | 33 | | 90 | | |
| | $R_{UP3}$ | P035,041,073, 074,076,077, 093,122 以外のポート端子 | $V_{CC}$=5.0V±10% | 25 | - | 100 | kΩ | |
| | | | Vcc=3.3V±0.3V | 45 | - | 140 | | |
| “H”レベル出力電圧 | $V_{OH1}$ | 通常の出力端子 | Vcc=4.5V<br>$I_{OH}$=-4.0mA | $V_{CC}$ -0.5 | - | $V_{CC}$ | V | |
| | | | Vcc=3.0V<br>$I_{OH}$=-2.0mA | | | | | |
| | $V_{OH2}$ | P073,074,076, 077 | Vcc=4.5V<br>$I_{OH}$=-3.0mA | $V_{CC}$ -0.5 | - | $V_{CC}$ | V | $I^2C$ 端子出力 |
| | $V_{OH3}$ | P103~106 | Vcc=4.5V<br>$I_{OH}$=-12.0mA | $V_{CC}$ -0.5 | - | $V_{CC}$ | V | |
| | | | Vcc=3.0V<br>$I_{OH}$=-8.0mA | | | | | |
| “L”レベル出力電圧 | $V_{OL1}$ | 通常の出力端子 | Vcc=4.5V<br>$I_{OL}$=4.0mA | 0 | - | 0.4 | V | |
| | | | Vcc=3.0V<br>$I_{OL}$=2.0mA | | | | | |
| | $V_{OL2}$ | P073,074,076, 077 | Vcc=4.5V<br>$I_{OL}$=3.0mA | 0 | - | 0.4 | V | $I^2C$ 端子出力 |
| | $V_{OL3}$ | P103~106 | Vcc=4.5V<br>$I_{OL}$=12.0mA | 0 | - | 0.4 | V | |
| | | | Vcc=3.0V<br>$I_{OL}$=8.0mA | | | | | |

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| “H”レベル入力電圧 | $V_{IH1}$ | P000,002,003,005,020,022,024,026,150,151,035,041,045,055,057,071-077,081,082,093,096,097,100-102,111,115,116,122,126,130,134,142,143,144,153 | CMOS ヒステリシス入力レベル | 0.7× $V_{CC}$ | - | $V_{CC}$ | V | |
| | $V_{IH3}$ | $V_{IH1}$ 以外のポート | Automotive 入力レベル | 0.8× $V_{CC}$ | - | $V_{CC}$ | V | |
| | $V_{IH5}$ | RSTX,NMIX,MD0,MD1 | CMOS ヒステリシス入力レベル | 0.8× $V_{CC}$ | - | $V_{CC}$ | V | |
| | $V_{IHT}$ | DEBUGIF | TTL 入力レベル | 2 | - | $V_{CC}$ | V | |
| “L”レベル入力電圧 | $V_{IL1}$ | P000,002,003,005,020,022,024,026,150,151,035,041,045,055,057,071-077,081,082,093,096,097,100-102,111,115,116,122,126,130,134,142,143,144,153 | CMOS ヒステリシス入力レベル | Vss | - | 0.3× $V_{CC}$ | V | |
| | $V_{IL3}$ | $V_{IL1}$ 以外のポート | Automotive 入力レベル | Vss | - | 0.5× $V_{CC}$ | V | |
| | $V_{IL5}$ | RSTX,NMIX,MD0,MD1 | CMOS ヒステリシス入力レベル | Vss | - | 0.2× $V_{CC}$ | V | |
| | $V_{ILT}$ | DEBUGIF | TTL 入力レベル | Vss | - | 0.8 | V | |

*:BRAMSC(Backup RAM スリープ制御ビット)=1(スタンバイモード時にスリープ状態になる)条件での規格です。

4. 交流規格

(1)メインクロックタイミング

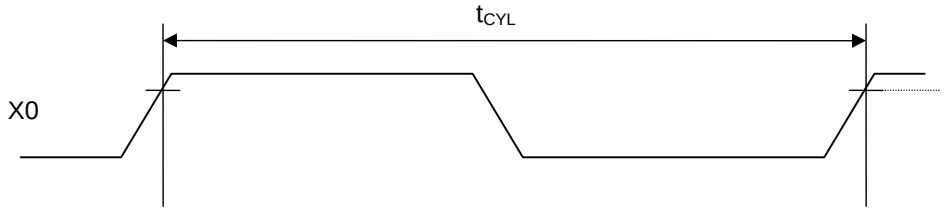
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$ =$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 原発振クロック周波数 | $F_C$ | X0, X1 | - | - | 4 | 16 | MHz | |
| 原発振クロックサイクルタイム | $t_{CYL}$ | X0, X1 | | 62.5 | 250 | - | ns | |
| 内部動作クロック周波数*1 | $F_{CP}$ | - | | 2 | - | 80 | MHz | CPU クロック |
| | $F_{CPP}$ | | | 1 | | 40 | | 周辺バスクロック |
| | $F_{CPT}$ | | | 1 | | 40 | | 外部バスクロック ($V_{CC}$=5.0V 使用時) *2 |
| | | | | 1 | | 32 | | 外部バスクロック ($V_{CC}$=3.3V 使用時) |
| 内部動作クロックサイクルタイム*1 | $t_{CP}$ | - | | 12.5 | - | 500 | ns | CPU クロック |
| | $t_{CPP}$ | | | 25 | | 1000 | | 周辺バスクロック |
| | $t_{CPT}$ | | | 25 | | 1000 | | 外部バスクロック ($V_{CC}$=5.0V 使用時) |
| | | | | 31.25 | | 1000 | | 外部バスクロック ($V_{CC}$=3.3V 使用時) |
| CAN PLL ジッタ (ロック時) | $t_{PJ}$ | - | | -10 | - | 10 | ns | $F_{CP}$=80MHz (4MHz×20 逓倍) |
| 内蔵 CR 発振周波数 | $F_{CCR}$ | - | | 50 | 100 | 150 | kHz | |

*1： メインクロック, PLL クロック使用時で最大/最小値を規格化しています。

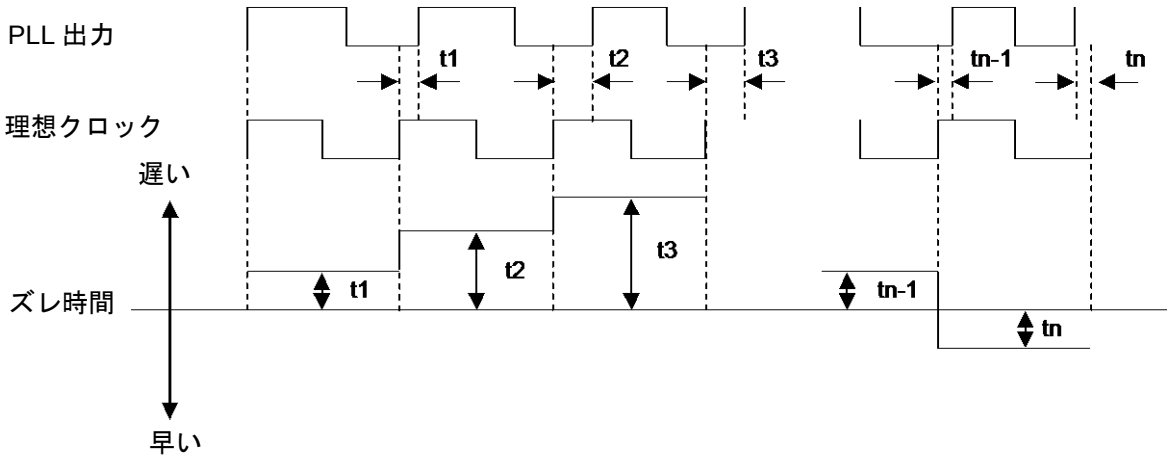
*2：$V_{CC}$=3.3V±0.3V（40MHz 動作)の場合、外部負荷容量 12pF 以下でご使用ください。

・X0,X1 クロックタイミング



・**CAN PLL ジッタ**

20,000 サイクル内で 1 サイクル周期ごとに理想クロックからのズレ時間を保証します。

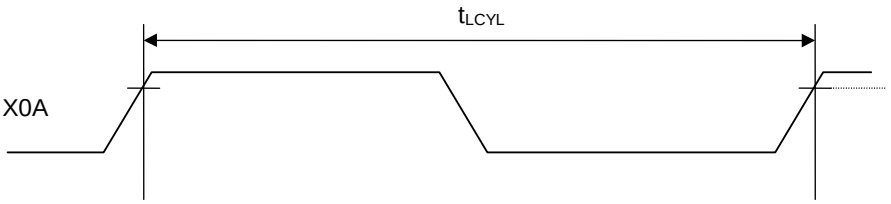


(1-2) サブクロックタイミング

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

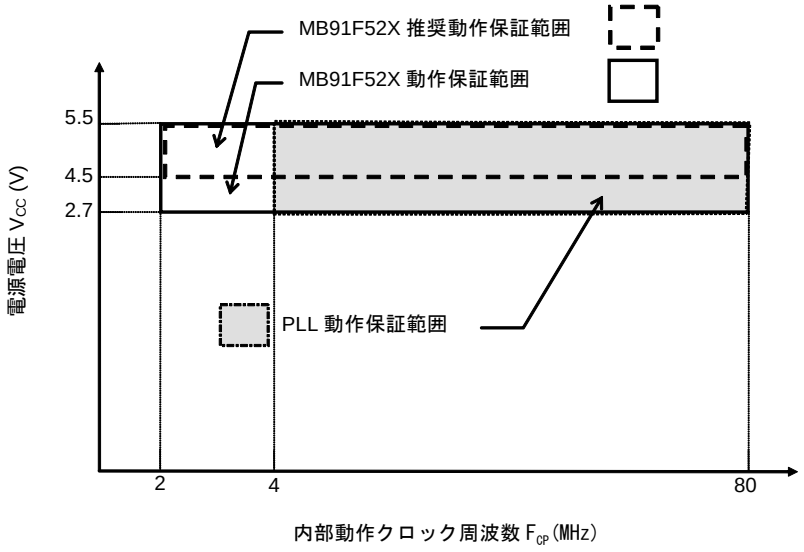
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 原発振クロック周波数 | $F_{CL}$ | X0A, X1A | - | - | 32.768 | - | kHz | |
| 原発振クロックサイクルタイム | $t_{LCYL}$ | X0A, X1A | | - | 30.52 | - | µs | |

・**X0A,X1A クロックタイミング**




・**動作保証範囲**

内部動作クロック周波数と電源電圧の関係

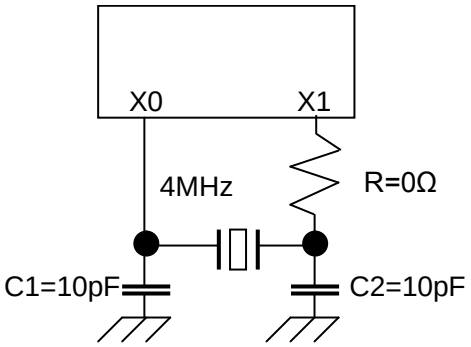



（注意事項）低電圧検出設定電圧以下の電源電圧では、リセット状態になります。

**発振クロック周波数と内部動作クロック周波数の関係**

| | | 内部動作クロック周波数 | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| | | メイン | PLL クロック | | | | | | |
| | | クロック | 1 逓倍 | 2 逓倍 | 3 逓倍 | 4 逓倍 | .. | 19 逓倍 | 20 逓倍 |
| 発振クロック周波数 | 4MHz | 2MHz | 4MHz | 8MHz | 12MHz | 16MHz | ... | 76MHz | 80MHz |

**・発振回路例**

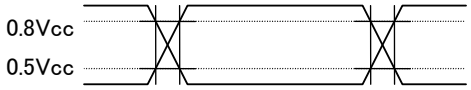



（注意事項）発振停止から発振を開始する時、20ms 以内に発振を開始できなければ、クロック
スーパバイザの初期値が ON の型格の場合、断検出して fail safe 動作に移行します。
20ms 以内に発振を開始できるように基板を設計してください。
また、発振回路を構成される場合、発振子メーカへ回路のマッチング評価を
ご依頼の上、設計されることを推奨します。

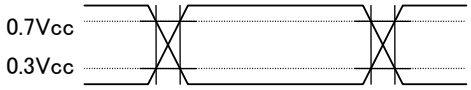
交流規格は以下の測定基準電圧値で規定しています。

・入力信号波形

ヒステリシス入力端子(Automotive)

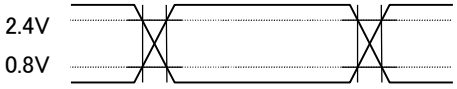



ヒステリシス入力端子(CMOS シュミット)




・出力信号波形

出力端子



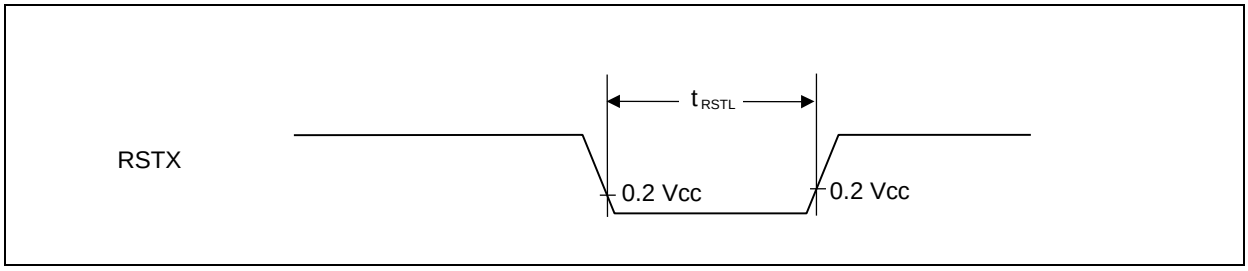
(2)リセット入力

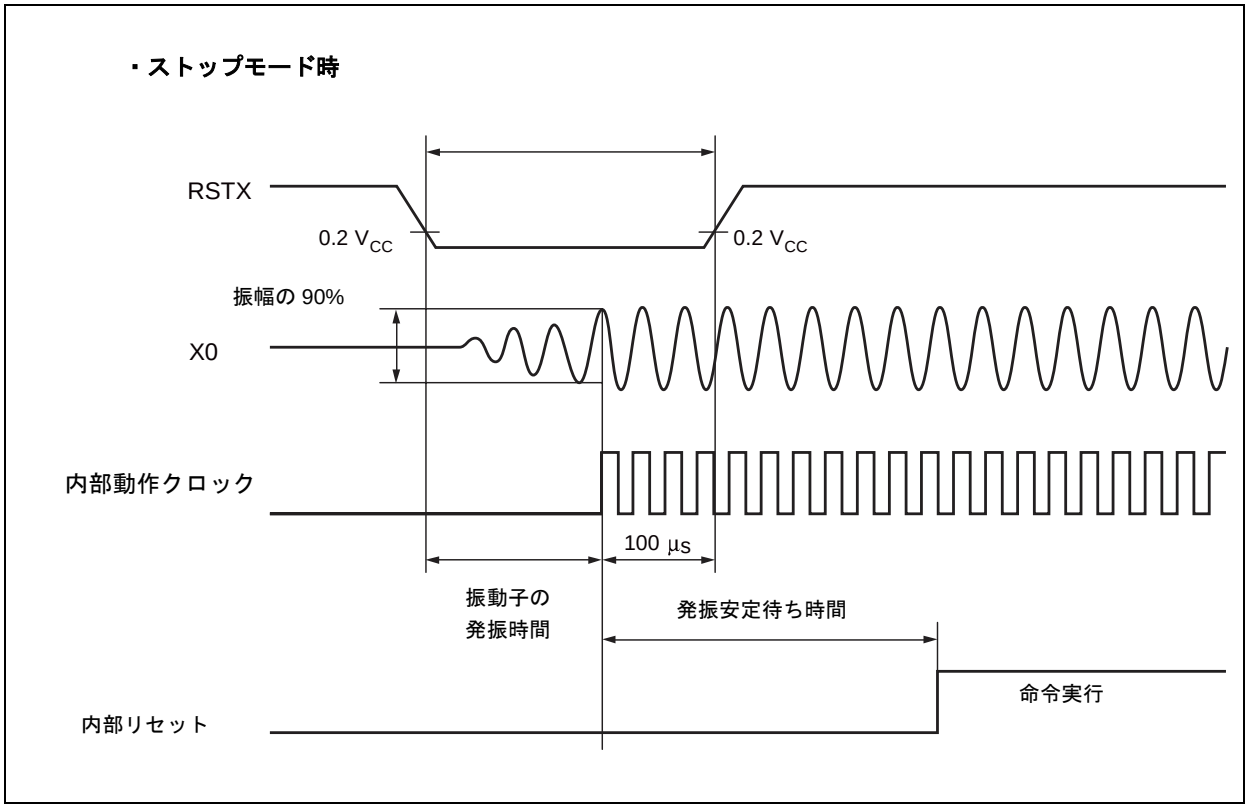
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| リセット入力時間 | $t_{RSTL}$ | RSTX | - | 10 | - | μs | 通常動作時 |
| | | | | 振動子の発振時間*1＋100 | - | μs | ストップモード パワーオン*2 |
| | | | | 100 | - | μs | 時計モード |
| リセット入力除去幅 | | | | 1 | - | μs | |

*1：振動子の発振時間は、振幅の 90%に達した時間です。水晶発振子は、数 ms~数十 ms、FAR/セラミック発振子は、数百 μs~数 ms、外部クロックは、0ms となります。

*2：MB91F52xxxD または MB91F52xxxE を使用し、次項の(3)パワーオン,電源投入条件の(注意事項)に該当する場合は、パワーオンと同時に外部リセット(RSTX)を入力してください。



(3)パワーオン,電源投入条件

(3-1) [MB9152xxxB/MB9152xxxC/MB9152xxxD]

($T_A$:-40℃～+125℃, $V_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| レベル検知<br>検出電圧 | － | VCC | － | 2.024 | 2.2 | 2.376 | V | |
| レベル検知<br>ヒステリシス幅 | － | VCC | － | － | 100 | － | mV | |
| レベル検知<br>検出時間 | － | － | － | － | － | 30 | μs | *1 |
| 電源切断時間 | $t_{OFF}$ | VCC | － | 50 | － | － | ms | *2 |
| 電源立上り傾き | dV/dt | VCC | VCC:<br>0.2V～<br>2.376V | － | － | 4 | mV/μs | *3 |
| 電源投入時の<br>C 端子電圧 | － | C | － | － | － | 60 | mV | *4 |

*1：電源立上り傾きが 4mV/μs の場合の規格です。電源立上り傾きが 4mV/μs より急峻な場合、電源電圧が検出電圧範囲を通過した後にパワーオンリセットが発生/解除する可能性があります。

*2：VCC は、電源切断時間 $t_{OFF}$ の最小規格の間、0.2V 未満にしてください。

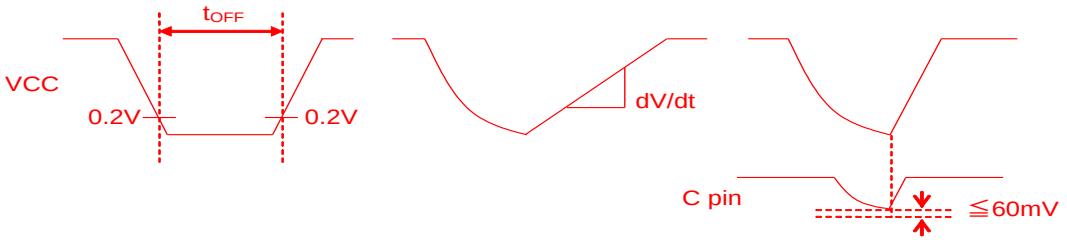
*3：電源切断時間を確保できない場合は、電源立上り傾きを満たすことでパワーオンが検知できます。

*4：電源再投入時、C 端子電圧は 60mV 以下にしてください。

(注意事項)

MB91F52xxxB/C の場合は、*2 か*3 か*4 の何れかの条件を満たすように使用してください。
*2、*3、*4 の何れも満たせない場合は、MB91F52xxxD を使用し、パワーオンと同時に外部リセット(RSTX)を入力してください。

**・電源切断時間、電源立上り傾き、電源投入時の C 端子電圧**



(3-2) [MB9152xxxE]

($T_A$:-40℃～+125℃, $V_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| レベル検知<br>検出電圧 | － | VCC | － | 2.024 | 2.2 | 2.376 | V | |
| レベル検知<br>ヒステリシス幅 | － | VCC | － | － | 100 | － | mV | |
| レベル検知<br>検出時間 | － | － | － | － | － | 30 | µs | *1 |
| 電源切断時間 | $t_{OFF1}$ | VCC | VCC≦<br>0.2V | 50 | － | － | ms | *2 |
| | $t_{OFF2}$ | VCC | VCC≦<br>1.3V | 100 | － | － | µs | *4 |
| 電源立上り傾き | dV/dt | VCC | VCC:<br>0.2V～<br>2.376V<br>($t_{OFF1}$<br><50ms ) | － | － | 50 | mV/µs | *3 |
| | dV/dt | VCC | VCC:<br>1.3V～<br>2.376V<br>($t_{OFF2}$≧<br>100µs) | － | － | 1000 | mV/µs | *4 |
| 電源投入時の<br>C 端子電圧 | － | C | － | － | － | 60 | mV | *5 |
| パワーオン検出<br>抑止規格 | \|dV/dt\| | VCC | VCC:<br>2.4V～<br>4.5V | – | – | 50 | mV/µs | *6 |

*1：本規格は電源立上り傾きが 1000mV/µs の場合の規格です。

*2：VCC は、電源切断時間 $t_{OFF1}$ の最小規格の間、0.2V 以下にしてください。

*3：$t_{OFF1}$ を確保できない場合は、電源立上り傾きを満たすことでパワーオンが検知できます。

*4：VCC は、電源切断時間 $t_{OFF2}$ の最小規格の間、1.3V 以下にしてください。
1.3V から 2.376V までの電源立上り傾きを 1000mV/µs 以下にしてください。
電源切断時間と電源立上り傾きを満たすことでパワーオンが検知できます。

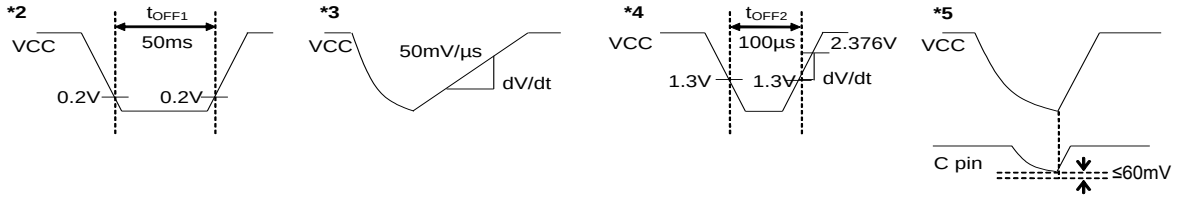
*5：電源再投入時、C 端子電圧は 60mV 以下にしてください。

*6：本規格はパワーオン検出後の電源変動を規定しています。
VCC が 2.4V から 4.5V の間であるとき、電源変動が 50mV/µs 以下であれば、パワーオン検出は抑止されます。
VCC が 4.5V から 5.5V の間の電源変動では、パワーオンは検出されません。

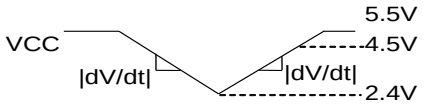
(注意事項)

MB91F52xxxE の場合は、*2 か*3 か*4 か*5 の何れかの条件を満たすように使用してください。
*2、*3、*4、*5 の何れも満たせない場合は、、パワーオンと同時に外部リセット(RSTX)を入力してください。

・ 電源切断時間、電源立上り傾き、電源投入時の C 端子電圧




・ パワーオン検出抑止規格



(4) マルチファンクションシリアル

(4-1) CSIO タイミング

(4-1-1)ビット設定: SMR：MD2=0, SMR:MD1=1, SMR：MD0=0, SMR:SCINV=0, SCR:SPI=0

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック サイクルタイム | $t_{SCYC}$ | SCK0~SCK11 | - | $4t_{CPP}$ | - | ns | 内部シフトクロックモード出力端子は $C_L$=50pF |
| SCK↓⇒ SOT 遅延時間 | $t_{SLOVI}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | -30 | 30 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | -300 | 300 | ns | |
| 有効 SIN⇒ SCK↑セットアップ時間 | $t_{IVSHI}$ | SCK0~SCK2, SCK5~SCK11 SIN0~SIN2, SIN5~SIN11 | | 34 | - | ns | |
| | | SCK3,SCK4 SIN3,SIN4 | | 300 | - | ns | |
| SCK↑⇒ 有効 SIN ホールド時間 | $t_{SHIXI}$ | SCK0~SCK11 SIN0~SIN11 | | 0 | - | ns | |
| シリアルクロック “H”パルス幅 | $t_{SHSL}$ | SCK0~SCK11 | - | $t_{CPP}$+10 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| シリアルクロック “L”パルス幅 | $t_{SLSH}$ | | | $2t_{CPP}$-10 | - | ns | |
| SCK↓⇒ SOT 遅延時間 | $t_{SLOVE}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | - | 33 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | - | 300 | ns | |
| 有効 SIN⇒ SCK↑セットアップ時間 | $t_{IVSHE}$ | SCK0~SCK11 SIN0~SIN11 | | 10 | - | ns | |
| SCK↑⇒ 有効 SIN ホールド時間 | $t_{SHIXE}$ | | | 20 | - | ns | |
| SCK 立下り時間 | $t_F$ | SCK0~SCK11 | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | SCK0~SCK11 | | - | 5 | ns | |

（注意事項）

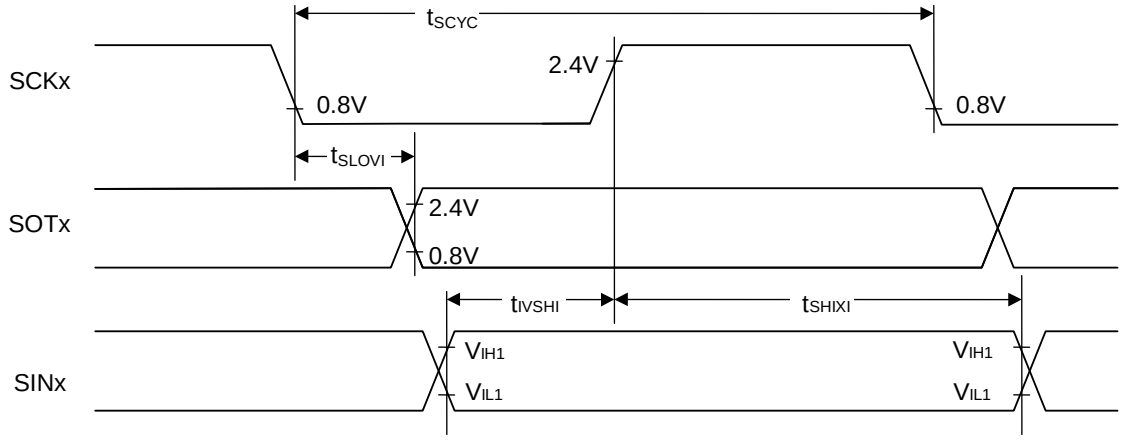
・CLK 同期モード時の交流規格です。

・$C_L$ は、テスト時の端子に接続される負荷容量値です。

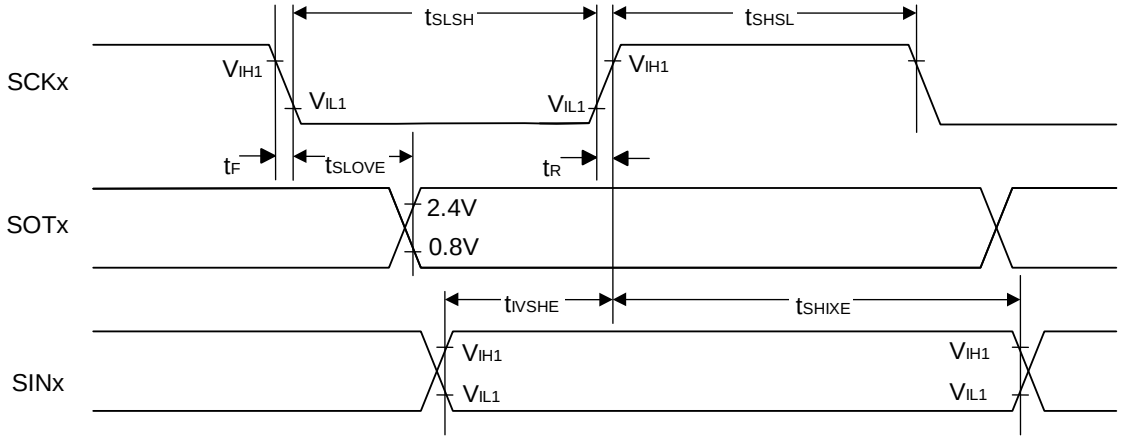
・最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制限

されます。ch. 3, ch. 4 は最大ボーレート 400kbps 以下でご使用ください。
詳細につきましては、ハードウェアマニュアルを参照してください。

**・内部シフトクロックモード**




**・外部シフトクロックモード**



(4-1-2)ビット設定: SMR：MD2=0, SMR:MD1=1, SMR：MD0=0, SMR:SCINV=1, SCR:SPI=0

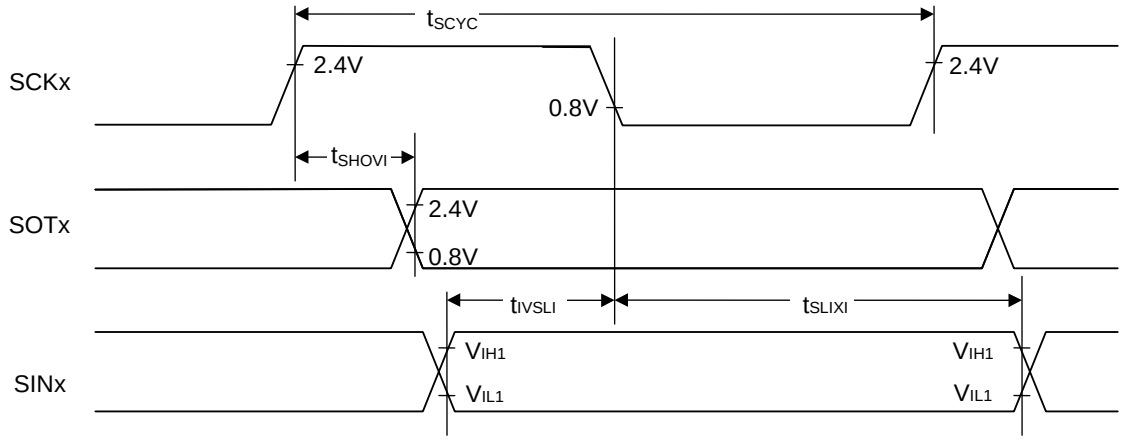
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック サイクルタイム | $t_{SCYC}$ | SCK0~SCK11 | - | $4t_{CPP}$ | - | ns | 内部シフトクロックモード出力端子は $C_L$=50pF |
| SCK↑⇒ SOT 遅延時間 | $t_{SHOVI}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | -30 | 30 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | -300 | 300 | ns | |
| 有効 SIN⇒ SCK↓セットアップ時間 | $t_{IVSLI}$ | SCK0~SCK2, SCK5~SCK11 SIN0~SIN2, SIN5~SIN11 | | 34 | - | ns | |
| | | SCK3~SCK4 SIN3~SIN4 | | 300 | - | ns | |
| SCK↓⇒ 有効 SIN ホールド時間 | $t_{SLIXI}$ | SCK0~SCK11 SIN0~SIN11 | | 0 | - | ns | |
| シリアルクロック “H”パルス幅 | $t_{SHSL}$ | SCK0~SCK11 | - | $t_{CPP}$+10 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| シリアルクロック “L”パルス幅 | $t_{SLSH}$ | | | $2t_{CPP}$-10 | - | ns | |
| SCK↑⇒ SOT 遅延時間 | $t_{SHOVE}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | - | 33 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | - | 300 | ns | |
| 有効 SIN⇒ SCK↓セットアップ時間 | $t_{IVSLE}$ | SCK0~SCK11 SIN0~SIN11 | | 10 | - | ns | |
| SCK↓⇒ 有効 SIN ホールド時間 | $t_{SLIXE}$ | | | 20 | - | ns | |
| SCK 立下り時間 | $t_F$ | SCK0~SCK11 | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | SCK0~SCK11 | | - | 5 | ns | |

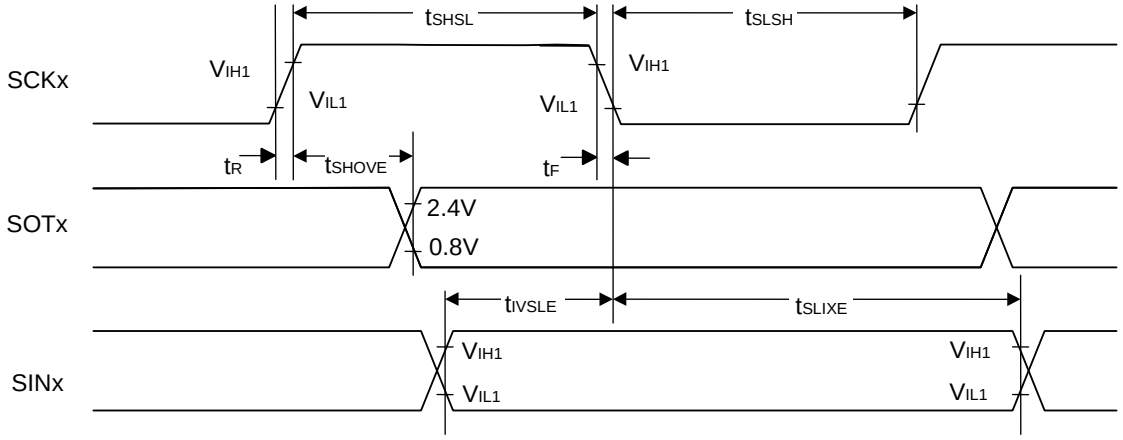
(注意事項)

・CLK 同期モード時の交流規格です。
・$C_L$ は、テスト時の端子に接続される負荷容量値です。
・最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制限されます。ch. 3, ch. 4 は最大ボーレート 400kbps 以下でご使用ください。
詳細につきましては、ハードウェアマニュアルを参照してください。

・内部シフトクロックモード




・外部シフトクロックモード



(4-1-3)ビット設定: SMR：MD2=0, SMR:MD1=1, SMR：MD0=0, SMR:SCINV=0, SCR:SPI=1

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック<br>サイクルタイム | $t_{SCYC}$ | SCK0~SCK11 | - | $4t_{CPP}$ | - | ns | 内部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| SCK↑⇒<br>SOT 遅延時間 | $t_{SHOVI}$ | SCK0~SCK2,<br>SCK5~SCK11<br>SOT0~SOT2,<br>SOT5~SOT11 | | -30 | 30 | ns | |
| | | SCK3,SCK4<br>SOT3,SOT4 | | -300 | 300 | ns | |
| 有効 SIN⇒<br>SCK↓セットアップ<br>時間 | $t_{IVSLI}$ | SCK0~SCK2,<br>SCK5~SCK11<br>SIN0~SIN2,<br>SIN5~SIN11 | | 34 | - | ns | |
| | | SCK3,SCK4<br>SIN3,SIN4 | | 300 | - | ns | |
| SCK↓⇒<br>有効 SIN ホールド<br>時間 | $t_{SLIXI}$ | SCK0~SCK11<br>SIN0~SIN11 | | 0 | - | ns | |
| SOT⇒SCK↓<br>遅延時間 | $t_{SOVLI}$ | SCK0~SCK11<br>SOT0~SOT11 | | $2t_{CPP}$-30 | - | ns | |
| シリアルクロック<br>“H”パルス幅 | $t_{SHSL}$ | SCK0~SCK11 | - | $t_{CPP}$+10 | - | ns | 外部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| シリアルクロック<br>“L”パルス幅 | $t_{SLSH}$ | | | $2t_{CPP}$-10 | - | ns | |
| SCK↑⇒<br>SOT 遅延時間 | $t_{SHOVE}$ | SCK0~SCK2,<br>SCK5~SCK11<br>SOT0~SOT2,<br>SOT5~SOT11 | | - | 33 | ns | |
| | | SCK3,SCK4<br>SOT3,SOT4 | | - | 300 | ns | |
| 有効 SIN⇒<br>SCK↓セットアップ<br>時間 | $t_{IVSHE}$ | SCK0~SCK11<br>SIN0~SIN11 | | 10 | - | ns | |
| SCK↓⇒<br>有効 SIN ホールド<br>時間 | $t_{SLIXE}$ | | | 20 | - | ns | |
| SCK 立下り時間 | $t_F$ | SCK0~SCK11 | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | SCK0~SCK11 | | - | 5 | ns | |

(注意事項)

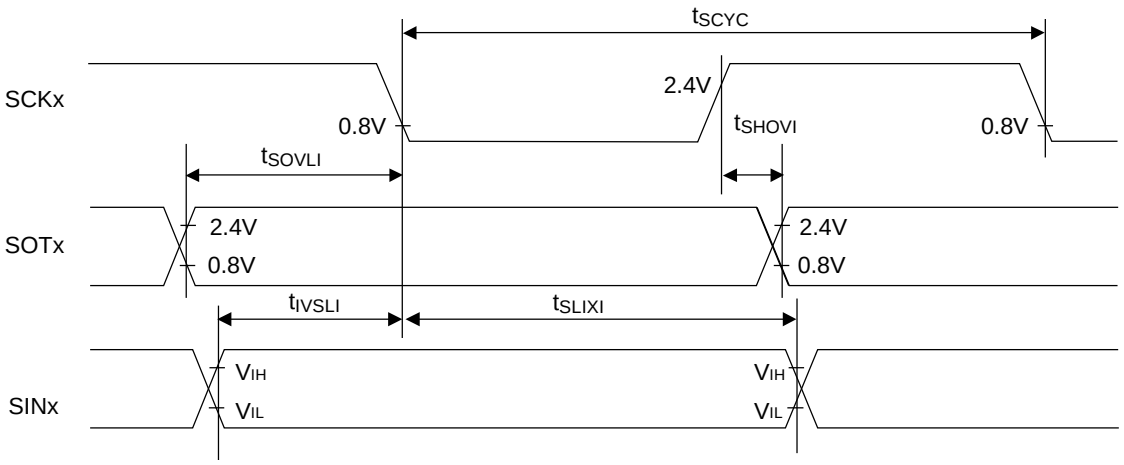
・CLK 同期モード時の交流規格です。

・$C_L$ は、テスト時の端子に接続される負荷容量値です。

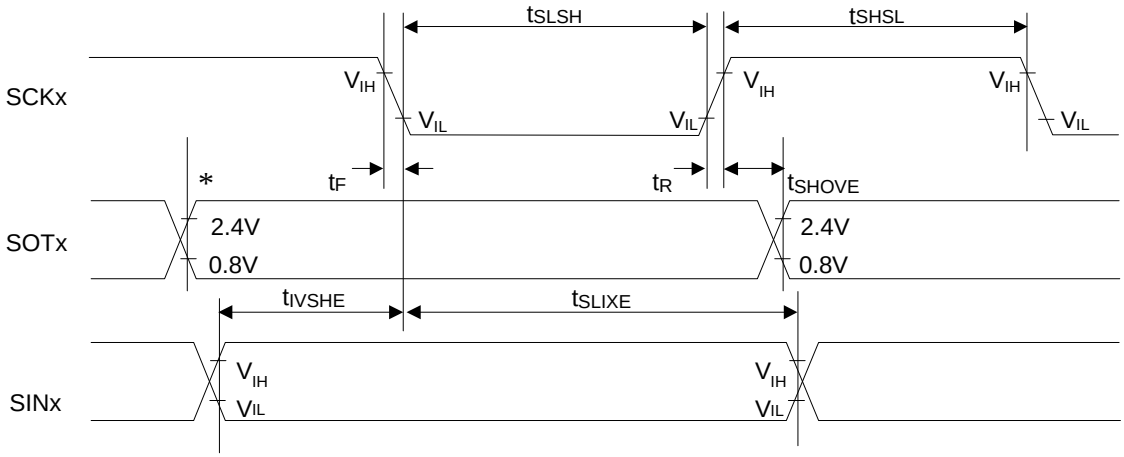
・最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制限

されます。ch. 3, ch. 4 は最大ボーレート 400kbps 以下でご使用ください。
詳細につきましては、ハードウェアマニュアルを参照してください。

・内部シフトクロックモード




・外部シフトクロックモード




*: TDR レジスタにライトすると変化

(4-1-4)ビット設定: SMR：MD2=0, SMR:MD1=1, SMR：MD0=0, SMR:SCINV=1, SCR:SPI=1

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック サイクルタイム | $t_{SCYC}$ | SCK0~SCK11 | - | $4t_{CPP}$ | - | ns | 内部シフトクロックモード 出力端子は $C_L$=50pF |
| SCK↓⇒ SOT 遅延時間 | $t_{SLOVI}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | -30 | 30 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | -300 | 300 | ns | |
| 有効 SIN⇒ SCK↑セットアップ時間 | $t_{IVSHI}$ | SCK0~SCK2, SCK5~SCK11 SIN0~SIN2, SIN5~SIN11 | | 34 | - | ns | |
| | | SCK3,SCK4 SIN3,SIN4 | | 300 | - | ns | |
| SCK↑⇒ 有効 SIN ホールド時間 | $t_{SHIXI}$ | SCK0~SCK11 SIN0~SIN11 | | 0 | - | ns | |
| SOT⇒SCK↑ 遅延時間 | $t_{SOVHI}$ | SCK0~SCK11 SOT0~SOT11 | | $2t_{CPP}$-30 | - | ns | |
| シリアルクロック “H”パルス幅 | $t_{SHSL}$ | SCK0~SCK11 | - | $t_{CPP}$+10 | - | ns | 外部シフトクロックモード 出力端子は $C_L$=50pF |
| シリアルクロック “L”パルス幅 | $t_{SLSH}$ | | | $2t_{CPP}$-10 | - | ns | |
| SCK↓⇒ SOT 遅延時間 | $t_{SLOVE}$ | SCK0~SCK2, SCK5~SCK11 SOT0~SOT2, SOT5~SOT11 | | - | 33 | ns | |
| | | SCK3,SCK4 SOT3,SOT4 | | - | 300 | ns | |
| 有効 SIN⇒ SCK↑セットアップ時間 | $t_{IVSHE}$ | SCK0~SCK11 SIN0~SIN11 | | 10 | - | ns | |
| SCK↑⇒ 有効 SIN ホールド時間 | $t_{SHIXE}$ | | | 20 | - | ns | |
| SCK 立下り時間 | $t_F$ | SCK0~SCK11 | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | SCK0~SCK11 | | - | 5 | ns | |

(注意事項)

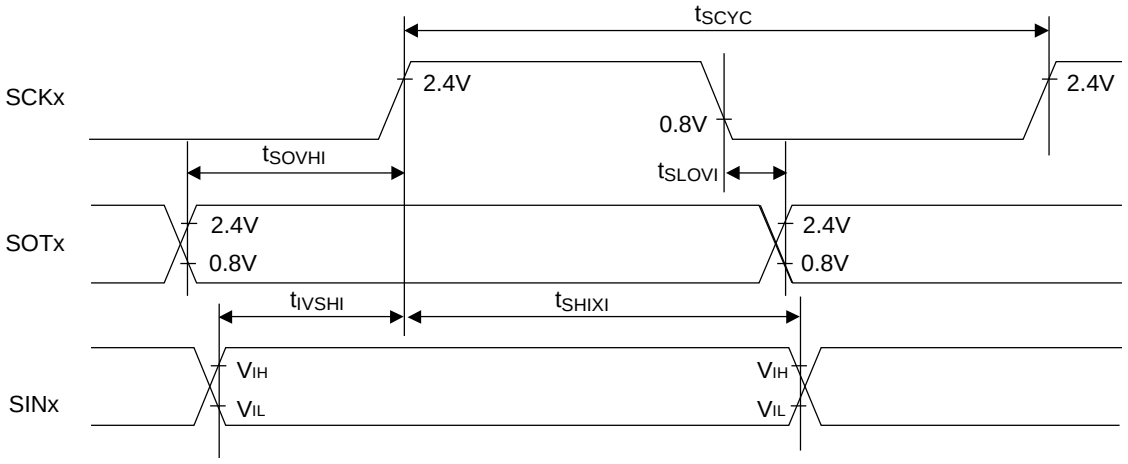
・CLK 同期モード時の交流規格です。

・$C_L$ は、テスト時の端子に接続される負荷容量値です。

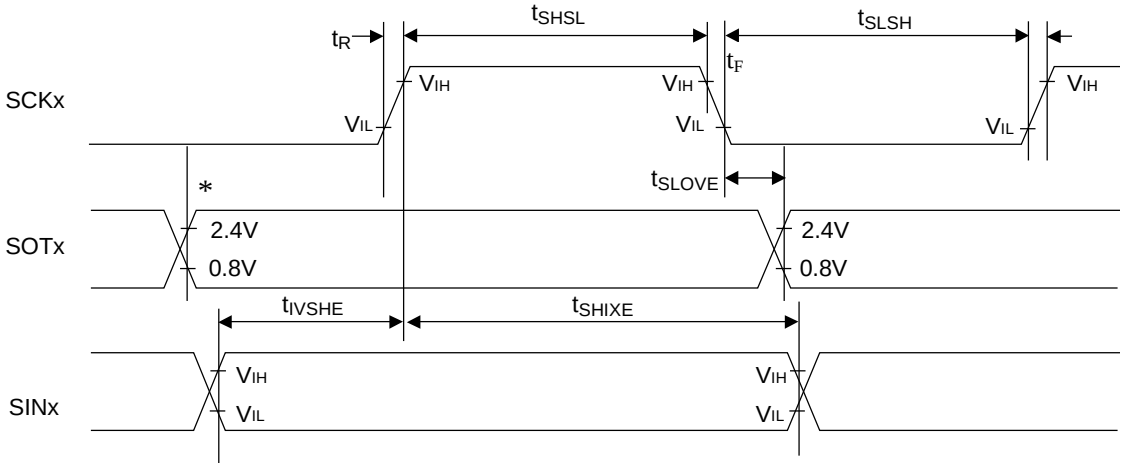
・最大ボーレートは、使用する内部動作クロックおよびそのほかのパラメータによって制限

されます。ch. 3, ch. 4 は最大ボーレート 400kbps 以下でご使用ください。
詳細につきましては、ハードウェアマニュアルを参照してください。

・内部シフトクロックモード




・外部シフトクロックモード




*: TDR レジスタにライトすると変化

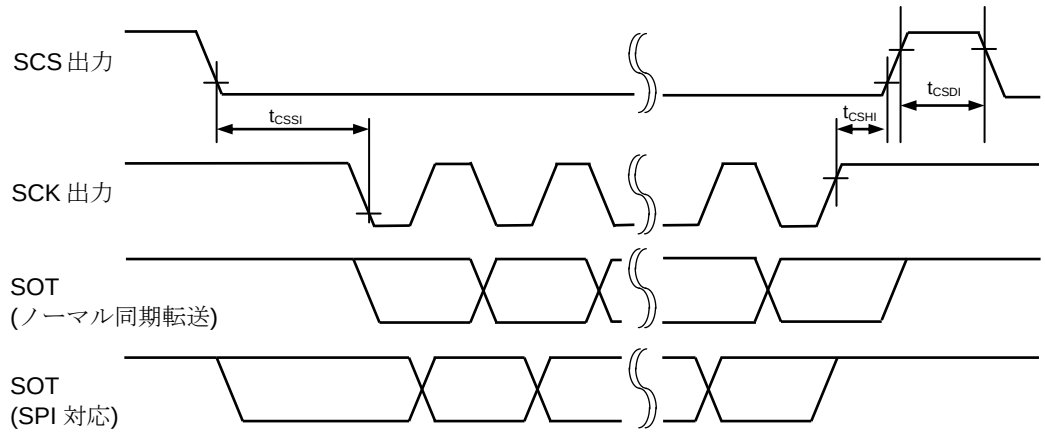
(4-1-5)ビット設定: SMR:MD2=0, SMR:MD1=1, SMR:MD0=0,
シリアルチップセレクト使用時 ：SCSCR:CSEN=1,
シリアルクロック出力マークレベル"H"：SMR,SCSFR:SCINV=0,
シリアルチップセレクトインアクティブレベル"H"：SCSCR,SCSFR:CSLVL=1
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↓⇒SCK↓<br>セットアップ時間 | $t_{CSSI}$ | SCK1,SCK2,<br>SCK5~SCK11,SCS1,<br>SCS2,SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $t_{CSSU}$-50 *1 | $t_{CSSU}$+0 *1 | ns | 内部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| | | SCK3,SCK4,SCS3,<br>SCS40~SCS43 | | $t_{CSSU}$-50 *1 | $t_{CSSU}$+300 *1 | ns | |
| SCK↑⇒SCS↑<br>ホールド時間 | $t_{CSHI}$ | SCK1,SCK2,<br>SCK5~SCK11,SCS1,<br>SCS2,SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSHD}$-10 *2 | $t_{CSHD}$+50 *2 | ns | |
| | | SCK3,SCK4,SCS3,<br>SCS40~SCS43 | | $t_{CSHD}$-300 *2 | $t_{CSHD}$+50 *2 | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDI}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSDS}$-50 *3 | $t_{CSDS}$+50 *3 | ns | |
| SCS↓⇒SCK↓<br>セットアップ時間 | $t_{CSSE}$ | SCK1~SCK11<br>SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$+30 | - | ns | 外部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| SCK↑⇒SCS↑<br>ホールド時間 | $t_{CSHE}$ | | | +0 | - | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $3t_{CPP}$+30 | - | ns | |
| SCS↓⇒SOT<br>遅延時間 | $t_{DSE}$ | SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1,SOT2,<br>SOT5~SOT11 | | - | 40 | ns | |
| | | SCS3,SCS40~SCS43<br>SOT3,SOT4 | | - | 300 | ns | |

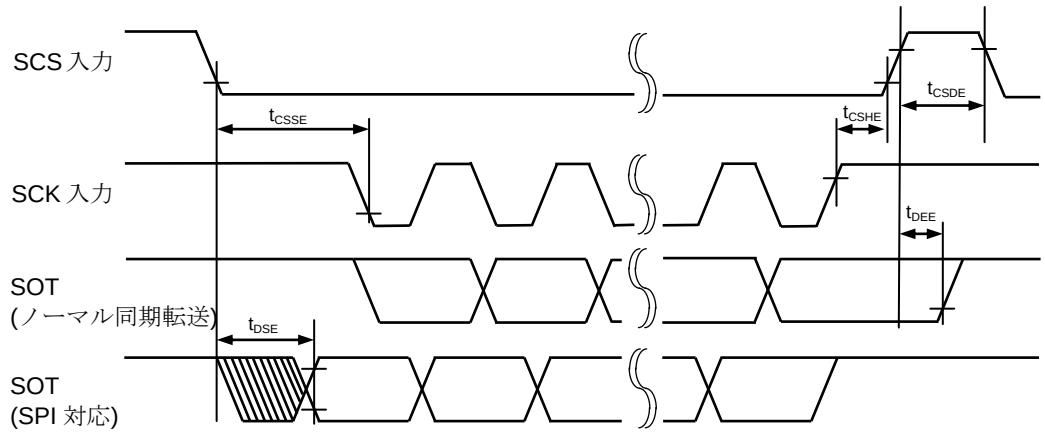
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↑⇒SOT<br>遅延時間 | $t_{DEE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1~SOT11 | - | +0 | - | ns | 外部シフトクロックモード<br>出力端子は<br>$C_L$=50pF |
| SCK↓⇒SCS↓<br>クロック切換え時間 | $t_{SCC}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$-10 | $3t_{CPP}$+50 | ns | 内部シフトクロックモード<br>ラウンド動作<br>出力端子は<br>$C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $3t_{CPP}$-300 | $3t_{CPP}$+50 | ns | |

*1: $t_{CSSU}$ =SCSTR:CSSU7-0×シリアルチップセレクトタイミング動作クロック
*2: $t_{CSHD}$=SCSTR:CSHD7-0×シリアルチップセレクトタイミング動作クロック
*3: $t_{CSDS}$=SCSTR:CSDS15-0×シリアルチップセレクトタイミング動作クロック
ディセレクト時間の設定にかかわらず、シリアルチップセレクト端子がインアクティブになってから、次にアクティブになるまでは最小 5 周辺バスクロック時間以上かかります。

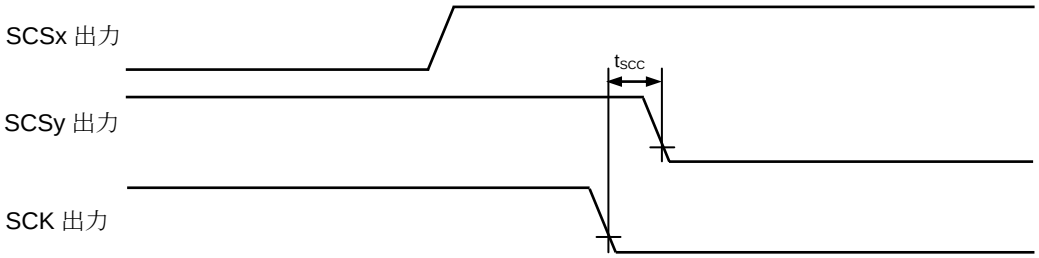
上記 *1,*2,*3 の詳細はハードウェアマニュアルを参照してください。




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"H"
内部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"H"
外部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"H"
内部シフトクロックモード・ラウンド動作によるクロック切り換え例(x,y=0,1,2,3)

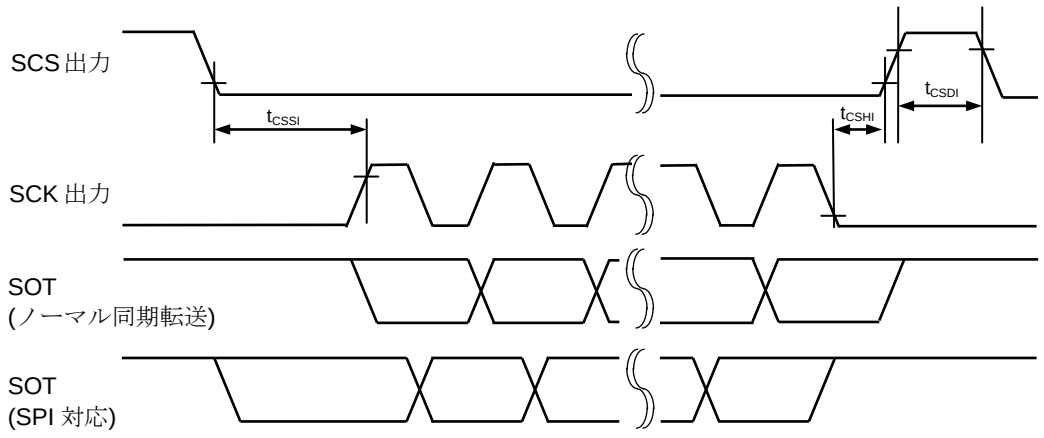
(4-1-6)ビット設定: SMR:MD2=0, SMR:MD1=1, SMR:MD0=0,
シリアルチップセレクト使用時 ：SCSCR:CSEN=1,
シリアルクロック出力マークレベル"L"：SMR,SCSFR:SCINV=1,
シリアルチップセレクトインアクティブレベル"H"：SCSCR,SCSFR:CSLVL=1
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↓⇒SCK↑<br>セットアップ時間 | $t_{CSSI}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $t_{CSSU}$-50 *1 | $t_{CSSU}$+0 *1 | ns | 内部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSSU}$-50 *1 | $t_{CSSU}$+300 *1 | ns | |
| SCK↓⇒SCS↑<br>ホールド時間 | $t_{CSHI}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSHD}$-10 *2 | $t_{CSHD}$+50 *2 | ns | |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSHD}$-300 *2 | $t_{CSHD}$+50 *2 | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDI}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSDS}$-50 *3 | $t_{CSDS}$+50 *3 | ns | |

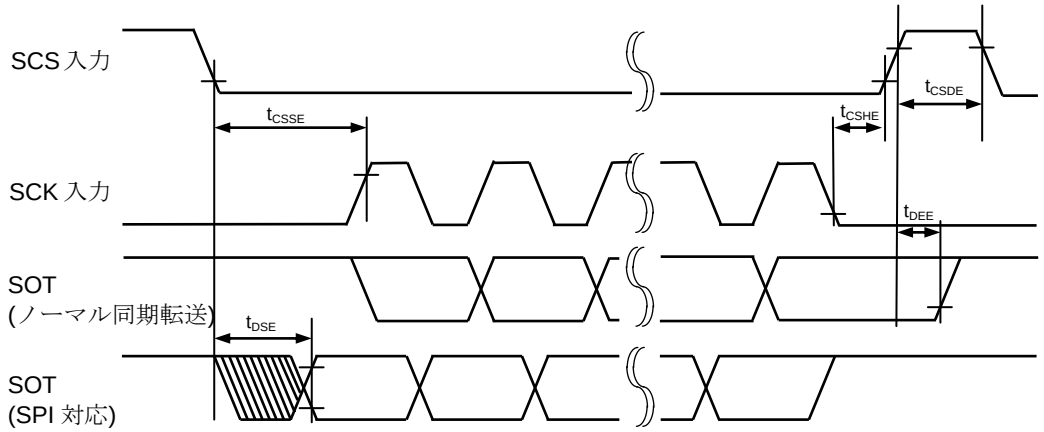
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↓⇒SCK↑<br>セットアップ時間 | $t_{CSSE}$ | SCK1~SCK11<br>SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$+30 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK↓⇒SCS↑<br>ホールド時間 | $t_{CSHE}$ | | | +0 | - | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $3t_{CPP}$+30 | - | ns | |
| SCS↓⇒SOT<br>遅延時間 | $t_{DSE}$ | SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1,SOT2,<br>SOT5~SOT11 | | - | 40 | ns | |
| | | SCS3,<br>SCS40~SCS43<br>SOT3,SOT4 | | - | 300 | ns | |
| SCS↑⇒SOT<br>遅延時間 | $t_{DEE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1~SOT11 | - | +0 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK↑⇒SCS↓<br>クロック切換え時間 | $t_{SCC}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$-10 | $3t_{CPP}$+50 | ns | 内部シフトクロックモードラウンド動作出力端子は $C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $3t_{CPP}$-300 | $3t_{CPP}$+50 | ns | |

*1: $t_{CSSU}$ =SCSTR:CSSU7-0×シリアルチップセレクトタイミング動作クロック
*2: $t_{CSHD}$=SCSTR:CSHD7-0×シリアルチップセレクトタイミング動作クロック
*3: $t_{CSDS}$=SCSTR:CSDS15-0×シリアルチップセレクトタイミング動作クロック
ディセレクト時間の設定にかかわらず、シリアルチップセレクト端子がインアクティブになってから、次にアクティブになるまでは最小 5 周辺バスクロック時間以上かかります。

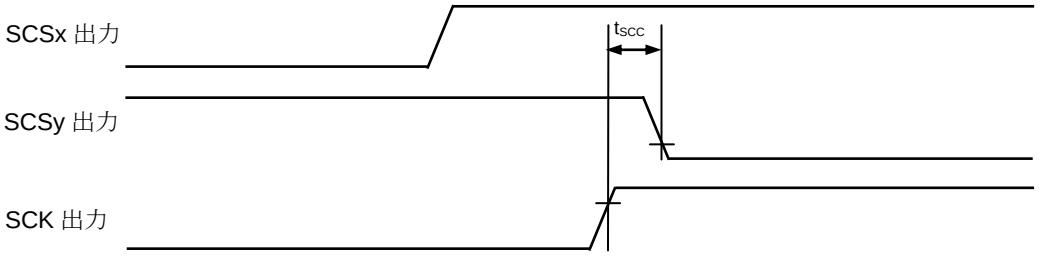
上記 *1,*2,*3 の詳細はハードウェアマニュアルを参照してください。




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"H"
内部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"H"
外部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"H"
内部シフトクロックモード・ラウンド動作によるクロック切り換え例(x,y=0,1,2,3)

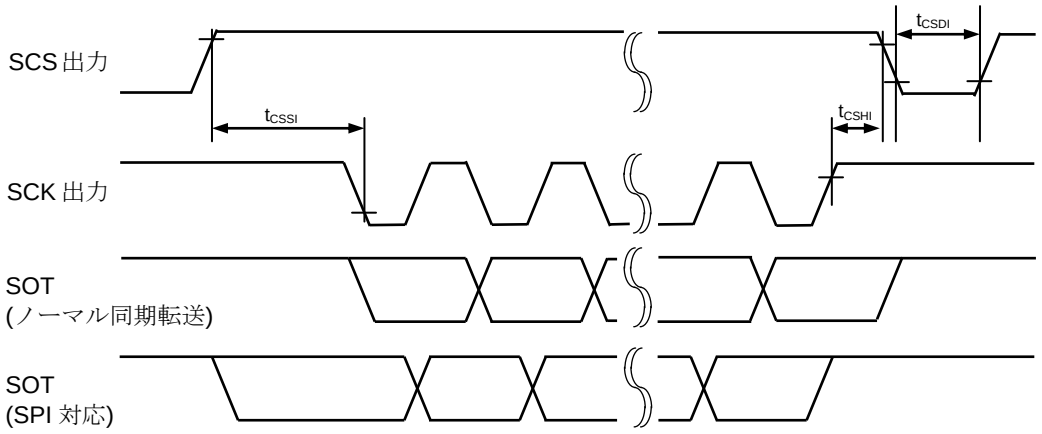
(4-1-7)ビット設定: SMR:MD2=0, SMR:MD1=1, SMR:MD0=0,
シリアルチップセレクト使用時 ：SCSCR:CSEN=1,
シリアルクロック出力マークレベル"H"：SMR,SCSFR:SCINV=0,
シリアルチップセレクトインアクティブレベル"L"：SCSCR,SCSFR:CSLVL=0
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↑⇒SCK↓<br>セットアップ時間 | $t_{CSSI}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $t_{CSSU}$-50 *1 | $t_{CSSU}$+0 *1 | ns | 内部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSSU}$-50 | $t_{CSSU}$+300 | ns | |
| SCK↑⇒SCS↓<br>ホールド時間 | $t_{CSHI}$ | SCK1~SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSHD}$-10 *2 | $t_{CSHD}$+50 *2 | ns | |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSHD}$-300 *2 | $t_{CSHD}$+50 *2 | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDI}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSDS}$-50 *3 | $t_{CSDS}$+50 *3 | ns | |

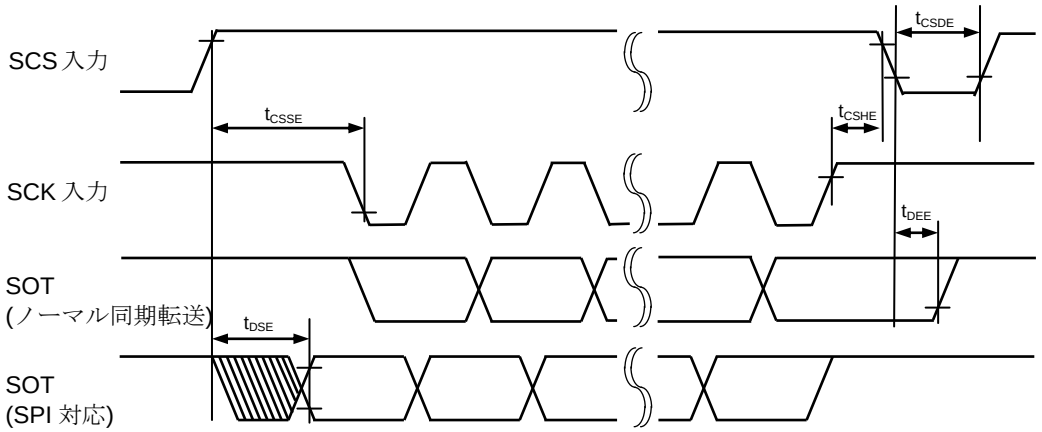
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS ↑ ⇒SCK ↓<br>セットアップ時間 | $t_{CSSE}$ | SCK1~SCK11<br>SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$+30 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK ↑ ⇒SCS ↓<br>ホールド時間 | $t_{CSHE}$ | | | +0 | - | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $3t_{CPP}$+30 | - | ns | |
| SCS ↑ ⇒SOT<br>遅延時間 | $t_{DSE}$ | SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1,SOT2,<br>SOT5~SOT11 | | - | 40 | ns | |
| | | SCS3,<br>SCS40~SCS43<br>SOT3,SOT4 | | - | 300 | | |
| SCS ↓ ⇒SOT<br>遅延時間 | $t_{DEE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1~SOT11 | - | +0 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK ↓ ⇒SCS ↑<br>クロック切換え時間 | $t_{SCC}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$-10 | $3t_{CPP}$+50 | ns | 内部シフトクロックモードラウンド動作出力端子は $C_L$=50pF |
| | | SCK3,SCK4,<br>SCS3,<br>SCS40~SCS43 | | $3t_{CPP}$-300 | $3t_{CPP}$+50 | ns | |

*1: $t_{CSSU}$ =SCSTR:CSSU7-0×シリアルチップセレクトタイミング動作クロック
*2: $t_{CSHD}$=SCSTR:CSHD7-0×シリアルチップセレクトタイミング動作クロック
*3: $t_{CSDS}$=SCSTR:CSDS15-0×シリアルチップセレクトタイミング動作クロック
ディセレクト時間の設定にかかわらず、シリアルチップセレクト端子がインアクティブになってから、次にアクティブになるまでは最小 5 周辺バスクロック時間以上かかります。

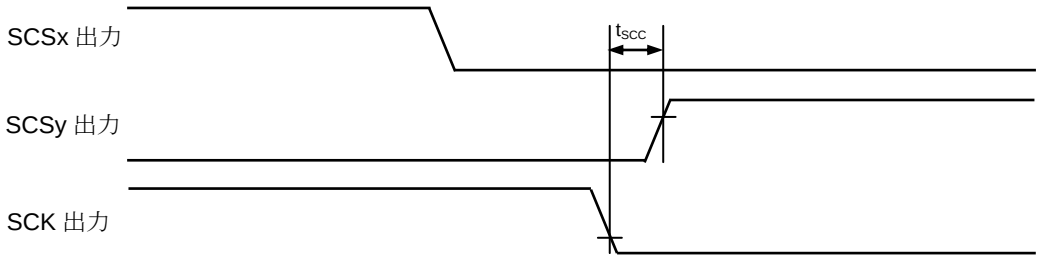
上記 *1,*2,*3 の詳細はハードウェアマニュアルを参照してください。




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"L"
内部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"L"
外部シフトクロックモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"H"
・シリアルチップセレクトインアクティブレベル"L"
内部シフトクロックモード・ラウンド動作によるクロック切り換え例(x,y=0,1,2,3)

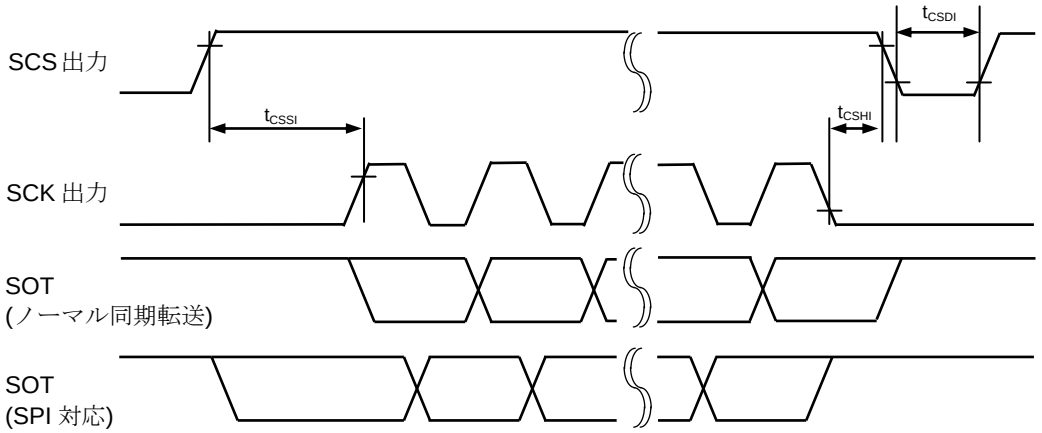
(4-1-8)ビット設定: SMR:MD2=0, SMR:MD1=1, SMR:MD0=0,
シリアルチップセレクト使用時 ：SCSCR:CSEN=1,
シリアルクロック出力マークレベル"L"：SMR,SCSFR:SCINV=1,
シリアルチップセレクトインアクティブレベル"L"：SCSCR,SCSFR:CSLVL=0
($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS↑⇒SCK↑<br>セットアップ時間 | $t_{CSSI}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $t_{CSSU}$-50 *1 | $t_{CSSU}$+0 *1 | ns | 内部シフト<br>クロックモード<br>出力端子は<br>$C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSSU}$-50 *1 | $t_{CSSU}$+300 *1 | ns | |
| SCK↓⇒SCS↓<br>ホールド時間 | $t_{CSHI}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSHD}$-10 *2 | $t_{CSHD}$+50 *2 | ns | |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $t_{CSHD}$-300 *2 | $t_{CSHD}$+50 *2 | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDI}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $t_{CSDS}$-50 *3 | $t_{CSDS}$+50 *3 | ns | |

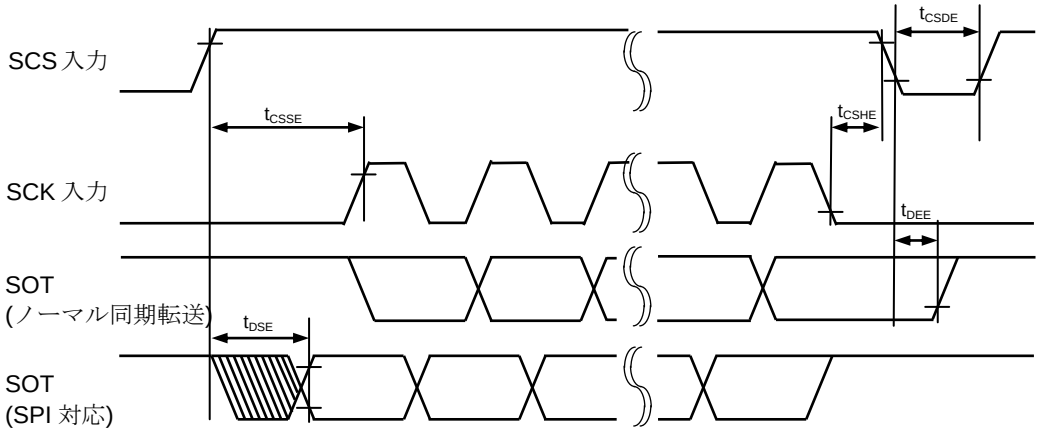
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| SCS ↑ ⇒SCK ↑<br>セットアップ時間 | $t_{CSSE}$ | SCK1~SCK11<br>SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$+30 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK ↓ ⇒SCS ↓<br>ホールド時間 | $t_{CSHE}$ | | | +0 | - | ns | |
| SCS<br>ディセレクト時間 | $t_{CSDE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | | $3t_{CPP}$+30 | - | ns | |
| SCS ↑ ⇒SOT<br>遅延時間 | $t_{DSE}$ | SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1,SOT2,<br>SOT5~SOT11 | | - | 40 | ns | |
| | | SCS3,<br>SCS40~SCS43<br>SOT3,SOT4 | | - | 300 | ns | |
| SCS ↓ ⇒SOT<br>遅延時間 | $t_{DEE}$ | SCS1~SCS3,<br>SCS40~SCS43,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11<br>SOT1~SOT11 | - | +0 | - | ns | 外部シフトクロックモード出力端子は $C_L$=50pF |
| SCK ↑ ⇒SCS ↑<br>クロック切換え時間 | $t_{SCC}$ | SCK1,SCK2,<br>SCK5~SCK11<br>SCS1,SCS2,<br>SCS50~SCS53,<br>SCS60~SCS63,<br>SCS70~SCS73,<br>SCS8~SCS11 | - | $3t_{CPP}$-10 | $3t_{CPP}$+50 | ns | 内部シフトクロックモードラウンド動作出力端子は $C_L$=50pF |
| | | SCK3,SCK4<br>SCS3,<br>SCS40~SCS43 | | $3t_{CPP}$-300 | $3t_{CPP}$+50 | ns | |

*1: $t_{CSSU}$ =SCSTR:CSSU7-0×シリアルチップセレクトタイミング動作クロック
*2: $t_{CSHD}$=SCSTR:CSHD7-0×シリアルチップセレクトタイミング動作クロック
*3: $t_{CSDS}$=SCSTR:CSDS15-0×シリアルチップセレクトタイミング動作クロック
ディセレクト時間の設定にかかわらず、シリアルチップセレクト端子がインアクティブになってから、次にアクティブになるまでは最小 5 周辺バスクロック時間以上かかります。

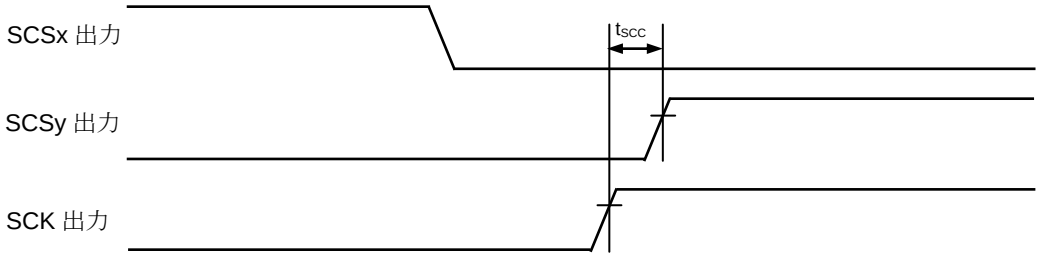
上記 *1,*2,*3 の詳細はハードウェアマニュアルを参照してください。




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"L"
マスタモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"L"
スレーブモード




シリアルチップセレクト使用時・シリアルクロック出力マークレベル"L"
・シリアルチップセレクトインアクティブレベル"L"
マスタモード・ラウンド動作によるクロック切り換え例(x,y=0,1,2,3)

(4-2) UART (非同期シリアルインタフェース)タイミング

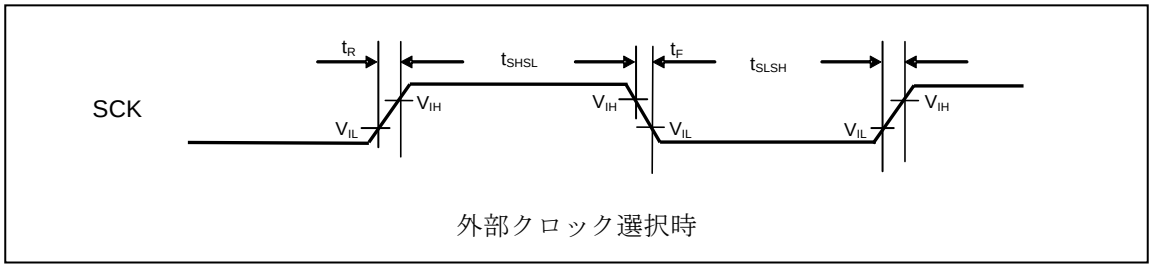
ビット設定: SMR：MD2=0, SMR:MD1=0, SMR：MD0=0

ビット設定: SMR：MD2=0, SMR:MD1=0, SMR：MD0=1

外部クロック選択時(BGR:EXT=1)

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子記号 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック "L"パルス幅 | $t_{SLSH}$ | SCK0～SCK11 | - | $t_{CPP}$+10 | - | ns | 出力端子は $C_L$=50pF |
| シリアルクロック "H"パルス幅 | $t_{SHSL}$ | | | $t_{CPP}$+10 | - | ns | |
| SCK 立下り時間 | $t_F$ | | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | | | - | 5 | ns | |



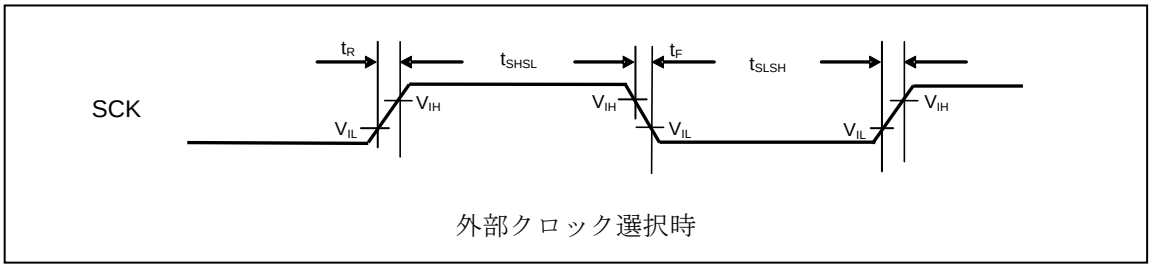

外部クロック選択時

(4-3) LIN インタフェース(v2.1)(LIN 通信制御インタフェース(v2.1))タイミング

ビット設定: SMR : MD2=0, SMR:MD1=1, SMR : MD0=1

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子記号 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| シリアルクロック ”L”パルス幅 | $t_{SLSH}$ | SCK0～SCK11 | - | $t_{CPP}$+10 | - | ns | 出力端子は $C_L$=50pF |
| シリアルクロック ”H”パルス幅 | $t_{SHSL}$ | | | $t_{CPP}$+10 | - | ns | |
| SCK 立下り時間 | $t_F$ | | | - | 5 | ns | |
| SCK 立上り時間 | $t_R$ | | | - | 5 | ns | |




外部クロック選択時

(4-4) I²C タイミング

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 標準モード | | ファーストモード*3 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | 最小 | 最大 | | |
| SCL クロック周波数 | $f_{SCL}$ | SCK3～SCK11 | $C_L$=50pF R=($V_P$/$I_{OL}$) *1 | 0 | 100 | 0 | 400 | kHz | |
| 「反復 START 条件」ホールド時間 SDA↓→SCL↓ | $t_{HDSTA}$ | SOT3～SOT11 (SDA) SCK3～SCK11 (SCL) | | 4 | - | 0.6 | - | µs | |
| SCL クロックの"L"幅 | $t_{LOW}$ | SCK3～SCK11 (SCL) | | 4.7 | - | 1.3 | - | µs | |
| SCL クロックの"H"幅 | $t_{HIGH}$ | SCK3～SCK11 (SCL) | | 4 | - | 0.6 | - | µs | |
| 「反復 START 条件」のセットアップ時間 SCL↑→SDA↓ | $t_{SUSTA}$ | SCK3～SCK11 (SCL) | | 4.7 | - | 0.6 | - | µs | |
| データホールド時間 SCL↓→SDA↓↑ | $t_{HDDAT}$ | SOT3～SOT11 (SDA) SCK3～SCK11 (SCL) | | 0 | 3.45*2 | 0 | 0.9*3 | µs | |
| データセットアップ時間 SDA↓↑→SCL↑ | $t_{SUDAT}$ | SOT3～SOT11 (SDA) SCK3～SCK11 (SCL) | | 250 | - | 100 | - | ns | |
| 「STOP 条件」セットアップ時間 SCL↑→SDA↑ | $t_{SUSTO}$ | SOT3～SOT11 (SDA) SCK3～SCK11 (SCL) | | 4 | - | 0.6 | - | µs | |
| 「STOP 条件」と「START 条件」との間のバスフリー時間 | $t_{BUF}$ | | | 4.7 | - | 1.3 | - | µs | |
| ノイズフィルタ | $t_{SP}$ | | - | $2t_{CPP}$*4 | - | $2t_{CPP}$*4 | - | ns | |

（注意事項）ch.3,ch.4 のみ標準モード/ファーストモード対応です。ch.5～ch.8,ch.10,ch.11 は標準モードのみ対応です。

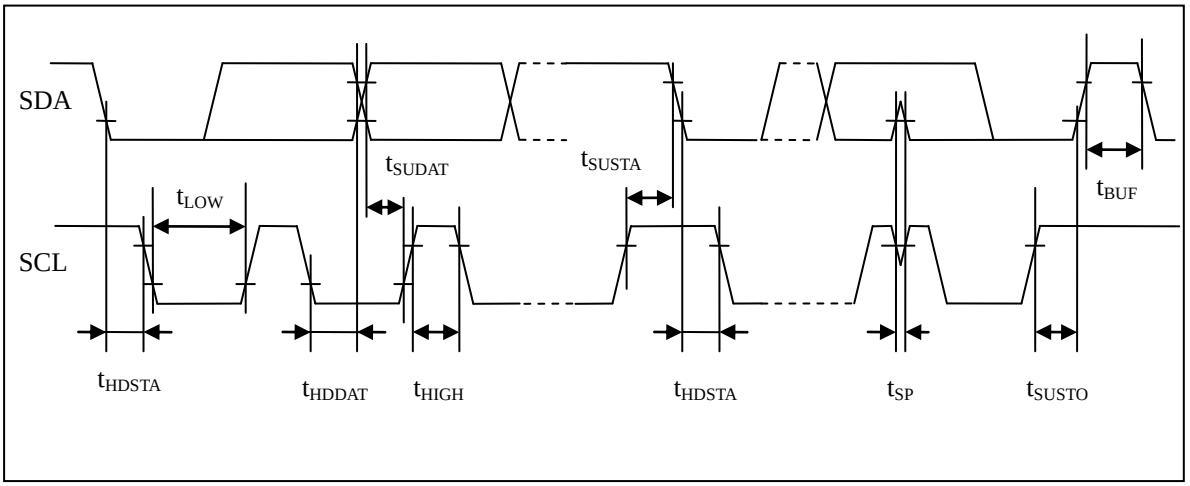
*1: R, $C_L$ は SCL, SDA 出力ラインのプルアップ抵抗, 負荷容量です。$V_P$ はプルアップ抵抗の電源電圧、$I_{OL}$ は $V_{OL}$ 保証電流を示します。

*2: 最大 $t_{HDDAT}$ は少なくともデバイスの SCL 信号の"L"区間($t_{LOW}$)を延長していないということを満たしていなければなりません。

*3: ファーストモード I²C バスデバイスを標準モード I²C バスシステムに使用することはできますが、要求される条件 tSUDAT≧250 ns を満足しなければなりません。

*4: $t_{CPP}$ は、周辺系クロックサイクル時間です。I2C 使用時は、周辺バスクロックは 8MHz 以上に設定してください。

・$I^2C$ タイミング

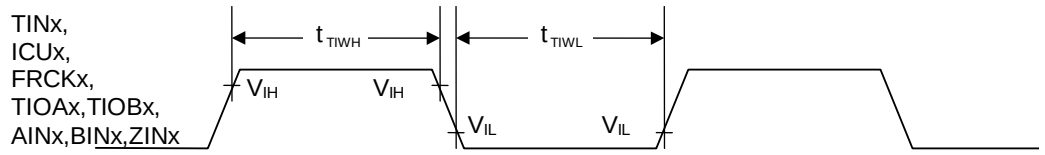

SDA
SCL
tLOW
tSUDAT
tSUSTA
tBUF
tHDSTA
tHDDAT
tHIGH
tHDSTA
tSP
tSUSTO

(5)タイマ入力タイミング

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| 入力パルス幅 | $t_{TIWH}$, $t_{TIWL}$ | TIN0~TIN7, ICU0~ICU9, FRCK0~FRCK5, TIOA0,TIOA1, TIOB0,TIOB1, AIN0,AIN1, BIN0,BIN1, ZIN0,ZIN1 | - | $4t_{CPP}$ | - | ns | |

・タイマ入力タイミング

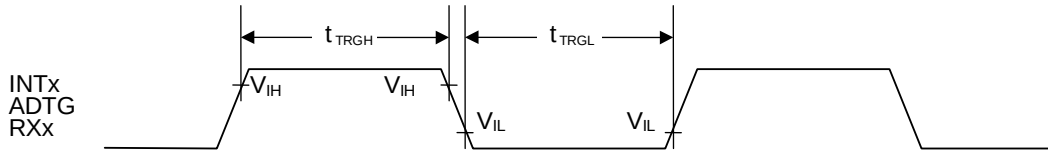



(6)トリガ入入力タイミング

($T_A$:-40℃～+125℃, $V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| 入力パルス幅 | $t_{TRGH}$, $t_{TRGL}$ | INT0~INT15, ADTG, RX0, RX1, RX2 | - | $5t_{CPP}$ | - | ns | |
| | | | | 1 | - | µs | ストップモード時 |

・トリガ入力タイミング

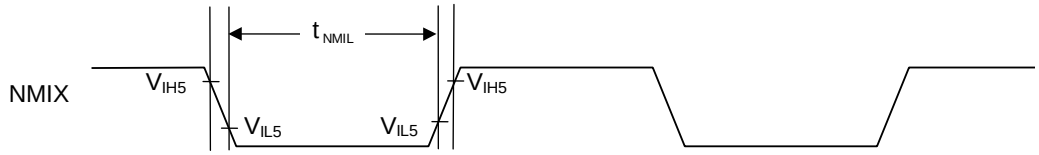


(7) NMI 入力タイミング

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$=$AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 最大 | | |
| 入力パルス幅 | $t_{NMIL}$ | NMIX | - | $4t_{CPP}$ | - | ns | |

・**NMIX 入力タイミング**



(8) 低電圧検出（外部低電圧検出）

($T_A$:-40℃～+125℃, $V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 電源電圧範囲 | $V_{DP5}$ | VCC | - | 2.7 | - | 5.5 | V | |
| 検出電圧*3 | $V_{DL}$ | | *1 | -8% | LVD5F_SEL [3:0] | +8% | V | LVD5F_SEL [3:0]は設定変更可能です。詳細はハードウェアマニュアルを参照してください。 |
| ヒステリシス幅 | $V_{HYS}$ | | - | - | 0.1 | - | V | 電圧上昇時 |
| 低電圧検知時間 | Td | - | | - | - | 30 | μs | |
| 電源電圧変動率 | - | VCC | - | -2 | - | 2 | V/ms | *2 |

*1: 電源の変動が低電圧検知時間より早い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。

*2：検出電圧($V_{DL}$)で低電圧検出を行うために、電源の変動を電源電圧変動率の範囲内に抑えるようにしてください。

*3: 外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。
この検出電圧(2.576V)は、マイコンの下限動作保証電圧(2.7V)よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、この設定をしないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

(9) 低電圧検出（内部低電圧検出）

($T_A$:-40℃～+125℃, $V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 電源電圧範囲 | $V_{RDP5}$ | - | - | 0.6 | - | 1.4 | V | |
| 検出電圧*2 | $V_{RDL}$ | | *1 | 0.8 | 0.9 | 1.0 | V | 電圧降下時 |
| ヒステリシス幅 | $V_{RHYS}$ | | - | - | 0.1 | - | V | 電圧上昇時 |
| 低電圧検知時間 | - | - | | - | - | 30 | μs | |

*1: 電源の変動が低電圧検知時間より早い場合、電源電圧が検出電圧範囲を通過した後に発生/解除する可能性があります。

*2: この検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。
マイコンの下限動作保証電圧を検出する目的で、この LVD を使用しないでください。
下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。

(10) 外部バス I/F(同期モード)Timing

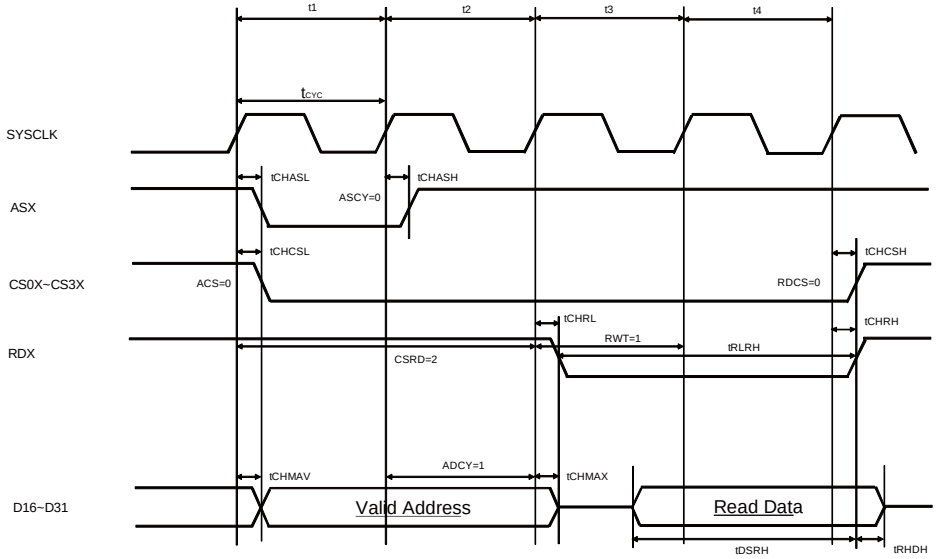
($T_A$:-40℃～+105℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$= $AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V) (外部負荷容量 50pF)

| 項目 | 記号 | 端子名 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| サイクル時間 | $t_{CYC}$ | SYSCLK | 25 | - | ns | $V_{CC}$=5.0V±10%*1 |
| | | | 31.25 | | | $V_{CC}$=3.3V±0.3V |
| ASX 遅延時間 | $t_{CHASL}$, $t_{CHASH}$ | SYSCLK, ASX | 0.5 | 18 | ns | |
| CS0X ~ CS3X 遅延時間 | $t_{CHCSL}$, $t_{CHCSH}$ | SYSCLK, CS0X~ CS3X | 0.5 | 18 | ns | |
| A00 ~ A21 遅延時間 | $t_{CHAV}$, $t_{CHAX}$ | SYSCLK, A00~A21 | 0.5 | 18 | ns | |
| RDX 遅延時間 | $t_{CHRL}$, $t_{CHRH}$ | SYSCLK, RDX | 0.5 | 18 | ns | |
| RDX 最小パルス | $t_{RLRH}$ | RDX | $t_{CYC}$ × 2 - 20 | - | ns | RWT=1 時。RWT は 1 以上に設定してください。*2 |
| データセットアップ→ RDX↑時間 | $t_{DSRH}$ | RDX, D16~D31 | 18+$t_{CYC}$ | - | ns | 同上 |
| RDX↑→ データホールド | $t_{RHDH}$ | | 0 | - | ns | |
| WRnX 遅延時間 | $t_{CHWL}$, $t_{CHWH}$ | SYSCLK, WR0X, WR1X | 0.5 | 18 | ns | |
| WRnX 最小パルス幅 | $t_{WLWH}$ | WR0X, WR1X | $t_{CYC}$ - 10 | - | ns | WWT=0 時。*2 |
| SYSCLK↑→ データ出力時間 | $t_{CHDV}$ | SYSCLK, D16~D31 | 0.5 | 18 | ns | |
| SYSCLK↑→ データホールド時間 | $t_{CHDX}$ | | - | 18 | ns | WRCS は 1 以上に設定してください。 |

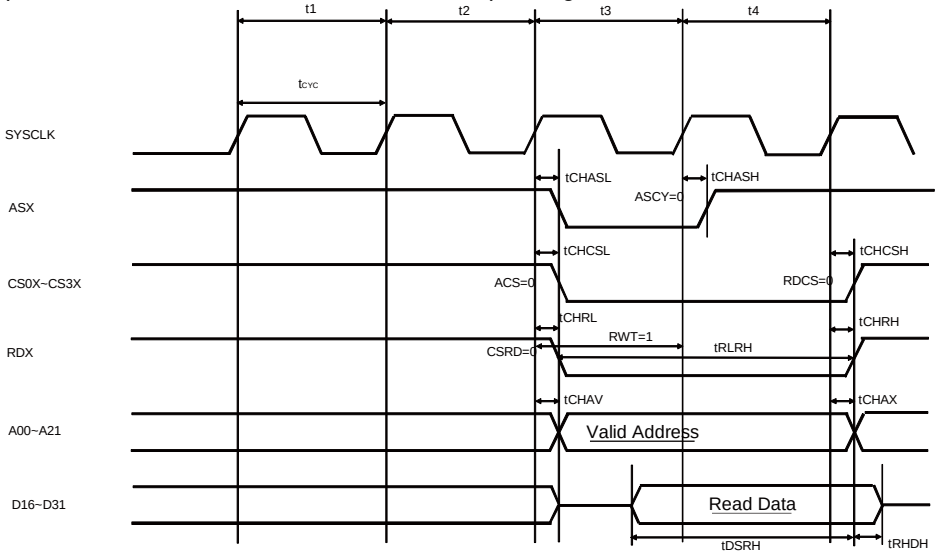
| 項目 | 記号 | 端子名 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| SYSCLK↑→アドレス出力時間 | $t_{CHMAV}$ | SYSCLK, D16~D31 | 0.5 | 18 | ns | |
| SYSCLK↑→アドレスホールド時間 | $t_{CHMAX}$ | | - | 18 | ns | マルチプレクスモード時、以下のように設定してください。<br>・CSWR および CSRD は 2 以上に設定<br>・ASCY は ADCY>ASCY となるように設定<br>またプロトコル違反防止のため、以下の条件を成立させてください。<br>ADCY +1≦ACS + CSRD<br>ADCY +1≦ACS + CSWR<br>ASCY + 1≦ACS + CSRD<br>ASCY + 1≦ACS + CSWR<br>詳細はハードウェアマニュアルを参照してください。 |

*1：$V_{CC}$=3.3V±0.3V（40MHz 動作)の場合、外部負荷容量 12pF 以下でご使用ください。
*2：自動ウェイト挿入や RDY 入力でバスを延ばしている場合には、($t_{CYC}$×延ばしたサイクル数)の時間を本規格に追加してください。

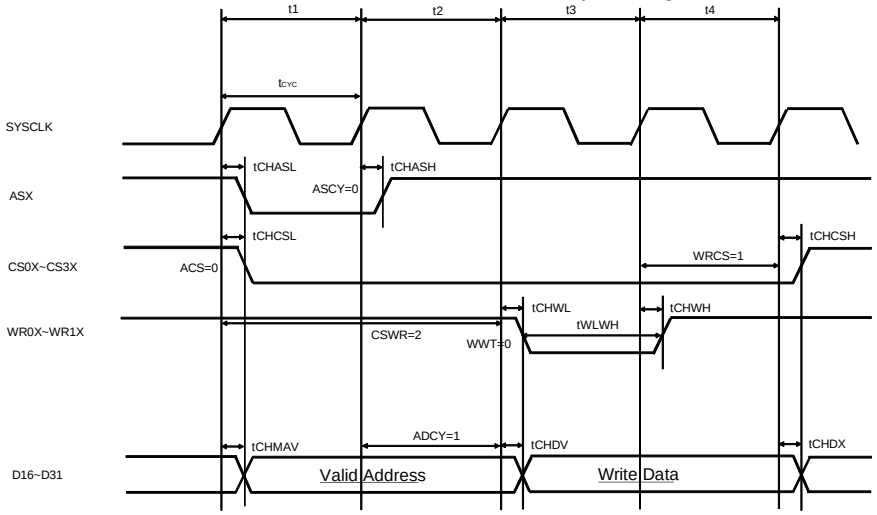
外部バス I/F (同期モード・リード動作・マルチプレクスモード) Timing



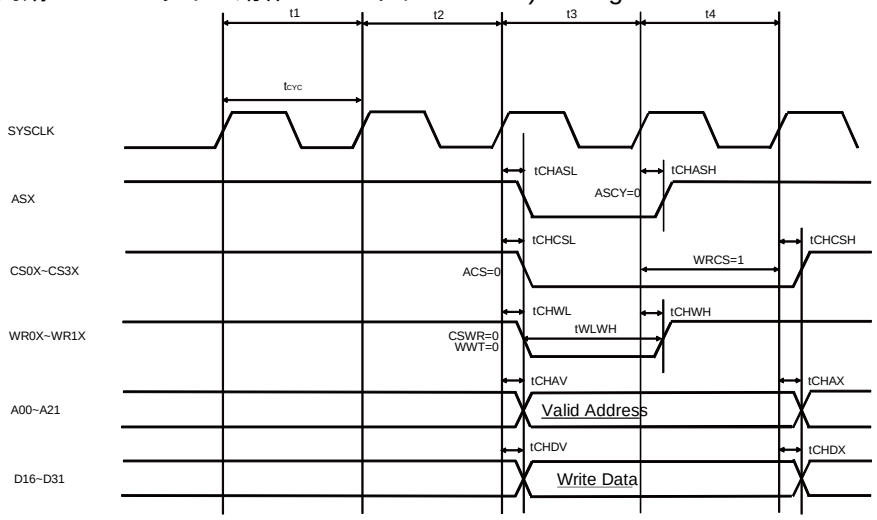

外部バス I/F (同期モード・リード動作・スプリットモード) Timing



外部バス I/F (同期モード・ライト動作・マルチプレクスモード) Timing




外部バス I/F (同期モード・ライト動作・スプリットモード) Timing



(11) 外部バス I/F(非同期モード)Timing

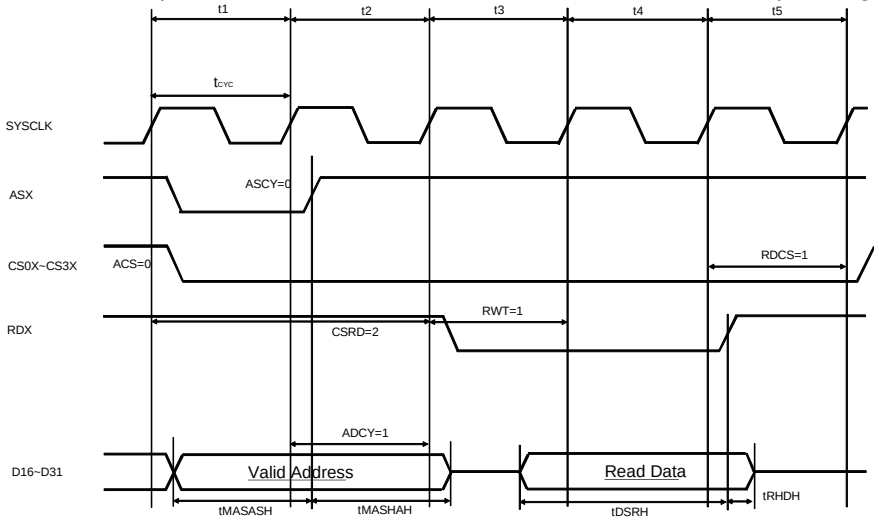
($T_A$:-40℃～+105℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$= $AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V) (外部負荷容量 50pF)

| 項目 | 記号 | 端子名 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| サイクル時間 | $t_{CYC}$ | SYSCLK | 25 | - | ns | $V_{CC}$=5.0V±10%[*1] |
| | | | 31.25 | | | $V_{CC}$=3.3V±0.3V |
| アドレス セットアップ→ RDX↑時間 | $t_{ASRH}$ | RDX, A00~A21 | 2 × $t_{CYC}$ - 12 | 2 × $t_{CYC}$ + 12 | ns | RWT=1 時。RWT は 1 以上に設定してください。[*2] |
| RDX↑→ アドレスホールド | $t_{RHAH}$ | | $t_{CYC}$ - 12 | $t_{CYC}$ + 12 | ns | RDCS は 1 以上に設定してください。 |
| データ セットアップ→ RDX↑時間 | $t_{DSRH}$ | RDX, D16~D31 | 18 + $t_{CYC}$ | - | ns | RWT=1 時。RWT は 1 以上に設定してください。 |
| RDX↑→ データホールド | $t_{RHDH}$ | | 0 | - | ns | |
| アドレス セットアップ→ WRnX↑時間 | $t_{ASWH}$ | WR0X~ WR1X, A00~A21 | $t_{CYC}$ - 12 | $t_{CYC}$ + 12 | ns | WWT=0 時。[*2] |
| WRnX↑→ アドレス ホールド | $t_{WHAH}$ | | $t_{CYC}$ - 12 | $t_{CYC}$ + 12 | ns | WRCS は 1 以上に設定してください。 |
| データ セットアップ→ WRnX↑時間 | $t_{DSWH}$ | WR0X~ WR1X, D16~D31 | $t_{CYC}$ - 16 | $t_{CYC}$ + 16 | ns | WWT=0 時。[*2] |
| WRnX↑→ データホールド | $t_{WHDH}$ | | $t_{CYC}$ - 16 | $t_{CYC}$ + 16 | ns | WRCS は 1 以上に設定してください。 |

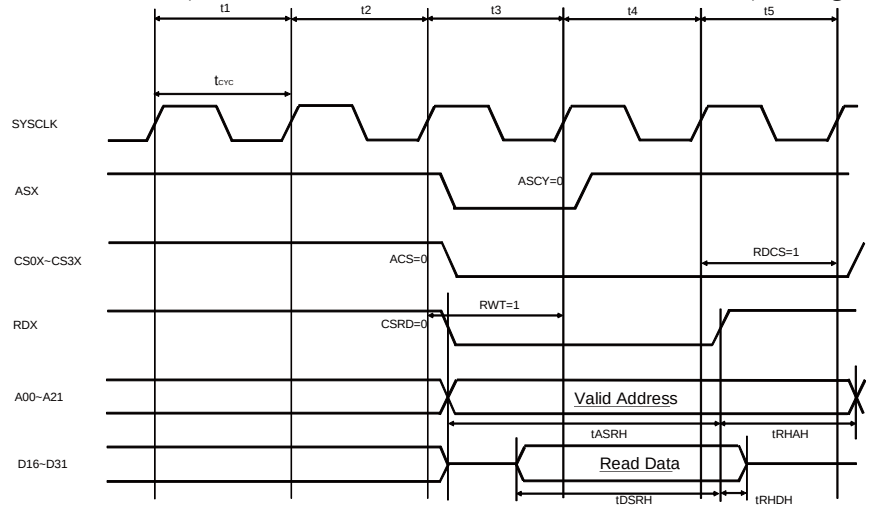
| 項目 | 記号 | 端子名 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| アドレス セットアップ→ ASX↑時間 | $t_{MASASH}$ | ASX, D16~D31 | $t_{CYC}$-16 | $t_{CYC}$+ 16 | ns | ASCY=0 時。 |
| ASX↑→アドレスホールド | $t_{MASHAH}$ | | $t_{CYC}$-16 | $t_{CYC}$ + 16 | ns | マルチプレクスモード時、以下のように設定してください。<br>・CSWR および CSRD は 2 以上に設定<br>・ASCY は ADCY>ASCY となるように設定<br>またプロトコル違反防止のため、以下の条件を成立させてください。<br>ADCY +1≦ACS + CSRD<br>ADCY +1≦ACS + CSWR<br>ASCY + 1≦ACS + CSRD<br>ASCY + 1≦ACS + CSWR<br>詳細はハードウェアマニュアルを参照してください。 |

*1：$V_{CC}$=3.3V±0.3V（40MHz 動作)の場合、外部負荷容量 12pF 以下でご使用ください。
*2： 自動ウェイト挿入や RDY 入力でバスを延ばしている場合には、($t_{CYC}$×延ばしたサイクル数)の時間を本規格に追加してください。

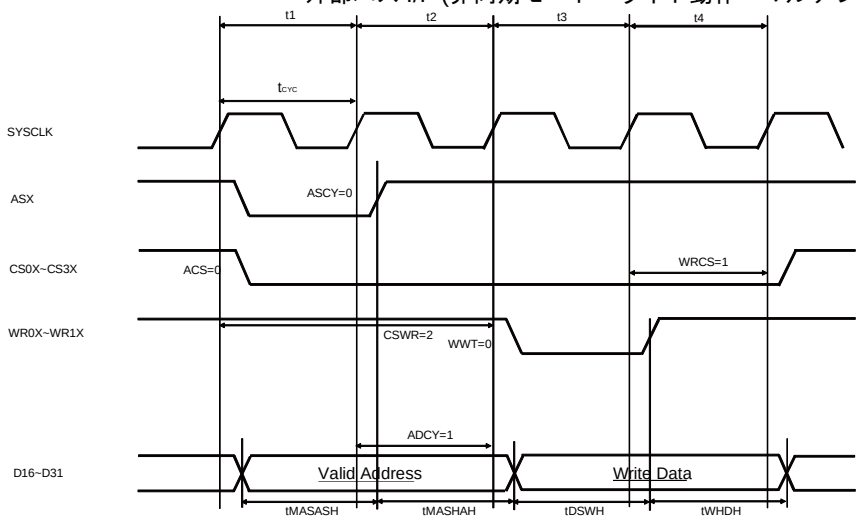
外部バス I/F (非同期モード・リード動作・マルチプレクスモード) Timing



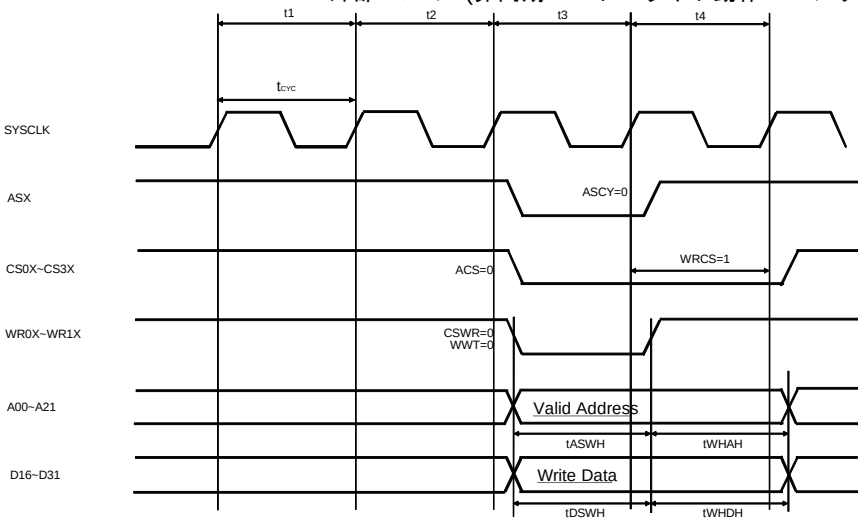

外部バス I/F (非同期モード・リード動作・スプリットモード) Timing



外部バス I/F (非同期モード・ライト動作・マルチプレクスモード) Tim



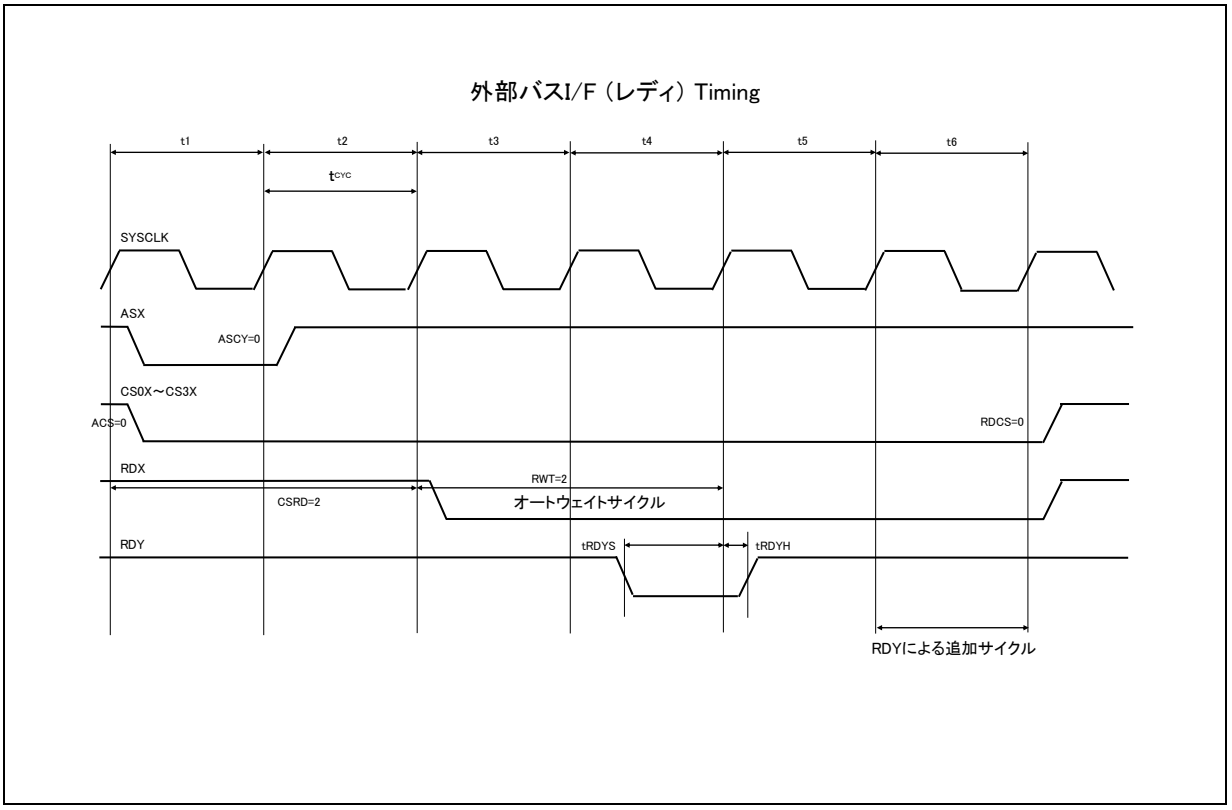

外部バス I/F (非同期モード・ライト動作・スプリットモード) Timin



(12) 外部バス I/F(レディ)Timing

($T_A$:-40℃～+105℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$= $AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V) (外部負荷容量 50pF)

| 項目 | 記号 | 端子名 | 規格値 | | 単位 | 備考 |
|---|---|---|---|---|---|---|
| | | | 最小 | 最大 | | |
| サイクル時間 | $t_{CYC}$ | SYSCLK | 50 | - | ns | RDY を使用する際は、SYSCLK を 20MHz 以下にしてください。 |
| RDY セットアップ時間→SYSCLK ↑ | $t_{RDYS}$ | SYSCLK, RDY | 28 | - | ns | |
| SYSCLK ↑ → RDY ホールド時間 | $t_{RDYH}$ | SYSCLK, RDY | 0 | - | ns | |



5. A/D コンバータ

(1)12 ビット A/D コンバータ電気的特性

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$= $AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

| 項目 | 記号 | 端子名 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|
| | | | 最小 | 標準 | 最大 | | |
| 分解能 | - | - | - | - | 12 | bit | |
| 総合誤差 | - | - | - | - | ±12 | LSB | |
| 直線性誤差 | - | - | - | - | ±4.0 | LSB | |
| 微分直線性誤差 | - | - | - | - | ±1.9 | LSB | |
| ゼロトランジション電圧 | $V_{OT}$ | AN0~AN47 | AVRL-11.5LSB | - | AVRL+12.5LSB | V | 1LSB=($V_{FST}$-$V_{OT}$)/4094 |
| フルスケールトランジション電圧 | $V_{FST}$ | AN0~AN47 | AVRH-13.5LSB | - | AVRH+10.5LSB | V | |
| サンプリング時間 | $t_{SMP}$ | - | 0.7 | - | - | µs | *1 |
| コンペア時間 | $t_{CMP}$ | - | 0.7 | - | - | µs | *1 |
| A/D 変換時間 | $t_{CNV}$ | - | 1.4 | - | - | µs | *1 |
| アナログポート入力電流 | $I_{AIN}$ | AN0~AN47 | -1.0 | - | +1.0 | µA | $V_{AVSS}$≦$V_{AIN}$≦$V_{AVCC}$ |
| アナログ入力電圧 | $V_{AIN}$ | AN0~AN47 | AVRL | - | AVRH | V | |
| 基準電圧 | AVRH | AVRH | 3.0 | - | 5.5 | V | |
| | AVRL | AVSS/AVRL | - | 0.0 | - | V | |
| 電源電流 | $I_A$ | AVCC*3 | - | 0.47 | 0.63 | mA | 1 ユニットあたり $T_A$:+105℃ |
| | | | - | 0.47 | 0.7 | mA | 1 ユニットあたり $T_A$:+125℃ |
| | $I_{AH}$ | | - | - | 2.5 | µA | *2 |
| | $I_R$ | AVRH | - | 1 | 1.96 | mA | 1 ユニットあたり |
| | $I_{RH}$ | | - | - | 1.6 | µA | *2 |
| チャネル間ばらつき | - | AN0~AN47 | - | - | 4 | LSB | |

*1: 1 チャネルあたりの時間です。

*2: A/D コンバータが非動作時で、かつ CPU ストップ時の電源電流(Vcc=AVcc =5.0V 時)を規定します。

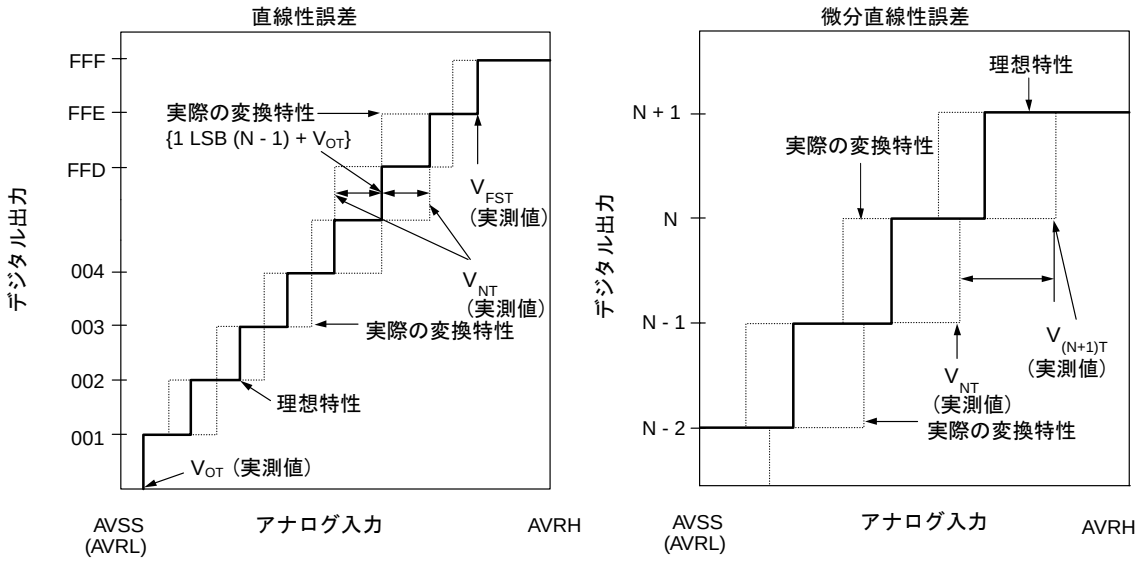
*3:本項目に記載されている電源電流値は、A/D コンバータのみの電流値です。

AVcc の電源電流値は、(A/D コンバータの電源電流値）＋(D/A コンバータの電源電流値)にて計算してください。

(注意事項)精度を保証するため、A/D クロック出力には、必ず、0.5MHz～20MHz のクロックを使用してください。

(2)用語の定義

・分解能　　：A/D コンバータにより識別可能なアナログ変化
・直線性誤差　　：ゼロトランジション点("0000 0000 0000" ←→ "0000 0000 0001")とフルスケールトランジション点("1111 1111 1110" ←→ "1111 1111 1111")とを結んだ直線と実際の変換特性との偏差
・微分直線性誤差　：出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差




$$\text{デジタル出力 N の直線性誤差} = \frac{V_{NT} - \{1LSB \times (N-1) + V_{OT}\}}{1LSB} \quad [LSB]$$

$$\text{デジタル出力 N の微分直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1LSB} - 1\ LSB \quad [LSB]$$

$$1LSB = \frac{V_{FST} - V_{OT}}{4094} \quad [V]$$

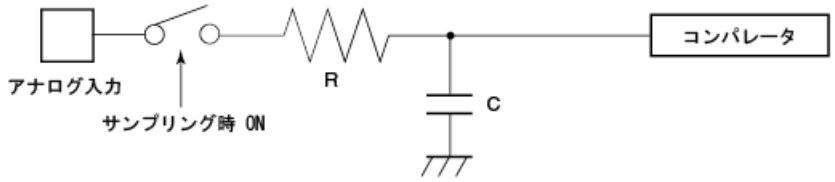
$V_{OT}$: デジタル出力が"$000_H$"から"$001_H$"に遷移する電圧
$V_{FST}$: デジタル出力が"$FFE_H$"から"$FFF_H$"に遷移する電圧

(3)A/D 変換部の注意事項

＜アナログ入力の外部回路の出力インピーダンスについて＞

・ 外部インピーダンスが高すぎる場合には、アナログ電圧のサンプリング時間が不足する場合があります。その場合には、アナログ入力端子にコンデンサ(0.1µF 程度)を付ける事を推奨します。

**・アナログ入力回路モデル**




| | R | C | |
|---|---|---|---|
| 12bit A/D | 1.9kΩ(Max) | 8.30pF(Max) | (4.5V≦AVCC≦5.5V) |
| | 4.3kΩ(Max) | 8.30pF(Max) | (3.0V≦AVCC≦3.6V) |

(注意事項)ここに記した数値は目安にしてください。

## 4. フラッシュメモリ

(1)電気的特性

| 項目 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|
| | 最小 | 標準 | 最大 | | |
| セクタ消去時間 | - | 200 | 800 | ms | 8K バイトセクタ*1<br>内部でのプリプログラム時間は除く |
| | - | 300 | 1100 | ms | 8K バイトセクタ*1<br>内部でのプリプログラム時間を含む |
| | - | 400 | 2000 | ms | 64K バイトセクタ*1<br>内部でのプリプログラム時間は除く |
| | - | 700 | 3700 | ms | 64K バイトセクタ*1<br>内部でのプリプログラム時間を含む |
| 8 ビット書込み時間 | - | 9 | 288 | µs | システムレベルのオーバヘッド時間を除く*1 |
| 16 ビット書込み時間 | - | 12 | 384 | µs | システムレベルのオーバヘッド時間を除く*1 |
| ECC 書込み時間 | - | 9 | 288 | µs | システムレベルのオーバヘッド時間を除く*1 |
| 消去回数*2/<br>データ保持期間 | 1,000 回/20 年<br>10,000 回/10 年<br>100,000 回/5 年 | - | - | - | 平均温度 $T_A$=+85°C*3 |

*1: 100,000 回消去までの保証値です。
*2: セクタごとの消去回数です。
*3: テクノロジ信頼性評価結果からの換算値です。(アレニウスの式を使用し、高温加速試験結果を平均温度+85℃へ換算しています。)

(2)注意事項

フラッシュメモリは、書込み中または消去中の外部電源(Vcc)遮断は禁止です。
書込み中または消去中に Vcc が消失する可能性があるアプリケーションにおいては、外部低電圧検出機能を使用して、安全に電源を落とすようにしてください。
具体的には、外部電源電圧が検出電圧($V_{DL}$*)を下回ってから、下記式で計算される時間内は Vcc を 2.7V 以上に保ってください。

$$Td^{*}[\mu s] + (\text{PCLK 周期}[\mu s] \times 257) + 50[\mu s]$$

*：4. 交流規格　(8) 低電圧検出 (外部低電圧検出)を参照してください。

7. D/A コンバータ

($T_A$:-40℃～+125℃,$V_{CC}$=$AV_{CC}$=5.0V±10%/$V_{CC}$= $AV_{CC}$=3.3V±0.3V,$V_{SS}$=$AV_{SS}$=0.0V)

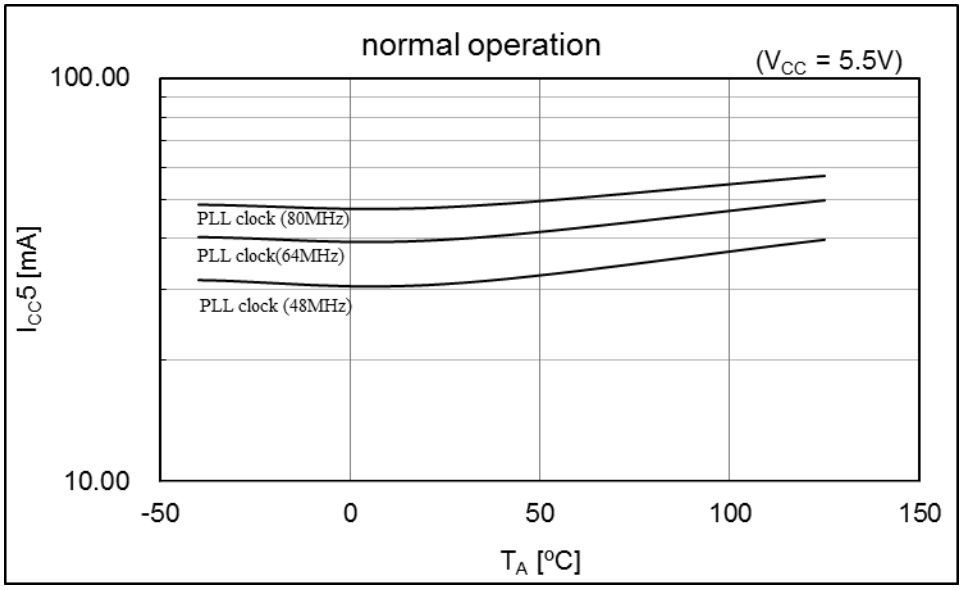
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---|---|---|---|---|---|---|---|---|
| | | | | 最小 | 標準 | 最大 | | |
| 分解能 | - | - | - | - | - | 8 | Bit | |
| 微分非直線性誤差 | - | - | - | - | - | ±3.0 | LSB | |
| 変換時間 | - | - | - | 0.47 | 0.58 | 0.69 | µs | $C_L$=20 |
| | | | - | 2.37 | 2.90 | 3.43 | µs | $C_L$=100 |
| 出力インピーダンス | Ro | DA0, DA1 | - | 3.1 | 3.8 | 4.5 | kΩ | |
| 電源電流*1 | IA | AVCC | - | - | 475 | 580 | µA | 1 チャネルあたり |
| | IAH | AVCC | - | - | - | 7.5 | µA | パワーダウン時 1 チャネルあたり |

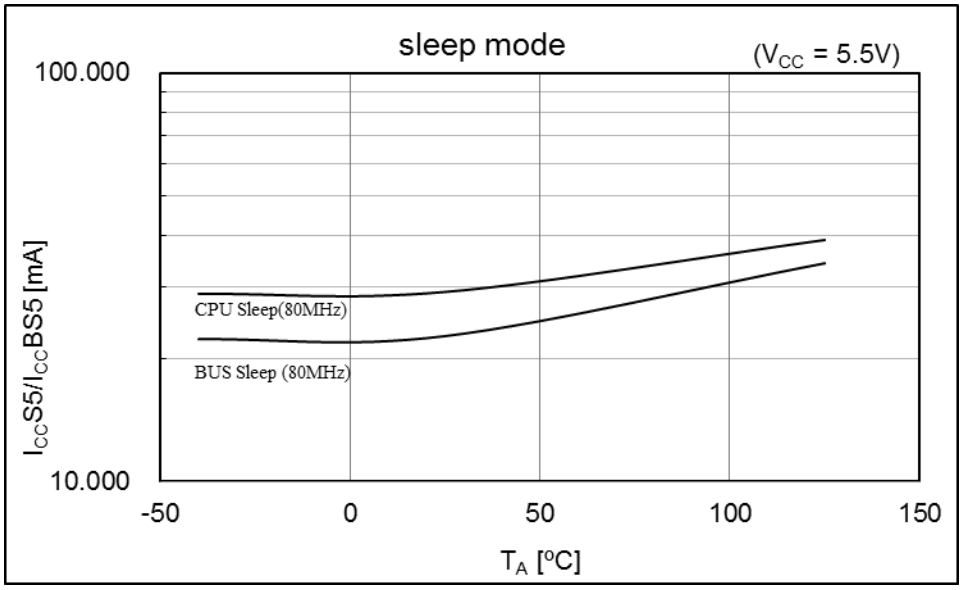
*1: 本項目に記載されている電源電流値は、D/A コンバータのみの電流値です。
AVcc の電源電流値は、(D/A コンバータの電源電流値）＋(A/D コンバータの電源電流値)にて計算してください。

## 12. 特性例

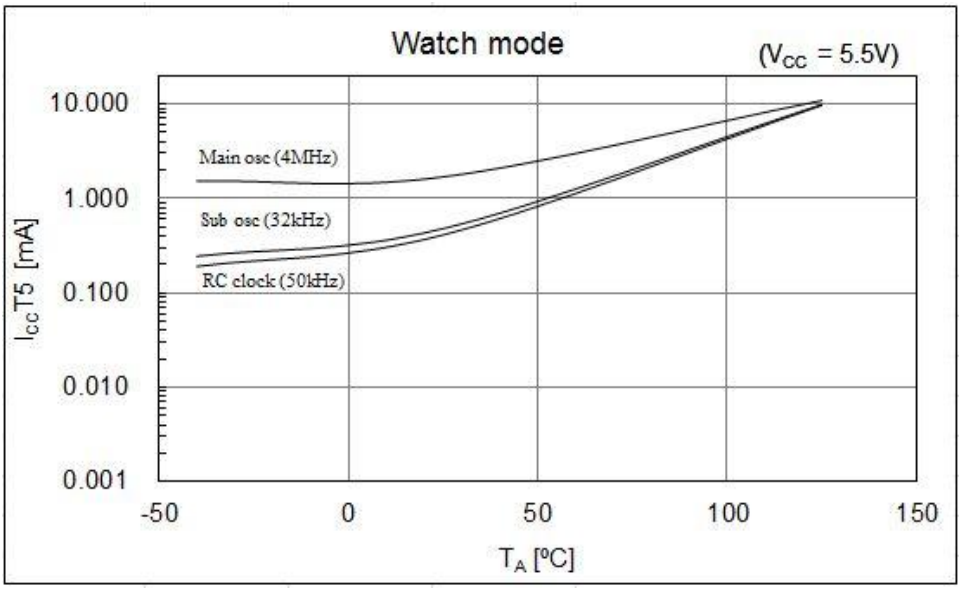
本特性は特定サンプルにおける実力値です。保証値ではありません。

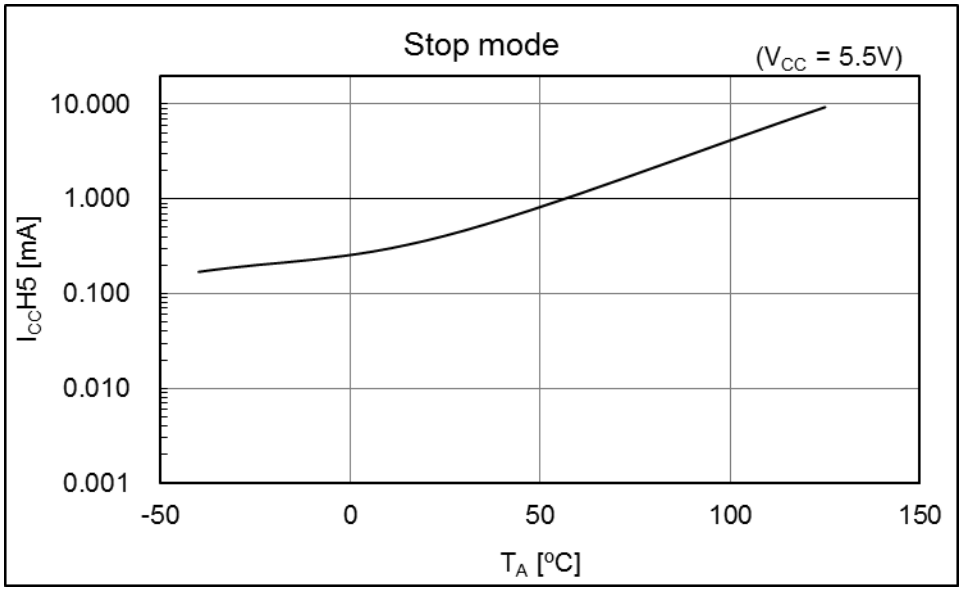
・MB91F526



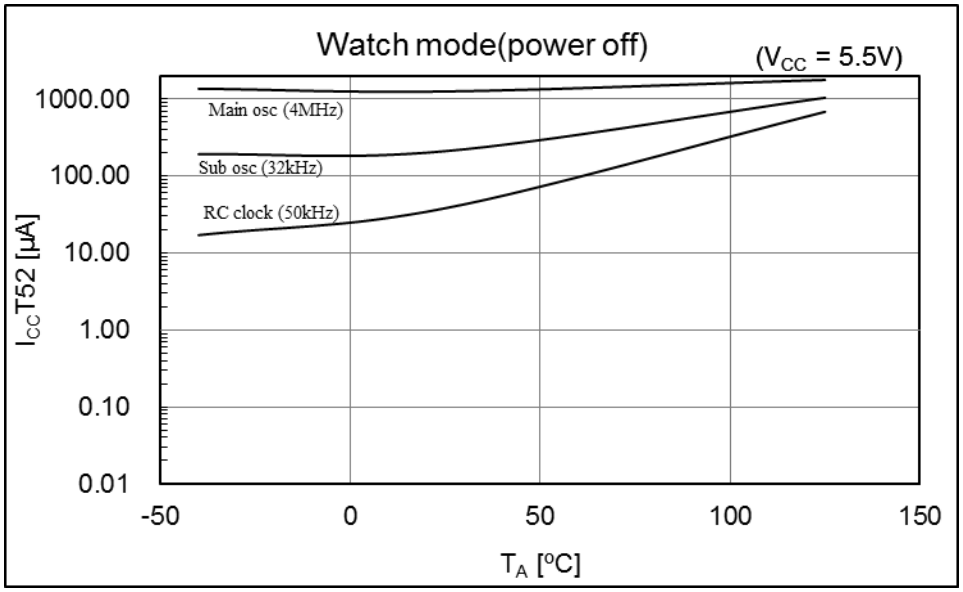



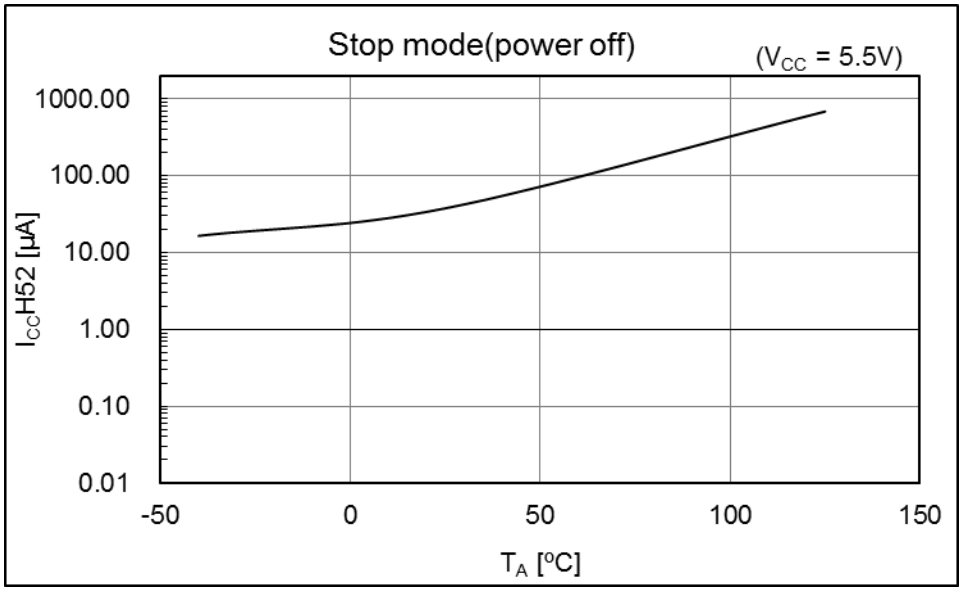
・MB91F526


Watch mode
($V_{CC}$ = 5.5V)
10.000
1.000
0.100
0.010
0.001
$I_{CC}$T5 [mA]
Main osc (4MHz)
Sub osc (32kHz)
RC clock (50kHz)
-50
0
50
100
150
$T_A$ [ºC]


Stop mode
($V_{CC}$ = 5.5V)
10.000
1.000
0.100
0.010
0.001
$I_{CC}$H5 [mA]
-50
0
50
100
150
$T_A$ [ºC]

・MB91F526


Watch mode(power off)
($V_{CC}$ = 5.5V)
1000.00
100.00
10.00
1.00
0.10
0.01
Main osc (4MHz)
Sub osc (32kHz)
RC clock (50kHz)
$I_{CC}$T52 [µA]
-50
0
50
100
150
$T_A$ [°C]


Stop mode(power off)
($V_{CC}$ = 5.5V)
1000.00
100.00
10.00
1.00
0.10
0.01
$I_{CC}$H52 [µA]
-50
0
50
100
150
$T_A$ [°C]

## 13. オーダ型格 MB9152xxxB 型格*1

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526LWBPMC | あり | ON | ON | LQP・176 pin, Plastic |
| MB91F526LYBPMC | | | OFF | |
| MB91F526LJBPMC | | OFF | ON | |
| MB91F526LLBPMC | | | OFF | |
| MB91F525LWBPMC | | ON | ON | |
| MB91F525LYBPMC | | | OFF | |
| MB91F525LJBPMC | | OFF | ON | |
| MB91F525LLBPMC | | | OFF | |
| MB91F524LWBPMC | | ON | ON | |
| MB91F524LYBPMC | | | OFF | |
| MB91F524LJBPMC | | OFF | ON | |
| MB91F524LLBPMC | | | OFF | |
| MB91F523LWBPMC | | ON | ON | |
| MB91F523LYBPMC | | | OFF | |
| MB91F523LJBPMC | | OFF | ON | |
| MB91F523LLBPMC | | | OFF | |
| MB91F522LWBPMC | | ON | ON | |
| MB91F522LYBPMC | | | OFF | |
| MB91F522LJBPMC | | OFF | ON | |
| MB91F522LLBPMC | | | OFF | |
| MB91F526LSBPMC | なし | ON | ON | |
| MB91F526LUBPMC | | | OFF | |
| MB91F526LHBPMC | | OFF | ON | |
| MB91F526LKBPMC | | | OFF | |
| MB91F525LSBPMC | | ON | ON | |
| MB91F525LUBPMC | | | OFF | |
| MB91F525LHBPMC | | OFF | ON | |
| MB91F525LKBPMC | | | OFF | |
| MB91F524LSBPMC | | ON | ON | |
| MB91F524LUBPMC | | | OFF | |
| MB91F524LHBPMC | | OFF | ON | |
| MB91F524LKBPMC | | | OFF | |
| MB91F523LSBPMC | | ON | ON | |
| MB91F523LUBPMC | | | OFF | |
| MB91F523LHBPMC | | OFF | ON | |
| MB91F523LKBPMC | | | OFF | |
| MB91F522LSBPMC | | ON | ON | |
| MB91F522LUBPMC | | | OFF | |
| MB91F522LHBPMC | | OFF | ON | |
| MB91F522LKBPMC | | | OFF | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526KWBPMC | あり | ＯＮ | ＯＮ | LQS・144 pin, (リードピッチ 0.5mm) Plastic |
| MB91F526KYBPMC | | | ＯＦＦ | |
| MB91F526KJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KLBPMC | | | ＯＦＦ | |
| MB91F525KWBPMC | | ＯＮ | ＯＮ | |
| MB91F525KYBPMC | | | ＯＦＦ | |
| MB91F525KJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KLBPMC | | | ＯＦＦ | |
| MB91F524KWBPMC | | ＯＮ | ＯＮ | |
| MB91F524KYBPMC | | | ＯＦＦ | |
| MB91F524KJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KLBPMC | | | ＯＦＦ | |
| MB91F523KWBPMC | | ＯＮ | ＯＮ | |
| MB91F523KYBPMC | | | ＯＦＦ | |
| MB91F523KJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KLBPMC | | | ＯＦＦ | |
| MB91F522KWBPMC | | ＯＮ | ＯＮ | |
| MB91F522KYBPMC | | | ＯＦＦ | |
| MB91F522KJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KLBPMC | | | ＯＦＦ | |
| MB91F526KSBPMC | なし | ＯＮ | ＯＮ | |
| MB91F526KUBPMC | | | ＯＦＦ | |
| MB91F526KHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KKBPMC | | | ＯＦＦ | |
| MB91F525KSBPMC | | ＯＮ | ＯＮ | |
| MB91F525KUBPMC | | | ＯＦＦ | |
| MB91F525KHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KKBPMC | | | ＯＦＦ | |
| MB91F524KSBPMC | | ＯＮ | ＯＮ | |
| MB91F524KUBPMC | | | ＯＦＦ | |
| MB91F524KHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KKBPMC | | | ＯＦＦ | |
| MB91F523KSBPMC | | ＯＮ | ＯＮ | |
| MB91F523KUBPMC | | | ＯＦＦ | |
| MB91F523KHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KKBPMC | | | ＯＦＦ | |
| MB91F522KSBPMC | | ＯＮ | ＯＮ | |
| MB91F522KUBPMC | | | ＯＦＦ | |
| MB91F522KHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KKBPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526KWBPMC1 | あり | ＯＮ | ＯＮ | LQN・144 pin, (リードピッチ 0.4mm) Plastic |
| MB91F526KYBPMC1 | | | ＯＦＦ | |
| MB91F526KJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526KLBPMC1 | | | ＯＦＦ | |
| MB91F525KWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KYBPMC1 | | | ＯＦＦ | |
| MB91F525KJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KLBPMC1 | | | ＯＦＦ | |
| MB91F524KWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KYBPMC1 | | | ＯＦＦ | |
| MB91F524KJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KLBPMC1 | | | ＯＦＦ | |
| MB91F523KWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KYBPMC1 | | | ＯＦＦ | |
| MB91F523KJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KLBPMC1 | | | ＯＦＦ | |
| MB91F522KWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KYBPMC1 | | | ＯＦＦ | |
| MB91F522KJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KLBPMC1 | | | ＯＦＦ | |
| MB91F526KSBPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526KUBPMC1 | | | ＯＦＦ | |
| MB91F526KHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526KKBPMC1 | | | ＯＦＦ | |
| MB91F525KSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KUBPMC1 | | | ＯＦＦ | |
| MB91F525KHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KKBPMC1 | | | ＯＦＦ | |
| MB91F524KSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KUBPMC1 | | | ＯＦＦ | |
| MB91F524KHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KKBPMC1 | | | ＯＦＦ | |
| MB91F523KSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KUBPMC1 | | | ＯＦＦ | |
| MB91F523KHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KKBPMC1 | | | ＯＦＦ | |
| MB91F522KSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KUBPMC1 | | | ＯＦＦ | |
| MB91F522KHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KKBPMC1 | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526JWBPMC | あり | ＯＮ | ＯＮ | LQM・120 pin, Plastic |
| MB91F526JYBPMC | | | ＯＦＦ | |
| MB91F526JJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526JLBPMC | | | ＯＦＦ | |
| MB91F525JWBPMC | | ＯＮ | ＯＮ | |
| MB91F525JYBPMC | | | ＯＦＦ | |
| MB91F525JJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JLBPMC | | | ＯＦＦ | |
| MB91F524JWBPMC | | ＯＮ | ＯＮ | |
| MB91F524JYBPMC | | | ＯＦＦ | |
| MB91F524JJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JLBPMC | | | ＯＦＦ | |
| MB91F523JWBPMC | | ＯＮ | ＯＮ | |
| MB91F523JYBPMC | | | ＯＦＦ | |
| MB91F523JJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JLBPMC | | | ＯＦＦ | |
| MB91F522JWBPMC | | ＯＮ | ＯＮ | |
| MB91F522JYBPMC | | | ＯＦＦ | |
| MB91F522JJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JLBPMC | | | ＯＦＦ | |
| MB91F526JSBPMC | なし | ＯＮ | ＯＮ | |
| MB91F526JUBPMC | | | ＯＦＦ | |
| MB91F526JHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526JKBPMC | | | ＯＦＦ | |
| MB91F525JSBPMC | | ＯＮ | ＯＮ | |
| MB91F525JUBPMC | | | ＯＦＦ | |
| MB91F525JHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JKBPMC | | | ＯＦＦ | |
| MB91F524JSBPMC | | ＯＮ | ＯＮ | |
| MB91F524JUBPMC | | | ＯＦＦ | |
| MB91F524JHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JKBPMC | | | ＯＦＦ | |
| MB91F523JSBPMC | | ＯＮ | ＯＮ | |
| MB91F523JUBPMC | | | ＯＦＦ | |
| MB91F523JHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JKBPMC | | | ＯＦＦ | |
| MB91F522JSBPMC | | ＯＮ | ＯＮ | |
| MB91F522JUBPMC | | | ＯＦＦ | |
| MB91F522JHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JKBPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526FWBPMC | あり | ＯＮ | ＯＮ | LQI・100 pin, Plastic |
| MB91F526FYBPMC | | | ＯＦＦ | |
| MB91F526FJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526FLBPMC | | | ＯＦＦ | |
| MB91F525FWBPMC | | ＯＮ | ＯＮ | |
| MB91F525FYBPMC | | | ＯＦＦ | |
| MB91F525FJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FLBPMC | | | ＯＦＦ | |
| MB91F524FWBPMC | | ＯＮ | ＯＮ | |
| MB91F524FYBPMC | | | ＯＦＦ | |
| MB91F524FJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FLBPMC | | | ＯＦＦ | |
| MB91F523FWBPMC | | ＯＮ | ＯＮ | |
| MB91F523FYBPMC | | | ＯＦＦ | |
| MB91F523FJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FLBPMC | | | ＯＦＦ | |
| MB91F522FWBPMC | | ＯＮ | ＯＮ | |
| MB91F522FYBPMC | | | ＯＦＦ | |
| MB91F522FJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FLBPMC | | | ＯＦＦ | |
| MB91F526FSBPMC | なし | ＯＮ | ＯＮ | |
| MB91F526FUBPMC | | | ＯＦＦ | |
| MB91F526FHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526FKBPMC | | | ＯＦＦ | |
| MB91F525FSBPMC | | ＯＮ | ＯＮ | |
| MB91F525FUBPMC | | | ＯＦＦ | |
| MB91F525FHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FKBPMC | | | ＯＦＦ | |
| MB91F524FSBPMC | | ＯＮ | ＯＮ | |
| MB91F524FUBPMC | | | ＯＦＦ | |
| MB91F524FHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FKBPMC | | | ＯＦＦ | |
| MB91F523FSBPMC | | ＯＮ | ＯＮ | |
| MB91F523FUBPMC | | | ＯＦＦ | |
| MB91F523FHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FKBPMC | | | ＯＦＦ | |
| MB91F522FSBPMC | | ＯＮ | ＯＮ | |
| MB91F522FUBPMC | | | ＯＦＦ | |
| MB91F522FHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FKBPMC | | | ＯＦＦ | |
| MB91F526DWBPMC | あり | ＯＮ | ＯＮ | |
| MB91F526DYBPMC | | | ＯＦＦ | |
| MB91F526DJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DLBPMC | | | ＯＦＦ | |
| MB91F525DWBPMC | | ＯＮ | ＯＮ | |
| MB91F525DYBPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F525DJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DLBPMC | | | ＯＦＦ | |
| MB91F524DWBPMC | | ＯＮ | ＯＮ | |
| MB91F524DYBPMC | | | ＯＦＦ | |
| MB91F524DJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DLBPMC | | | ＯＦＦ | |
| MB91F523DWBPMC | | ＯＮ | ＯＮ | |
| MB91F523DYBPMC | | | ＯＦＦ | |
| MB91F523DJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DLBPMC | | | ＯＦＦ | |
| MB91F522DWBPMC | | ＯＮ | ＯＮ | |
| MB91F522DYBPMC | | | ＯＦＦ | |
| MB91F522DJBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DLBPMC | | | ＯＦＦ | |
| MB91F526DSBPMC | なし | ＯＮ | ＯＮ | |
| MB91F526DUBPMC | | | ＯＦＦ | |
| MB91F526DHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DKBPMC | | | ＯＦＦ | |
| MB91F525DSBPMC | | ＯＮ | ＯＮ | |
| MB91F525DUBPMC | | | ＯＦＦ | |
| MB91F525DHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DKBPMC | | | ＯＦＦ | |
| MB91F524DSBPMC | | ＯＮ | ＯＮ | |
| MB91F524DUBPMC | | | ＯＦＦ | |
| MB91F524DHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DKBPMC | | | ＯＦＦ | |
| MB91F523DSBPMC | | ＯＮ | ＯＮ | |
| MB91F523DUBPMC | | | ＯＦＦ | |
| MB91F523DHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DKBPMC | | | ＯＦＦ | |
| MB91F522DSBPMC | | ＯＮ | ＯＮ | |
| MB91F522DUBPMC | | | ＯＦＦ | |
| MB91F522DHBPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DKBPMC | | | ＯＦＦ | |

LQI・100 pin, Plastic

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526BWBPMC1 | あり | ＯＮ | ＯＮ | LQD・64 pin, Plastic |
| MB91F526BYBPMC1 | | | ＯＦＦ | |
| MB91F526BJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BLBPMC1 | | | ＯＦＦ | |
| MB91F525BWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BYBPMC1 | | | ＯＦＦ | |
| MB91F525BJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BLBPMC1 | | | ＯＦＦ | |
| MB91F524BWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BYBPMC1 | | | ＯＦＦ | |
| MB91F524BJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BLBPMC1 | | | ＯＦＦ | |
| MB91F523BWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BYBPMC1 | | | ＯＦＦ | |
| MB91F523BJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BLBPMC1 | | | ＯＦＦ | |
| MB91F522BWBPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BYBPMC1 | | | ＯＦＦ | |
| MB91F522BJBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BLBPMC1 | | | ＯＦＦ | |
| MB91F526BSBPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526BUBPMC1 | | | ＯＦＦ | |
| MB91F526BHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BKBPMC1 | | | ＯＦＦ | |
| MB91F525BSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BUBPMC1 | | | ＯＦＦ | |
| MB91F525BHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BKBPMC1 | | | ＯＦＦ | |
| MB91F524BSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BUBPMC1 | | | ＯＦＦ | |
| MB91F524BHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BKBPMC1 | | | ＯＦＦ | |
| MB91F523BSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BUBPMC1 | | | ＯＦＦ | |
| MB91F523BHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BKBPMC1 | | | ＯＦＦ | |
| MB91F522BSBPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BUBPMC1 | | | ＯＦＦ | |
| MB91F522BHBPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BKBPMC1 | | | ＯＦＦ | |

*1: 現在ご採用中のお客様のみサポートしております。新規ご採用につきましては推奨いたしません。
*2: パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。

## 14. オーダ型格 MB9152xxxC 型格*[1]

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*[2] |
|---|---|---|---|---|
| MB91F526LWCPMC | あり | ＯＮ | ＯＮ | LQP・176 pin, Plastic |
| MB91F526LYCPMC | | | ＯＦＦ | |
| MB91F526LJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526LLCPMC | | | ＯＦＦ | |
| MB91F525LWCPMC | | ＯＮ | ＯＮ | |
| MB91F525LYCPMC | | | ＯＦＦ | |
| MB91F525LJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525LLCPMC | | | ＯＦＦ | |
| MB91F524LWCPMC | | ＯＮ | ＯＮ | |
| MB91F524LYCPMC | | | ＯＦＦ | |
| MB91F524LJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524LLCPMC | | | ＯＦＦ | |
| MB91F523LWCPMC | | ＯＮ | ＯＮ | |
| MB91F523LYCPMC | | | ＯＦＦ | |
| MB91F523LJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523LLCPMC | | | ＯＦＦ | |
| MB91F522LWCPMC | | ＯＮ | ＯＮ | |
| MB91F522LYCPMC | | | ＯＦＦ | |
| MB91F522LJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522LLCPMC | | | ＯＦＦ | |
| MB91F526LSCPMC | なし | ＯＮ | ＯＮ | |
| MB91F526LUCPMC | | | ＯＦＦ | |
| MB91F526LHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526LKCPMC | | | ＯＦＦ | |
| MB91F525LSCPMC | | ＯＮ | ＯＮ | |
| MB91F525LUCPMC | | | ＯＦＦ | |
| MB91F525LHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525LKCPMC | | | ＯＦＦ | |
| MB91F524LSCPMC | | ＯＮ | ＯＮ | |
| MB91F524LUCPMC | | | ＯＦＦ | |
| MB91F524LHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524LKCPMC | | | ＯＦＦ | |
| MB91F523LSCPMC | | ＯＮ | ＯＮ | |
| MB91F523LUCPMC | | | ＯＦＦ | |
| MB91F523LHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523LKCPMC | | | ＯＦＦ | |
| MB91F522LSCPMC | | ＯＮ | ＯＮ | |
| MB91F522LUCPMC | | | ＯＦＦ | |
| MB91F522LHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522LKCPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526KWCPMC | あり | ＯＮ | ＯＮ | LQS・144 pin, (リードピッチ 0.5mm) Plastic |
| MB91F526KYCPMC | | | ＯＦＦ | |
| MB91F526KJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KLCPMC | | | ＯＦＦ | |
| MB91F525KWCPMC | | ＯＮ | ＯＮ | |
| MB91F525KYCPMC | | | ＯＦＦ | |
| MB91F525KJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KLCPMC | | | ＯＦＦ | |
| MB91F524KWCPMC | | ＯＮ | ＯＮ | |
| MB91F524KYCPMC | | | ＯＦＦ | |
| MB91F524KJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KLCPMC | | | ＯＦＦ | |
| MB91F523KWCPMC | | ＯＮ | ＯＮ | |
| MB91F523KYCPMC | | | ＯＦＦ | |
| MB91F523KJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KLCPMC | | | ＯＦＦ | |
| MB91F522KWCPMC | | ＯＮ | ＯＮ | |
| MB91F522KYCPMC | | | ＯＦＦ | |
| MB91F522KJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KLCPMC | | | ＯＦＦ | |
| MB91F526KSCPMC | なし | ＯＮ | ＯＮ | |
| MB91F526KUCPMC | | | ＯＦＦ | |
| MB91F526KHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KKCPMC | | | ＯＦＦ | |
| MB91F525KSCPMC | | ＯＮ | ＯＮ | |
| MB91F525KUCPMC | | | ＯＦＦ | |
| MB91F525KHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KKCPMC | | | ＯＦＦ | |
| MB91F524KSCPMC | | ＯＮ | ＯＮ | |
| MB91F524KUCPMC | | | ＯＦＦ | |
| MB91F524KHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KKCPMC | | | ＯＦＦ | |
| MB91F523KSCPMC | | ＯＮ | ＯＮ | |
| MB91F523KUCPMC | | | ＯＦＦ | |
| MB91F523KHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KKCPMC | | | ＯＦＦ | |
| MB91F522KSCPMC | | ＯＮ | ＯＮ | |
| MB91F522KUCPMC | | | ＯＦＦ | |
| MB91F522KHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KKCPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526KWCPMC1 | あり | ＯＮ | ＯＮ | LQN・144 pin, (リードピッチ 0.4mm) Plastic |
| MB91F526KYCPMC1 | | | ＯＦＦ | |
| MB91F526KJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526KLCPMC1 | | | ＯＦＦ | |
| MB91F525KWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KYCPMC1 | | | ＯＦＦ | |
| MB91F525KJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KLCPMC1 | | | ＯＦＦ | |
| MB91F524KWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KYCPMC1 | | | ＯＦＦ | |
| MB91F524KJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KLCPMC1 | | | ＯＦＦ | |
| MB91F523KWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KYCPMC1 | | | ＯＦＦ | |
| MB91F523KJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KLCPMC1 | | | ＯＦＦ | |
| MB91F522KWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KYCPMC1 | | | ＯＦＦ | |
| MB91F522KJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KLCPMC1 | | | ＯＦＦ | |
| MB91F526KSCPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526KUCPMC1 | | | ＯＦＦ | |
| MB91F526KHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526KKCPMC1 | | | ＯＦＦ | |
| MB91F525KSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KUCPMC1 | | | ＯＦＦ | |
| MB91F525KHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KKCPMC1 | | | ＯＦＦ | |
| MB91F524KSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KUCPMC1 | | | ＯＦＦ | |
| MB91F524KHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KKCPMC1 | | | ＯＦＦ | |
| MB91F523KSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KUCPMC1 | | | ＯＦＦ | |
| MB91F523KHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KKCPMC1 | | | ＯＦＦ | |
| MB91F522KSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KUCPMC1 | | | ＯＦＦ | |
| MB91F522KHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KKCPMC1 | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526JWCPMC | あり | ＯＮ | ＯＮ | LQM・120 pin, Plastic |
| MB91F526JYCPMC | | | ＯＦＦ | |
| MB91F526JJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526JLCPMC | | | ＯＦＦ | |
| MB91F525JWCPMC | | ＯＮ | ＯＮ | |
| MB91F525JYCPMC | | | ＯＦＦ | |
| MB91F525JJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JLCPMC | | | ＯＦＦ | |
| MB91F524JWCPMC | | ＯＮ | ＯＮ | |
| MB91F524JYCPMC | | | ＯＦＦ | |
| MB91F524JJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JLCPMC | | | ＯＦＦ | |
| MB91F523JWCPMC | | ＯＮ | ＯＮ | |
| MB91F523JYCPMC | | | ＯＦＦ | |
| MB91F523JJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JLCPMC | | | ＯＦＦ | |
| MB91F522JWCPMC | | ＯＮ | ＯＮ | |
| MB91F522JYCPMC | | | ＯＦＦ | |
| MB91F522JJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JLCPMC | | | ＯＦＦ | |
| MB91F526JSCPMC | なし | ＯＮ | ＯＮ | |
| MB91F526JUCPMC | | | ＯＦＦ | |
| MB91F526JHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526JKCPMC | | | ＯＦＦ | |
| MB91F525JSCPMC | | ＯＮ | ＯＮ | |
| MB91F525JUCPMC | | | ＯＦＦ | |
| MB91F525JHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JKCPMC | | | ＯＦＦ | |
| MB91F524JSCPMC | | ＯＮ | ＯＮ | |
| MB91F524JUCPMC | | | ＯＦＦ | |
| MB91F524JHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JKCPMC | | | ＯＦＦ | |
| MB91F523JSCPMC | | ＯＮ | ＯＮ | |
| MB91F523JUCPMC | | | ＯＦＦ | |
| MB91F523JHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JKCPMC | | | ＯＦＦ | |
| MB91F522JSCPMC | | ＯＮ | ＯＮ | |
| MB91F522JUCPMC | | | ＯＦＦ | |
| MB91F522JHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JKCPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526FWCPMC | あり | ＯＮ | ＯＮ | LQI・100 pin, Plastic |
| MB91F526FYCPMC | | | ＯＦＦ | |
| MB91F526FJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526FLCPMC | | | ＯＦＦ | |
| MB91F525FWCPMC | | ＯＮ | ＯＮ | |
| MB91F525FYCPMC | | | ＯＦＦ | |
| MB91F525FJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FLCPMC | | | ＯＦＦ | |
| MB91F524FWCPMC | | ＯＮ | ＯＮ | |
| MB91F524FYCPMC | | | ＯＦＦ | |
| MB91F524FJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FLCPMC | | | ＯＦＦ | |
| MB91F523FWCPMC | | ＯＮ | ＯＮ | |
| MB91F523FYCPMC | | | ＯＦＦ | |
| MB91F523FJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FLCPMC | | | ＯＦＦ | |
| MB91F522FWCPMC | | ＯＮ | ＯＮ | |
| MB91F522FYCPMC | | | ＯＦＦ | |
| MB91F522FJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FLCPMC | | | ＯＦＦ | |
| MB91F526FSCPMC | なし | ＯＮ | ＯＮ | |
| MB91F526FUCPMC | | | ＯＦＦ | |
| MB91F526FHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526FKCPMC | | | ＯＦＦ | |
| MB91F525FSCPMC | | ＯＮ | ＯＮ | |
| MB91F525FUCPMC | | | ＯＦＦ | |
| MB91F525FHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FKCPMC | | | ＯＦＦ | |
| MB91F524FSCPMC | | ＯＮ | ＯＮ | |
| MB91F524FUCPMC | | | ＯＦＦ | |
| MB91F524FHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FKCPMC | | | ＯＦＦ | |
| MB91F523FSCPMC | | ＯＮ | ＯＮ | |
| MB91F523FUCPMC | | | ＯＦＦ | |
| MB91F523FHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FKCPMC | | | ＯＦＦ | |
| MB91F522FSCPMC | | ＯＮ | ＯＮ | |
| MB91F522FUCPMC | | | ＯＦＦ | |
| MB91F522FHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FKCPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526DWCPMC | あり | ＯＮ | ＯＮ | LQH・80 pin, Plastic |
| MB91F526DYCPMC | | | ＯＦＦ | |
| MB91F526DJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DLCPMC | | | ＯＦＦ | |
| MB91F525DWCPMC | | ＯＮ | ＯＮ | |
| MB91F525DYCPMC | | | ＯＦＦ | |
| MB91F525DJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DLCPMC | | | ＯＦＦ | |
| MB91F524DWCPMC | | ＯＮ | ＯＮ | |
| MB91F524DYCPMC | | | ＯＦＦ | |
| MB91F524DJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DLCPMC | | | ＯＦＦ | |
| MB91F523DWCPMC | | ＯＮ | ＯＮ | |
| MB91F523DYCPMC | | | ＯＦＦ | |
| MB91F523DJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DLCPMC | | | ＯＦＦ | |
| MB91F522DWCPMC | | ＯＮ | ＯＮ | |
| MB91F522DYCPMC | | | ＯＦＦ | |
| MB91F522DJCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DLCPMC | | | ＯＦＦ | |
| MB91F526DSCPMC | なし | ＯＮ | ＯＮ | |
| MB91F526DUCPMC | | | ＯＦＦ | |
| MB91F526DHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DKCPMC | | | ＯＦＦ | |
| MB91F525DSCPMC | | ＯＮ | ＯＮ | |
| MB91F525DUCPMC | | | ＯＦＦ | |
| MB91F525DHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DKCPMC | | | ＯＦＦ | |
| MB91F524DSCPMC | | ＯＮ | ＯＮ | |
| MB91F524DUCPMC | | | ＯＦＦ | |
| MB91F524DHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DKCPMC | | | ＯＦＦ | |
| MB91F523DSCPMC | | ＯＮ | ＯＮ | |
| MB91F523DUCPMC | | | ＯＦＦ | |
| MB91F523DHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DKCPMC | | | ＯＦＦ | |
| MB91F522DSCPMC | | ＯＮ | ＯＮ | |
| MB91F522DUCPMC | | | ＯＦＦ | |
| MB91F522DHCPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DKCPMC | | | ＯＦＦ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ*2 |
|---|---|---|---|---|
| MB91F526BWCPMC1 | あり | ＯＮ | ＯＮ | LQD・64 pin, Plastic |
| MB91F526BYCPMC1 | | | ＯＦＦ | |
| MB91F526BJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BLCPMC1 | | | ＯＦＦ | |
| MB91F525BWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BYCPMC1 | | | ＯＦＦ | |
| MB91F525BJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BLCPMC1 | | | ＯＦＦ | |
| MB91F524BWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BYCPMC1 | | | ＯＦＦ | |
| MB91F524BJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BLCPMC1 | | | ＯＦＦ | |
| MB91F523BWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BYCPMC1 | | | ＯＦＦ | |
| MB91F523BJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BLCPMC1 | | | ＯＦＦ | |
| MB91F522BWCPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BYCPMC1 | | | ＯＦＦ | |
| MB91F522BJCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BLCPMC1 | | | ＯＦＦ | |
| MB91F526BSCPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526BUCPMC1 | | | ＯＦＦ | |
| MB91F526BHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BKCPMC1 | | | ＯＦＦ | |
| MB91F525BSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BUCPMC1 | | | ＯＦＦ | |
| MB91F525BHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BKCPMC1 | | | ＯＦＦ | |
| MB91F524BSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BUCPMC1 | | | ＯＦＦ | |
| MB91F524BHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BKCPMC1 | | | ＯＦＦ | |
| MB91F523BSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BUCPMC1 | | | ＯＦＦ | |
| MB91F523BHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BKCPMC1 | | | ＯＦＦ | |
| MB91F522BSCPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BUCPMC1 | | | ＯＦＦ | |
| MB91F522BHCPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BKCPMC1 | | | ＯＦＦ | |

*1: 現在ご採用中のお客様のみサポートしております。新規ご採用につきましては推奨いたしません。
*2: パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。

## 15. オーダ型格 MB9152xxxD 型格

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526LWDPMC | あり | ON | ON | LQP・176 pin, Plastic |
| MB91F526LJDPMC | | OFF | ON | |
| MB91F525LWDPMC | | ON | ON | |
| MB91F525LJDPMC | | OFF | ON | |
| MB91F524LWDPMC | | ON | ON | |
| MB91F524LJDPMC | | OFF | ON | |
| MB91F523LWDPMC | | ON | ON | |
| MB91F523LJDPMC | | OFF | ON | |
| MB91F522LWDPMC | | ON | ON | |
| MB91F522LJDPMC | | OFF | ON | |
| MB91F526LSDPMC | なし | ON | ON | |
| MB91F526LHDPMC | | OFF | ON | |
| MB91F525LSDPMC | | ON | ON | |
| MB91F525LHDPMC | | OFF | ON | |
| MB91F524LSDPMC | | ON | ON | |
| MB91F524LHDPMC | | OFF | ON | |
| MB91F523LSDPMC | | ON | ON | |
| MB91F523LHDPMC | | OFF | ON | |
| MB91F522LSDPMC | | ON | ON | |
| MB91F522LHDPMC | | OFF | ON | |
| MB91F526KWDPMC | あり | ON | ON | LQS・144 pin, (リードピッチ 0.5mm) Plastic |
| MB91F526KJDPMC | | OFF | ON | |
| MB91F525KWDPMC | | ON | ON | |
| MB91F525KJDPMC | | OFF | ON | |
| MB91F524KWDPMC | | ON | ON | |
| MB91F524KJDPMC | | OFF | ON | |
| MB91F523KWDPMC | | ON | ON | |
| MB91F523KJDPMC | | OFF | ON | |
| MB91F522KWDPMC | | ON | ON | |
| MB91F522KJDPMC | | OFF | ON | |
| MB91F526KSDPMC | なし | ON | ON | |
| MB91F526KHDPMC | | OFF | ON | |
| MB91F525KSDPMC | | ON | ON | |
| MB91F525KHDPMC | | OFF | ON | |
| MB91F524KSDPMC | | ON | ON | |
| MB91F524KHDPMC | | OFF | ON | |
| MB91F523KSDPMC | | ON | ON | |
| MB91F523KHDPMC | | OFF | ON | |
| MB91F522KSDPMC | | ON | ON | |
| MB91F522KHDPMC | | OFF | ON | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526KWDPMC1 | あり | ＯＮ | ＯＮ | LQN・144 pin, (リードピッチ 0.4mm) Plastic |
| MB91F526KJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526KSDPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526KHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525KSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F525KHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524KSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F524KHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523KSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F523KHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522KSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F522KHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526JWDPMC | あり | ＯＮ | ＯＮ | LQM・120 pin, Plastic |
| MB91F526JJDPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JWDPMC | | ＯＮ | ＯＮ | |
| MB91F525JJDPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JWDPMC | | ＯＮ | ＯＮ | |
| MB91F524JJDPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JWDPMC | | ＯＮ | ＯＮ | |
| MB91F523JJDPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JWDPMC | | ＯＮ | ＯＮ | |
| MB91F522JJDPMC | | ＯＦＦ | ＯＮ | |
| MB91F526JSDPMC | なし | ＯＮ | ＯＮ | |
| MB91F526JHDPMC | | ＯＦＦ | ＯＮ | |
| MB91F525JSDPMC | | ＯＮ | ＯＮ | |
| MB91F525JHDPMC | | ＯＦＦ | ＯＮ | |
| MB91F524JSDPMC | | ＯＮ | ＯＮ | |
| MB91F524JHDPMC | | ＯＦＦ | ＯＮ | |
| MB91F523JSDPMC | | ＯＮ | ＯＮ | |
| MB91F523JHDPMC | | ＯＦＦ | ＯＮ | |
| MB91F522JSDPMC | | ＯＮ | ＯＮ | |
| MB91F522JHDPMC | | ＯＦＦ | ＯＮ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526FWDPMC | あり | ON | ON | LQI・100 pin, Plastic |
| MB91F526FJDPMC | | OFF | ON | |
| MB91F525FWDPMC | | ON | ON | |
| MB91F525FJDPMC | | OFF | ON | |
| MB91F524FWDPMC | | ON | ON | |
| MB91F524FJDPMC | | OFF | ON | |
| MB91F523FWDPMC | | ON | ON | |
| MB91F523FJDPMC | | OFF | ON | |
| MB91F522FWDPMC | | ON | ON | |
| MB91F522FJDPMC | | OFF | ON | |
| MB91F526FSDPMC | なし | ON | ON | |
| MB91F526FHDPMC | | OFF | ON | |
| MB91F525FSDPMC | | ON | ON | |
| MB91F525FHDPMC | | OFF | ON | |
| MB91F524FSDPMC | | ON | ON | |
| MB91F524FHDPMC | | OFF | ON | |
| MB91F523FSDPMC | | ON | ON | |
| MB91F523FHDPMC | | OFF | ON | |
| MB91F522FSDPMC | | ON | ON | |
| MB91F522FHDPMC | | OFF | ON | |
| MB91F526DWDPMC | あり | ON | ON | LQH・80 pin, Plastic |
| MB91F526DJDPMC | | OFF | ON | |
| MB91F525DWDPMC | | ON | ON | |
| MB91F525DJDPMC | | OFF | ON | |
| MB91F524DWDPMC | | ON | ON | |
| MB91F524DJDPMC | | OFF | ON | |
| MB91F523DWDPMC | | ON | ON | |
| MB91F523DJDPMC | | OFF | ON | |
| MB91F522DWDPMC | | ON | ON | |
| MB91F522DJDPMC | | OFF | ON | |
| MB91F526DSDPMC | なし | ON | ON | |
| MB91F526DHDPMC | | OFF | ON | |
| MB91F525DSDPMC | | ON | ON | |
| MB91F525DHDPMC | | OFF | ON | |
| MB91F524DSDPMC | | ON | ON | |
| MB91F524DHDPMC | | OFF | ON | |
| MB91F523DSDPMC | | ON | ON | |
| MB91F523DHDPMC | | OFF | ON | |
| MB91F522DSDPMC | | ON | ON | |
| MB91F522DHDPMC | | OFF | ON | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526BWDPMC1 | あり | ＯＮ | ＯＮ | LQD・64 pin, Plastic |
| MB91F526BJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BWDPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BJDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BSDPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526BHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BHDPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BSDPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BHDPMC1 | | ＯＦＦ | ＯＮ | |

*: パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。

## 16. オーダ型格 MB9152xxxE 型格

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526LWEPMC | あり | ＯＮ | ＯＮ | LQP・176 pin, Plastic |
| MB91F526LJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525LWEPMC | | ＯＮ | ＯＮ | |
| MB91F525LJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524LWEPMC | | ＯＮ | ＯＮ | |
| MB91F524LJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523LWEPMC | | ＯＮ | ＯＮ | |
| MB91F523LJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522LWEPMC | | ＯＮ | ＯＮ | |
| MB91F522LJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526LSEPMC | なし | ＯＮ | ＯＮ | |
| MB91F526LHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525LSEPMC | | ＯＮ | ＯＮ | |
| MB91F525LHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524LSEPMC | | ＯＮ | ＯＮ | |
| MB91F524LHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523LSEPMC | | ＯＮ | ＯＮ | |
| MB91F523LHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522LSEPMC | | ＯＮ | ＯＮ | |
| MB91F522LHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KWEPMC | あり | ＯＮ | ＯＮ | LQS・144 pin, (リードピッチ 0.5mm) Plastic |
| MB91F526KJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KWEPMC | | ＯＮ | ＯＮ | |
| MB91F525KJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KWEPMC | | ＯＮ | ＯＮ | |
| MB91F524KJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KWEPMC | | ＯＮ | ＯＮ | |
| MB91F523KJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KWEPMC | | ＯＮ | ＯＮ | |
| MB91F522KJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526KSEPMC | なし | ＯＮ | ＯＮ | |
| MB91F526KHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525KSEPMC | | ＯＮ | ＯＮ | |
| MB91F525KHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524KSEPMC | | ＯＮ | ＯＮ | |
| MB91F524KHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523KSEPMC | | ＯＮ | ＯＮ | |
| MB91F523KHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522KSEPMC | | ＯＮ | ＯＮ | |
| MB91F522KHEPMC | | ＯＦＦ | ＯＮ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526KWEPMC1 | あり | ON | ON | LQN・144 pin, (リードピッチ 0.4mm) Plastic |
| MB91F526KJEPMC1 | | OFF | ON | |
| MB91F525KWEPMC1 | | ON | ON | |
| MB91F525KJEPMC1 | | OFF | ON | |
| MB91F524KWEPMC1 | | ON | ON | |
| MB91F524KJEPMC1 | | OFF | ON | |
| MB91F523KWEPMC1 | | ON | ON | |
| MB91F523KJEPMC1 | | OFF | ON | |
| MB91F522KWEPMC1 | | ON | ON | |
| MB91F522KJEPMC1 | | OFF | ON | |
| MB91F526KSEPMC1 | なし | ON | ON | |
| MB91F526KHEPMC1 | | OFF | ON | |
| MB91F525KSEPMC1 | | ON | ON | |
| MB91F525KHEPMC1 | | OFF | ON | |
| MB91F524KSEPMC1 | | ON | ON | |
| MB91F524KHEPMC1 | | OFF | ON | |
| MB91F523KSEPMC1 | | ON | ON | |
| MB91F523KHEPMC1 | | OFF | ON | |
| MB91F522KSEPMC1 | | ON | ON | |
| MB91F522KHEPMC1 | | OFF | ON | |
| MB91F526JWEPMC | あり | ON | ON | LQM・120 pin, Plastic |
| MB91F526JJEPMC | | OFF | ON | |
| MB91F525JWEPMC | | ON | ON | |
| MB91F525JJEPMC | | OFF | ON | |
| MB91F524JWEPMC | | ON | ON | |
| MB91F524JJEPMC | | OFF | ON | |
| MB91F523JWEPMC | | ON | ON | |
| MB91F523JJEPMC | | OFF | ON | |
| MB91F522JWEPMC | | ON | ON | |
| MB91F522JJEPMC | | OFF | ON | |
| MB91F526JSEPMC | なし | ON | ON | |
| MB91F526JHEPMC | | OFF | ON | |
| MB91F525JSEPMC | | ON | ON | |
| MB91F525JHEPMC | | OFF | ON | |
| MB91F524JSEPMC | | ON | ON | |
| MB91F524JHEPMC | | OFF | ON | |
| MB91F523JSEPMC | | ON | ON | |
| MB91F523JHEPMC | | OFF | ON | |
| MB91F522JSEPMC | | ON | ON | |
| MB91F522JHEPMC | | OFF | ON | |

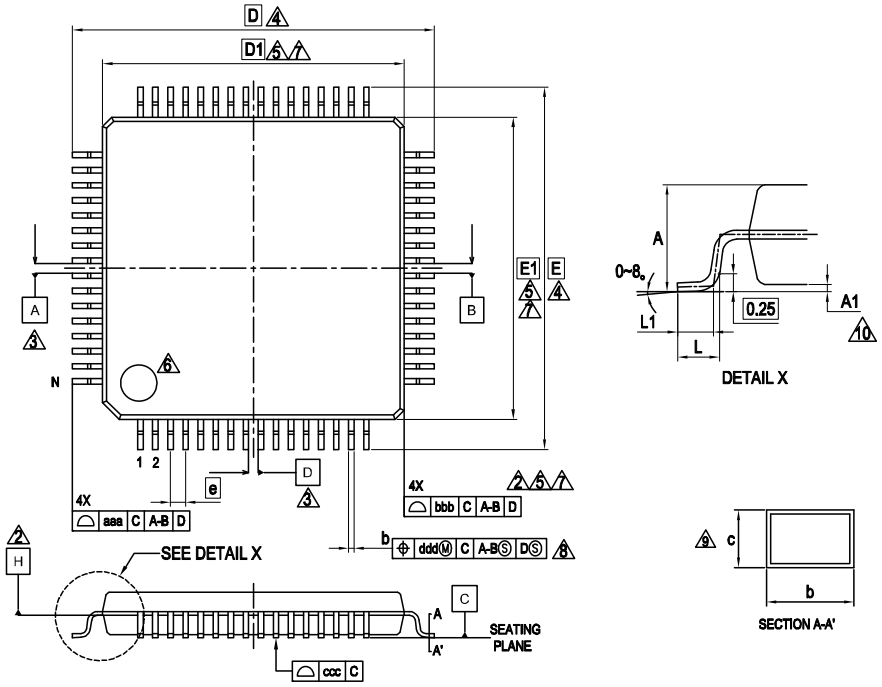
| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526FWEPMC | あり | ＯＮ | ＯＮ | LQI・100 pin, Plastic |
| MB91F526FJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FWEPMC | | ＯＮ | ＯＮ | |
| MB91F525FJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FWEPMC | | ＯＮ | ＯＮ | |
| MB91F524FJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FWEPMC | | ＯＮ | ＯＮ | |
| MB91F523FJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FWEPMC | | ＯＮ | ＯＮ | |
| MB91F522FJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526FSEPMC | なし | ＯＮ | ＯＮ | |
| MB91F526FHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525FSEPMC | | ＯＮ | ＯＮ | |
| MB91F525FHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524FSEPMC | | ＯＮ | ＯＮ | |
| MB91F524FHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523FSEPMC | | ＯＮ | ＯＮ | |
| MB91F523FHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522FSEPMC | | ＯＮ | ＯＮ | |
| MB91F522FHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DWEPMC | あり | ＯＮ | ＯＮ | LQH・80 pin, Plastic |
| MB91F526DJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DWEPMC | | ＯＮ | ＯＮ | |
| MB91F525DJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DWEPMC | | ＯＮ | ＯＮ | |
| MB91F524DJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DWEPMC | | ＯＮ | ＯＮ | |
| MB91F523DJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DWEPMC | | ＯＮ | ＯＮ | |
| MB91F522DJEPMC | | ＯＦＦ | ＯＮ | |
| MB91F526DSEPMC | なし | ＯＮ | ＯＮ | |
| MB91F526DHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F525DSEPMC | | ＯＮ | ＯＮ | |
| MB91F525DHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F524DSEPMC | | ＯＮ | ＯＮ | |
| MB91F524DHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F523DSEPMC | | ＯＮ | ＯＮ | |
| MB91F523DHEPMC | | ＯＦＦ | ＯＮ | |
| MB91F522DSEPMC | | ＯＮ | ＯＮ | |
| MB91F522DHEPMC | | ＯＦＦ | ＯＮ | |

| 型格 | サブクロック | CSV 初期値 | LVD 初期値 | パッケージ* |
|---|---|---|---|---|
| MB91F526BWEPMC1 | あり | ＯＮ | ＯＮ | LQD・64 pin, Plastic |
| MB91F526BJEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BWEPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BJEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BWEPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BJEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BWEPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BJEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BWEPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BJEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F526BSEPMC1 | なし | ＯＮ | ＯＮ | |
| MB91F526BHEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F525BSEPMC1 | | ＯＮ | ＯＮ | |
| MB91F525BHEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F524BSEPMC1 | | ＯＮ | ＯＮ | |
| MB91F524BHEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F523BSEPMC1 | | ＯＮ | ＯＮ | |
| MB91F523BHEPMC1 | | ＯＦＦ | ＯＮ | |
| MB91F522BSEPMC1 | | ＯＮ | ＯＮ | |
| MB91F522BHEPMC1 | | ＯＦＦ | ＯＮ | |

*: パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。

## 17. パッケージ・外形寸法図

LQD064 , 64 Lead Plastic Low Profile Quad Flat Package



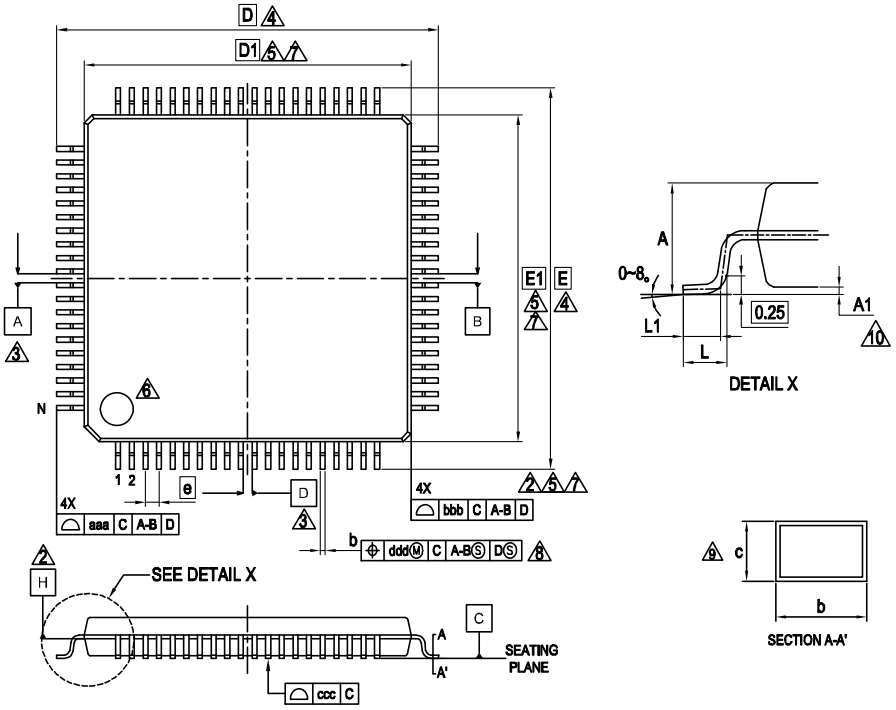

| PACKAGE | LQD64 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.00 | — | 0.20 |
| b | 0.15 | 0.20 | 0.25 |
| c | 0.09 | — | 0.20 |
| D | 12.00 BSC. | | |
| D1 | 10.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 12.00 BSC. | | |
| E1 | 10.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.08 |
| N | 64 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQH080 , 80 Lead Plastic Low Profile Quad Flat Package



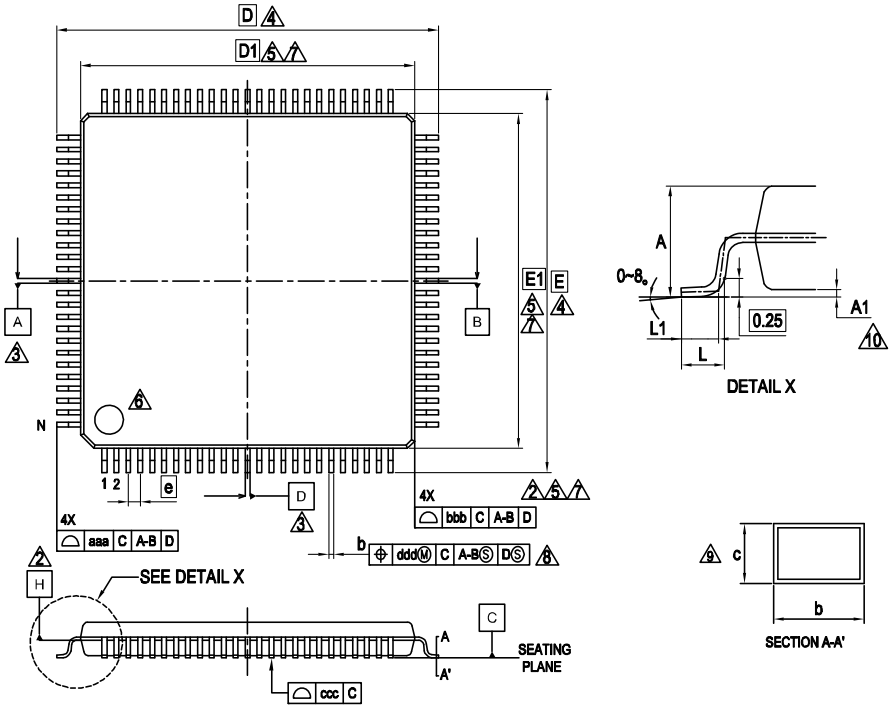

| PACKAGE | LQH080 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.05 | — | 0.15 |
| b | 0.15 | 0.20 | 0.25 |
| c | 0.09 | — | 0.20 |
| D | 14.00 BSC. | | |
| D1 | 12.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 14.00 BSC. | | |
| E1 | 12.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.08 |
| N | 80 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQI100 , 100 Lead Plastic Low Profile Quad Flat Package



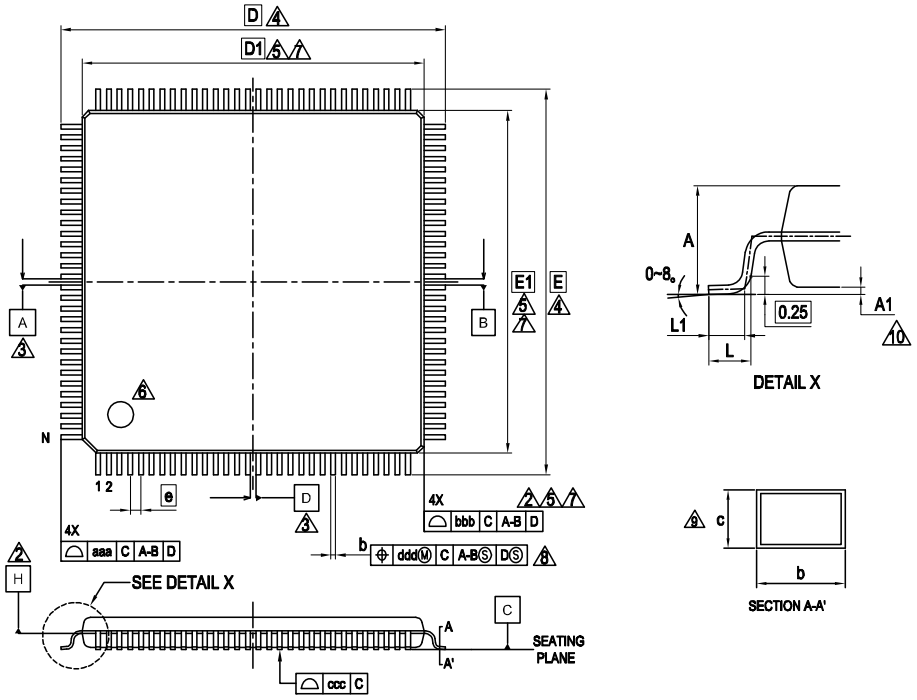

| PACKAGE | LQI100 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.00 | — | 0.20 |
| b | 0.15 | 0.20 | 0.25 |
| c | 0.09 | — | 0.20 |
| D | 16.00 BSC. | | |
| D1 | 14.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 16.00 BSC. | | |
| E1 | 14.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.08 |
| N | 100 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS ( mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION ( S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQM120 , 120 Lead Plastic Low Profile Quad Flat Package



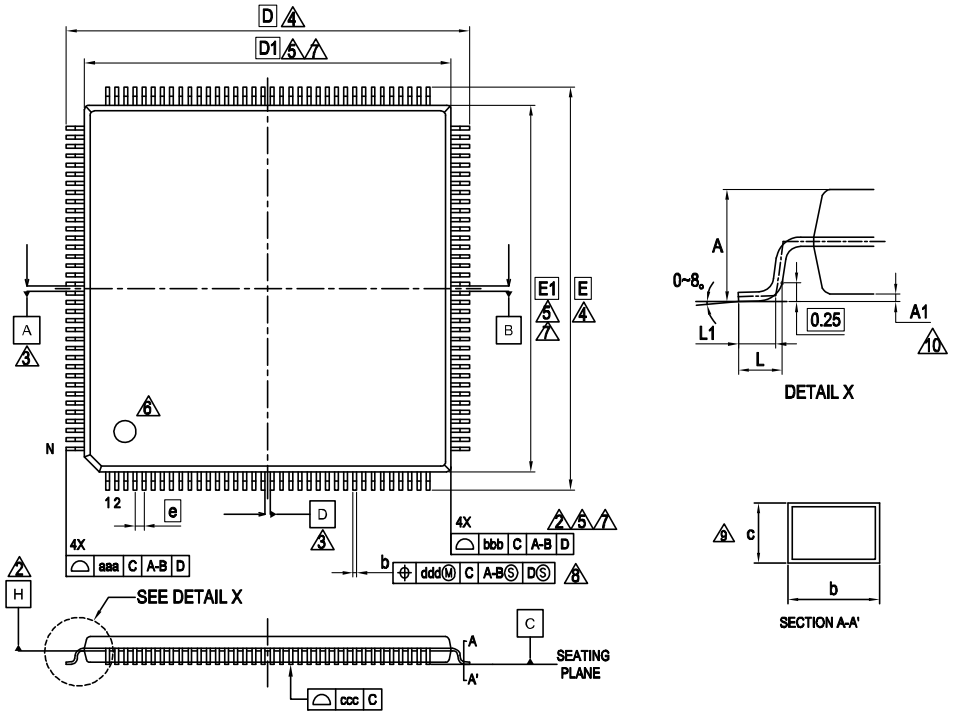

| PACKAGE | LQM120 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.05 | — | 0.15 |
| b | 0.17 | 0.22 | 0.27 |
| c | 0.115 | — | 0.195 |
| D | 18.00 BSC. | | |
| D1 | 16.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 18.00 BSC. | | |
| E1 | 16.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.08 |
| N | 120 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQS144 , 144 Lead Plastic Low Profile Quad Flat Package



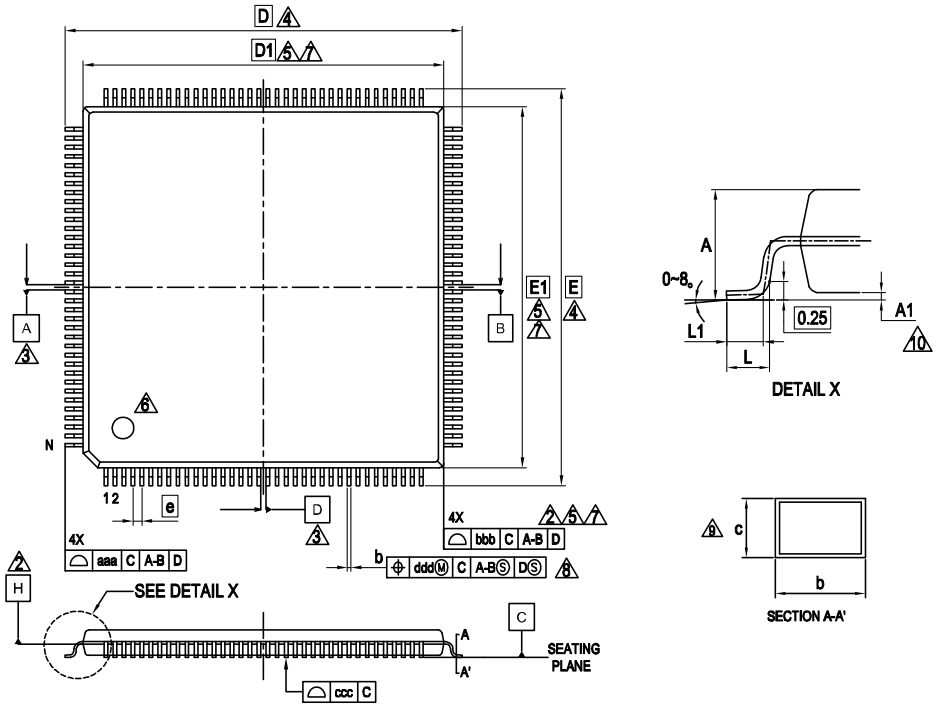

| PACKAGE | LQS144 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | —— | —— | 1.70 |
| A1 | 0.06 | —— | 0.26 |
| b | 0.17 | 0.22 | 0.27 |
| c | 0.09 | —— | 0.20 |
| D | 22.00 BSC. | | |
| D1 | 20.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 22.00 BSC. | | |
| E1 | 20.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | —— | —— | 0.20 |
| bbb | —— | —— | 0.10 |
| ccc | —— | —— | 0.08 |
| ddd | —— | —— | 0.08 |
| N | 144 | | |

**NOTES**

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQN144 , 144 Lead Plastic Low Profile Quad Flat Package



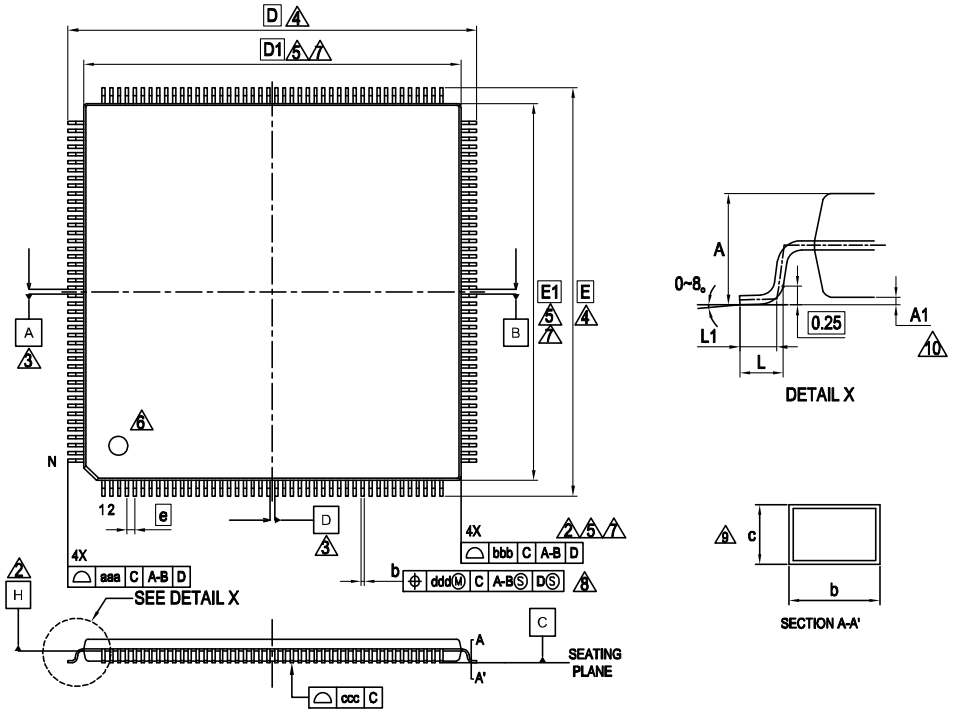

| PACKAGE | LQN144 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.05 | — | 0.15 |
| b | 0.145 | 0.18 | 0.215 |
| c | 0.115 | — | 0.195 |
| D | 18.00 BSC. | | |
| D1 | 16.00 BSC. | | |
| e | 0.40 BSC | | |
| E | 18.00 BSC. | | |
| E1 | 16.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.07 |
| N | 144 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

## LQP176 , 176 Lead Plastic Low Profile Quad Flat Package




| PACKAGE | LQP176 | | |
|---|---|---|---|
| SYMBOL | MIN. | NOM. | MAX. |
| A | — | — | 1.70 |
| A1 | 0.00 | — | 0.20 |
| b | 0.17 | 0.22 | 0.27 |
| c | 0.09 | — | 0.20 |
| D | 26.00 BSC. | | |
| D1 | 24.00 BSC. | | |
| e | 0.50 BSC | | |
| E | 26.00 BSC. | | |
| E1 | 24.00 BSC. | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 0.30 | 0.50 | 0.70 |
| aaa | — | — | 0.20 |
| bbb | — | — | 0.10 |
| ccc | — | — | 0.08 |
| ddd | — | — | 0.08 |
| N | 176 | | |

NOTES

1. CONTROLLING DIMENSIONS ARE IN MILLIMETERS (mm)
2. DATUM PLANE H IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DATUMS A-B AND D TO BE DETERMINED AT DATUM PLANE H.
4. TO BE DETERMINED AT SEATING PLANE C.
5. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PRE SIDE. DIMENSIONS D1 AND E1 INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE H.
6. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED.
7. REGARDLESS OF THE RELATIVE SIZE OF THE UPPER AND LOWER BODY SECTIONS. DIMENSIONS D1 AND E1 ARE DETERMINED AT THE LARGEST FEATURE OF THE BODY EXCLUSIVE OF MOLD FLASH AND GATE BURRS. BUT INCLUDING ANY MISMATCH BETWEEN THE UPPER AND LOWER SECTIONS OF THE MOLDER BODY.
8. DIMENSION b DOES NOT INCLUDE DAMBER PROTRUSION. THE DAMBAR PROTRUSION (S) SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED b MAXIMUM BY MORE THAN 0.08mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE LEAD FOOT.
9. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10mm AND 0.25mm FROM THE LEAD TIP.
10. A1 IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.

Rev. A

# 18. Errata

このセクションでは MB91520 シリーズのエラッタについて記載します。問題の発生条件、発生する事象、回避方法、デバイス対策について記載しています。詳細につきましては Cypress 営業部門までお問合せください。

**対象型格**

| 型格 |
|---|
| MB91F522B/D/F/J/K/L<br>MB91F523B/D/F/J/K/L<br>MB91F524B/D/F/J/K/L<br>MB91F525B/D/F/J/K/L<br>MB91F526B/D/F/J/K/L |

**MB91F522/3/4/5/6 Qualification Status**

Product Status: 量産中

**エラッタの概要**

下表に MB91520 シリーズのエラッタを示します。

| 項目 | 型格 | エラッタ対象 Version | デバイス対策 |
|---|---|---|---|
| [1]. パワーオン, 電源投入条件の問題 | MB91F522B/D/F/J/K/L<br>MB91F523B/D/F/J/K/L<br>MB91F524B/D/F/J/K/L<br>MB91F525B/D/F/J/K/L<br>MB91F526B/D/F/J/K/L | B, C | Version D, E にて対策 |
| [2]. 時計モード(電源遮断)の制限事項 | | B, C, D, E | - |

## 1. パワーオン, 電源投入条件の問題

■ **問題内容**

パワーオンリセットまたは内部低電圧検出リセットが発生しない場合、特定の端子機能が使用できなくなる事象が発生します。

■ **関連する電気的特性**

パワーオン条件の電源切断時間($t_{OFF}$)

パワーオン条件の VCC 傾き検知検出規格

■ **発生条件**

マイコンの電源を切断し 0V にならないうちに電源を再投入した場合、マイコンのパワーオンリセットおよび内部低電圧検出リセットが発生せずに、特定の端子機能が使用できなくなる可能性があります。

以下 (1)~(3)の何れかを満たすことでパワーオンリセットまたは内部低電圧検出リセットが発生する為、本問題は発生しません。

(1) VCC が 0.2V 以下の期間が 50ms 以上

(2) パワーオンのレベル検知検出電圧*までの Vcc 立上りの傾きが 4mV/µs 以下

(3) 電源の再投入時、C 端子の電圧が 60mV 以下

■ **発生する事象**

対象型格において、パワーオンリセットおよび内部低電圧リセットが発生しなかった場合、マイコン内部に格納されているパッケージおよびサブクロックオプション情報が誤って読み出され、誤った端子構成でマイコンが動作する可能性があります。

■ 回避方法

対象型格につきましては、以下(1)～(3)の何れかを満たすように使用してください。

(1) VCC が 0.2V 以下の期間が 50ms 以上

(2) パワーオンのレベル検知検出電圧*までの Vcc 立上りの傾きが 4mV/µs 以下

(3) 電源の再投入時、C 端子の電圧が 60mV 以下

上記の条件が満たせない場合は、デバイス対策品(Version D, E)をご使用ください。デバイス対策品(Version D, E)は、電源投入時に RSTX 端子を同時アサートして頂くことで本問題を回避することができます。

■ デバイス対策

デバイス対策品(Version D, E)を用意させて頂きます。

**2. 時計モード(電源遮断)の制限事項**

■ 制限事項内容

以下の発生条件(1)~(3)の全てに該当して、時計モード(電源遮断)から復帰した場合、本来保持されるべきレジスタの一部が初期化される事象が発生します。

■ 発生条件

(1) 時計モード(電源遮断)を使用している

(2) 時計モード(電源遮断)からの復帰要因となる割込みの割込みレベルが'16'～'30'、または NMIX 端子を復帰要因として使用している

(3) 時計モード(電源遮断)遷移後、PCLK 1 クロック～PMUCLK 3 クロック(*)以内で復帰要因が発生する
(*): PCLK = 0.5 MHz, PMUCLK = 32 kHz の場合、約 2 µs ～ 100 µs

■ 発生する事象

上記の発生条件に該当して、時計モード(電源遮断)から復帰した場合、以下の本来保持されるべきレジスタの一部が初期化される事象が発生します。

WTCRH, WTCRM, WTCRL
CSELR.SCEN
CMONR.SCRDY
CCRTSELR.CST
CCRTSELR.CSC

■ 回避方法

以下(1)と(2)の両方を満たすように使用してください。

(1) 時計モード(電源遮断)遷移命令の直前で、復帰要因となる割込みの割込みレベルを'31'にする

(2) 時計モード(電源遮断)からの復帰要因として NMIX 端子を使用しない

■ デバイス対策

デバイス対策の予定はございません。

## 19. 主な変更内容

**Spansion Publication Number:** MB91F526L_DS705-00011

| ページ | 場所 | 変更箇所 |
|---|---|---|
| Revision 1.0 | | |
| - | - | Initial release |
| Revision 2.0 | | |
| 3 | ■特徴 | 5V トレラント入力の入力形式を変更<br>5V トレラント入力 4 チャネル ch.6, ch.8, ch.9, ch.11 Automotive 入力<br>↓<br>5V トレラント入力 4 チャネル ch.6, ch.8, ch.9, ch.11 CMOS ヒステリシス入力 |
| 34～37 | ■入出力回路形式 | 以下の概要を日本語に変更<br>分類：A, B, C, D, E, F, G, H, I, J, K, L, M, N, O |
| 46～51 | ■ブロックダイヤグラム | 以下のブロックダイヤグラムを変更<br>●MB91F522B, MB91F523B, MB91F524B, MB91F525B, MB91F526B<br>●MB91F522D, MB91F523D, MB91F524D, MB91F525D, MB91F526D<br>●MB91F522F, MB91F523F, MB91F524F, MB91F525F, MB91F526F<br>●MB91F522J, MB91F523J, MB91F524J, MB91F525J, MB91F526J<br>●MB91F522K, MB91F523K, MB91F524K, MB91F525K, MB91F526K<br>●MB91F522L, MB91F523L, MB91F524L, MB91F525L, MB91F526L |
| 138 | ■電気的特性<br>1.絶対最大定格 | 以下項目に、*5 を追加<br>“L”レベル総出力電流*5<br>“H”レベル総出力電流*5 |
| 140 | ■電気的特性<br>2.推奨動作条件 | 表下*1 コメントを追記<br>*1：推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。<br>また、外部低電圧検出リセット有効時の最小値は低電圧検出リセット発生までの電圧になります。 |
| 141,142 | ■電気的特性<br>3.直流規格 | $I_{CCT}$5 時計モード サブクロック使用時 32kHz TA=+25℃<br>規格値を変更<br>最大 1420μA → 最大 2000μA |
| 141 | ■電気的特性<br>3.直流規格 | 電源範囲条件を変更<br>(TA:-40℃～+105℃, Vcc=AVcc=2.7V～5.5V, VSS=AVSS=0.0V)<br>↓<br>($T_A$:-40℃～<br>+105℃, Vcc=AVcc=5.0V±10%/3.3V±0.3V, $V_{SS}$=$AV_{SS}$=0.0V) |
| 142,143 | ■電気的特性<br>3.直流規格 | 電源範囲条件を変更<br>(TA:-40℃～+125℃, Vcc=AVcc=2.7V～5.5V, VSS=AVSS=0.0V)<br>↓<br>($T_A$:-40℃～<br>+125℃, Vcc=AVcc=5.0V±10%/3.3V±0.3V, $V_{SS}$=$AV_{SS}$=0.0V) |
| 143 | ■電気的特性<br>3.直流規格 | プルアップ抵抗<br>$R_{UP1}$ の規格を変更<br>Vcc=3.3V±0.3V 最小 49 最大 140 →最小 45 最大 140 |
| 143 | ■電気的特性<br>3.直流規格 | プルアップ抵抗<br>$R_{UP2}$ の端子名を変更<br>P035, 041, 093, 122 以外のポート端子 → P073, 074, 076, 077 |
| 143 | ■電気的特性<br>3.直流規格 | プルアップ抵抗<br>$R_{UP2}$ の規格を変更<br>VCC=5.0V±10% 最小 25 最大 100 →最小 25 最大 60<br>Vcc=3.3V±0.3V 最小 49 最大 140 →最小 33 最大 90 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 143 | ■電気的特性<br>3.直流規格 | プルアップ抵抗<br>$R_{UP3}$ の規格を追加<br>端子名　P035,041,093,122 以外のポート端子<br>VCC=5.0V±10%　最小 25 最大 100<br>Vcc=3.3V±0.3V　最小 45 最大 140 |
| 152,154,<br>156,158 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-1),(4-1-2),(4-1-3),(4-1-4) | (4-1-1),(4-1-4)SCK↓⇒SOT 遅延時間$t_{SLOVI}$<br>(4-1-2),(4-1-3)SCK↑⇒SOT 遅延時間$t_{SHOVI}$<br>端子名、規格値を変更<br>SCK0~SCK11　SOT0~SOT11<br>規格値　最小 -30 最大 30<br>↓<br>SCK0~SCK2,SCK5~SCK11　SOT0~SOT2,SOT5~SOT11<br>規格値　最小 -30 最大 30<br>SCK3,SCK4　SOT3,SOT4<br>規格値　最小 -300 最大 300 |
| 152,154,<br>156,158 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-1),(4-1-2),(4-1-3),(4-1-4) | (4-1-1),(4-1-4)有効 SIN⇒SCK↑セットアップ時間 $t_{IVSHI}$<br>(4-1-2),(4-1-3)有効 SIN⇒SCK↓セットアップ時間 $t_{IVSLI}$<br>端子名、規格値を変更<br>SCK0~SCK11　SIN0~SIN11<br>規格値　最小 34 最大 -<br>↓<br>SCK0~SCK2,SCK5~SCK11　SIN0~SIN2,SIN5~SIN11<br>規格値　最小 34 最大 -<br>SCK3,SCK4,SIN3,SIN4<br>規格値　最小 300 最大 - |
| 152,154,<br>156,158 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-1),(4-1-2),(4-1-3),(4-1-4) | (4-1-1),(4-1-4)SCK↓⇒SOT 遅延時間 $t_{SLOVE}$<br>(4-1-2),(4-1-3)SCK↑⇒SOT 遅延時間 $t_{SHOVE}$<br>端子名、規格値を変更<br>SCK0~SCK11　SOT0~SOT11<br>規格値　最小 - 最大 33<br>↓<br>SCK0~SCK2,SCK5~SCK11　SOT0~SOT2,SOT5~SOT11<br>規格値　最小 - 最大 33<br>SCK3,SCK4　SOT3,SOT4<br>規格値　最小 - 最大 300 |
| 152,154,<br>156,158 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-1),(4-1-2),(4-1-3),(4-1-4) | (4-1-1),(4-1-2),(4-1-3),(4-1-4)SCK 立下り時間 $t_F$<br>端子名、規格値を変更<br>SCK0~SCK2,SCK5～SCK11<br>規格値　最小 - 最大 5<br>SCK3,SCK4<br>規格値　最小 - 最大 250<br>↓<br>SCK0~SCK11<br>規格値　最小 - 最大 5 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 160,163,<br>166,169 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-5), (4-1-6), (4-1-7), (4-1-8) | (4-1-5)SCS↓⇒SCK↓セットアップ時間 $t_{CSSI}$<br>(4-1-6)SCS↓⇒SCK↑セットアップ時間 $t_{CSSI}$<br>(4-1-7)SCS↑⇒SCK↓セットアップ時間 $t_{CSSI}$<br>(4-1-8)SCS↑⇒SCK↑セットアップ時間 $t_{CSSI}$<br>端子名、規格値を変更<br>SCK1~SCK11　SCS1~SCS3, SCS40~SCS43, SCS50~SCS53,<br>SCS60~SCS63, SCS70~SCS73, SCS8~SCS11<br>規格値　最小 $t_{CSSU}$+0　最大 $t_{CSSU}$+50<br>↓<br>SCK1, SCK2, SCK5~SCK11<br>SCS1, SCS2, SCS50~SCS53, SCS60~SCS63, SCS70~SCS73, SCS8~SCS11<br>規格値　最小 $t_{CSSU}$-50　最大 $t_{CSSU}$+0<br>SCK3, SCK4　SCS3, SCS40~SCS43<br>規格値　最小 $t_{CSSU}$-50　最大 $t_{CSSU}$+300 |
| 160,163,<br>166,169 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-5), (4-1-6), (4-1-7), (4-1-8) | (4-1-5)SCK↑⇒SCS↑ホールド時間 $t_{CSHI}$<br>(4-1-6)SCK↓⇒SCS↑ホールド時間 $t_{CSHI}$<br>(4-1-7)SCK↑⇒SCS↓ホールド時間 $t_{CSHI}$<br>(4-1-8)SCK↓⇒SCS↓ホールド時間 $t_{CSHI}$<br>端子名、規格値を変更<br>SCK1~SCK11　SCS1~SCS3, SCS40~SCS43, SCS50~SCS53,<br>SCS60~SCS63, SCS70~SCS73, SCS8~SCS11<br>規格値　最小 $t_{CSHD}$-50　最大 $t_{CSHD}$+0<br>↓<br>SCK1, SCK2, SCK5~SCK11<br>SCS1, SCS2, SCS50~SCS53, SCS60~SCS63, SCS70~SCS73, SCS8~SCS11<br>規格値　最小 $t_{CSHD}$-10　最大 $t_{CSHD}$+50<br>SCK3, SCK4　SCS3, SCS40~SCS43<br>規格値　最小 $t_{CSHD}$-300　最大 $t_{CSHD}$+50 |
| 160,163,<br>166,169 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-5), (4-1-6), (4-1-7), (4-1-8) | (4-1-5), (4-1-6)SCS↓⇒SOT 遅延時間 $t_{DSE}$<br>(4-1-7), (4-1-8)SCS↑⇒SOT 遅延時間 $t_{DSE}$<br>遅延時間<br>端子名、規格値を変更<br>SCS1~SCS3, SCS40~SCS43, SCS50~SCS53, SCS60~SCS63,<br>SCS70~SCS73, SCS8~SCS11<br>SOT1~SOT11<br>規格値　最小 -　最大 40<br>↓<br>SCS1, SCS2SCS50~SCS53, SCS60~SCS63, SCS70~SCS73,<br>SCS8~SCS11<br>SOT1, SOT2, SOT5~SOT11<br>規格値　最小 -　最大 40<br>SCS3, SCS40~SCS43<br>SOT3, SOT4<br>規格値　最小 -　最大 300 |

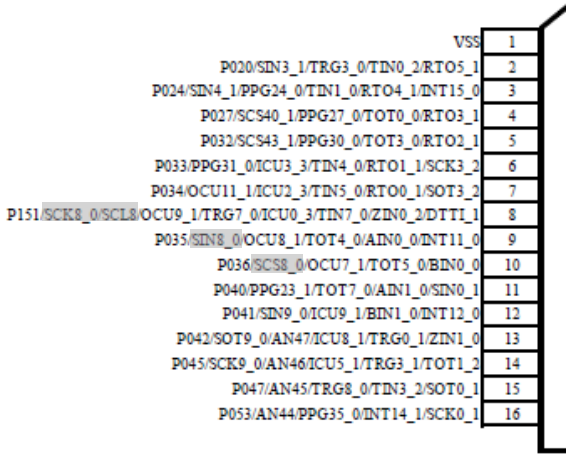
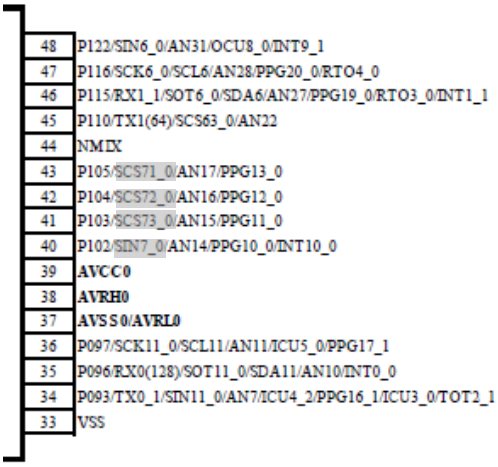
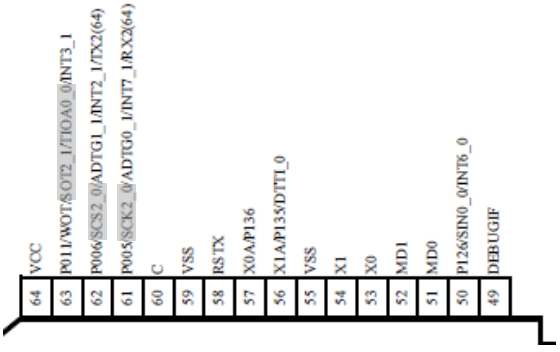
| ページ | 場所 | 変更箇所 |
|---|---|---|
| 161,164,<br>167,170 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-5),(4-1-6),(4-1-7),(4-1-8) | (4-1-5)SCK↓⇒SCS↓クロック切換え時間 $t_{SCC}$<br>(4-1-6)SCK↑⇒SCS↓クロック切換え時間 $t_{SCC}$<br>(4-1-7)SCK↓⇒SCS↑クロック切換え時間 $t_{SCC}$<br>(4-1-8)SCK↑⇒SCS↑クロック切換え時間 $t_{SCC}$<br>端子名、規格値を変更<br>SCK1~SCK11,SCS1~SCS3,SCS40~SCS43,SCS50~SCS53,<br>SCS60~SCS63,SCS70~SCS73,SCS8~SCS11<br>規格値 最小 $3t_{CPP}$+0 最大 $3t_{CPP}$+50<br>↓<br>SCK1,SCK2,SCK5~SCK11SCS1,SCS2,SCS50~SCS53,<br>SCS60~SCS63,SCS70~SCS73,SCS8~SCS11<br>規格値 最小 $3t_{CPP}$-10 最大 $3t_{CPP}$+50<br>SCK3,SCK4 SCS3,SCS40~SCS43<br>規格値 最小 $3t_{CPP}$-300 最大 $3t_{CPP}$+50 |
| 161,164,<br>167,170 | ■電気的特性<br>4.交流規格<br>(4) マルチファンクションシリアル<br>(4-1) CSIO タイミング<br>(4-1-5),(4-1-6),(4-1-7),(4-1-8) | 表下にコメント追加<br>ディセレクト時間の設定にかかわらず、シリアルチップセレクト端子がインアクティブになってから、次にアクティブになるまでは最小5周辺バスクロック時間以上かかります。 |
| 187 | ■電気的特性<br>5.A/D コンバータ<br>(1)12 ビット A/D コンバータ電気的特性 | 以下項目を追加<br>総合誤差 規格値 最小 - 標準 - 最大 ±12 LSB |
| 187 | ■電気的特性<br>5.A/D コンバータ<br>(1)12 ビット A/D コンバータ電気的特性 | ゼロトランジション電圧 $V_{OT}$<br>規格値を変更<br>最小 AVRL+0.5LSB-20mV 最大 AVRL+0.5LSB+20mV<br>↓<br>最小 AVRL-11.5LSB 最大 AVRL+12.5LSB |
| 187 | ■電気的特性<br>5.A/D コンバータ<br>(1)12 ビット A/D コンバータ電気的特性 | フルスケールトランジション電圧 $V_{FST}$<br>規格値を変更<br>最小 AVRH-1.5LSB-20mV 最大 AVRH-1.5LSB+20mV<br>↓<br>最小 AVRH-13.5LSB 最大 AVRH+10.5LSB |
| 187 | ■電気的特性<br>5.A/D コンバータ<br>(1)12 ビット A/D コンバータ電気的特性 | 以下項目に、*3 を追加<br>電源電流 $I_A$ AVCC*3<br>表下に*3 コメント追加。<br>*3:本項目に記載されている電源電流値は、A/D コンバータのみの電流値です。AVcc の電源電流値は、(A/D コンバータの電源電流値)+(D/A コンバータの電源電流値)にて計算してください。 |
| 191 | ■電気的特性<br>7.D/A コンバータ | 以下項目に、*1 を追加<br>電源電流*1<br>表下に*1 コメント追加。<br>*1: 本項目に記載されている電源電流値は、D/A コンバータのみの電流値です。AVcc の電源電流値は、(D/A コンバータの電源電流値)+(A/D コンバータの電源電流値)にて計算してください。 |
| 191 | ■電気的特性<br>7.D/A コンバータ | 以下項目の端子名を変更<br>項目 電源電流<br>記号 IA 端子名 $AV_{CC}$<br>記号 IAH 端子名 $AV_{CC}$<br>↓<br>記号 IA 端子名 AVCC<br>記号 IAH 端子名 AVCC |
| 193 | 特性例 | Watch mode 特性例を変更 |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>195</td><td>■オーダー型格</td><td>オーダー型格表上に、MB91F52xxxB 型格*1 を追加<br>表中のパッケージ項目に*2 を追加</td></tr>
<tr><td>201</td><td>■オーダー型格</td><td>表下に下記コメントを追加<br>*1: 現在ご採用中のお客様のみサポートしております。新規ご採用につきましては推奨いたしません。</td></tr>
<tr><td>201</td><td>■オーダー型格</td><td>表下のコメントに、*2 を追加<br>パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。<br>↓<br>*2: パッケージの詳細については、「■パッケージ・外形寸法図」を参照してください。</td></tr>
<tr><td>202～208</td><td>■オーダー型格</td><td>オーダー型格 C 型格を追加</td></tr>
<tr><td>-</td><td>-</td><td>社名変更および記述フォーマットの変換</td></tr>
<tr><td colspan="3">Cypress Document Number: 002-04593</td></tr>
<tr><td colspan="3">Rev *B</td></tr>
<tr><td>144</td><td>■電気的特性<br>1. 絶対最大定格</td><td>「"L"レベル平均出力電流」、「"H"レベル平均出力電流」の備考を下記のように修正。<br><br>(誤)
<table>
<tr><th rowspan="2">項目</th><th rowspan="2">記号</th><th colspan="2">定格値</th><th rowspan="2">単位</th><th rowspan="2">備考</th></tr>
<tr><th>最小</th><th>最大</th></tr>
<tr><td rowspan="2">"L"レベル平均出力電流*4</td><td>$I_{OLAV1}$</td><td>-</td><td>4</td><td>mA</td><td rowspan="2"></td></tr>
<tr><td>$I_{OLAV2}$</td><td>-</td><td>12</td><td>mA</td></tr>
<tr><td rowspan="2">"H"レベル平均出力電流*4</td><td>$I_{OHAV1}$</td><td>-</td><td>-4</td><td>mA</td><td></td></tr>
<tr><td>$I_{OHAV2}$</td><td>-</td><td>-12</td><td>mA</td><td></td></tr>
</table>
(正)
<table>
<tr><th rowspan="2">項目</th><th rowspan="2">記号</th><th colspan="2">定格値</th><th rowspan="2">単位</th><th rowspan="2">備考</th></tr>
<tr><th>最小</th><th>最大</th></tr>
<tr><td rowspan="2">"L"レベル平均出力電流*4</td><td>$I_{OLAV1}$</td><td>-</td><td>4</td><td>mA</td><td>*9</td></tr>
<tr><td>$I_{OLAV2}$</td><td>-</td><td>12</td><td>mA</td><td>*10</td></tr>
<tr><td rowspan="2">"H"レベル平均出力電流*4</td><td>$I_{OHAV1}$</td><td>-</td><td>-4</td><td>mA</td><td>*9</td></tr>
<tr><td>$I_{OHAV2}$</td><td>-</td><td>-12</td><td>mA</td><td>*10</td></tr>
</table></td></tr>
<tr><td>145</td><td>■電気的特性<br>1. 絶対最大定格</td><td>注釈に下記を追加。<br><br>(正)<br>*9: 該当端子：P103、P104、P105、P106 以外の汎用ポート<br>*10: 該当端子：P103、P104、P105、P106 の汎用ポート</td></tr>
</table>

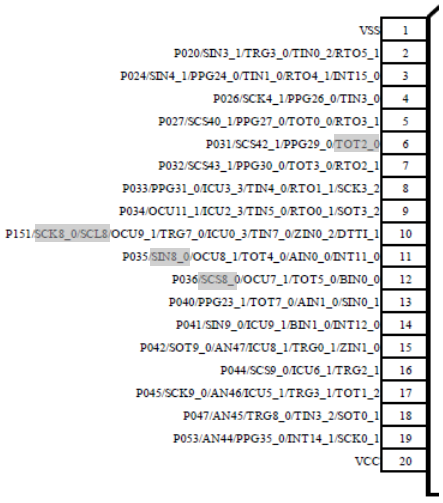
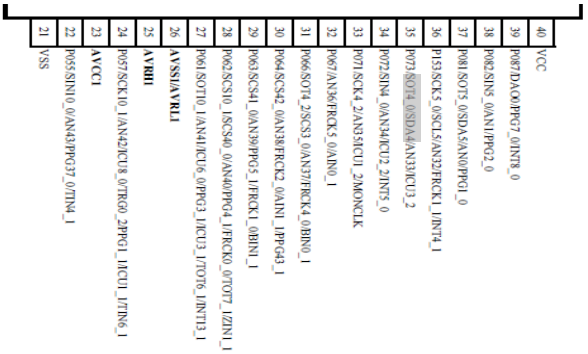
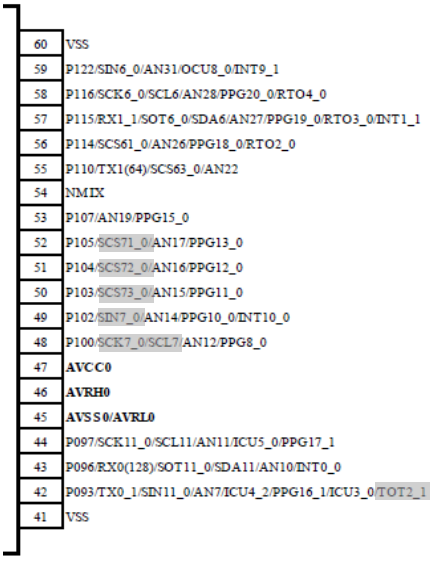
<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>1</td><td>■特長</td><td>周辺機能について、・ クロック生成(SSCG 機能搭載)の一文を下記のように修正。<br><br>(誤)<br>・ クロック生成(SSCG 機能搭載)<br>・ メイン発振( 4 MHz～16MHz )<br>・ サブ発振( 32kHz～100kHz ) またはサブ発振なし<br>・ PLL 逓倍率 ：1～20 逓倍<br><br>(正)<br>・ クロック生成(SSCG 機能搭載)<br>・ メイン発振( 4 MHz～16MHz )<br>・ サブ発振( 32kHz ) またはサブ発振なし<br>・ PLL 逓倍率 ：1～20 逓倍<br>・100kHz CR 発振器を搭載</td></tr>
<tr><td>2</td><td>■特長</td><td>周辺機能のベースタイマの説明を以下のように修正。<br><br>(誤)<br>・ ベースタイマ: 最大 2 チャネル<br>・ 16 ビットタイマ<br>・ PWM / PPG / PWC / リロードタイマの 4 機能を選択して使用可能<br>・ 2 ch カスケードモードで 32 ビットタイマとして使用可能<br><br>(正)<br>・ ベースタイマ: 最大 2 チャネル<br>・ 16 ビットタイマ<br>・ PWM / PPG / PWC / リロードタイマの 4 機能を選択して使用可能<br>・ PWC 機能とリロードタイマ機能は、2 チャネルカスケードモードで 32 ビットタイマとして使用可能</td></tr>
<tr><td>5</td><td>■品種構成</td><td>品種構成について、品種構成比較 64pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>8ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>8ch*1</td></tr></table></td></tr>
<tr><td>6</td><td>■品種構成</td><td>品種構成について、品種構成比較 64pin の表の末尾に下記を追加。<br>(正)<br>*1: I2C(標準モード)対応は ch. 5, ch. 6, ch. 11 のみです。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>7</td><td>■品種構成</td><td>品種構成について、品種構成比較 80pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>9ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>9ch*1</td></tr></table></td></tr>
<tr><td>8</td><td>■品種構成</td><td>品種構成について、品種構成比較 80pin の表の末尾に下記を追加。<br><br>(正)<br>*1: I2C(標準モード)対応は ch. 5, ch. 6, ch. 11 のみです。</td></tr>
<tr><td>9</td><td>■品種構成</td><td>品種構成について、品種構成比較 100pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch*1</td></tr></table></td></tr>
<tr><td>10</td><td>■品種構成</td><td>品種構成について、品種構成比較 100pin の表の末尾に下記を追加。<br><br>(正)<br>*1: I2C(標準モード)対応は ch. 5, ch. 6, ch. 7, ch. 8, ch. 11 のみです。</td></tr>
<tr><td>11</td><td>■品種構成</td><td>品種構成について、品種構成比較 120pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch*1</td></tr></table></td></tr>
<tr><td>12</td><td>■品種構成</td><td>品種構成について、品種構成比較 120pin の表の末尾に下記を追加。<br><br>(正)<br>*1: I2C(高速モード/標準モード)対応は ch. 3, ch. 4 のみです。<br>I2C(標準モード)対応は ch. 5, ch. 6, ch. 7, ch. 8, ch. 11 のみです。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>13</td><td>■品種構成</td><td>品種構成について、品種構成比較 144pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch*1</td></tr></table></td></tr>
<tr><td>14</td><td>■品種構成</td><td>品種構成について、品種構成比較 144pin の表の末尾に下記を追加。<br><br>(正)<br>*1: I2C(高速モード/標準モード)対応は ch. 3, ch. 4 のみです。<br>I2C(標準モード)対応は ch. 5, ch. 6, ch. 7, ch. 8, ch. 10, ch. 11 のみです。</td></tr>
<tr><td>15</td><td>■品種構成</td><td>品種構成について、品種構成比較 176pin のマルチファンクションシリアルの一文を下記のように修正。<br><br>(誤)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch</td></tr></table><br>(正)<br><table><tr><td>マルチファンクションシリアル</td><td>12ch*1</td></tr></table></td></tr>
<tr><td>16</td><td>■品種構成</td><td>品種構成について、品種構成比較 176pin の表の末尾に下記を追加。<br><br>(正)<br>*1: I2C(高速モード/標準モード)対応は ch. 3, ch. 4 のみです。<br>I2C(標準モード)対応は ch. 5, ch. 6, ch. 7, ch. 8, ch. 10, ch. 11 のみです。</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 18 | ■端子配列図<br>MB91F52xB | 図より以下の[redacted]の信号を削除。<br>・左辺<br><br><br>・右辺<br><br><br>・上辺<br><br> |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 18 | ■端子配列図<br>MB91F52xB | 図の左下に下記注釈を追記。<br><br>(正)<br>※クロック 1 系統品は、56,57pin が汎用ポートとなります。 |

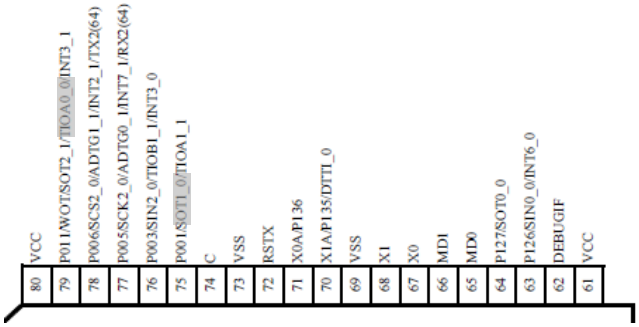
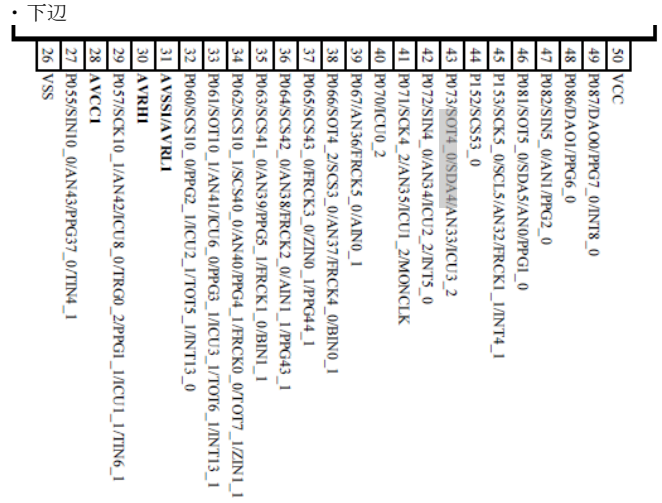
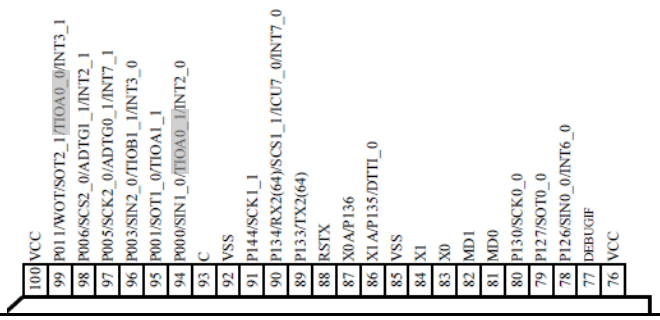
| ページ | 場所 | 変更箇所 |
|---|---|---|
| 19 | ■端子配列図<br>MB91F52xD | 図より以下の　の信号を削除。<br>・左辺<br><br>・下辺<br><br>・右辺<br> |

| | | |
|---|---|---|
| 1 | VSS | |
| 2 | P020/SIN3_1/TRG3_0/TIN0_2/RTO5_1 | |
| 3 | P024/SIN4_1/PPG24_0/TIN1_0/RTO4_1/INT15_0 | |
| 4 | P026/SCK4_1/PPG26_0/TIN3_0 | |
| 5 | P027/SCS40_1/PPG27_0/TOT0_0/RTO3_1 | |
| 6 | P031/SCS42_1/PPG29_0/TOT2_0 | |
| 7 | P032/SCS43_1/PPG30_0/TOT3_0/RTO2_1 | |
| 8 | P033/PPG31_0/ICU3_3/TIN4_0/RTO1_1/SCK3_2 | |
| 9 | P034/OCU11_1/ICU2_3/TIN5_0/RTO0_1/SOT3_2 | |
| 10 | P151/SCK8_0/SCL8/OCU9_1/TRG7_0/ICU0_3/TIN7_0/ZIN0_2/DTTI_1 | |
| 11 | P035/SIN8_0/OCU8_1/TOT4_0/AIN0_0/INT11_0 | |
| 12 | P036/SCS8_0/OCU7_1/TOT5_0/BIN0_0 | |
| 13 | P040/PPG23_1/TOT7_0/AIN1_0/SIN0_1 | |
| 14 | P041/SIN9_0/ICU9_1/BIN1_0/INT12_0 | |
| 15 | P042/SOT9_0/AN47/ICU8_1/TRG0_1/ZIN1_0 | |
| 16 | P044/SCS9_0/ICU6_1/TRG2_1 | |
| 17 | P045/SCK9_0/AN46/ICU5_1/TRG3_1/TOT1_2 | |
| 18 | P047/AN45/TRG8_0/TIN3_2/SOT0_1 | |
| 19 | P053/AN44/PPG35_0/INT14_1/SCK0_1 | |
| 20 | VCC | |

| | | |
|---|---|---|
| 21 | VSS | |
| 22 | P055/SIN10_0/AN43/PPG37_0/TIN4_1 | |
| 23 | **AVCC1** | |
| 24 | P057/SCK10_1/AN42/ICU8_0/TRG0_2/PPG1_1/ICU1_1/TIN6_1 | |
| 25 | **AVRH1** | |
| 26 | **AVSS1/AVRL1** | |
| 27 | P061/SOT10_1/AN41/ICU6_0/PPG3_1/ICU3_1/TOT6_1/INT13_1 | |
| 28 | P062/SCS10_1/SCS40_0/AN40/PPG4_1/FRCK0_0/TOT7_1/ZIN1_1 | |
| 29 | P063/SCS41_0/AN39/PPG5_1/FRCK1_0/BIN1_1 | |
| 30 | P064/SCS42_0/AN38/FRCK2_0/AIN1_1/PPG43_1 | |
| 31 | P066/SOT4_2/SCS3_0/AN37/FRCK4_0/BIN0_1 | |
| 32 | P067/AN36/FRCK5_0/AIN0_1 | |
| 33 | P071/SCK4_2/AN35/ICU1_2/MONCLK | |
| 34 | P072/SIN4_0/AN34/ICU2_2/INT5_0 | |
| 35 | P073/SOT4_0/SDA4/AN33/ICU3_2 | |
| 36 | P153/SCK5_0/SCL5/AN32/FRCK1_1/INT4_1 | |
| 37 | P081/SOT5_0/SDA5/AN0/PPG1_0 | |
| 38 | P082/SIN5_0/AN1/PPG2_0 | |
| 39 | P087/DA/0/PPG7_0/INT8_0 | |
| 40 | VCC | |

| | | |
|---|---|---|
| 60 | VSS | |
| 59 | P122/SIN6_0/AN31/OCU8_0/INT9_1 | |
| 58 | P116/SCK6_0/SCL6/AN28/PPG20_0/RTO4_0 | |
| 57 | P115/RX1_1/SOT6_0/SDA6/AN27/PPG19_0/RTO3_0/INT1_1 | |
| 56 | P114/SCS61_0/AN26/PPG18_0/RTO2_0 | |
| 55 | P110/TX1(64)/SCS63_0/AN22 | |
| 54 | NMIX | |
| 53 | P107/AN19/PPG15_0 | |
| 52 | P105/SCS71_0/AN17/PPG13_0 | |
| 51 | P104/SCS72_0/AN16/PPG12_0 | |
| 50 | P103/SCS73_0/AN15/PPG11_0 | |
| 49 | P102/SIN7_0/AN14/PPG10_0/INT10_0 | |
| 48 | P100/SCK7_0/SCL7/AN12/PPG8_0 | |
| 47 | **AVCC0** | |
| 46 | **AVRH0** | |
| 45 | **AVSS0/AVRL0** | |
| 44 | P097/SCK11_0/SCL11/AN11/ICU5_0/PPG17_1 | |
| 43 | P096/RX0(128)/SOT11_0/SDA11/AN10/INT0_0 | |
| 42 | P093/TX0_1/SIN11_0/AN7/ICU4_2/PPG16_1/ICU3_0/TOT2_1 | |
| 41 | VSS | |

（続く）

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 19 | ■端子配列図<br>MB91F52xD | （続き）<br>・上辺<br><br> |
| 19 | ■端子配列図<br>MB91F52xD | 図の左下に下記注釈を追記。<br><br>（正）<br>※クロック 1 系統品は、71, 72pin が汎用ポートとなります。 |
| 20 | ■端子配列図<br>MB91F52xF | 図より以下の　の信号を削除。<br><br>・下辺<br><br><br><br>・上辺<br><br> |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>20</td><td>■端子配列図<br>MB91F52xF</td><td>図の左下に下記注釈を追記。<br><br>（正）<br>※クロック 1 系統品は、86, 87pin が汎用ポートとなります。</td></tr>
<tr><td>21</td><td>■端子配列図<br>MB91F52xJ</td><td>図の左下に下記注釈を追記。<br><br>（正）<br>※クロック 1 系統品は、102, 103pin が汎用ポートとなります。</td></tr>
<tr><td>22</td><td>■端子配列図<br>MB91F52xK</td><td>図の左下に下記注釈を追記。<br><br>（正）<br>※クロック 1 系統品は、121, 122pin が汎用ポートとなります。</td></tr>
<tr><td>23</td><td>■端子配列図<br>MB91F52xL</td><td>図の左下に下記注釈を追記。<br><br>（正）<br>※クロック 1 系統品は、149, 150pin が汎用ポートとなります。</td></tr>
<tr><td>24<br>～<br>41</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>（誤）<br><table><tr><td>入出力<br>回路<br>形式*1</td><td>機能*2</td></tr></table><br>（正）<br><table><tr><td>入出力<br>回路<br>形式*8</td><td>機能*9</td></tr></table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>24</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">2</td><td rowspan="3">2</td><td>P015</td></tr>
<tr><td>D29</td></tr>
<tr><td>TRG0_0</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">3</td><td rowspan="3">3</td><td>P016</td></tr>
<tr><td>D30</td></tr>
<tr><td>TRG1_0</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">4</td><td>P170</td></tr>
<tr><td>PPG36_1</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">4</td><td rowspan="3">5</td><td>P017</td></tr>
<tr><td>D31</td></tr>
<tr><td>TRG2_0</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">6</td><td>P171</td></tr>
<tr><td>PPG37_1</td></tr>
<tr><td rowspan="6">2</td><td rowspan="6">2</td><td rowspan="6">2</td><td rowspan="6">2</td><td rowspan="6">5</td><td rowspan="6">7</td><td>P020</td></tr>
<tr><td>ASX</td></tr>
<tr><td>SIN3_1</td></tr>
<tr><td>TRG3_0</td></tr>
<tr><td>TIN0_2</td></tr>
<tr><td>RTO5_1</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">3</td><td rowspan="5">6</td><td rowspan="5">8</td><td>P021</td></tr>
<tr><td>CS0X</td></tr>
<tr><td>SOT3_1</td></tr>
<tr><td>TRG6_1</td></tr>
<tr><td>TRG4_0</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">4</td><td rowspan="5">7</td><td rowspan="5">9</td><td>P022</td></tr>
<tr><td>CS1X</td></tr>
<tr><td>SCK3_1</td></tr>
<tr><td>TRG7_1</td></tr>
<tr><td>TRG5_0</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">5</td><td rowspan="5">8</td><td rowspan="5">10</td><td>P023</td></tr>
<tr><td>RDX</td></tr>
<tr><td>SCS3_1</td></tr>
<tr><td>PPG32_0</td></tr>
<tr><td>TIN0_0</td></tr>
<tr><td rowspan="7">3</td><td rowspan="7">3</td><td rowspan="7">3</td><td rowspan="7">6</td><td rowspan="7">9</td><td rowspan="7">11</td><td>P024</td></tr>
<tr><td>WR0X</td></tr>
<tr><td>SIN4_1</td></tr>
<tr><td>PPG24_0</td></tr>
<tr><td>TIN1_0</td></tr>
<tr><td>RTO4_1</td></tr>
<tr><td>INT15_0</td></tr>
</table>
(続く)</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 24 | ■端子機能説明 | （続き）<br>（正） |

| 端子番号 | | | | | | 端子名 |
|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | |
| - | - | - | - | 2 | 2 | P015<br>D29<br>TRG0_0 |
| - | - | - | - | 3 | 3 | P016<br>D30<br>TRG1_0 |
| - | - | - | - | - | 4 | P170<br>PPG36_1 |
| - | - | - | - | 4 | 5 | P017<br>D31<br>TRG2_0 |
| - | - | - | - | - | 6 | P171<br>PPG37_1 |
| 2 *1 | 2 *1 | 2 *1 | 2 *1 | 5 | 7 | P020<br>ASX *2, *3, *4, *5<br>SIN3_1<br>TRG3_0<br>TIN0_2<br>RTO5_1 |
| - | - | - | 3 *1 | 6 | 8 | P021<br>CS0X *5<br>SOT3_1<br>TRG6_1<br>TRG4_0 |
| - | - | - | 4 *1 | 7 | 9 | P022<br>CS1X *5<br>SCK3_1<br>TRG7_1<br>TRG5_0 |
| - | - | - | 5 *1 | 8 | 10 | P023<br>RDX *5<br>SCS3_1<br>PPG32_0<br>TIN0_0 |
| 3 *1 | 3 *1 | 3 *1 | 6 *1 | 9 | 11 | P024<br>WR0X *2, *3, *4, *5<br>SIN4_1<br>PPG24_0<br>TIN1_0<br>RTO4_1<br>INT15_0 |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>25</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">4</td><td rowspan="5">7</td><td rowspan="5">10</td><td rowspan="5">12</td><td>P025</td></tr>
<tr><td>WR1X</td></tr>
<tr><td>SOT4_1</td></tr>
<tr><td>PPG25_0</td></tr>
<tr><td>TIN2_0</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">13</td><td>P172</td></tr>
<tr><td>PPG38_1</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">4</td><td rowspan="5">5</td><td rowspan="5">8</td><td rowspan="5">11</td><td rowspan="5">14</td><td>P026</td></tr>
<tr><td>A00</td></tr>
<tr><td>SCK4_1</td></tr>
<tr><td>PPG26_0</td></tr>
<tr><td>TIN3_0</td></tr>
<tr><td rowspan="6">4</td><td rowspan="6">5</td><td rowspan="6">6</td><td rowspan="6">9</td><td rowspan="6">12</td><td rowspan="6">15</td><td>P027</td></tr>
<tr><td>A01</td></tr>
<tr><td>SCS40_1</td></tr>
<tr><td>PPG27_0</td></tr>
<tr><td>TOT0_0</td></tr>
<tr><td>RTO3_1</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">16</td><td>P173</td></tr>
<tr><td>PPG39_1</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">7</td><td rowspan="5">10</td><td rowspan="5">13</td><td rowspan="5">17</td><td>P030</td></tr>
<tr><td>A02</td></tr>
<tr><td>SCS41_1</td></tr>
<tr><td>PPG28_0</td></tr>
<tr><td>TOT1_0</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">6</td><td rowspan="5">8</td><td rowspan="5">11</td><td rowspan="5">14</td><td rowspan="5">18</td><td>P031</td></tr>
<tr><td>A03</td></tr>
<tr><td>SCS42_1</td></tr>
<tr><td>PPG29_0</td></tr>
<tr><td>TOT2_0</td></tr>
<tr><td rowspan="5">5</td><td rowspan="5">7</td><td rowspan="5">9</td><td rowspan="5">12</td><td rowspan="5">15</td><td rowspan="5">19</td><td>P032</td></tr>
<tr><td>A04</td></tr>
<tr><td>SCS43_1</td></tr>
<tr><td>PPG30_0</td></tr>
<tr><td>TOT3_0</td></tr>
<tr><td>RTO2_1</td></tr>
<tr><td rowspan="7">6</td><td rowspan="7">8</td><td rowspan="7">10</td><td rowspan="7">13</td><td rowspan="7">16</td><td rowspan="7">20</td><td>P033</td></tr>
<tr><td>A05</td></tr>
<tr><td>PPG31_0</td></tr>
<tr><td>ICU3_3</td></tr>
<tr><td>TIN4_0</td></tr>
<tr><td>RTO1_1</td></tr>
<tr><td>SCK3_2</td></tr>
</table>
(続く)</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 25 | ■端子機能説明 | （続き）<br>（正） |

| 端子番号 | | | | | | 端子名 |
|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | |
| - | - | 4[*1] | 7[*1] | 10 | 12 | P025<br>WR1X[*4, *5]<br>SOT4_1<br>PPG25_0<br>TIN2_0 |
| - | - | - | - | - | 13 | P172<br>PPG38_1 |
| - | 4[*1] | 5[*1] | 8[*1] | 11 | 14 | P026<br>A00[*3, *4, *5]<br>SCK4_1<br>PPG26_0<br>TIN3_0 |
| 4[*1] | 5[*1] | 6[*1] | 9[*1] | 12 | 15 | P027<br>A01[*2, *3, *4, *5]<br>SCS40_1<br>PPG27_0<br>TOT0_0<br>RTO3_1 |
| - | - | - | - | - | 16 | P173<br>PPG39_1 |
| - | - | 7[*1] | 10[*1] | 13 | 17 | P030<br>A02[*4, *5]<br>SCS41_1<br>PPG28_0<br>TOT1_0 |
| - | 6[*1] | 8[*1] | 11[*1] | 14 | 18 | P031<br>A03[*3, *4, *5]<br>SCS42_1<br>PPG29_0<br>TOT2_0[*3] |
| 5[*1] | 7[*1] | 9[*1] | 12[*1] | 15 | 19 | P032<br>A04[*2, *3, *4, *5]<br>SCS43_1<br>PPG30_0<br>TOT3_0<br>RTO2_1 |
| 6[*1] | 8[*1] | 10[*1] | 13[*1] | 16 | 20 | P033<br>A05[*2, *3, *4, *5]<br>PPG31_0<br>ICU3_3<br>TIN4_0<br>RTO1_1<br>SCK3_2 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 26 | ■端子機能説明 | 端子機能説明の表を下記のように修正。<br><br>(誤)<br><br>(続く) |

(誤)

| 端子番号 | | | | | | 端子名 |
|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | |
| 7 | 9 | 11 | 14 | 17 | 21 | P034<br>A06<br>OCU11_1<br>ICU2_3<br>TIN5_0<br>RTO0_1<br>SOT3_2 |
| | | | | | | |
| 8 | 10 | 13 | 16 | 19 | 23 | P151<br>SCK8_0/<br>SCL8<br>OCU9_1<br>TRG7_0<br>ICU0_3<br>TIN7_0<br>ZIN0_2<br>DTTI_1 |
| 9 | 11 | 14 | 17 | 20 | 24 | P035<br>A07<br>SIN8_0<br>OCU8_1<br>TOT4_0<br>AIN0_0<br>INT11_0 |
| 10 | 12 | 15 | 18 | 21 | 25 | P036<br>A08<br>SCS8_0<br>OCU7_1<br>TOT5_0<br>BIN0_0 |
| - | - | 16 | 19 | 22 | 26 | P037<br>A09<br>OCU6_1<br>TOT6_0<br>ZIN0_0 |
| - | - | - | - | - | 27 | P174<br>TRG8_1 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 26 | ■端子機能説明 | *（続き）*<br>*（正）* |

*端子番号*

| 64 | 80 | 100 | 120 | 144 | 176 | *端子名* |
|---|---|---|---|---|---|---|
| *7*[*1] | *9*[*1] | *11*[*1] | *14*[*1] | *17* | *21* | *P034* |
| | | | | | | *A06*[*2, *3, *4, *5] |
| | | | | | | *OCU11_1* |
| | | | | | | *ICU2_3* |
| | | | | | | *TIN5_0* |
| | | | | | | *RTO0_1* |
| | | | | | | *SOT3_2* |
| | | | | | | |
| *8*[*1] | *10*[*1] | *13* | *16* | *19* | *23* | *P151* |
| | | | | | | *SCK8_0/ SCL8*[*2, *3] |
| | | | | | | *OCU9_1* |
| | | | | | | *TRG7_0* |
| | | | | | | *ICU0_3* |
| | | | | | | *TIN7_0* |
| | | | | | | *ZIN0_2* |
| | | | | | | *DTTI_1* |
| *9*[*1] | *11*[*1] | *14*[*1] | *17*[*1] | *20* | *24* | *P035* |
| | | | | | | *A07*[*2, *3, *4, *5] |
| | | | | | | *SIN8_0*[*2, *3] |
| | | | | | | *OCU8_1* |
| | | | | | | *TOT4_0* |
| | | | | | | *AIN0_0* |
| | | | | | | *INT11_0* |
| *10*[*1] | *12*[*1] | *15*[*1] | *18*[*1] | *21* | *25* | *P036* |
| | | | | | | *A08*[*2, *3, *4, *5] |
| | | | | | | *SCS8_0*[*2, *3] |
| | | | | | | *OCU7_1* |
| | | | | | | *TOT5_0* |
| | | | | | | *BIN0_0* |
| - | - | *16*[*1] | *19*[*1] | *22* | *26* | *P037* |
| | | | | | | *A09*[*4, *5] |
| | | | | | | *OCU6_1* |
| | | | | | | *TOT6_0* |
| | | | | | | *ZIN0_0* |
| - | - | - | - | - | *27* | *P174* |
| | | | | | | *TRG8_1* |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 27 | ■端子機能説明 | 端子機能説明の表を下記のように修正。<br><br>(誤) |

| 端子番号 | | | | | | 端子名 |
|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | |
| - | - | - | - | - | 28 | P175 |
| | | | | | | TRG9_1 |
| 11 | 13 | 17 | 20 | 23 | 29 | P040 |
| | | | | | | A10 |
| | | | | | | PPG23_1 |
| | | | | | | TOT7_0 |
| | | | | | | AIN1_0 |
| | | | | | | SIN0_1 |
| 12 | 14 | 18 | 21 | 24 | 30 | P041 |
| | | | | | | A11 |
| | | | | | | SIN9_0 |
| | | | | | | ICU9_1 |
| | | | | | | BIN1_0 |
| | | | | | | INT12_0 |
| 13 | 15 | 19 | 22 | 25 | 31 | P042 |
| | | | | | | A12 |
| | | | | | | SOT9_0 |
| | | | | | | AN47 |
| | | | | | | ICU8_1 |
| | | | | | | TRG0_1 |
| | | | | | | ZIN1_0 |
| - | - | 20 | 23 | 26 | 32 | P043 |
| | | | | | | A13 |
| | | | | | | ICU7_1 |
| | | | | | | TRG1_1 |
| - | 16 | 21 | 24 | 27 | 33 | P044 |
| | | | | | | A14 |
| | | | | | | SCS9_0 |
| | | | | | | ICU6_1 |
| | | | | | | TRG2_1 |
| 14 | 17 | 22 | 25 | 28 | 34 | P045 |
| | | | | | | A15 |
| | | | | | | SCK9_0 |
| | | | | | | AN46 |
| | | | | | | ICU5_1 |
| | | | | | | TRG3_1 |
| | | | | | | TOT1_2 |
| - | - | - | 26 | 29 | 35 | P046 |
| | | | | | | A16 |
| | | | | | | ICU4_1 |
| | | | | | | TRG4_1 |
| - | - | - | - | - | 36 | P176 |
| | | | | | | TRG10_0 |

(続く)

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 27 | ■端子機能説明 | （続き）<br>（正） |

| 端子番号 | | | | | | 端子名 |
|---|---|---|---|---|---|---|
| 64 | 80 | 100 | 120 | 144 | 176 | |
| - | - | - | - | - | 28 | P175 |
| | | | | | | TRG9_1 |
| 11 *1 | 13 *1 | 17 *1 | 20 *1 | 23 | 29 | P040 |
| | | | | | | A10 *2, *3, *4, *5 |
| | | | | | | PPG23_1 |
| | | | | | | TOT7_0 |
| | | | | | | AIN1_0 |
| | | | | | | SIN0_1 |
| 12 *1 | 14 *1 | 18 *1 | 21 *1 | 24 | 30 | P041 |
| | | | | | | A11 *2, *3, *4, *5 |
| | | | | | | SIN9_0 |
| | | | | | | ICU9_1 |
| | | | | | | BIN1_0 |
| | | | | | | INT12_0 |
| 13 *1 | 15 *1 | 19 *1 | 22 *1 | 25 | 31 | P042 |
| | | | | | | A12 *2, *3, *4, *5 |
| | | | | | | SOT9_0 |
| | | | | | | AN47 |
| | | | | | | ICU8_1 |
| | | | | | | TRG0_1 |
| | | | | | | ZIN1_0 |
| - | - | 20 *1 | 23 *1 | 26 | 32 | P043 |
| | | | | | | A13 *4, *5 |
| | | | | | | ICU7_1 |
| | | | | | | TRG1_1 |
| - | 16 *1 | 21 *1 | 24 *1 | 27 | 33 | P044 |
| | | | | | | A14 *3, *4, *5 |
| | | | | | | SCS9_0 |
| | | | | | | ICU6_1 |
| | | | | | | TRG2_1 |
| 14 *1 | 17 *1 | 22 *1 | 25 *1 | 28 | 34 | P045 |
| | | | | | | A15 *2, *3, *4, *5 |
| | | | | | | SCK9_0 |
| | | | | | | AN46 |
| | | | | | | ICU5_1 |
| | | | | | | TRG3_1 |
| | | | | | | TOT1_2 |
| - | - | - | 26 *1 | 29 | 35 | P046 |
| | | | | | | A16 *5 |
| | | | | | | ICU4_1 |
| | | | | | | TRG4_1 |
| - | - | - | - | - | 36 | P176 |
| | | | | | | TRG10_0 |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>28, 29</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>（誤）
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="6">15</td><td rowspan="6">18</td><td rowspan="6">23</td><td rowspan="6">27</td><td rowspan="6">30</td><td rowspan="6">37</td><td>P047</td></tr>
<tr><td>A17</td></tr>
<tr><td>AN45</td></tr>
<tr><td>TRG8_0</td></tr>
<tr><td>TIN3_2</td></tr>
<tr><td>SOT0_1</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">38</td><td>P177</td></tr>
<tr><td>TRG11_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">28</td><td rowspan="4">31</td><td rowspan="4">39</td><td>P050</td></tr>
<tr><td>A18</td></tr>
<tr><td>TRG5_1</td></tr>
<tr><td>PPG33_0</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">32</td><td rowspan="3">40</td><td>P051</td></tr>
<tr><td>A19</td></tr>
<tr><td>TRG9_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">33</td><td rowspan="4">41</td><td>P052</td></tr>
<tr><td>A20</td></tr>
<tr><td>PPG34_0</td></tr>
<tr><td>INT14_0</td></tr>
<tr><td rowspan="6">16</td><td rowspan="6">19</td><td rowspan="6">24</td><td rowspan="6">29</td><td rowspan="6">34</td><td rowspan="6">42</td><td>P053</td></tr>
<tr><td>A21</td></tr>
<tr><td>AN44</td></tr>
<tr><td>PPG35_0</td></tr>
<tr><td>INT14_1</td></tr>
<tr><td>SCK0_1</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">35</td><td rowspan="3">43</td><td>P054</td></tr>
<tr><td>SYSCLK</td></tr>
<tr><td>PPG36_0</td></tr>
<tr><td rowspan="6">17</td><td rowspan="6">22</td><td rowspan="6">27</td><td rowspan="6">32</td><td rowspan="6">38</td><td rowspan="6">46</td><td>P055</td></tr>
<tr><td>CS2X</td></tr>
<tr><td>SIN10_0</td></tr>
<tr><td>AN43</td></tr>
<tr><td>PPG37_0</td></tr>
<tr><td>TIN4_1</td></tr>
</table>
（続く）</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>28,29</td><td>■端子機能説明</td><td>（続き）<br>（正）
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="6">15[*1]</td><td rowspan="6">18[*1]</td><td rowspan="6">23[*1]</td><td rowspan="6">27[*1]</td><td rowspan="6">30</td><td rowspan="6">37</td><td>P047</td></tr>
<tr><td>A17[*2, *3, *4, *5]</td></tr>
<tr><td>AN45</td></tr>
<tr><td>TRG8_0</td></tr>
<tr><td>TIN3_2</td></tr>
<tr><td>SOT0_1</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">38</td><td>P177</td></tr>
<tr><td>TRG11_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">28[*1]</td><td rowspan="4">31</td><td rowspan="4">39</td><td>P050</td></tr>
<tr><td>A18[*5]</td></tr>
<tr><td>TRG5_1</td></tr>
<tr><td>PPG33_0</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">32</td><td rowspan="3">40</td><td>P051</td></tr>
<tr><td>A19</td></tr>
<tr><td>TRG9_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">33</td><td rowspan="4">41</td><td>P052</td></tr>
<tr><td>A20</td></tr>
<tr><td>PPG34_0</td></tr>
<tr><td>INT14_0</td></tr>
<tr><td rowspan="6">16[*1]</td><td rowspan="6">19[*1]</td><td rowspan="6">24[*1]</td><td rowspan="6">29[*1]</td><td rowspan="6">34</td><td rowspan="6">42</td><td>P053</td></tr>
<tr><td>A21[*2, *3, *4, *5]</td></tr>
<tr><td>AN44</td></tr>
<tr><td>PPG35_0</td></tr>
<tr><td>INT14_1</td></tr>
<tr><td>SCK0_1</td></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">35</td><td rowspan="3">43</td><td>P054</td></tr>
<tr><td>SYSCLK</td></tr>
<tr><td>PPG36_0</td></tr>
<tr><td rowspan="6">17[*1]</td><td rowspan="6">22[*1]</td><td rowspan="6">27[*1]</td><td rowspan="6">32[*1]</td><td rowspan="6">38</td><td rowspan="6">46</td><td>P055</td></tr>
<tr><td>CS2X[*2, *3, *4, *5]</td></tr>
<tr><td>SIN10_0</td></tr>
<tr><td>AN43</td></tr>
<tr><td>PPG37_0</td></tr>
<tr><td>TIN4_1</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>29</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)<br><table><tr><td>機能*2</td></tr><tr><td></td></tr><tr><td>汎用入出力ポート</td></tr><tr><td>外部バス・チップセレクト 2 出力(0)</td></tr><tr><td>マルチファンクションシリアル ch. 10<br>シリアルデータ入力(0)</td></tr><tr><td>ADC アナログ 43 入力</td></tr><tr><td>PPG ch. 37 出力(0)</td></tr><tr><td>リロードタイマ ch. 4 イベント入力(1)</td></tr></table><br>(正)<br><table><tr><td>機能*9</td></tr><tr><td></td></tr><tr><td>汎用入出力ポート</td></tr><tr><td>外部バス・チップセレクト 2 出力</td></tr><tr><td>マルチファンクションシリアル ch. 10<br>シリアルデータ入力(0)</td></tr><tr><td>ADC アナログ 43 入力</td></tr><tr><td>PPG ch. 37 出力(0)</td></tr><tr><td>リロードタイマ ch. 4 イベント入力(1)</td></tr></table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>29</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)<br><table><tr><th>機能*2</th></tr><tr><td>汎用入出力ポート</td></tr><tr><td>外部バス・チップセレクト 3 出力(0)</td></tr><tr><td>インプットキャプチャ ch.9 入力(0)</td></tr><tr><td>PPG ch.0 出力(1)</td></tr><tr><td>インプットキャプチャ ch.0 入力(1)</td></tr><tr><td>リロードタイマ ch.5 イベント入力(1)</td></tr><tr><td>波形ジェネレータ ch.0-ch.5 入力端子(2)</td></tr></table><br>(正)<br><table><tr><th>機能*9</th></tr><tr><td>汎用入出力ポート</td></tr><tr><td>外部バス・チップセレクト 3 出力</td></tr><tr><td>インプットキャプチャ ch.9 入力(0)</td></tr><tr><td>PPG ch.0 出力(1)</td></tr><tr><td>インプットキャプチャ ch.0 入力(1)</td></tr><tr><td>リロードタイマ ch.5 イベント入力(1)</td></tr><tr><td>波形ジェネレータ ch.0-ch.5 入力端子(2)</td></tr></table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>29, 30</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="8">-</td><td rowspan="8">-</td><td rowspan="8">-</td><td rowspan="8">33</td><td rowspan="8">39</td><td rowspan="8">49</td><td>P056</td></tr>
<tr><td>CS3X</td></tr>
<tr><td>ICU9_0</td></tr>
<tr><td>PPG0_1</td></tr>
<tr><td>ICU0_1</td></tr>
<tr><td>TIN5_1</td></tr>
<tr><td>DTTI_2</td></tr>
<tr><td rowspan="10">19</td><td rowspan="10">24</td><td rowspan="10">29</td><td rowspan="10">35</td><td rowspan="10">41</td><td rowspan="10">51</td><td>P057</td></tr>
<tr><td>RDY</td></tr>
<tr><td>SCK10_1</td></tr>
<tr><td>AN42</td></tr>
<tr><td>ICU8_0</td></tr>
<tr><td>TRG0_2</td></tr>
<tr><td>PPG1_1</td></tr>
<tr><td>ICU1_1</td></tr>
<tr><td>TIN6_1</td></tr>
</table>
(正)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="8">-</td><td rowspan="8">-</td><td rowspan="8">-</td><td rowspan="8">33*1</td><td rowspan="8">39</td><td rowspan="8">49</td><td>P056</td></tr>
<tr><td>CS3X*5</td></tr>
<tr><td>ICU9_0</td></tr>
<tr><td>PPG0_1</td></tr>
<tr><td>ICU0_1</td></tr>
<tr><td>TIN5_1</td></tr>
<tr><td>DTTI_2</td></tr>
<tr><td rowspan="10">19*1</td><td rowspan="10">24*1</td><td rowspan="10">29*1</td><td rowspan="10">35*1</td><td rowspan="10">41</td><td rowspan="10">51</td><td>P057</td></tr>
<tr><td>RDY*2, *3, *4, *5</td></tr>
<tr><td>SCK10_1</td></tr>
<tr><td>AN42</td></tr>
<tr><td>ICU8_0</td></tr>
<tr><td>TRG0_2</td></tr>
<tr><td>PPG1_1</td></tr>
<tr><td>ICU1_1</td></tr>
<tr><td>TIN6_1</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>32</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">35</td><td rowspan="4">43</td><td rowspan="4">49</td><td rowspan="4">57</td><td rowspan="4">71</td><td>P073</td></tr>
<tr><td>SOT4_0/<br>SDA4</td></tr>
<tr><td>AN33</td></tr>
<tr><td>ICU3_2</td></tr>
</table>
(正)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">35*3</td><td rowspan="4">43*4</td><td rowspan="4">49</td><td rowspan="4">57</td><td rowspan="4">71</td><td>P073</td></tr>
<tr><td>SOT4_0/<br>SDA4*3, *4</td></tr>
<tr><td>AN33</td></tr>
<tr><td>ICU3_2</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>34, 35</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="8">34</td><td rowspan="8">42</td><td rowspan="8">52</td><td rowspan="8">62</td><td rowspan="8">77</td><td rowspan="8">96</td><td>P093</td></tr>
<tr><td>TX0_1</td></tr>
<tr><td>SIN11_0</td></tr>
<tr><td>AN7</td></tr>
<tr><td>ICU4_2</td></tr>
<tr><td>PPG16_1</td></tr>
<tr><td>ICU3_0</td></tr>
<tr><td>TOT2_1</td></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">48</td><td rowspan="4">59</td><td rowspan="4">69</td><td rowspan="4">85</td><td rowspan="4">104</td><td>P100</td></tr>
<tr><td>SCK7_0/<br>SCL7</td></tr>
<tr><td>AN12</td></tr>
<tr><td>PPG8_0</td></tr>
</table>
(正)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="8">34*1</td><td rowspan="8">42*1</td><td rowspan="8">52</td><td rowspan="8">62</td><td rowspan="8">77</td><td rowspan="8">96</td><td>P093</td></tr>
<tr><td>TX0_1</td></tr>
<tr><td>SIN11_0</td></tr>
<tr><td>AN7</td></tr>
<tr><td>ICU4_2</td></tr>
<tr><td>PPG16_1</td></tr>
<tr><td>ICU3_0</td></tr>
<tr><td>TOT2_1*2, *3</td></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">48*1</td><td rowspan="4">59</td><td rowspan="4">69</td><td rowspan="4">85</td><td rowspan="4">104</td><td>P100</td></tr>
<tr><td>SCK7_0/<br>SCL7*3</td></tr>
<tr><td>AN12</td></tr>
<tr><td>PPG8_0</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>35, 36</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="5">40</td><td rowspan="5">49</td><td rowspan="5">61</td><td rowspan="5">71</td><td rowspan="5">87</td><td rowspan="5">106</td><td>P102</td></tr>
<tr><td>SIN7_0</td></tr>
<tr><td>AN14</td></tr>
<tr><td>PPG10_0</td></tr>
<tr><td>INT10_0</td></tr>
<tr><td rowspan="4">41</td><td rowspan="4">50</td><td rowspan="4">62</td><td rowspan="4">72</td><td rowspan="4">88</td><td rowspan="4">107</td><td>P103</td></tr>
<tr><td>SCS73_0</td></tr>
<tr><td>AN15</td></tr>
<tr><td>PPG11_0</td></tr>
<tr><td rowspan="4">42</td><td rowspan="4">51</td><td rowspan="4">63</td><td rowspan="4">73</td><td rowspan="4">89</td><td rowspan="4">108</td><td>P104</td></tr>
<tr><td>SCS72_0</td></tr>
<tr><td>AN16</td></tr>
<tr><td>PPG12_0</td></tr>
<tr><td rowspan="4">43</td><td rowspan="4">52</td><td rowspan="4">64</td><td rowspan="4">74</td><td rowspan="4">90</td><td rowspan="4">109</td><td>P105</td></tr>
<tr><td>SCS71_0</td></tr>
<tr><td>AN17</td></tr>
<tr><td>PPG13_0</td></tr>
</table>
(正)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="5">40 *1</td><td rowspan="5">49 *1</td><td rowspan="5">61</td><td rowspan="5">71</td><td rowspan="5">87</td><td rowspan="5">106</td><td>P102</td></tr>
<tr><td>SIN7_0 *2, *3</td></tr>
<tr><td>AN14</td></tr>
<tr><td>PPG10_0</td></tr>
<tr><td>INT10_0</td></tr>
<tr><td rowspan="4">41 *1</td><td rowspan="4">50 *1</td><td rowspan="4">62</td><td rowspan="4">72</td><td rowspan="4">88</td><td rowspan="4">107</td><td>P103</td></tr>
<tr><td>SCS73_0 *2, *3</td></tr>
<tr><td>AN15</td></tr>
<tr><td>PPG11_0</td></tr>
<tr><td rowspan="4">42 *1</td><td rowspan="4">51 *1</td><td rowspan="4">63</td><td rowspan="4">73</td><td rowspan="4">89</td><td rowspan="4">108</td><td>P104</td></tr>
<tr><td>SCS72_0 *2, *3</td></tr>
<tr><td>AN16</td></tr>
<tr><td>PPG12_0</td></tr>
<tr><td rowspan="4">43 *1</td><td rowspan="4">52 *1</td><td rowspan="4">64</td><td rowspan="4">74</td><td rowspan="4">90</td><td rowspan="4">109</td><td>P105</td></tr>
<tr><td>SCS71_0 *2, *3</td></tr>
<tr><td>AN17</td></tr>
<tr><td>PPG13_0</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>39</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">94</td><td rowspan="5">111</td><td rowspan="5">131</td><td rowspan="5">159</td><td>P000</td></tr>
<tr><td>D16</td></tr>
<tr><td>SIN1_0</td></tr>
<tr><td>TIOA0_1</td></tr>
<tr><td>INT2_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">75</td><td rowspan="4">95</td><td rowspan="4">112</td><td rowspan="4">132</td><td rowspan="4">160</td><td>P001</td></tr>
<tr><td>D17</td></tr>
<tr><td>SOT1_0</td></tr>
<tr><td>TIOA1_1</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">113</td><td rowspan="4">133</td><td rowspan="4">161</td><td>P002</td></tr>
<tr><td>D18</td></tr>
<tr><td>SCK1_0</td></tr>
<tr><td>TIOB0_1</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">76</td><td rowspan="5">96</td><td rowspan="5">114</td><td rowspan="5">134</td><td rowspan="5">162</td><td>P003</td></tr>
<tr><td>D19</td></tr>
<tr><td>SIN2_0</td></tr>
<tr><td>TIOB1_1</td></tr>
<tr><td>INT3_0</td></tr>
</table>
(正)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">-</td><td rowspan="5">94 *1</td><td rowspan="5">111 *1</td><td rowspan="5">131</td><td rowspan="5">159</td><td>P000</td></tr>
<tr><td>D16 *4, *5</td></tr>
<tr><td>SIN1_0</td></tr>
<tr><td>TIOA0_1 *4</td></tr>
<tr><td>INT2_0</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">75 *1</td><td rowspan="4">95 *1</td><td rowspan="4">112 *1</td><td rowspan="4">132</td><td rowspan="4">160</td><td>P001</td></tr>
<tr><td>D17 *3, *4, *5</td></tr>
<tr><td>SOT1_0 *3</td></tr>
<tr><td>TIOA1_1</td></tr>
<tr><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">-</td><td rowspan="4">113 *1</td><td rowspan="4">133</td><td rowspan="4">161</td><td>P002</td></tr>
<tr><td>D18 *5</td></tr>
<tr><td>SCK1_0</td></tr>
<tr><td>TIOB0_1</td></tr>
<tr><td rowspan="5">-</td><td rowspan="5">76 *1</td><td rowspan="5">96 *1</td><td rowspan="5">114 *1</td><td rowspan="5">134</td><td rowspan="5">162</td><td>P003</td></tr>
<tr><td>D19 *3, *4, *5</td></tr>
<tr><td>SIN2_0</td></tr>
<tr><td>TIOB1_1</td></tr>
<tr><td>INT3_0</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>40</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">135</td><td rowspan="3">163</td><td>P004</td></tr>
<tr><td>D20</td></tr>
<tr><td>SOT2_0</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">164</td><td>P164</td></tr>
<tr><td>PPG32_1</td></tr>
<tr><td rowspan="6">61</td><td rowspan="6">77</td><td rowspan="6">97</td><td rowspan="6">115</td><td rowspan="6">136</td><td rowspan="6">165</td><td>P005</td></tr>
<tr><td>D21</td></tr>
<tr><td>SCK2_0</td></tr>
<tr><td>ADTG0_1</td></tr>
<tr><td>INT7_1</td></tr>
<tr><td>(RX2(64))</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">166</td><td>P165</td></tr>
<tr><td>PPG33_1</td></tr>
<tr><td rowspan="6">62</td><td rowspan="6">78</td><td rowspan="6">98</td><td rowspan="6">116</td><td rowspan="6">137</td><td rowspan="6">167</td><td>P006</td></tr>
<tr><td>D22</td></tr>
<tr><td>SCS2_0</td></tr>
<tr><td>ADTG1_1</td></tr>
<tr><td>INT2_1</td></tr>
<tr><td>(TX2(64))</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">117</td><td rowspan="2">138</td><td rowspan="2">168</td><td>P007</td></tr>
<tr><td>D23</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">169</td><td>P166</td></tr>
<tr><td>PPG34_1</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">118</td><td rowspan="2">139</td><td rowspan="2">170</td><td>P010</td></tr>
<tr><td>D24</td></tr>
<tr><td rowspan="7">63</td><td rowspan="7">79</td><td rowspan="7">99</td><td rowspan="7">119</td><td rowspan="7">140</td><td rowspan="7">171</td><td>P011</td></tr>
<tr><td>WOT</td></tr>
<tr><td>D25</td></tr>
<tr><td>SOT2_1</td></tr>
<tr><td>TIOA0_0</td></tr>
<tr><td>INT3_1</td></tr>
</table>
(続く)</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>40</td><td>■端子機能説明</td><td>（続き）<br>（正）
<table>
<tr><th colspan="6">端子番号</th><th rowspan="2">端子名</th></tr>
<tr><th>64</th><th>80</th><th>100</th><th>120</th><th>144</th><th>176</th></tr>
<tr><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">-</td><td rowspan="3">135</td><td rowspan="3">163</td><td>P004</td></tr>
<tr><td>D20</td></tr>
<tr><td>SOT2_0</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">164</td><td>P164</td></tr>
<tr><td>PPG32_1</td></tr>
<tr><td rowspan="7">61 *1</td><td rowspan="7">77 *1</td><td rowspan="7">97 *1</td><td rowspan="7">115 *1</td><td rowspan="7">136 *1</td><td rowspan="7">165 *1</td><td>P005</td></tr>
<tr><td>D21 *2, *3, *4, *5</td></tr>
<tr><td>SCK2_0 *2</td></tr>
<tr><td>ADTG0_1</td></tr>
<tr><td>INT7_1</td></tr>
<tr><td>RX2(64) *4, *5, *6, *7</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">166</td><td>P165</td></tr>
<tr><td>PPG33_1</td></tr>
<tr><td rowspan="7">62 *1</td><td rowspan="7">78 *1</td><td rowspan="7">98 *1</td><td rowspan="7">116 *1</td><td rowspan="7">137 *1</td><td rowspan="7">167 *1</td><td>P006</td></tr>
<tr><td>D22 *2, *3, *4, *5</td></tr>
<tr><td>SCS2_0 *2</td></tr>
<tr><td>ADTG1_1</td></tr>
<tr><td>INT2_1</td></tr>
<tr><td>TX2(64) *4, *5, *6, *7</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">117 *1</td><td rowspan="2">138</td><td rowspan="2">168</td><td>P007</td></tr>
<tr><td>D23 *5</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">169</td><td>P166</td></tr>
<tr><td>PPG34_1</td></tr>
<tr><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">-</td><td rowspan="2">118 *1</td><td rowspan="2">139</td><td rowspan="2">170</td><td>P010</td></tr>
<tr><td>D24 *5</td></tr>
<tr><td rowspan="7">63 *1</td><td rowspan="7">79 *1</td><td rowspan="7">99 *1</td><td rowspan="7">119 *1</td><td rowspan="7">140</td><td rowspan="7">171</td><td>P011</td></tr>
<tr><td>WOT</td></tr>
<tr><td>D25 *2, *3, *4, *5</td></tr>
<tr><td>SOT2_1 *2</td></tr>
<tr><td>TIOA0_0 *2, *3, *4</td></tr>
<tr><td>INT3_1</td></tr>
</table></td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>40</td><td>■端子機能説明</td><td>端子機能説明の表を下記のように修正。<br><br>(誤)<br>
<table>
<tr><td>機能[*2]</td></tr>
<tr><td></td></tr>
<tr><td>汎用入出力ポート</td></tr>
<tr><td>外部バス・データ bit21 入出力(0)</td></tr>
<tr><td>マルチファンクションシリアル ch.2<br>クロック入出力(0)</td></tr>
<tr><td>A/D コンバータ外部トリガ入力 0(1)</td></tr>
<tr><td>INT7 外部割込み入力(1)</td></tr>
<tr><td>(CAN 受信データ 2 入力<br>MB91F52xB,MB91F52xD のみ)</td></tr>
<tr><td></td></tr>
<tr><td>汎用入出力ポート</td></tr>
<tr><td>外部バス・データ bit22 入出力(0)</td></tr>
<tr><td>シリアルチップセレクト 2 入出力(0)</td></tr>
<tr><td>A/D コンバータ外部トリガ入力 1(1)</td></tr>
<tr><td>INT2 外部割込み入力(1)</td></tr>
<tr><td>(CAN 送信データ 2 出力<br>MB91F52xB,MB91F52xD のみ)</td></tr>
</table>
<br>(正)<br>
<table>
<tr><td>機能[*9]</td></tr>
<tr><td></td></tr>
<tr><td>汎用入出力ポート</td></tr>
<tr><td>外部バス・データ bit21 入出力(0)</td></tr>
<tr><td>マルチファンクションシリアル ch.2<br>クロック入出力(0)</td></tr>
<tr><td>A/D コンバータ外部トリガ入力 0(1)</td></tr>
<tr><td>INT7 外部割込み入力(1)</td></tr>
<tr><td>CAN 受信データ 2 入力</td></tr>
<tr><td></td></tr>
<tr><td>汎用入出力ポート</td></tr>
<tr><td>外部バス・データ bit22 入出力(0)</td></tr>
<tr><td>シリアルチップセレクト 2 入出力(0)</td></tr>
<tr><td>A/D コンバータ外部トリガ入力 1(1)</td></tr>
<tr><td>INT2 外部割込み入力(1)</td></tr>
<tr><td>CAN 送信データ 2 出力</td></tr>
</table>
</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 41 | ■端子機能説明 | 端子機能説明の表下のコメントを以下のように修正。<br><br>(誤)<br>*1: 入出力回路形式については「■入出力回路形式」を参照してください。<br>*2: 切り換えについては、ハードウェアマニュアル「I/O ポート」を参照してください。<br><br>(正)<br>*1: 端子機能に制限があります。表の「端子名」を参照してください。<br>*2: 64pin はサポートしていません。<br>*3: 80pin はサポートしていません。<br>*4: 100pin はサポートしていません。<br>*5: 120pin はサポートしていません。<br>*6: 144pin はサポートしていません。<br>*7: 176pin はサポートしていません。<br>*8: 入出力回路形式については「■入出力回路形式」を参照してください。<br>*9: 切り換えについては、ハードウェアマニュアル「I/O ポート」を参照してください。 |
| 123 | ■割込みベクタテーブル | 割込みベクタ 64pin の表下のコメントを以下のように修正。<br><br>(誤)<br>*1: マルチファンクションシリアルインタフェースのステータス, I2C 受信による DMA 転送に対応していません。<br><br>(正)<br>*1: マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。 |
| 123 | ■割込みベクタテーブル | 割込みベクタ 64pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>(誤)<br>*5: RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。 |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>127</td><td>■割込みベクタテーブル</td><td>割込みベクタ 80pin の割込み要因について、下記のように修正。<br><br>(誤)<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45*5</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table>
<br>(正)<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table>
</td></tr>
<tr><td>127</td><td>■割込みベクタテーブル</td><td>割込みベクタ 80pin の表下のコメントを以下のように修正。<br><br>(誤)<br>*1: マルチファンクションシリアルインタフェースのステータス, I2C 受信による DMA 転送に対応していません。<br><br>(正)<br>*1: マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。</td></tr>
<tr><td>127</td><td>■割込みベクタテーブル</td><td>割込みベクタ 80pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>(誤)<br>*5: RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>131</td><td>■割込みベクタテーブル</td><td>割込みベクタ 100pin の割込み要因について、下記のように修正。<br><br>(誤)<br>
<table>
<tr><td>ベースタイマ 0 IRQ0</td><td rowspan="2">60</td><td rowspan="2">3C</td><td rowspan="2">ICR<br>44</td><td rowspan="2">30C<sub>H</sub></td><td rowspan="2">000F FF0C<sub>H</sub></td><td rowspan="2">44</td></tr>
<tr><td>ベースタイマ 0 IRQ1</td></tr>
<tr><td>ベースタイマ 1 IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR<br>45</td><td rowspan="4">308<sub>H</sub></td><td rowspan="4">000F FF08<sub>H</sub></td><td rowspan="4">45*5</td></tr>
<tr><td>ベースタイマ 1 IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table>
<br>(正)<br>
<table>
<tr><td>－</td><td rowspan="2">60</td><td rowspan="2">3C</td><td rowspan="2">ICR<br>44</td><td rowspan="2">30C<sub>H</sub></td><td rowspan="2">000F FF0C<sub>H</sub></td><td rowspan="2">44</td></tr>
<tr><td>－</td></tr>
<tr><td>ベースタイマ 1 IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR<br>45</td><td rowspan="4">308<sub>H</sub></td><td rowspan="4">000F FF08<sub>H</sub></td><td rowspan="4">45</td></tr>
<tr><td>ベースタイマ 1 IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table>
</td></tr>
<tr><td>131</td><td>■割込みベクタテーブル</td><td>割込みベクタ 100pin の表下のコメントを以下のように修正。<br><br>(誤)<br>*1: マルチファンクションシリアルインタフェースのステータス, I2C 受信による DMA 転送に対応していません。<br><br>(正)<br>*1: マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。</td></tr>
<tr><td>131</td><td>■割込みベクタテーブル</td><td>割込みベクタ 100pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>(誤)<br>*5: RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>134</td><td>■割込みベクタテーブル</td><td>割込みベクタ 120pin の割込み要因について、下記のように 42 を削除。<br>（誤）<br>
<table>
<tr><td>PPG2/3/12/13/22/23/32/33/42/43</td><td rowspan="2">41</td><td rowspan="2">29</td><td rowspan="2">ICR25</td><td rowspan="2">$358_H$</td><td rowspan="2">000F FF58$_H$</td><td rowspan="2">25*3</td></tr>
<tr><td>16bit フリーランタイマ 2（0 検出）/（コンペアクリア）</td></tr>
</table>
（正）<br>
<table>
<tr><td>PPG2/3/12/13/22/23/32/33/43</td><td rowspan="2">41</td><td rowspan="2">29</td><td rowspan="2">ICR25</td><td rowspan="2">$358_H$</td><td rowspan="2">000F FF58$_H$</td><td rowspan="2">25*3</td></tr>
<tr><td>16bit フリーランタイマ 2（0 検出）/（コンペアクリア）</td></tr>
</table></td></tr>
<tr><td>135</td><td>■割込みベクタテーブル</td><td>割込みベクタ 120pin の割込み要因について、下記のように修正。<br>（誤）<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45*5</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table>
（正）<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>－</td></tr>
<tr><td>－</td></tr>
</table></td></tr>
<tr><td>135</td><td>■割込みベクタテーブル</td><td>割込みベクタ 120pin の表下のコメントを以下のように修正。<br><br>（誤）<br>*1：マルチファンクションシリアルインタフェースのステータス，I2C 受信による DMA 転送に対応していません。<br><br>（正）<br>*1：マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。</td></tr>
<tr><td>135</td><td>■割込みベクタテーブル</td><td>割込みベクタ 120pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>（誤）<br>*5： RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>138</td><td>■割込みベクタテーブル</td><td>割込みベクタ 144pin の割込み要因について、下記のように 42 を削除。<br>（誤）<br><table><tr><td>PPG2/3/12/13/22/23/32/33/42/43<br>16bit フリーランタイマ 2（0 検出）/（コンペアクリア）</td><td>41</td><td>29</td><td>ICR25</td><td>358H</td><td>000F FF58H</td><td>25*3</td></tr></table><br>（正）<br><table><tr><td>PPG2/3/12/13/22/23/32/33/43<br>16bit フリーランタイマ 2（0 検出）/（コンペアクリア）</td><td>41</td><td>29</td><td>ICR25</td><td>358H</td><td>000F FF58H</td><td>25*3</td></tr></table></td></tr>
<tr><td>139</td><td>■割込みベクタテーブル</td><td>割込みベクタ 144pin の割込み要因について、下記のように修正。<br><br>（誤）<br><table><tr><td>ベースタイマ 1IRQ0<br>ベースタイマ 1IRQ1<br>–<br>–</td><td>61</td><td>3D</td><td>ICR 45</td><td>308H</td><td>000F FF08H</td><td>45*5</td></tr></table><br>（正）<br><table><tr><td>ベースタイマ 1IRQ0<br>ベースタイマ 1IRQ1<br>–<br>–</td><td>61</td><td>3D</td><td>ICR 45</td><td>308H</td><td>000F FF08H</td><td>45</td></tr></table></td></tr>
<tr><td>139</td><td>■割込みベクタテーブル</td><td>割込みベクタ 144pin の表下のコメントを以下のように修正<br><br>（誤）<br>*1：マルチファンクションシリアルインタフェースのステータス，I2C 受信による DMA 転送に対応していません。<br><br>（正）<br>*1：マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。</td></tr>
<tr><td>139</td><td>■割込みベクタテーブル</td><td>割込みベクタ 144pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>（誤）<br>*5： RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>143</td><td>■割込みベクタテーブル</td><td>割込みベクタ 176pin の割込み要因について、下記のように修正。<br><br>(誤)<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45*5</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>–</td></tr>
<tr><td>–</td></tr>
</table>
<br>(正)<br>
<table>
<tr><td>ベースタイマ 1IRQ0</td><td rowspan="4">61</td><td rowspan="4">3D</td><td rowspan="4">ICR 45</td><td rowspan="4">$308_H$</td><td rowspan="4">000F FF08$_H$</td><td rowspan="4">45</td></tr>
<tr><td>ベースタイマ 1IRQ1</td></tr>
<tr><td>–</td></tr>
<tr><td>–</td></tr>
</table>
</td></tr>
<tr><td>143</td><td>■割込みベクタテーブル</td><td>割込みベクタ 176pin の表下のコメントを以下のように修正<br><br>(誤)<br>*1: マルチファンクションシリアルインタフェースのステータス, I2C 受信による DMA 転送に対応していません。<br><br>(正)<br>*1: マルチファンクションシリアルインタフェースのステータスは I2C 受信による DMA 転送に対応していません。</td></tr>
<tr><td>143</td><td>■割込みベクタテーブル</td><td>割込みベクタ 176pin の表下のコメントを削除し、以降の注釈番号を繰り上げ。<br><br>(誤)<br>*5: RAM ECC ビットエラーによる割込みによる DMA 転送には対応していません。</td></tr>
<tr><td>155</td><td>■電気的特性<br>4.交流規格<br>動作保証範囲</td><td>発振クロック周波数と内部動作クロック周波数の関係の表を下記のように修正。<br><br>(誤)<br>
<table>
<tr><td>19 逓倍</td><td>20 逓</td></tr>
<tr><td>76MHz</td><td>80MHz</td></tr>
</table>
<br>(正)<br>
<table>
<tr><td>19 逓倍</td><td>20 逓倍</td></tr>
<tr><td>76MHz</td><td>80MHz</td></tr>
</table>
</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 157 | (2)リセット入力 | リセット入力時間の備考にパワーオン*2 条件を追加。 |
| 158 | (3)パワーオン,電源投入条件 | 傾き検知未検出規格を削除して、電源立上り傾きと電源投入時の C 端子電圧を追加。<br>*1, *2 の注釈内容を変更。<br>*3, *4, 注意事項, 電源切断, 電源立上り傾き, 電源投入時の C 端子電圧の図を追加。 |
| 5～16, 209 ～ 222 | ■品種構成<br>■オーダ型格 | パッケージ表記を JEDEC 表記に変更。 |
| 52 | ●電源投入時について | 以下のように修正。<br>(誤)<br>内部に内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上り時間は 50µs(0.2V～2.7V の間)以上を確保してください。<br>(正)<br>内部に内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上りは単調増加にしてください。<br>電源起動の途中で電圧が上下したり、一旦、電源の上昇が停止するような電源投入は行わないでください。 |
| 54, 55 | ■ブロックダイヤグラム | ●MB91F522B, MB91F523B, MB91F524B, MB91F525B, MB91F526B<br>●MB91F522D, MB91F523D, MB91F524D, MB91F525D, MB91F526D<br>のブロック図を以下のように修正。<br>(誤)<br>CAN (2ch)<br>(正)<br>CAN (3ch) |
| 223 ～ 226 | ■オーダ型格 | ■オーダ型格 MB9152xxxD 型格を追加。 |
| 227 ～ 233 | ■パッケージ・外形寸法図 | パッケージ・外形寸法図を JEDEC 表記版に変更。 |
| Rev *C | | |
| 6,7,9,11, 13, 15 | 1. 品種構成 | 以下のように*2 を追加。<br>(誤)<br>電源 2.7 V～5.5 V<br>(正)<br>電源 2.7 V～5.5 V*2 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 6, 8, 10, 12, 14, 16 | 1. 品種構成 | 以下の説明を追加。<br><br>(正)<br>*2:外部低電圧検出リセットの検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧(2.576V)は、下限動作保証電圧(2.7V)よりも低い電圧です。下限動作保証電圧未満では、低電圧検出以外のマイコン機能は保証されていません。検出電圧設定が下限動作保証電圧より低い場合でも、電源が検出電圧を下回るとリセット要因フラグはセットされます。 |
| 12, 14, 16 | 1. 品種構成 | 以下のように*1 の説明を修正。<br><br>(誤)<br>*1: I2C(高速モード/標準モード)対応は ch.3, ch.4 のみです。<br><br>(正)<br>*1: I2C(ファーストモード/標準モード)対応は ch.3, ch.4 のみです。 |
| 17 | 1. 品種構成 | Revision に E を追加。 |
| 19 | 2. 端子配列図 | 以下のように説明を修正。<br><br>(誤)<br>※クロック 1 系統品は、71,72pin が汎用ポートとなります。<br><br>(正)<br>※クロック 1 系統品は、70,71pin が汎用ポートとなります。 |
| 146 | 11. 電気的特性<br>推奨動作条件 | 以下のように説明を修正。<br><br>(誤)<br>*1:推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。また、外部低電圧検出リセット有効時の最小値は低電圧検出リセット発生までの電圧になります。<br><br>(正)<br>*1:推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。外部低電圧検出リセットの検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧(2.576V)は、下限動作保証電圧(2.7V)よりも低い電圧です。下限動作保証電圧未満では、低電圧検出以外のマイコン機能は保証されていません。検出電圧設定が下限動作保証電圧より低い場合でも、電源が検出電圧を下回るとリセット要因フラグはセットされます。 |

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>157</td><td>11. 電気的特性<br>交流規格<br>(2)リセット入力</td><td>以下のように*2 の説明に MB91F52xxxE を追加。<br><br>(正)<br>*2 : MB91F52xxxD または MB91F52xxxE を使用し、次項の(3)パワーオン,電源投入条件の(注意事項)に該当する場合は、パワーオンと同時に外部リセット(RSTX)を入力してください。</td></tr>
<tr><td>158</td><td>11. 電気的特性<br>交流規格<br>(3)パワーオン,電源投入条件</td><td>(3)の規格を<br>(3-1)[MB91F52xxxB/MB91F52xxxC/MB91F52xxxD]の規格として記載し、*4 の説明を以下のように追加。<br><br>*4 : 電源再投入時、C 端子電圧は 60mV 以下にしてください。</td></tr>
<tr><td>159</td><td>11. 電気的特性<br>交流規格<br>(3)パワーオン,電源投入条件</td><td>(3-2)[MB91F52xxxE]の規格を追加。</td></tr>
<tr><td>189</td><td>11. 電気的特性<br>交流規格<br>(4-4) I<sup>2</sup>C タイミング</td><td>以下の記載を修正。<br><br>(誤)<br><table><tr><th colspan="2">高速モード*3</th><th rowspan="2">単位</th><th rowspan="2">備考</th></tr><tr><th>最小</th><th>最大</th></tr></table><br>(注意事項) ch.3,ch.4 のみ標準モード/高速モード対応です。<br><br>*3: 高速モード I<sup>2</sup>C バスデバイス<br><br>(正)<br><table><tr><th colspan="2">ファーストモード*3</th><th rowspan="2">単位</th><th rowspan="2">備考</th></tr><tr><th>最小</th><th>最大</th></tr></table><br>(注意事項) ch.3,ch.4 のみ標準モード/ファーストモード対応です。<br><br>*3:ファーストモード I<sup>2</sup>C バスデバイス</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>変更箇所</th></tr>
<tr><td>193</td><td>11. 電気的特性<br>(8) 低電圧検出(外部低電圧検出)</td><td>以下の記載を修正。<br><br>(誤)<br><table><tr><th colspan="3">規格値</th><th rowspan="2">単位</th><th rowspan="2">備考</th></tr><tr><th>最小</th><th>標準</th><th>最大</th></tr><tr><td>2.7</td><td>-</td><td>5.5</td><td>V</td><td></td></tr><tr><td>-8%</td><td>2.8</td><td>+8%</td><td>V</td><td>電圧降下時<br>検出レベル初期設定時</td></tr></table><br>(正)<br><table><tr><th colspan="3">規格値</th><th rowspan="2">単位<br>最小</th><th rowspan="2">備考<br>標準</th></tr><tr><th>最小</th><th>標準</th><th>最大</th></tr><tr><td>2.7</td><td>-</td><td>5.5</td><td>V</td><td></td></tr><tr><td>-8%</td><td>LVD5F_SEL[3:0]</td><td>+8%</td><td>V</td><td>LVD5F_SEL[3:0]は設定変更可能です。詳細はハードウェアマニュアルを参照してください。</td></tr></table></td></tr>
<tr><td>193</td><td>11. 電気的特性<br>(9) 低電圧検出(RAM 保持低電圧検出)</td><td>以下の記載を修正。<br><br>(誤)<br>(9) 低電圧検出(内部低電圧検出)<br><br>(正)<br>(9) 低電圧検出(RAM 保持低電圧検出)</td></tr>
<tr><td>230～233</td><td>16. オーダ型格 MB91F52xxxE 型格</td><td>MB91F52xxxE の型格を追加。</td></tr>
<tr><td>241, 242</td><td>18. Errata</td><td>Version E を追加。</td></tr>
<tr><td colspan="3">Rev *D</td></tr>
<tr><td>2</td><td>特長</td><td>以下の記載を修正。<br><br>(誤)<br>変換時間: 1µs<br><br>(正)<br>変換時間: 1.4µs</td></tr>
</table>

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 6, 8, 10, 12, 14, 16 | 1. 品種構成 | 以下の記載を修正。<br><br>(誤)<br>*2:外部低電圧検出リセットの検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧(2.576V)は、下限動作保証電圧(2.7V)よりも低い電圧です。下限動作保証電圧未満では、低電圧検出以外のマイコン機能は保証されていません。検出電圧設定が下限動作保証電圧より低い場合でも、電源が検出電圧を下回るとリセット要因フラグはセットされます。<br><br>(正)<br>*2:外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。 |
| 146 | 11. 電気的特性<br>推奨動作条件 | 以下の記載を修正。<br><br>(誤)<br>*1:推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。外部低電圧検出リセットの検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧(2.576V)は、下限動作保証電圧(2.7V)よりも低い電圧です。下限動作保証電圧未満では、低電圧検出以外のマイコン機能は保証されていません。検出電圧設定が下限動作保証電圧より低い場合でも、電源が検出電圧を下回るとリセット要因フラグはセットされます。<br><br>(正)<br>*1:推奨動作保証範囲外(動作保証範囲内)で使用される場合は、営業部門までお問い合わせください。外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧と内部低電圧検出の検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。マイコンの下限動作保証電圧を検出する目的で、これらの設定を使用しないでください。下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。 |
| 149 | 11. 電気的特性<br>直流規格 | プルアップ抵抗 $R_{UP3}$ の端子名を以下のように修正。<br><br>(誤)<br>P035,041,093,122 以外のポート端子<br><br>(正)<br>P035,041,073,074,076,077,093,122 以外のポート端子 |

| ページ | 場所 | 変更箇所 |
|---|---|---|
| 193 | 11. 電気的特性<br>(8) 低電圧検出(外部低電圧検出) | 検出電圧に*3 の注釈説明を追加。<br><br>(正)<br>検出電圧*3<br><br>*3: 外部低電圧検出の検出電圧(初期値)は、2.8V±8% (2.576V～3.024V)です。この検出電圧(2.576V)は、マイコンの下限動作保証電圧(2.7V)よりも低い電圧です。マイコンの下限動作保証電圧を検出する目的で、この設定をしないでください。下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。 |
| 193 | 11. 電気的特性<br>(9) 低電圧検出(内部低電圧検出) | 以下の記載を修正。<br><br>(誤)<br>(9) 低電圧検出(RAM 保持低電圧検出)<br><br>(正)<br>(9) 低電圧検出(内部低電圧検出) |
| | | 条件の注釈表記を以下のように変更。<br><br>(誤)<br>*<br><br>(正)<br>*1 |
| | | 検出電圧に*2 の注釈説明を追加。<br><br>(正)<br>検出電圧*2<br><br>*2: この検出電圧は、マイコンの下限動作保証電圧よりも低い電圧です。マイコンの下限動作保証電圧を検出する目的で、この LVD を使用しないでください。下限動作保証電圧未満では、低電圧検出以外のマイコン動作は保証されていません。 |
| 241, 242 | 18. Errata | Errata に時計モード(電源遮断)の制限事項を追加。 |

## Document History

**Document Title:** MB91520 Series 32 ビット・マイクロコントローラ FR ファミリ FR81S
**Document Number:** 002-04593

| Revision | ECN | Orig. of Change | Submission Date | Description of Change |
|---|---|---|---|---|
| ** | — | MKEA | 27/12/2013 | Refer to Revision History Table |
| *A | 5001050 | MKEA | 11/16/2015 | Updated to Cypress template<br>Added Errata |
| *B | 5112176 | KUME | 01/28/2016 | これは英語版の 002-04662 Rev.*B を翻訳した日本語版です。<br>Fixed some clerical errors.<br>For details, please see the chapter 18. Major Changes. |
| *C | 5268548 | KUME | 05/12/2016 | これは英語版の 002-04662 Rev.*C を翻訳した日本語版です。<br>詳細は、19. 主な変更内容を参照してください。 |
| *D | 5322107 | KUME | 06/24/2016 | これは英語版の 002-04662 Rev.*D を翻訳した日本語版です。<br>詳細は、19. 主な変更内容を参照してください。 |
| *E | 5709347 | AESATMP8 | 04/27/2017 | 更新されたロゴと著作権。 |

# セールス，ソリューションおよび法律情報

## ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

### 製品

| | |
|---|---|
| ARM® Cortex® Microcontrollers | cypress.com/arm |
| 車載用 | cypress.com/automotive |
| クロック&バッファ | cypress.com/clocks |
| インターフェース | cypress.com/interface |
| IoT (モノのインターネット) | cypress.com/iot |
| メモリ | cypress.com/memory |
| マイクロコントローラ | cypress.com/mcu |
| PSoC | cypress.com/psoc |
| 電源用 IC | cypress.com/pmic |
| タッチ センシング | cypress.com/touch |
| USB コントローラー | cypress.com/usb |
| ワイヤレス | cypress.com/wireless |

### PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6

### サイプレス開発者コミュニティ

フォーラム | WICED IOT Forums | Projects | ビデオ | ブログ | トレーニング | Components

### テクニカルサポート

cypress.com/support

ARM and Cortex are the registered trademarks of ARM Limited in the EU and other countries.

© Cypress Semiconductor Corporation, 2014-2017. 本書面は, Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は，アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づきCypressが所有する。Cypressはこれらの法令及び条約に基づく全ての権利を留保し，本段落で特に記載されているものを除き，その特許権，著作権，商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず，かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合，Cypress は，(1) 本ソフトウェアの著作権に基づき，(a) ソースコード形式で提供されている本ソフトウェアについて，Cypress ハードウェア製品と共に用いるためにのみ，かつ組織内部でのみ，本ソフトウェアの修正及び複製を行うこと，並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ，(直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること，並びに (2) 本ソフトウェア (Cypress により提供され，修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき，Cypress ハードウェア製品と共に用いるためにのみ，本ソフトウェアの作成，利用，配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用，複製，修正，変換又はコンパイルを禁止する。

適用される法律により許される範囲内で，Cypress は，本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても，明示又は黙示をとわず，いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で，Cypress は，別途通知することなく，本書面を変更する権利を留保する。Cypress は，本書面に記載のある，いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は，参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計，プログラム，かつテストすることは，本書面のユーザーの責任において行われるものとする。Cypress 製品は，兵器，兵器システム，原子力施設，生命維持装置若しくは生命維持システム，蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム，汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用，又は装置若しくはシステムの不具合が人身傷害，死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計，意図又は承認されていない。重要な構成部分とは，それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ，若しくは本目的外使用に関連するいかなる請求，損害又はその他の責任についても，Cypress はその全部又は一部をとわず一切の責任を負わず，かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求，費用，損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapsSense, EZ-USB, F-RAM，及び Traveo は，米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは，cypress.com を参照すること。その他の名称及びブランドは，それぞれの権利者の財産として権利主張がなされている可能性がある。