

サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。



AN INFINEON TECHNOLOGIES COMPANY

THIS SPEC IS OBSOLETE

Spec No: 002-08499

Spec Title: S6AE102A/S6AE103A ENERGY HARVESTING PMIC
FOR WIRELESS SENSOR NODE (JA)

Replaced by: NONE

Wireless Sensor Node向け エナジーハーベスティング用電源IC

S6AE102A/103A は、直列ソーラーセル接続回路、2 系統の出力電力制御回路、出力容量蓄電回路、一次電池の電力供給切替回路、LDO を内蔵したエナジーハーベスティング用電源 IC です。わずか 280 nA の消費電流および 1.2 μ W の起動電力により、超低消費電力動作が可能です。そのため、100 lx 程度の低照度環境下における小型ソーラーセルからでも、微弱な発電電力を取り出せます。本 IC は、ソーラーセルの発電電力を内蔵のスイッチ制御により出力容量へ蓄電し、容量電圧が設定した上限・下限電圧の範囲の間、パワーゲーティング回路をオンし、負荷へエネルギーを供給します。出力は 2 系統あり、内 1 系統は外部からの割込み信号により、パワーゲーティング回路のオン、オフ制御が可能です。出力容量蓄電回路は負荷供給用と余剰電力蓄電用の容量接続回路を持ち、負荷に対してソーラーセルの発電に余剰がある時は、発電電力を余剰電力蓄電容量に蓄電します。ソーラーセルからの発電が十分でない場合は、余剰電力蓄電容量、もしくは接続された補助用一次電池から、ソーラーセルと同様にエネルギー供給を行うことが可能です。2 系統の出力電力制御回路とは別に、入出力が独立した LDO を内蔵しているため、安定電源が必要なセンサなどに使用可能です。また、コンパレータを内蔵しており、自由度が高い電圧比較信号出力が可能です。ソーラーセルの入力端子には過電圧保護機能 (OVP: Over Voltage Protection) を内蔵し、ソーラーセルの開放電圧により本 IC が過電圧状態となることを防止します。本 IC は、超小型ソーラーセルで動作可能な電池レス無線センサ端末ソリューション提供するとともに、余剰電力蓄電容量、もしくは補助用一次電池により、切れないエナジーハーベスティング無線センサ端末ソリューションを提供します。

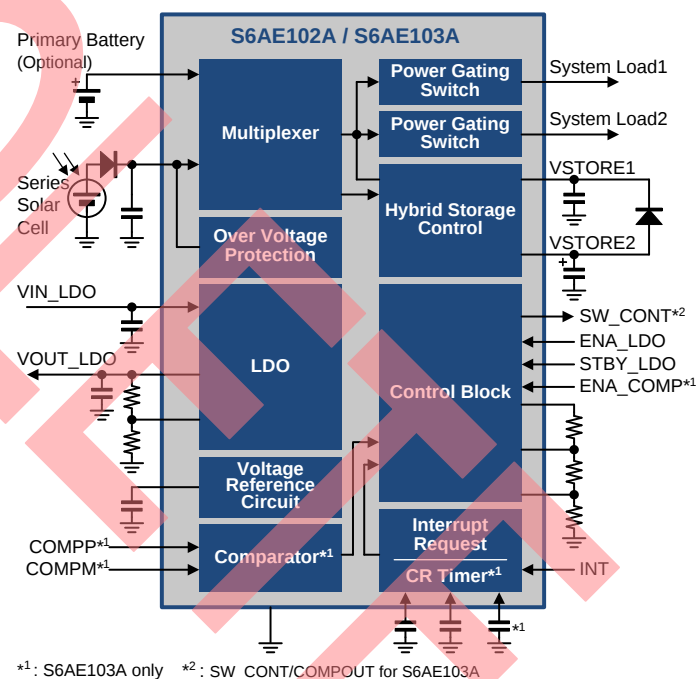
特長

- 動作入力電圧範囲
 - ソーラーセル電源 : 2.0V~5.5 V
 - 一次電池電源 : 2.0V~5.5 V
- 調整可能な出力電圧範囲 : 1.1V~5.2V
- 低消費電流 : 280 nA
- 最小入力電力、起動時 : 1.2 μ W
- 低消費電流 LDO : 400 nA
- 低消費電流タイマ : 30 nA
- 低消費電流コンパレータ : 20 nA (S6AE103A のみ)
- パワーパス制御による一次電池とソーラーセルのハイブリットな電源制御
- ソーラーセルを用いた一次電池レスでの電源制御
- パワーゲーティングを用いたシステム電力の削減
- 外部割込み可能なパワーゲーティング制御
- タイマ制御によるパワーゲーティング制御 (S6AE103A のみ)
- システム電源用容量および余剰電力充電容量へのハイブリットな充電システム
- 外部バススイッチ用電源端子およびスイッチ制御用信号
- 入力過電圧保護 : 5.4V
- 小型の QFN-20/QFN-24 パッケージ : 4 mm $\times$ 4 mm

アプリケーション

- 超小型ソーラーセルを用いたエナジーハーベスティング電源システム
- Bluetooth® Smart センサ
- ワイヤレス HVAC センサ
- ワイヤレス 照明制御
- セキュリティシステム
- スマートホーム/ビルディング/インダストリアル用各種ワイヤレスセンサ

ブロック図



Contents

特長	1
アプリケーション	1
ブロック図	1
1. 品種構成	3
2. パッケージ	3
3. 端子配列図	3
4. 端子機能説明	4
5. アーキテクチャブロック図	6
6. 絶対最大定格	8
7. 推奨動作条件	8
8. 電気的特性	9
9. 機能説明	12
9.1 電力供給制御	12
9.2 パワーゲーティング	22
9.3 ディスチャージ	26
9.4 SW_CNT 制御	26
9.5 汎用コンパレータ	26
9.6 LDO	26
9.7 入力過電圧保護 (OVP)	27
10. 応用回路例・部品表	27
11. アプリケーションノート	29
11.1 動作条件の設定	29
12. 開発サポート	30
13. 参考データ	30
14. 使用上の注意	32
15. RoHS 指令に対応した品質管理	32
16. オーダ型格	32
17. パッケージ・外形寸法図	33
18. 主な変更内容	35
改訂履歴	35
セールス, ソリューションおよび法律情報	36

1. 品種構成

ファンクション

品種名	S6AE102A	S6AE103A
端子数	20	24
電圧範囲	2.0V~5.5 V	
出力電圧範囲	1.1V~5.2V	
出力数	2 ch	
LDO	1 ch	
過電圧保護	VDD 端子	
タイマ	1 unit	3 units
コンパレータ	—	1 ch

2. パッケージ

パッケージ	品種名	S6AE102A	S6AE103A
VNF020		○	—
VNF024		—	○

○: 使用可能

<注意事項>

- 各パッケージの詳細は「17. パッケージ・外形寸法図」を参照してください。

3. 端子配列図

Figure 3-1 S6AE102A 端子配列図

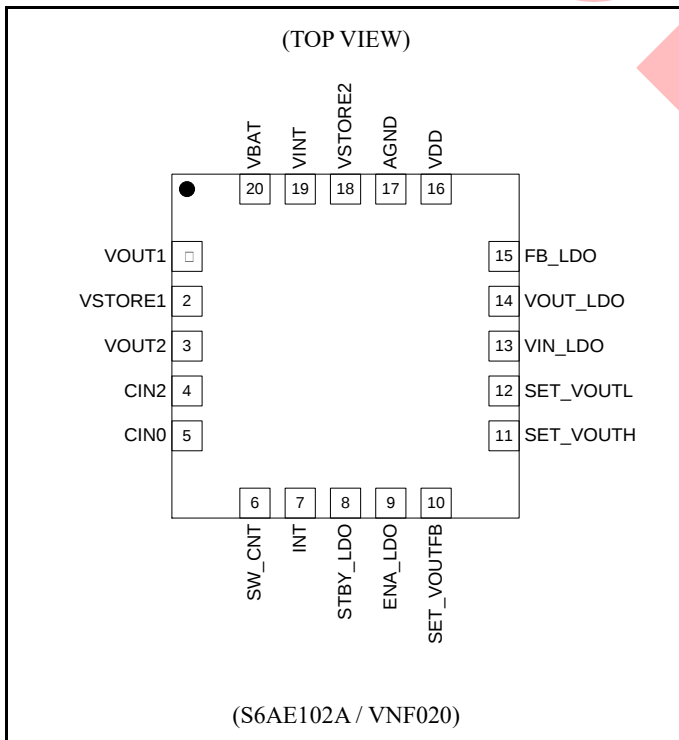
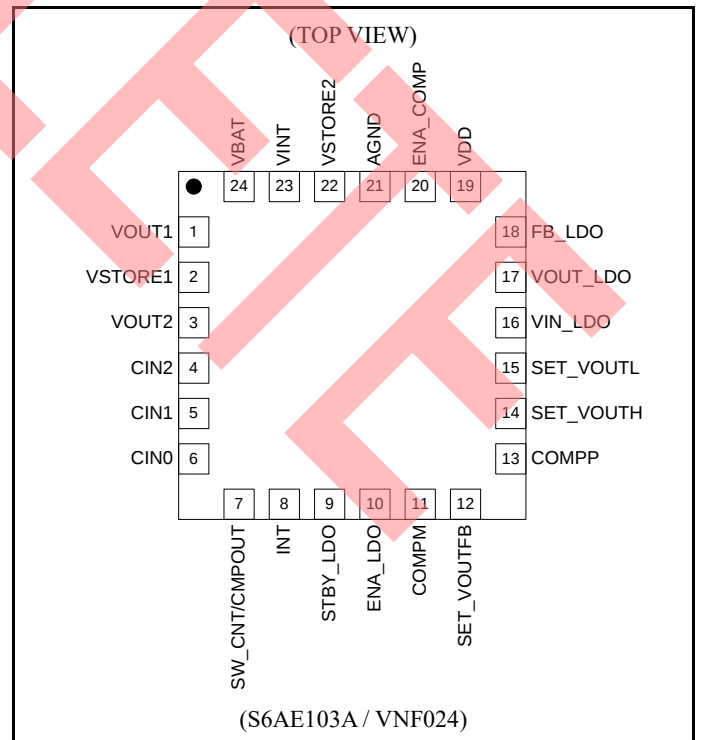


Figure 3-2 S6AE103A 端子配列図

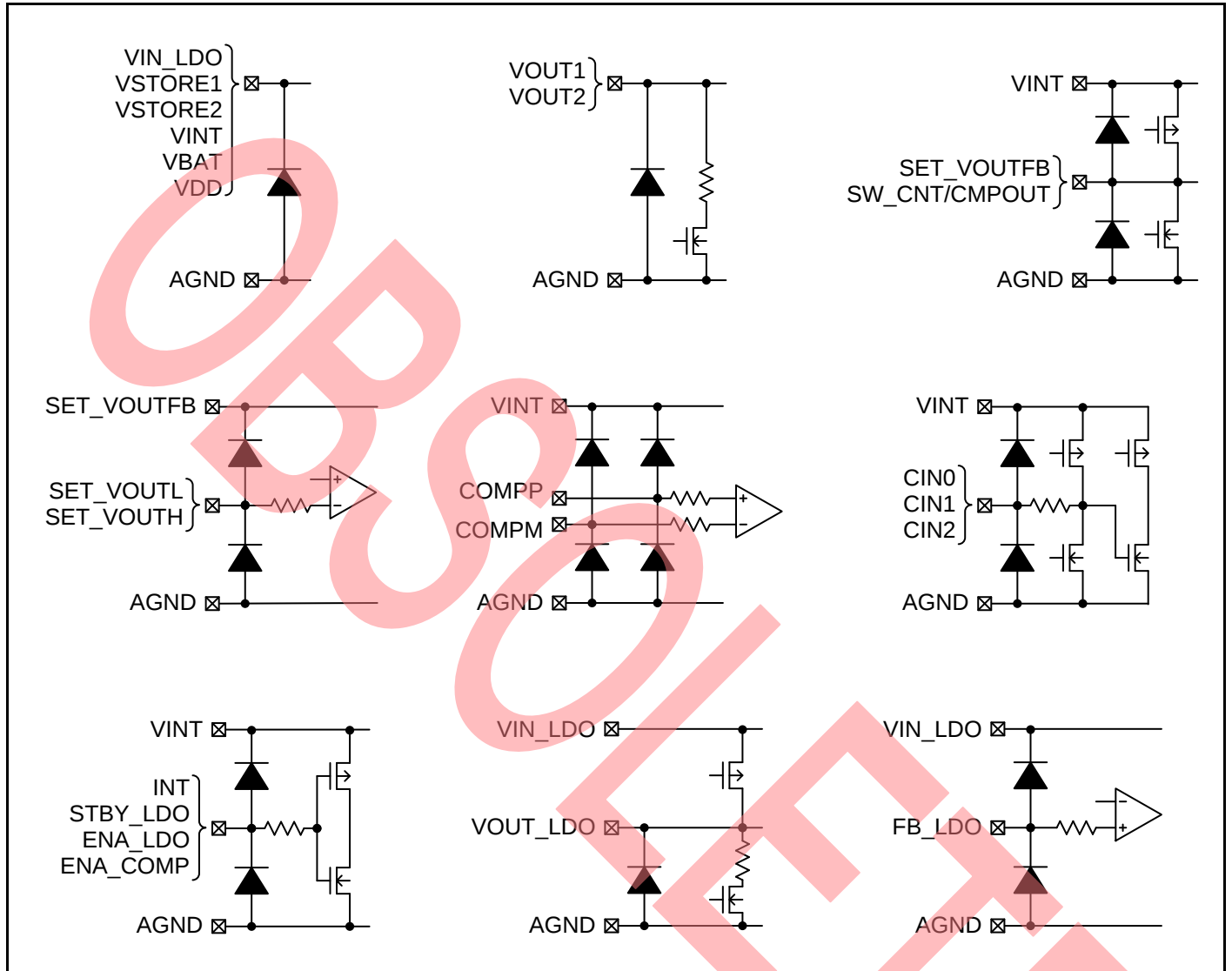


4. 端子機能説明

Table 4-1 端子機能説明

端子番号		端子記号	I/O	機能説明
S6AE102A	S6AE103A			
1	1	VOUT1	O	電源出力端子
2	2	VSTORE1	O	ストレージ出力端子
3	3	VOUT2	O	電源出力端子
4	4	CIN2	O	タイマ時間 2 (T2) 設定端子(容量接続用) 端子設定は「Table 9-2 パワーゲーティング動作モード」を参照
–	5	CIN1	O	タイマ時間 1 (T1) 設定端子(容量接続用) 端子設定は「Table 9-2 パワーゲーティング動作モード」を参照
5	6	CIN0	O	タイマ時間 0 (T0) 設定端子(容量接続用) 端子設定は「Table 9-2 パワーゲーティング動作モード」を参照
–	7	SW CNT/COMPOUT	O	VOUT1 用スイッチ連動出力端子/コンパレータ出力端子
6	–	SW CNT	O	VOUT1 用スイッチ連動出力端子
7	8	INT	I	イベントドリブンモード制御用端子 端子設定は「Table 9-2 パワーゲーティング動作モード」を参照 (未使用時は AGND 端子に接続してください)
8	9	STBY_LDO	I	LDO 動作モード設定用端子 端子設定は「Table 9-4 LDO 動作モード」を参照 (未使用時は AGND 端子に接続してください)
9	10	ENA_LDO	I	LDO 出力制御用端子 端子設定は「Table 9-4 LDO 動作モード」を参照 (未使用時は AGND 端子に接続してください)
–	11	COMPM	I	コンパレータ入力端子 (未使用時はオープンとしてください)
10	12	SET_VOUTFB	O	リファレンス電圧出力端子(抵抗接続用)
–	13	COMPP	I	コンパレータ入力端子 (未使用時はオープンとしてください)
11	14	SET_VOUTH	I	VOUT1, VOUT2 出力設定端子(抵抗接続用)
12	15	SET_VOUTL	I	VOUT1, VOUT2 出力設定端子(抵抗接続用)
13	16	VIN_LDO	I	LDO 電源入力端子 (未使用時は AGND 端子に接続してください)
14	17	VOUT_LDO	O	LDO 出力端子
15	18	FB_LDO	I	LDO 出力電圧設定用入力端子(抵抗接続用) (未使用時はオープンとしてください)
16	19	VDD	I	ソーラーセル入力端子 (未使用時はオープンとしてください)
–	20	ENA_COMP	I	コンパレータ制御用端子 端子設定は「9.5 汎用コンパレータ」を参照 (未使用時は AGND 端子に接続してください)
17	21	AGND	–	GND 端子
18	22	VSTORE2	O	ストレージ出力端子 (外付けダイオードを経由して VSTORE1 へ電力を供給します)
19	23	VINT	O	内部回路用ストレージ出力端子
20	24	VBAT	I	一次電池入力端子 (未使用時はオープンとしてください)

Figure 4-1 S6AE102A / S6AE103A 入出力端子等価回路図



5. アーキテクチャブロック図

Figure 5-1 S6AE102A アーキテクチャブロック図

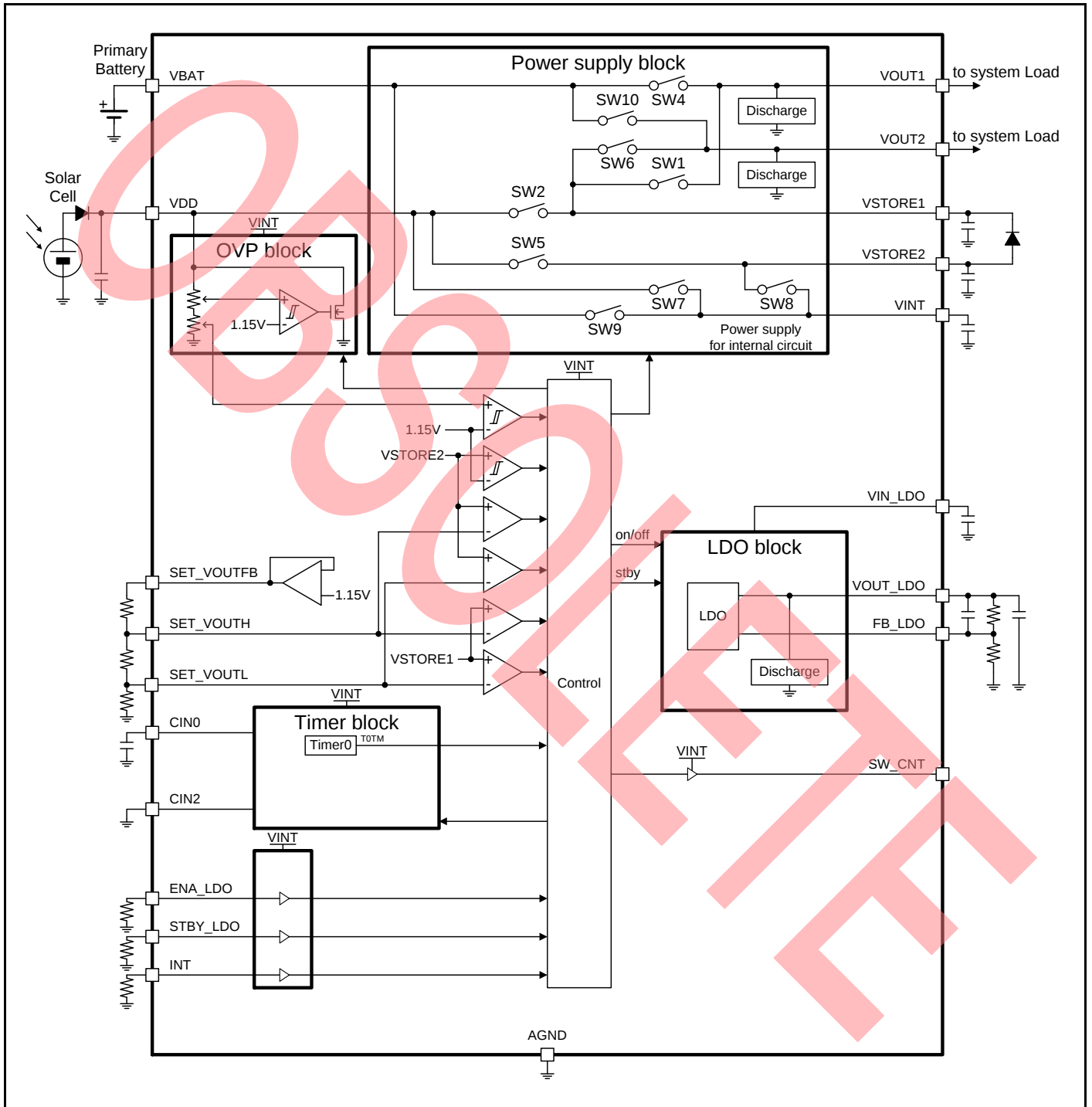
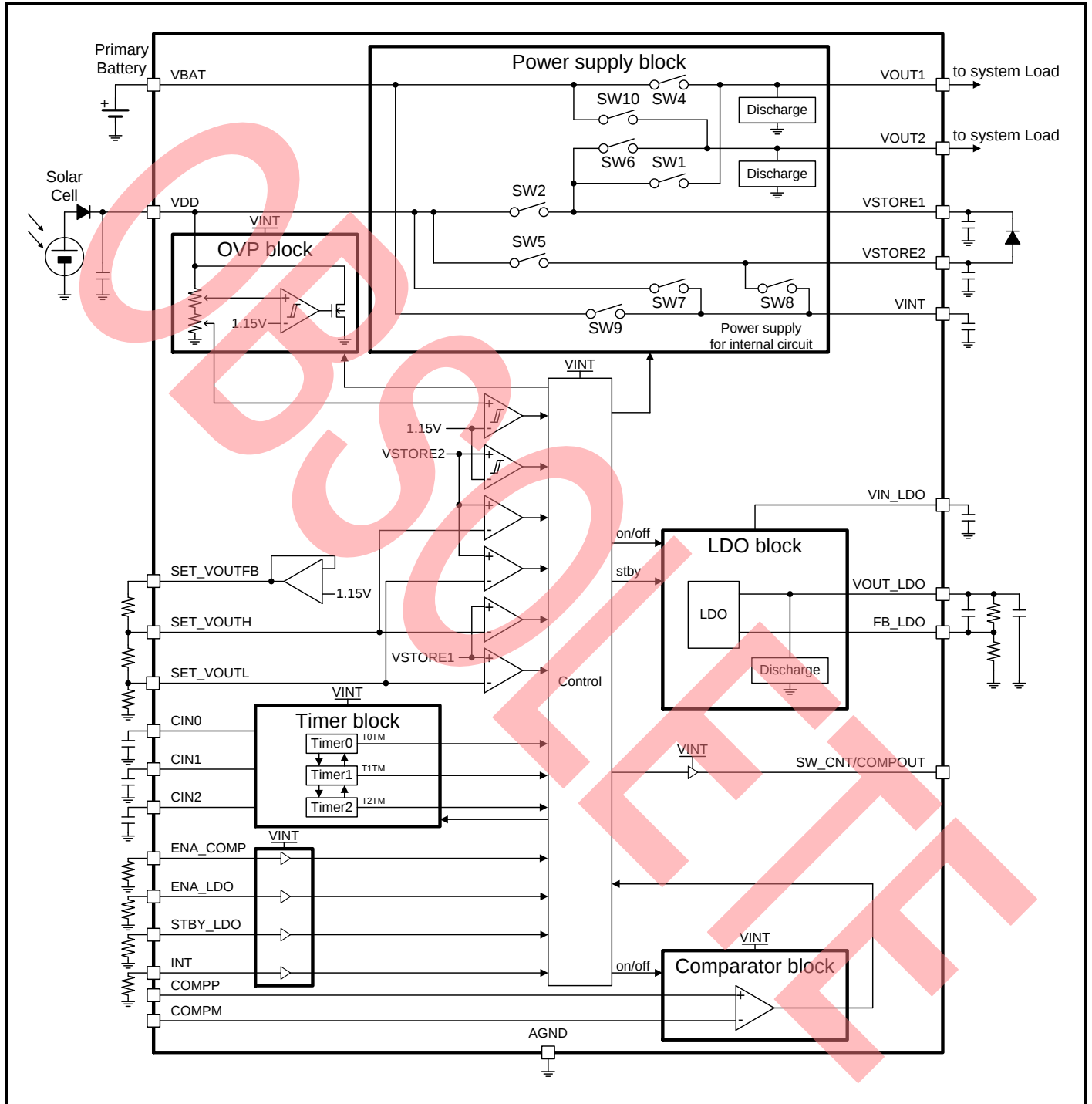


Figure 5-2 S6AE103A アーキテクチャブロック図



6. 絶対最大定格

項目	記号	条件	定格値		単位
			最小	最大	
電源電圧 (*1)	V _{MAX}	VDD, VBAT, VIN LDO 端子	-0.3	+6.9	V
信号入力電圧 (*1)	V _{INPUTMAX}	SET_VOUTH, SET_VOUTL, INT, ENA_LDO, STBY_LDO, ENA_COMP, COMPP, COMPM 端子	-0.3	+6.9	V
VDD 電圧傾斜	V _{SLOPE}	VDD 端子	-	0.1	mV/μs
許容損失 (*1)	P _D	Ta ≤ +25°C	-	1400 (*2)	mW
保存温度	T _{STG}	-	-55	+125	°C

*1: AGND = 0V 時

*2: θ_{ja} (風速 0 m/s): +50°C /W の場合

<注意事項>

- 絶対最大定格を超えるストレス (電圧, 電流, 温度など) の印加は, 半導体デバイスを破壊する可能性があります。したがって, 定格を一項目でも超えることのないようご注意ください。

7. 推奨動作条件

項目	記号	条件	規格値			単位
			最小	標準	最大	
電源電圧 1 (*1)	V _{VDD}	VDD 端子	2.0	3.3	5.5	V
電源電圧 2 (*1)	V _{VBAT}	VBAT 端子	2.0	3.0	5.5	V
電源電圧 3 (*1)	V _{VINLDO}	VIN LDO 端子	2.0	-	5.3	V
信号入力電圧 (*1)	V _{INPUT}	INT, ENA_LDO, STBY_LDO, ENA_COMP, COMPP, COMPM 端子	-	-	VINT 端子電圧 (*2)	V
VOUT1 設定抵抗値	R _{VOUT}	R1, R2, R3 の合計値	10	-	50	MΩ
LDO 出力設定抵抗値	R _{LDO}	R4, R5 の合計値	-	-	100	MΩ
VDD 容量値	C _{VDD}	VDD 端子	10	-	-	μF
VINT 容量値	C _{VINT}	VINT 端子	1	-	-	μF
VSTORE1 容量値	C _{VSTORE1}	VSTORE1 端子	100	-	-	μF
VSTORE2 容量値	C _{VSTORE2}	VSTORE2 端子	2000	-	-	μF
VOUT 上限設定電圧	V _{SYSH}	VSTORE1 端子	1.7	-	5.2	V
		VSTORE2 端子に容量接続なし VSTORE2 端子に容量接続あり	2.5	-	5.2	V
VOUT 下限設定電圧	V _{SYSL}	VSTORE1 端子	1.1	-	V _{SYSH} × 0.9	V
汎用コンパレータ 入力電圧	V _{COMP}	COMPP, COMPM 端子	0.2	-	VINT 端子電圧-1.5 (*2)	V
LDO 出力設定電圧	V _{SETLDO}	VOUT LDO 端子	1.3	-	5.0	V
タイマ時間 0	T ₀	CIN0 端子, タイマ 0	0.1	-	3600	s
タイマ時間 1	T ₁	CIN1 端子, タイマ 1	0.1	-	3600	s
タイマ時間 2	T ₂	CIN2 端子, タイマ 2	0.1	-	3600	s
動作周囲温度	Ta	-	-40	-	+85	°C

*1: AGND 端子 = 0V 時

*2: 「Table 9-1 VINT 端子電圧」を参照してください。

<注意事項>

- 推奨動作条件は, 半導体デバイスの正常な動作を確保するための条件です。電気的特性の規格値は, すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。
- この条件を超えて使用すると, 信頼性に悪影響を及ぼすことがあります。
- データシートに記載されていない項目, 使用条件, 論理の組合せでの使用は, 保証していません。
- 記載されている以外の条件での使用をお考えの場合は, 必ず事前に営業部門までご相談ください。

8. 電気的特性

外付け抵抗および外付け容量による影響を除いた電気的特性を次に示します。

Table 8-1 電気的特性 (システム全般)

(特に記載がない場合には推奨動作条件下における電気的特性)

項目	記号	条件		規格値			単位
				最小	標準	最大	
起動時最小入力電力	W _{START}	VDD 端子, Ta = +25°C, V _{VOUTH} 設定 = 3V, VDD 端子へ 0.45 μ A 印加下、VDD = 2.67V に到達し VOUT1 = 2.67V $\times$ 95%に到達した時		–	–	1.2	μ W
電源検出電圧	V _{DETH}	VDD, VBAT, VINT, VSTORE2 端子		1.0	1.4	2.0	V
電源未検出電圧	V _{DETL}			0.9	1.3	1.9	V
電源検出ヒステリシス	V _{DETHYS}			–	0.1	–	V
電源検出電圧 2	V _{DETH2}	VDD 端子, VSTORE2 端子に容量接続時		2.0	2.1	2.2	V
電源未検出電圧 2	V _{DETL2}			1.9	2.0	2.1	V
電源検出ヒステリシス 2	V _{DETHYS2}			–	0.1	–	V
VOUT 上限電圧	V _{VOUTH}	VSTORE1 端子, VOUT1 Load = 0 mA, VOUT2 Load = 0 mA	V _{SYSH} $\geq$ 2V	V _{SYSH} $\times$ 0.95	V _{SYSH}	V _{SYSH} $\times$ 1.05	V
			V _{SYSH} < 2V	V _{SYSH} $\times$ 0.935	V _{SYSH}	V _{SYSH} $\times$ 1.065	V
入力電源再接続電圧	V _{VOUTM}	VSTORE1 端子, VOUT1 Load = 0 mA, VOUT2 Load = 0 mA	V _{SYSH} $\geq$ 2V	V _{VOUTH} $\times$ 0.9025	V _{VOUTH} $\times$ 0.95	V _{VOUTH} $\times$ 0.9975	V
			V _{SYSH} < 2V	V _{VOUTH} $\times$ 0.88825	V _{VOUTH} $\times$ 0.95	V _{VOUTH} $\times$ 1.01175	V
VOUT 下限電圧	V _{VOUTL}	VSTORE1 端子, VOUT1 Load = 0 mA, VOUT2 Load = 0 mA	V _{SYSL} $\geq$ 2V	V _{SYSL} $\times$ 0.95	V _{SYSL}	V _{SYSL} $\times$ 1.05	V
			V _{SYSL} < 2V	V _{SYSL} $\times$ 0.935	V _{SYSL}	V _{SYSL} $\times$ 1.065	V
VSTORE2 蓄電上限電圧	V _{VST2H}	VSTORE2 端子		–	V _{VOUTH}	–	V
OVP 検出電圧	V _{OVPH}	VDD 端子		5.2	5.4	5.5	V
OVP 解除電圧	V _{OVPL}			5.1	5.3	5.4	V
OVP 検出ヒステリシス	V _{OVPHYS}			–	0.1	–	V
OVP 保護電流	I _{OV}	VDD 端子入力電流		6	–	–	mA
入力電圧	V _{IH}	INT, ENA_LDO, STBY_LDO, ENA_COMP 端子		1.1	–	VINT 端子電圧 (*1)	V
	V _{IL}	INT, ENA_LDO, STBY_LDO, ENA_COMP 端子		0	–	0.3	V
出力電圧	V _{OH}	SW_CNT/COMPOUT, SW_CNT 端子, Load = 2 μ A		VINT 端子電圧 $\times$ 0.7 (*1)	–	VINT 端子電圧 (*1)	V
	V _{OL}	SW_CNT/COMPOUT, SW_CNT 端子, Load = 2 μ A		0	–	VINT 端子電圧 $\times$ 0.3 (*1)	V

*1: 「Table 9-1 VINT 端子電圧」を参照してください。

Table 8-2 電気的特性 (消費電流)

(特に記載がない場合には推奨動作条件下における電気的特性)

項目	記号	条件	規格値			単位
			最小	標準	最大	
消費電流 1	I _{QIN1}	VDD 端子入力電流, エネルギードリブンモード(*2), SW2 = OFF, VDD = 3V, VBAT 未接続, VSTORE2 未接続, VIN_LDO = GND, INT=GND, ENA_COMP = GND, ENA_LDO = GND, STBY_LDO = GND, Ta = +25°C, SET_VOUTFB 抵抗=50MΩ, VOUT1 Load = 0 mA, VOUT2 Load = 0 mA	—	280	440	nA
消費電流 2	I _{QIN2}	I _{QIN1} と I _{INLD2} (LDO 動作電流) の合計, ENA_LDO = VINT (*1)	—	680	1140	nA
消費電流 3	I _{QIN3}	I _{QIN1} と コンパレータ動作電流の合計, ENA_COMP = VINT (*1)	—	300	470	nA

*1: 「Table 9-1 VINT 端子電圧」を参照してください。

*2: 「9.2 パワーゲーティング」を参照してください。

Table 8-3 電気的特性 (スイッチ)
 $VDD \geq 3V, VBAT \geq 3V, VINT \geq 3V, VSTORE2 \geq 3V, V_{VOUTL} \geq 3V, VSTORE1 \geq V_{VOUTL}$

(特に記載がない場合には推奨動作条件下における電気的特性)

項目	記号	条件	規格値			単位
			最小	標準	最大	
スイッチ抵抗 1	R _{ON1}	SW1, VSTORE1 端子-VOUT1 端子間接続時	—	1.5	2.5	Ω
スイッチ抵抗 2	R _{ON2}	SW2, VDD 端子-VSTORE1 端子間接続時	—	50	100	Ω
スイッチ抵抗 4	R _{ON4}	SW4, VBAT 端子-VOUT1 端子間接続時	—	1.5	2.5	Ω
スイッチ抵抗 5	R _{ON5}	SW5, VDD 端子-VSTORE2 端子間接続時	—	50	100	Ω
スイッチ抵抗 6	R _{ON6}	SW6, VSTORE1 端子-VOUT2 端子間接続時	—	1.5	2.5	Ω
スイッチ抵抗 10	R _{ON10}	SW10, VBAT 端子-VOUT2 端子間接続時	—	1.5	2.5	Ω
ディスチャージ抵抗	R _{DIS}	VOUT1, VOUT2 端子	—	1	2	kΩ

Table 8-4 電気的特性 (LDO)

(特に記載がない場合には推奨動作条件下における電気的特性)

項目	記号	条件	規格値			単位
			最小	標準	最大	
出力電圧	V _{OUTLD}	VOUT_LDO 端子, VOUT_LDO 接続抵抗 = 20 MΩ, Load = 0.01 mA	V _{SETLD} ×0.945	—	V _{SETLD} ×1.055	V
		VOUT_LDO 端子, Ta = +25°C, VIN_LDO = VOUTLD + 1V, STBY_LDO = VINT (*1), VOUT_LDO 接続抵抗 = 20 MΩ, Load = 0.01 mA	V _{SETLD} ×0.97	—	V _{SETLD} ×1.03	V
入出力電圧差 (通常モード)	V _{DELLD1}	VIN_LDO-VOUT_LDO 端子間, STBY_LDO = VINT (*1), Load ≤ 1 mA	0.3	—	—	V
入出力電圧差 (スタンバイモード)	V _{DELLD2}	VIN_LDO-VOUT_LDO 端子間, STBY_LDO = AGND, Load ≤ 0.001 mA	0.3	—	—	V
最大出力電流 (通常モード)	I _{OUTLD1}	VOUT_LDO 端子, (VIN_LDO - VOUTLD × 1.05) > 0.7V STBY_LDO = VINT (*1)	10	—	—	mA
最大出力電流 (スタンバイモード)	I _{OUTLD2}	VOUT_LDO 端子, (VIN_LDO - VOUTLD × 1.05) > 0.7V, STBY_LDO = AGND	0.1	—	—	mA
入力安定度	L _{INELD}	VOUT_LDO 端子, VIN_LDO = (VOUTLD × 1.05 + 0.7V) ~ 5.3V	—	—	50	mV
負荷安定度 (通常モード)	L _{OADLD1}	VOUT_LDO 端子, STBY_LDO = VINT (*1), Load = 1 mA ~ 10 mA	—	—	50	mV
負荷安定度 (スタンバイモード)	L _{OADLD2}	VOUT_LDO 端子, STBY_LDO = AGND, Load = 0.001 mA ~ 0.1 mA	—	—	50	mV
過電流保護動作電流	I _{LIMLD}	VOUT_LDO 端子, STBY_LDO = VINT (*1)	—	50	100	mA
LDO 消費電流 (通常モード)	I _{INLD1}	VINT 端子と VIN_LDO 端子入力電流の合計, Ta = +25°C, STBY_LDO = VINT (*1), Load = 0 mA	—	6	9	uA
LDO 消費電流 2 (スタンバイモード)	I _{INLD2}	VIN_LDO 端子入力電流, Ta = +25°C, STBY_LDO = AGND, Load = 0 mA, VOUT_LDO 接続抵抗 = 20 MΩ, VOUTLD 設定 = 1.3V	—	400	700	nA
OFF 電流	I _{OFFLD}	VIN_LDO 端子, Ta = +25°C, ENA_LDO = AGND	—	60	120	nA
ディスチャージ抵抗	R _{DISLD}	VOUT_LDO 端子, 1.35 ≤ VOUTLD ≤ 5.0V	—	1	2	kΩ

*1: 「Table 9-1 VINT 端子電圧」を参照してください。

Table 8-5 電気的特性 (タイマ)

(特に記載がない場合には推奨動作条件下における電気的特性)

項目	記号	条件	規格値			単位
			最小	標準	最大	
精度	T _{ATM}	Ta = +25°C	-15	—	+15	%
各タイマ消費電流	I _{QTM}	タイマ 0, タイマ 1, タイマ 2, Ta = +25°C	—	30	55	nA

9. 機能説明

9.1 電力供給制御

本 IC はソーラーセル電圧 VDD と一次電池電圧 VBAT の 2 つの入力電源による動作が可能です。

VSTORE2 端子に容量を接続した場合、ソーラーセルの余剰電力は、この容量へ蓄えられ、入力電源として動作します。

入力電力 (ソーラーセル) は、VSTORE1 端子に接続された容量へ一度蓄えられます。VSTORE1 端子の電圧が閾値以上になるとパワーゲーティング用スイッチが、VSTORE1 と VOUT1, VOUT2 を接続します。

入力電力 (一次電池) は、VSTORE1 端子に接続された容量へ蓄えません。VBAT 端子の電圧が閾値以上になるとパワーゲーティング用スイッチが、VBAT と VOUT1, VOUT2 を接続します。

VINT 端子電圧は、次の表に従って出力されます。

Table 9-1 VINT 端子電圧

VDD 電圧 (ソーラーセル)	VBAT 電圧 (一次電池)	VSTORE2 電圧	VSTORE1 電圧	VINT 電圧
V _{DETL} 以下	V _{DETL} 以下	V _{DETL} 以下	—	—
		V _{DETH} 以上	—	VSTORE2
	V _{DETH} 以上	V _{DETL} 以下	—	VBAT
		V _{DETH} 以上	V _{VOUTL} 検出 (*1) V _{VOUTH} 検出 (*2)	VBAT VSTORE2
V _{DETH} 以上	V _{DETL} 以下	V _{DETL} 以下	—	VDD
		V _{DETH} 以上	—	VDD
	V _{DETH} 以上	V _{DETL} 以下	V _{VOUTL} 検出 (*1)	VBAT
			V _{VOUTH} 検出 (*2)	VDD
		V _{DETH} 以上	V _{VOUTL} 検出 (*1)	VBAT
			V _{VOUTH} 検出 (*2)	VDD

*1: V_{VOUTL} 電圧に達してから、再度 V_{VOUTH} 電圧に達するまでの値

*2: V_{VOUTH} 電圧に達してから、V_{VOUTL} 電圧に達するまでの値

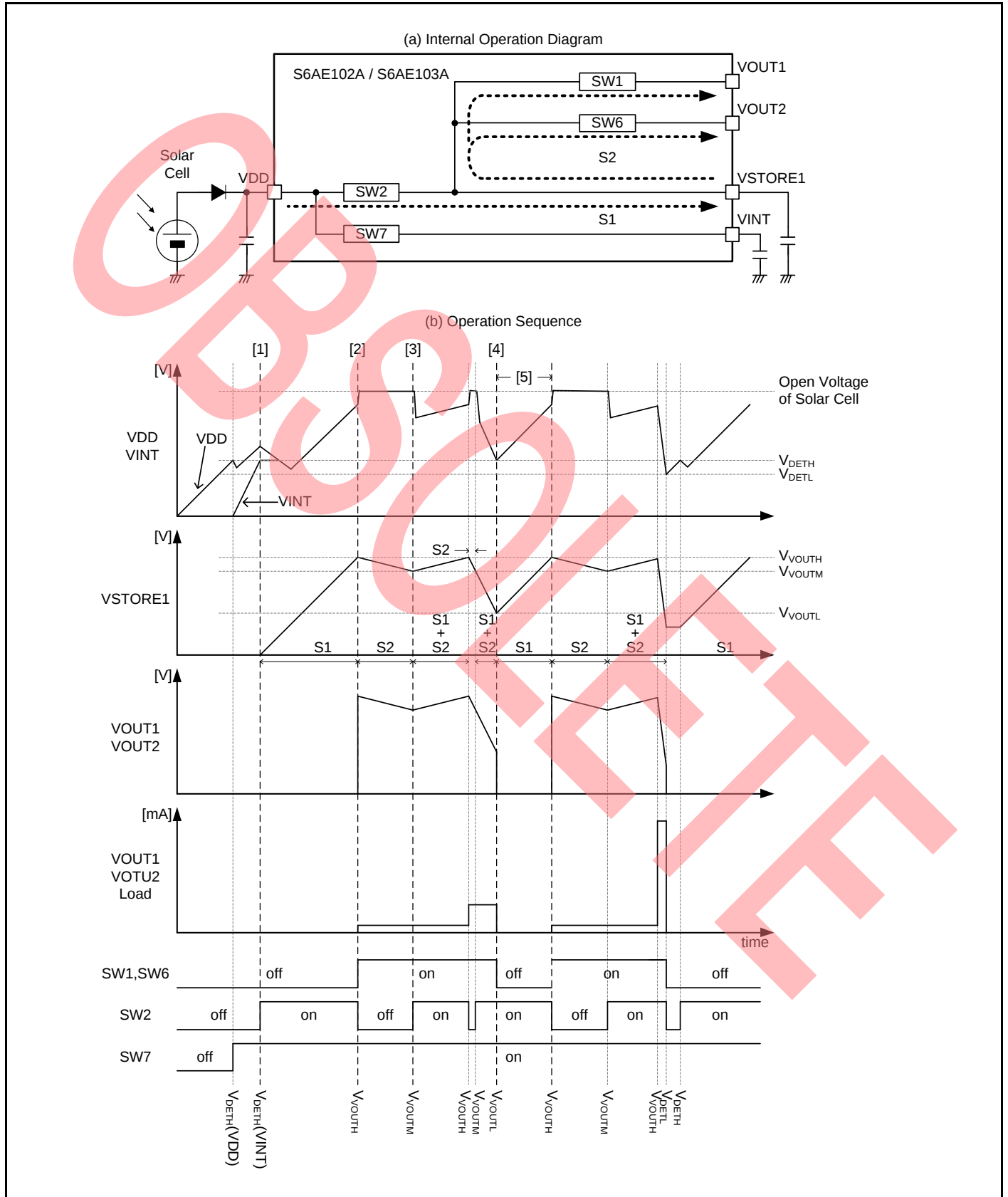
VDD 入力電源動作

VDD 端子を入力電源とした場合の動作を説明します (Figure 9-1)。

VBAT 端子の電圧が電源未検出電圧 (V_{DETL}=1.45V) 以下で、VSTORE2 端子には容量を接続していません。

- [1] VDD 端子の電圧が電源検出電圧 (V_{DETH}=1.55V) 以上になると、スイッチ (SW2) が VDD と VSTORE1 を接続します (経路 S1)。また、VDD 端子の電圧が電源未検出電圧 (V_{DETL}=1.45V) 以下になると、SW2 が経路 S1 を切断します。
- [2] VSTORE1 端子の電圧が SET_VOUTH 端子で設定した閾値 (V_{VOUTH}) 以上になると、SW2 が経路 S1 を切断します。また、VOUT1 用スイッチ (SW1) は VSTORE1 と VOUT1 を接続し、VOUT2 用スイッチ (SW6) は VSTORE1 と VOUT2 を接続します (経路 S2)。
- [3] VSTORE1 端子の電圧が入力電源再接続電圧 (V_{VOUTM}) 以下になると SW2 が経路 S1 を接続します (経路 S1+S2)。
- [4] さらに、SET_VOUTL 端子で設定した閾値 (V_{VOUTL}) 以下になると SW1, SW6 が経路 S2 を切断します。
- [5] SW1, SW6 が経路 S2 を切断している時は、ディスチャージ機能が働きます。

Figure 9-1 VDD 入力電源動作



VBAT 入力電源動作

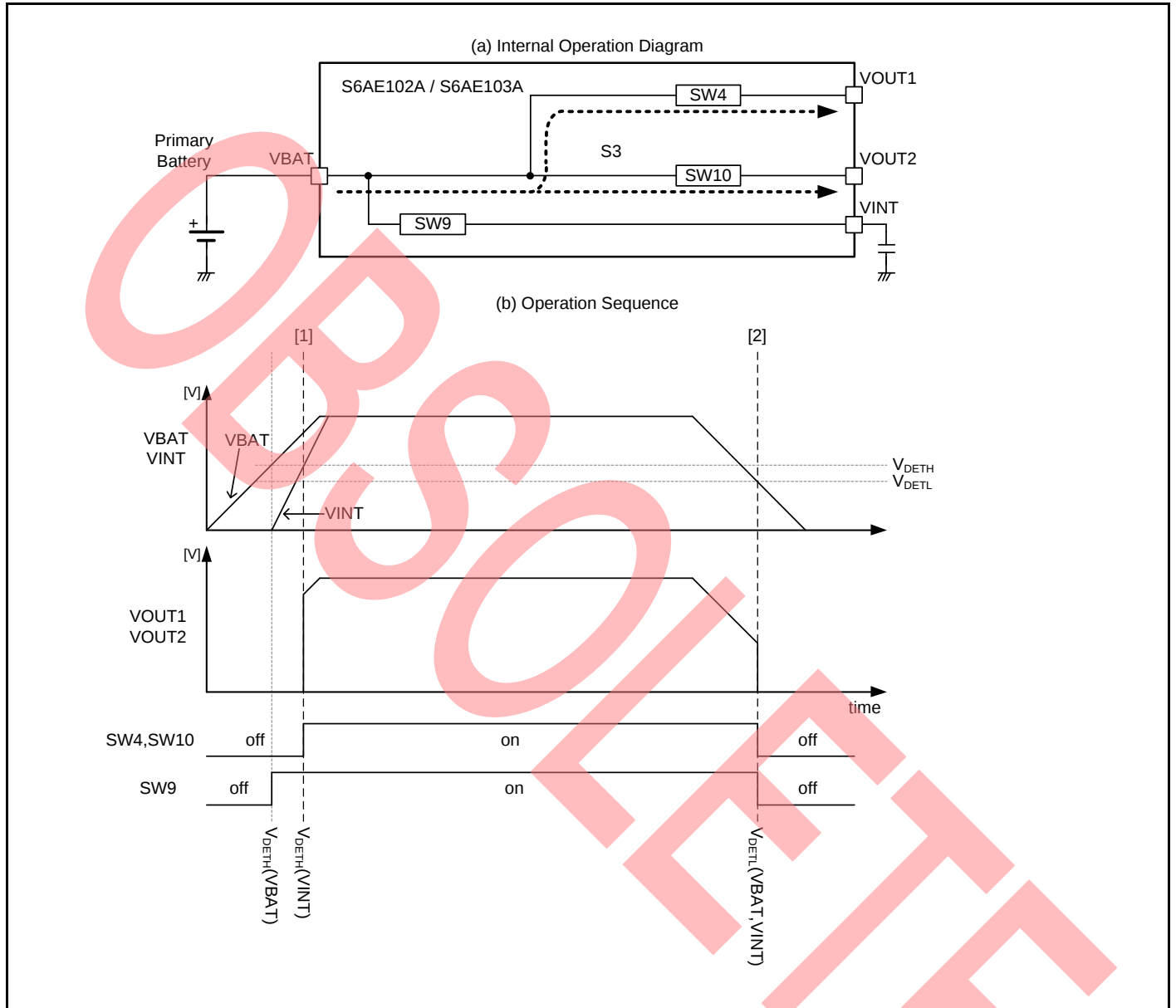
VBAT 端子を入力電源とした場合の動作を説明します (Figure 9-2)。

VDD 端子の電圧が電源未検出電圧 ($V_{DETL}=1.45V$) 以下で、VSTORE2 端子には容量を接続していません。

[1] VBAT 端子の電圧が電源検出電圧 ($V_{DETH}=1.55V$) 以上になると、スイッチ (SW4) が VBAT と VOUT1 を接続し、スイッチ (SW10) が VBAT と VOUT2 を接続します (経路 S3)。

[2] VBAT 端子の電圧が電源未検出電圧 ($V_{DETL}=1.45V$) 以下になると、SW4, SW10 が経路 S3 を切断します。

Figure 9-2 VBAT 入力電源動作

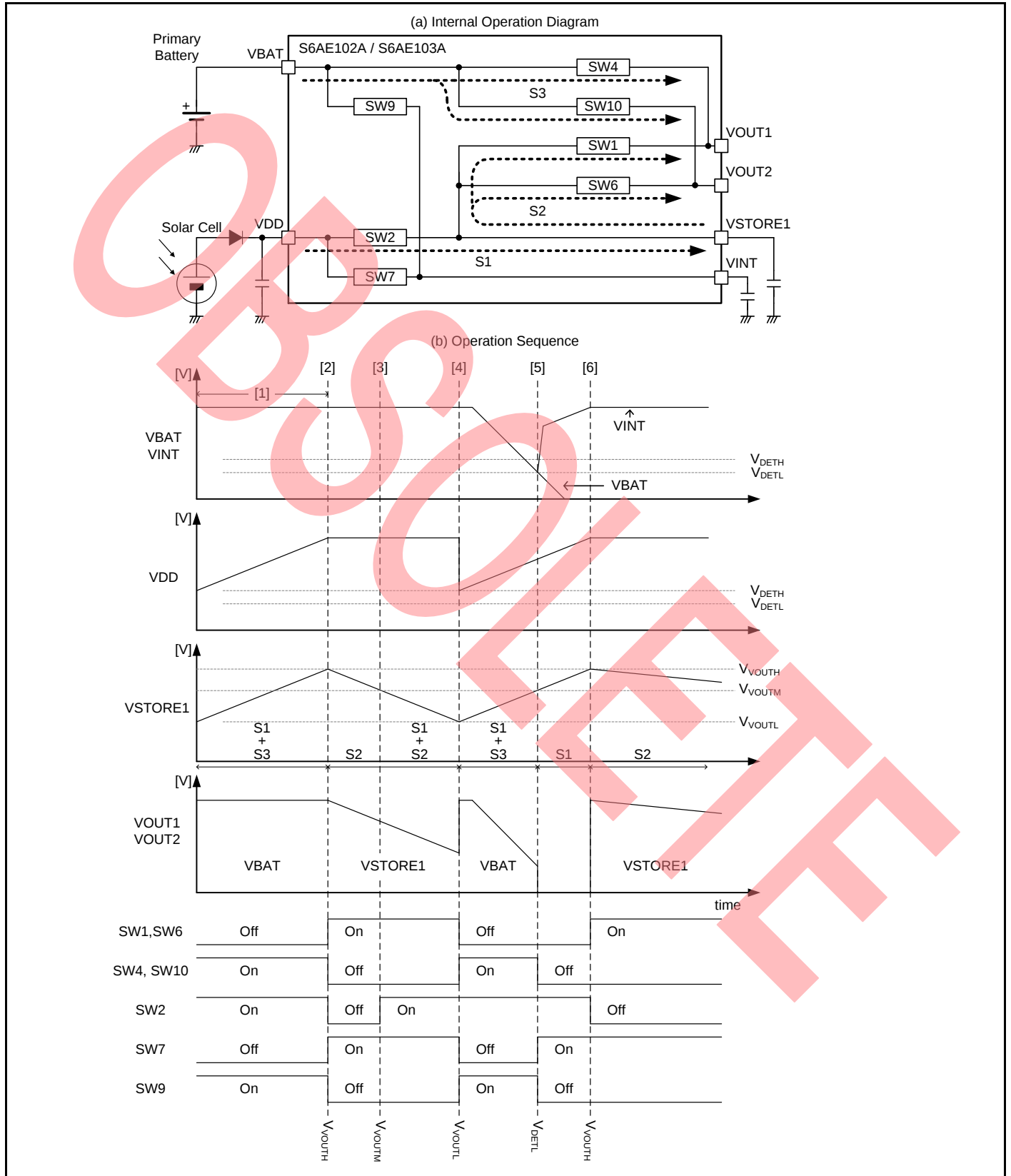


VDD/VBAT 入力電源動作

VDD 端子と VBAT 端子を入力電源とした場合の動作を説明します (Figure 9-3)。

VSTORE2 端子には容量を接続していません。

- [1] VDD 端子, VBAT 端子の電圧が電源検出電圧 ($V_{DETH} = 1.55V$) 以上、VSTORE1 端子の電圧が VOUT 上限電圧 (V_{VOUTH}) 未検出のときは、VOUT1 用スイッチ (SW4) が VBAT と VOUT1 を接続し、VOUT2 用スイッチ (SW10) が VBAT と VOUT2 を接続します (経路 S3)。また、スイッチ (SW2) が VDD と VSTORE1 を接続します (経路 S1)。
- [2] VSTORE1 端子の電圧が VOUT 上限電圧 (V_{VOUTH}) 以上になると、SW4, SW10 が経路 S3 を切断します。また、VOUT1 用スイッチ (SW1) が VSTORE1 と VOUT1 を接続し、VOUT2 用スイッチ (SW6) が VSTORE1 と VOUT2 を接続します (経路 S2)。
- [3] VSTORE1 端子の電圧が入力電源再接続電圧 (V_{VOUTM}) 以下になると SW2 が経路 S1 を接続します (経路 S1+S2)。
- [4] VSTORE1 端子の電圧が VOUT 下限電圧 (V_{VOUTL}) 以下になると SW1, SW6 が経路 S2 を切断します。また、SW4, SW10 が経路 S3 を接続します (経路 S1+S3)。
- [5] VBAT 端子の電圧が電源未検出電圧 ($V_{DETL} = 1.45V$) 以下になると SW4, SW10 が経路 S3 を切断します。
- [6] VSTORE1 端子の電圧が VOUT 上限電圧 (V_{VOUTH}) 以上になると SW1, SW6 が経路 S2 を接続します (経路 S2)。

Figure 9-3 VDD/VBAT 入力電源動作


VDD/VSTORE2 入力電源動作

VDD 端子を入力電源とした場合の動作を説明します (Figure 9-4)。

VSTORE2 端子に容量を接続しています。

- [1] VSTORE1 端子の電圧が SET_VOUTH 端子で設定した閾値 (V_{VOUTH}) 以上になると、スイッチ (SW5) が VDD と VSTORE2 を接続します (経路 S4)。
- [2] VDD 端子の電圧が電源未検出電圧 2 ($V_{DETL2} = 2.0V$) 以下になると、SW5 が経路 S4 を切断します。電源検出電圧 2 ($V_{DETH2} = 2.1V$) 以上になると、SW5 が経路 S4 を接続します。
- [3] VSTORE1 端子の電圧が SET_VOUTH 端子で設定した閾値 (V_{VOUTH}) 以下になると、SW5 が経路 S4 を切断します。
- [4] VSTORE2 端子の電圧が VSTORE2 蓄電上限電圧 (V_{VST2H}) 以上になると、SW5 が経路 S4 を切断します。

VSTORE2 入力電源動作 ($V_{SYSH} \geq 2.5V$)

VSTORE2 端子を入力電源とした場合の動作を説明します (Figure 9-5)。

VSTORE2 端子に容量を接続しています。

- [1] VSTORE1 端子の電圧が SET_VOUTH 端子で設定した閾値(V_{VOUTM}) 以下になると、スイッチ (SW2) が VDD と VSTORE1 を接続します (経路 S1 + S2)。
- [2] 照度が不十分時に、VSTORE1 電圧が VSTORE2 電圧よりダイオード(D2)の順方向電圧以下になると、D2を経由して VSTORE2 から VSTORE1 へ電力を供給します。
- [3] VSTORE1 端子の電圧が SET_VOUTL 端子で設定した閾値 (V_{VOUTL}) 以下になると、VOUT1 用スイッチ (SW1) は VSTORE1 と VOUT1 を切断し、VOUT2 用スイッチ (SW6) は VSTORE1 と VOUT2 を切断します。

(a) Internal Operation Diagram

S6AE102A / S6AE103A

(b) Operation Sequence

9.2 パワーゲーティング

本 IC は外部システムに対して、パワーゲーティング機能があります。

パワーゲーティング機能とは、VSTORE1 に蓄えられたパワーまたは VBAT によるパワーの VOUT1, VOUT2 に接続された外部システム負荷への供給を内部スイッチで制御することです。

パワーゲーティング機能には、4 つの動作モードがあります。

本 IC は、VINT 端子の電源検出 ($V_{DETH} = 1.55V$) タイミングに、端子 CIN1, CIN2 の接続状態によって、パワーゲーティング動作モードを判定します。

Table 9-2 パワーゲーティング動作モード

各端子設定		動作モード
CIN1 (*1)	CIN2	
開放	開放	エネルギードリブンモード
開放	GND 接続	イベントドリブンモード 1
容量接続 (*2)	開放	イベントドリブンモード 2 (*1)
容量接続 (*2)	容量接続 (*2)	タイマドリブンモード (*1)

*1: S6AE103A のみ

*2: タイマ時間の設定は「11.1 動作条件の設定」を参照してください。

エネルギードリブンモード

1) VDD 入力電源動作

VSTORE1 電圧の監視でスイッチ制御します。

VOUT 上限電圧 (V_{VOUTH}) 検出から VOUT 下限電圧 (V_{VOUTL}) 検出までの間、VSTORE1 と VOUT1、VSTORE1 と VOUT2 を内部スイッチ (SW1, SW6) で接続します。

2) VBAT 入力電源動作

VBAT 電圧の監視でスイッチ制御します。

電源検出電圧 (V_{DETH}) 検出から電源未検出電圧 (V_{DETL}) 検出までの間、VBAT と VOUT1、VBAT と VOUT2 を内部スイッチ (SW4, SW10) で接続します。

イベントドリブンモード 1

VOUT1 への供給を、エネルギードリブンモードと同様にスイッチ制御します。VOUT2 への供給を、INT 入力でスイッチ制御します。タイマ 0 カウント中は、フラグ出力 (T0TM) で INT 入力による内部スイッチ制御を無効にします。タイマ時間 (T0) は、CIN0 に接続した容量で設定されます。

1) VDD 入力電源動作

INT が Hi レベルの間、VSTORE1 と VOUT2 を内部スイッチ (SW6) で接続します。上限電圧 (V_{VOUTH}) 検出をトリガとしてタイマ 0 を開始し、タイマ時間 (T0) のカウントを満了後に停止しリセットされます。

2) VBAT 入力電源動作

INT が Hi レベルの間、VBAT と VOUT2 を内部スイッチ (SW10) で接続します。電源検出電圧 (V_{DETH}) 検出をトリガとしてタイマ 0 を開始し、タイマ時間 (T0) のカウントを満了後に停止しリセットされます。

イベントドリブンモード 2

VOUT1 への供給を、エネルギードリブンモードと同様にスイッチ制御します。VOUT2 への供給を、INT 入力とタイマ 1 のフラグ出力 (T1TM) でスイッチ制御します。

1) VDD 入力電源動作

タイマ 0 は、上限電圧 (V_{VOUTH}) 検出をトリガとしてカウントを開始し、タイマ時間 (T0) のカウントを満了後に停止しリセットされます。タイマ時間 (T0) は、CIN0 に接続した容量で設定されます。

タイマ 1 は、INT の Hi をトリガとしてカウントを開始し、タイマ時間 (T1) のカウントを満了後に停止しリセットされます。タイマ時間 (T1) は、CIN1 に接続した容量で設定されます。

各タイマは、VOUT 下限電圧 (V_{VOUTL}) 検出でリセットされます。

タイマ 1 カウント中、VSTORE1 と VOUT2 を内部スイッチ (SW6) で接続します。タイマ 0 カウント中、INT 入力による内部スイッチ制御を無効にします。

2) VBAT 入力電源動作

タイマ 0 は、電源検出電圧 (V_{DETH}) 検出をトリガとしてカウントを開始し、タイマ時間 ($T0$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T0$) は、CIN0 に接続した容量で設定されます。

タイマ 1 は、INT の Hi をトリガとしてカウントを開始し、タイマ時間 ($T1$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T1$) は、CIN1 に接続した容量で設定されます。

各タイマは、電源未検出電圧 (V_{DETL}) 検出でリセットされます。

タイマ 1 カウント中、VBAT と VOUT2 を内部スイッチ (SW10) で接続します。タイマ 0 カウント中、INT 入力による内部スイッチ制御を無効にします。

タイマドリブンモード

VOUT1, VOUT2 への供給を、タイマ 0 のフラグ出力 ($T0TM$)、タイマ 1 のフラグ出力 ($T1TM$)、タイマ 2 のフラグ出力 ($T2TM$) でスイッチ制御します。

1) VDD 入力電源動作

各タイマ動作を説明します。

タイマ 0 は、1 回目に上限電圧 (V_{VOUTH}) 検出をトリガとしてカウントを開始し、タイマ時間 ($T0$) のカウントを満了後に停止しリセットされます。2 回目以降、タイマ 2 満了をトリガとしてカウントを開始し、タイマ時間 ($T0$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T0$) は、CIN0 に接続した容量で設定されます。

タイマ 1 は、1 回目に上限電圧 (V_{VOUTH}) 検出をトリガとしてカウントを開始し、タイマ時間 ($T1$) のカウントを満了後に停止しリセットされます。2 回目以降、タイマ 2 満了をトリガとしてカウントを開始し、タイマ時間 ($T1$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T1$) は、CIN1 に接続した容量で設定されます。

タイマ 2 は、タイマ 1 満了をトリガとしてカウントを開始し、タイマ時間 ($T2$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T2$) は、CIN2 に接続した容量で設定されます。

タイマ 0, 1 は、VOUT 下限電圧 (V_{VOUTL}) 検出でリセットされます。タイマ 2 は、VINT の電源未検出電圧 (V_{DETL}) でリセットされます。

VOUT1 の動作を説明します。

タイマ 1 がカウント中、VSTORE1 と VOUT1 を内部スイッチ (SW1) で接続します。タイマ 2 カウント中、VSTORE1 と VOUT1 を内部スイッチ (SW1) で切断します。

VOUT2 の動作を説明します。

タイマ 1 カウント中、タイマ 0 満了後に VSTORE1 と VOUT2 を内部スイッチ (SW6) で接続します。タイマ 2 カウント中、VSTORE1 と VOUT2 を内部スイッチ (SW6) で切断します。

2) VBAT 入力電源動作

各タイマ動作を説明します。

タイマ 0 は、1 回目に電源検出電圧 (V_{DETH}) 検出をトリガとしてカウントを開始し、タイマ時間 ($T0$) のカウントを満了後に停止しリセットされます。2 回目以降、タイマ 2 満了をトリガとしてカウントを開始し、タイマ時間 ($T0$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T0$) は、CIN0 に接続した容量で設定されます。

タイマ 1 は、1 回目に電源検出電圧 (V_{DETH}) をトリガとしてカウントを開始し、タイマ時間 ($T1$) のカウントを満了後に停止しリセットされます。2 回目以降、タイマ 2 満了をトリガとしてカウントを開始し、タイマ時間 ($T1$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T1$) は、CIN1 に接続した容量で設定されます。

タイマ 2 は、タイマ 1 満了をトリガとしてカウントを開始し、タイマ時間 ($T2$) のカウントを満了後に停止しリセットされます。タイマ時間 ($T2$) は、CIN2 に接続した容量で設定されます。

各タイマは、電源未検出電圧 (V_{DETL}) 検出でリセットされます。

VOUT1 の動作を説明します。

タイマ 1 がカウント中、VBAT と VOUT1 を内部スイッチ (SW4) で接続します。タイマ 2 カウント中、VBAT と VOUT1 を内部スイッチ (SW4) で切断します。

VOUT2 の動作を説明します。

タイマ 1 カウント中、タイマ 0 満了後に VBAT と VOUT2 を内部スイッチ (SW10) で接続します。タイマ 2 カウント中、VBAT と VOUT2 を内部スイッチ (SW10) で切断します。

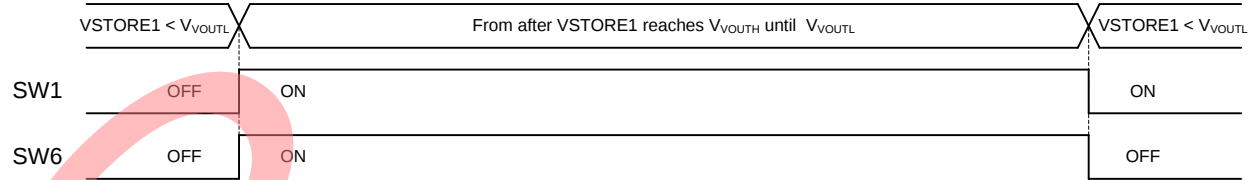
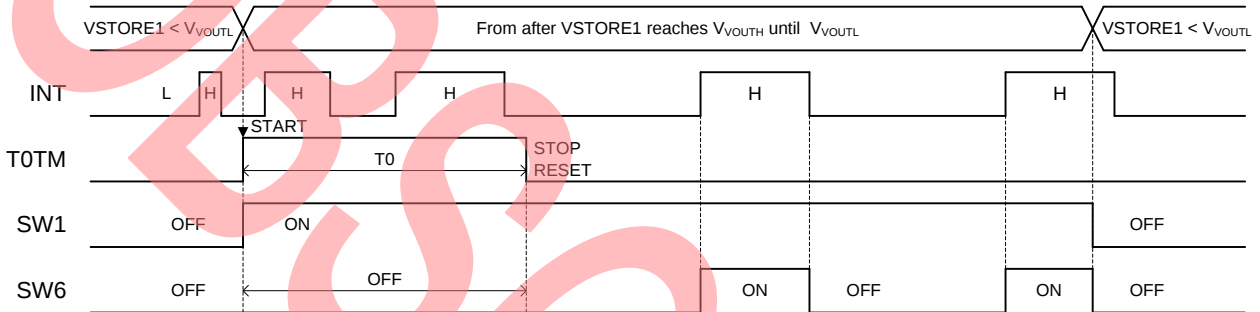
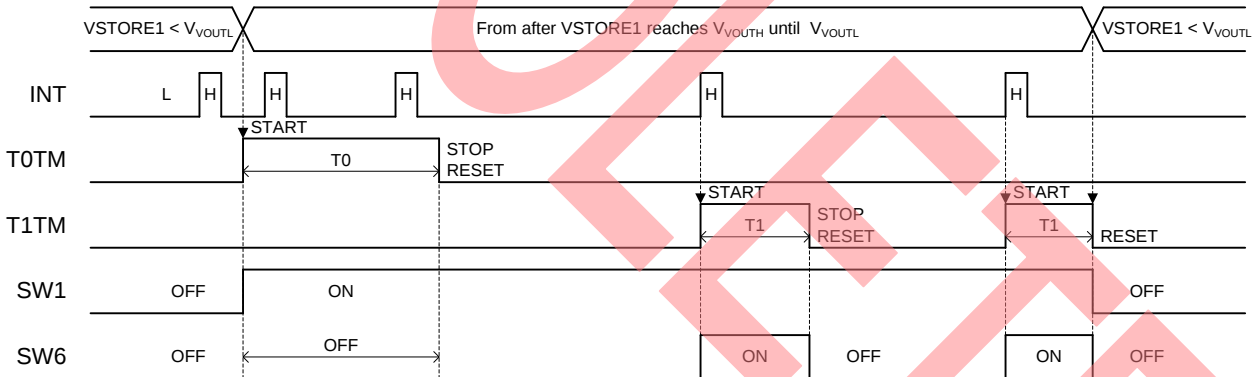
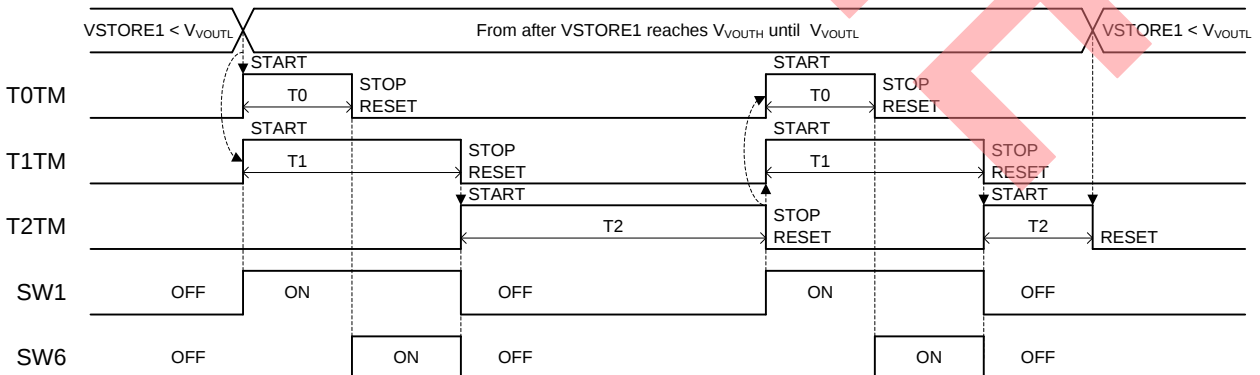
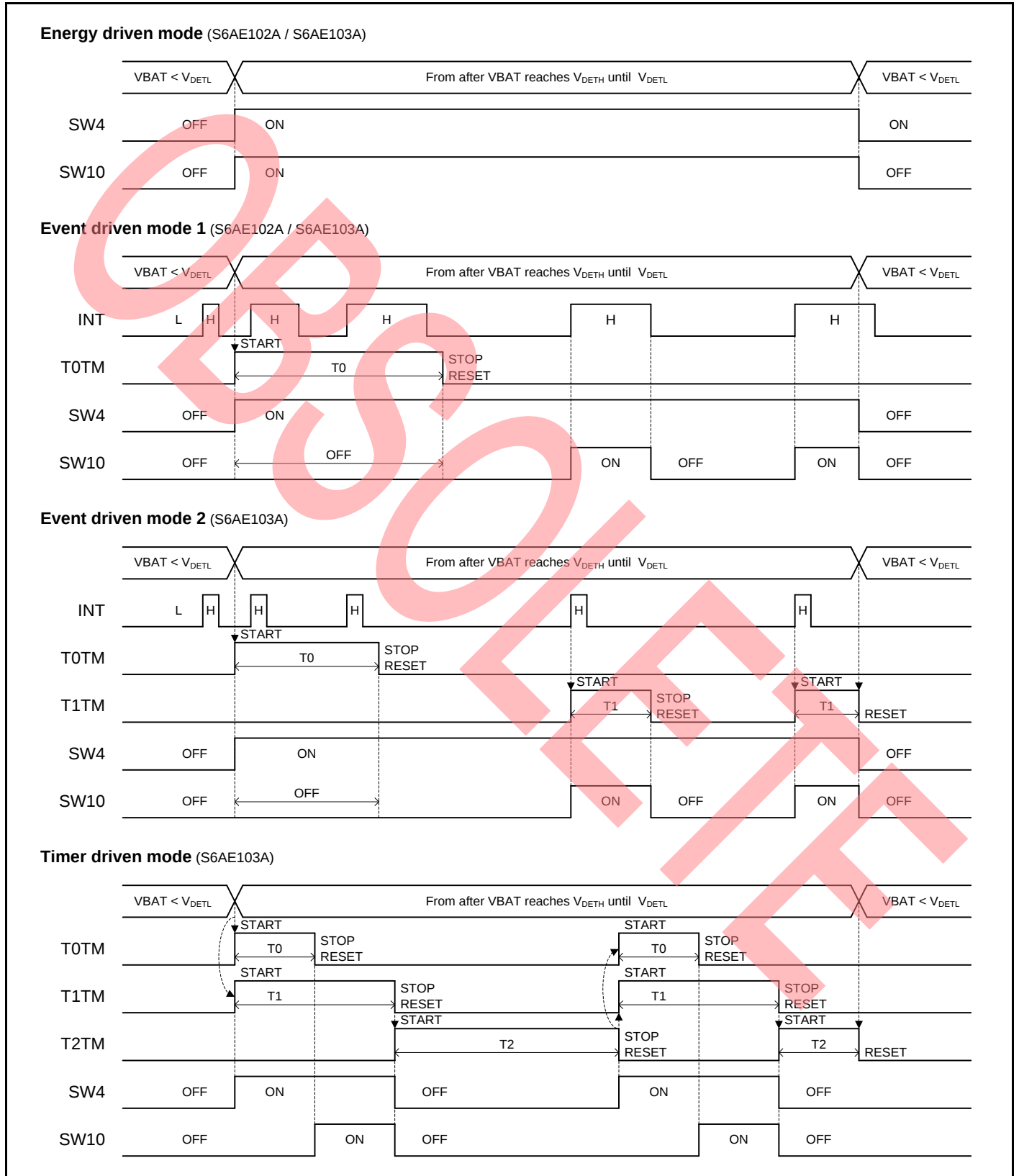
Figure 9-6 パワーゲーティング動作 (VDD 入力電源)
Energy driven mode (S6AE102A / S6AE103A)

Event driven mode 1 (S6AE102A / S6AE103A)

Event driven mode 2 (S6AE103A)

Timer driven mode (S6AE103A)


Figure 9-7 パワーゲーティング動作 (VBAT 入力電源)


9.3 ディスチャージ

本 IC は VOUT1 端子, VOUT2 端子, VOUT_LDO 端子にディスチャージ機能があります。

SW1, SW4 が OFF している時は、VOUT1 端子, GND 間のディスチャージ回路が機能します。VOUT1 端子の電力を GND レベルに放電します。

SW6, SW10 が OFF している時は、VOUT2 端子, GND 間のディスチャージ回路が機能します。VOUT2 端子の電力を GND レベルに放電します。

LDO が OFF している時は、VOUT_LDO 端子, GND 間のディスチャージ回路が機能します。VOUT_LDO 端子の電力を GND レベルに放電します。

9.4 SW_CNT 制御

本 IC は外部スイッチ用に制御信号を出力する機能があります。

S6AE102A

VOUT1 用スイッチに連動した信号が SW_CNT 端子に出力されます。VBAT 入力電源動作時には、VBAT-VOUT1 間スイッチ (SW4) の ON/OFF 制御に連動し、VDD, VSTORE2 入力電源動作時には、VSTORE1-VOUT1 間スイッチ (SW1) の ON/OFF 制御に連動します。SW1 または SW4 が ON の時に SW_CNT 端子に High が出力されます。

S6AE103A

ENA_COMP 端子が Low の間、VOUT1 用スイッチに連動した信号が SW_CNT/COMPOUT 端子に出力されます。VBAT 入力電源動作時には、VBAT-VOUT1 間スイッチ (SW4) の ON/OFF 制御に連動し、VDD, VSTORE2 入力電源動作時には、VSTORE1-VOUT1 間スイッチ (SW1) の ON/OFF 制御に連動します。SW1 または SW4 が ON のときに SW_CNT/COMPOUT 端子に High が出力されます。

9.5 汎用コンパレータ

S6AE103A

本 IC は 1 つの汎用コンパレータを搭載しています。ENA_COMP 端子が High の間、COMPP 端子, COMPM 端子電圧を比較し、結果が SW_CNT/COMPOUT 端子に出力されます。

Table 9-3 汎用コンパレータ動作

各端子設定		SW_CNT/COMPOUT (出力)
ENA_COMP	COMPP, COMPM	
L	—	「9.4 SW_CNT 制御」の動作
H	COMPP < COMPM	L
	COMPP > COMPM	H
	COMPP = COMPM 設定は禁止	L or H

9.6 LDO

本 IC は VIN_LDO 端子を電源として 1 つの LDO を搭載しています。

出力電圧は、VOUT_LDO 端子と FB_LDO 端子に接続する抵抗値によって設定されます。出力が停止している間は、ディスチャージ機能が働きます。

また、低消費電力で動作するスタンバイモード、最大出力電流が 10 mA の通常モードの 2 つの動作モードがあり STBY_LDO 端子で設定できます。LDO の出力状態は次の表に従います。

Table 9-4 LDO 動作モード

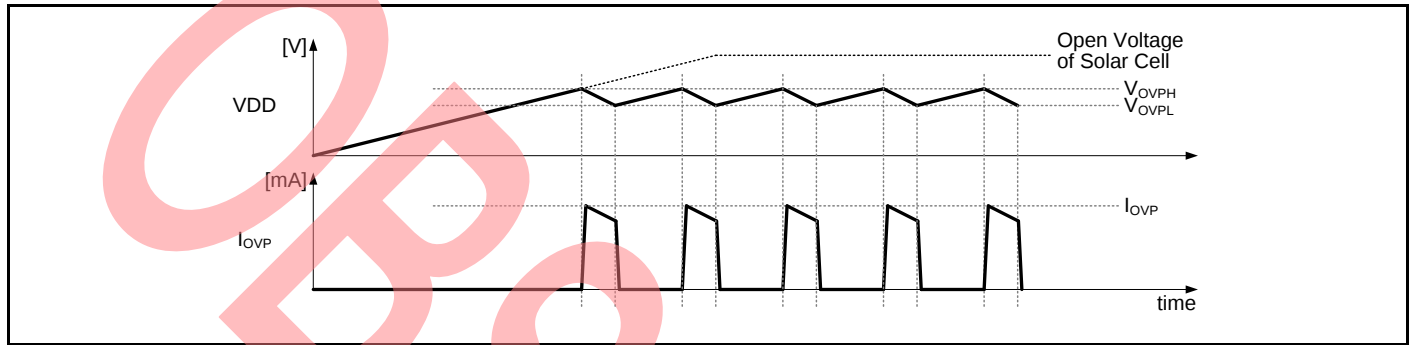
各端子設定		LDO 出力状態
ENA_LDO	STBY_LDO	
L	L	出力停止
	H	
H	L	スタンバイモード出力
	H	通常モード出力

9.7 入力過電圧保護 (OVP)

本 IC は VDD 端子電圧の入力過電圧保護 (OVP: Over Voltage Protection) 機能があります。

VDD 端子電圧が OVP 検出電圧 ($V_{OVPH} = 5.4V$) 以上になると、VDD 端子から OVP 保護電流 (I_{OVP}) を引き込むことにより VDD 端子電圧の上昇が抑えられ、IC の破壊が防止されます。また、OVP 解除電圧 ($V_{OVPL} = 5.3V$) 以下になると、OVP 保護電流の引込みは停止します。

Figure 9-8 入力過電圧保護動作



10. 応用回路例・部品表

Figure 10-1 S6AE102A 応用回路例

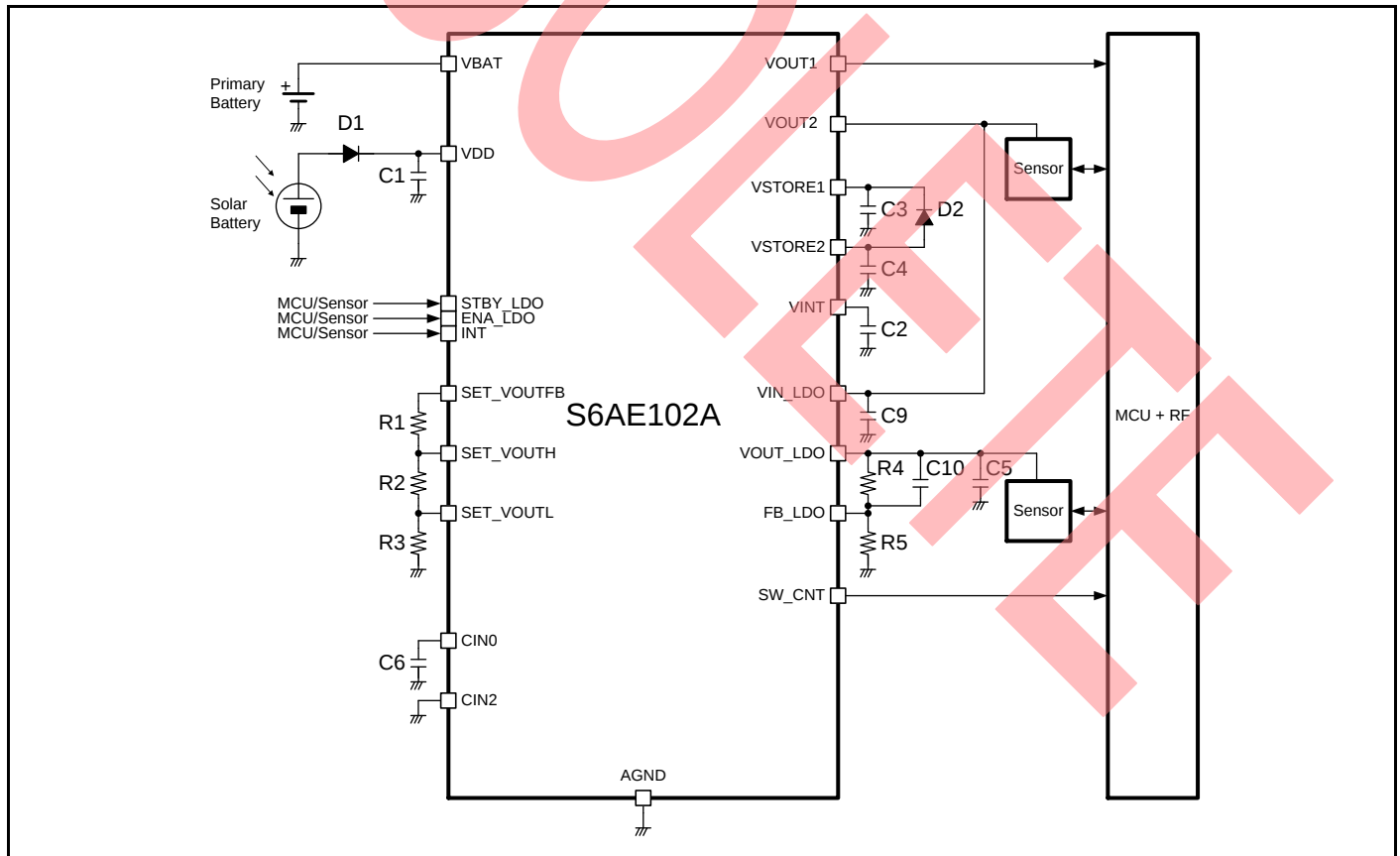


Figure 10-2 S6AE103A 応用回路例

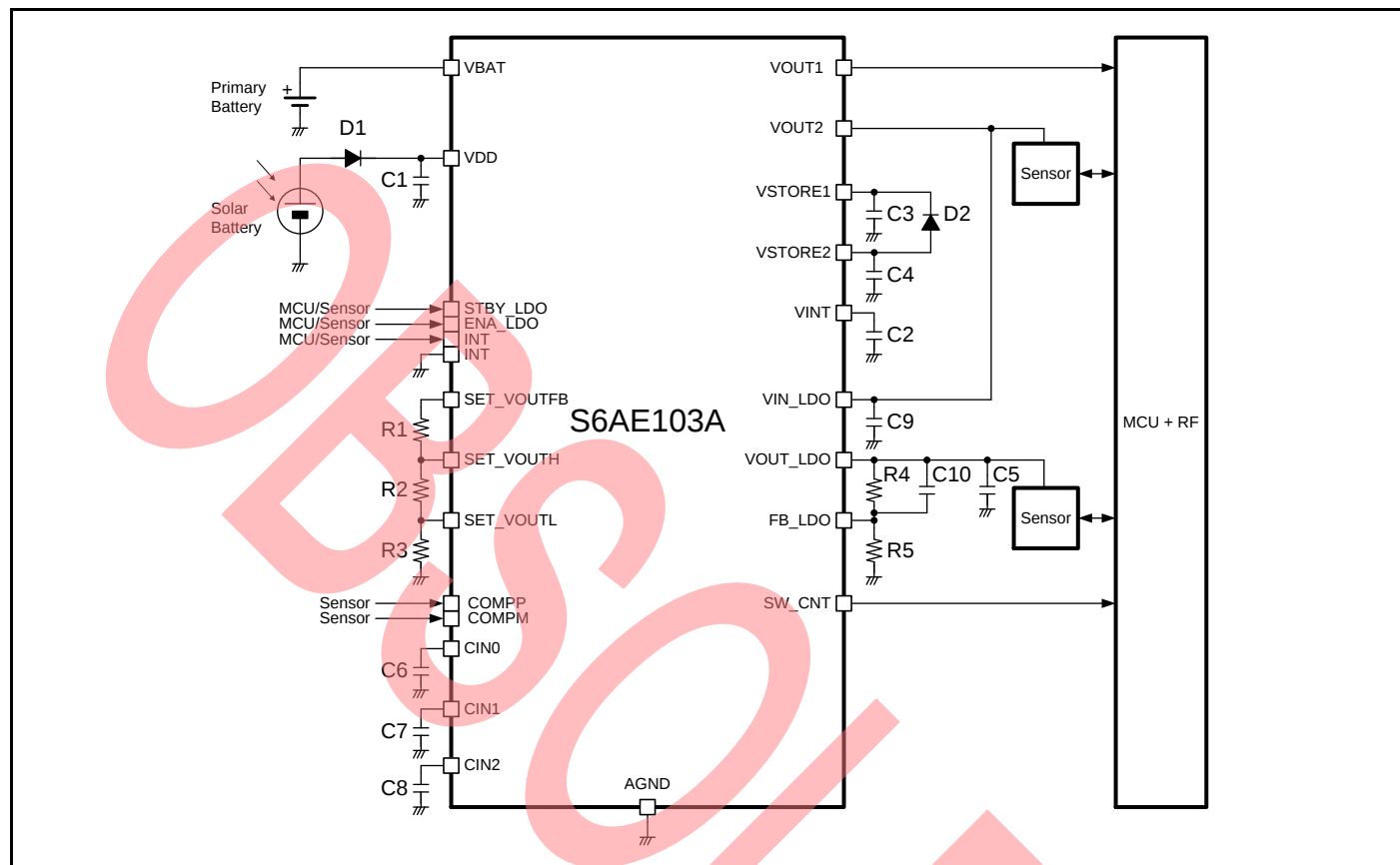


Table 10-1 部品表

記号	項目	仕様	備考
C1	セラミック容量	10 μ F	16 V, ± 20 %, X5R, 0603
C2	セラミック容量	1 μ F	16 V, ± 10 %, X5R, 0402
C3	セラミック容量	100 μ F	6.3 V, ± 20 %, X5R, 1206
C4	セラミック容量	0.5F	5.5V, -20 % $\sim$ $+80$ %
C5	セラミック容量	10 μ F	16 V, ± 20 %, X5R, 0603
C6	セラミック容量	150 pF (*1)	50 V, ± 5 %, C0G, 0603
C7	セラミック容量	330 pF (*1)	50 V, ± 5 %, C0G, 0603
C8	セラミック容量	330 pF (*1)	50 V, ± 5 %, C0G, 0603
C9	セラミック容量	1 μ F	16 V, ± 10 %, X5R, 0402
C10	セラミック容量	220 pF	50 V, ± 5 %, C0G, 0603
R1	抵抗	6.8 M Ω (*2)	1/10 W, ± 1 %, 0603
R2	抵抗	2.7 M Ω (*2)	1/10 W, ± 1 %, 0603
R3	抵抗	9.1 M Ω (*2)	1/10 W, ± 1 %, 0603
R4	抵抗	5.6 M Ω (*3)	1/10 W, ± 1 %, 0603
R5	抵抗	10.0 M Ω (*3)	1/10 W, ± 1 %, 0603
D1	ダイオード	－	ショットキーバリアダイオード, 40V, 100 mA
D2	ダイオード	－	ショットキーバリアダイオード, 40V, 100 mA

*1: C6 使用時のタイマ時間 0 (T0) 設定 $\approx 0.26s$ 、C7, C8 使用時のタイマ時間 1 および 2 (T1, T2) $\approx 0.57s$

*2: VOUT 上限電圧 (V_{VOUTH}) $\approx 3.32V$ 、VOUT 下限電圧 (V_{VOUTL}) $\approx 2.65V$

*3: LDO 出力電圧 (V_{OUTLD}) $\approx 1.79V$

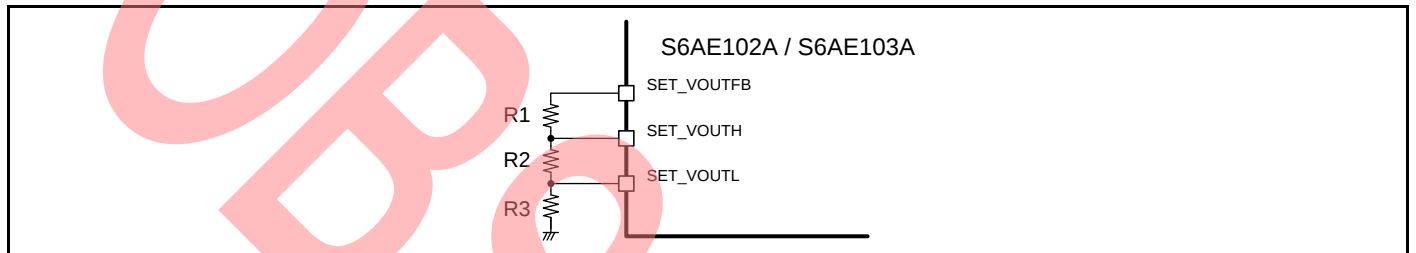
11. アプリケーションノート

11.1 動作条件の設定

出力電圧の設定 (VOUT1, VOUT2)

SET_VOUTH 端子と SET_VOUTL 端子に接続する抵抗値を変えることによって、本 IC の VOUT1, VOUT2 出力電圧が設定されます。これは、接続される抵抗値によって、VOUT 上限設定電圧 (V_{VOUTH}) と VOUT 下限設定電圧 (V_{VOUTL}) が設定されるためです。SET_VOUTFB 端子は、VOUT 上限電圧, VOUT 下限電圧の設定用リファレンス電圧を出力します。このリファレンス電圧を IC 外部で抵抗分圧することで、SET_VOUTH 端子と SET_VOUTL 端子への印加電圧を作成することができます。

Figure 11-1 出力電圧の設定 (VOUT1, VOUT2)



VOUT 上限設定電圧 (V_{VOUTH})、VOUT 下限設定電圧 (V_{VOUTL}) は、次式で計算できます。

VOUT 上限設定電圧

$$V_{VOUTH} [V] = \frac{57.5 \times (R2 + R3)}{11.1 \times (R1 + R2 + R3)}$$

VOUT 下限設定電圧

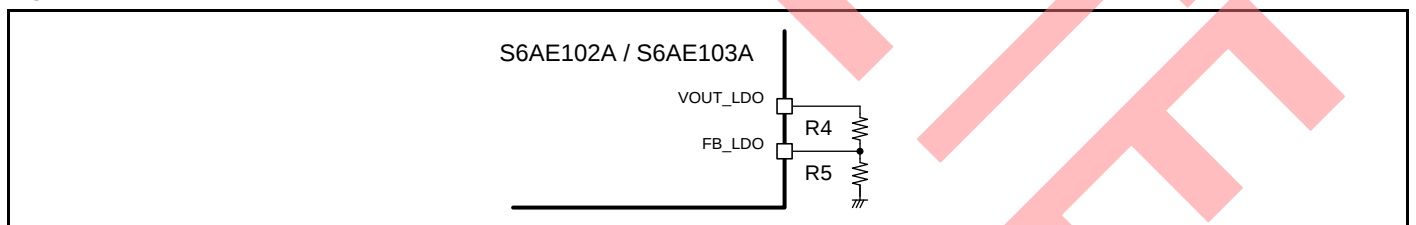
$$V_{VOUTL} [V] = \frac{57.5 \times R3}{11.1 \times (R1 + R2 + R3)}$$

「8. 電気的特性」に、R1, R2, R3 の合計値が 10 MΩ 以上 (消費電流 I は、50 MΩ) のときの特性を示します。

LDO 出力電圧の設定 (VOUT_LDO)

VOUT_LDO 端子と FB_LDO 端子に接続する抵抗値を変えることによって、本 IC の VOUT_LDO 出力電圧が設定されます。

Figure 11-2 LDO 出力電圧の設定 (VOUT_LDO)



LDO 出力設定電圧 (V_{OUTLD}) は、次式で計算できます。

$$V_{OUTLD} [V] = \frac{1.15 \times (R4 + R5)}{R5}$$

タイマ時間の設定 (T0, T1, T2)

タイマ時間 0, 1, 2 (T0, T1, T2) は、CIN0, CIN1, CIN2 端子と AGND 端子間に接続する容量値によって設定されます。

タイマ時間 0 (T0), タイマ時間 1 (T1), タイマ時間 2 (T2) は、次式で計算できます。

$$T [s] = 0.5455 \times C [F] \times 10^9 + 0.01327 [s]$$

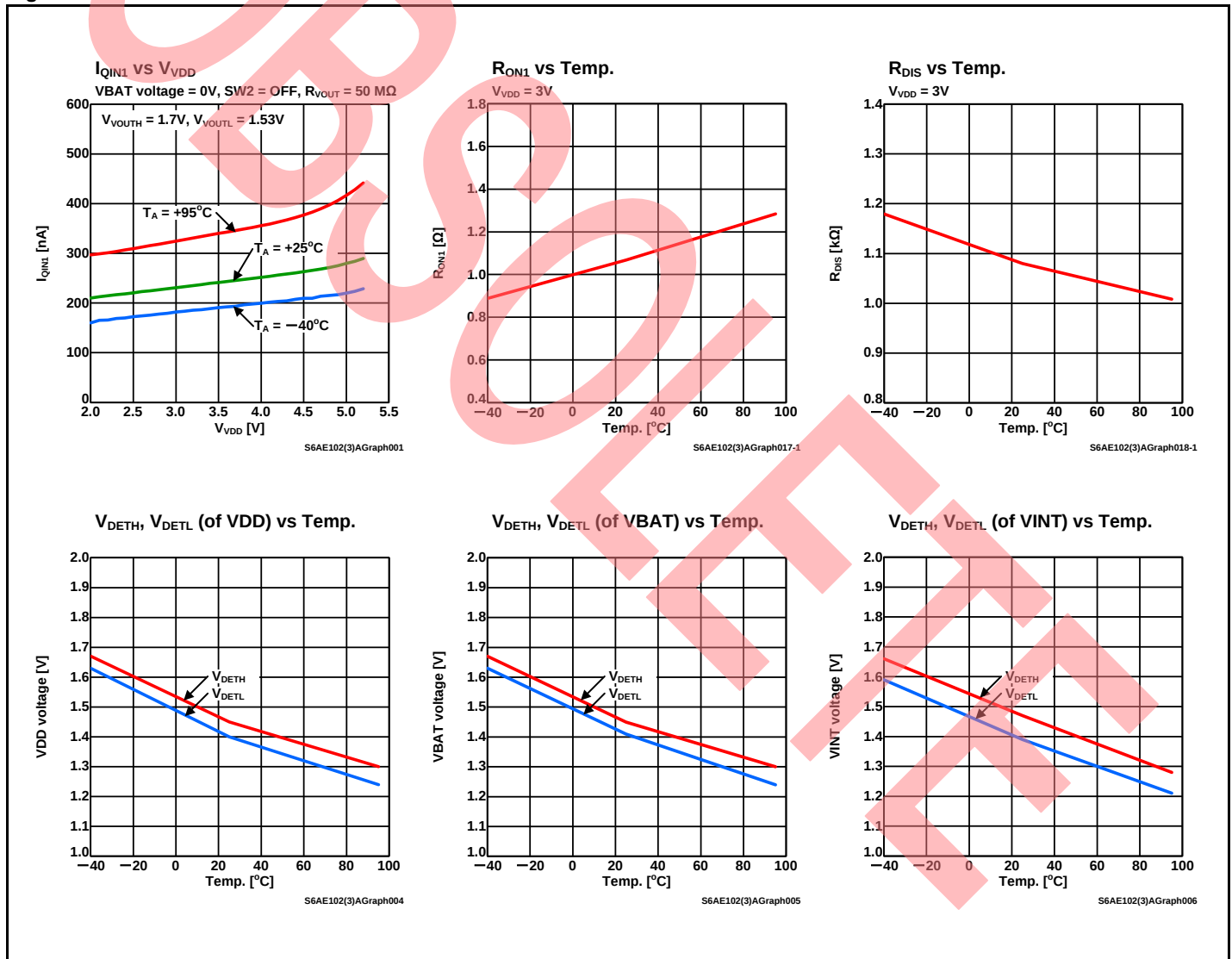
12. 開発サポート

本 IC は、ユーザーの開発プロセスを支援するアプリケーションノートなどのドキュメント、開発ツールおよびオンラインリソースが用意されています。詳細については、www.cypress.com/energy-harvesting をご覧ください。

13. 参考データ

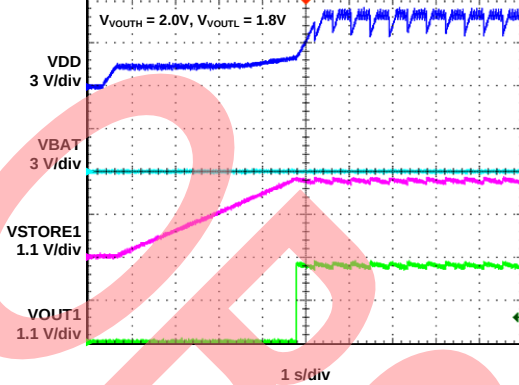
参考データの回路図については「10. 応用回路例・部品表」を参照してください。

Figure 13-1 参考データ



VDD Input Power Supply

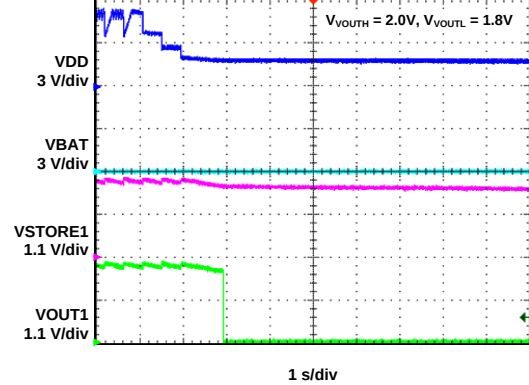
VDD current = 0A → 40 μ A, VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C



S6AE102(3)AGraph021

VDD Input Power Supply

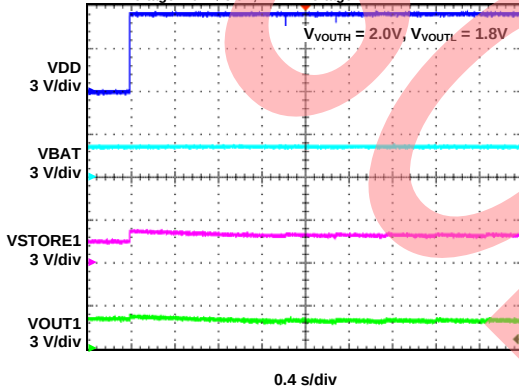
VDD current = 40 μ A → 0A, VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C



S6AE102(3)AGraph022

VDD & VBAT Input Power Supply

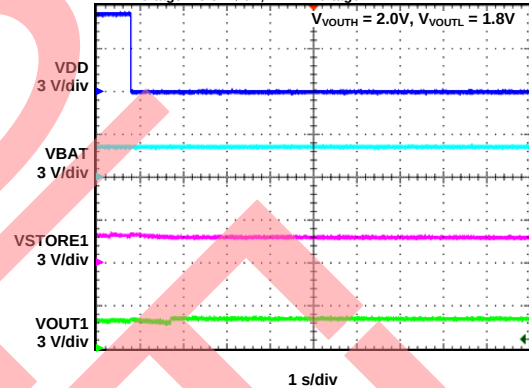
VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C, VDD voltage = 0V → 5.5V, VBAT voltage = 2.1V



S6AE102(3)AGraph027

VDD & VBAT Input Power Supply

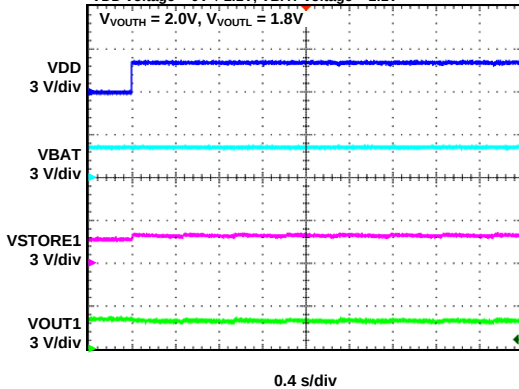
VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C, VDD voltage = 5.5V → 0V, VBAT voltage = 2.1V



S6AE102(3)AGraph028

VDD & VBAT Input Power Supply

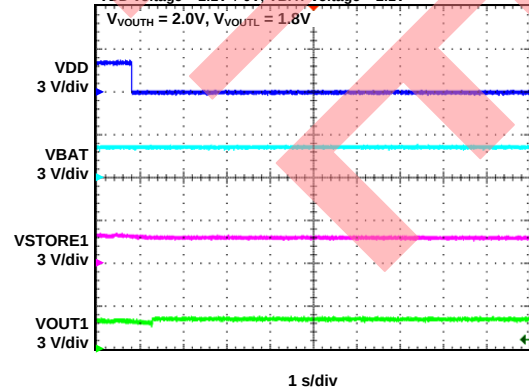
VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C, VDD voltage = 0V → 2.1V, VBAT voltage = 2.1V



S6AE102(3)AGraph029

VDD & VBAT Input Power Supply

VOUT1 current = 10 μ A, C3 = 100 μ F, T_A = +25°C, VDD voltage = 2.1V → 0V, VBAT voltage = 2.1V



S6AE102(3)AGraph030

14. 使用上の注意

プリント基板のアースラインは、共通インピーダンスを考慮し設計してください。

静電気対策を行ってください。

- 半導体を入れる容器は、静電気対策を施した容器か導電性の容器をご使用ください。
- 実装後のプリント基板を保管・運搬する場合は、導電性の袋か容器に収納してください。
- 作業台、工具、測定機器は、アースを取ってください。
- 作業する人は、人体とアースの間に 250 kΩ～1 MΩ の抵抗を直列に入れてください。

負電圧を印加しないでください。

–0.3V 以下の負電圧を印加した場合、LSI の寄生トランジスタが動作し誤動作を起こすことがあります。

15. RoHS 指令に対応した品質管理

本製品は、RoHS 指令に対応し、鉛・カドミウム・水銀・六価クロムと、特定臭素系難燃剤 PBB と PBDE の基準を遵守しています。

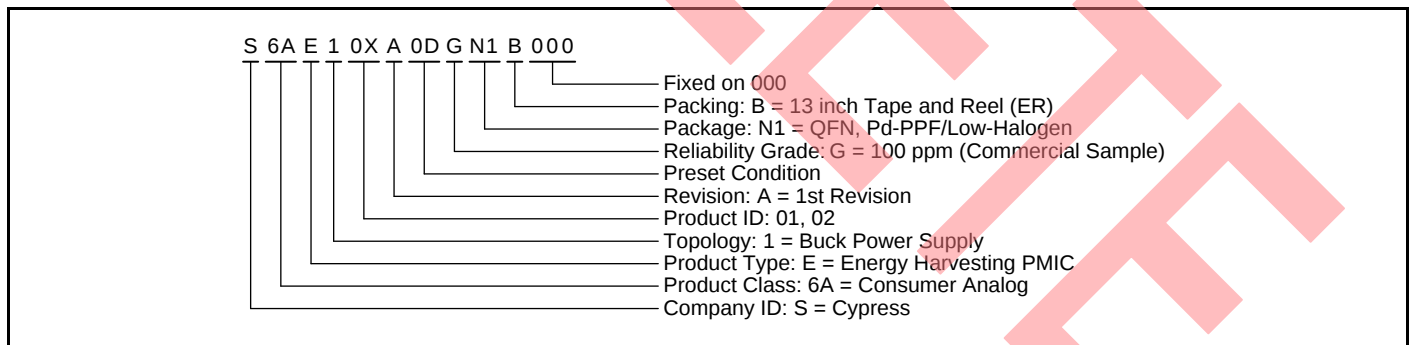
16. オーダ型格

Table 16-1 オーダ型格

型格 (MPN)	パッケージ
S6AE102A0DGN1B000	プラスチック・QFN-20 (0.5mm ピッチ), 20 ピン (VNF020)
S6AE103A0DGN1B000	プラスチック・QFN-24 (0.5mm ピッチ), 24 ピン (VNF024)

MPN: Marketing Part Number

Figure 16-1 オーダ型格の定義



17. パッケージ・外形寸法図

Figure 17-1 S6AE102A パッケージ・外形寸法図 (VNF020)

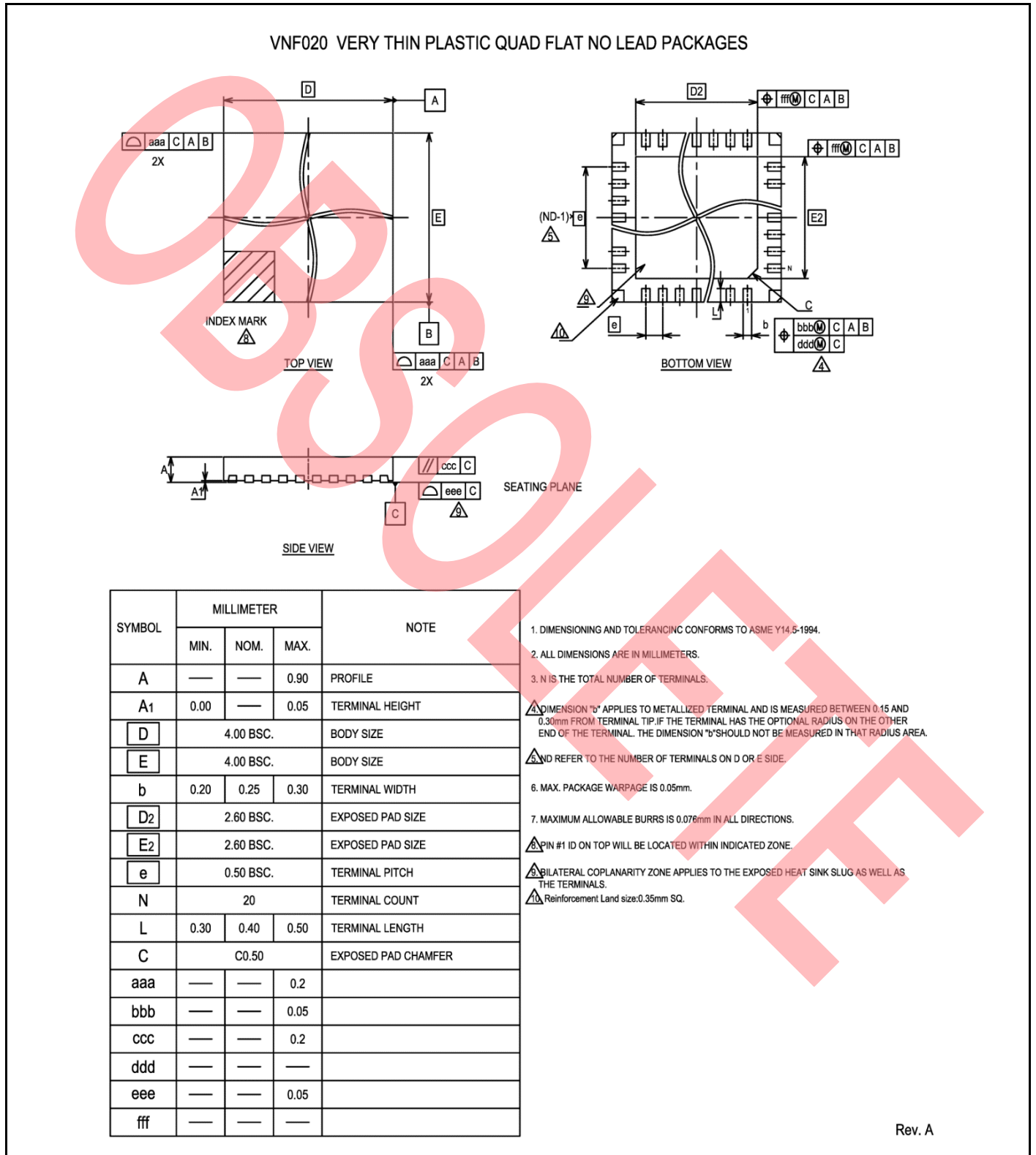
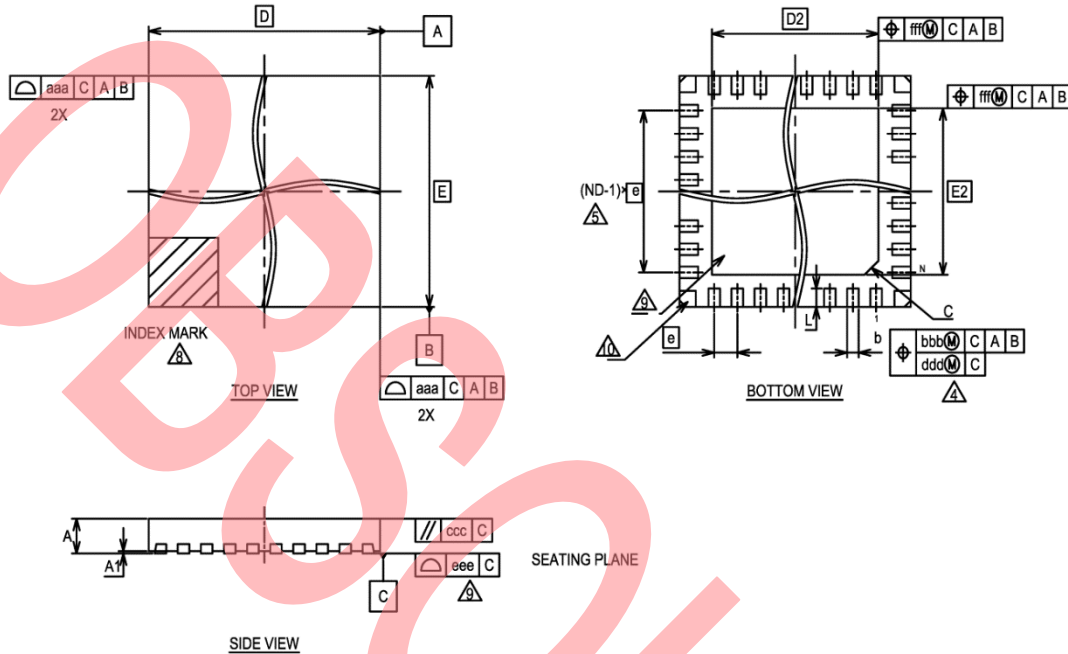


Figure 17-2 S6AE103A パッケージ・外形寸法図 (VNF024)
VNF024 VERY THIN PLASTIC QUAD FLAT NO LEAD PACKAGES


SYMBOL	MILLIMETER			NOTE
	MIN.	NOM.	MAX.	
A	—	—	0.90	PROFILE
A1	0.00	—	0.05	TERMINAL HEIGHT
D	4.00 BSC.			BODY SIZE
E	4.00 BSC.			BODY SIZE
b	0.20	0.25	0.30	TERMINAL WIDTH
D2	2.60 BSC.			EXPOSED PAD SIZE
E2	2.60 BSC.			EXPOSED PAD SIZE
e	0.50 BSC.			TERMINAL PITCH
N	24			TERMINAL COUNT
L	0.30	0.40	0.50	TERMINAL LENGTH
C	C0.50			EXPOSED PAD CHAMFER
aaa	—	—	0.2	
bbb	—	—	0.05	
ccc	—	—	0.2	
ddd	—	—	—	
eee	—	—	0.05	
fff	—	—	—	

1. DIMENSIONING AND TOLERANCING CONFORMS TO ASME Y14.5-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. DIMENSION "1" APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.15 AND 0.30mm FROM TERMINAL TIP IF THE TERMINAL HAS THE OPTIONAL RADIUS ON THE OTHER END OF THE TERMINAL. THE DIMENSION "b" SHOULD NOT BE MEASURED IN THAT RADIUS AREA.
5. N2 REFER TO THE NUMBER OF TERMINALS ON D OR E SIDE.
6. MAX. PACKAGE WARPAGE IS 0.05mm.
7. MAXIMUM ALLOWABLE BURRS IS 0.076mm IN ALL DIRECTIONS.
8. PIN #1 ID ON TOP WILL BE LOCATED WITHIN INDICATED ZONE.
9. BILATERAL COPLANARITY ZONE APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
10. Reinforcement Land size: 0.35mm SQ.

Rev. A

18. 主な変更内容

ページ	場所	変更箇所
Preliminary 0.1		
—	—	初版
Preliminary 0.2		
—	—	誤記修正

注意事項: 以降の変更点に関しては、「改訂履歴」を参照してください。

改訂履歴

文書名: **S6AE102A/S6AE103A Wireless Sensor Node 向けエナジーハーベスティング用電源 IC**

文書番号: **002-08499**

版	ECN 番号	変更者	発行日	変更内容
**	—	TAOA	07/31/2015	New Spec.
*A	5042721	TAOA	12/11/2015	これは英語版の 002-08501 Rev. *A を翻訳した日本語版です。
*B	5106896	HIXT	01/26/2016	これは英語版の 002-08501 Rev. *B を翻訳した日本語版です。
*C	5157076	HIXT	03/01/2016	これは英語版の 002-08501 Rev. *C を翻訳した日本語版です。
*D	5840422	MASG	08/01/2017	Adapted Cypress new logo. これは英語版の 002-08501 Rev. *D を翻訳した日本語版です。
*E	7622403	ATTS	01/27/2022	廃止されたドキュメント。 サンセットレビューを完了します。

セールス、ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス/RF	cypress.com/wireless

PSoC® ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6](#)

サイプレス開発者コミュニティ

[フォーラム](#) | [WICED IOT Forums](#) | [Projects](#) | [ビデオ](#) | [ブログ](#)
| [トレーニング](#) | [Components](#)

テクニカルサポート

cypress.com/support

ARM and Cortex are the registered trademarks of ARM Limited in the EU and other countries.

© Cypress Semiconductor Corporation, 2015-2022. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア（Cypress により提供され、修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身上専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示を問わず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分とは、Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部を問わず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ、WICED, PSoC, Capsense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、cypress.com を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。